

# 自己校正形 高精度MOS・A/D変換器の調査

High-Accuracy MOS A/D Converter with  
Inherent Self-Compensation

群馬大学 工学研究科 電気電子工学専攻  
通信処理システム工学第二 小林研究室

清水 一也

指導教官 小林 春夫 教授

# 参考文献

## ■ 自己校正形高精度MOS-A/D変換器

T. Tukada (塚田敏郎),

”High-Accuracy MOS A/D Converter  
with Inherent Self-Compensation”

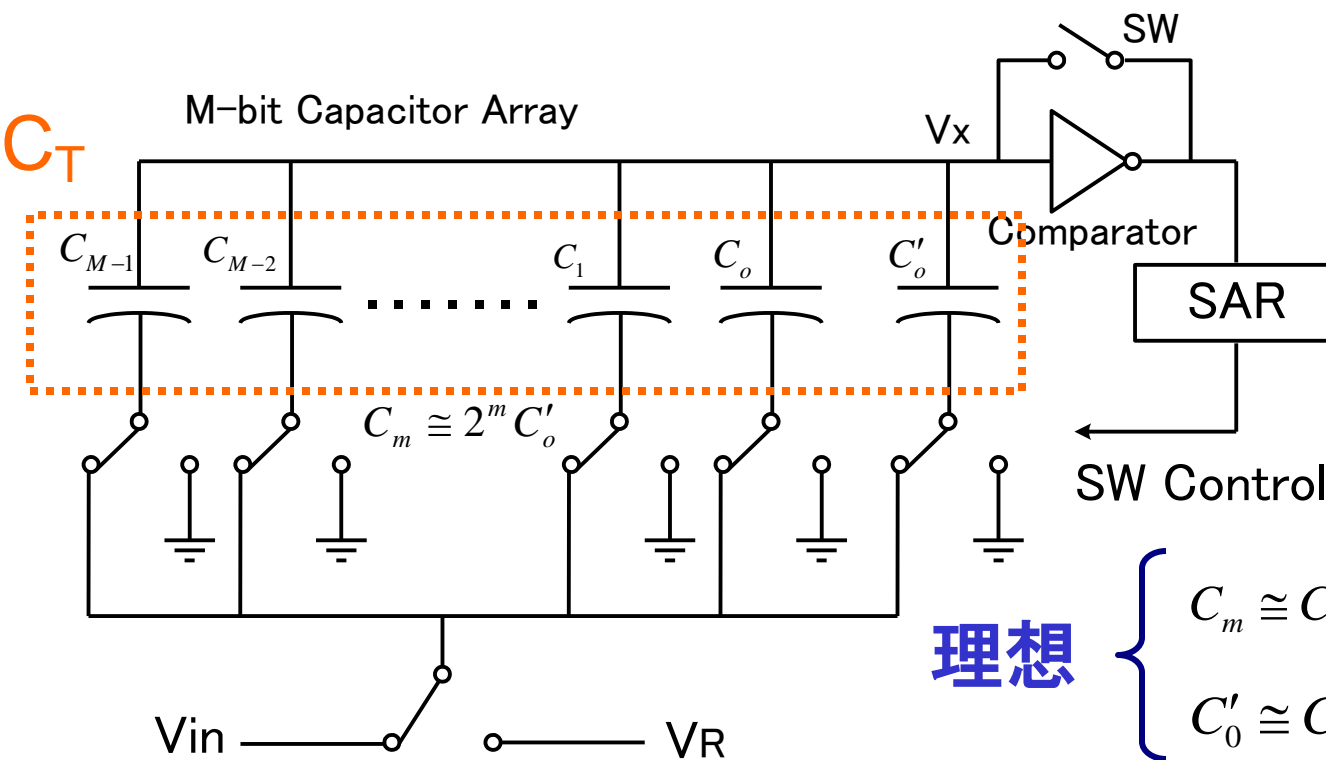
# Outline

- 逐次比較形A/D変換器の精度
- 自己校正原理
- 自己校正によるA/D変換方式
- 高精度A/D変換器の回路構成
- まとめ

# 逐次比較形A/D変換器の精度

# 逐次比較形A/D変換器

## ■ 電荷再分配によるMビット逐次比較形MOS・A/D変換器



キャパシタアレイ:

2進重み付け

理想

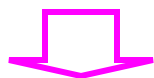
$$\begin{cases} C_m \cong C_{m,0} \equiv \left(\frac{1}{2}\right)^{M-m} \cdot C_T = 2^m C_{0,0} \\ C'_0 \cong C_{0,0} \end{cases}$$

$$C_T \equiv C_{M-1} + C_{M-2} + \dots + C_0 + C'_0$$

# 逐次比較形A/D変換器

## ■ 充電サイクル

コンパレータ上端SW→ON  
各キャパシタの下端→Vin



キャパシタアレイの上端→VT

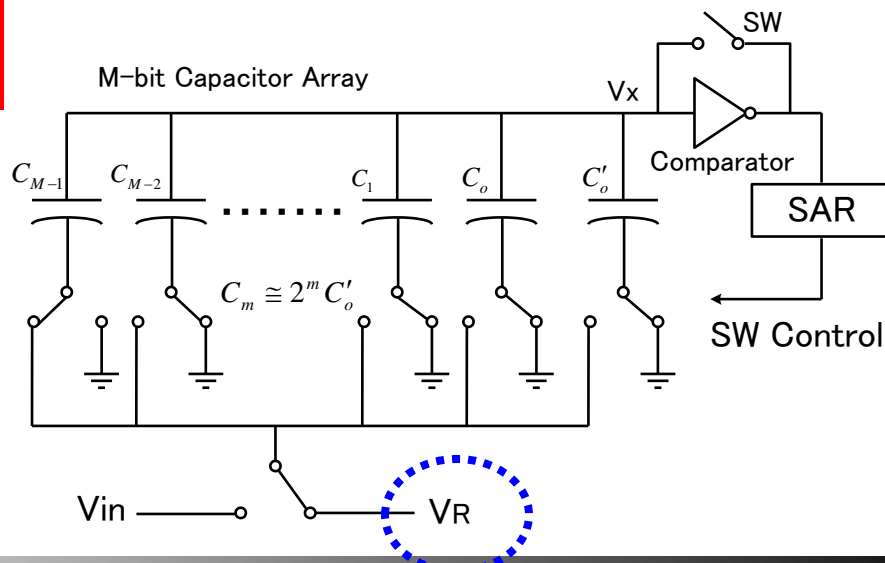
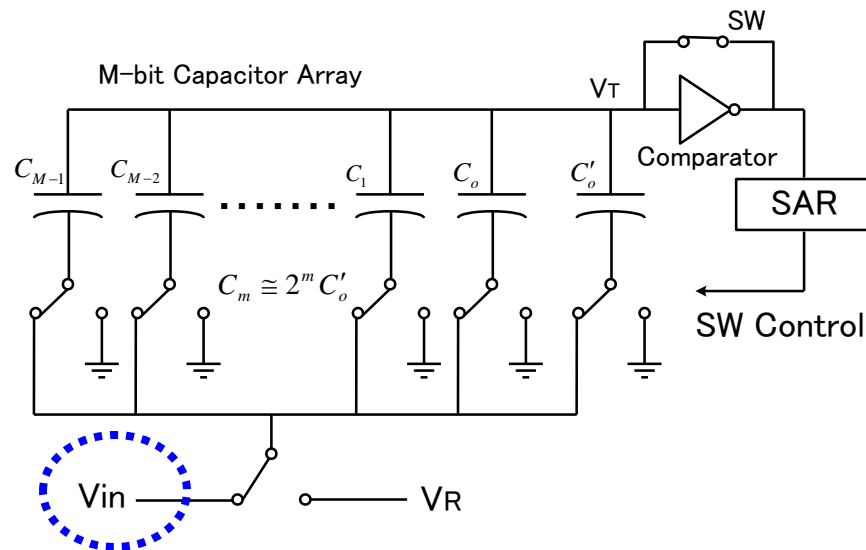
上端の電荷:  $Q_{in} = C_T (V_T - V_{in})$

## ■ 再配分サイクル

SW→OFF

$C_{M-1} \rightarrow V_R$

他のキャパシタ→GND

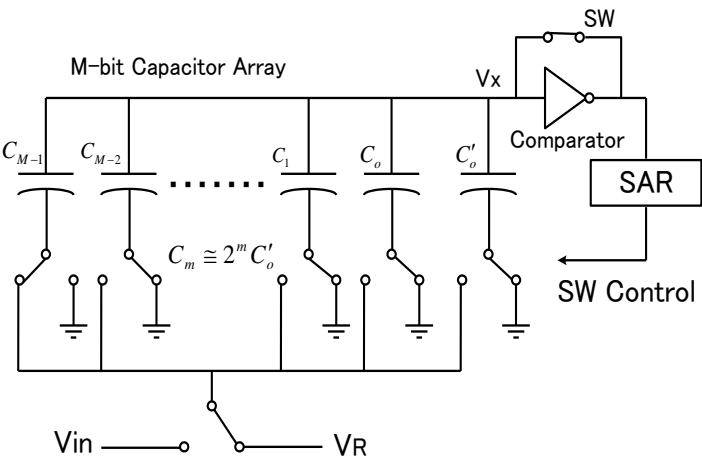


# 逐次比較形A/D変換器

電荷保存則より整理

上端電位変化分:  $\Delta V_x \equiv V_x - V_T = - \left( V_{in} - \frac{C_{M-1}}{C_T} V_R \right)$

コンパレータ:  $\Delta V_x$  の正負を検出



$\left( \frac{C_{M-1}}{C_T} \right) V_R$  即ち  $\frac{1}{2} V_R$   $\begin{cases} < V_{in} \rightarrow \text{"1"} \\ > V_{in} \rightarrow \text{"0"} \end{cases}$

$a_{M-1}$  (MSB) 決定

$\begin{cases} \bullet a_{M-1}=1 \rightarrow C_{M-1} \text{ の下端: } V_R \\ \bullet a_{M-1}=0 \rightarrow C_{M-1} \text{ の下端: } GND \end{cases}$  とし、次のビットへ

■  $a_{M-1}, a_{M-2}, \dots, a_0 \rightarrow$  SARに格納

# 逐次比較形A/D変換器

## アレイ上端の電圧変化分

$$-\Delta V_x = V_{in} - \left( a_{M-1} \frac{C_{M-1}}{C_T} + a_{M-2} \frac{C_{M-2}}{C_T} + \dots + a_0 \frac{C_0}{C_T} \right) V_R \quad (0 \leq V_{in} \leq V_R)$$

理想的な重みを持つなら

$\Delta V_x$ は十分小さい  $\rightarrow \varepsilon$ とすると

$$V_{in} = \left\{ \frac{1}{2} a_{M-1} + \left( \frac{1}{2} \right)^2 a_{M-2} + \dots + \left( \frac{1}{2} \right)^M a_0 \right\} V_R + \varepsilon$$

■ キャパシタ mismatches を考慮すると、

**A/D変換式:** 
$$V_{in} = \left\{ \frac{1}{2} a_{M-1} + \left( \frac{1}{2} \right)^2 a_{M-2} + \dots + \left( \frac{1}{2} \right)^M a_0 \right\} V_R$$

$$+ \frac{1}{C_T} \left\{ a_{M-1} \Delta C_{M-1} + a_{M-2} \Delta C_{M-2} + \dots + a_0 \Delta C_0 \right\} V_R + \varepsilon$$

精度を制限

キャパシタアレイ誤差

量子化誤差



# 自己校正原理

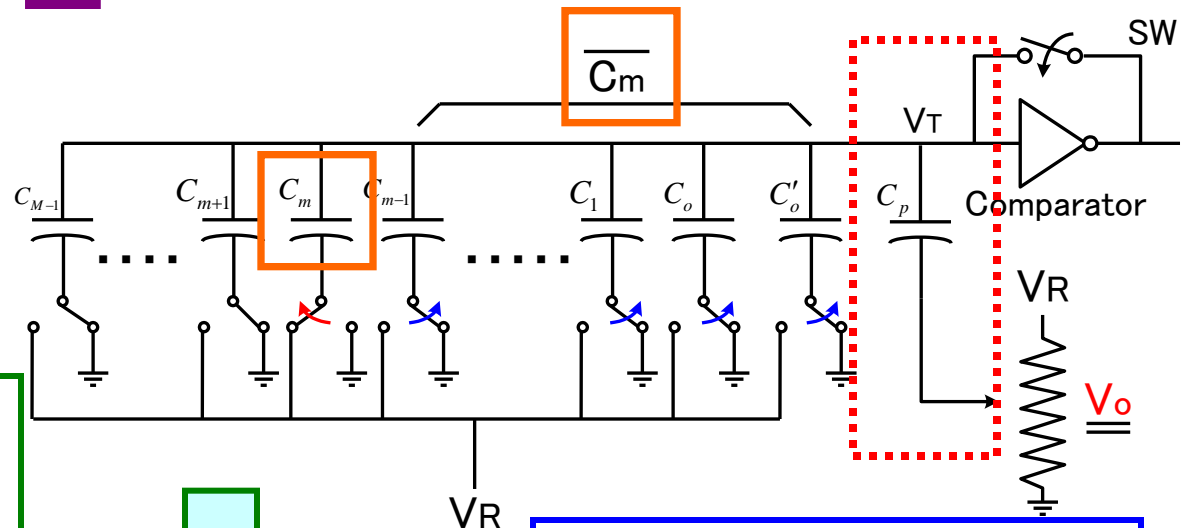
# 自己校正原理

$$\bar{C}_m \equiv C_{m-1} + C_{m-2} + \dots + C_0 + C'_0, \quad \bar{C}_0 \equiv C'_0$$

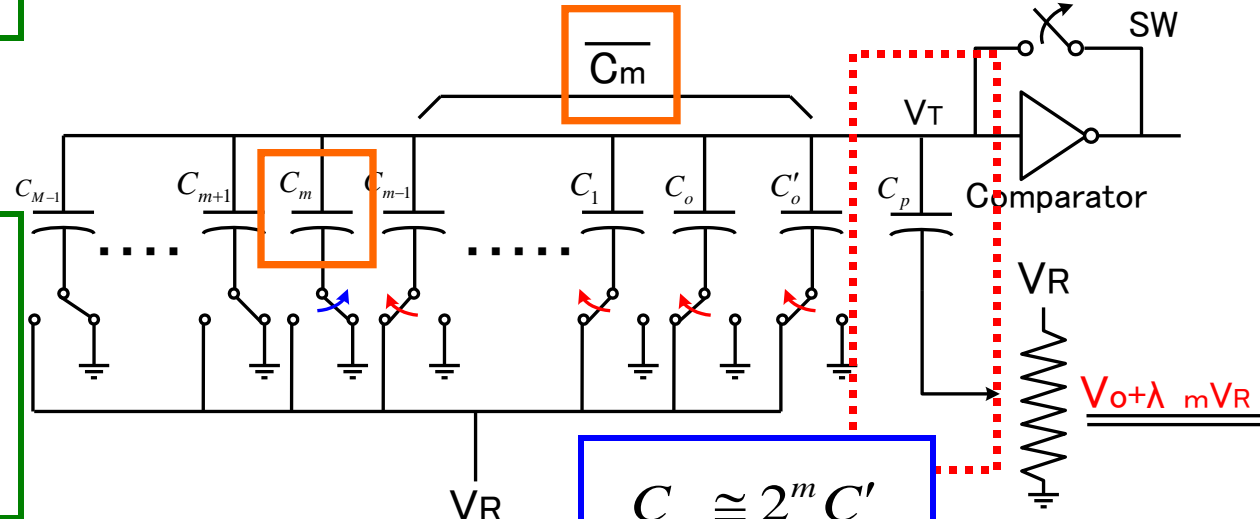
## ■ キャパシタアレイの誤差算出方法

$C_m$ の下端  $\Rightarrow V_R$   
 $\bar{C}_m$ の下端  $\Rightarrow GND$

$C_m$ の下端  $\Rightarrow GND$   
 $\bar{C}_m$ の下端  $\Rightarrow V_R$



$$C_m V_R = \bar{C}_m V_R + C_p \lambda_m V_R$$



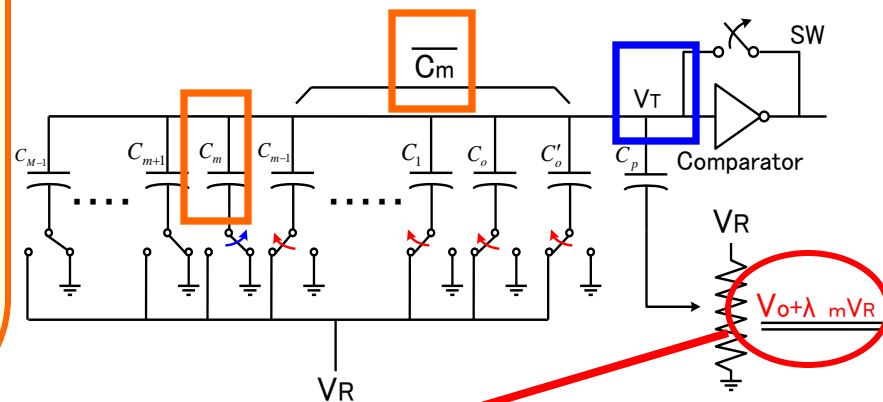
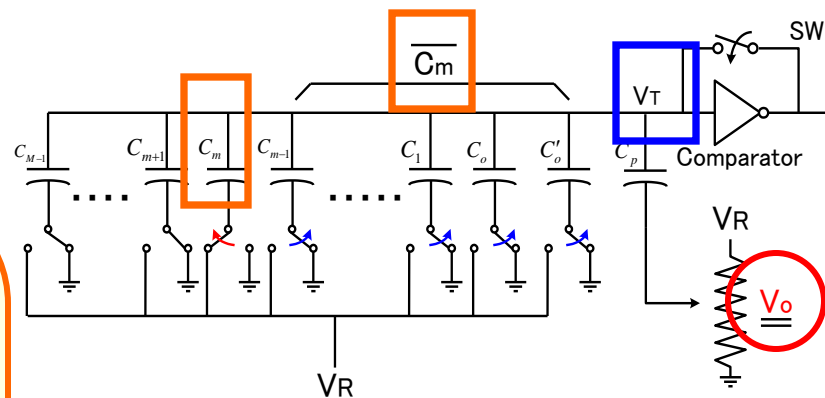
$$C_m \cong 2^m C'_0$$

# 自己校正原理

■  $C_m, \bar{C}_m$  の容量差  
 → アレイ上端の電圧  $V_T$  変動

↓ コンパレータで検出

■  $C_p$  の下端電圧  $V_o$  の調節  
 →  $V_T$  の平衡点



⇒  $V_o + \lambda_m V_R$  で平衡点に達したとすると、

$$C_m V_R + \bar{C}_m \cdot 0 + C_p V_o = C_m \cdot 0 + \bar{C}_m V_R + C_p (V_o + \lambda_m V_R)$$

$$\therefore C_m = \bar{C}_m + \lambda_m C_p$$

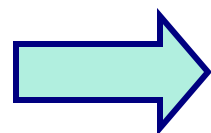
# 自己校正原理

## ■ 自己校正用の補正データ

$$\Delta C_m = \left\{ \frac{1}{2} \lambda_m - \frac{1}{4} \lambda_{m+1} - \frac{1}{8} \lambda_{m+2} - \dots - \left( \frac{1}{2} \right)^{M-m} \lambda_{M-1} \right\} C_p \equiv \alpha_m C_p$$

$\alpha_m : C_m$  の誤差を表す比例係数

キャパシタアレイの誤差を補正し、電荷再分配

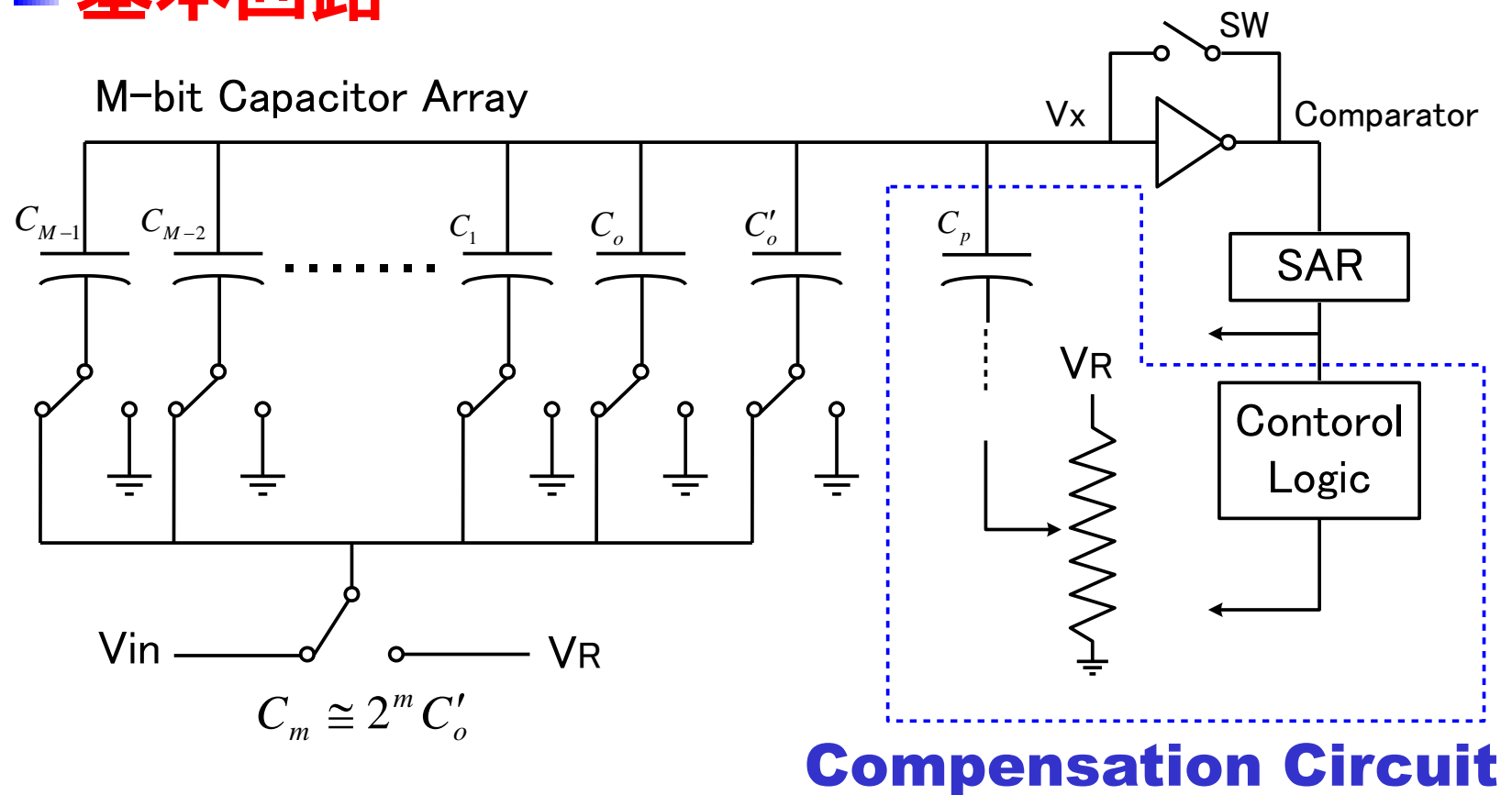


高精度なAD変換

# 自己校正によるA/D変換方式

# 自己校正によるA/D変換方式

## ■ 基本回路



# 自己校正によるA/D変換方式

## ■ 充電サイクル

アレイ上端電位



$$Q = C_T (V_T - V_{in}) + C_p (V_T - V_0)$$

↑  
キャパシタアレイ

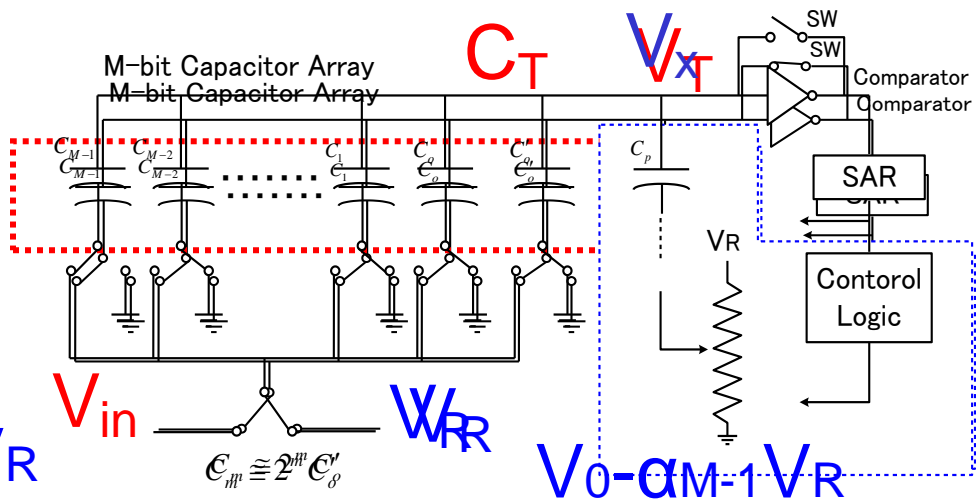
↑  
Cpの下端電位

## ■ 再分配サイクル

C<sub>M-1</sub>の下端 → V<sub>R</sub>

C<sub>p</sub>の下端 → V<sub>0</sub> - α<sub>M-1</sub>V<sub>R</sub>

その他のキャパシタの下端 → GND



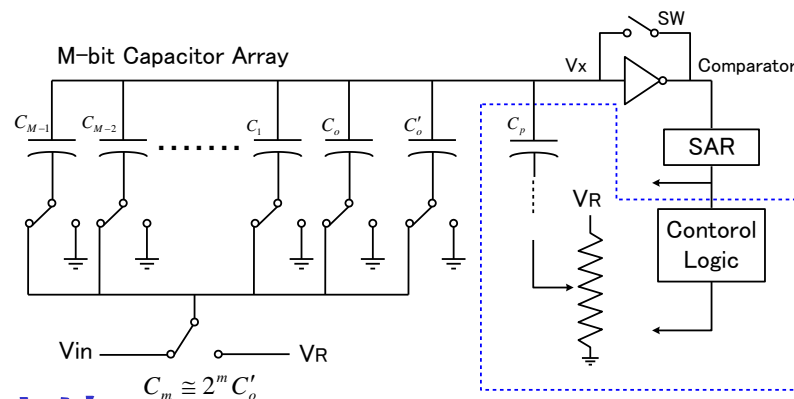
全電荷:

$$Q = C_T V_x - C_{M-1} V_R + C_p (V_x - V_0 + \alpha_{M-1} V_R)$$

# 自己校正によるA/D変換方式

## ■ アレイ上端電圧の変化分

$$\Delta V_x = \frac{-C_T}{C_T + C_p} \left( V_{in} - \frac{C_{M-1} - \alpha_{M-1} C_p}{C_T} V_R \right)$$



$\alpha_{M-1} C_p = \Delta C_{M-1}$  ( $C_{M-1}$  の誤差) より、

$$\Delta V_x = \frac{-C_T}{C_T + C_p} \left( V_{in} - \frac{C_{M-1} - \Delta C_{M-1}}{C_T} V_R \right)$$

$V_{in}$ と $v_1$ の大小比較

■ コンパレータ:

$\Delta V_x$ の正負を検出

$$v_1 = \frac{C_{M-1} - \Delta C_{M-1}}{C_T} V_R = \frac{C_{M-1,0}}{C_T} V_R = \frac{1}{2} V_R$$

誤差 $\Delta C_{M-1}$ の影響が除かれ、正しい電圧 $(1/2)V_R$ との比較



# 自己校正によるA/D変換方式

## ■コンパレータ: $V_{in}$ と $V_1$ の大小比較

$$V_1 = \frac{1}{2} V_R \begin{cases} < V_{in} \rightarrow a_{M-1} = "1" \\ > V_{in} \rightarrow a_{M-1} = "0" \end{cases}$$

$C_{M-1}$ の下端:  $a_{M-1} V_R$  とし、次のビットへ

$$\left[ \begin{array}{l} a_{M-1} = 1 \rightarrow C_{M-1} \text{の下端: } V_R \\ a_{M-1} = 0 \rightarrow C_{M-1} \text{の下端: } GND \end{array} \right]$$

同様に繰り返し   $a_0$ (LSB)を得て、再配分サイクル終了

# 自己校正によるA/D変換方式

## ■ アレイ上端の全電荷

$C_p$ の下端電位

$$Q = C_T V_x - (a_{M-1} C_{M-1} + a_{M-2} C_{M-2} + \dots + a_0 C_0) V_R + C_p (V_x - V_M)$$

||

$$V_{M-1} - a_0 \alpha_0 V_R$$

## ■ アレイ上端電圧の変化分

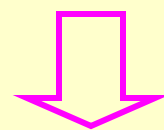
$$\Delta V_x = \frac{-C_T}{C_T + C_p} \left\{ V_{in} - \left( a_{M-1} \frac{C_{M-1,0}}{C_T} + a_{M-2} \frac{C_{M-2,0}}{C_T} + \dots + a_0 \frac{C_{0,0}}{C_T} \right) V_R \right\}$$

## ■ A/D変換式

$$V_{in} = \left\{ \frac{1}{2} a_{M-1} + \left( \frac{1}{2} \right)^2 a_{M-2} + \dots + \left( \frac{1}{2} \right)^M a_0 \right\} V_R + \varepsilon_1$$

### 逐次比較動作

$$\varepsilon_1 = -\Delta V_x (1 + C_p / C_T)$$

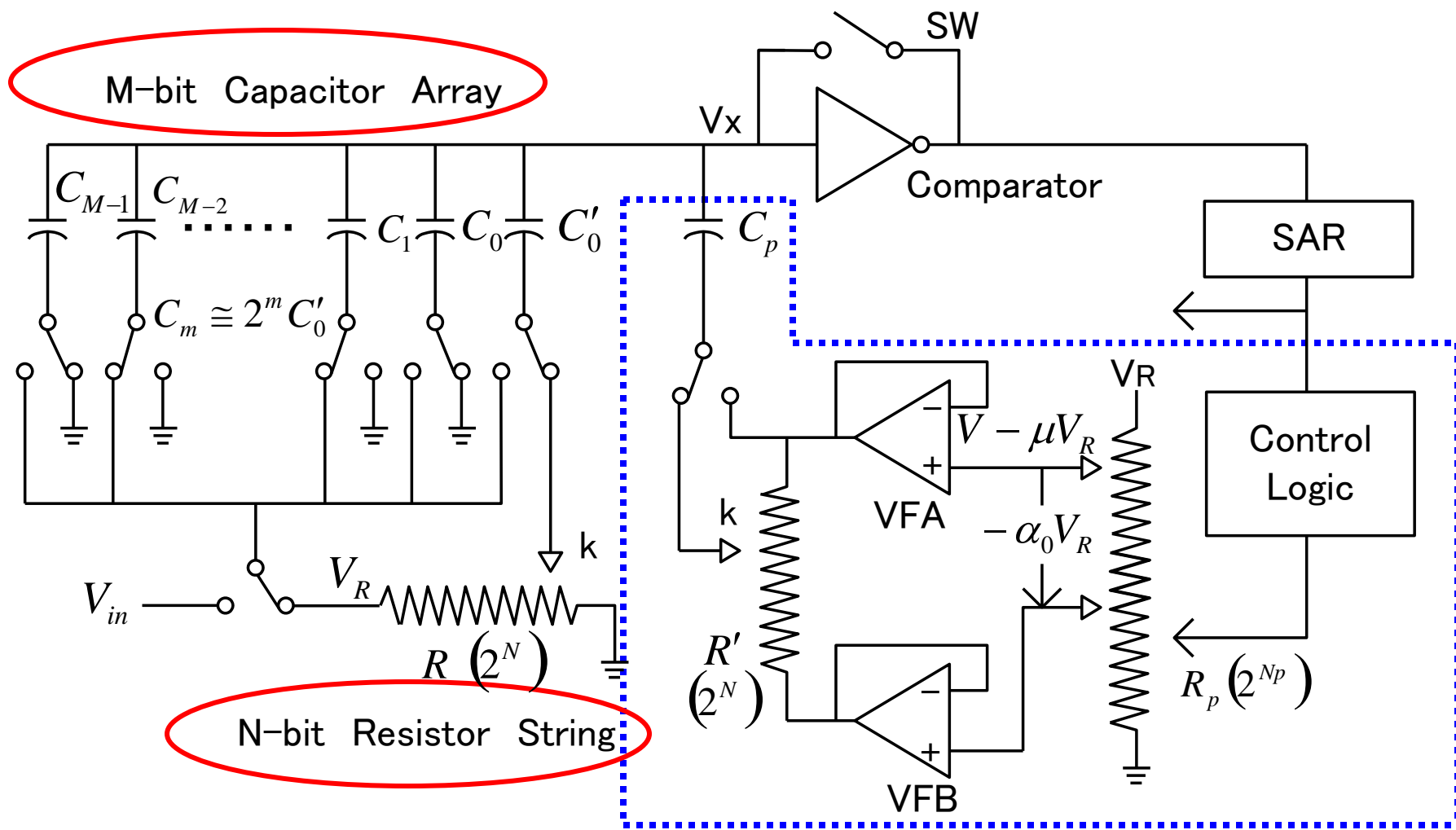


十分小さい

量子化誤差

# 高精度A/D変換器の回路構成

# 自己校正方式を用いた高精度 M+NビットA/D変換器の主要構成



# 自己校正方式を用いた高精度 M+NビットA/D変換器

## ■ キャパシタアレイ誤差算出

$C_p$ の下端:  $N_p$ ビットの $R_p$ の分圧電圧供給

・誤差 $\Delta C_m \rightarrow$  補正用データ $\alpha_m$

## ■ 上位ビットMの変換

・自己校正方式  $\Rightarrow$  上位Mビット;  $a_{M-1}, a_{M-2}, \dots, a_0$

$\left\{ \begin{array}{l} C_{M-1}, C_{M-2}, \dots, C_0 \text{の下端} \rightarrow a_{M-1}V_R, a_{M-2}V_R, \dots, a_0V_R \\ C_0 \text{の下端} \rightarrow V_M \quad (V_M = V_0 - (a_{M-1}\alpha_{M-1} + \dots + a_0\alpha_0)V_R \equiv V_0 - \mu V_R) \\ C'_0 \text{の下端} \rightarrow 0 \end{array} \right.$

# 自己校正方式を用いた高精度 M+NビットA/D変換器

## ■ 下位Nビットの変換

- ・C'0の下端電圧 → 逐次変化
- ・アレイ上端電圧 $V_x$  → コンパレータで比較

⇒ 下位Nビット;  $b_{N-1}, b_{N-2}, \dots, b_0$

⇒ C'0の誤差:  $\Delta C'_0 = (\alpha_0 - \lambda_0) C_p \equiv \alpha'_0 C_p$

# 自己校正方式を用いた高精度 M+NビットA/D変換器

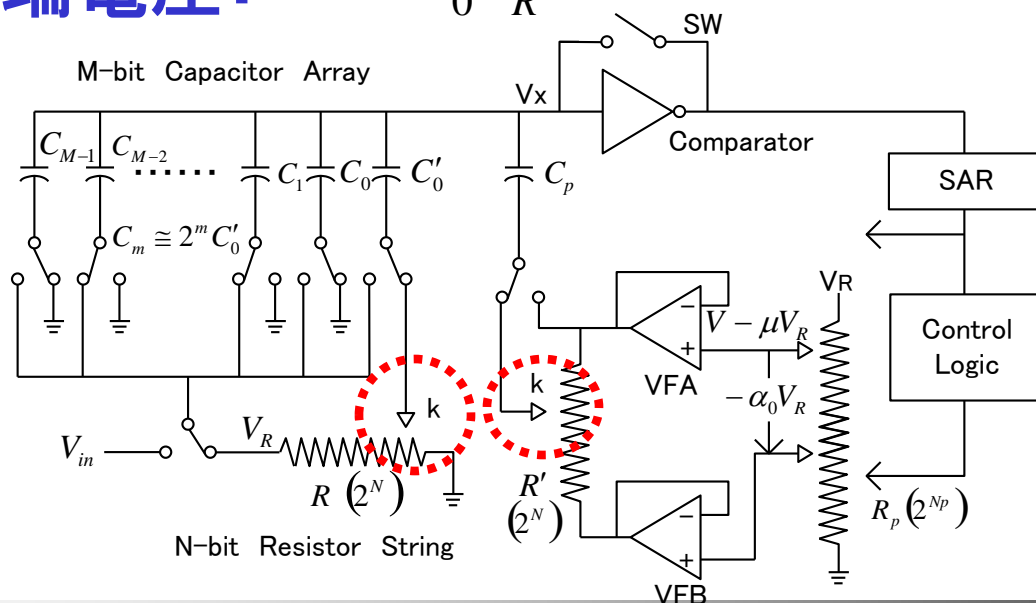
## ■ C'₀の誤差補正

下位第1ビット  $b_{N-1} : k=1/2$

C'₀の下端電圧:  $kV_R$

C'ₚの下端電圧:  $-k\alpha'_0V_R$

$$k = \frac{1}{2}b_{N-1} + \left(\frac{1}{2}\right)^2 b_{N-2} + \dots + \left(\frac{1}{2}\right)^{N-n-1} b_{n+1} + \left(\frac{1}{2}\right)^{N-n}$$



# 自己校正方式を用いた高精度 M+NビットA/D変換器

AD変換式

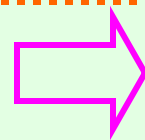
← 上位Mビット

$$v_{M+N-n} = \frac{1}{2} a_{M-1} + \left(\frac{1}{2}\right)^2 a_{M-2} + \dots + \left(\frac{1}{2}\right)^M a_0$$

$$+ \left(\frac{1}{2}\right)^{M+1} b_{N-1} + \left(\frac{1}{2}\right)^{M+2} b_{N-2} + \dots + \left(\frac{1}{2}\right)^{M+N-n-1} b_{n+1} + \left(\frac{1}{2}\right)^{M+N-n}$$

→ 下位Nビット

キャパシタアレイ誤差



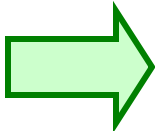
補正

※抵抗ストリング理想  
(∵誤差が単調性)

高精度のM+NビットA/D変換



# まとめ

- $C_m$ と $\overline{C}_m$ の比較  誤差 $\Delta C_m$ 算出  
誤差電荷 $\Delta C_m V_R$ 補正 (電荷再分配時)
- 新たな基準回路、補正回路不要  
 $C_p$ の下端電圧変化で実現
- 自己校正回路 → デジタル回路

$R_p$ の精度、 $C_p$ の大きさが重要！