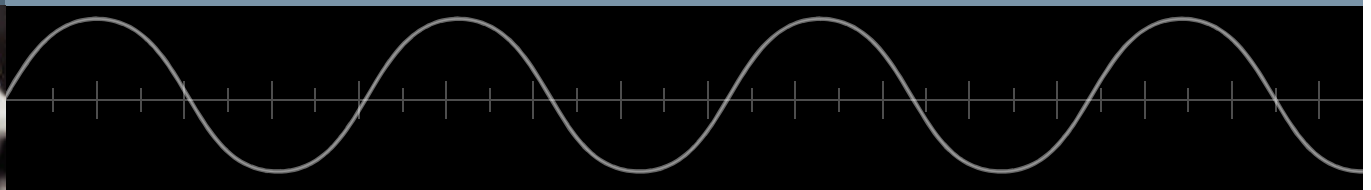


LTSpiceを用いた トラブルシューティング

リニアテクノロジー株式会社
シニアFAE 原田秀一



目次

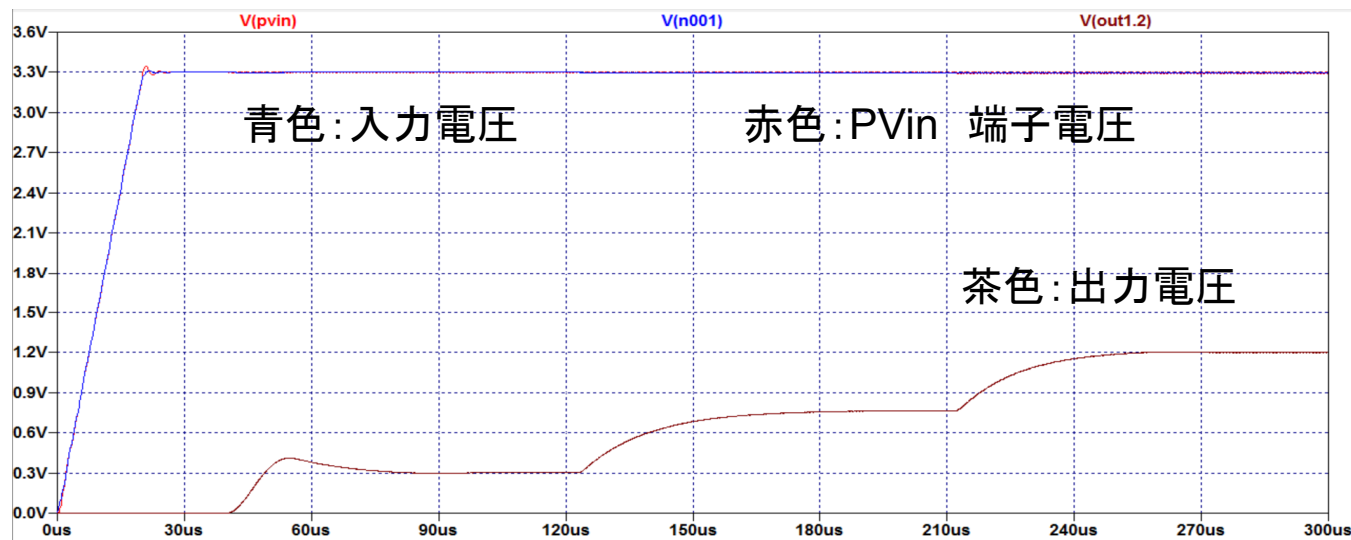
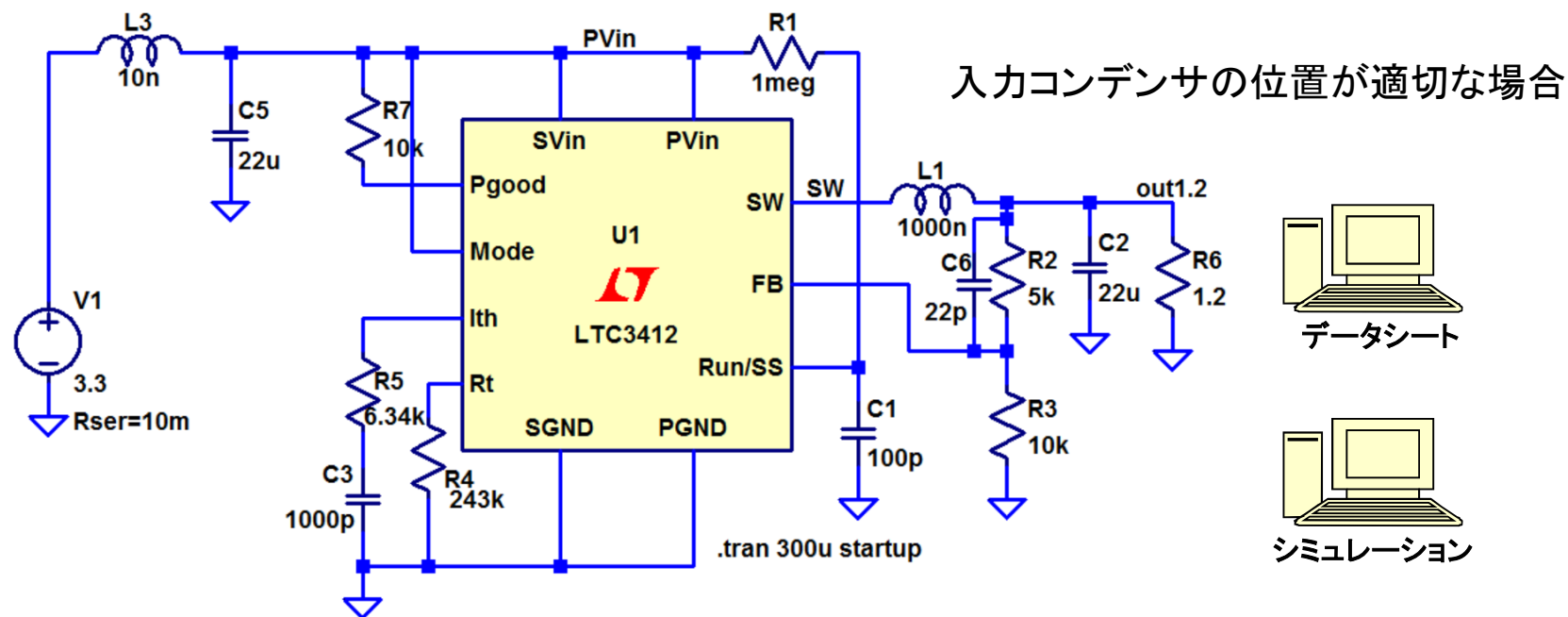
1. 回路が誤動作したり、デバイスが壊れる
2. 出力電圧が不安定 その1
3. 出力電圧が不安定 その2
4. 効率が上がらない
5. 出力にノイズが乗っている



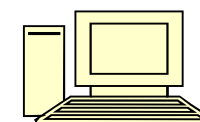
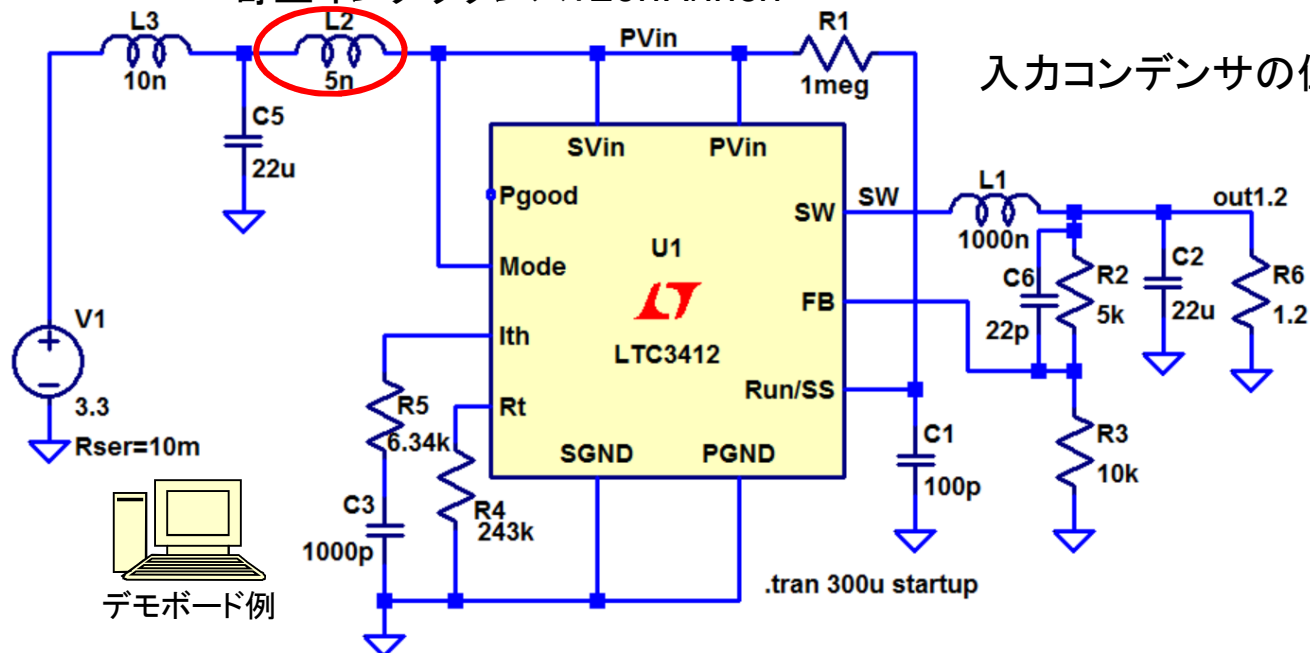
1. 回路が誤動作したり、デバイスが壊れる

入力電圧は定格範囲内であるにもかかわらず、デバイスの入力回路が壊れた

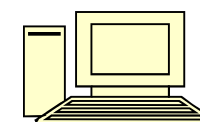
入力ピンまでの寄生インダクタンスにより、スパイク電圧が発生していた



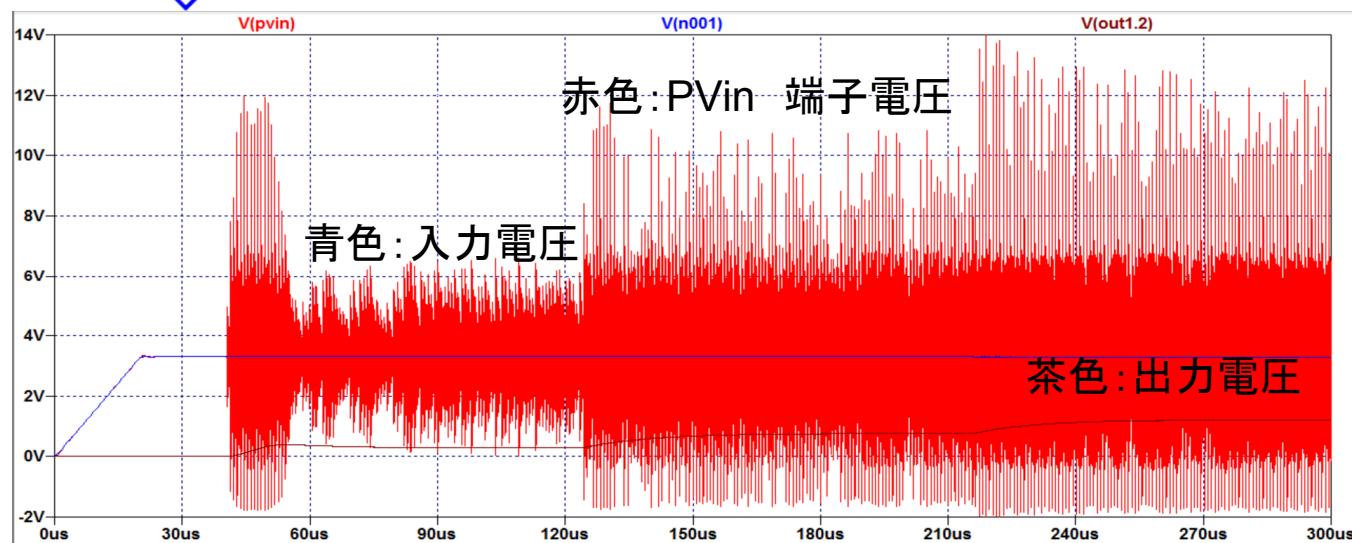
寄生インダクタンス: 20nH/inch



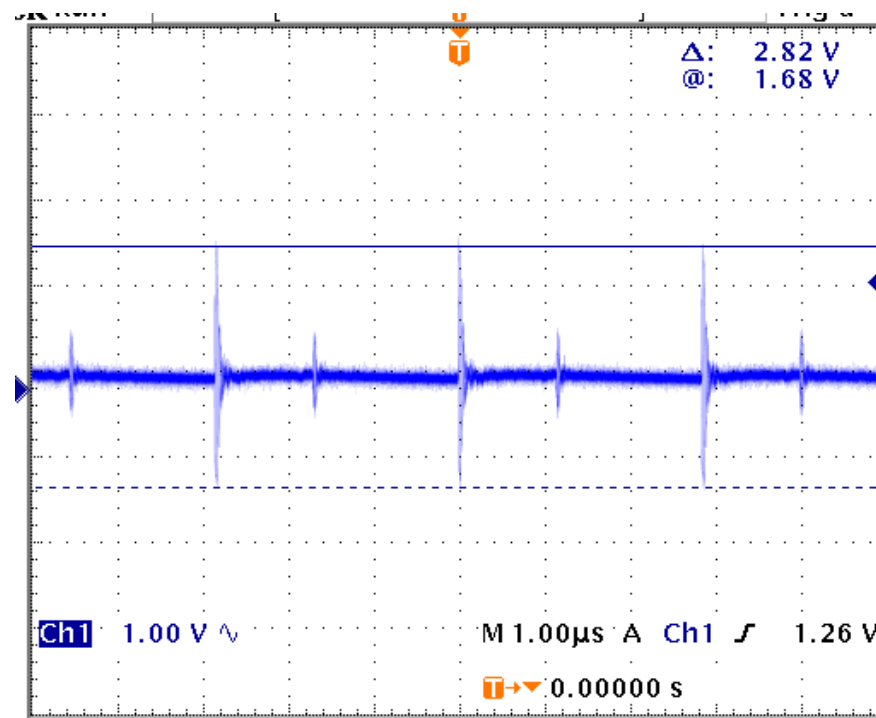
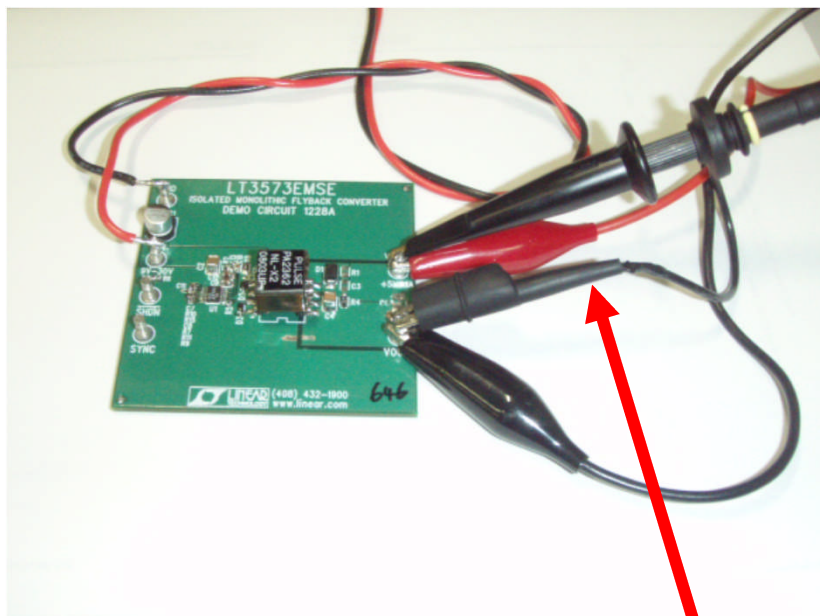
データシート



シミュレーション

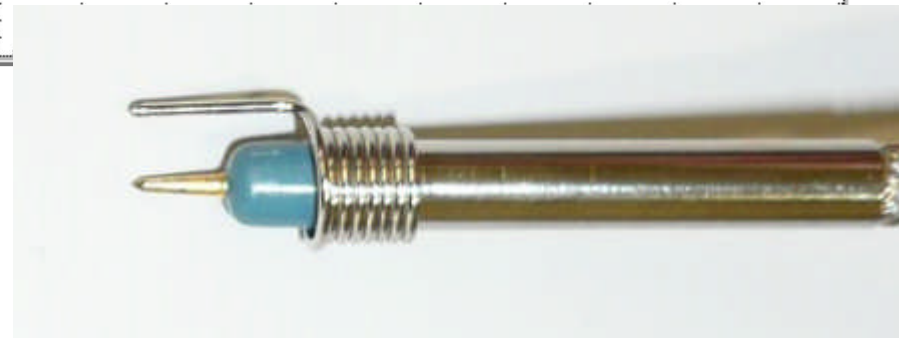
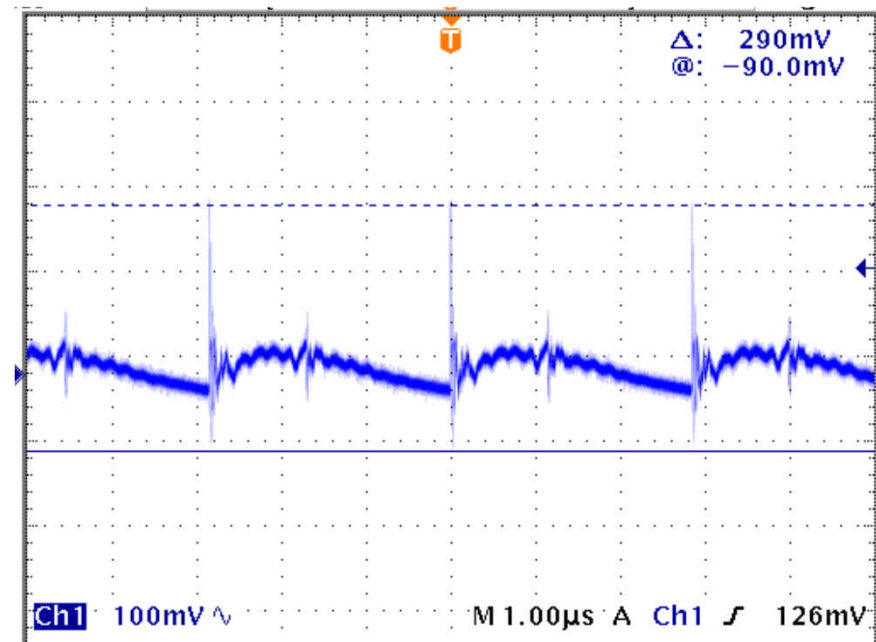
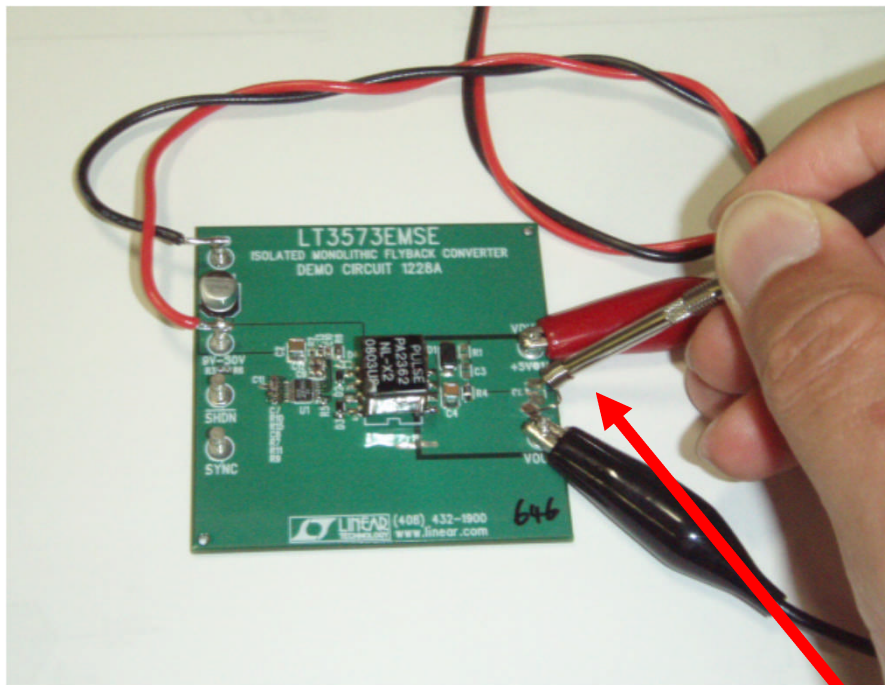


ノイズ測定にGNDリードを使用すると...

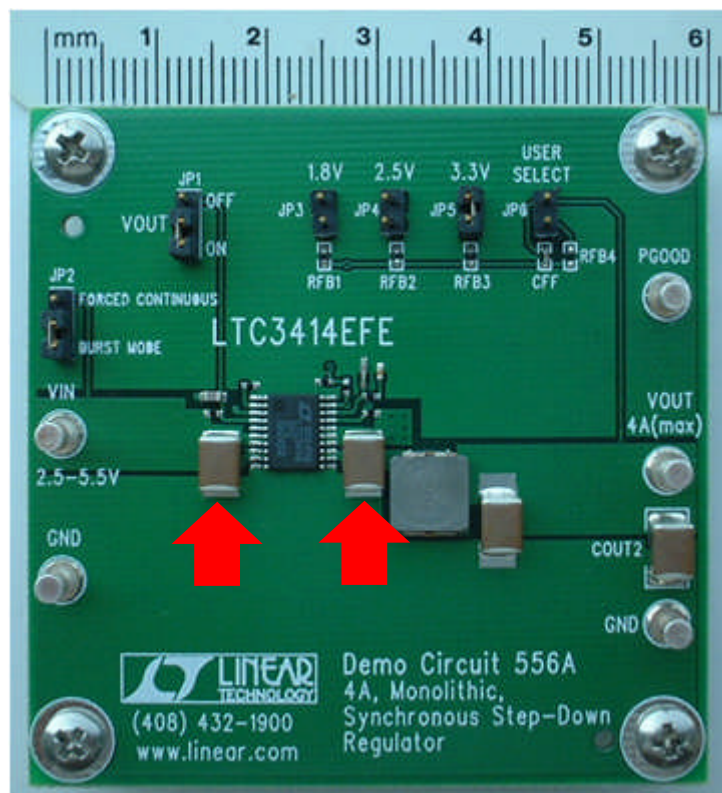


GND リードがノイズを拾う

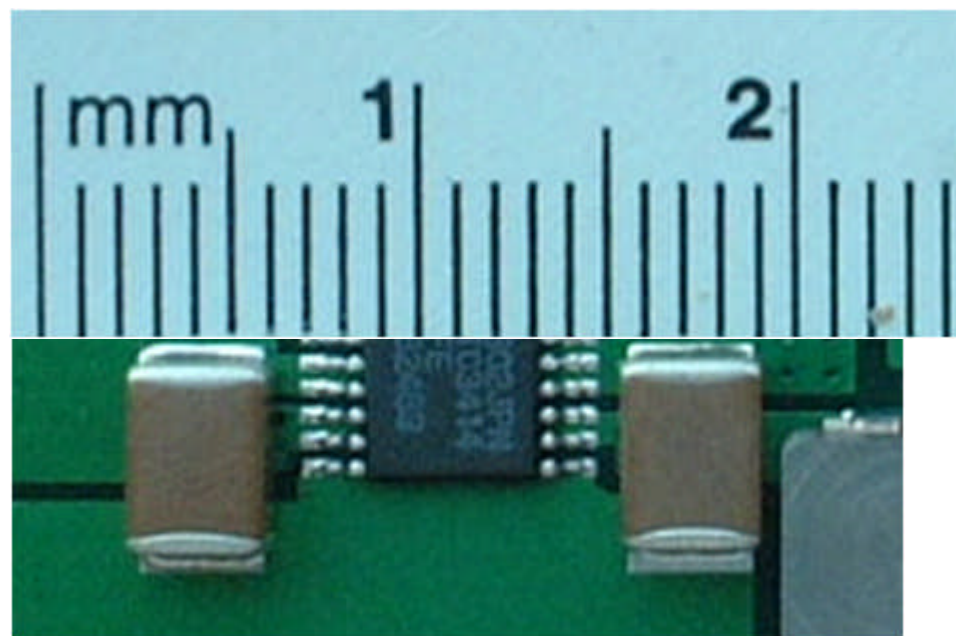
GNDスプリング等を使用



近くに配置とはどの程度のことか？



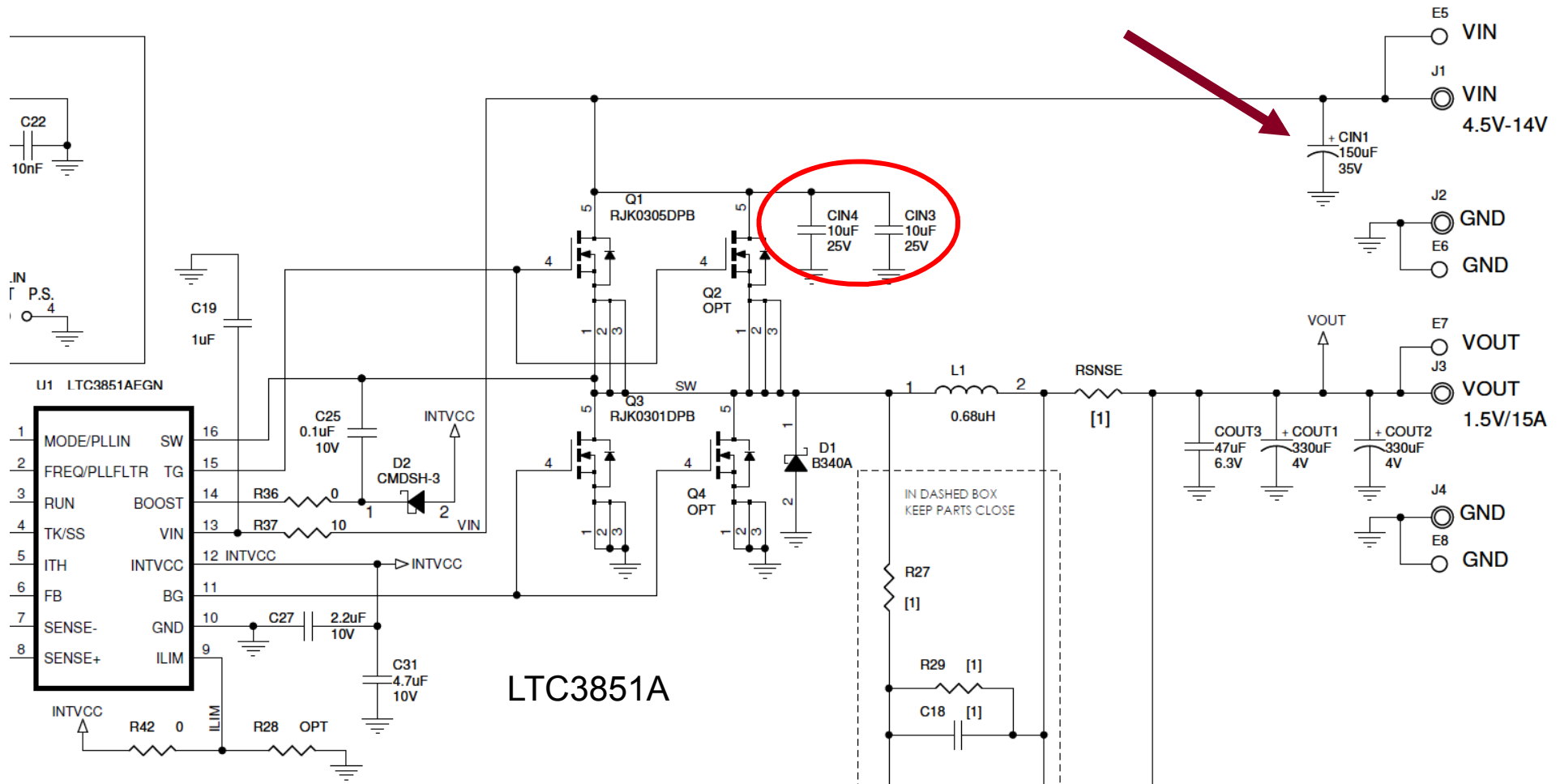
プリント基板の寄生インダクタンスの目安
20nH/inch



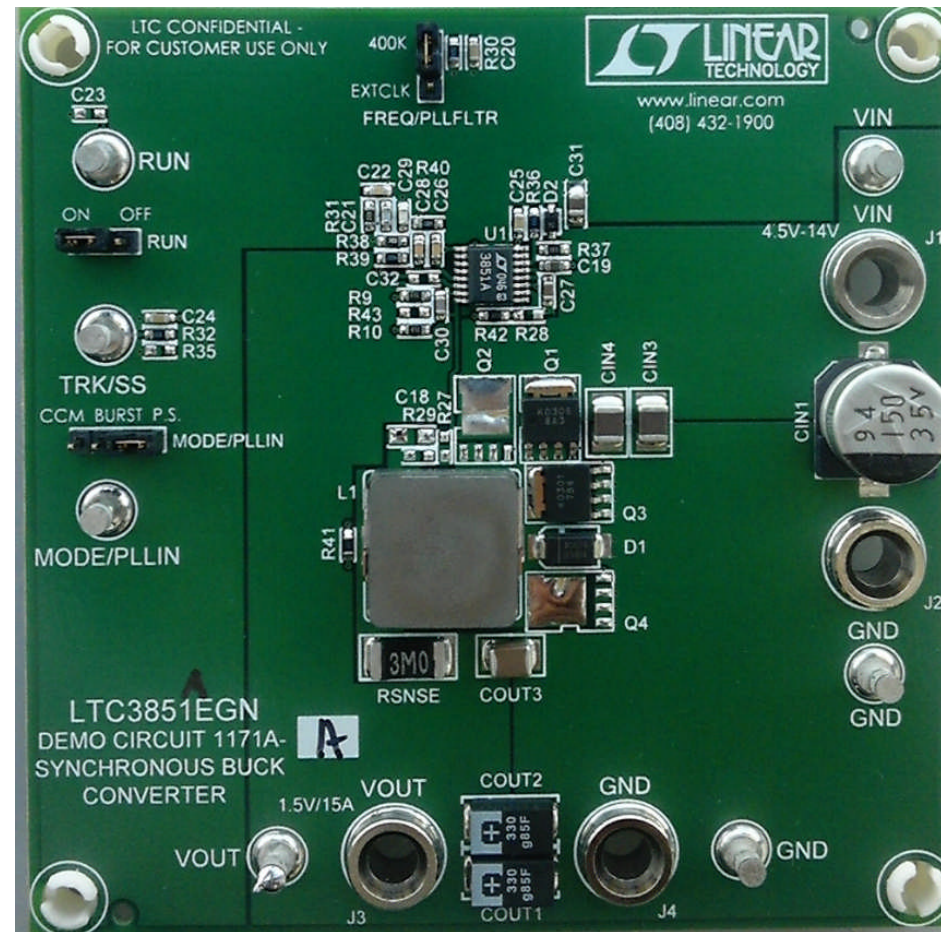
入力コンデンサは、配線ルールが許す限り、文字通り「入力ピンに最も近く」配置

実例

See AN88 for CIN1



使用した基板 (LTC3851: 12V_{in} 1.5V15A_{out})



Tek 停止



CIN4でのノイズ

Ch1 結合と
インピーダンス

DC

AC ~

GND κ

1

600mV

Ch1 500mV ~

M 400ns A Ch1 450mV

10.00 %

Ω

1M

50

結合
AC

極性反転
オフ

帯域制限
全帯域

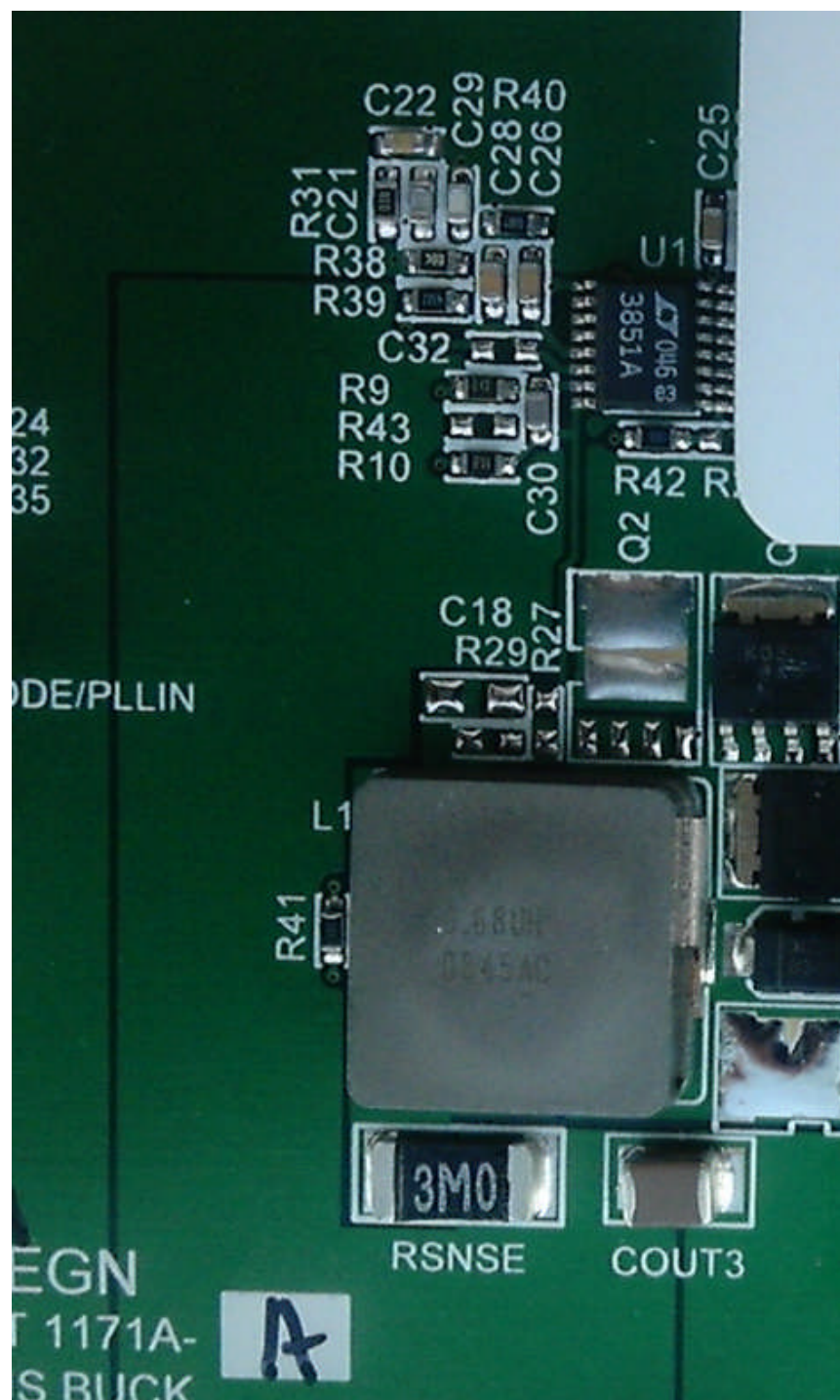
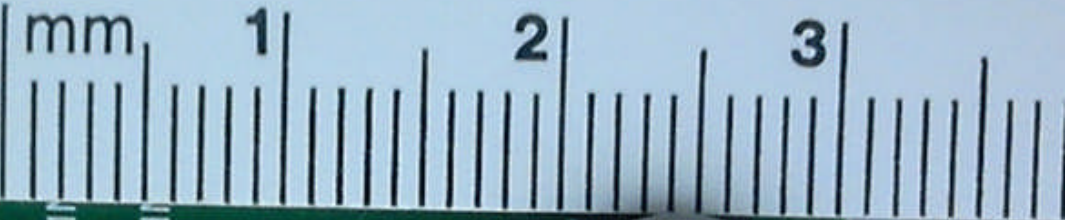
スケール
500mV
/div

ポジション
60.0mdiv

オフセット
0.000 V

プローブ
10 X

LINEAR ACC
TECHNOLOGY
Linear Technology Corporation • 163



Tek 停止

CIN4をTOPFETから15mm離れた場合

Ch1 結合と
インピーダンス

DC

AC ~

GND ω

Ω

1M

50

Ch1 2.00 V ~

M 400ns A Ch1 $\int$ 4.76 V

T 13.40 %

結合
AC

極性反転
オフ

帯域制限
全帯域

スケール
2.00 V
/div

ポジション
-1.00 div

オフセット
0.000 V

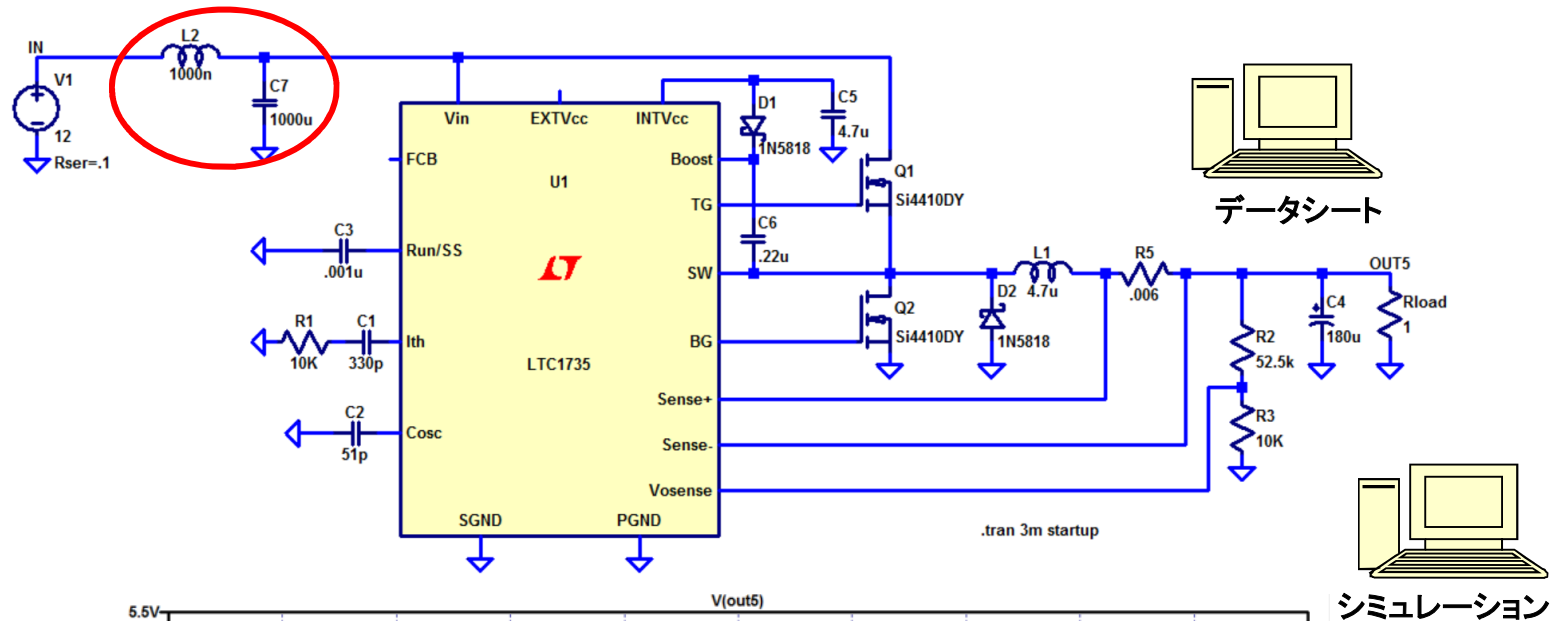
プローブ
10 X

2. 出力電圧が不安定 その1

EMI対策のため、入力側にLCフィルタを挿入した

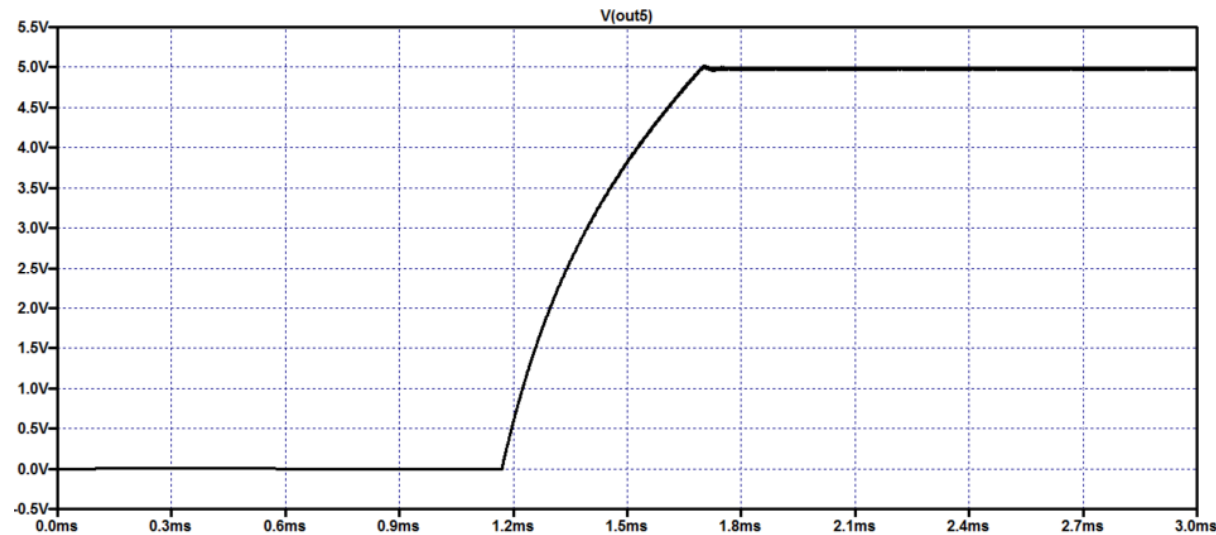
そのLCフィルタ定数と、スイッチング電源の入力インピーダンスの関係によって出力電圧が不安定になった

適切な入力フィルタ

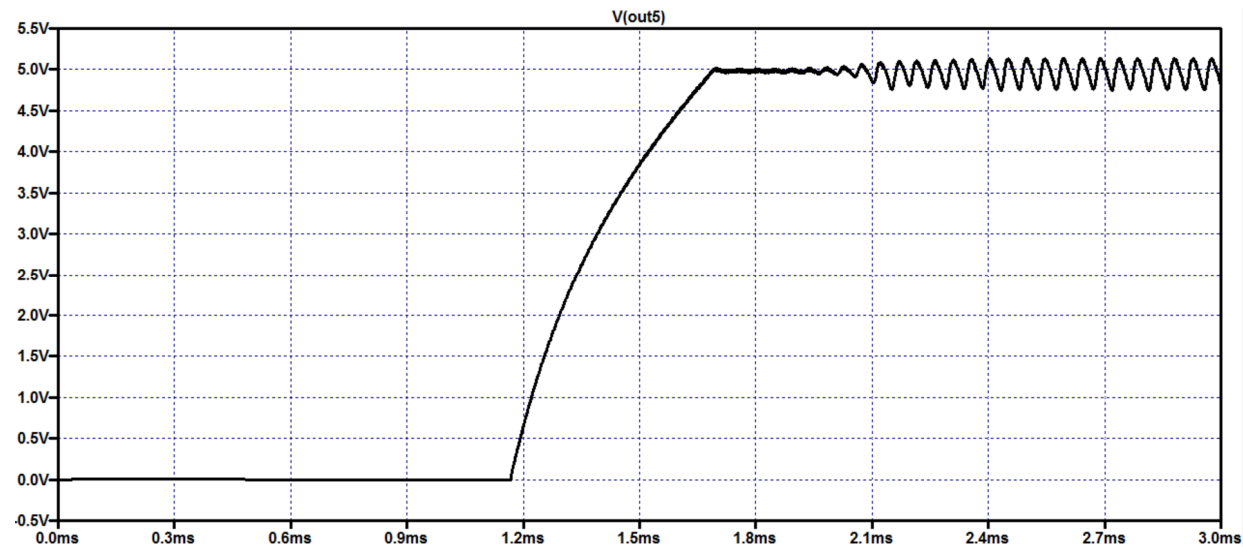
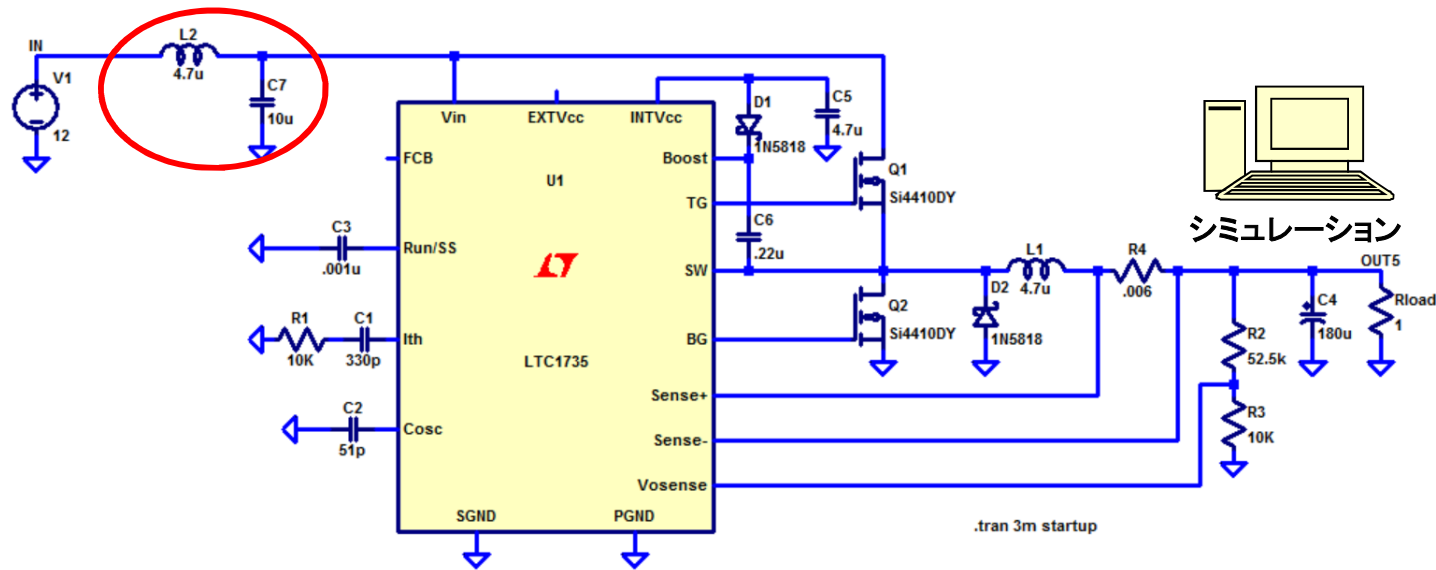


データシート

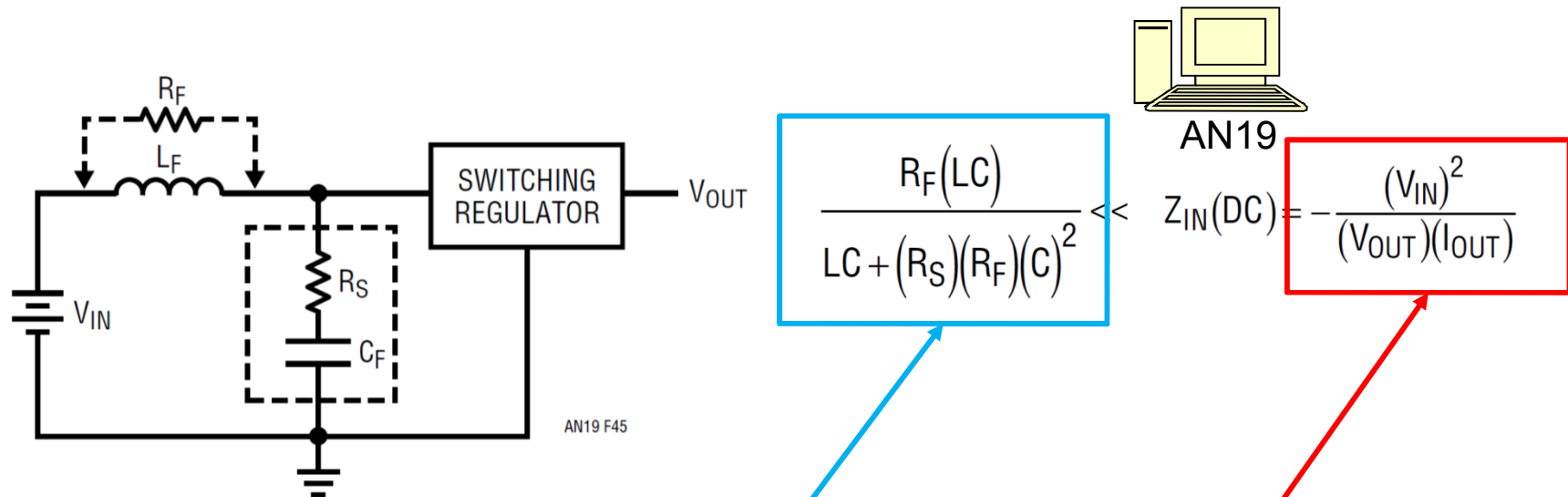
シミュレーション



不適切な入力フィルタ



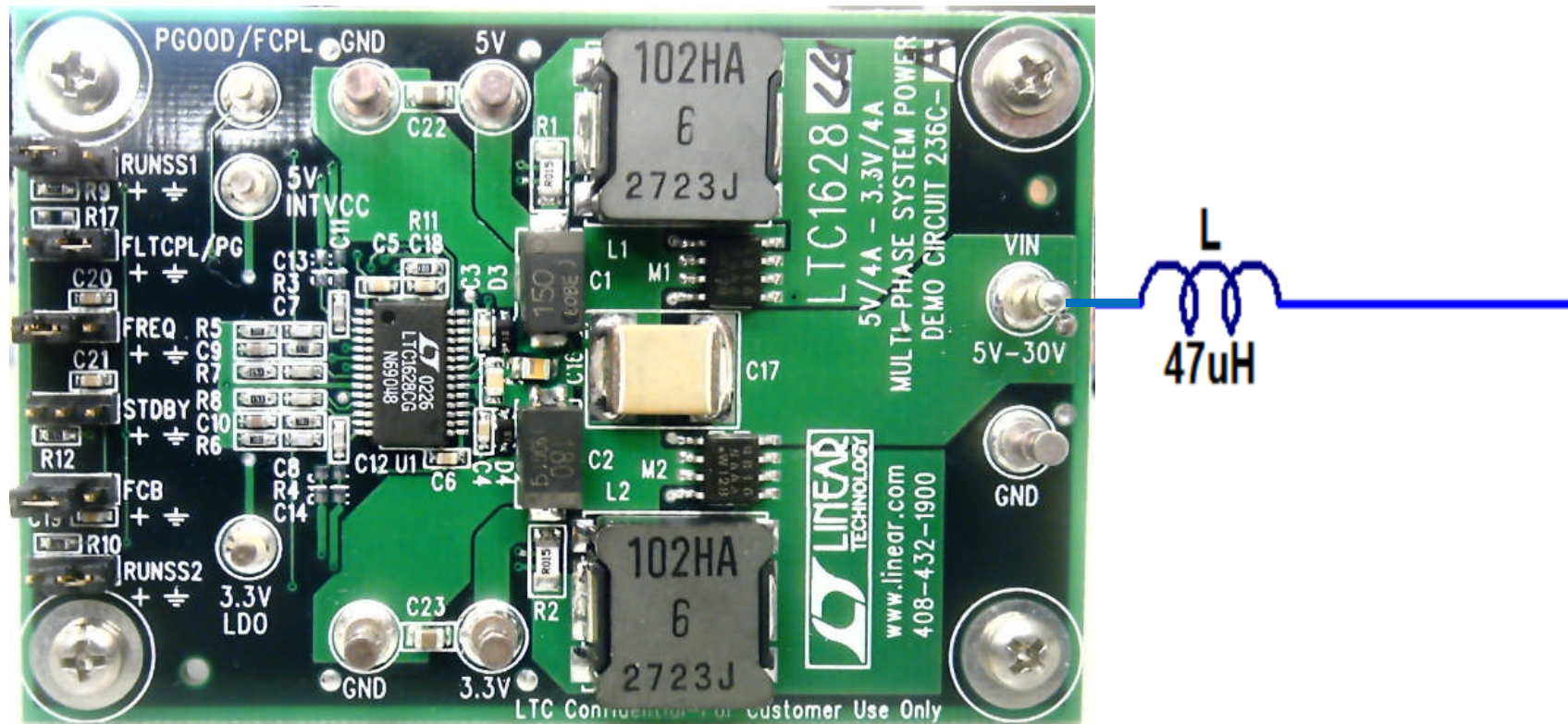
安定化の条件

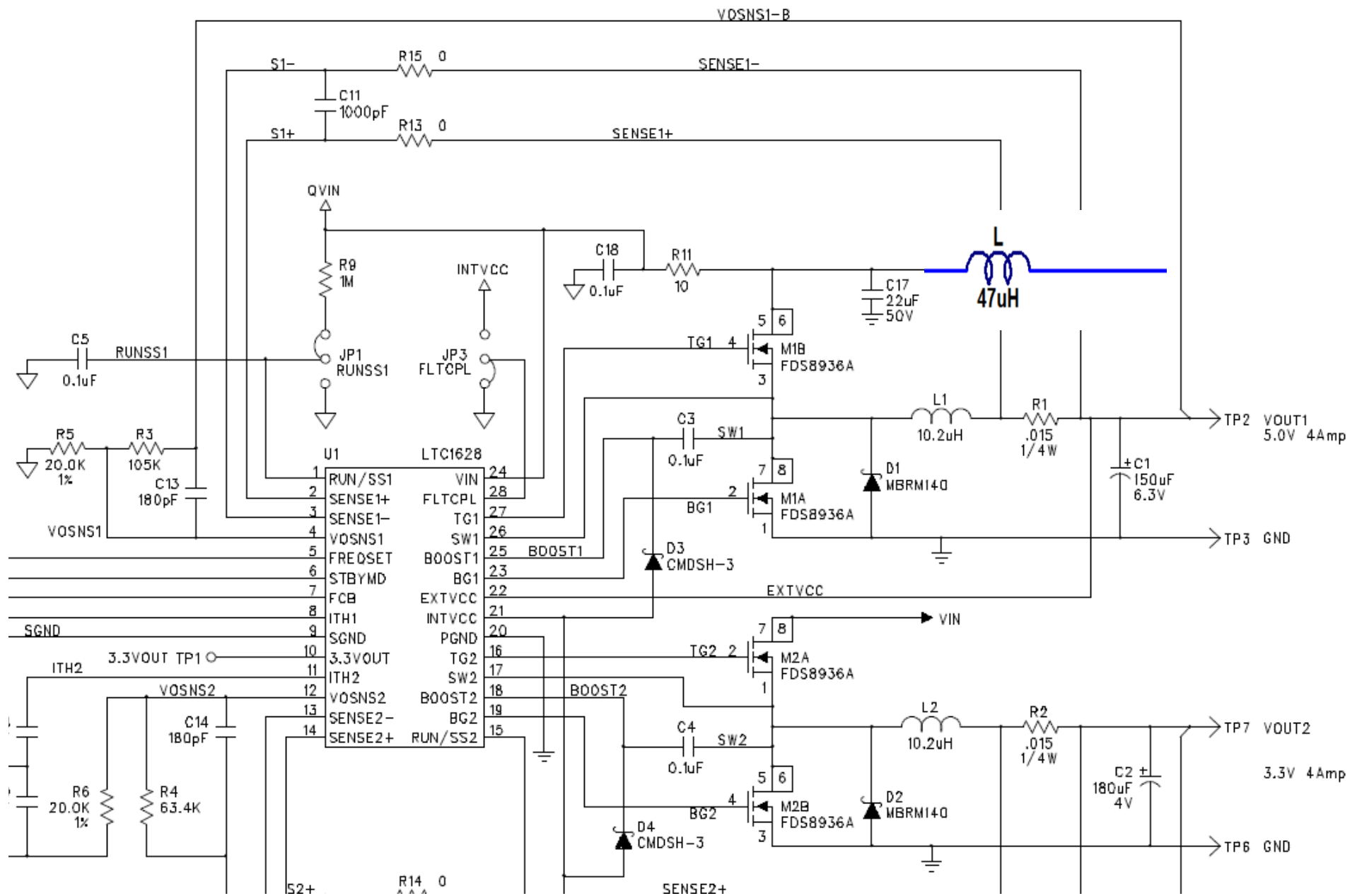


電源入力にLCフィルタを入れる場合

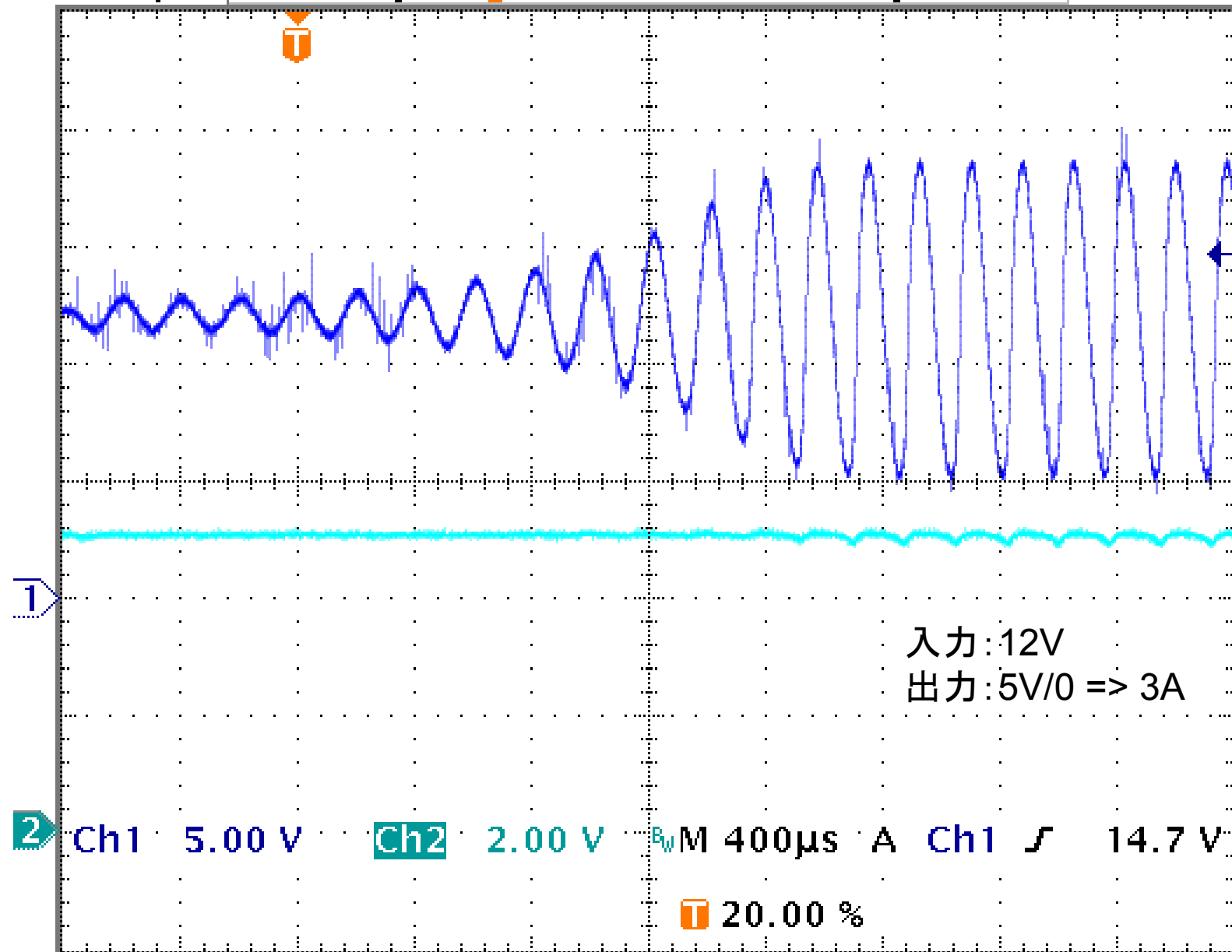
フィルタの出カインピーダンスは、
スイッチング電源ICの入カインピーダンスの絶対値より
十分に小さいこと

実例





Tek Stop



A Trigger
Source

Ch1

Ch2

Ch3

Ch4

—more—
1 of 3

Type
Edge

Source
Ch1

Coupling
DC

Slope
↗

Level
14.7 V

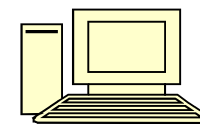
Mode
Normal
& Holdoff

3. 出力電圧が不安定 その2

リップル電圧低減のために、出力にLCフィルタを追加した

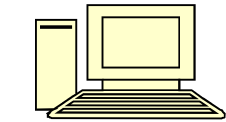
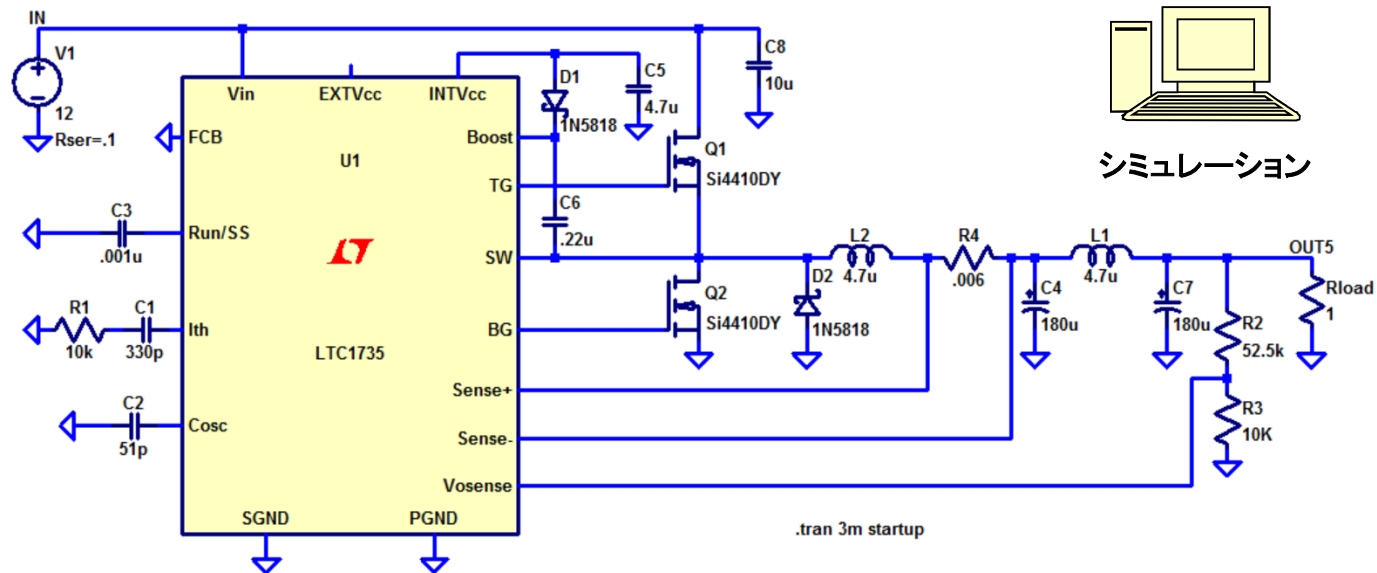
さらに、電圧降下を補償するため、負荷直近からフィードバックした

その結果、正帰還となり、発振してしまった

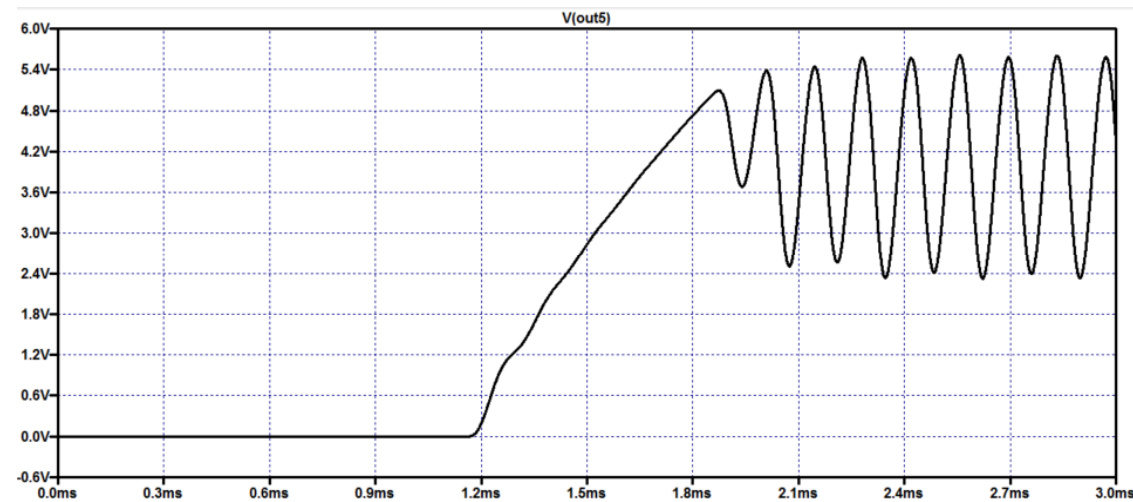


周波数補償の基礎

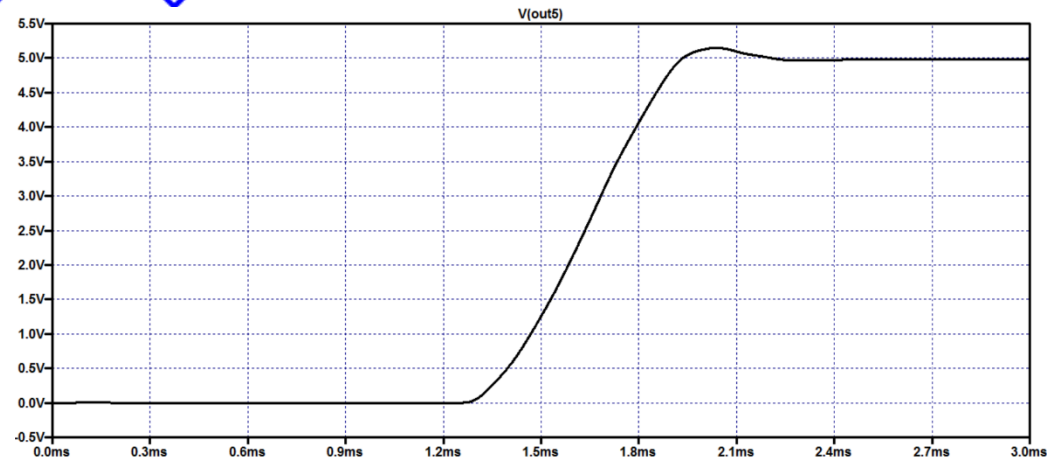
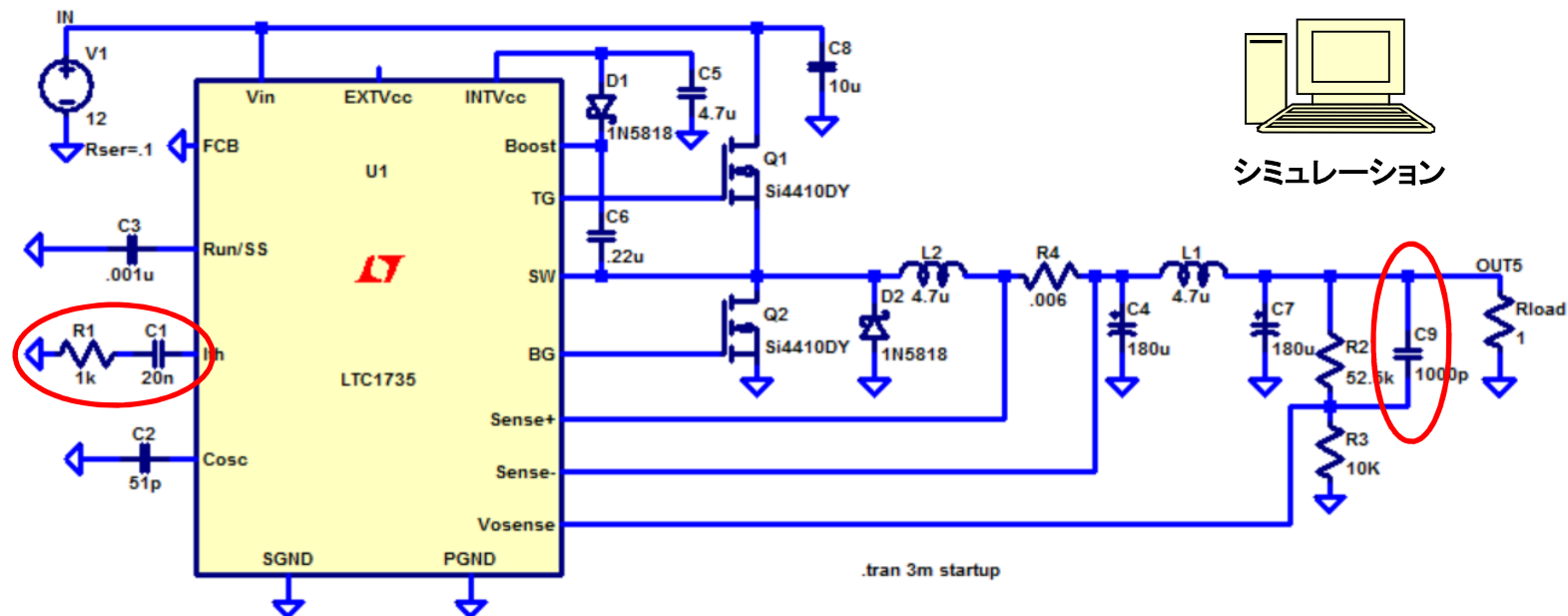
出力が発振する例



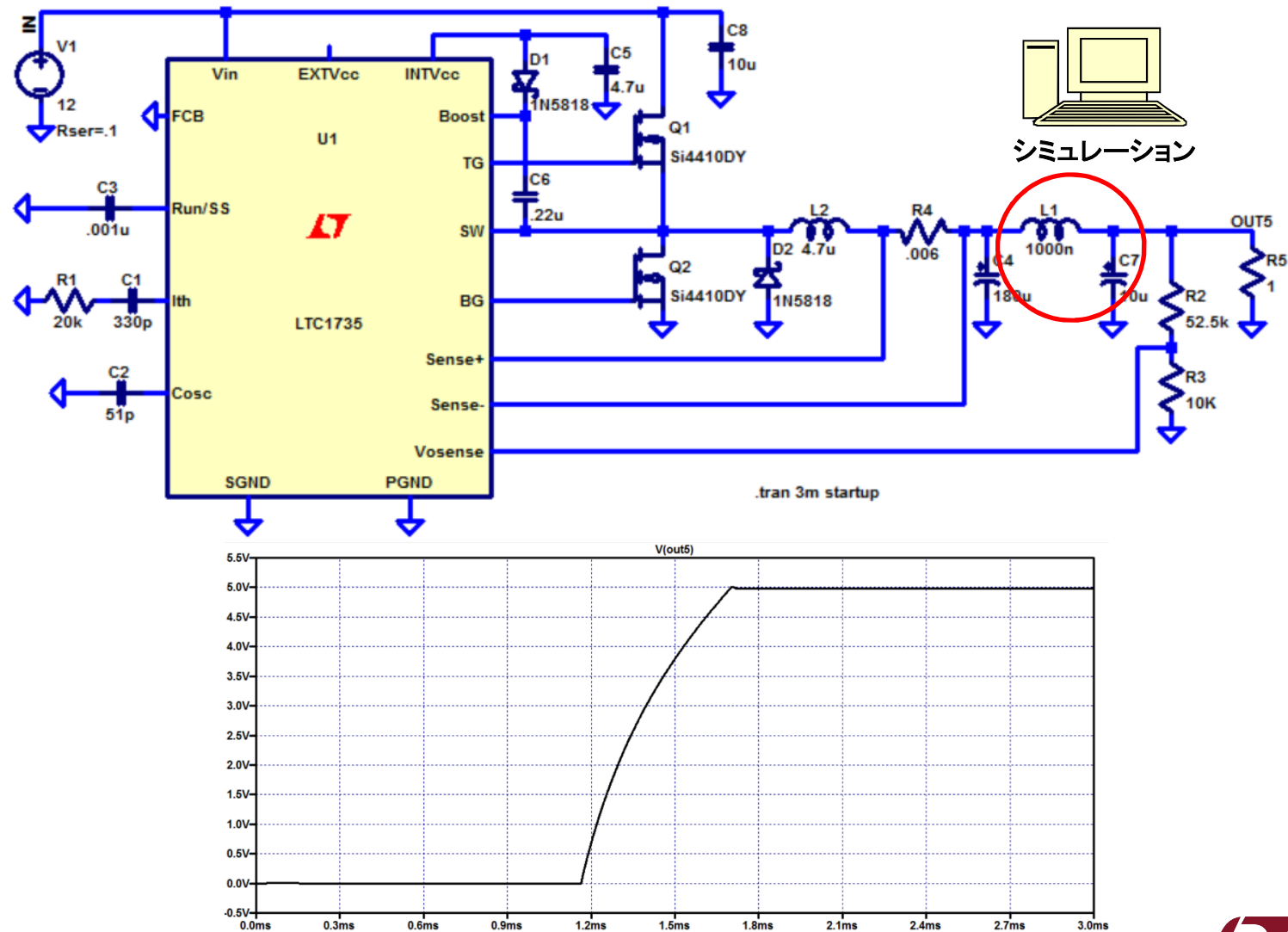
シミュレーション



位相補償で修正したつもり



良好な出力が得られたように見える



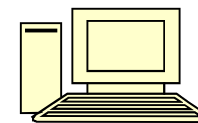
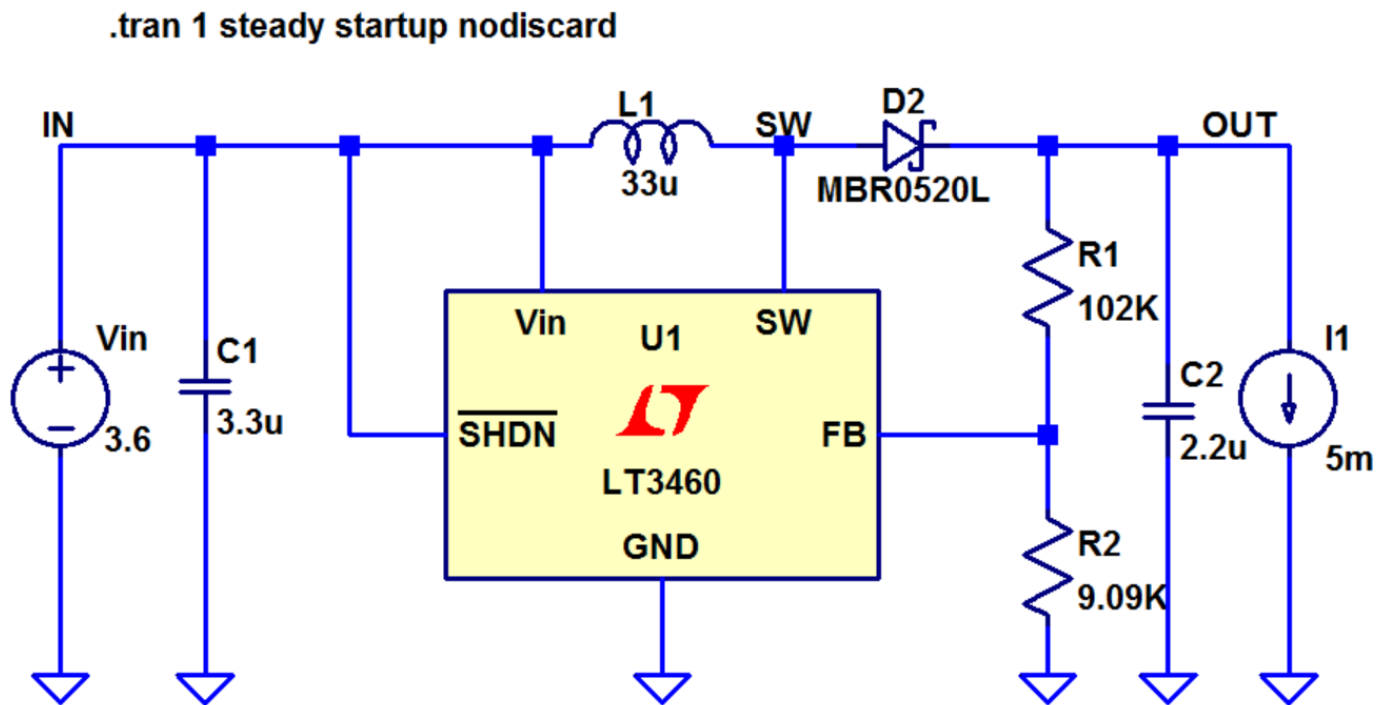
4. 効率が上がらない

スイッチング電源回路のショットキーダイオードの選択を誤った例

V_f の小さいダイオードが常に最適というわけではない

逆回復時間、接合容量にも気をつける

リチウムイオン電池から15Vに昇圧する回路

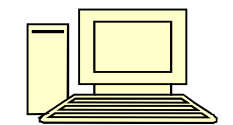


データシート

ダイオードの比較

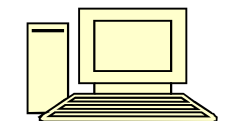
代表的なダイオードの特性の比較です。Vfが小さいものはCT (Total Capacitance) が大きい傾向にあります。

ダイオード	IF	Vf(100mA)	CT	応用回路での効率
BAT54	0.2A	0.8V	10pFmax	83.7%
CMDSH2-3	0.2A	0.42V	15pFtyp	80.3%
MBR0520	0.5A	0.3V	38pFtyp	75.4%



シミュレーション

さて、どのダイオードを使用すべきでしょうか？



ダイオードの温度特性

ダイオードによる効率の違い

入力電圧: 3.6V

出力電圧: 15V

出力電流: 50mA

PMEG2005EB	85.3%	20V0.5A
MBR0520L	85.2%	20V0.5A
CMDSH2-3	84.3%	30V0.2A
MBRS130	84.1%	30V1A
MBRS360	82.7%	60V3A
BAT54	82.7%	30V0.3A

5. 出力にノイズが乗っている

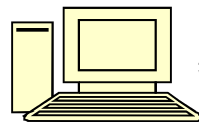
昇圧電源の出力にはよくスパイクノイズが発生する
これは寄生インダクタンスによるもの

出力コンデンサのESLも考慮

SWノードをコンパクトにまとめる

出力コンデンサはダイオードの直近に配置

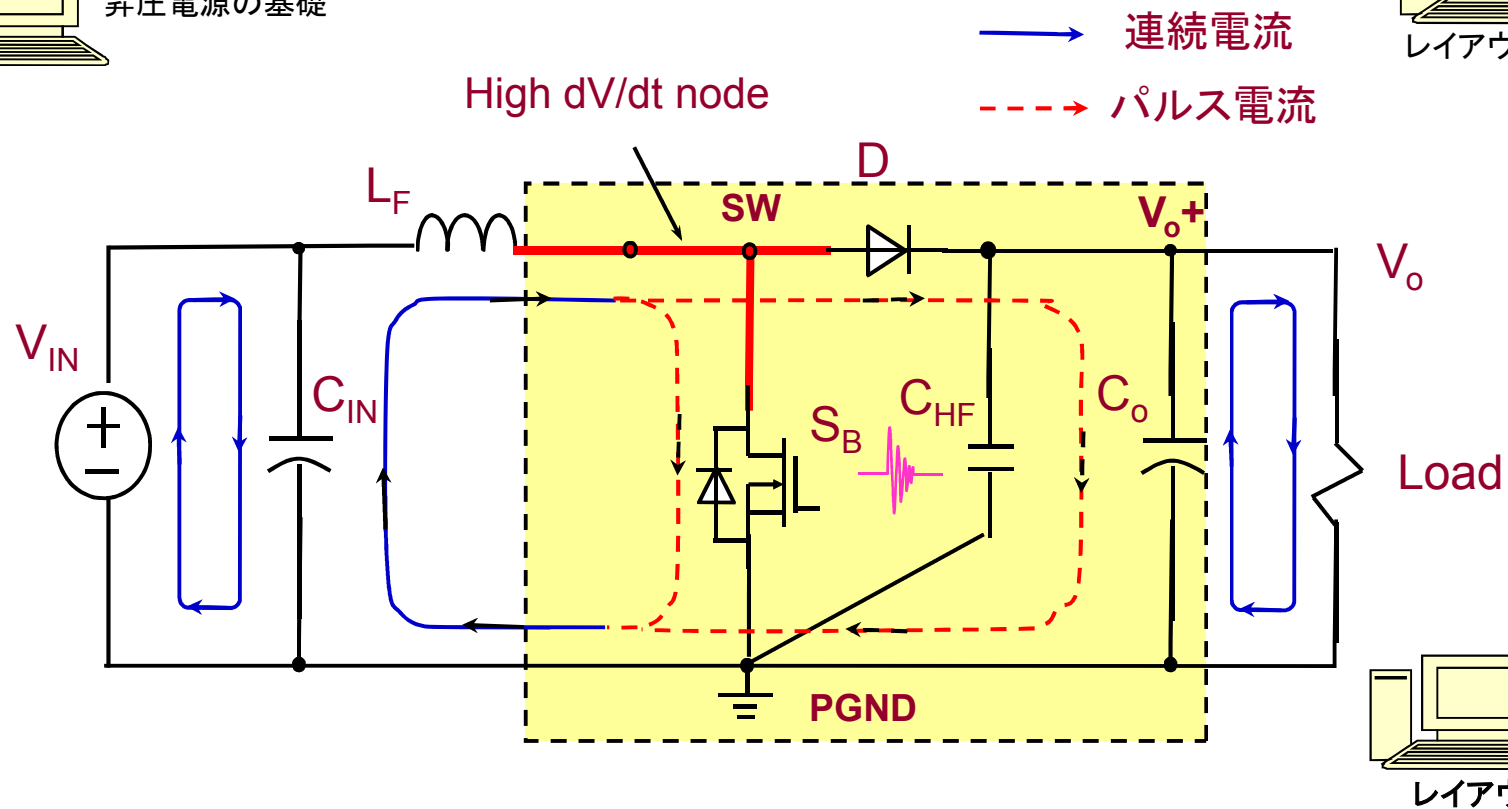
昇圧コンバータの電流経路



昇圧電源の基礎

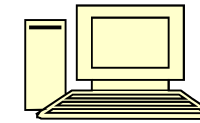


レイアウト抜粋

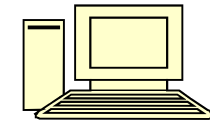


- スイッチノードの最小化、出力側パルス電流経路の最小化

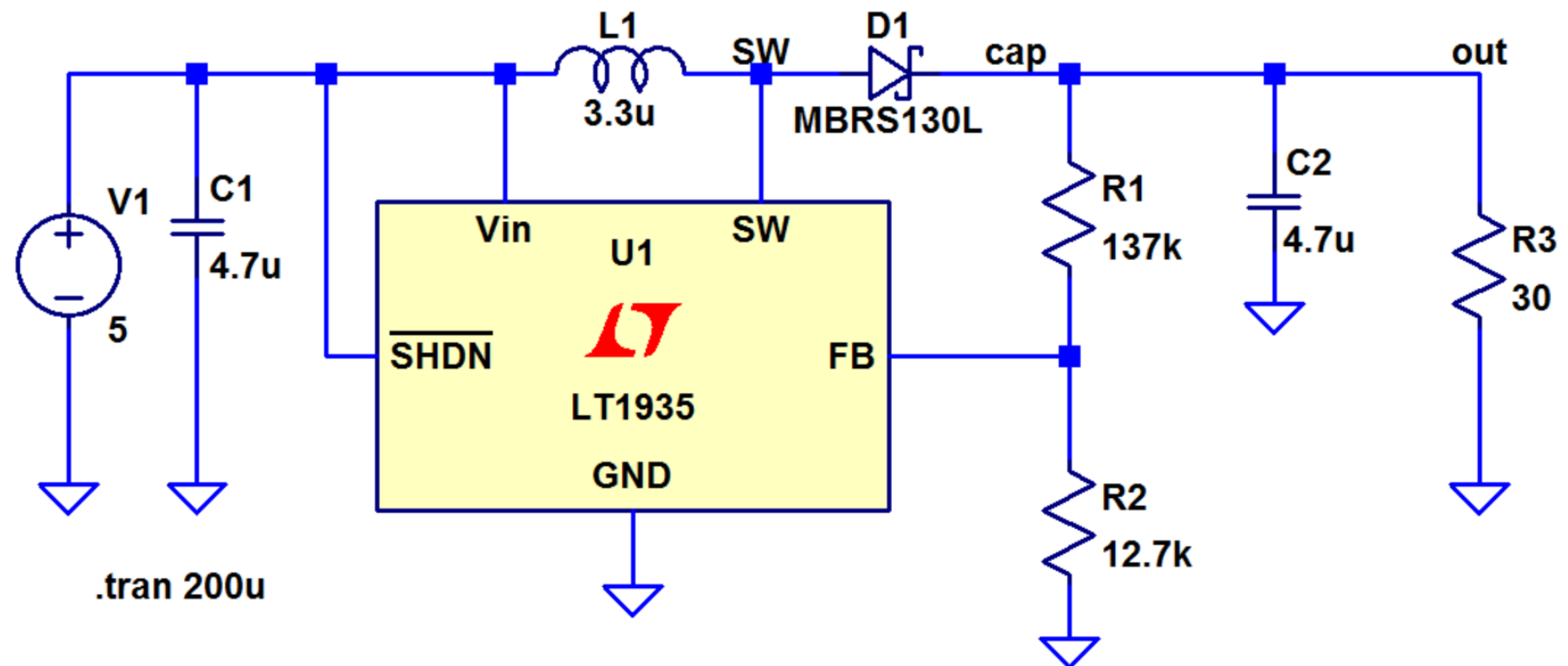
5Vから15Vへの昇圧回路



データシート



シミュレーション



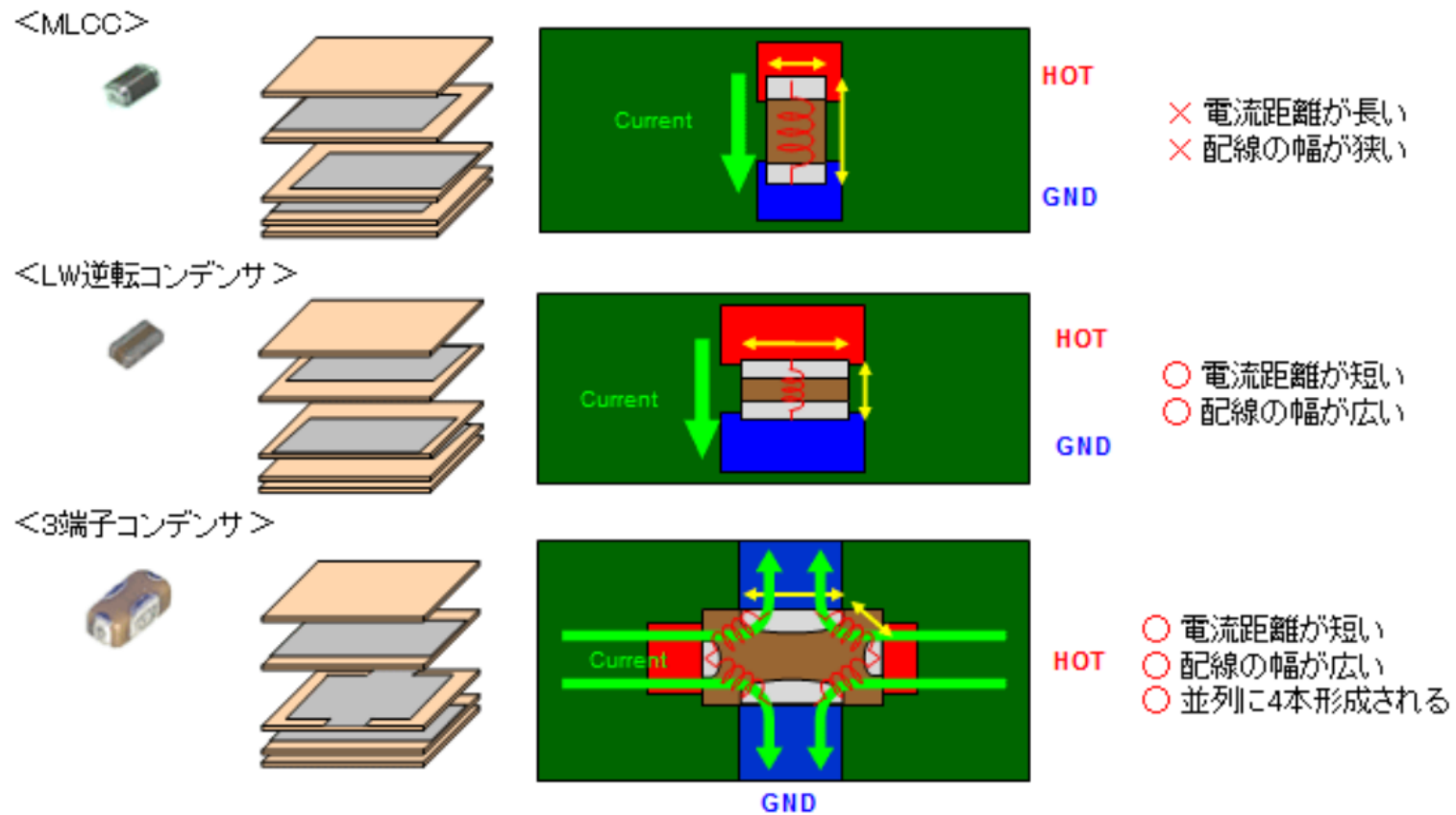
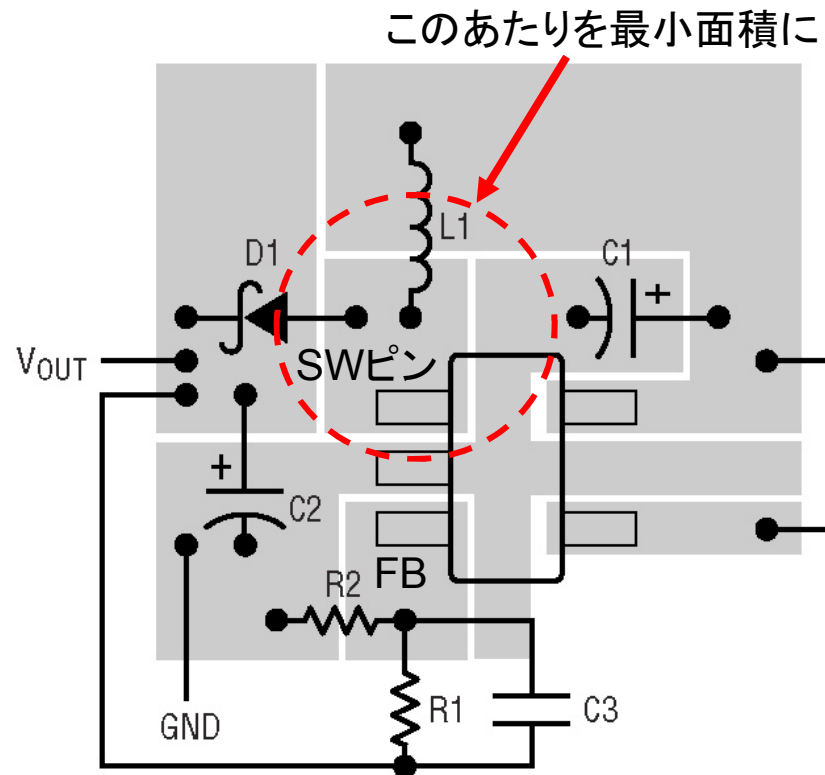


図2: 低ESLコンデンサの種類と特長



村田製作所 HPより引用

実際のレイアウト例



Layout Hints

The high speed operation of the LT1935 demands careful attention to board layout. You will not get advertised performance with careless layout. Figure 7 shows the recommended component placement. Make the ground pin copper area large. This helps to lower the die temperature.

1

まとめ

レイアウトが重要

スイッチノードを最小に

降圧電源: 入力コンデンサ

昇圧電源: 出力コンデンサ

外付け部品に注意

入力フィルタ

ダイオード

お問い合わせは

sharada@linear.com

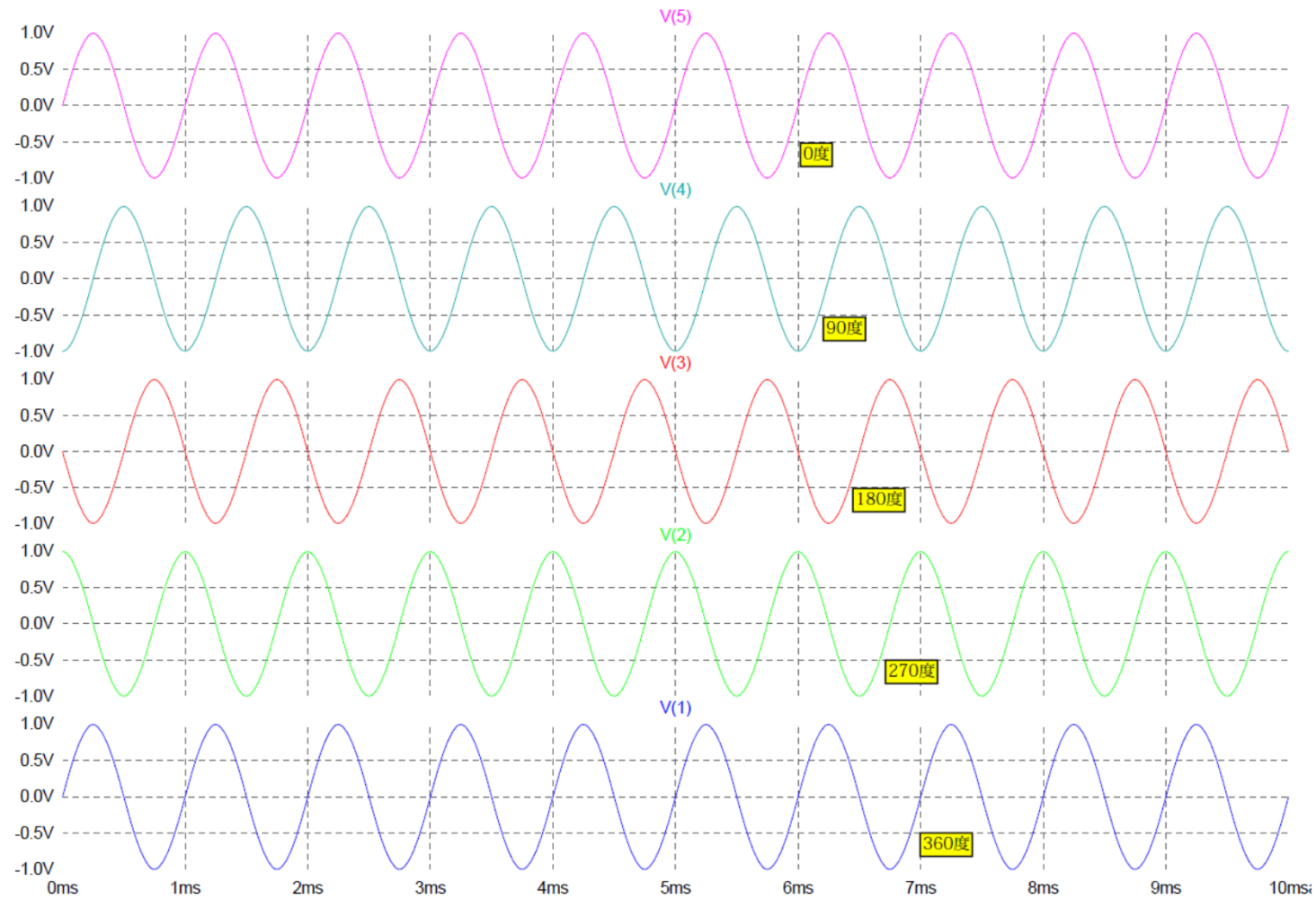
プロフィール等は

「原田秀一 リニアテクノロジー」で検索

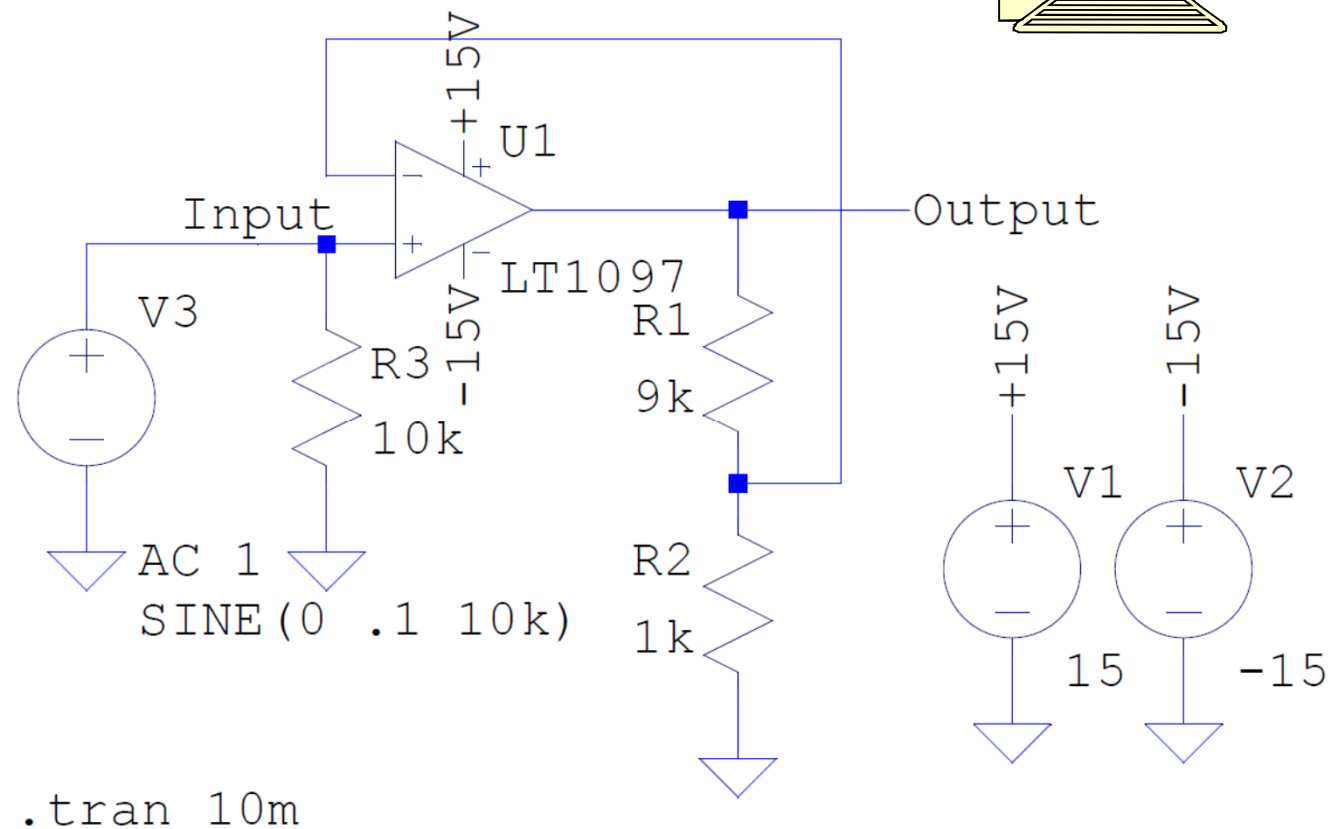
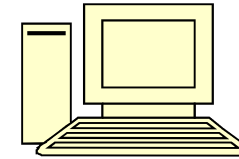
付録1

周波数補償を理解するための基礎知識

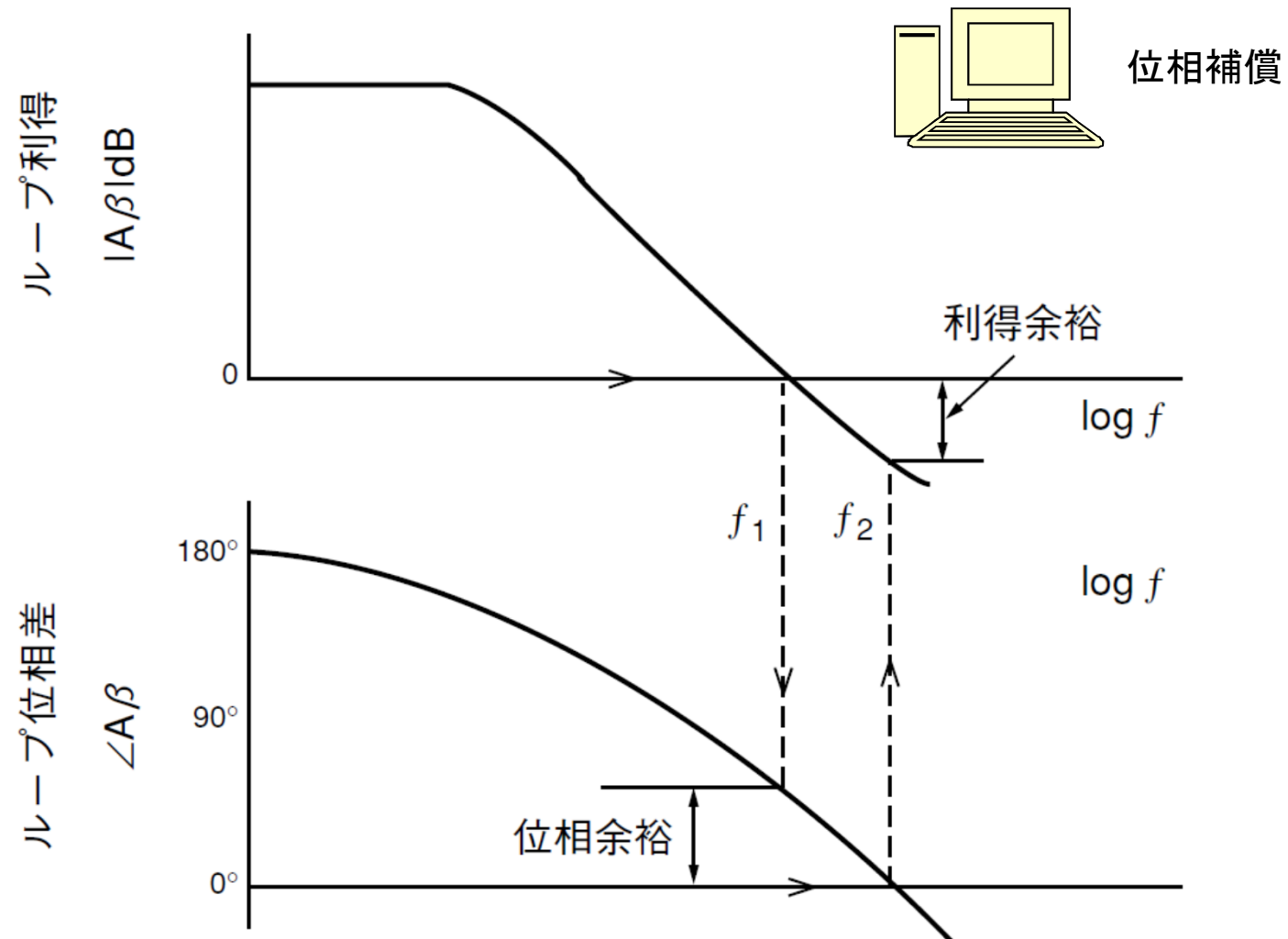
- 位相とは



- 周波数特性



- 安定条件

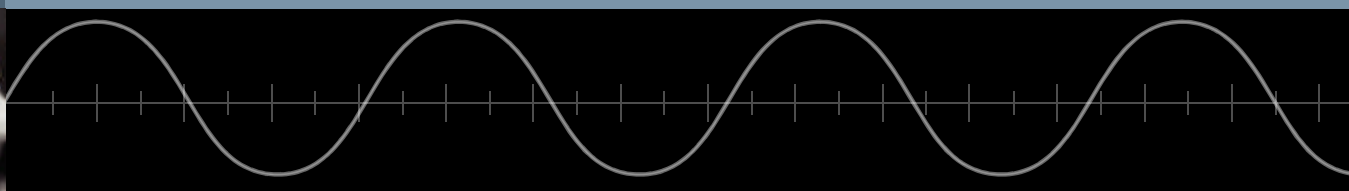
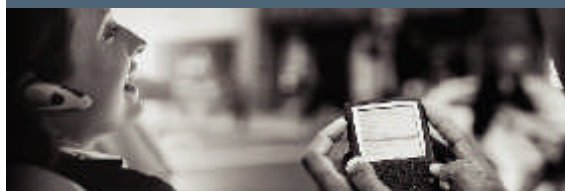


付録 2

スイッチング電源 位相余裕の調整

リニアテクノロジー株式会社

シニアFAE 原田秀一



目次

1. 負帰還制御と発振
2. 位相補償の方法(途中まで)
3. 位相余裕の調整方法
4. FRAがない場合

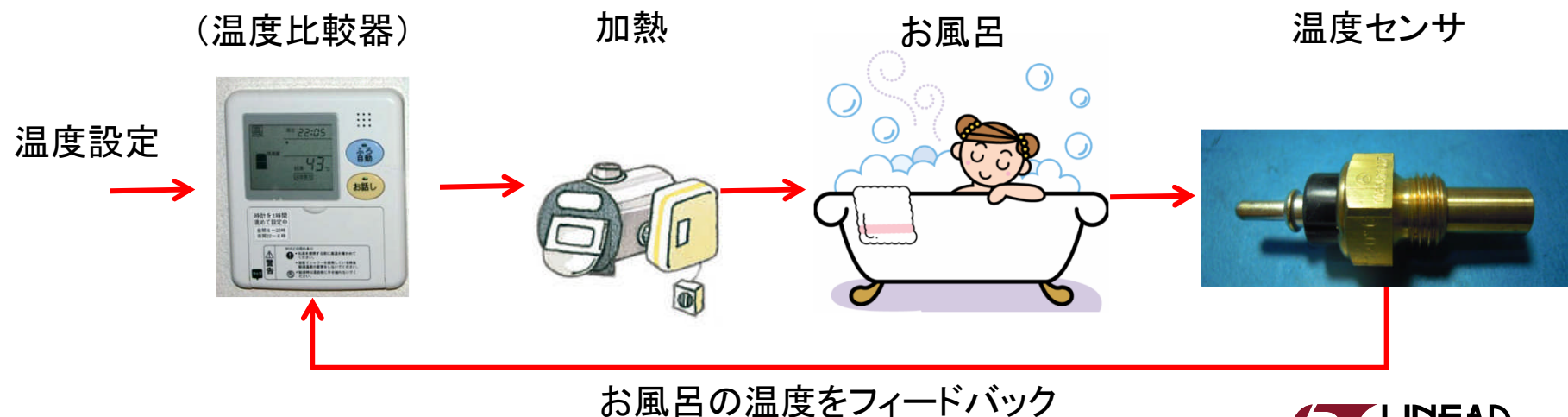


1 負帰還制御と発振

負帰還：電源回路の出力電圧安定化のために必要

負帰還とは？

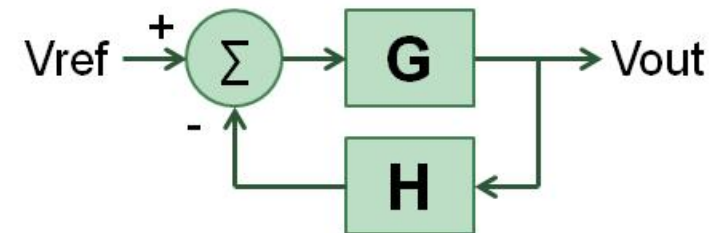
風呂の自動温度設定



スイッチング電源の場合は？

出力電圧安定化のため負帰還制御を行う

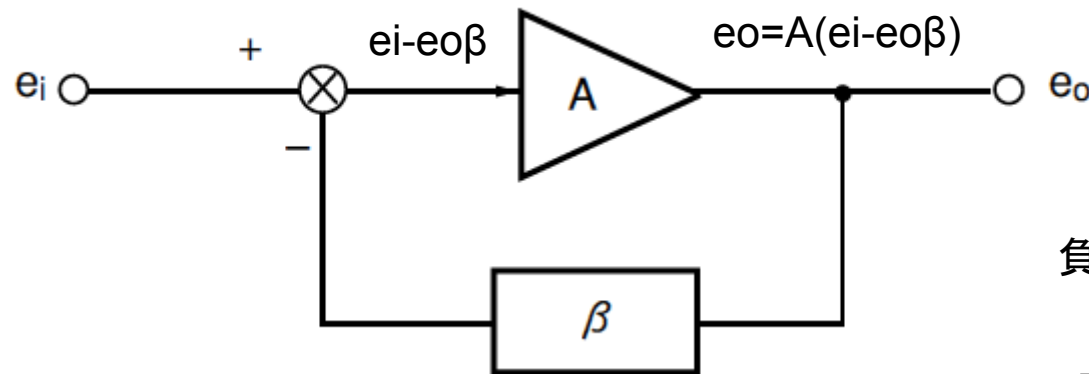
- V_{out} をHで分圧し、基準電圧 V_{ref} と比較するために負帰還をかけ、誤差を検出し、それが最小となるようにGで制御する



- 実際の制御回路には遅延がある
 - ⇒ 出力変動の半周期と遅延が同じ場合、 180° の位相遅れ
 - ⇒ 負帰還が正帰還となって回路が不安定になり、出力が発振

位相補償が必要 !!

負帰還回路のブロックダイアグラム



系のゲインは
$$\frac{e_o}{e_i} = \frac{A}{1 + A\beta}$$

アンプのゲインAは周波数に依存する。
周波数が高くなるとAは低下する



β を変えると通過帯域も変わる



アンプのゲインAが非常に
大きければ系のゲインは $1/\beta$
で求められる。

負帰還を掛ける目的は？

- ・オープンループゲインのばらつきを抑えられる
- ・ゲイン一定の帯域を広くとれる
- ・出力インピーダンスが $1/(1+A\beta)$ と低くなる

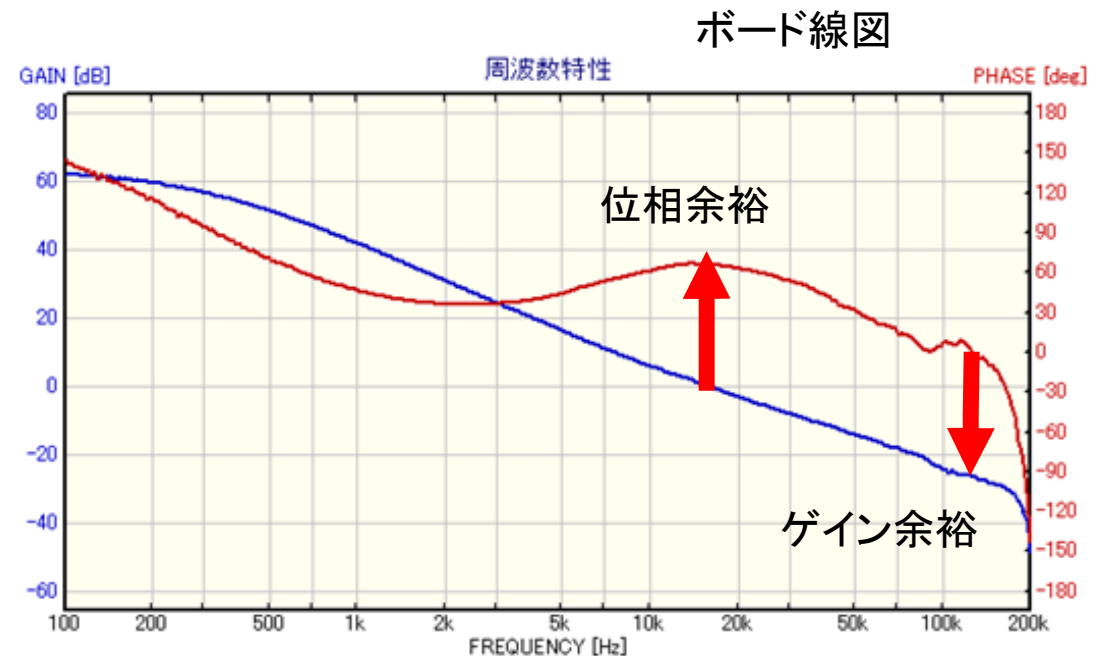
2 位相補償の方法

位相補償の方法

- 系の遅れが 180° であってもその周波数でゲインが0dBより小さいと発振しない。
- 位相が 180° 遅れる前にゲインが0dBになるように高域のゲインを落す。
- 位相進みコンデンサで位相遅れを補正する

系の安定性の指標

- 位相余裕 60°
- ゲイン余裕 20dB



品名: NF 5090 バージョン: 2.00
 OSC.振幅値=100mVpeak OSC.DCバイアス=0.00V OSC.波形=正弦波 スイフ*最小周波数=100Hz
 スイフ*最大周波数=200kHz スイフ*分解能=400Steps/Sweep 積分回数=10回 遅延時間=3回 高調波分析次数=1
 測定モード=CH1/CH2 自動積分機能=OFF 振幅圧縮機能=OFF 高機能掃引機能=OFF

付録3

昇圧電源の基礎

