

パワーエレクトロニクス工学論

6. 降圧形電源の実測

6-1 特性式と実測

- (1) 定常特性(電圧変換率、定常リップル、出力Z)
- (2) 動特性(負荷応答特性)
- (3) サーボアナライザの使用方法

6-2 安定性と位相補償

- (1) ESRと安定性・定常電圧リップル
- (2) 位相補償による安定化

6-3 性能検討

- (1) スイッチング・ノイズ
- (2) 負荷電流と効率

6. スイッチング電源の実測-1 (降圧形電源)

6-1 特性式と実測

(1) 定常特性

(A) 電圧変換式

● 理論式

* デューティ: 実測D、理論値: $M = V_o / V_i$

$$Z_o = r = r_L + D \cdot r_s + D' \cdot r_d$$

Z_o : カタログ値、実測値より求める

● 実測値:

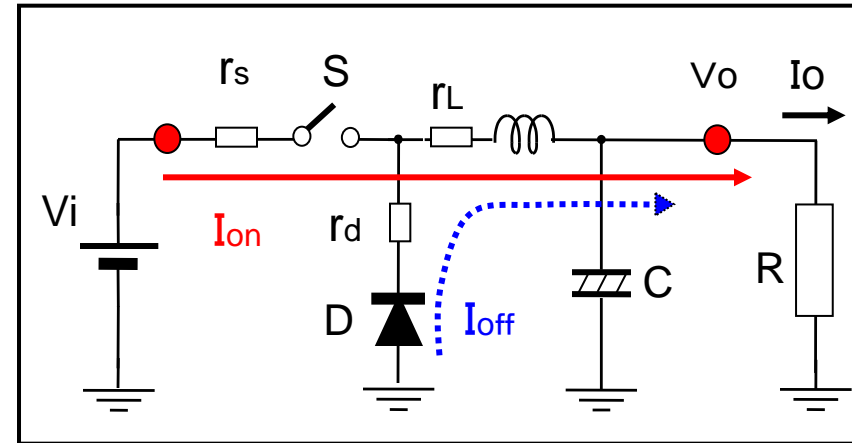
$M = D / (1 + Z_o / R)$ に実測値代入

$$Z_o = (D / M - 1) \cdot R \quad (6-1)$$

ex. $V_i = 7.1 \text{ V}$ 時

$$Z_o = (75 / 70.7 - 1) \cdot 7.2 = 0.438 \text{ } \Omega$$

★ カタログ計算値 < 実測計算値



Ro= 7.2 Ω			[%]	[%]	[Ω]	[Ω]	[%]
I	Vi [V]	Vo [V]	実測M	実測D	実測Zo	計算Zo	計算M
0.7	7.1	5.02	70.7	75.0	0.438	0.227	72.7
0.7	10	5.03	50.3	53.5	0.454	0.315	51.2
0.7	13	5.04	38.8	41.7	0.538	0.363	39.7
0.7	16	5.05	31.6	34.7	0.721	0.392	32.9

● 電圧変換率の実測値(試作回路)

* 右図:類似傾向

Dに対し、実測Mはやや小さい

* 内部抵抗:

・実測 Z_o はかなり大きい > 計算抵抗

・平均内部抵抗 r (V_i :7~16V)

$r_{07}=0.624\Omega$ @ $I_o=0.70A$

$r_{03}=1.96\ \Omega$ @ $I_o=0.28A$

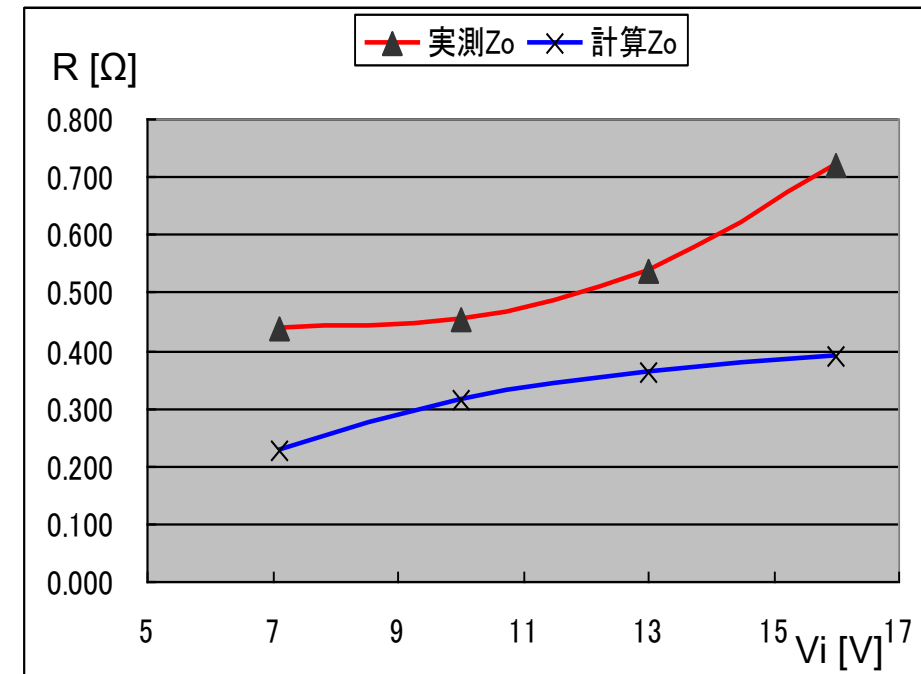
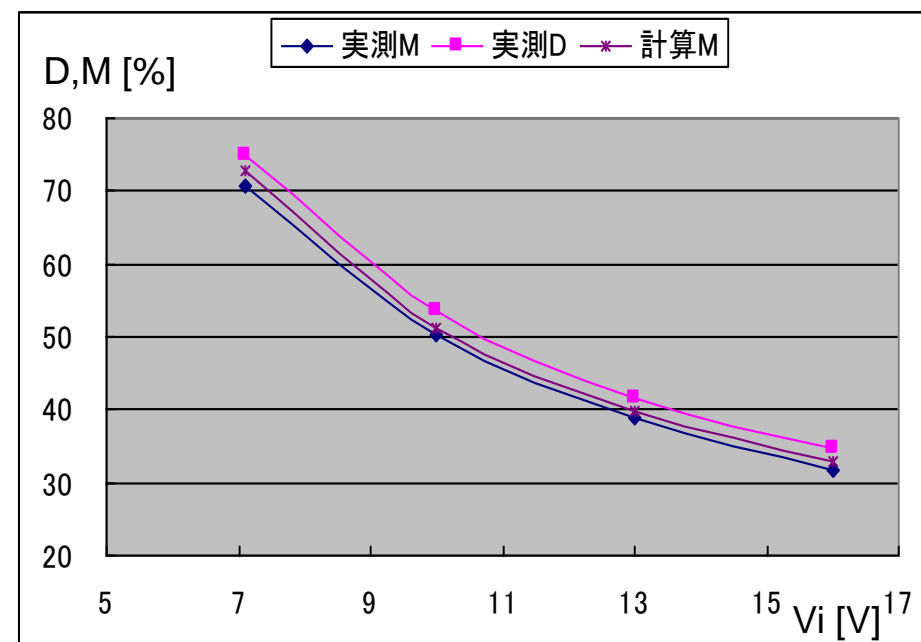
★電流が小さいと、内部Rは大きくなる

* 素子内部抵抗の算出(カタログ値)

・ $r_L=0.084\ \Omega$ (@100Hz:実測値)

・ $r_s=0.08\Omega$ @2V、 0.045Ω @11V

・ $r_d=0.50\Omega$ @0.7A、 1.0Ω @0.3A



PチャンネルMOSFET

(ルネサス:HAT1020R) 30V、5A

● ON抵抗

* 5A 以下では、ほぼ一定

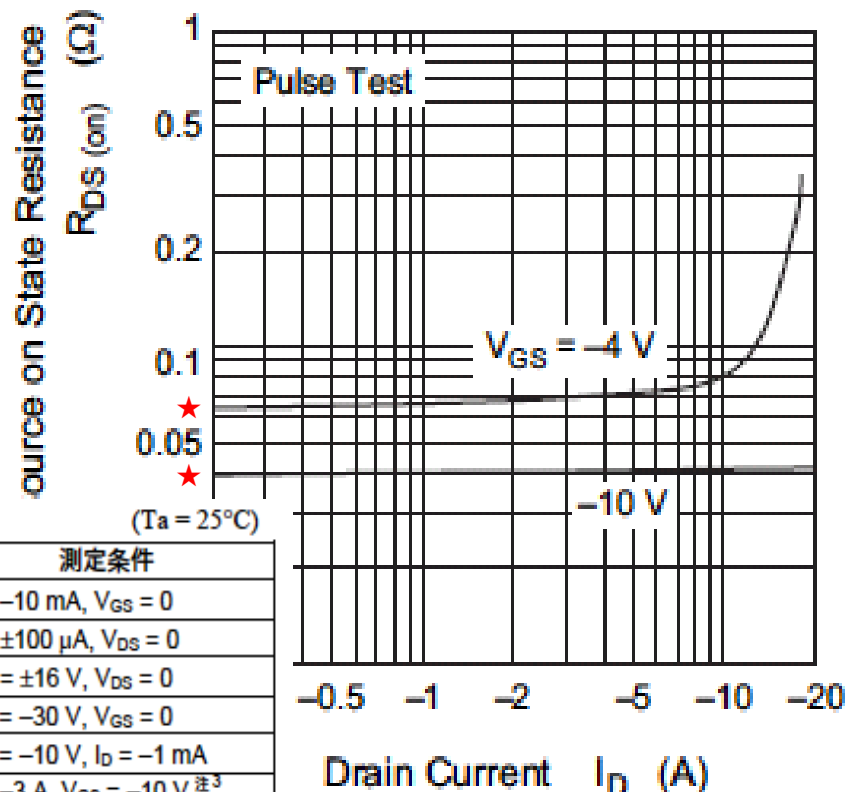
* V_{GS} が大きいと、 R_{DS} は低減

$$R_{DS} = 90 - 5 \cdot V_{GS} \quad [\text{m}\Omega] \quad (6-2)$$

項目	記号	Min	Typ	Max	単位	測定条件
ドレイン・ソース破壊電圧	$V_{(BR)DSS}$	-30	—	—	V	$I_D = -10 \text{ mA}$, $V_{GS} = 0$
ゲート・ソース破壊電圧	$V_{(BR)GSS}$	± 20	—	—	V	$I_G = \pm 100 \mu\text{A}$, $V_{DS} = 0$
ゲート遮断電流	I_{GSS}	—	—	± 10	μA	$V_{GS} = \pm 16 \text{ V}$, $V_{DS} = 0$
ドレイン遮断電流	I_{DSS}	—	—	-10	μA	$V_{DS} = -30 \text{ V}$, $V_{GS} = 0$
ゲート・ソース遮断電圧	$V_{GS(off)}$	-1.0	—	-2.5	V	$V_{DS} = -10 \text{ V}$, $I_D = -1 \text{ mA}$
ドレイン・ソースオン抵抗	$R_{DS(on)}$	—	0.04	0.07	Ω	$I_D = -3 \text{ A}$, $V_{GS} = -10 \text{ V}^{\text{注}3}$
	$R_{DS(on)}$	—	0.07	0.13	Ω	$I_D = -3 \text{ A}$, $V_{GS} = -4 \text{ V}^{\text{注}3}$
順伝達アドミタンス	$ y_{fs} $	5.0	7.5	—	S	$I_D = -3 \text{ A}$, $V_{DS} = -10 \text{ V}^{\text{注}3}$
入力容量	C_{iss}	—	860	—	pF	$V_{DS} = -10 \text{ V}$
出力容量	C_{oss}	—	560	—	pF	$V_{GS} = 0$
帰還容量	C_{rss}	—	165	—	pF	$f = 1 \text{ MHz}$
ターン・オン遅延時間	$t_d(on)$	—	30	—	ns	$V_{GS} = -4 \text{ V}$, $I_D = -3 \text{ A}$, $V_{DD} \cong -10 \text{ V}$
上昇時間	t_r	—	170	—	ns	
ターン・オフ遅延時間	$t_d(off)$	—	40	—	ns	
下降時間	t_f	—	65	—	ns	
ダイオード順電圧	V_{DF}	—	-0.9	-1.4	V	$I_F = -5 \text{ A}$, $V_{GS} = 0^{\text{注}3}$
逆回復時間	t_{rr}	—	55	—	ns	$I_F = -5 \text{ A}$, $V_{GS} = 0$ $di_F/dt = 20 \text{ A}/\mu\text{s}$

【注】 3. パルス測定

Static Drain to Source on State Resistance vs. Drain Current

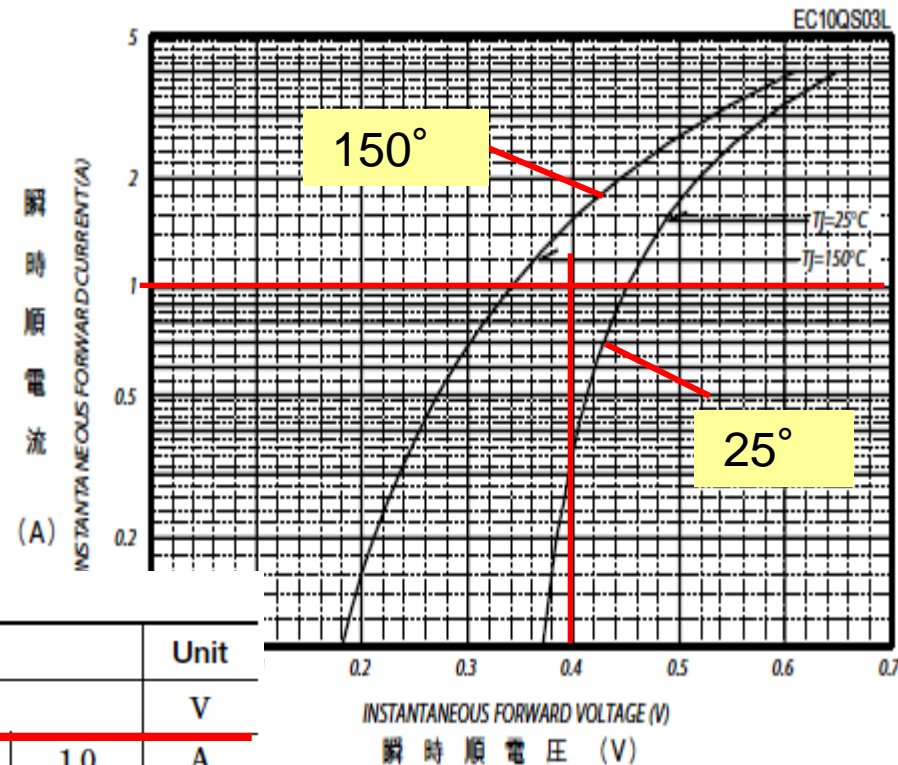


ショットキー・バリア・ダイオード (日本インター: EC10QS03L) 30V、1A

* 順方向電圧 V_F : 約0.4V @1A
電流や温度の依存性は 大

* 繰返しピーク逆電圧: $V_{RRM} = 30V$
(Repetitive Peak Reverse V)

順電圧特性
FORWARD CURRENT VS. VOLTAGE



最大定格 Maximum Ratings

Item	Symbol	Conditions	Unit
くり返しピーク逆電圧 Repetitive Peak Reverse Voltage	V_{RRM}	30	V
平均整流電流 Average Rectified Forward Current	I_O	50Hz、正弦半波通電抵抗負荷 50Hz Half Sine Wave Resistive Load	
		$T_a = 28^\circ\text{C}^{*1}$	1.0 A
		$T_a = 58^\circ\text{C}^{*2}$	1.0 A
実効順電流 R.M.S. Forward Current	$I_{F(RMS)}$	1.57	A
サージ順電流 Surge Forward Current	I_{FSM}	20 50Hz正弦半波, 1サイクル, 非くり返し 50Hz Half Sine Wave, 1cycle, Non-repetitive	A

■APPROX. NET WEIGHT:0.06 g

電気的・熱的特性 Electrical/Thermal Characteristics

Item	Symbol	Conditions	Min.	Typ.	Max.	Unit
ピーク逆電流 Peak Reverse Current	I_{RM}	$T_j = 25^\circ\text{C}, V_{RM} = V_{RRM}$	—	—	1	mA
ピーク順電圧 Peak Forward Voltage	V_{FM}	$T_j = 25^\circ\text{C}, I_{FM} = 1A$	—	—	0.45	V
熱抵抗 Thermal Resistance	$R_{th(j-a)}$	接合部・周囲間 Junction to Ambient				
		Glass Epoxy Substrate Mounted ^{*1}	—	—	157	$^\circ\text{C/W}$
		Alumina Substrate Mounted ^{*2}	—	—	108	$^\circ\text{C/W}$

*1: プリント基板実装/Glass-Epoxy Substrate mounted (Soldering Lands-2×2mm, Both Sides)

*2: アルミナ基板実装/Alumina Substrate mounted (Soldering Lands-2×2mm, Both Sides)

(B) 定常リップル

- 理論式: (2-69)(2-70)より

$$\Delta V_o = \frac{T_o \Delta i_c}{8C} \Rightarrow \Delta V_o = 0.0021 \cdot \Delta i_c \quad @ C_{ケミ}$$
$$\Delta V_o = 0.0083 \cdot \Delta i_c \quad @ C_{os} \quad (6-3)$$

- 実測値1 (右下図より)

- ① $\Delta V_o = 50 \text{ mV}$: 理論値の約100倍 (理論値 = $0.0021 \cdot \Delta i_c = 0.4 \text{ mV}$)
なぜこんなに大きいか? ... ESR=344mΩ の影響か?

- ② ESRの検討 (ケミコンの場合)

$$\Delta V_{ESR} = 0.344 \cdot \Delta i_c + 0.0004$$
$$\doteq 0.344 \cdot 0.2 = 0.069 \text{ V}$$

- ・実際のリップルは少し小さいことより、
ESRは 250mΩ 程度

ESRを小さくしたら リップルは減るか?

★実測値

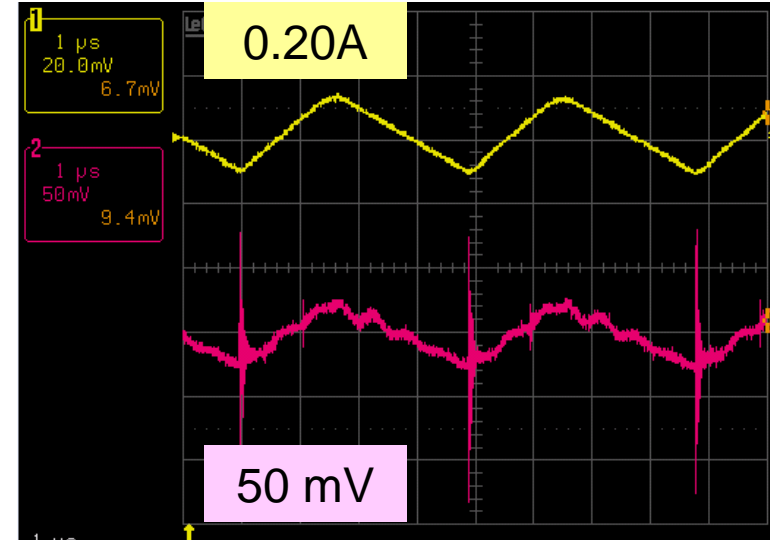
$$L = 47 \mu\text{H}$$

$$C_{ケミ} = 432 \mu\text{F} + 344 \text{ m}\Omega$$

$$C_{os} = 109 \mu\text{F} + 88 \text{ m}\Omega$$

$$T_o = 7.2 \mu\text{s}$$

(F=1kHz の実測時)



ケミコン使用時のリップル電圧

$$C_{\text{ケミ}}=432\mu\text{F}+344\text{m}\Omega$$
$$C_{\text{OS}}=109\mu\text{F}+88\text{m}\Omega$$

(F=1kHz の実測時)

● 実測値2 (右上図より)

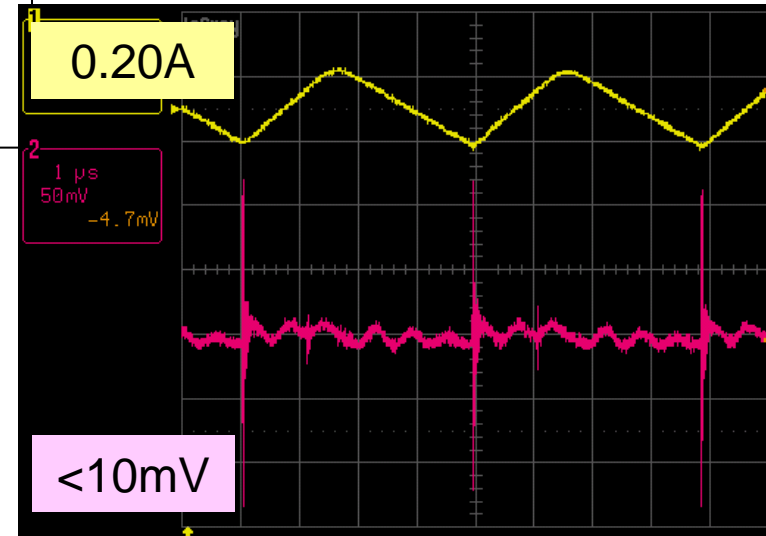
* 導電性高分子アルミ固体電解コンデンサ
(OSコン) 使用時: 耐圧注意

・ $\Delta V_{\text{co}}=0.088 \cdot 0.2=0.018\text{ V}$

・ 実測波形:

電圧リップル (三角波成分) は微小

・ F=10kHzでのESR: LSRテスターでは実測不可
(カタログ値: ESR=30mΩ @300kHz)



OSコン使用時のリップル電圧

OSコンでは、リップルは激減する

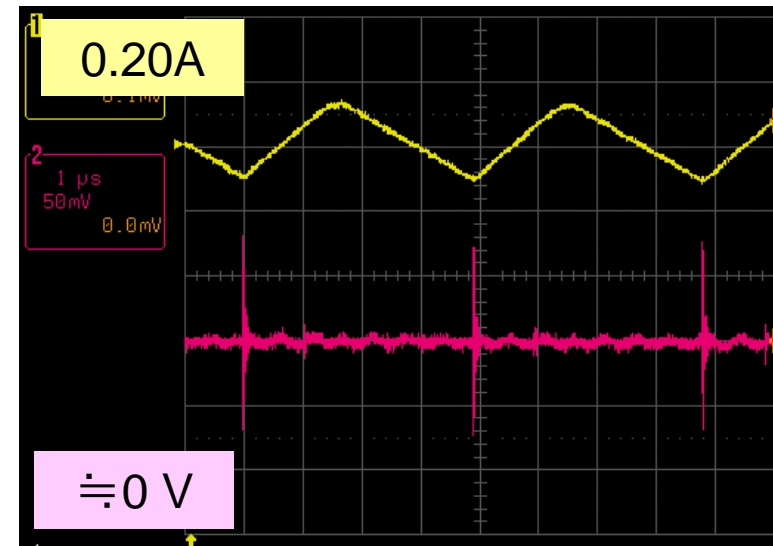
● 実測値3 (右下図より)

* さらに **積層セラコン** を並列接続

・ 細かなノイズも低減

● スイッチング時のスパイク状ノイズ

・ LC の高周波振動・・・(今回無視)



(OSコン+セラコン) 時のリップル電圧

● 配線抵抗と出力リップルの関係

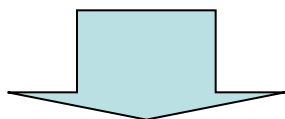
* 上記実測値3 (OSコン+セラコン) に
直列に 配線抵抗 (GND抵抗) を追加したら、
電圧リップルは増えるか？

* 直列 (配線) 抵抗 = 0.1Ω

* リプル: $\Delta V = 25\text{mV}$ (実測)

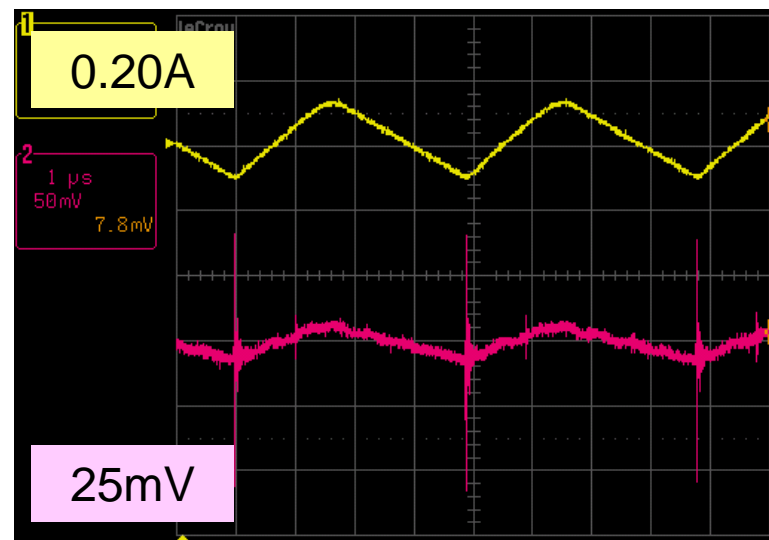
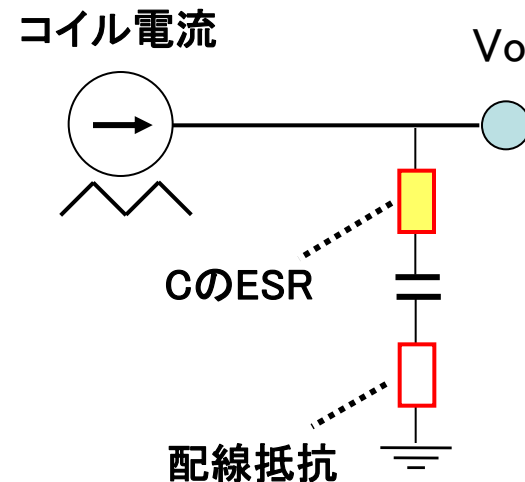
・計算値: $V_r = 0.1 * 0.2 = 0.02 \text{ V}$

ほぼ 理論値と合っている



コンデンサのリード線、配線抵抗に注意！

では、配線抵抗とは どこからどこまで？



配線抵抗追加時のリップル電圧

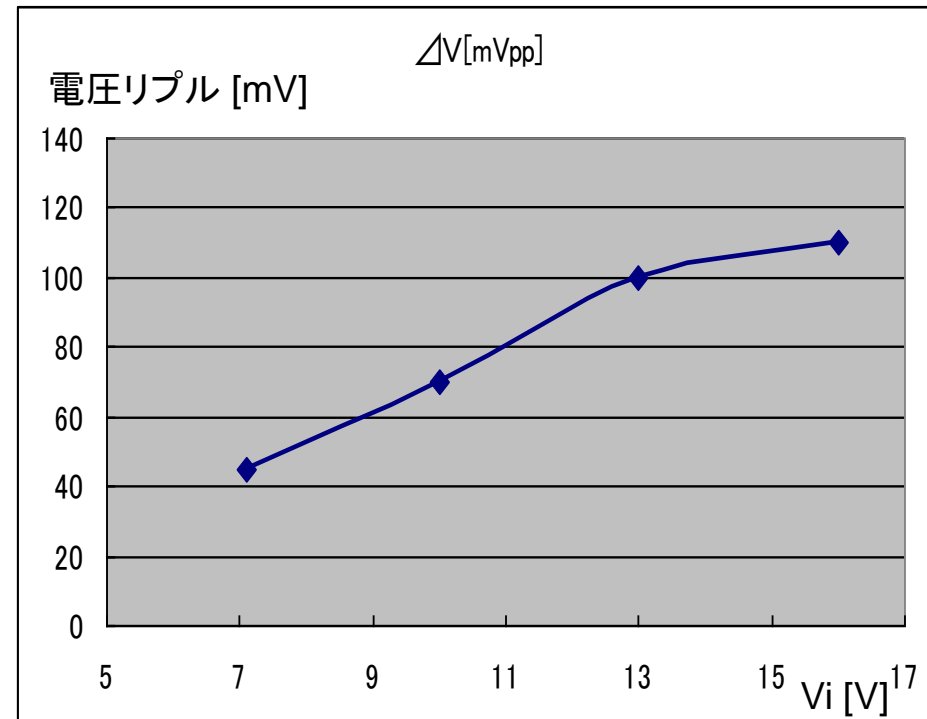
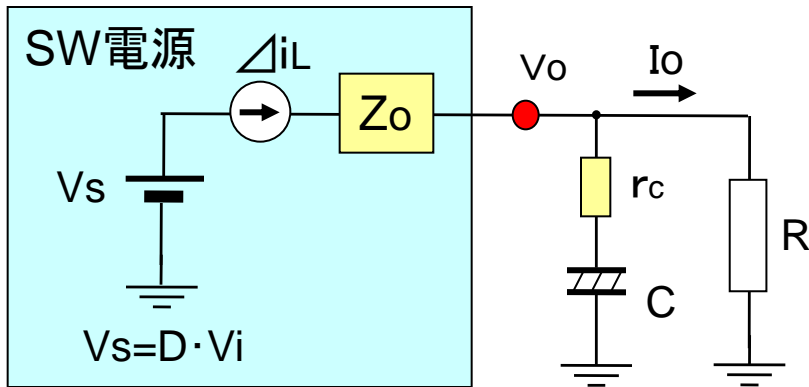
(C) 入力電圧と出力リップル

・ 理論式: $\Delta i_c = (D' T_o/L) \{1+(r_L+r_d)/R\} V_o$

$$\Rightarrow \Delta i_c \propto \Delta i_L \propto (1-D) = 1 - V_o/V_i \quad (6-4)$$

- ・ 入力電圧が上がると、電流リップルが増え、出力電圧リップルは増える
 - ・ 実測グラフ(p.2 の実測表より:ケミコン使用)
 - ・ しかし、 V_i がより大きくなると、電圧リップルの増加傾向はやや低下する
- ∴ p3. Z_o 特性より、 Z_o もアップ

抵抗分割比で ΔV_o は少し減少



(D) 出力インピーダンス

1) 理論式

$$(RG_{vro}/V_o) = \frac{Z_o/R}{1+Z_o/R} \quad G_{vdo} = \frac{V_o}{D} \frac{1 + \frac{r_d+r_L}{R}}{1+Z_o/R}$$

$$|z(s)| = \frac{R \cdot (RG_{vro}/V_o)}{(1+KG_{vdo} - RG_{vro}/V_o)P''(s)} = \frac{Z(0)}{P''(s)} \quad (2-104)$$

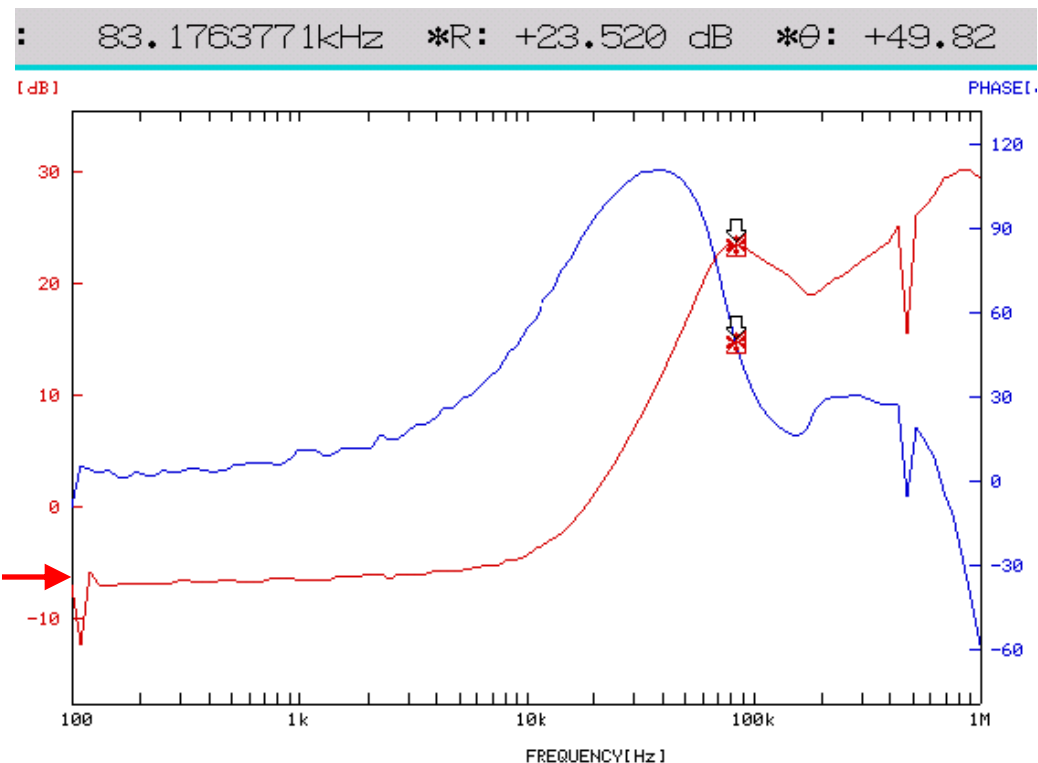
$$Z(0) = \frac{Z_o}{1+(KV_o/D)\{1+(r_d+r_L)/R\}} \doteq \frac{r}{1+(KV_o/D)(1+r/R)} \quad (6-5)$$

2) 実測結果

$$Z(0) = \text{表示ゲイン} \cdot R_s \\ = -7\text{dB} \cdot 0.1 = \mathbf{0.045 \Omega}$$

$$Z_{\text{peak}} = (23.5+7)\text{dB} \cdot 0.045 \\ = 33.5 \cdot 0.045 \\ = \mathbf{1.51 \Omega} \quad [\mathbf{33\text{倍}}] \\ (\text{@ } 83.2\text{kHz})$$

F_{ck}=280 kHzなので、
140 kHz 以上は意味なし



(2) 動特性(負荷応答特性)

[ダイナミック・ロード・レギュレーション]

(A) 電流ステップと電圧ドロップ

● 実測波形1 ($V_i=13V$)

・条件: $\Delta I_o=0.45A$ 、 $di/dt = 7 \text{ mA/us}$

・実測性能:

オフセット: $\Delta V_o = -15mV$

ドロップ : $\Delta V_p = 25mV / 50us$

● 実測波形2

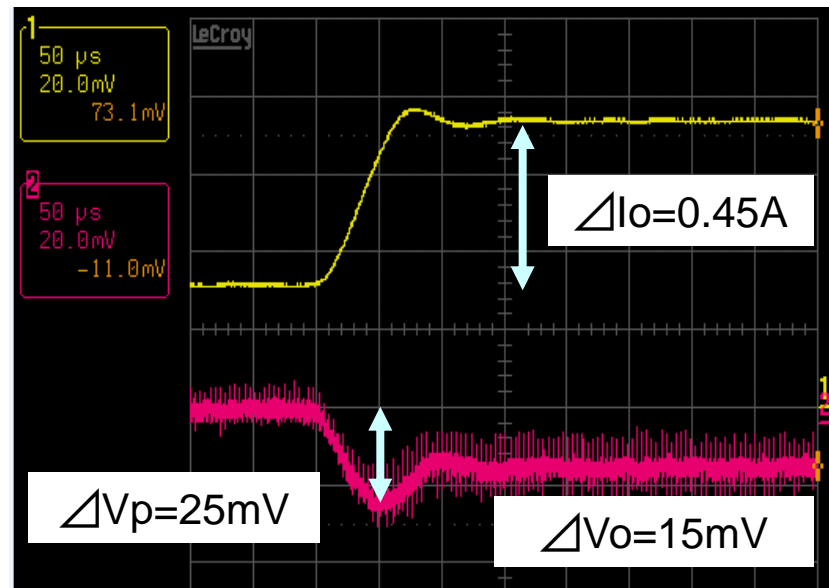
・条件: $\Delta I_o=0.45A$ 、 $di/dt = 20mA/us$

・実測性能:

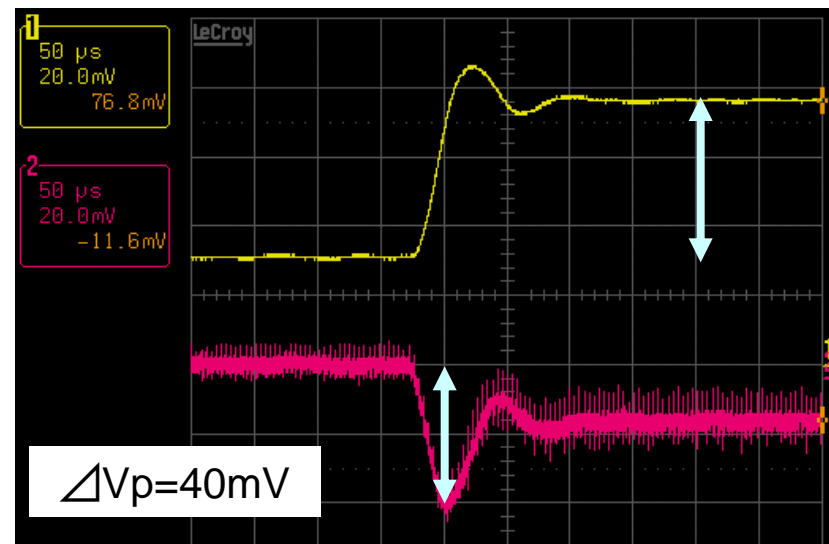
オフセット: $\Delta V_o = -15mV$ (同じ)

ドロップ : $\Delta V_p = 40mV / 25us$

★オフセットは、位相遅れ補償で解消可能



負荷応答特性1



負荷応答特性2

● 実測波形3: 電流減少

・条件: $\Delta I_o = -0.45\text{A}$ 、 $di/dt = 10\text{mA}/\mu\text{s}$

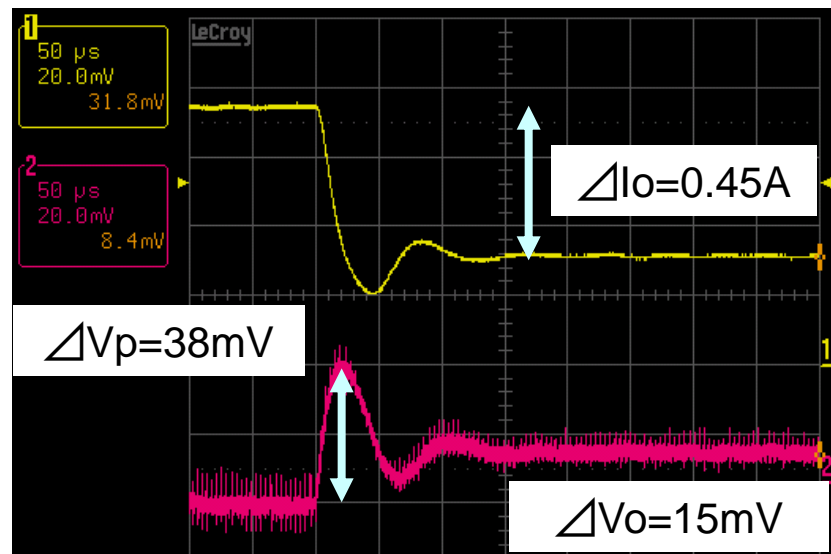
・実測性能:

オフセット: $\Delta V_o = -15\text{mV}$ (同じ)

ピーク : $\Delta V_p = 38\text{mV} / 25\mu\text{s}$

* 電流減少時の応答特性は、

- ・コンデンサと負荷電流に依存
- ・電流の di/dt には余り影響しない



負荷応答特性3

(3) 伝達関数

(A) オープン(開)ループ特性とクローズド(閉)ループ特性

$$\text{開ループ} : G_o(s) = K \cdot G_{vdo} (1 - s/W_{vdz}) / P(s) = \frac{KV_o}{D \cdot P(s)} \quad (6-6)$$

$$\text{閉ループ} : G_c(s) = \frac{G_o(s)}{1 + G_o(s)} = \frac{1}{1 + D/KV_o} \frac{1}{P'(s)} \quad (6-7)$$

ただし

$$G_{vdo} \doteq V_o/D$$

$$W_{vdz} = \infty \quad (2-86)$$

(B) 実測結果:

* 特性測定と解析

測定[閉ループ]

⇒ 開ループへ自動変換

★特性解析は、オープンループで！

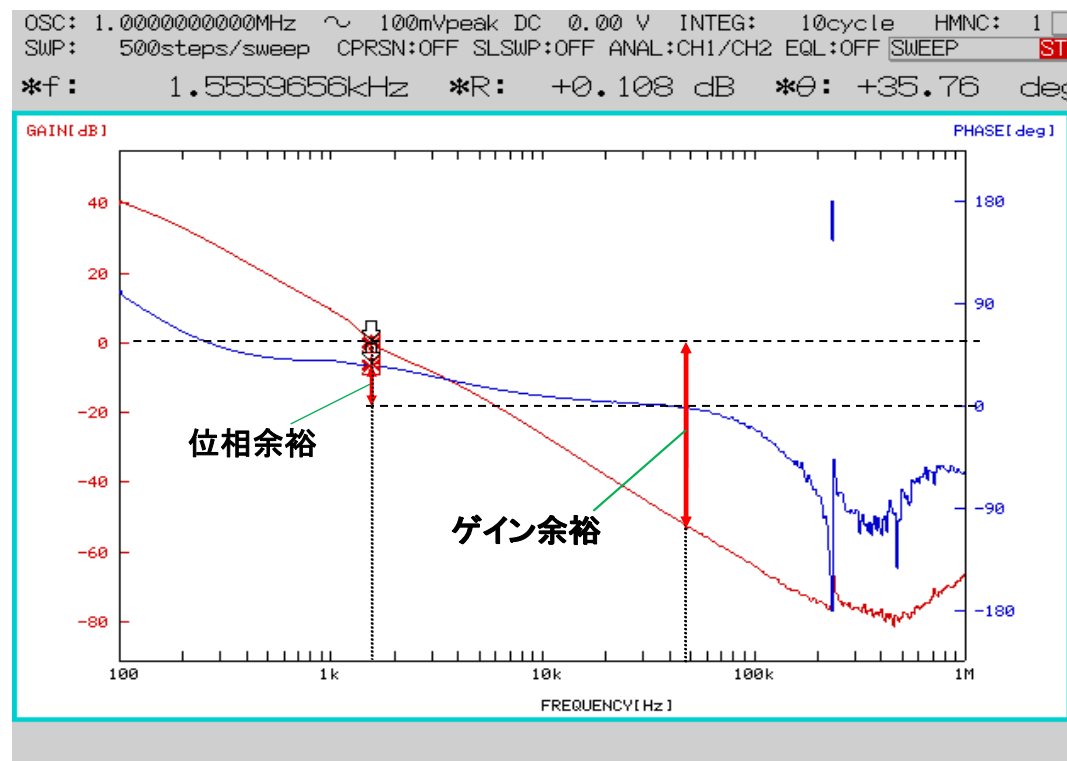
* 測定例:

・Fc=15kHz

・ゲイン余裕: 50 dB

・位相余裕: 60度

●もう少しゲインUP可能



6-2 安定性と位相補償

* 回路条件

$V_{in}=10V$ 、 $I_o=0.7A$

$F_{ck}=139kHz$ ($R=91k$ 、 $C=470pF$)

入力 $C=470\mu F$ ケミコン+ $2.2\mu F$ セラコン

(1) ESRと安定性・定常電圧リップル

● ESRと安定性・出力リップル[pp]の関係

(A) 初期状態

* 出力 $C = 470\mu F$ ケミコン (ESR 約 $500m\Omega$)

* 位相遅れ補償: $R_F=130k$ 、 $C_F=120p$ 、 $R_1=2.35k$

* リプル: $\Delta V=70mV$ ($V_i=10V$)、 $100mV$ ($V_i=13V$)

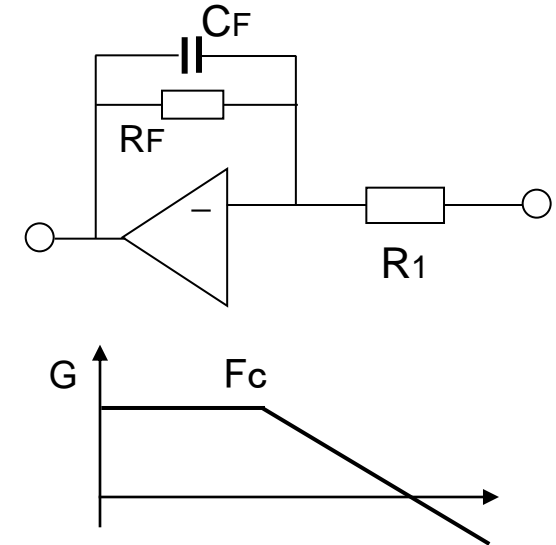
(B) 変更1: 低ESRコンデンサによるリップル低減 単純な変更では、不安定になる

∴ ESRにより、高域の位相は進んでいる

* 出力 $C \Rightarrow 200\mu F$ OSコン (ESR $40/2m\Omega$)

\Rightarrow 発振 ($11kHz$ 、 $80mV$)

* 位相補償による安定化が必要



$$\left\{ \begin{array}{l} G(s) = \frac{R_F/R_1}{1+sC_FR_F} \\ F_c = 1/2\pi CR \end{array} \right. \quad (6-8)$$

(2) 位相補償による安定化

● ESRと位相進み補償の関係

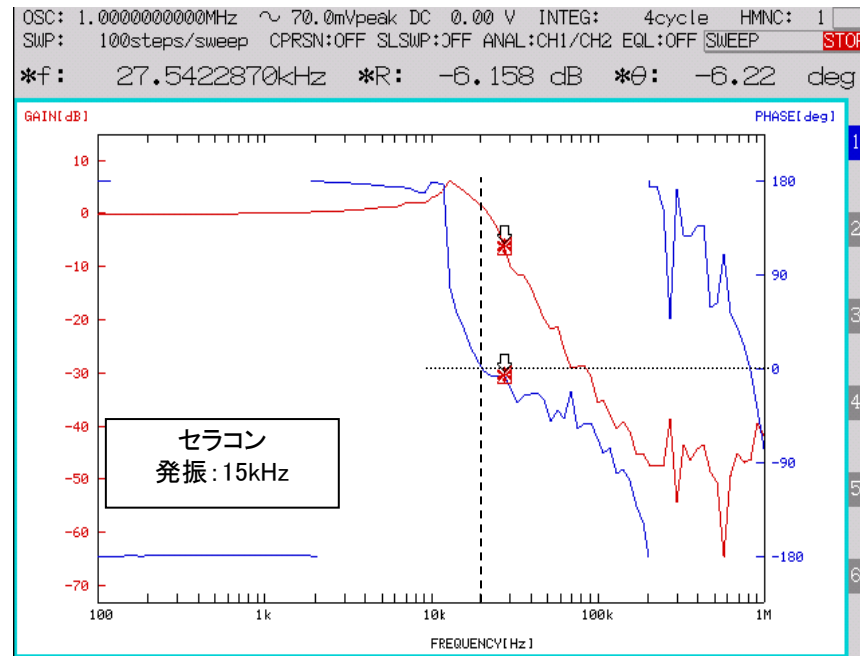
(A) 初期状態：発振(不安定)

- * 出力 C = 2.47 μ F セラコン (ESR=87/2m Ω)
- * 位相遅れ補償：上記(B)と同一
- * 位相進み補償：無し \Rightarrow 発振
- * 位相180度遅れで、ゲイン > 0

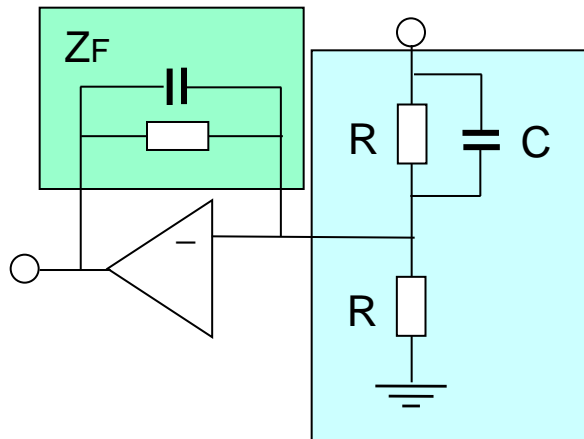
(B) 対策：

進み進み補償：R=4.7k、C=3300pF

\Rightarrow 安定化：リップル： $\Delta V=20$ mV

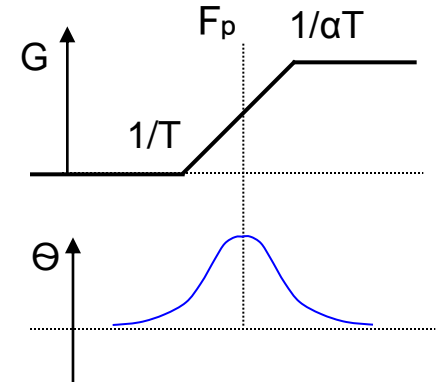


発振状態の伝達関数



$$\left\{ \begin{aligned} G(s) &= \frac{Z}{R} \frac{1+Ts}{1+\alpha Ts} \quad (6-9) \\ T &= CR, \alpha = 0.5 \end{aligned} \right.$$

- C:3300 pF 追加
 $\alpha = 0.5$ ($F_p=10$ kHz)



位相進み特性

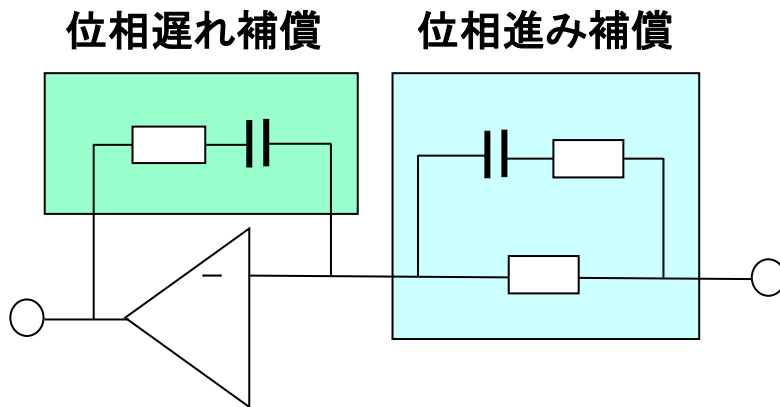
(C) 対策結果: 特性図(右下図)

* 位相周りがゆっくりになっている

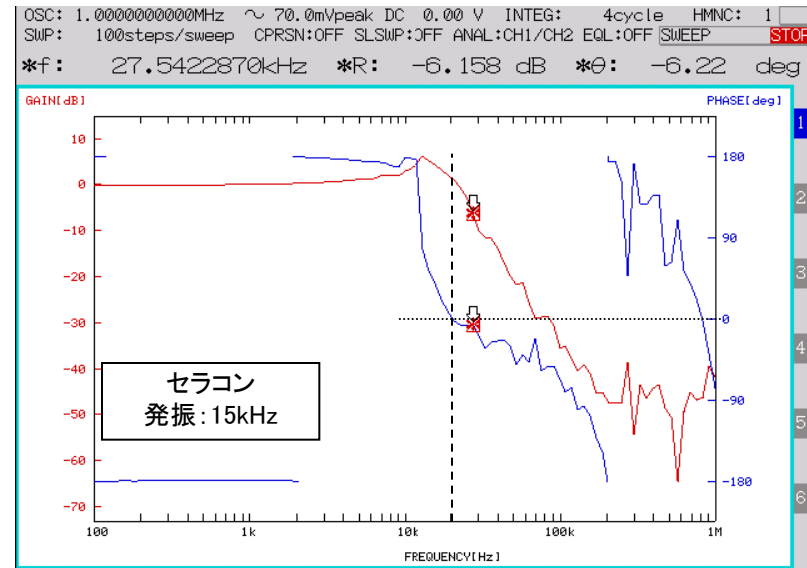
位相180度遅れでのゲイン < 0

● 他の位相進み補償回路: 下図

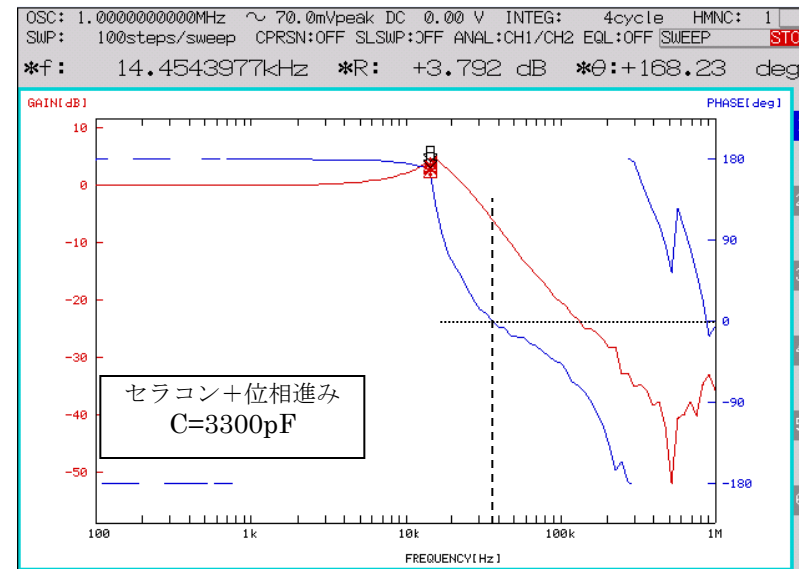
- ・遅れ補償: 直流・低域特性: オフセット改善
- ・進み補償: 高域特性: 安定性



位相進み遅れ補償回路



発振状態の伝達特性



位相進み補償後の伝達特性

(3) サーボアナライザの使用法

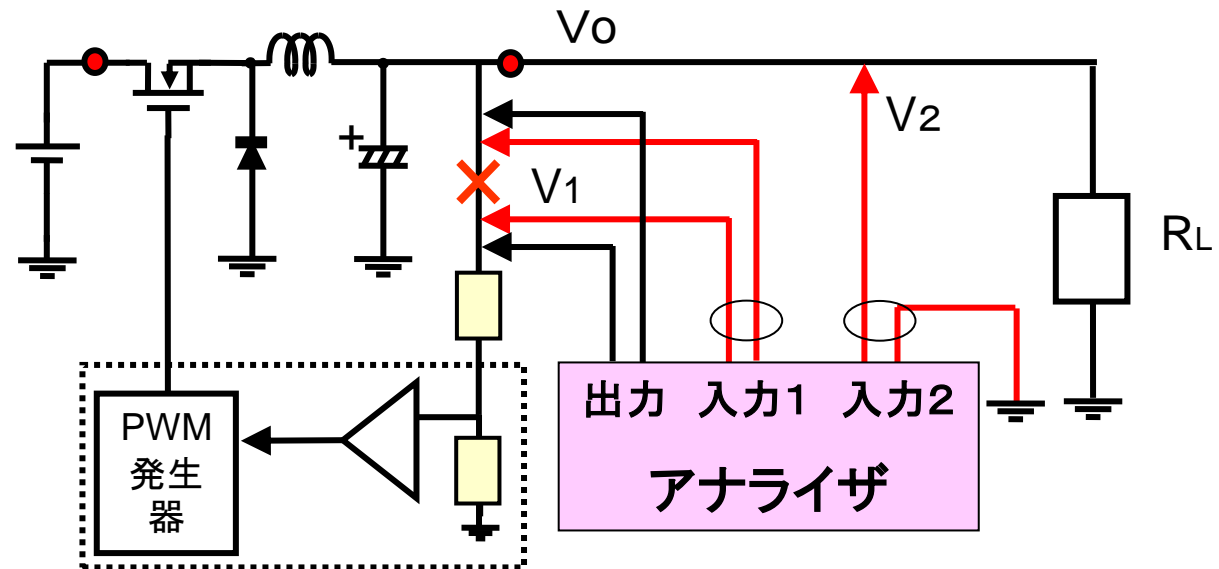
(A) 伝達特性:

- * 測定点: ループ内の 低出力インピーダンス、高入力インピーダンス部分をカット
 - ・通常、負帰還抵抗分割の上側抵抗(パターン)をカット
- * 注意点: 同一形状・長さの測定ケーブルを使用(図中、入力1・2のケーブル)
- * 測定方法:
 - ・伝達関数: クローズド・ループ特性 $G(s) = V_2 / V_1$
 - ・信号極性: 入力1の極性・・・位相の表示のみに影響
- * 測定信号: **信号がひずまない大きさで**(出力Vo波形を観測: SIN波)
ノイズよりも十分大きく

● 測定特性

= クローズド・ループ

$$\frac{V_2}{V_1} = \frac{G_o}{1 + G_o}$$



(B) インピーダンス:

* 測定方法: 電源出力端に、並列に測定回路を接続

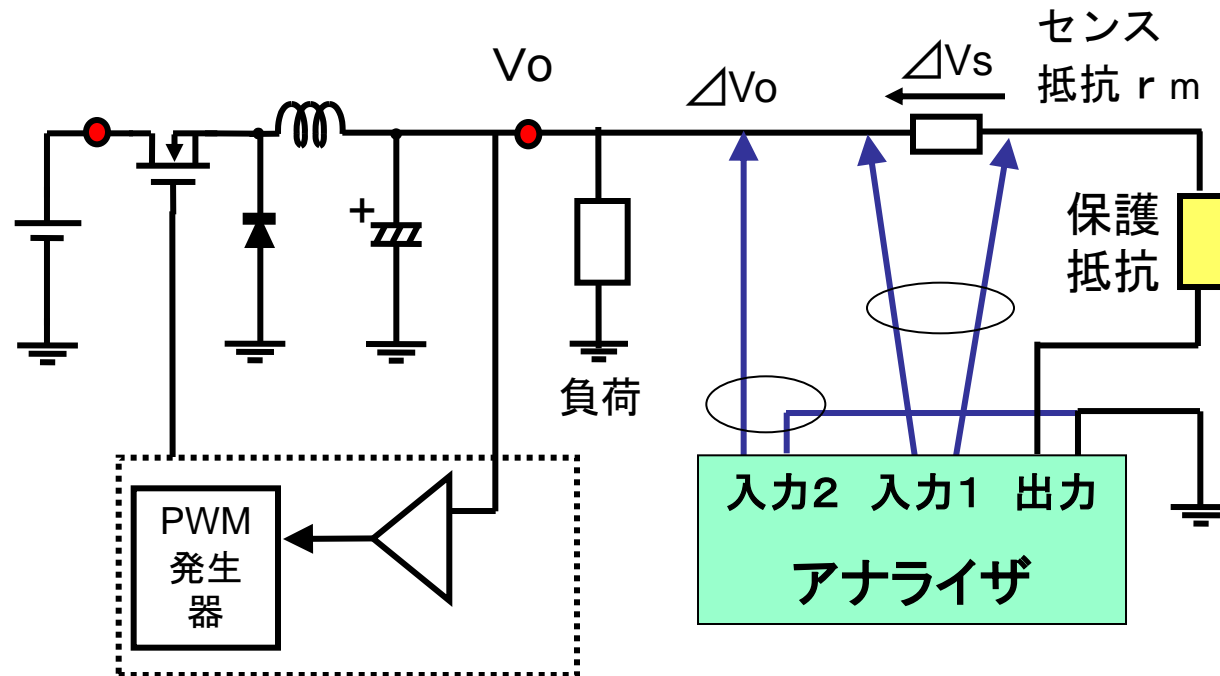
* 測定回路: 電流センス抵抗 R_s と、電流制限用保護抵抗 R_m が必要

・センス抵抗: 1~10 Ω 程度 ・保護抵抗: $I=V_o/R_m < 30\text{mA}$ に設定

* インピーダンス:

・ $\Delta V_o/\Delta V_s = \Delta V_o/(\Delta I_s \cdot R_s)$ より $Z_o = R_s \cdot (\Delta V_o/\Delta V_s)$ (6-10)

・ R_s が小さいと、ノイズによる誤差が大きくなる \Rightarrow 1.0 Ω が好ましい



6-3 性能検討

(1) スイッチング・ノイズ

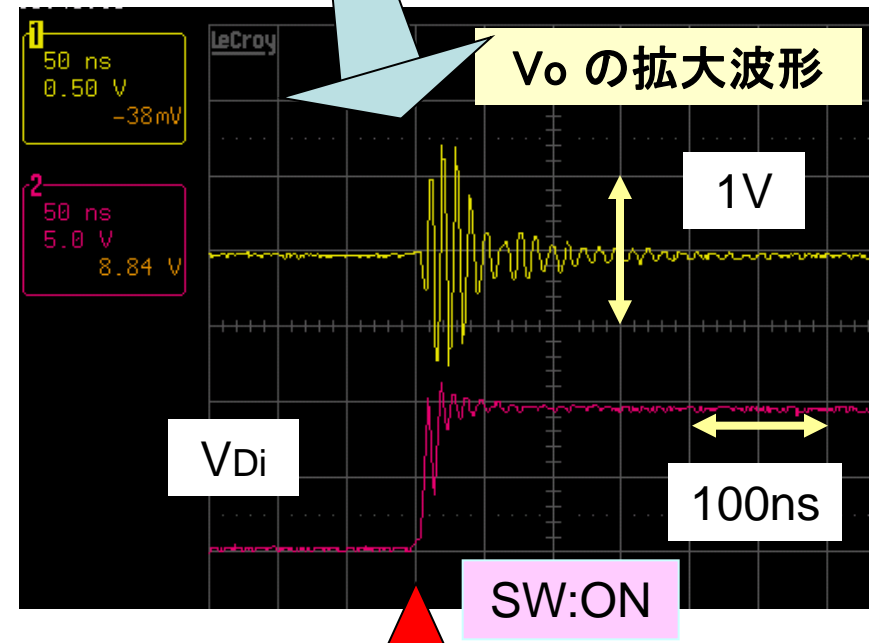
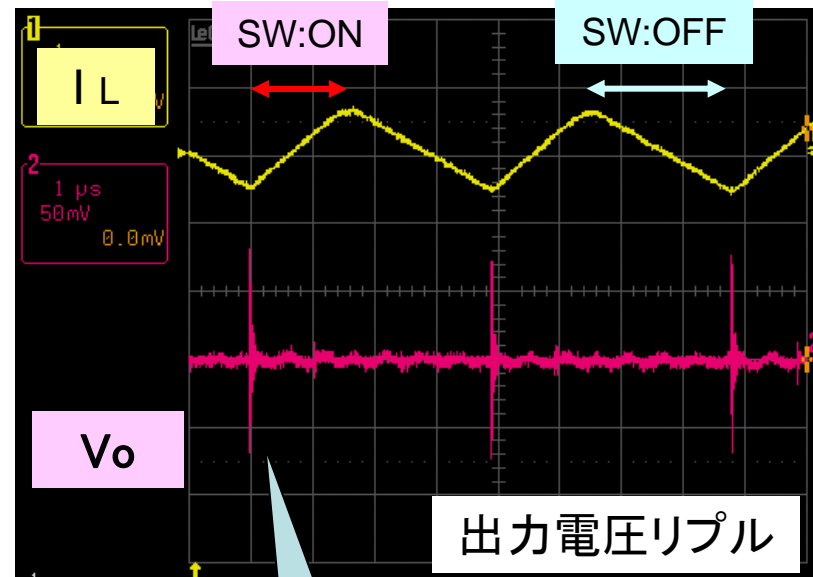
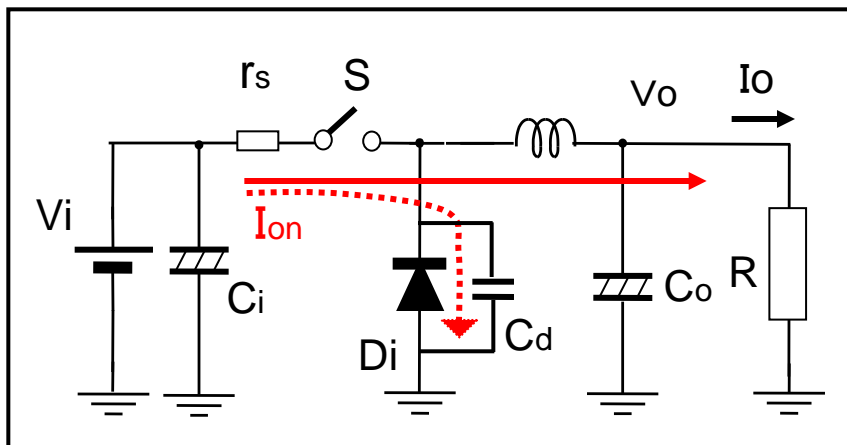
● スイッチング・ノイズの観測

* MOSFETのスイッチON時に
パルス状ノイズ ⇒ **高周波振動 (90MHz)**

● 原因:

* ダイオードの**逆回復特性**
(ショットキーDiは基本的に0)

* V_{di} 上昇期間の**浮遊 LC共振**



(A) ノイズの低減検討

* 逆回復時間によるノイズ

+ D_i 容量のチャージ電流

・SW-ON時に、瞬時のチャージ電流

* 浮遊LC共振

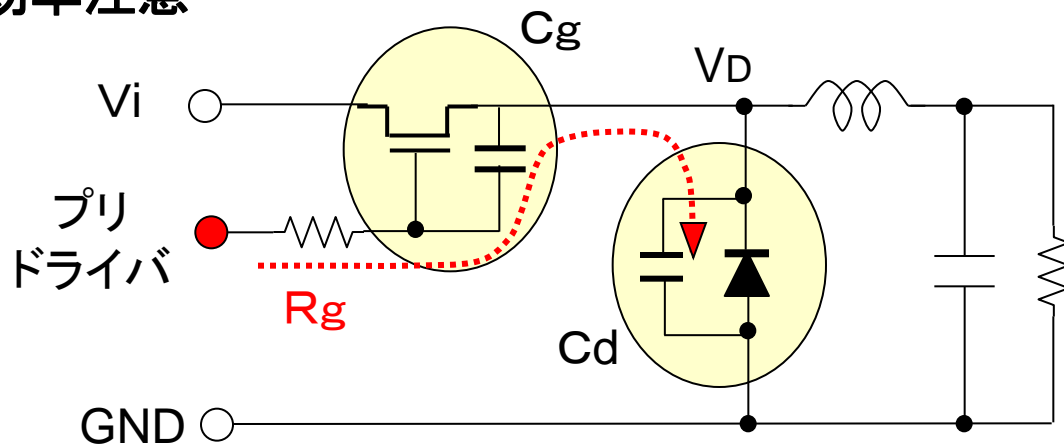
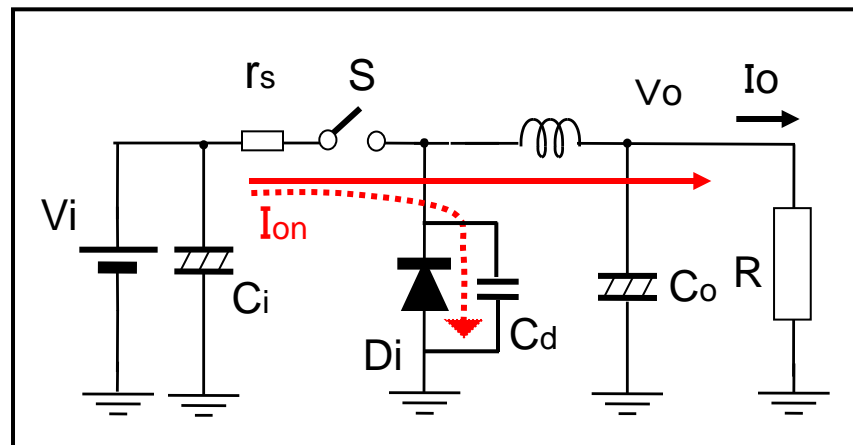
・下図のチャージ電流に注目

(逆回復容量+接合容量)を充電し [$V_D = 0V$]、

$V_D = V_o \sim V_i$ まで充電・・・この間 共振

● 電流制限: **ゲート抵抗 R_g** を大きく

ただし SW速度の低下による効率注意



(B) 入力コンデンサによる対策

● 入力コンデンサと入力SWノイズ

* C_i =ケミコン:470 μ Fのみ

$$\Delta V_o = 210\text{mVpp} \quad (\Delta V_i = 1.2\text{Vpp})$$

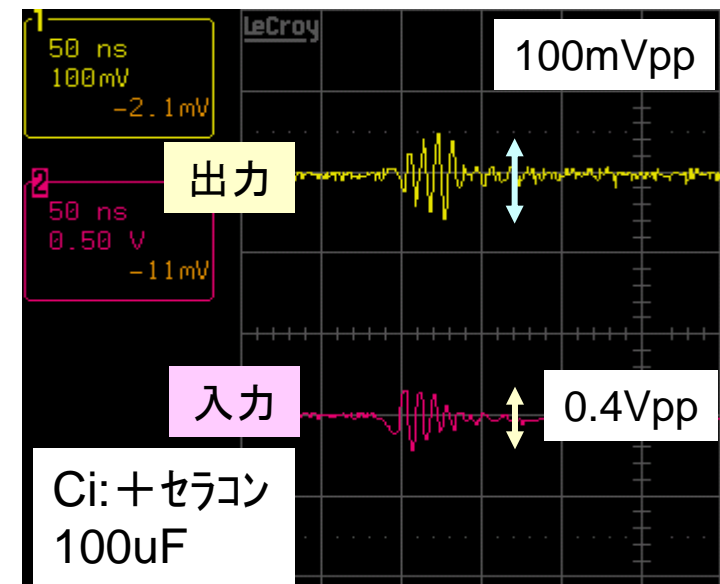
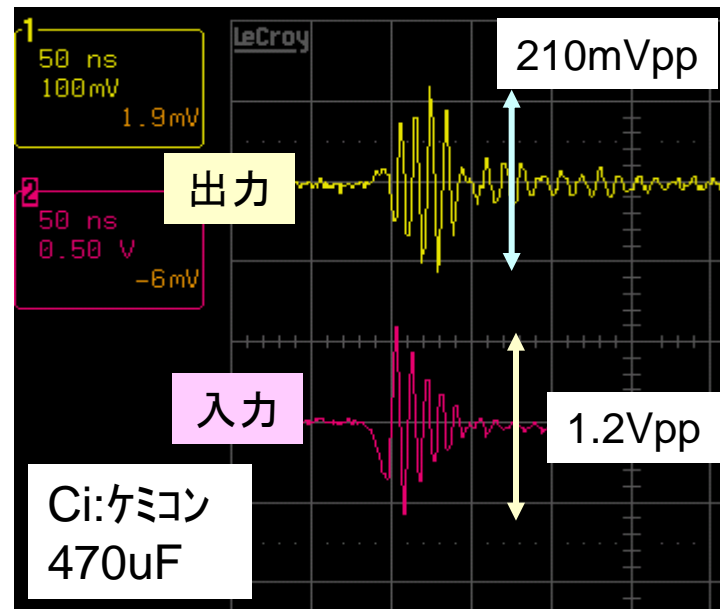
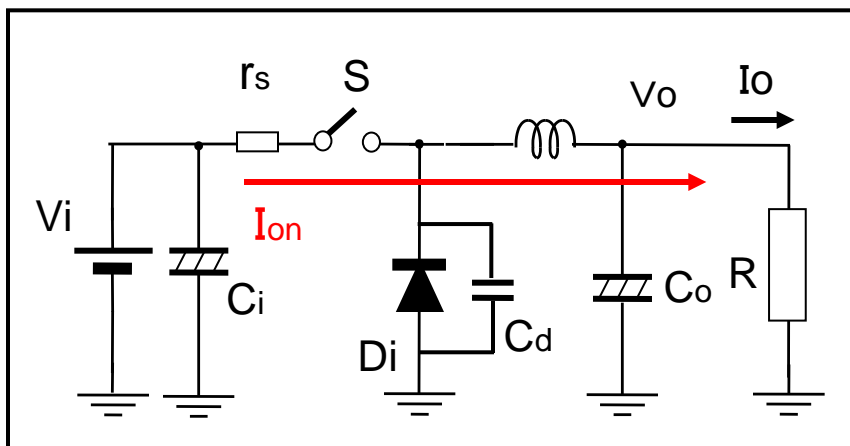
* C_i =ケミコン+積層セラコン:100 μ F

$$\Delta V_o = 100\text{mVpp} \quad (\Delta V_i = 0.4\text{Vpp})$$

● 入力にもスイッチング・ノイズが発生

* 低ESRコンデンサで低減可

* 出力リップルにも影響



(C) レイアウトでの対策

(A) 基本レイアウト手法

- S, D, Lのコンパクト・レイアウト

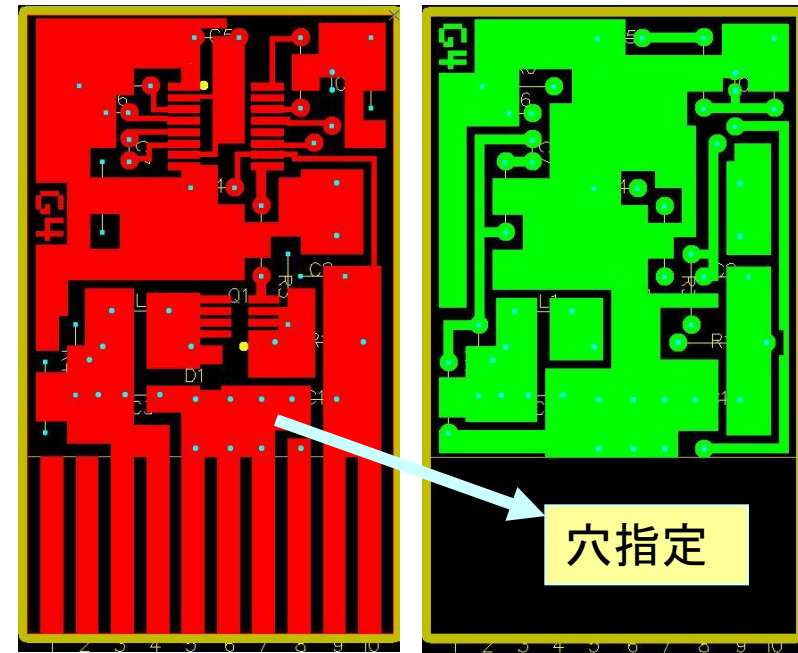
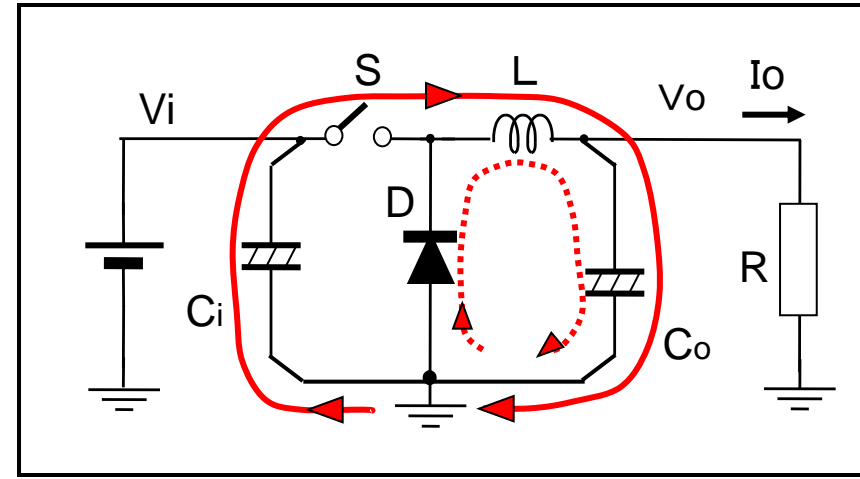
- ・基本パワー素子は近接配置
- ・パターンも太く短く

- 入出力コンデンサの配置

- ・リップル電流は、コンデンサを流れる
- ・コンデンサは、リード線を短く
SWやLに密接に接続
- ・コンデンサの配線は特に太く短く
⇒ 不要なESR、ESLを小さく

* 電流密度が高いと、ESLも大きい

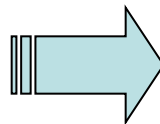
* 2層基板では、多数のビア(Via)でZ低減
(電流拡散、層間容量など)



ビアを用いた基板レイアウト

(2) 負荷電流と効率

■ 効率 $\eta = \frac{V_o \cdot I_o}{V_i \cdot I_i} = \frac{V_o \cdot I_o}{V_o \cdot I_o + P_{loss}}$



効率と負荷電流の関係

$$\eta = \frac{V_o \cdot I_o}{V_o \cdot I_o + A + B I_o + C I_o^2}$$
$$= \frac{V_o}{A/I_o + (V_o + B) + C I_o}$$

$$I_o = \sqrt{A/C} \text{ で極大値}$$

■ 損失: 負荷電流に関して

● 固定ロス:

* FETゲート・ドライブロス:

$$A = \frac{1}{2} C_G \cdot V_{th}^2 \cdot F_{sw}$$

● 電流比例ロス

* FETのSWロス: $\propto V_i \cdot I_i \cdot F_{sw} = B \cdot I_o$

● 電流2乗ロス

* FET・Di導通ロス: $r_{on} \cdot I_L^2 = C_1 \cdot I_o^2$

* コイル抵抗ロス: $r_L \cdot I_L^2 = C_2 \cdot I_o^2$

* つまり 電源設計においては
最適な負荷電流がある。
* 負荷電流に対する効率は
ピークを持つ

