

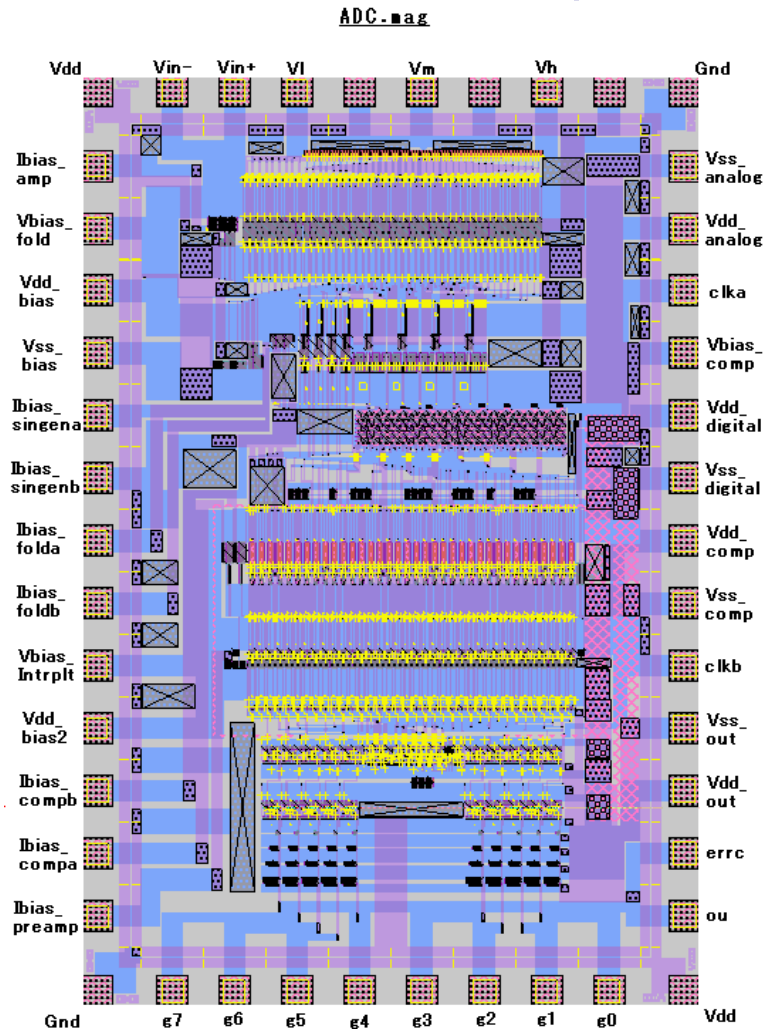
# アナログ集積回路の レイアウト技術

担当

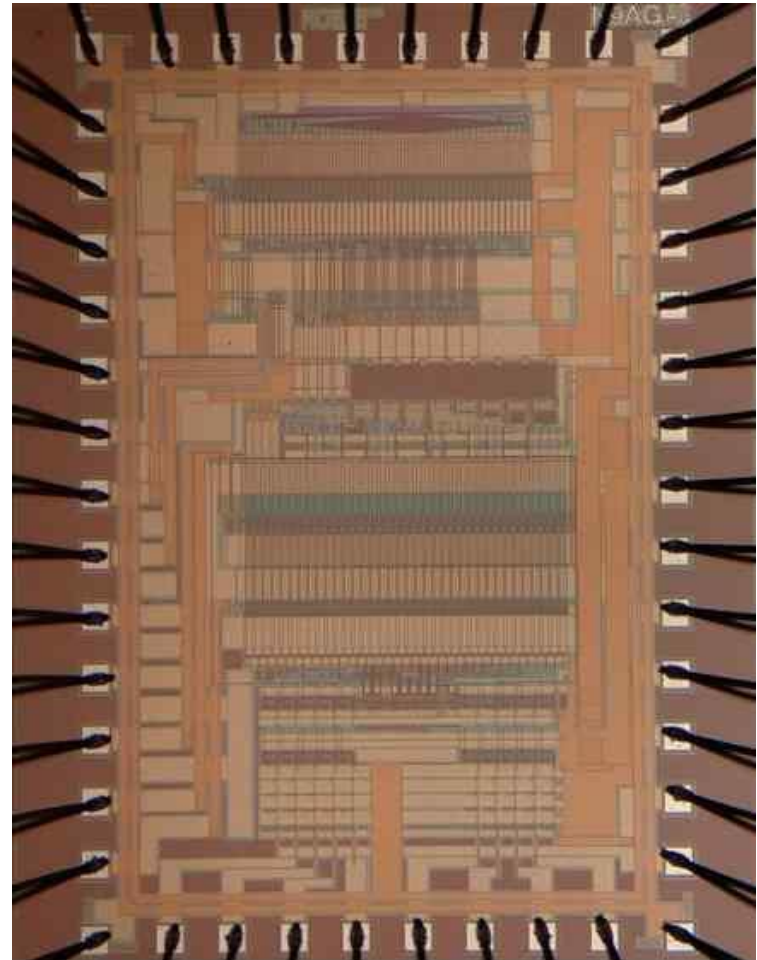
群馬大学 大学院電気電子工学専攻

小林春夫

# レイアウト設計 (ICパターン設計) とIC

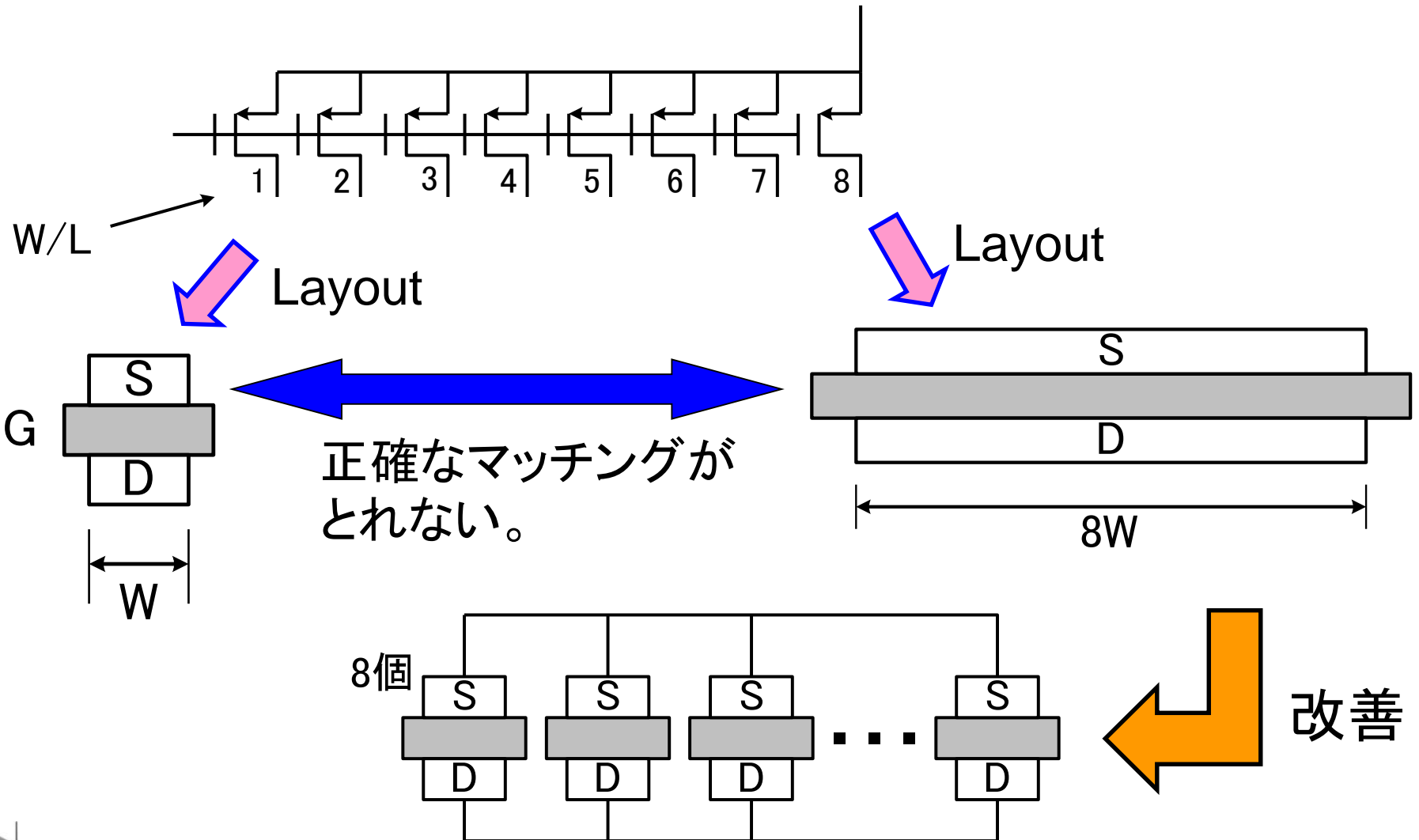


CMOSアナログICの  
レイアウト設計

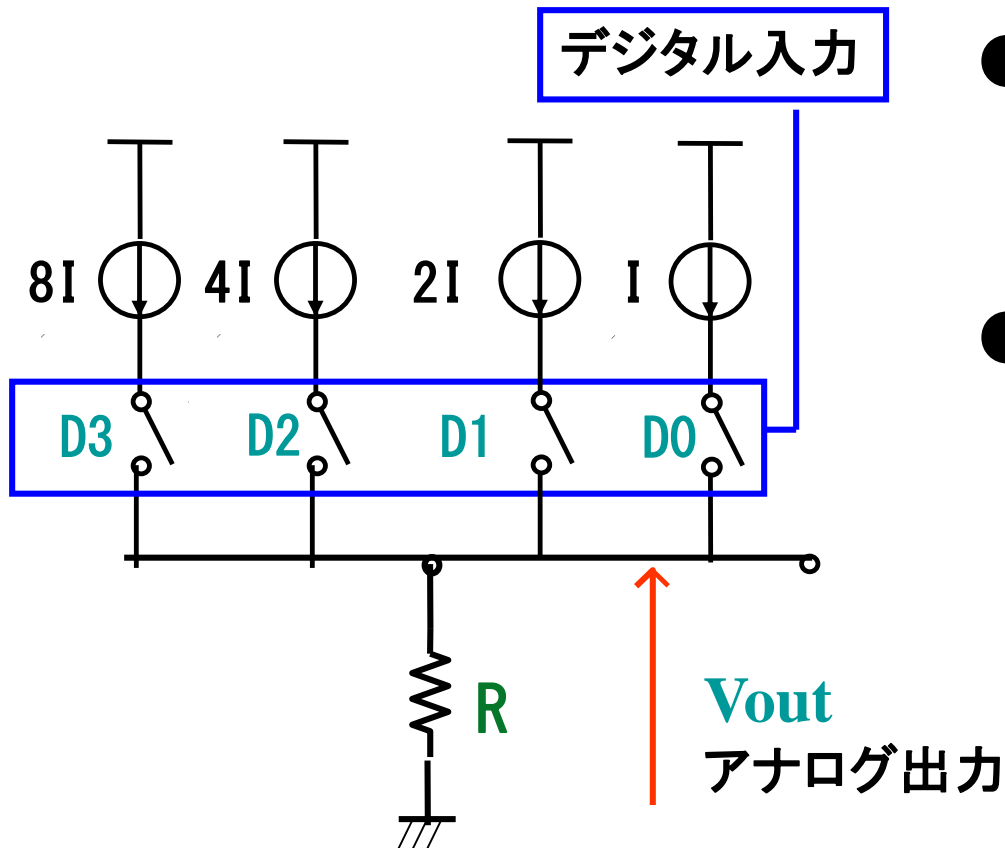


レイアウト設計データをもとにファブリケーションされたチップ

# 電流モード回路での整数比電流発生回路のレイアウト



# 電流型2進重み付け DA変換回路（回路）



## ● メリット

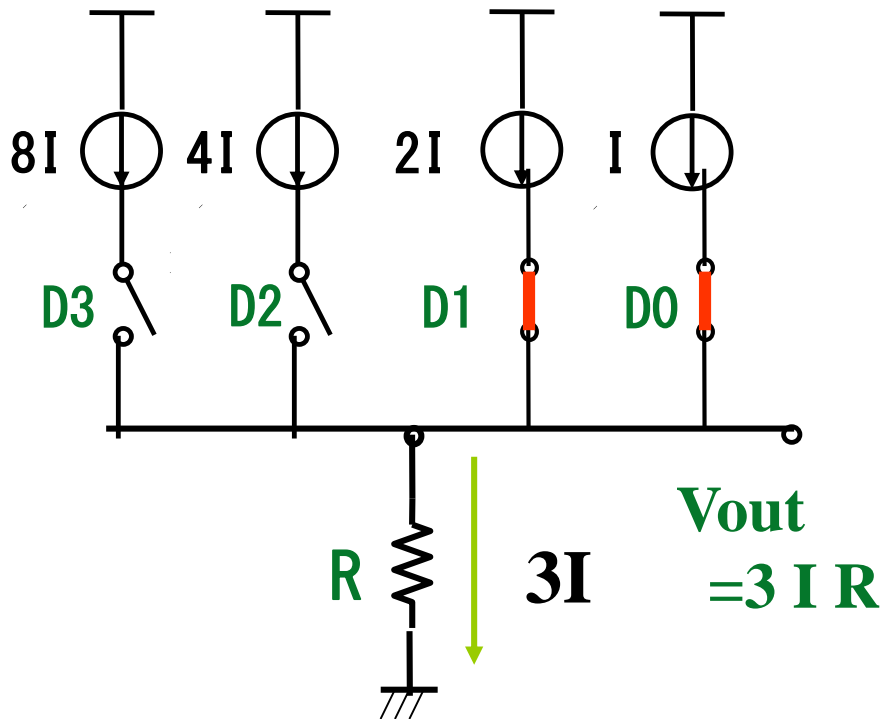
- ・回路規模が小さい
- ・サンプリング速度が速い

## ● デメリット

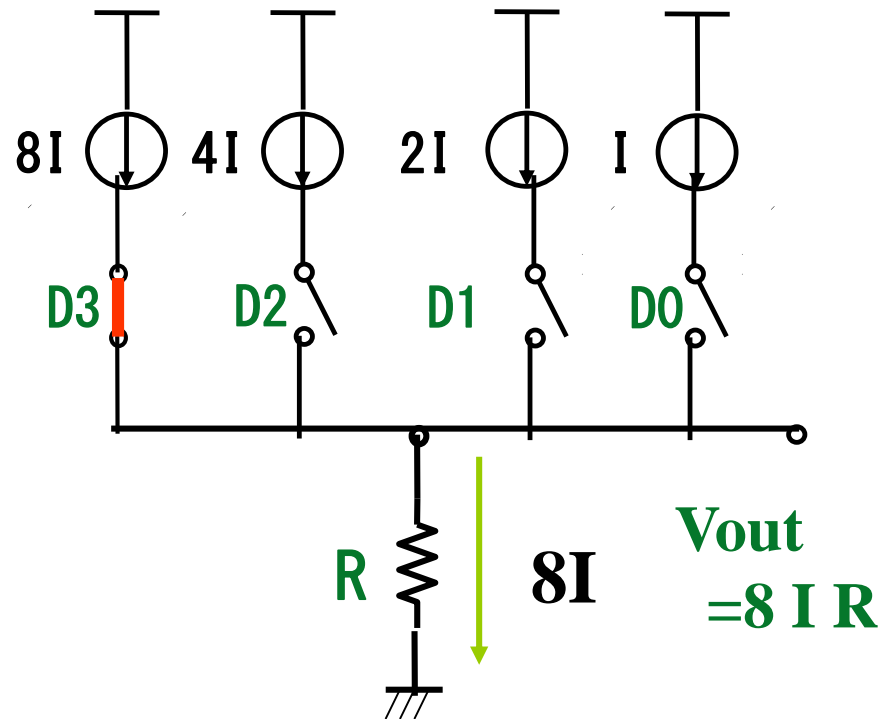
- ・グリッチが大きい
- ・入出力間の単調性が  
確保出来ない

# 電流型2進重み付け DA変換回路（動作）

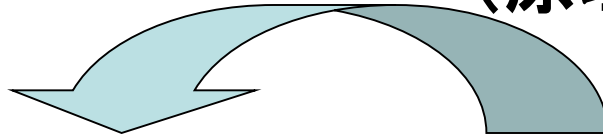
例：入力データが3のとき



例：入力データが8のとき



## 2進重み付けDA変換回路 (原理)

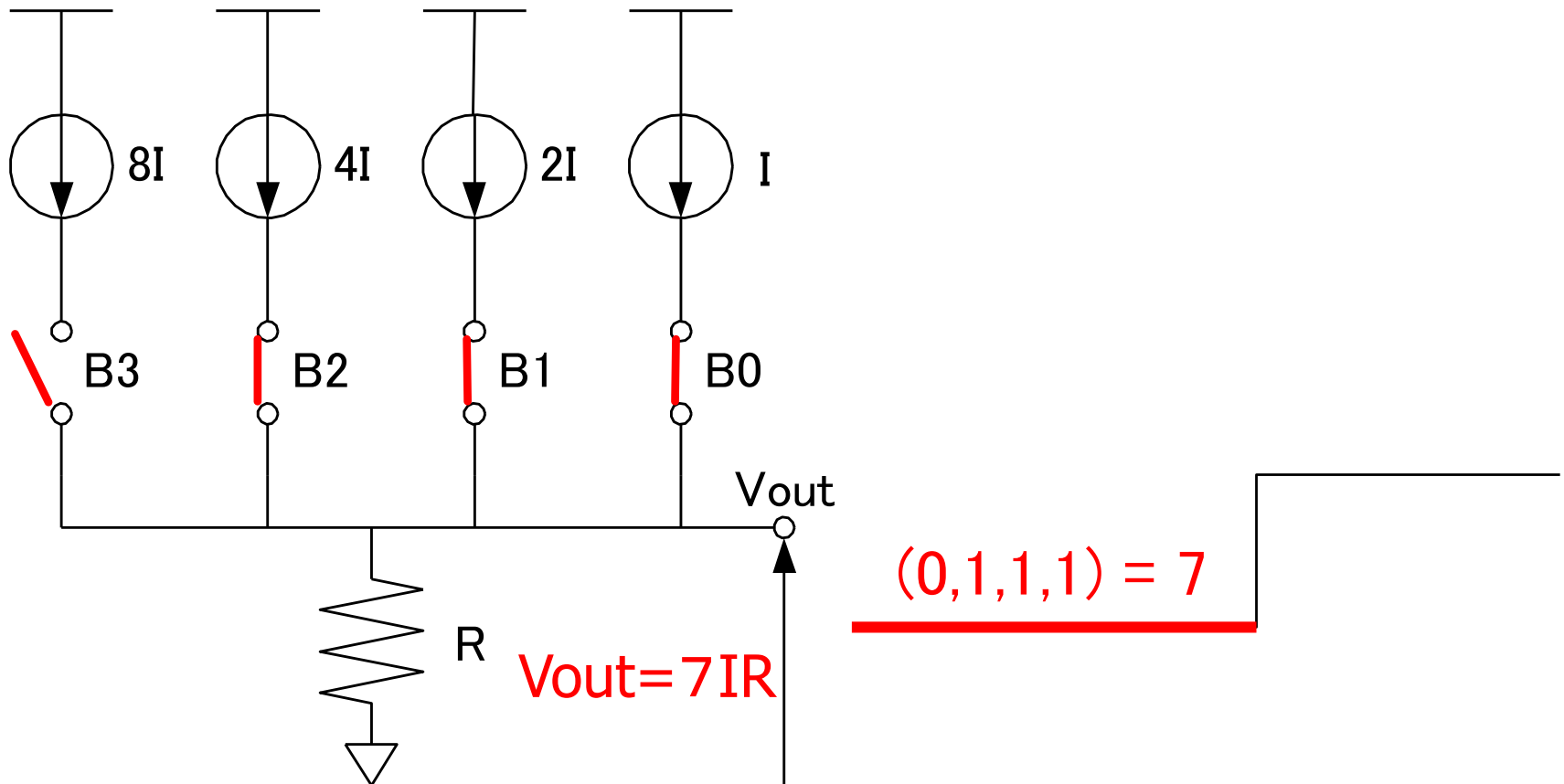


デジタル 入力データ	スイッチ				出力
	D3	D2	D1	D0	Vout
0	0	0	0	0	0
1	0	0	0	1	1R
2	0	0	1	0	2R
3	0	0	1	1	3R
4	0	1	0	0	4R
5	0	1	0	1	5R
6	0	1	1	0	6R
7	0	1	1	1	7R
8	1	0	0	0	8R
⋮			⋮		⋮
15	1	1	1	1	15R

スイッチ 1 のとき ON  
0 のとき OFF

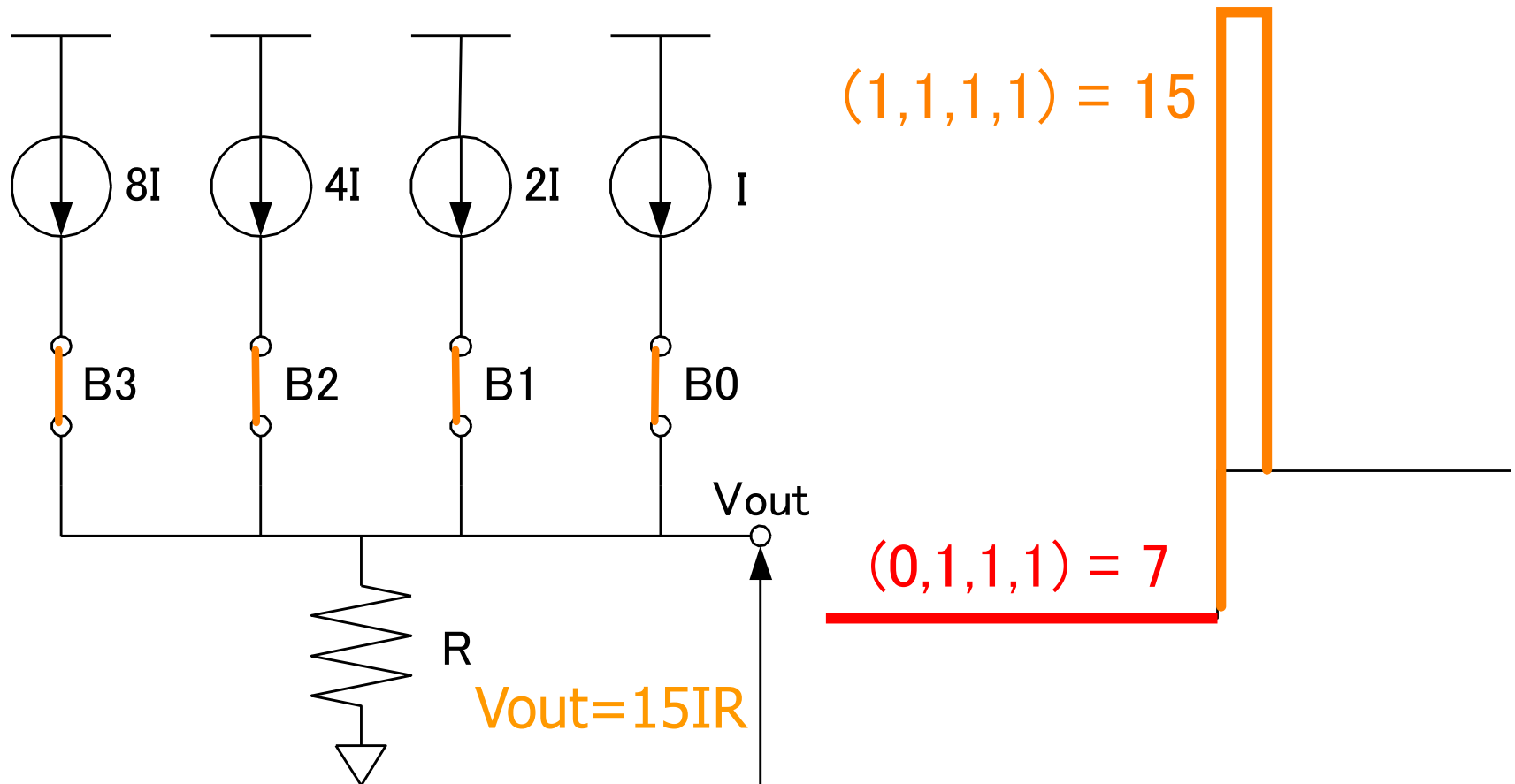
デジタル入力データに  
比例したアナログ出力  
Vout が生成される。

# スイッチ切り替えタイミング スキューが有る場合



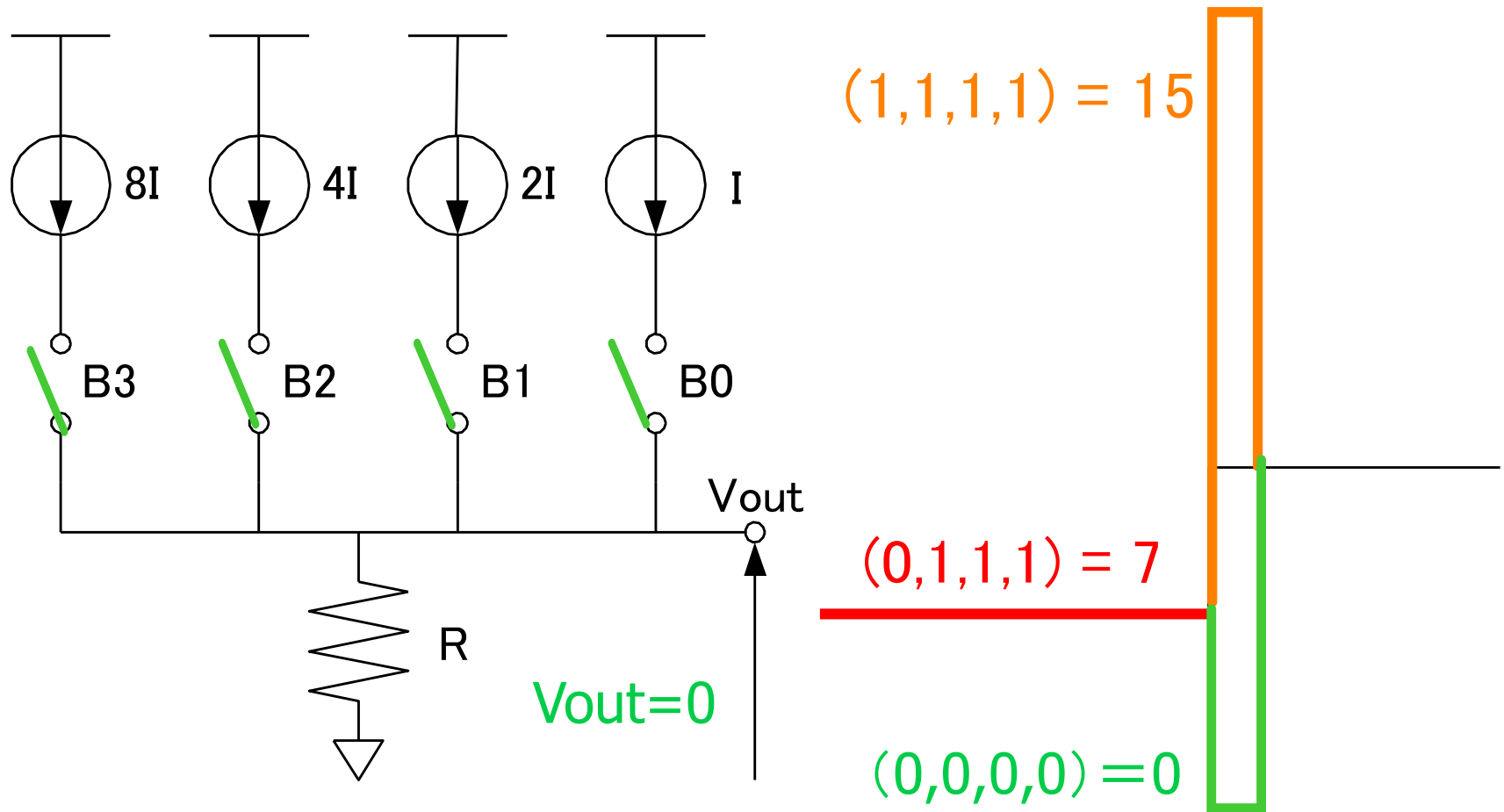
入力7

# スイッチ切り替えタイミング スキューが有る場合

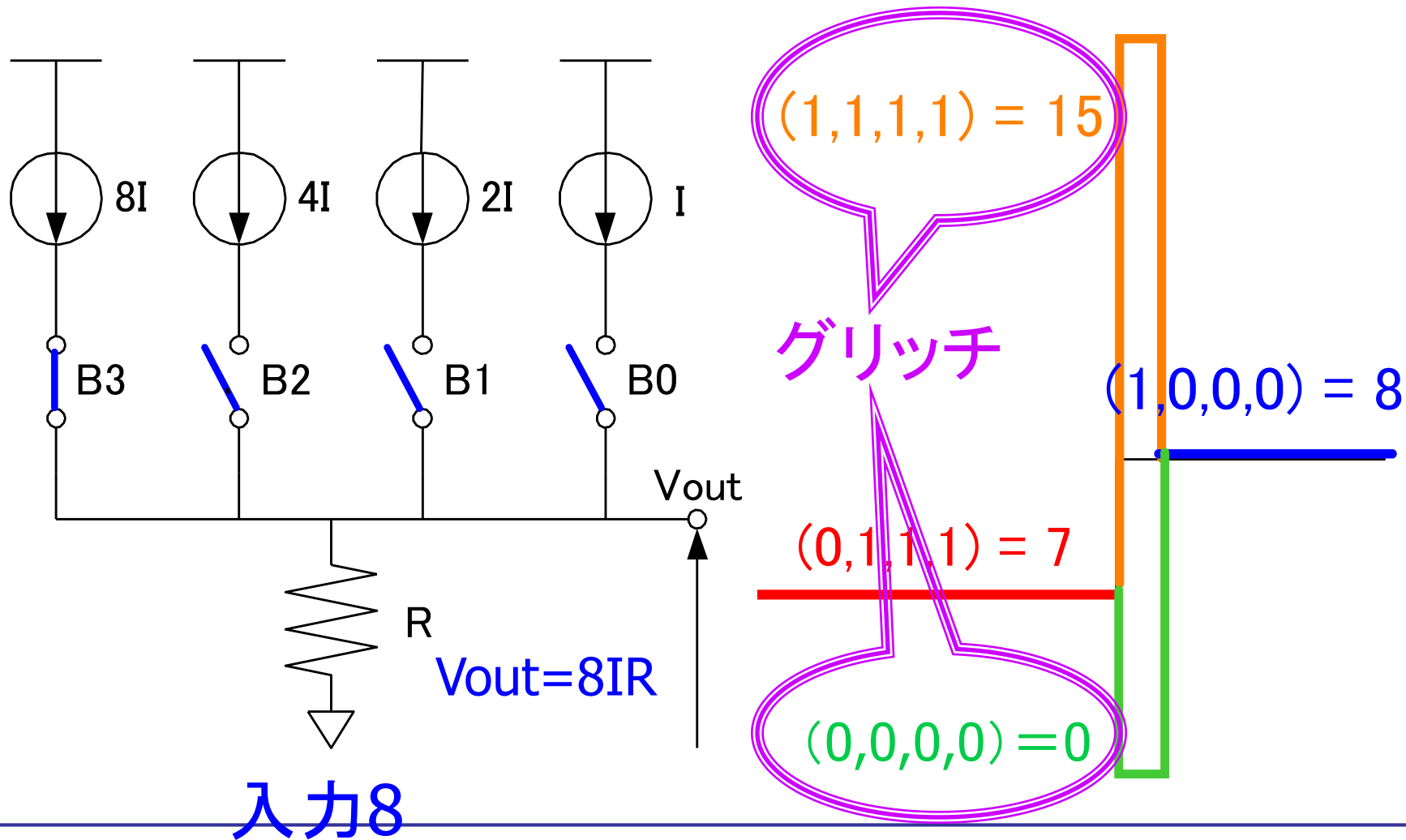




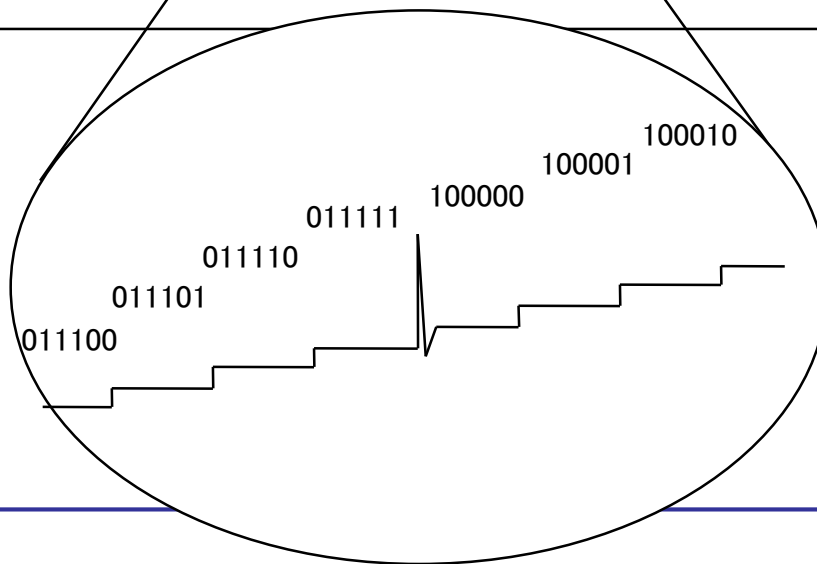
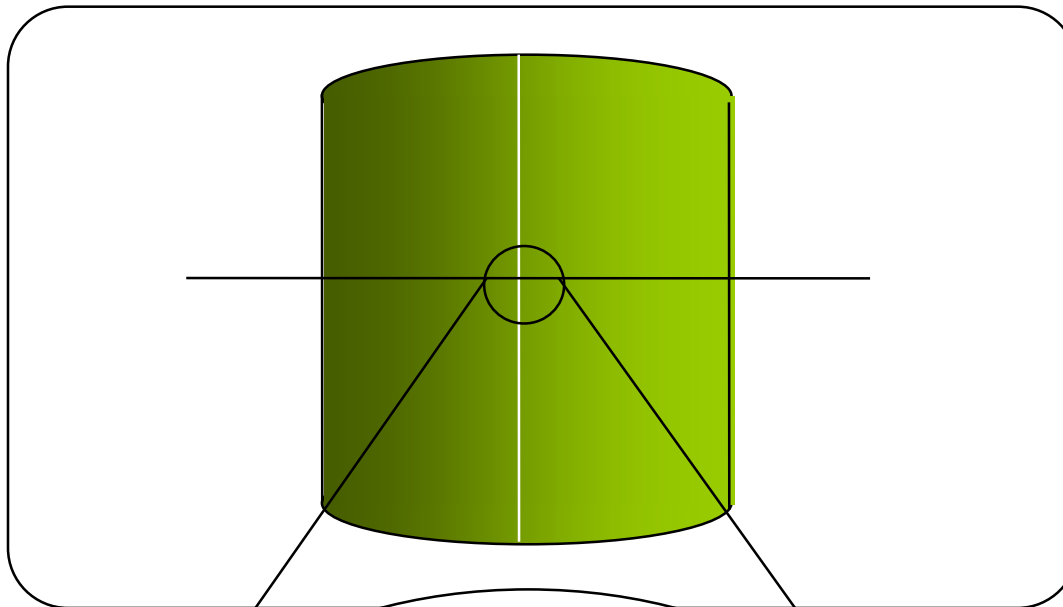
# スイッチ切り替えタイミング スキューが有る場合



# スイッチ切り替えタイミング スキューが有る場合

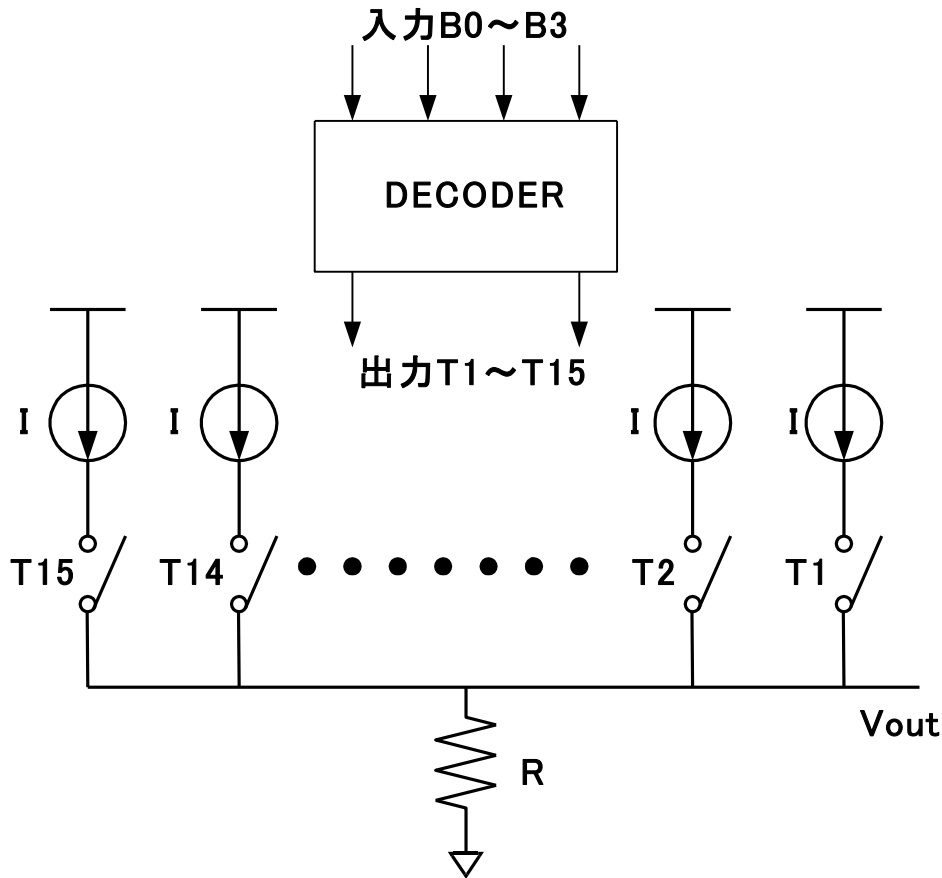


# グラフィックディスプレイ用 DA変換器におけるグリッチの影響



全ての  
アプリケーションで  
グリッチが問題に  
なるわけではない。

# セグメント型DA変換器



4bitセグメント型DA変換器

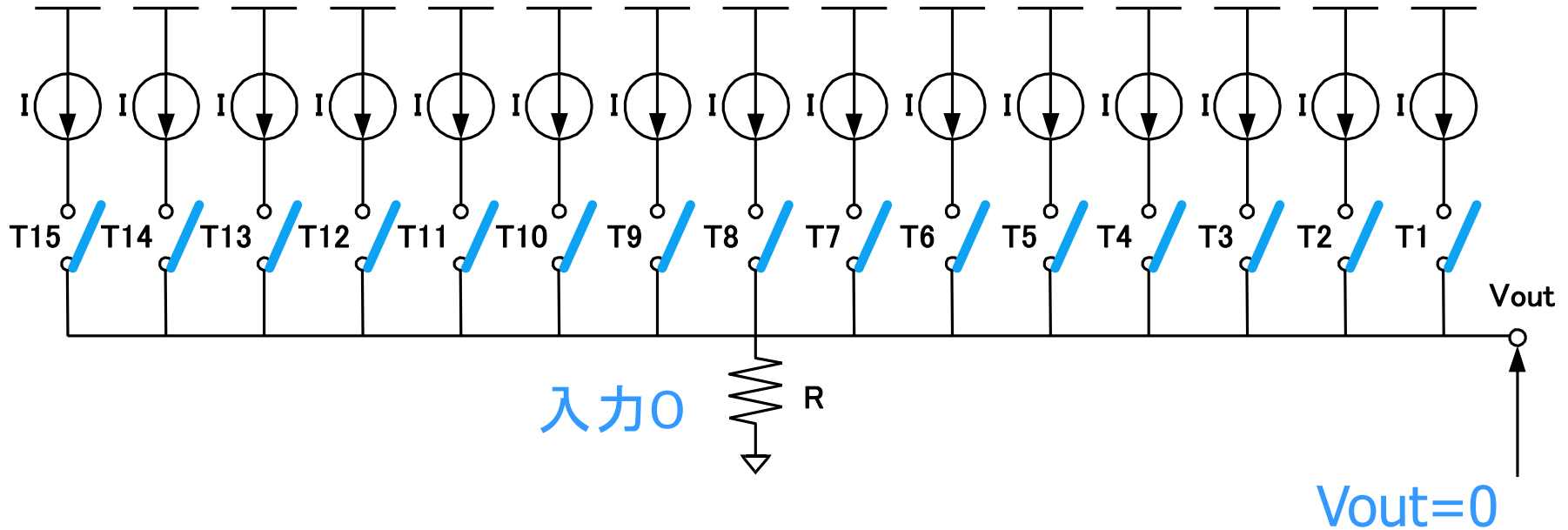
## ● メリット

- ・グリッチが小さい
- ・入出力間の単調性が確保できる

## ● デメリット

- ・回路規模が大きい
- ・サンプリング速度がやや低下する

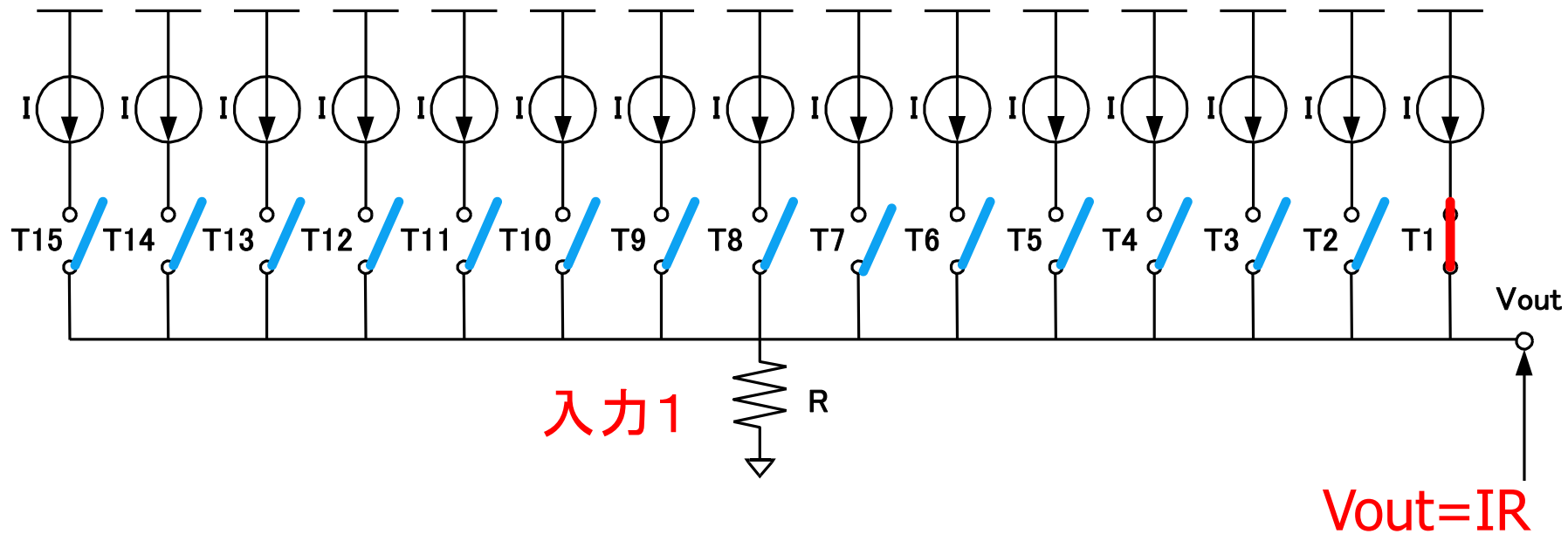
# セグメント型DA変換器の動作



(0000000000000000)



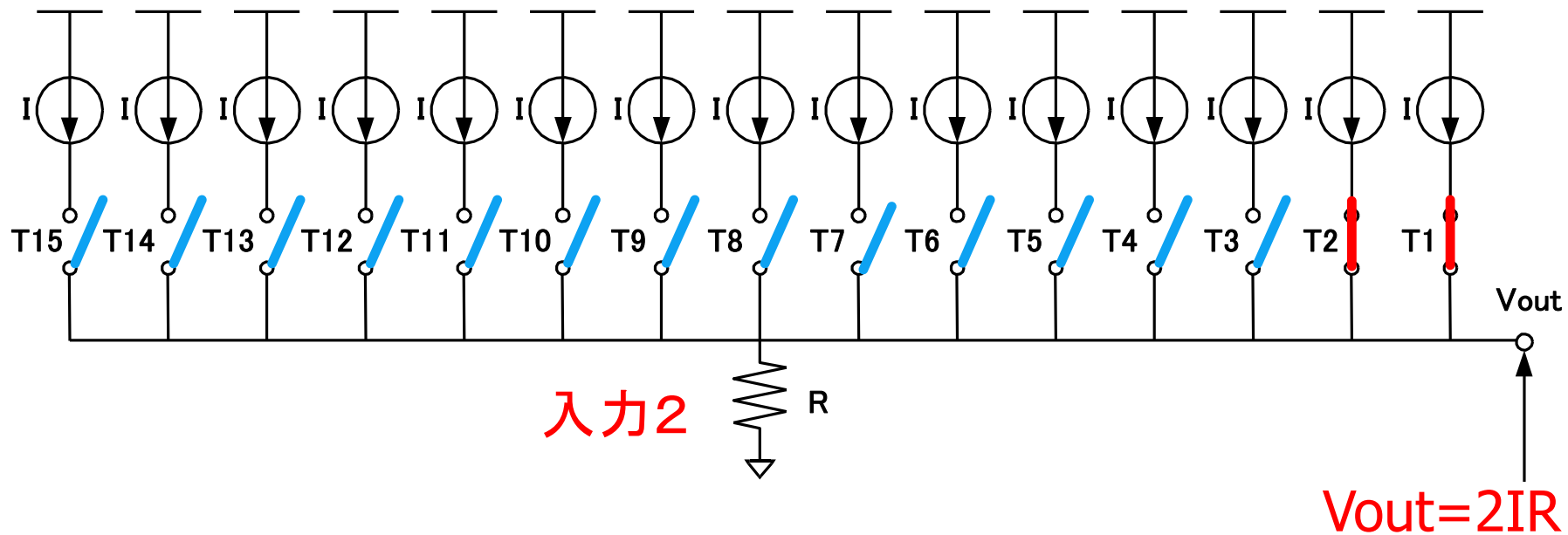
# セグメント型DA変換器の動作



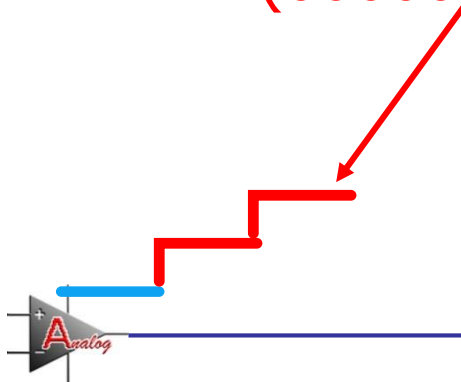
(0000000000000001)



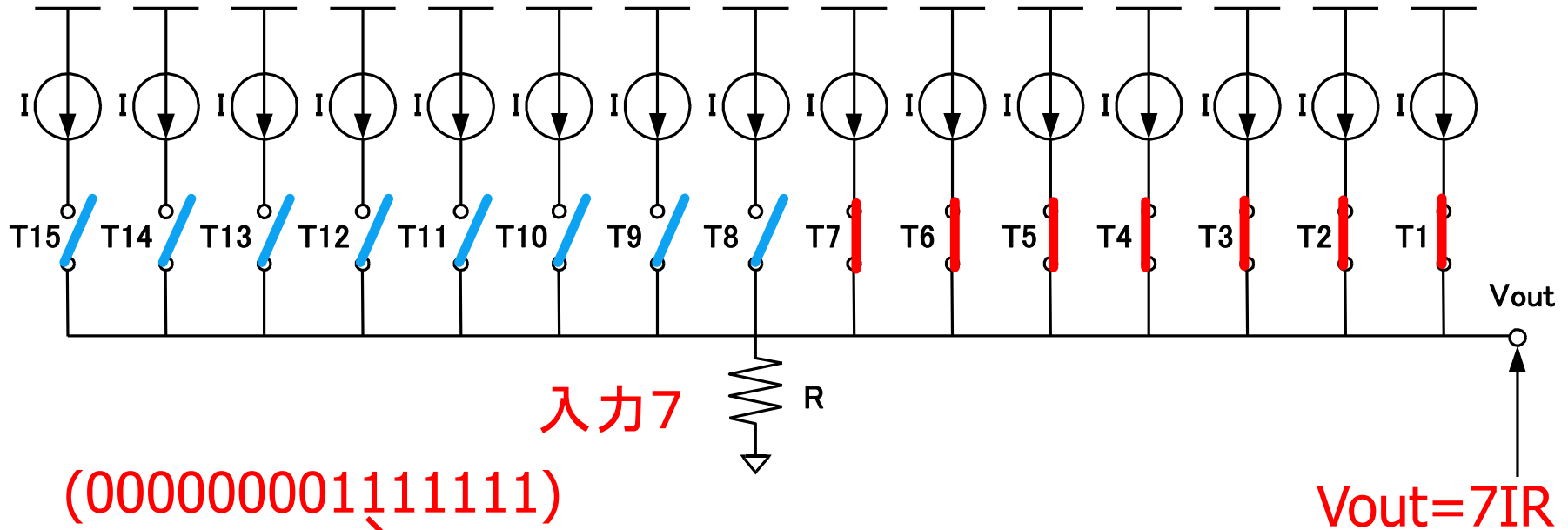
# セグメント型DA変換器の動作



(0000000000000011)

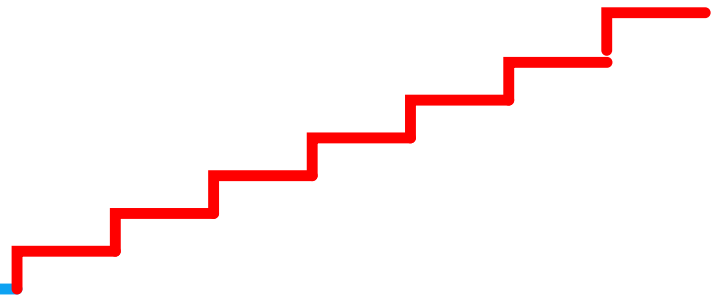
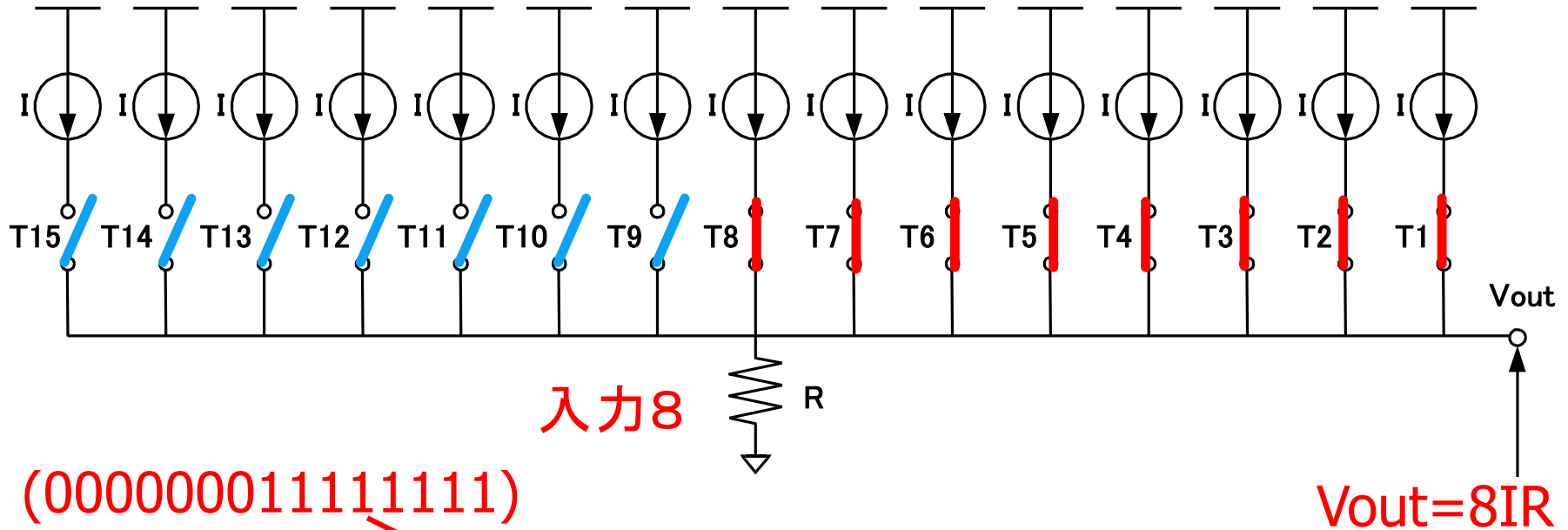


# セグメント型DA変換器の動作

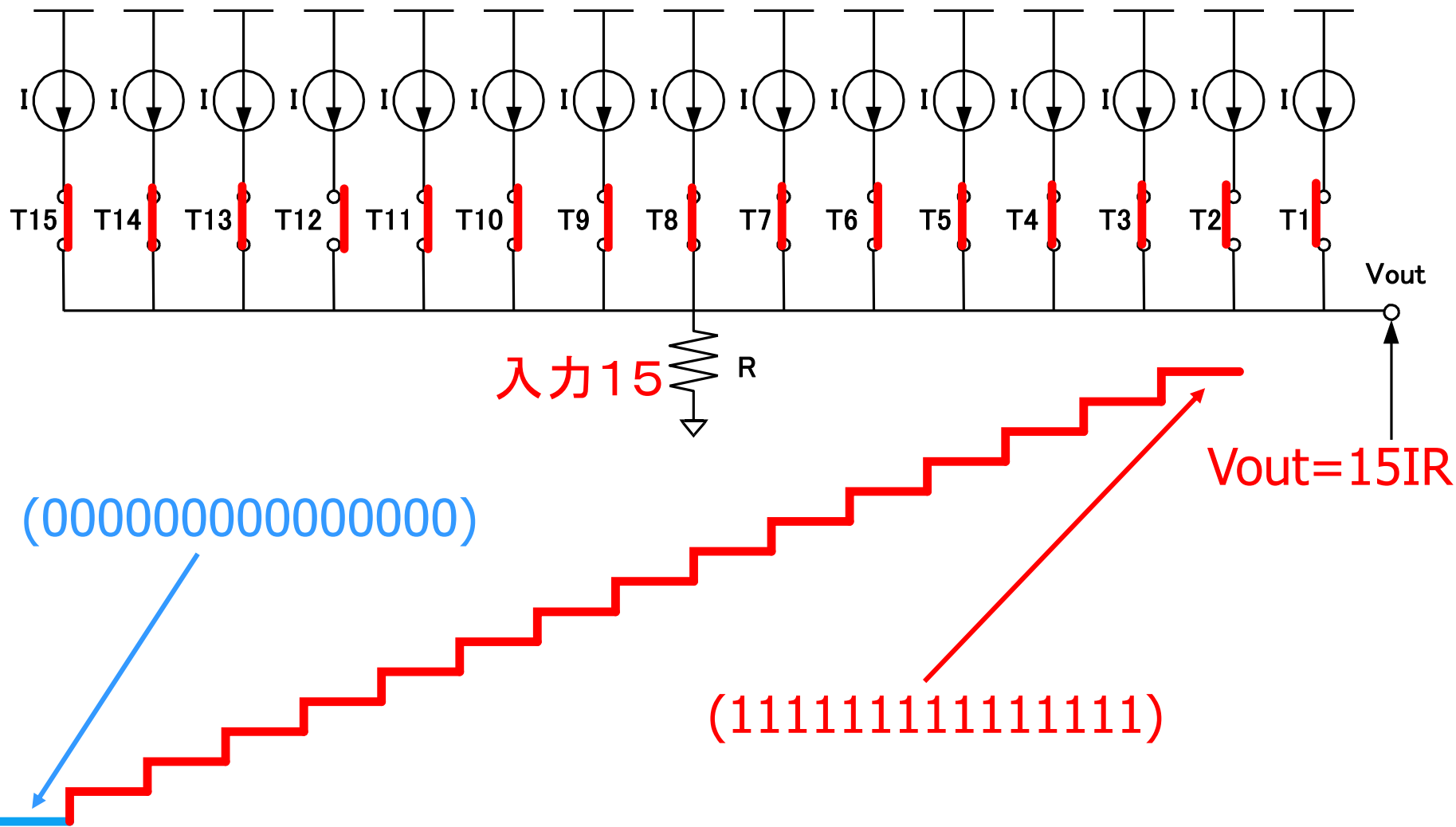




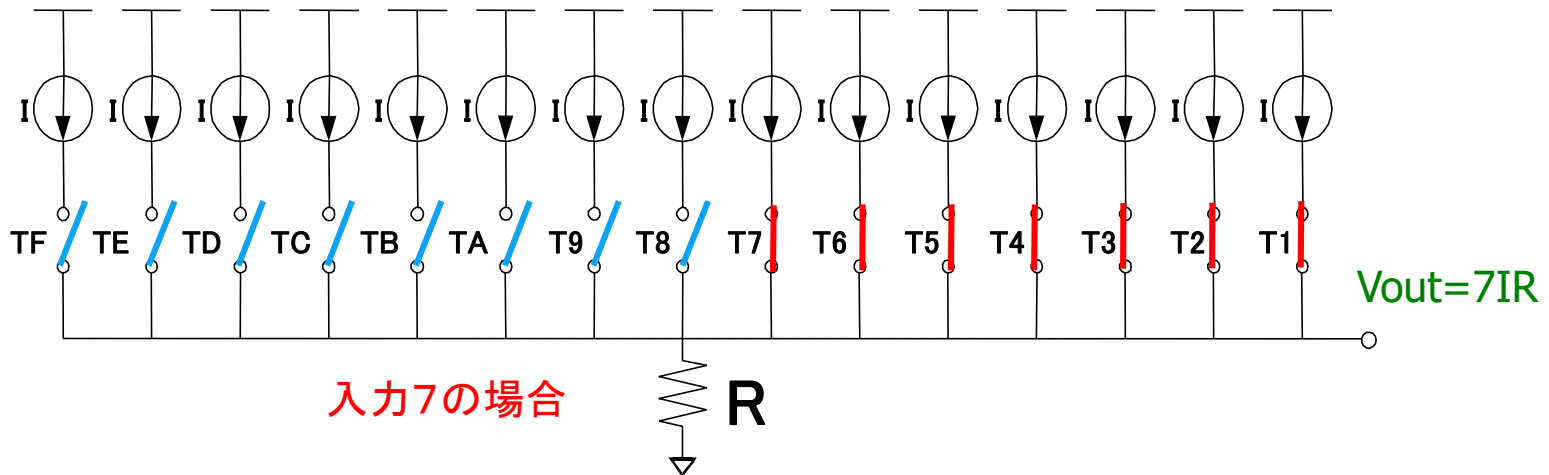
# セグメント型DA変換器の動作



# セグメント型DA変換器の動作



# セグメント型DA変換器の電流セル配列のレイアウト



T1	T2	T3	T4
T5	T6	T7	T8
T9	TA	TB	TC
TD	TE	TF	



DAC線形性改善

TE	T3	T7	T9
T6	T1	TC	T5
T8	TA	TF	TB
T4	TD	T2	

規則的に電流セルをレイアウト

Random Walk (酔歩) 状にレイアウト

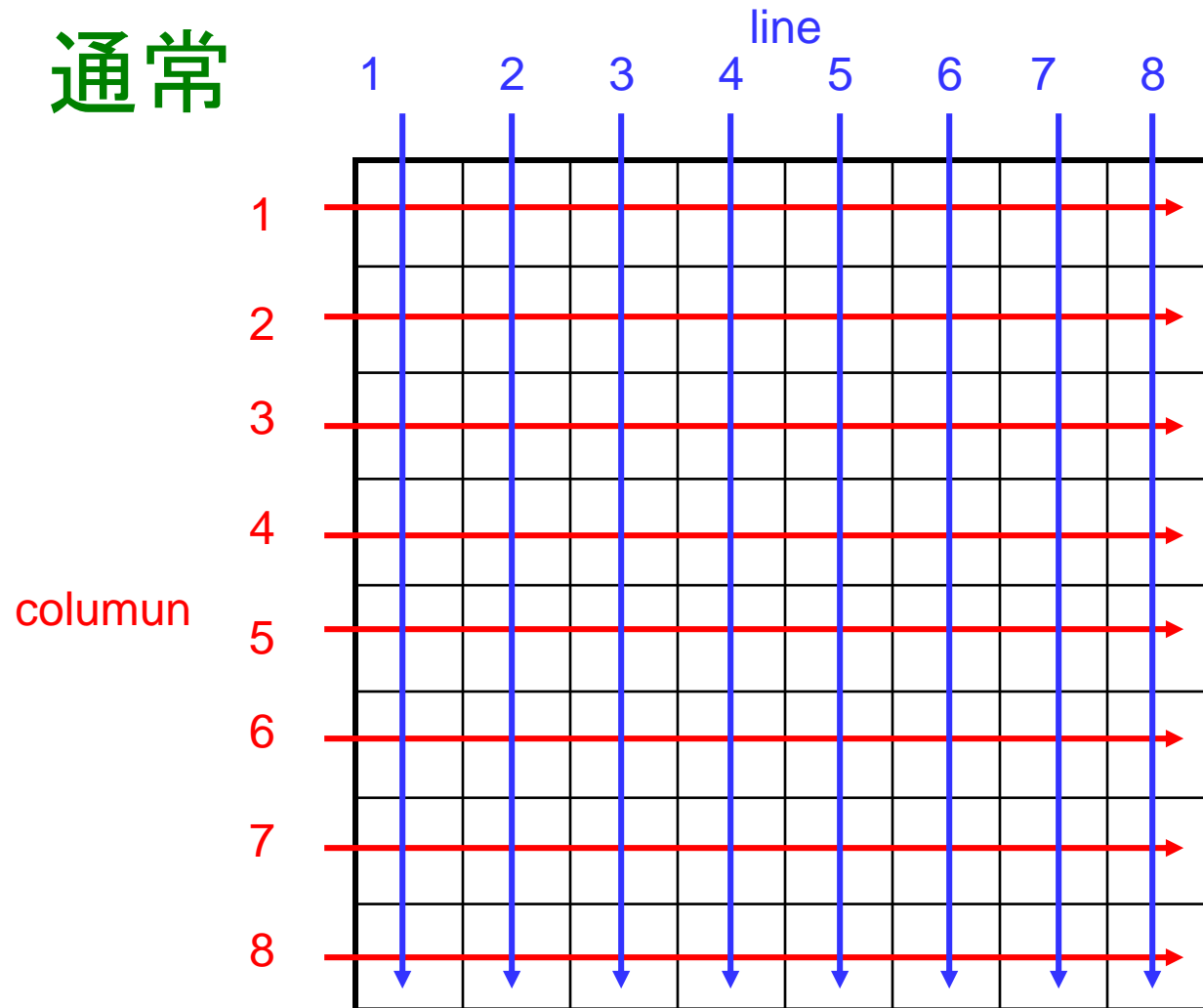
電流源のシステムテック・ミスマッチのDAC非線形性への影響

大

小

# セグメントDACのONさせる順番

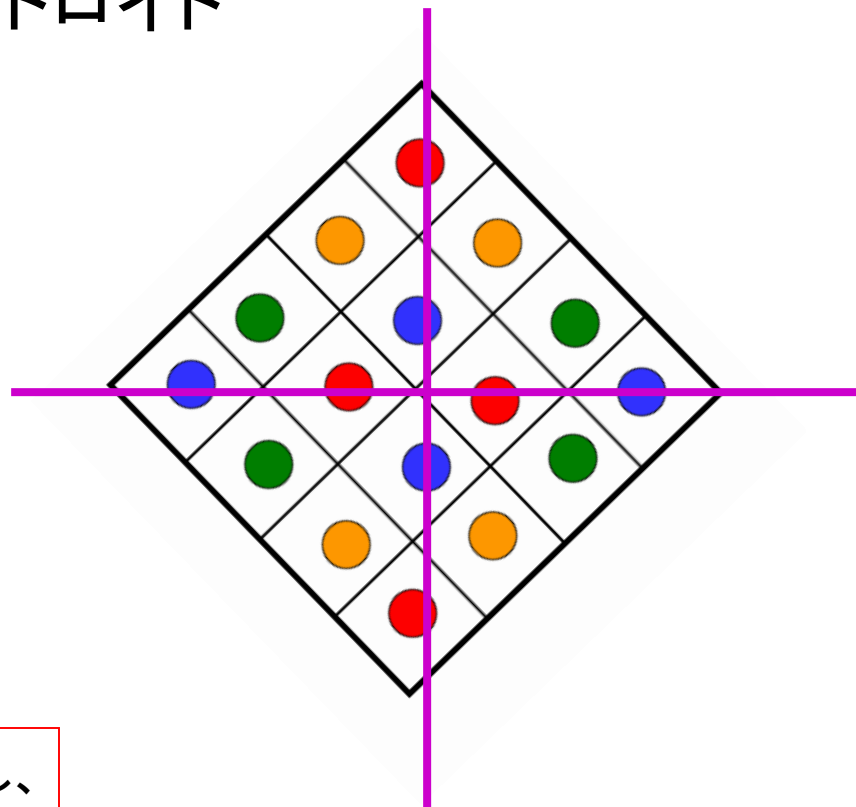
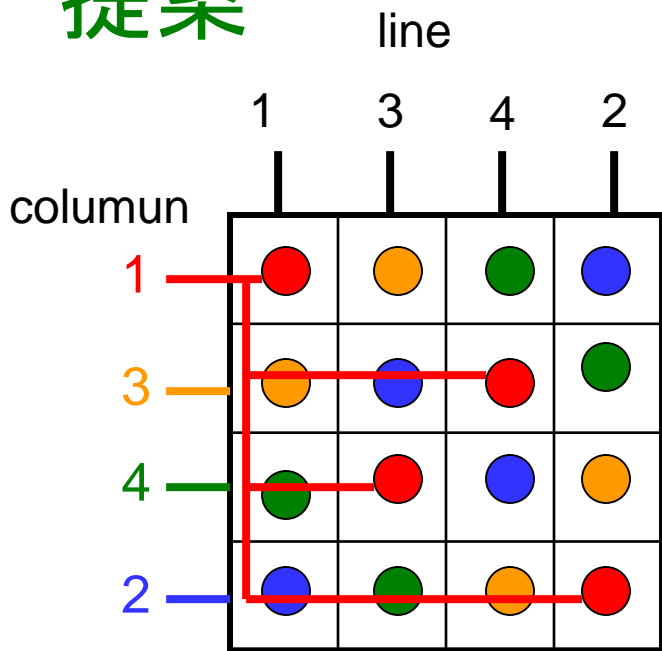
通常



# セグメントDACのONさせる順番

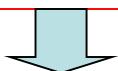
提案

コモンセントロイド



上下左右対称

1本のline線に全column線が1箇所ずつ対応し、  
同じcolumn線が重複しないようにする。



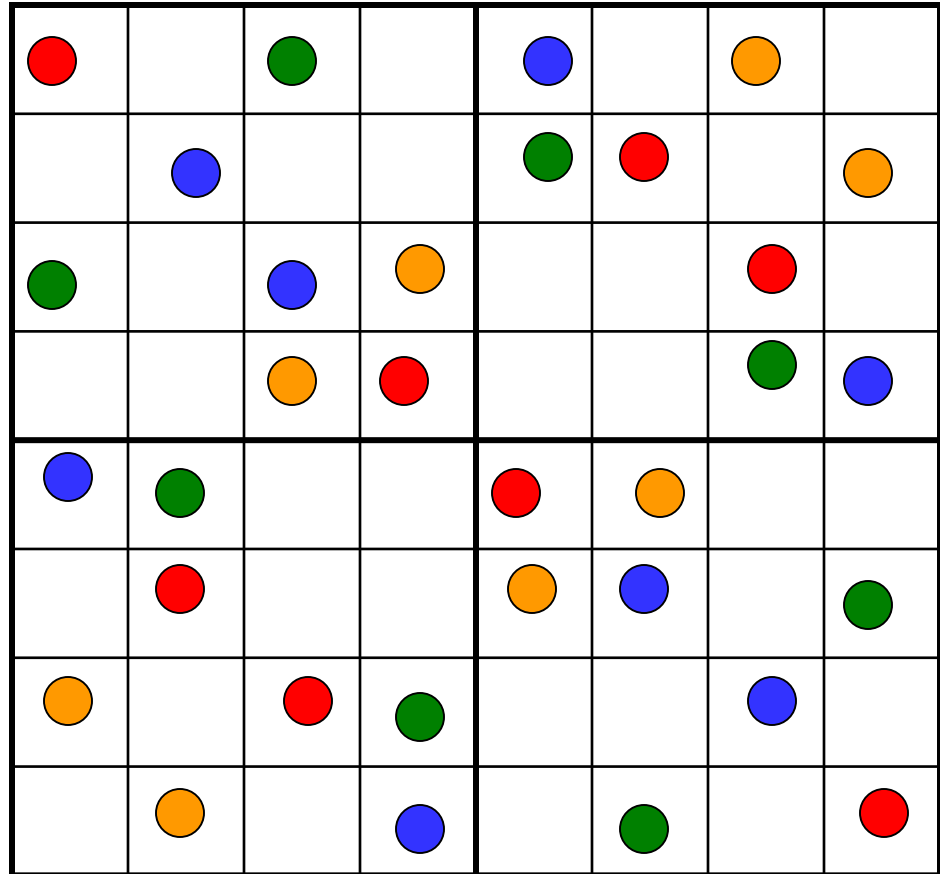
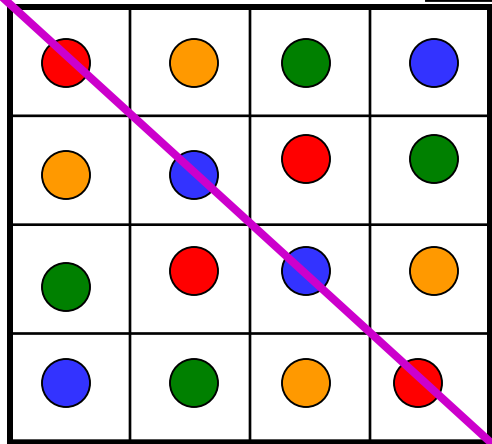
Column信号配線が複雑

Local Decoderがそのまま使える。



# 6ビットの場合

90° 回転



線対称になるように  
半分に分配

対象になるように配置

# 6ビットの場合 (8x8=64)

●	●	●	●
●	●	●	●
●	●	●	●
●	●	●	●

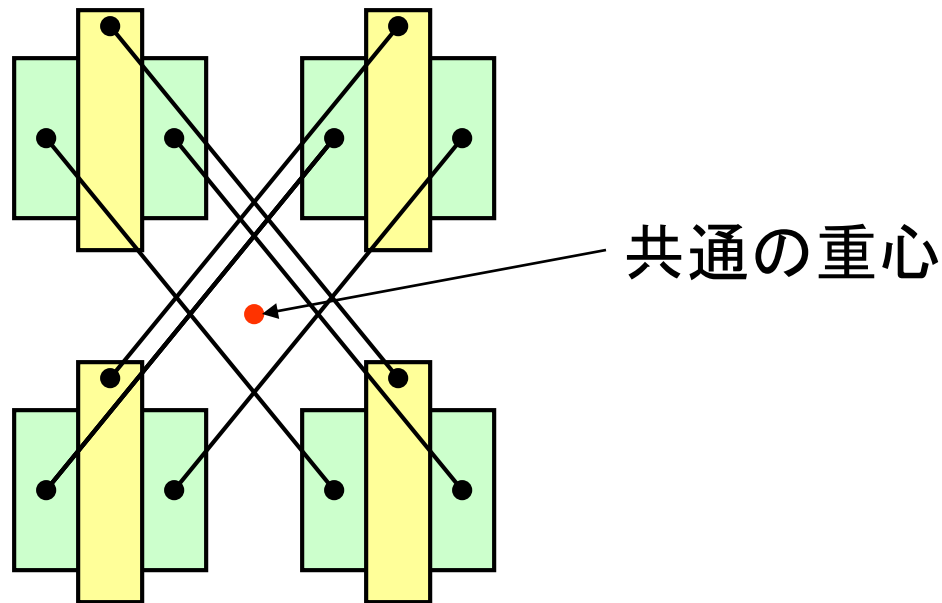
前の4色と対象に追加の4色を配置

●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●
●	●	●	●	●	●	●	●

# コモンセントロイド(Common Centroid) レイアウト

MOSトランジスタのペアのミスマッチ低減

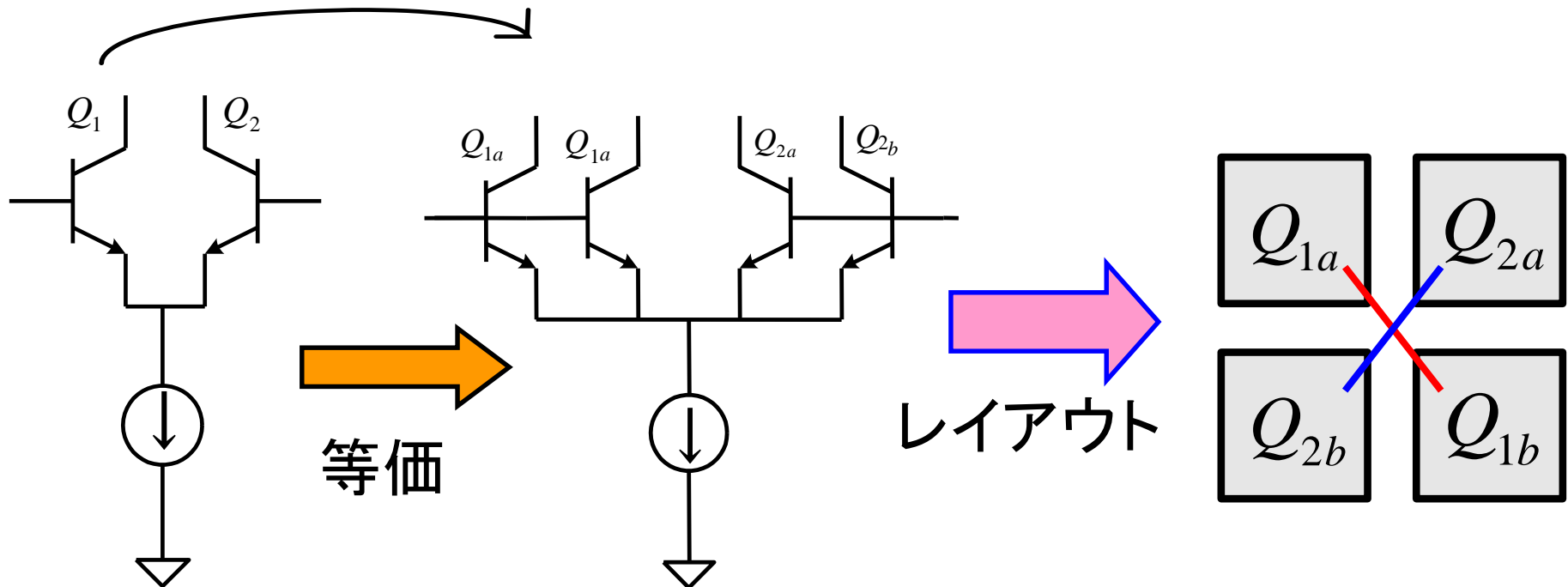
Common Centroid配置



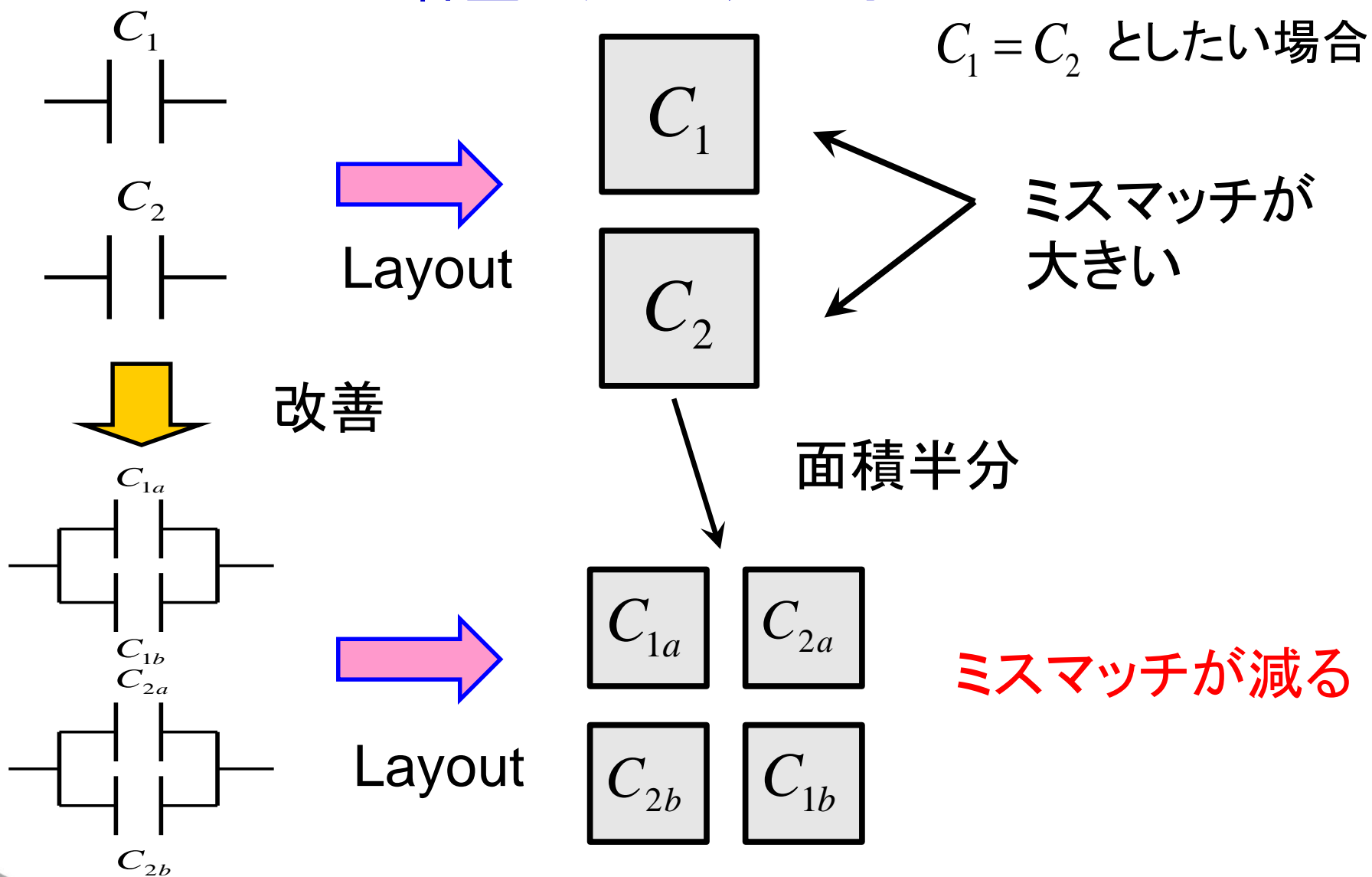


# バイポーラトランジスタ・ペアのコモンセントロイド配置

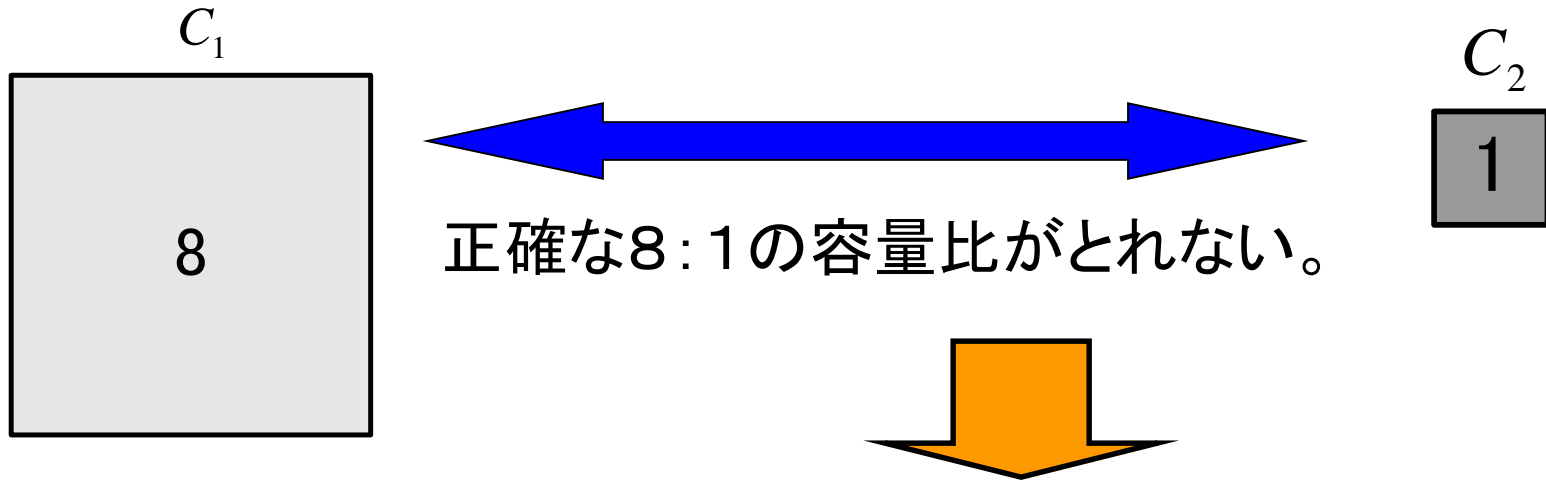
面積半分のエミッタ2つに分解



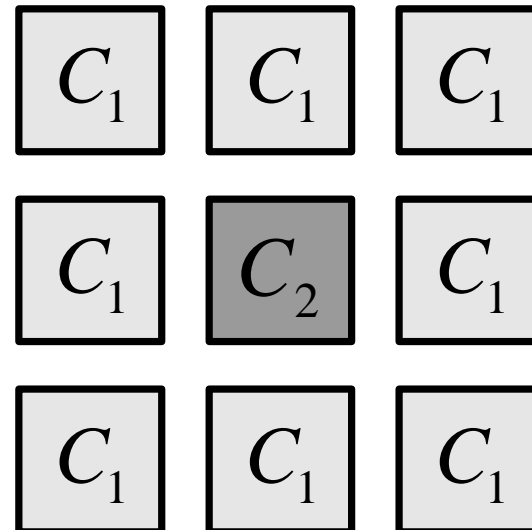
# コモンセントロイド・レイアウト法による 容量マッチングの向上



# 容量のマッチングをとるためのレイアウト

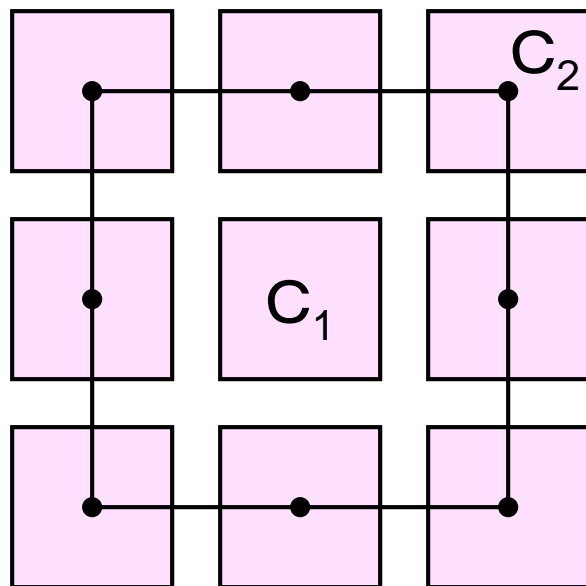


- 同じ容量を8個並列接続で“端”の影響（フリンジ容量）を除去
- 重心を同じくする  
コモンキトロイド法で“傾斜”の影響を除去

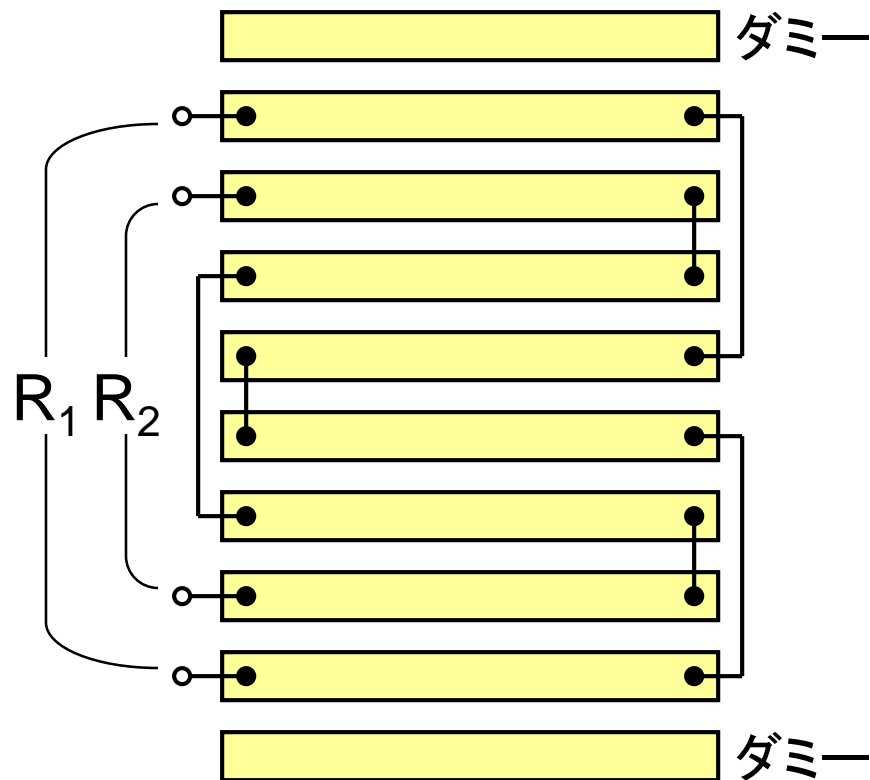


# R, C のミスマッチ低減のための Common Centroid 配置

容量



抵抗



付録
----

# アナログ集積回路での 美しい回路/レイアウトとは何か

「美は対称性にある」 (白石洋一先生)

# アナログ回路のレイアウト

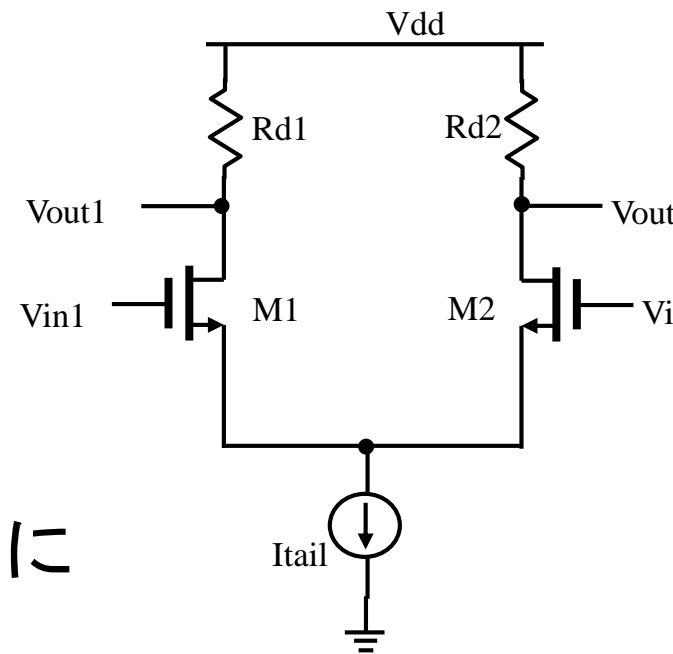
- 見た目が美しいのは 良いレイアウト

- 「美しいレイアウト」とは何か

その一つとして

アナログ回路は差動回路が多用

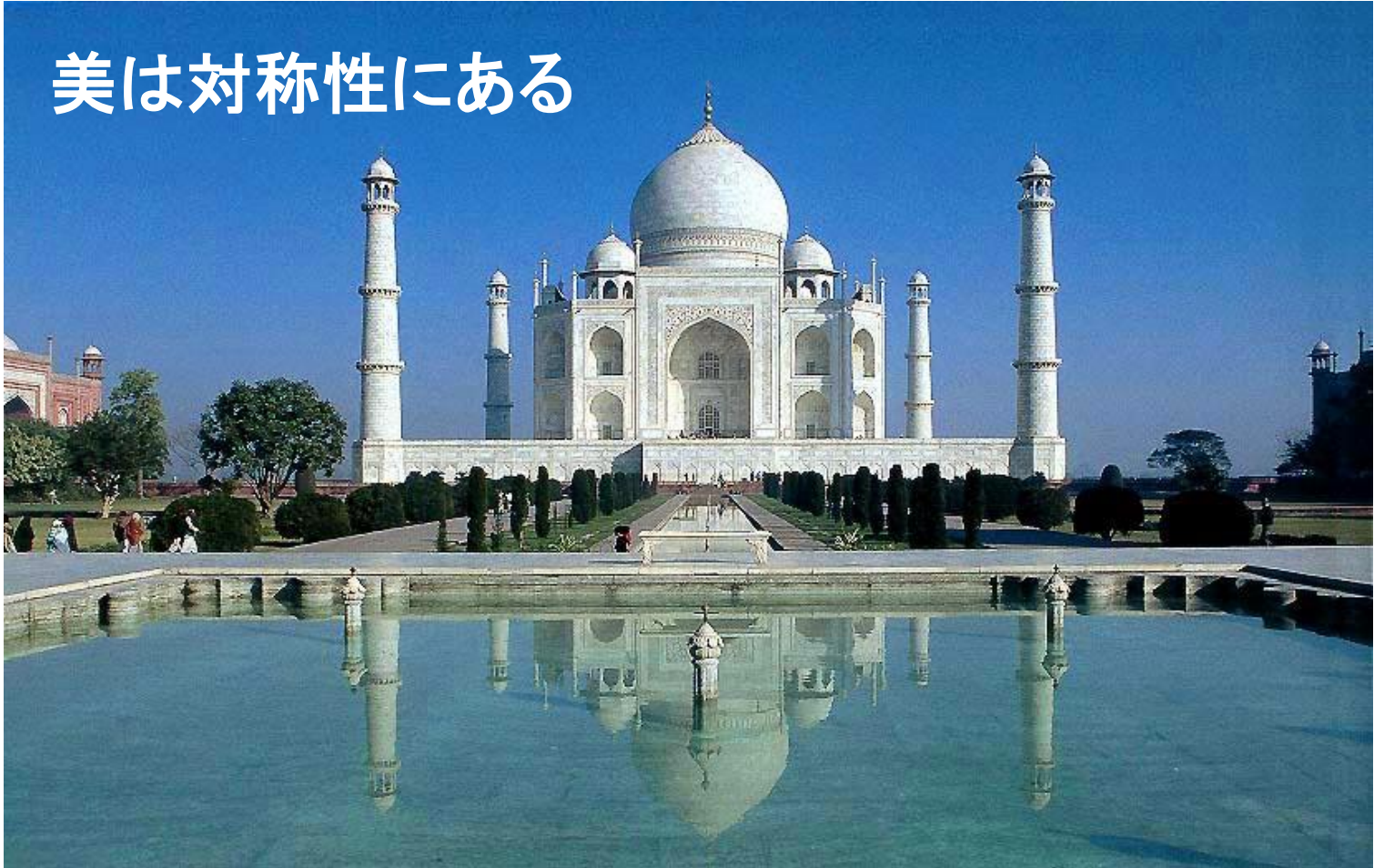
回路が対称 ⇒ レイアウトも対称に



差動回路  
左右対称

# レイアウト設計者が求める美しさ

美は対称性にある



タージマハール

群馬大学 白石洋一先生 資料より

# UCLA Royce Hall

## 左右対称ではない



クイズ:  
なぜ対称に  
作らなかったのか