

集積回路設計技術・ 次世代集積回路工学特論

1. 基礎物性とMOSFETモデリングの 基礎

帝京平成大学 大学院 環境情報学研究科 教授

群馬大学 客員教授

青木 均

2017/7/18(14:20~15:50)

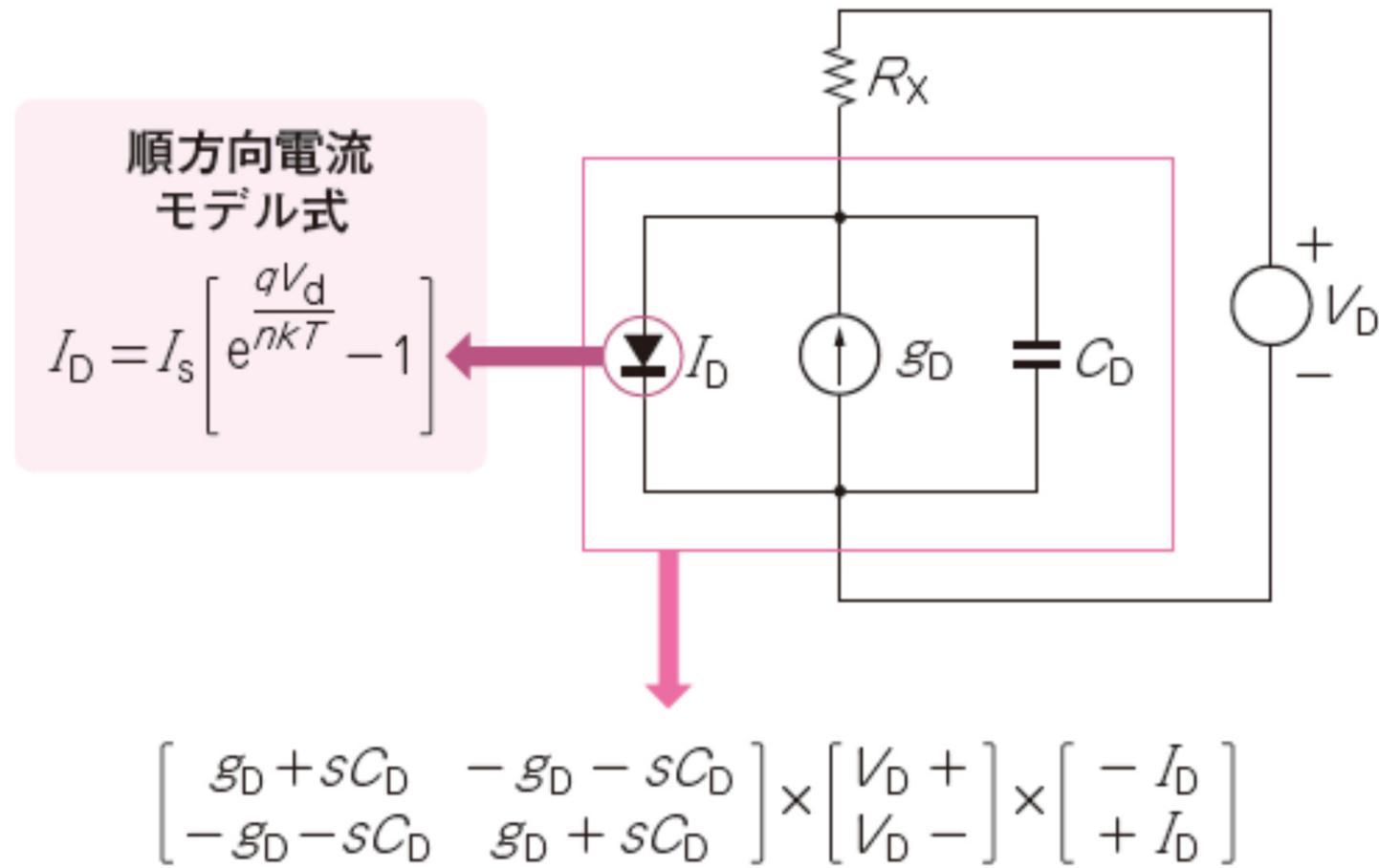
講師の研究・教育分野紹介

- 研究
 - GaN MIS-HEMTによる高速・高耐圧デバイスのモデル開発研究
 - MOSデバイスの劣化モデル開発研究
 - IoTデバイスのソフトウェアデザイン研究
- 教育
 - システム・デザイン論(オブジェクト指向プログラミング, C++, C言語)
 - ソフトウェア・プロジェクト・マネジメント論
 - コンピュータリテラシー
 - その他ソフトウェア関連

はじめに

簡単なSPICE用
デバイスコンパクトモデル

基本的なダイオードモデル



MOSFETの物性とモデル化の基礎

MOSFETの物性とモデル化の基礎

- EDA関連技術研究、海外と日本の違い
- 主なトランジスタモデルの種類
- SPICE用モデルの種類
- 半経験的なCompact Modelの要素
- モデル式の導出
- MOSFETのCompact Model
- BSIMモデルシリーズ
- バルクMOSFET用BSIMモデル
- MOSFET基礎モデル導出
- 実用MOSFETモデル
- 完全なMOSFETモデルの導出
- 等価回路のY-Matrix化
- 演習問題

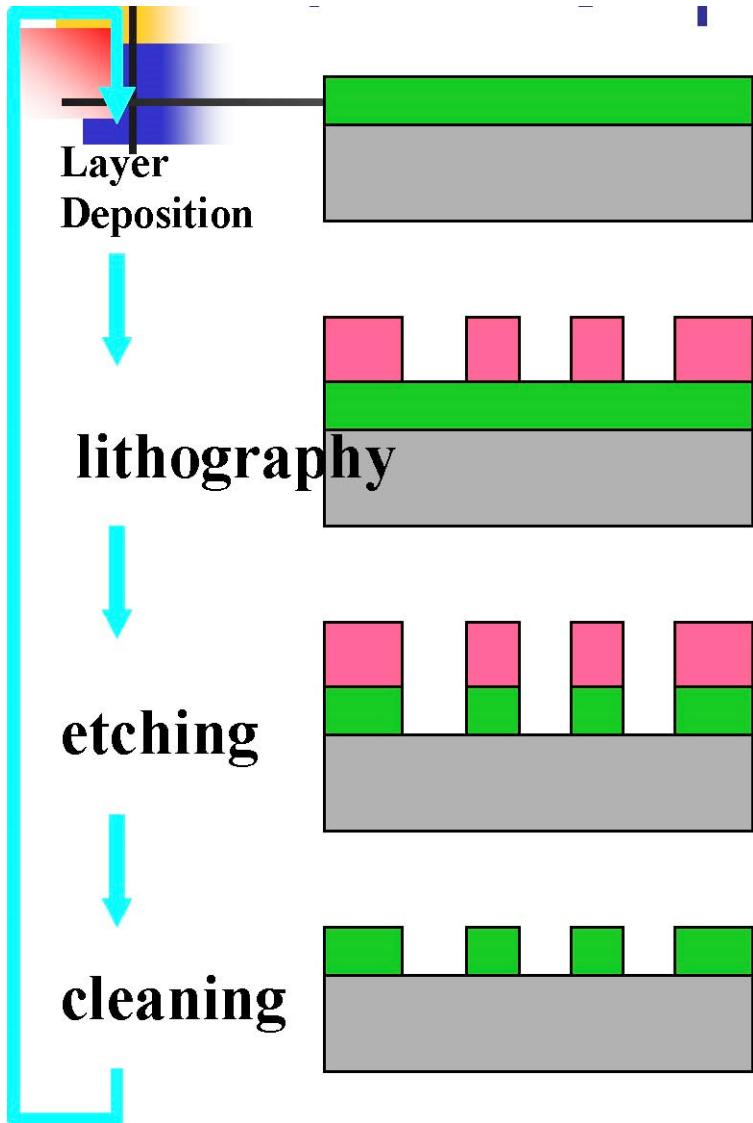
EDA関連技術研究, 海外と日本の違い

- ・ シミュレーションツールの90%以上が欧米製品
- ・ 総合LSI設計ツールでは, ほぼ100%が欧米製品
- ・ 欧米ではシミュレーション技術, デバイスマデリング技術の研究がモチベートされている
 - 大学—UCB, Stanford, MIT. . .
 - 企業—Motorola, NXP, Xerox, TI, ST-Semicon...
- ・ 日本では, 半導体関連研究自体が縮小されている
 - 日本: EDAにおいては, ほとんど行われていない
 - 欧米: EDA関連研究は知的財産

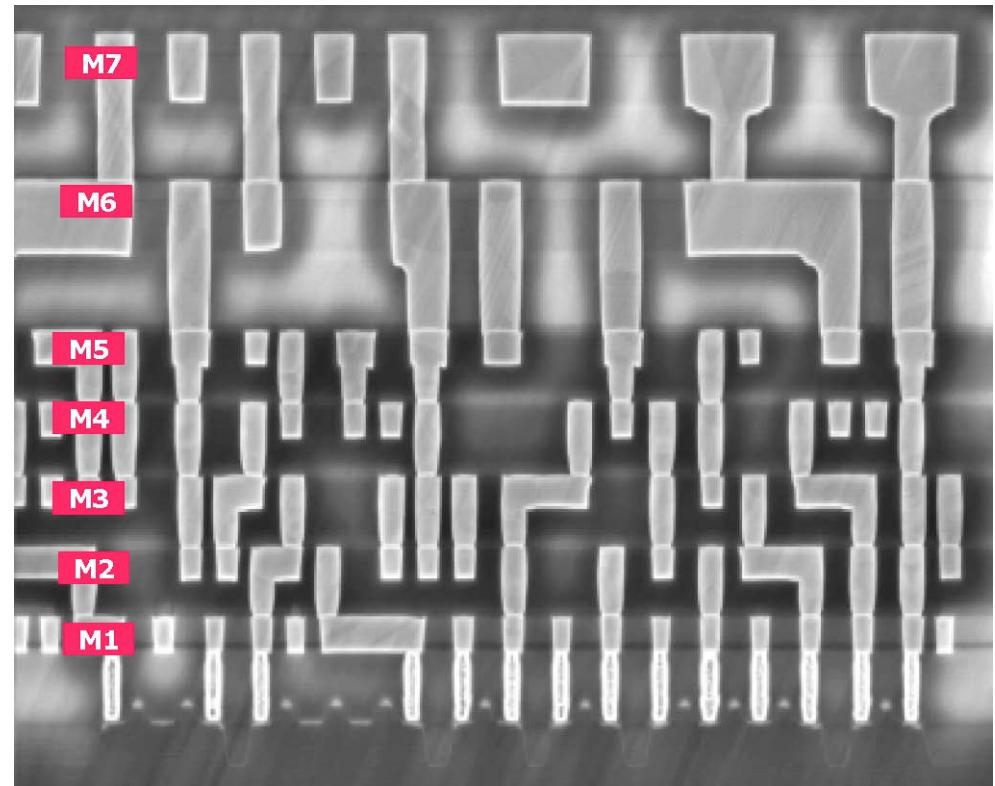
シミュレーション・ソフトウェア・ツール

- LSIプロセス設計(プロセスシミュレータ)
 - 化学的な行程
- デバイス設計(デバイスシミュレータ)
 - 物理的な行程
- 回路設計(回路シミュレータ)
 - 電気的な行程—SPICE互換
- システム設計(システムシミュレータ)
 - アプリケーションベース(MatLab等で可能)

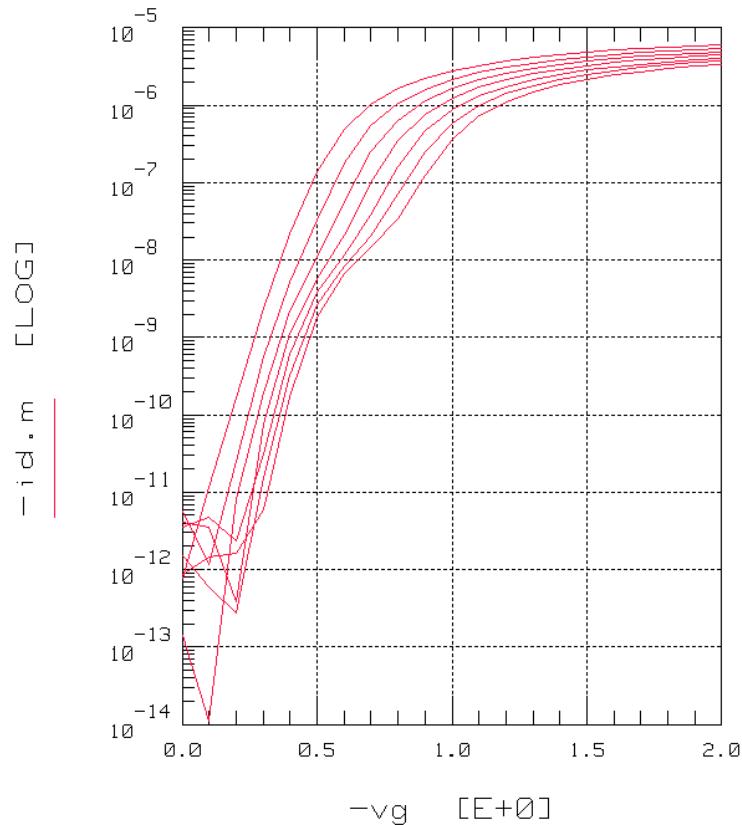
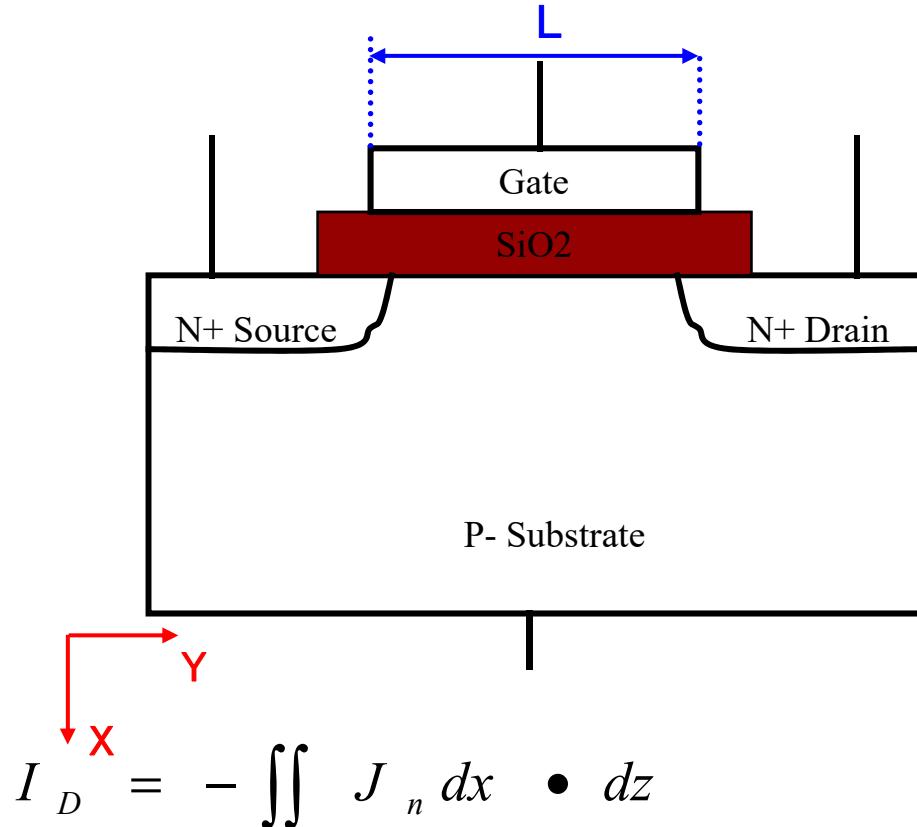
LSIプロセス設計



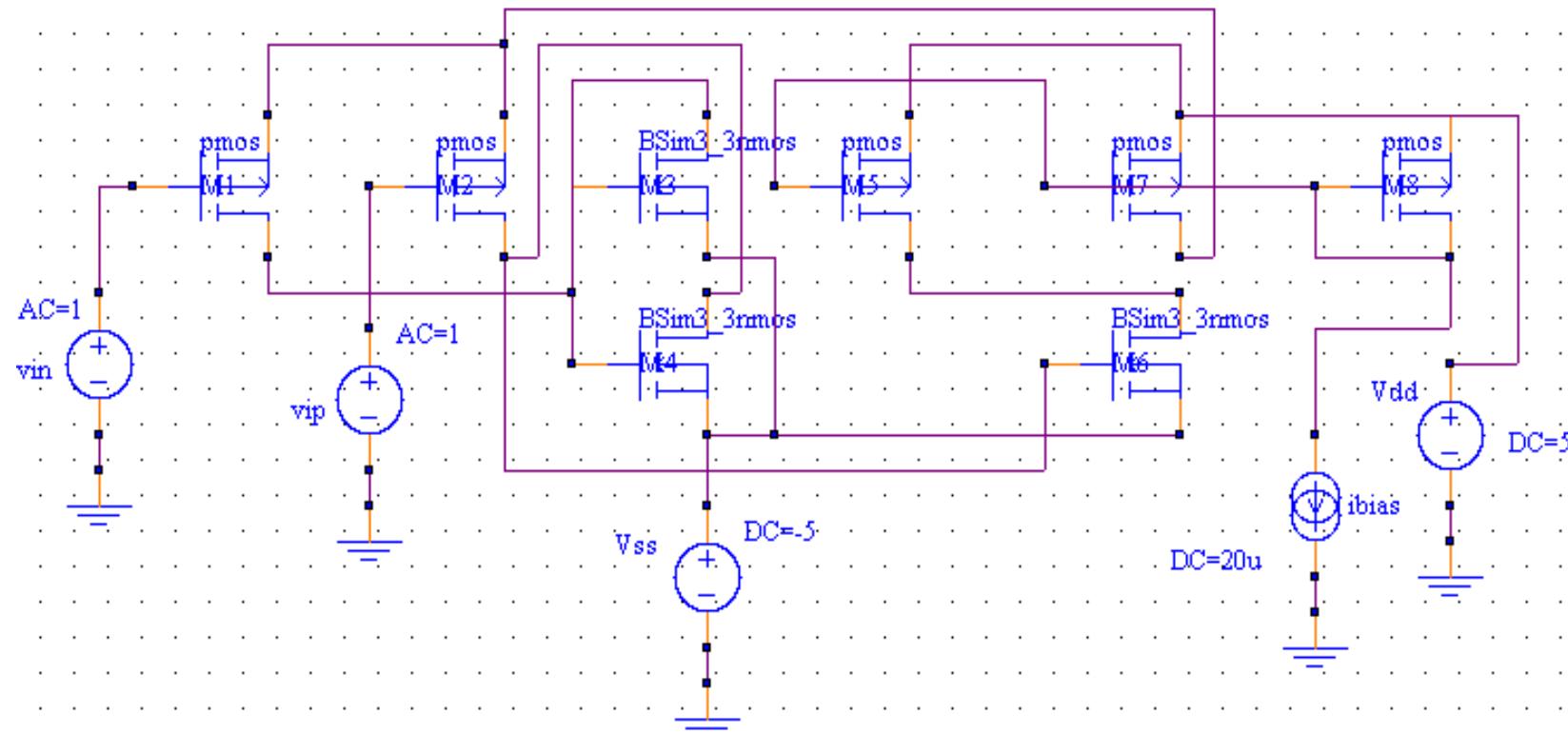
ロジックLSIのSEM写真



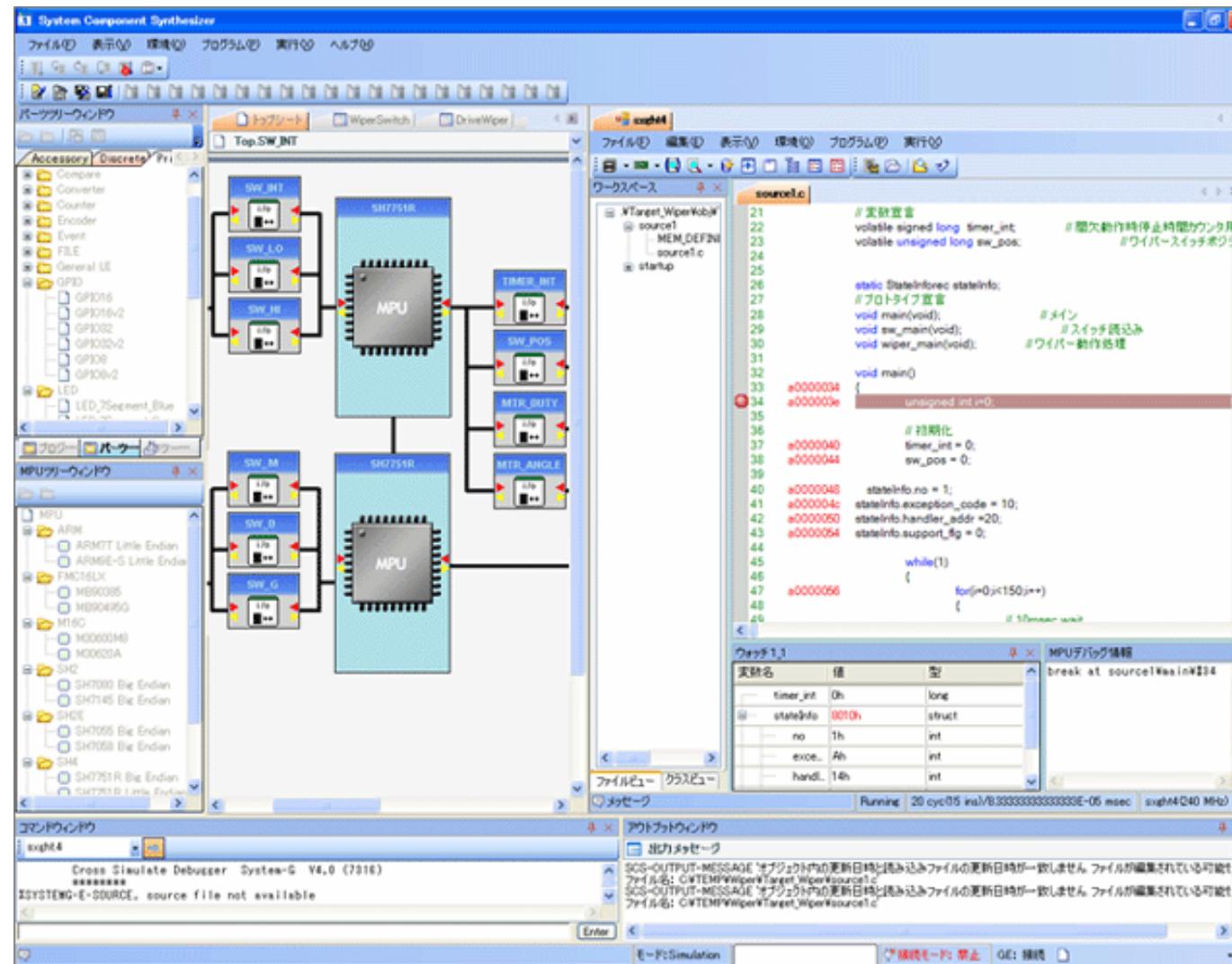
MOSFETデバイス設計



LSI回路設計



システム設計

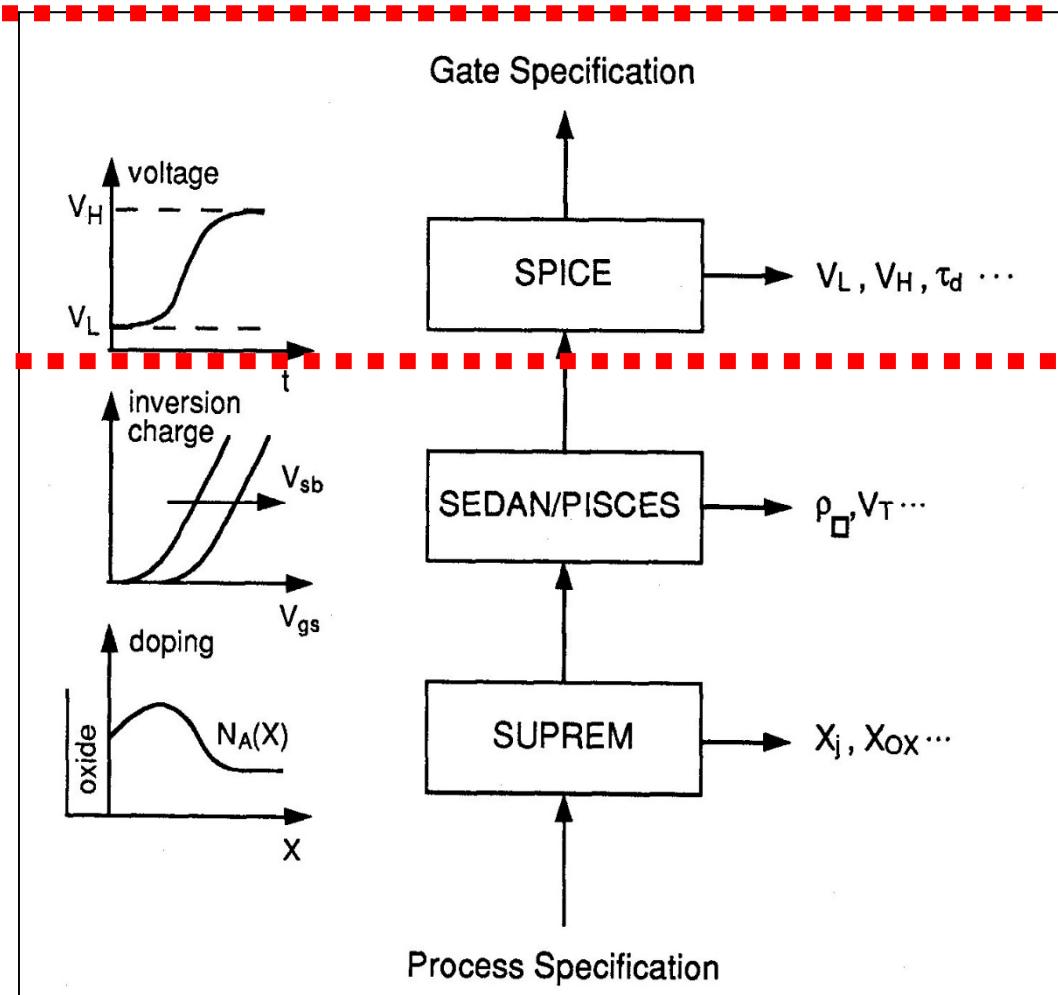


半導体デザインのT-CADツール

回路

デバイス

プロセス



主なトランジスタモデルの種類

デバイスの種類		一般的なモデル	最新モデル(β版を含む)
ユニポーラ・デバイス	JFET	UCBモデルの改良型	—
	パルク MOSFET	BSIM3, EKV2.0, SP2000 BSIM4, EKV3.0 RFマクロモデル	PSP-表面電位型 HiSIM2-表面電位型 BSIM6-電荷ベース
	UTB MOSFET	—	BSIM-IMG
	Fin-FET, DG-MOSFET	—	BSIM-CMG
	SOI MOSFET	BSIMSOI3, BSIMSOI4	HiSIM-SOI, BSIMSOI, Florida-SOI, PSP-SOI
	DMOS, LDMOS, HVMOS, IGBT, SiC JFET	HiSIM-HV, カスタム・マクロモデル	HiSIM-IGBT, A-IGBT, A-LDMOS, A-SiC-JFET, A-Self-heat
	TFT	RPI-TFT (p-Si), HP-ATFT (a-Si), RPI-aTFT	UO-TFT(有機TFT用), AA-TFT (a-Si)
バイポーラ・デバイス	GaAs MESFET, HEMT	Curtice, Statz, Root, Parker, Angelov, Tajima, その他多く存在	—
	InP, GaAs HBT	UCSD, Agilent HBT	MEXTRAM504.7
	BJT, SiGe BJT	HiCUM2.1, MEXTRAM504, SPICE-Gummel-Poon	A-Scalable BJT, MEXTRAM, HiCUM2.3, Kull's Enhanced G-P

注▶赤字：日本で多く使用、太字：筆者が開発。

a-Si : amorphous Silicon **BJT** : Bipolar Junction Transistor **BSIM-CMG** : BSIM-Common MultiGate **BSIM** : Berkeley Short-channel IGFET Model **CMC** : Compact Model Coalition **DG-MOSFET** : Double Gate MOSFET **DMOS** : Double-Diffused MOS **EKV** : Enz, Krummenacher, Vittoz **FET** : Field Effect Transistor **Fin-FET** : Fin-shaped FET **HBT** : Heterojunction Bipolar Transistor **HEMT** : High Electron Mobility Transistor **HiCUM** : High-Current Model **HiSIM-HV** : HiSIM High Voltage **HiSIM** : Hiroshima-University STARC IGFET Model **HVMOS** : High Voltage MOS **IGBT** : Insulated Gate Bipolar Transistor **IMG** : Independent Multi-Gate model **JFET** : Junction FET **LDMOS** : Laterally Diffused MOS **MESFET** : Metal Semiconductor Field Effect Transistor **MOS** : Metal Oxide Semiconductor **MXTRAM** : Most EXquisite TRAnsistor Model **p-Si** : poly-Silicon **PSP** : Philips + SP2000 **SP2000** : Advanced Surface-Potential-based compact MOSFET Model 2000 **RPI-TFT** : Rensselaer Polytechnic Institute TFT **SiC JFET** : Silicon Carbide JFET **SOI** : Silicon On Insulator **TFT** : Thin Film Transistor **UCSD** : University of California San Diego **UO-TFT** : Universal Organic Thin Film Transistor **UTB** : UltraThin-Body

SPICE用モデルの種類

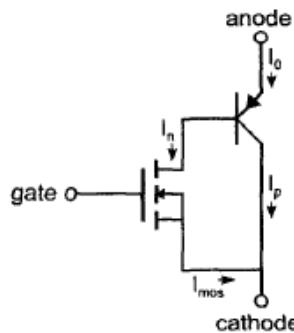
(IGBTの例)

- CAD(Function) Model

$E_0 = b_0 V_D V_{th} - a_0 b_0 V_s V_{th} - \frac{1}{2} a_0 b_0 (V_s - V_D)^2$
$E_1 = a_0 b_0 V_s - b_0 V_D + b_1 V_D V_{th} - (a_1 b_0 + a_0 b_1) V_s V_{th} - \frac{1}{2} (a_1 b_0 + a_0 b_1) (V_s - V_D)^2$
$E_2 = (a_1 b_0 + a_0 b_1) V_s - b_1 V_D + b_2 V_D V_{th} - (a_2 b_0 + a_0 b_2 + a_1 b_1) V_s V_{th} - \frac{1}{2} (a_2 b_0 + a_0 b_2 + a_1 b_1) (V_s - V_D)^2$
$E_3 = (a_2 b_0 + a_0 b_2 + a_1 b_1) V_s - b_2 V_D - (a_2 b_1 + a_1 b_2) V_s V_{th} - \frac{1}{2} (a_2 b_1 + a_1 b_2) (V_s - V_D)^2$
$E_4 = (a_2 b_1 + a_1 b_2) V_s - a_2 b_2 V_s V_{th} - \frac{1}{2} a_2 b_2 (V_s - V_D)^2$
$E_5 = a_2 b_2 V_s$
$R_0 = E_0 + E_1 v_{ge} + E_2 v_{ge}^2 + E_3 v_{ge}^3 + E_4 v_{ge}^4 + E_5 v_{ge}^5$
$R_1 = E_1 + 2E_2 v_{ge} + 3E_3 v_{ge}^2 + 4E_4 v_{ge}^3 + 5E_5 v_{ge}^4$
$R_2 = 2E_2 + 6E_3 v_{ge} + 12E_4 v_{ge}^2 + 20E_5 v_{ge}^3$
$R_3 = 6E_3 + 24E_4 v_{ge} + 60E_5 v_{ge}^2$
$R_4 = 24E_4 + 120E_5 v_{ge}$
$R_5 = 120E_5$
$P_0 = E_0 t_2 + \frac{1}{2s} E_1 (v_{ge1}^2 - v_{ge2}^2) + \frac{1}{3s} E_2 (v_{ge1}^3 - v_{ge2}^3) + \frac{1}{4s} E_3 (v_{ge1}^4 - v_{ge2}^4) + \frac{1}{5s} E_4 (v_{ge1}^5 - v_{ge2}^5) + \frac{1}{6s} E_5 (v_{ge1}^6 - v_{ge2}^6)$
$P_1 = sE_1 t_2 + E_2 (v_{ge1}^2 - v_{ge2}^2) + E_3 (v_{ge1}^3 - v_{ge2}^3) + E_4 (v_{ge1}^4 - v_{ge2}^4) + E_5 (v_{ge1}^5 - v_{ge2}^5)$
$P_2 = 2s^2 E_2 t_2 + 3s E_3 (v_{ge1}^2 - v_{ge2}^2) + 4s E_4 (v_{ge1}^3 - v_{ge2}^3) + 5s E_5 (v_{ge1}^4 - v_{ge2}^4)$
$P_3 = 6s^3 E_3 t_2 + 12s^2 E_4 (v_{ge1}^2 - v_{ge2}^2) + 20s^2 E_5 (v_{ge1}^3 - v_{ge2}^3)$
$P_4 = 24s^4 E_4 t_2 + 60s^3 E_5 (v_{ge1}^2 - v_{ge2}^2)$
$P_5 = 120s^5 E_5 t_2$
$N_1 = \frac{1}{2} k (b_0 + b_1 V_0 + b_2 V_0^2) (V_0 - V_{th})^2 (V_s + V_f) t_1$
$N_2 = \left(V_f t_1 + \frac{V_s - V_f}{t_1} t_1^2 \right) \left(\frac{dV_{ce}}{dt} - \frac{V_c - V_f}{t_1} \right)$
$N_3 = V_f t_1 + V_s t_2 + \frac{1}{2} \frac{V_s - V_f}{t_1} (t_{12}^2 - t_{11}^2)$
$N_4 = -\frac{1}{2} V_f (t_{12}^2 - t_{11}^2) - \frac{1}{2} V_s (t_{22}^2 - t_{21}^2) - \frac{1}{3} \frac{V_s - V_f}{t_1} (t_{12}^3 - t_{11}^3)$

- Macro Model

- SPICEのエレメントのみで作成
- サブサーキット

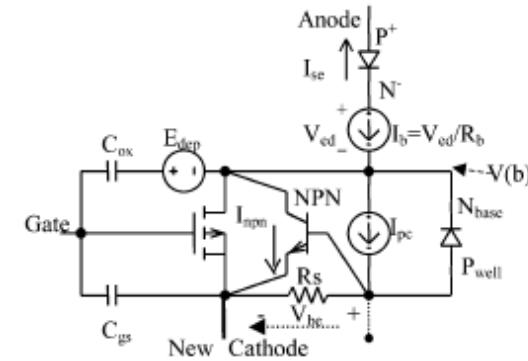


- Table-lookup Model
(表参照型)

- シミュレーションするすべてのドメイン、範囲についての測定を行う。
- データベース化
- 測定データ間に値は、多項式で内挿する

- Compact Model

- 物理的なモデル
- 経験的なモデル
- 半経験的なモデル



$$Q_{bd} = \frac{2Q_{bd} - \frac{\eta^2}{2\alpha^2 T_d}}{F_3 - \eta + \sqrt{F_3^2 - 2\eta F_3 + 3T_d I_{se} \frac{Q_{bd}}{[qA\eta L \tanh(\frac{W}{2L})]^2}}}$$

where

$$\eta = 2\alpha T_d \gamma \sqrt{I_{nc}}$$

$$\alpha^2 = \frac{I_{se}}{[qA\eta L \tanh(\frac{W}{2L})]^2}$$

$$F_3 = 1 + \frac{T_d}{T_b}$$

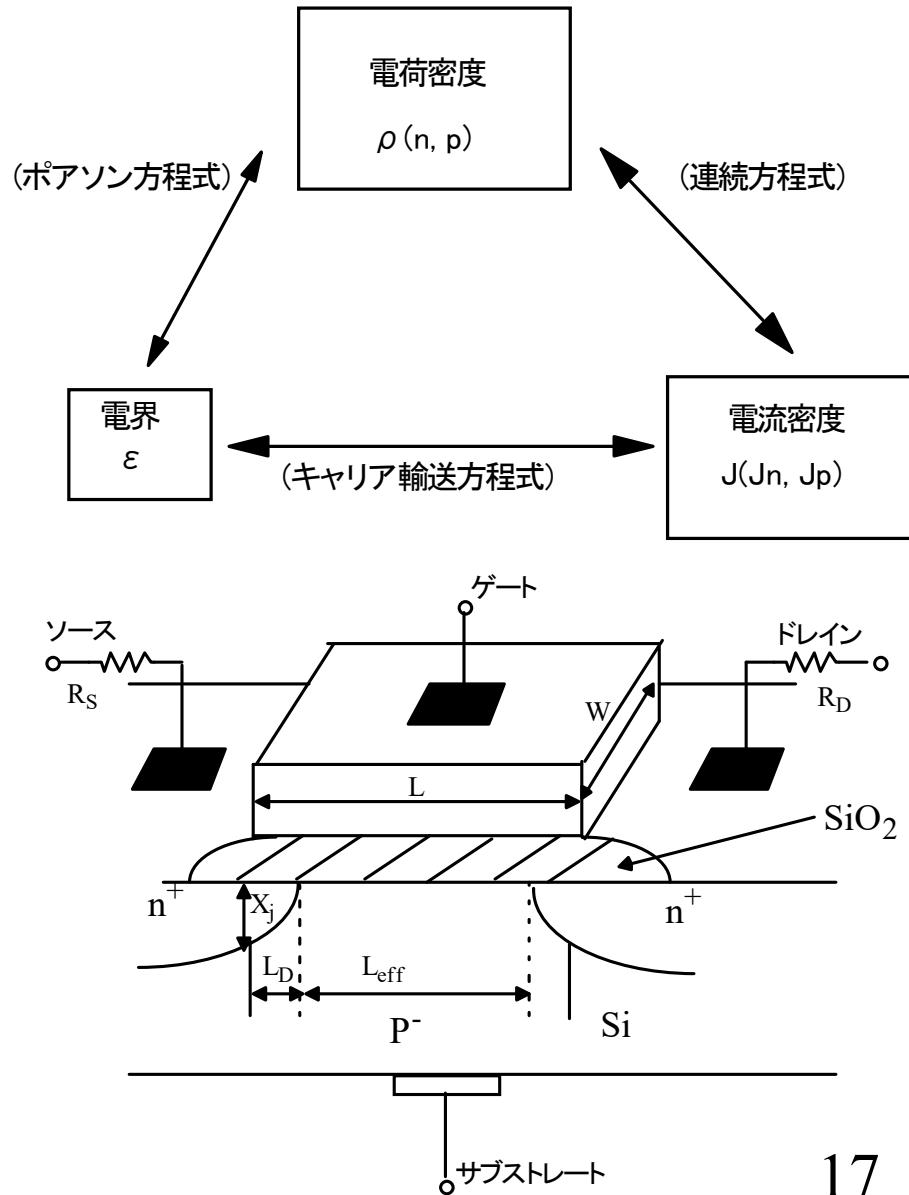
$$Q_{bd} = Q_b + T_d I_{nc}$$

半経験的なCompact Modelの要素

- **物理式に基づいた方程式**
 - 指数項、対数項が少ない
 - 微分方程式は境界条件を与える必要あり
 - 不連続点が出にくい
 - 多項式近似やテーラー展開などの関数により収束性を上げる
- **等価回路のY-Matrix**
 - どのデバイス・ノードを基準に作成するか
 - 対称型の方が収束有利

モデル式の導出

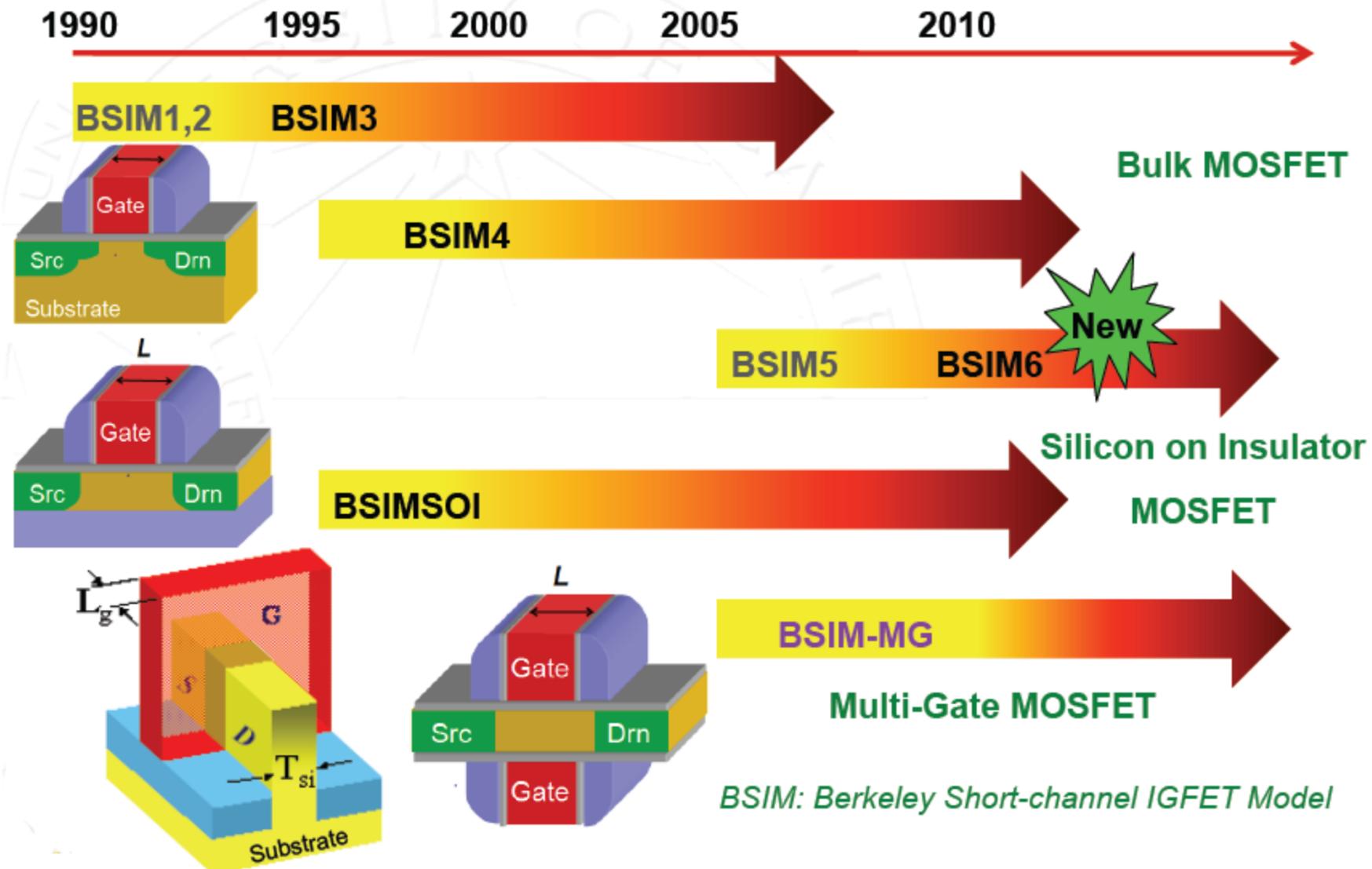
- デバイス構造、物性などから物理式を導出
- 多くのプロセスデバイスの測定データを元に、二次効果などを加える(不確定項はモデル・パラメータとする)
- シミュレーション精度にあまり影響しない、方程式の項を定数化
- 関数を簡略化(Polynomial近似、テーラー展開など)
- モデルパラメータを、測定データから抽出・最適化してシミュレーション結果を測定と比較



MOSFETのCompact Model

- | | |
|---|---|
| <ul style="list-style-type: none">しきい値に基づいた電荷モデル(ソース基準)<ul style="list-style-type: none">MOSFET Level 1, 2, 3 モデルBSIM1, 3, 4 モデル | <ul style="list-style-type: none">電流特性と対比して解析しやすい収束が早いVDS=0において逆・順方向で非対称であり、不連続点が発生しやすい |
| <ul style="list-style-type: none">電荷基準モデル(バルク基準)<ul style="list-style-type: none">EKVモデルBSIM6 モデル | <ul style="list-style-type: none">DC, ACにおいて対称であり、不連続点が発生しにくい物理的モデルの度合いが高いしきい値パラメータが存在しないため、電流特性が直感的にわからない収束性能が理論的にはしきい値基準モデルと同等 |
| <ul style="list-style-type: none">表面電位モデル(バルク基準)<ul style="list-style-type: none">HiSIM2 モデルPSP モデル | <ul style="list-style-type: none">DCにおいて対称であり、不連続点が発生しにくい物理的モデルの度合いが高いしきい値パラメータが存在しないため、電流特性が直感的にわからない回路、ドメインによっては収束に問題あり |

BSIMモデルシリーズ



バルクMOSFET用BSIMモデル

-
- ソース基準
↑
バルク基準
↑
- BSIM1
 - サブミクロン用解析モデル($L > 0.8\mu\text{m}$ を保証)
 - BSIM2
 - ディープサブミクロンCADモデル(非線形近似)($L > 0.2\mu\text{m}$ を保証)
 - BSIM3(Hewlett-Packard社協力)
 - しきい値電圧ベースのディープサブミクロン物理モデル($L > 0.1\mu\text{m}$ を保証)
 - 最初のCMC標準モデル
 - BSIM4
 - 微細加工のMOSに対応のためサポートする物性を拡張した、しきい値電圧ベースのMOSモデル
 - RF-MOSFETをサポートのため小信号AC等価回路を拡張
 - BSIM6
 - チャージ(電荷)ベースの対象型MOSFETモデル
 - 電荷を中心にモデル式を導出
 - BSIM4の物性とモデルパラメータをサポート
 - CMC標準モデル
 - Verilog-Aコード供給

MOSFET基礎モデル導出

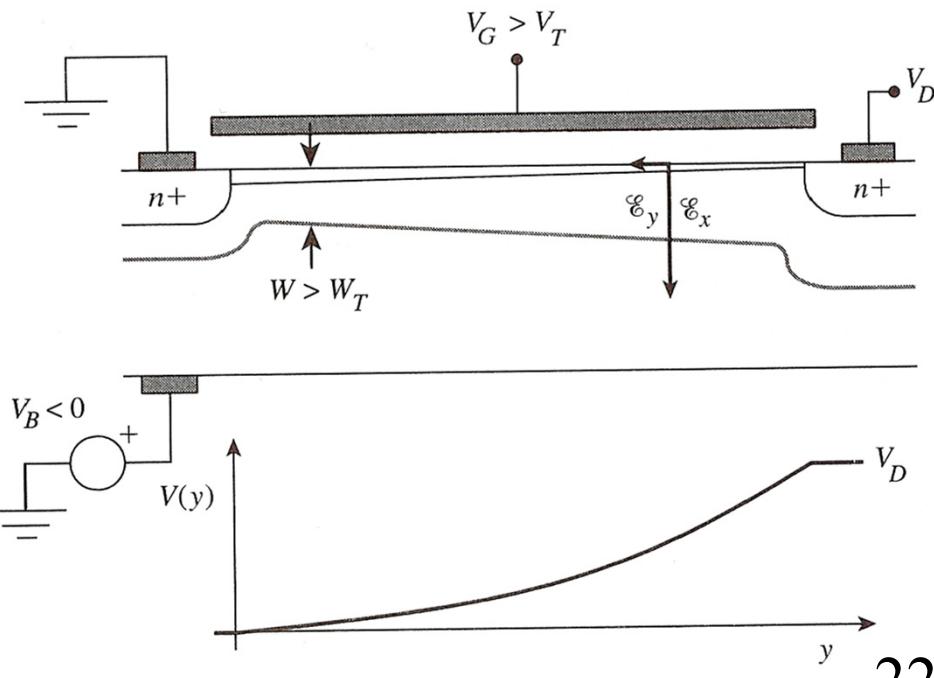
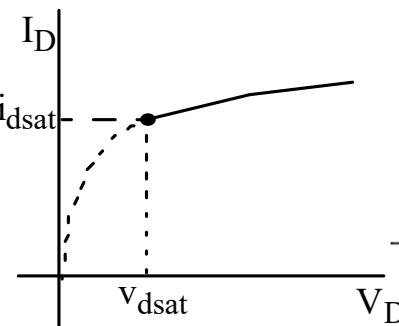
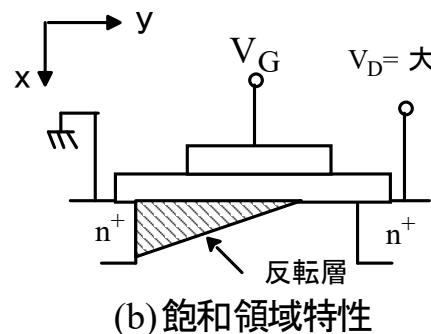
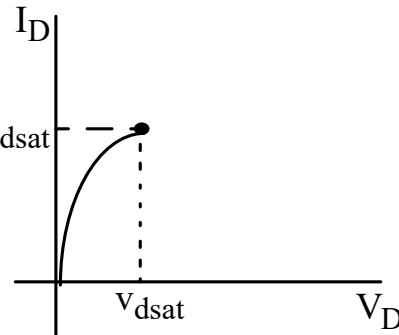
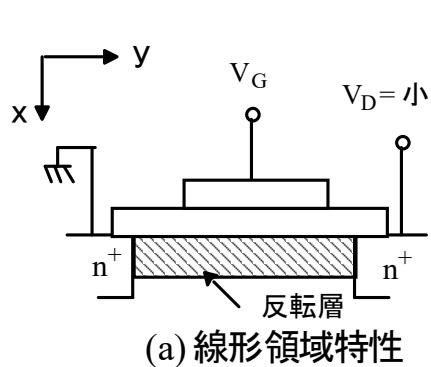
垂直電界からの導出

($L_{mask} > 1.5\mu m$)

MOSFETの基本物理モデル

NチャネルMOSFETのチャネルピンチオフ状態での断面図

- 長チャネル ($L_{mask} > 10\mu m$)
- 電流密度方程式による解法



UCB MOSFET レベル2 モデルの例

- 基板バイアス効果、短チャネル・狭チャネル効果、ドレインからゲートへの静電帰還効果のしきい値電圧への影響
- キャリアのドリフト速度飽和と、有限の電圧依存出力コンダクタンスによる飽和特性
- 表面電界依存の移動度
- 弱反転状態での導電特性

UCB MOSFET レベル2

ドレイン電流式

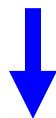
ドレイン・ソース間の電流は、

$$I_{DS} = -\frac{Z\bar{\mu}_n}{L} \int_0^{V_D} Q_n(y) dy$$

ここで $Q_n(y)$ は、チャネルに沿った方向の反転層における電荷であった。
 $Q_n(y)$ に、表面空乏層における電荷 $Q_{sc}(y)$ を考慮して表すと、

$$Q_n(y) = -C_{ox}(V_G - V_T - \phi) - Q_{sc}(y)$$

$$Q_{sc}(y) = -q \cdot N_a \cdot W_{max} = -\sqrt{2\epsilon_s \cdot q \cdot N_a [V(y) + 2\phi_B]}$$



$$I_{DS} = \frac{W}{L} \cdot \mu_n \cdot C_{ox} \left\{ \left[V_G - V_T - \frac{V_D}{2} \right] V_D - \frac{2\sqrt{2 \cdot \epsilon_s \cdot q \cdot N_a}}{C_{ox}} \left[(V_D + 2\phi_B)^{\frac{3}{2}} - (2\phi_B)^{\frac{3}{2}} \right] \right\}$$

しきい値電圧

しきい値電圧 V_T はチャネル幅の変化によって空乏電荷が変化することから、式(2.15)のようになる。

$$V_T = V_{FB} + 2\phi_B + \delta \frac{\pi \cdot \epsilon_{si}}{4 \cdot C_{ox} \cdot W} (2\phi_B - V_{BS}) + \gamma \sqrt{2\phi_B - V_{BS}} \quad (2.15)$$

またさらに、式(2.15)中の γ はドレインからゲートへの静電帰還によって、以下のように置き換えられる。

$$\gamma = \gamma' (1 - \alpha_s - \alpha_d) \quad (2.16)$$

ここで、 α_s, α_d はそれぞれソース、ドレインでの空乏電荷用補正係数である。これらは、

$$\alpha_s = \frac{1}{2} \frac{X_J}{L} \left[\sqrt{1 + 2 \frac{W_{SS}}{X_J}} - 1 \right] \quad (2.17)$$

$$\alpha_d = \frac{1}{2} \frac{X_J}{L} \left[\sqrt{1 + 2 \frac{W_{SD}}{X_J}} - 1 \right] \quad (2.18)$$

となっている。ここで X_J は接合の深さ、空乏層幅 W_{SS}, W_{SD} はそれぞれ、

$$W_{SS} = X_d \sqrt{2\phi_B - V_{BS}} \quad (2.19)$$

$$W_{SD} = X_d \sqrt{2\phi_B - V_{BS} + V_{DS}} \quad (2.20)$$

$$X_d = \sqrt{\frac{2\epsilon_{si}}{q \cdot N_a}} \quad (2.21)$$

飽和領域でのドレイン電流

飽和領域では、 $X=L'$ のドレイン端での電荷は大体ゼロである。つまり、

$$Q_n(L') = \left(V_{GS} - V_{DSAT} - 2\phi_B - V_{FB} \right) C_{ox} - \gamma \cdot C_{ox} \sqrt{V_{DSAT} - V_{BS} + 2\phi_B} = 0 \quad (2.22)$$

これを V_{DSAT} について整理すると、

$$V_{DSAT} = V_{GS} - V_{FB} - 2\phi_B + \gamma^2 \left[1 - \sqrt{1 + \frac{2}{\gamma^2} (V_{GS} - V_{FB} - V_{BS})} \right] \quad (2.23)$$

この V_{DSAT} でのドレイン電流を式(2.14)から求めれば、 I_{DSAT} が求まる。

飽和領域での出力コンダクタンスは、チャネル長とチャネル幅の比によって左右される。**チャネル長変調**によって L は ΔL だけ短くなるので、

$$\frac{W}{L - \Delta L} = \frac{W}{L \cdot (1 - \lambda \cdot V_{DS})} \quad (2.24)$$

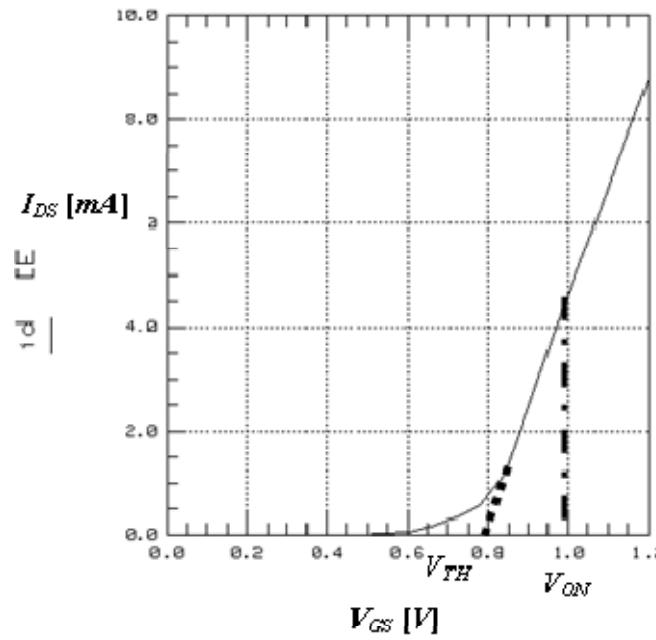
$$\lambda = \frac{\Delta L}{L \cdot V_{DS}} \quad (2.25)$$

飽和領域のドレイン電流は、

$$I_{DS} = I_{DSAT} \frac{1}{1 - \lambda V_{DS}} \quad (2.26)$$

弱反転領域でのドレイン電流

弱反転領域から強反転領域をスムーズにモデル化するため、もう1つのしきい値電圧として V_{ON} を定義する。これは図 2.3 に示すように、 V_{TH} より高い電圧が流れる電圧にとり、電流の傾きが徐々に変化できるように指定される。



$$V_{ON} = V_T + \frac{n k T}{q} \quad (2.30)$$

ここで、

$$n = 1 + \frac{C_{FS}}{C_{ox}} + \frac{C_D}{C_{ox}} \quad (2.31)$$

$$C_{FS} = q \times N_{FS} \quad (2.32)$$

$$C_D = \frac{\partial Q_B}{\partial V_{BS}} \quad (2.33)$$

N_{FS} は物理的な意味ではなく、フィッティング・パラメータである。弱反転領域での電流式は、 $V_{GS} < V_{ON}$ の条件下で、

$$I_{DS} = \mu_s \cdot C_{ox} \cdot \frac{W}{L} \left\{ \left(V_{ON} - V_T - \frac{n V_{DS}}{2} \right) \cdot V_{DS} - \frac{2}{3} \gamma_s \left[\left(2\phi_B - V_{BS} + V_{DS} \right)^{\frac{3}{2}} - \left(2\phi_B - V_{BS} \right)^{\frac{3}{2}} \right] \right\} \times e^{\frac{q}{nkT} (V_{GS} - V_{ON})} \quad (2.34)$$

実用MOSFETモデル

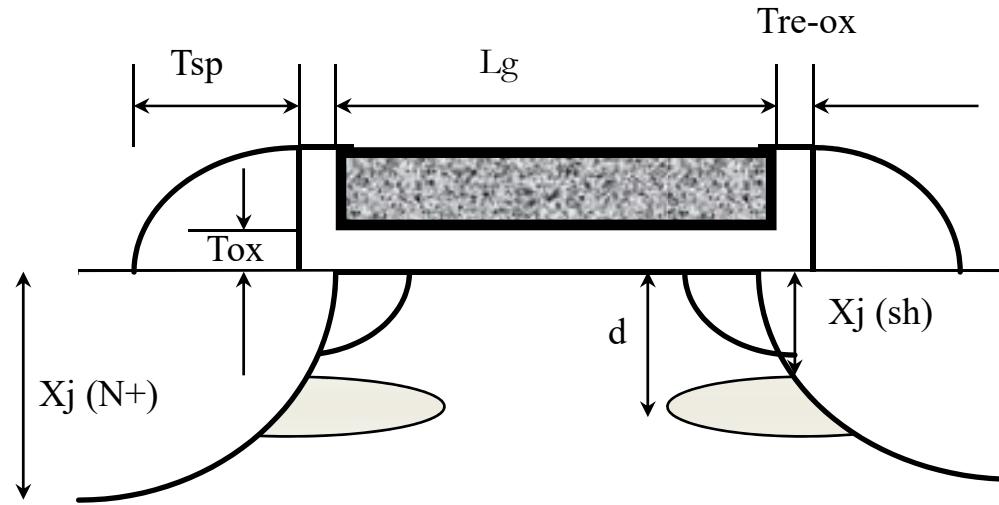
BSIM3 ($L_{mask} > 0.1\text{mm}$)
ナノスケールMOSモデル

注目したデバイス物性

- デバイス構造例
- QM効果(近似的)
- ポリシリコンゲート空乏効果
- ドレイン電流式の導出
- 不均一ドープによるしきい値電圧
- 縦方向電界による移動度劣化
- オフ領域のもれ電流
- キャリアの速度飽和
- チャンネル長変調
- DIBL効果
- SCBE効果
- チャンネル抵抗

BSIM3モデル概要

NチャネルMOSFETのデバイス構造例



$Tsp = 82 \text{ nm}$

$L_g = 0.18 \mu\text{m}$

$Tox = 4.5 \text{ nm}$

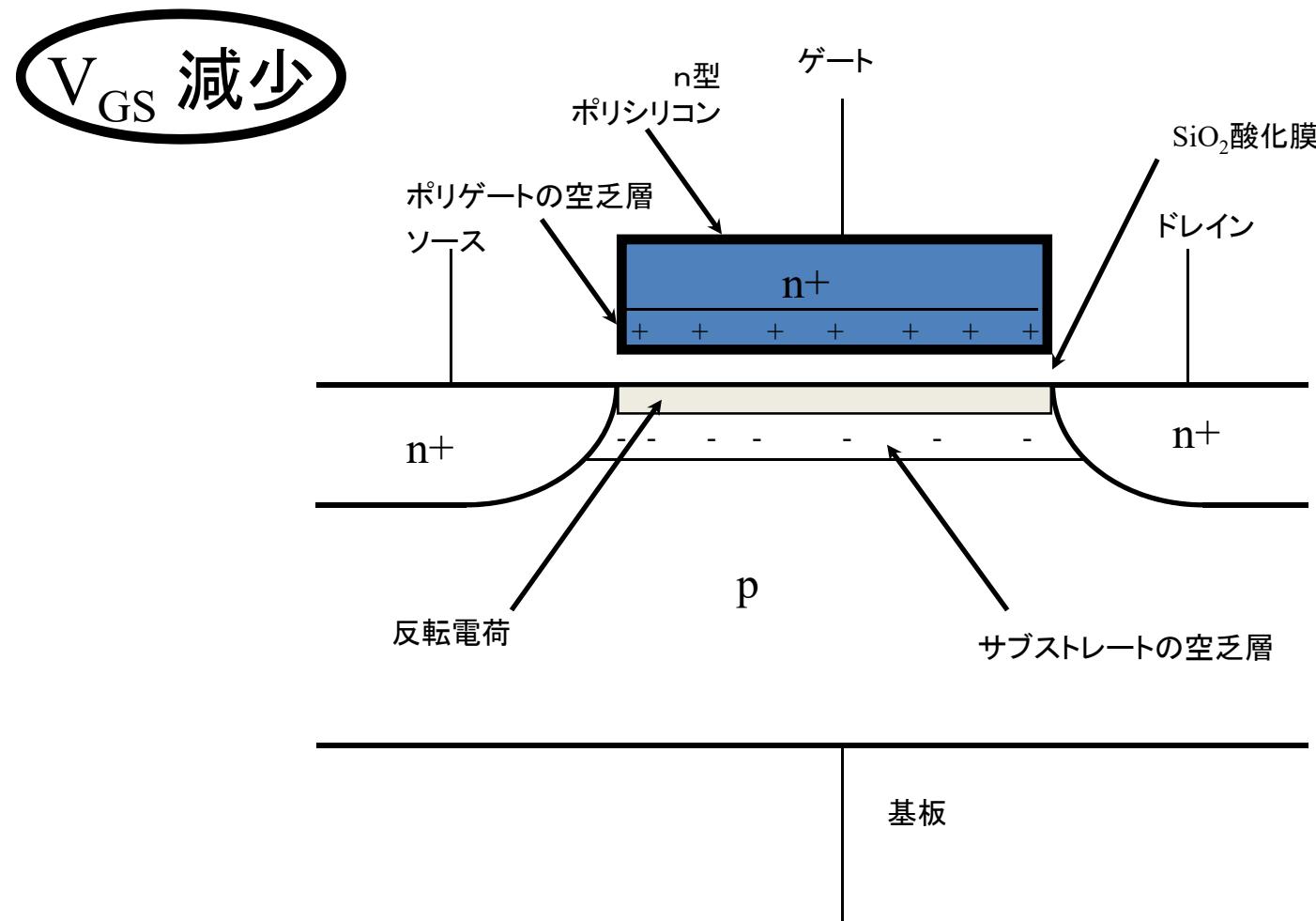
$d = 62 \text{ nm}$

$Tre-ox = 16 \text{ nm}$

$Xj (sh) = 50 \text{ nm}$

$Xj (N^+) = 150 \text{ nm}$

ポリシリコンゲート空乏効果



シリコンゲート空乏効果式

$$V_{poly} = \frac{1}{2} \cdot X_{poly} \cdot E_{poly} = \frac{g N_{gate} \cdot X_{poly}^2}{2 \epsilon_{si}}$$
$$\epsilon_{ox} \cdot E_{ox} = \epsilon_{si} E_{poly} = \sqrt{2 \cdot q \cdot \epsilon_{si} \cdot N_{gate} \cdot V_{poly}}$$

$$\underline{V_{GS} - V_{FB} - \phi_s = V_{poly} + V_{ox}}$$

$$V_{Geff} = V_{FB} + \phi_s + \frac{q \cdot \epsilon_{si} \cdot N_{gate} \cdot T_{ox}^2}{\epsilon_{ox}^2} \left(\sqrt{1 + \frac{2 \epsilon_{ox}^2 (V_{GS} - V_{FB} - \phi_s)}{q \cdot \epsilon_{si} \cdot N_{gate} \cdot T_{ox}^2}} - 1 \right)$$

ドレイン電流式の導出－1

長チャンネルデバイス

$$J_N = q\mu_n n E + qD_N \nabla n$$

垂直電界のみ考慮

$$J_N \cong J_{Ny} = q\mu_N n E_y = -q\mu_N n \frac{d\phi}{dy}$$

$$I_d = - \iint J_{Ny} dx dz = -W \int_0^{x_c(y)} J_{Ny} dx = -W \mu_n Q_m \frac{d\phi}{dy} \quad Q_{gate} = -Q_m - Q_D - Q_{ss} = C_{ox} (V_g - V_s - \phi_{gs})$$

$$Q_D = -qN_{sub} X_D \quad X_D = \sqrt{\frac{2\epsilon_{si}}{qN_{sub}}} \sqrt{V_s} \quad Q_m = -C_{ox} (V_g - V_s - \phi_{gs}) - Q_{ss} + \sqrt{2\epsilon_{si} q N_{sub} V_s}$$

$$\int_0^L I_d dy = I_d L = -W \int_0^{V_d} \mu_n Q_m d\phi$$

$$I_d = \mu_n \frac{W}{L} \left[(V_g - V_{FB} - 2\phi_f) V_{ds} - \frac{V_{ds}^2}{2} - \frac{\sqrt{2\epsilon_{si} q N_{sub}}}{C_{ox}} \frac{2}{3} \left\{ (V_d + 2\phi_f)^{3/2} - (V_s + 2\phi_f)^{3/2} \right\} \right]$$

(UCB MOSFET レベル2)

ドレイン電流式の導出－2

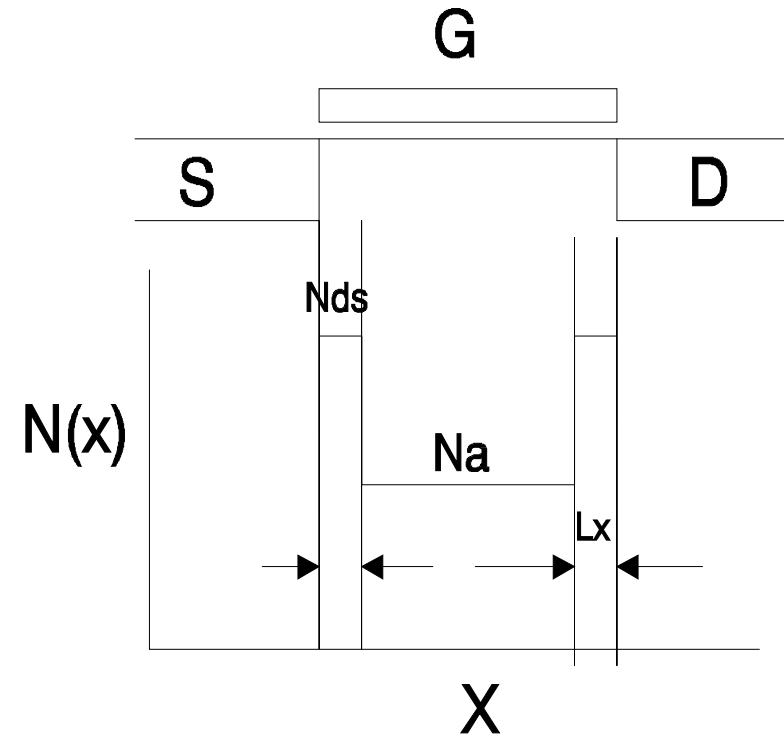
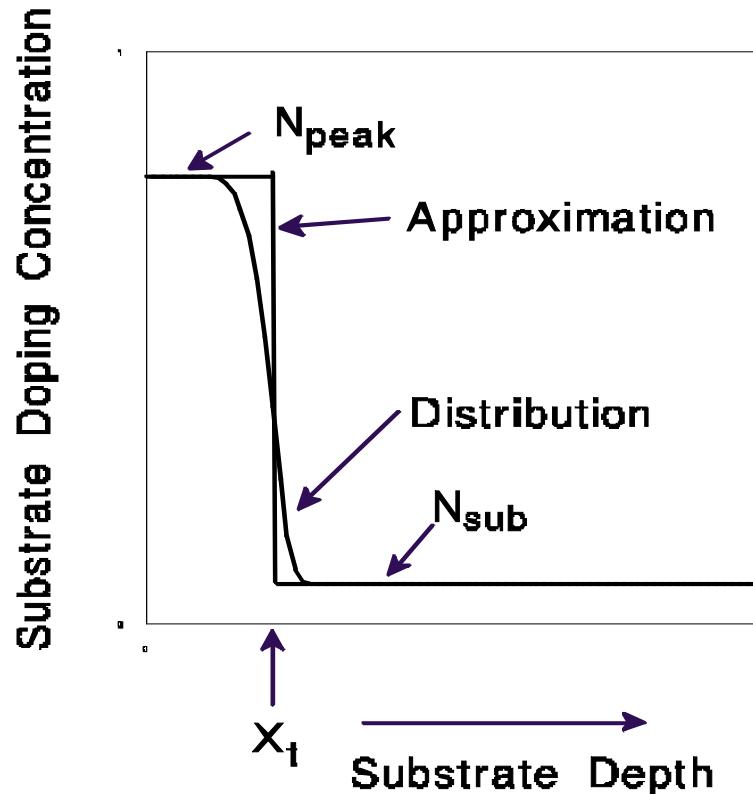
$$I_{ds} = W_{eff} C_{ox} (V_{gst} - A_{bulk} V(y)) \nu(y) \quad I_{ds} = \frac{V_{ds}}{R_{total}} = \frac{V_{ds}}{R_{ch} + R_{ds}}$$

$$I_{ds} = \mu_{eff} C_{ox} \frac{W_{eff}}{L_{eff}} \frac{1}{1 + \frac{V_{ds}}{E_{sat} L_{eff}}} \frac{\left(V_{gs} - V_{th} - \frac{A_{bulk} V_{ds}}{2} \right) V_{ds}}{1 + \frac{R_{ds} \mu_{eff} C_{ox} W_{eff}}{L_{eff}} \frac{V_{gs} - V_{th} - \frac{A_{bulk} V_{ds}}{2}}{1 + \frac{V_{ds}}{E_{sat} L_{eff}}}}$$

$$E_{sat} = \frac{2V_{sat}}{\mu_{eff}}$$

$$A_{bulk} = \left(1 + \frac{K_1}{2\sqrt{\phi_s - V_{bseff}}} \left\{ \frac{A_0 L_{eff}}{L_{eff} + 2\sqrt{X_j X_{dep}}} \left[1 - A_{gs} V_{gsteff} \left(\frac{L_{eff}}{L_{eff} + 2\sqrt{X_j X_{dep}}} \right)^2 \right] + \frac{B_0}{W_{eff} + B_1} \right\} \right) \frac{1}{1 + K_{ETA} V_{bseff}}$$

不均一ドープによるしきい値電圧



$$N_{eff} = N_a \left(1 + \frac{N_{lx}}{L} \right)$$

不均一ドープによるしきい値電圧式

$$V_{TH} = V_{FB} + \phi_s + \gamma \sqrt{\phi_s - V_{BS}} = V_{TO} + \gamma \left(\sqrt{\phi_s - V_{BS}} - \sqrt{\phi_s} \right)$$
$$\gamma = \frac{\sqrt{2 \cdot \varepsilon_{si} \cdot q \cdot N_a}}{C_{ox}}$$

$$\gamma_2 = \frac{\sqrt{2 \cdot q \cdot \varepsilon_{si} \cdot N_{SUB}}}{C_{ox}}$$

$$\gamma_2 = \frac{\sqrt{2 \cdot q \cdot \varepsilon_{si} \cdot N_{SUB}}}{C_{ox}}$$

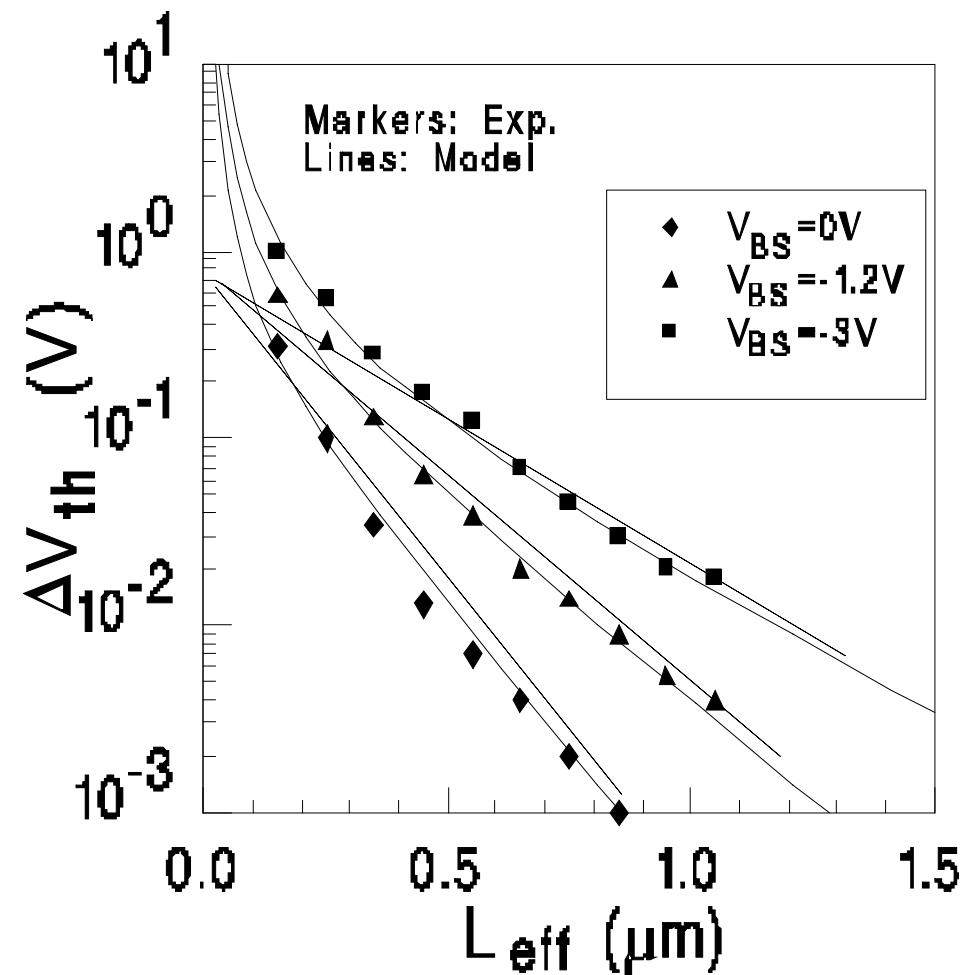
$$\phi_s = 2 \frac{kT}{q} \ln \left(\frac{N_a}{n_i} \right)$$

$$K_1 = \gamma_2 - 2K_2 \sqrt{\phi_s - V_{bm}}$$

$$V_{TH} = V_{TO} + K_1 \left(\sqrt{\phi_s - V_{BS}} - \sqrt{\phi_s} \right) - K_2 V_{BS} + K_1 \left(\sqrt{1 + \frac{N_{Ly}}{L_{eff}}} - 1 \right) \sqrt{\phi_s}$$

$$V_{TH} = V_{TO} + K_1 \left(\sqrt{\phi_s - V_{BS}} - \sqrt{\phi_s} \right) - K_2 V_{BS} + K_1 \left(\sqrt{1 + \frac{N_{Ly}}{L_{eff}}} - 1 \right) \sqrt{\phi_s} - \Delta V_{THL}$$

L, W依存によるしきい値電圧式の変化図



L, W依存によるしきい値電圧式の変化1

$$V_{bi} = \frac{kT}{q} \cdot \ln \left(\frac{N_{ch} N_d}{n_i^2} \right) \quad \theta_{th}(L) = D_{vt0} \left(e^{\frac{-D_{vt1} \cdot L}{2l_t} + 2 \cdot e^{\frac{-D_{vt1} \cdot L}{l_t}}} \right)$$

$$I_t = \sqrt{\frac{\epsilon_{si} \cdot T_{ox} \cdot X_{dep}}{\epsilon_{ox}}} \left(1 + D_{vt2} \cdot V_{BS} \right) \quad \frac{\pi \cdot q \cdot N_a \cdot X_{d\max}^2}{2 \cdot C_{ox} W} = 3\pi \frac{T_{ox}}{W} \phi_s$$

$$\frac{\pi \cdot q \cdot N_a \cdot X_{d\max}^2}{2C_{ox} W} = \left(K_3 + K_{3b} \cdot V_{BS} \right) \frac{T_{ox}}{W_{eff} + W_o} \phi_s$$

$$\Delta V_{THW} = -D_{VTOW} \left(e^{\frac{-D_{VT1W} \cdot W_{eff} \cdot L_{eff}}{2l_{tw}}} + 2 \cdot e^{\frac{-D_{VT1W} \cdot W_{eff} \cdot L_{eff}}{l_{tw}}} \right) (V_{bi} - \phi_s)$$

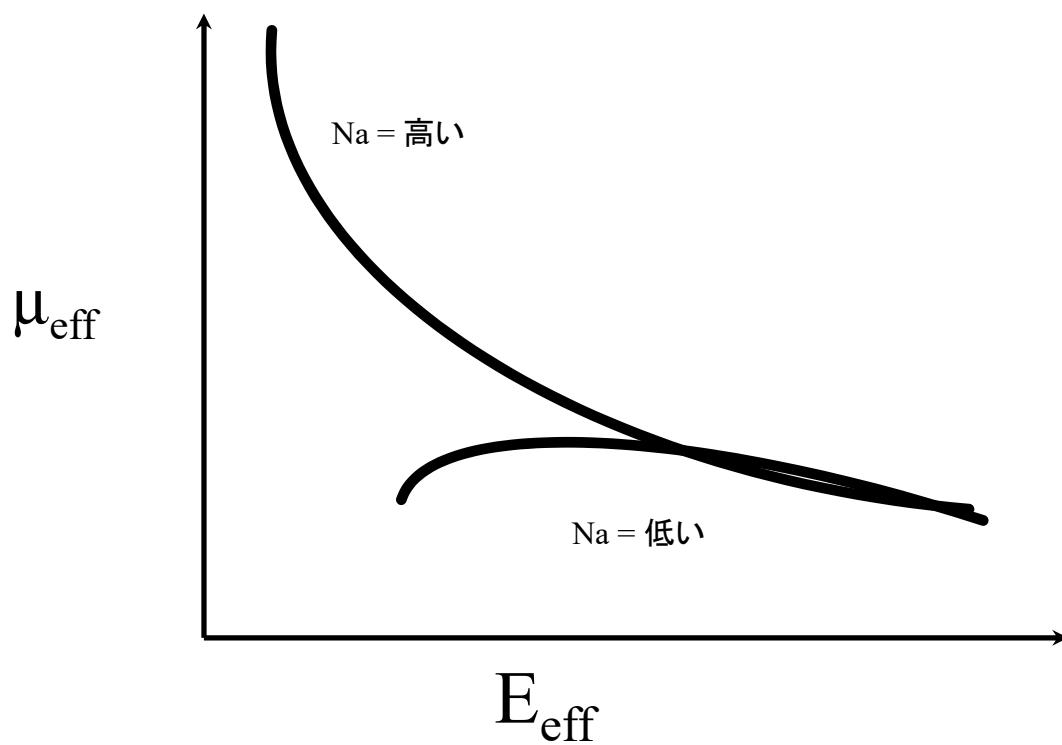
$$V_{TH} = V_{TO} + K_1 \left(\sqrt{\phi_s - V_{BS}} - \sqrt{\phi_s} \right) - K_2 V_{BS} - K_1 \left(\sqrt{1 + \frac{N_{Ly}}{L_{eff}}} - 1 \right) \\ + \left(K_3 + K_{3b} \cdot V_{BS} \right) \frac{T_{ox}}{W_{eff} \cdot W_o} \cdot \phi_s - \Delta V_{THL} - \Delta V_{THW}$$

L, W依存によるしきい値電圧式の変化2

$$\Delta V_{TH}(V_{DS}) = \theta_{dibl}(L) \cdot \left(E_{ta0} + V_{tab} \cdot V_{BS} \right) \cdot V_{DS}$$

$$V_{TH} = V_{TO} + K_1 \left(\sqrt{\phi_s - V_{BS}} - \sqrt{\phi_s} \right) - K_2 V_{BS} - K_1 \left(\sqrt{1 + \frac{N_{Ly}}{L_{eff}}} - 1 \right) \\ + \left(K_3 + K_{3b} \cdot V_{BS} \right) \frac{T_{ox}}{W_{eff} \cdot W_o} \cdot \phi_s - \Delta V_{THL} - \Delta V_{THW} - \Delta V_{TH}(V_{DS})$$

縦方向電界による移動度劣化



縦方向電界による移動度劣化式

$$\mu_{eff} = \frac{\mu_0}{1 + \left(E_{eff} / E_0 \right)^v}$$

$$E_{eff} = \frac{V_{GS} + V_{TH}}{6T_{ox}}$$

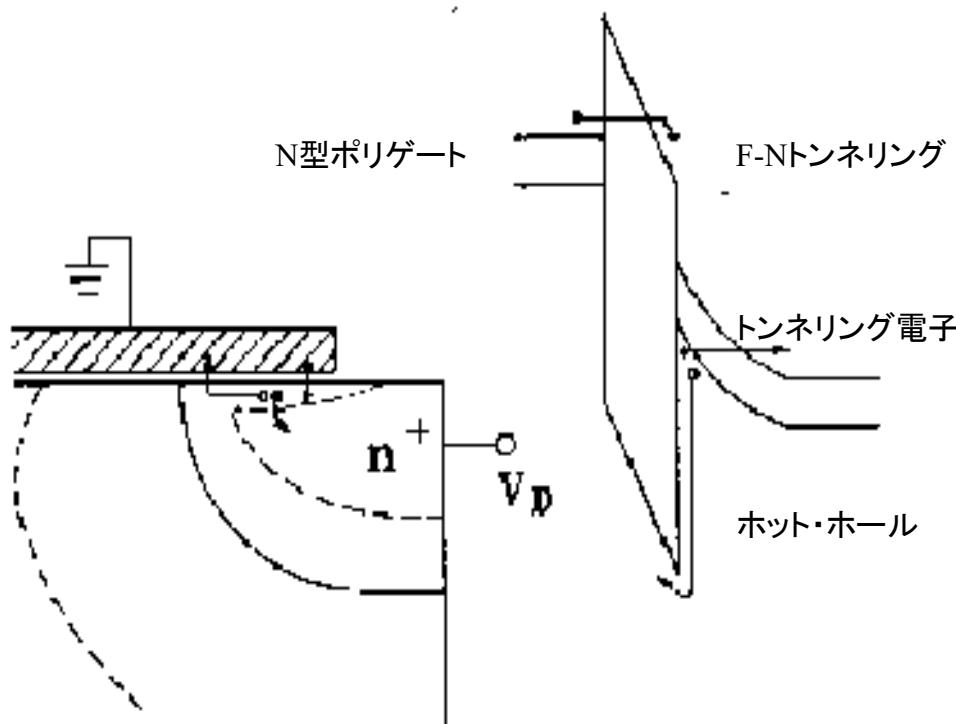
$$E_{eff} = \frac{Q_B + (Q_n/2)}{\epsilon_{si}}$$

$$\mu_{eff} = \frac{\mu_0}{1 + \left(U_a + U_c \cdot V_{BS} \right) \left(\frac{V_{gst} + 2V_{TH}}{T_{ox}} \right) + U_b \left(\frac{V_{gst} + 2V_{TH}}{T_{ox}} \right)^2} \quad (\text{エンハンスメント型})$$

$$\mu_{eff} = \frac{\mu_0}{1 + \left(U_a + U_c \cdot V_{BS} \right) \left(\frac{V_{gst}}{T_{ox}} \right) + U_b \left(\frac{V_{gst}}{T_{ox}} \right)^2} \quad (\text{ディプレッション型})$$

$$\mu_{eff} = \frac{\mu_0}{1 + \left| U_a \left(\frac{V_{gst} + 2V_{TH}}{T_{ox}} \right) + U_b \left(\frac{V_{gst} + 2V_{TH}}{T_{ox}} \right)^2 \right| \left(U_a + U_c \cdot V_{BS} \right)} \quad (\text{基盤バイアス依存})$$

オフ領域のもれ電流



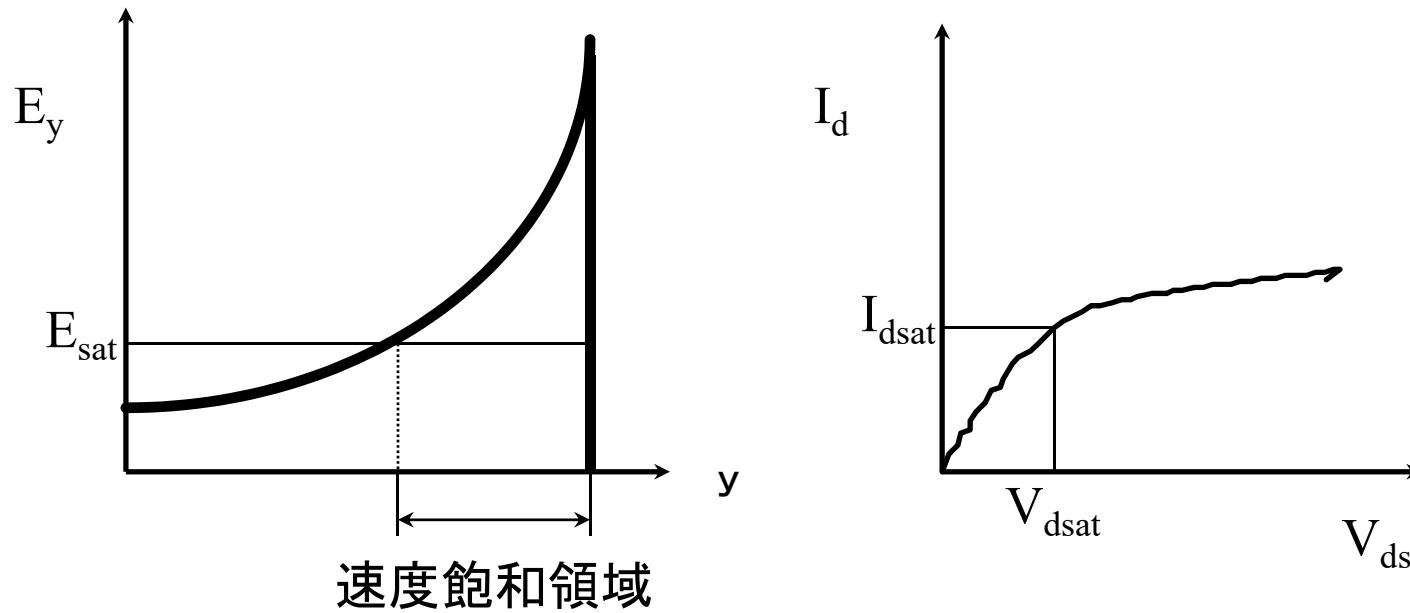
- ゲートからの電子のF-Nトンネリングと、ホット・ホールの注入が原因となる。

オフ領域のもれ電流式

$$I_{DS} = I_{SO} \left(1 - e^{-\frac{V_{DS}}{V_t}} \right) \cdot e^{\frac{V_{GS} - V_{TH} - V_{off}}{n \cdot V_t}}$$
$$I_{SO} = \mu_0 \frac{W_{eff}}{L_{eff}} \sqrt{\frac{q \varepsilon_{si} N_{ch}}{2 \phi_s}} V_t^2$$

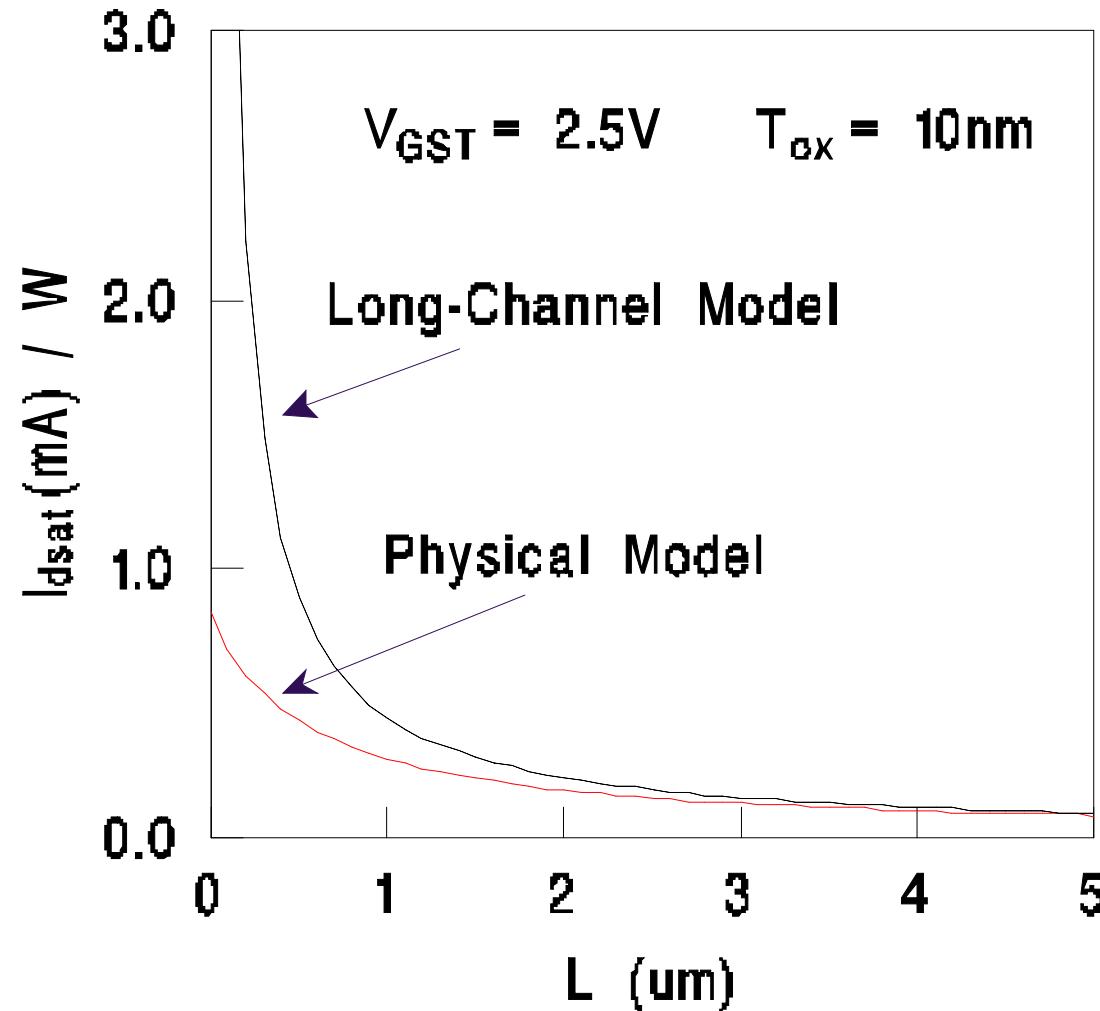
$$n = 1 + N_{factor} \frac{C_d}{C_{ox}} + \frac{C_{it}}{C_{ox}} +$$
$$\frac{\left(C_{dsc} + C_{dscd} \cdot V_{DS} + C_{dscb} \cdot V_{BS} \right) \left(e^{-D_{VT12} \frac{L_{eff}}{I_t}} + 2 \cdot e^{-D_{VT1} \frac{L_{eff}}{I_t}} \right)}{C_{ox}}$$

キャリアの速度飽和



- $V_d > V_{dsat}$ の条件で、電界は E_{sat} を超えると
連続的に増加—キャリアは速度飽和

飽和電流モデル



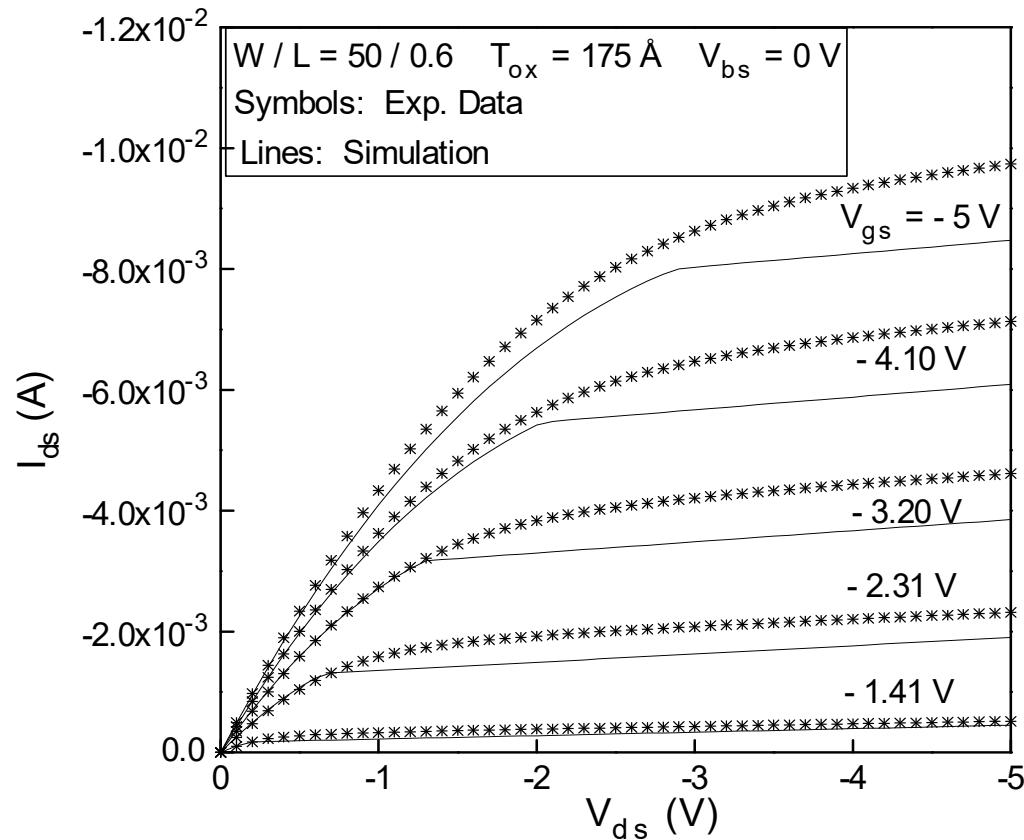
キャリアの速度飽和式

$$v = \frac{\mu_{eff} \cdot E}{1 + (E/E_{sat})}$$

$$v = v_{sat}$$

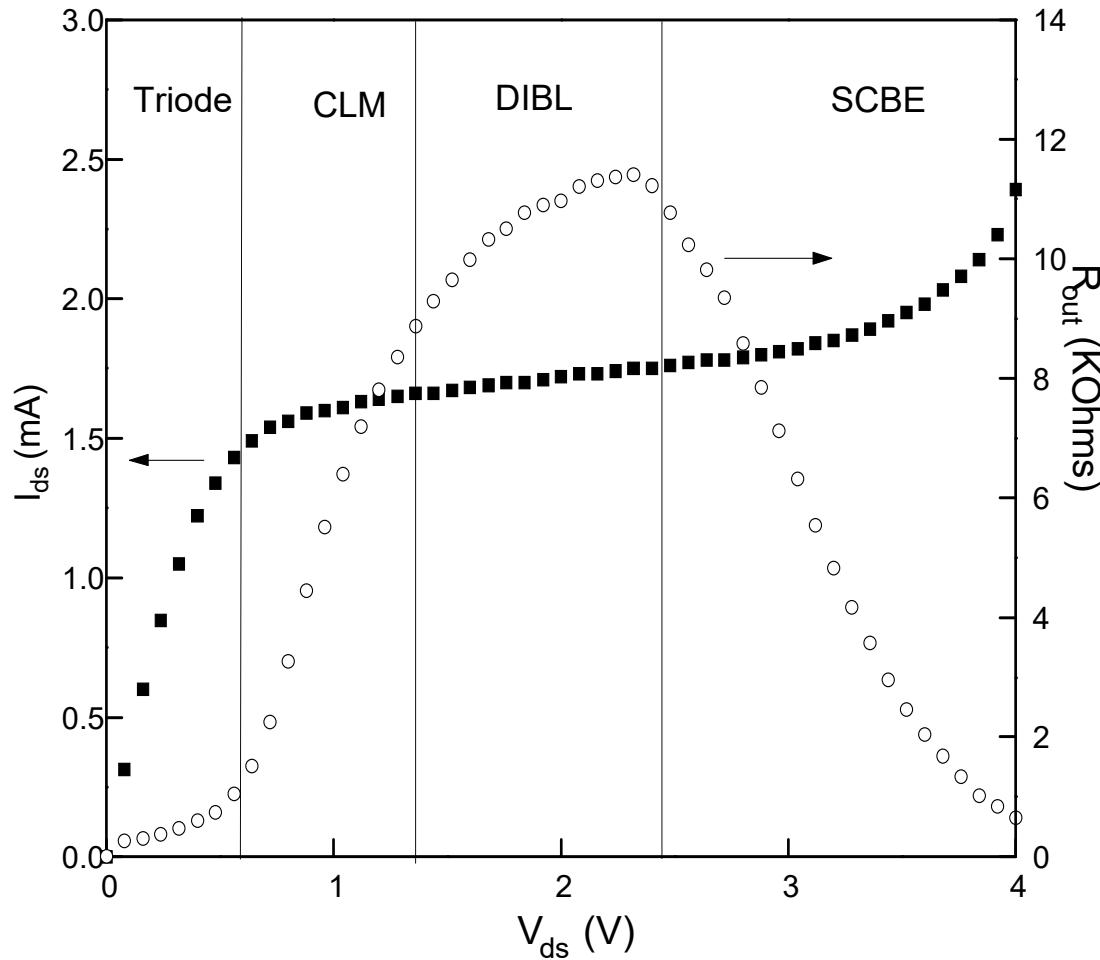
$$E_{sat} = \frac{2v_{sat}}{\mu_{eff}}$$

PMOSの速度非飽和効果

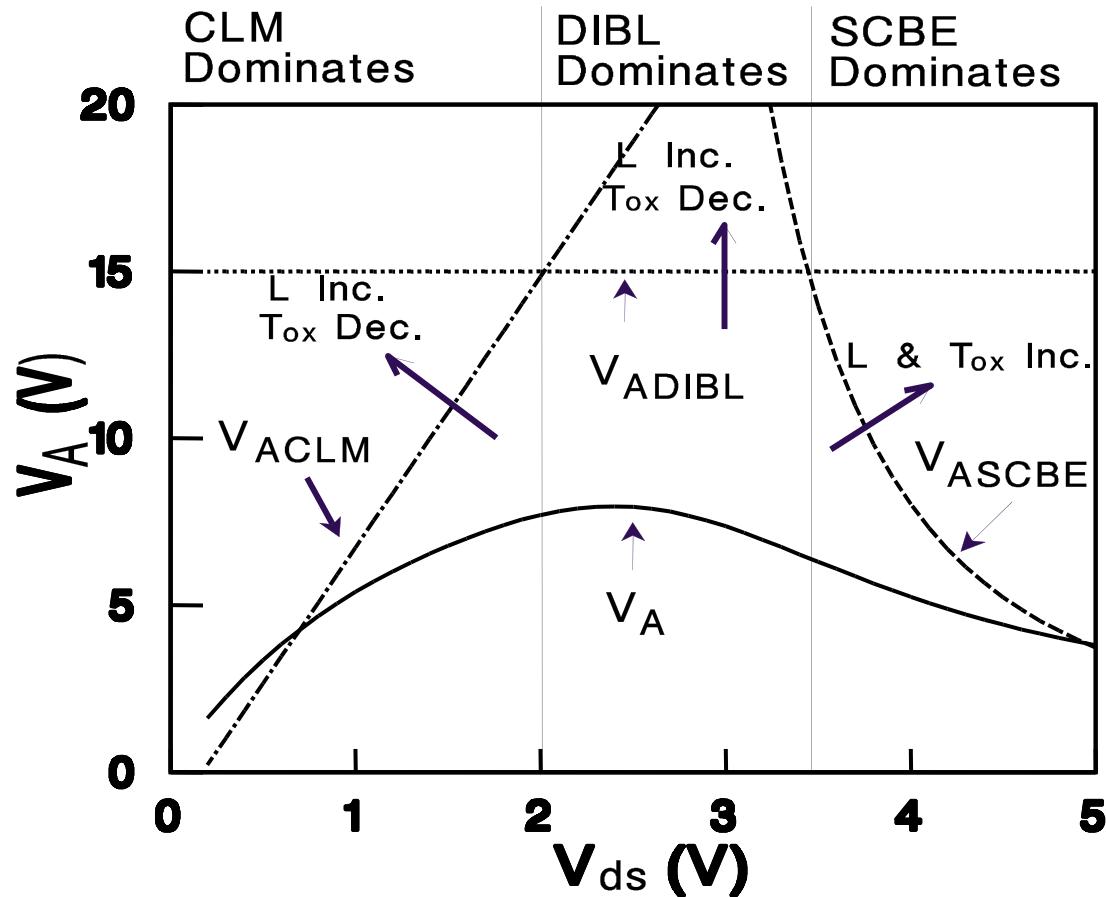


$$\lambda = A_1 \cdot V_{gst} + A_2$$

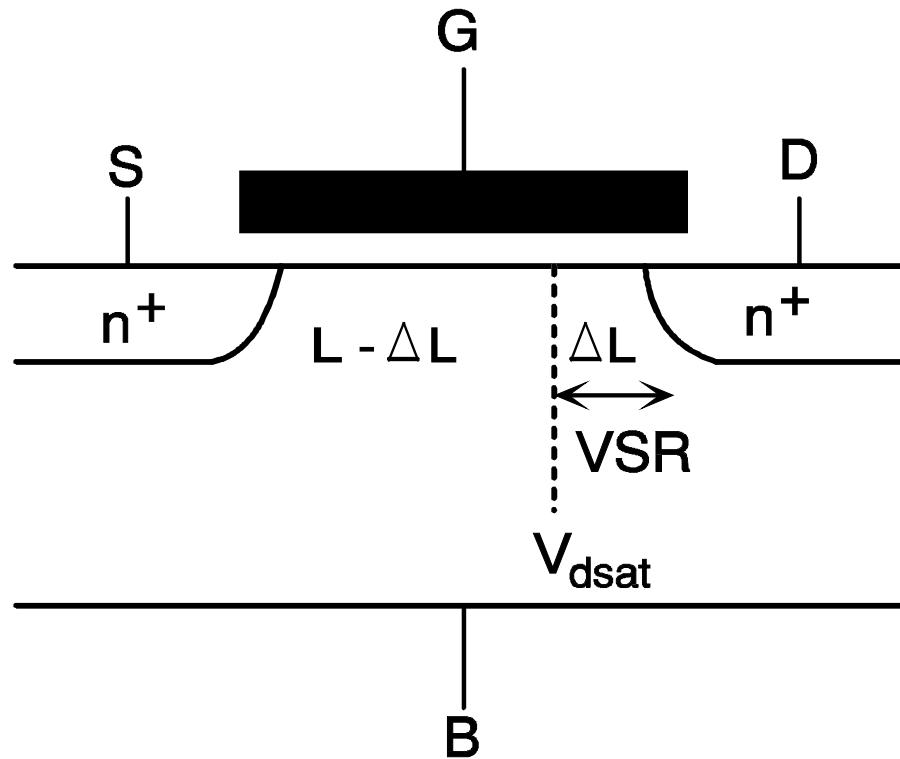
飽和領域のドレン電流と出力抵抗



飽和領域のアーリー電圧



チャンネル長変調



- 速度飽和(VSR)領域により実効チャンネル長が短くなり、ドレイン電流が増加

チャンネル長変調式

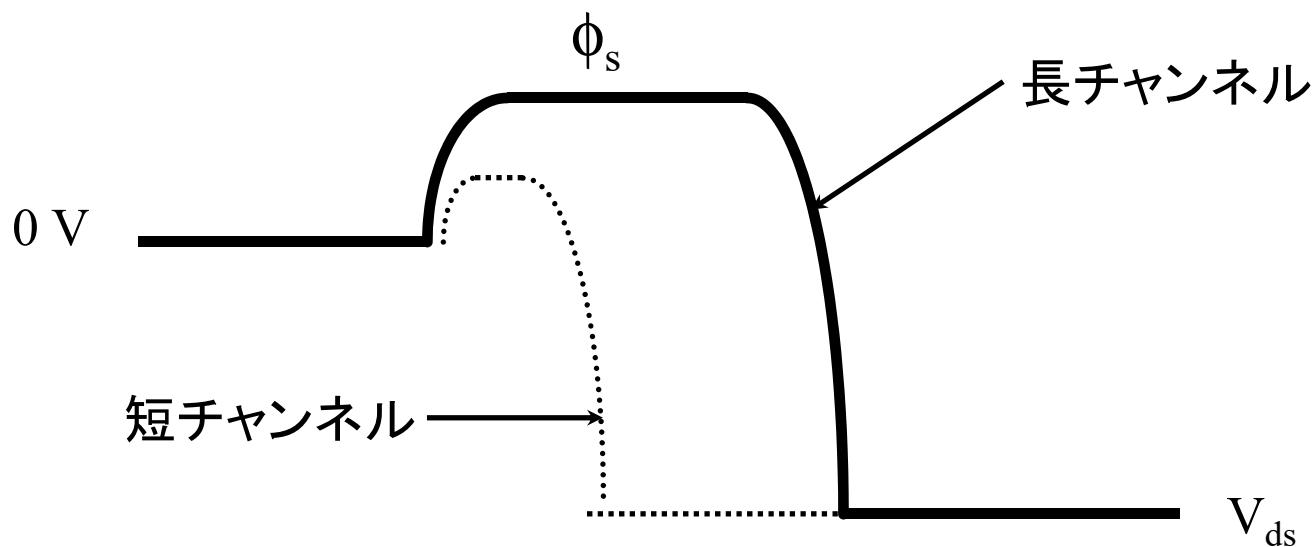
$$V_{ACLM} = I_{DSAT} \left(\frac{\partial I_{DS}}{\partial L_o} \cdot \frac{\partial L_o}{\partial V_{DS}} \right)^{-1} = \frac{A_{bulk} \cdot E_{sat} \cdot L_o + V_{gst} \left(\frac{\partial \Delta L}{\partial V_{DS}} \right)^{-1}}{A_{bulk} \cdot E_{sat}}$$

$$V_{ACLM} = \frac{A_{bulk} \cdot E_{sat} \cdot L_o + V_{gst} \left(V_{DS} - V_{DSAT} \right)}{A_{bulk} \cdot E_{sat} \cdot I}$$

$$V_{ACLM} = \frac{1}{P_{clm}} \frac{A_{bulk} \cdot E_{sat} \cdot L_o + V_{gst} \left(V_{DS} - V_{DSAT} \right)}{A_{bulk} \cdot E_{sat} \cdot I}$$

DIBL効果

- 短チャンネルデバイスでは、チャンネルに沿った電子障壁が V_{ds} に依存し低下



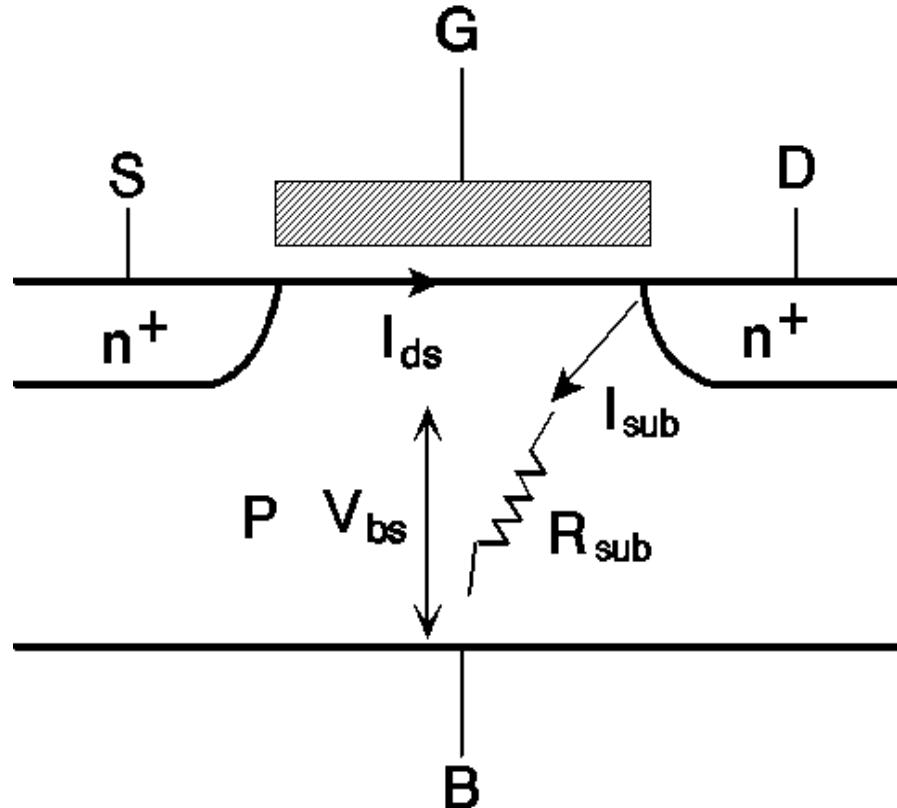
MOSFETのスイッチ動作が、可能か否かを判定するため、
重要！

DIBL効果式

$$V_{ADIBLC} = I_{DSAT} \cdot \left(\frac{\partial I_{DS}}{\partial V_{TH}} \cdot \frac{\partial V_{TH}}{\partial V_{DS}} \right)^{-1} = \frac{V_{gsteff} + 2V_t}{\theta_{rout}(1 + P_{diblc} \cdot V_{BS})} \left(1 - \frac{A_{bulk} \cdot V_{DSAT}}{A_{bulk} \cdot V_{DSAT} + V_{gsteff} + 2V_t} \right)$$

$$\theta_{rout}(L) = P_{diblc1} \left(e^{\frac{-D_{rout} \cdot L_{eff}}{2lt}} + 2 \cdot e^{\frac{-D_{rout} \cdot L_{eff}}{lt}} \right) + P_{diblc2}$$

SCBE効果



- ホットエレクトロンによる I_{sub} で、 V_{bs} が増加し、 V_{th} が上がる

SCBE効果式1

$$V_{DSAT} = \frac{E_{sat} \cdot L_{eff} + V_{DSAT} + 2R_{DS} \cdot v_{sat} \cdot C_{ox} \cdot W_{eff} \left(V_{gst} - A_{bulk} \cdot V_{DS}/2 \right)}{1 + A_{bulk} \cdot R_{DS} \cdot v_{sat} \cdot C_{ox} \cdot W_{eff}}$$

$$V_A = V_{ASAT} + \left(\frac{1}{V_{ACLM}} + \frac{1}{V_{ADIBL}} \right)^{-1} \cdot \left(1 + \frac{P_{vag} \cdot V_{GS}}{E_{sat} \cdot L_{eff}} \right)$$

$$I_{DS0} = W_{eff} \cdot v_{sat} \cdot C_{ox} \left(V_{gst} - A_{bulk} \cdot V_{DSAT} \right) \left(1 + \frac{V_{DS} - V_{DSAT}}{V_A} \right)$$

$$I_{SUB} = \frac{\alpha_o}{L_{eff}} \left(V_{DS} - V_{DSeff} \right) e^{-\frac{\beta_0}{V_{DS} - V_{DSeff}}} \cdot \frac{I_{DS0}}{1 + \frac{R_{DS} \cdot I_{DS0}}{V_{DSeff}}} \left(1 + \frac{V_{DS} - V_{DSeff}}{V_A} \right)$$

SCBE効果式2

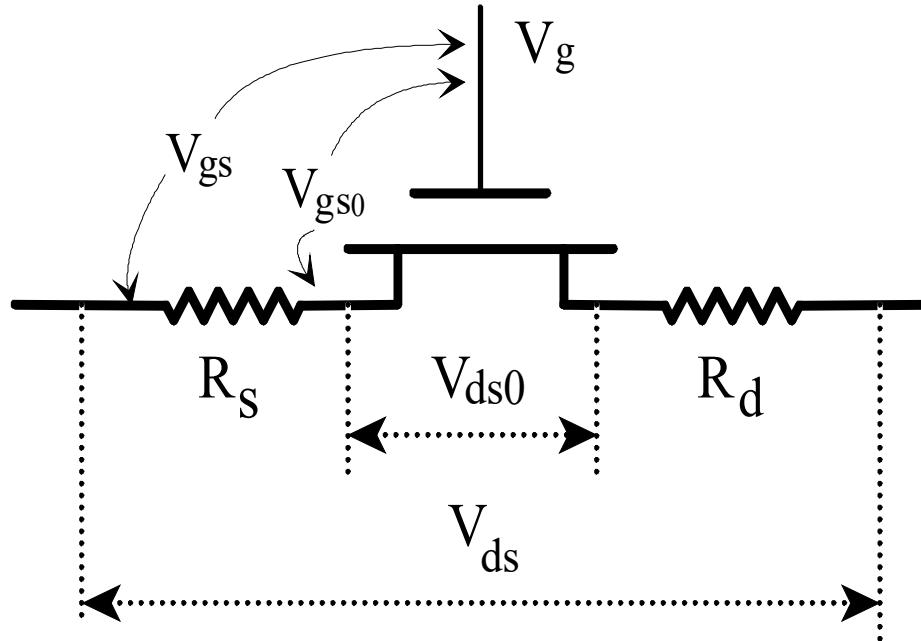
$$V_{DSeff} = V_{DSAT} - \frac{1}{2} \left(V_{DSAT} - V_{DS} - \delta + \sqrt{\left(V_{DSAT} - V_{DS} - \delta \right)^2 + 4\delta V_{DSAT}} \right) \quad I_{DS} = I_{DS0} + I_{SUB}$$

$$I_{DS} = W_{eff} \cdot v_{sat} \cdot C_{ox} \left(V_{gst} - A_{bulk} \cdot V_{DSAT} \right) \left(1 + \frac{V_{DS} - V_{DSAT}}{V_A} \right) \left(1 + \frac{V_{DS} - V_{DSAT}}{V_{ASCBE}} \right)$$

$$V_{ASCBE} = \left(\frac{P_{scbe2}}{L_{eff}} \cdot e^{-\frac{P_{scbe1}}{V_{DS} - V_{DSAT}}} \right)^{-1}$$

$$I = \sqrt{\epsilon_{si} \cdot T_{ox} \cdot X_j / \epsilon_{ox}}$$

チャンネル抵抗

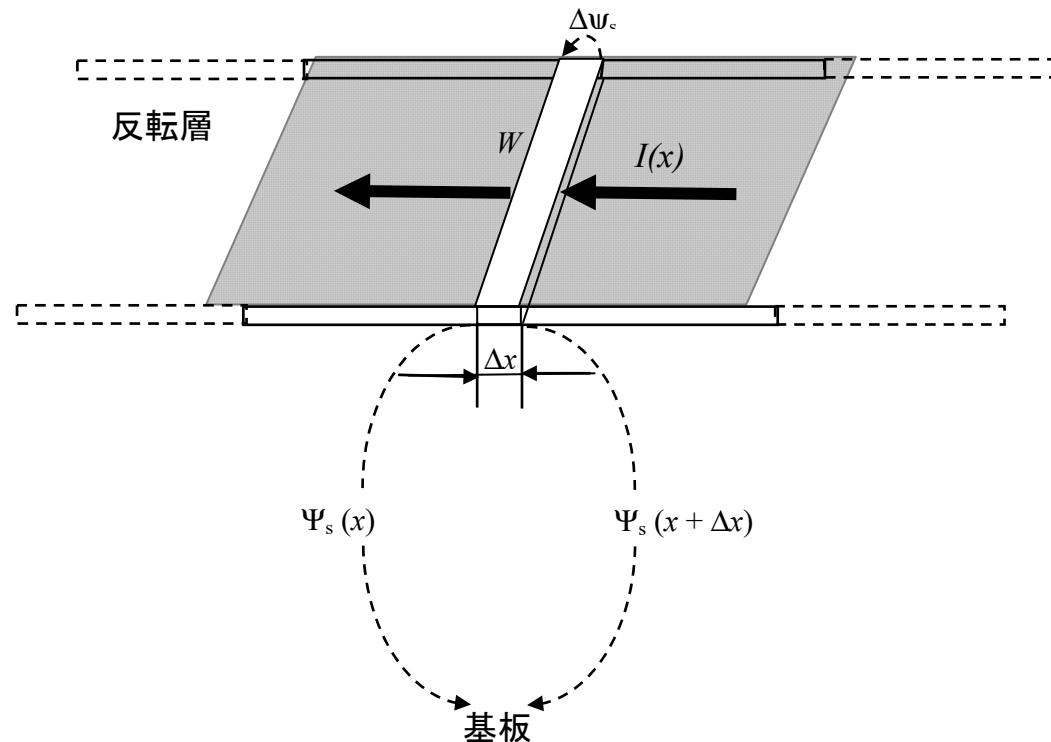


$$\begin{aligned} I_{ds} &= \frac{V_{ds}}{R_{tot}} = \frac{V_{ds}}{R_{ch} + R_{ds}} \\ &= \mu_{eff} C_{ox} \frac{W}{L} \frac{1}{1 + V_{ds}/(E_{sat} L)} \frac{(V_{gst} - A_{bulk} V_{ds}/2) V_{ds}}{1 + R_{ds} \mu_{eff} C_{ox} \frac{W}{L} \frac{(V_{gst} - A_{bulk} V_{ds}/2)}{1 + V_{ds}/(E_{sat} L)}} \end{aligned}$$

ナノスケールMOSFETモデル概要

Pao&Sahのチャージシート近似モデル

“反転層は限りなく薄く、
チャネルの厚さによって電位は変化しない”



ドリフト電流と拡散電流(1)

$$I(x) = I_{drift}(x) + I_{diff}(x)$$

x と $x + Dx$ 間の電位差は、

$$\Delta\psi_s(x) = \psi_s(x + \Delta x) - \psi_s(x)$$

この表面電位差と、表面移動度 (μ)、反転電荷 (Q'_I)、チャネル幅 (W)を使って I_{drift} を表すと、

$$I_{drift}(x) = \mu(-Q'_I) \frac{W}{\Delta x} \Delta\psi_s(x) \xrightarrow{\Delta x \rightarrow 0} I_{drift}(x) = \mu W (-Q'_I) \frac{d\psi_s}{dx}$$

$$I_{diff}(x) = \mu W \phi_t \frac{dQ'_I}{dx} \quad (\phi_t \text{は熱電圧})$$

$$I_{DS} = \mu W (-Q'_I) \frac{d\psi_s}{dx} + \mu W \phi_t \frac{dQ'_I}{dx}$$

ドリフト電流と拡散電流(2)

ここでチャネルのソース端 ($x = 0$) における表面電位を ψ_{s0} そこでの Q'_I を Q'_{I0} とおく。同様にドレイン端 ($x = L$) における表面電位を ψ_{sL} そこでの Q'_I を Q'_{IL} とおく。 I_{DS} を $x = 0$ から $x = L$ まで積分すると以下のようになる。

$$\int_0^L I_{DS} dx = W \int_{\psi_{s0}}^{\psi_{sL}} \mu (-Q'_I) d\psi_s + W \phi_t \int_{Q'_{I0}}^{Q'_{IL}} \mu dQ'_I$$

$$I_{DS} = \frac{W}{L} \left[\int_{\psi_{s0}}^{\psi_{sL}} \mu (-Q'_I) d\psi_s + \phi_t \int_{Q'_{I0}}^{Q'_{IL}} \mu dQ'_I \right]$$

$$I_{DS} = I_{DS1} + I_{DS2}$$

$$I_{DS1} = \frac{W}{L} \mu \int_{\psi_{s0}}^{\psi_{sL}} (-Q'_I) d\psi_s$$

キャリアの移動度がチャネル内のすべてにおいて一定とする

$$I_{DS2} = \frac{W}{L} \mu \phi_t (Q'_{IL} - Q'_{I0})$$

逐次チャネル近似

I_{DS1} と I_{DS2} を解析するために、 Q'_I を ψ_s の関数として求める必要がある。逐次チャネル近似 (Gradual Channel Approximation)を思い出して、UCB MOSFETレベル2の導出をBulk基準に応用すると

$$Q'_I = -C'_{ox} \left(V_{GB} - V_{FB} - \psi_s + \frac{Q'_B}{C'_{ox}} \right)$$

C'_{ox} は酸化膜容量、 V_{GB} はゲート・基盤電圧、 V_{FB} はフラットバンド電圧、 Q'_B は基盤電荷で、

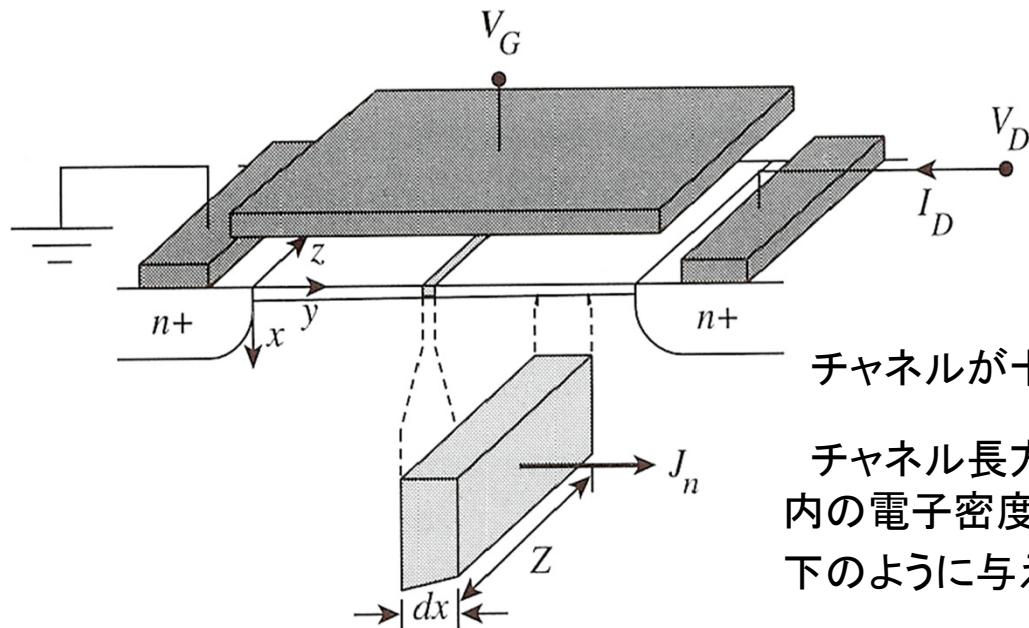
$$Q'_B = -q \cdot d_B \cdot N_A$$

ここで d_B は空乏層の厚み、 N_A はアクセプタの濃度を表す。

$$d_B = \sqrt{\frac{2\epsilon_s}{qN_A}} \sqrt{\psi_s}$$

逐次チャネル近似

微少領域 dx の電流密度概念図



チャネルが十分に長い場合, $\xi_x \ll \xi_y$

チャネル長方向の微少部分 dx に着目してみる。チャネル内の電子密度を $n(x, y)$ とすると **ドリフトによる電流密度** は以下のように与えられる。

$$J_n = q\mu_n n(x, y) \xi = -q\mu_n n(x, y) \frac{dV}{dy}$$

ドレン電流を J_n についてチャネルの境界面積で積分すれば、

$$I_D = - \int_0^Z dz \int_0^W J_n dx$$

ドリフト電流と拡散電流(3)

前頁より $Q'_B = -\sqrt{2q\varepsilon_s N_A} \sqrt{\psi_s}$

$$\gamma = \frac{\sqrt{2q\varepsilon_s N_A}}{C'_{ox}} \longrightarrow Q'_B = -\gamma C'_{ox} \sqrt{\psi_s}$$

前頁の Q'_I は $Q'_I = -C'_{ox} (V_{GB} - V_{FB} - \psi_s - \gamma \sqrt{\psi_s})$

以上を代入すると、

ドレイン・ソースのドリフト電流は、

$$I_{DS1} = \frac{W}{L} \mu C'_{ox} \left[(V_{GB} - V_{FB}) (\psi_{sL} - \psi_{s0}) - \frac{1}{2} (\psi_{sL}^2 - \psi_{s0}^2) - \frac{2}{3} \gamma (\psi_{sL}^{3/2} - \psi_{s0}^{3/2}) \right]$$

ドレイン・ソースの拡散電流は、

$$I_{DS2} = \frac{W}{L} \mu C'_{ox} \left[\phi_t (\psi_{sL} - \psi_{s0}) + \phi_t \gamma (\psi_{sL}^{1/2} - \psi_{s0}^{1/2}) \right]$$

表面電位と電荷基準モデル

収束性を向上させコンパクトモデルとして実用的にするために、このチャージシートモデルを改良、様々な微細デバイスプロセスによる物理現象を取り入れてできたのが、表面電位(Surface Potential)モデル

HiSIM2, PSP Modelなど

前頁の ψ_{s0} , ψ_{sL} はコンピュータを用いた繰り返し最適化によって求めるため収束問題の可能性有

ソース、ドレインにおける反転電荷に注目し、面積密度関数として表していくのが電荷基準(Charge Based)モデル

BSIM3/4/6 Modelなど

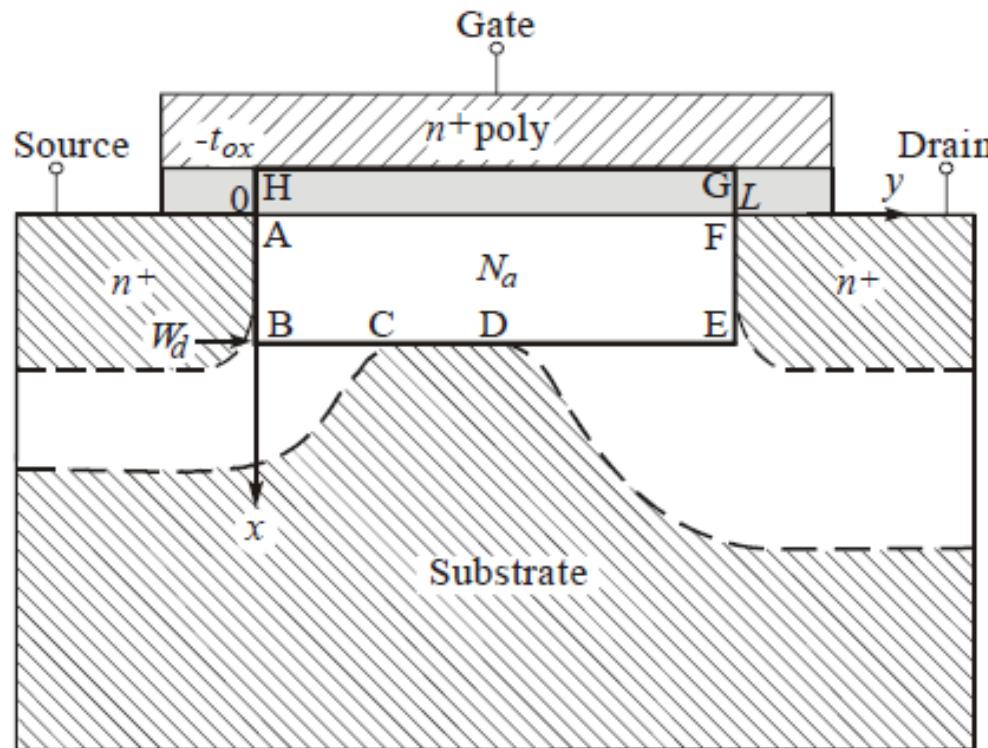
前頁の簡略化した表面電位から、しきい値電圧に置き換えている。物理ベースの解析モデルなので近似的モデル式が多く存在する

今後普及される可能性の高いモデル → BSIM6

完全なMOSFETモデル

SPICEでは不可能なアプローチ

シリコンと酸化膜2D Poisson方程式の算出



- S_i-SiO_xインターフェースにおいて境界条件を取り除くには、酸化膜領域を等価なシリコン領域で置き換える。つまり、

$$\left(\frac{\epsilon_{si}}{\epsilon_{ox}}\right)t_{ox} \approx 3t_{ox}$$

- Nguyen and Plummer, IEDM 1981 [7].

- Sub-threshold領域において

$$\text{In AFGH (oxide), } \frac{\partial^2 \psi}{\partial x^2} + \frac{\partial^2 \psi}{\partial y^2} = 0$$

$$\text{In ABEF (silicon), } \frac{\partial^2 \psi}{\partial x^2} + \frac{\partial^2 \psi}{\partial y^2} = \frac{qN_a}{\epsilon_{si}}$$

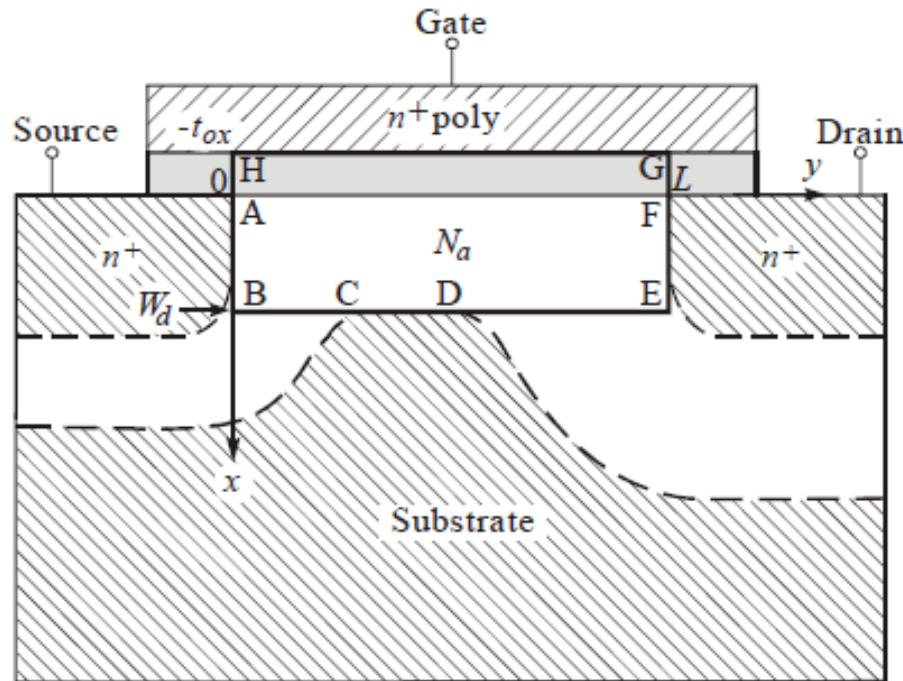
- 境界条件:

$$\psi(-3t_{ox}, y) = V_g - V_{fb} \quad \text{Top: GH, Left: AB,}$$

$$\psi(x, 0) = \psi_{bi} \quad \text{Right: EF,}$$

$$\psi(x, L) = \psi_{bi} + V_{ds} \quad \text{Bottom: CD.}$$

2D境界値問題へのアプローチ(1)



$$\psi(x, y) = v(x, y) + u_L(x, y) + u_R(x, y) + u_B(x, y)$$

- $v(x, y)$ は N_a による均一でない式を扱い、Topの境界条件を満足するための項
- 固有値 u はラプラス方程式によるソース、ドレインに印加される電位に寄与する量
- u_L, u_R, u_B は $\psi(x, y)$ が他の境界条件を満足するために用いる均一な式
- Top, Bottom, Rightで: $u_L=0$. Top, Bottom, Leftで: $u_R=0$. Top, Left, Rightで: $u_B=0$.

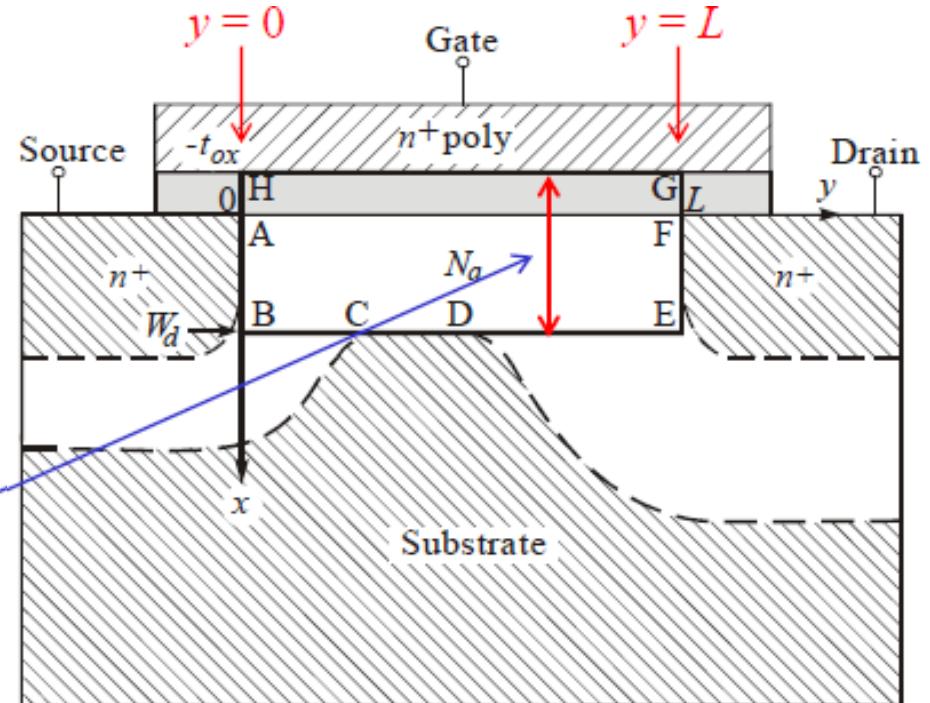
2D境界値問題へのアプローチ(2)

- 境界条件を満足するためには

$$u_L(x, y) = \sum_{n=1}^{\infty} b_n \frac{\sinh\left(\frac{n\pi(L-y)}{W_d + 3t_{ox}}\right)}{\sinh\left(\frac{n\pi L}{W_d + 3t_{ox}}\right)} \sin\left(\frac{n\pi(x+3t_{ox})}{W_d + 3t_{ox}}\right)$$

$$u_R(x, y) = \sum_{n=1}^{\infty} c_n \frac{\sinh\left(\frac{n\pi y}{W_d + 3t_{ox}}\right)}{\sinh\left(\frac{n\pi L}{W_d + 3t_{ox}}\right)} \sin\left(\frac{n\pi(x+3t_{ox})}{W_d + 3t_{ox}}\right)$$

$$u_B(x, y) = \sum_{n=1}^{\infty} d_n \frac{\sinh\left(\frac{n\pi(x+3t_{ox})}{L}\right)}{\sinh\left(\frac{n\pi(W_d + 3t_{ox})}{L}\right)} \sin\left(\frac{n\pi y}{L}\right)$$



• ここで

$$u = \sin(kx) \text{ の時 } \frac{d^2 u}{dx^2} = -k^2 u$$

$$u = \sinh(ky) \text{ の時 } \frac{d^2 u}{dy^2} = k^2 u$$

電位 ψ の2D近似解法

- u_B と高次項 u_L, u_R の消去

$$\psi(x, y) = \psi_s \left(1 - \frac{x}{W_d}\right)^2 + \frac{b_1 \sinh\left(\frac{\pi(L-y)}{W_d + 3t_{ox}}\right) + c_1 \sinh\left(\frac{\pi y}{W_d + 3t_{ox}}\right)}{\sinh\left(\frac{\pi L}{W_d + 3t_{ox}}\right)} \sin\left(\frac{\pi(x + 3t_{ox})}{W_d + 3t_{ox}}\right)$$

Long channel

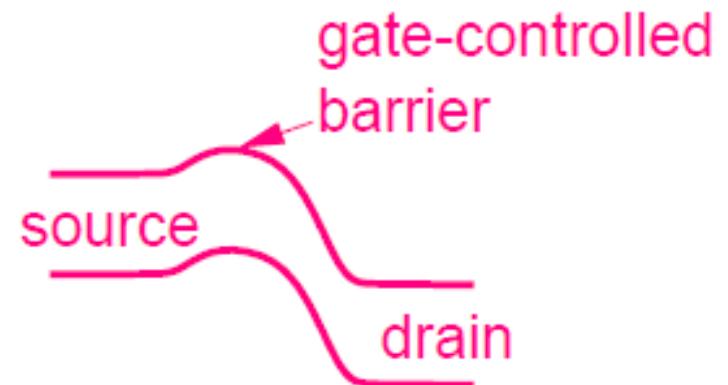
$x=0$ の時, $\sinh z \approx \frac{e^z}{2}, u + v \geq 2(uv)^{1/2}$. 表面電位は $y=y_c$ で最小

$$\psi(0, y_c) = \psi_s + 2\sqrt{b_1 c_1} e^{-\frac{\pi L/2}{W_d + 3t_{ox}}} \sin\left(\frac{\pi(3t_{ox})}{W_d + 3t_{ox}}\right)$$

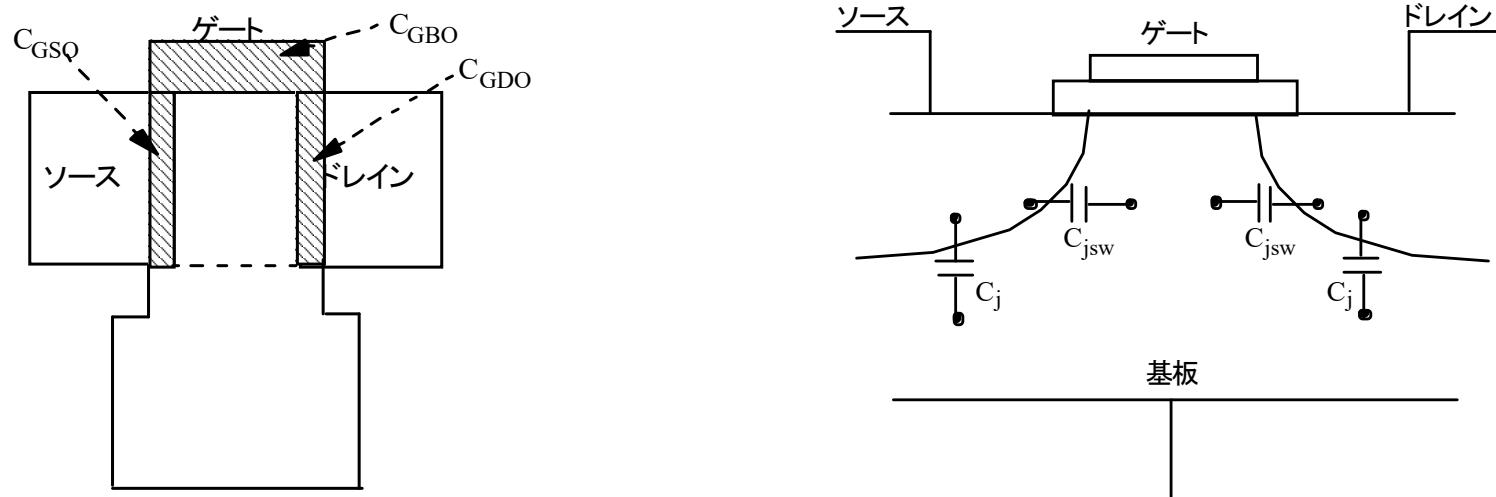
SCE $\sim \exp(-L/l_{0g})$,

Scale length: $l_{0g} = \frac{2}{\pi} \left(W_{dm} + \frac{\epsilon_{si}}{\epsilon_{ox}} t_{ox} \right)$

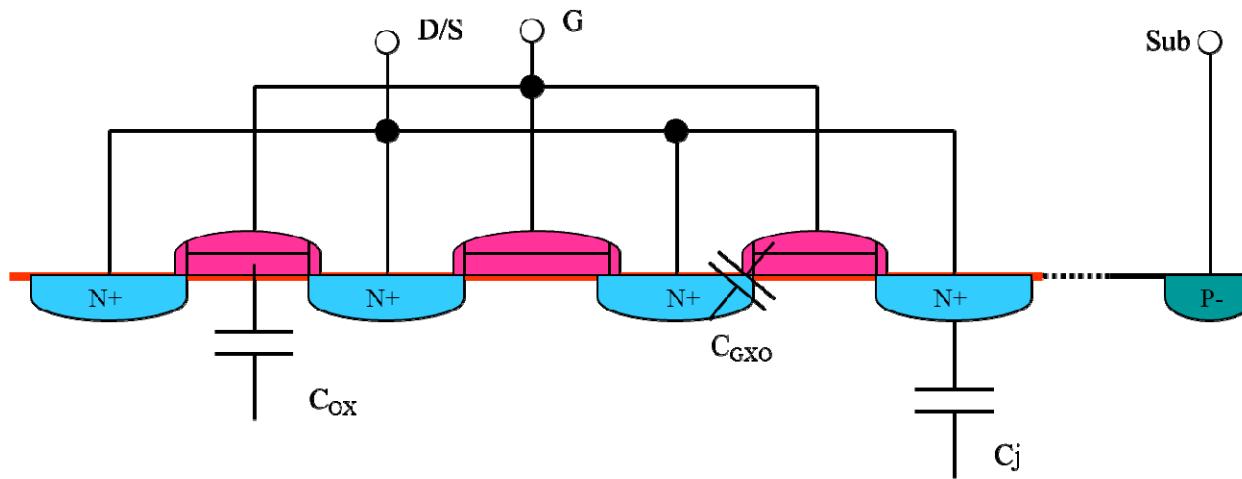
$L_{\min} \approx 3l_{0g}$ (Note: $b_1 \sim \psi_{bi}, c_1 \sim \psi_{bi} + V_{ds}$)



MOSFETの容量モデル



実際の容量測定TEG



P-Substrate

アクティブなゲート容量

チャネル電荷は電荷保存則より

$$Q_c = - (Q_G + Q_B) \quad \text{または} \quad Q_c = Q_S + Q_D \quad Q_B = - Q_G$$

として表せる。反転層の電荷を Q_n とすると、 Q_S と Q_D はそれぞれ、

$$Q_S = - W \int_0^L \left(1 - \frac{y}{L} \right) Q_n dy$$

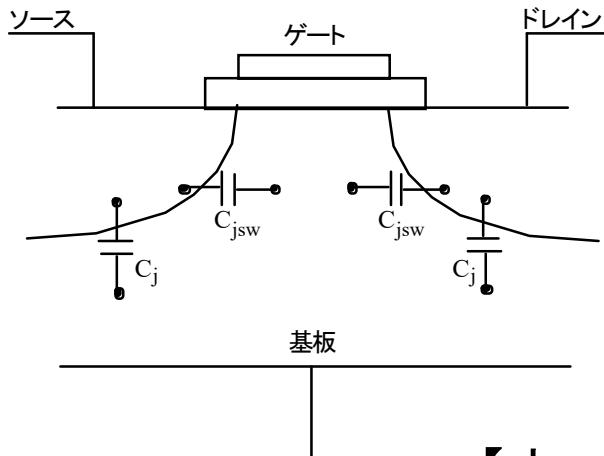
$$Q_D = - W \int_0^L \frac{y}{L} Q_n dy$$

以上の関係式から各容量が導ける。例えば、

$$C_{GS} = \frac{\delta Q_G}{\delta V_S} \quad C_{GB} = \frac{\delta Q_G}{\delta V_B}$$

接合容量とオーバーラップ容量

【接合容量】



底部の面積容量と周囲長容量の和

$$C_{BS} = \frac{C_j \cdot A_S}{\left(1 - V_{BS} / P_B\right)^{M_j}} + \frac{C_{jSW} \cdot P_S}{\left(1 - V_{BS} / P_B\right)^{M_{jSW}}}$$

$$C_{BD} = \frac{C_j \cdot A_D}{\left(1 - V_{BD} / P_B\right)^{M_j}} + \frac{C_{jSW} \cdot P_D}{\left(1 - V_{BD} / P_B\right)^{M_{jSW}}}$$

【オーバーラップ容量】

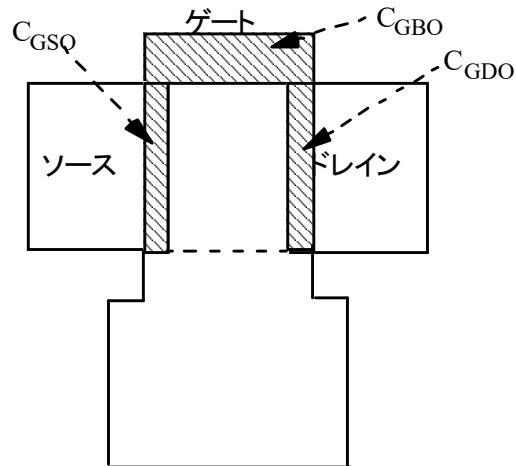
チャネル外容量のために基本的には固定容量.
フリンジング容量と分割不可能.

例えば線形領域($V_{GS} > V_{on} + V_{DS}$)では,

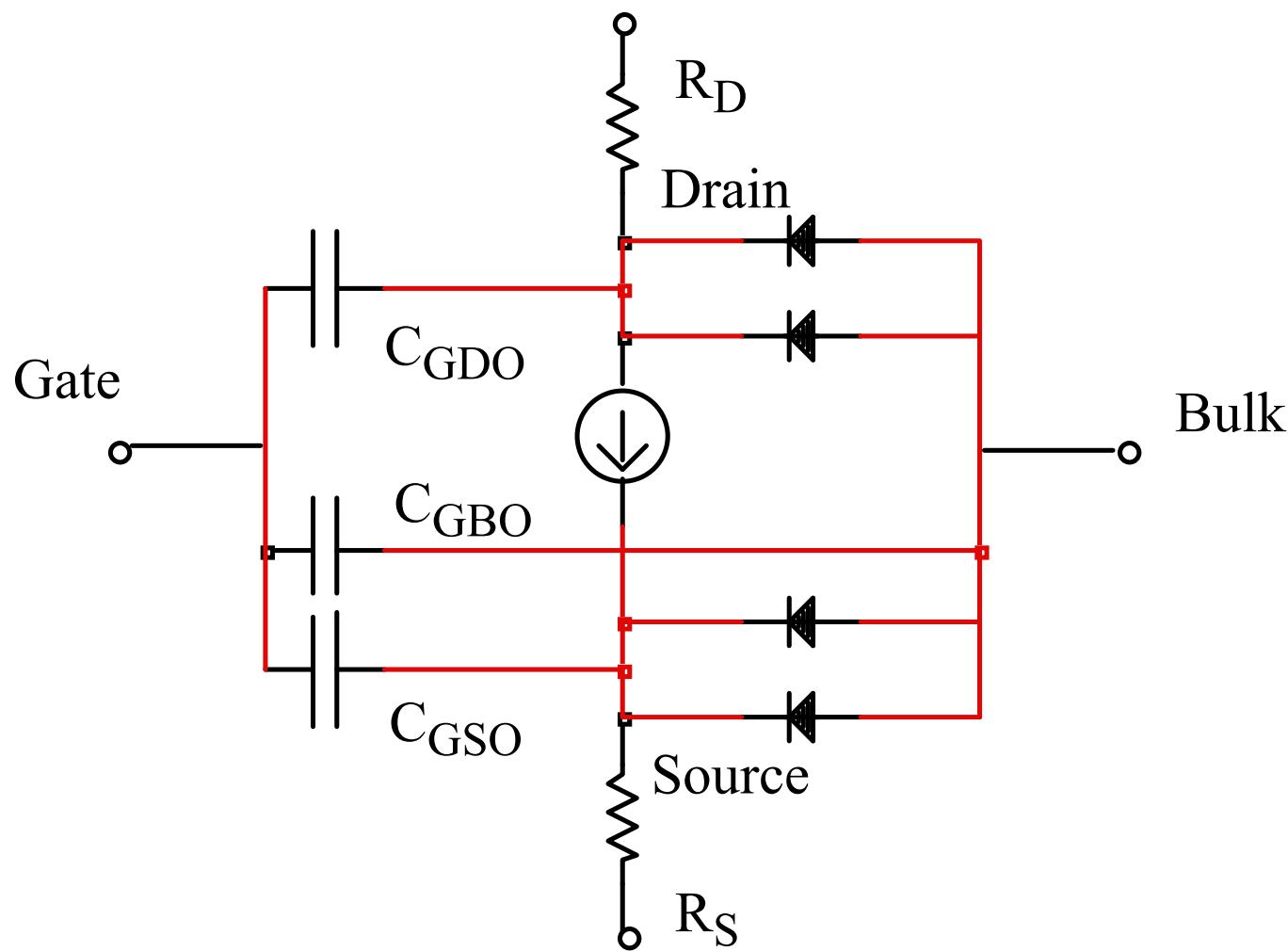
$$C_{GB} = C_{GBO} \cdot L$$

$$C_{GS} = C_0 \left\{ 1 - \left[\frac{V_{GS} - V_{DS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GSO} \cdot W$$

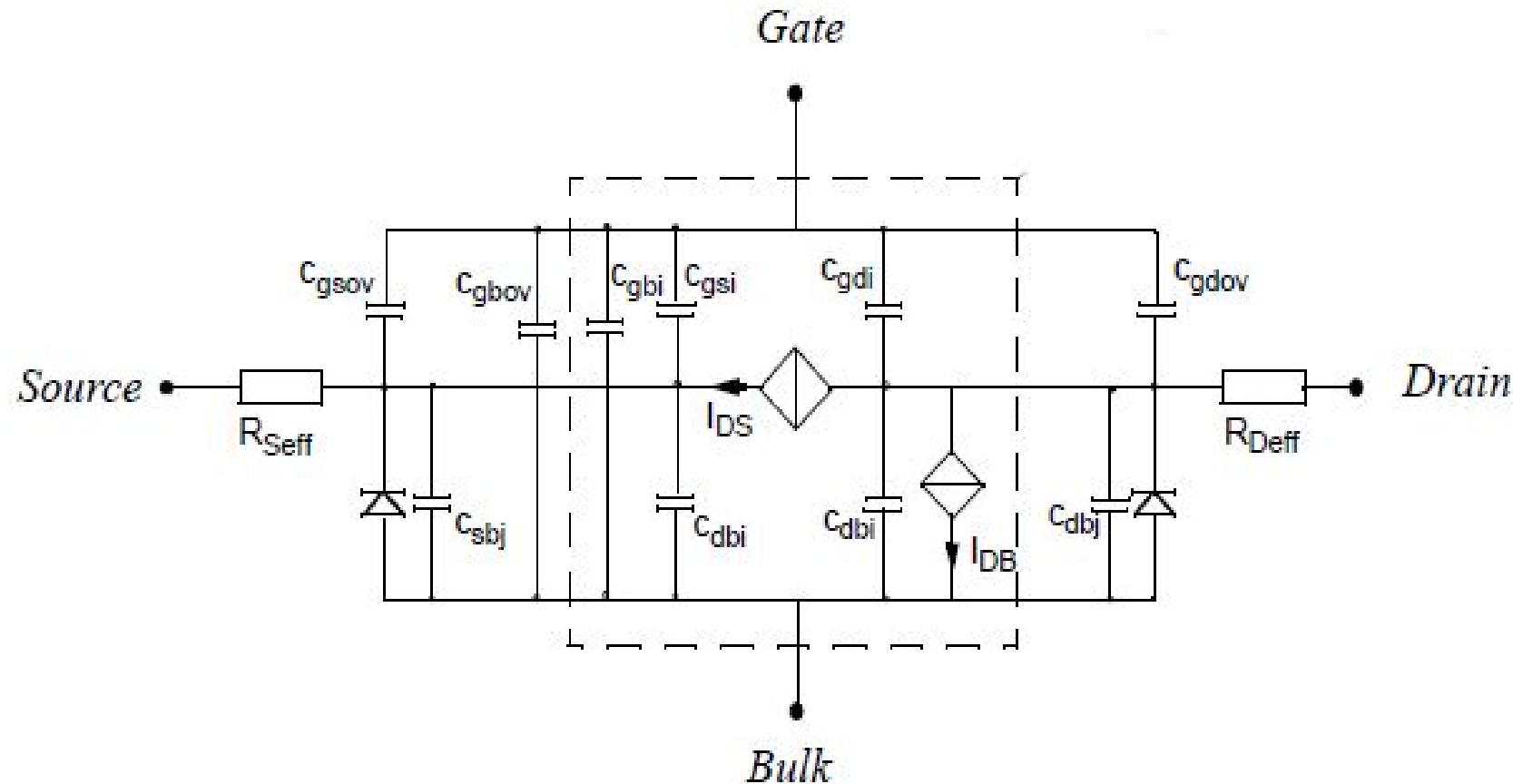
$$C_{GD} = C_0 \left\{ 1 - \left[\frac{V_{GS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GDO} \cdot W$$



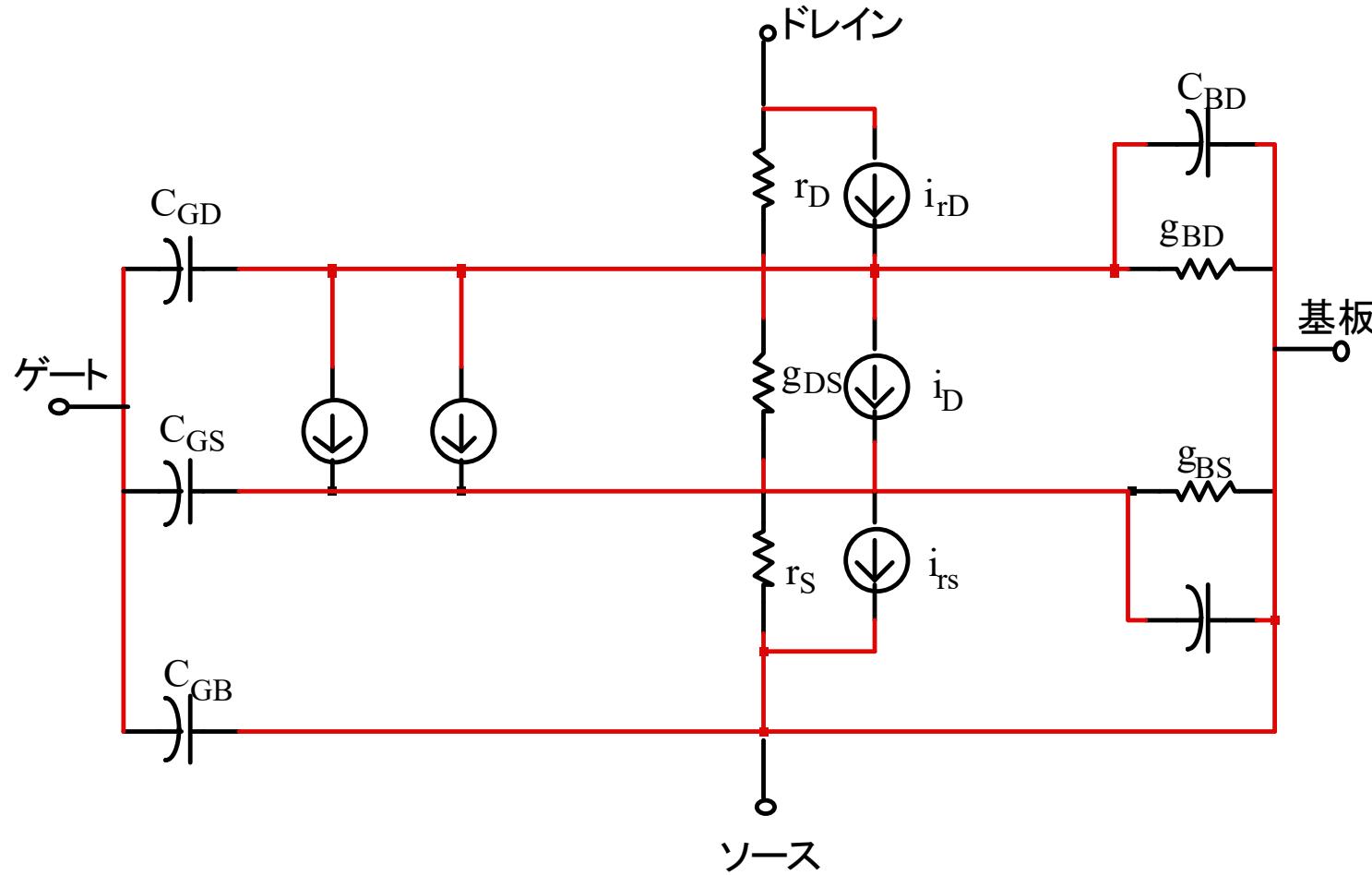
MOSFETの等価回路



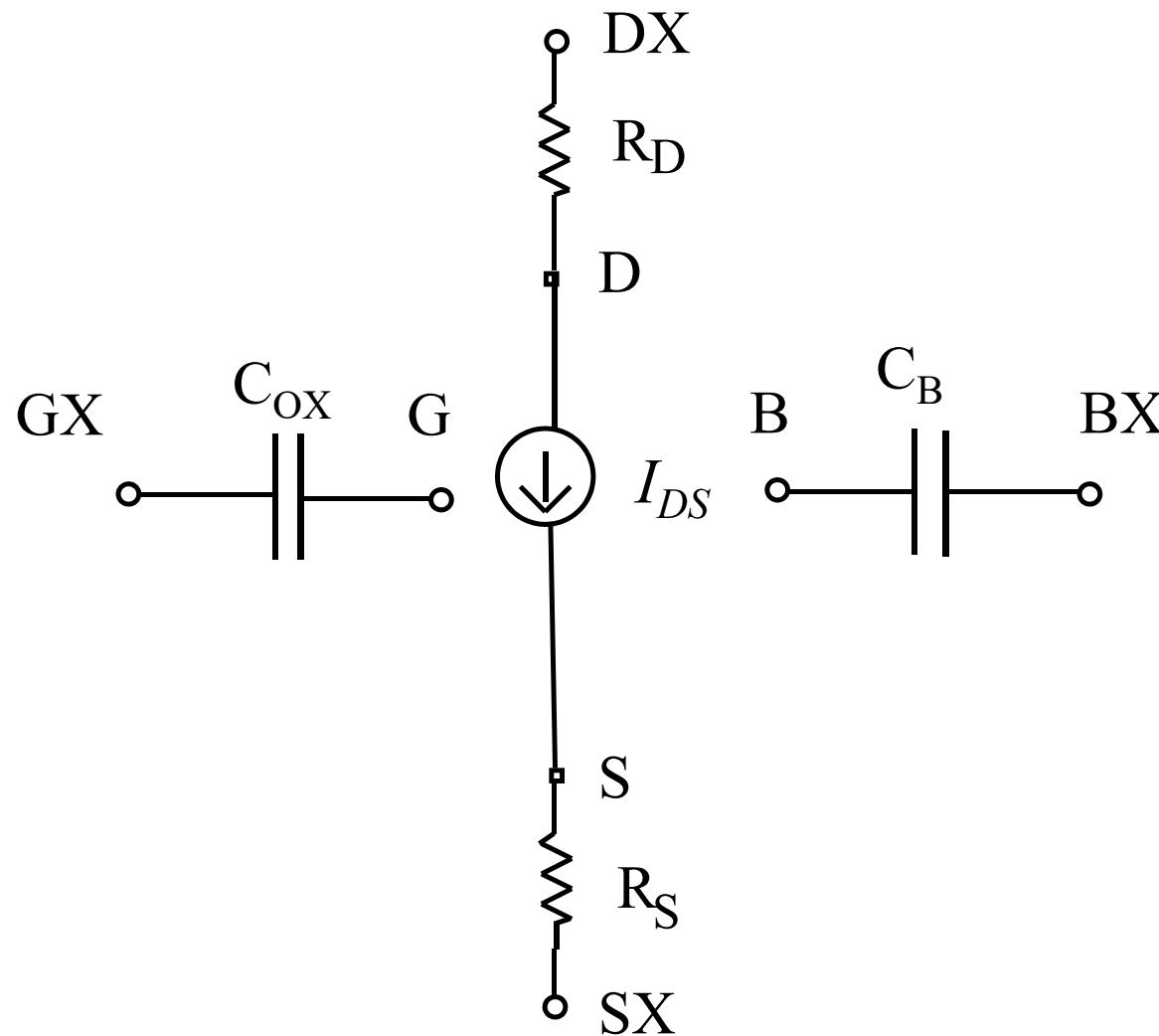
BSIM6の等価回路概略



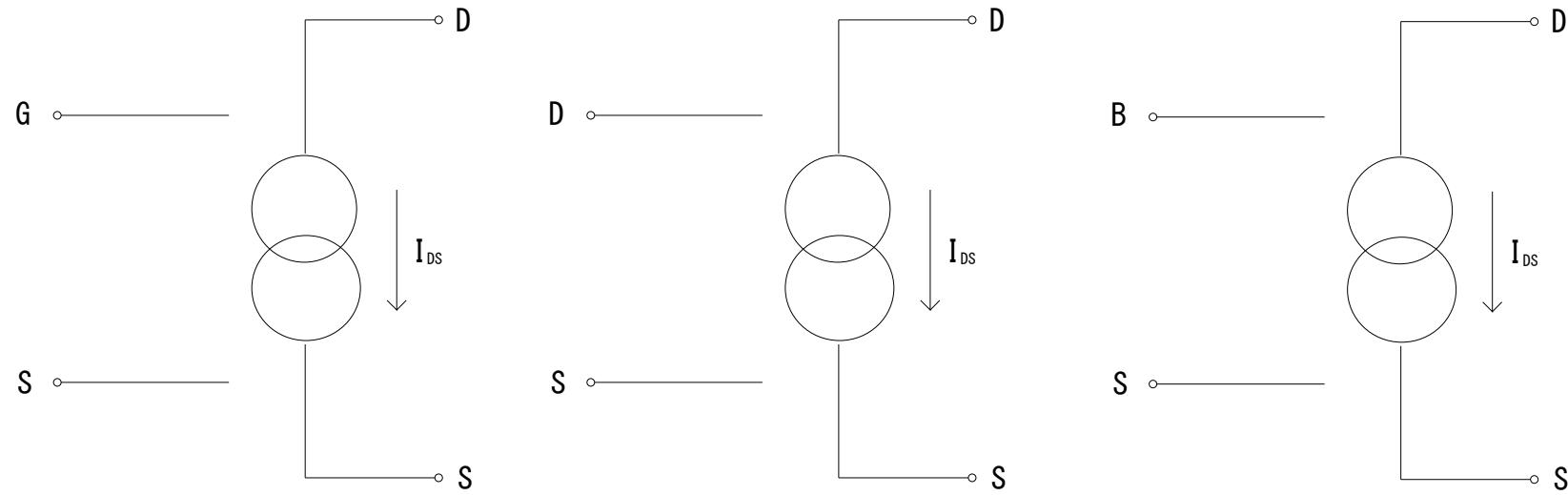
MOSFETのノイズ源モデル



MOSFETの簡略化等価回路



ソース基準電圧制御電流源



(a)

(b)

(c)

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}}$$

$$g_{DS} = \frac{\partial I_{DS}}{\partial V_{DS}}$$

$$g_{mBS} = \frac{\partial I_{DS}}{\partial V_{BS}}$$

コンダクタンスマトリックス要素

	G	S
D	g_m	$-g_m$
S	$-g_m$	g_m

	D	S
D	g_{DS}	$-g_{DS}$
S	$-g_{DS}$	g_{DS}

	B	S
D	g_{mBS}	$-g_{mBS}$
S	$-g_{mBS}$	g_{mBS}

MOSFETの複素Yマトリックス

	DX	GX	SX	BX	D	G	S	B
DX	g_D				$-g_D$			
GX		$j\omega C_{OX}$				$-j\omega C_{OX}$		
SX			g_S				$-g_S$	
BX				$j\omega C_B$				$-j\omega C_B$
D	$-g_D$				$g_{DS} + g_D$	g_m	$-g_m - g_{DS}$ $-g_{mBS}$	g_{mBS}
G		$-j\omega C_{OX}$				$j\omega C_{OX}$		
S			$-g_S$		$-g_{DS}$	$-g_m$	$g_m + g_{DS}$ $+ g_{mBS} + g_S$	
B				$-j\omega C_B$				$j\omega C_B$

演習問題1, 2

1. 現在日本で集積回路設計において、多く使
用されているMOSFETのモデルは何を挙げ
て、その理由を述べてください
(50文字以上)。
2. MOSFETの、どのコンパクトモデルにもある
, 物理的モデルパラメータを3つ挙げて、そ
れぞれ30文字以上で説明してください.

演習問題3

3. MOSFETのモデルパラメータを抽出するため、TEGを作成して電気特性を測定する必要がありますが、どんな測定が必要ですか？例以外で4つあげて、どんな特性を求めるために行うか述べてください。

例：

ドレイン電流対ドレイン電圧直流測定
求める特性—出力抵抗、チャネル長変調係数

演習問題4

4. DC-DCコンバータの回路設計で使用するFETは、DMOS、HVMOS、LDMOS、IGBT、SiC-MOSFET、GaN-MIS HEMTのうち、
 - ① どのが最適と思いますか？
 - ② それはなぜですか？

MOSトランジスタ関連お勧め書籍

- MIT基礎電子工学教科書(2)半導体素子とモデル
(1979年),
C.L.サール(著), 宇都宮 敏男, 菅野 卓雄(訳)
- *Physics of Semiconductor*, 2nd (3rdより良い),
S. M. Sze
- *Device Electronics for Integrated Circuits*, 2nd,
Richard S. Muller, Theodore I. Kamins
- CMOSモデリング技術, 青木均ほか, 丸善出版
- シリコンFETのモデリング, 青木均著, 西義雄監修,
アジソン・ウェスレイ・パブリッシャーズ・ジャパン(増版終了)