

8. 各種制御方式とSIDO電源

8-1 Exclusive制御方式

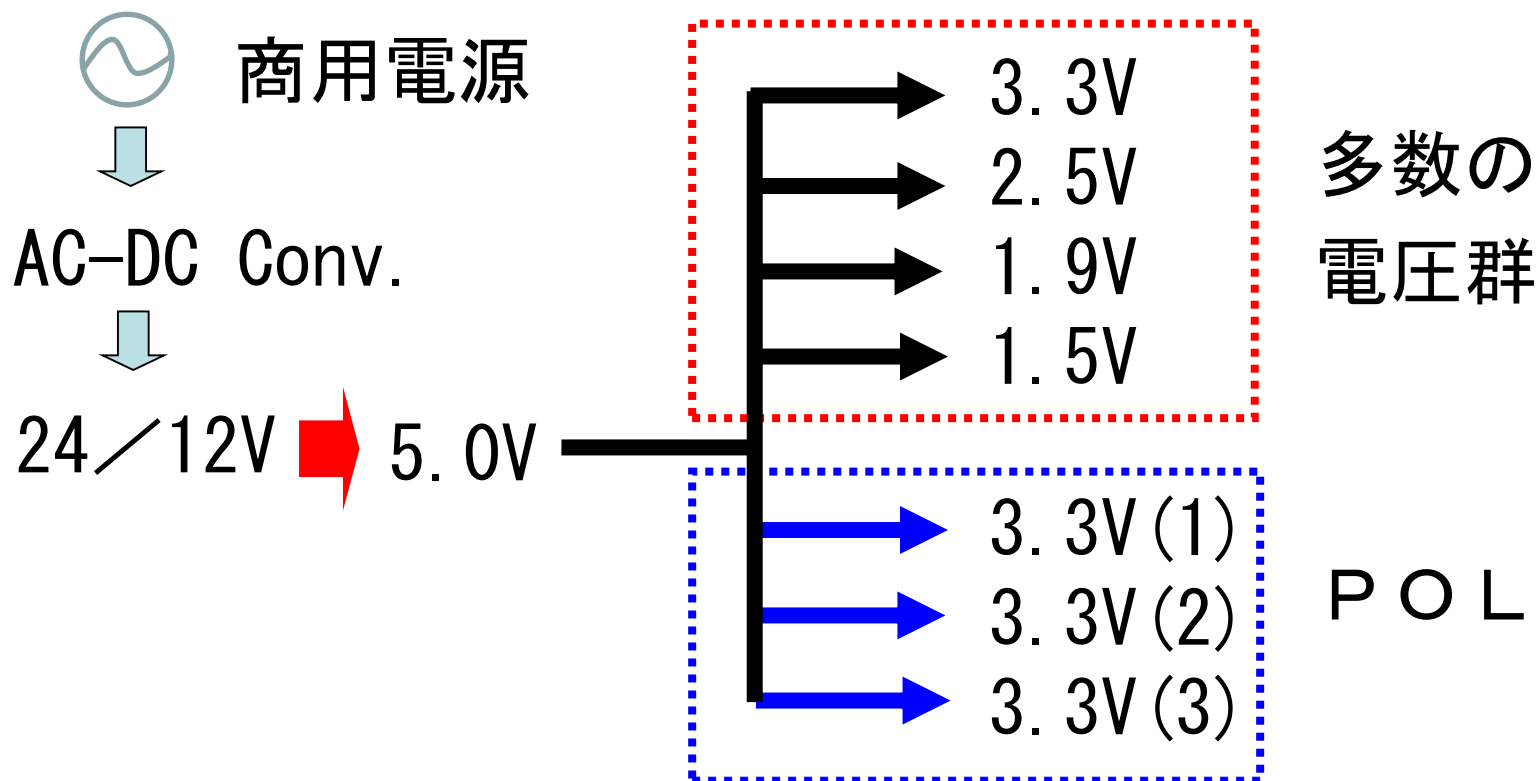
8-2 リプル制御方式

8-3 ZVS-PWM制御方式

8-4 ソフトスイッチング制御方式

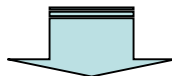
8. はじめに

背景：情報機器には多数のスイッチング電源
省電力、性能向上 ⇔ 小型、軽量

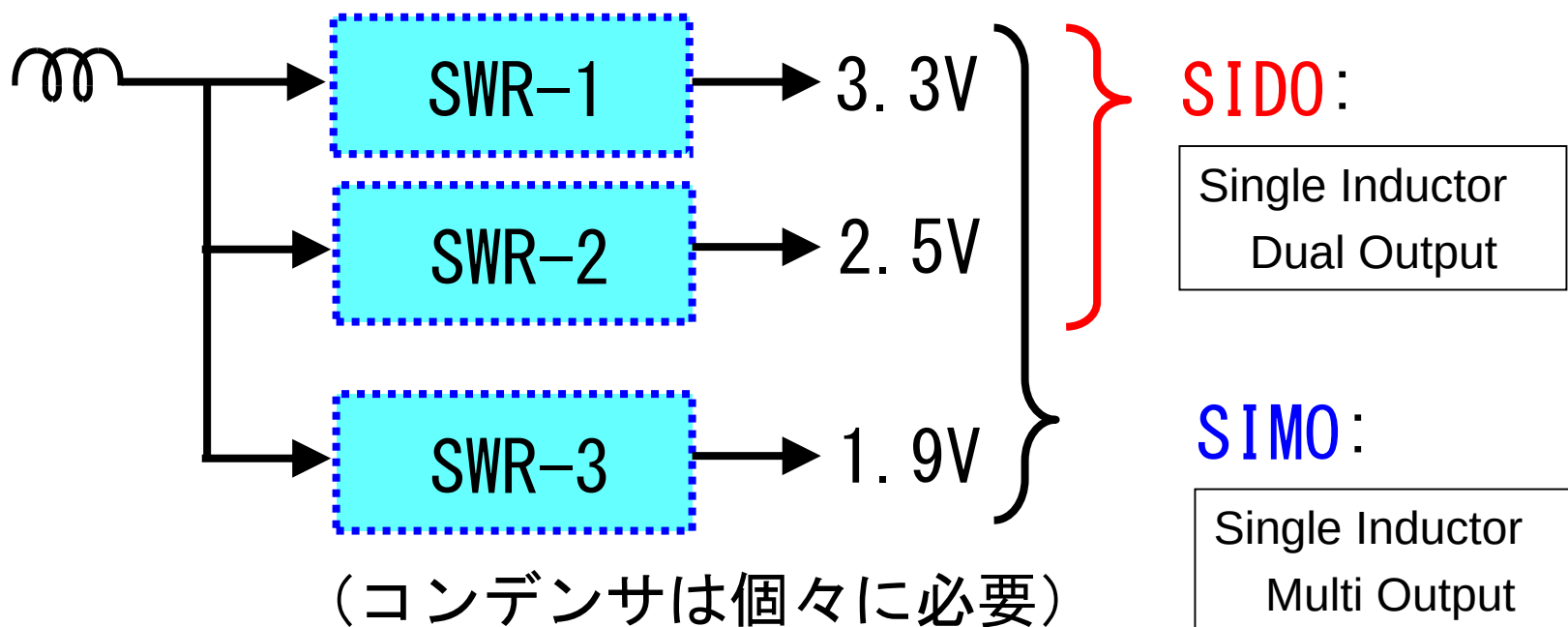


POL : Point Of Load

インダクタの個数低減



インダクタの共用



SIBO: Single Inductor Bipolar Output

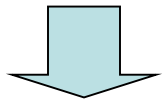
8.1 Exclusive制御方式

(1) 降圧型SIDO電源

1-1) 従来構成 : 構成部品 = 2L, 2SW, 2D, 2AMP, 2COMP etc.

●異なる条件

- ・出力電圧
- ・出力電流
- ・負荷電流変動
- ・PWM(デューティ)
- ・L, C



●条件の統一

- ・出力電圧
 $V1 > V2$
- ・L = 一定

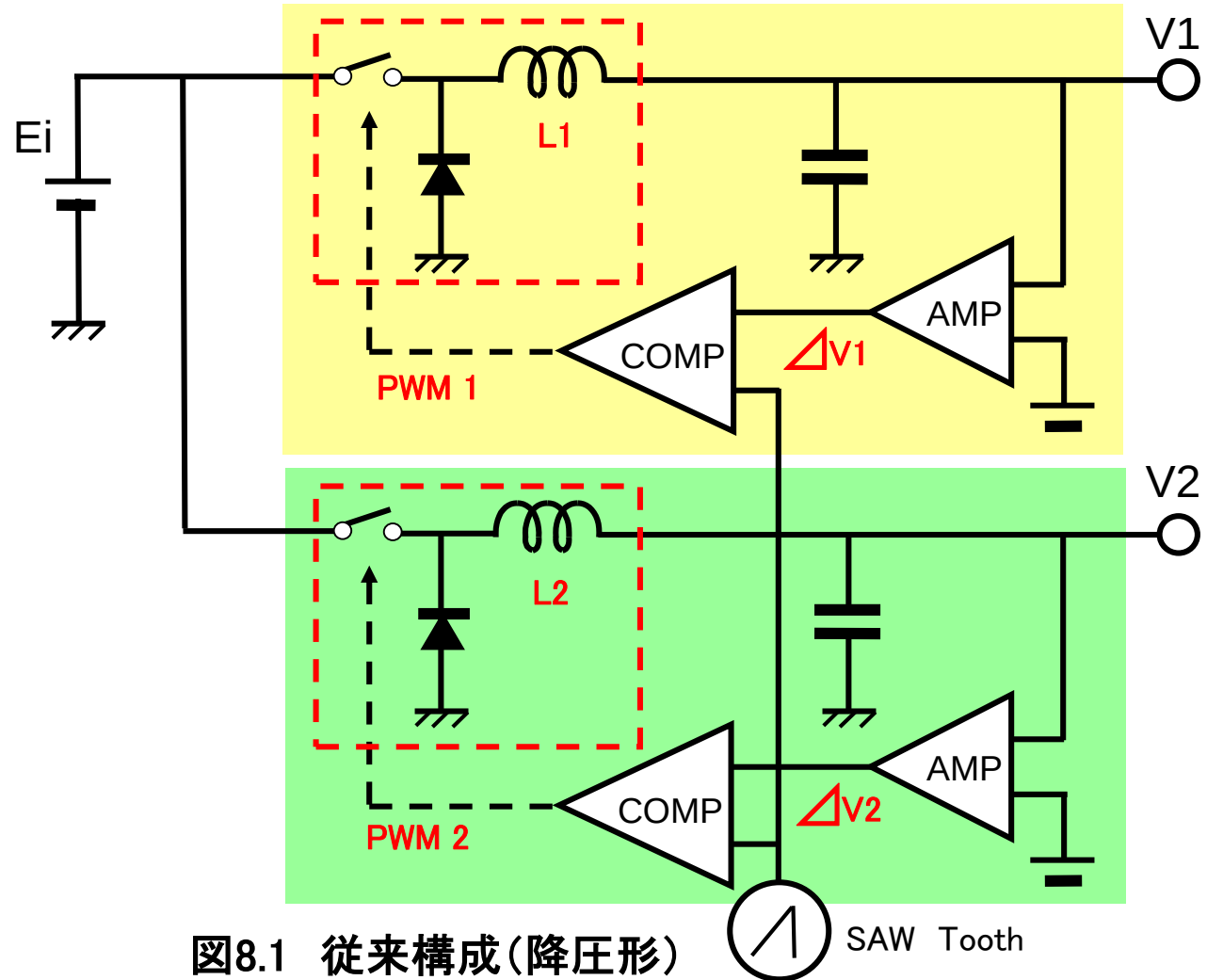
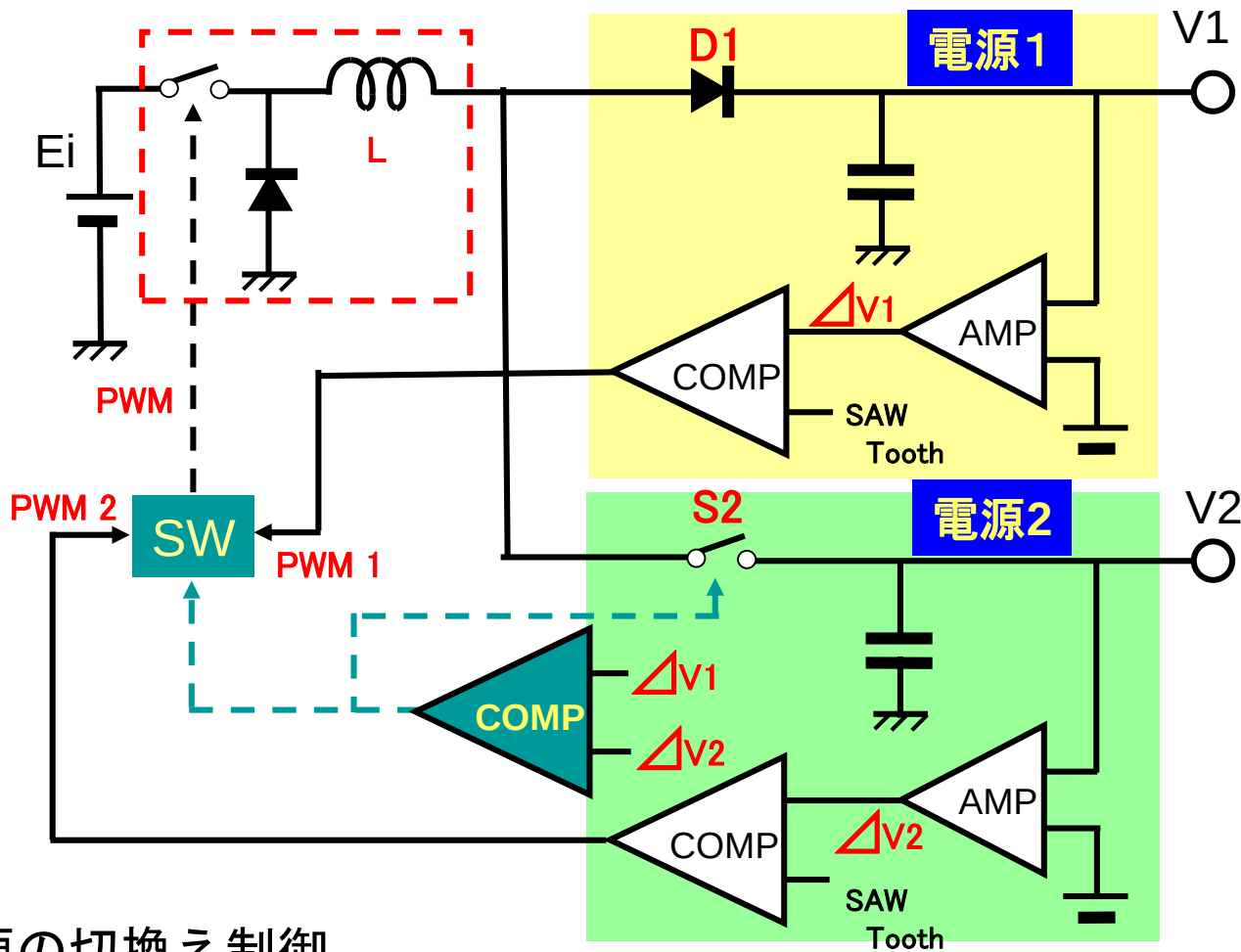


図8.1 従来構成(降圧形)

1-2) 提案SIDO電源の構成 : 構成部品= 従来構成 + COMP, SW

- 構成条件
 - ・ 出力電圧 $V1 > V2$
 - ・ $L = \text{一定}$
- 制御方式
 - * 誤差電圧の比較
 - ↓
 - * 制御対象のSW
 - * PWMのSW



★ S2のON/OFFで、電源の切換え制御
∴ S2=ON時、 $V1 > V2 \Rightarrow D1: \text{OFF}$

図8.2 提案 SIDO電源(降圧形)

1-3) 降圧型SIDO電源の動作

A) 電源1制御時

- ・ SW 2 = OFF, D1 = ON
- ・ PWM1 により、通常の降圧形制御

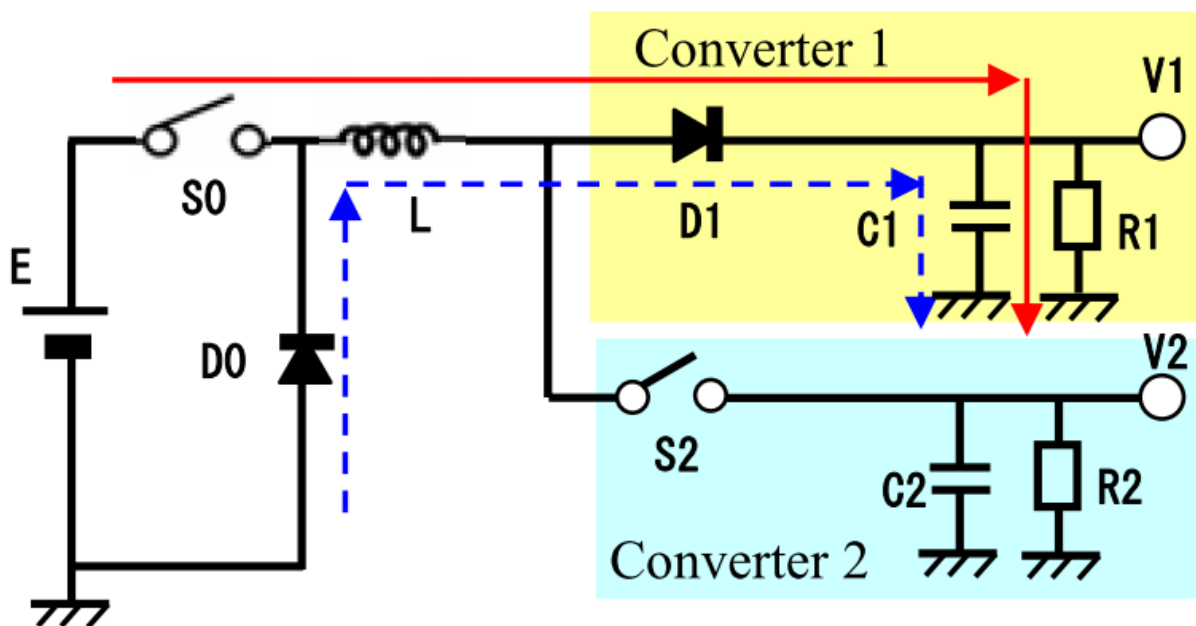


図8.3(a) 降圧形SIDO電源の動作1

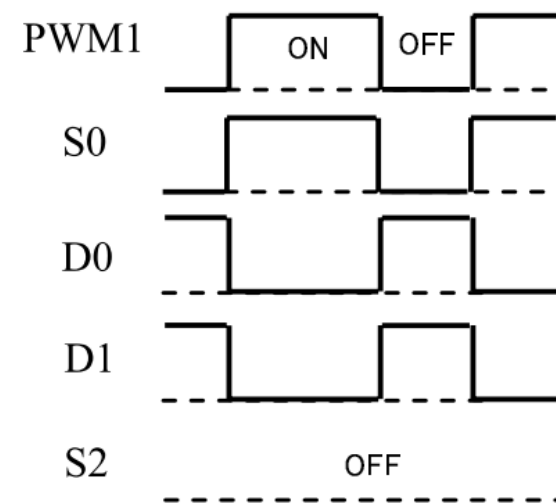


図8.3(b) 動作波形図1

B] 電源2制御時

- ・ SW 2 = ON, D1 = OFF
- ・ PWM2 により、通常の降圧形制御

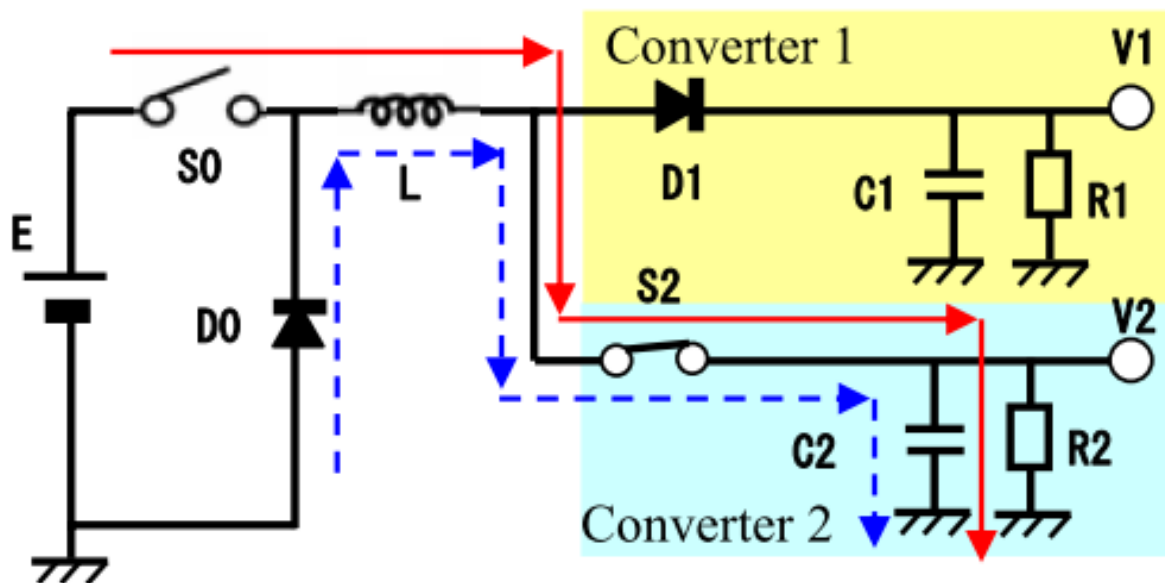


図8.4(a) 降圧形SIDO電源の動作2

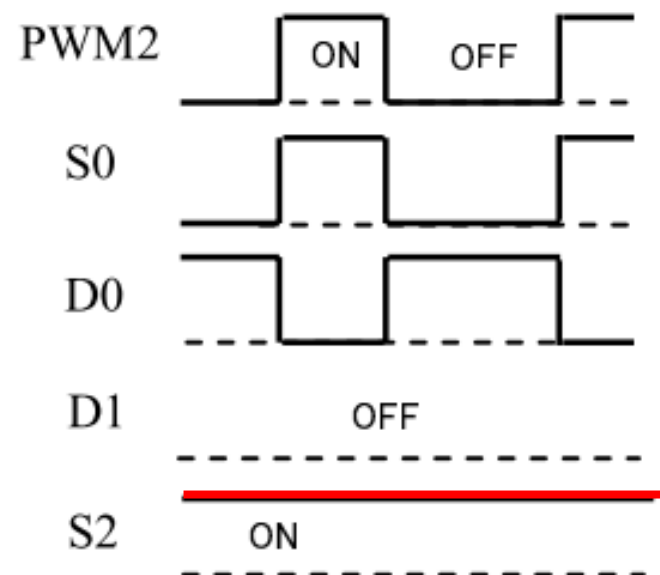
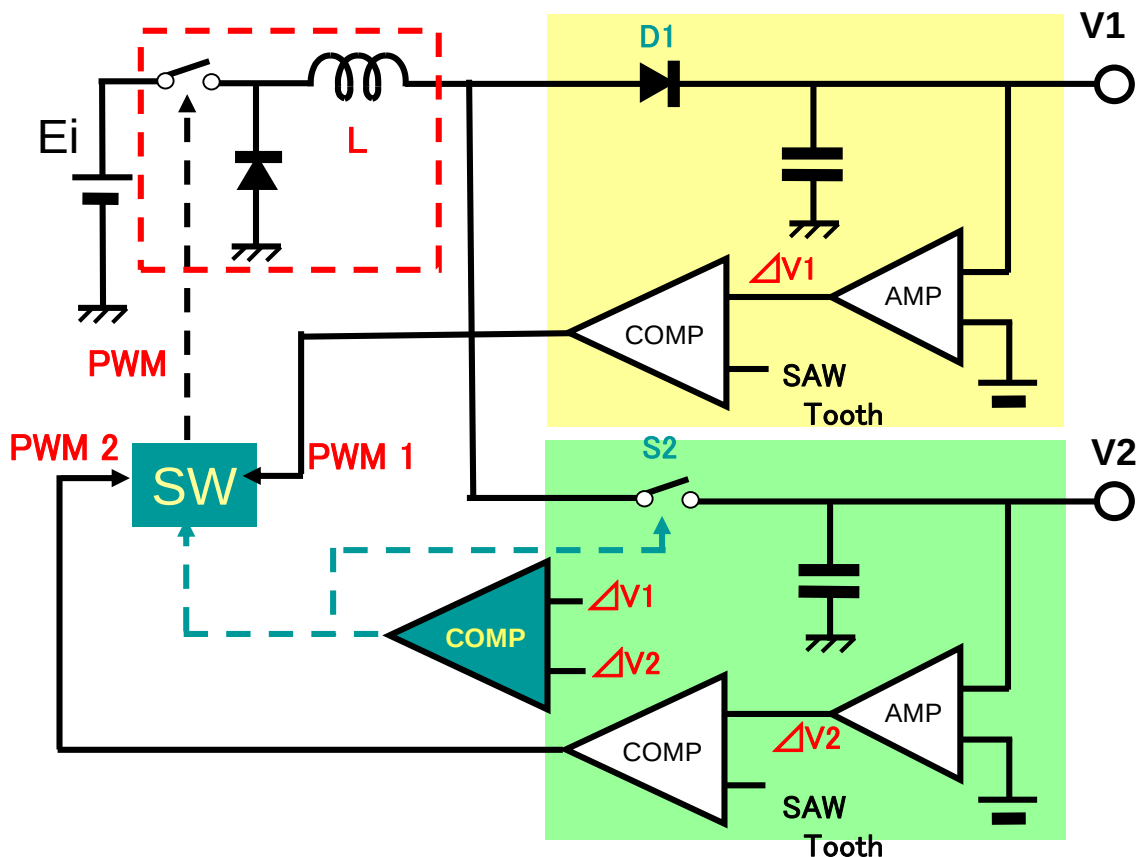


図8.4(b) 動作波形図2

C) 2電源の切換え方式（擬似 $\Delta\Sigma$ 変調）

- ・ PWM周期毎に誤差電圧を比較（電圧ドロップで $\Delta V > 0$ ）

誤差電圧比較 → 電源を選択制御 → ΔV を縮小



再掲: 図8.2 提案SISO電源(降圧形)

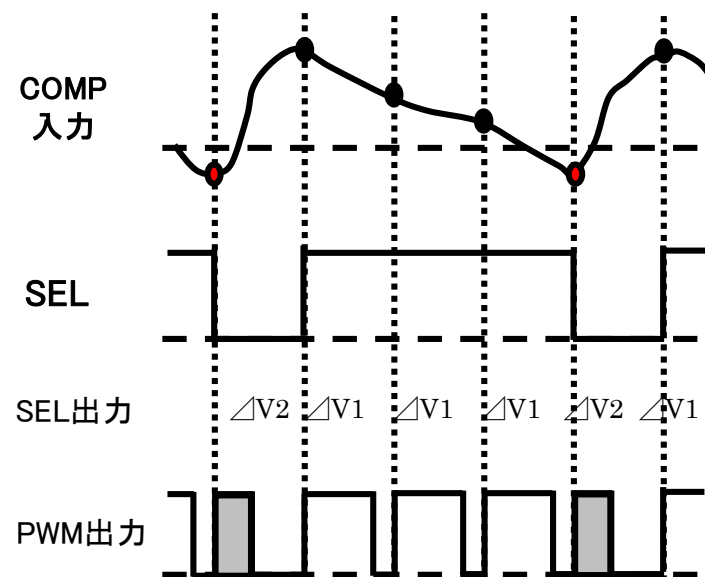


図8.5 動作概念図

1-4) 降圧型シミュレーション結果

● シミュレーション条件と結果概要

- * 入力電圧: $V_i=9.0V$
- * 出力電圧: $V_1=6.0V$, $V_2=4.0V$
- * 負荷電流: $I_1 = 1.0 / 2.0\text{ A}$ 、 $I_2 = 0.2 / 1.2 / 2.2\text{ A}$

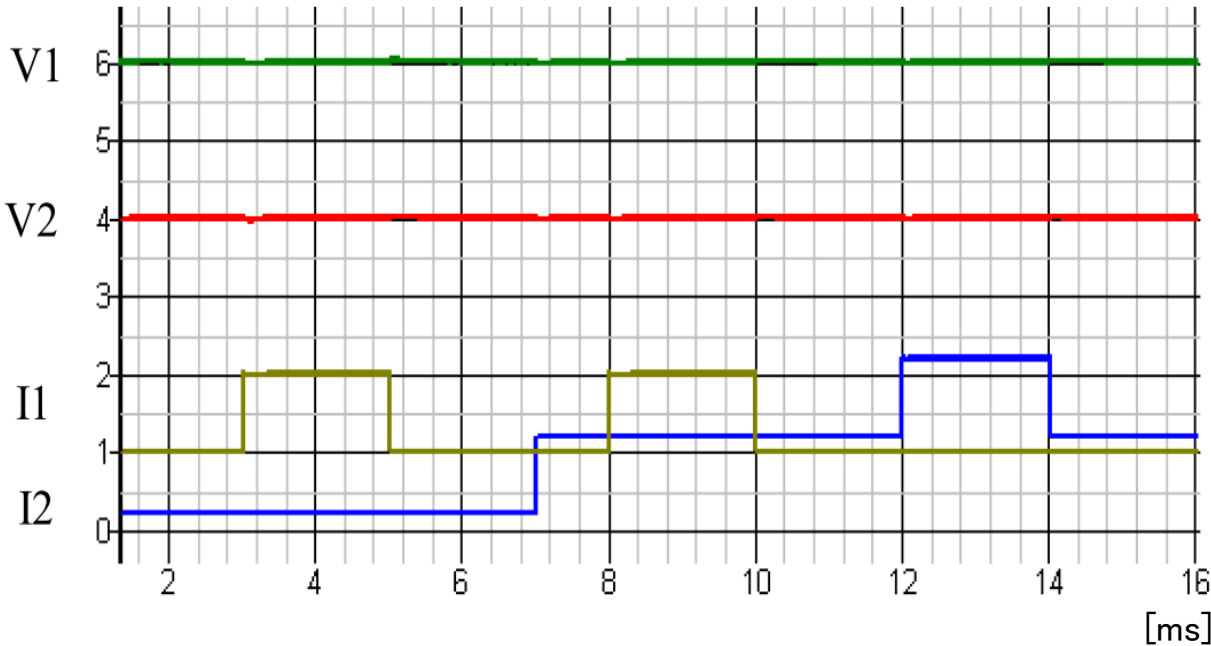


図8.6 シミュレーション結果(全体)

表8.1 パラメータ

E_i	9.0 V
L	0.5 μ H
C	470 μ F
V_1	6.0 V
V_2	4.0 V
F_{ck}	500 kHz

(A) 降圧型シミュレーション結果1(電流比: $\times 10$)

● 定常出力リップル 1 (電流比: 10倍、C=同じ)

$\Delta V1 = 11\text{mVpp}$ ($< 0.5\%$)、 $\Delta V2 = 19\text{mVpp}$ ($< 0.5\%$)

● 出力リップル波形

- V2波形: V1制御期間
電流供給無 $\Rightarrow$ 一定傾斜
- V1波形: 指数波形
デューティの変化
- 制御比率 = 23:1
(本来は 10:1)



- 電源2の特性改善必要

基本的に $\Delta V1 \doteq \Delta V2$

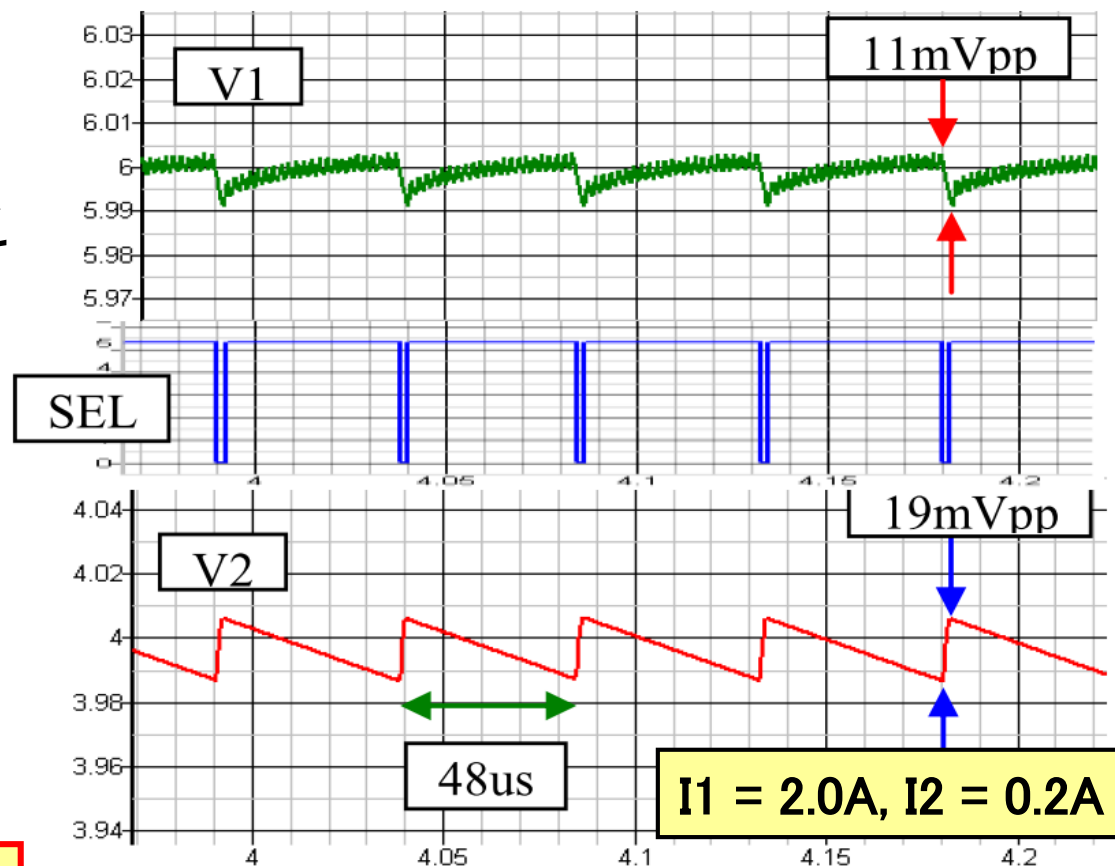


図8.7 出力電圧リップル(ケース1)

(B) 降圧型シミュレーション結果2(電流比:×2)

● 定常出力リップル2 (電流比: 2.0倍、C=同じ)

$\Delta V1=12\text{mVpp}$ ($<0.5\%$)、 $\Delta V2=20\text{mVpp}$ ($<0.5\%$)

● 出力リップル波形

- ・制御比率(SEL信号)
ほぼ 1;1(本来 1:2)
⇒徐々に V1 ダウン

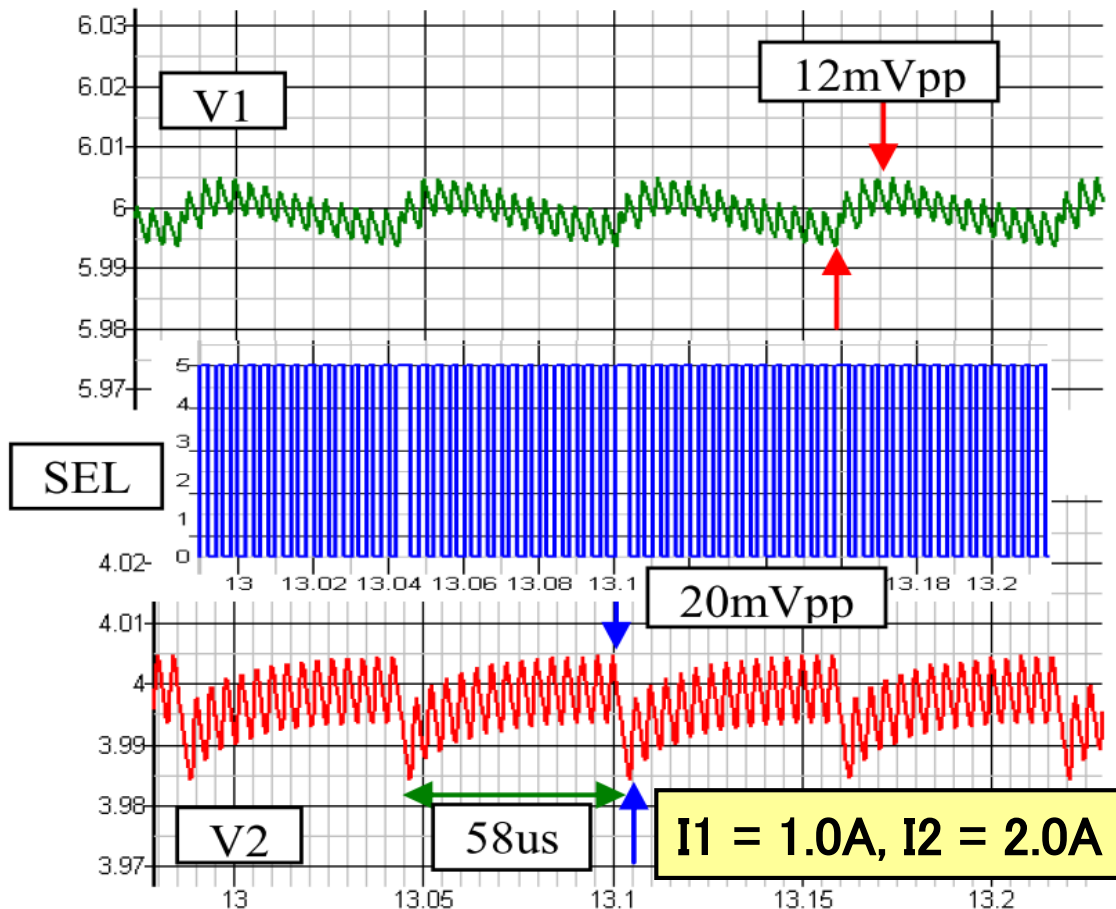
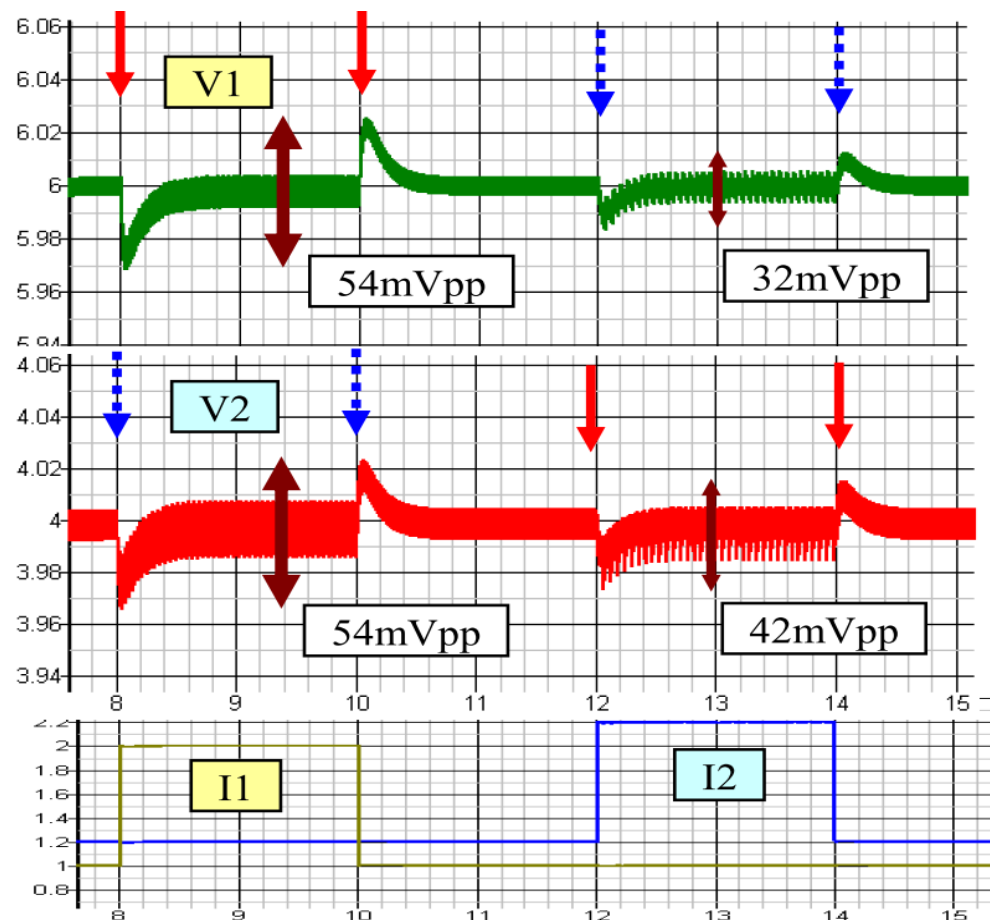


図8.8 出力電圧リップル(ケース2)

11

(C) 降圧型過度応答特性 ($\Delta I = 1.0A$)

● 過度応答特性 ($\Delta I_1 = \Delta I_2 = 1.0A$) : $\Delta V_1 = \Delta V_2 = \pm 27mV$



★ 赤実線矢印

セルフ・レギュレーション
＝ダイナミック・ロード
レギュレーション

★ 青破線矢印

クロス・レギュレーション

● 通常 : $\Delta V_{\text{self}} > \Delta V_{\text{cross}}$

図8.9 過度応答特性(出力電圧リップル)

(2) 昇圧型SIDO電源

2-1 提案SIDO電源の構成：構成部品＝従来構成＋COMP, SW

●構成条件

・出力電圧

$$V1 > V2$$

・ $L = \text{一定}$

●制御方式

* 誤差電圧の比較



* 制御対象のSW

* PWMのSW

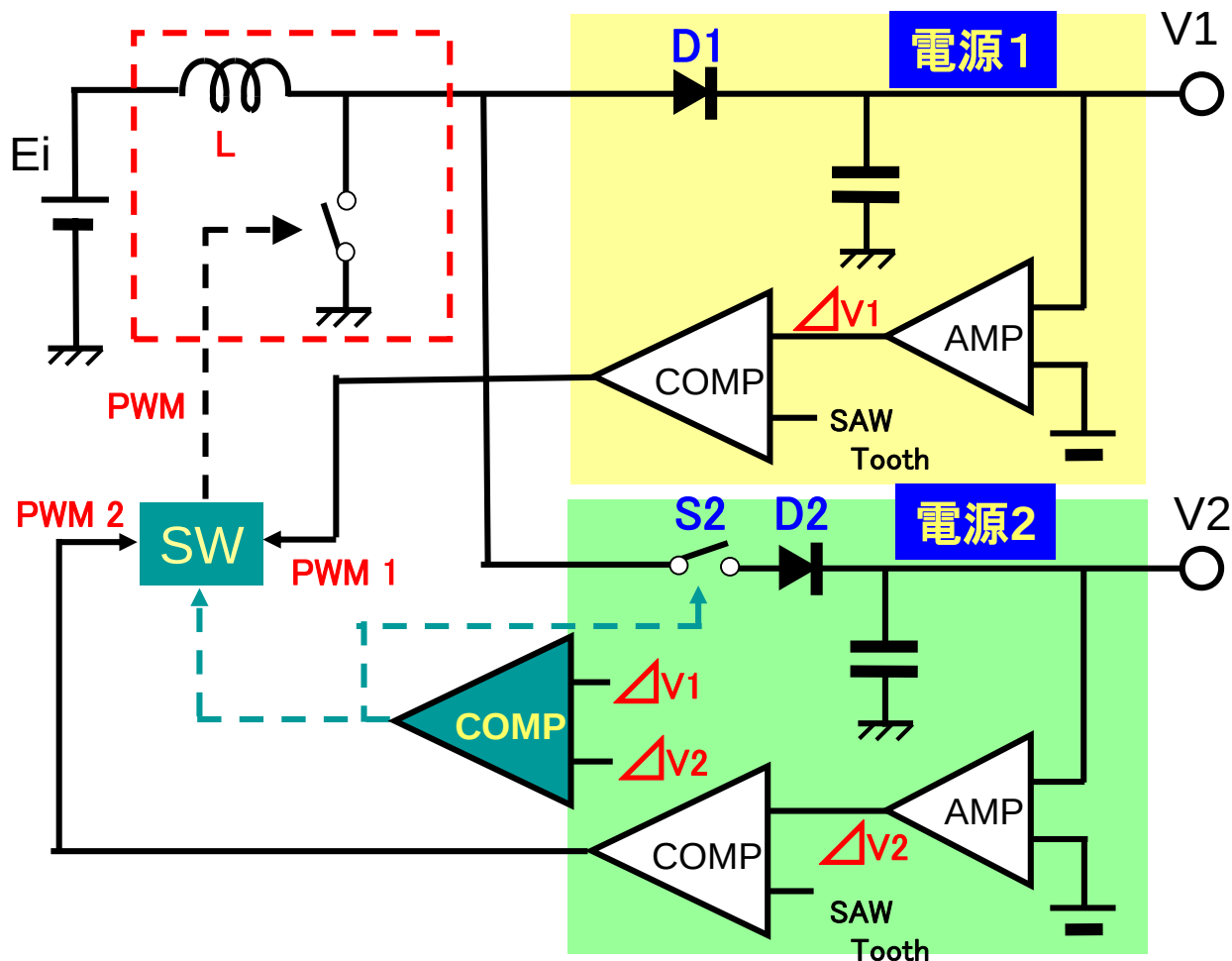


図8.10 提案 昇圧形 SIDO 電源構成

2-2 昇圧型SIDO電源の動作

●電源1制御時

- ・ SW 2 = OFF, D1 = ON
- ・ PWM1 により、通常の昇圧形制御

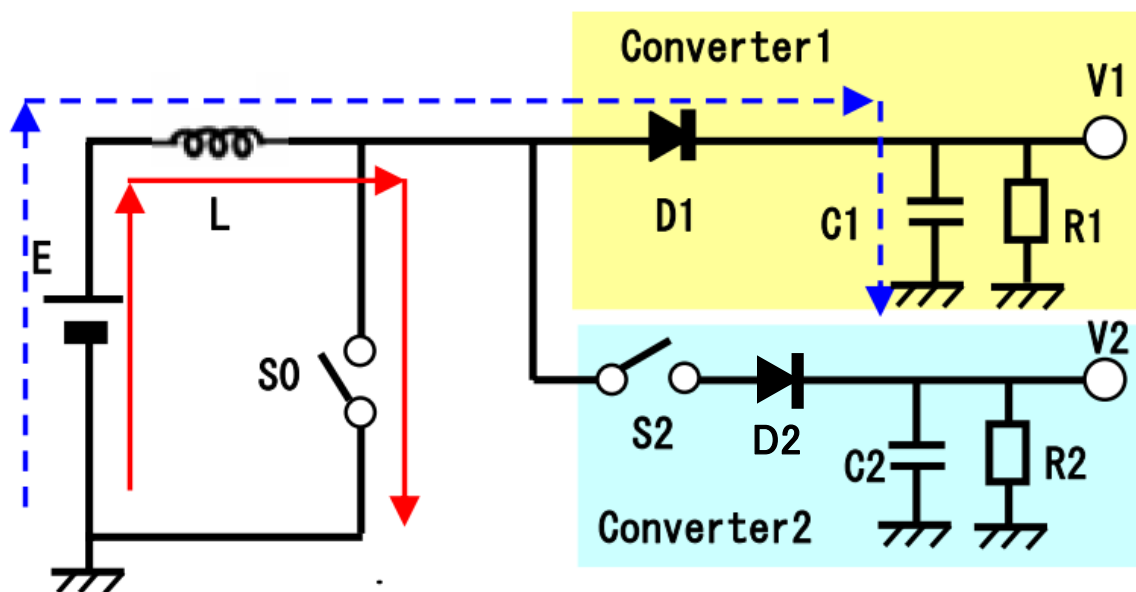


図8.11(a) 降圧形SIDO電源の動作1

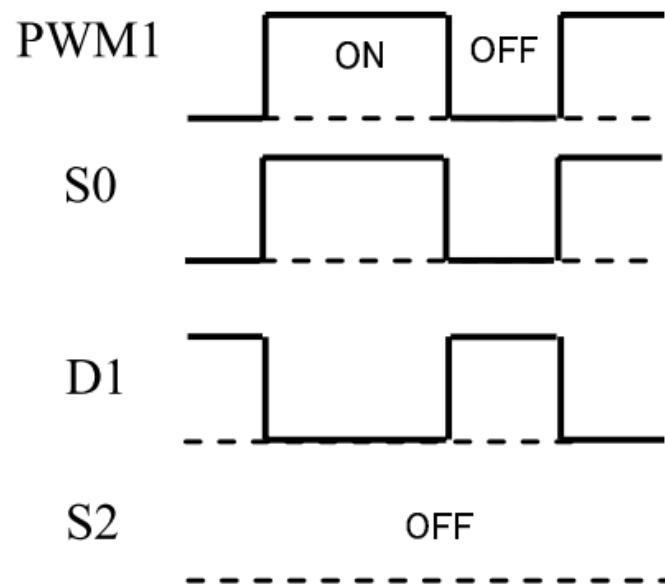


図8.11(b) 動作波形図1

●電源2制御時

- ・ SW 2 = ON, D1 = OFF
- ・ PWM1 により、通常の昇圧形制御

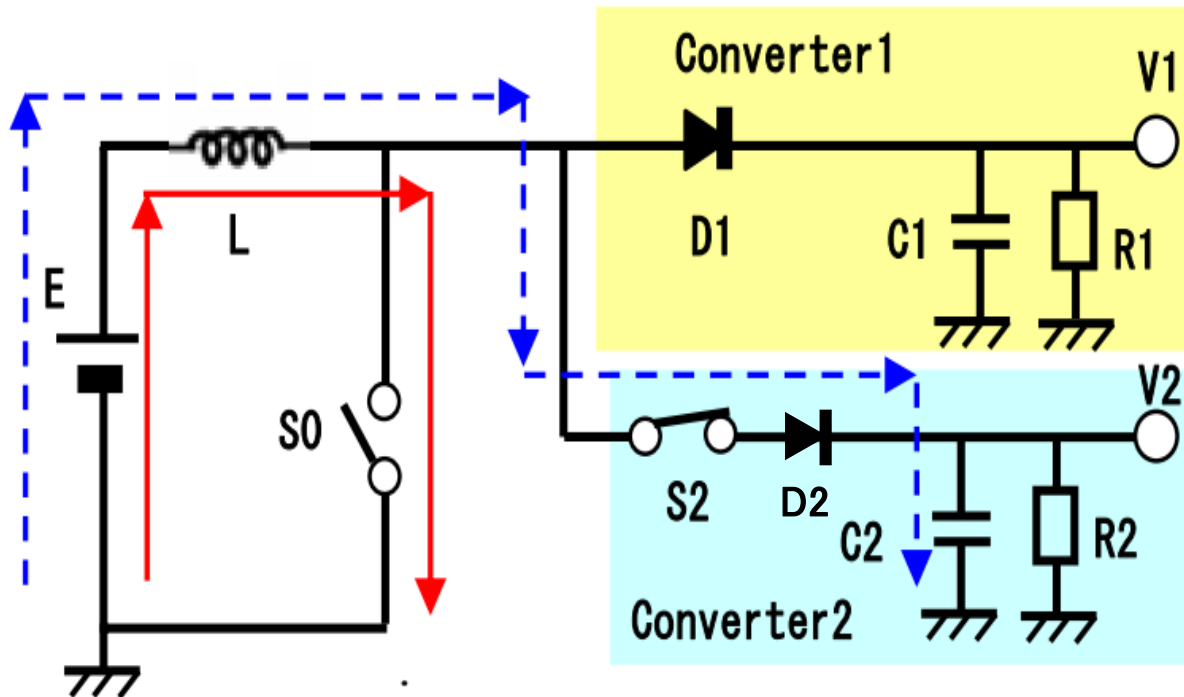


図8.12(a) 降圧形SIDO電源の動作1

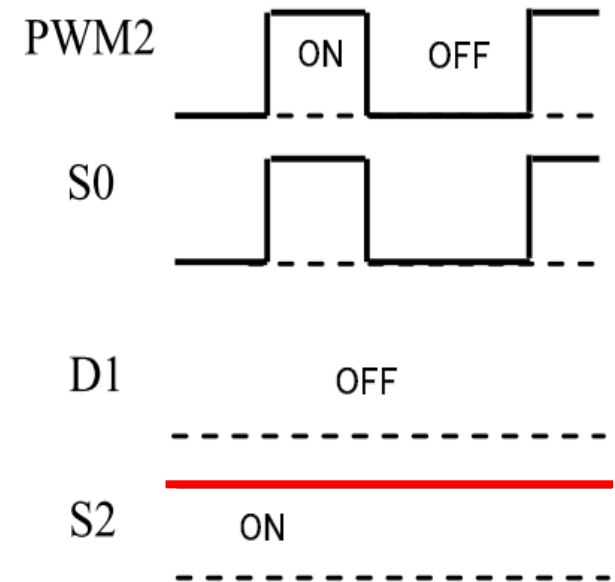


図8.12(b) 動作波形図1

2-3) 昇圧型シミュレーション結果

●シミュレーション条件と結果概要

- * 入力電圧: $V_i=3.0V$
- * 出力電圧: $V_1=6.0V$, $V_2=4.0V$
- * 負荷電流: $I_1 = I_2 = 0.2 / 1.2 / 2.2 \text{ A}$

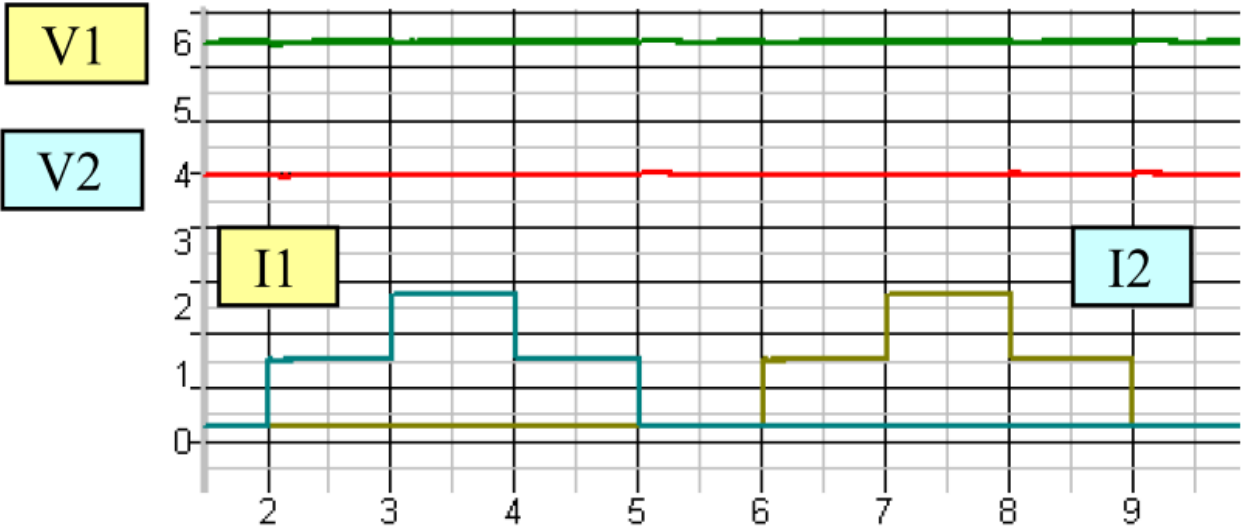


表9.2 パラメータ

Ei	3.0 V
L	0.5 μH
C	470 μF
V ₁	6.0 V
V ₂	4.0 V
Fck	500 kHz

図8.13 シミュレーション結果(全体)

(A) 昇圧型シミュレーション結果1 (電流比: $\times 11$)

●出力電圧リップル 1 (電流比: 11倍、 C =同じ)

$\Delta V1 = 25\text{mVpp}$ ($< 0.5\%$)、 $\Delta V2 = 20\text{mVpp}$ ($< 0.5\%$)

●出力リップル波形

- ・周期的だが、やや乱れ



- ・電源1の特性改善必要

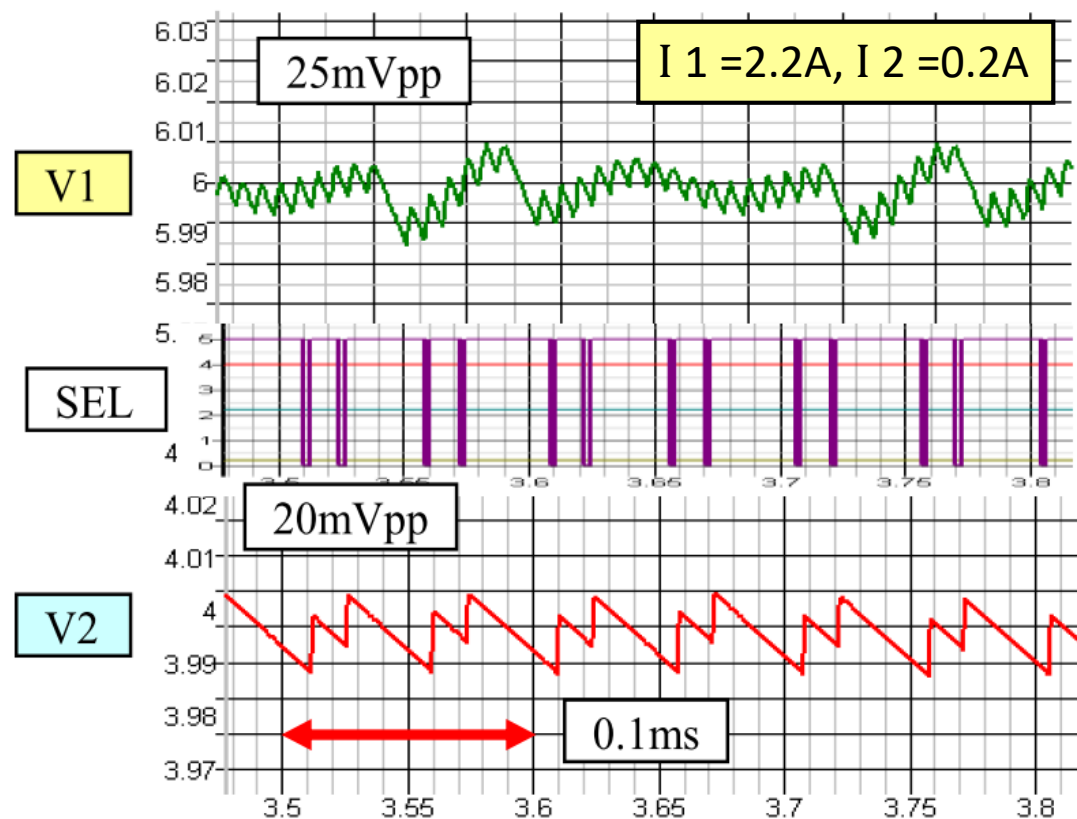


図8.14 シミュレーション結果(ケース1)

(B) 昇圧型シミュレーション結果2(電流比: $\times 1/11$)

●出力電圧リップル2 (電流比: $1/11$ 倍、 C =同じ)

$\Delta V1=10\text{mVpp}$ 、 $\Delta V2=20\text{mVpp}$ ($< 0.5\%$)

●出力リップル波形

- ・周期的なSEL信号
- ・周期的なリップル

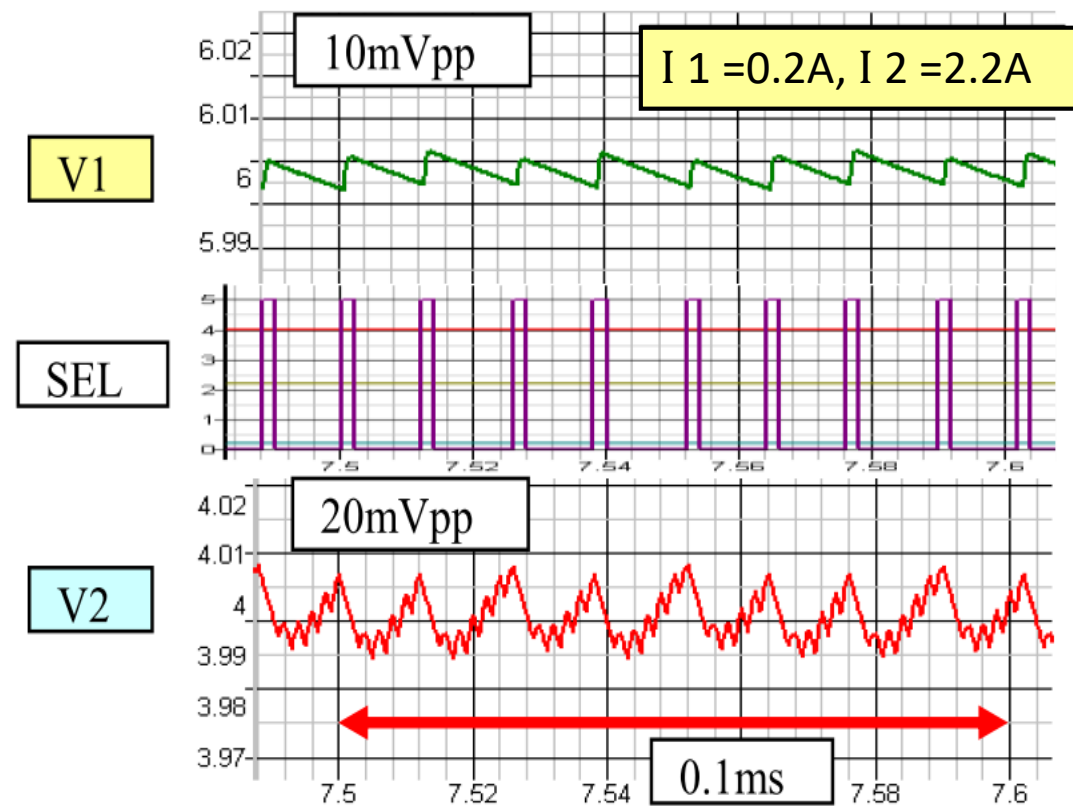
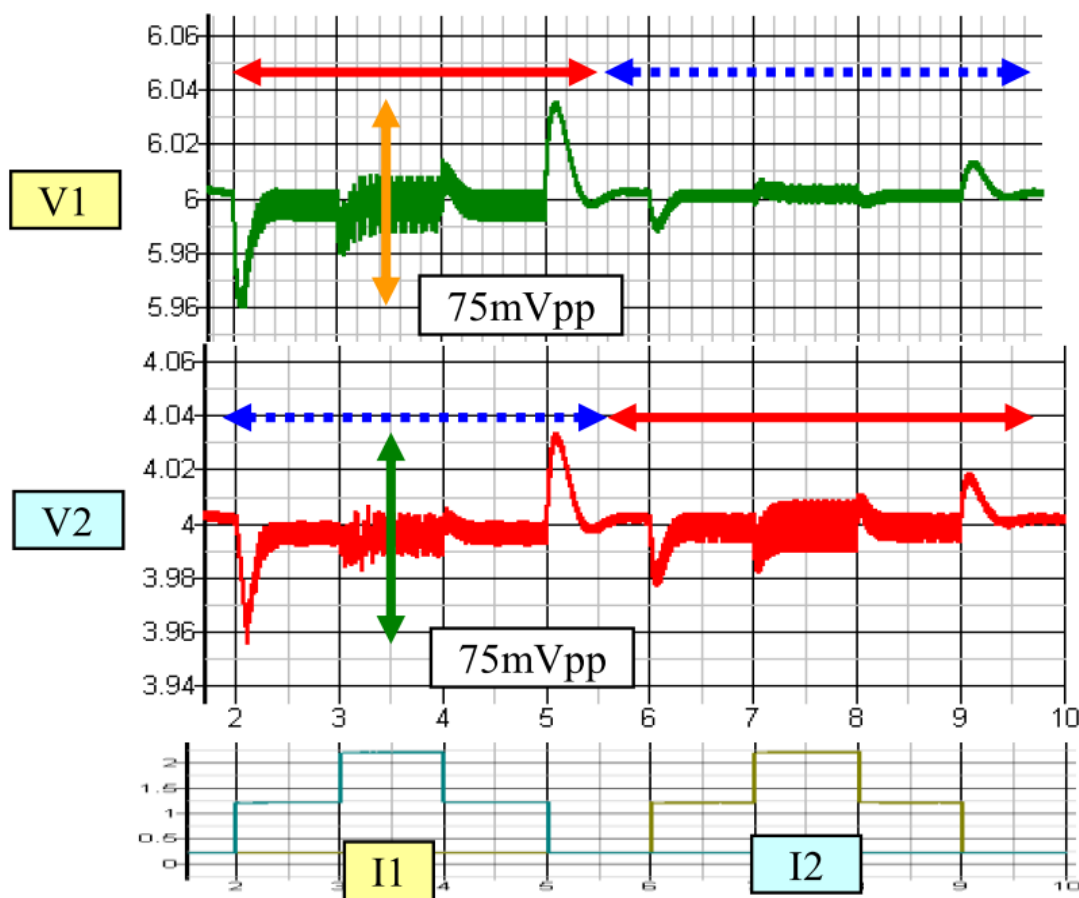


図8.15 シミュレーション結果(ケース2)

(C) 昇圧型過度応答特性 ($\Delta I = 1.0\text{A}$)

● 過度応答特性 ($\Delta I_1 = \Delta I_2 = 1.0\text{A}$) : $\Delta V_1 = \Delta V_2 = \pm 38\text{mV}$



★ 昇圧形電源
性能出しが難しい

電源の調整不十分

★ 赤実線区間
セルフ・レギュレーション
★ 青破線区間
クロス・レギュレーション

● 通常 : $\Delta V_{\text{self}} > \Delta V_{\text{cross}}$

図8.16 過度応答特性(出力電圧リップル)

8.2 リプル制御方式

(ヒステリシス制御)

(1) リプル制御の概要(単体電源)

1-1) 基本構成

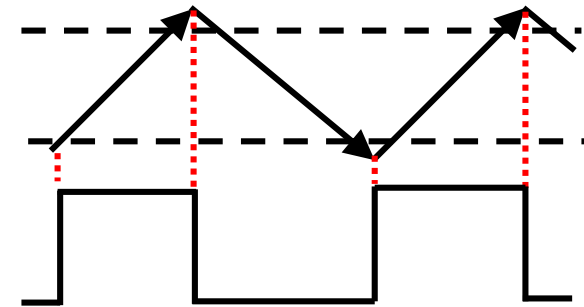
●特徴

- ・簡単構成 ⇒ コンパレータのみ、安価
- ・高速応答 ⇒ 高スループレート(低リプル)
- ・ゲイン不足 ⇒ 高精度リミッタ
- ・周波数変動 ⇒ 高周波ノイズ発生

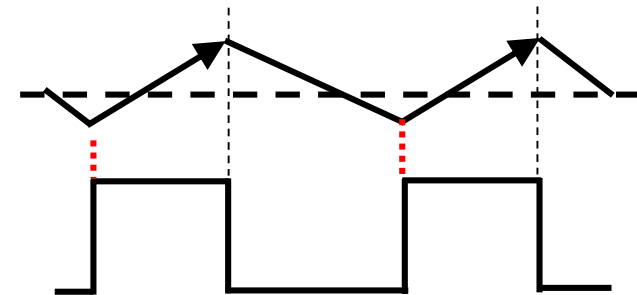
周波数リミッタ必要: $20\text{kHz} < F < 500\text{kHz}$

●基本構成

- 1) 上下リミット方式 ⇒ ウィンドウ方式
出力電圧幅の制限
- 2) 片側リミット方式 ⇒ アッパー検出
(リプル制御方式) ボトム検出



(1) 上下リミット方式



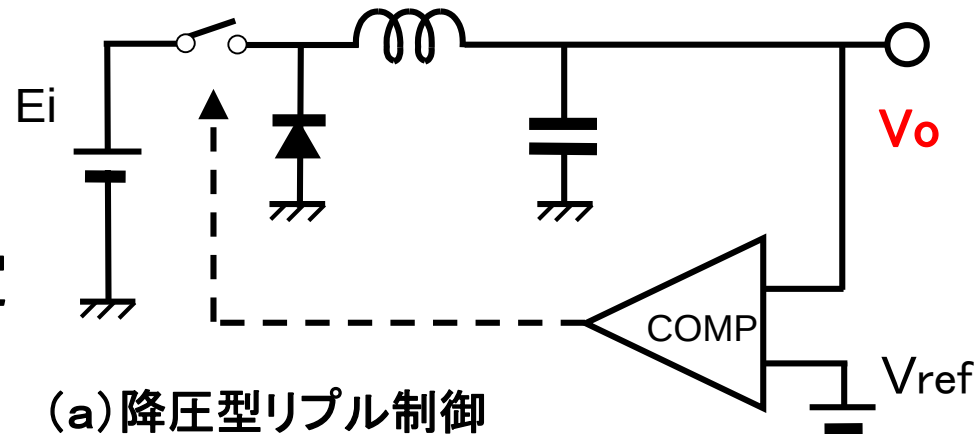
(2) ボトムリミット方式
(オン時間一定)

図8.17 リプル制御方式の概念

1-2) 回路構成

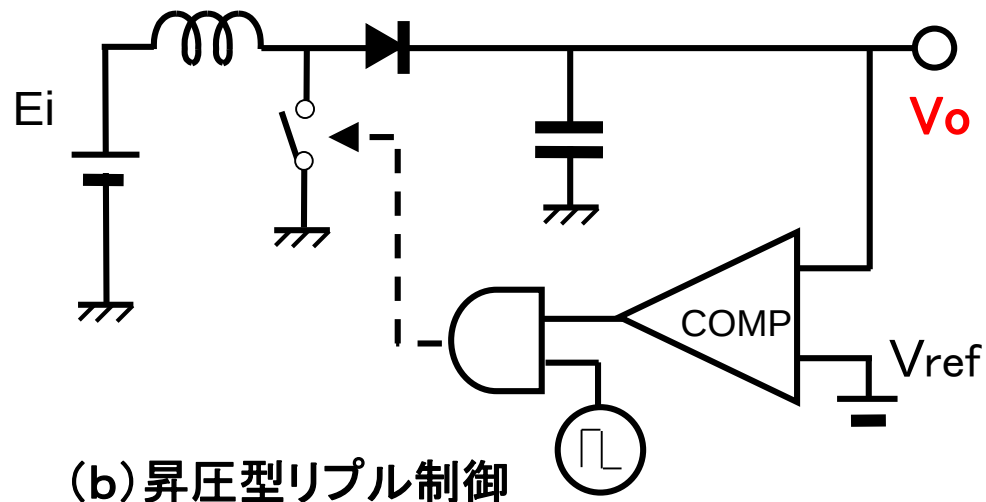
●降圧型リプル制御

- ・ $V_o < V_{ref} \Rightarrow SW: ON$
- ・ループ遅延によりON時間決定



●昇圧型リプル制御

- ・ $V_o < V_{ref} \Rightarrow$ ゲート: ON
- ・スイッチング・パルス必要
(一定パルス幅)
- ・ループ遅延により周波数決定



★ゲインアップによる高精度化

- ・OPアンプによるゲインアップ
- ・アンプ遅延との相互関係

図8.18 リプル制御の構成

1-3) シミュレーション結果1 (降圧型)

* 出力リップル : $\Delta V = 8\text{mV}/3\text{mV}_{\text{pp}}$ ただし $G_{\text{OP}}=40\text{dB}$

* オーバーシュート: $\Delta V_{\text{os}} = 6\text{mV}_{\text{op}}$

* 応答周波数: $F = 100/150\text{kHz}$

●パラメータ

$V_i=9\text{V}$ 、 $V_o=5\text{V}$

$I_o = 1.0/0.5\text{A}$

$L=10\mu\text{H}$ 、 $C=470\mu\text{F}$

●性能決定要因

* ループゲイン

* ループ遅延

* PWMオフ時間

リミットに達するまでSW:ON

SWオフ後のオーバーチャージ

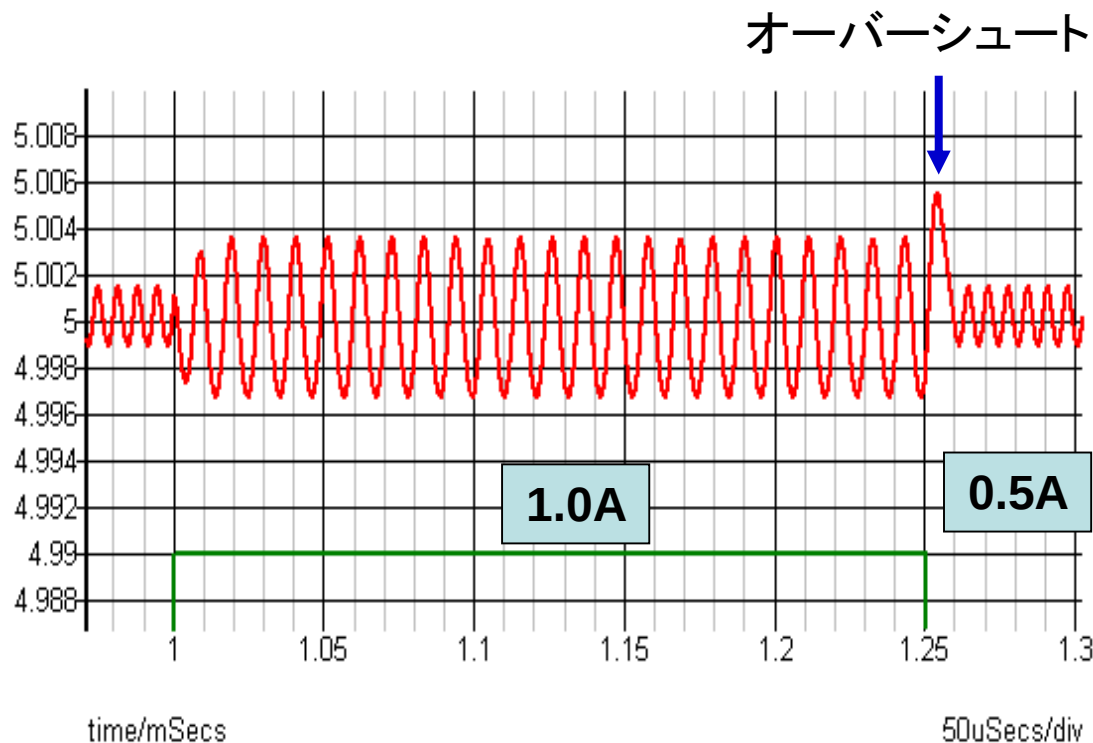


図8.19 降圧型シミュレーション結果

1-4) シミュレーション結果2 (昇圧型)

* 出力リップル : $\Delta V = 9 \text{ mVpp} / 6 \text{ mVpp}$ ただし $G_{OP}=40\text{dB}$

* オーバーシュート: $\Delta V_{OS} = \text{なし}$

* 応答CK: 5CK(1A), 2~3CK(0.5A)

●パラメータ

$V_i=3\text{V}$ 、 $V_o=5\text{V}$

$I_o = 1.0/0.5\text{A}$

$F_{ck}=200\text{kHz}$ ($D=0.5$)

$L=0.5\mu\text{H}$ 、 $C=1,000\mu\text{F}$

●性能向上策

* オフセット対策

* クロックパルスの調整

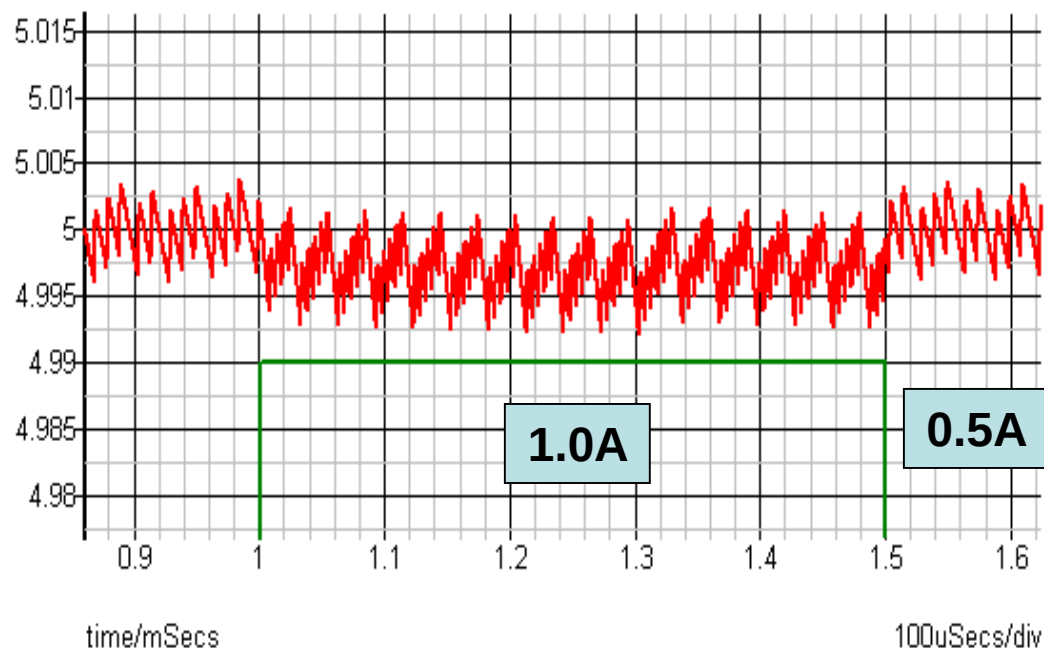


図8.20 昇圧型シミュレーション結果

(2) リプル制御SIDO電源

2-1) 降圧型SIDO電源

●回路構成:

- * バック電源構成
入出力端子、制御端子
- * OR回路によるPWM制御
- * Di、SWによる自動優先順序

●特徴:

- * 非同期式スイッチング方式
各電源による独立高速制御
- * 出力電圧差による、自動優先
低い電圧が優先制御
 $V1 > V2$ ($Vr1 > Vr2$)

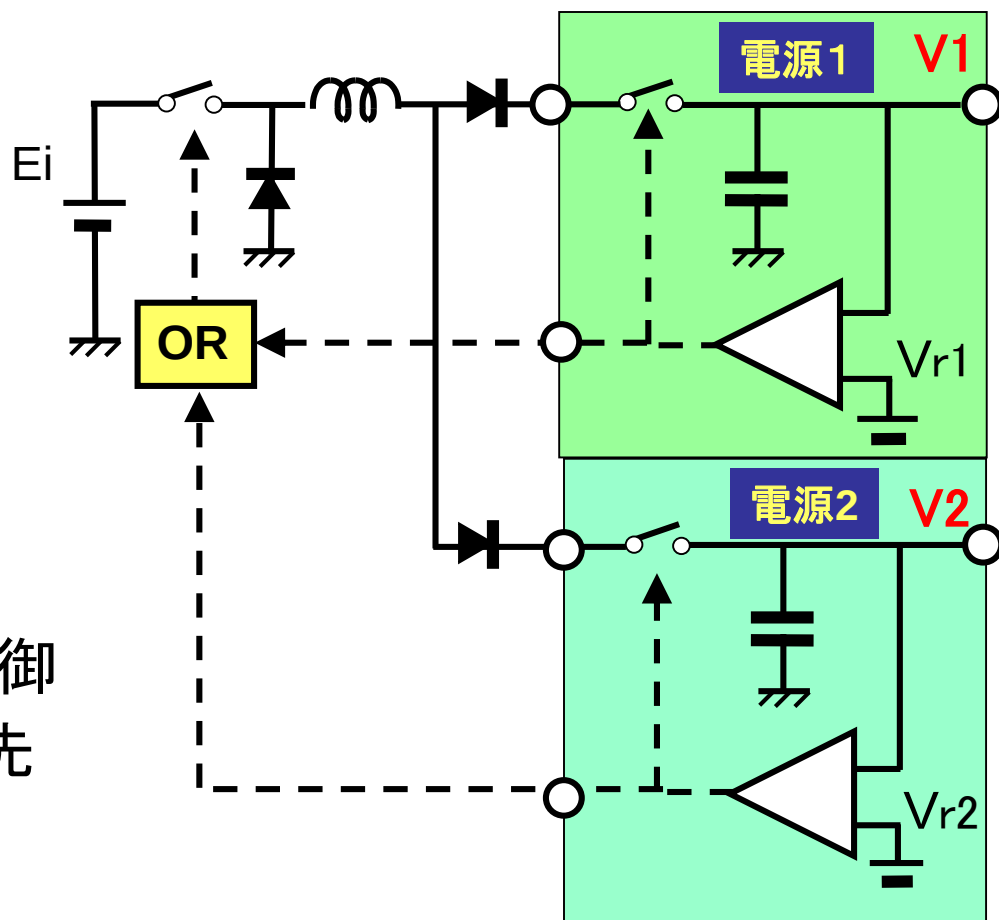


図8.21 降圧型ヒステリシスSIDO電源

●シミュレーション条件

$V_i=9V$ 、 $V_1=6V$ 、 $V_2=4V$ 、 $I_1=1.0/0.5A$ 、 $I_2=0.5A$

$L=500\mu H$ 、 $C=470\mu F$

●シミュレーション結果

* 出力リップル :

$$\Delta V_1 = \Delta V_2 = 5mV_{pp}$$

* オーバーシュート: $\Delta V_{os} \doteq 0mV$

セルフレギュレーション

=クロスレギュレーション

* 応答周波数: $F \doteq 200kHz$

* 負荷電流比 = $\times 2 \sim 1$

$\Rightarrow$ 制御比率 = $2:1 \sim 1:1$

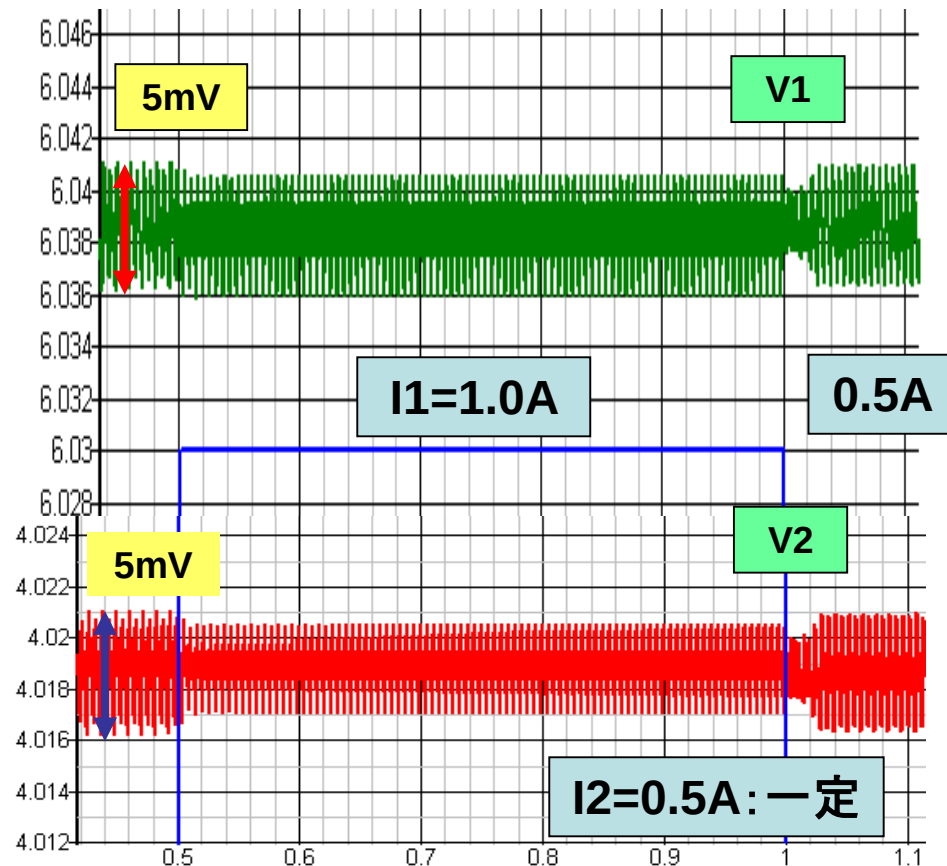


図8.22 降圧型シミュレーション結果

2-2) 昇圧型SIDO電源

●回路構成:

- * パック電源構成
 - 入出力端子、制御端子
- * クロック信号が必要
- * OR回路によるPWM制御
- * Di、SWによる自動優先順序

●特徴:

- * 昇圧型特有のクロック必要
エネルギー・チャージが必要
- * 出力電圧差による、自動優先
低い電圧が優先制御
 $V1 > V2$ ($V_{r1} > V_{r2}$)

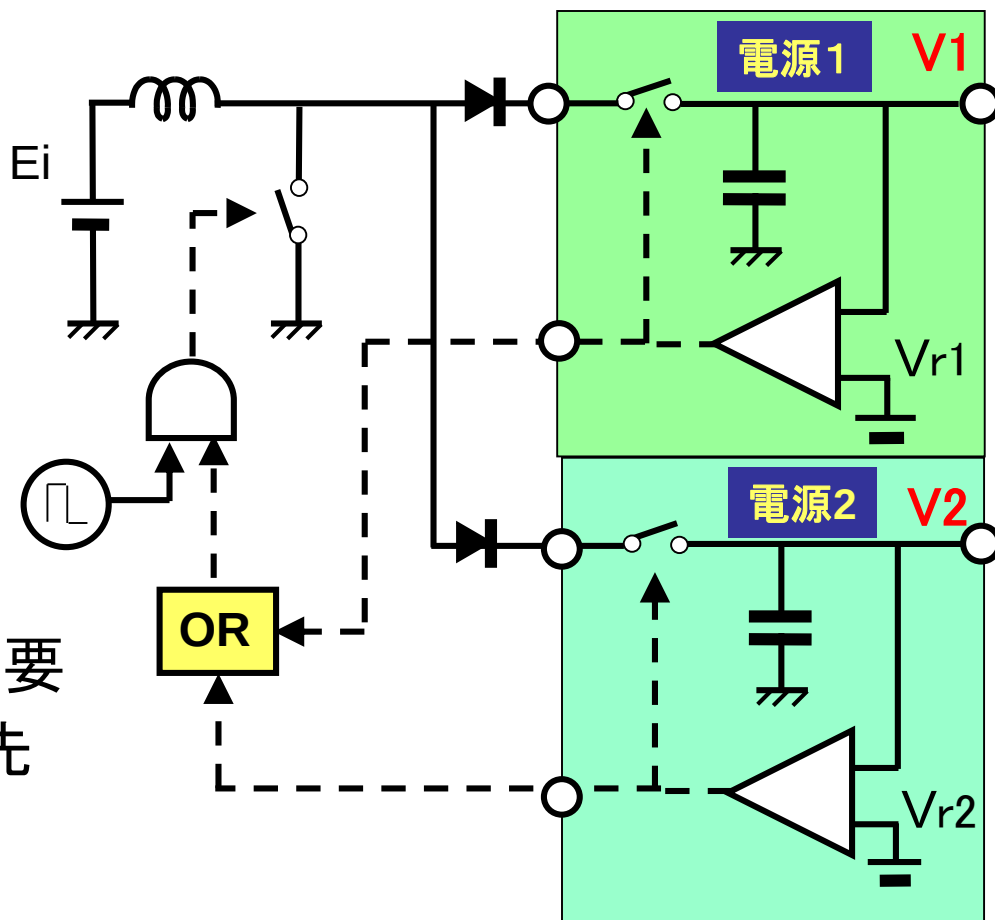


図8.23 昇圧型ヒステリシスSIDO電源

●シミュレーション条件

$V_i=3V$ 、 $V_1=5V$ 、 $V_2=4V$ 、 $I_1=1.0/0.5A$ 、 $I_2=0.5A$

$L=1\mu H$ 、 $C=1,000\mu F$

●シミュレーション結果

* 出力リップル :

$$\Delta V_1 = \Delta V_2 = 7mV_{pp}$$

* オーバーシュート: $\Delta V_{os} \doteq 0mV$

* クロック周波数 = 200kHz

* 負荷電流比 = $\times 2 \sim 1$
⇒ 制御比率: 混在

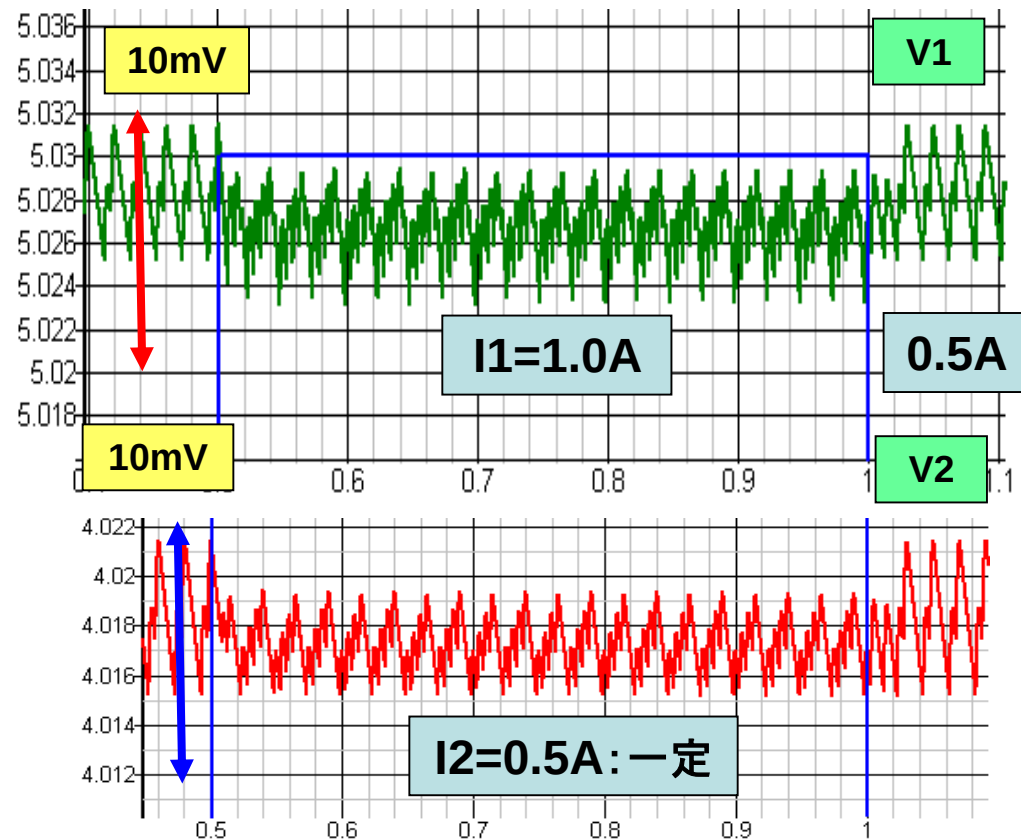


図8.24 昇圧型シミュレーション結果

8.3 ZVS-PWM制御方式

(ZVS: Zero Voltage Switching)

(1) ZVS-PWM制御の概要(単体電源)

1-1) 基本構成・特徴

- ・簡単構成 $\Rightarrow$ 共振用コンデンサ 1個追加 $\Rightarrow$ 安価
- ・効率改善 $\Rightarrow$ SW:ON時にZVS $\Rightarrow$ スイッチング損失の低減
- ・デメリット $\Rightarrow$ 入出力電圧に「共振条件有り」: $V_i < 2V_o$
- ・P-MOSFETには、ボディ・ダイオードが付随

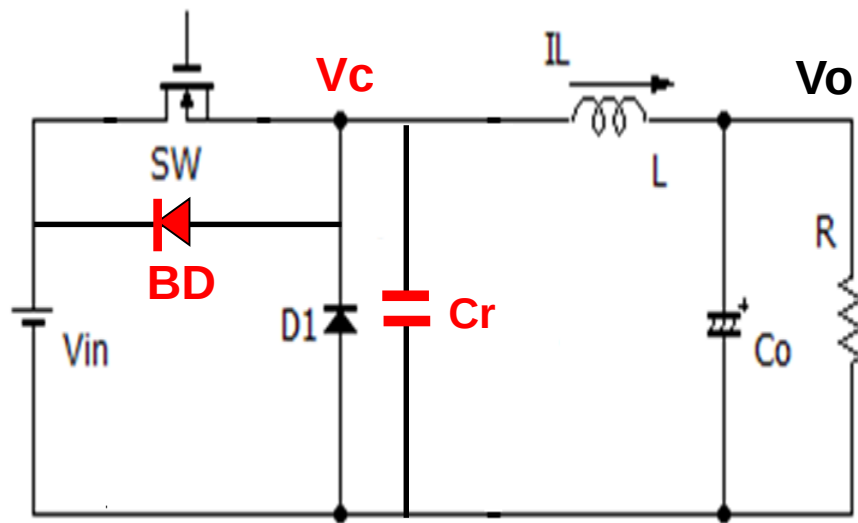


図8.25 ZVS-PWM制御の基本構成

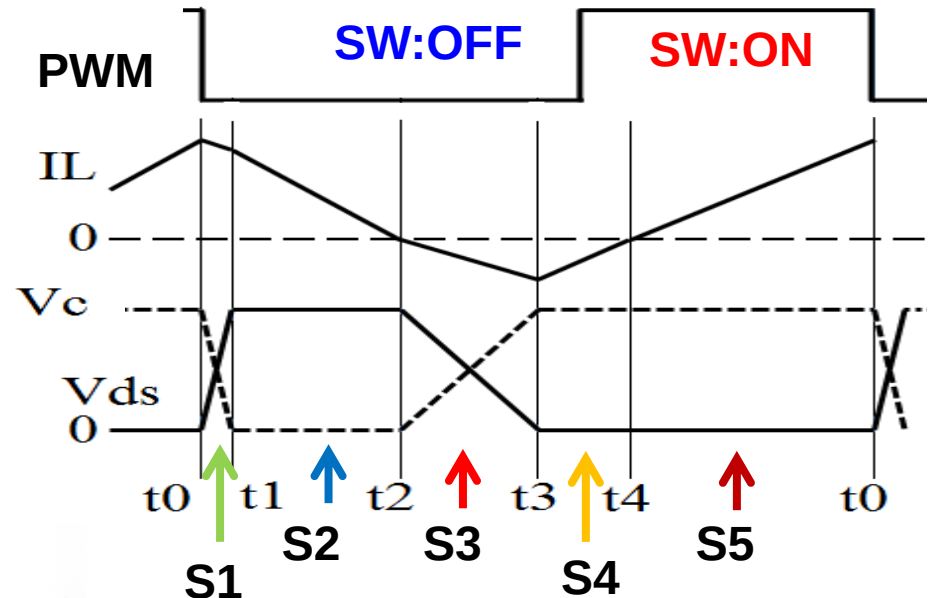


図8.26 ZVS-PWM制御の動作波形

8.3 ZVS-PWM制御方式

(1) ZVS-PWM制御の概要(単体電源)

1-1) 基本構成・特徴

- ・簡単構成 $\Rightarrow$ 共振用コンデンサ 1個追加 $\Rightarrow$ 安価
- ・効率改善 $\Rightarrow$ SW:ON時にZVS $\Rightarrow$ スイッチング損失の低減
- ・デメリット $\Rightarrow$ 入出力電圧に「共振条件有り」: $V_{in} < 2V_o$
- ・P-MOSFETには、ボディ・ダイオードが付随

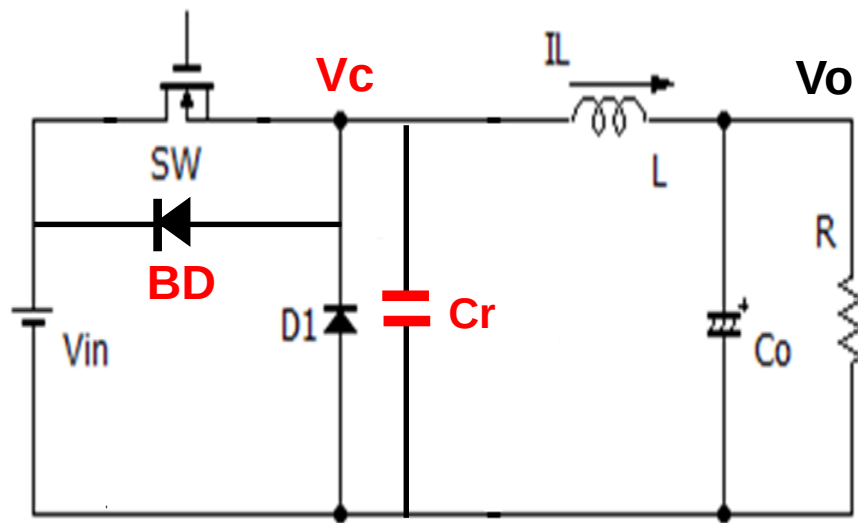


図8.25 ZVS-PWM制御の基本構成

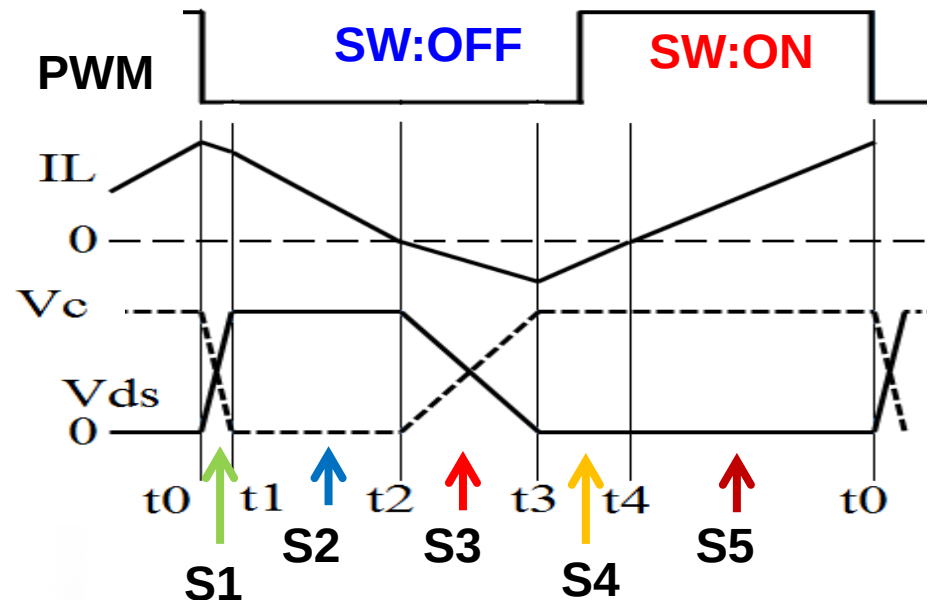
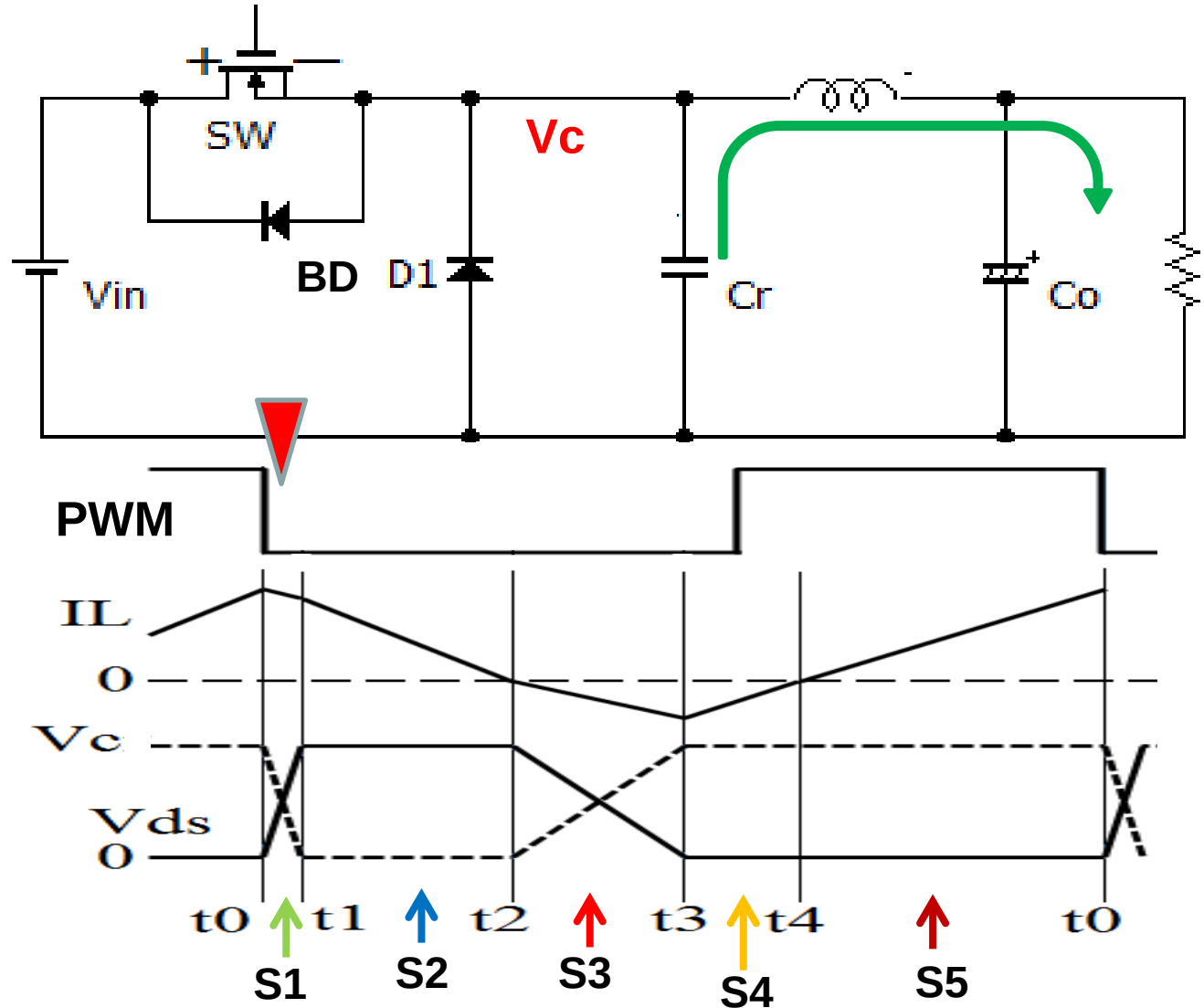


図8.26 ZVS-PWM制御の動作波形

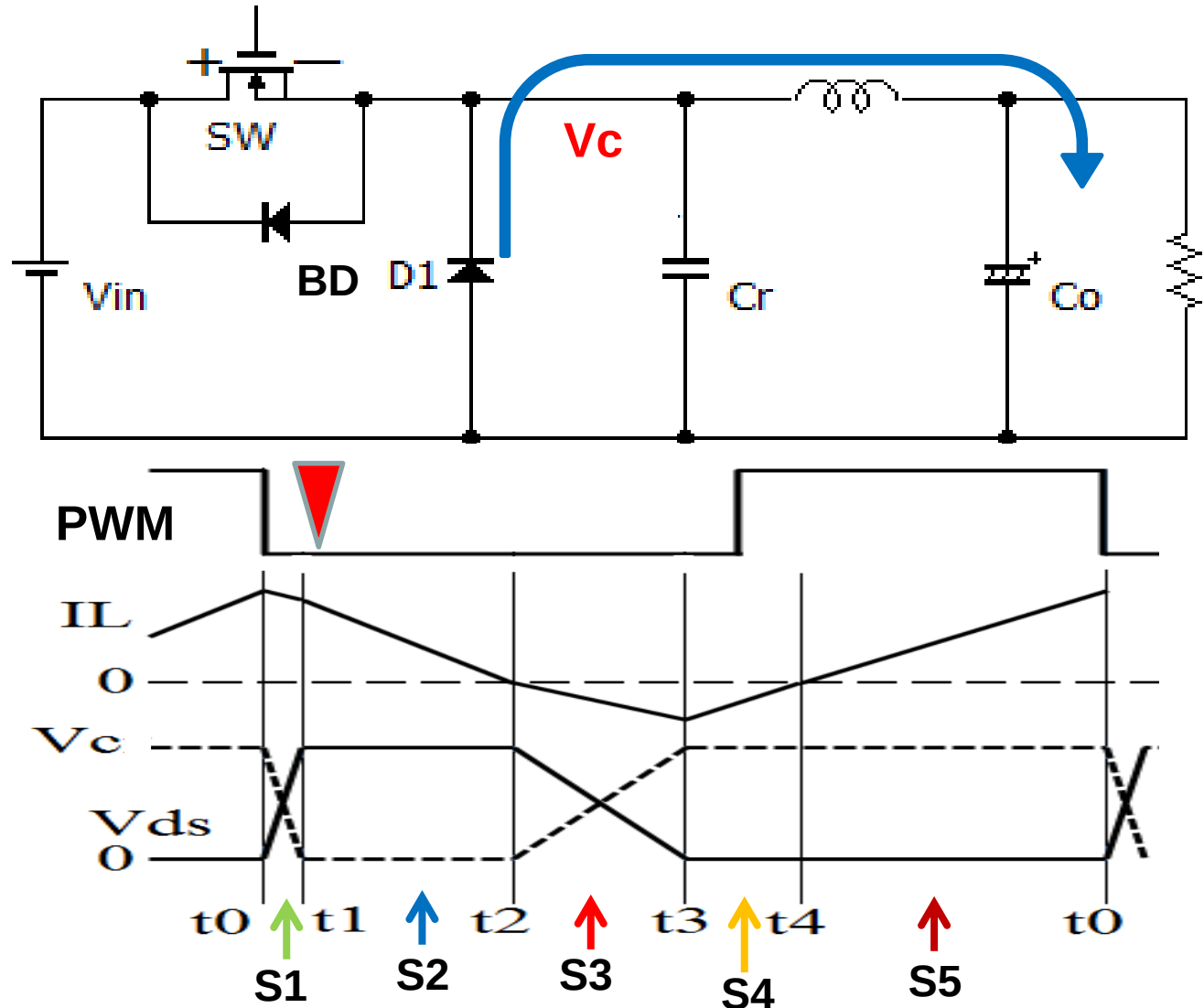
State 1) SWがOFFに変化

- ・Crの電荷が I_L により流出 $\Rightarrow V_c$ が低下
- ・ $V_c=0V$ に達する



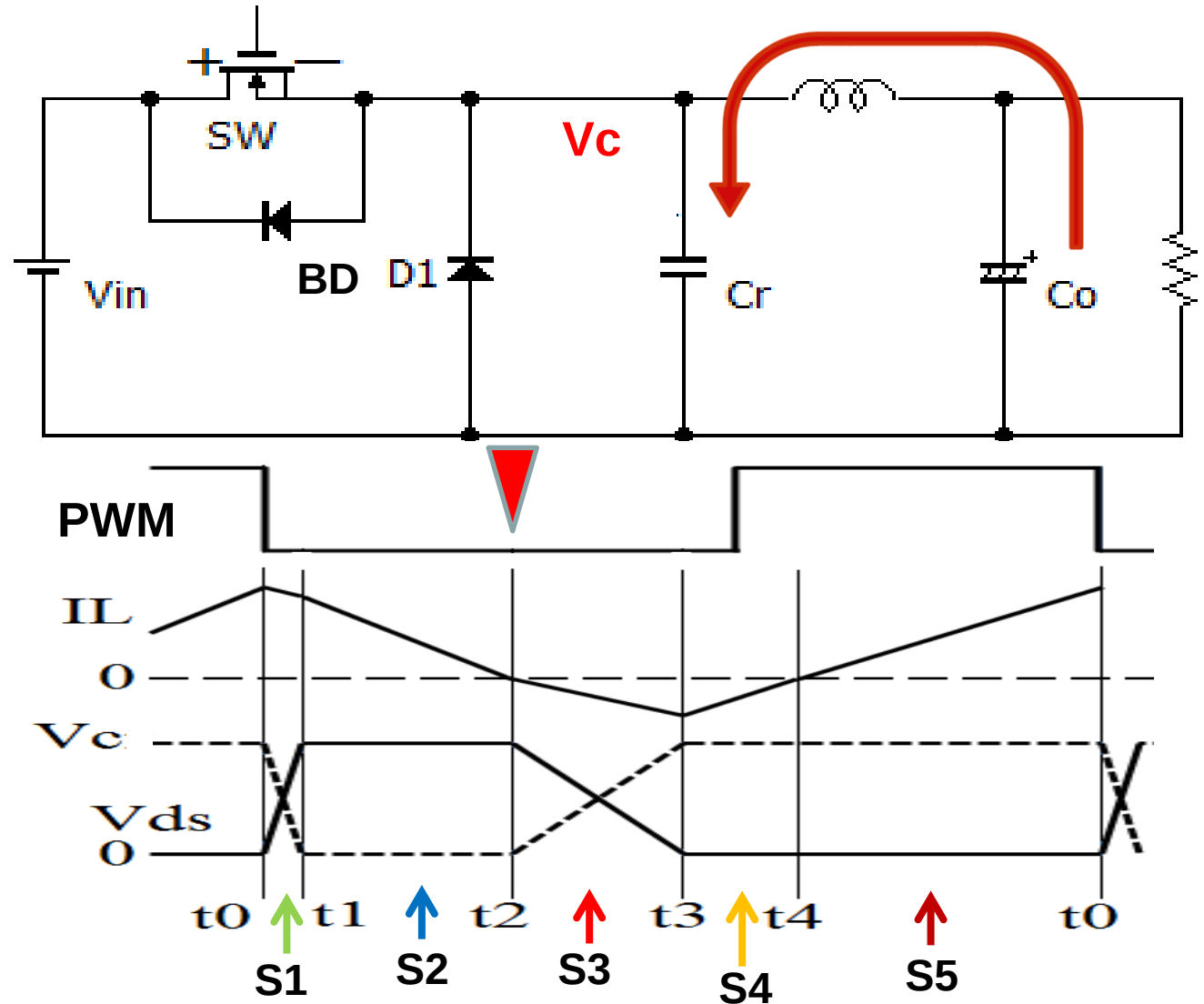
State 2) 還流ダイオードが導通

- ・インダクタは、D1を介して、電流を負荷に供給 $\Rightarrow$ 電流低下
- ・遂には $I_L = 0A$ になり、電流方向 反転



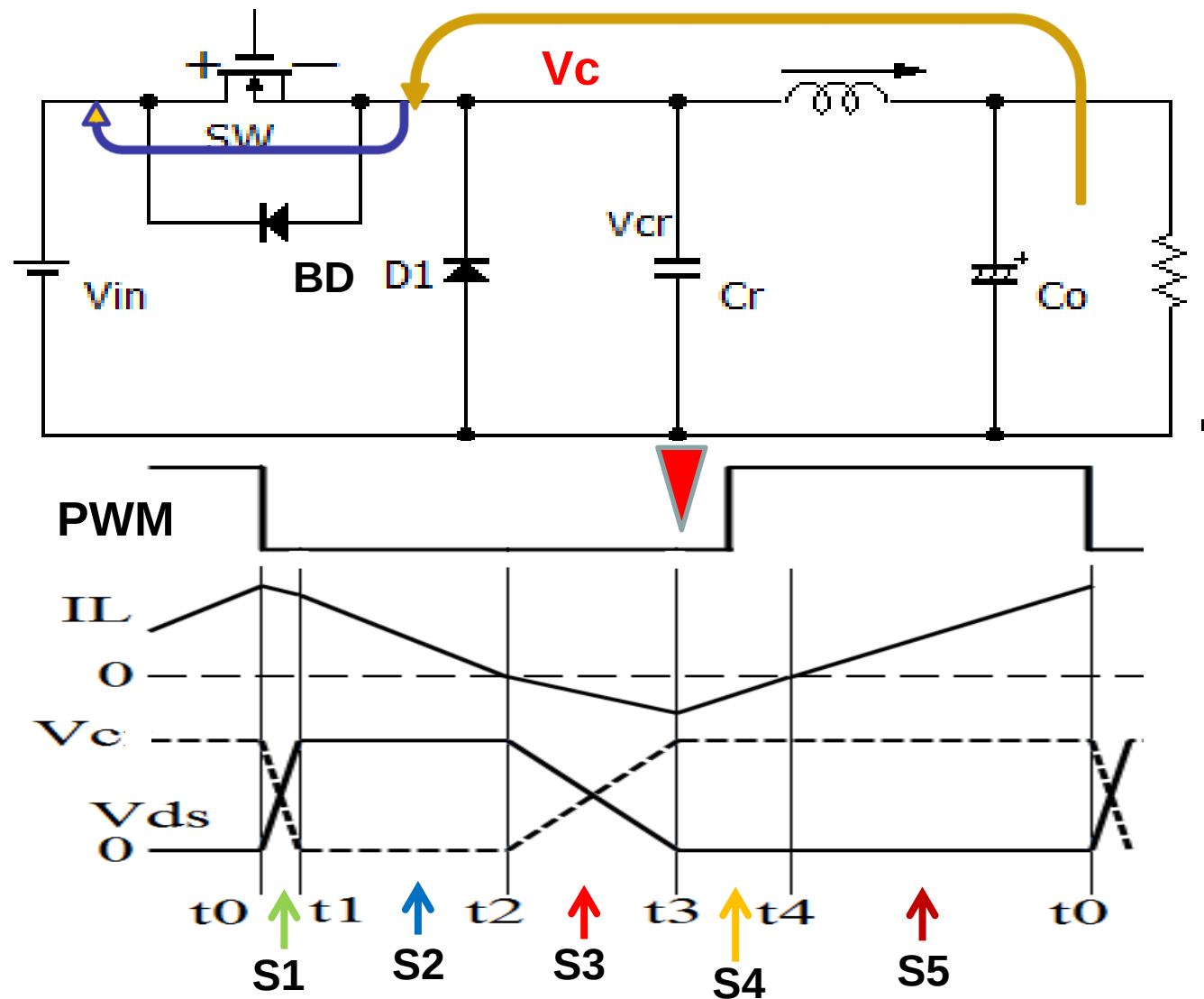
State 3) ダイオードはOFFし、LCは共振

- ・ V_c は上昇し、遂には $V_c = V_{in}$ になる



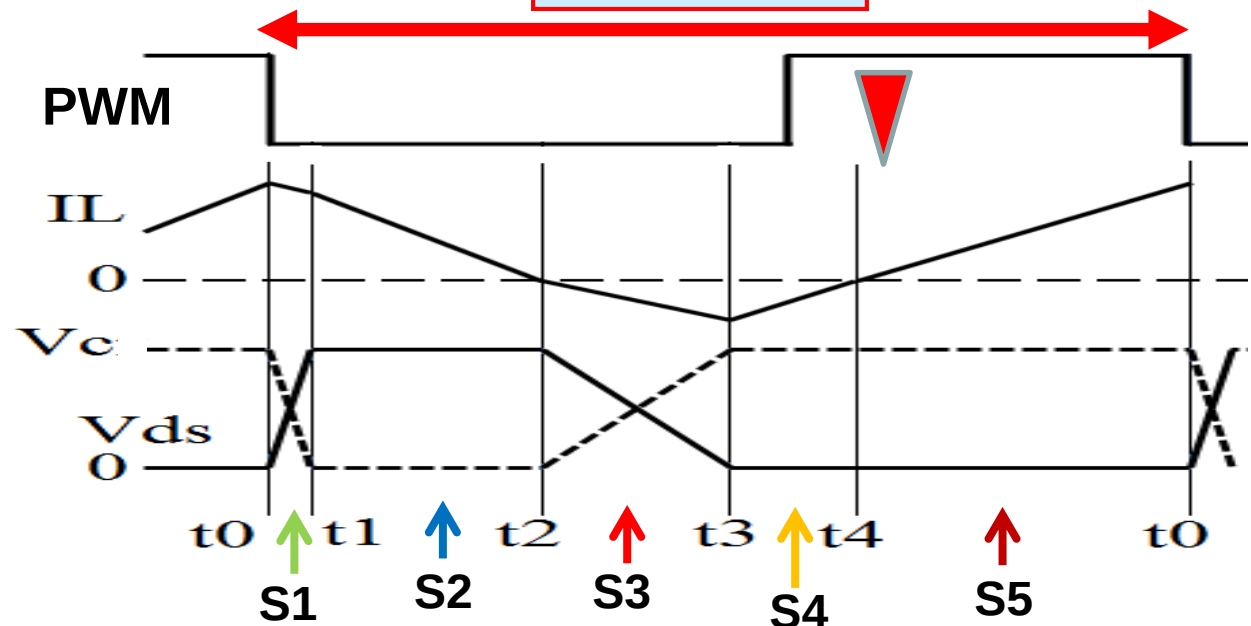
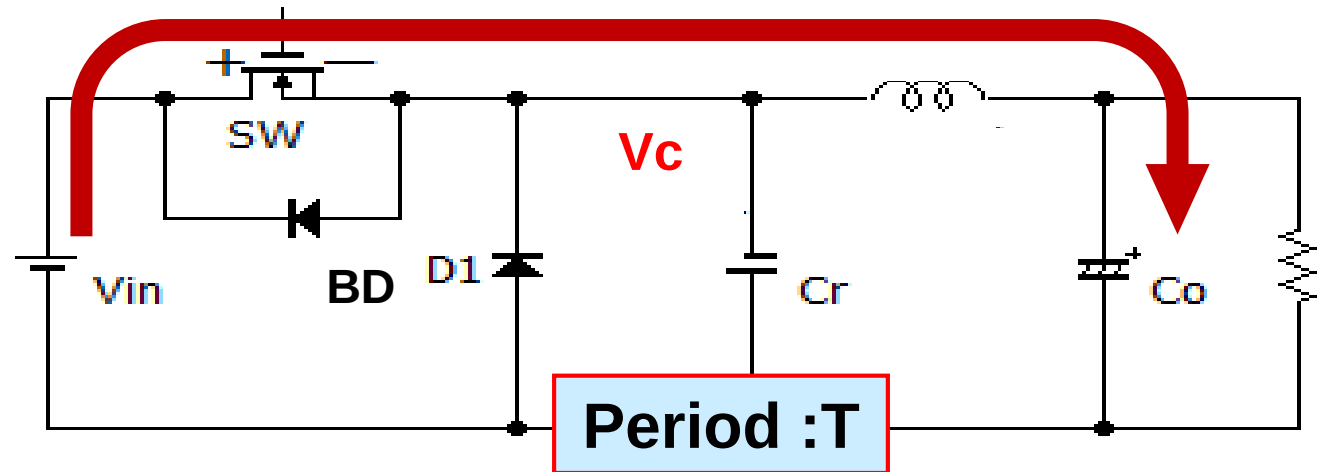
State 4) ボディ・ダイオードはON

- ・ $V_c > V_i$ の期間に、SWを導通させる $\Rightarrow$ **ZVS動作**



State 5) $V_i > V_o$ により、 I_L は徐々に減り、0Aを経由して

- ・電源から負荷に電流⇒電流は直線的に上昇(通常の動作)
- ・出力電圧は上昇⇒遂には $V_o > V_r$ ⇒ 制御ループでPWM:オフ
- ・制御周期は変化



(2) ZVS-PWM制御のシミュレーション結果

●回路定数

- 比較器により、 $V_{in} > V_c$ を検出
- この時点で、鋸歯状波発生器をトリガ起動
- 共振電圧: $V_c(t) = V_o(1 - \sin \omega t)$
- 共振条件: $V_c \geq V_i$ より $2V_o > V_i$

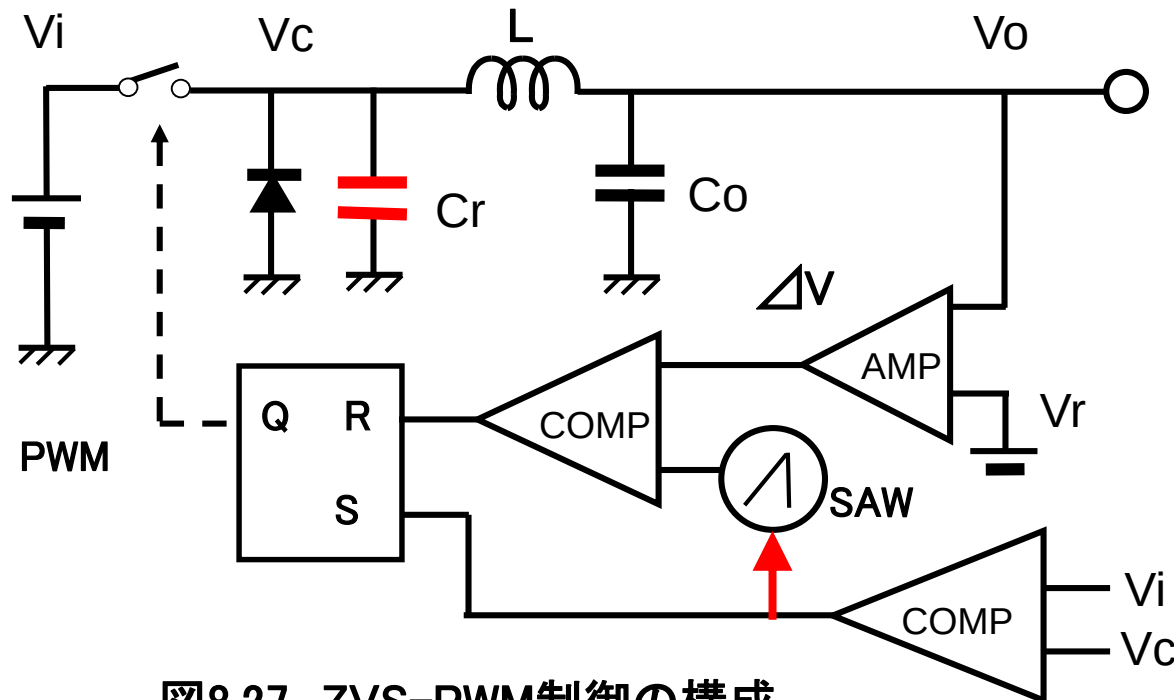


図8.27 ZVS-PWM制御の構成

表8.1 電源回路の仕様

項目	仕様
V_{in}	10 V
V_o	6.0 V
L	1.0 μ H
C_r	47 nF
C_o	470 μ F
I_o	0.30 A

● シミュレーション結果

- ・出力電圧: 6.0V 安定
- ・コイル電流 I_L は共振し、正負に流れている
- ・制御周波数は、 V_{in} 、 V_o 、 I_o および 共振LC等に依存

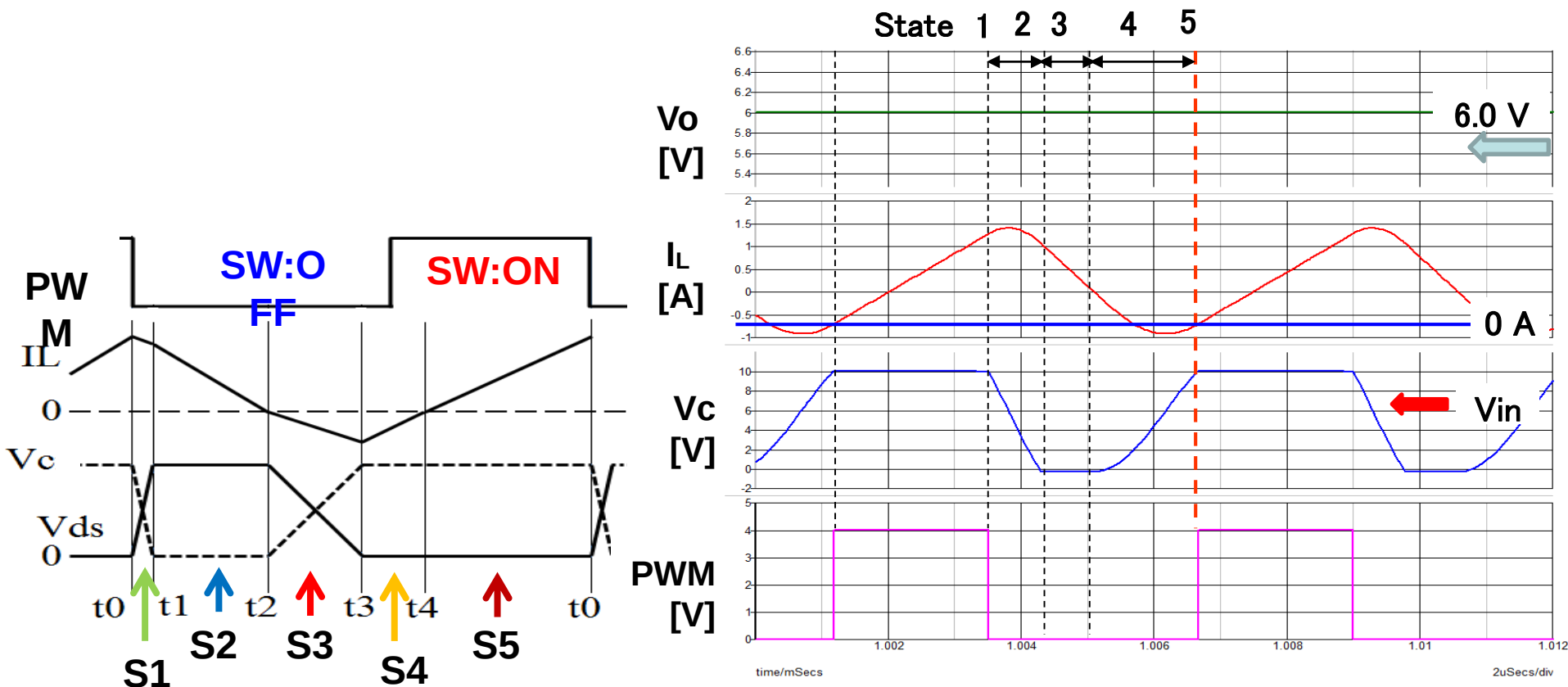
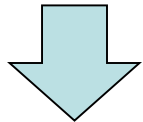


図8.28 シミュレーション波形

(3) ZVS-PWM制御の実装結果

● 実測波形

- ・出力電圧リプル: 50mV
(かなり大きい)
⇒ 通常は三角波の積分波形
ステップ状の成分 大



グラウンドラインによる
SW波形(V_c)ノイズ

- ・コイル電流: ピーク 7.0 A
- ・制御周波数: $F_{op} = 250$ kHz

ΔV_o [V]

I_L [A]

V_c [V]

PWM [V]

$V_i = 10$ V, $V_o = 6.0$ V, $I_o = 0.3$ A

D50-X 4024A, MY53480449: Fri Jan 30 18:38:47 2015

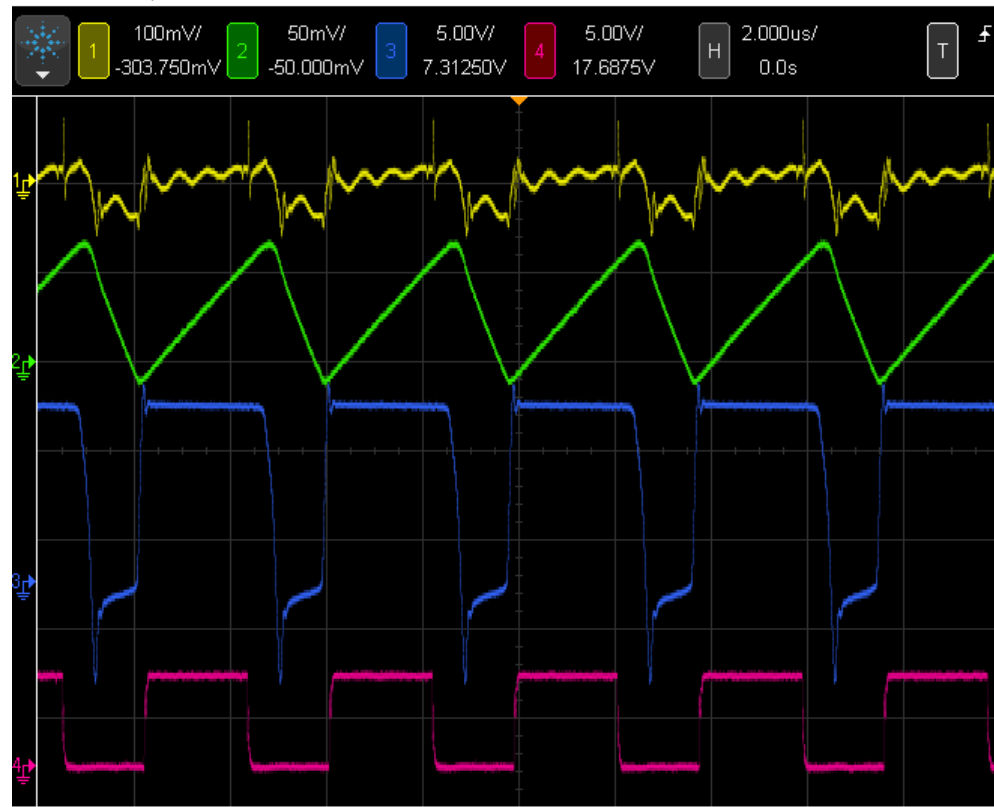


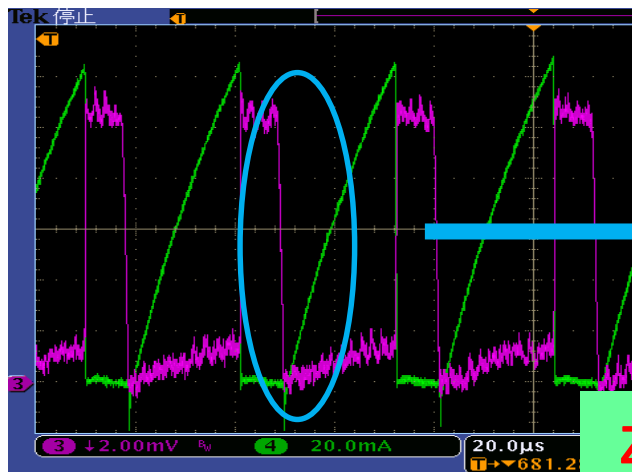
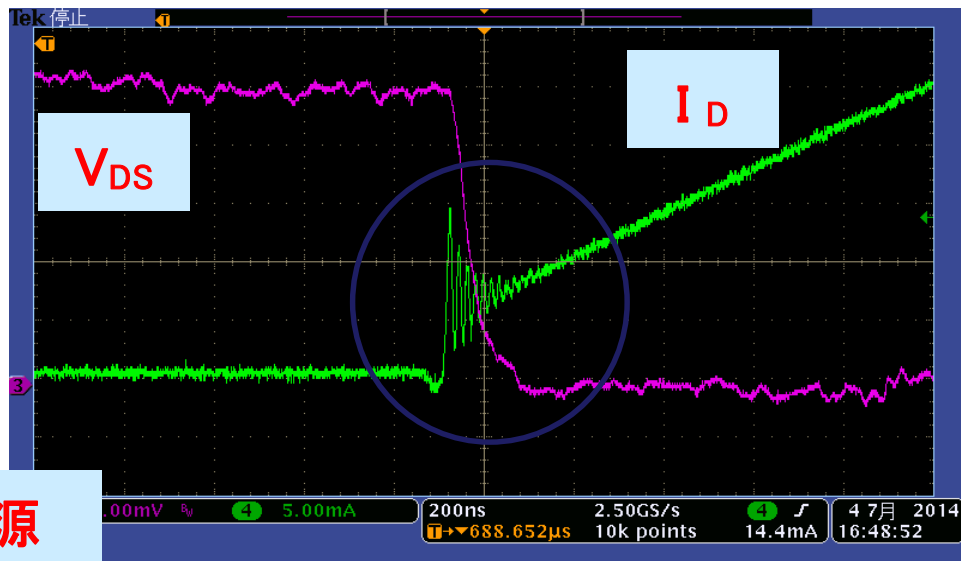
図8.29 ZVS電源の実測波形

●ZVS波形の確認

- ・SW両端電圧が0Vに達してから
ド레인電流が流れ始める



通常の電源



ZVS-PWM

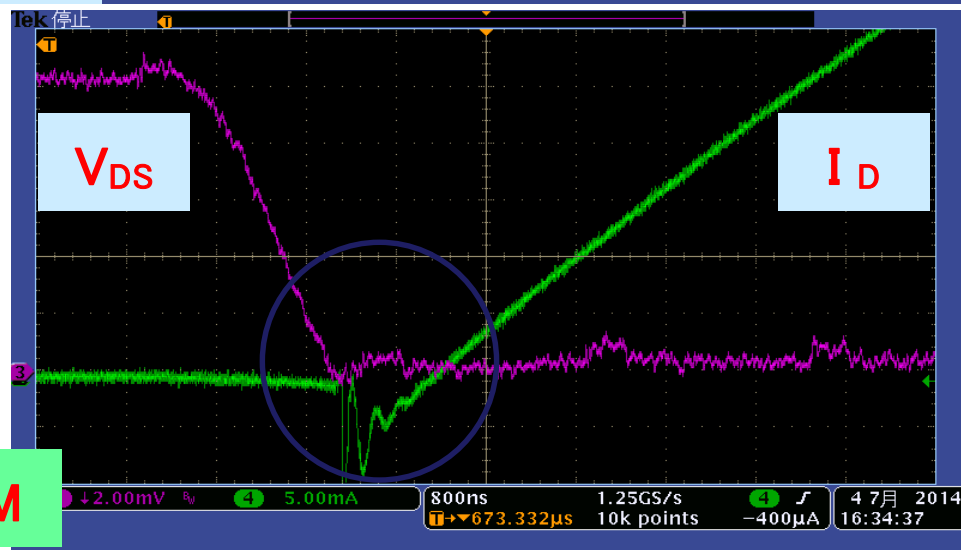


図8.30 ZVS動作の実測波形(V_{DS} — I_D)

(4) ZVS-PWM制御方式 **SIDO** 電源

● 回路構成と動作

- Exclusive方式によるSIDO電源化
- LC共振時の切換え方式がポイント

インダクタ電流の逆方向(共振)電流は、全てV2側に依存
SEL信号によるスイッチS2のボディダイオードを利用

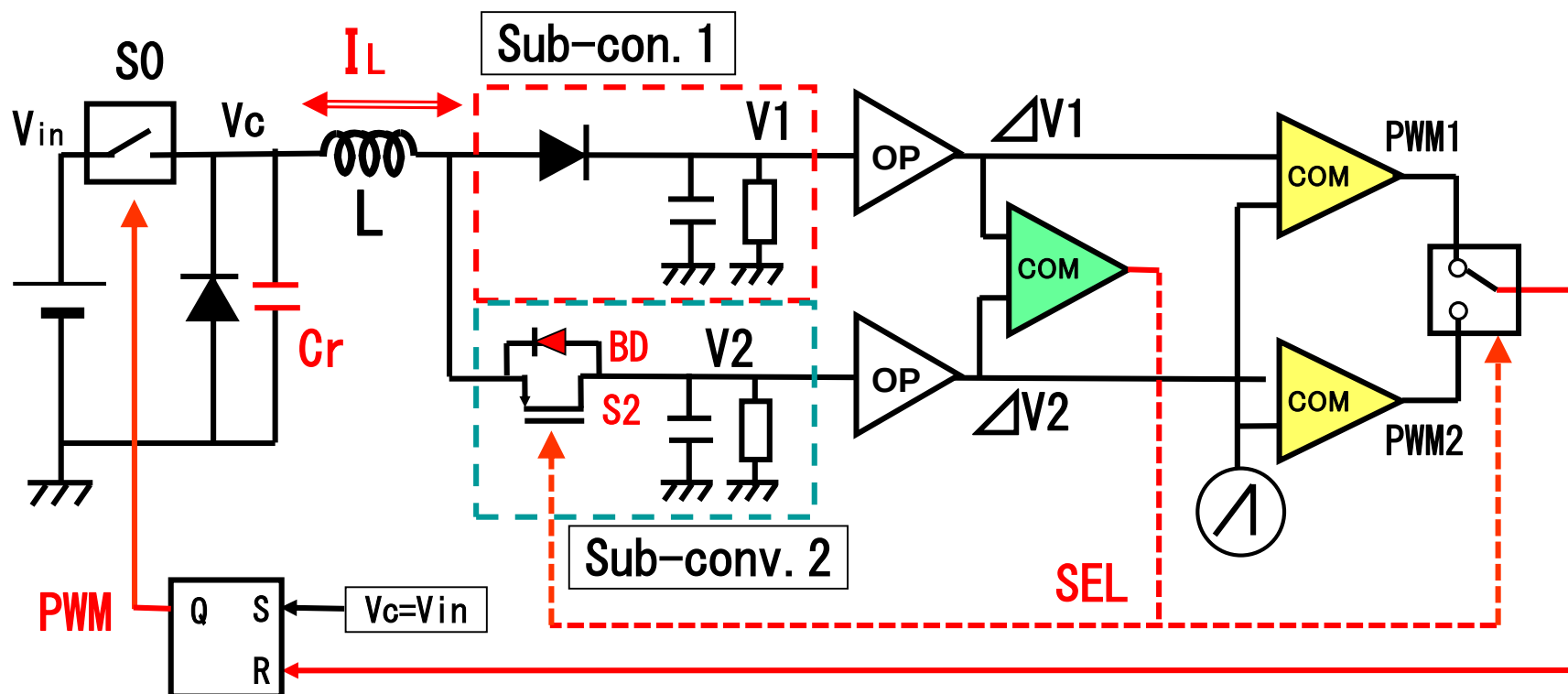


図8.31 ZVS制御SIDO電源の構成

● シミュレーション結果(定常特性)

- $V_1=6.0\text{ V}$, $V_2=5.5\text{ V}$ で安定
- SEL信号により PWM変化し
 I_L ピーク電流が変化

* 回路仕様

- $V_1=6.0\text{ V}$, $V_2=5.5\text{ V}$
- $I_{o1}=I_{o2}=0.5\text{ A}$
- $L=2.2\text{ }\mu\text{H}$,
 $C_r=1.0\text{ nF}$, $C_o=470\text{ }\mu\text{F}$

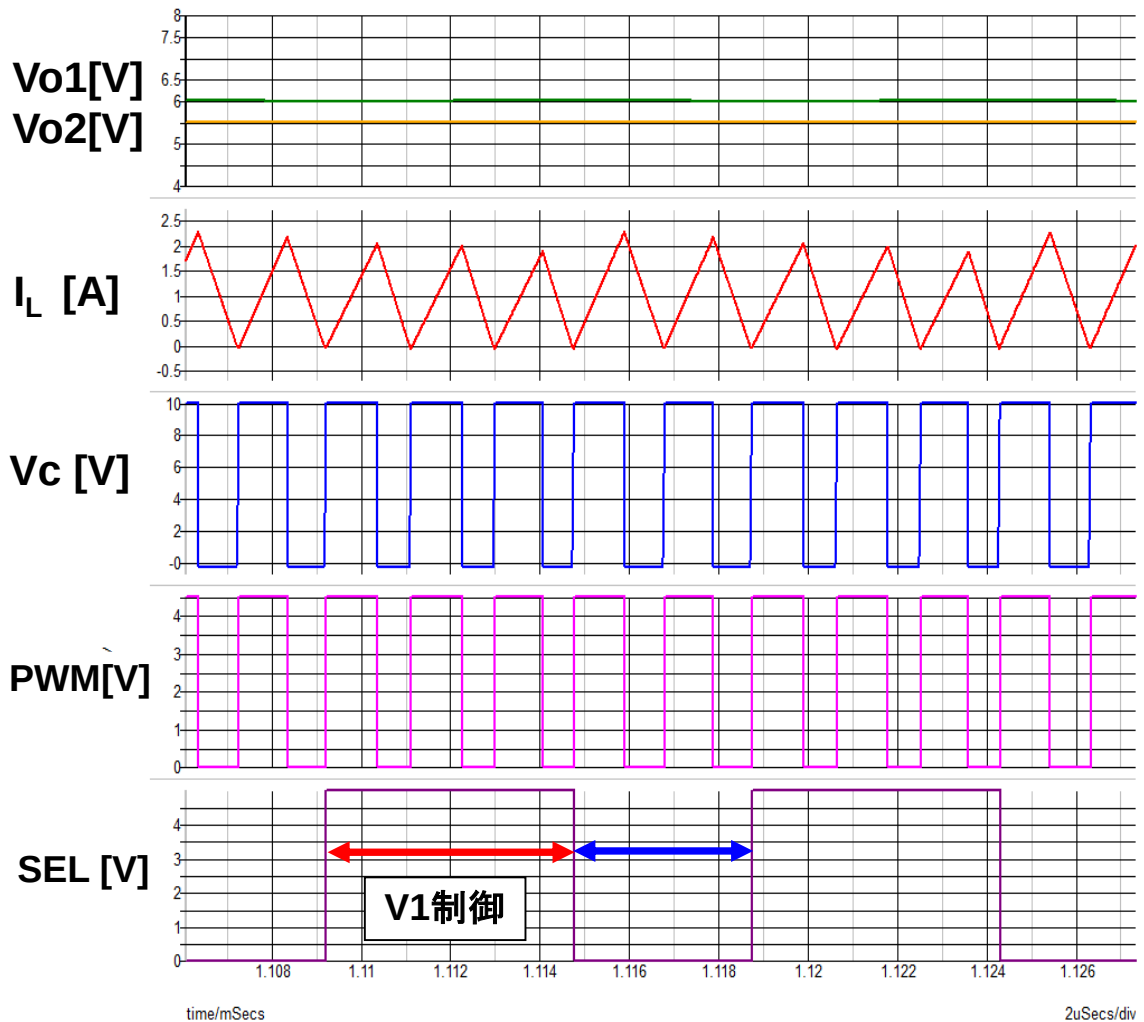


図8.32 SISO電源のシミュレーション結果

● 定常特性

- ・出力リプル: 5mVpp @ $I_o=0.5A$ 、10mVpp @ $I_o=1.0A$

● 過度応答特性

- ・オーバーシュート:

$$\Delta V_1 = \Delta V_2 = 10mV \text{ @ } \Delta I_o = 0.5A$$

★ クロスレギュレーション

- ・他電源の変化によるオーバーシュート

$$\Delta V_1 = 10mV \text{ @ } \Delta I_{o2} = 0.5A$$

★ セルフレギュレーション

- ・自身の变化によるオーバーシュート

$$\Delta V_1 = 10mV \text{ @ } \Delta I_{o1} = 0.5A$$

一般に

セルフ Reg. > クロス Reg.

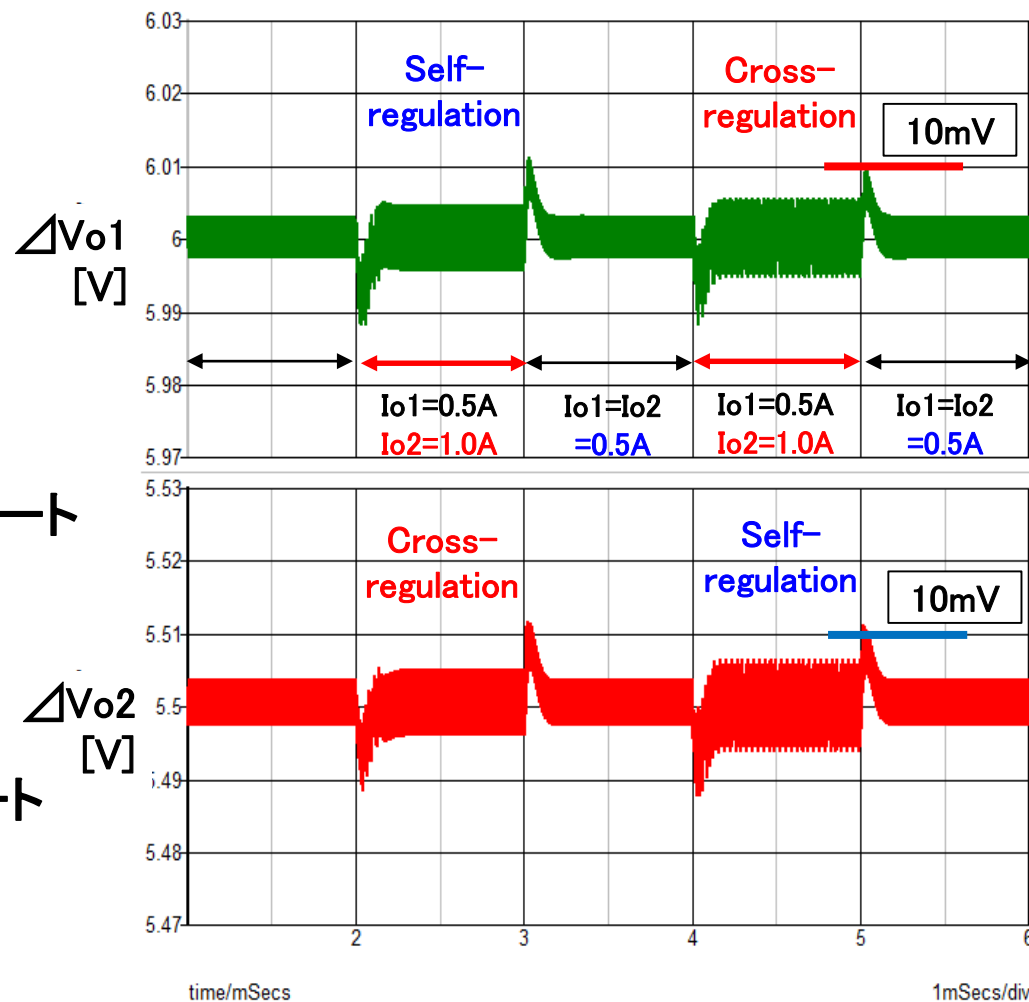


図8.33 SISO電源のリプル特性

● 負荷電流と効率 η の関係(シミュレーション結果)

- **SISO** 電源 : 最大 95.5% (従来電源 : MAX 94.3%) @ $I_o=1.0A$
効率差 $\Delta\eta = 1.2\%$ @ $I_o=1.0A$, 最大効率改善率: 6.5% @ $I_o=0.2 A$
- * **SIDO** 電源 : 最大 86.0% (従来SIDO電源I : MAX 78.5%) @ $I_o=0.3A$
最大効率差 = 7.5% @ $I_o=0.3 A$

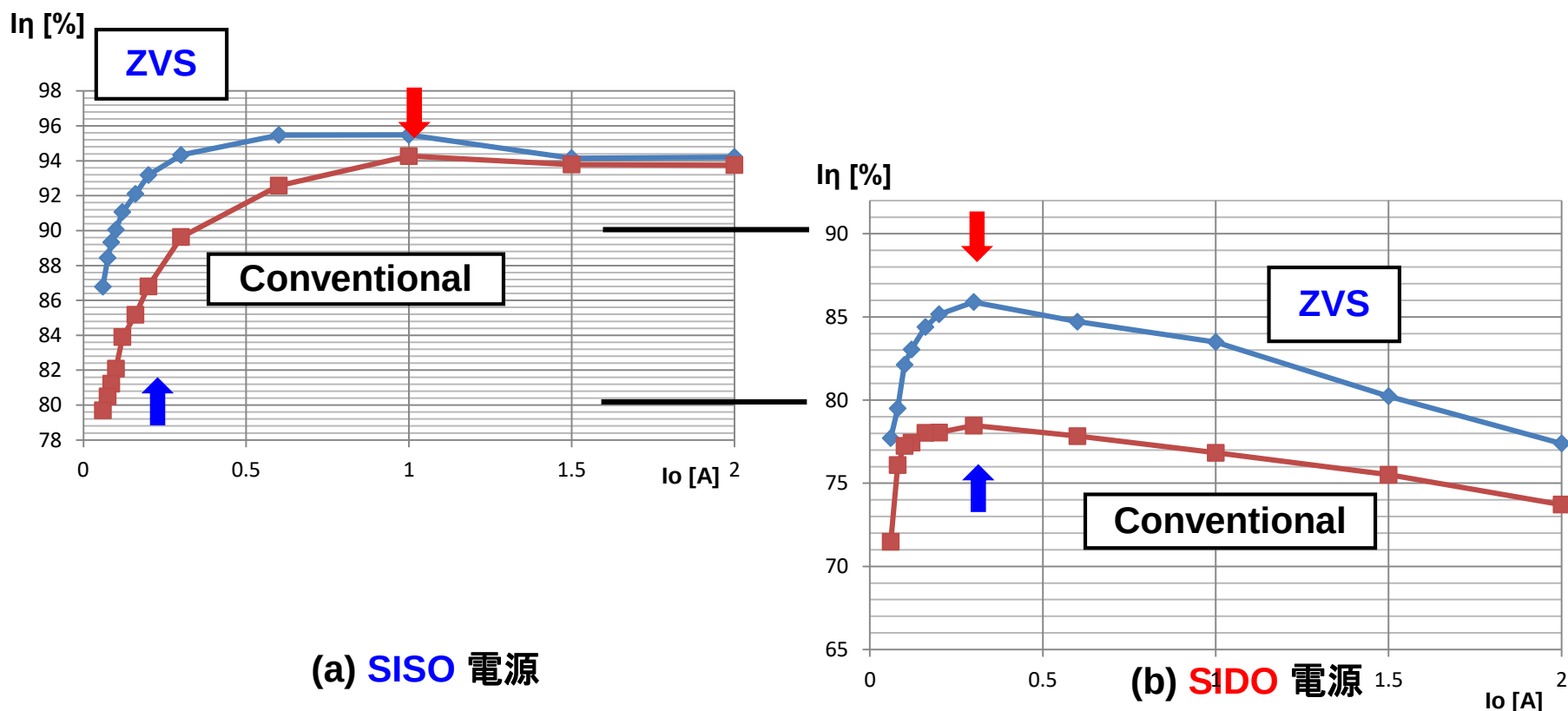


図8.34 ZVS方式電源の効率改善比較

8.4 ソフトスイッチング制御方式

(1) 電圧共振電源の概要(単体電源)

★ 電圧共振電源の特徴

・基本構成：

スイッチに直列に「共振用インダクタ L_r 」、並列に「共振用コンデンサ C_r 」追加

コントロール部：スイッチ両端電圧の検出 $\Rightarrow$ SWオン:ZVS

・共振条件： $V_i > Z_r \cdot I_o$

* $Z_r = \sqrt{L_r / C_r}$: 特性インピーダンス

* 出力電流 = 0 A 時も

上式の成立が必要

$\Rightarrow Z_r > \text{数k}\Omega$ が必要

・メリット： $V_i \cdot V_o$ に依存しない

・デメリット：共振電圧が高い

$V_r = Z_r \cdot I_o > \text{数100 V}$

$\Rightarrow$ 高耐圧素子が必要

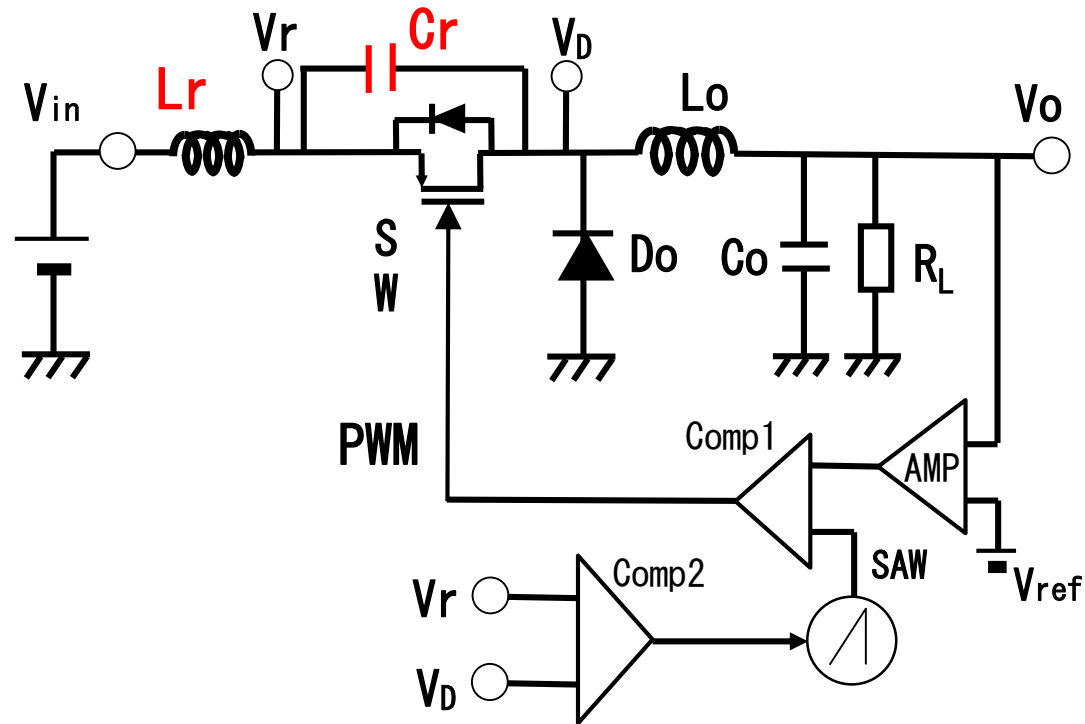


図8.35 電圧共振電源の構成(半波型)

(1) 電圧共振電源の概要(単体電源)

1-1) 半波型共振電源

●動作説明

0) ステージ0:

- * SW=ON で L_r, L_o に同一電流

$$I_{L_o} = I_{L_r} \doteq I_o$$

1) ステージ1:

- * SW=OFF となり

- ・ I_{L_o} により、 V_D は下降 $\Rightarrow V_D = 0V$

I_{L_o} は D_o を介して 持続
(降圧形の SW オフ状態)

- ・ $L_r \cdot C_r$ は共振 $\Rightarrow C_r$ は上昇し下降

2) ステージ2:

- * $V_r = V_D (= -0.6V)$ をコンパレータで検出

- ・ SW を ON にする (ZVS)
 $\Rightarrow$ 共振停止。

- ・ 共振電流 I_r は V_i 方向に最大

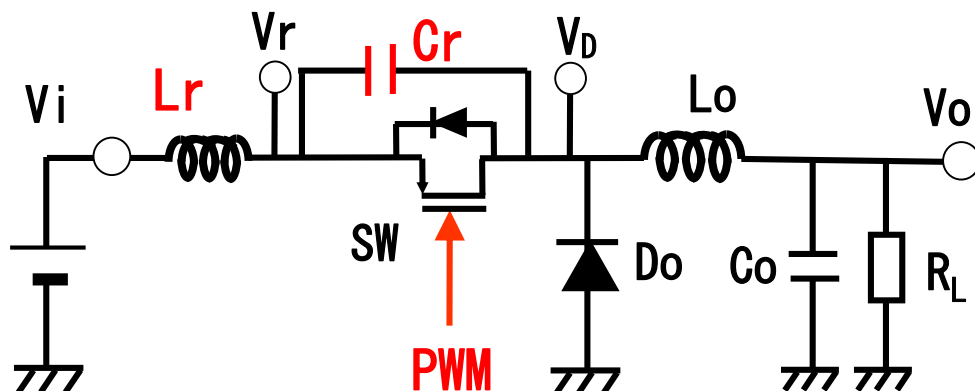


図8.36 半波型共振電源

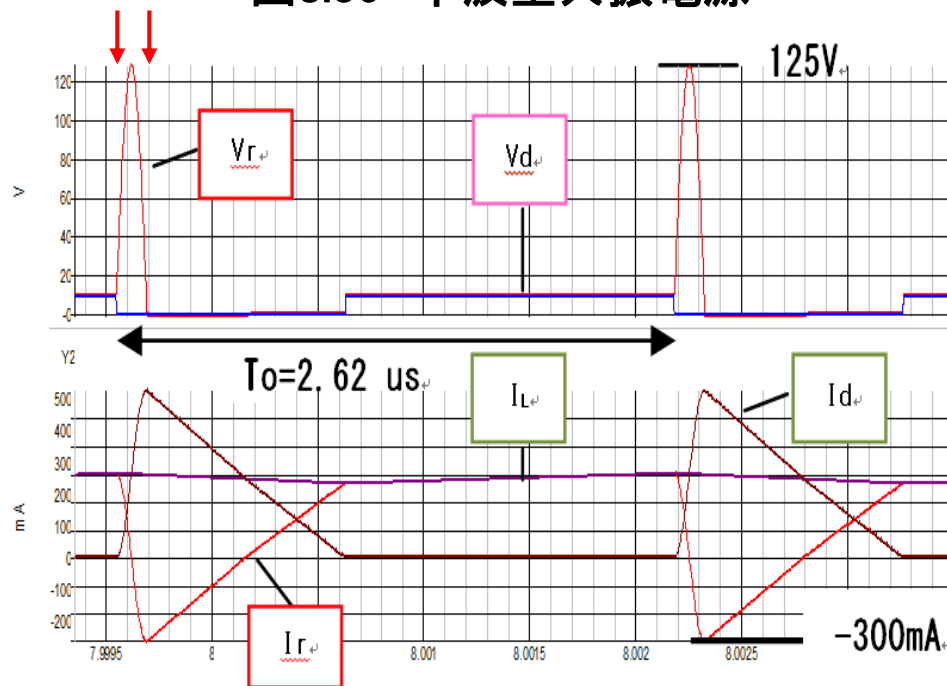


図8.37 半波型共振電源の動作波形

(1) 電圧共振電源の概要(単体電源)

1-1) 半波型共振電源

●動作説明

3) ステージ3:

- * SW=ON で L_o は不変 ($= I_o$)
- ・ I_r, I_d は徐々に減少 (I_d より 供給)
⇒ 遂には $I_r = I_L, I_d = 0$ となり
- ・ D_o はOFFとなる
(降圧形のオン状態)

4) ステージ4:

- * L_r 、SWを介して、 V_i より I_o を供給
- ・ I_o, V_o は徐々に増加
⇒ 遂には $V_o > V_{ref}$
- ・ PWMは反転し、SWはOFF
⇒ ステージ1 の戻る

- 最大共振電圧: $V_P = 125V$ @ $I_o = 0.25A$
- 最大共振電流: $I_P = -300mA$

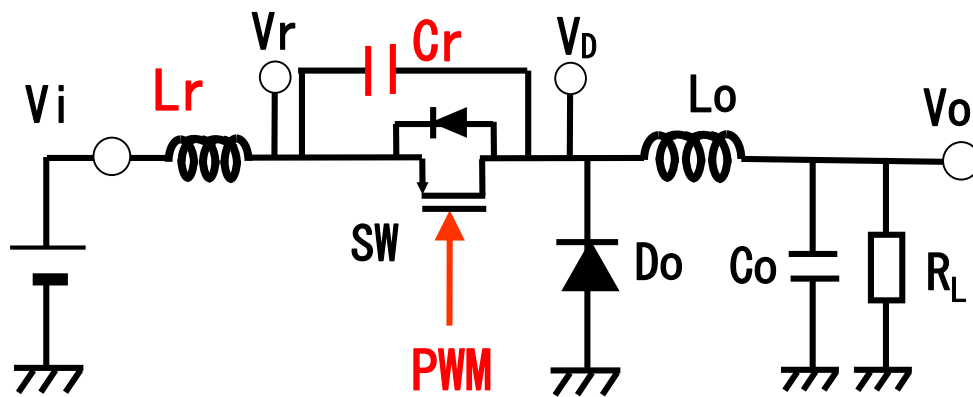


図8.36 半波型共振電源

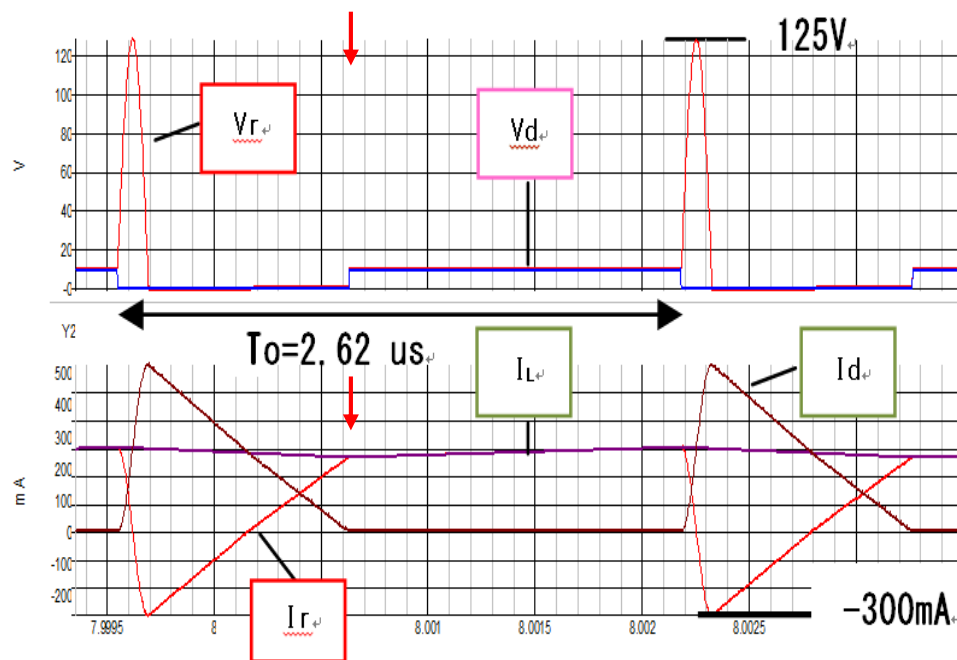


図8.37 半波型共振電源の動作波形

(1) 電圧共振電源の概要(単体電源)

1-2) 全波型共振電源

・半波型との相違点:

SWと直列にダイオードを挿入

・回路動作:

1) ステージ1:

* SW=OFF の後、 $L_r \cdot C_r$ が共振
共振電圧 V_r 上昇後 下降

2) ステージ2:

* $V_r = V_D$ の検出で、SW = ON
⇒ **しかし D_r により 電流阻止**
* 共振は継続: **負電圧**に共振
(共振期間=降圧形のOFF期間)

3) ステージ3:

* 次の $V_r = V_D$ で、 D_r はON
・ V_i より、 I_r , D_r を介して I_o 供給
(降圧形のON期間)

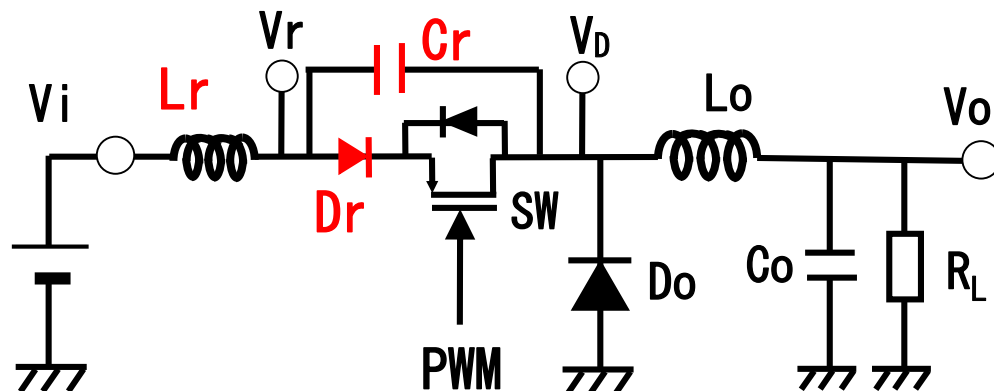


図8.38 全波型共振電源の構成

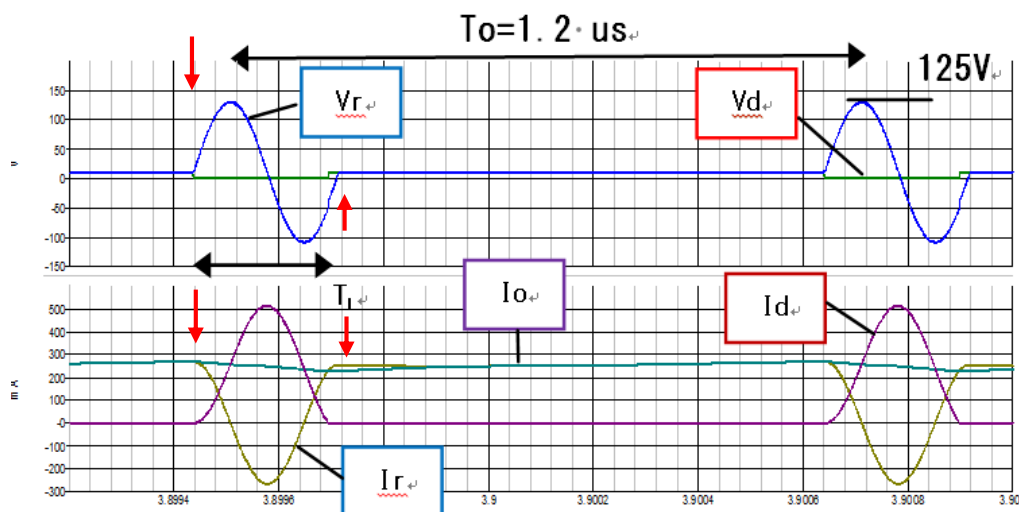


図8.39 全波型共振電源の動作波形

(1) 電圧共振電源の概要(単体電源)

1-2) 全波型共振電源

4) ステージ4:

- * 電流 I_o 、出力電圧 V_o は 微増
 - ・遂には $V_o > V_{ref}$ となり SW=OFF
- ⇒ステージ1 に戻る

●共振状態:

- * 最大共振電圧: $V_p = \pm 125 \text{ V}$
- 最大共振電流: $I_p = -0.25 \text{ A}$
- @ $I_o = 0.25 \text{ A}$

●デューティ

$$D = V_o / V_i \quad (\text{通常の降圧型電源})$$

●動作周期: $T_o = 1.2 \text{ us}$

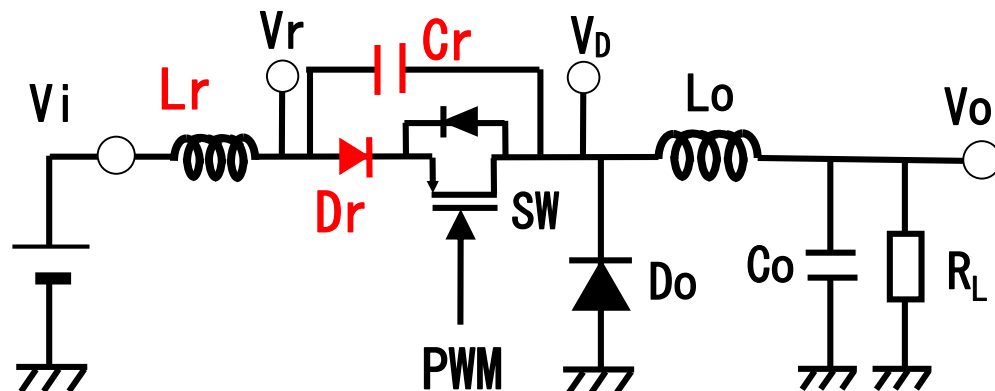


図8.38 全波型共振電源の構成

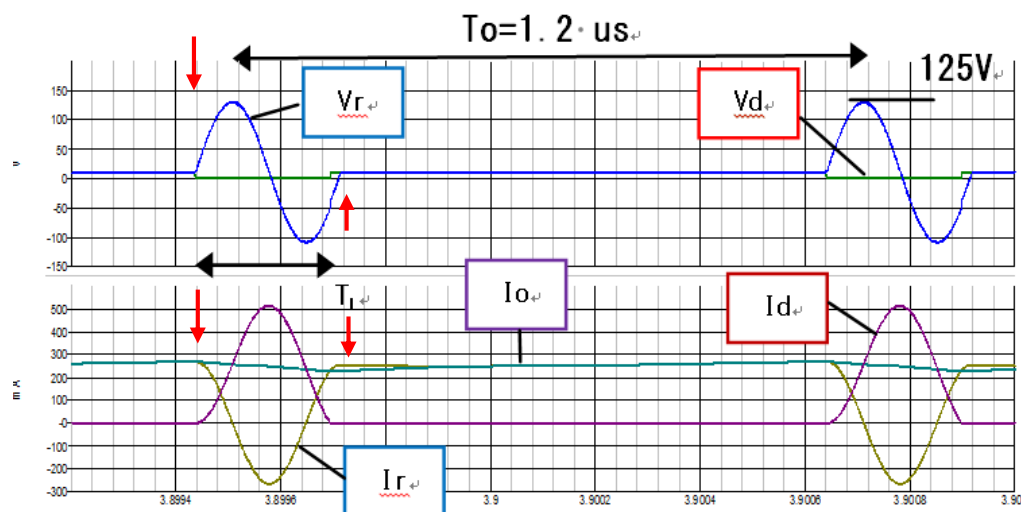


図8.39 全波型共振電源の動作波形

8.4 ソフトスイッチング制御方式

(2) クランプ方式電圧共振電源

★ ツェナーによるクランプ方式

- * 基本構成：共振電圧 V_r を直接クランプ
 - ・クランプの多端は、入力電圧 V_i でも可
- * メリット：共振電圧をツェナー電圧に低減：高耐圧FETが不要
- * デメリット：制御周期が変化
- * 共振波形： $V_r = 44\text{V}$ ($\leftarrow 125\text{V}$)、 $I_r = 60\text{mA}$ ($\leftarrow 320\text{mA}$)

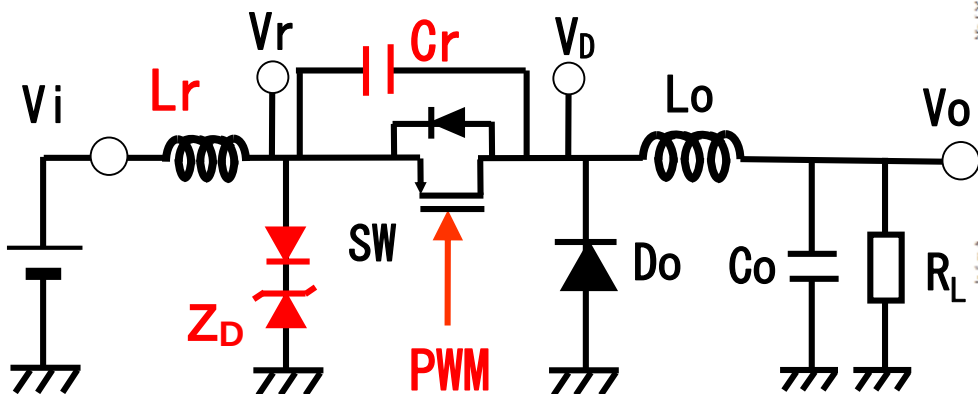


図8.40 クランプ方式電圧共振電源(半波型)

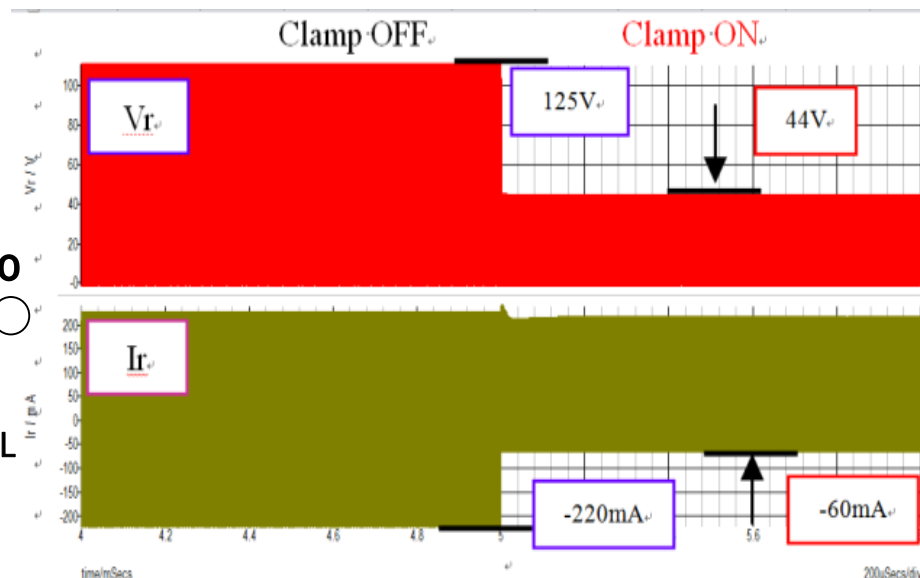


図8.41 クランプ電源の共振波形(半波型)

(2) クランプ方式電圧共振電源

★ ツェナーによるクランプ方式

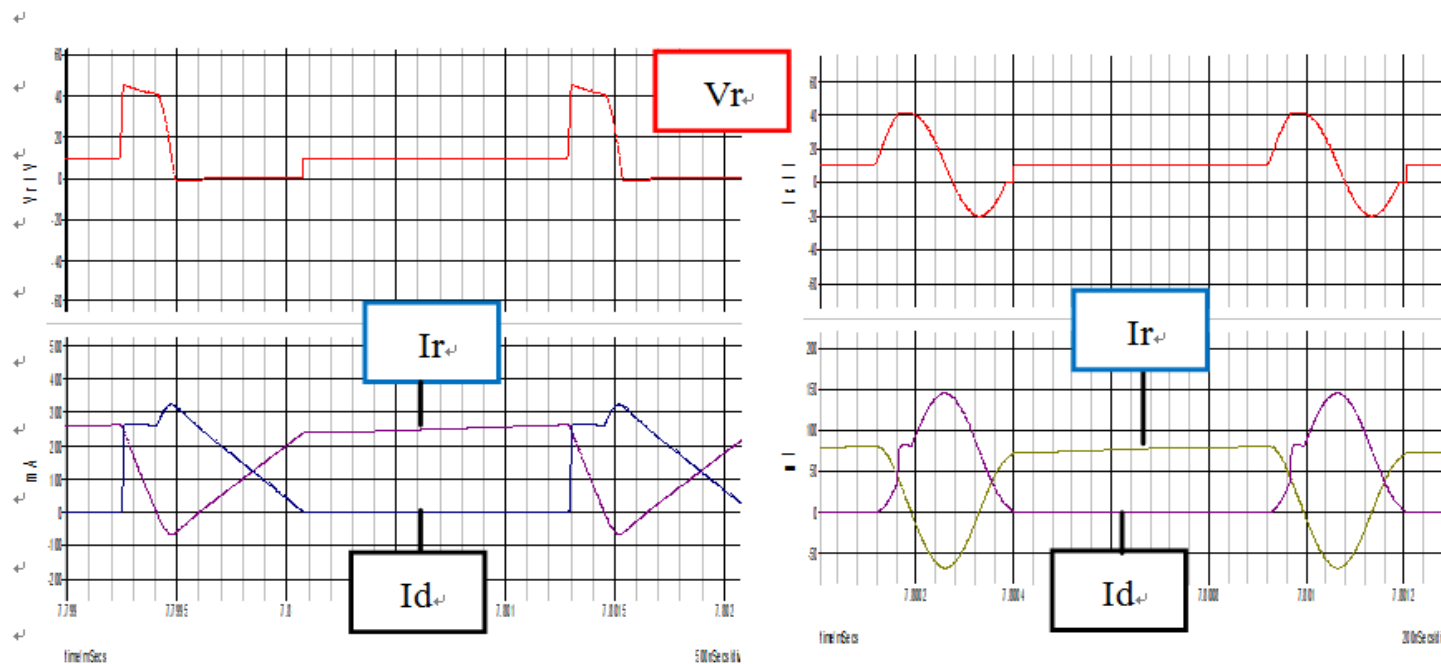
* 共振波形の比較 ($L_r=20\text{ }\mu\text{H}$, $C_r=100\text{ pF}$, $V_z=40\text{ V}$)

【半波型】 $V_o=5.0\text{V}$, $I_o=0.25\text{A}$

$V_r = 42\text{V}$ ($\leftarrow 125\text{V}$)、制御周期 $T_o = 2.0\text{ }\mu\text{s}$ ($\leftarrow 2.62\text{ }\mu\text{s}$)

【全波型】 $V_o=7.0\text{V}$, $I_o=0.25\text{A}$

$V_r = 44\text{V}$ ($\leftarrow 125\text{V}$)、**制御周期 $T_o = 3.7\text{ }\mu\text{s}$ ($\leftarrow 1.20\text{ }\mu\text{s}$)**



(a) 半波型

(b) 全波型

図8.42 クランプ時の共振波形比較

(2) クランプ方式電圧共振電源

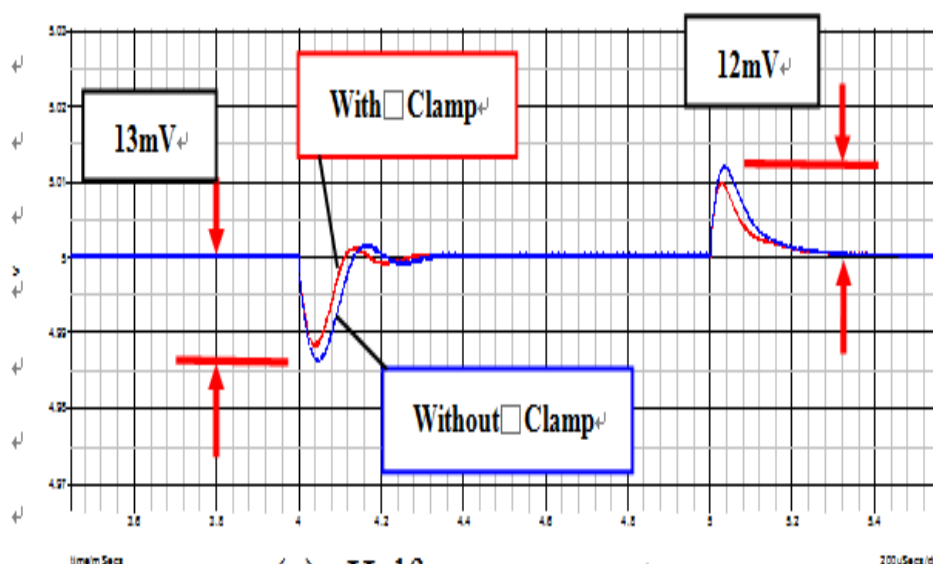
★ クランプ方式と過渡応答特性

* 電流変化: $\Delta I_o = 0.25\text{A}$

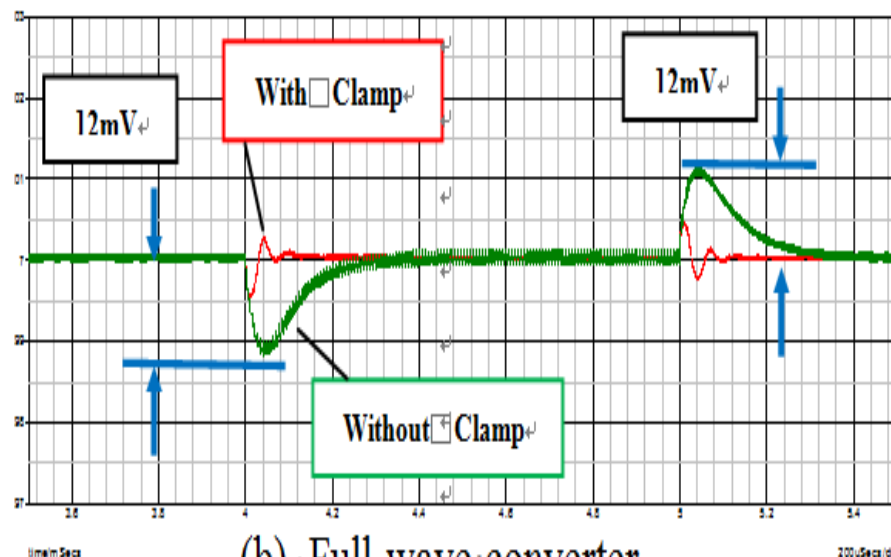
【半波型】 $V_o = 5.0\text{V} \pm 15\text{mV}$

【全波型】 $V_o = 7.0\text{V} \pm 15\text{mV}$ (位相補償の変更)

* クランプ回路により特性改善



(a) → Half-wave converter



(b) → Full-wave converter

図8.43 クランプ時の過渡応答特性

(2) クランプ方式電圧共振電源

★ 負荷変動と動作周期

* 制御周期比較 w/wo クランプ回路

【半波型】 $V_o=5.0V$

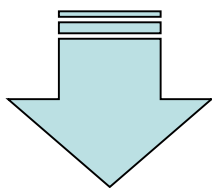
周期 $T_o=10\text{ }\mu\text{s} \Rightarrow 6.1\text{ }\mu\text{s}$

・周期変化は、少し改善

【全波型】 $V_o=7.0V$

周期 $T_o=1.5\text{ }\mu\text{s} \Rightarrow 13.2\text{ }\mu\text{s}$

・著しく劣化！



今後に改善必要！

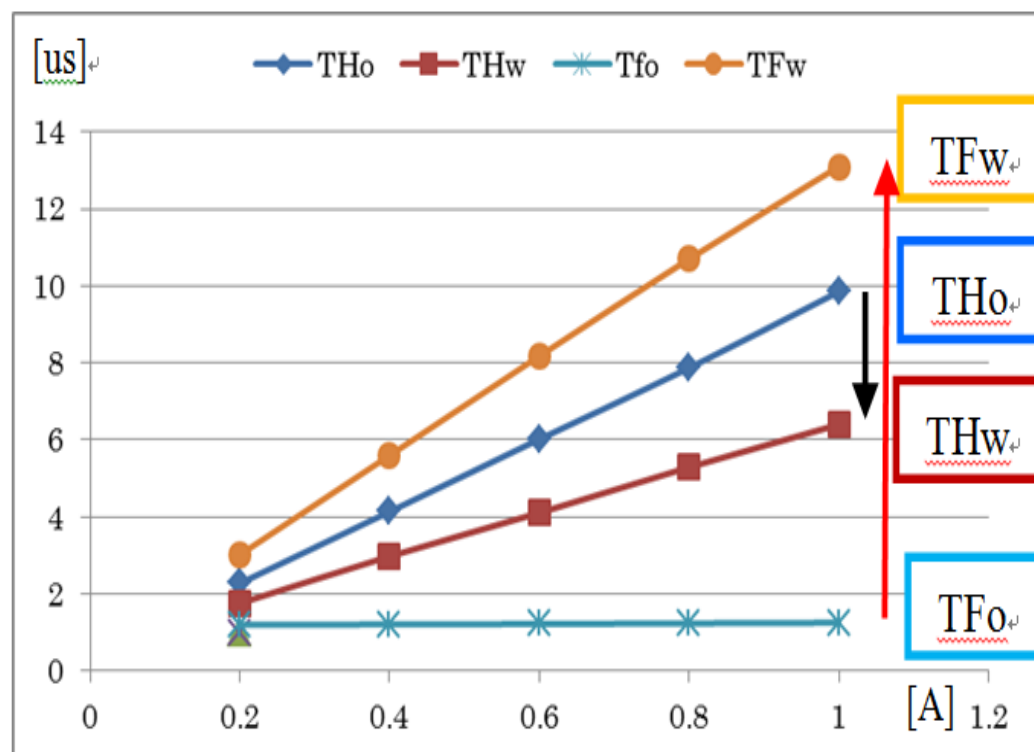


図8.44 出力電流 対 制御周期

8.4 ソフトスイッチング制御方式

(3) SIDO電源(クランプ付き共振電源)

A) 半波型SIDO電源

* 基本構成 :

- ・パワーステージは同じ
- ・制御部は Exclusive制御
- ・制御方式は他方式と同様

* 回路条件:

- ・ $V_i=10V$, $V_1=6.0V$, $V_2=5.0V$,
 $I_{o1}=0.50\text{ A}$, $I_{o2}=0.25\text{ A}$

* 過渡応答特性:

$$\Delta V_o < \pm 10\text{mV}$$

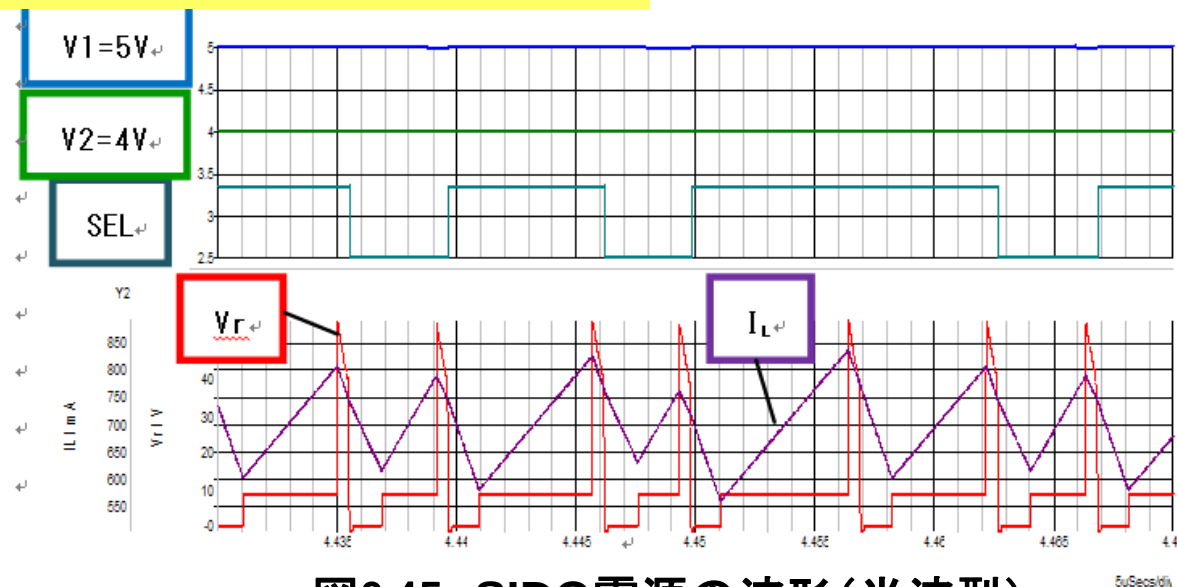


図8.45 SIDO電源の波形(半波型)

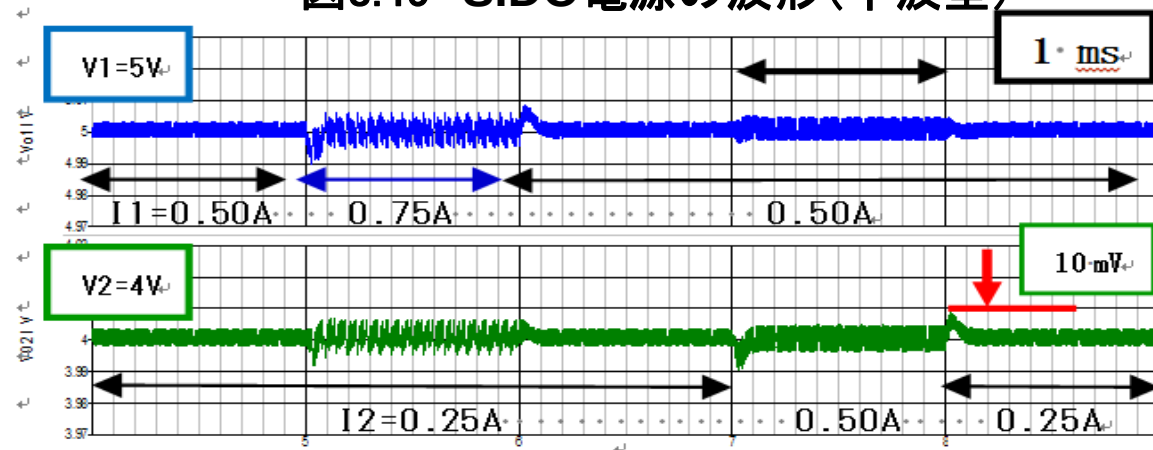


図8.46 SIDO電源の応答特性(半波型)

(3) SIDO電源(クランプ付き共振電源)

B) 全波型SIDO電源

* 回路条件:

- $V_i=10V$, $V1=6.0V$, $V2=5.0V$,
 $I_{o1}=0.25A$, $I_{o2}=0.50A$

* 過渡応答特性:

$$\Delta V_o < \pm 12mV$$

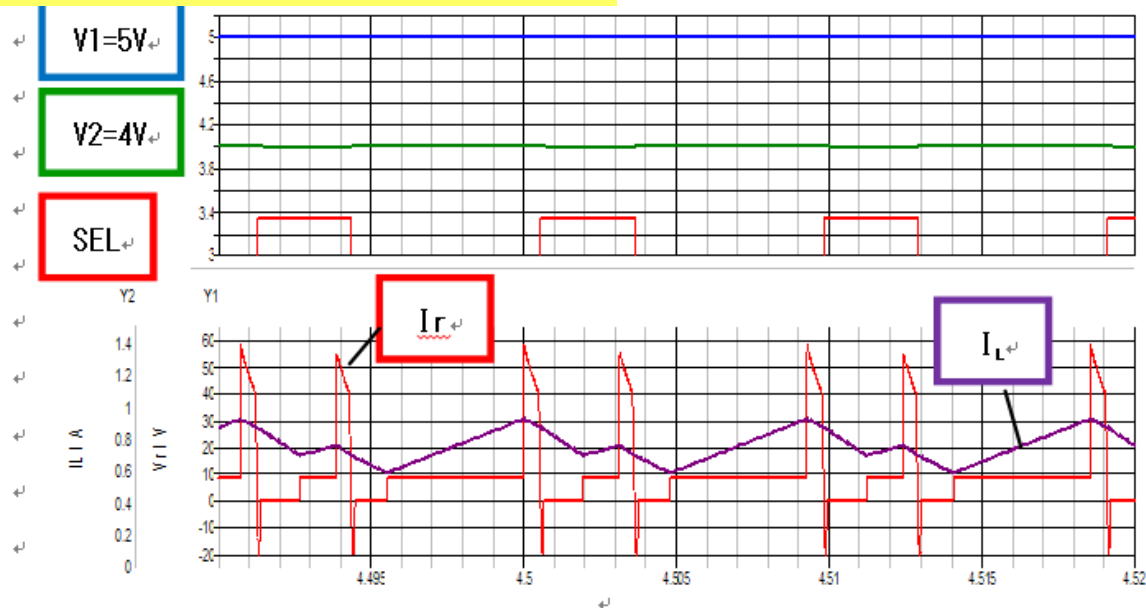


図8.47 SIDO電源の波形(全波型)

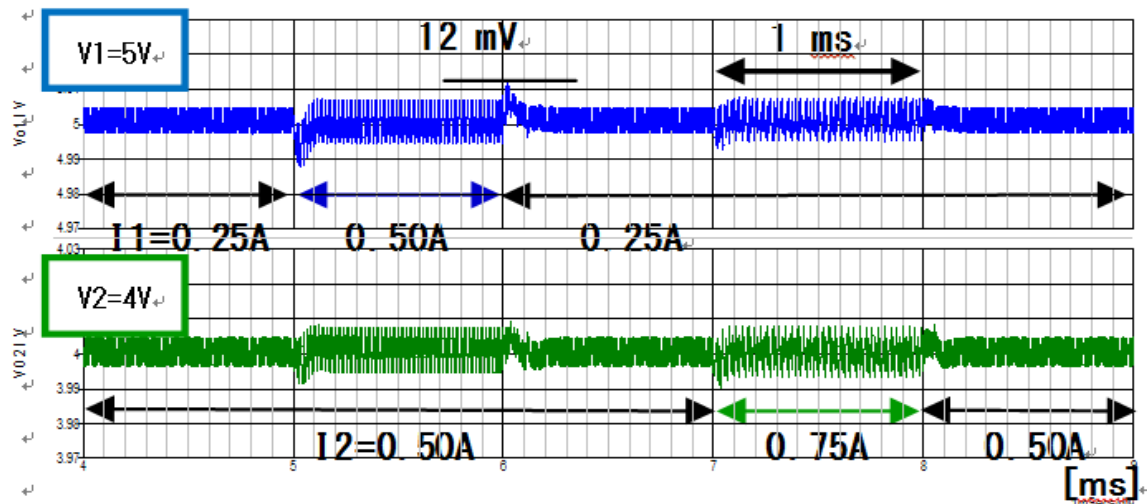


図8.48 SIDO電源の応答特性(全波型)

以上