

9. 各種制御方式とSIDO電源

9-1 Exclusive制御方式

9-2 リプル制御電源

9-3 ZVS-PWM制御電源

* SIDO: Single Inductor Dual Output

複数の出力電圧を1つのインダクタで実現

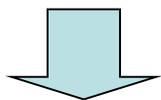
9.1 Exclusive制御方式

(1) 降圧形SIDO電源

1-1) 従来構成 : 構成部品 = 2L, 2SW, 2D, 2AMP, 2COMP etc.

●異なる条件

- ・出力電圧
- ・出力電流
- ・負荷電流変動
- ・PWM(デューティ)
- ・L, C



●条件の統一

- ・出力電圧
 $V1 > V2$
- ・L = 一定

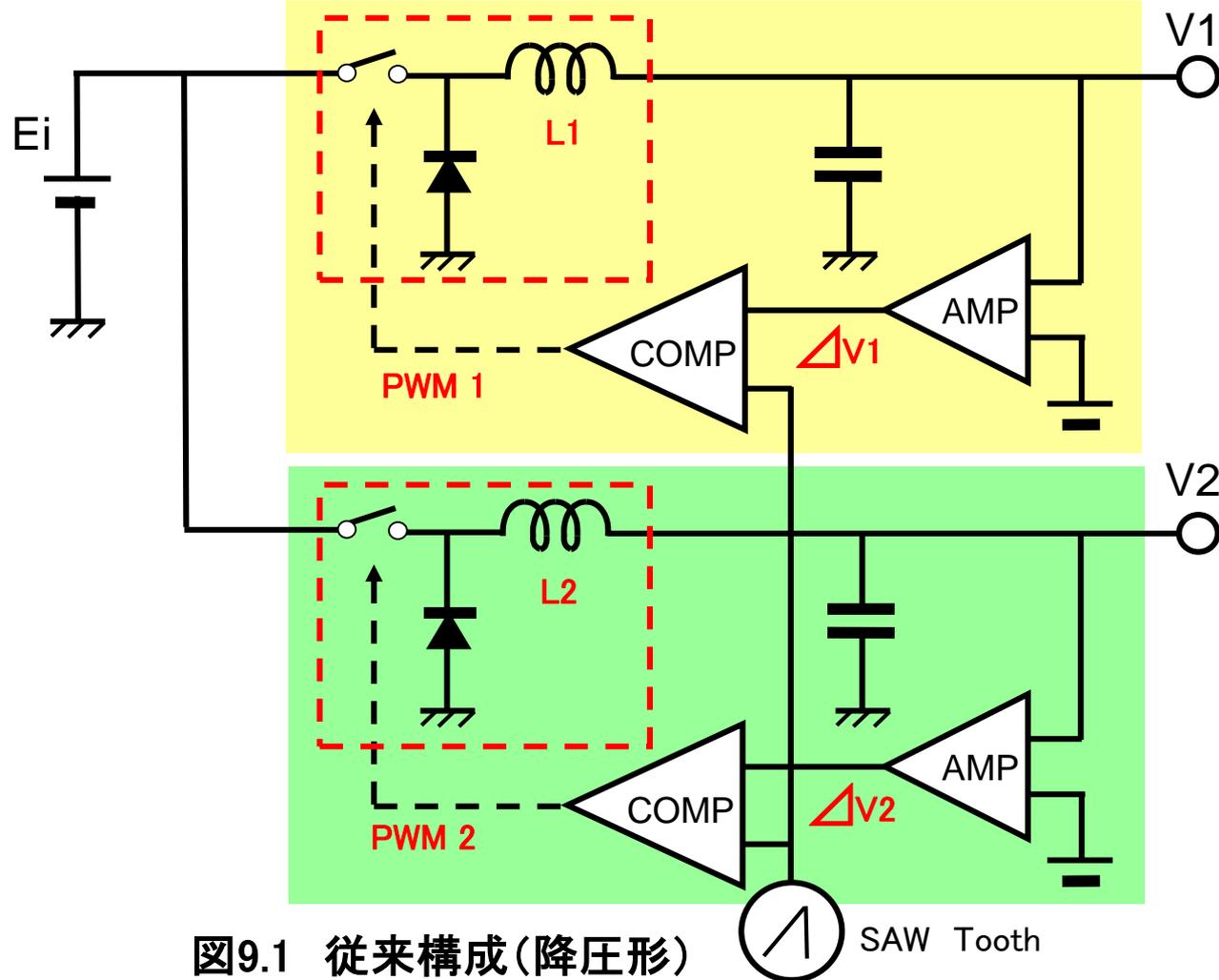
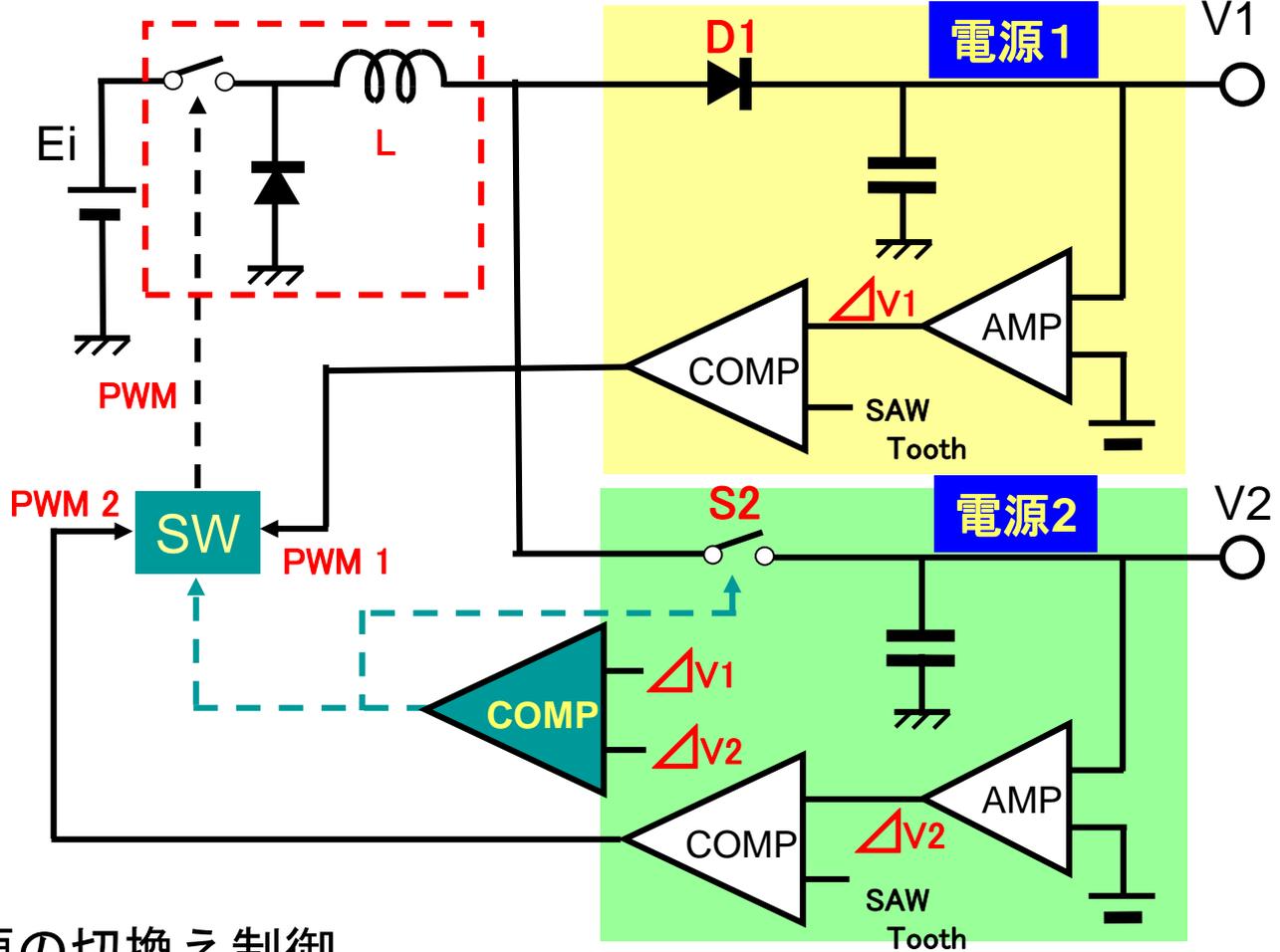


図9.1 従来構成(降圧形)

1-2) 提案SIDO電源の構成 : 構成部品= 1個のL

- 構成条件
 - ・出力電圧 $V1 > V2$
 - ・L = 一定
- 制御方式
 - * 誤差電圧の比較
 - ↓
 - * 制御対象のSW
 - * PWMのSW



★ S2のON/OFFで、電源の切換え制御
 ∴ S2=ON時、 $V1 > V2 \Rightarrow D1:OFF$

図9.2 提案 SIDO電源(降圧形)

1-3) 降圧形SIDO電源の動作

A) 電源1制御時

- ・ SW 2 = OFF, D1 = ON
- ・ PWM1 により、通常の降圧形制御

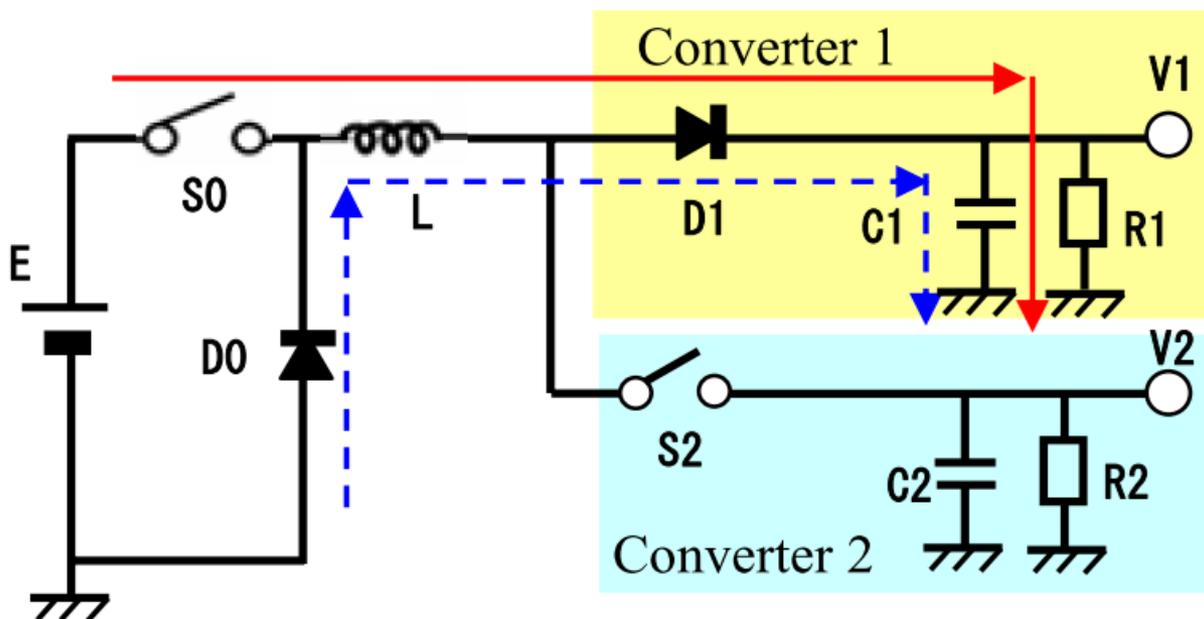


図93(a) 降圧形SIDO電源の動作1

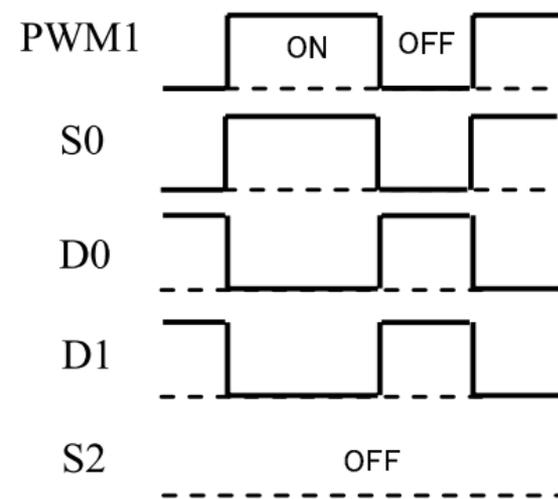


図9.3(b) 動作波形図1

B) 電源2制御時

- ・ SW 2 = ON, D1 = OFF
- ・ PWM2 により、通常の降圧形制御

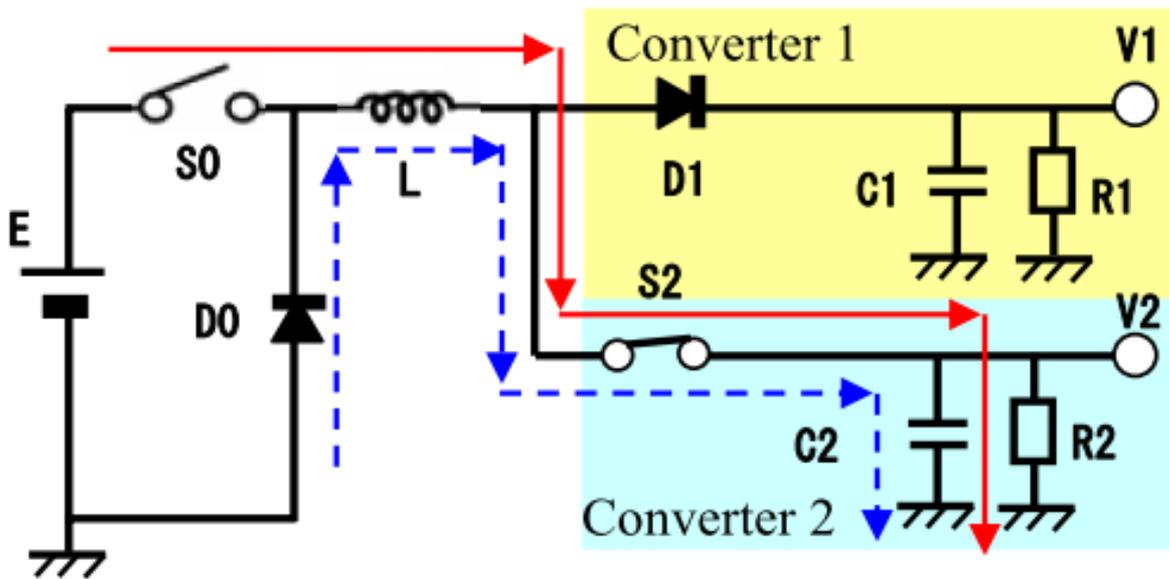


図9.4(a) 降圧形SIDO電源の動作2

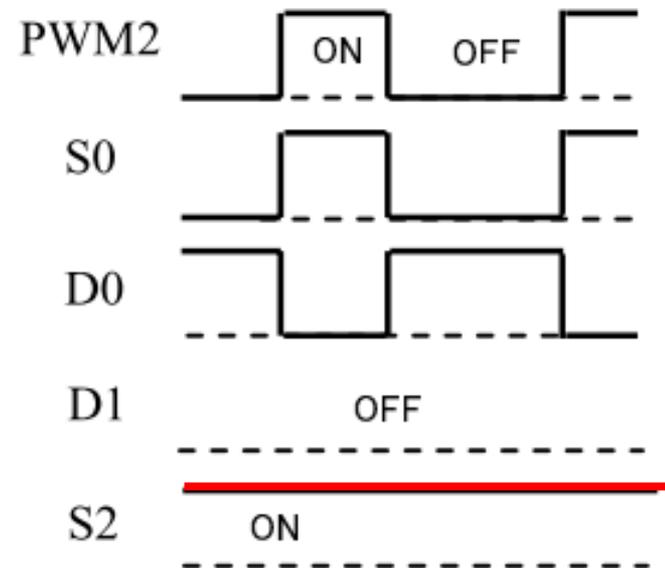
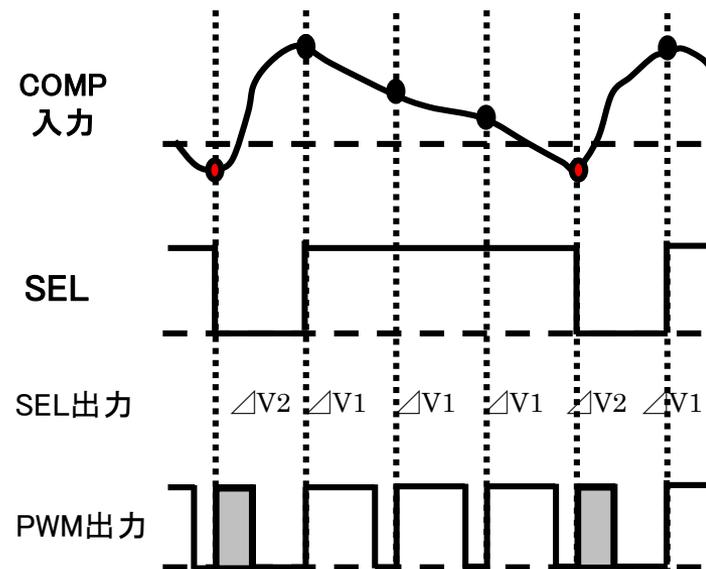
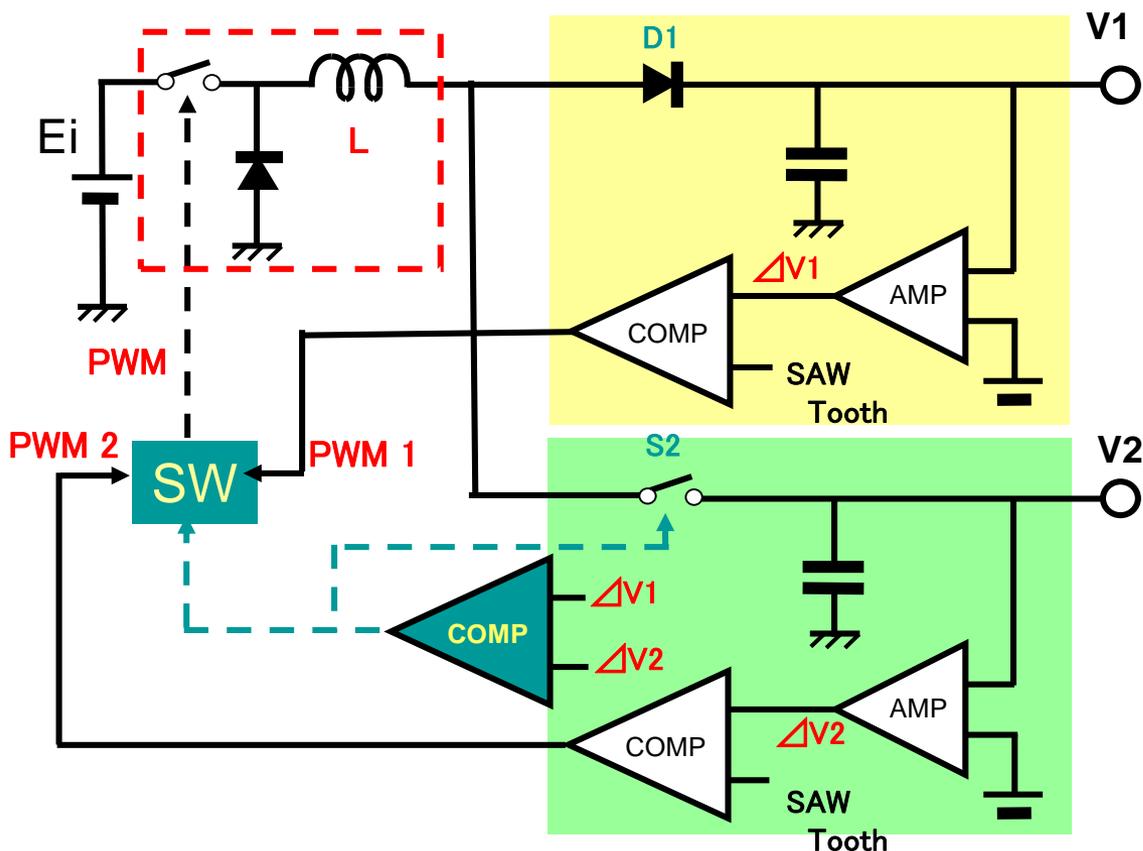


図9.4(b) 動作波形図2

C) 2電源の切換え方式 : Exclusive 制御

- ・ PWM周期毎に誤差電圧を比較 (電圧ドロップで $\Delta V > 0$)



再掲: 図9.2 提案SIDO電源(降圧形)

図9.5 動作概念図

1-4) 降圧形シミュレーション結果

● シミュレーション条件と結果概要

* 入力電圧: $V_i=9.0\text{V}$

* 出力電圧: $V_1=6.0\text{V}$, $V_2=4.0\text{V}$

* 負荷電流: $I_1 = 1.0 / 2.0 \text{ A}$ 、 $I_2 = 0.2 / 1.2 / 2.2 \text{ A}$

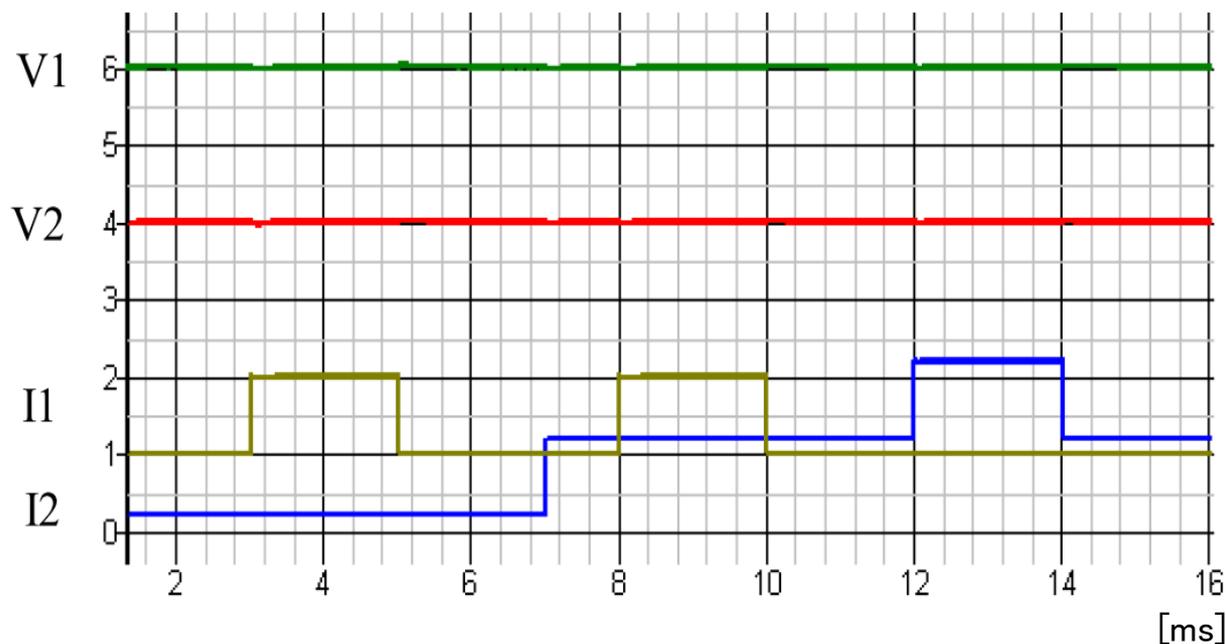


図9.6 シミュレーション結果(全体)

表9.1 パラメータ

E_i	9.0 V
L	$0.5 \mu\text{H}$
C	$470 \mu\text{F}$
V_1	6.0 V
V_2	4.0 V
F_{ck}	500 kHz

(A) 降圧形シミュレーション結果1 (電流比: $\times 10$)

● 定常出力リップル1 (電流比: 10倍、C=同じ)

$\Delta V1 = 11\text{mVpp}$ ($< 0.5\%$)、 $\Delta V2 = 19\text{mVpp}$ ($< 0.5\%$)

● 出力リップル波形

- V2波形: V1制御期間
電流供給無 \Rightarrow 一定傾斜
- V1波形: 指数波形
デューティの変化
- 制御比率 = 23:1
(本来は 10:1)



- 電源2の特性改善必要

基本的に $\Delta V1 \doteq \Delta V2$

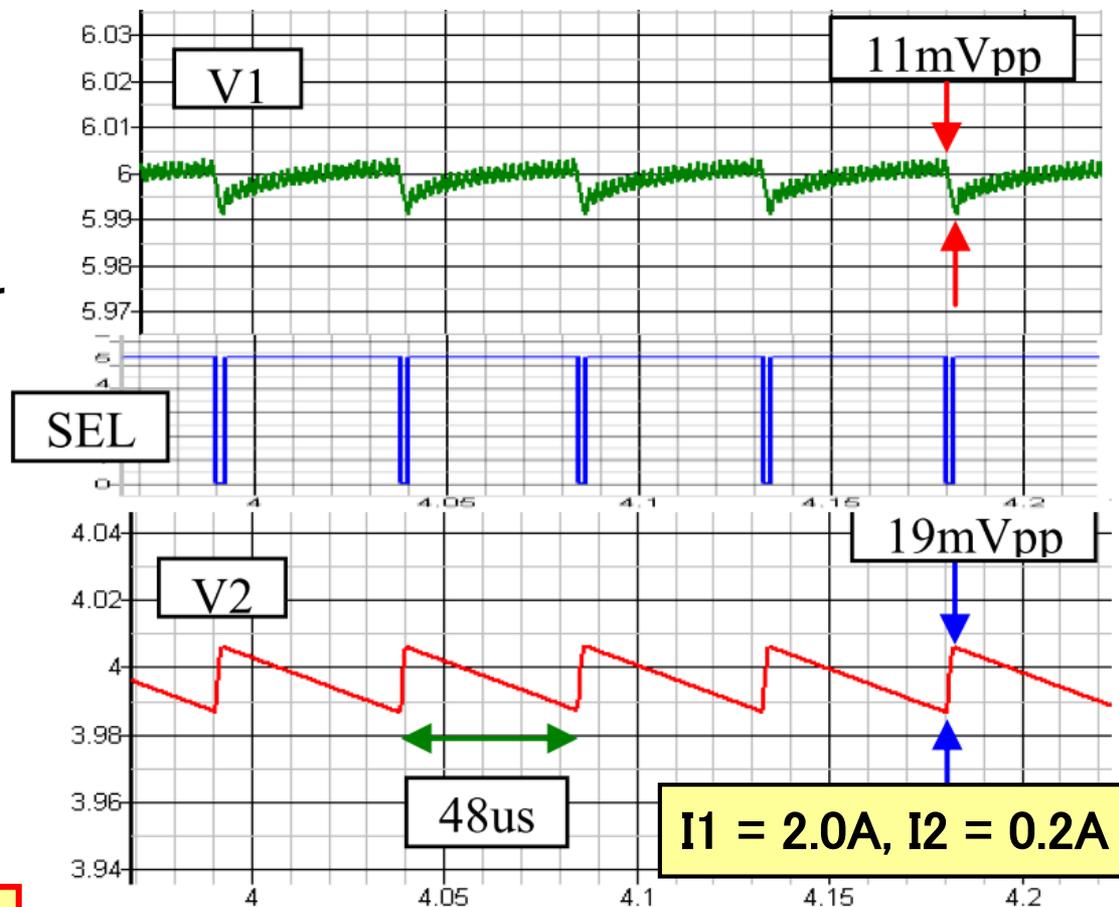


図9.7 出力電圧リップル(ケース1)

(B) 降圧形シミュレーション結果2(電流比:×2)

- 定常出力リップル2 (電流比: 2.0倍、C=同じ)

$\Delta V1=12\text{mVpp}$ ($<0.5\%$)、 $\Delta V2=20\text{mVpp}$ ($<0.5\%$)

- 出力リップル波形

- ・制御比率(SEL信号)
ほぼ 1;1(本来 1:2)
⇒徐々に V1 ダウン

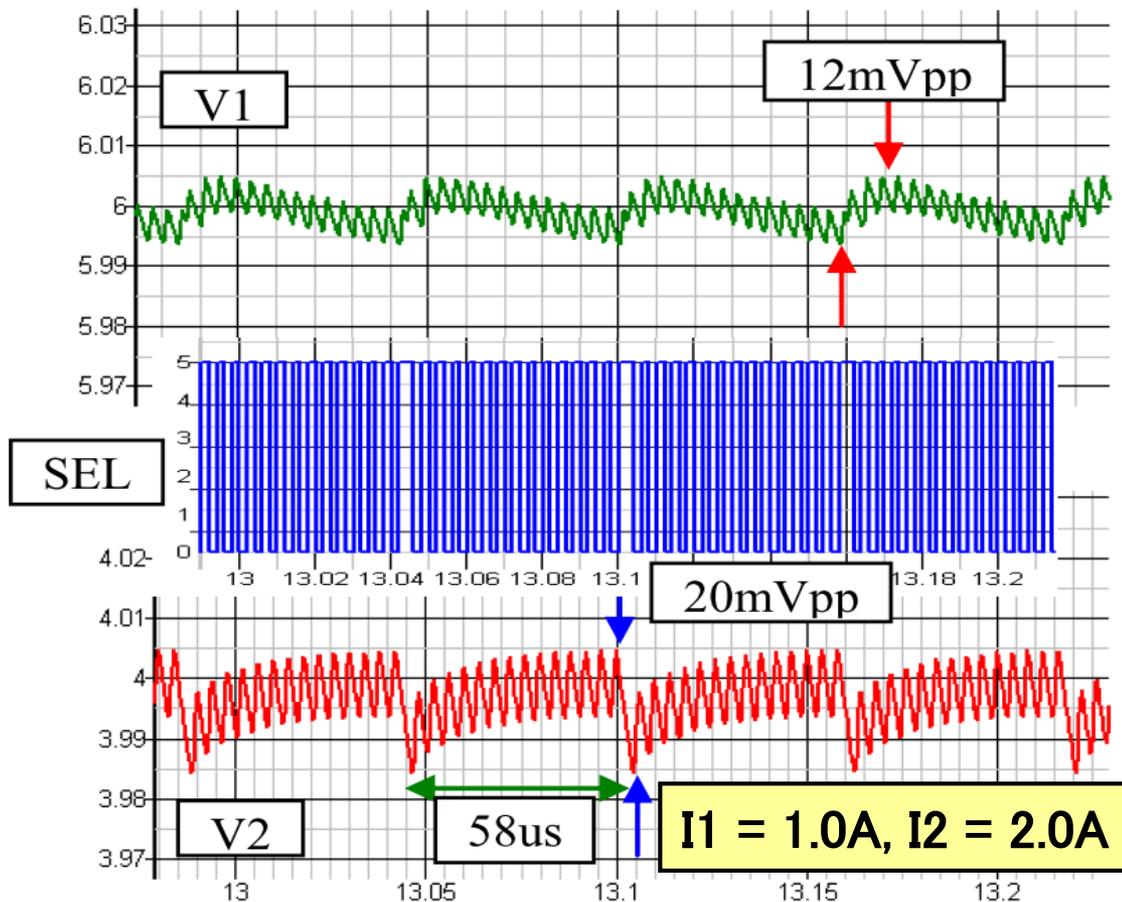
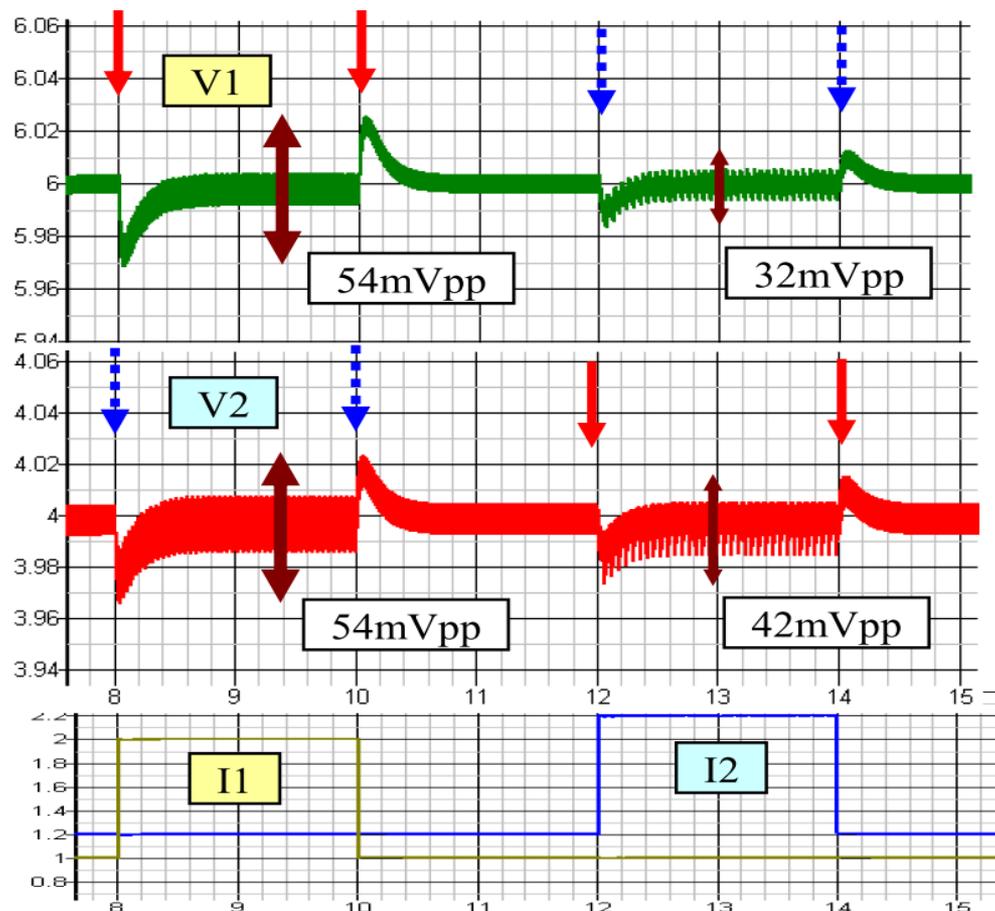


図9.8 出力電圧リップル(ケース2)

(C) 降圧形過度応答特性 ($\Delta I = 1.0A$)

● 過度応答特性 ($\Delta I_1 = \Delta I_2 = 1.0A$) : $\Delta V_1 = \Delta V_2 = \pm 27mV$



★ 赤実線矢印
セルフ・レギュレーション
=ダイナミック・ロード
レギュレーション

★ 青破線矢印
クロス・レギュレーション

● 通常 : $\Delta V_{self} > \Delta V_{cross}$

図9.9 過度応答特性(出力電圧リップル)

2-2 昇圧形SIDO電源の動作

●電源1制御時

- ・ SW 2 = OFF, D1 = ON
- ・ PWM1 により、通常の昇圧形制御

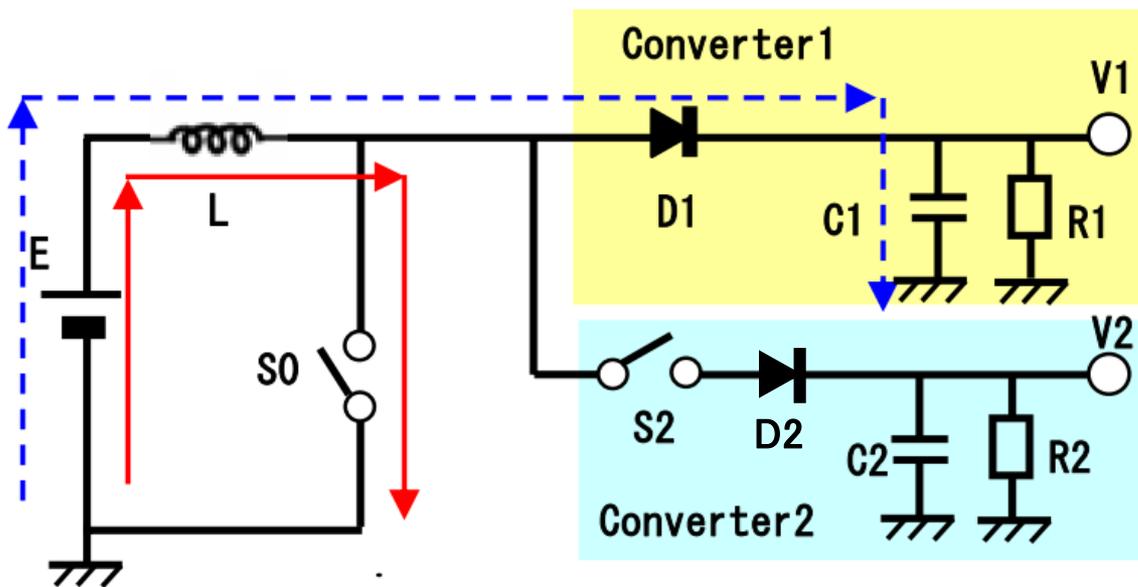


図9.11(a) 降圧形SIDO電源の動作1

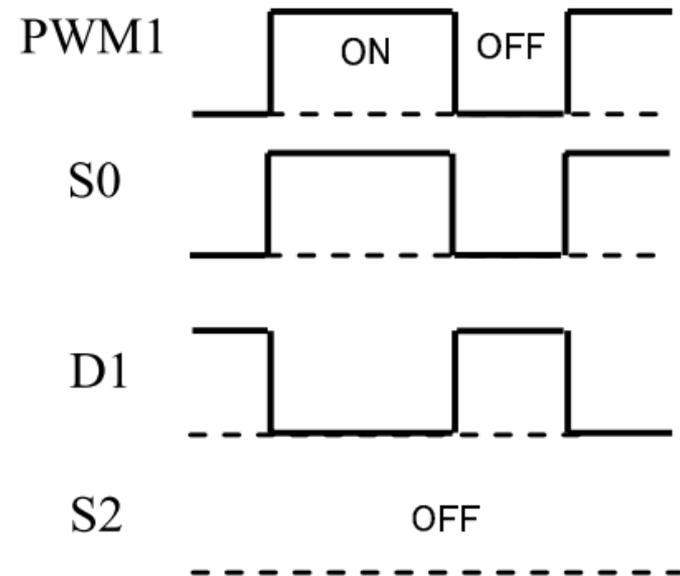


図9.11(b) 動作波形図1

●電源2制御時

- ・ SW 2 = ON, D1 = OFF
- ・ PWM1 により、通常の昇圧形制御

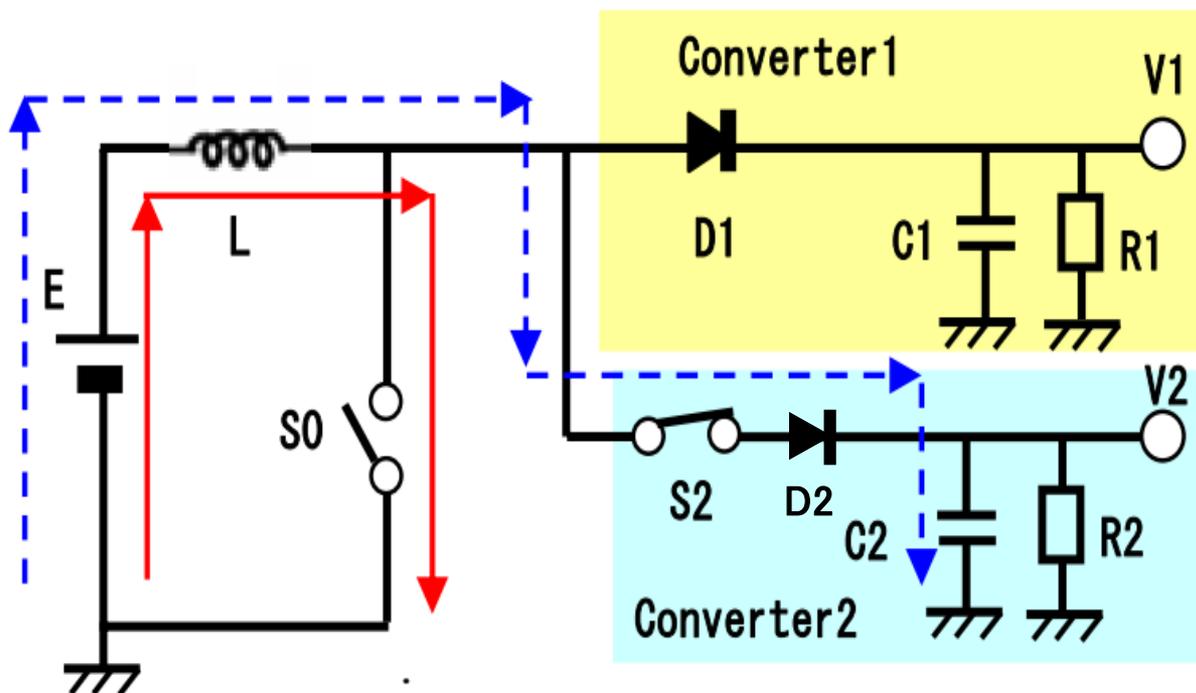


図9.12(a) 降圧形SIDO電源の動作1

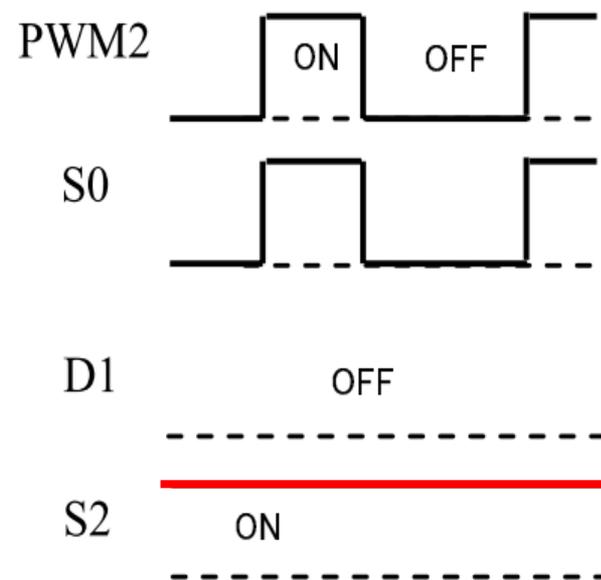


図9.12(b) 動作波形図1

2-3) 昇圧形シミュレーション結果

●シミュレーション条件と結果概要

* 入力電圧: $V_i=3.0V$

* 出力電圧: $V_1=6.0V$, $V_2=4.0V$

* 負荷電流: $I_1 = I_2 = 0.2 / 1.2 / 2.2 A$

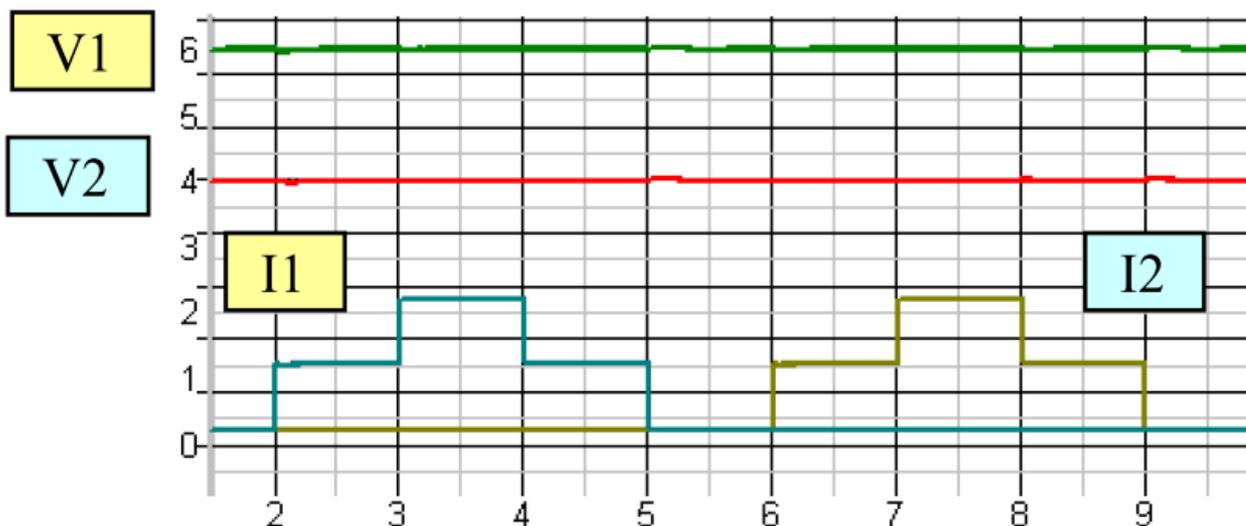


表9.2 パラメータ

E_i	3.0 V
L	$0.5 \mu H$
C	$470 \mu F$
V_1	6.0 V
V_2	4.0 V
F_{ck}	500 kHz

図9.13 シミュレーション結果(全体)

(A) 昇圧形シミュレーション結果1 (電流比: ×11)

- 出力電圧リップル1 (電流比: 11倍、C=同じ)
 $\Delta V1=25\text{mVpp}$ ($<0.5\%$)、 $\Delta V2=20\text{mVpp}$ ($<0.5\%$)

● 出力リップル波形

- ・ 周期的だが、やや乱れ



- ・ 電源1の特性改善必要

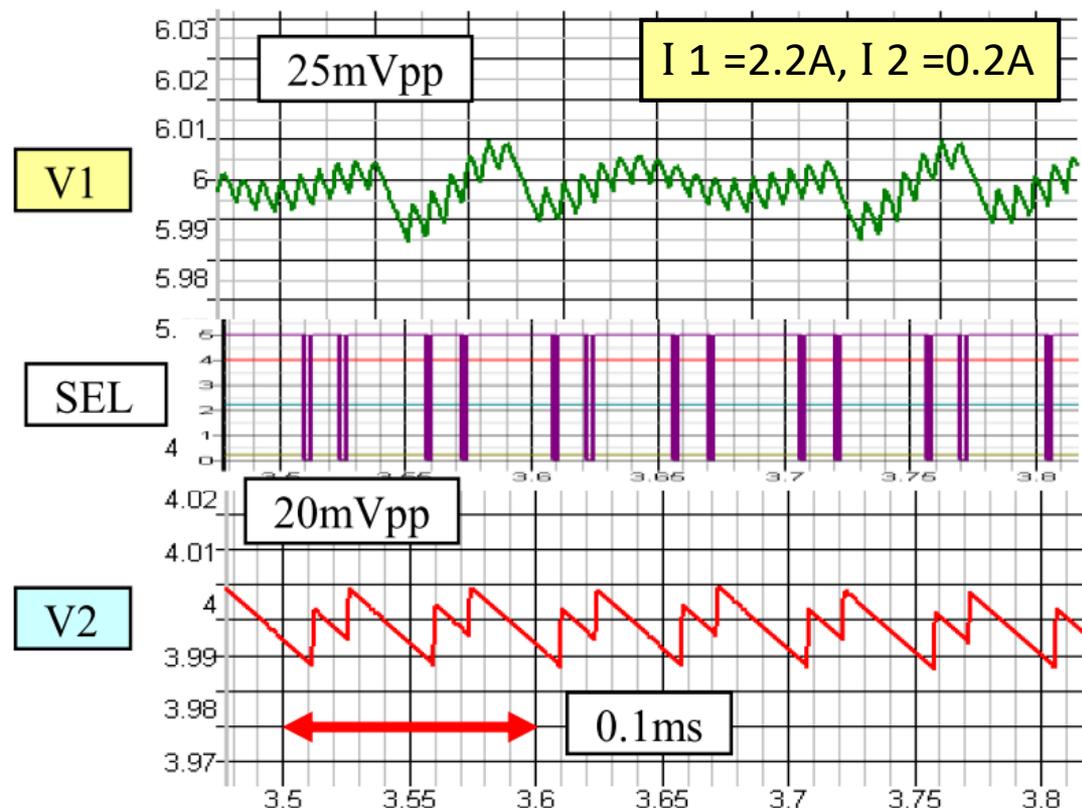


図9.14 シミュレーション結果(ケース1)

(B) 昇圧形シミュレーション結果2(電流比: ×1/11)

- 出力電圧リップル2 (電流比: 1/11倍、C=同じ)
 $\Delta V1=10\text{mVpp}$ 、 $\Delta V2=20\text{mVpp}$ (<0.5%)

- 出力リップル波形
 - ・周期的なSEL信号
 - ・周期的なリップル

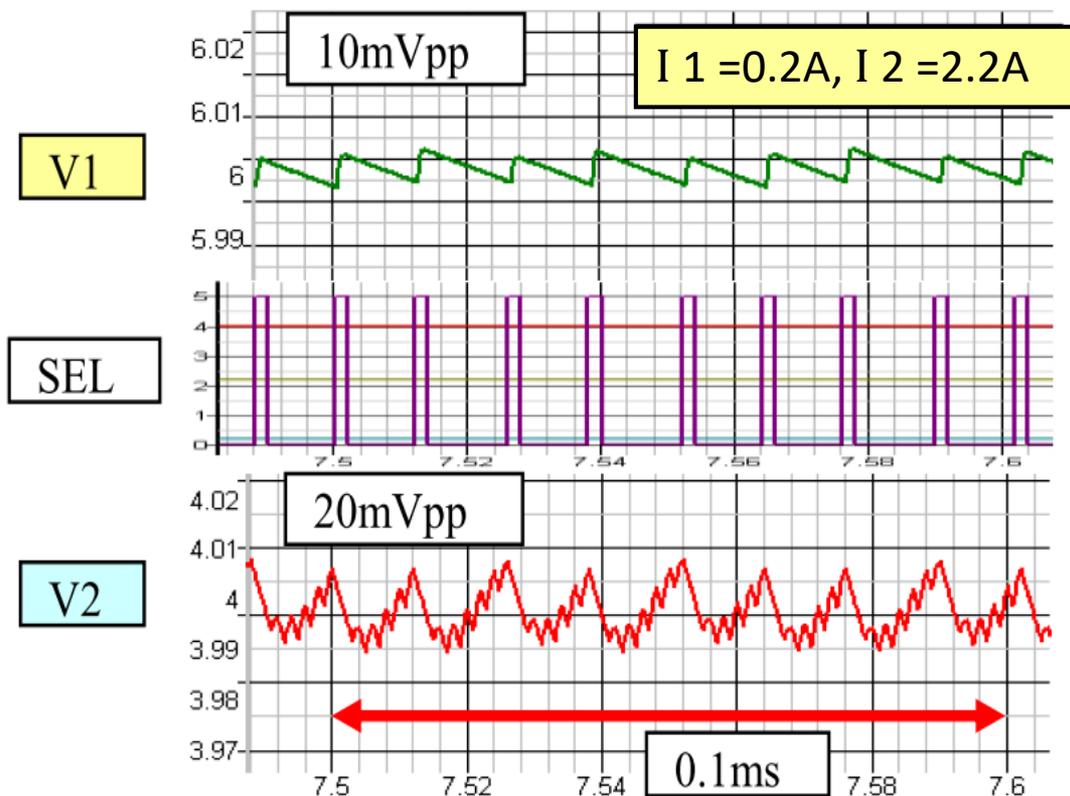
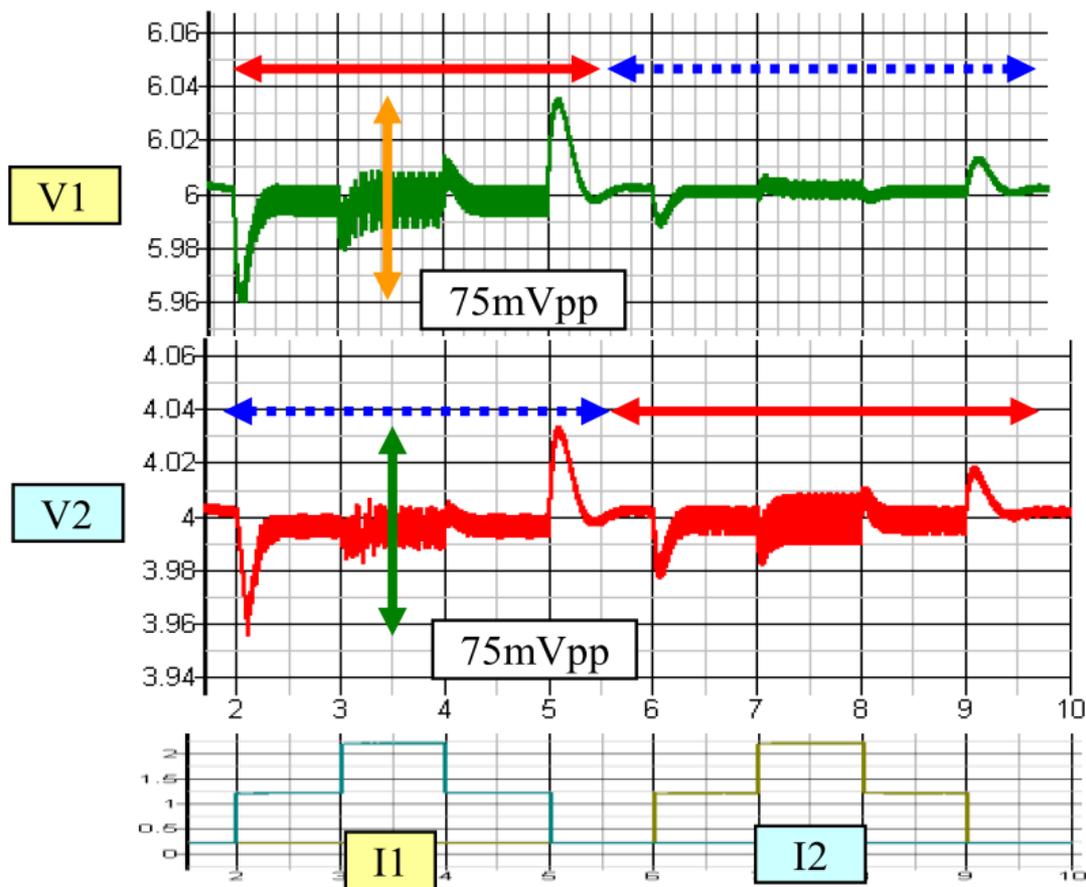


図9.15 シミュレーション結果(ケース2)

(C) 昇圧形過度応答特性 ($\Delta I = 1.0A$)

● 過度応答特性 ($\Delta I_1 = \Delta I_2 = 1.0A$) : $\Delta V_1 = \Delta V_2 = \pm 38mV$



★ 昇圧形電源
性能出しが難しい



電源の調整不十分

★ 赤実線区間
セルフ・レギュレーション

★ 青破線区間
クロス・レギュレーション

● 通常 : $\Delta V_{self} > \Delta V_{cross}$

図9.16 過度応答特性(出力電圧リップル)

9.2 リプル制御電源

(ヒステリシス制御)

(1) リプル制御の概要(単体電源)

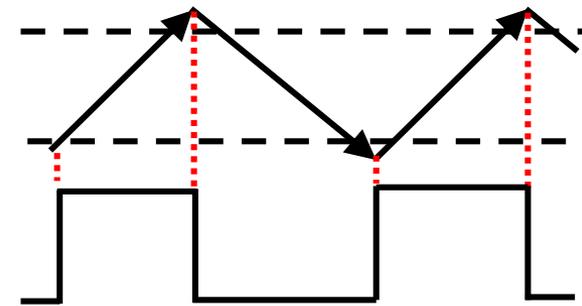
1-1) 基本構成

●特徴

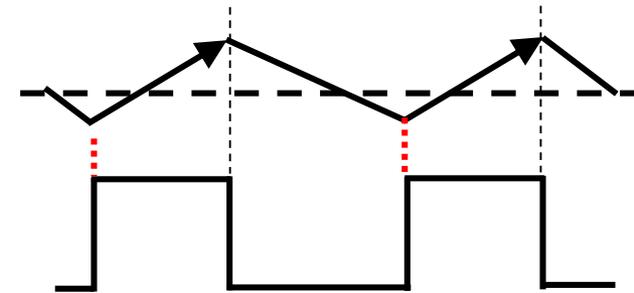
- ・簡単構成 ⇒ コンパレータのみ、安価
 - ・高速応答 ⇒ 高スルーレート(低リプル)
 - ・ゲイン不足 ⇒ 高精度リミッタ
 - ・周波数変動 ⇒ 高周波ノイズ発生
- 周波数リミッタ必要: $20\text{kHz} < F < 500\text{kHz}$

●基本構成

- 1) 上下リミット方式 ⇒ ウィンドウ方式
出力電圧幅の制限
- 2) 片側リミット方式 ⇒ アッパー検出
(リプル制御方式) ボトム検出



(1) 上下リミット方式



(2) ボトムリミット方式
(オン時間一定)

図9.17 リプル制御方式の概念

1-2) 回路構成

●降圧形リプル制御

- ・ $V_o < V_{ref} \Rightarrow SW: ON$
- ・ループ遅延によりON時間決定

●昇圧形リプル制御

- ・ $V_o < V_{ref} \Rightarrow$ ゲート: ON
- ・スイッチング・パルス必要
(一定パルス幅)
- ・ループ遅延により周波数決定

★ゲインアップによる高精度化

- ・OPアンプによるゲインアップ
- ・アンプ遅延との相互関係

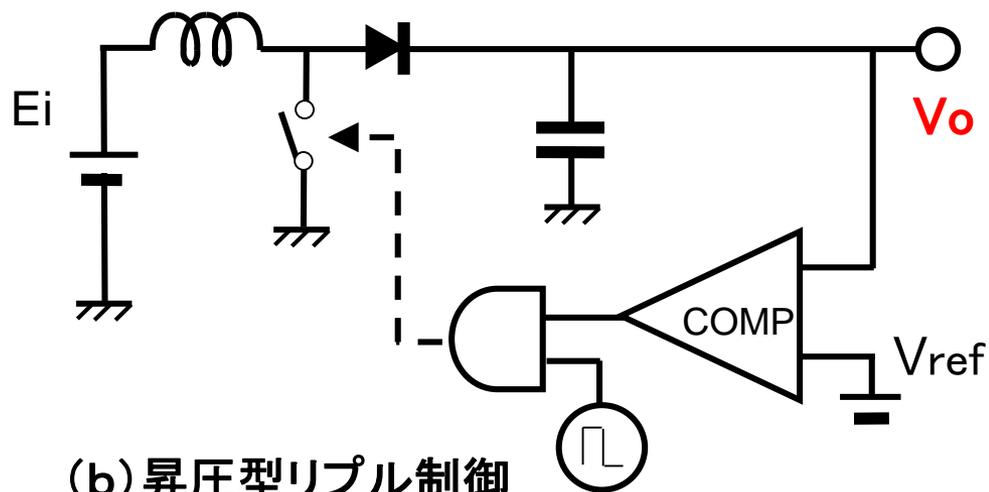
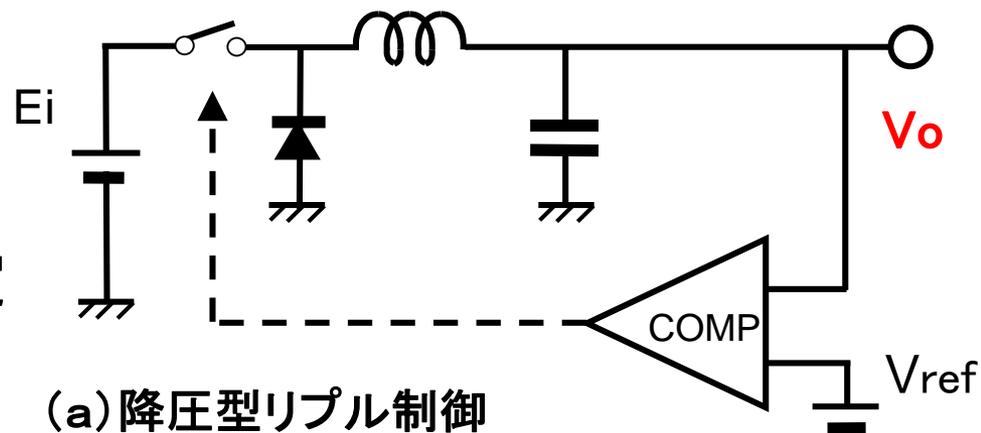


図9.18 リプル制御の構成

1-3) シミュレーション結果1 (降圧形)

* 出力リップル : $\Delta V = 8\text{mV}/3\text{mVpp}$ ただし $G_{OP}=40\text{dB}$

* オーバーシュート: $\Delta V_{os} = 6\text{mVop}$

* 応答周波数: $F = 100/150\text{kHz}$

●パラメータ

$V_i=9\text{V}$ 、 $V_o=5\text{V}$

$I_o = 1.0/0.5\text{A}$

$L=10\mu\text{H}$ 、 $C=470\mu\text{F}$

●性能決定要因

* ループゲイン

* ループ遅延

* PWMオフ時間

リミットに達するまでSW:ON

SWオフ後のオーバーチャージ

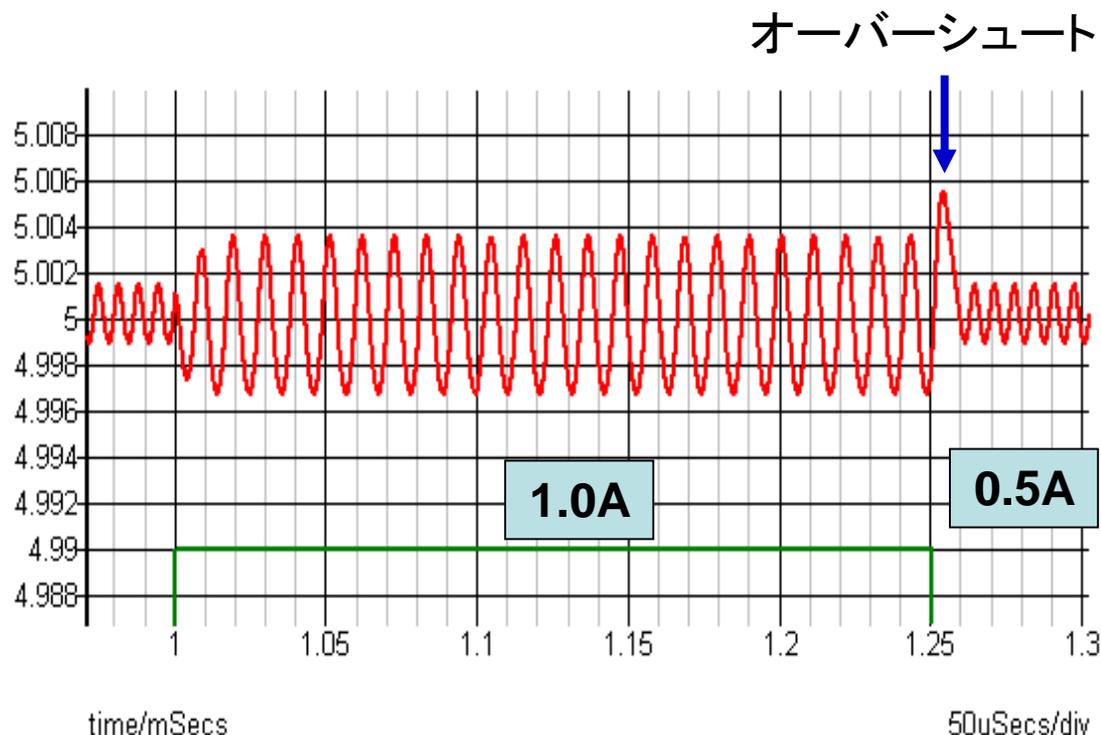


図9.19 降圧型シミュレーション結果

1-4) シミュレーション結果2 (昇圧形)

* 出力リップル : $\Delta V = 9 \text{ mVpp} / 6 \text{ mVpp}$ ただし $G_{OP}=40\text{dB}$

* オーバーシュート: $\Delta V_{OS} = \text{なし}$

* 応答CK: $5\text{CK}(1\text{A}), 2\sim 3\text{CK}(0.5\text{A})$

●パラメータ

$V_i=3\text{V}$ 、 $V_o=5\text{V}$

$I_o = 1.0/0.5\text{A}$

$F_{ck}=200\text{kHz}$ ($D=0.5$)

$L=0.5\mu\text{H}$ 、 $C=1,000\mu\text{F}$

●性能向上策

* オフセット対策

* クロックパルスの調整

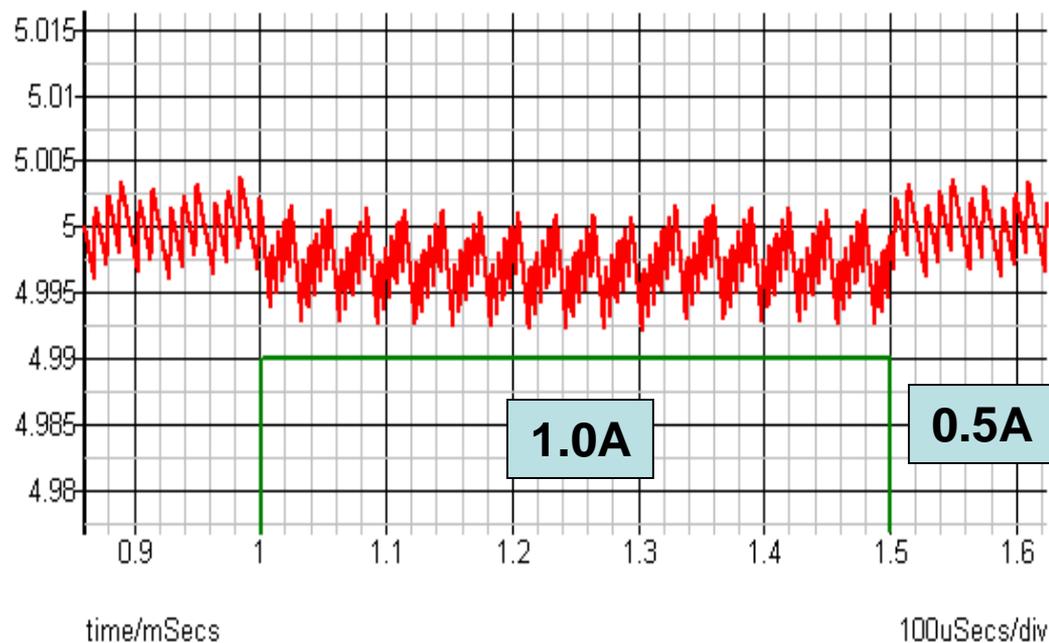


図9.20 昇圧型シミュレーション結果

(2) リプル制御SIDO電源

2-1) 降圧形SIDOリプル制御電源

●回路構成:

- * パック電源構成
入出力端子、制御端子
- * OR回路によるPWM制御
- * Di、SWによる自動優先順序

●特徴:

- * 非同期式スイッチング方式
各電源による独立高速制御
- * 出力電圧差による、自動優先
低い電圧が優先制御
 $V1 > V2$ ($Vr1 > Vr2$)

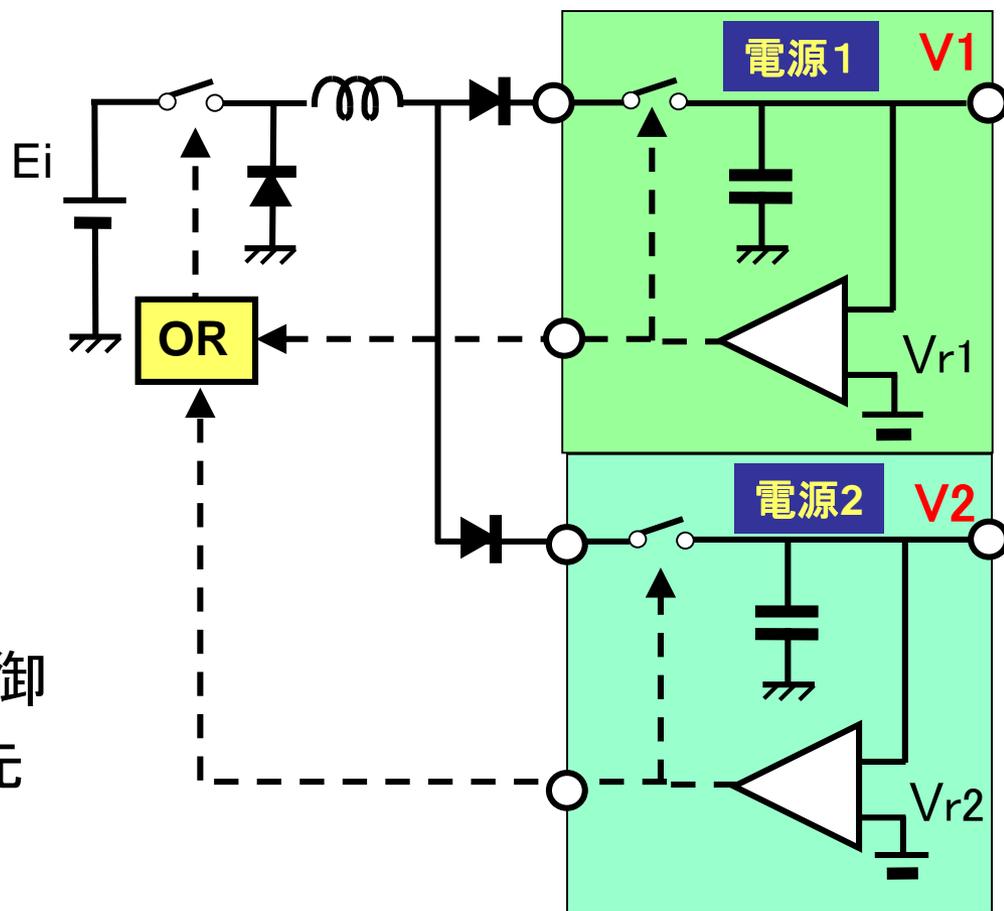


図9.21 降圧型ヒステリシスSIDO電源

●シミュレーション条件

$V_i=9V$ 、 $V_1=6V$ 、 $V_2=4V$ 、 $I_1=1.0/0.5A$ 、 $I_2=0.5A$

$L=500\mu H$ 、 $C=470\mu F$

●シミュレーション結果

* 出力リップル :

$$\Delta V_1 = \Delta V_2 = 5mV_{pp}$$

* オーバーシュート: $\Delta V_{os} \doteq 0mV$

セルフレギュレーション

=クロスレギュレーション

* 応答周波数: $F \doteq 200kHz$

* 負荷電流比 = $\times 2 \sim 1$

\Rightarrow 制御比率 = $2:1 \sim 1:1$

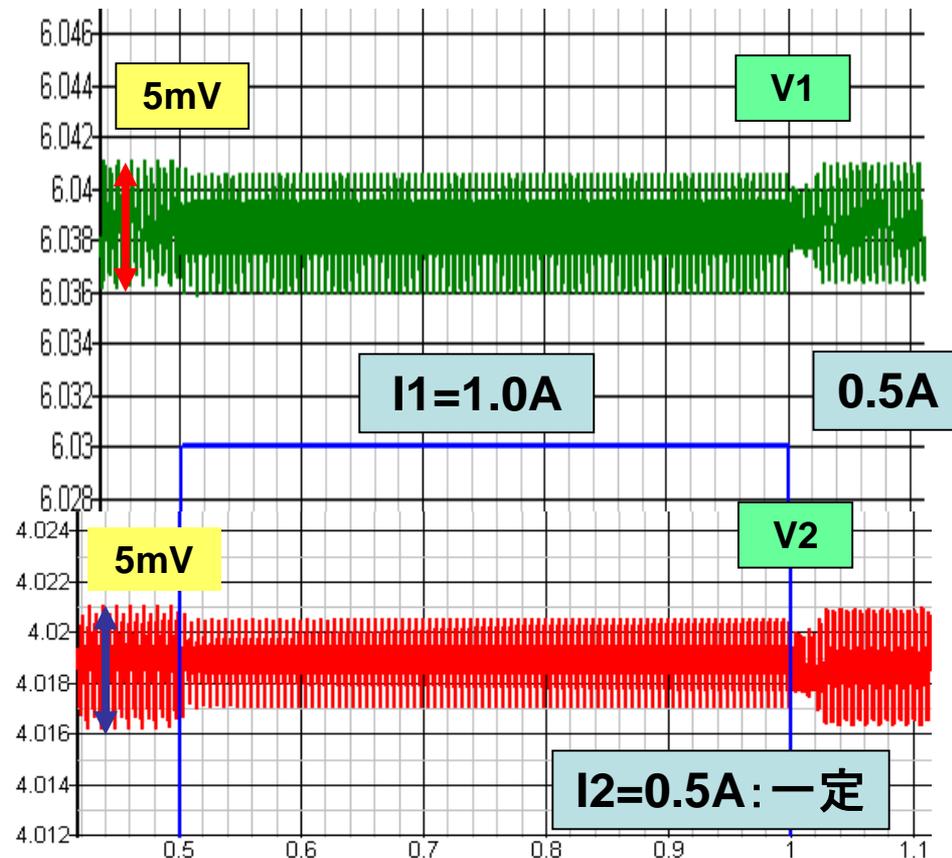


図9.22 降圧形シミュレーション結果

2-2) 昇圧形SIDOリップル制御電源

●回路構成:

* バック電源構成

入出力端子、制御端子

* クロック信号が必要

* OR回路によるPWM制御

* Di、SWによる自動優先順序

●特徴:

* 昇圧形特有のクロック必要

エネルギー・チャージが必要

* 出力電圧差による、自動優先

低い電圧が優先制御

$$V1 > V2 \quad (Vr1 > Vr2)$$

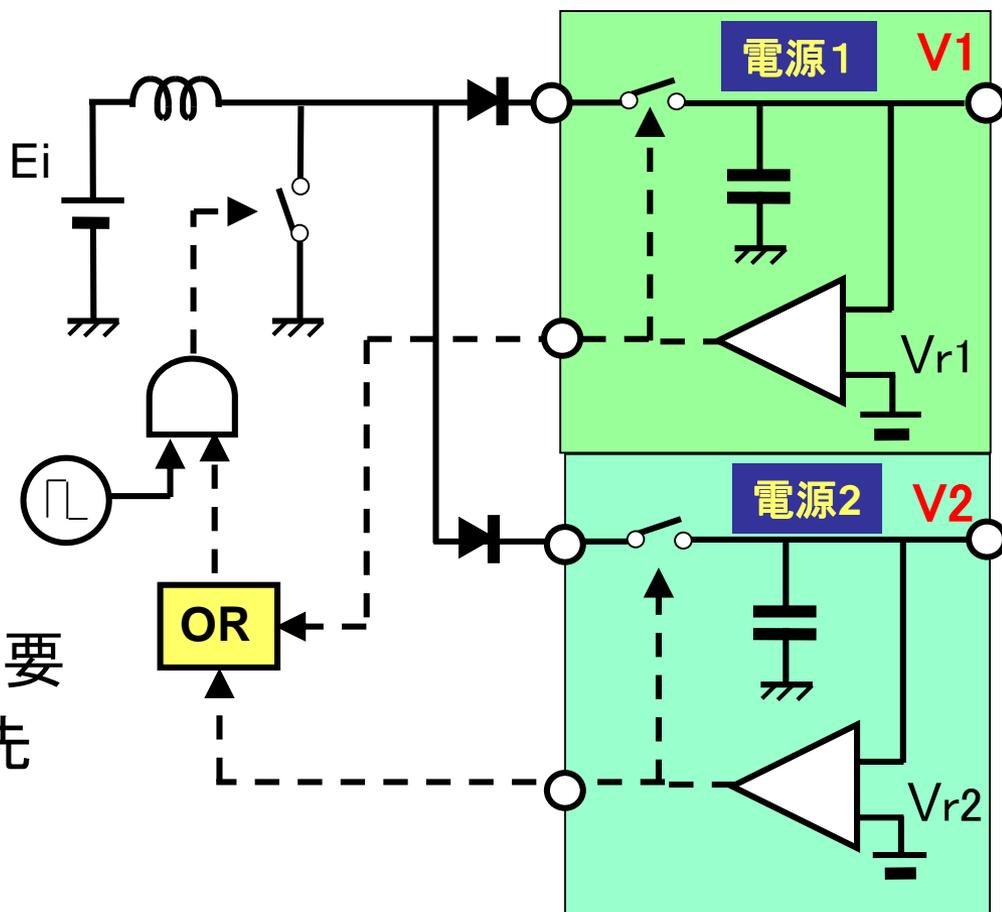


図9.23 昇圧形ヒステリシスSIDO電源

●シミュレーション条件

$V_i=3V$ 、 $V_1=5V$ 、 $V_2=4V$ 、 $I_1=1.0/0.5A$ 、 $I_2=0.5A$

$L=1\mu H$ 、 $C=1,000\mu F$

●シミュレーション結果

* 出力リップル :

$$\Delta V_1 = \Delta V_2 = 7mV_{pp}$$

* オーバーシュート: $\Delta V_{os} \doteq 0mV$

* クロック周波数 = 200kHz

* 負荷電流比 = $\times 2 \sim 1$
⇒ 制御比率: 混在

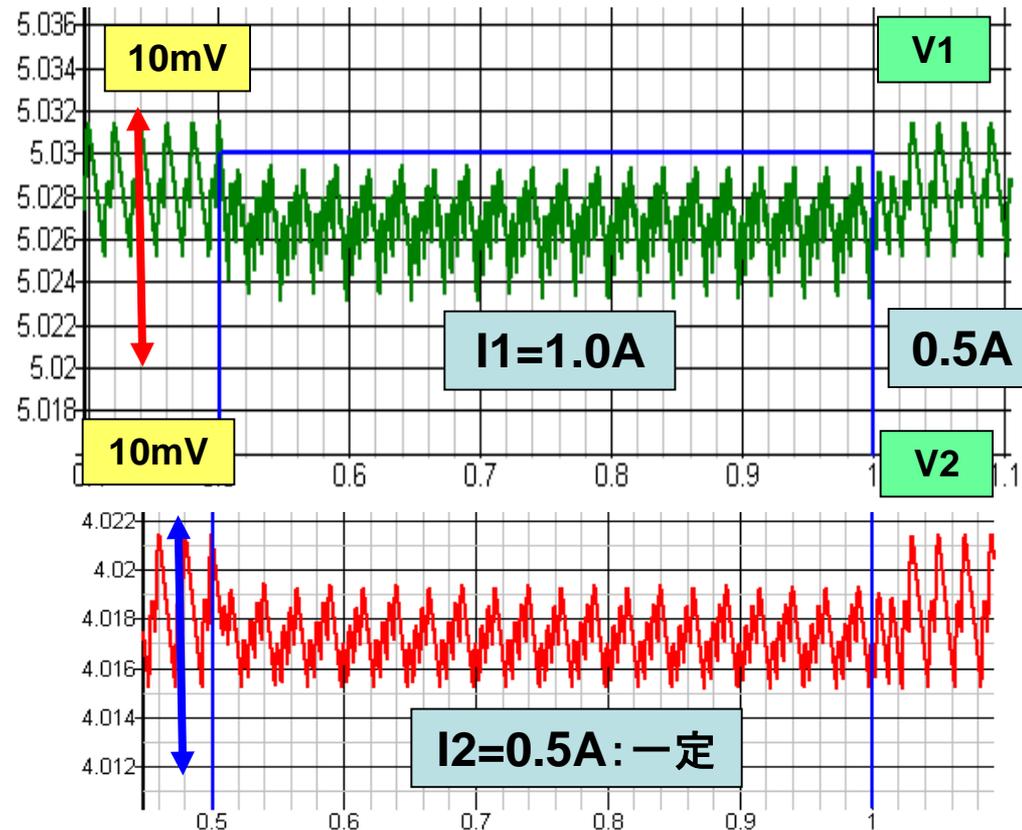


図9.24 昇圧型シミュレーション結果

9.3 ZVS-PWM制御電源

(ZVS: Zero Voltage Switching)

(1) ZVS-PWM制御の概要(単体電源)

1-1) 基本構成・特徴

- ・簡単構成 ⇒ 共振用コンデンサ 1個追加 ⇒ 安価
- ・効率改善 ⇒ SW:ON時にZVS ⇒ スイッチング損失の低減
- ・デメリット ⇒ 入出力電圧に「共振条件有り」: $V_i < 2V_o$
- ・P-MOSFETには、ボディ・ダイオードが付随

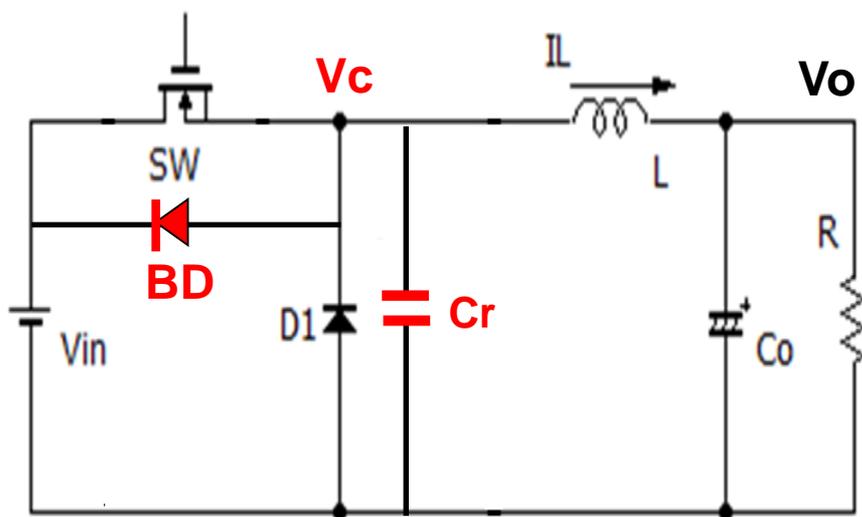


図9.25 ZVS-PWM制御の基本構成

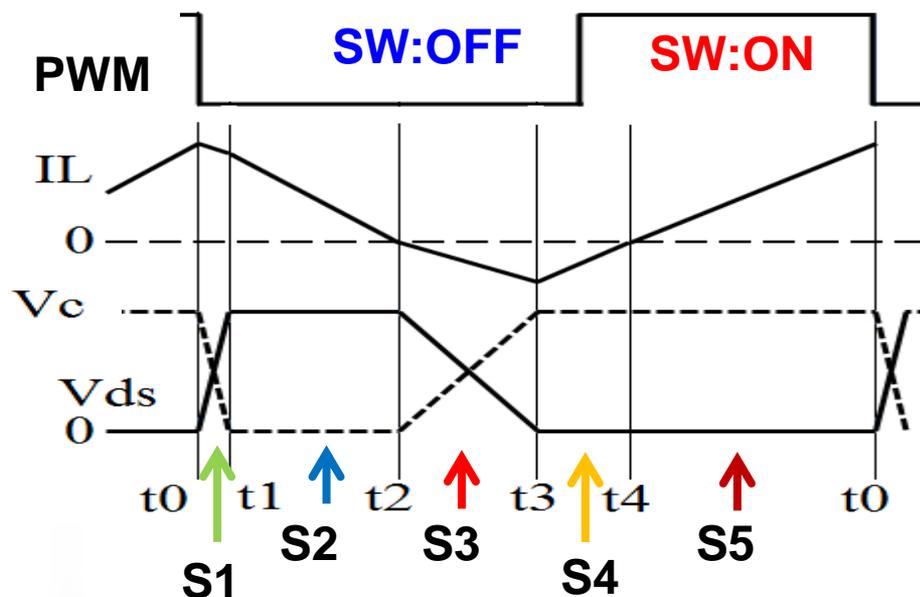


図9.26 ZVS-PWM制御の動作波形

(2) ZVS-PWM制御のシミュレーション結果

●回路定数

- 比較器により、 $V_{in} > V_c$ を検出
- この時点で、鋸歯状波発生器をトリガ起動
- 共振電圧: $V_c(t) = V_o(1 - \sin \omega t)$
- 共振条件: $V_c \geq V_i$ より $2V_o > V_i$

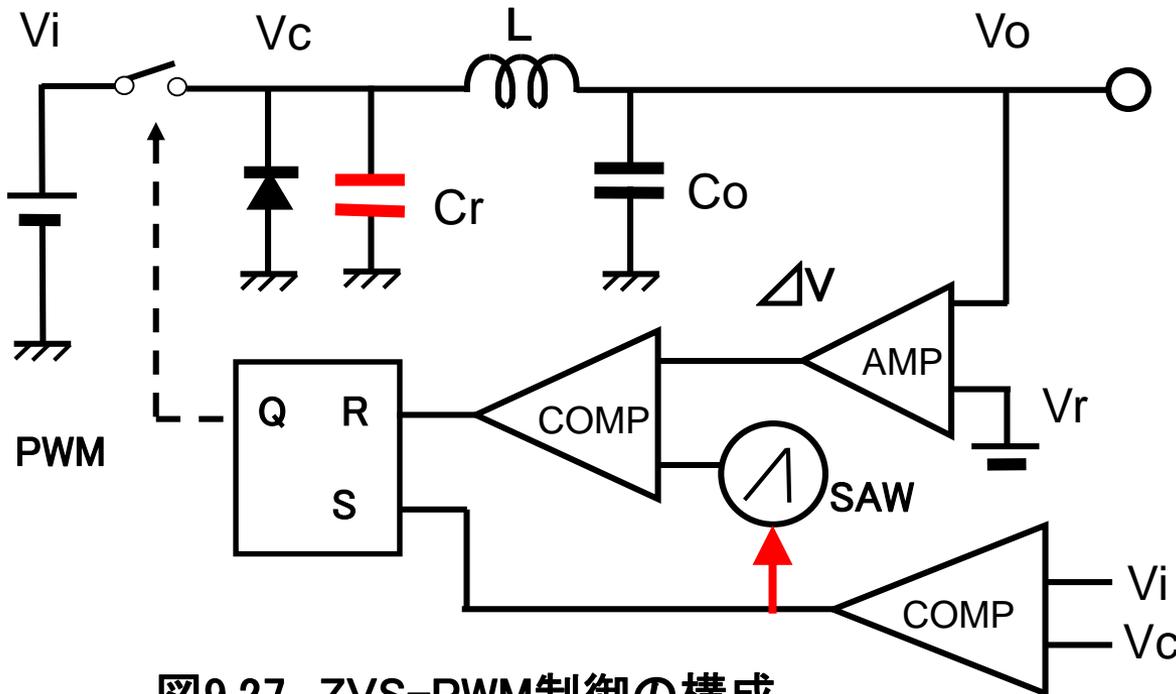


図9.27 ZVS-PWM制御の構成

表9.3 電源回路の仕様

項目	仕様
V_{in}	10 V
V_o	6.0 V
L	1.0 μ H
C_r	47 nF
C_o	470 μ F
I_o	0.30 A

● シミュレーション結果

- ・出力電圧: 6.0V 安定
- ・コイル電流 I_L は共振し、正負に流れている
- ・制御周波数は、 V_{in} 、 V_o 、 I_o および 共振LC等に依存

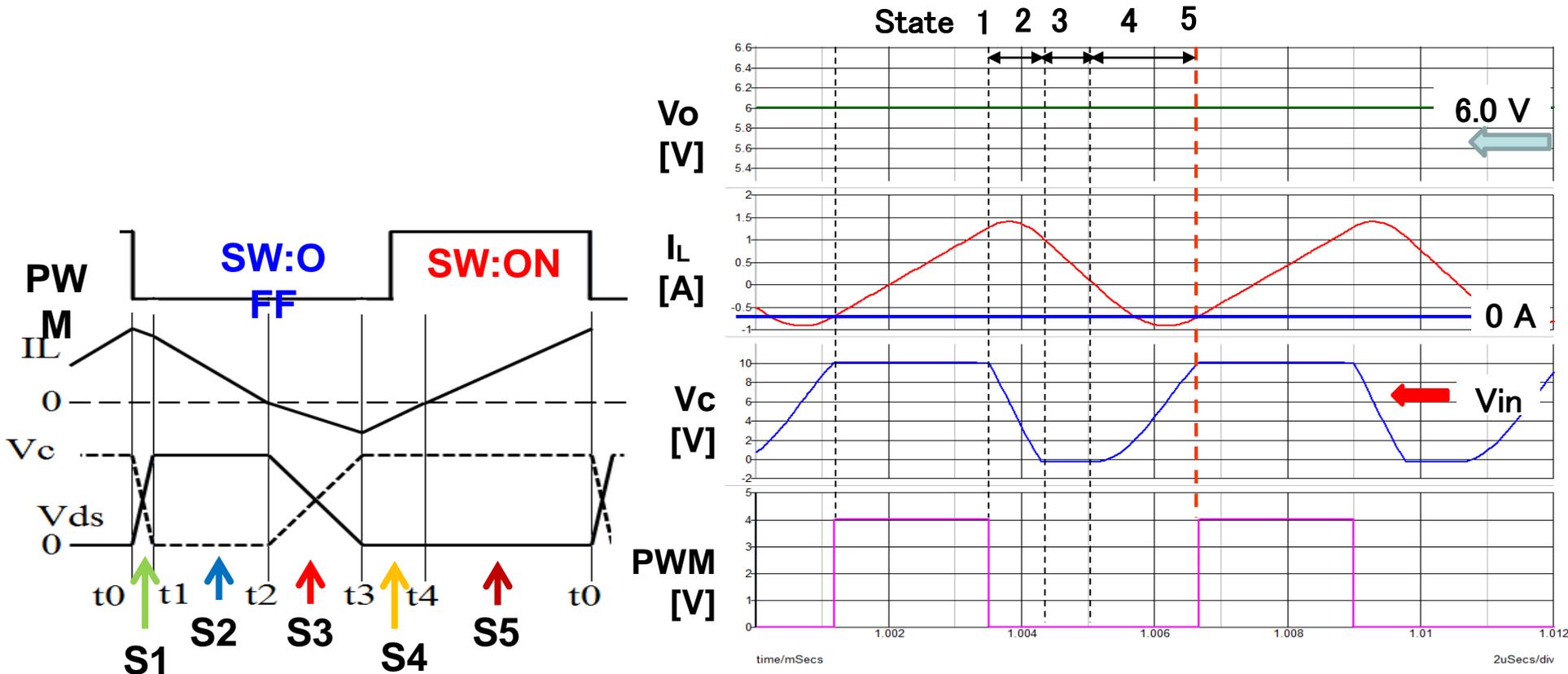
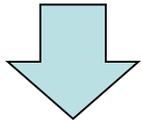


図9.28 シミュレーション波形

● 実測波形

- ・出力電圧リップル: 50mV
(かなり大きい)
⇒ 通常は三角波の積分波形
ステップ状の成分大



グラウンドラインによる
SW波形(V_c)ノイズ

- ・コイル電流: ピーク 7.0 A
- ・制御周波数: $F_{op} = 250$ kHz

ΔV_o [V]

I_L [A]

V_c [V]

PWM [V]

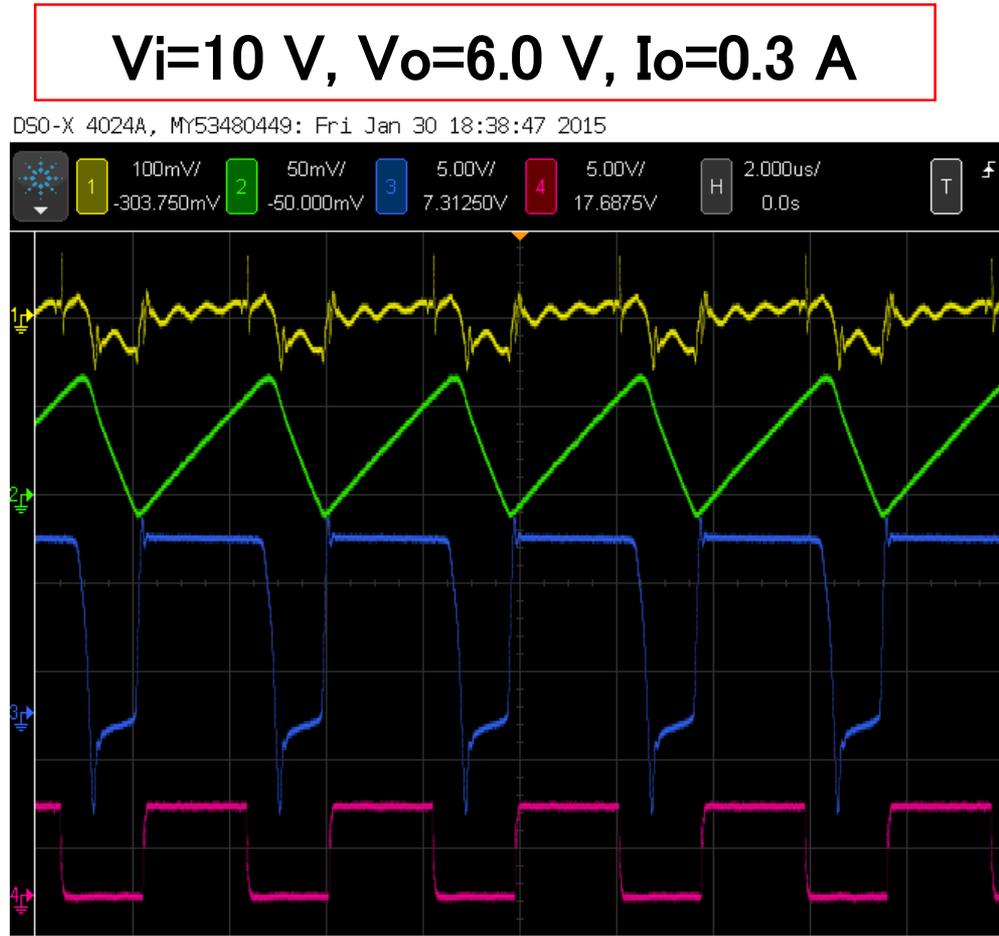


図9.29 ZVS電源の実測波形

(3) ZVS-PWM制御方式 SIDO 電源

● 回路構成と動作

- Exclusive方式によるSIDO電源化
- LC共振時の切換え方式がポイント
共振時の逆方向電流は、全てV2側に依存
SEL信号によるスイッチS2のボディダイオードを利用

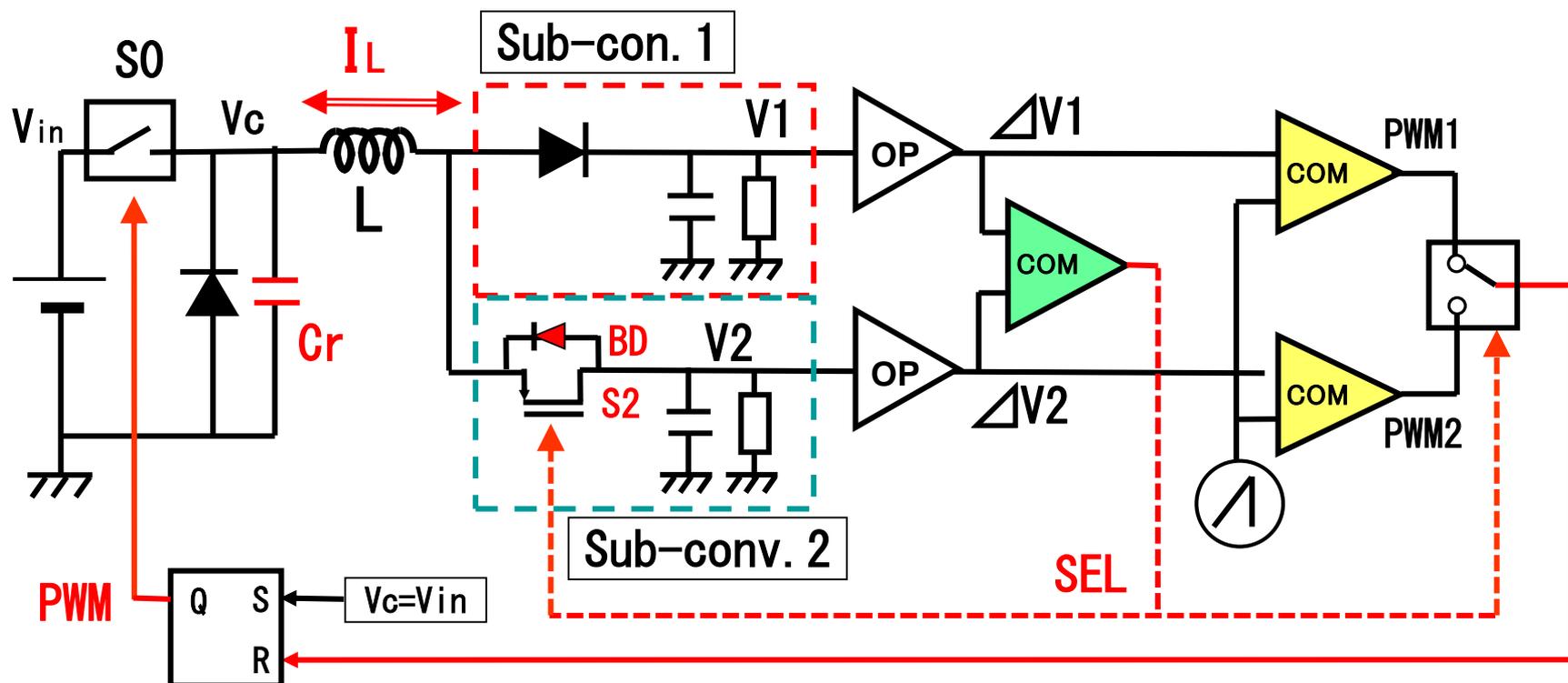


図9.31 ZVS制御SIDO電源の構成

● シミュレーション結果(定常特性)

- $V1=6.0\text{ V}$, $V2=5.5\text{ V}$ で安定
- SEL信号により PWM変化し I_L ピーク電流が変化

* 回路仕様

- $V1=6.0\text{ V}$, $V2=5.5\text{ V}$
- $I_{o1}=I_{o2}=0.5\text{ A}$
- $L=2.2\text{ }\mu\text{H}$,
 $C_r=1.0\text{ nF}$, $C_o=470\text{ }\mu\text{F}$

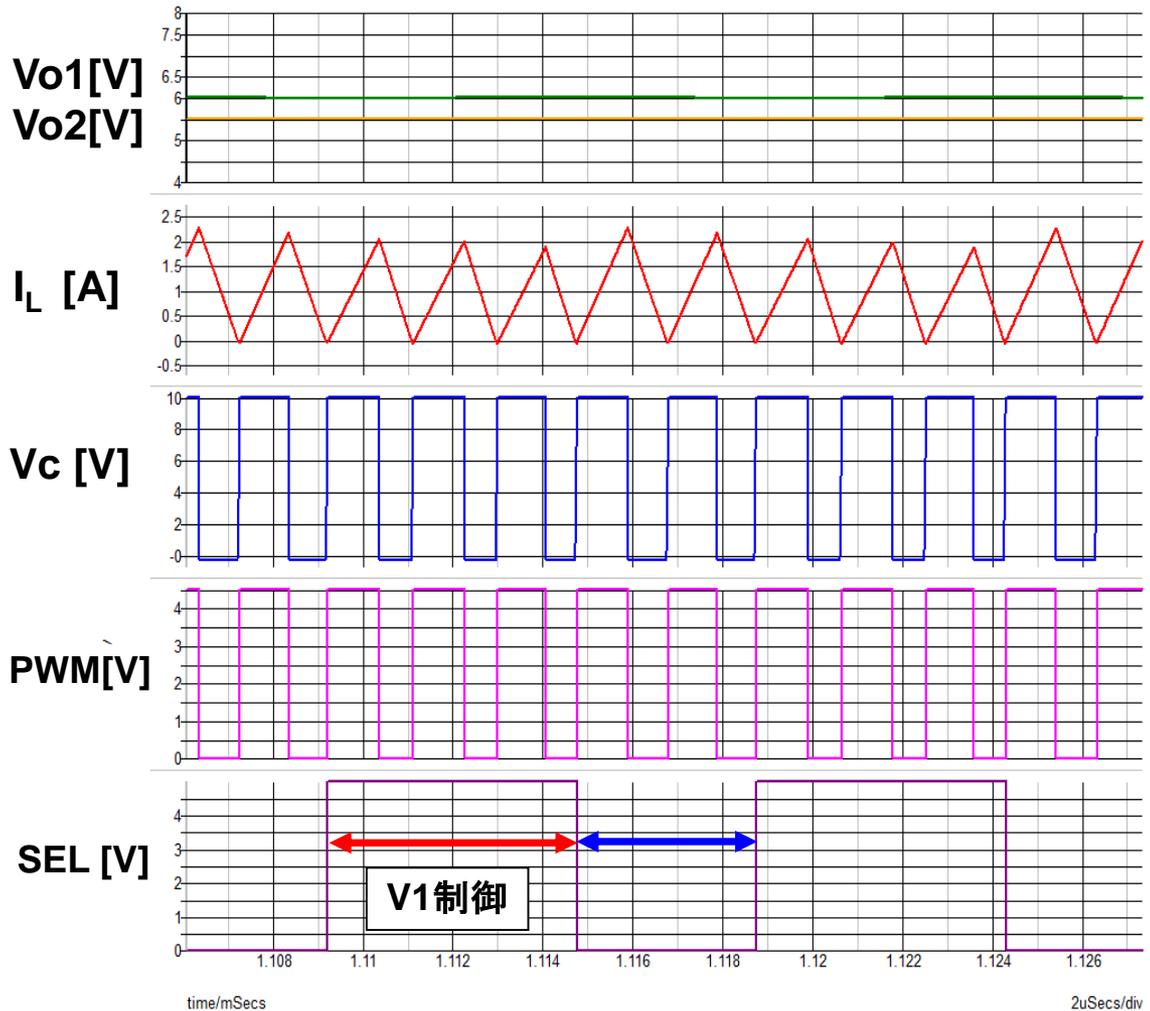


図9.32 SIDO電源のシミュレーション結果

● 定常特性

- ・出力リップル: 5mVpp @ $I_o=0.5A$ 、10mVpp @ $I_o=1.0A$

● 過度応答特性

- ・オーバーシュート:

$$\Delta V_1 = \Delta V_2 = 10mV \text{ @ } \Delta I_o = 0.5A$$

★ クロスレギュレーション

- ・他電源の変化によるオーバーシュート

$$\Delta V_1 = 10mV \text{ @ } \Delta I_o2 = 0.5A$$

★ セルフレギュレーション

- ・自身の変化によるオーバーシュート

$$\Delta V_1 = 10mV \text{ @ } \Delta I_o1 = 0.5A$$

一般に

セルフ Reg. > クロス Reg.

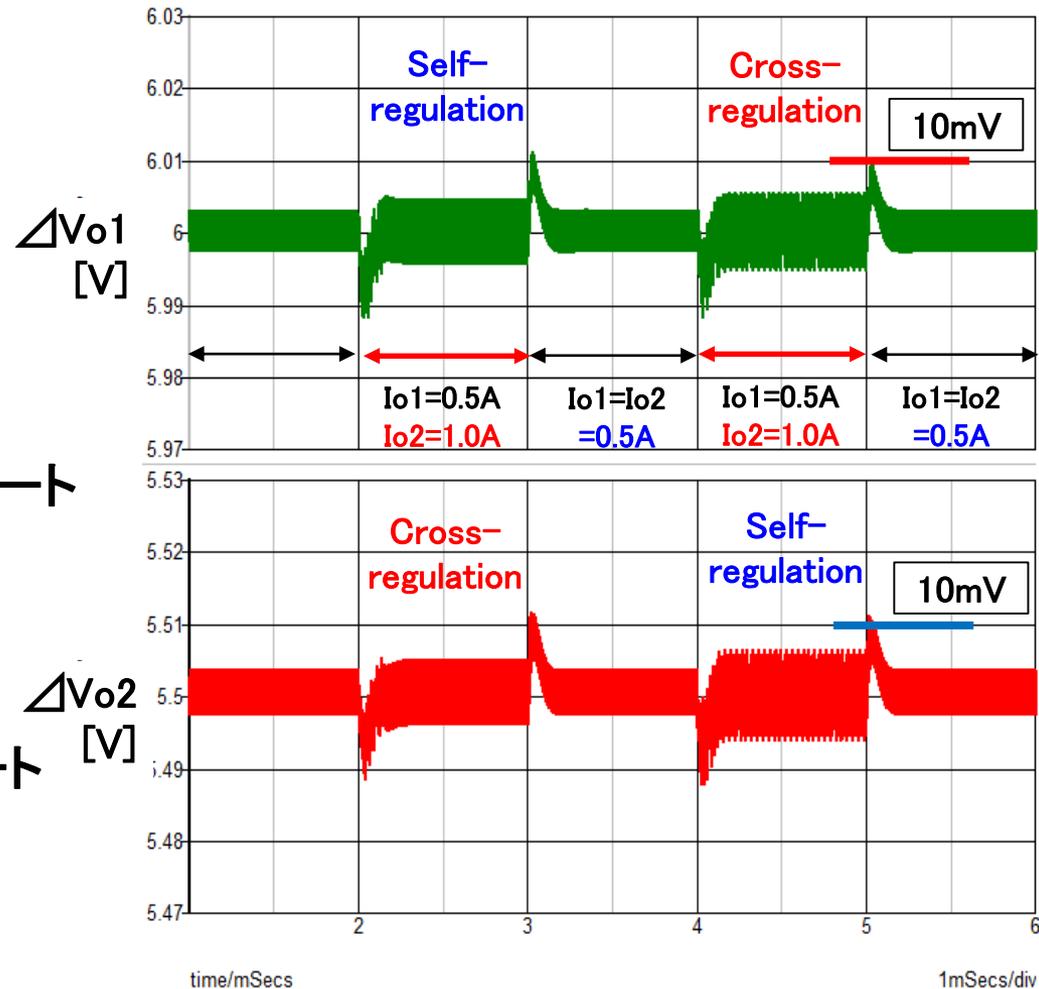


図9.33 SIDO電源のリップル特性

10. マルチフェーズ電源(4相電源)

10-1 サーバー用プロセッサ向け電源

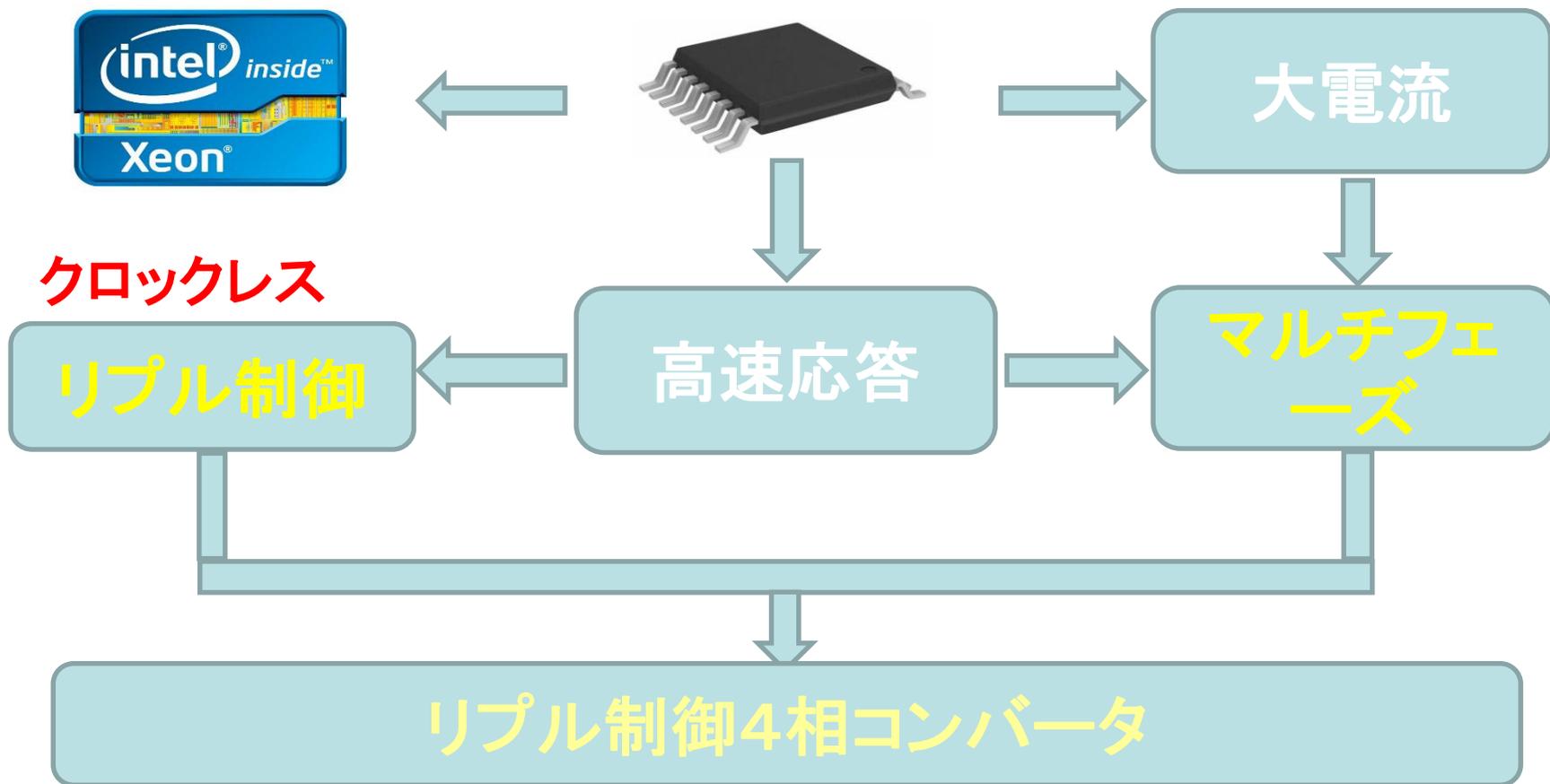
- (1) マルチフェーズ電源の概要
- (2) リプル制御4相電源
- (3) シミュレーション結果

10-2 降圧形4相電源の切換え方式

- (1) 4相同時切換え方式の概要
- (2) 各相順次切換え方式の概要
- (3) 提案 各相順次切換え方式

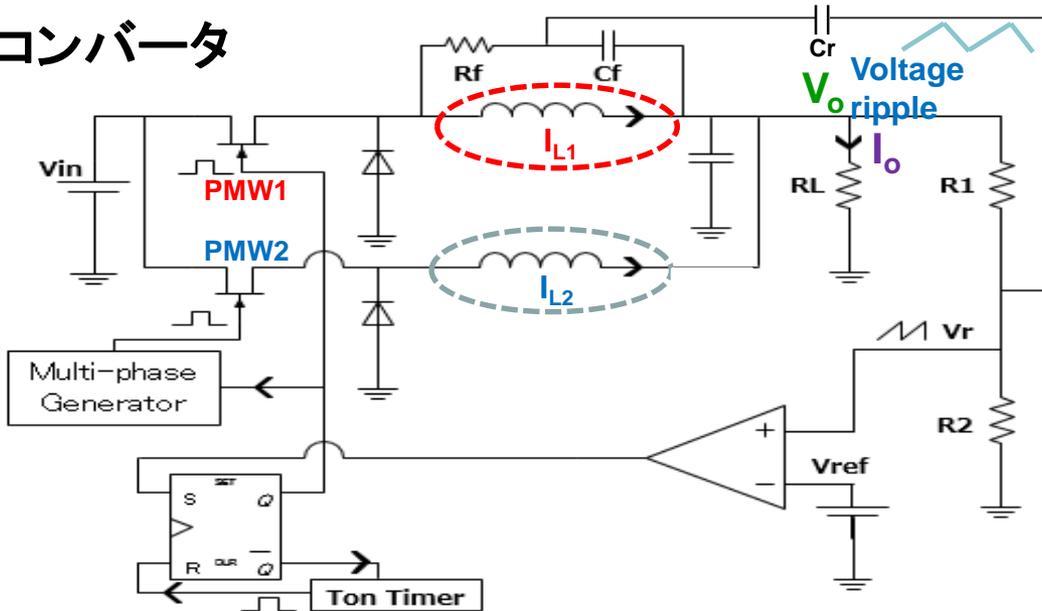
10-1 サーバー用プロセッサ向け電源

DC input	DC output	Max. output current	Max. output current step	Max. output current slew rate
12V	1.5V	120A	100A/us	930A/us



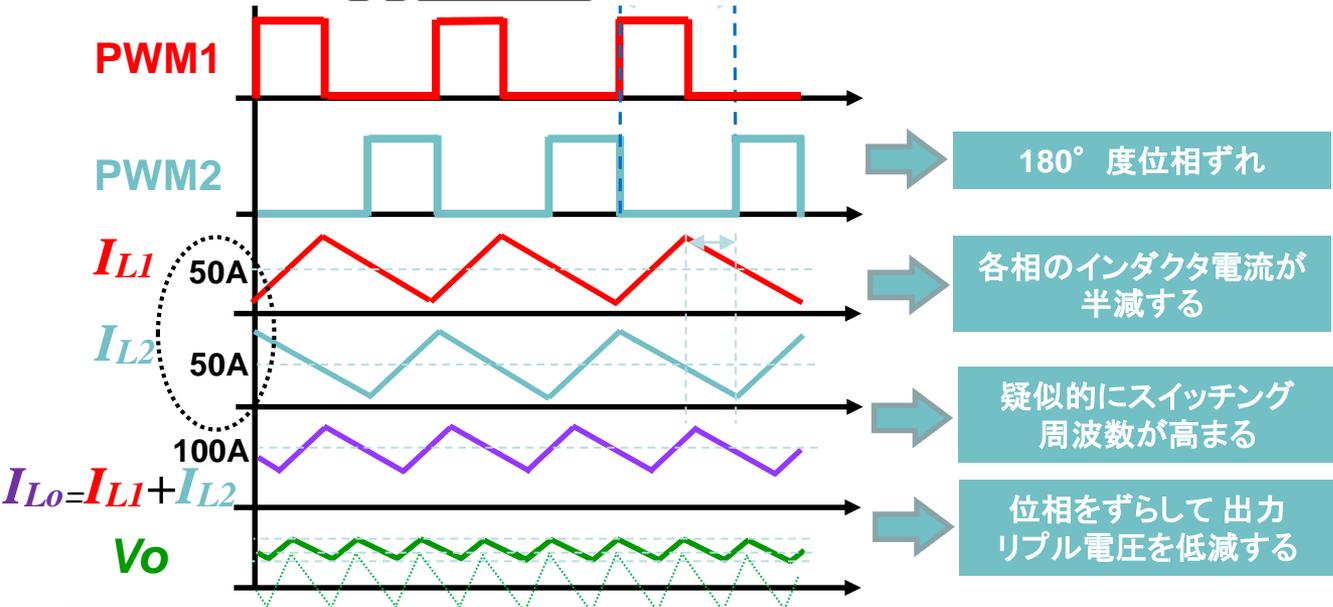
(1) マルチフェーズ電源の概要(2相)

2相コンバータ

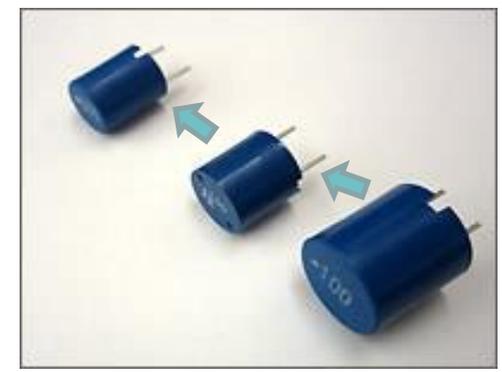


PWM1に追従する
PWM2を、クロック
なしで求めるには
工夫が必要

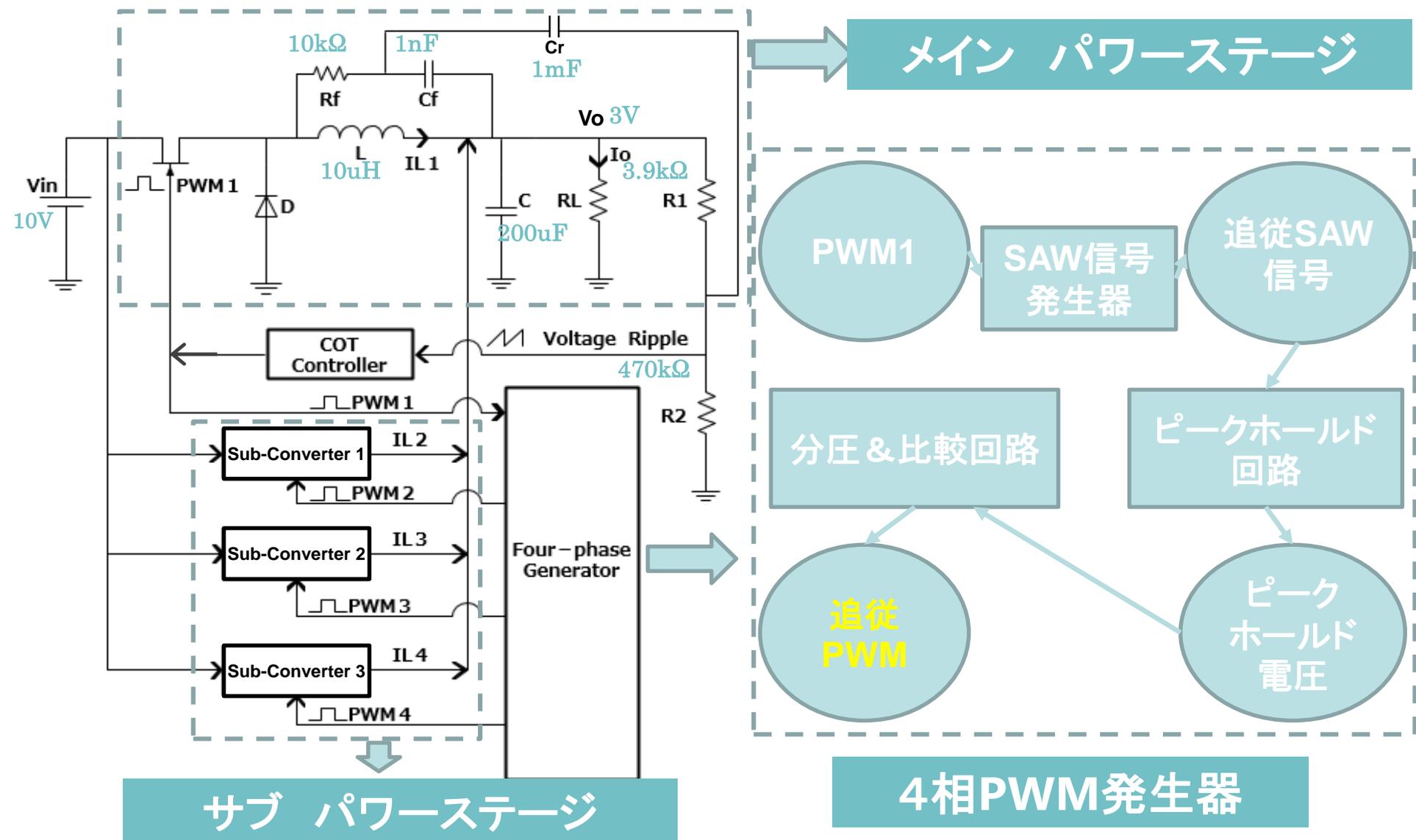
2相構成:
二回路で出力電流を半分ず
つ負担し、素子を小型化



L1 と **L2** のサイズが
小さくなる

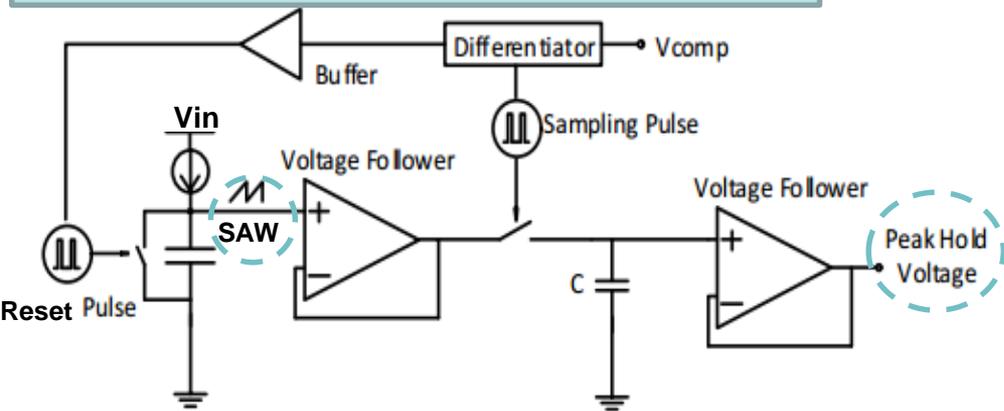


(2) リプル制御4相電源

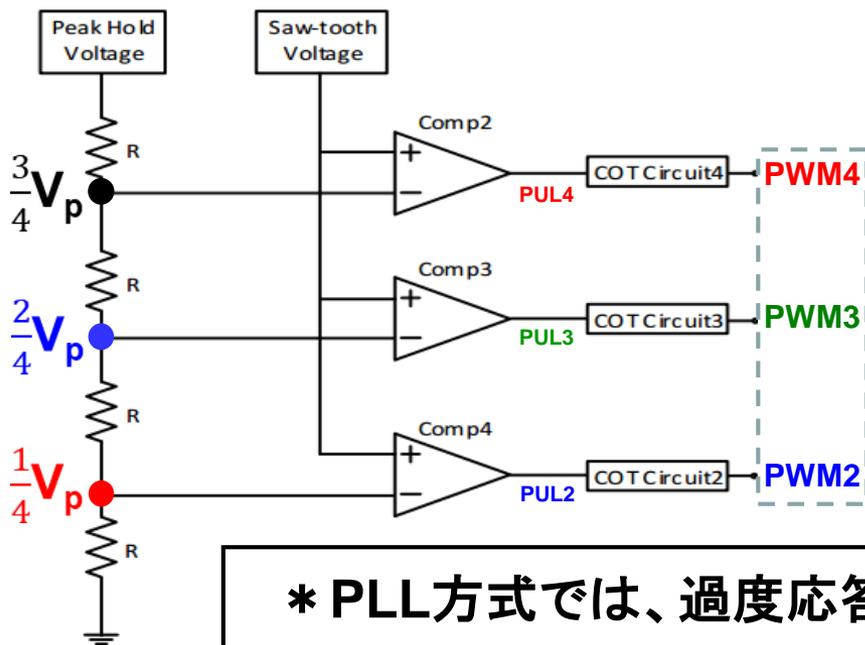


4相PWM信号の生成

SAW 発生器& ピークホールド回路

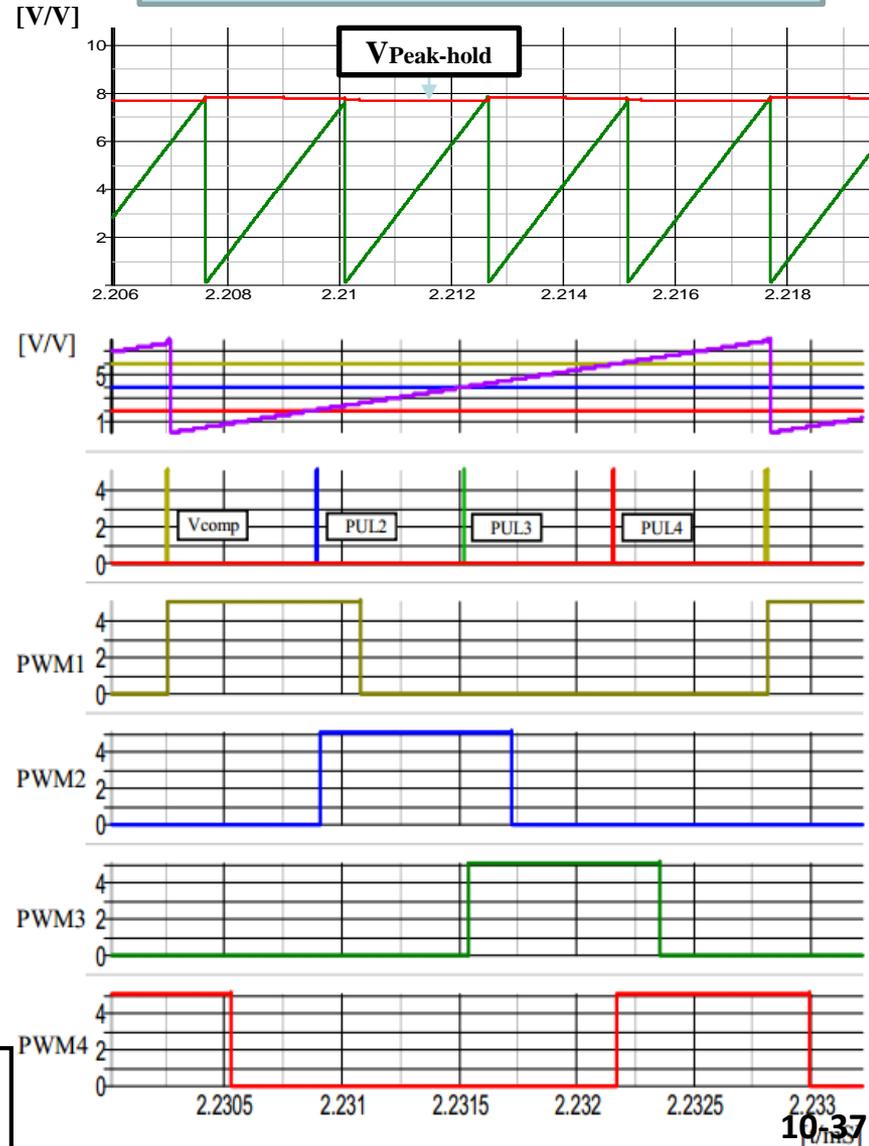


分圧&比較回路

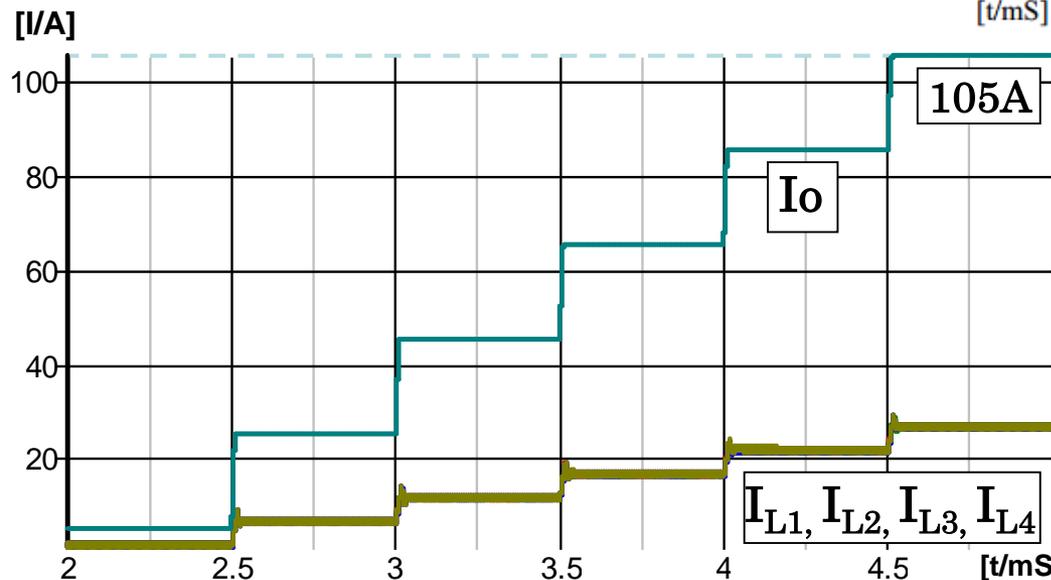
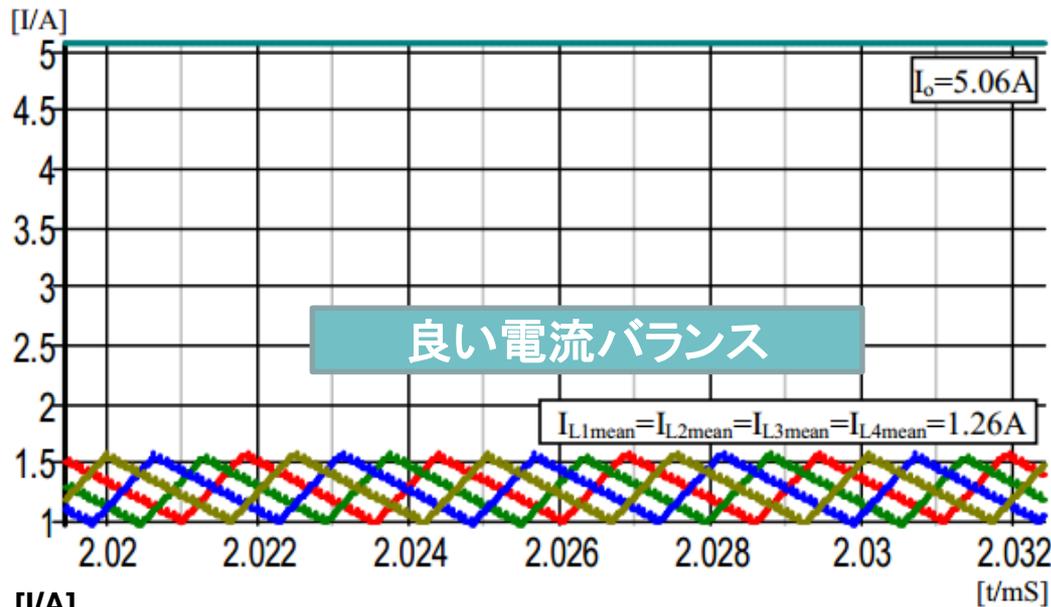


*** PLL方式では、過度応答NG**

動作波形



(3) シミュレーション結果1: 電流バランス



電流バランスばらつき ΔI_L

$$\Delta I_L = |I_L - I_o/4|$$

$$\delta = \Delta I_L / (I_o/4) \times 100\%$$

$I_o = 5.06A$ の場合

$$I_{L1} = I_{L2} = I_{L3} = I_{L4} = 1.26A$$

$$\Delta I_{L1} = I_{L1} - I_o/4$$

$$= |1.26 - 5.06/4| = 0.005A$$

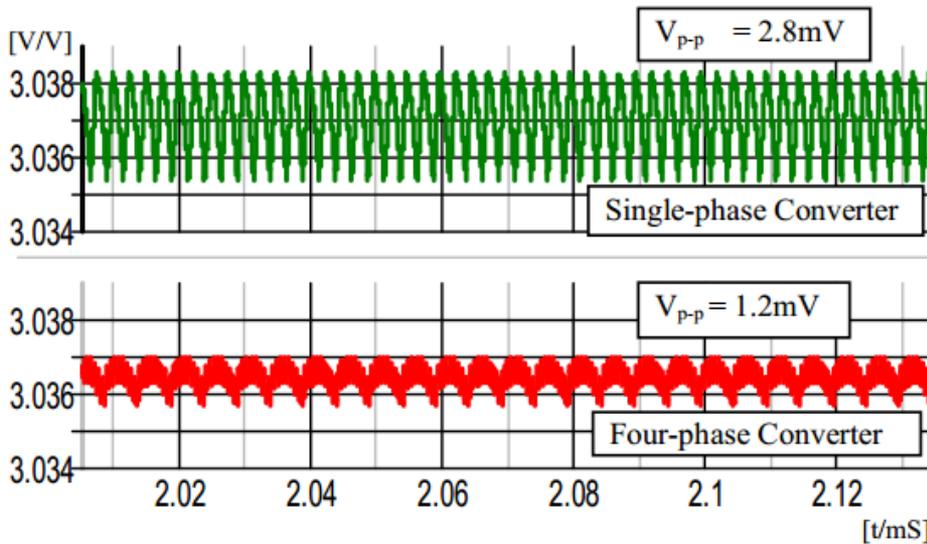
$$\delta = 0.005 / (5.06/4) \times 100\%$$

$$= 0.39\%$$

大負荷電流を確認

過渡応答期間でも
良い電流バランス

シミュレーション結果2:リプル特性

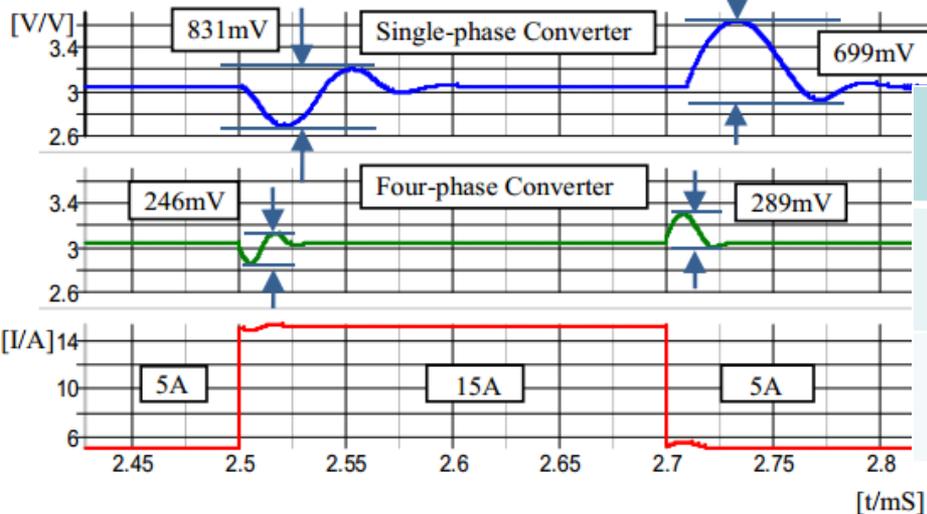


$V_{out} : 3V$

静的状態特性

	リプル振幅	リプル割合
出力電圧	57%減少	1%以下

$2.8mV \Rightarrow 1.2mV$



$I_{load} : 5A \Rightarrow 10A \Rightarrow 5A$

動的状態特性

過渡応答	アンダーシュート	オーバーシュート
変動振幅	70%減少 $831mV \Rightarrow 246mV$	59%減少 $699mV \Rightarrow 289mV$
リカバリ時間	75%減少 $104us \Rightarrow 30us$	80%減少 $123us \Rightarrow 27us$

10-2 降圧形4相電源の切換え方式

● 基本構成(4相)

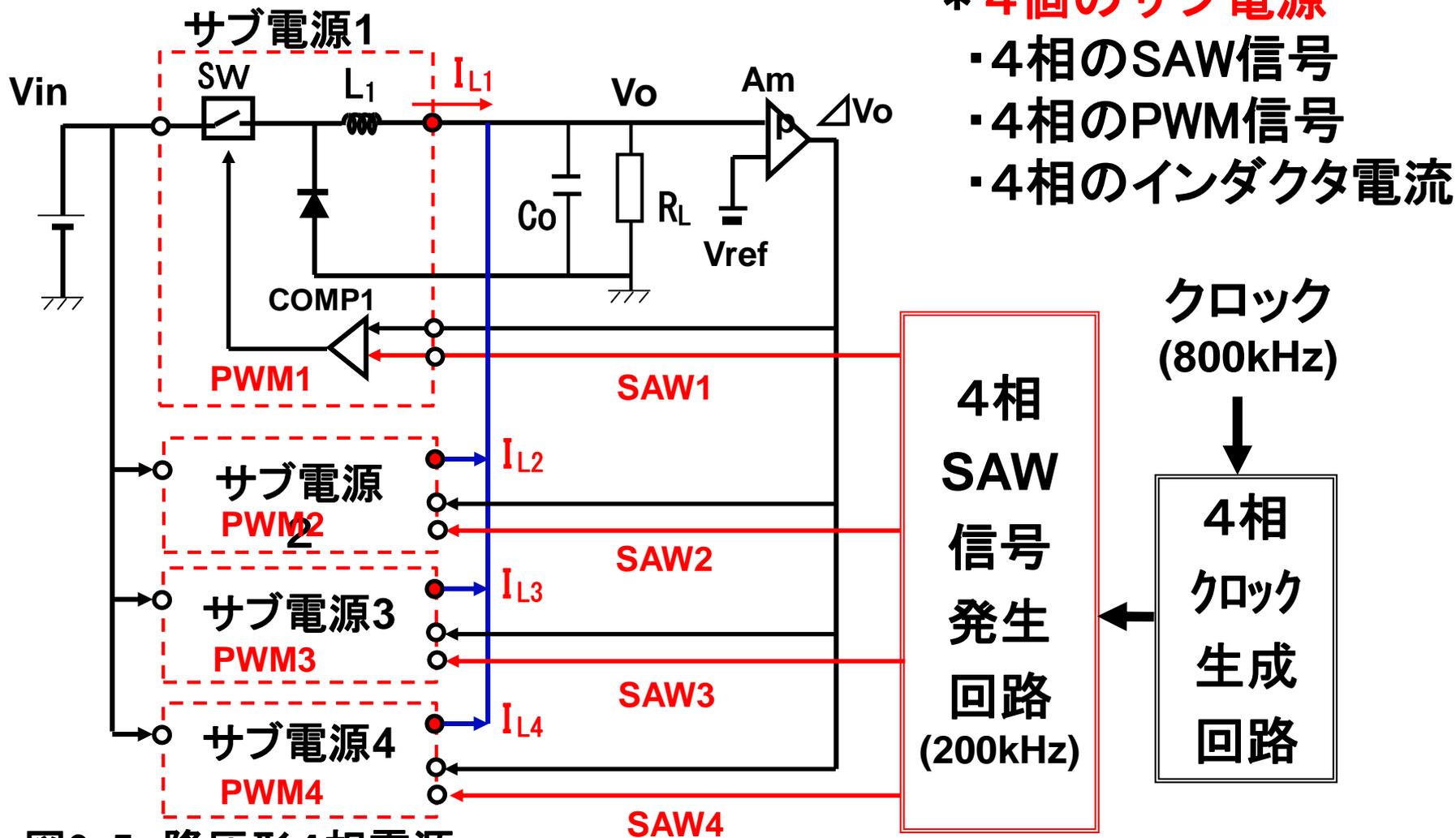


図2-5 降圧形4相電源

(1) 4相同時切換え方式の概要

● 4相電源の動作波形

* 回路条件(素子値は同じ)

$V_{in}=10V$, $V_{out}=3.0V$, $F_{ck}=200kHz$

$I_o=5.0A$, $I_L=1.25A$

* シミュレーション結果: $V_o=3.037V$,

出力電圧リップル: $\Delta V_o < 1mV_{pp}$

(単相回路: $\Delta V_o = 2mV_{pp}$)

・出力リップル周波数: $F=800kHz$

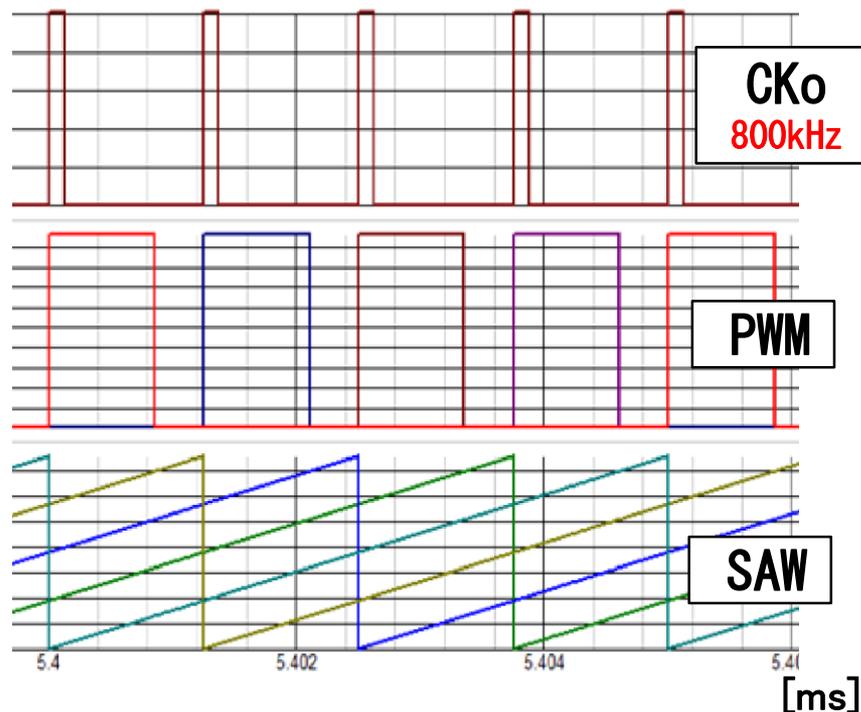


図2-6 4相SAW発生回路&波形

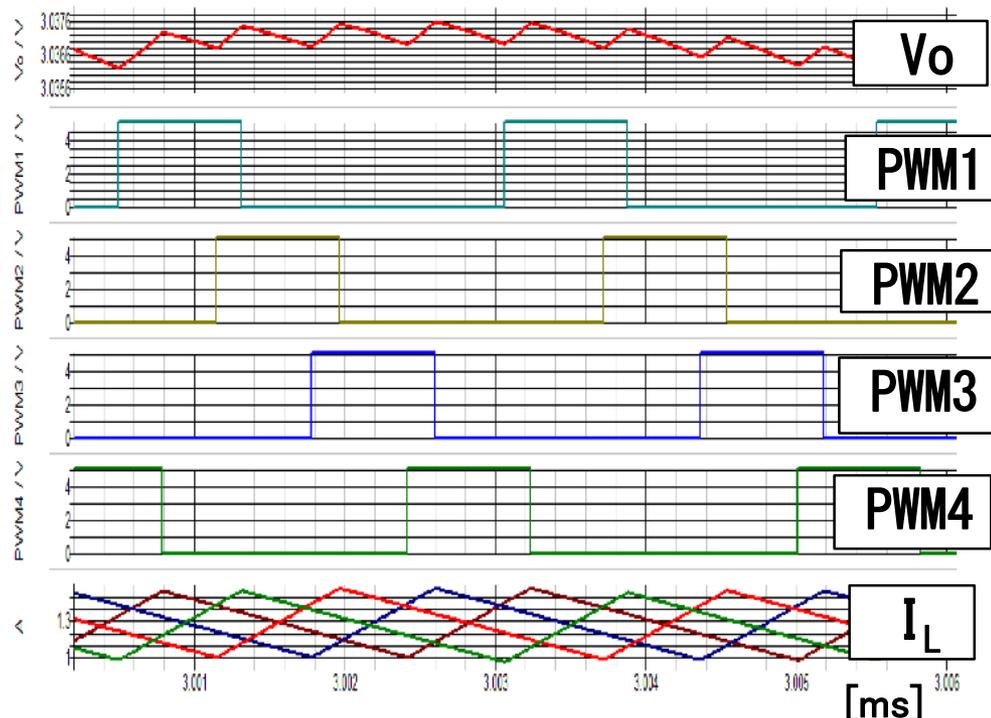


図2-7 4相電源の動作波形

● 4相電源の特性

* 過渡応答特性

- ・アンダーシュート = 20mV @ $\Delta I_o = 2A$
(単相の半分)

* 電流バランス

常に良いバランス ($I_L = I_o / 4$)



* 低負荷時も

全サブ電源が動作



* 低負荷時の 効率が悪い

(近年は 80%程度の要求)

● 素子の大きさ・特性(単相に比較して)

(要因) **4相電源**

- ・MOSFET大きさ: (小型化) 1/4
- ・MOSFET速度: (G容量) 高速化
- ・インダクタ体積: (線材太さ) 約1/2
- ・出力Coの容量: (リップル周波数) 1/4

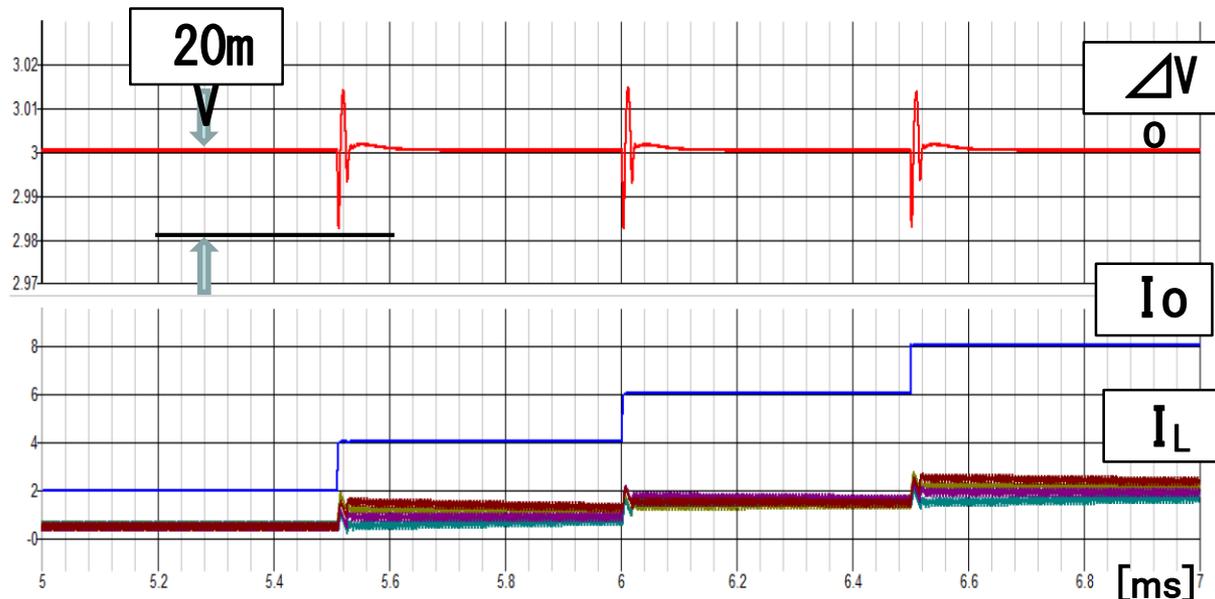


図2-8 4相電源の負荷変動特性(高速応答)

(2) 各相順次切換え方式の概要

● 従来方式 多相電源の効率特性: **電流増加で順次 相電源を追加**

* 条件: 各相電源の効率条件は同等

$I_L = I_{MAX} = /4$ で最大効率 と仮定

* 単相電源時: 高負荷では**低効率**
低負荷では**高効率**

* 4相電源時: 高負荷では**高効率**
低負荷では**低効率**

◆ 負荷による**相数切換え**(右図の場合)

電流増加で、サブ電源数を追加

(基本電流値 I_o のN倍電流でSW)

* 効率特性は、点線包絡線

* 課題: 相切換えにより**出力リップル大**
(シュート: 30mV~70mV)

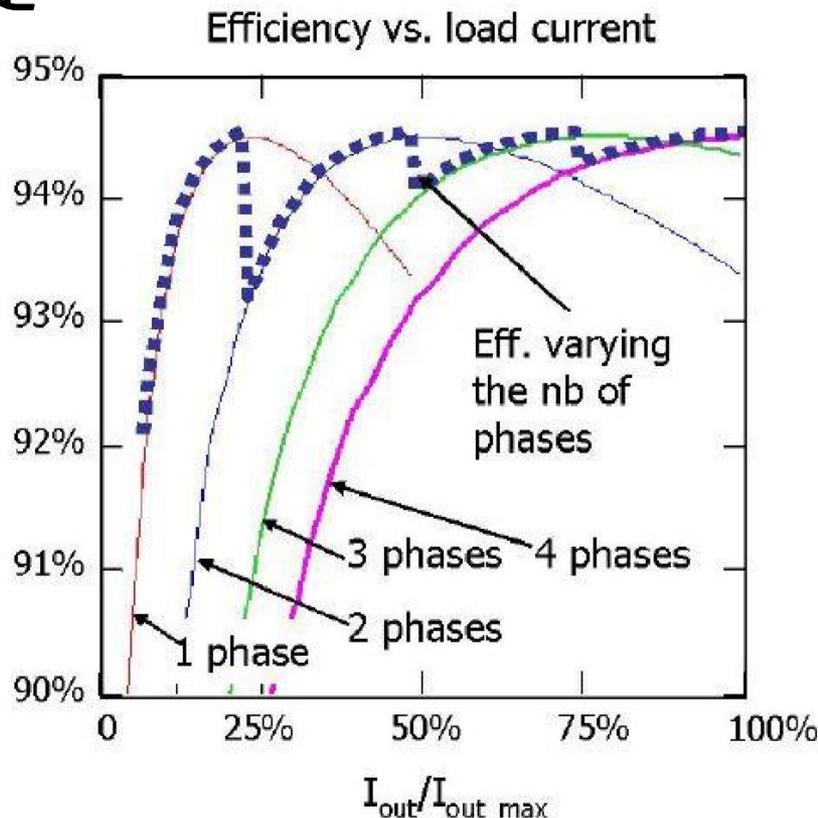


図2-10 サブ電源数 vs. 電源効率

● 従来の相切換え方式: $I_o = 1.0A$ でSW

* 相加算(Phase Adding)時: **電流応答はやや遅い**

・電圧リップル: $\Delta V_o = 40mV$ @ $\Delta I_o = 2A$

* 相減算(Phase Shedding)時: **電圧リップル大(電流飽和)**

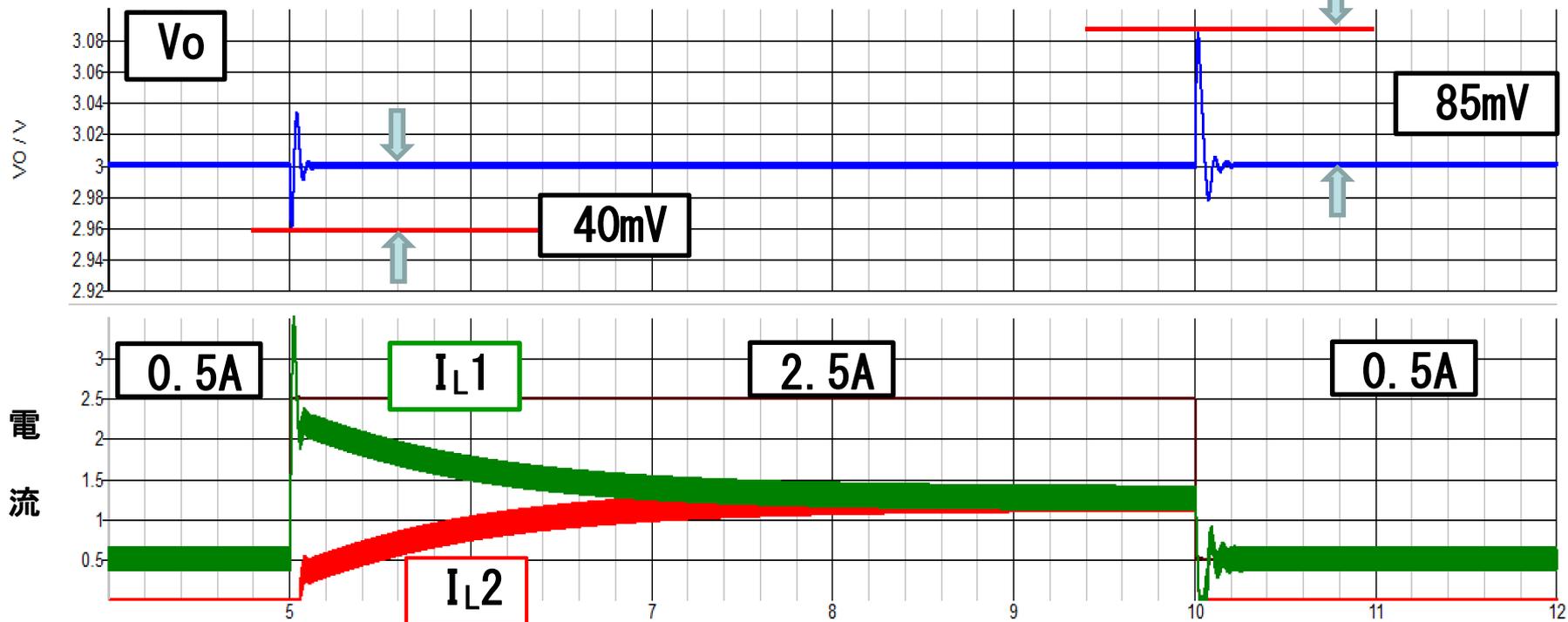
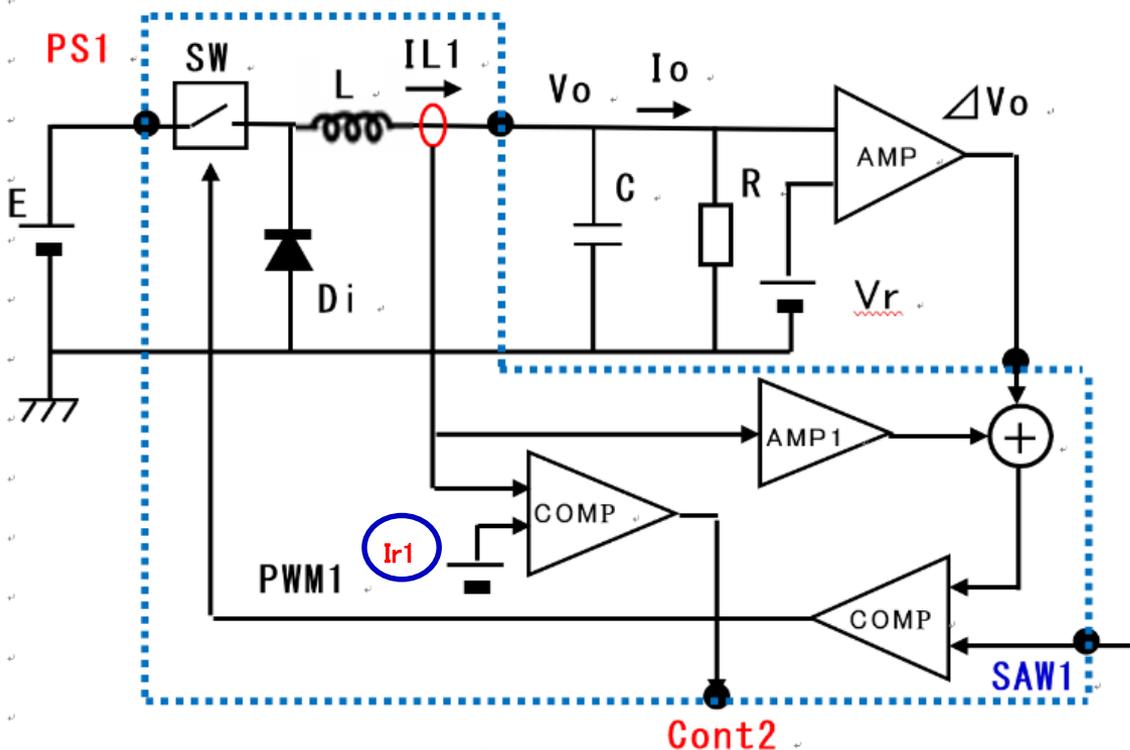


図2-11 従来 4相電源の切換え動作(ステップ入力)

2-2 提案 4相順次切換え方式

(1) 電流制御方式降圧形電源

- * **電流制御**を追加 ⇒ 電流リミットを設定(≒2.0A)
- * リミット電流で、次のサブ電源を起動
- * サブ電源に**優先順序**を設定:(電源1 > 電源2 > 電源3 > 電源4)



- * 電流リミット値: I_{r1}
- * $I_{L1} > I_{r1}$ になると
Cont2 を立てて
サブ電源2を起動
- * COMPには、ヒステリシス
- * I_r は任意設定可能

図3-1 降圧形4相電源

● 提案4相電源の構成

- * 最優先サブ電源1は、常時動作
- * 各サブ電源は、Cont信号で順次 PWM信号を起動
- * 電流は飽和状態を維持

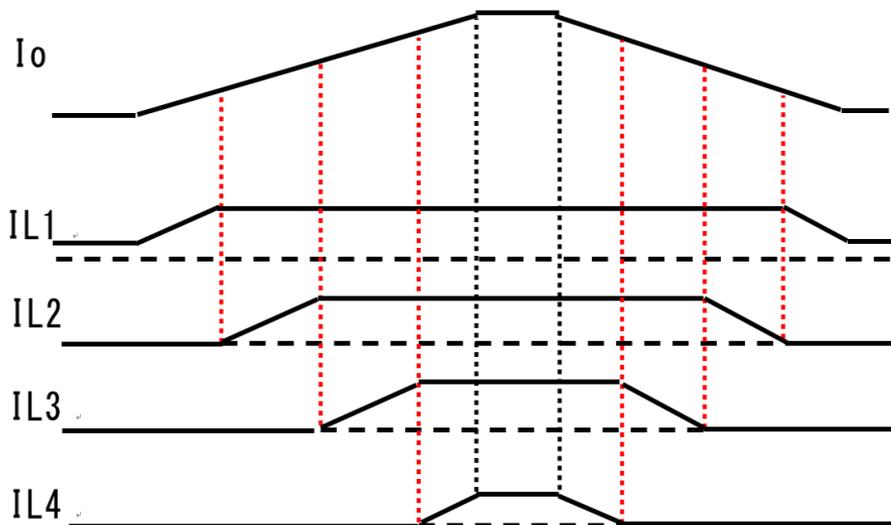


図3-2 降圧形4相電源

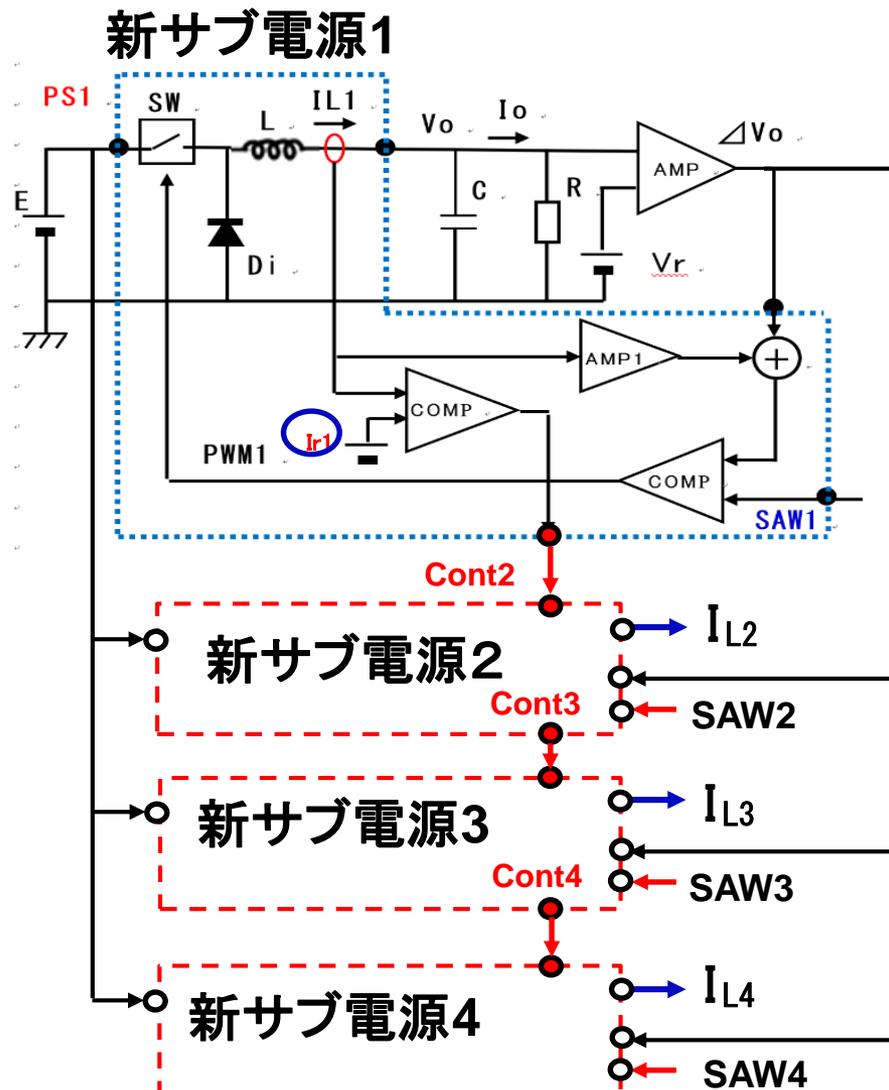


図3-3 提案4相電源

(2) シミュレーション結果

● ステップ状負荷電流

* 負荷電流変化: $I_r = 1.0A$

$I_o = 0.5A \Rightarrow 1.5A \Rightarrow 2.5A \Rightarrow 3.5A \Rightarrow 4.5A$

* 各サブ電源の電流誤差

$$\Delta I_L = 0.9 \pm 0.1 A$$

* サブ電源4の電流は、制限無し

$$\text{MAX } I_{L4} = 1.5 A$$

◆ 電源特性

* 出力電圧リップル:

$$\Delta V_o = 5 \text{ mVpp} @ I_o = 4.5A$$

* 過渡応答特性:

$$\text{アンダーシュート} = -40 \text{ mV}$$

$$@ \Delta I_o = 1.0 A$$

参考文献のデータ:

$$\Delta V_o = 100 \text{ mV} @ \Delta I_o = 2A$$

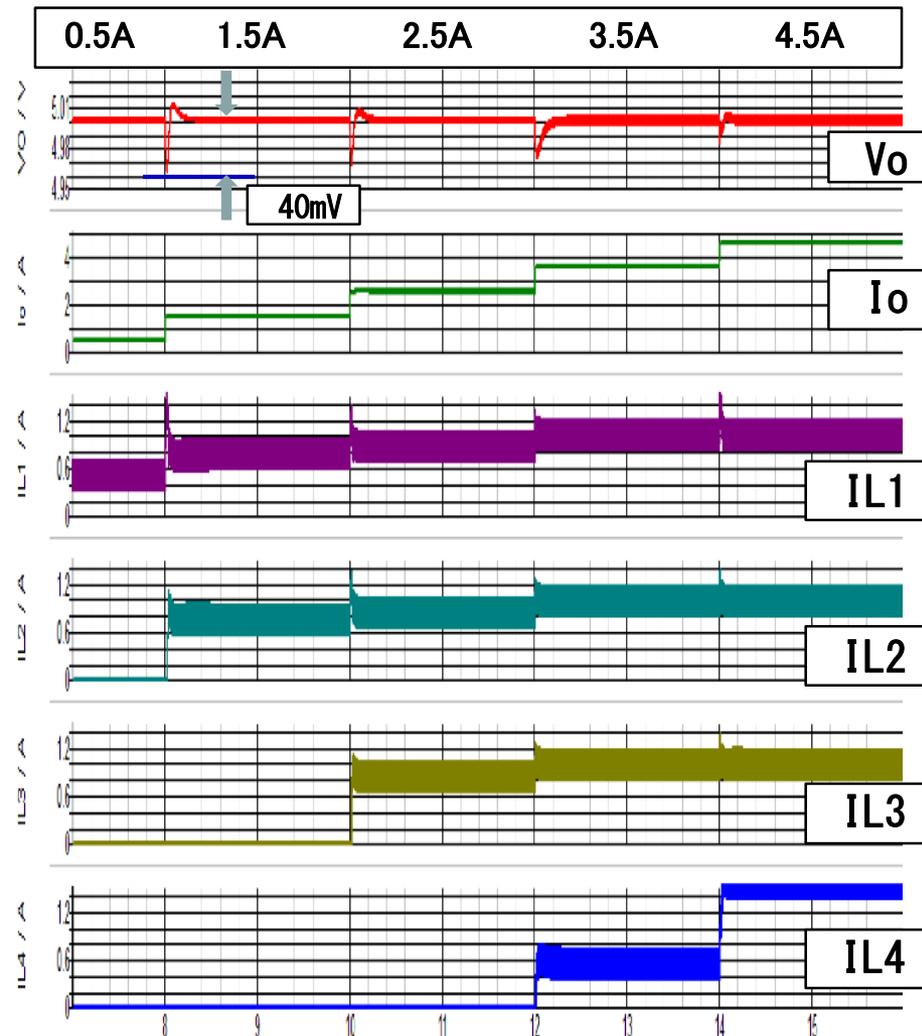


図3-4 ステップ状負荷変化時の応答特性

● ランプ状負荷電流

* 負荷電流変化: $I_r = 1.0A$

$I_o = 0.5A \Rightarrow 5.5A \Rightarrow 0.5A$

* 各サブ電源の電流誤差

$\Delta I_L = 1.0 \pm 0.1 A$

* サブ電源4の電流は、制限無し

MAX $I_{L4} = 2.5 A$

◆ 電源特性

* 出力圧リプル:

$\Delta V_o = 5 \text{ mVpp} @ I_o = 4.5A$

* 過渡応答特性:

アンダーシュート = -20 mV

@ $\Delta I_o / \Delta t = 1.0 A/\mu s$

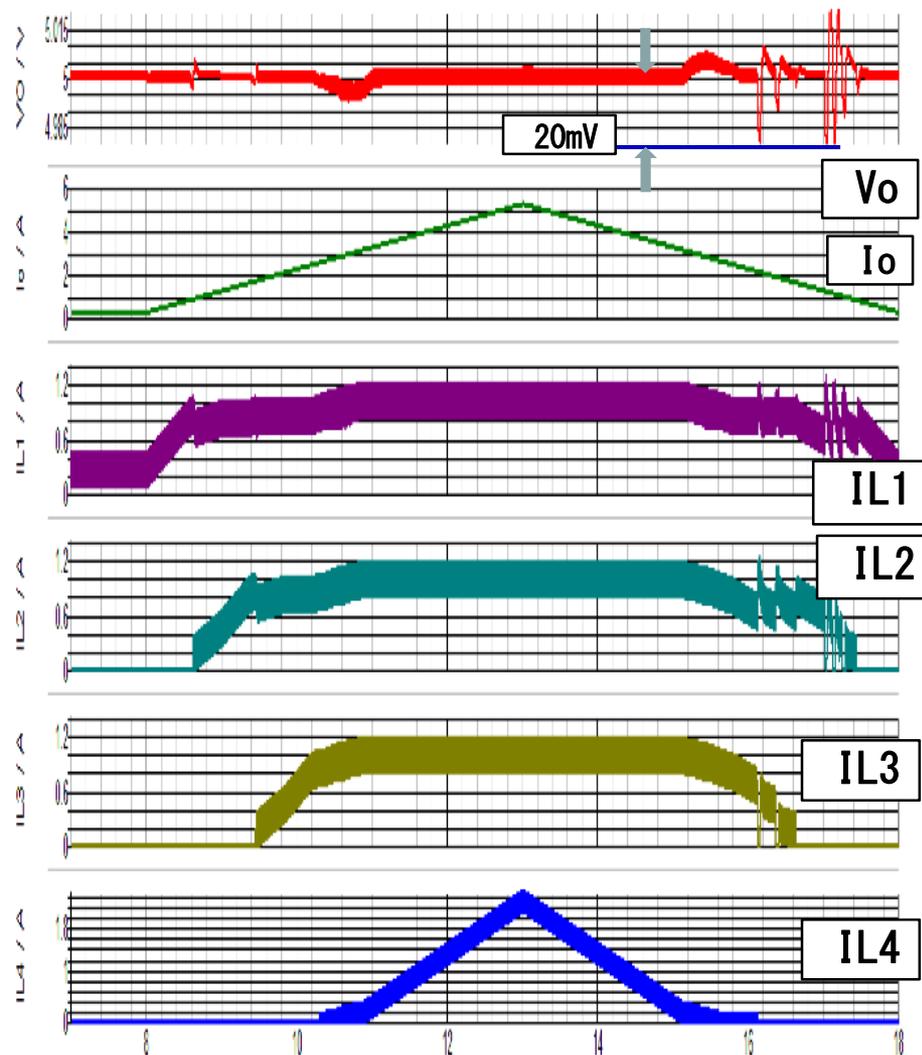


図3-5 ランプ状負荷変化時の応答特性

● ランダム状負荷変動

* ランダム状ステップの負荷変動

* 負荷電流に応じて、
各サブ電源のON/OFFは適切
(図中 ●印の電流がリミット状態)



* 負荷電流に応じて
動作するサブ電源数が増減

* 不要なサブ電源を停止

- ・不要な電源ロスを低減
- ・サブ電源2~4を最大電流時に
最大効率に設計: 最大効率確保

● 電流リミット I_{r1} を小さくすれば
低負荷時の効率改善が可能

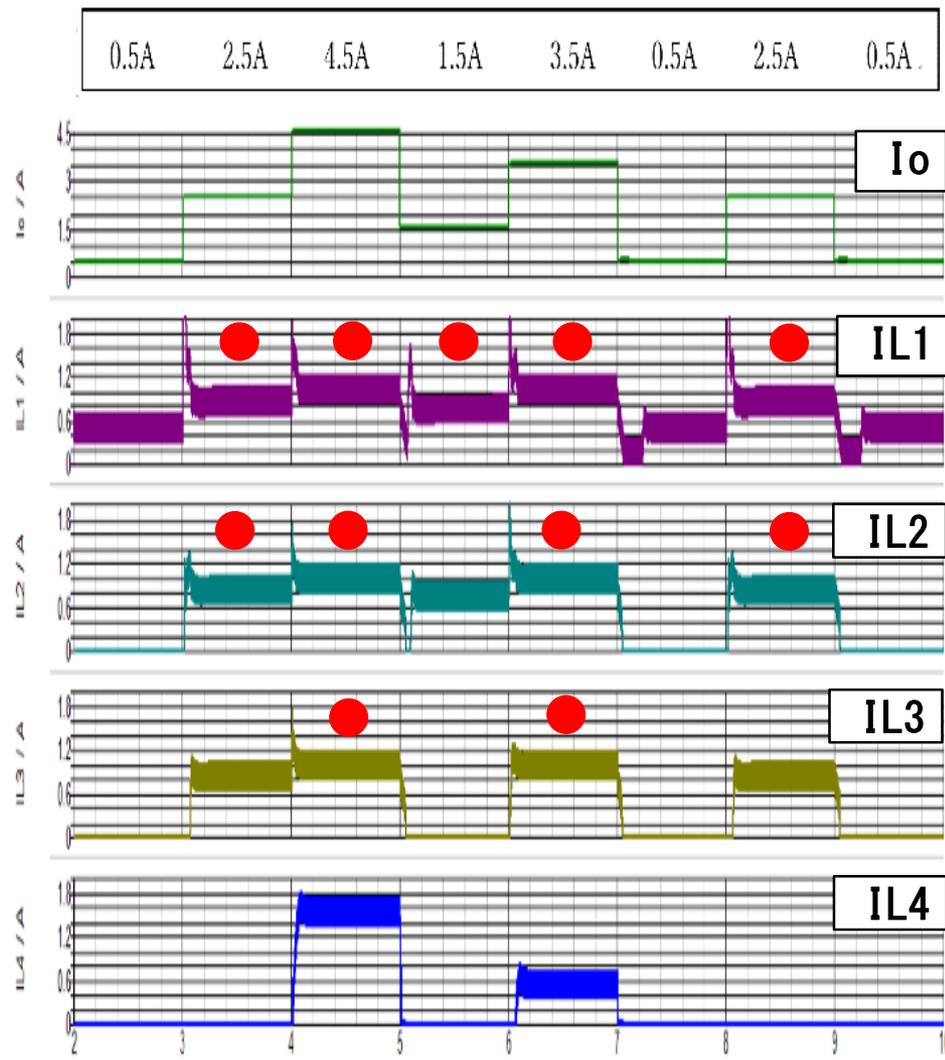


図3-6 ランダム状負荷変化時の応答特性

(3) 効率改善への考え方

● 各相電源の最大電流も分配方法

* 通常、各相 同等に配分

$I_o = I_{MAX}/4$ 以下では、効率は徐々に低下

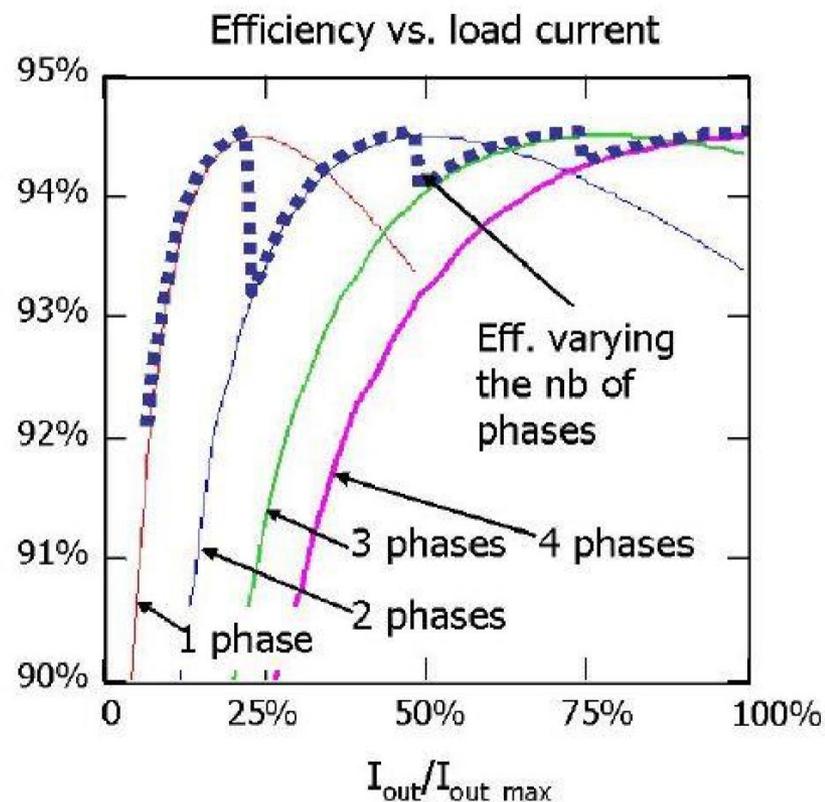
◆ 提案方式

* 低負荷時の効率改善方法

* 最優先電源(1相電源)の
最大電流を小さく設定

・他のサブ電源は同等配分

⇒ 1相電源のパワーステージを
最大効率に設計
(半導体素子、L、SW周波数)



再掲: 図2-12 サブ電源数 vs. 電源効率

● 仮定(相対的な効率を比較検討)

- ・各サブ電源のパワーステージは同一性能・同一ロス:Pps
- ・制御回路は、1相のみ固定ロス大(オペアンプが多い)
多相は同一でロス小(コンパレータ等のみ)

* 効率比較の前提: 1相電源のみ切換え変更

・電流配分:

$I_{o2} \sim I_{o4} = 3A$ 中心

I_{o1} のみ = 1A 中心

● サブ電源の効率特性の設定

- ・等分型: 最大効率: 3A 付近
SWロス大、ESR小
- ・改良型: 最大効率: 1A 付近
SWロス小、ESR大

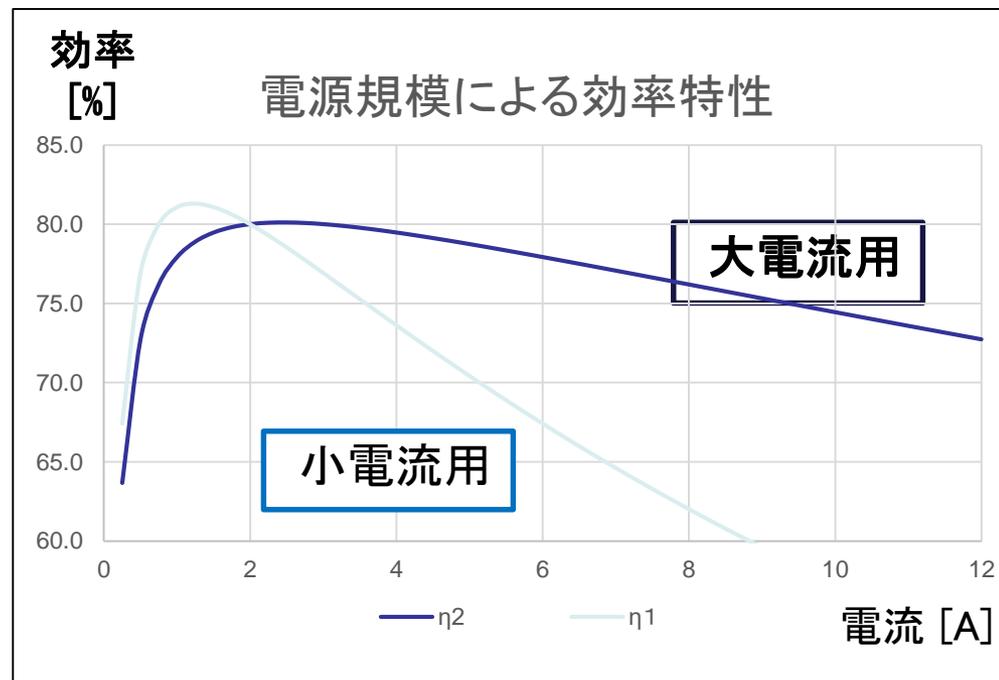


図3-7 サブ電源の効率特性比較

● サブ電源の切換え方式

等分型: $N \cdot 3A$ に達すると、サブ電源を増減(従来=提案方式)

改良型: 1相目=1Aで切換え、その後 $M \cdot 3A$ で増減

● 効率特性の比較

* 従来式と提案方式の
効率特性はほぼ同等

- ・3A以下:
改良型の効率が良い
- ・3A以上:
等分型効率がやや有利

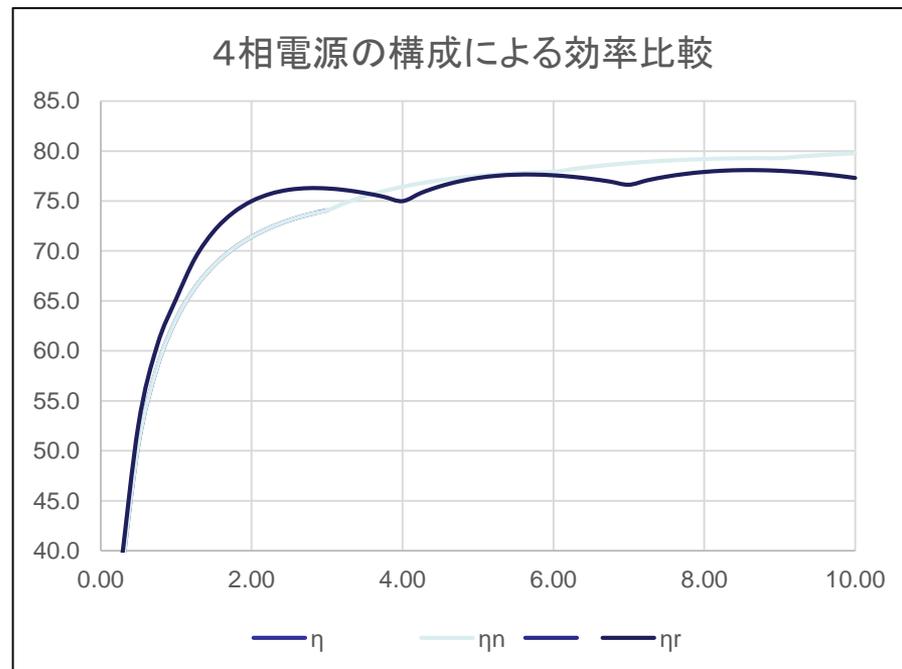


図3-8 電源構成による効率特性比較

11. EMI低減スペクトラム拡散技術

- 11-1 各種周波数変調方式によるEMI低減技術
- 11-2 クロックレス電源への適用
- 11-3 EMI低減と出力電圧リップル補償方式

★ EMCとは

● EMC=EMI+EMS (電磁適合性=電磁妨害+電磁感受性)

電磁妨害を出さず、電磁波の影響を受けない[イミュニティ(immunity)]

● スイッチング電源とスペクトラム

* エネルギー(電圧・大電流)のスイッチング供給

⇒ 基本波(クロック周波数)と高調波に、大きいピークの線スペクトラム

⇒ EMI (電磁妨害)問題が発生: 電磁波+電源ライン

* EMI規制 ⇒ 規制値以下にスペクトラム・レベルの低減が必要

⇒ スペクトラム拡散技術(他の手法:フィルタ、シールド等)

★EMI対策: スペクトラム拡散技術

* 基本パルス(クロック、鋸歯状波、PWM信号)を、ランダムに位相(周波数)変調

* スペクトラム拡散技術

A) 従来デジタル拡散技術

・10ビット(1,024通り)以上の微小位相シフトのパルス群を発生し、
ランダムにセレクトして、電源に供給

B) アナログ・ノイズ拡散技術

・アナログノイズ(熱雑音等)により、クロック信号を変調して電源に供給

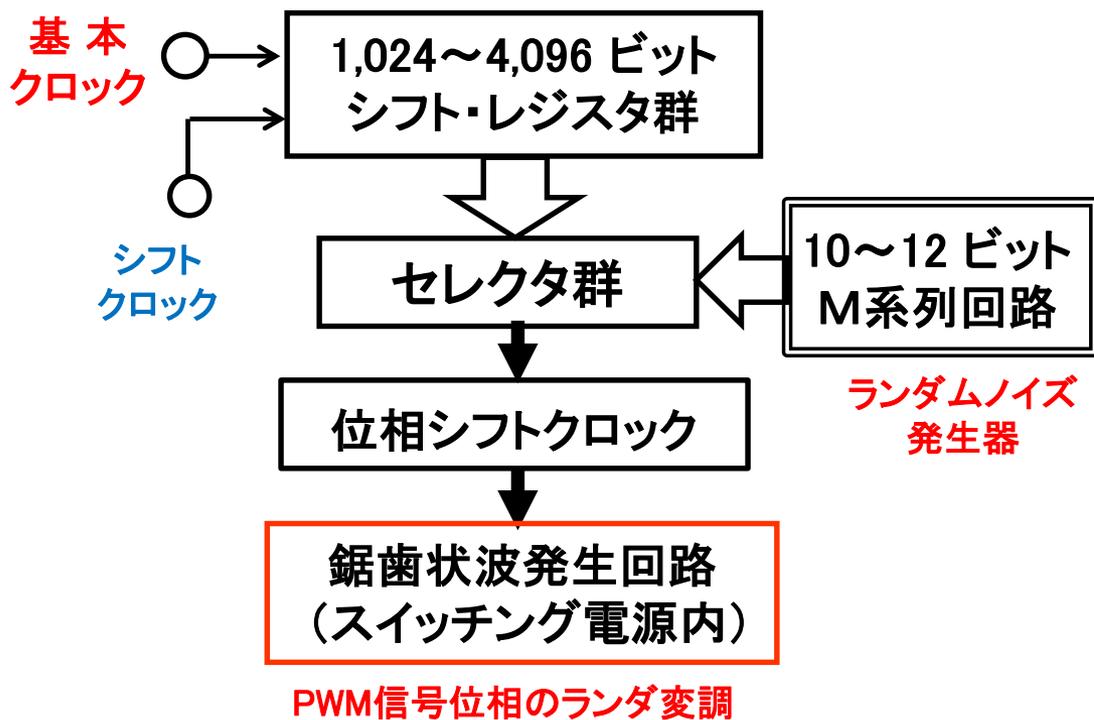
11-1 擬似アナログノイズ利用EMI 低減技術

1.1 従来デジタル拡散技術 ⇒ デジタル制御電源に好適

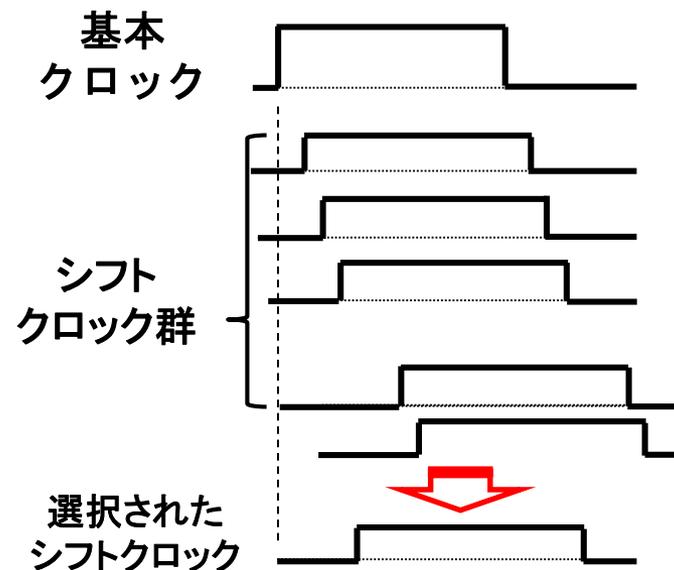
* 構成: 位相シフト回路(10~12ビット) + ランダム信号発生器 + セレクタ

* 特徴: デジタル変調 ⇒ 拡散結果は、線スペクトラムの集合
多数の(シフトレジスタ + セレクタ): 1,000~4,000個

シフト用クロック周波数 = 電源クロック(200kHz) · 4,000 = 800 MHz



デジタル・スペクトラム拡散回路



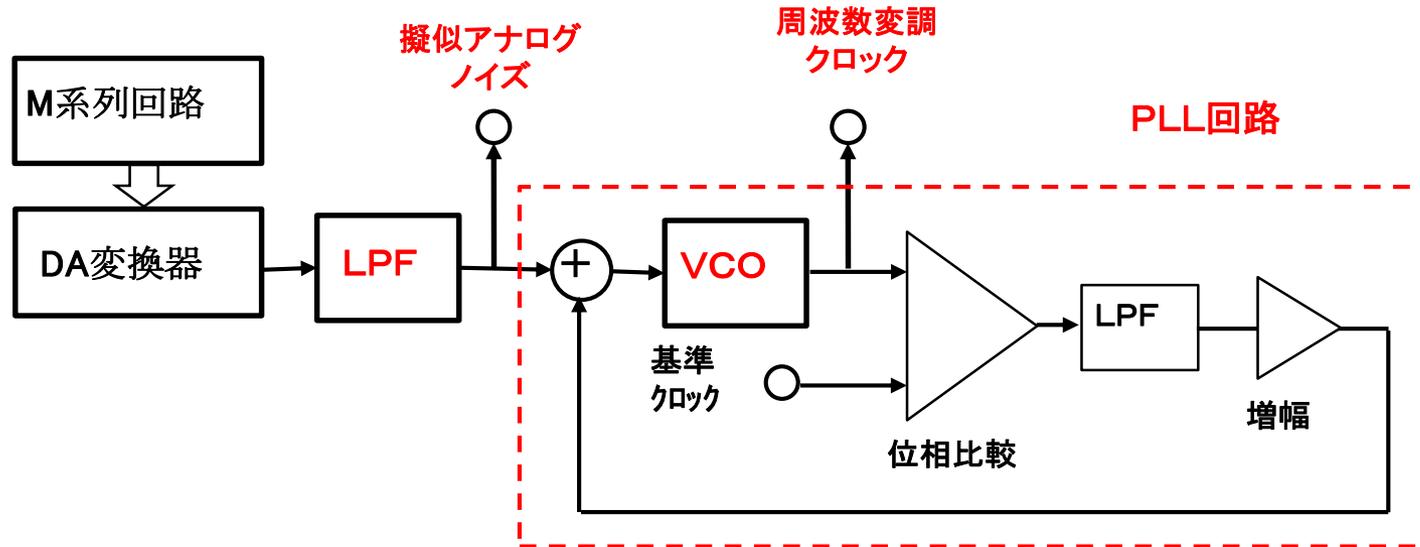
タイミング・チャート

1.2 擬似アナログノイズ・スペクトラム拡散技術

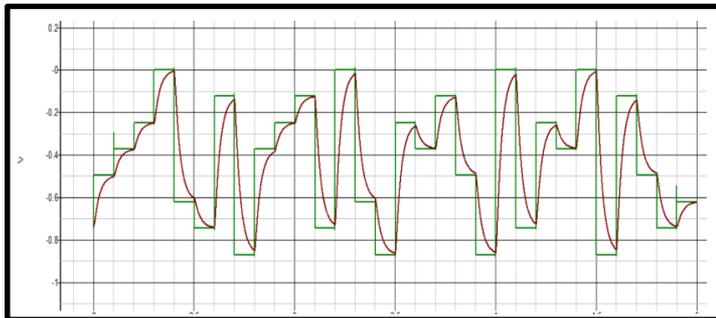
* 構成: M系列回路(ランダム信号) + (DAC+LPF) + PLL回路

* 特徴: 擬似アナログノイズ + 振動的PLL回路 ⇒ 非周期性

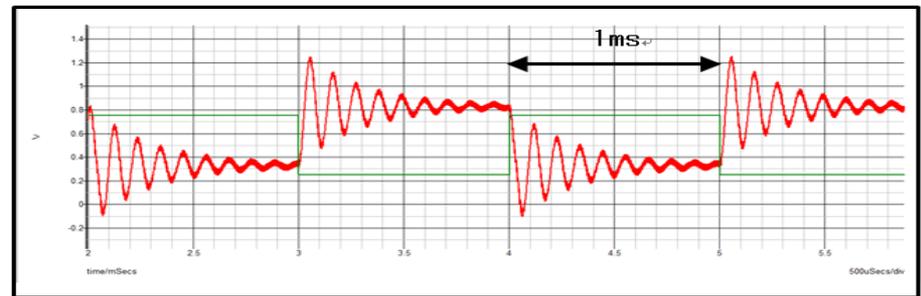
・アナログノイズ: 周期的信号 ⇒ 振動的PLL回路で **非周期的信号**へ



擬似アナログノイズ・スペクトラム拡散回路



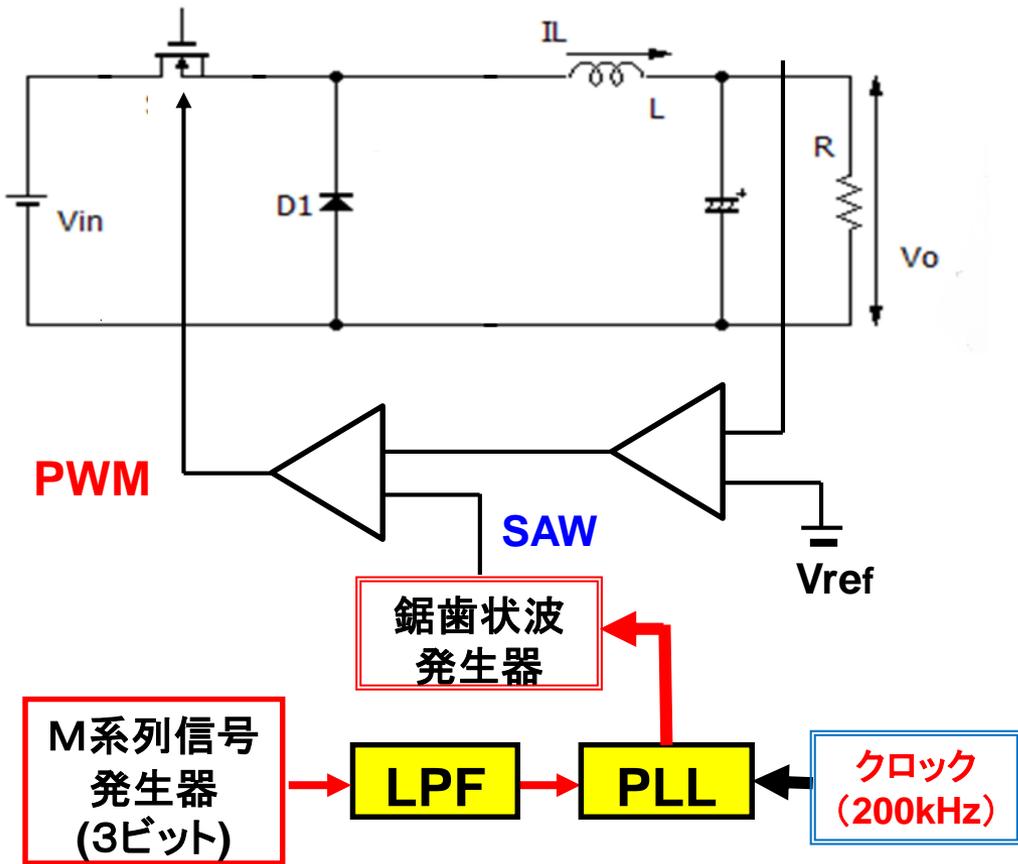
擬似アナログノイズ波形



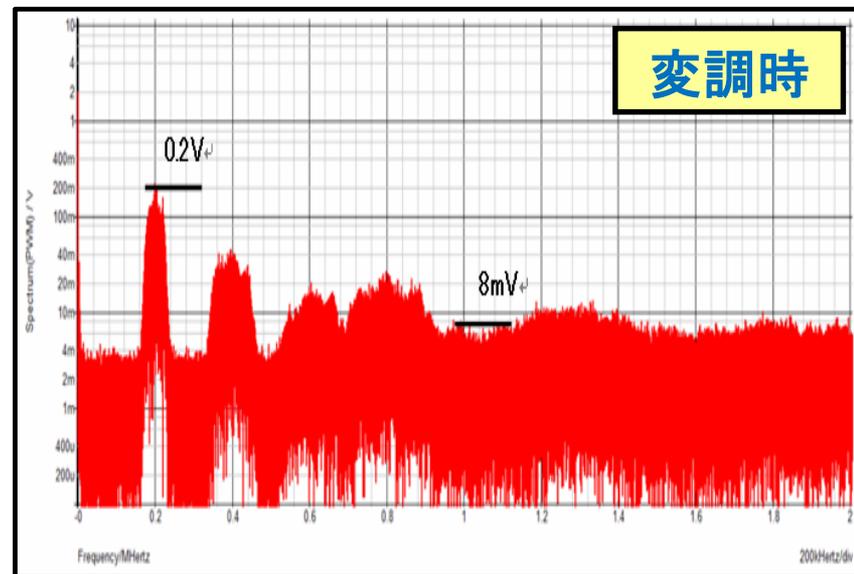
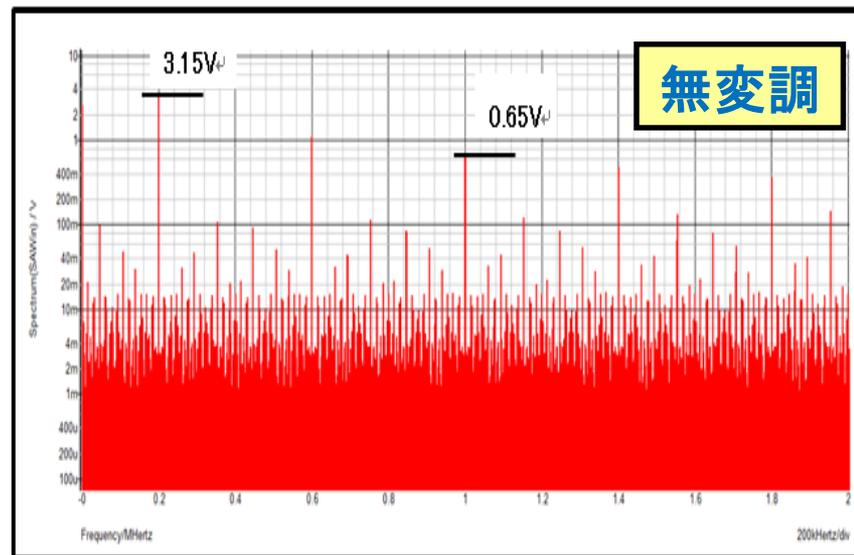
PLL回路応答特性

1.3 スイッチング電源への適用: PWM信号のスペクトラム

- * 構成: 鋸歯状波発生器のクロックに適用
- * 変調周波数の選定 ($F=100/7=14\text{kHz}$)
- * 拡散結果: -2.95V (-24dB)@ 200kHz
 -0.64V (-38dB)@ 1.0MHz



アナログノイズを利用した降圧形電源



スペクトラム拡散結果

11-2 クロックレス電源への適用

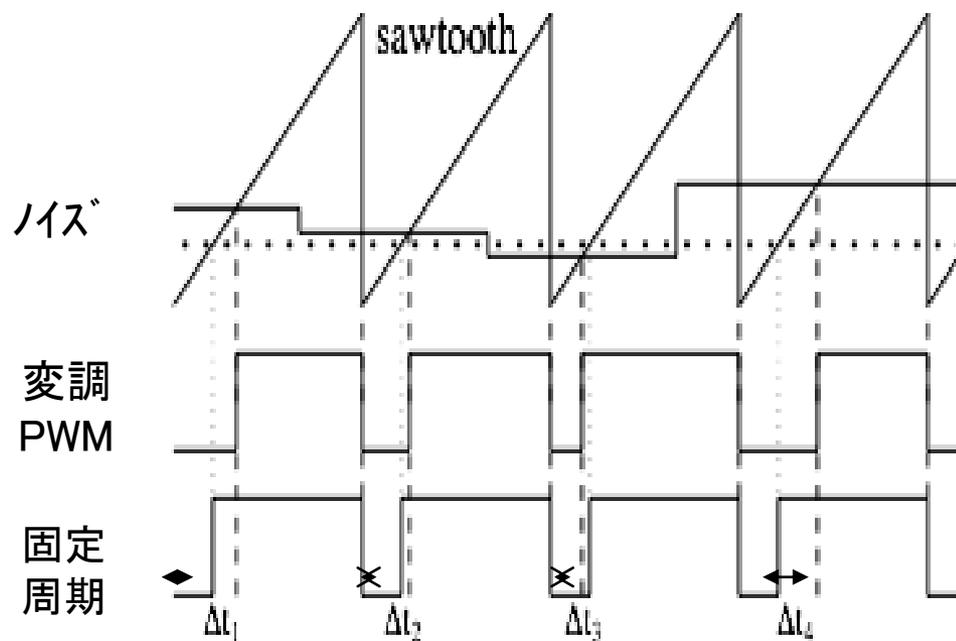
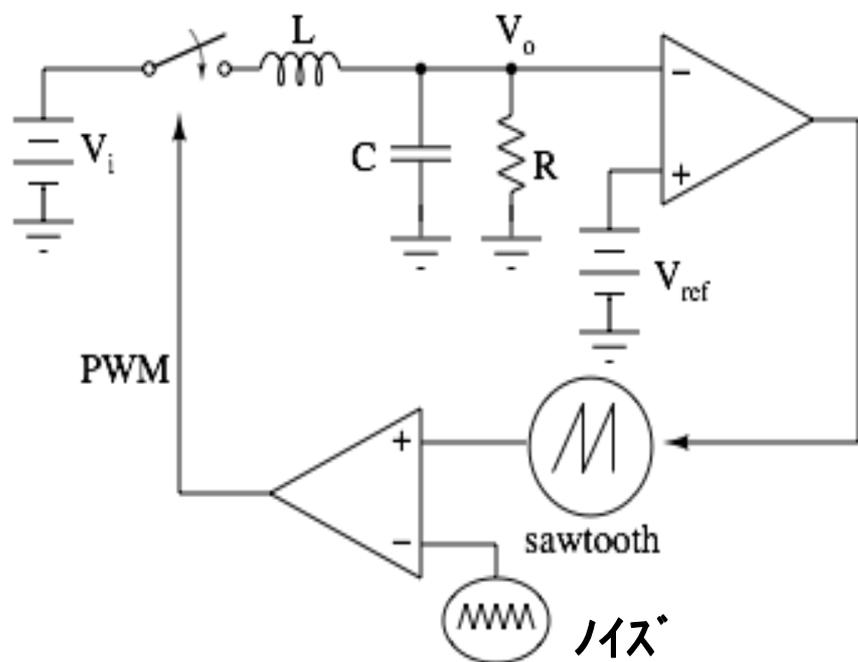
2.1 リプル制御電源への適用

* 構成: コンパレータ出力パルスより、鋸歯状波を発生

アナログノイズと比較し、エッジをランダムに位相変調 ⇒ 遅延発生

* 対策: シュミットレベルを削除し、シュミット相当分の遅延範囲でシフト

* 特徴: 両エッジにも変調可能

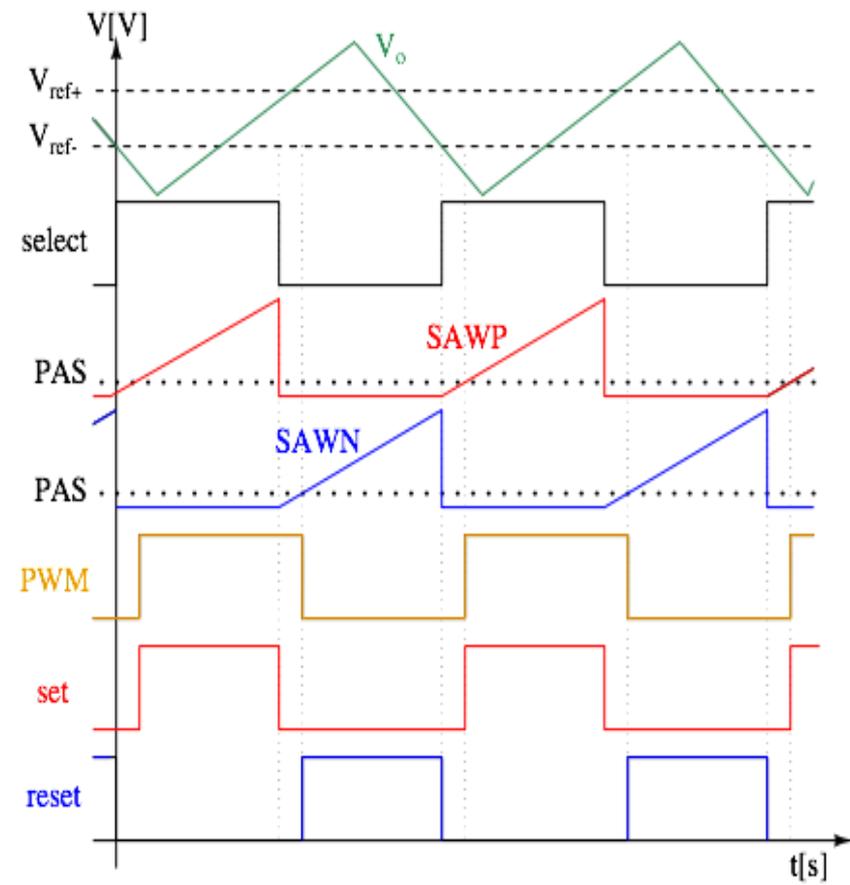
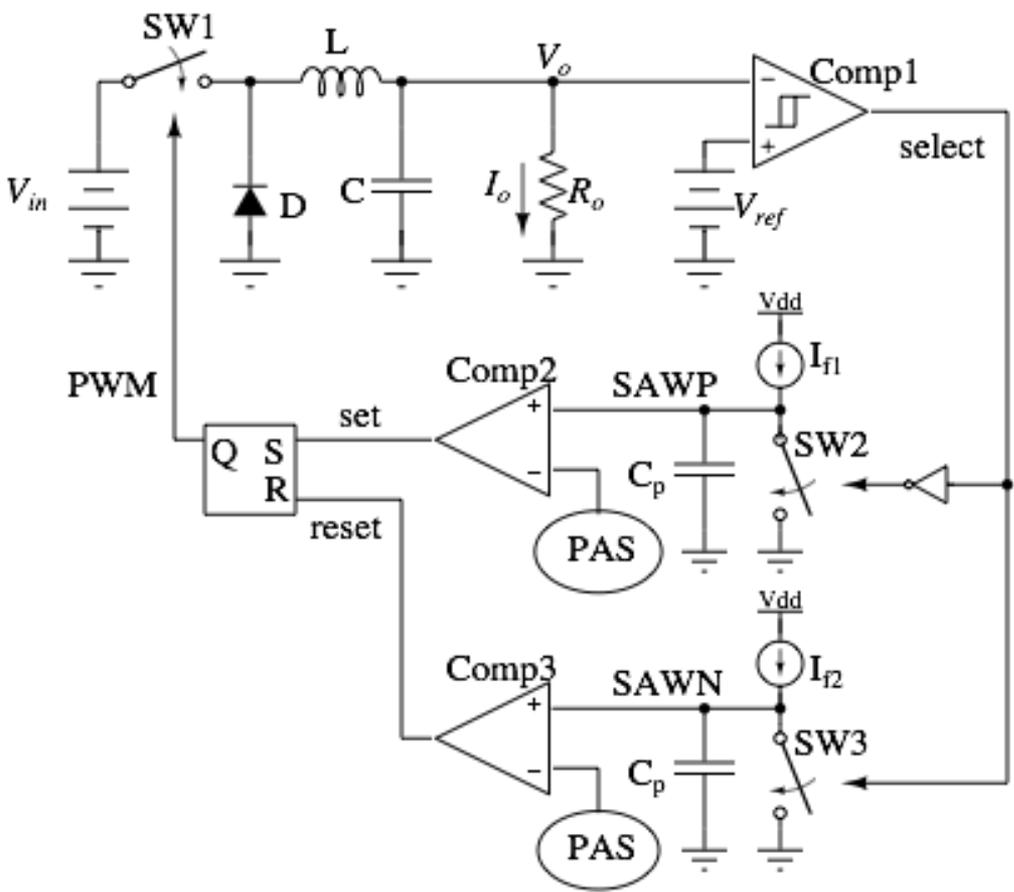


EMI低減電源の構成(単エッジ変調)

タイミング・チャート

●シミュレーション回路(ダブルエッジの位相変調方式)

* 構成: コンパレータ出力パルスの両エッジを、アナログノイズでランダム変調
 変調出力でフリップ・フロップを駆動



EMI低減電源の構成(両エッジ変調)

タイミング・チャート

● シミュレーション結果

* 回路条件:

$V_i=10V$ 、 $V_o=5.0V$ 、 $I_o=0.5A$

$L=10\mu H$ 、 $C=470\mu F$

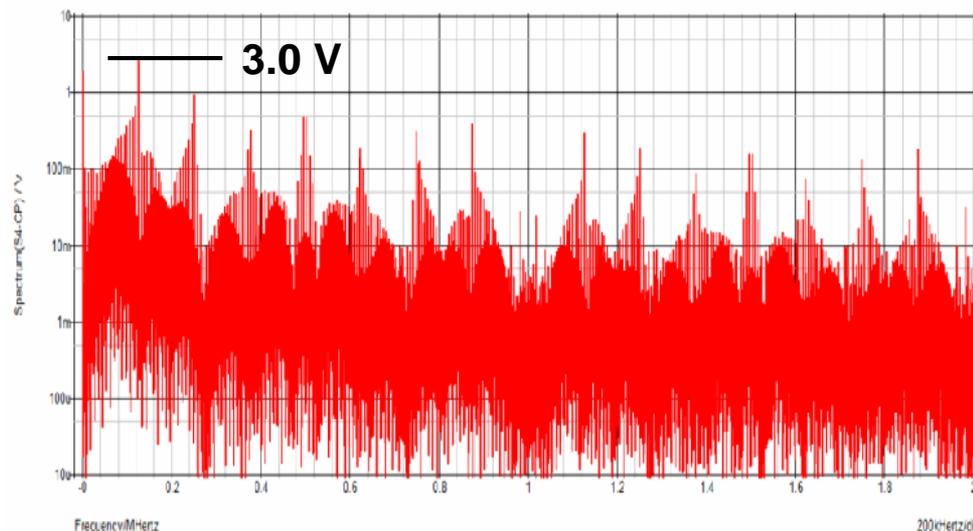
$F_{op}=185\text{ kHz}$

* スペクトラム拡散結果:

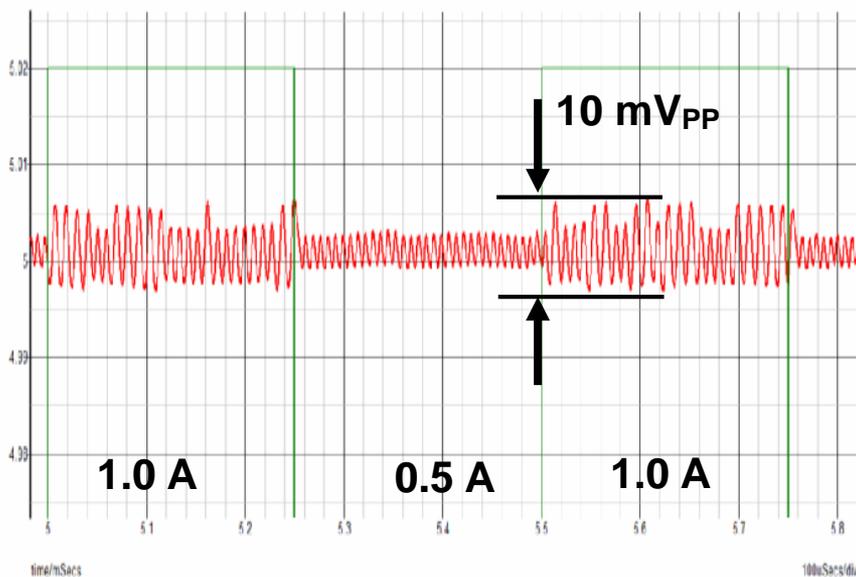
$-0.7V$ (-12 dB) @ 185 kHz

* 出力電圧リップル

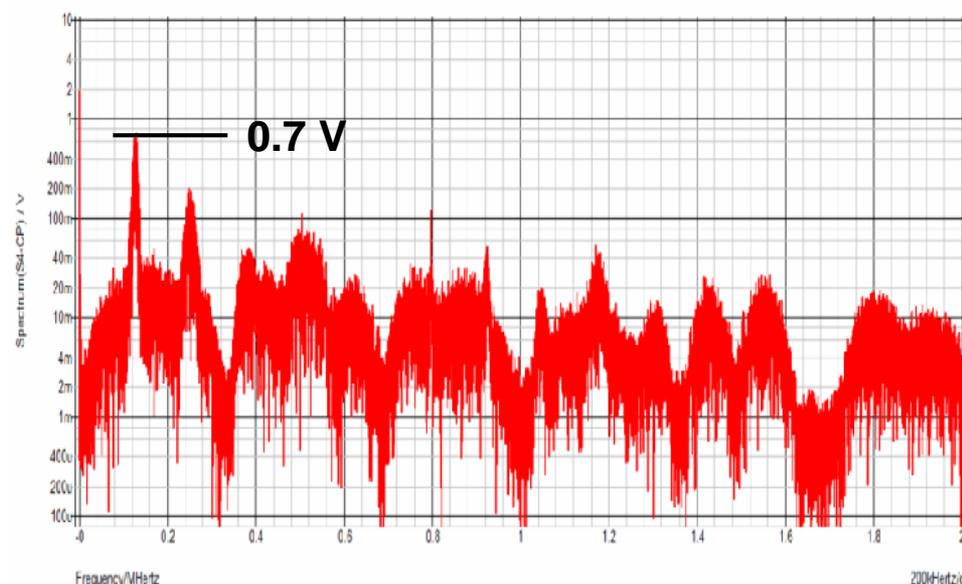
$\Delta V=10\text{ mV}_{PP}$ @ $\Delta I_o=0.5\text{ A}$



リップル制御電源のスペクトラム(従来)



リップル制御電源の出力リップル



リップル制御電源のスペクトラム(EMI拡散)

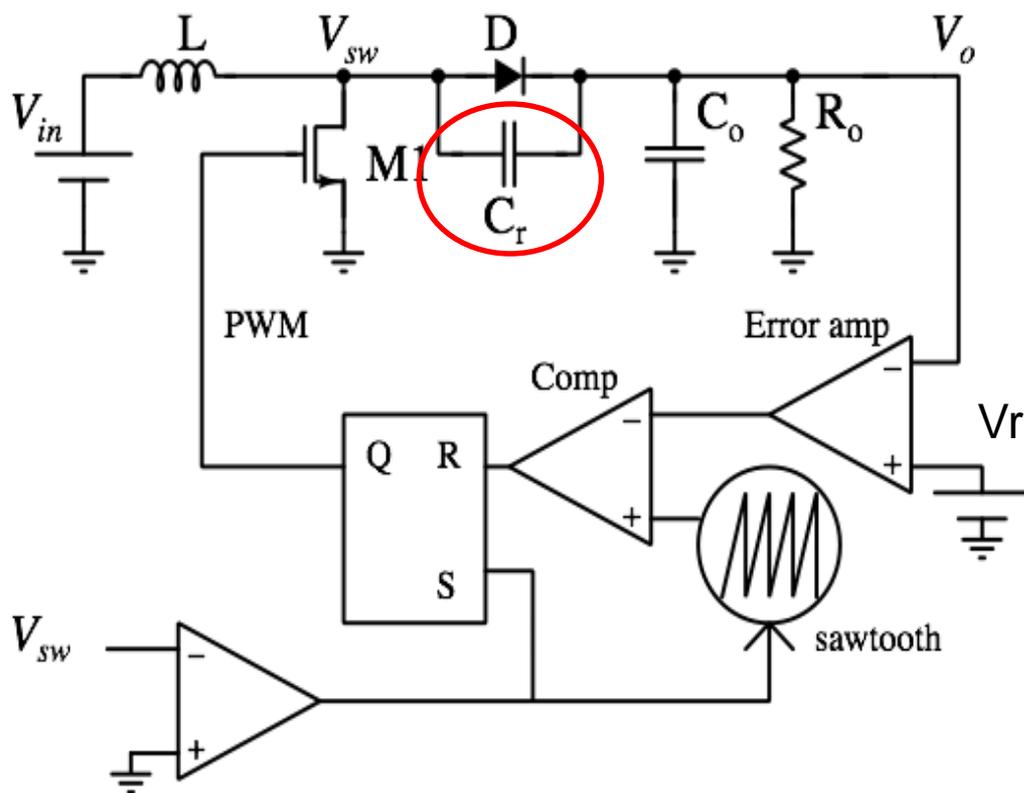
2.2 ソフトスイッチング (ZVS-PWM制御) 電源への適用

(A) 従来共振電源

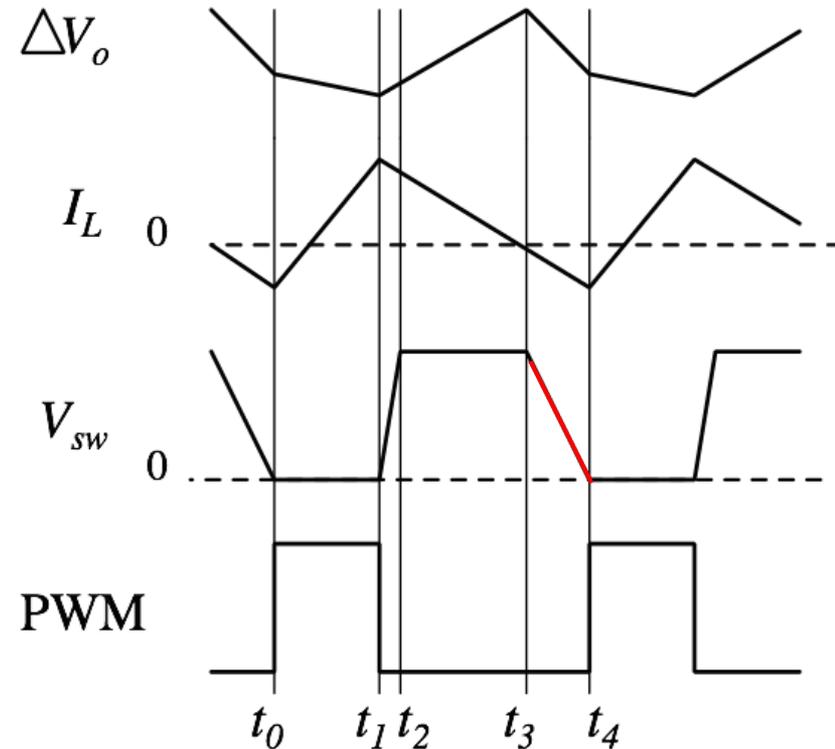
* 構成: ダイオードに並列に共振コンデンサ C_r を挿入

* 特徴: $V_{sw} = 0 \text{ V}$ で $SW = \text{ON} \Rightarrow \text{ZVS (Zero Voltage Switching)}$

ボディ・ダイオードにより、 $V_{sw} > -0.7 \text{ V}$



共振電源への適用例



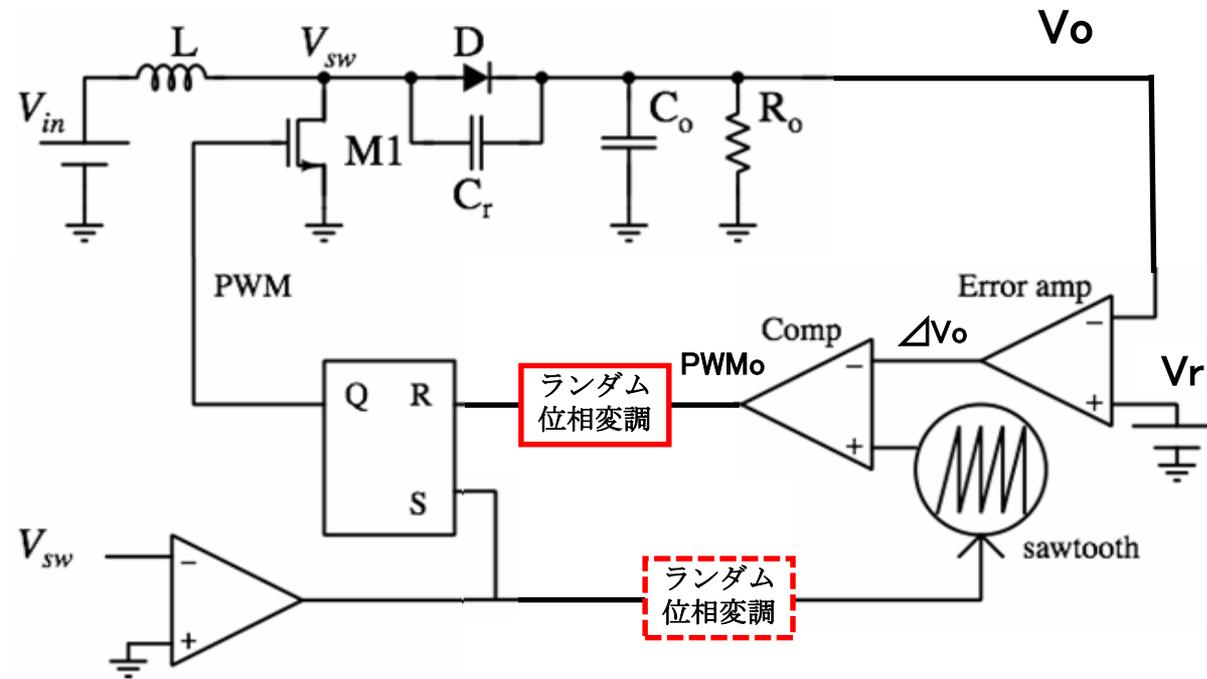
タイミング・チャート

2.2 ソフトスイッチング (ZVS-PWM制御) 電源への適用

* 構成: SW=ON: ZVSであり遅延なくSet

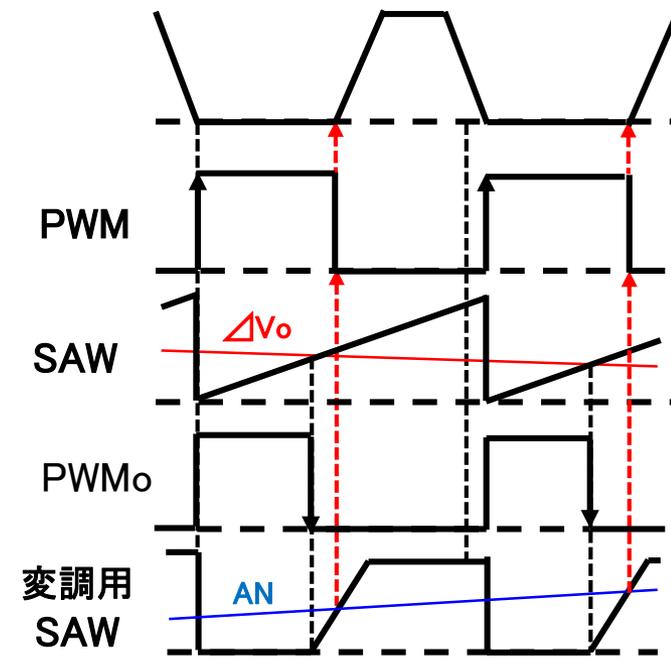
SW=OFF のタイミングをランダム位相変調 (回路は上図と同様)

⇒ SAW信号の変調 or コンパレータ出力の変調



共振電源への適用例

【PWMoの位相変調例】



タイミング・チャート

11-3 EMI低減と出力電圧リップル補償方式

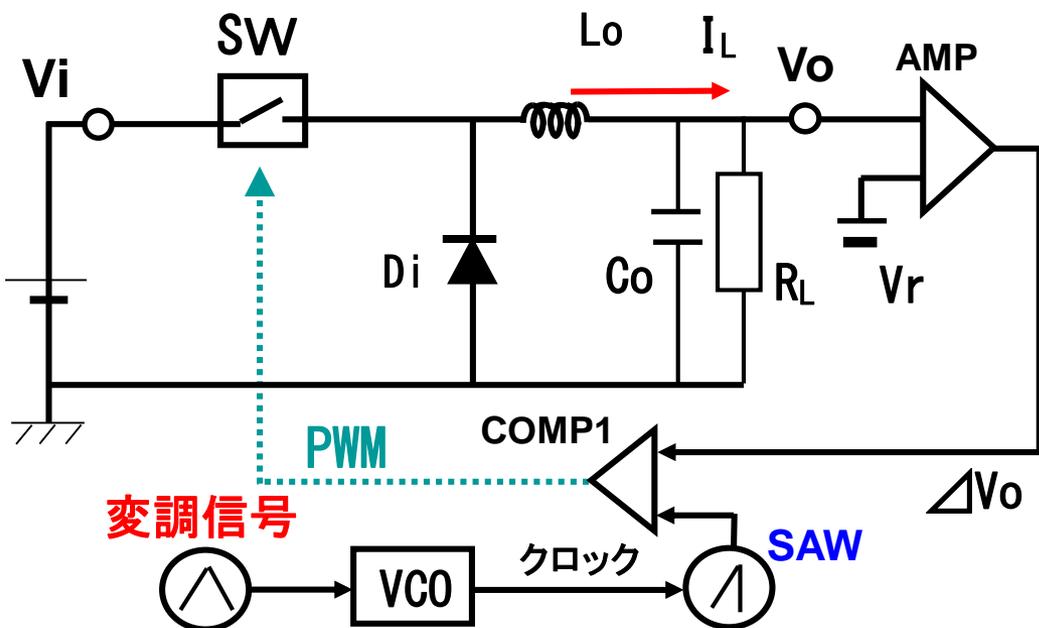
(A) 降圧形電源のリニア掃引方式:

* 方式: クロック周波数を三角波で連続的に周波数変調

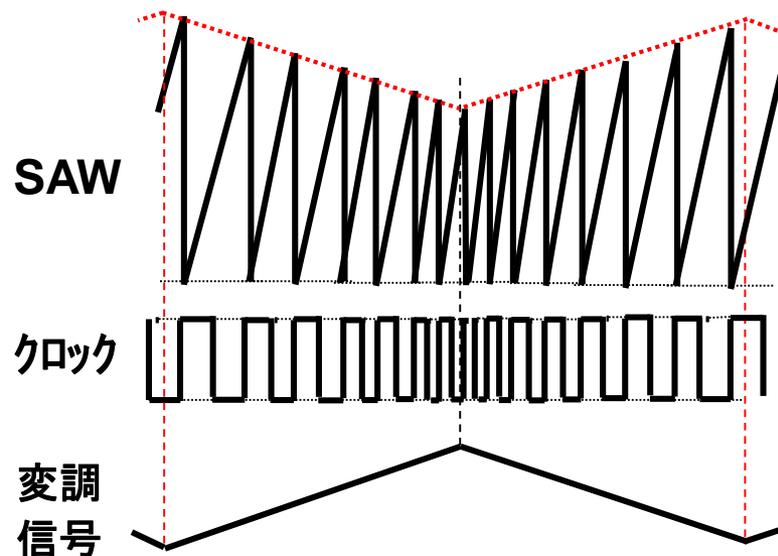
* 構成: 電圧制御発振器VCOに、三角波信号を加算入力:

クロックはリニアに周波数変調 \Rightarrow 鋸歯状波の包絡線は逆三角形

* 動作: クロック・スペクトラムが平坦に分布 & 低減(次ページ)



リニア掃引方式の構成



タイミング・チャート

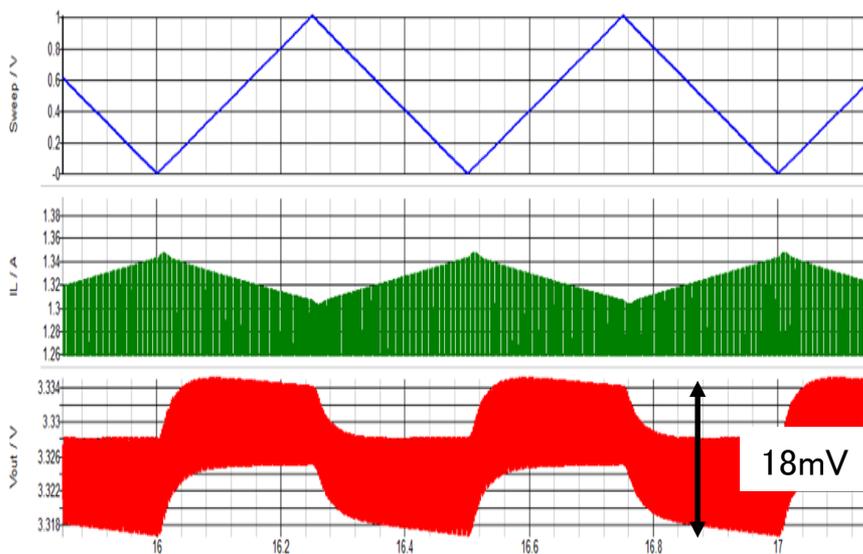
(B) スペクトラム拡散と出力リップル:

* 結果: 出力電圧リップルに、ステップ状のリップル出現

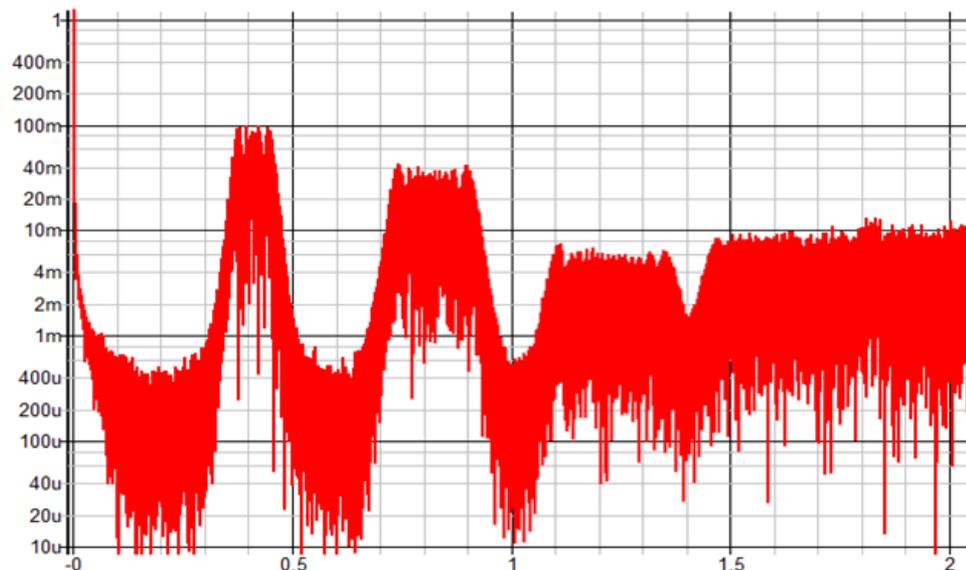
PWMのスペクトラムは、トップが大きく低減し、平坦に分布
(スペクトラム=100mV、リップル=18mV)

* 改善: リップルの低減が必要 ⇒ 三角波に同期したリップル補正

変調信号(周波数・振幅)と出力リップルの関係の解析必要



リニア掃引による出力リップル



スペクトラム拡散

(C) 変調信号とリップルの関係解析

●三角波変調信号とPWM信号 & デューティの関係

* 三角波信号 (F_m, V_m) による周期変化

$$VCOの制御信号: V_c = k \cdot (V_b + V_m)$$

V_B : 変調用直流電源

$$F = F_0 \pm \Delta F = k \cdot V_b + k \cdot V_m$$

k : VCOの感度

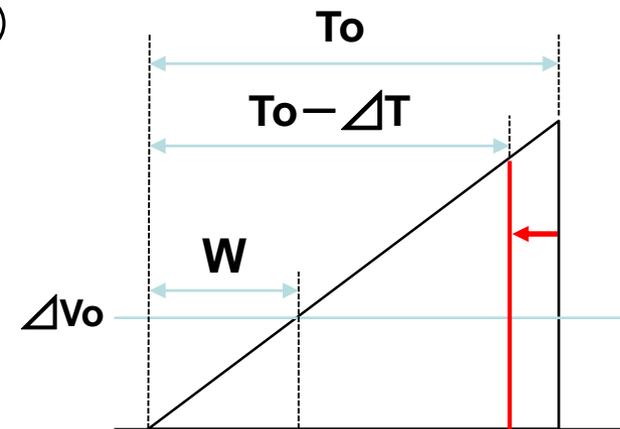
* デューティ変化: SAW周期は徐々に変化するが、
比較誤差信号の変化は微小(ほぼ一定)

$$D_{n+1} = W / (T_0 - \Delta T) = (W / T_0) / (1 - \alpha) \doteq D_n (1 + \alpha)$$

$$\text{ここで } \alpha = \Delta T / T_0 \doteq 2(V_m / V_b) / T_m$$

$$\text{ただし } \alpha < 0.01 \quad (= F_m / F_{ck})$$

$$\text{よって } \Delta D = \alpha D_n = 2 \cdot (V_m / V_b) / (F_{ck} / F_m)$$



周波数変調 SAW

この ΔD をキャンセル補正するには...

● 変調デューティの補正方法

* SAW傾斜を立て(下げ)て、ピーク電圧を補償
 ⇒ SAW発生器の電流源に、補正電流を追加

* 補正電流量の計算

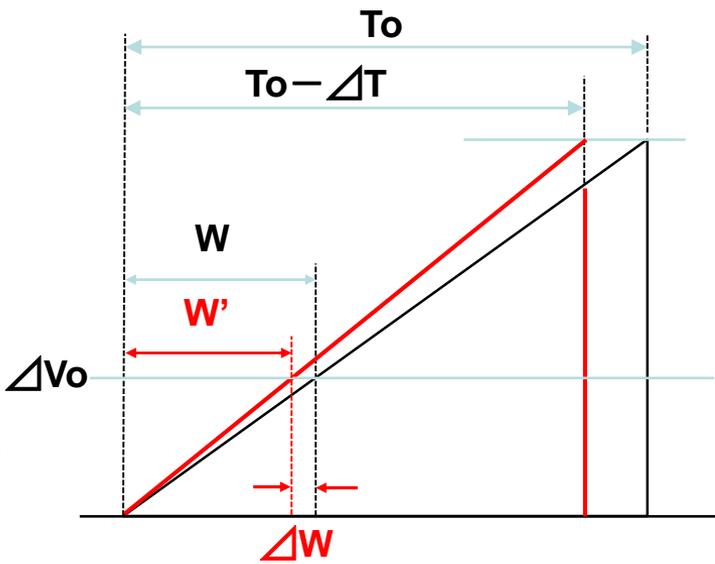
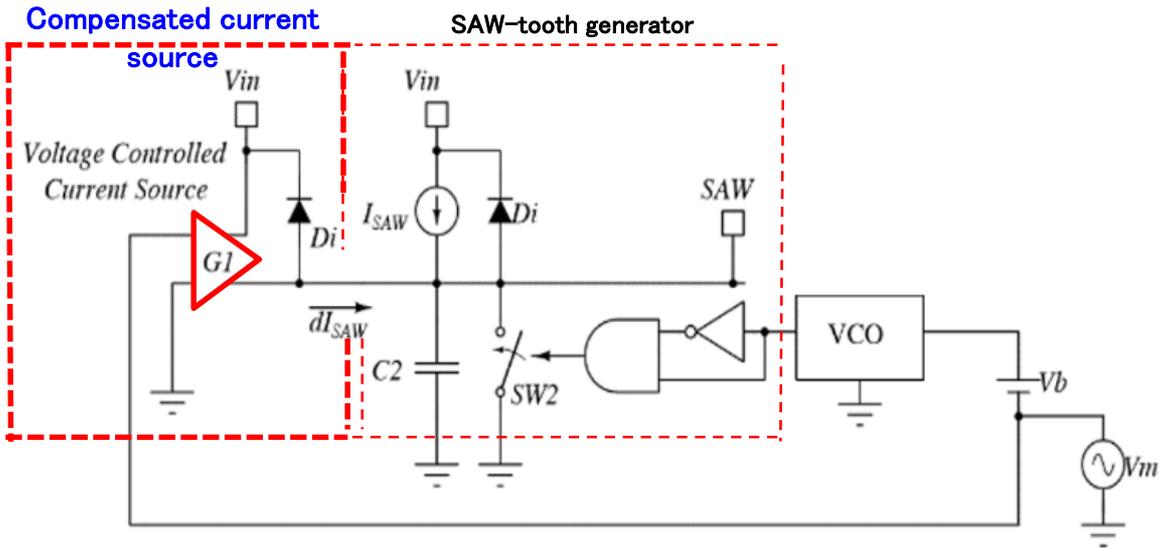
・変調三角波の半周期に入るクロック数N

$$N = (T_m/2) / T_{ck} = 0.5 \cdot F_{ck} / F_m$$

・補正電流量: $\Delta I_{SAW} = G \cdot V_m$ G:コンダクタンス

・一周期の補正量: $\beta = (\Delta I_{SAW} / I_{SAW}) / N = G \cdot V_m / (I_{SAW} N)$

α 、 β より $2(V_m/V_b) / T_m = G \cdot V_m / (I_{SAW} N) \quad \therefore G = I_{SAW} / V_b \text{ [S]}$



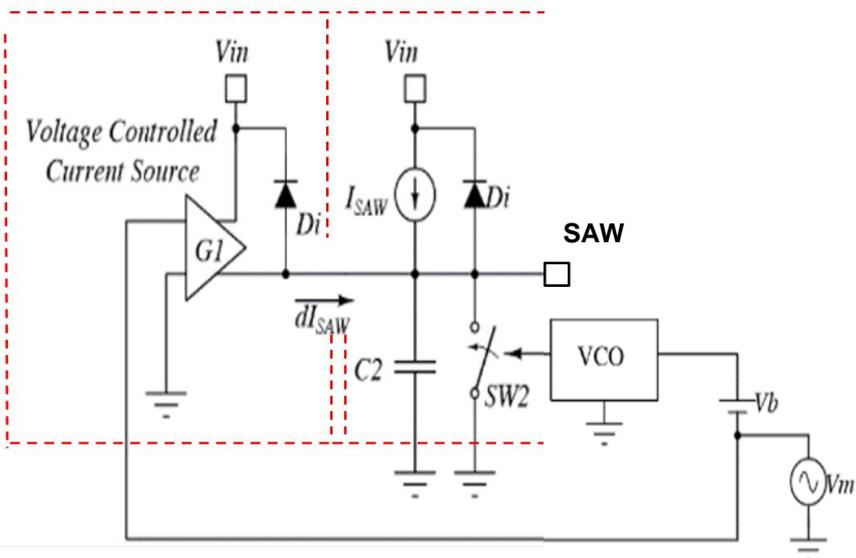
(D) シミュレーション結果

● 補正電流源の理論値 (右表パラメータより)

$$G = I_{SAW}/V_b [S] = 500 [\mu S]$$

補正電流源

SAW発生器



周波数変調回路とリップル補正方式

Table 2-1 Parameters of converter

1	Input Voltage	V_{in}	12	[V]
2	Output Voltage	V_o	5.0	[V]
3	Output Current	I_o	0.5	[A]
4	Inductance	L_o	200	[μ H]
5	Capacitance	C_o	220	[μ F]
6	Clock Frequency	F_{ck}	200	[kHz]

Table 2-2 Parameters of VCO & SAW gen.

1	Sensitivity	S	50	[kHz/V]
2	Base Voltage	V_b	4.0	[V]
3	Modulation V.	V_m	0.5~2.0	[V]
4	Modulation Freq.	F_m	0.5~2.1	[kHz]
5	SAW Current	I_{SAW}	2.0	[mA]
6	SAW Capacitance	C_{SAW}	1.2	[nF]

● シミュレーション結果

* 変調三角波: $F_m=2 \text{ kHz}$, $V_m=2 \text{ V}$.

* リプル波形

・ Gに比例し、途中で位相反転

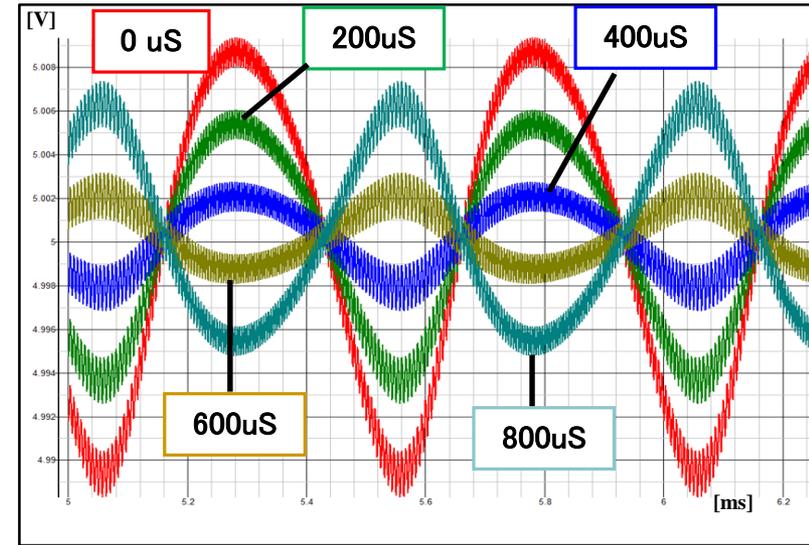
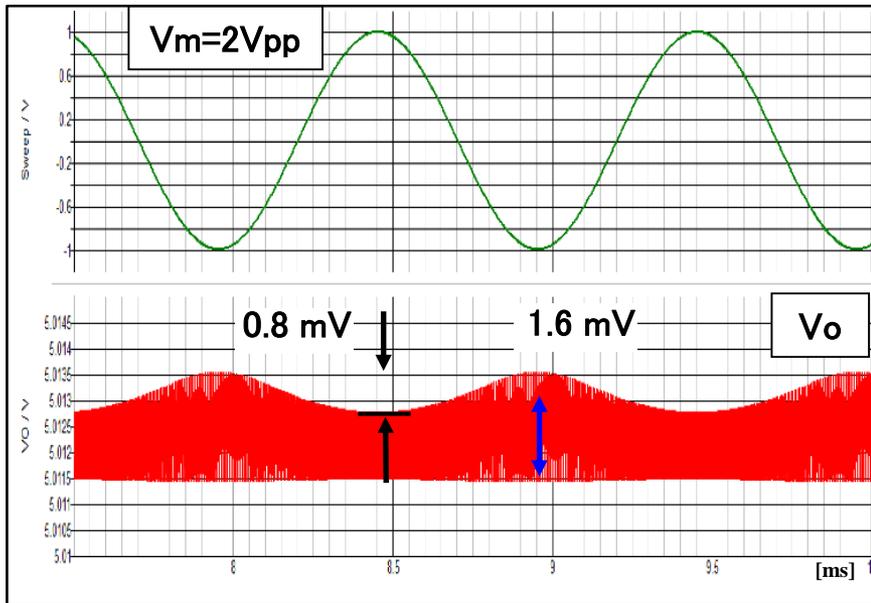
* コンダクタンスとリップルの関係

・ 関係式: $V_R=20-(31\text{mV}/800\mu\text{S})\cdot G \text{ [mV]}$

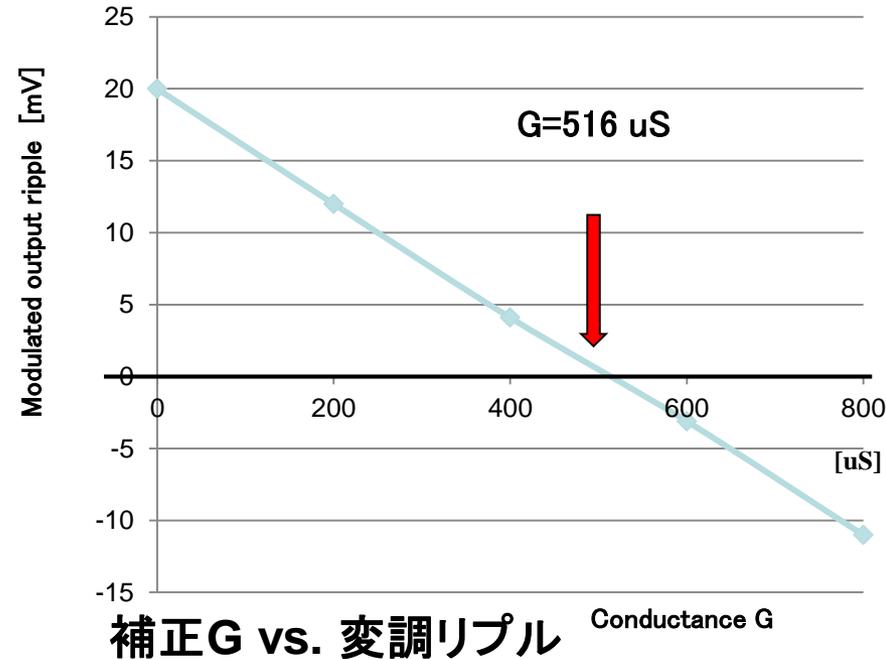
・ 最適値 $G=516 \mu\text{S}$

● 正弦波による補正結果: $G=510\mu\text{S}$

・ リプル低減: $20\text{mV} \Rightarrow 0.8\text{mV} (-28\text{dB})$



補正G vs. 変調リップル波形



補正G vs. 変調リップル

● 三角波によるEMI低減&リップル補正結果

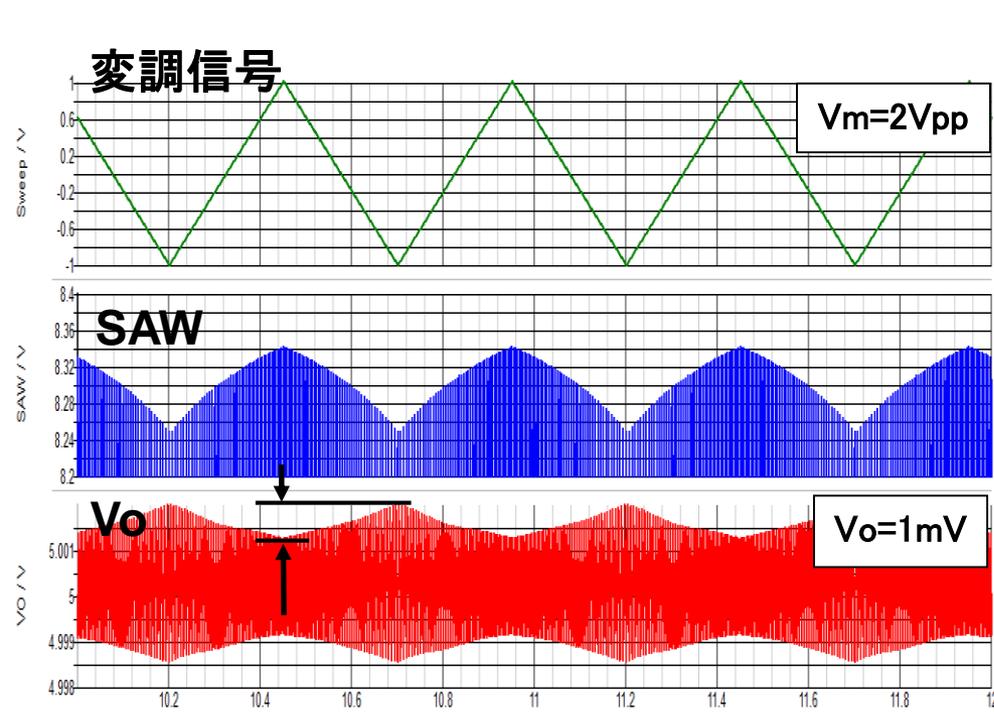
* 三角波: $F_m=2.0\text{kHz}$, $V_m=2.0\text{V}$

* 出力リップル (@ $G=510\ \mu\text{S}$)

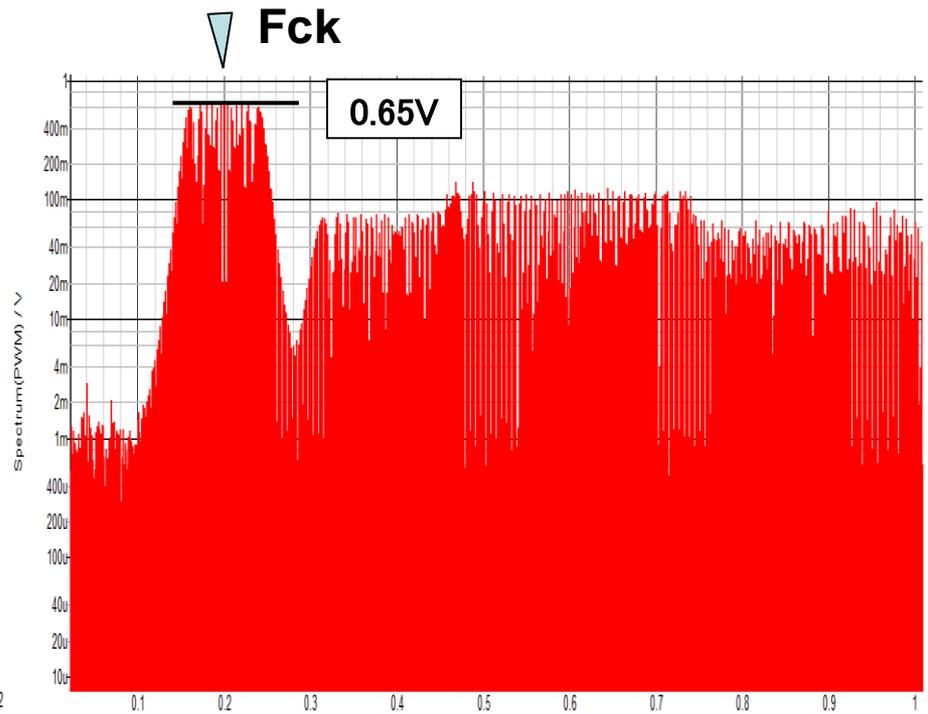
変調リップル = $1.0\ \text{mV}$, 定常リップル = $2.7\ \text{mV}$

* EMI低減 (PWM信号のスペクトラム)

$V_p = 0.65\ \text{V}$ (@ $F_{ck} = 200\ \text{kHz}$)



最適リップル補正時の各部波形



最適リップル補正時のスペクトラム

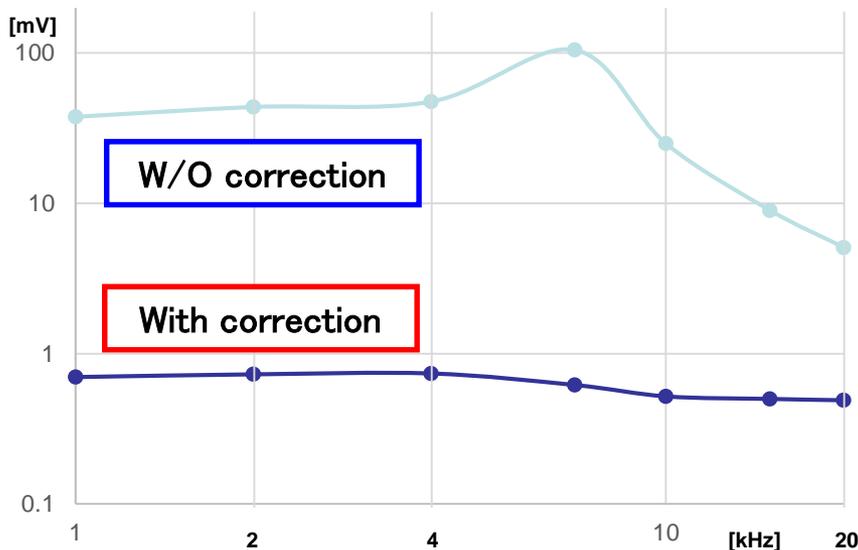
(E) 変調リップルの周波数特性 (変調三角波: $V_m=2.0V$)

* 変調リップルの比較 (@ $G=510 \mu S$)

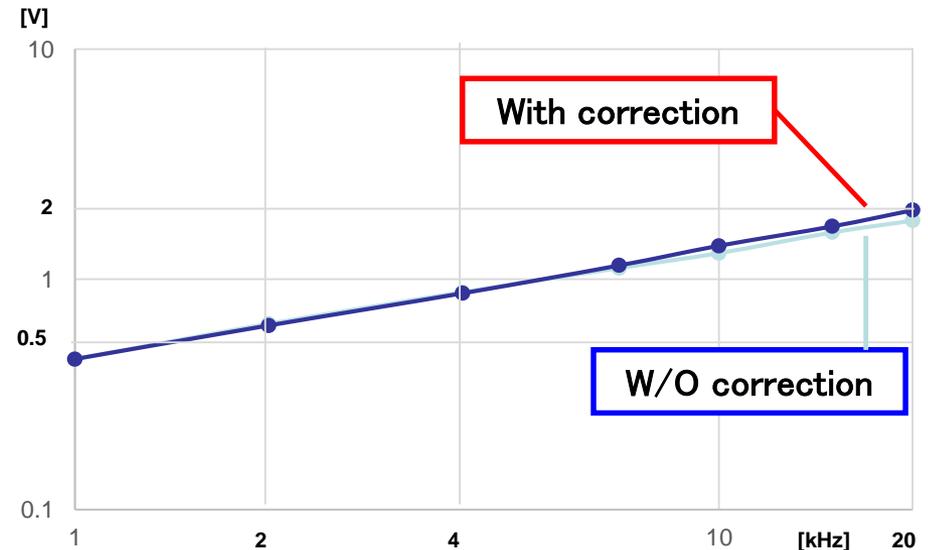
- ・リップル補正無: 変調リップルは、閉ループ特性と類似 & 大きい
- ・リップル補正有: 平坦 & 1/30以下

* EMI低減効果

- ・リップル補正の有無に無関係に同等 (0.5V @ $F_m=1kHz$)
- ・変調周波数の増加で、ピークレベルは微小増加方向



変調周波数 vs. 変調リップル



変調種は数 vs. スペクトラムレベル

12. パルスコーディング制御電源

(スペクトラム上にノッチ特性)

12-1 パルスコーディング制方式

12-2 ノッチ周波数の解析

12-3 PWC方式スイッチング電源の実装

12-4 自動ノッチ生成技術

12-1 パルスコーディング制御電源

1.1 パルスコーディング技術とは

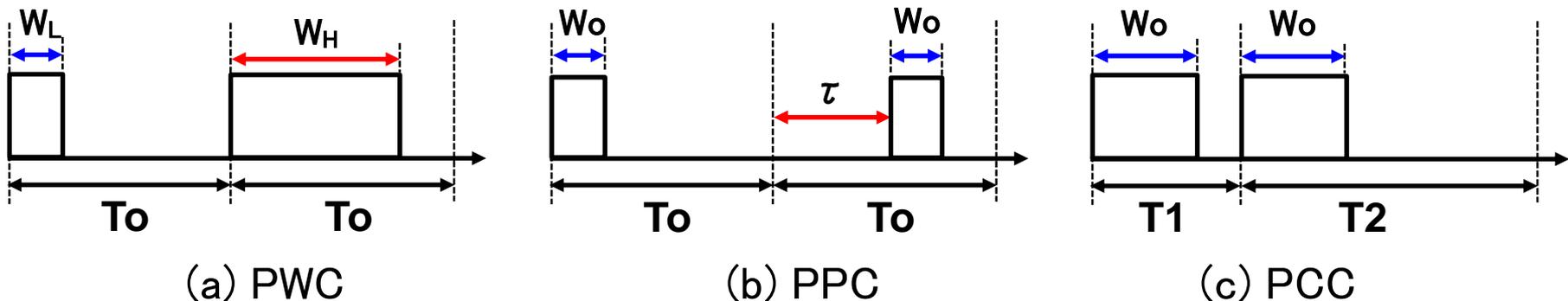
* 概要: パラメータの異なる多種のパルスを、出力信号により切換えて出力
・パラメータ: パルス幅、パルス位相(位置)、パルス周期 等

* 単パルスコーディング技術

- 1) パルス幅コーディング : PWC (Pulse Width Coding)
- 2) パルス位相(位置)コーディング : PPC (Pulse Phase/Position Coding)
- 3) パルス周期コーディング : PCC (Pulse Cycle Coding)

* 複パルスコーディング技術

- 1) パルス幅位相コーディング : PWPC (Pulse Width Phase Coding)
- 2) パルス周期幅コーディング : PWCC (Pulse Width Cycle Coding) 等

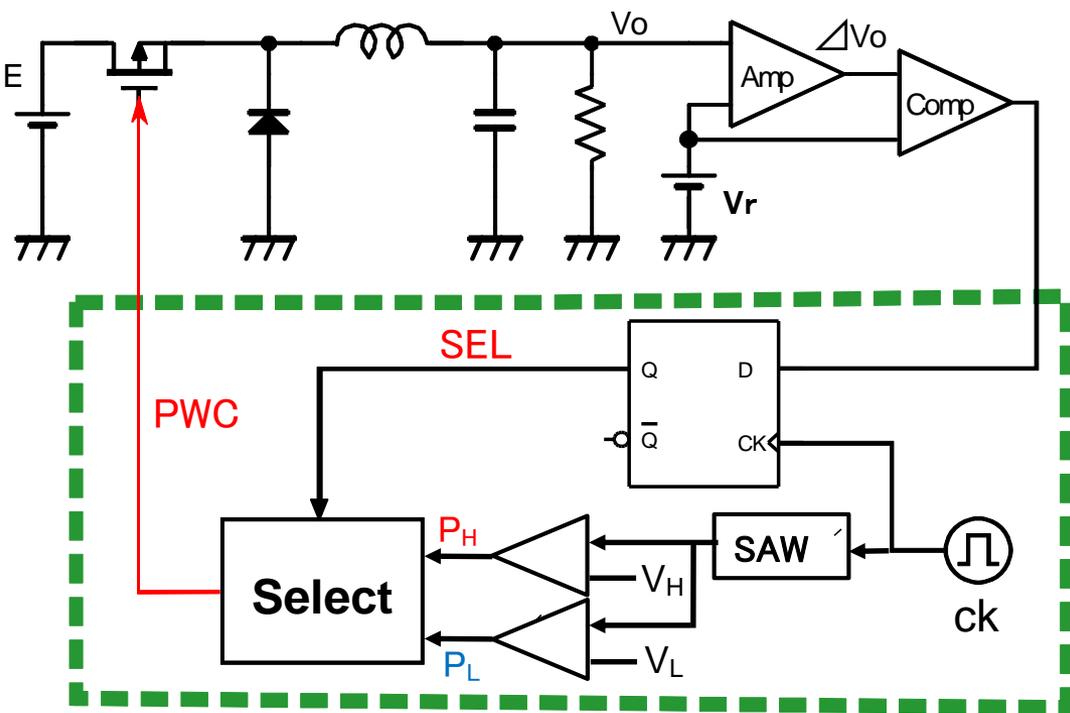


各種 単パルスコーディング波形

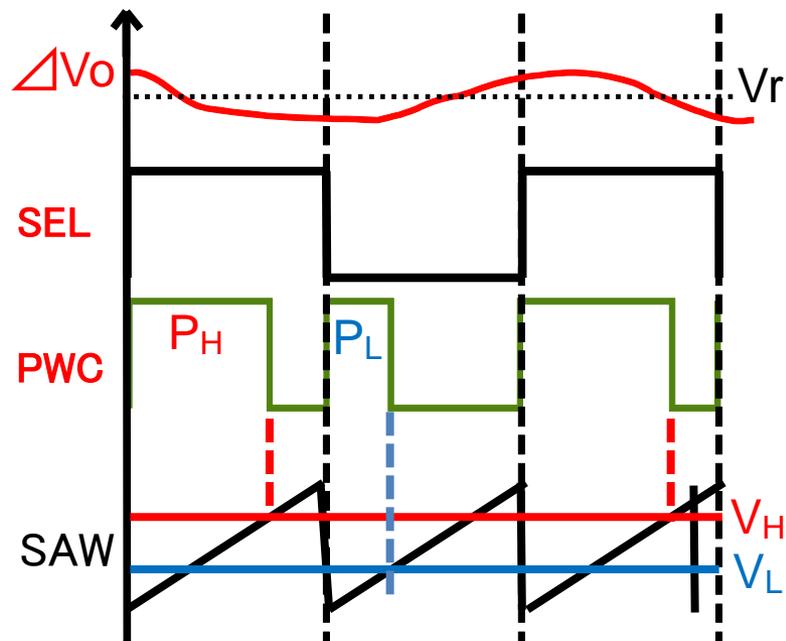
● コーディング・パルス発生回路

* パルス発生方法：鋸歯状波と基準電圧の比較

- ・PWC制御：一定周期のクロックで鋸歯状波を発生し、2値基準電圧と比較
- ・PCC制御：周期終了時のSEL信号で、次の基準電圧を設定し周期を決定



PWCパルス発生回路



PWCパルス波形図

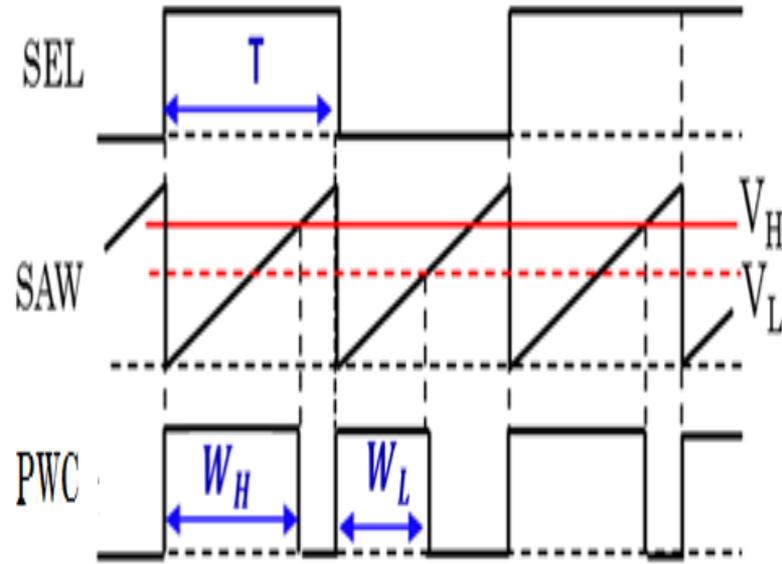
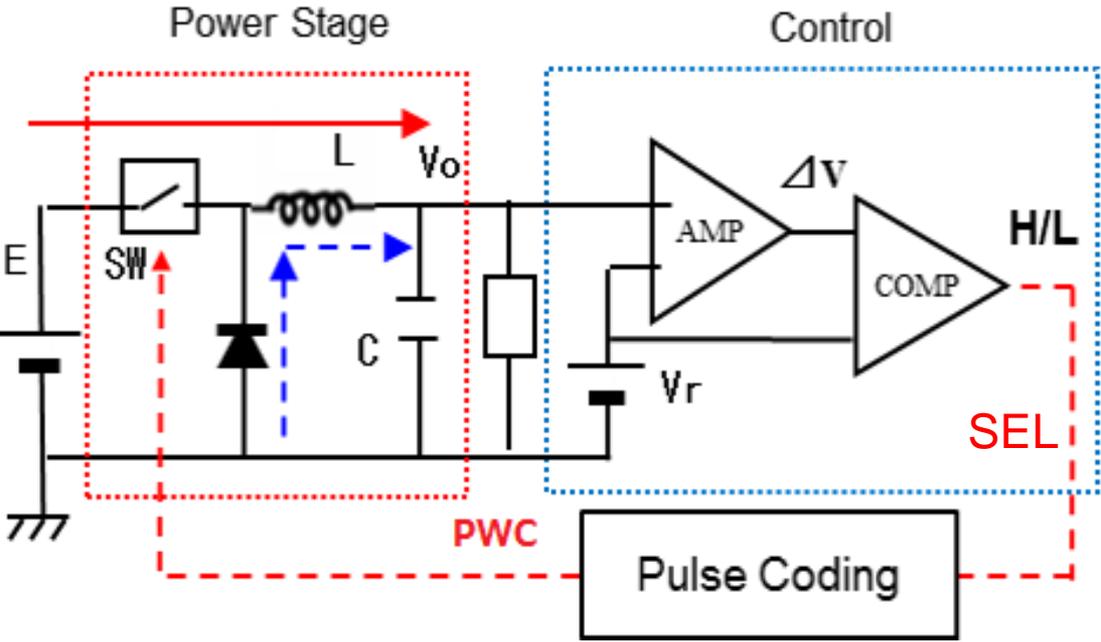
1.2 パルスコーディング技術の電源への適用

* 構成: 誤差信号より2値の制御信号出力 (SEL信号)

⇒ 2種のコーディングパルスを高速切換してSWを制御駆動

* 条件: パルスのデューティDは、次式の制御可能な関係が必要

$$D_H > D_o > D_L \quad \text{ただし} \quad D_o \doteq V_o/V_i$$



パルスコーディング技術適用降圧形電源

SW駆動パルス例

(A) PWC制御電源のシミュレーション結果(降圧形)

* シミュレーション結果1 (EMC拡散付)

【条件】

- ・回路条件: $V_i = 10 \text{ V}$ 、 $V_o = 5.0 \text{ V}$ 、 $F_{ck} = 500 \text{ kHz}$
- ・パルス条件: $T_o = 2.0 \text{ us}$ 、 $W_H = 1.6 \text{ us}$ 、 $W_L = 0.3 \text{ us}$
- ・ノッチ周波数: $F_N = N / (W_H - W_L) = N / (1.6 - 0.3) \text{ us} = 0.77 \cdot N \text{ MHz}$

【結果】スペクトラム拡散1

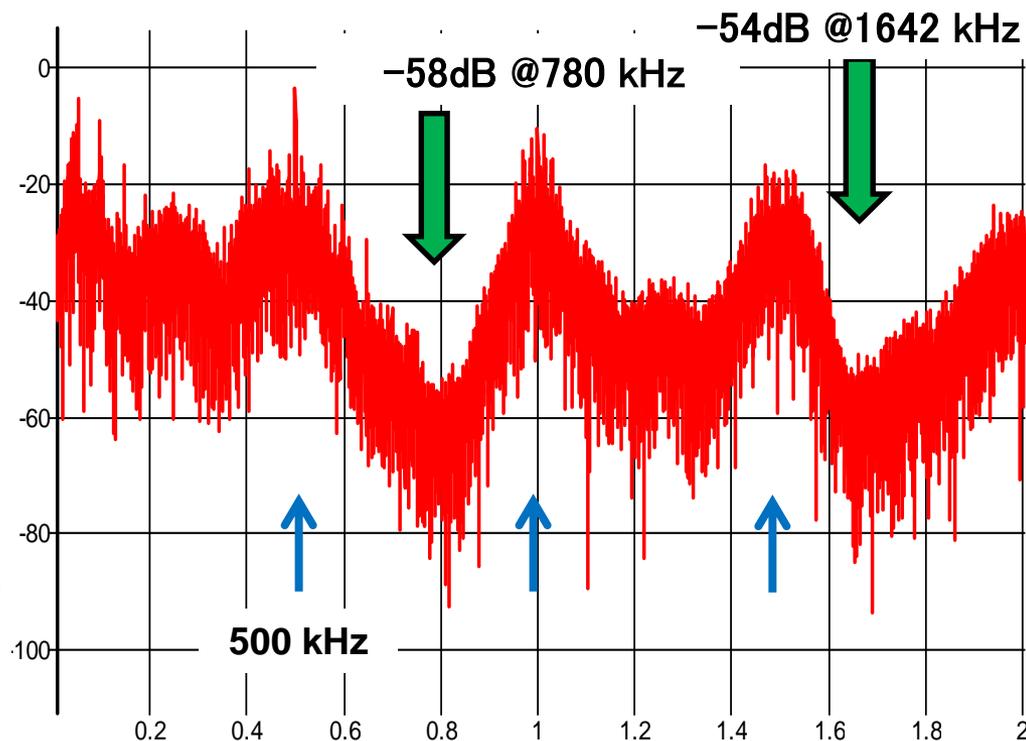
・実測ノッチ周波数

$$F_N = 0.78, 1.6 \text{ MHz}$$

[クロックと第1高調波の間]

【狙い】

- 受信周波数のノイズを出さない
ノッチ特性を有する電源



PWC制御電源のスペクトラム拡散1

* シミュレーション結果2 (EMC拡散付)

【条件】

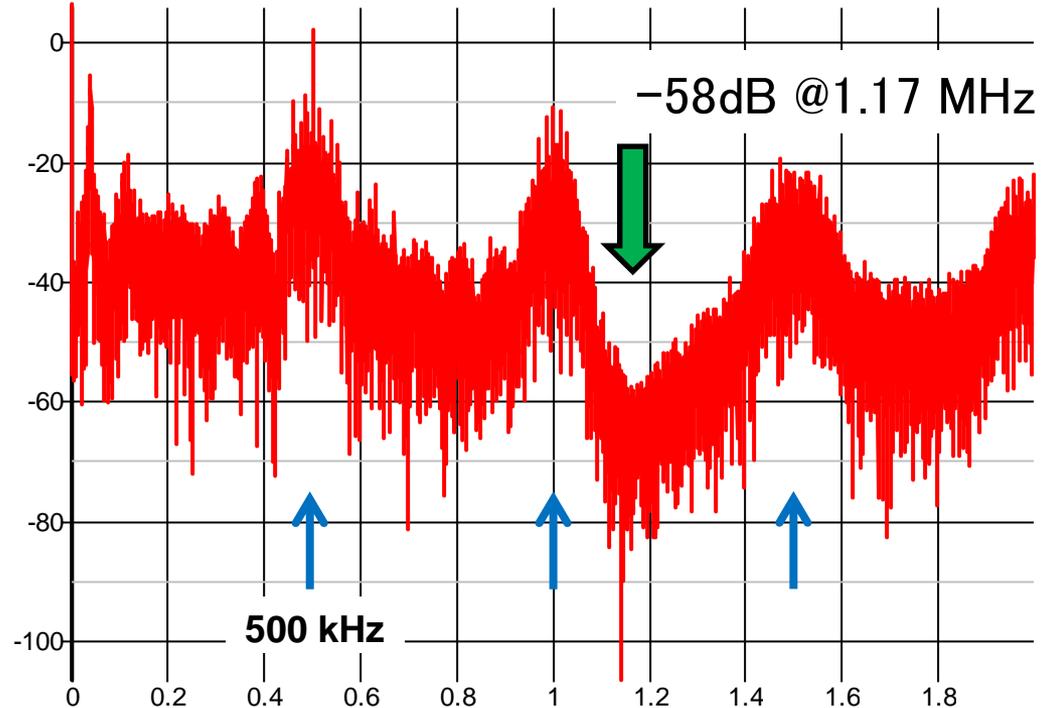
- ・回路条件: $V_o = 5.0 \text{ V}$ 、 $F_{ck} = 500 \text{ kHz}$
- ・パルス条件: $T_o = 2.0 \text{ us}$ 、 $W_H = 1.23 \text{ us}$ 、 $W_L = 0.37 \text{ us}$
- ・ノッチ周波数: $F_N = N / (W_H - W_L) = N / 0.86 \text{ us} = 1.16 \cdot N \text{ MHz}$

【結果】スペクトラム拡散2

・実測ノッチ周波数:

$$F_N = 1.17 \text{ MHz}$$

[第1・第2高調波の間]



PWC制御電源のスペクトラム2

12-2 ノッチ周波数の解析

2.1 PWCパルスの解析

* 概要:

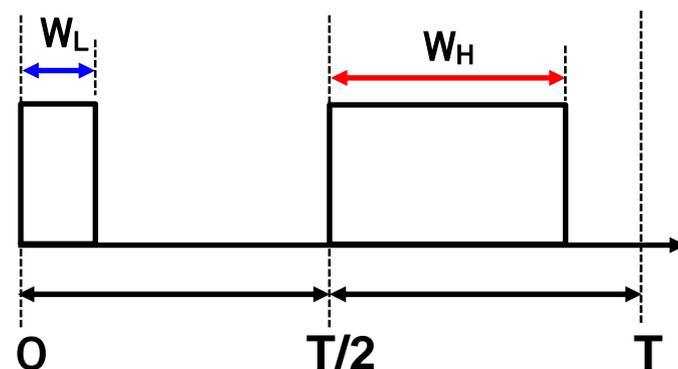
- ・パルスコーディング方式では、2種のパルスがランダムに発生
- ・パルス周期の変化は、異種パルスが連続して発生した場合のみ
- ・ $(W_H + W_L)$ を一周期としてフーリエ変換

* パルス列のフーリエ変換:

- ・右図の2パルスを一周期として解析
- ・定義式より

$$f(\omega) = \int_{-\infty}^{\infty} f(t)e^{-j\omega t} dt \quad (4-1)$$

$$= \int_0^{W_L} e^{-j\omega t} dt + \int_{T/2}^{W_H+T/2} e^{-j\omega t} dt \quad (4-2)$$

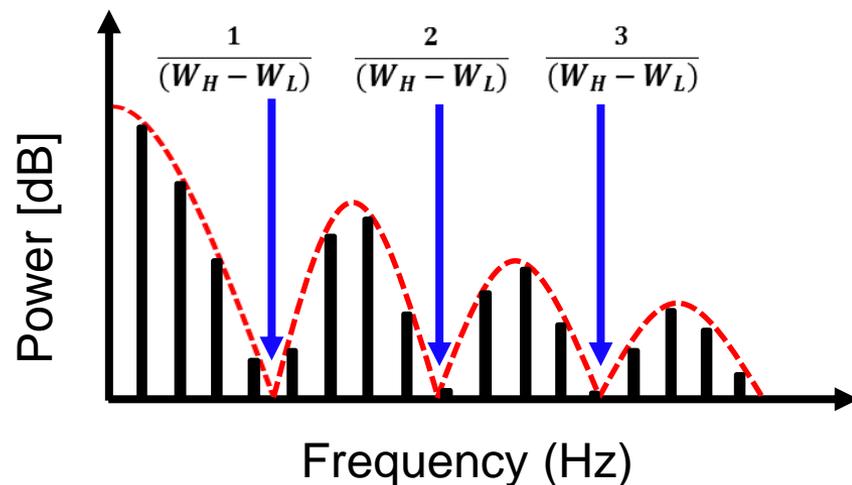


PWCパルス列の配置

$$\begin{aligned}
 |f(\omega)| &= \frac{1}{\omega} \sqrt{4\sin^2\{(\omega W_H - \omega W_L)/2\}} \\
 &= \frac{(W_H - W_L) \left| \sin\left\{\frac{\omega}{2}(W_H - W_L)\right\} \right|}{\frac{\omega}{2}(W_H - W_L)} \\
 &= (W_H - W_L) \left| \text{sinc}\left\{\frac{\omega}{2}(W_H - W_L)\right\} \right| = 0
 \end{aligned}$$

よって $\left| \frac{\omega}{2}(W_H - W_L) \right| = n\pi$ より

$f = n / (W_H - W_L)$ にノッチ発生 (PWCの場合)

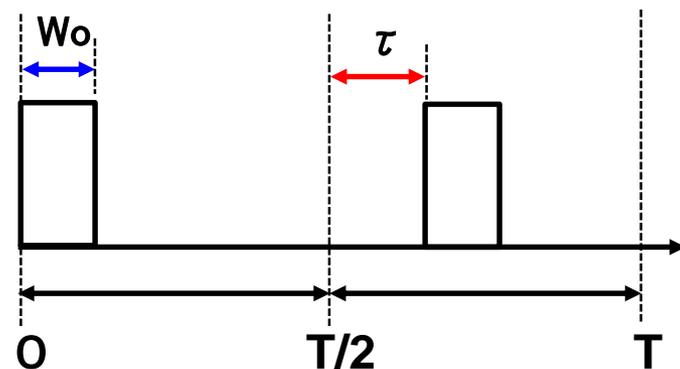


2.2 PPCパルスの解析 (パルス位相/位置コーディング)

$$|f(\omega)| = (\omega W_0 \tau) \left| \text{sinc}\left\{\frac{\omega W_0}{2}\right\} \cdot \text{sinc}\left\{\frac{\omega \tau}{2}\right\} \right| = 0$$

よって $\left| \frac{\omega}{2} W_0 \right| = n\pi$ より

$f = n / W_0, f = m / \tau_L$ にノッチ発生



「パルス幅」と「位相差」に依存したスペクトラム特性

12-3 PWC方式スイッチング電源の実装

3.1 降圧形電源の実装結果

* スペクトラム1:

【条件】
・ $F_{ck}=600\text{ kHz}$, $T=1.67\text{ us}$,
 $W_H=1.46\text{ us}$, $W_L=0.40\text{ us}$

【結果】ノッチ周波数

- ・理論値: $F_{NO} = N / 1.06\text{ us} = 0.94 \cdot N\text{ MHz}$
(0.943 M, 1.89 M, 2.83 MHz)
- ・実測値: $F_N = 0.92\text{ M}$, 1.42 MHz (?)

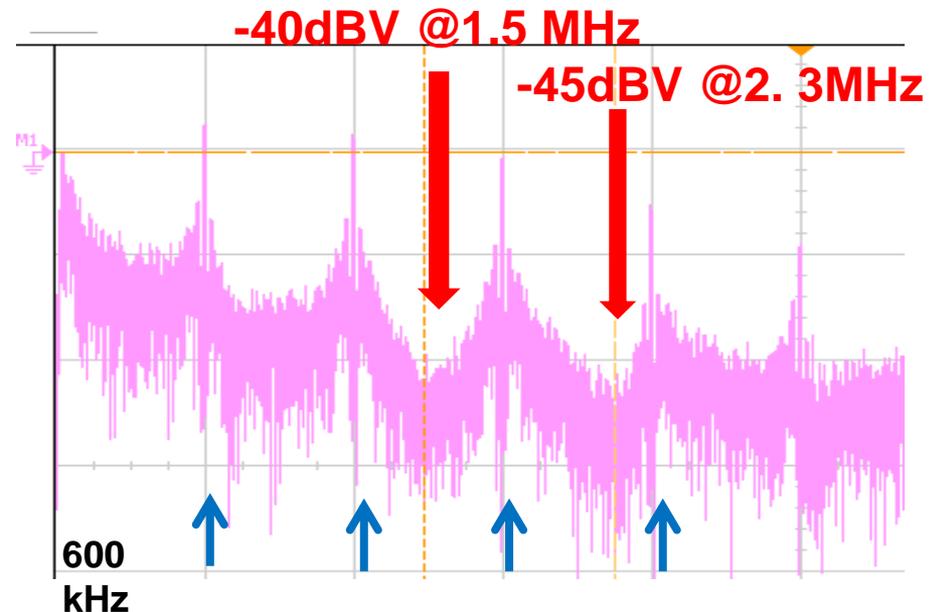
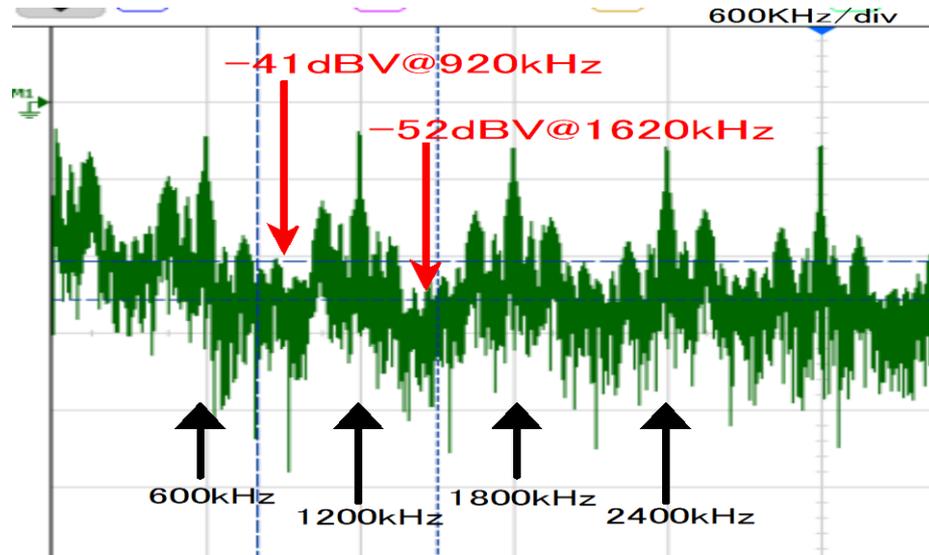
* スペクトラム2:

【条件】(特殊パルス条件)

・ $F_{ck}=600\text{ kHz}$, $T=1.67\text{ us}$,
 $W_H=1.32\text{ us}$, $W_L=0.00\text{ us}$

【結果】ノッチ周波数

- ・理論値: $F_{NO} = N / 1.32\text{ us} = 0.76 \cdot N\text{ MHz}$
(0.76 M, 1.52 M, 2.26 MHz)
- ・実測値: $F_N = 1.5\text{ M}$, 2.3 MHz

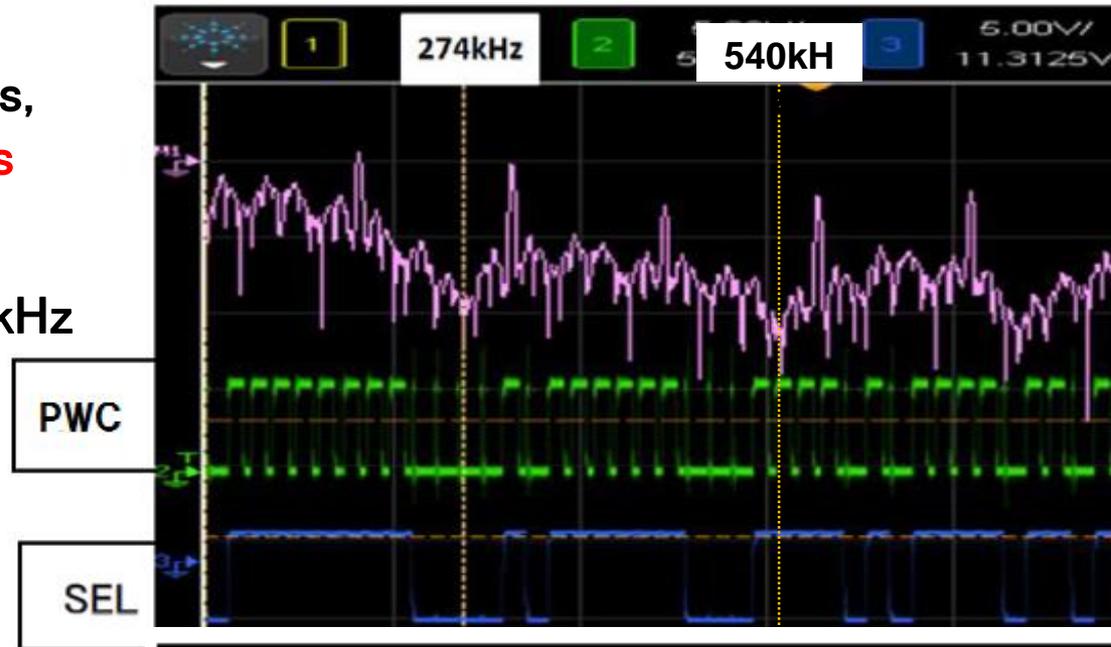


3.2 昇圧形電源の実装

【条件1】 $F = 160 \text{ kHz}$, $T \doteq 6.2 \text{ us}$,
 $W_H = 5.0 \text{ us}$, $W_L = 1.3 \text{ us}$

【結果1】ノッチ周波数:

- ・理論値: $F_{NO} = N / 3.7 \text{ us} = 270 \cdot N \text{ kHz}$
- ・実測値: $F_N = 274, 540 \text{ kHz}$

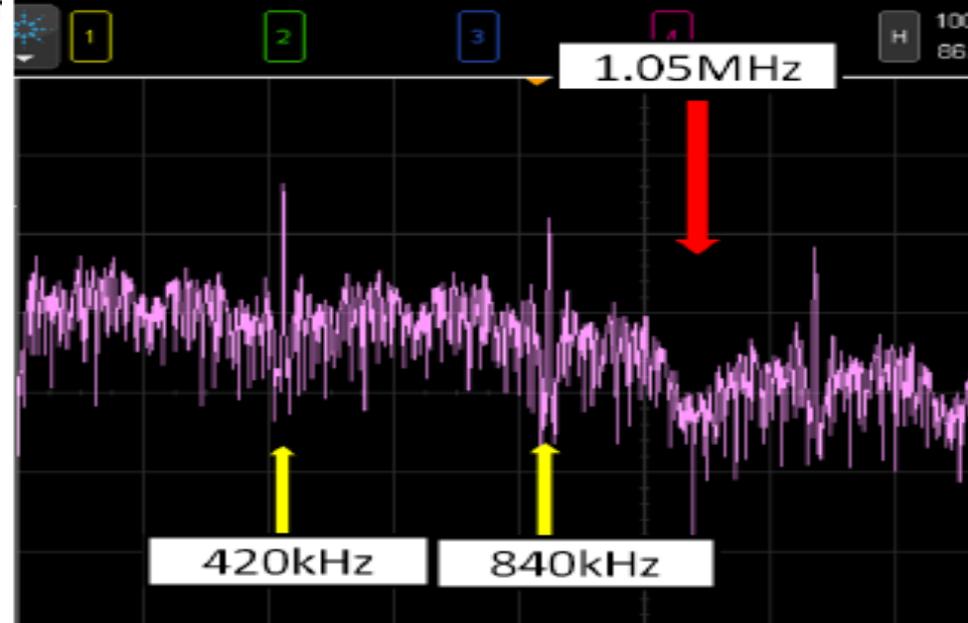


【条件2】高周波化

- ・ $F = 420 \text{ kHz}$, $T \doteq 2.38 \text{ us}$,
 $W_H = 2.0 \text{ us}$, $W_L = 1.0 \text{ us}$

【結果3】ノッチ周波数:

- ・理論値: $F_{NO} = N / 1.0 \text{ us} = 1.0 \cdot N \text{ MHz}$
 - ・実測値: $F_N = 1.05 \text{ MHz}$
- ⇒ AMラジオ帯域に発生



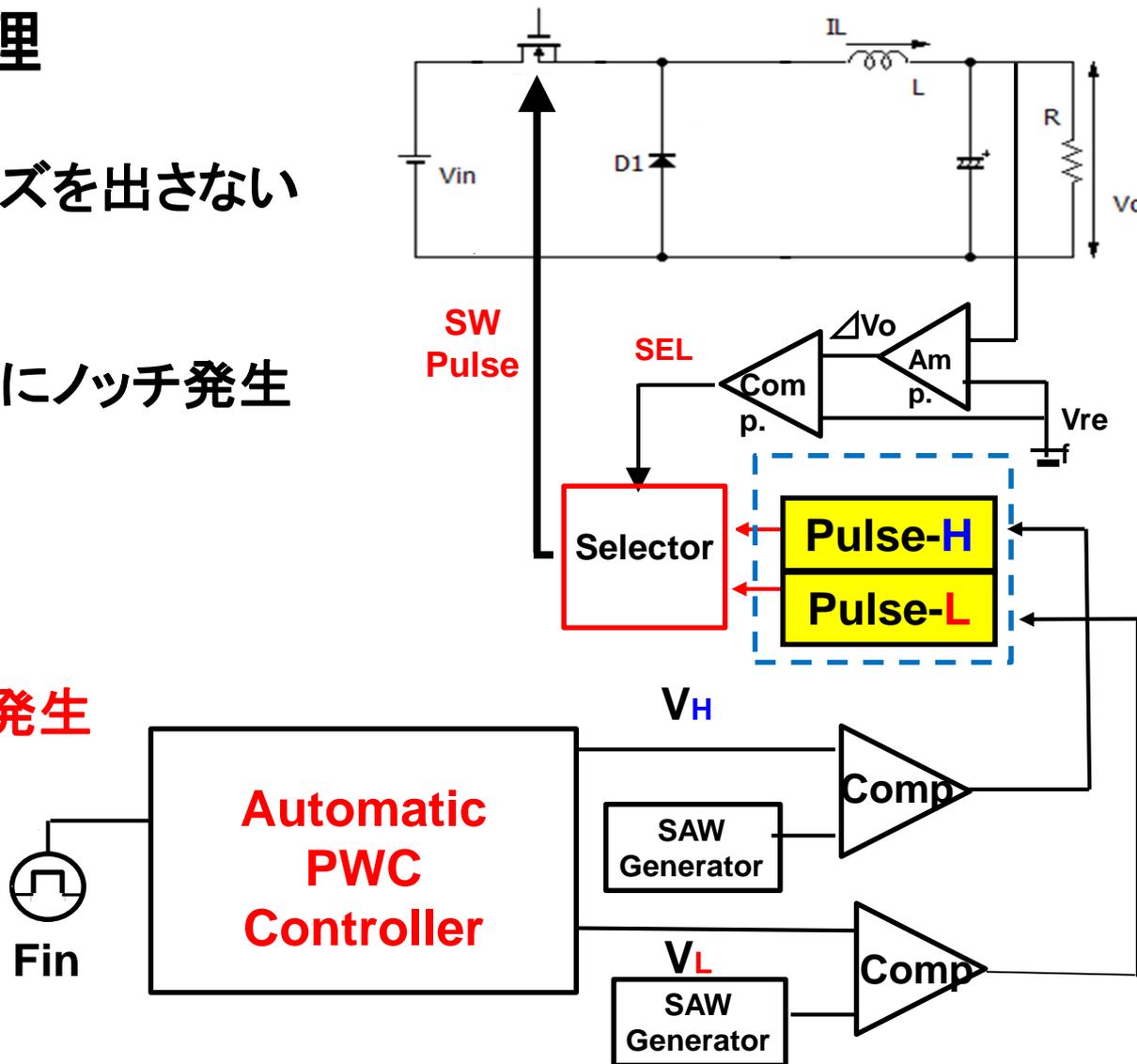
12.4自動ノッチ生成技術 (PWC)

(1) ノッチ生成の原理

* 目的:
受信周波数 F_{in} のノイズを出さない

* 方式:
PWC方式により、 F_{in} にノッチ発生

* 具体的手法:
 F_{in} より、自動的に
クロック信号・2種の
コーディングパルス発生



(2) ノッチ周波数とクロック周波数の関係

* ノッチ周波数＝クロックパルス高調波の中間が理想的

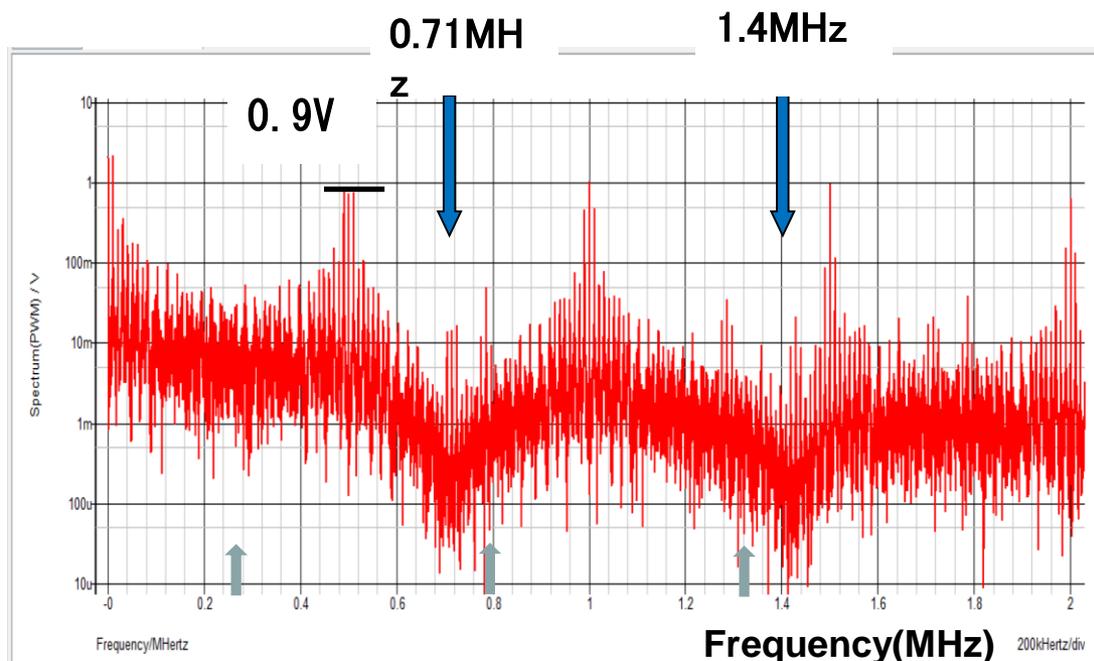
$$N \cdot F_{ck} < F_n = F_{in} < (N+1) \cdot F_{ck}$$

* N=1 の場合(下図: $F_n = 750\text{kHz} \Rightarrow F_{ck} = 500\text{kHz}$)

$$F_{ck} = F_{in} \cdot (2/3) \Rightarrow T_{ck} = T_{in} \cdot (3/2) = 1.5 \cdot T_{in}$$

● 入力周期 T_{in} の検出

- ・デジタル: カウンタ検出
- ・アナログ: SAW信号によるピーク電圧検出



N=1 時のノッチ周波数とクロック周波数

(3) ノッチ周波数とコーディングパルスの関係

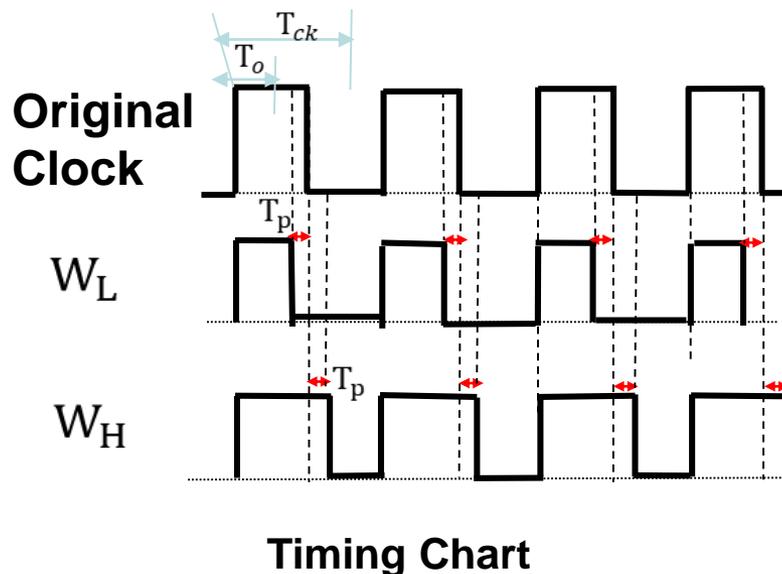
* ノッチ周波数

$$F_n = N / (W_H - W_L)$$

* ここで、 W_H や W_L はPWM制御信号相当
制御デューティの平均値 D_o を
中心の発生が好ましい

$$W_H = D_o T_{ck} + (W_H - W_L) / 2$$
$$= D_o T_{ck} + N \cdot T_{in} / 2$$

$$W_L = D_o T_{ck} - N \cdot T_{in} / 2$$



* 条件： $N=1$ 、 $D_o=0.5$ とすると

$$W_H = (T_{ck} + T_{in}) / 2, \quad W_L = (T_{ck} - T_{in}) / 2$$

ただし、 $T_{ck} = 1.5 \cdot T_{in}$ (前頁より)

・ D_o は、次式より計測設定可能： $D_o = V_o / V_{in}$

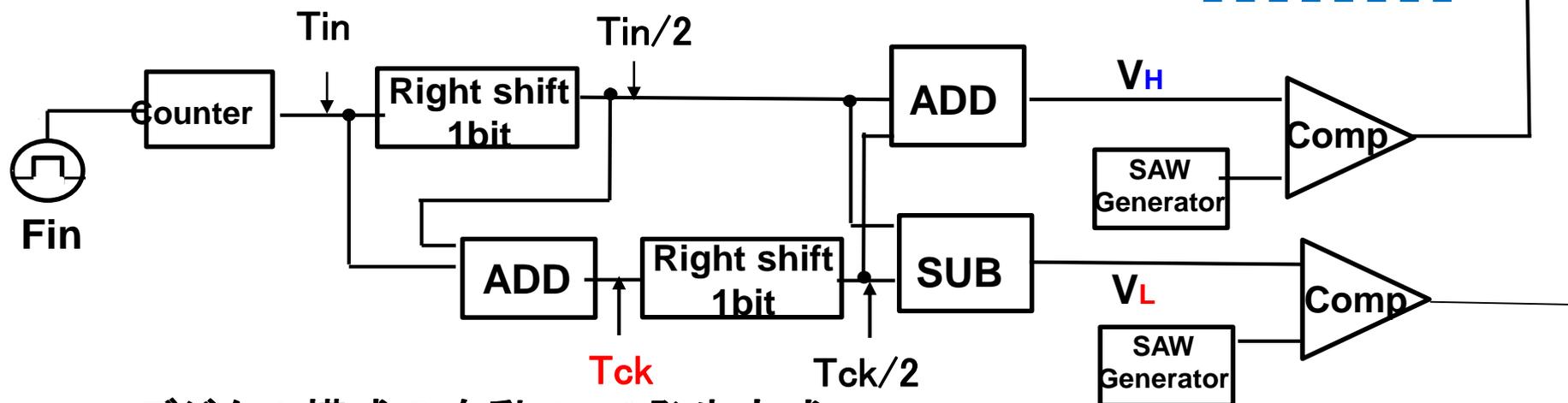
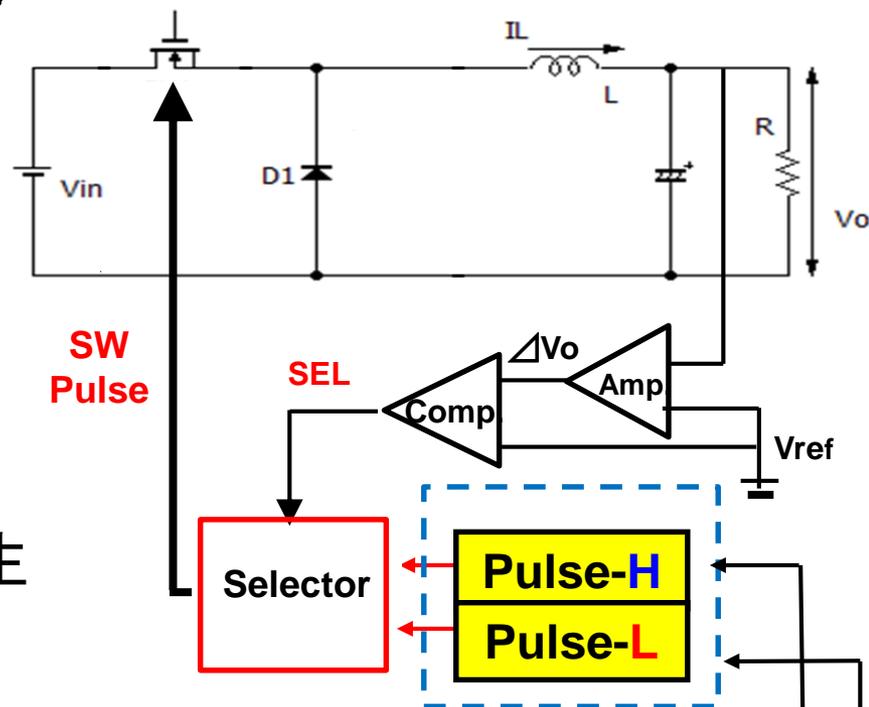
(4) T_{in} の計測と T_{ck} の発生方式

* デジタル方式:

- ・PLL回路により、 $T_{ck} = 1.5 \cdot T_{in}$ 発生

* アナログ方式:

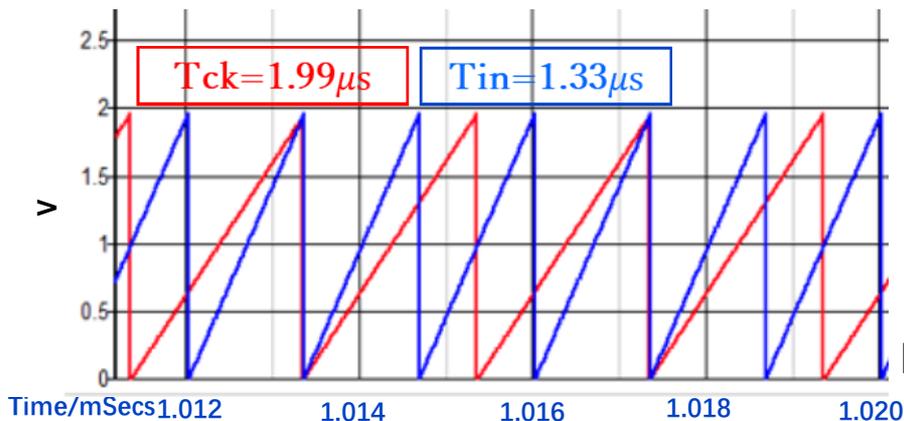
- ・ T_{in} よりSAW信号を発生
⇒ ピーク電圧を保持: V_p
- ・ $V_{ck} = 1.5 \cdot V_p$ となるSAW信号を発生
(SAWの電流源は同一構成)



デジタル構成の自動ノッチ発生方式

(5) シミュレーション結果

● 条件: $F_{in}=750\text{kHz}$ 、 $V_{in}=10\text{V}$ 、 $V_o=5.0\text{V} \Rightarrow F_n=750\text{kHz}$



Tin と Tck の関係

● 自動発生パルスの比較

* コーディング・パルスの理論値

$$W_H = 1.66 \text{ us}$$

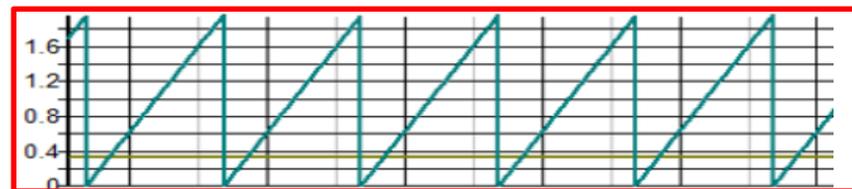
$$W_L = 0.34 \text{ us}$$

* シミュレーション結果

$$W_H = 1.67 \text{ us}$$

$$W_L = 0.35 \text{ us}$$

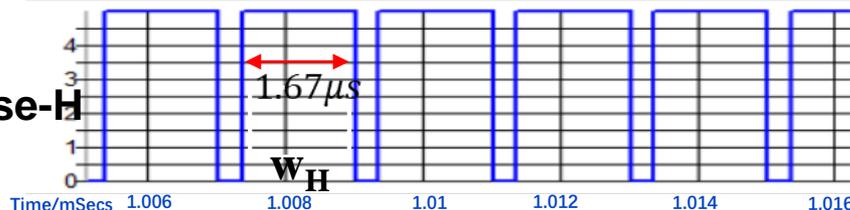
Tck compare with V_L or V_H



Pulse-L



Pulse-H



Simulation waveform of W_H and W_L

● ノイズ・スペクトラム (N=1)

* 条件: $F_{in}=750\text{kHz}$, $N=1 \Rightarrow F_{ck}=500\text{kHz}$

* 結果: $F_n=750\text{kHz}$, $F_{ck}=500\text{kHz}$, $F_{ck} < F_n < 2F_{ck}$

・ $4F_n=3.0\text{MHz}$ にも大ノッチ発生 (要解析)

◎ 回路条件

Buck DC-DC converter

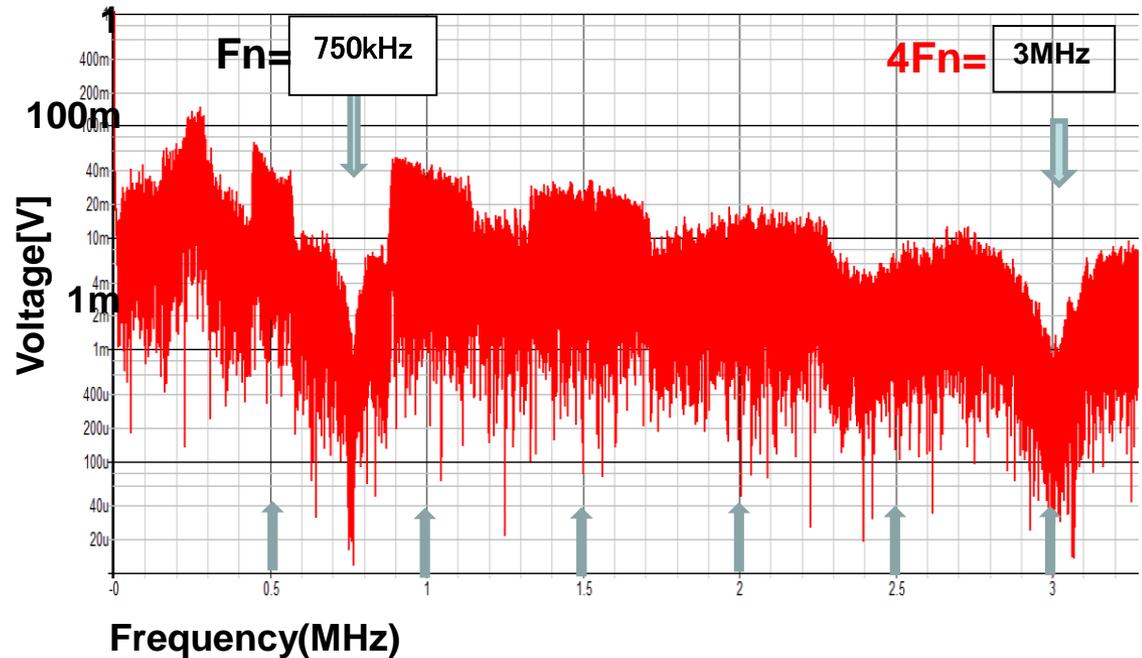
$V_{in} : 10\text{V}$

$V_{out} : 5\text{V}$

$L : 200\ \mu\text{H}$

$C : 470\ \mu\text{F}$

$I_{out} : 0.25\text{A}$



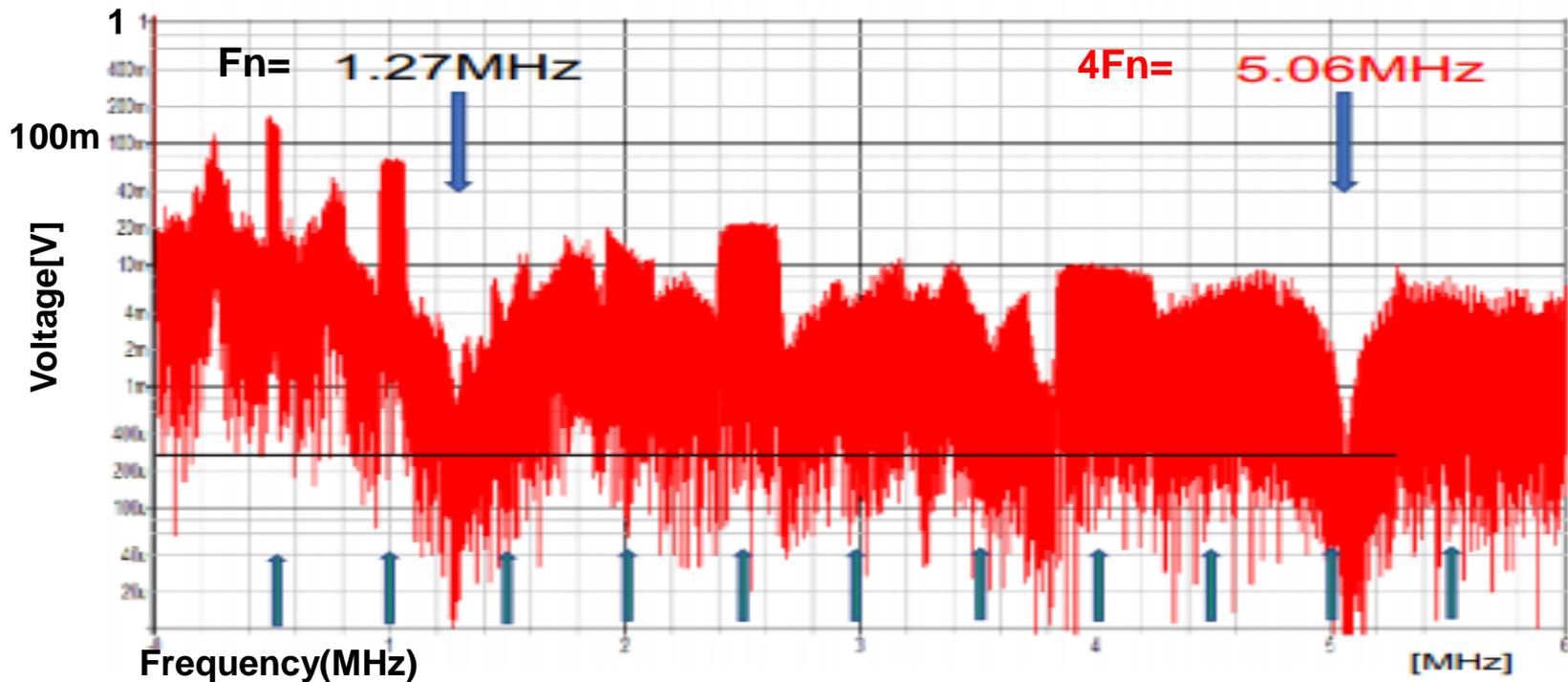
シミュレーション・スペクトラム (EMI低減有り)

● ノイズ・スペクトラム (N=2)

* 条件: $F_{in}=1.25 \text{ MHz}$, $N=2 \Rightarrow F_{ck}=500\text{kHz}$

* 結果: $F_n=1.27 \text{ MHz}$, $F_{ck}=500 \text{ kHz}$, $F_{ck} < F_n < 2F_{ck}$

・ $4F_n=5.06 \text{ MHz}$ にも大ノッチ発生



シミュレーション・スペクトラム (EMI低減有り)

● 過渡応答 (N=2)

* Fin切換え時の Finの切換え応答特性

* 条件

$$F_{in} = 1.25\text{MHz} \Rightarrow F_{in} = 1\text{MHz}$$

$$F_{in} = 1.25\text{MHz} \Rightarrow F_{in} = 750\text{kHz}$$

Settling Time $\approx 0\mu\text{s}$

* 出力電圧リップル

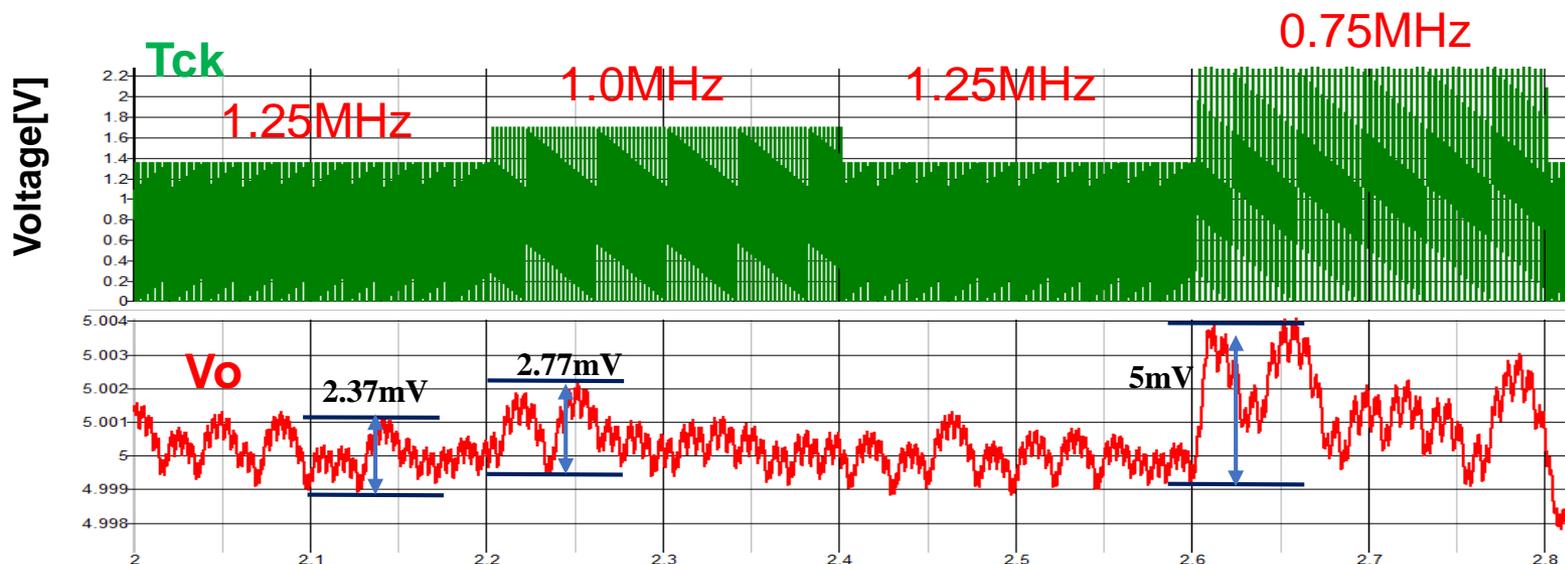
Ripple: 2.37mV_{pp} at $F_{in} = 1.25\text{MHz}$

2.77mV_{pp} at $F_{in} = 1\text{MHz}$

5mV_{pp} at $F_{in} = 750\text{kHz}$

Overshoot: 5mV

* オーバーシュートは、Voの約0.1 %



以上

Fin切換え時の応答特性 (Fck & 出力リップル)