2018年度　電気電子工学実験V

CMOSアナログ/デジタル集積回路 SPICEシミュレーション

担当　小林春夫

連絡先：　〒376-8515　群馬県桐生市天神町1丁目5番1号
群馬大学大学院　理工学府電子情報部門
桐生キャンパス3号館402号室

電話 0277 (30) 1788　FAX：0277 (30)1707
e-mail: koba@gunma-u.ac.jp

この資料の電子バージョンは下記

http://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html

アナログ技術シリーズ　アナログ集積回路

実験の場所・日時

HRCC
2Fシミュレーション室

ココ

予習　2018年10月4日（木）ガイダンス後

実験　TA学生　（1日１ー2名）

アナログ技術シリーズ　アナログ集積回路

5つの課題

① 計装増幅回路
② 複合論理CMOS回路
③ リング発振回路
④ R-2Rラダー抵抗回路
⑤ RC 1次システム回路

アナログ技術シリーズ　アナログ集積回路

5つの課題

① <u>計装増幅回路</u>
② 複合論理CMOS回路
③ リング発振回路
④ R-2Rラダー抵抗回路
⑤ RC 1次システム回路

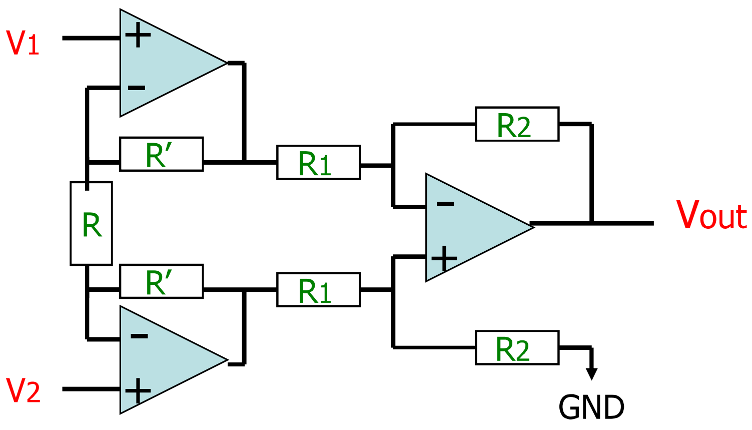


図1-1 計装増幅回路

計装増幅回路

予習1-1： 図1-1 で3個のオペアンプが理想の場合、次が成立することを導出せよ。

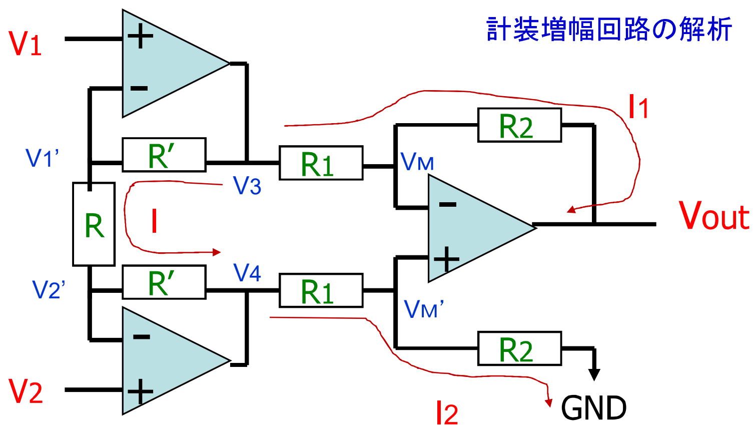
$$V_{out} = \left(1 + \frac{2R'}{R}\right) \frac{R_2}{R_1} (V_2 - V_1)$$

予習1-2： R=3k, R'=7k, R2=8k, R1=2kのとき
上式で Vout/[V2 – V1] の値を計算せよ

実験1-1： R=3k, R'=7k, R2=8k, R1=2kのとき
図1の回路をLTspice でDC解析し
Vout/[V2 – V1] のシミュレーション値が予習1-2 の結果と
（ほぼ）一致することを確認せよ

実験1-2: 様々なR, R', R2, R1で シミュレーション結果と数式計算の結果が
（ほぼ）一致することを確認せよ。

計装増幅回路の解析



$V_1 = V_1'$, $V_2 = V_2'$, $V_M = V_M'$

$I = [V_1' - V_2'] / R = [V_3 - V_1'] / R' = [V_2' - V_4] / R'$

$I_1 = [V_3 - V_M] / R_1 = [V_M - V_{out}] / R_2$

$I_2 = [V_4 - V_M'] / R_1 = V_M' / R_2$

5つの課題

① 計装増幅回路

② **複合論理CMOS回路**

③ リング発振回路

④ R-2Rラダー抵抗回路

⑤ RC 1次システム回路

複合論理CMOS回路

予習2-1：表2-1, 図2-1を参考にして
次の論理式を実現する
複合論理CMOS回路を設計せよ
（回路図を書け）

$$Z = \overline{A \cdot B + C \cdot D}$$

予習2-2：この真理値表を作成せよ

実験2-1：設計した回路が
この真理値表を実現することを
SPICEシミュレーション で確認せよ。

真理値表

A	B	C	D	Z
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

表2-1： 複合論理CMOS回路の設計規則

	論理積	論理和
PMOS	並列	直列
NMOS	直列	並列

複合論理CMOS回路 例

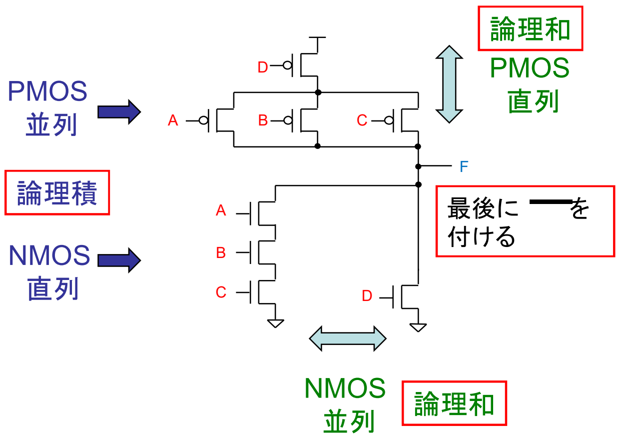


図2-1 $F = \overline{A \cdot B \cdot C + D}$

複合論理CMOS回路 解答例

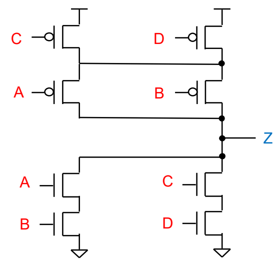


図2-2 $Z = \overline{A \cdot B + C \cdot D}$

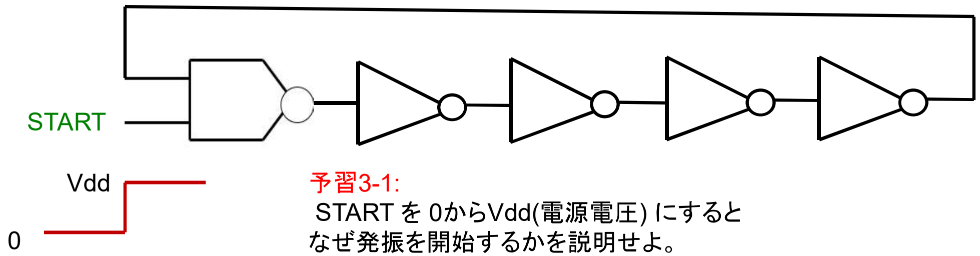
真理値表

A	B	C	D	Z
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

5つの課題

① 計装増幅回路
② 複合論理CMOS回路
③ <u>リング発振回路</u>
④ R-2Rラダー抵抗回路
⑤ RC 1次システム回路

リング発振回路



予習3-1:
START を 0からVdd(電源電圧) にすると
なぜ発振を開始するかを説明せよ。

実験3-1: 発振をSPICEシミュレーションで確認してください。

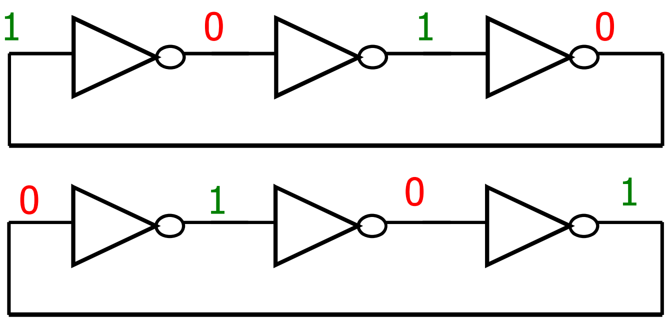
実験3-2: Option (時間があったらこの実験の最後にやってください。)
右表の電源電圧、温度の組み合わせ際の
発振周波数をSPICEシミュレーションで求めよ。

	ケース1	ケース2	ケース3	ケース4	ケース5
電源電圧	3.0V	3.3V	3.6V	3.3V	3.3V
温度	27°C	27°C	27°C	0	60°C

次の考察はレポートに書いてください
温度が下がるとなぜ発振周波数は高くなるか
電源電圧が上がるとなぜ発振周波数は高くなるか
を考察せよ。

奇数個インバータのリング接続
→ リング発振器

安定状態
なし

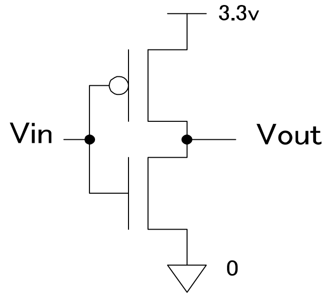


T: インバータ遅延、 2N+1 個のインバータリング接続

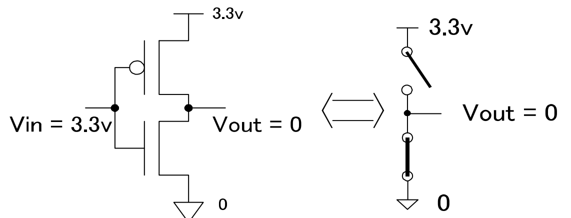
周波数 $f = \dfrac{1}{2\,(2N+1)\,T}$ で発振する。

CMOSインバータ回路

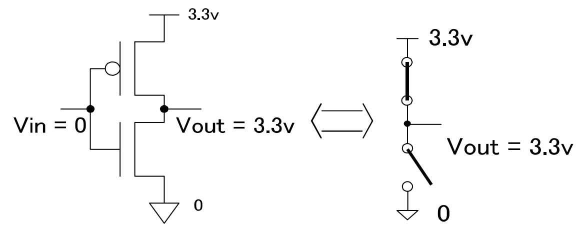
Inverter



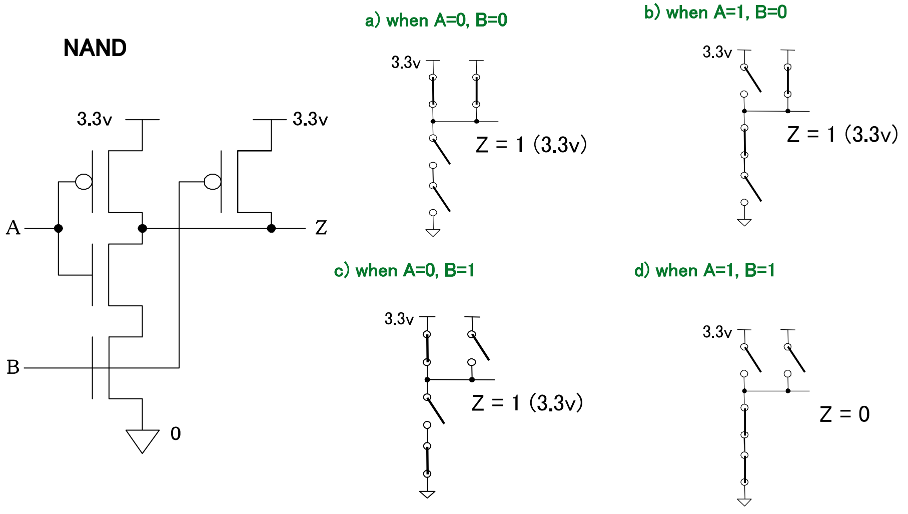
a) when Vin = 1 (3.3v)



b) when Vin = 0



CMOS NAND回路



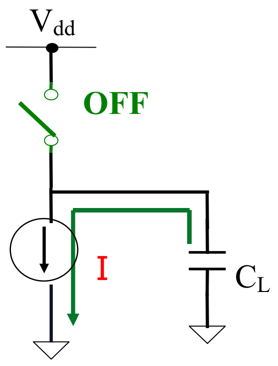
デジタルCMOS 回路のスピード

電源電圧 Vdd:
- 低消費電力化のため電源電圧を下げると スピードは遅くなる。
- スピードは電源電圧に比例
- 消費電力は電源電圧の２乗に比例

温度:　スピードは温度にほぼ反比例。

低温環境化でコンピュータを高速化する試みあり。

なぜ電源電圧を上げると デジタルCMOS回路は高速化するのか？



引き抜く電荷
Q=C Vdd

MOSの２乗則

$$I = K\,(Vdd-Vth)^2$$
$$\fallingdotseq K\,Vdd^2$$

ゲート遅延
T = Q / I
　= C / (K Vdd)

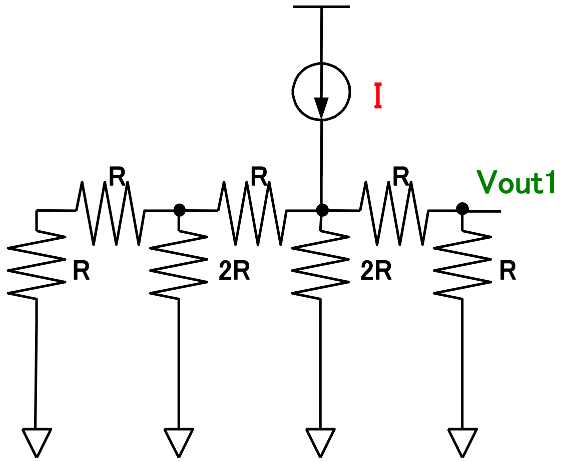
5つの課題

① 計装増幅回路
② 複合論理CMOS回路
③ リング発振回路
④ <u>R-2Rラダー抵抗回路</u>
⑤ RC 1次システム回路

R-2R ラダー抵抗 (1)

予習4-1:
Vout1 をR, I で表せ

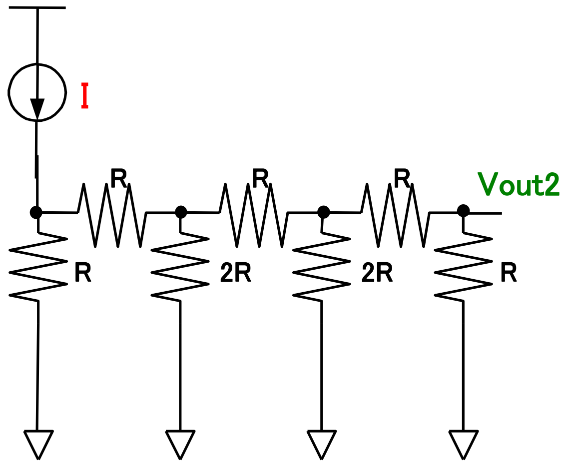
実験4-1:
R=2k, I=1mA のときVout1 を
SPICEシミュレーションで求めよ



R-2R ラダー抵抗 (2)

予習4-2:
Vout1 をR, I で表せ

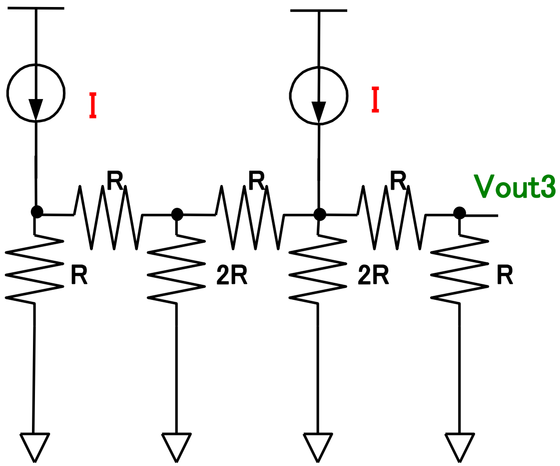
実験4-2:
R=2k, I=1mA のときVout2 を
SPICEシミュレーションで求めよ



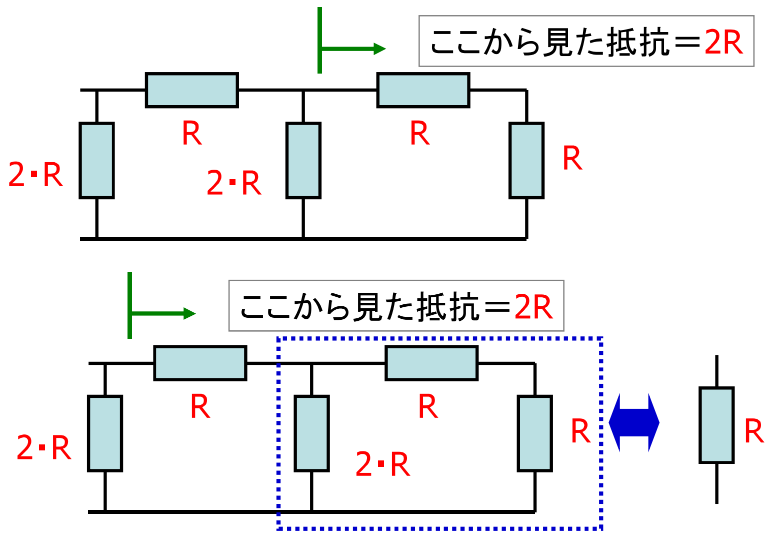
R-2R ラダー抵抗 (3)

実験4-3:
R=2k, I=1mA のときVout3 を
SPICEシミュレーションで求めよ

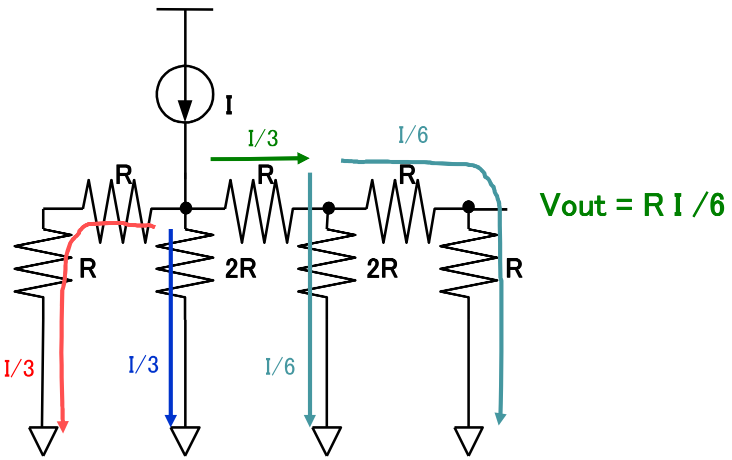
Vout3 = Vou1 + Vout2
であることを確認せよ。



R-2R ラダー抵抗



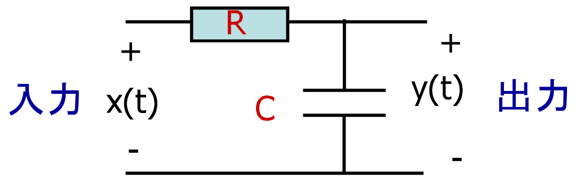
R-2R ラダー抵抗　解析例



5つの課題

① 計装増幅回路
② 複合論理CMOS回路
③ リング発振回路
④ R-2Rラダー抵抗回路
⑤ RC 1次システム回路

1次系システム



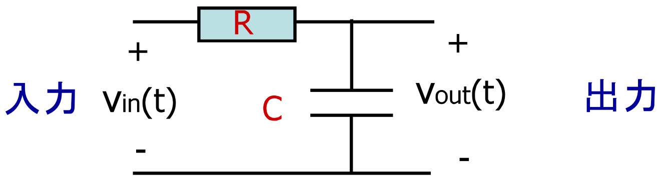
予習5-1:　周波数伝達関数が下記であることを導出せよ。

G(jω) = 1/ (1 + jω RC)

予習5-2:　G(jω) のベクトル線図を描け。
予習5-3:　G(jω) のボーデ線図を描け。

実験5-1:　R=1k, C=1pF, ω = 1/(RC)で
入力 x(t) = sin (ωt) のとき
出力 y(t) =(1/√2) sin(ωt – π/4)
であることをLTSpice で確認せよ。

1次系システム　伝達関数



伝達関数　= 出力 / 入力

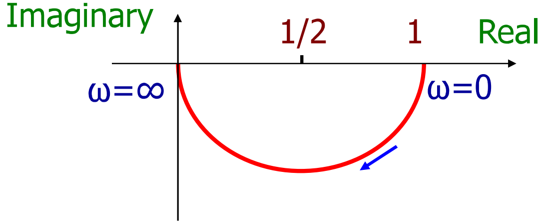
$$G(j\omega) = V_{out}(j\omega) / V_{in}(j\omega)$$
$$= [1/(j\omega C)] / [1/(j\omega C) + R]$$
$$= 1/ (1 + j\omega RC)$$

1次系システム（ベクトル線図）

$$G(j\omega) = X(\omega) + j\,Y(\omega)$$

$$X(\omega) = \frac{1}{1+(\omega RC)^2} \qquad Y(\omega) = -\frac{\omega RC}{1+(\omega RC)^2}$$

$$\boxed{(X(\omega) - 1/2)^2 + Y(\omega)^2 = (1/2)^2,\ Y(\omega) < 0}$$



1次系システム（ボーデ線図）

$$A = \sqrt{X^2+Y^2} = \frac{1}{\sqrt{1+(\omega RC)^2}}$$

$$\tan\theta = \frac{Y}{X} = -\omega RC$$