

令和元年度  
集積回路設計技術・次世代集積回路工学特論  
レポート題

群馬大学  
松田順一

# (1)しきい値電圧

下記のNch-MOSFETでしきい値電圧0.6V（室温 $T = 300\text{K}$ ）を得る場合の基板不純物濃度 $N_A$ を求めなさい。

## Nch-MOSFET

- 短／狭チャネル効果を見捨てるほど大きなトランジスタサイズ
- $n^+$ ゲート（ $n^+$ ゲートのフェルミ電位： $\phi_{Fn^+} = -0.56\text{V}$ ）
- 界面固定電荷密度： $Q_o' = (1.6 \times 10^{-19}) \times (3 \times 10^{10})\text{C/cm}^2$
- ゲート酸化膜厚： $t_{ox} = 5\text{nm}$

## しきい値電圧

$$V_T = V_{FB} + \phi_0 + \gamma \sqrt{\phi_0}$$

$$\phi_0 = 2\phi_F + 6\phi_t \quad \phi_t = kT/q$$

酸化膜の誘電率： $\epsilon_{ox} = 3.84 \times 8.854 \times 10^{-14}\text{ F/cm}$

Siの誘電率： $\epsilon_{Si} = 11.7 \times 8.854 \times 10^{-14}\text{ F/cm}$

ボルツマン定数： $k = 1.38 \times 10^{-23}\text{ J/K}$

素電荷量： $q = 1.6 \times 10^{-19}\text{ C}$

真性キャリア密度（室温）： $n_i = 1.45 \times 10^{10}\text{ cm}^{-3}$

## (2)ドレイン電荷 $Q_D$

簡単化されたソース参照強反転モデルを用いて、QS状態のMOSFETのドレイン電荷 $Q_D$ が以下になることを導出しなさい。

$$Q_D = -WLC'_{ox}(V_{GS} - V_T) \frac{4 + 8\eta + 12\eta^2 + 6\eta^3}{15(1 + \eta)^2}$$

$W$ :ゲート幅

$L$ :ゲート長

$C'_{ox}$ :単位面積当たりのゲート酸化膜容量

導出にあたり、以下を参考にしなさい。

$$Q_D = -\frac{\mu W^2}{I_{DSN}} \int_{V_{SB}}^{V_{DB}} \frac{x}{L} Q_I'^2 dV_{CB}$$

$Q_I'$ : 単位面積当たりの反転層電荷

$$Q_I' = -C'_{ox} [V_{GB} - V_{SB} - V_T - \alpha(V_{CB} - V_{SB})]$$

$x$ と $V_{CB}$ の関係

$$x = L \frac{(V_{GS} - V_T)(V_{CB} - V_{SB}) - \frac{1}{2}\alpha(V_{CB} - V_{SB})^2}{(V_{GS} - V_T)(V_{DB} - V_{SB}) - \frac{1}{2}\alpha(V_{DB} - V_{SB})^2}$$

簡単化されたソース参照強反転モデル

$$I_{DSN} = I'_{DS}(1 - \eta^2)$$

$$I'_{DS} = \frac{W}{L} \mu C'_{ox} \frac{(V_{GS} - V_T)^2}{2\alpha}, \quad \eta = \begin{cases} 1 - \frac{V_{DS}}{V'_{DS}}, & V_{DS} \leq V'_{DS} \\ 0, & V_{DS} > V'_{DS} \end{cases} \quad V'_{DS} = \frac{V_{GS} - V_T}{\alpha}$$

## (3) MOSFETの飽和特性

強反転状態にあるMOSFETにおいて、ドレイン電圧をゼロから上げていくとあるドレイン電圧でドレイン電流が飽和します。この現象がなぜ起こるのか、その理由を説明しなさい。

## (4) サイリスタ(公開講座)

サイリスタ、GTO、Triacの各動作メカニズムについて説明しなさい。

- ・レポート提出期限 2019年7月31日(水)
- ・提出場所 電気系 事務局