

集積電子回路
2020年11月17日

電気電子工学特別講義Ⅱ 回路の回り道 ～能動素子

ザインエレクトロニクス株式会社
源代 裕治
yuji.gendai@gunma-u.ac.jp

第1章 能動素子達を眺めよう

Tasting active devices

初期の真空管

101D

発明当初、真空管内で電気を伝えるものは残留ガスではないかと想像されていた。真空中でも電流が流れること、むしろ高真空の方が、特性が良く寿命も長くなることが解明されて、右図の101Dのような高真空の真空管が開発された。

右図からは、当時の真空管が真空管記号そっくりの構造であったことが見て取れる。日本語で真空管を「球」というのも、この形状から来たものかもしれない。

その脚注には、「1926年までに既に12年間、電話の中継器に使われて、それまで製造された最も高信頼で長寿命だった」と記されている。

出展

“A History of Engineering & Science in the Bell Systems, Electronic Technology 1925-1975,”
AT&T Bell Laboratories

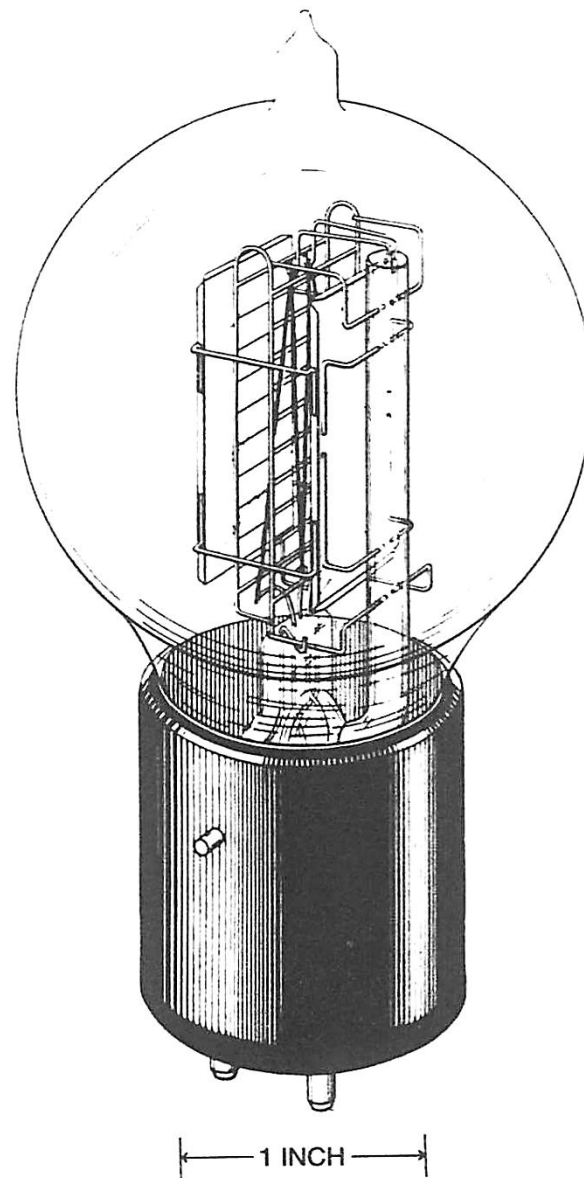


Fig. 3-1. The 101D high-vacuum triode. By 1926, when the tube had been in use for 12 years, it was the most reliable and long-lived tube ever produced. It was used in telephone repeaters.

真空管極数の増加

極数	英語名	発明者と当初の命名	公開年
2極管	diode	Fleming / Valve	1905
3極管	triode	DeForest / Audion	1907
4極管	tetrode	Schottky / Screen Grid Tube	1915
5極管	pentode	Holst, Tellegen / Round	1926/1927

極数の増加は、5極管で一応完了する。

6極管は寡聞にして知らず。

ラジオ受信機では初段に7極管が広く用いられていたが、数ある特殊真空管の一種と見なして良いだろう。

真空管外形の変遷

歴史的には勿論、色々な形状が量産されましたが、

ST管
(6ZDH3A)

電極上部がマイカ
(雲母)で固定され
ている。

この銀色はゲッターと
呼ばれる金属で、球の
内側のガラスに蒸着され
ている。その過程で管内
のガスを吸収することで、
真空度を改善する。

ベース
(ベークライト等)
ピンにかかる荷重
を受け持つ

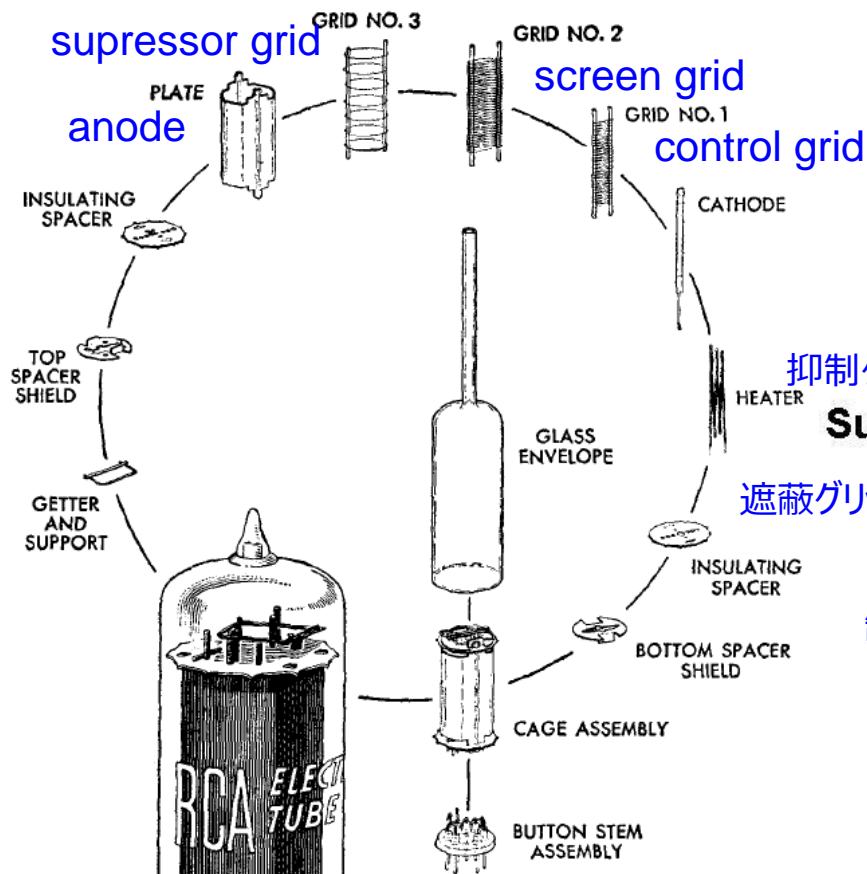
GT管
(6SQ7-GT)

MT(ミニチュア)管
(6AV6)

ピンの荷重を、直
接ガラスが受ける
構造

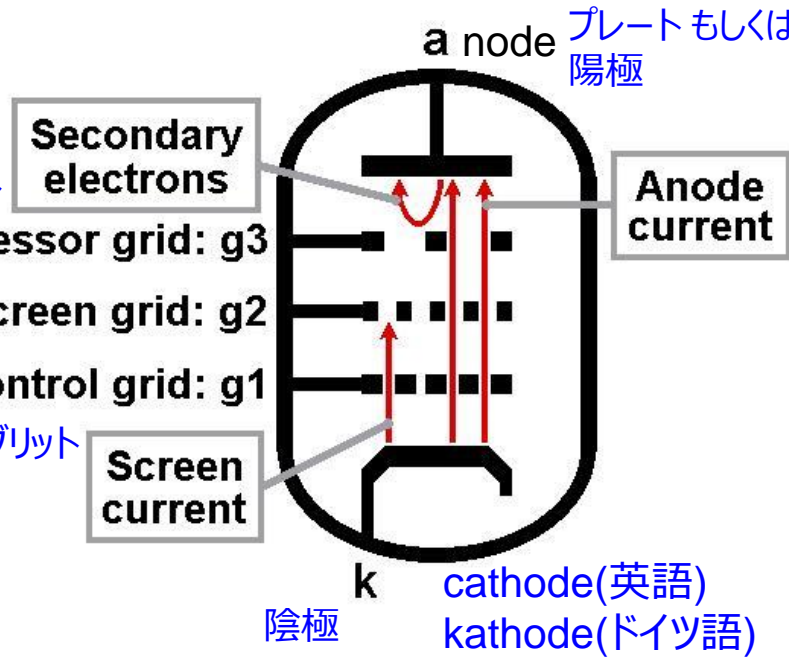
<http://www.japanradiomuseum.jp/MTsuper.html>

真空管(5極MT管)の構成要素



サイズの見当として、
直径が18mmくらい、
ピン間は3.7mmくらい

Electron flow



<http://www.valvewizard.co.uk/pentode.html>

control gridだけだと3極管に、
screen gridを追加すると4極管になる。

Parts of a Miniature Pentode

RCA Receiving Tube Manual
Technical Series RC-20, 1960

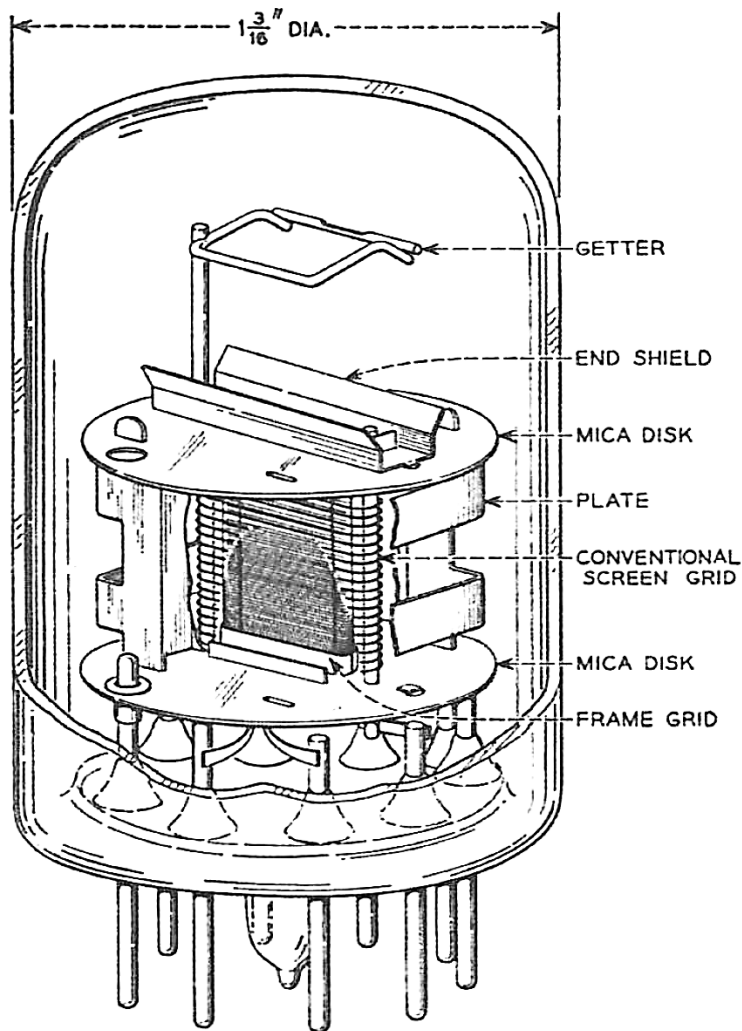
真空管の寸法

WE 436A

1950年ころ開発された4極管

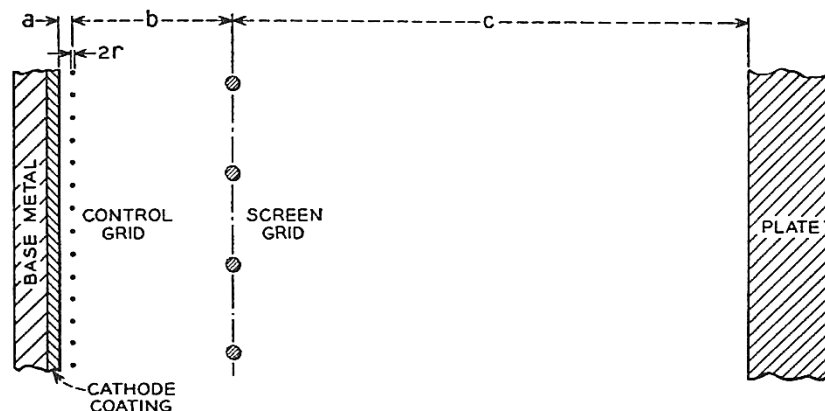
30.2 mm

$1\frac{3}{16}$ " DIA.



この頃には、「球」というよりは「管」と呼ぶ方がふさわしい形状に変化している。

$a=63.5\mu\text{m}$ $2r=7.6\mu\text{m}$



他の寸法は与えられていないが、図の縮尺が正しいとしてノギスで測ると、

$b = 0.87 \text{ mm}$

$c = 2.87 \text{ mm}$

control grid spacing = 0.12 mm

screen grid spacing = 0.48 mm

と求まった。

制御グリッド形状の変遷

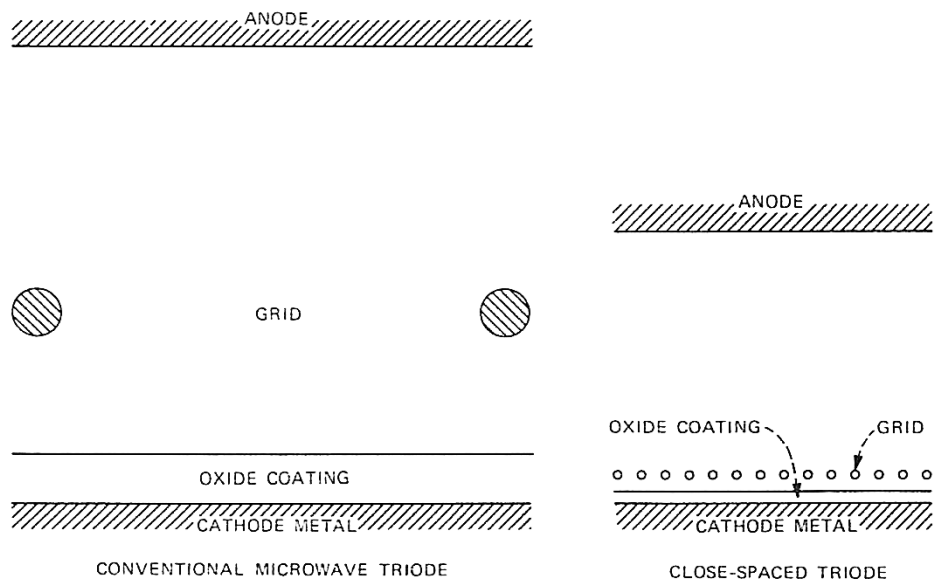


Fig. 3-26. Comparison of sizes and spacings of a 1940s triode (left) and the 416A microwave close-spaced design (right) with a grid spacing of 1/1000 inch.

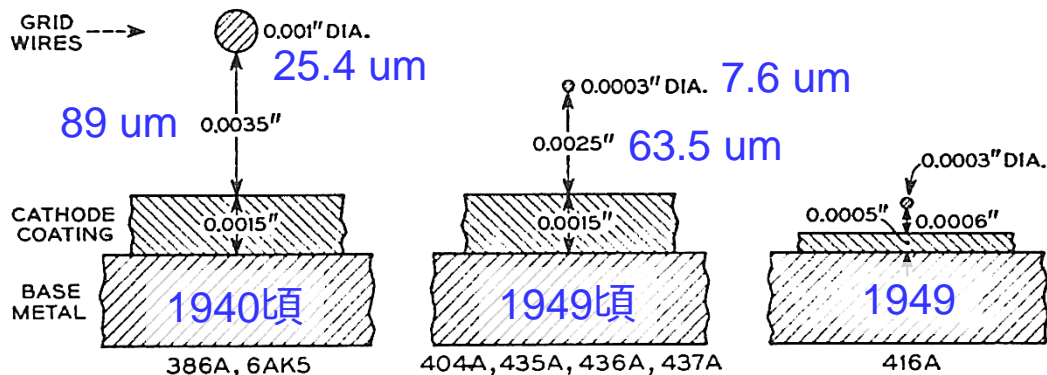


Fig. 17-3. The trend in grid-cathode spacing and grid wire size, 1939 to 1950.

カソード・プレート間とカソード・グリッド間の比が大きいほどgmが大きい真空管になる。左図はその製造技術の進化を比較したものである。

	gm
6AK5 (5極)	5.1 mS
436A (4極)	28 mS
416A (3極)	50 mS

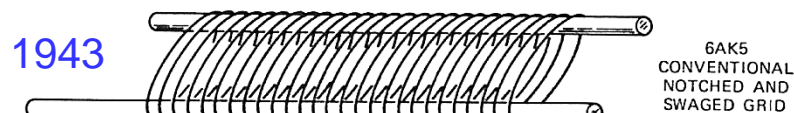
グリッドをカソードに近づけるには、グリッドが振動しないよう強力で引っ張る必要がある。WE 416Aのタングステングリッドは約30gの力で引っ張られている。圧力換算すると6kN/mm²となり、構造用鋼材の引張強度の10倍にも及ぶ力である。

ちなみに全くの仮説であるが、オーディオで「真空管の方が音が良い」とか、中でも「gmが小さい球の方が音が良い」と言われるのは、音波がグリッドを揺らす帰還がかかっているからではないかと想像している。

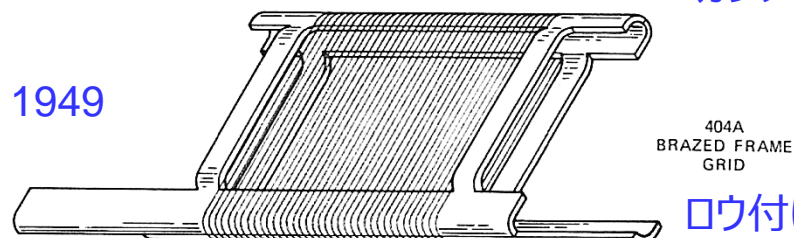
グリッド形状の進化

グリッドに対する強烈な張力要求に耐えるため、初期の曲線形状から、直線形状へと変化していった。その変遷を右図に示す。

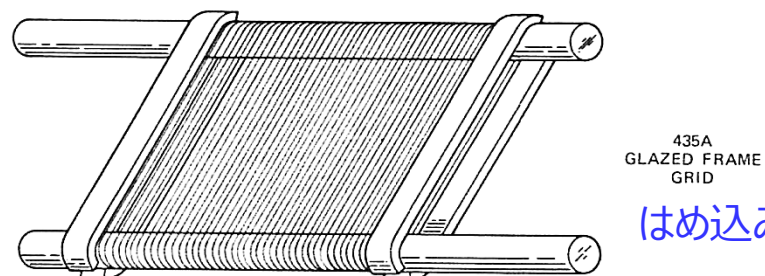
下の3つはカソード・グリッド間距離が同じ設計であり、時代も近い。並行して開発されたので、どれが何年と特定することに意義は乏しい。



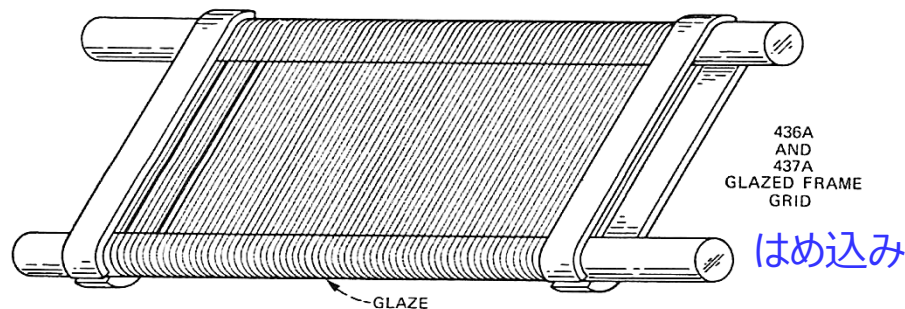
カシメ



ロウ付け



はめ込み



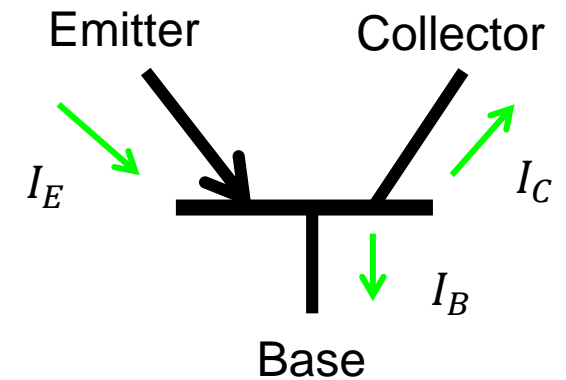
はめ込み

Fig. 3-31. The 0.0035-inch cathode grid spacing of the 6AK5 is about the minimum for conventional grid construction techniques (top). New grid designs were required for closer spacing; three examples are shown.

最初のトランジスタ

再掲

1947年12月23日に発明された最初のトランジスタ（複製品）

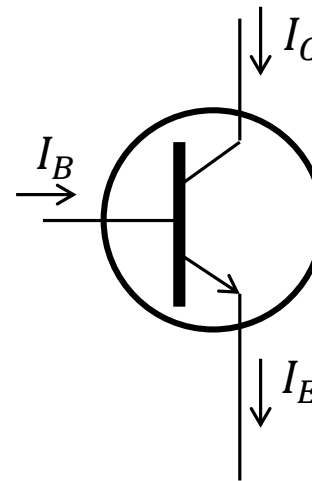
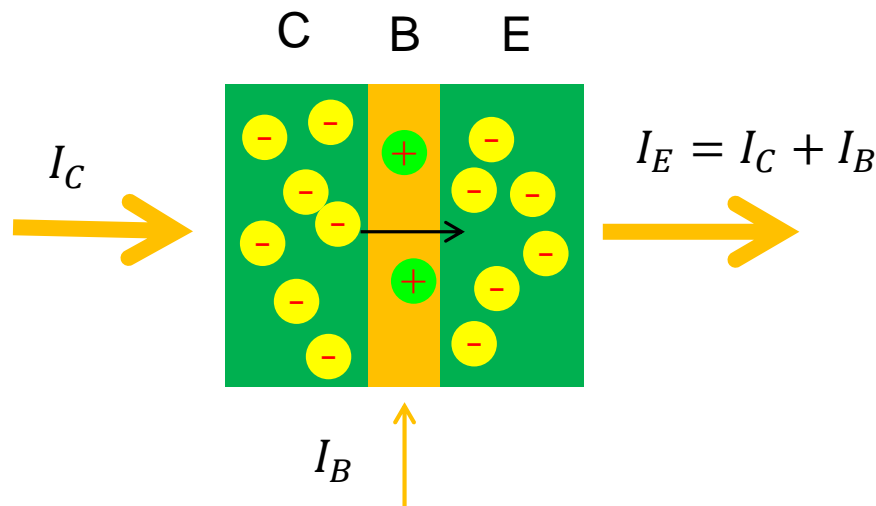


I_B の β 倍が I_C になるという
電流増幅素子である。

<https://clintonwhitehouse4.archives.gov/Initiatives/Millennium/capsule/mayo.html>

少数キャリアによる多数キャリアの制御

NPN Trの場合



Tr記号の○が省略されることは当初なかった。多分IC屋の仕業だろう

Collectorから入った大部分のキャリアは、そのままBaseを乗り越えてEmitterから出力される(ように作る)。不思議なことに、Baseを通過するキャリア量は、Baseに注入する電流を少し変えるだけで大きく(h_{fe} 倍)変化させられる。ともかくBaseは薄ければ薄いほど高性能にできる。

なお、動作原理からは $I_C = h_{fe}I_B$ と $I_E = (h_{fe} + 1)I_B$ が本質と思われるが、回路としては、むしろ

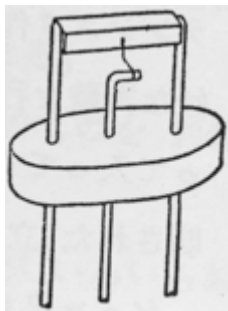
$$V_{BE} = \frac{kT}{q} \ln \frac{I_C}{I_S}$$

を利用して設計する。アナログ回路の大家であるBarrie Gilbertさんは I_B をバイポーラ素子の必要悪と見なしさえしている。 [トランジスタ技術 2020 4月号 p.117](#)

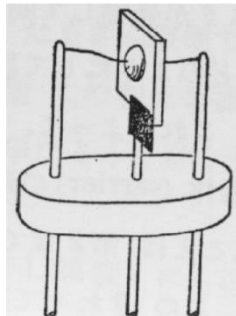
薄いBaseから、どうやって電極を出すか？

Planar技術
(1962)まで
あと一步

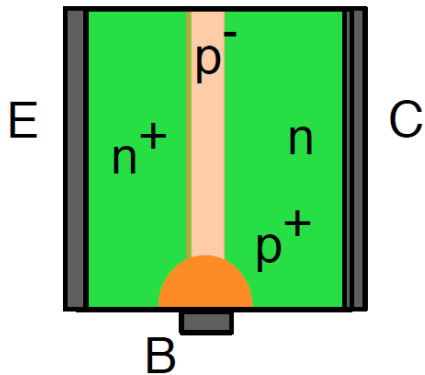
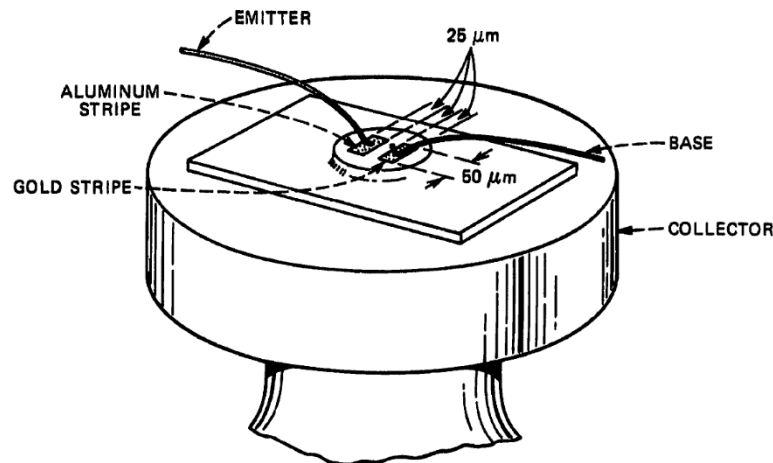
成長型
grown-junction



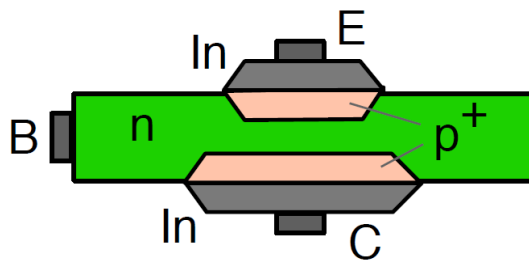
合金型
Alloy



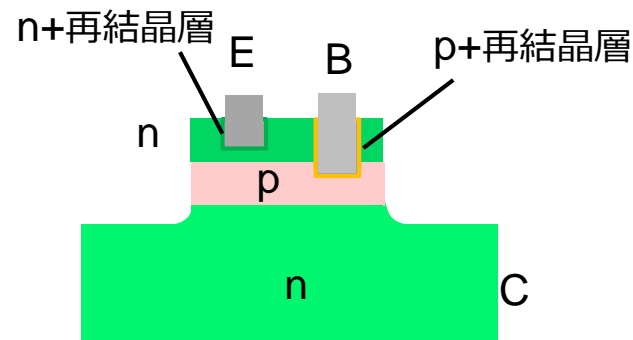
メサ型
Mesa/
diffused-base



1952年



1952年



1955年

MOSトランジスタとは

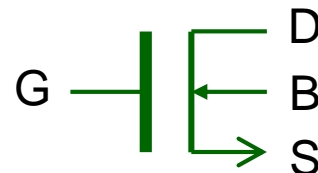
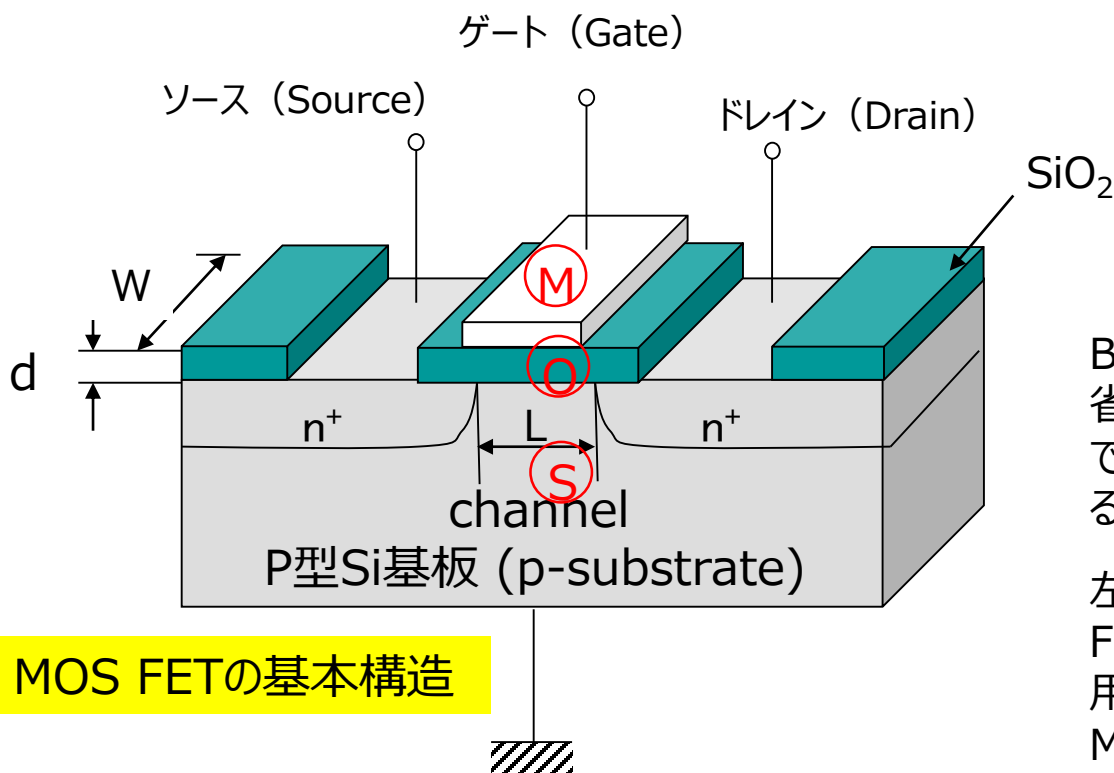
半導体中のキャリアの移動を、絶縁体を通して電界制御するトランジスタ(FET)

MOS FET

(Metal-Oxide-Semiconductor Field-Effect-Transistor)

金属 酸化膜 半導体

電界 効果 トランジスタ



記号

Bはバックゲート(Backgate)を示す。左図で省略したが、P型Si基板の電位を決める電極である。MOS Trは本来4端子素子なのである。

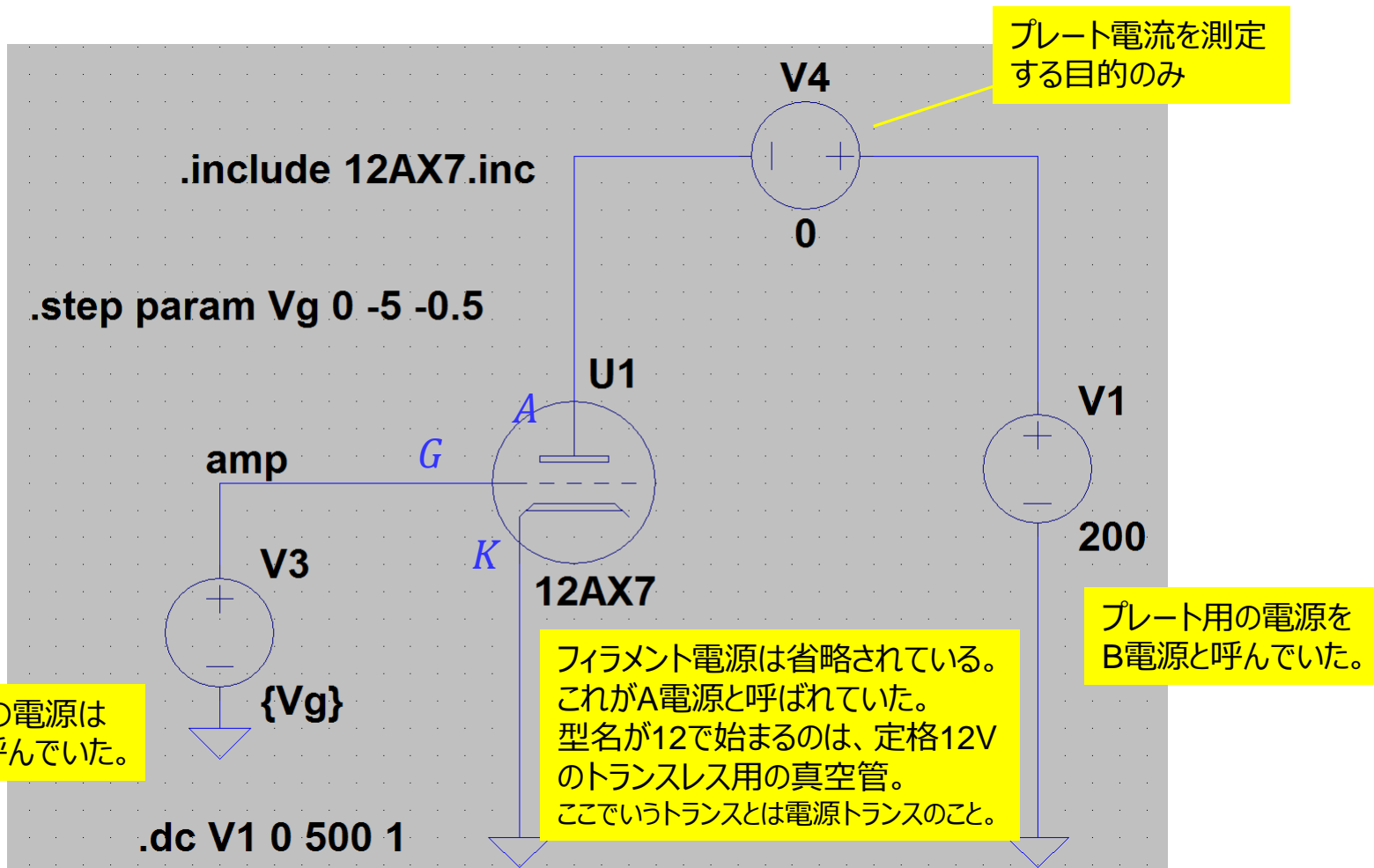
左図でP型N型を交換したものをP型MOS FETという。左図はN型MOS FETで、両方を用いるとCMOSになる。(Complementary MOS)

DrainとSourceは物理的に対称になった。使い方で区別する。CollectorとEmitterは物理的に非対称だった。

第2章 デバイスのIV特性

3極管のIV特性測定回路

LTspiceのスキマ (回路図を英語でschematicsと呼ぶことが多い。略してスキマ)



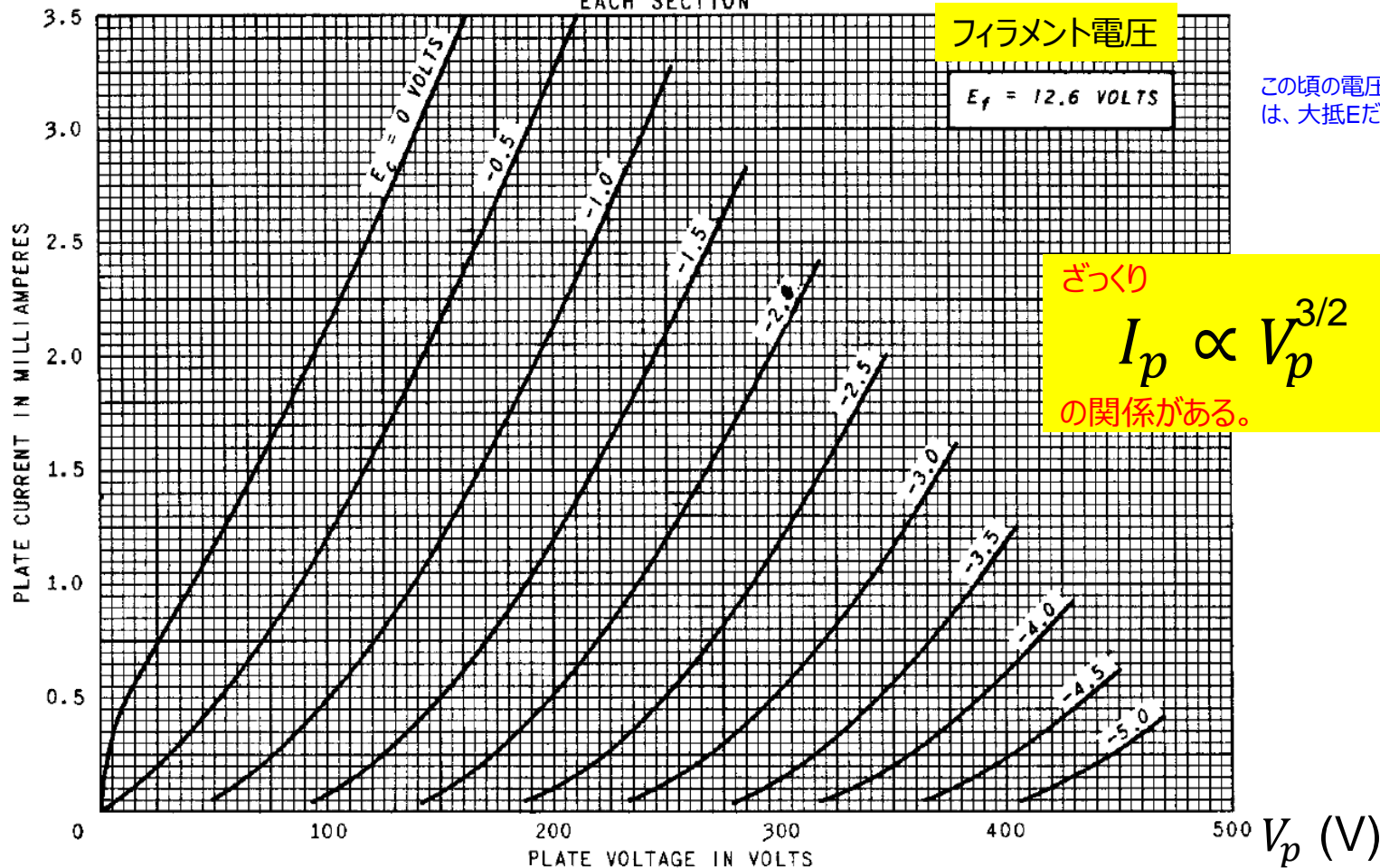
3極管のIV特性

12AX7

I_p (mA)

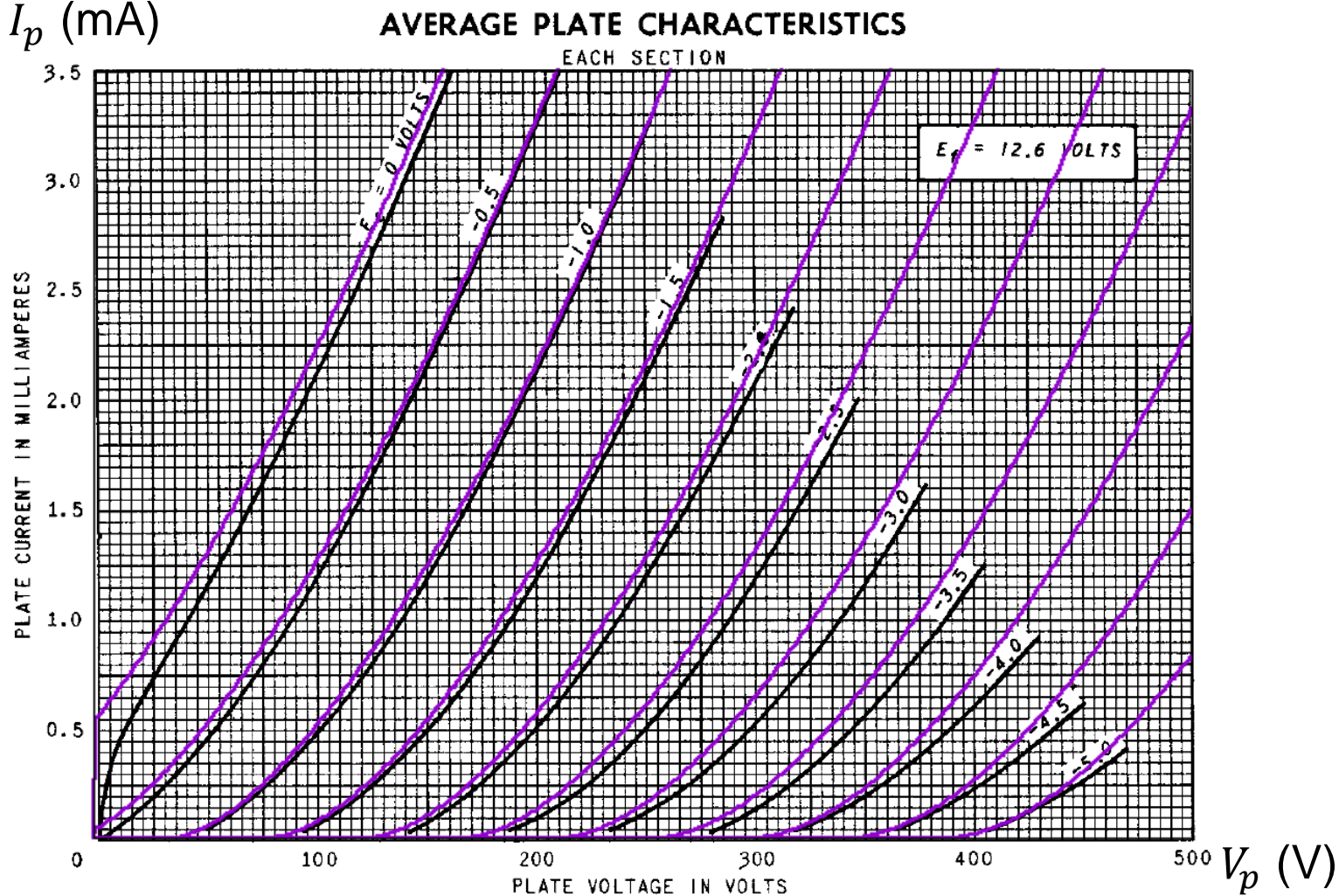
AVERAGE PLATE CHARACTERISTICS

EACH SECTION



General Electric ET-T509A dated 2-51

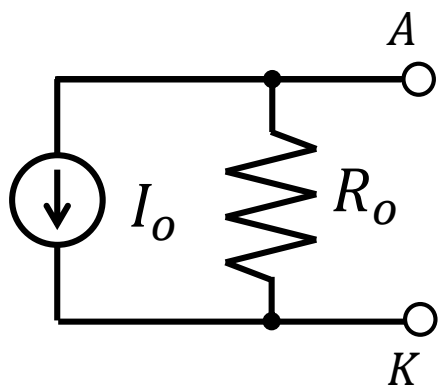
I_p (mA)



中林 歩: 真空管アンプの「しくみ」と「基本」, 技術評論社, 2009.

真空管出力のNorton等価回路

IV特性は、場所により等価回路が異なる。そこで、ある動作点を仮定してIV特性を近似する直線を引く。



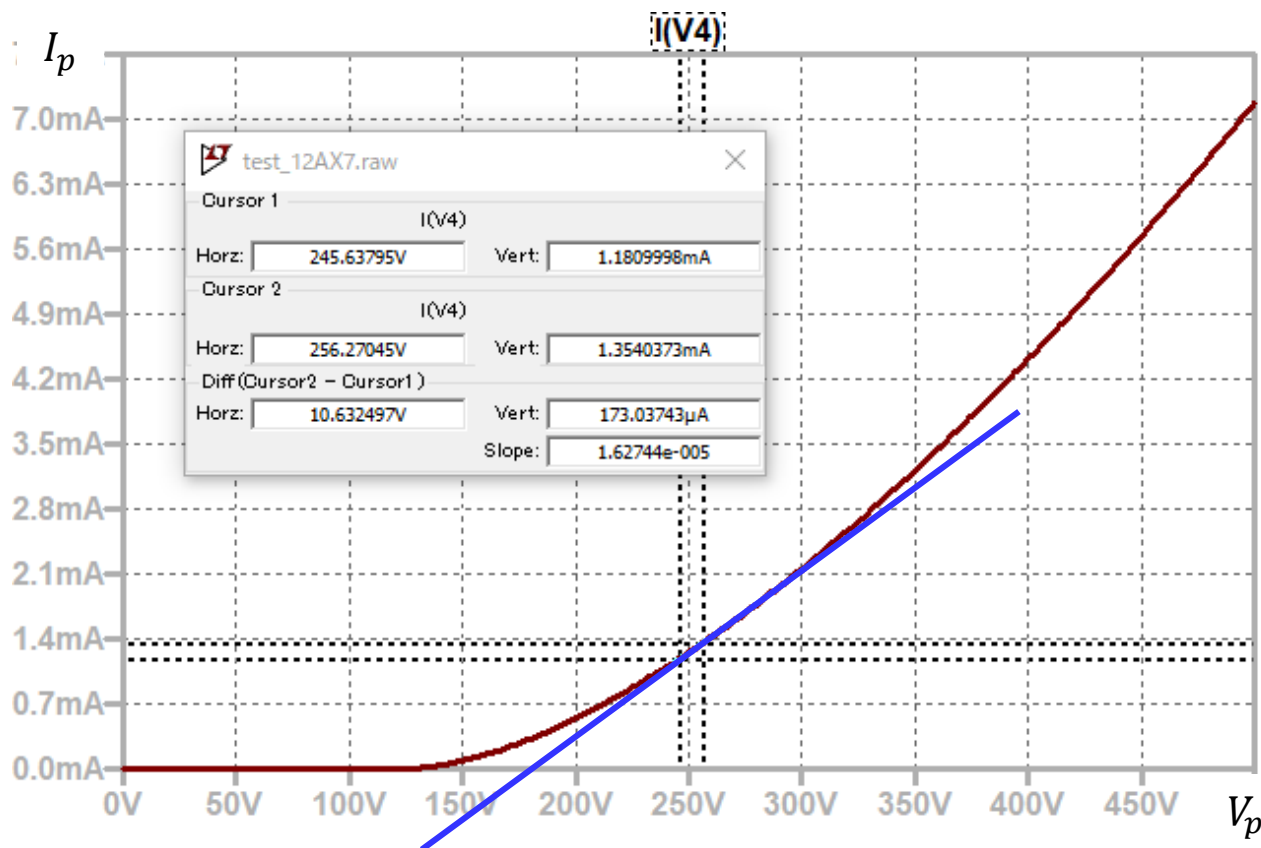
$V_g = -2V$ で、 $V_p = V_A - V_K = 250V$ を動作点とすると、IV直線の式はsimulationから

$$I_p = 16.3E - 6 (V_p - 250)$$

と求まった。これから

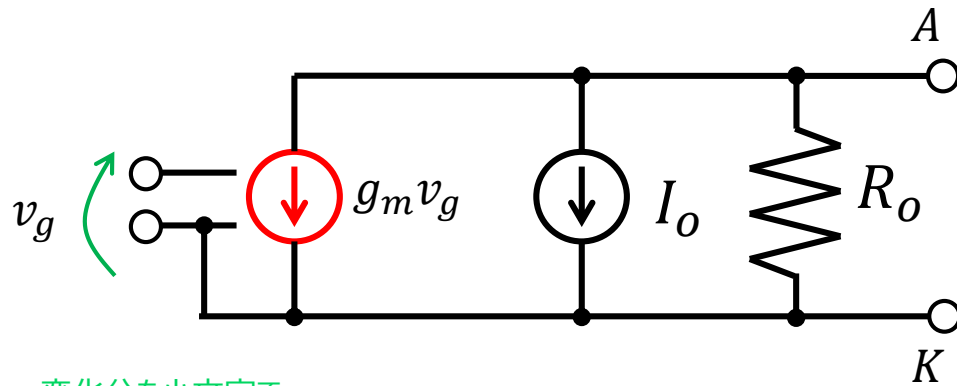
$$\therefore R_0 = \frac{1}{16.3E-6} = 61.4k\Omega$$

$$I_0 = 4.1mA$$



ゲート電圧の等価回路への組み込み

出力電流の入力電圧依存分は、他ブランチの電圧で駆動される電流源(VCCS)を追加すればよい。



変化分を小文字で
表す記法がある

動作点付近の変化分だけを見るなら、 I_o を省略してよい。この場合を小信号等価回路という。ここで「小信号」とは振幅が小さいという意味ではない。バイアス点からの差分を、局所線形化した等価回路で考えるという意思表示である。

入出力の変換比はコンダクタンスの次元となり、かつ違うブランチでの比であるため、**相互コンダクタンス** g_m と呼ばれる。

$$g_m = \frac{\Delta I_p}{\Delta v_g}$$

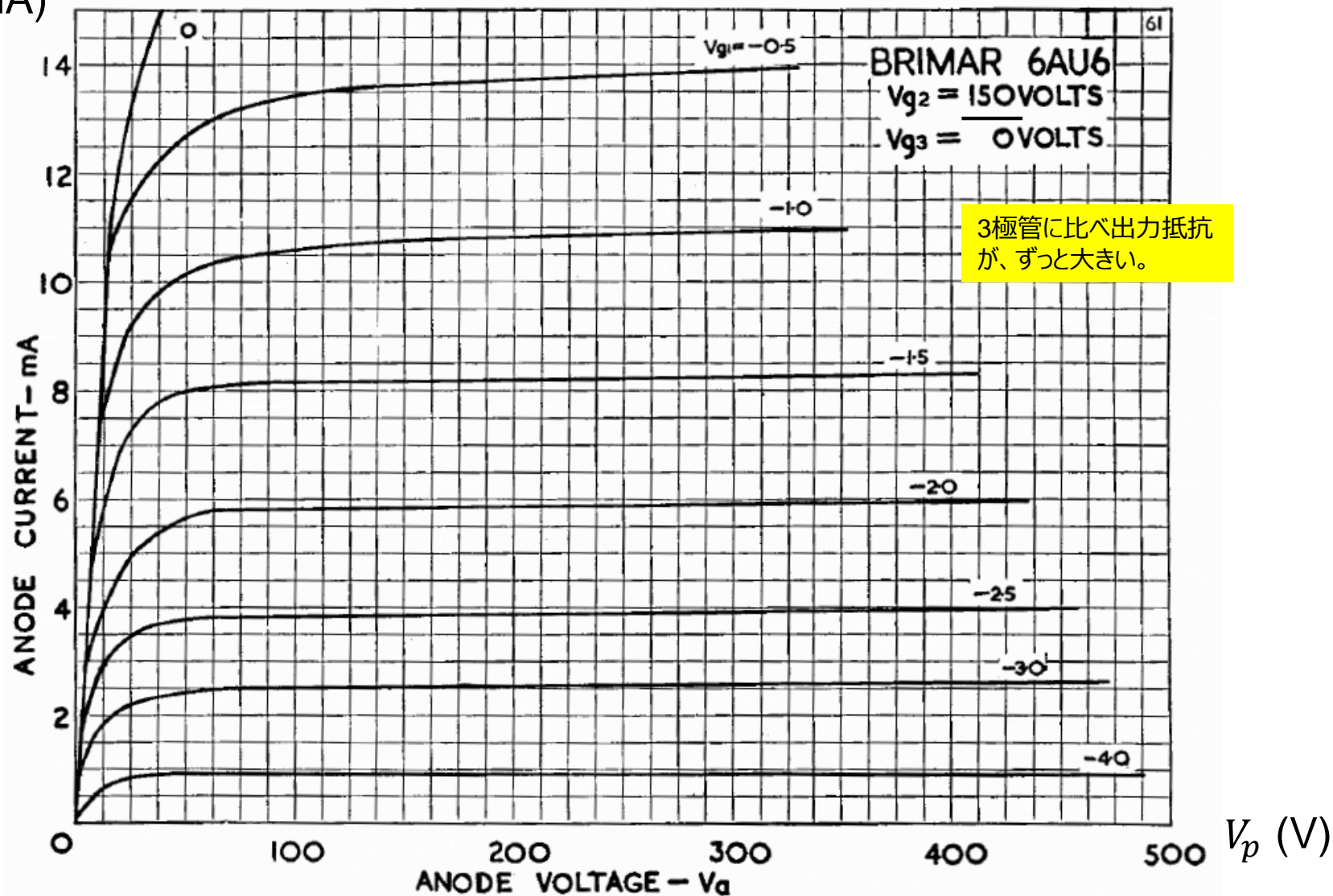
R_o は真空管時代には**内部抵抗**とよばれた。現在の感覚では**出力抵抗**と呼ぶべきである。

無次元数 $g_m R_o$ は、無負荷時の入出力の**増幅率** μ になる。現在は**固有ゲイン** (intrinsic gain) と呼ばれる。

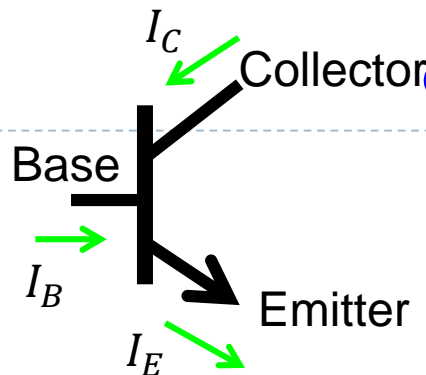
5極管のIV特性

6AU6

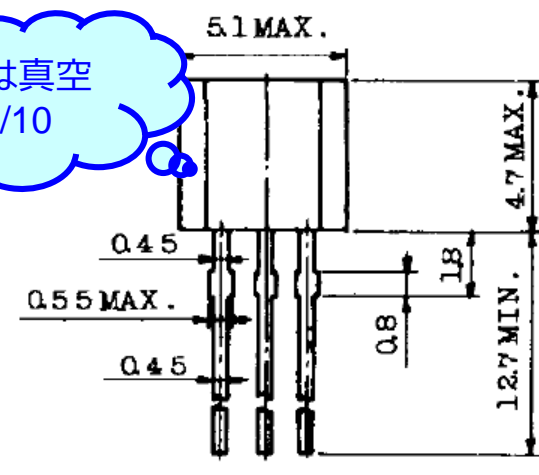
I_p (mA)



NPN Tr.のIV特性



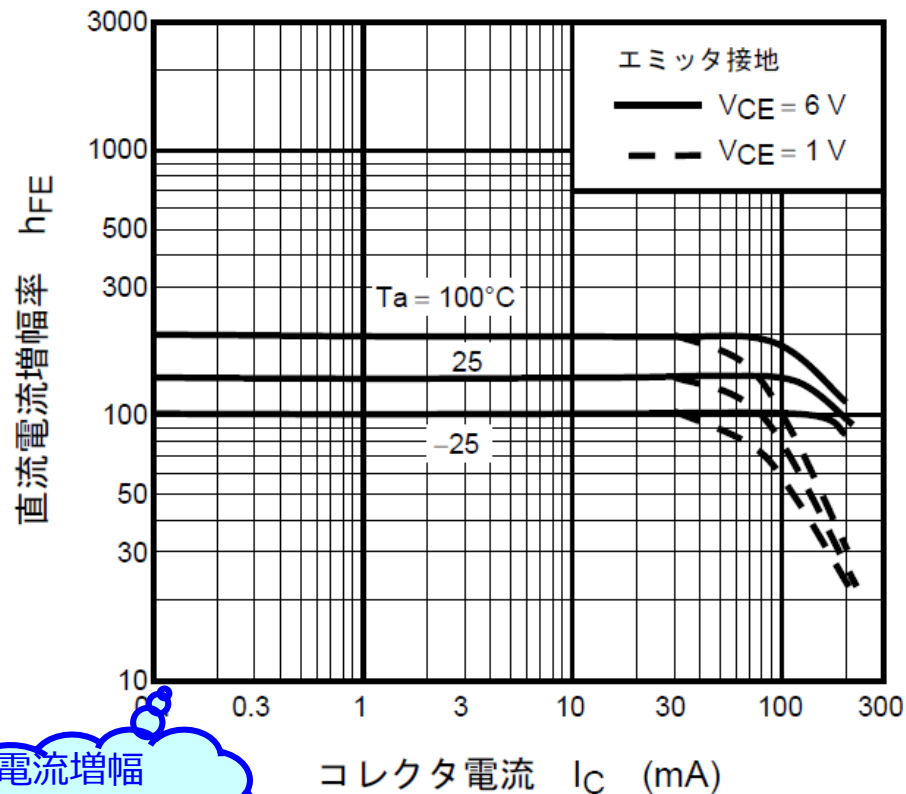
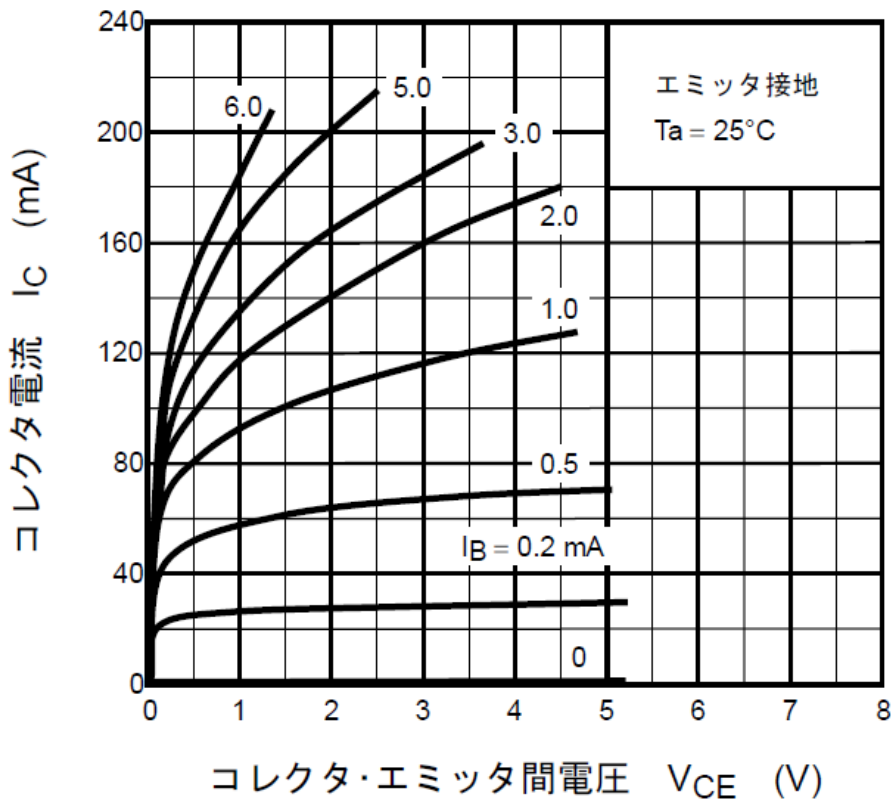
寸法は真空管の1/10



$$I_E = I_C + I_B \quad h_{fe} = \frac{I_C}{I_B}$$

$$I_C = I_s \exp \frac{V_{BE}}{V_T} \quad V_T = \frac{kT}{q} \approx 26mV$$

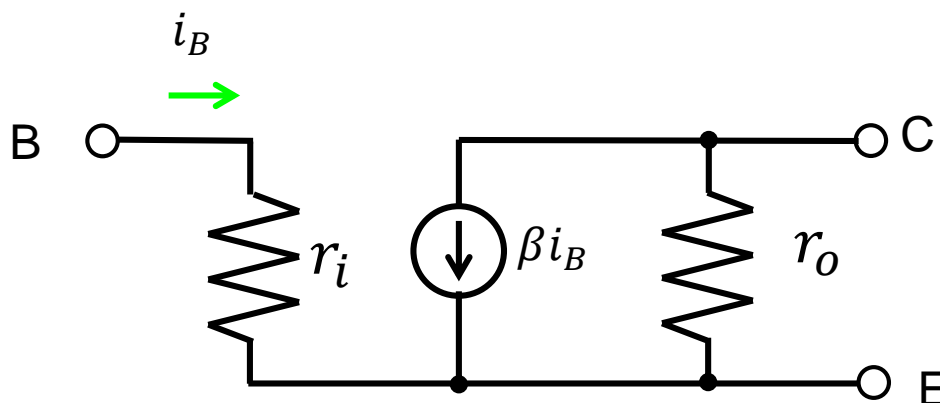
2SC1815 $I_C - V_{CE}$



電流増幅率は広い範囲で一定

バイポーラトランジスタの小信号等価回路

用途により様々な等価回路が用いられているが、電流増幅デバイスという観点からは、下記の(小信号)等価回路が分かり易いと思う。



r_i は i_B が大きいほど大きくなるが、オーダーとしては $1\text{k}\Omega$ 程度である。真空管に比べ、何桁も小さい。

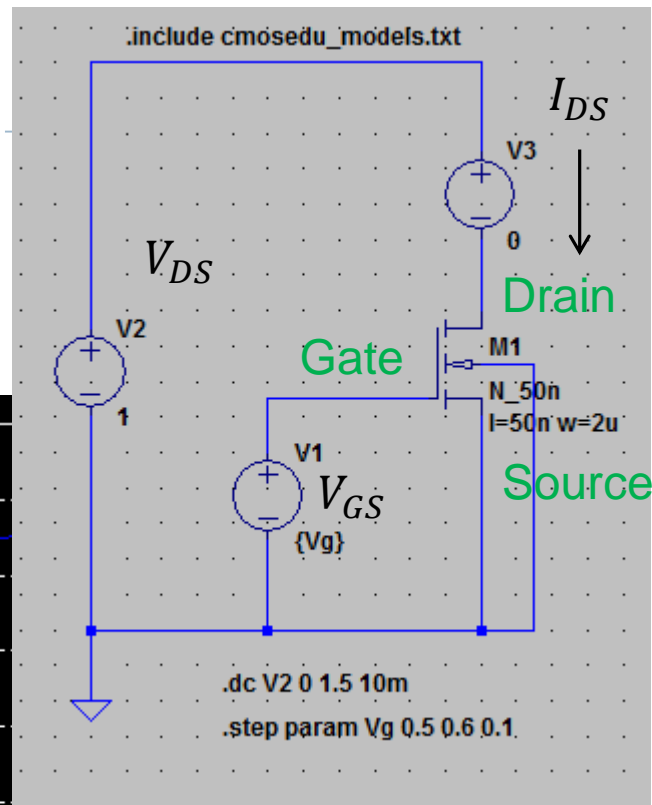
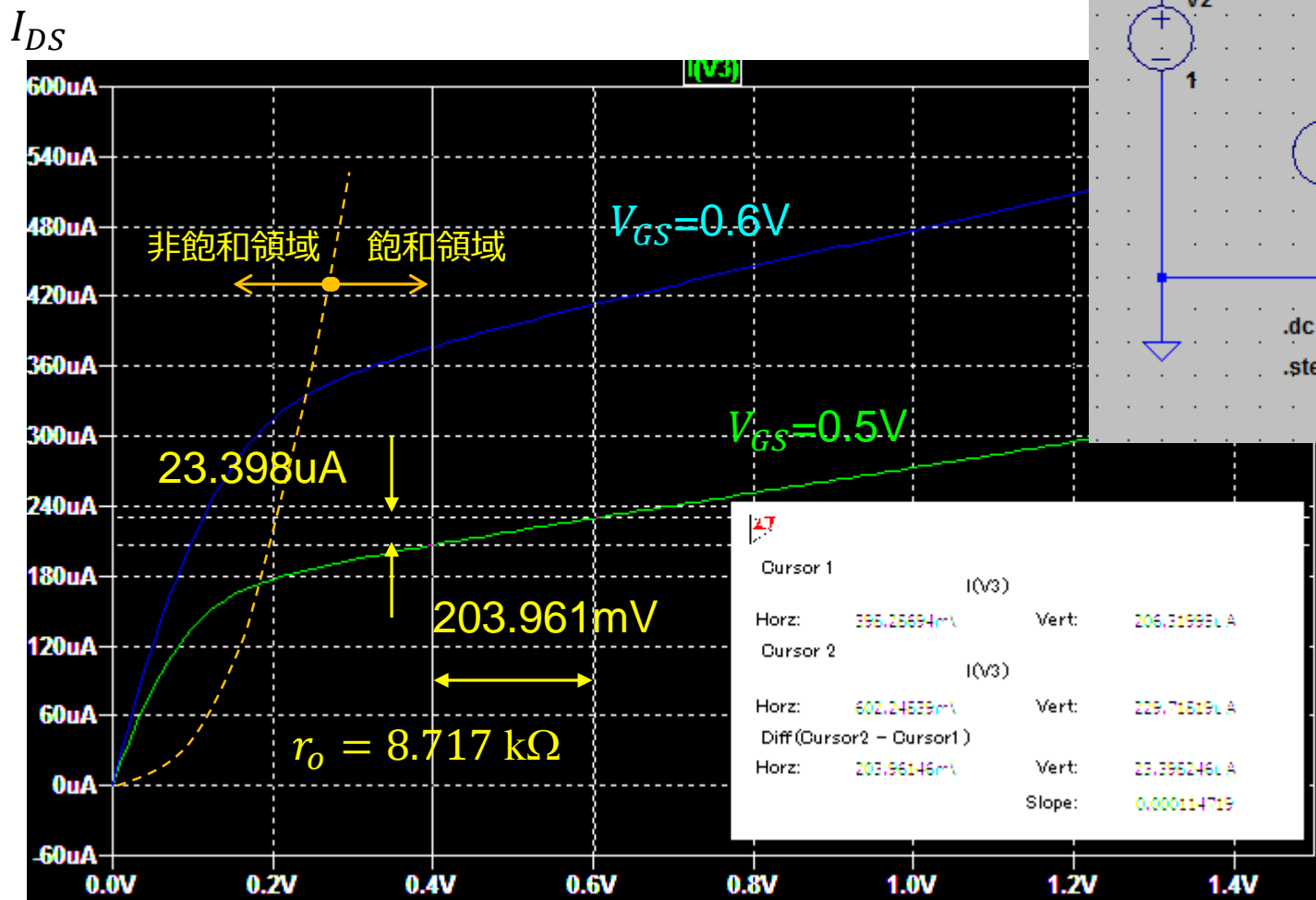
そのため、回路でC結するのに、容量値を何桁が大きくなる必要が出てきた。

その代り、入出力の電位差が 10V 以下になり、耐圧には余裕が出来た。

DC動作点としては V_{BE} は $0.6\text{V}\sim 0.7\text{V}$ になるのが普通である。直結回路を作りやすくなったが、実際には長い間、真空管時代から引き継いだ回路形式が使われた。

MOS TrのIV特性

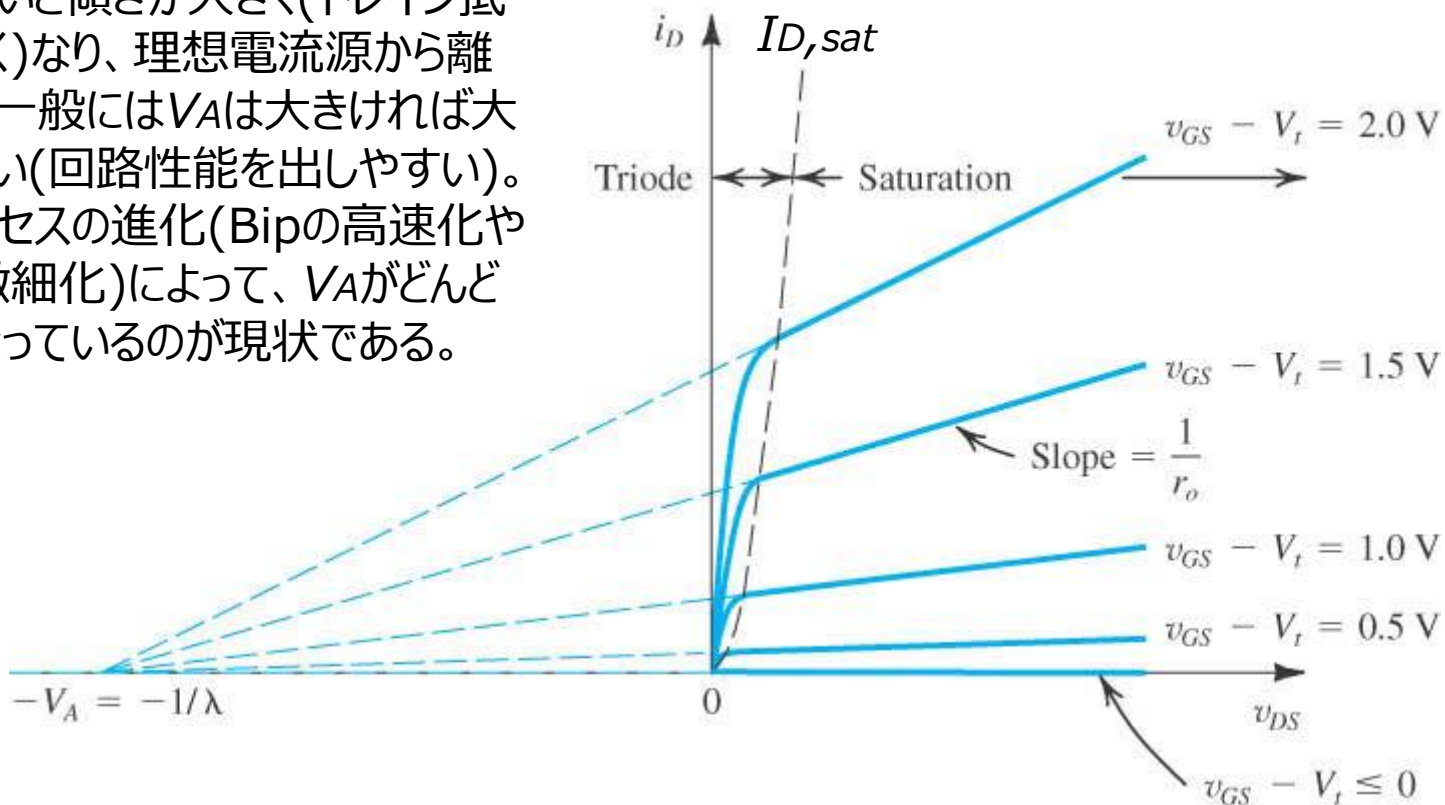
Baker, "CMOS 3rd Ed.," IEEE Press, 2010.
のshort channel NMOSモデル



アーリー電圧 (Early voltage)

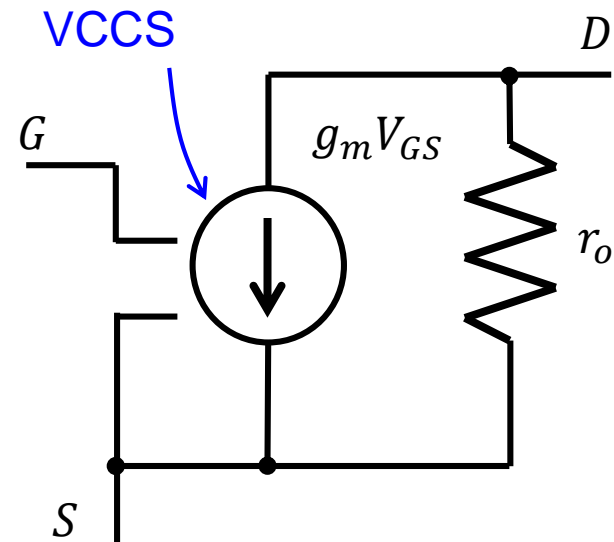
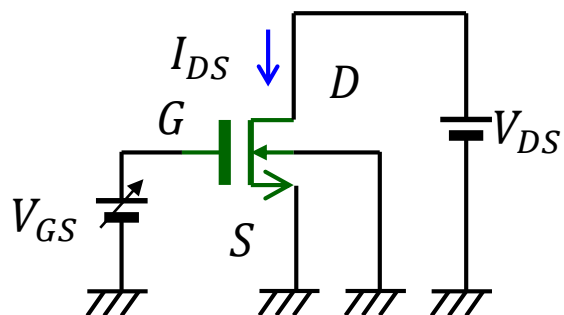
飽和領域のIV特性が λID_{sat} に比例する直線になる。これにより飽和直線は1点 - V_A で交わることになる。この V_A をEarly電圧という。バイポーラTrでも同様な現象があり、先に確立していた認識である。

V_A が小さいと傾きが大きく(ドレイン抵抗が小さく)なり、理想電流源から離れてくる。一般には V_A は大きければ大きい程良い(回路性能を出しやすい)。しかしプロセスの進化(Bipの高速化やMOSの微細化)によって、 V_A がどんどん小さくなっているのが現状である。



<https://www.google.co.jp/url?q=http://www.itcc.ku.edu/~jstiles/312/handouts/Drain%2520Output%2520Resistance.pdf&sa=U&ei=GQBFU8XtPMLfkAWgxIDICw&ved=0CFMQFjAH&usg=AFQjCNFBbJxo1f3yzgTqXCbqbjwtSLLipw>

MOS Trの小信号等価回路



MOSトランジスタの小信号等価回路は真空管と同じになる。
回路的に最大の違いは、動作電位(ゲート電位)がプラスになる(ソース電位より高い)ところで動作することと思われる。(enhancement型の場合。)

MOS TrのIV特性まとめ

$$\beta = \mu_{eff} C_{ox} \frac{W}{L}$$

	非飽和領域 $V_{DS} < V_{GS} - V_T$	飽和領域 $V_{DS} > V_{GS} - V_T$
強反転領域 $V_{GS} > V_T$	$I_D = \beta \left((V_{GS} - V_T) - \frac{V_{DS}}{2} \right) V_{DS}$	$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$
弱反転領域 $V_{GS} < V_T$	$I_D = I_0 \exp\left(\frac{V_{GS}}{S}\right)$	

$$V_{OV} = V_{eff} = V_{GS} - V_T = V_{sat} \quad : \text{オーバードライブ電圧, 有効電圧, 飽和電圧}$$

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS}=const.} = \frac{2I_D}{V_{OV}} \quad : \text{相互コンダクタンス(飽和領域での)}$$

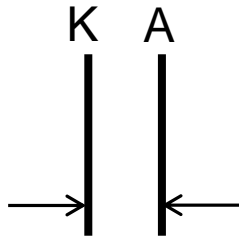
$$g_o = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS}=const.} = \lambda I_D = \frac{I_D}{V_A} \quad : \text{出カドレインコンダクタンス(飽和領域での)}$$

参考文献

- ▶ RCA Manufacturing Company, Inc. "Vacuum Tube Design," Harrison, 1940.
- ▶ 原島修, "真空管," 岩波全書, 1956.
- ▶ 川上正光, "電子回路I" 共立全書, 1953. ~Vまで、全5巻のシリーズ
- ▶ 黒川達夫, "デジタル時代の真空管アンプ," 誠文堂新光社, 1989.
- ▶ 中村歩, "真空管アンプの「しくみ」と基本," 技術評論社, 2009.
- ▶ Ayumi's Lab., <http://ayumi.cava.jp/>
- ▶ 阿部豊比古 訳, Richard F. Shea, "トランジスタ増幅器の設計," 無線従事者教育協会, 1955.
- ▶ 安田順一, "設計・応用 トランジスタ回路," 電波技術社, 1959.
- ▶ グレイ 他, "システムLSIのためのアナログ集積回路設計技術," 培風館, 2003.
- ▶ Behzad Razavi, "アナログCMOS集積回路の設計," 丸善, 2003. 基礎編と応用編の2分冊、原書は1巻
- ▶ Behzad Razavi, "A Circuit for All Seasons," IEEE Solid-State Circuit Magazine, 連載中.

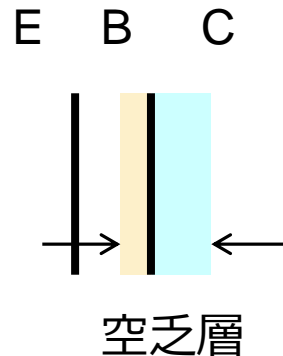
真空管は300V, トランジスタは9V

真空管



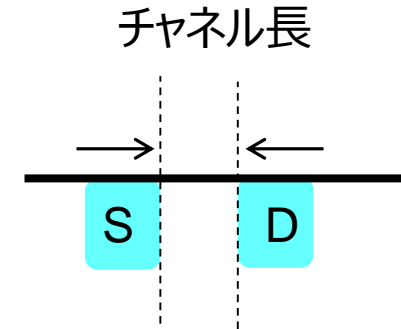
$$E = \frac{300 \text{ V}}{3 \text{ mm}} = 100 \text{ kV/m}$$

トランジスタ



$$E = \frac{9 \text{ V}}{0.4 \text{ } \mu\text{m}} = 22.5 \text{ MV/m}$$

MOS



$$E = \frac{1 \text{ V}}{40 \text{ nm}} = 25 \text{ MV/m}$$

電界のざっくり見積もりでは、真空管の方が半導体より大分電界が低い所で使われている。真空管の高電圧は、製造上の限界から来ているのではないか。ならば、最新のリソグラフィを用いれば、数V以下で動作する真空管(もはや管ではない)が作れるのではないか。真空中の電子の方が物質中より高速に出来るのであれば、高速デバイスになる可能性がある。