

群馬大学アナログ集積回路研究会

アナログ集積回路が拓く、 センシングとAIの未来

日立製作所 研究開発グループ

計測・エレクトロニクスイノベーションセンタ
情報エレクトロニクス研究部 大島俊

発表の概要

- 日立のご紹介
- 超高感度振動センサ
- アナログデジタル変換器
 - － 高集積アナログデジタル変換器
 - － デジタルアシスト・アナログデジタル変換器
- AI とアナログ回路

日立の研究開発グループとビジネスユニット

研究開発グループ

社会イノベーション事業推進本部

モビリティ

ビルシステムBU

鉄道BU

エネルギー

原子力BU

エネルギーBU

インダストリー

産業・流通BU

水・環境BU

IT

金融BU

社会BU

ライフ

ヘルスケアBU

サービス&プラットフォームBU

BU： ビジネスユニット

研究開発グループの注力分野

制御

エレクトロニクス

ヘルスケア

機械

システム

デジタルテクノロジー

エネルギー

材料

生産

デザイン

日立研究所：

横浜研究所：

中央研究所：

基礎研究センタ：

茨城研日立市

神奈川県横浜市

東京都国分寺市

埼玉県鳩山町

中央研究所 「協創の森」



日立製作所中央研究所「協創の森」

<http://www.hitachi.co.jp/rd/open/kyosonomori/about/index.html>

YouTube

<https://www.youtube.com/watch?v=hyRWdlxouK4>

中央研究所 「協創の森」



日立製作所中央研究所「協創の森」

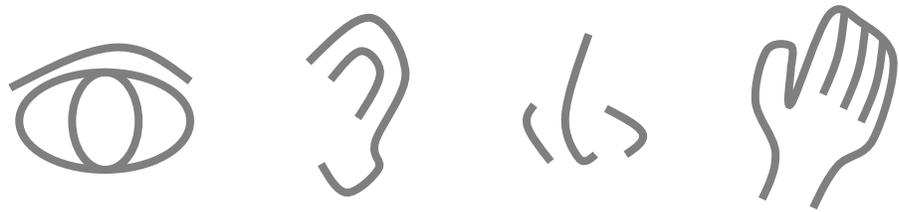
<http://www.hitachi.co.jp/rd/open/kyosonomori/index.html>

YouTube

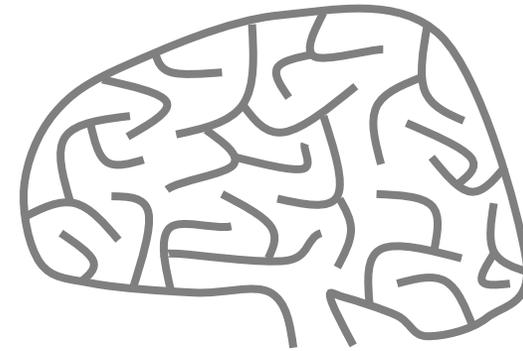
<https://www.youtube.com/watch?v=hyRWdlxouK4>

現場の理解に根差した社会イノベーション事業の創生

センシング + AI (人工知能)



5感センサ



脳

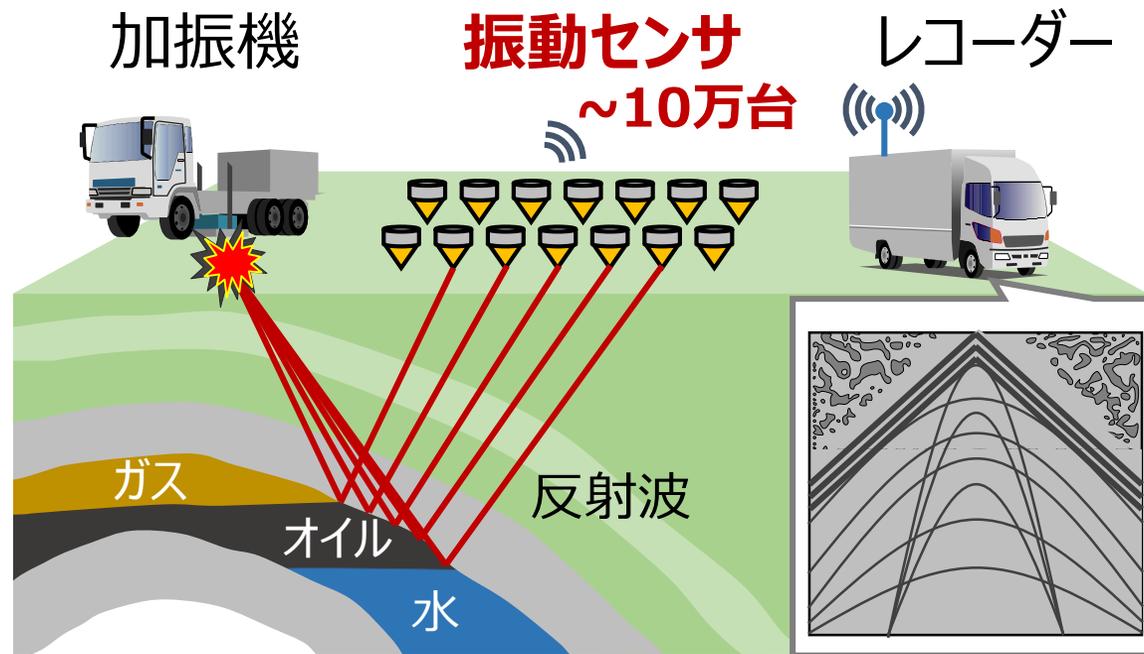
現場の情報をセンサで収集し、AIで解析する

発表の概要

- 日立のご紹介
- 超高感度振動センサ
- アナログデジタル変換器
 - － 高集積アナログデジタル変換器
 - － デジタルアシスト・アナログデジタル変換器
- AI とアナログ回路

高感度振動センサへの期待

次世代の資源探査



インフラモニタリング



関連文献：

・ Y. Furubayashi et al., "10.2 A $22\text{ng}/\sqrt{\text{Hz}}$ 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

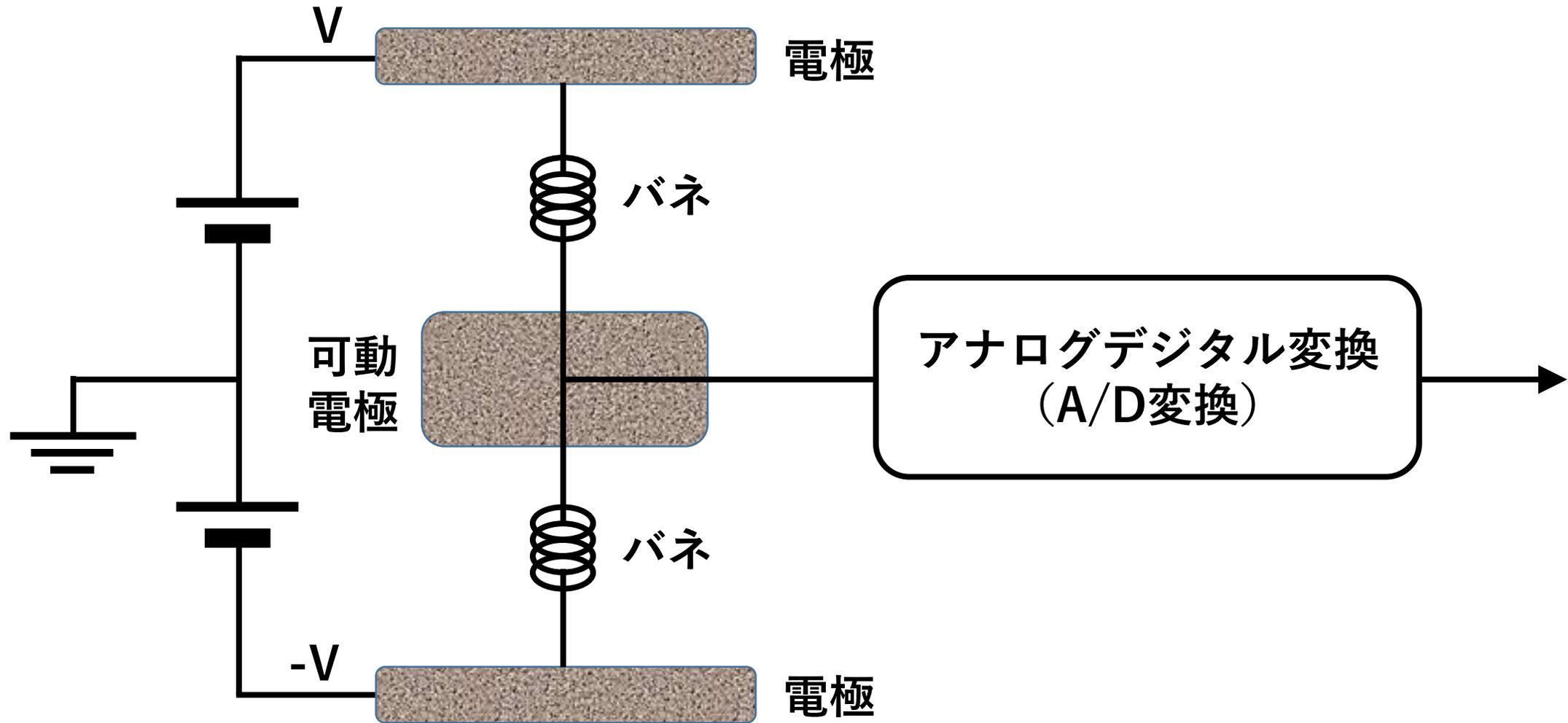
・ 信学技報, vol. 119, no. 162, ICD2019-8, pp. 35-40, 2019年8月.

振動センサ（加速度センサ）の適用分野

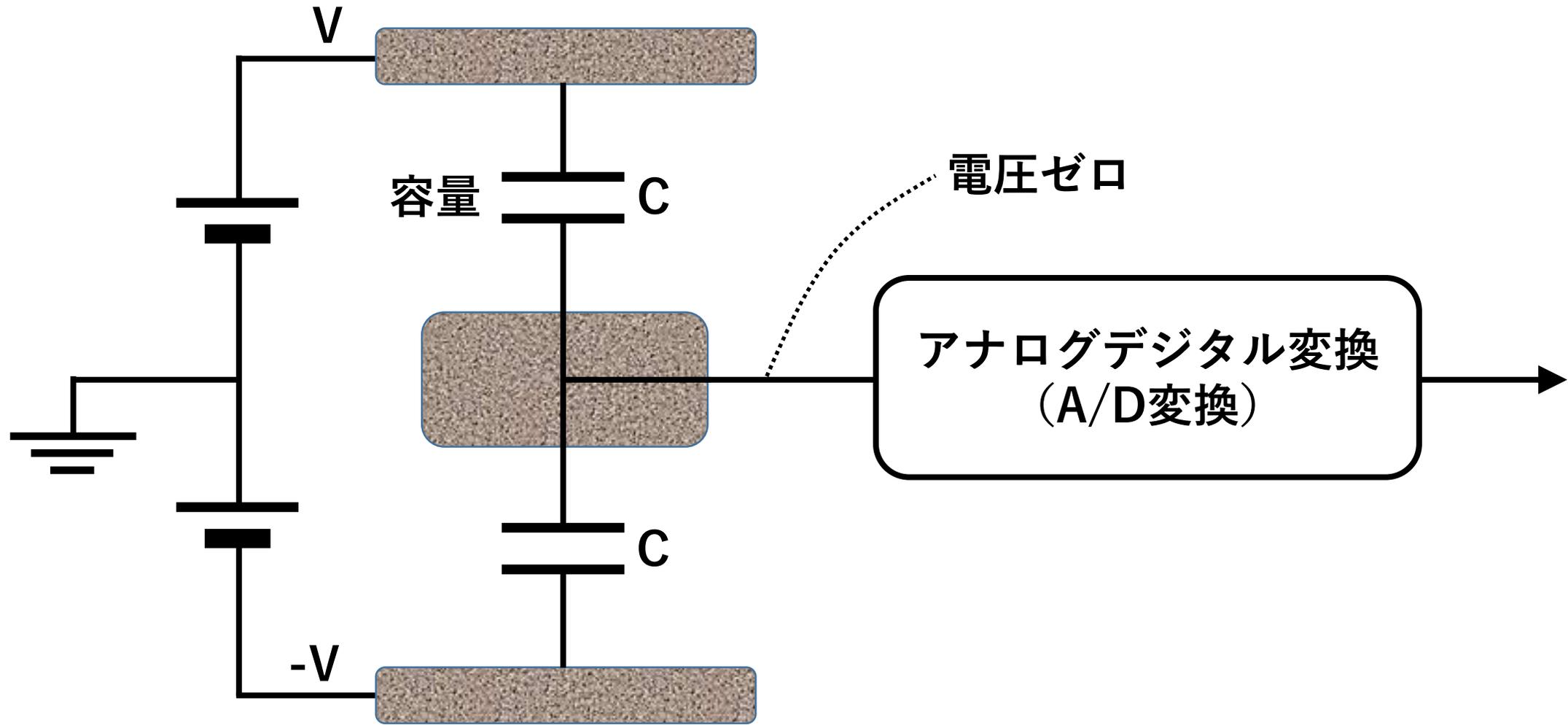


gは重力加速度[$9.8\text{m}/\text{s}^2$]

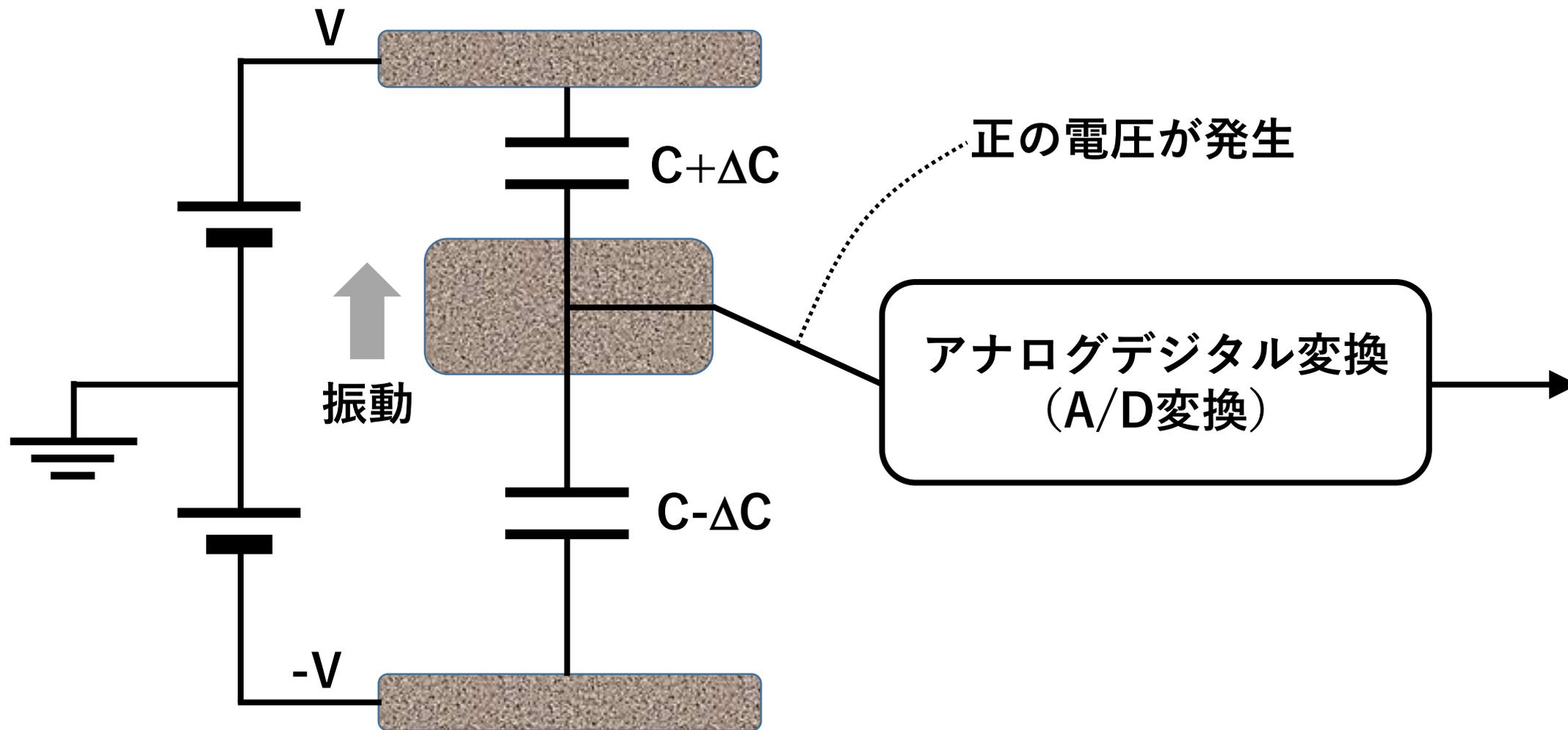
振動センサ（加速度センサ）の構成



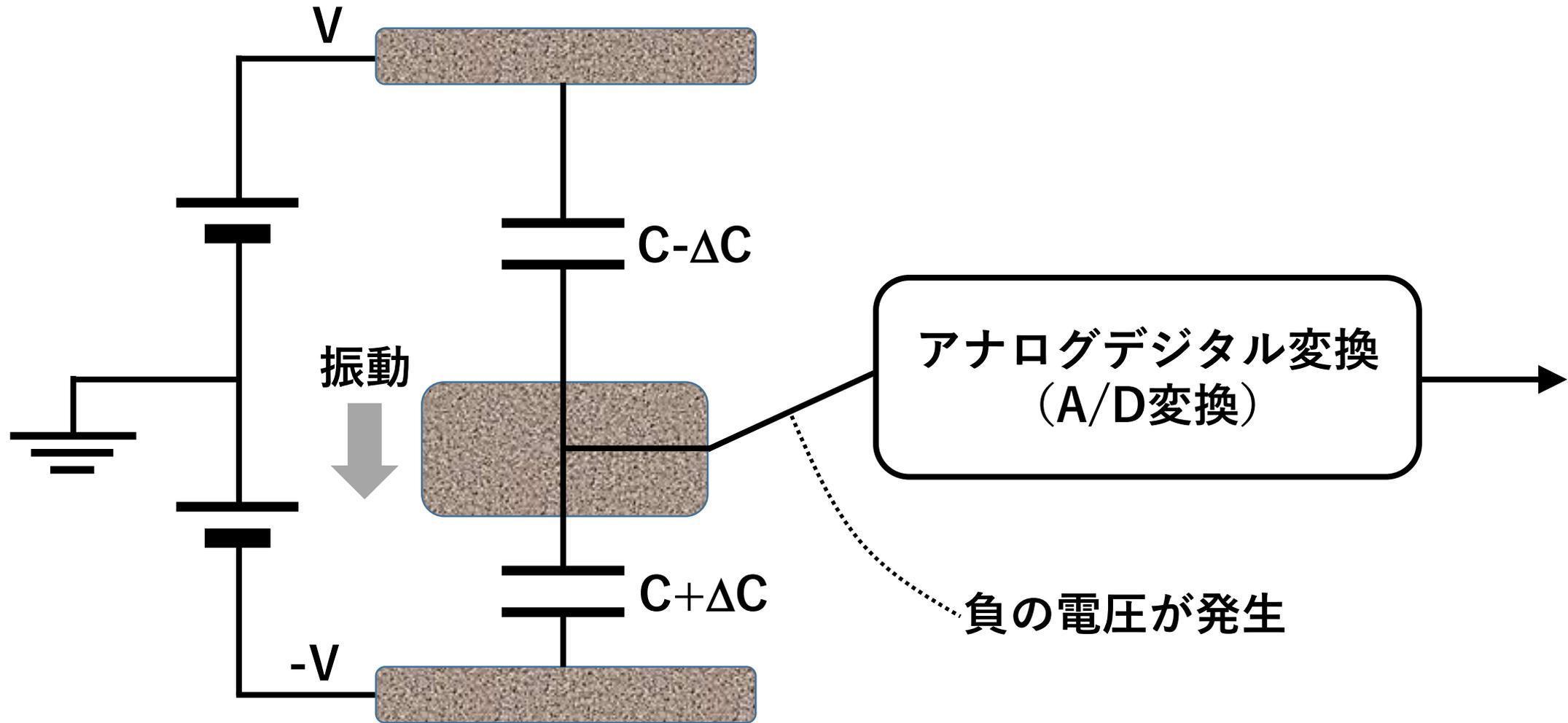
振動センサの等価回路（振動なし）



振動センサの等価回路（振動あり）

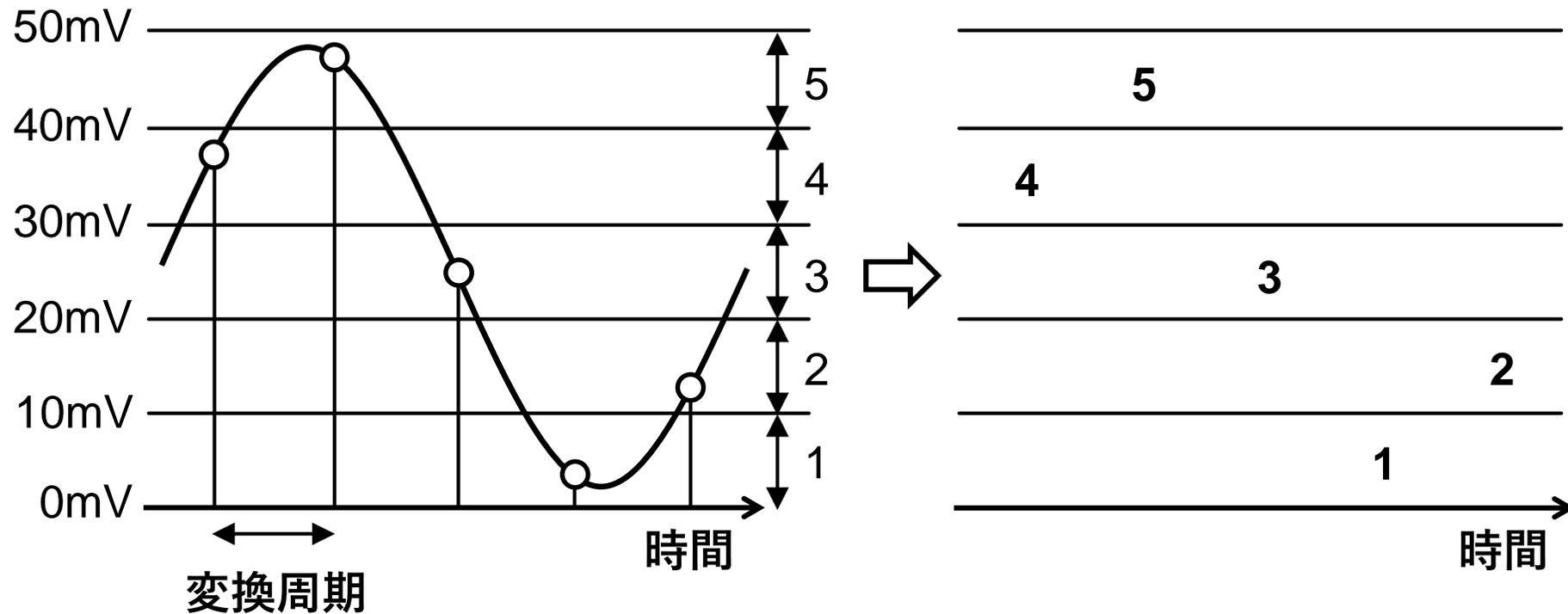


振動センサの等価回路（振動あり）

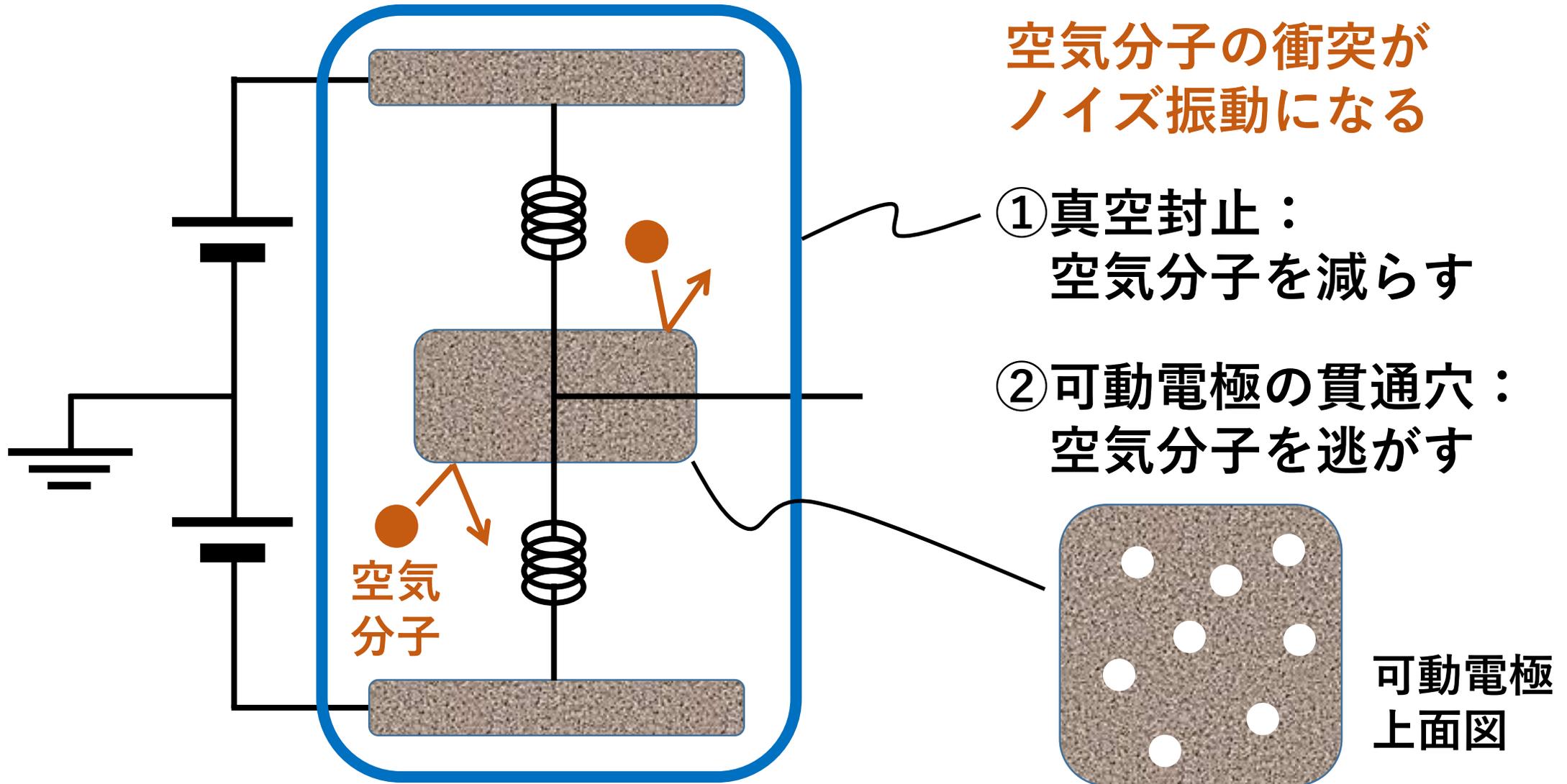


アナログデジタル変換 (A/D変換) とは

サンプリング & 量子化

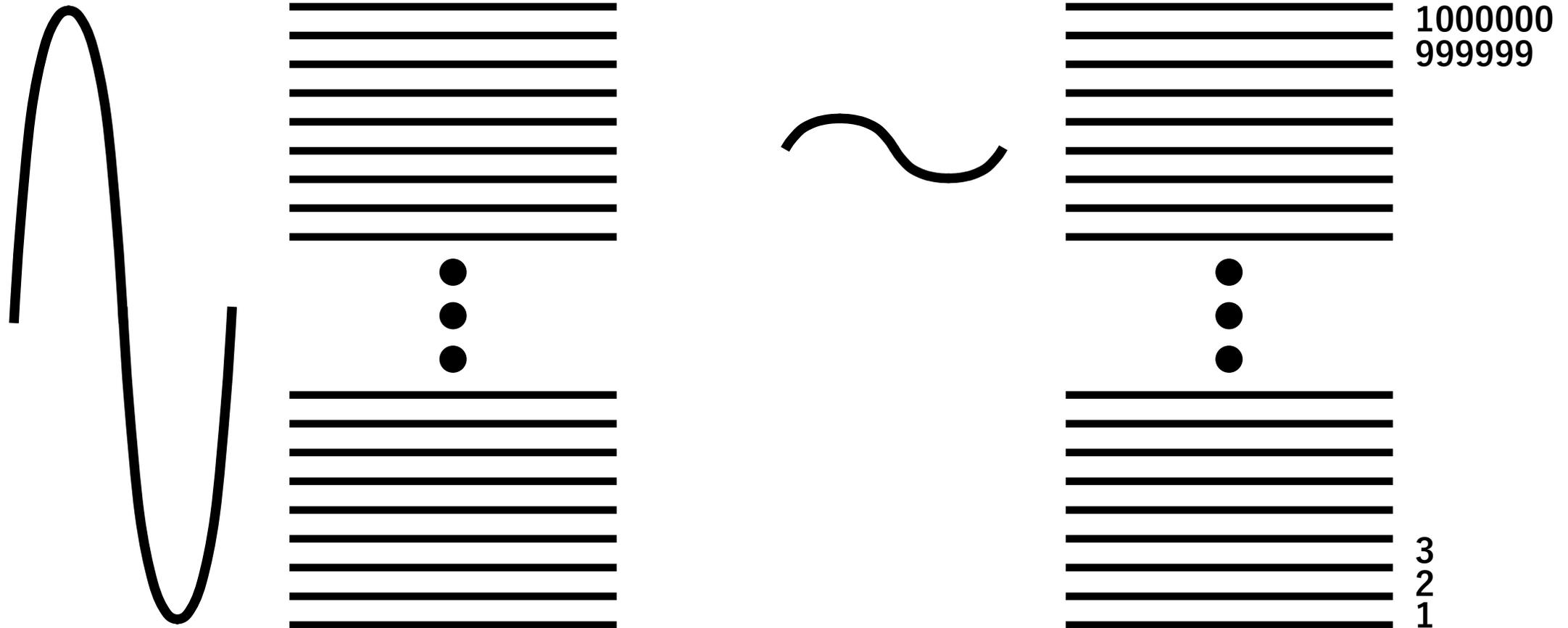


可動電極のノイズ回避技術

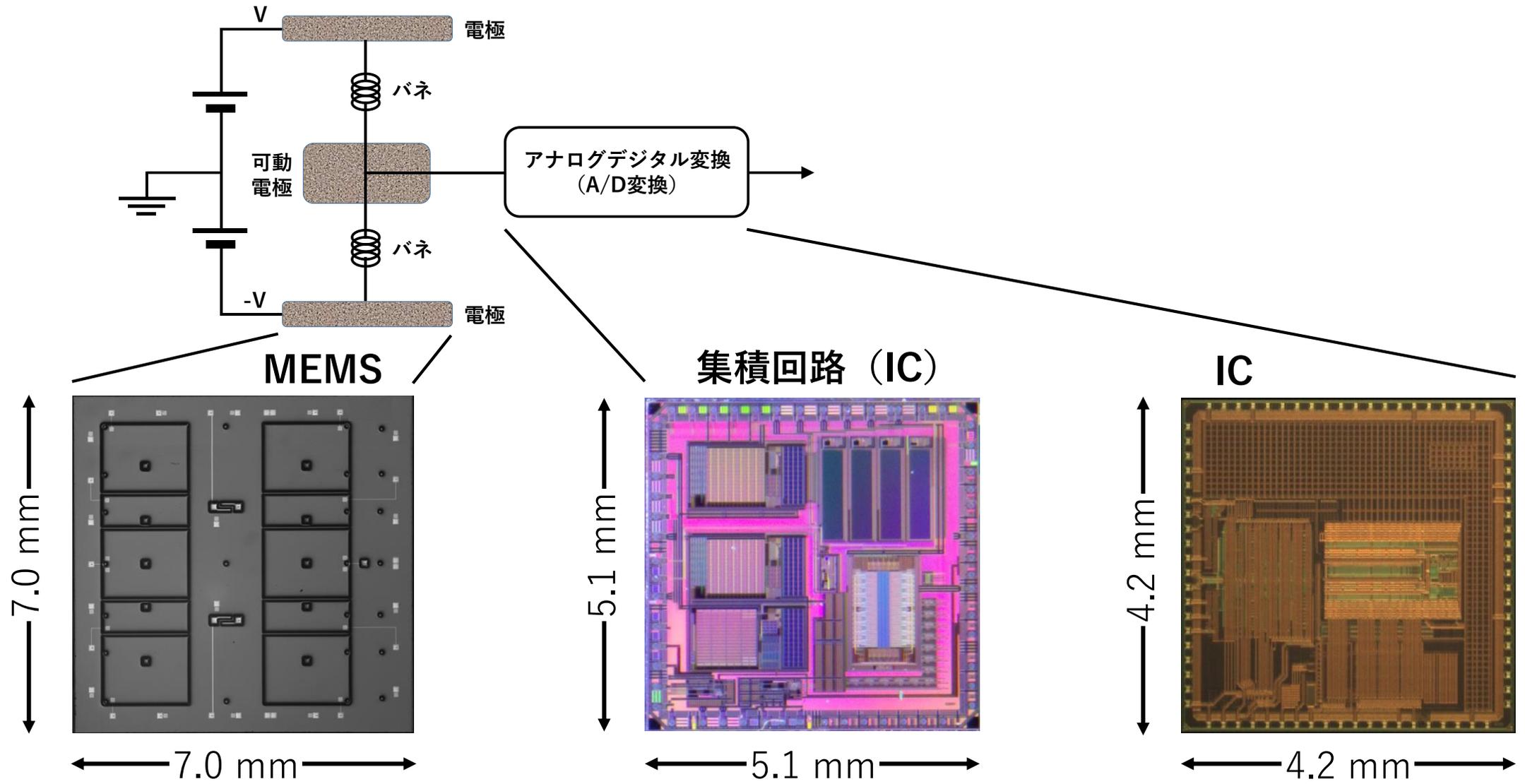


アナログデジタル変換 (A/D変換) への要求

1000000 ÷ 2²⁰値の
超高分解能変換



チップ写真

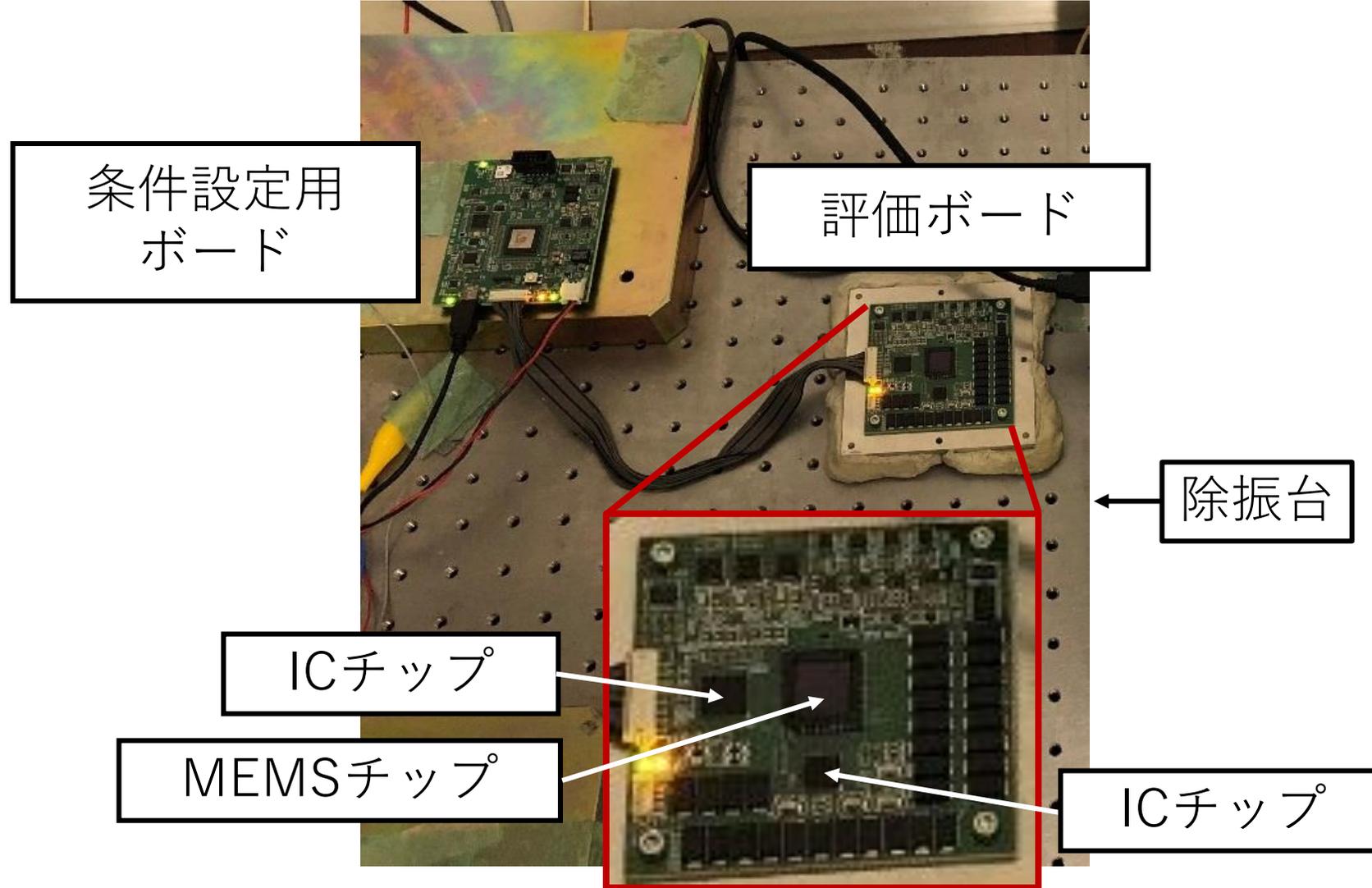


関連文献：

・ Y. Furubayashi et al., "10.2 A $22\text{ng}/\sqrt{\text{Hz}}$ 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

・ 信学技報, vol. 119, no. 162, ICD2019-8, pp. 35-40, 2019年8月.

評価系



関連文献：

・ Y. Furubayashi et al., "10.2 A $22\text{ng}/\sqrt{\text{Hz}}$ 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid- State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

・ 信学技報, vol. 119, no. 162, ICD2019-8, pp. 35-40, 2019年8月.

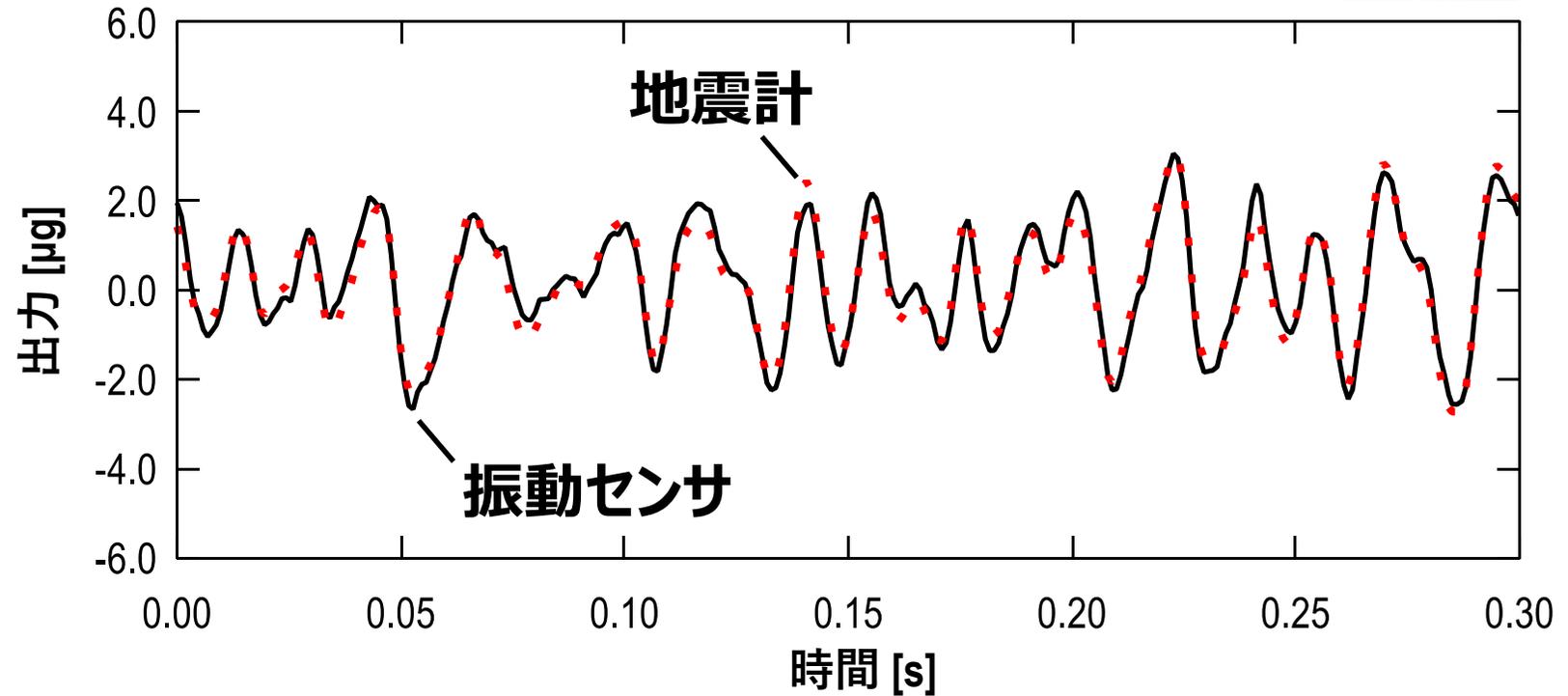
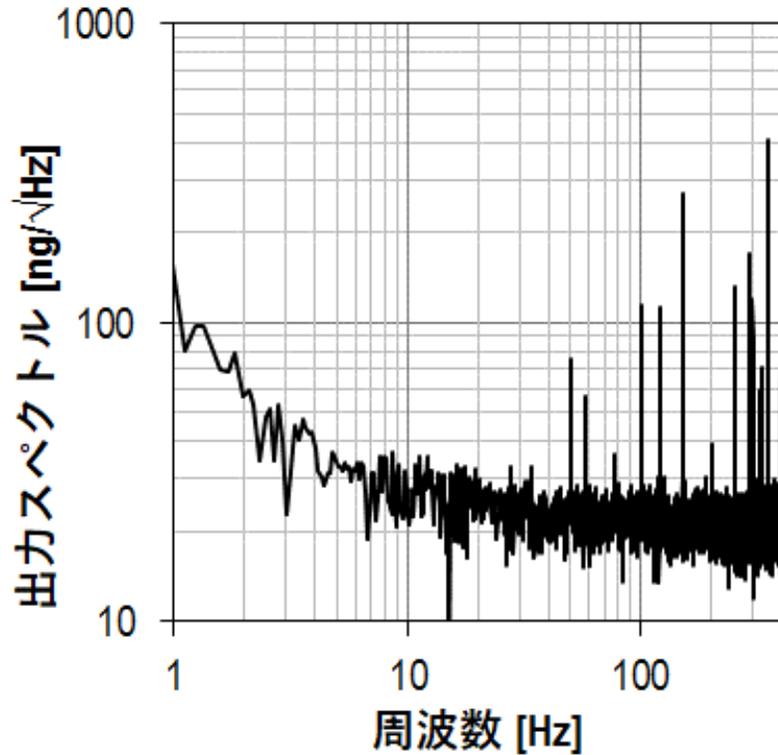
評価結果



東大地震研/鋸山地殻変動観測所

<http://eoc.eri.u-Tokyo.ac.jp/GOP/ngy.html>

ノイズ評価 (無振動時)

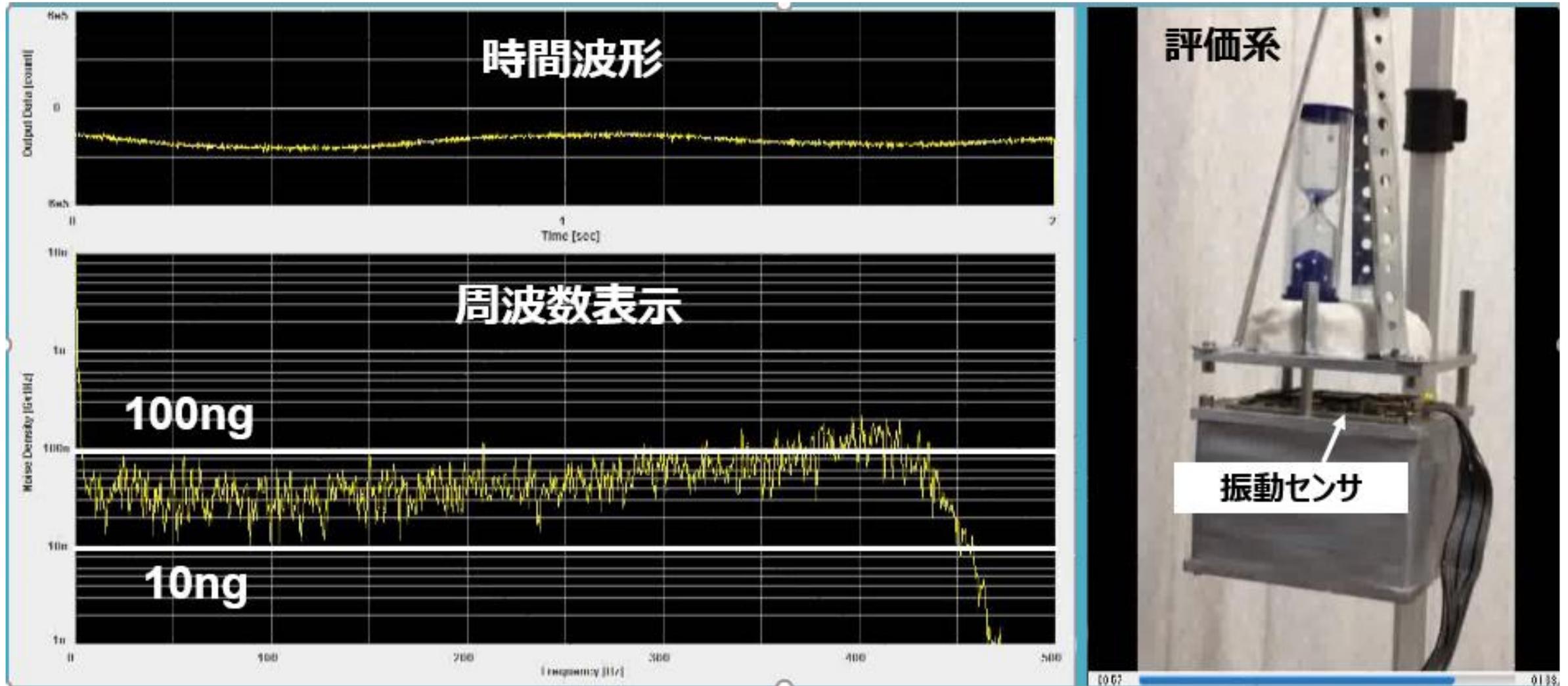


関連文献：

・ Y. Furubayashi et al., "10.2 A $22\text{ng}/\sqrt{\text{Hz}}$ 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

・ 信学技報, vol. 119, no. 162, ICD2019-8, pp. 35-40, 2019年8月.

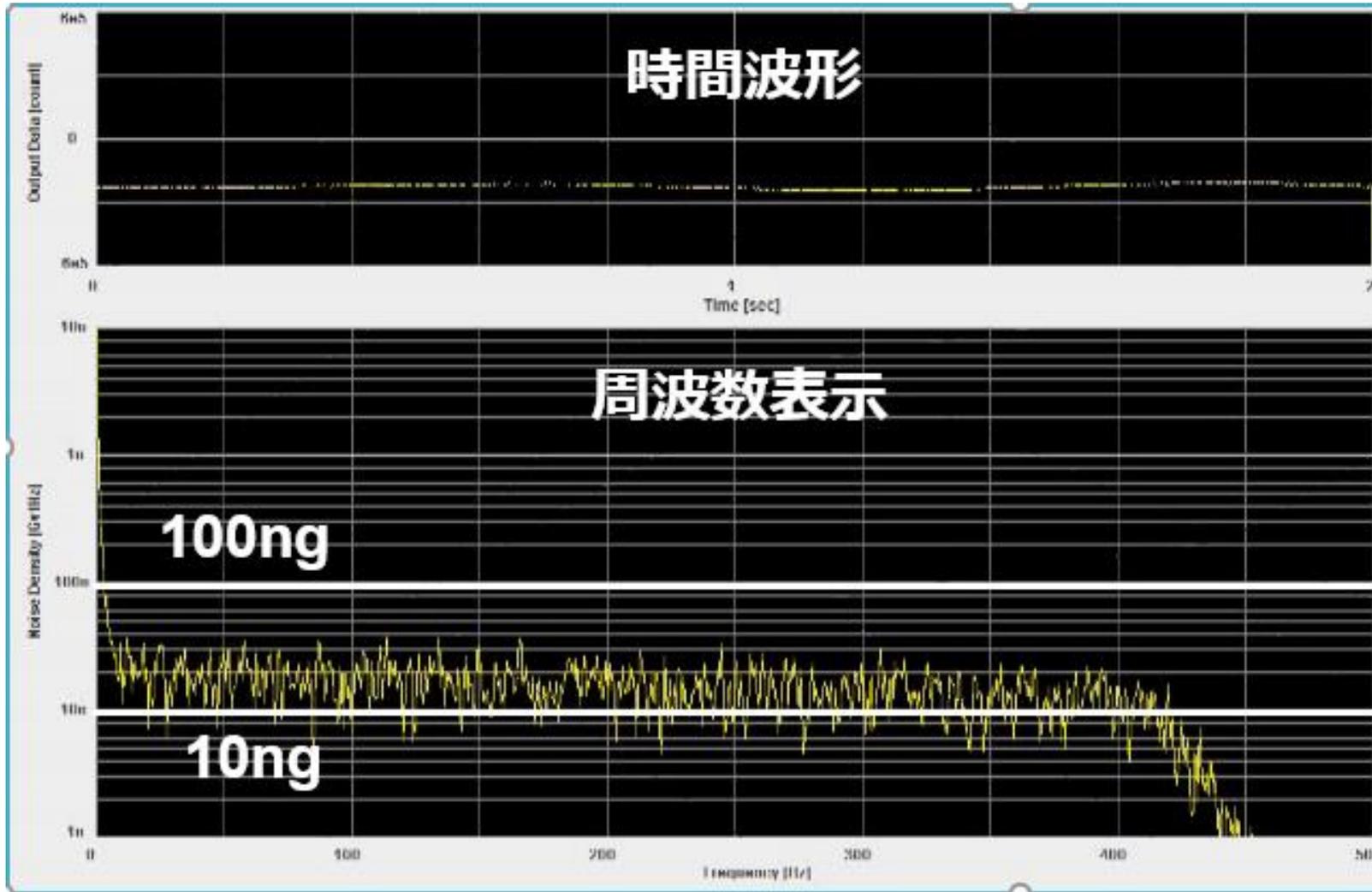
評価結果（砂時計の砂粒落下の検出）



関連文献：

Y. Furubayashi et al., "10.2 A $22\text{ng}/\sqrt{\text{Hz}}$ 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

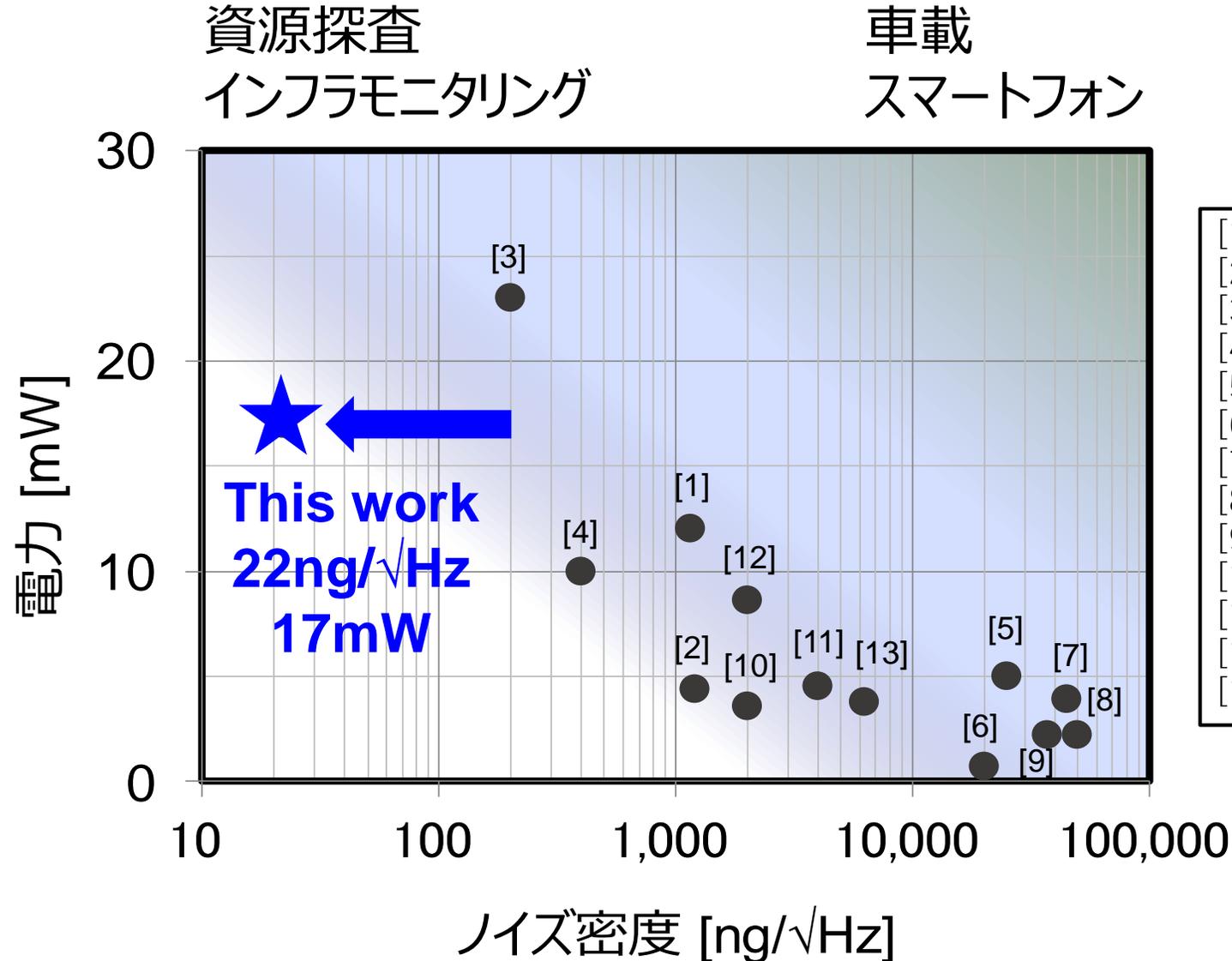
評価結果（砂時計の砂粒落下の検出）



関連文献：

Y. Furubayashi et al., "10.2 A $22\text{ng}/\sqrt{\text{Hz}}$ 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

振動センサ（加速度センサ）のノイズ・消費電力プロット



- [1] M. Pastre et al., *ESSCIRC*, Sept. 2009.
- [2] X. Wang et al., *ISSCC* 2015.
- [3] H. Xu et al., *IEEE JSSC*, Sept. 2015.
- [4] H. Xu et al., *IEEE Sensors J.*, Feb. 2018.
- [5] ADXL1002
- [6] ADXL354
- [7] KXR94-1050
- [8] LIS344ALH
- [9] SCA3300
- [10] M. Yüceatas et al., *IEEE JSSC*, July. 2012.
- [11] B. V. Amini et al., *ISSCC*, 2006.
- [12] M. Yucetas et al., *ISSCC*, 2010.
- [13] D. Zhao et al., *ISSCC*, 2008.

関連文献：

Y. Furubayashi et al., "10.2 A 22ng/√Hz 17mW MEMS Accelerometer with Digital Noise-Reduction Techniques," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 182-184, doi: 10.1109/ISSCC.2019.8662331.

社会インフラ設備のモニタリングへの応用

超高感度振動センサによる漏水検知と社会インフラ保守プラットフォームによる状態モニタリング

超高感度 振動センサ



既存の一般的な水道管（制水弁）に容易に設置可能な構造設計

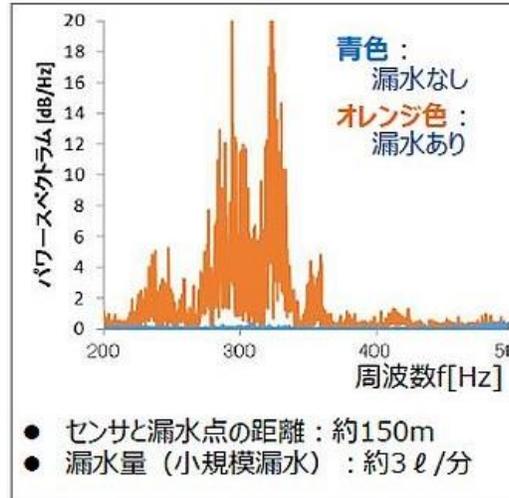
制水弁への
設置イメージ



センサ設置作業



制水弁へ取り付けたセンサ



社会インフラ保守プラットフォームによる状態モニタリング



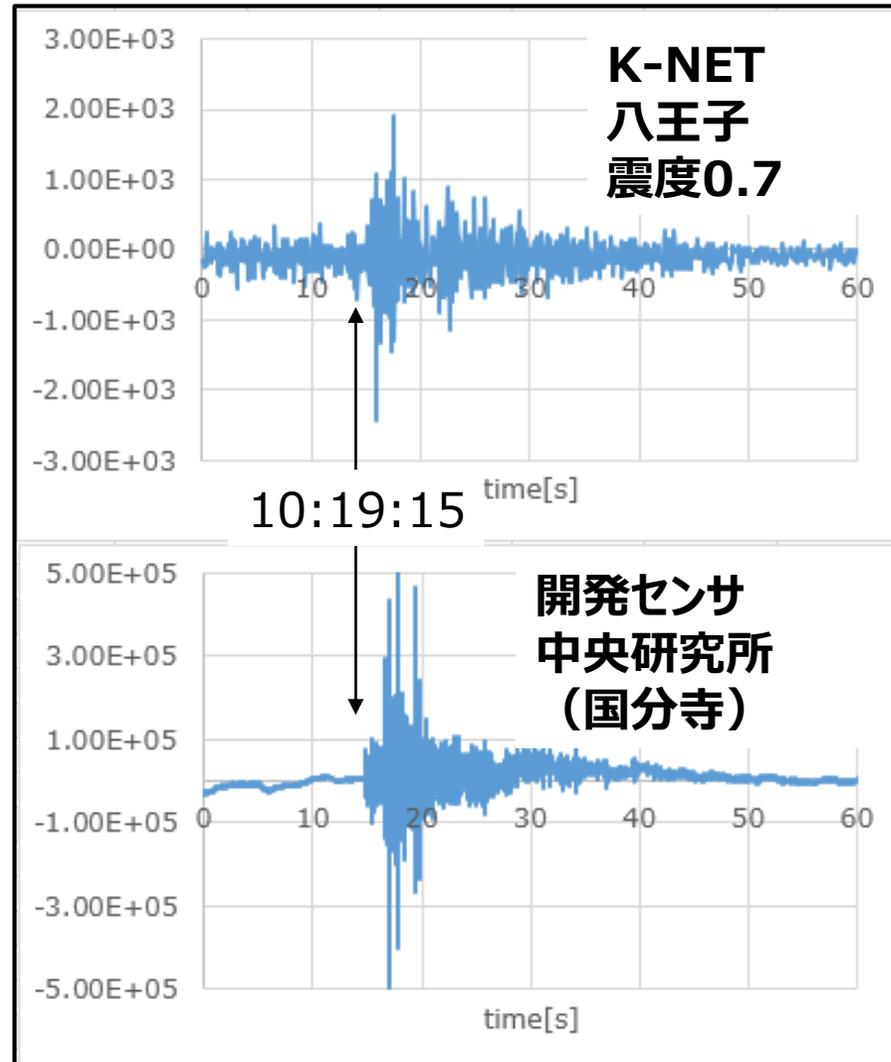
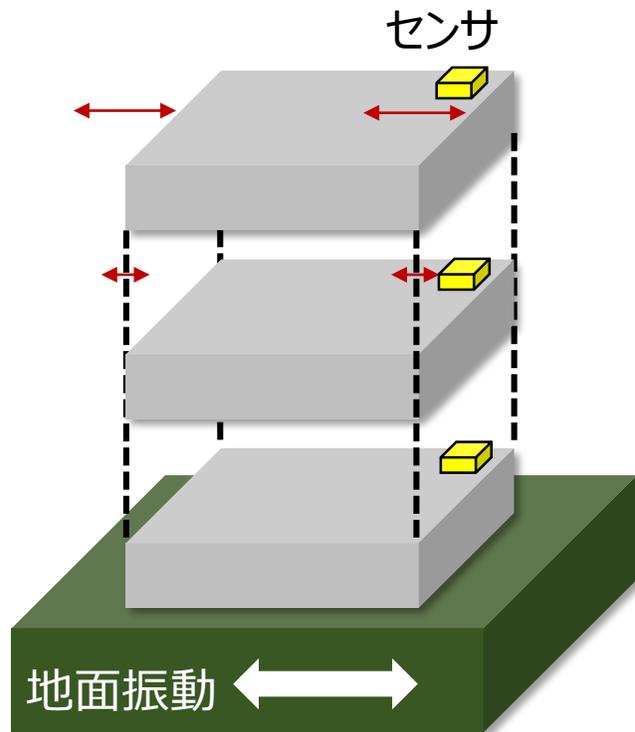
関連サイト：

<https://monoist.atmarkit.co.jp/mn/articles/1904/26/news054.html>

簡易地震計への応用

- 手軽に設置できる簡易地震計として防災用途に活用

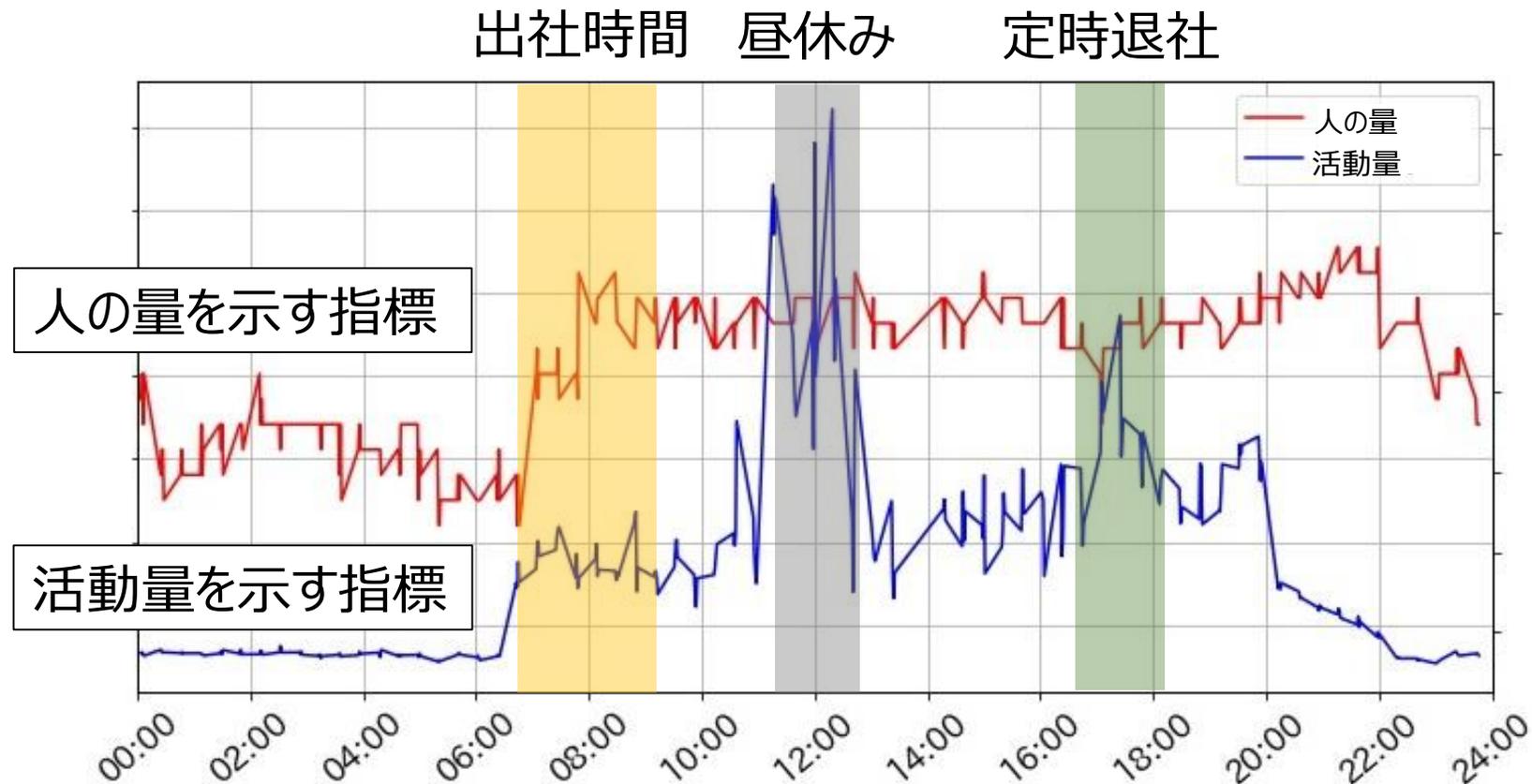
- ✓ 地震計単体は数十万～数百万円
- ✓ 長時間データ取得中に地震を観測
千葉県北東部 震源(M4.7)
2017/3/5 10:19



活動計への応用

- 振動解析と組み合わせ、人の活動量モニタに活用

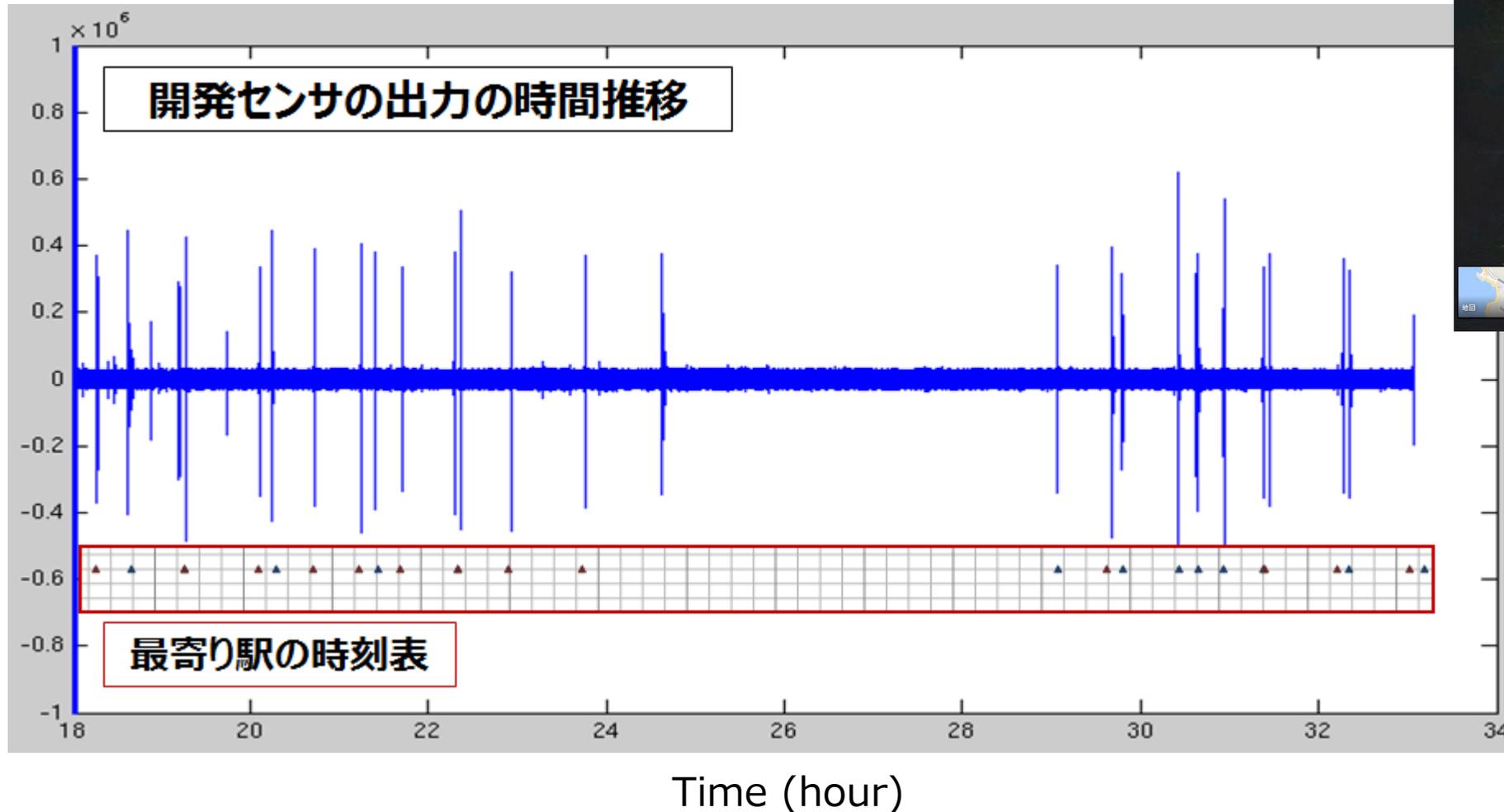
中央研究所の研究棟にセンサを設置してモニタリング



交通量の測定への応用

- 電車の運行と同期した振動を観測

東大地震研/鋸山地殻変動観測所

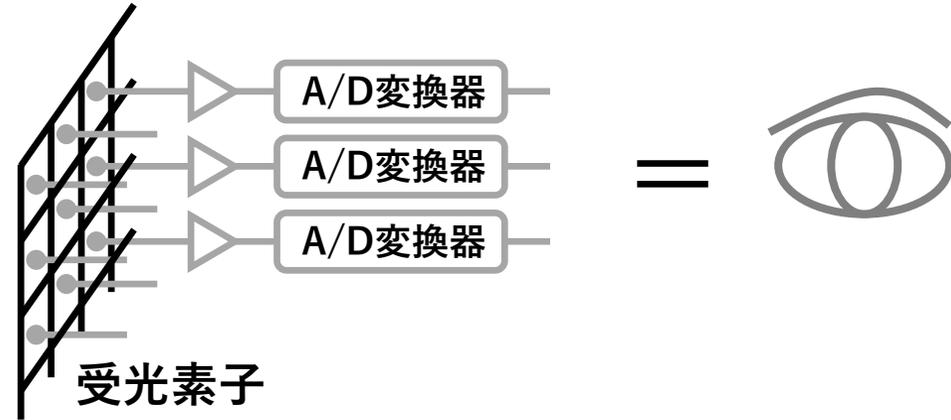


発表の概要

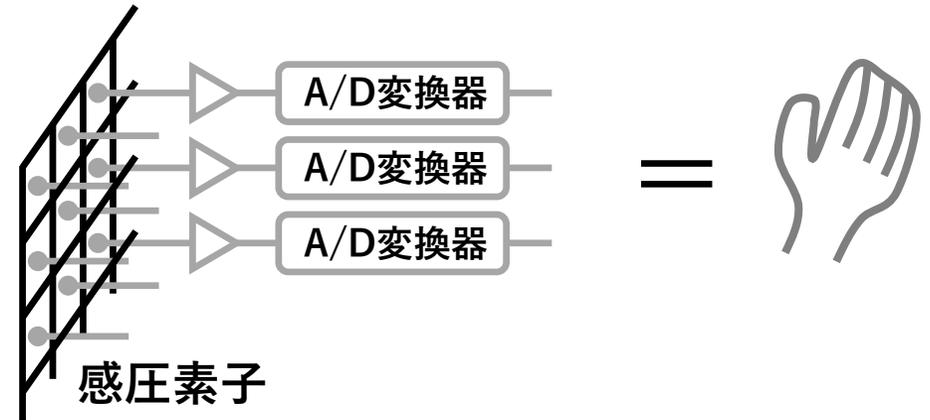
- 日立のご紹介
- 超高感度振動センサ
- アナログデジタル変換器
 - ー 高集積アナログデジタル変換器
 - ー デジタルアシスト・アナログデジタル変換器
- AI とアナログ回路

五感センシングと高集積アナログデジタル変換器

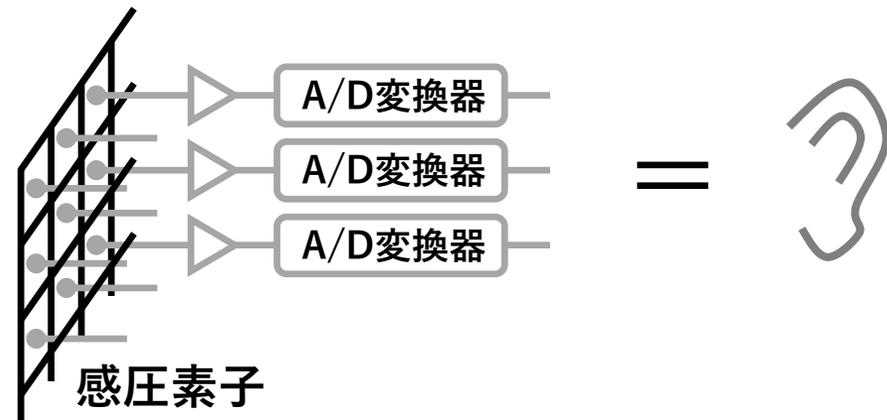
【視覚】イメージセンサ（カメラ）



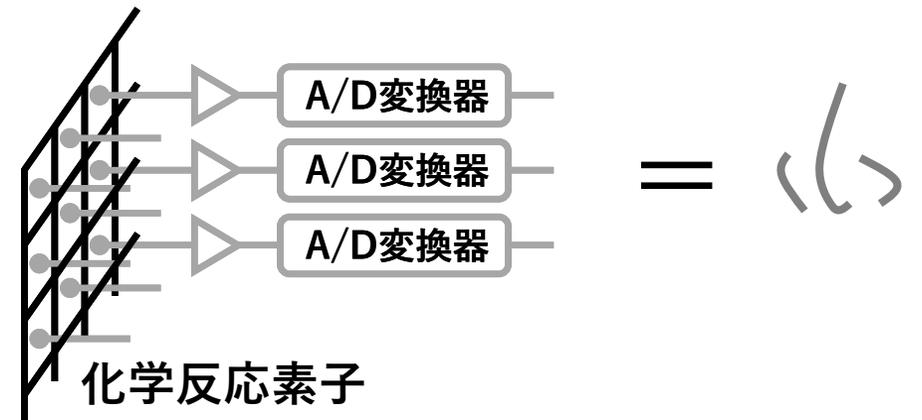
【触覚】手触りセンサ



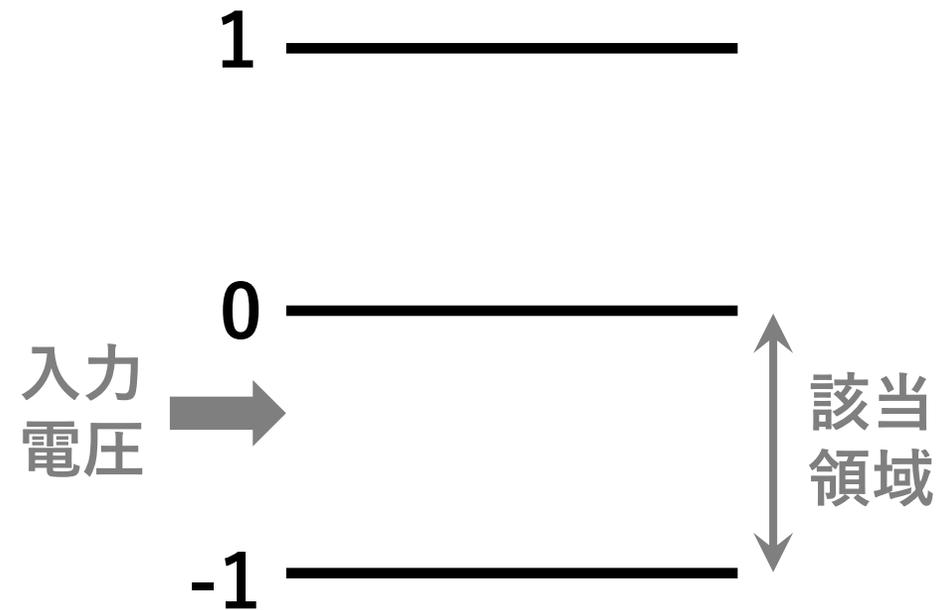
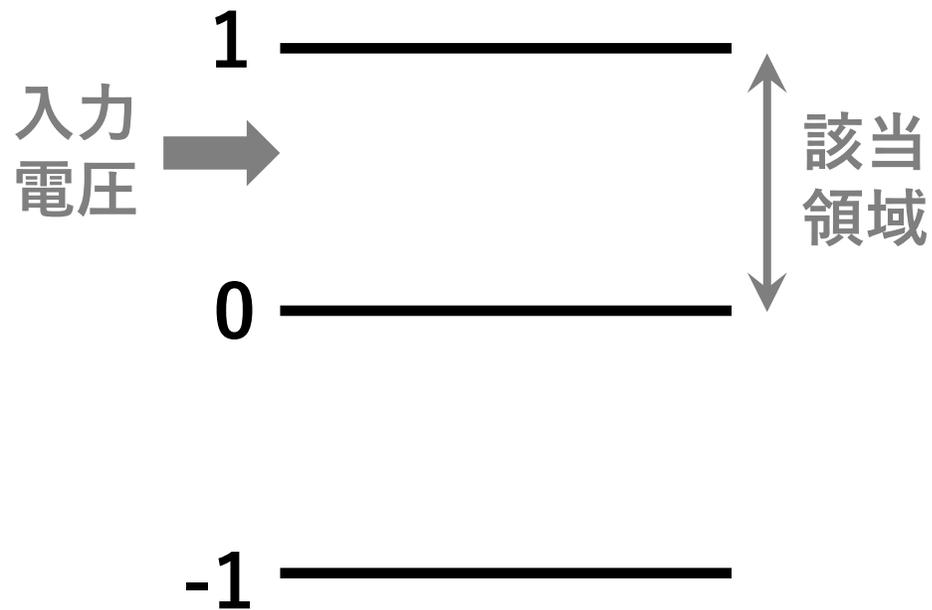
【聴覚】超音波センサ（内視カメラ）



【嗅覚】においセンサ

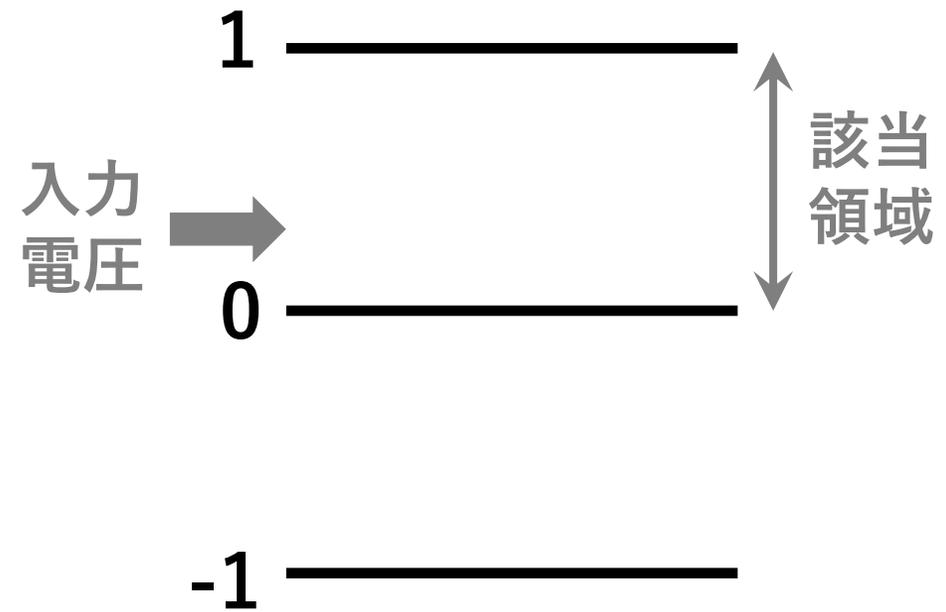
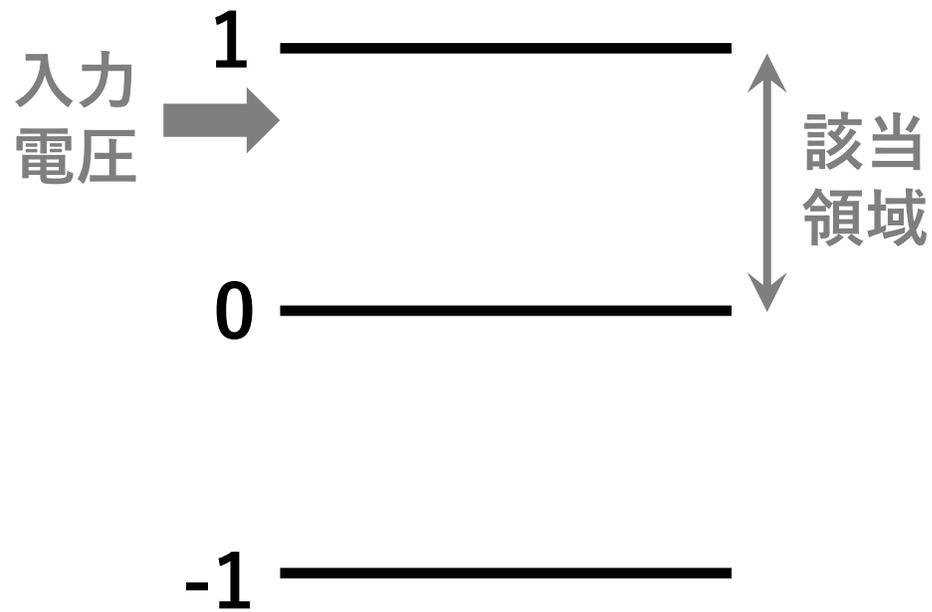


アナログデジタル変換 (A/D変換の方法)



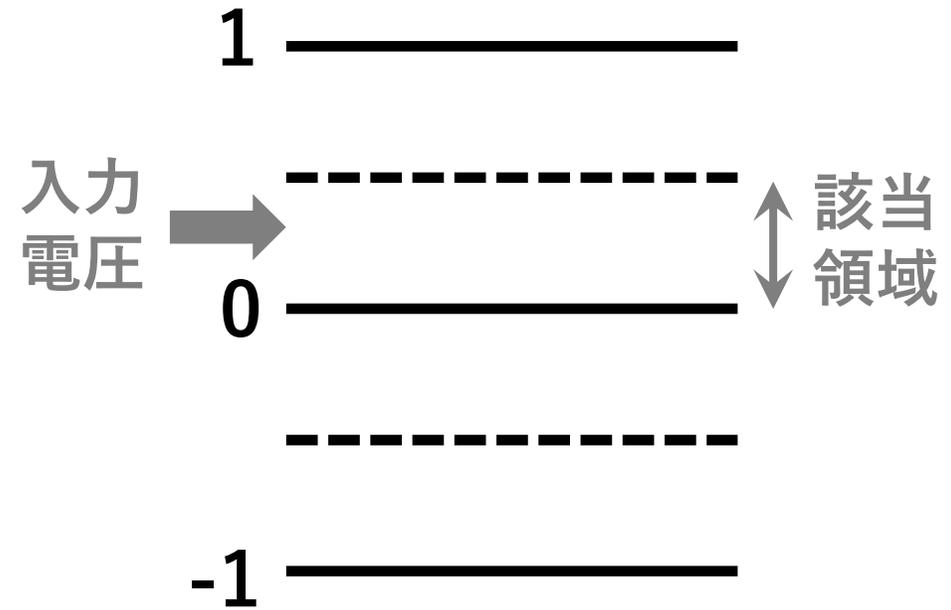
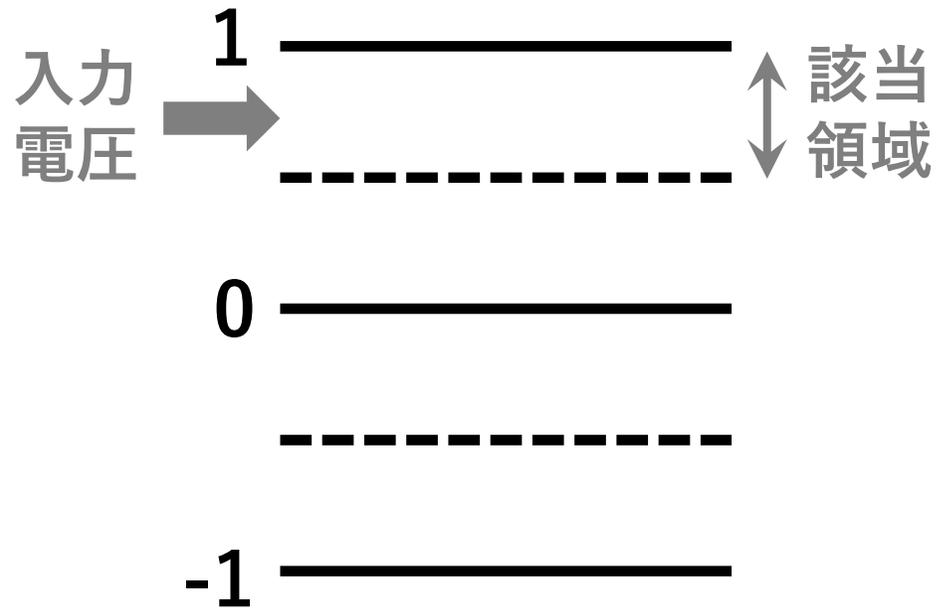
入力電圧が2つの領域のどちらに属するか確定 (2値のA/D変換完了)

アナログデジタル変換 (A/D変換の方法)



2値のA/D変換は、粗すぎる！

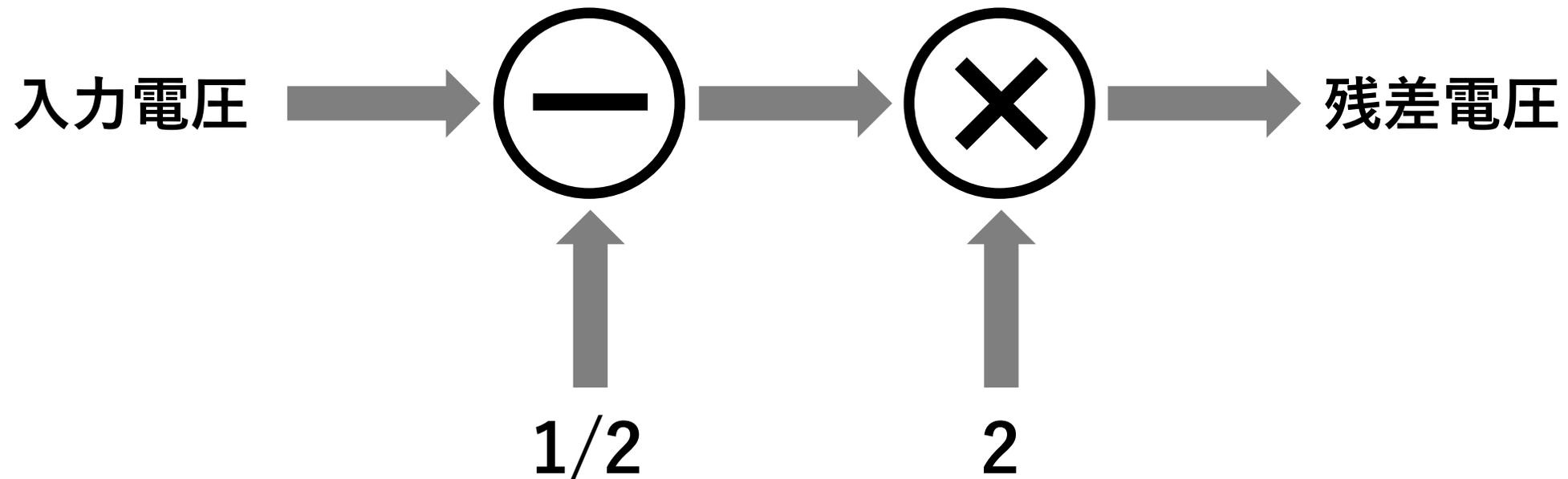
アナログデジタル変換 (A/D変換の方法)



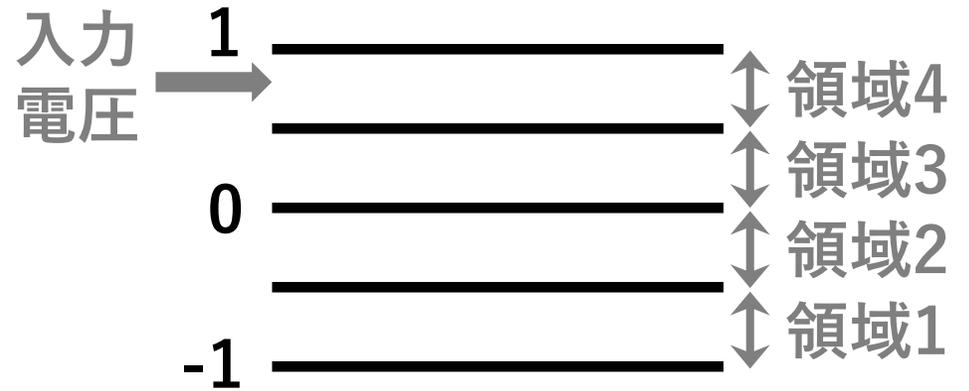
4 値のA/D変換を行うには？

重要となる残差電圧の生成

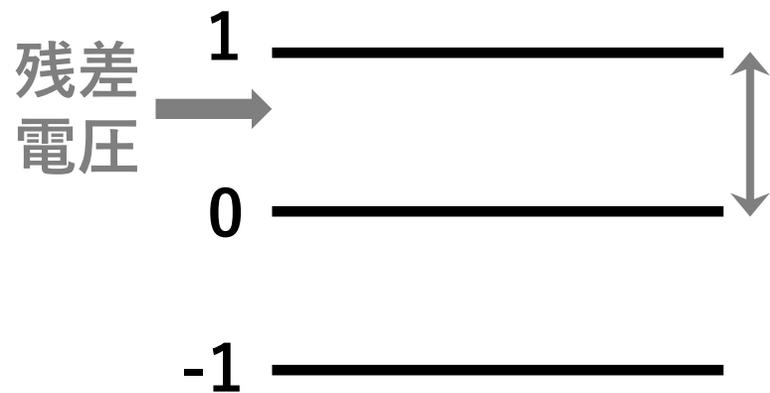
$$\text{残差電圧} = (\text{入力電圧} - 1/2) \times 2$$



アナログデジタル変換 (A/D変換の方法)

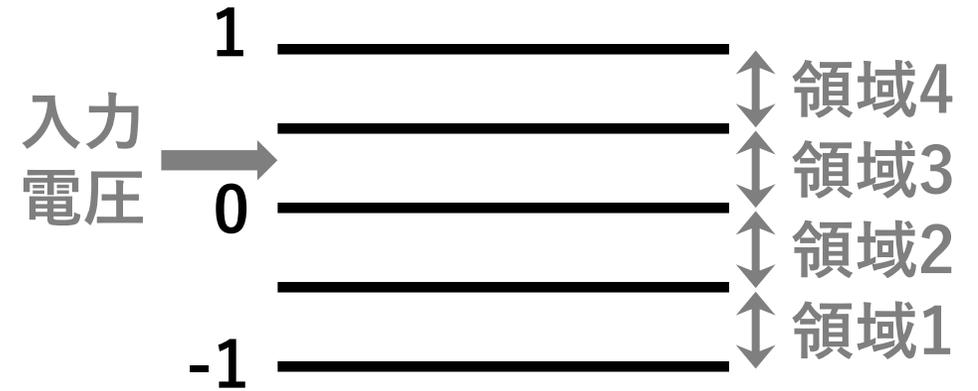


残差電圧生成

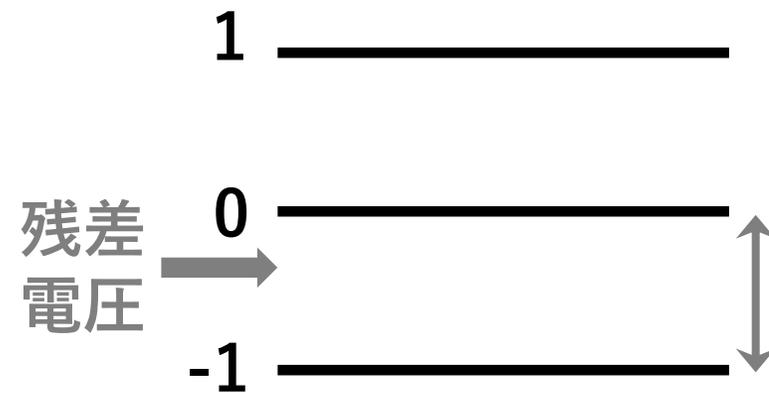


「領域4」

4値のA/D変換完了



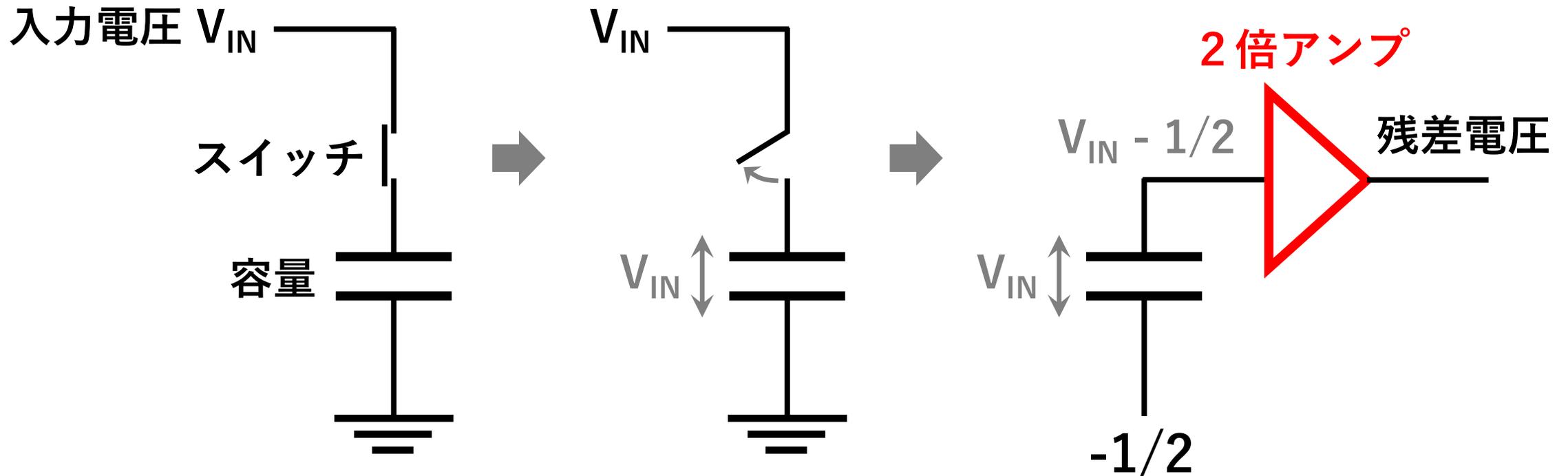
残差電圧生成



「領域3」

従来の残差電圧生成回路： アンプを使用

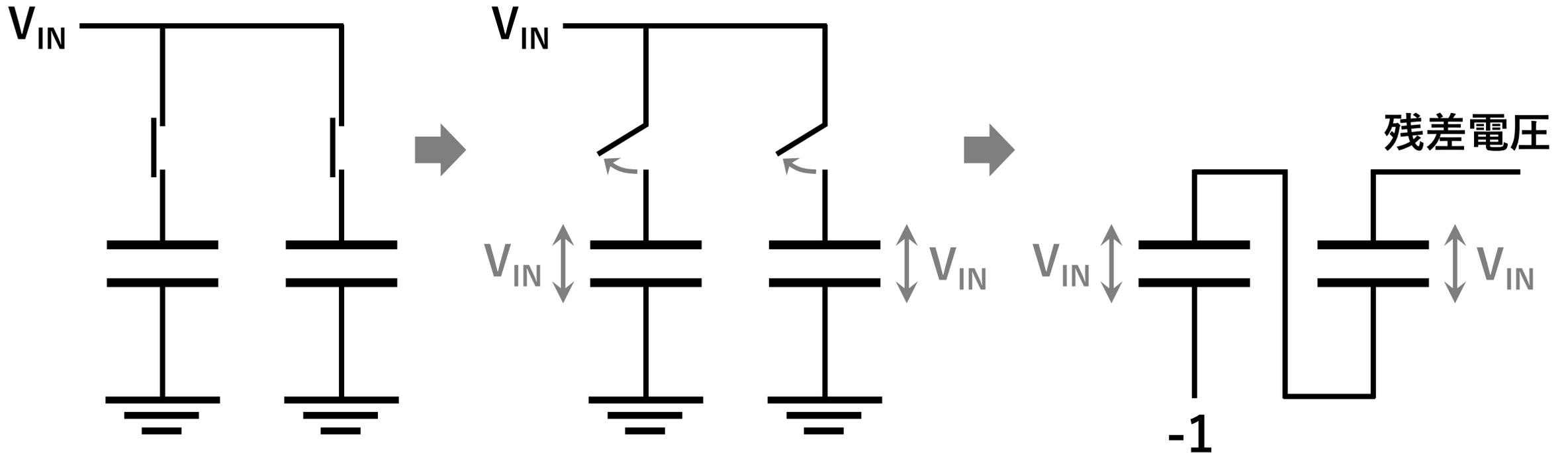
$$\text{残差電圧} = (\text{入力電圧} - 1/2) \times 2$$



アンプは消費電力が大きい

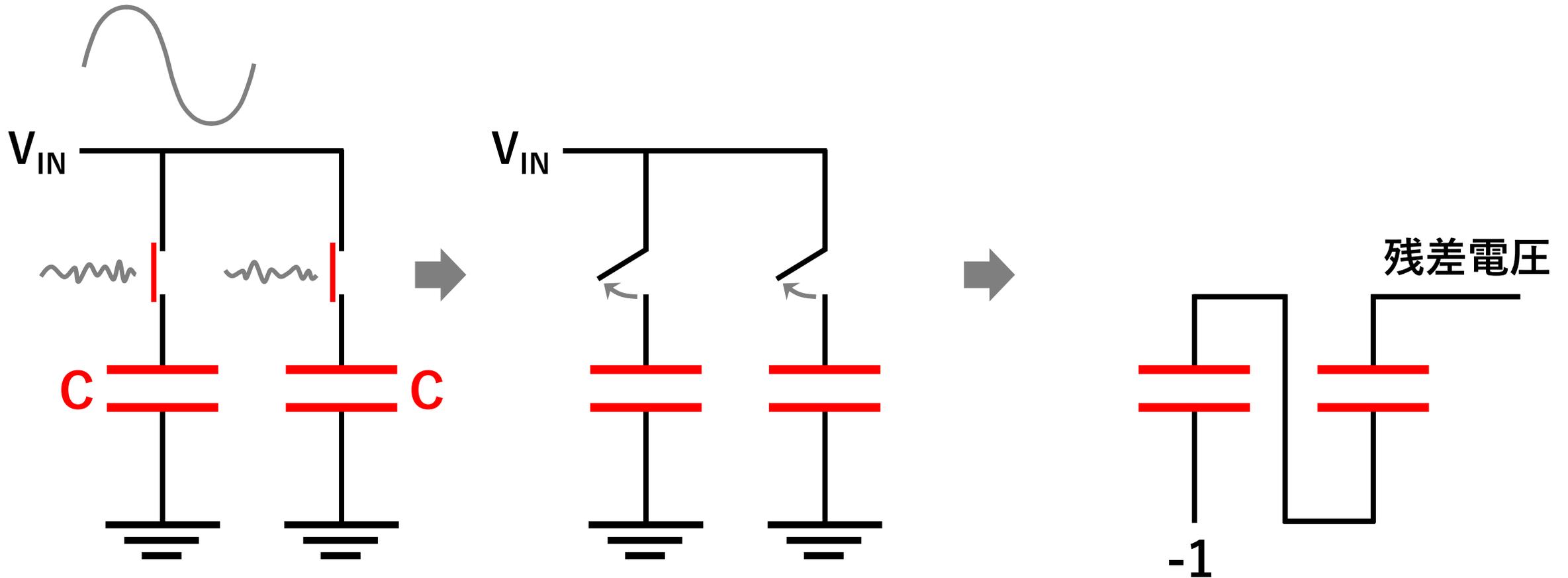
従来の残差電圧生成回路： アンプを不要化

$$\text{残差電圧} = (\text{入力電圧} - 1 / 2) \times 2 = 2 \times \text{入力電圧} - 1$$



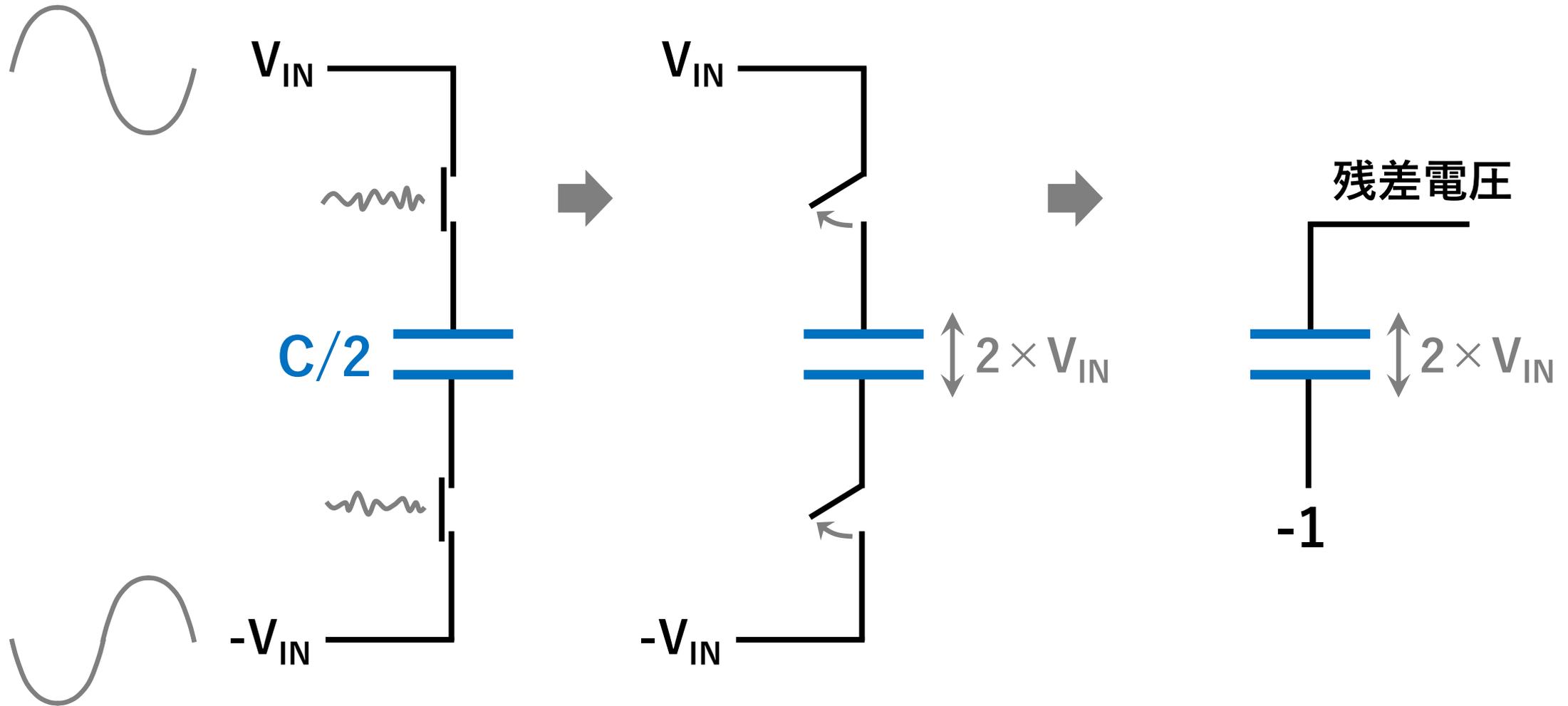
アンプ不要のため、消費電力が小さい

スイッチの雑音への対策



スイッチ（抵抗）の雑音を抑圧するため、大きな容量（回路面積）が必要

新しい残差電圧生成回路

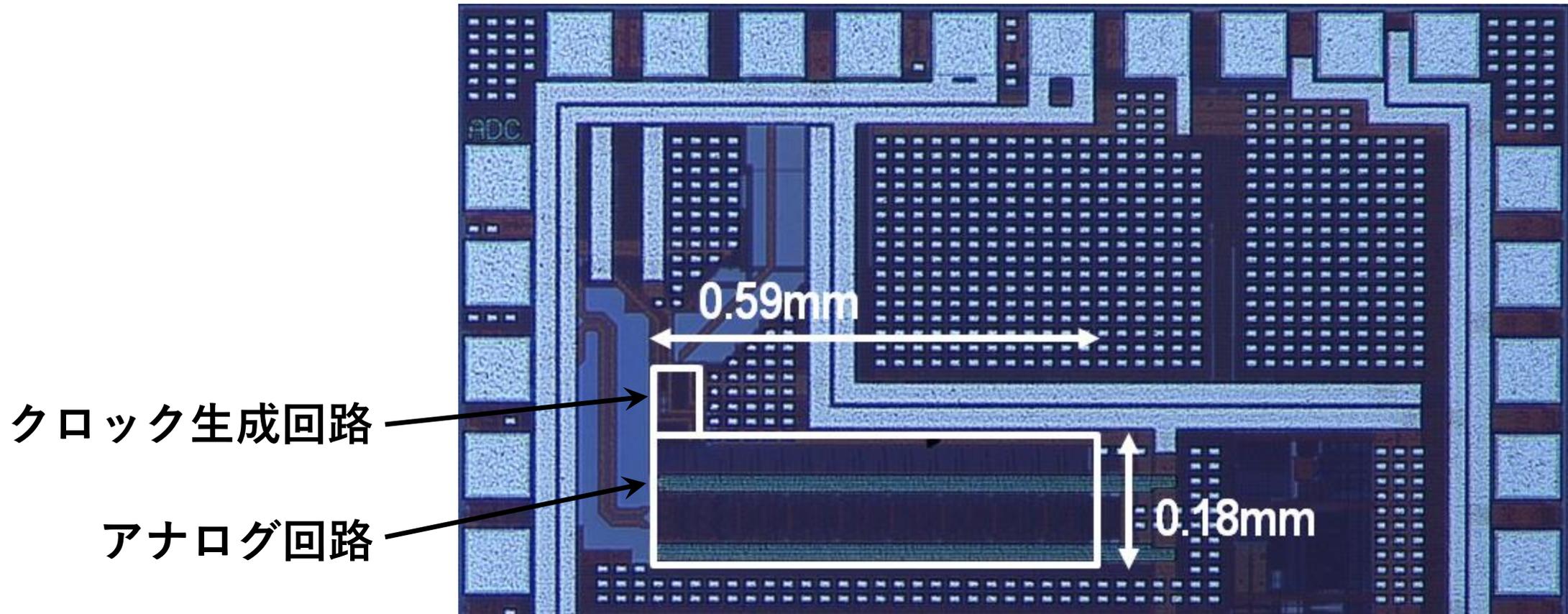


スイッチ（抵抗）の雑音を、 $1/4$ の容量（回路面積）で抑圧できる

関連文献：

T. Oshima, T. Yamawaki and K. Maeda, "A 0.11mm² 164dB-FOM 0.18 μ m CMOS pipelined ADC with novel passive amplification," ESSCIRC 2017 - 43rd IEEE European Solid State Circuits Conference, Leuven, 2017, pp. 135-138, doi: 10.1109/ESSCIRC.2017.8094544.

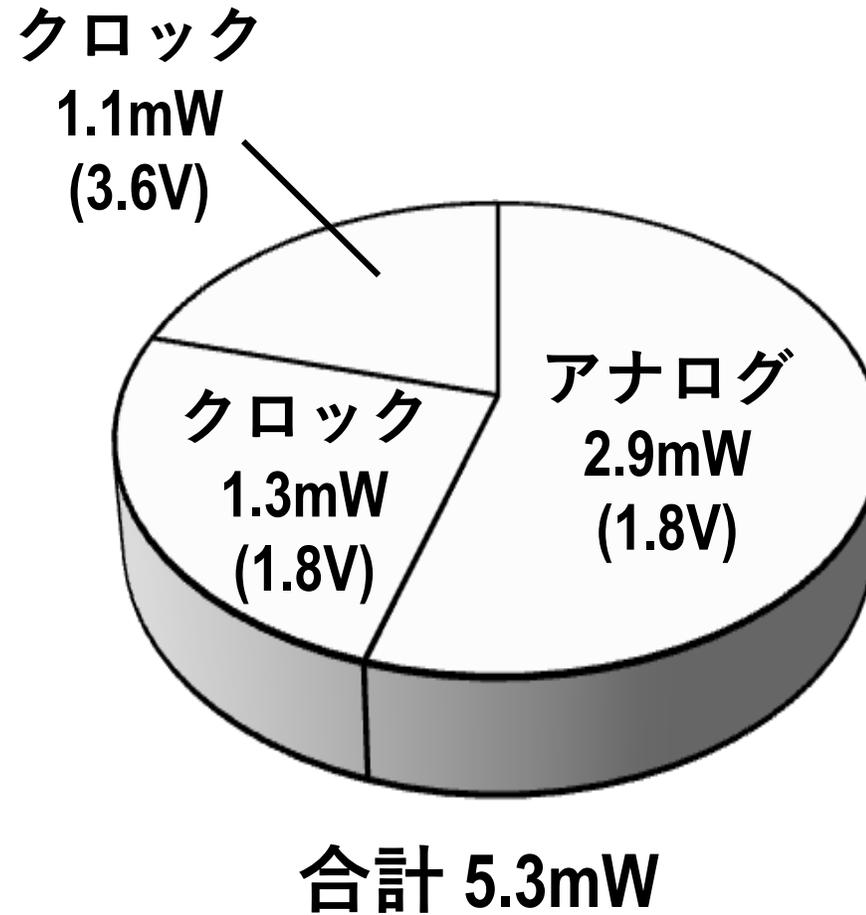
A/D変換器のチップ写真



関連文献：

T. Oshima, T. Yamawaki and K. Maeda, "A 0.11mm² 164dB-FOM 0.18 μ m CMOS pipelined ADC with novel passive amplification," ESSCIRC 2017 - 43rd IEEE European Solid State Circuits Conference, Leuven, 2017, pp. 135-138, doi: 10.1109/ESSCIRC.2017.8094544.

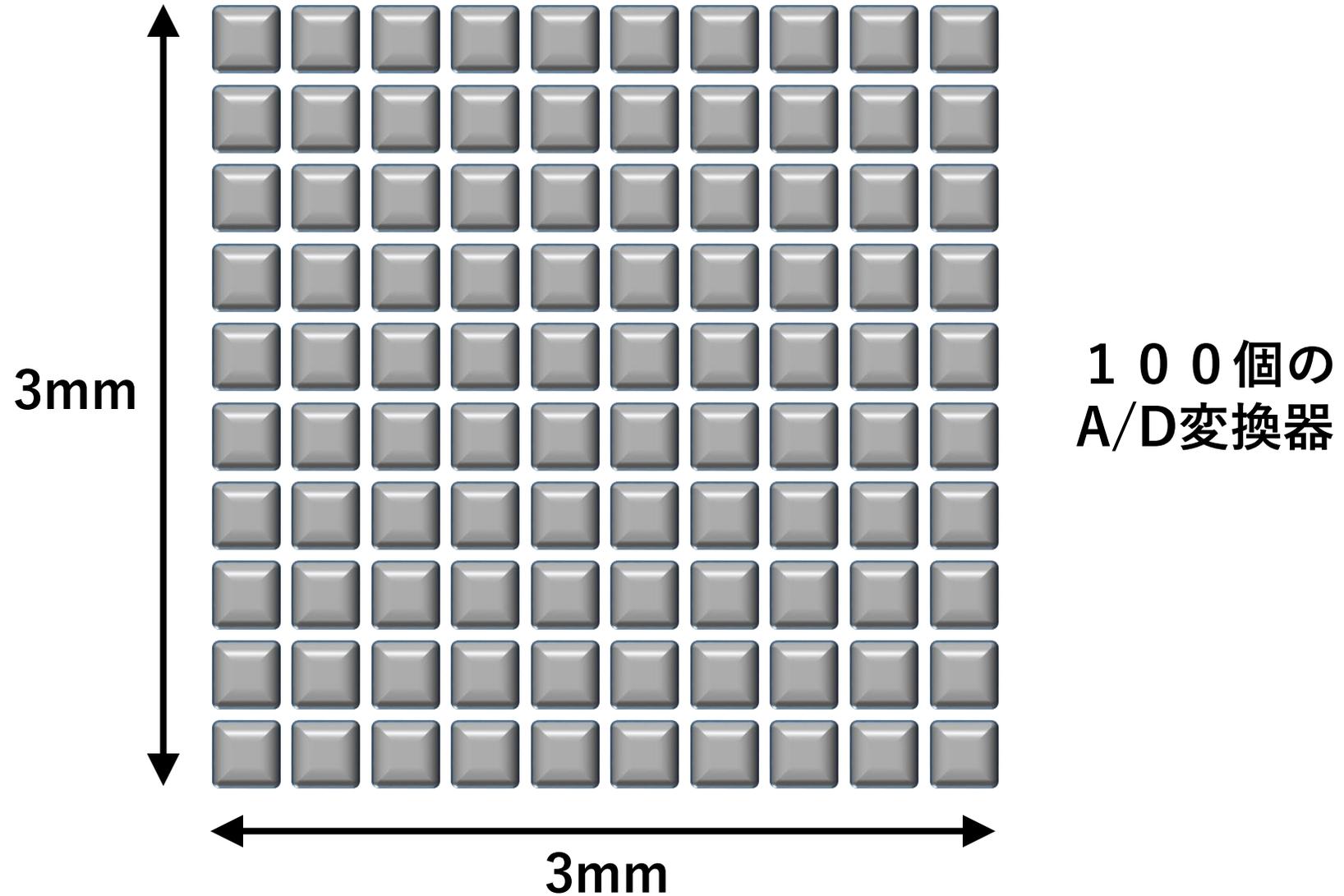
A/D変換器の消費電力



関連文献：

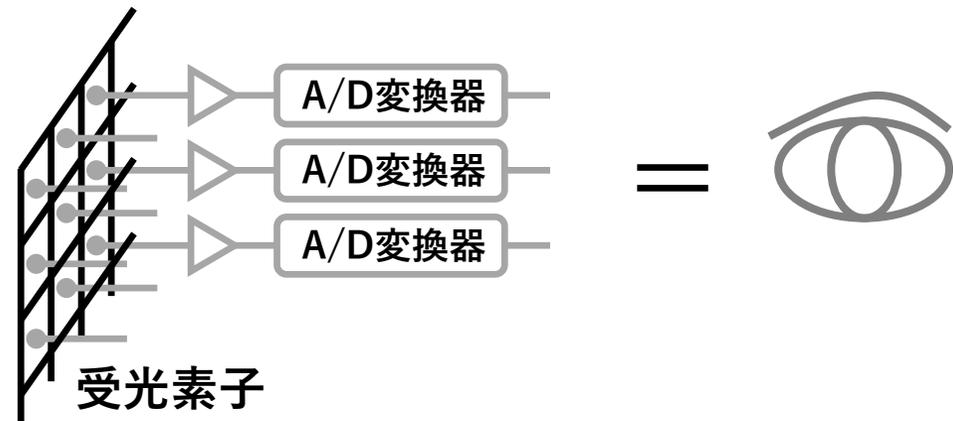
T. Oshima, T. Yamawaki and K. Maeda, "A 0.11mm² 164dB-FOM 0.18 μ m CMOS pipelined ADC with novel passive amplification," ESSCIRC 2017 - 43rd IEEE European Solid State Circuits Conference, Leuven, 2017, pp. 135-138, doi: 10.1109/ESSCIRC.2017.8094544.

高集積アナログデジタル変換器

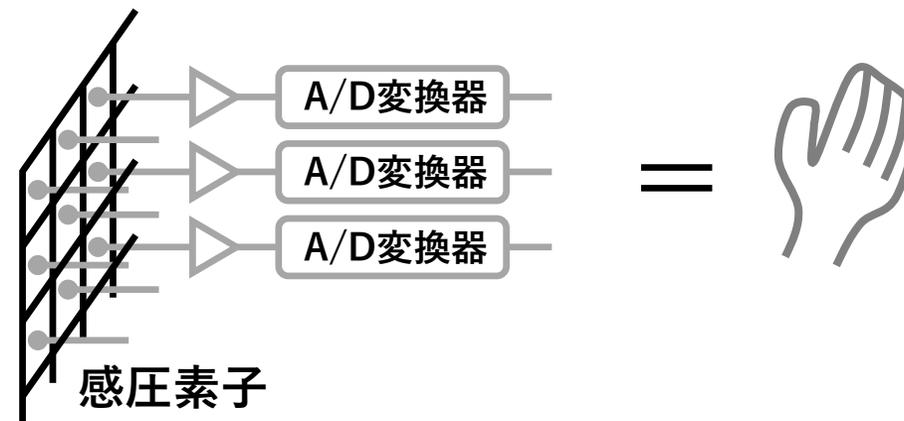


五感センシングへの応用

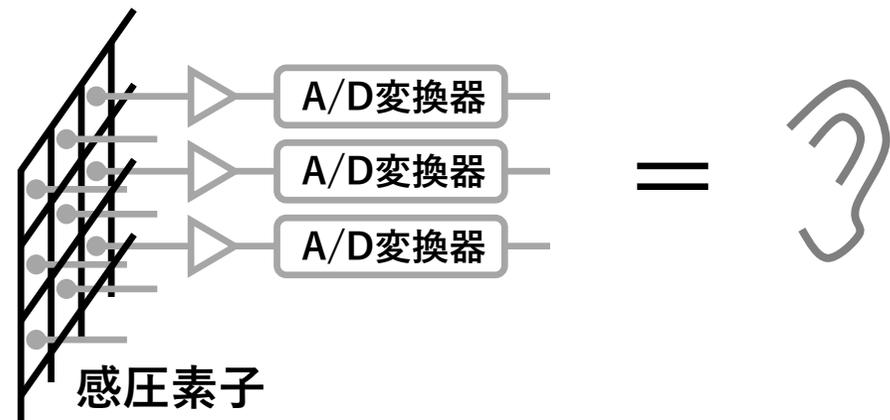
【視覚】イメージセンサ（カメラ）



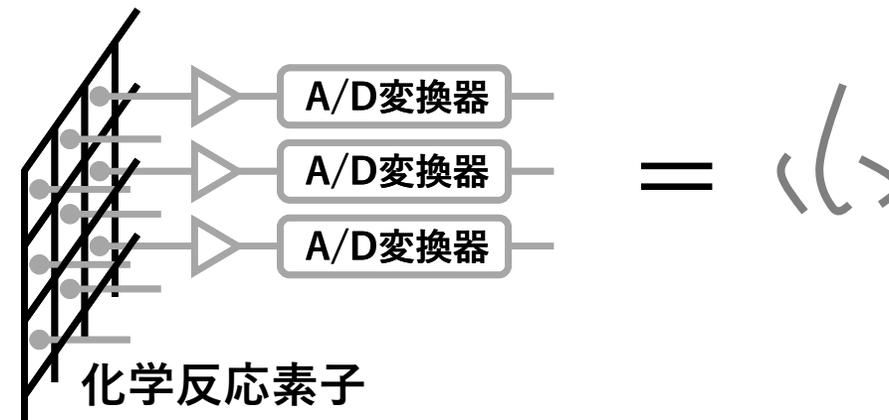
【触覚】手触りセンサ



【聴覚】超音波センサ（内視カメラ）



【嗅覚】においセンサ

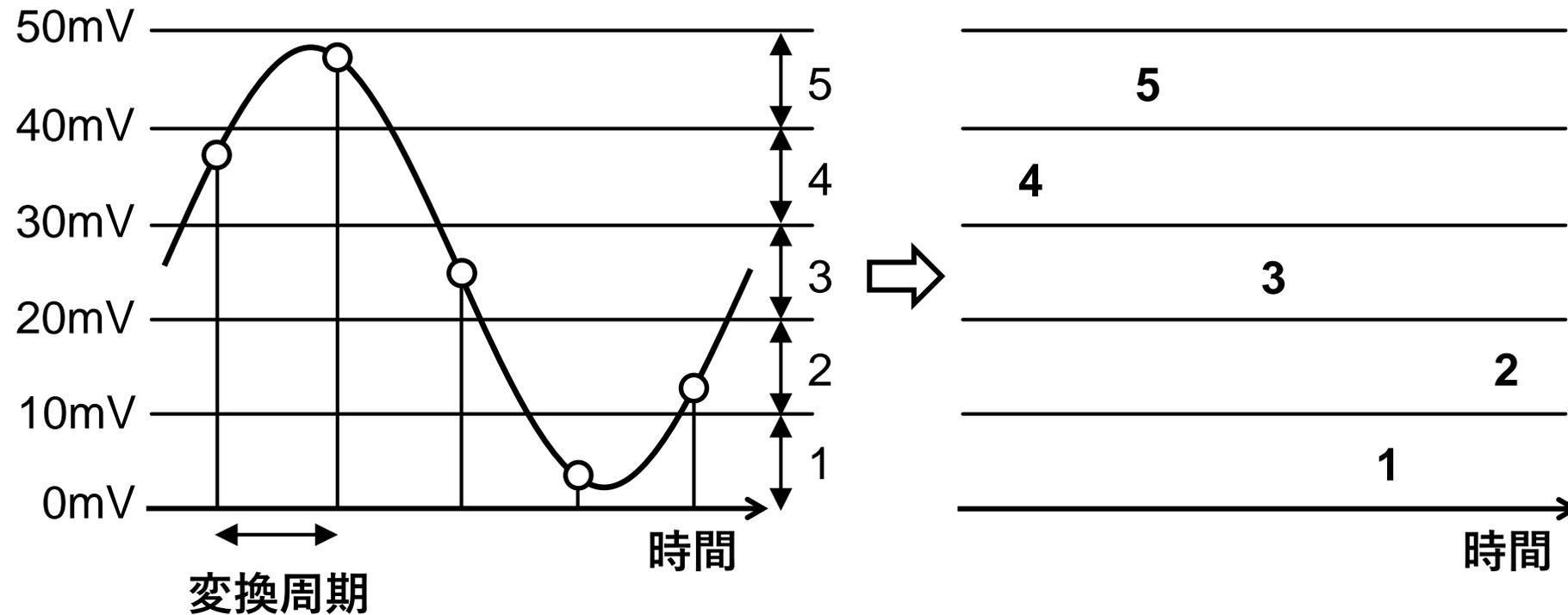


発表の概要

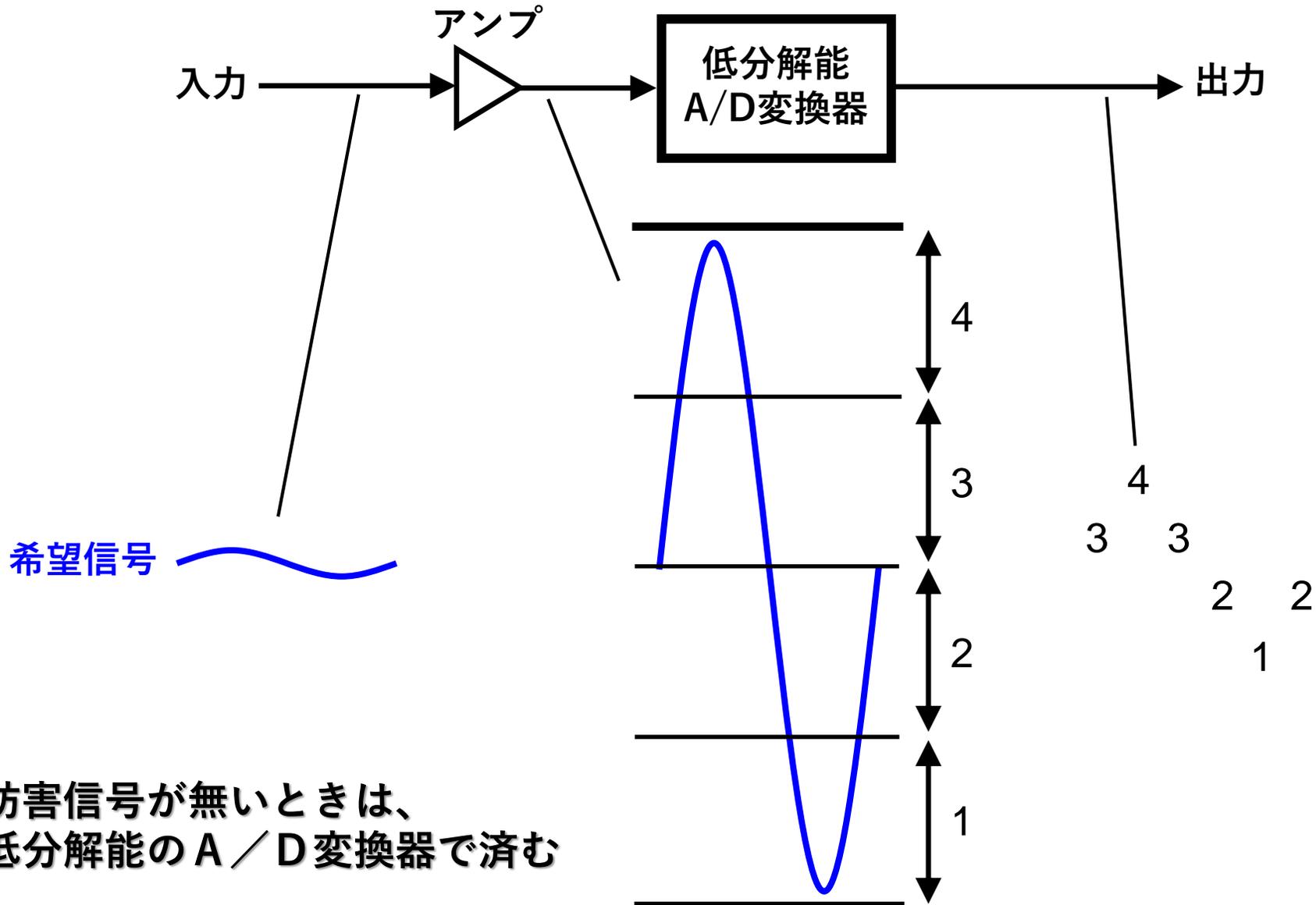
- 日立のご紹介
- 超高感度振動センサ
- アナログデジタル変換器
 - － 高集積アナログデジタル変換器
 - － デジタルアシスト・アナログデジタル変換器
- AI とアナログ回路

アナログデジタル変換 (A/D変換) とは

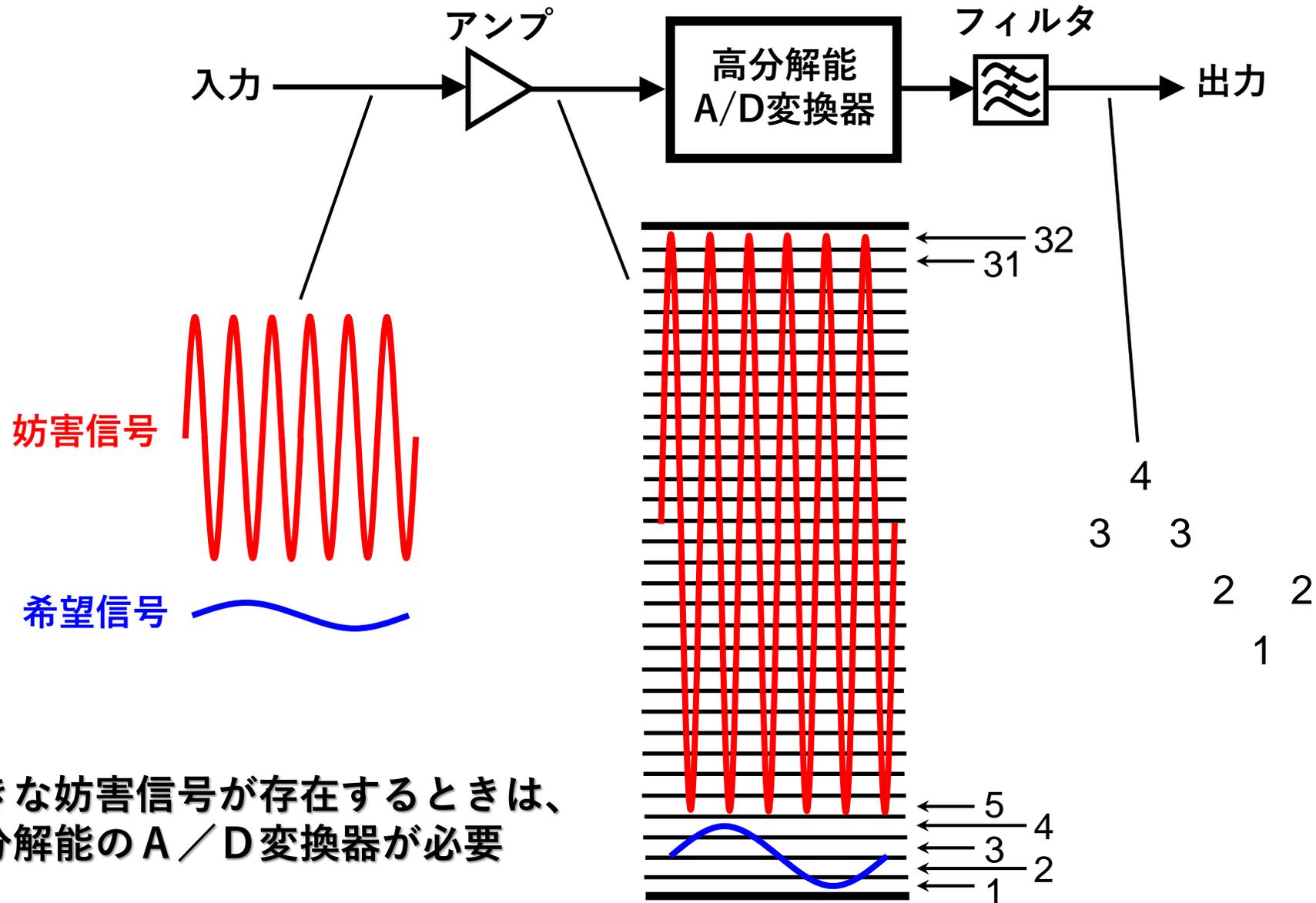
サンプリング & 量子化



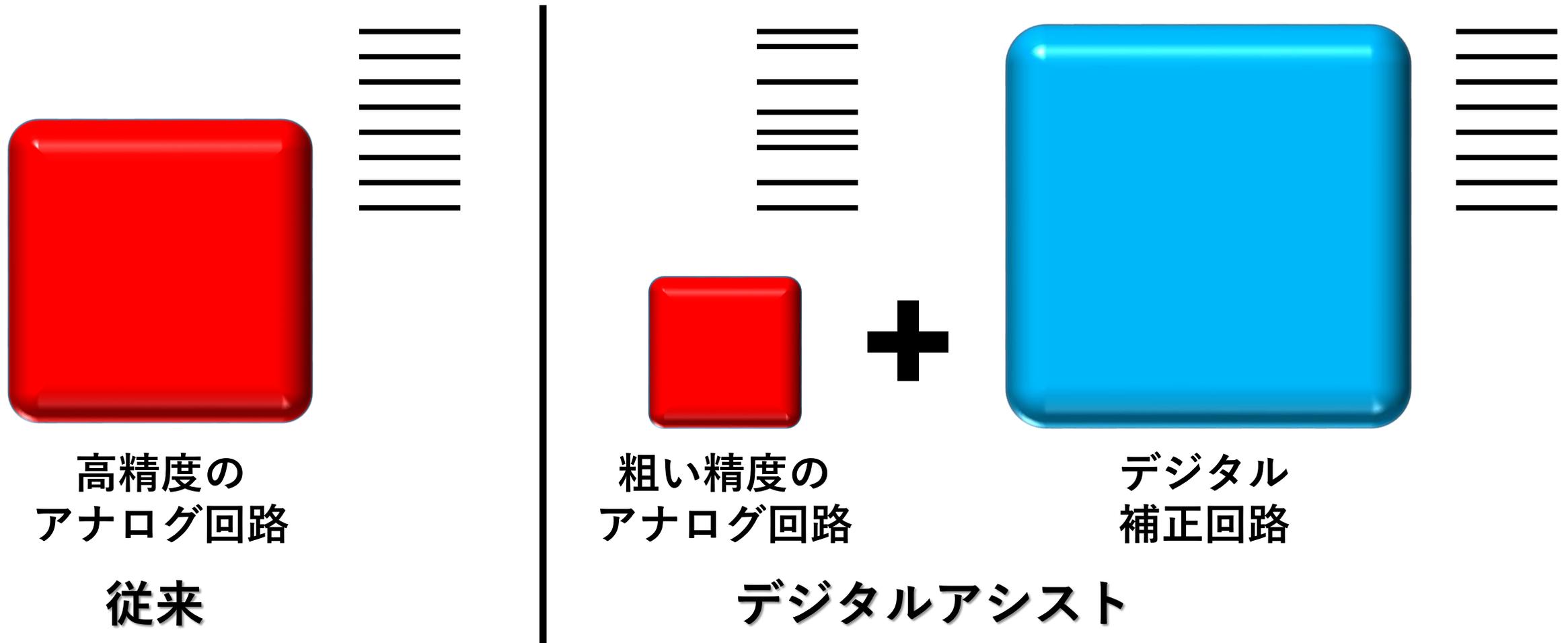
低分解能のA/D変換で済むケース



高分解能のA/D変換が必要なケース

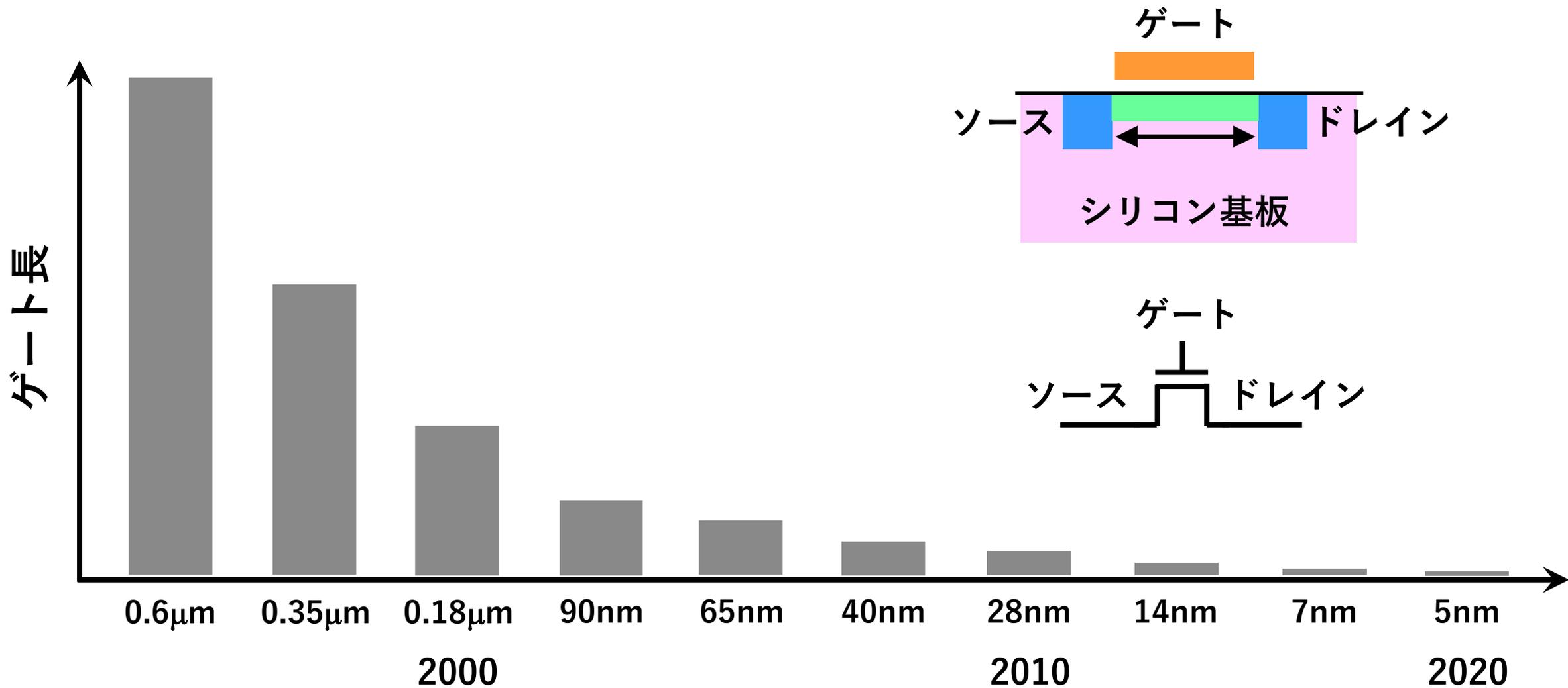


デジタルアシストA/D変換器のコンセプト

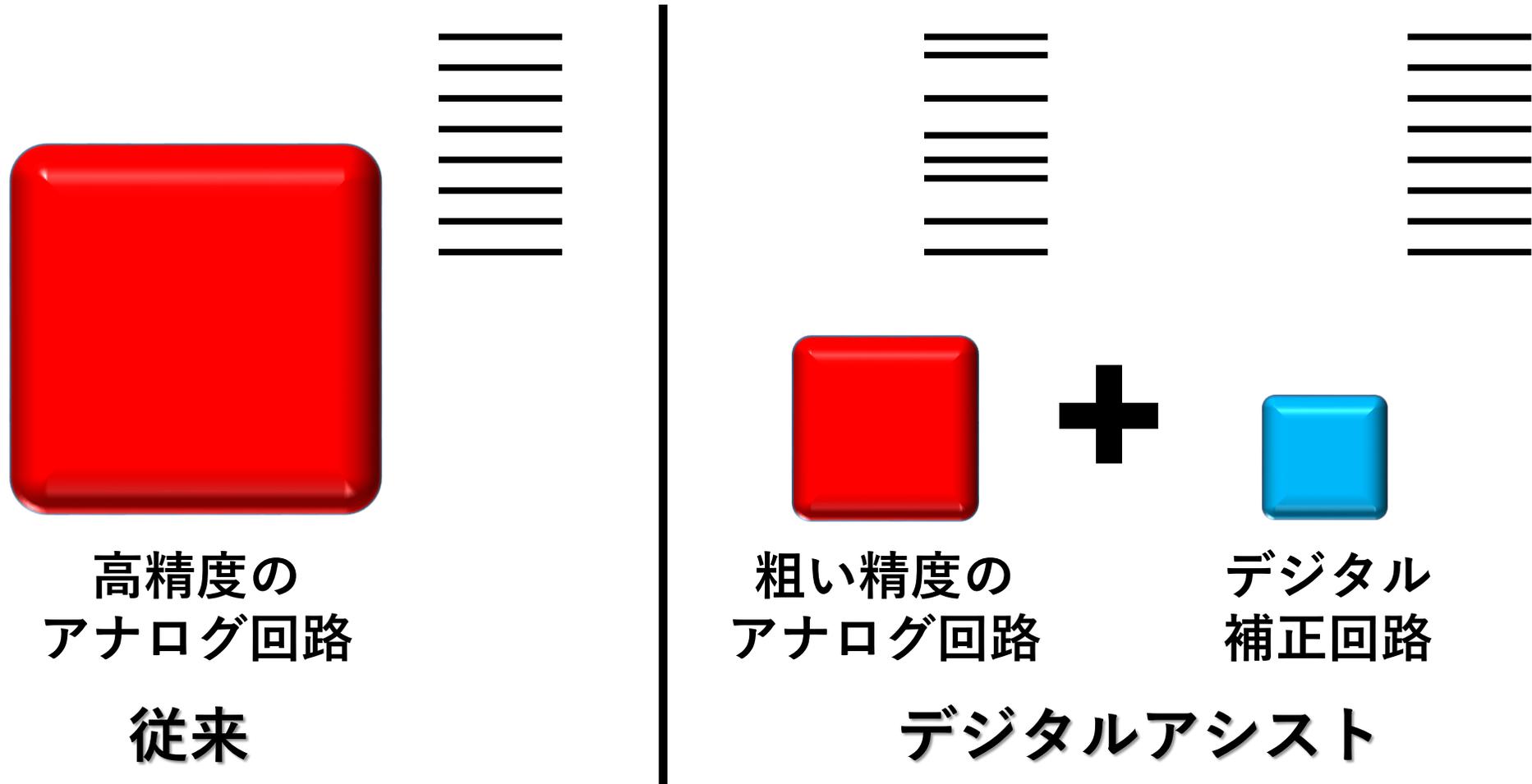


図の大きさは、消費電力や回路実装面積を表す

半導体（CMOS）プロセスの著しい進化



実用段階に入ったデジタルアシストA/D変換器



高精度の
アナログ回路

従来

粗い精度の
アナログ回路

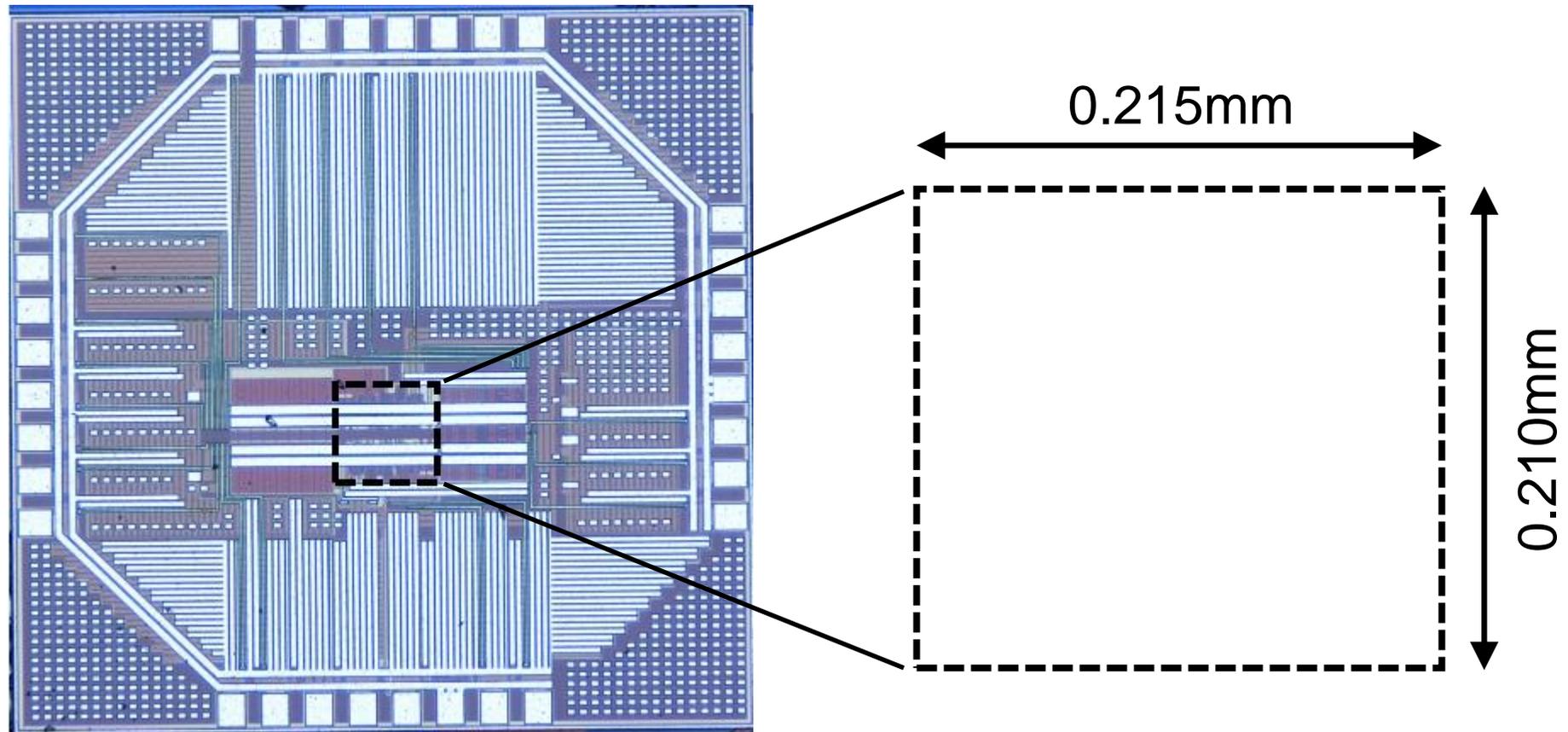
デジタル
補正回路

デジタルアシスト

図の大きさは、消費電力や回路実装面積を表す

デジタルアシスト・サイクリック方式A/D変換器

0.18 μ m CMOSプロセス
医療機器など向け

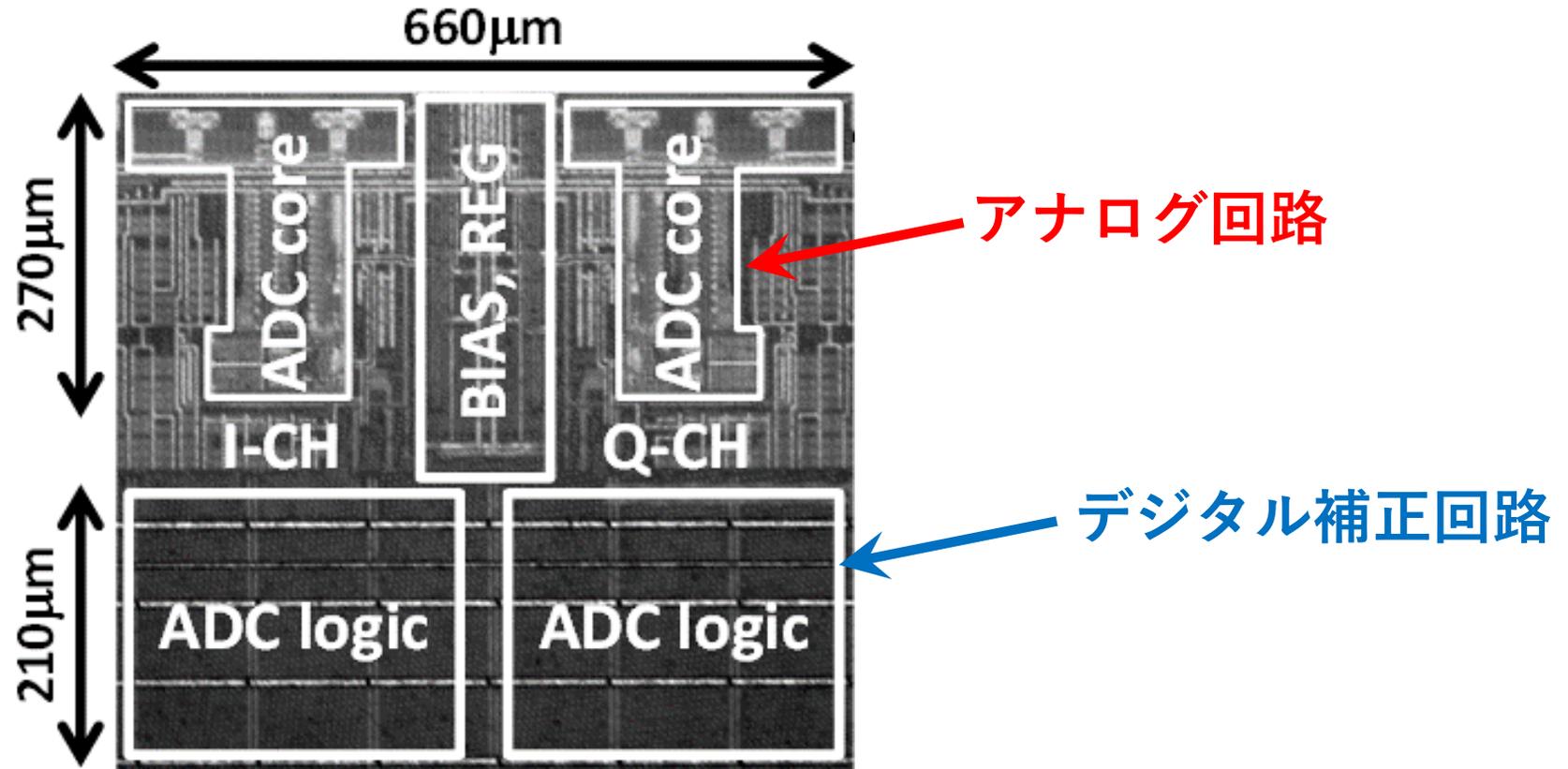


関連文献：

Y. Okada and T. Oshima, "17-MS/s 9-bit cyclic ADC with gain-assisted MDAC and attenuation-based calibration," 2015 IEEE International Symposium on Circuits and Systems (ISCAS), Lisbon, 2015, pp. 1254-1257, doi: 10.1109/ISCAS.2015.7168868.

デジタルアシスト・逐次比較方式A/D変換器

65nm CMOSプロセス
携帯電話など向け

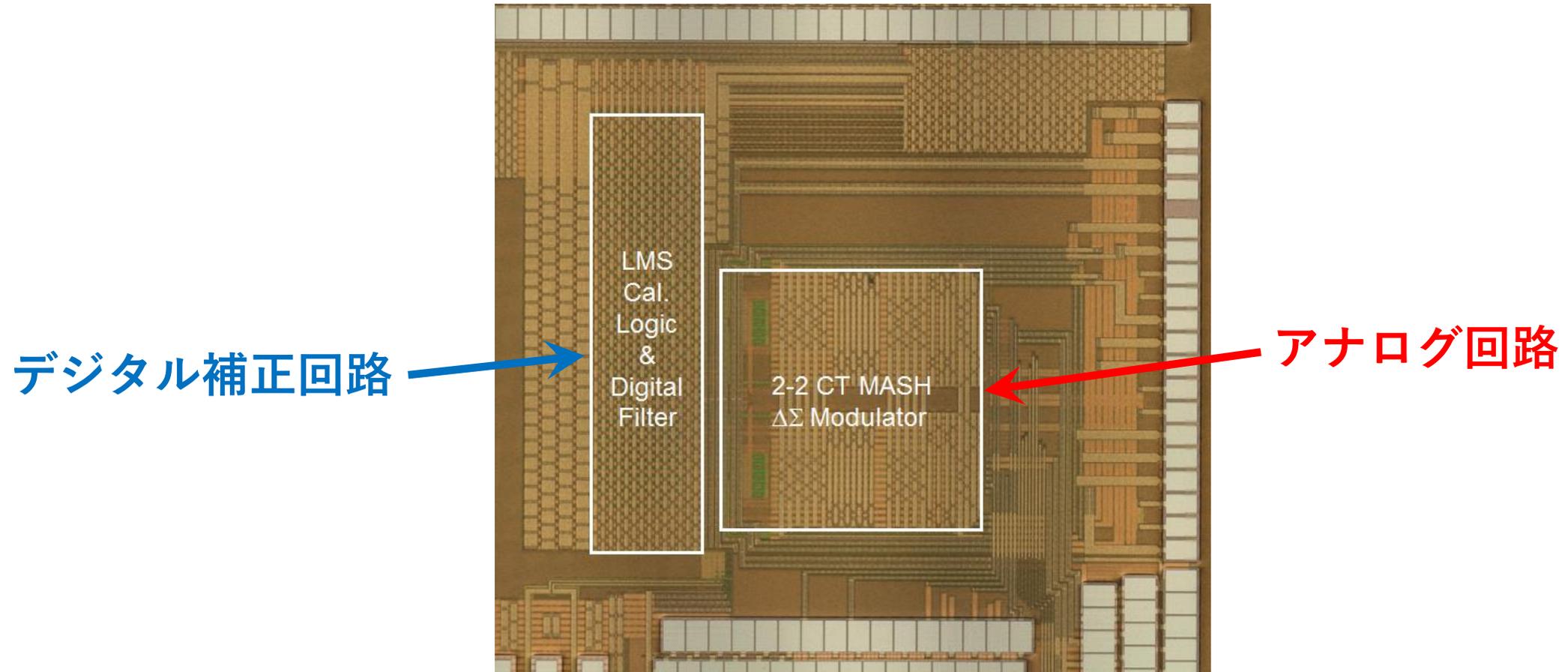


関連文献：

H. Nakane et al., "A fully integrated SAR ADC using digital correction technique for triple-mode mobile transceiver," 2013 IEEE Asian Solid-State Circuits Conference (A-SSCC), Singapore, 2013, pp. 73-76, doi: 10.1109/ASSCC.2013.6690985.

デジタルアシスト・デルタシグマ方式A/D変換器

28nm CMOSプロセス
ミリ波レーダーなど向け



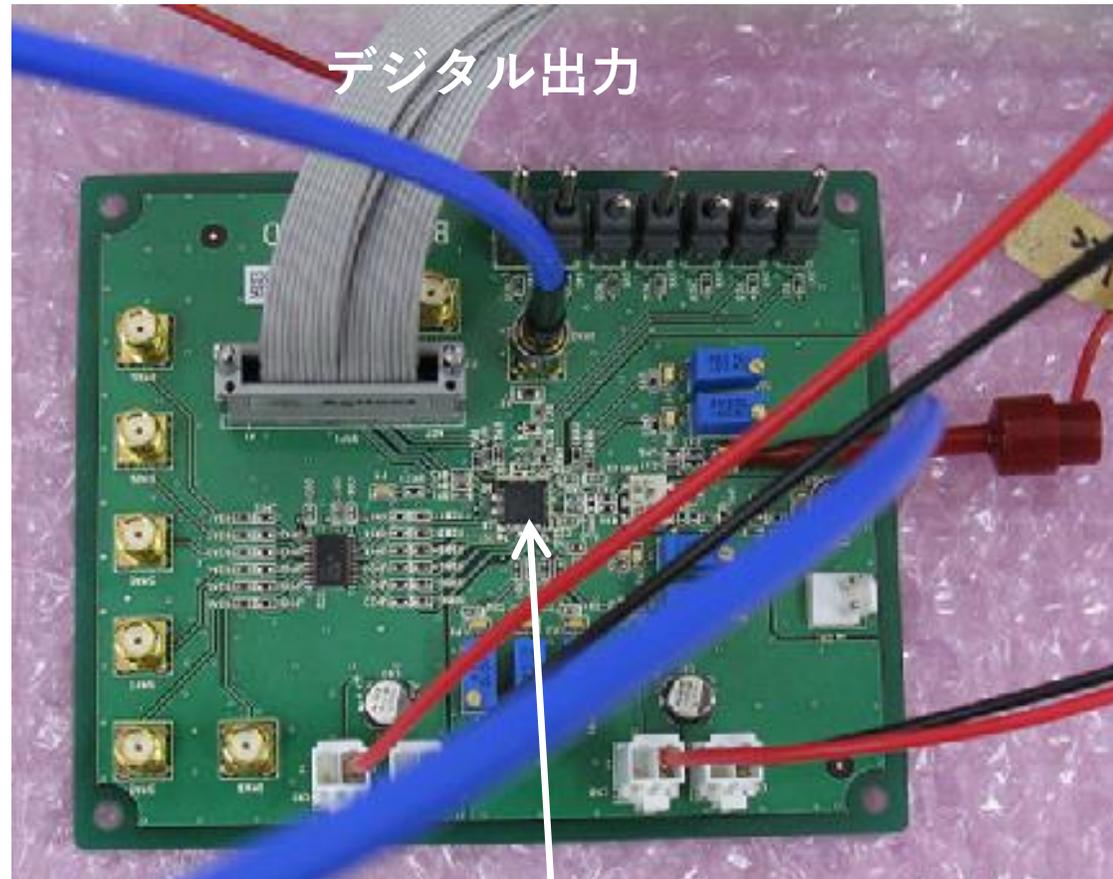
関連文献：

M. Fukazawa et al., "9.7 Background Multi-Rate LMS Calibration Circuit for 15MHz-BW 74dB-DR CT 2-2 MASH $\Delta\Sigma$ ADC in 28nm CMOS," 2020 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2020, pp. 166-168, doi: 10.1109/ISSCC19947.2020.9063026.

デジタルアシストA/D変換器の評価系

デジタルアシスト・サイクリック方式A/D変換器

変換用クロック

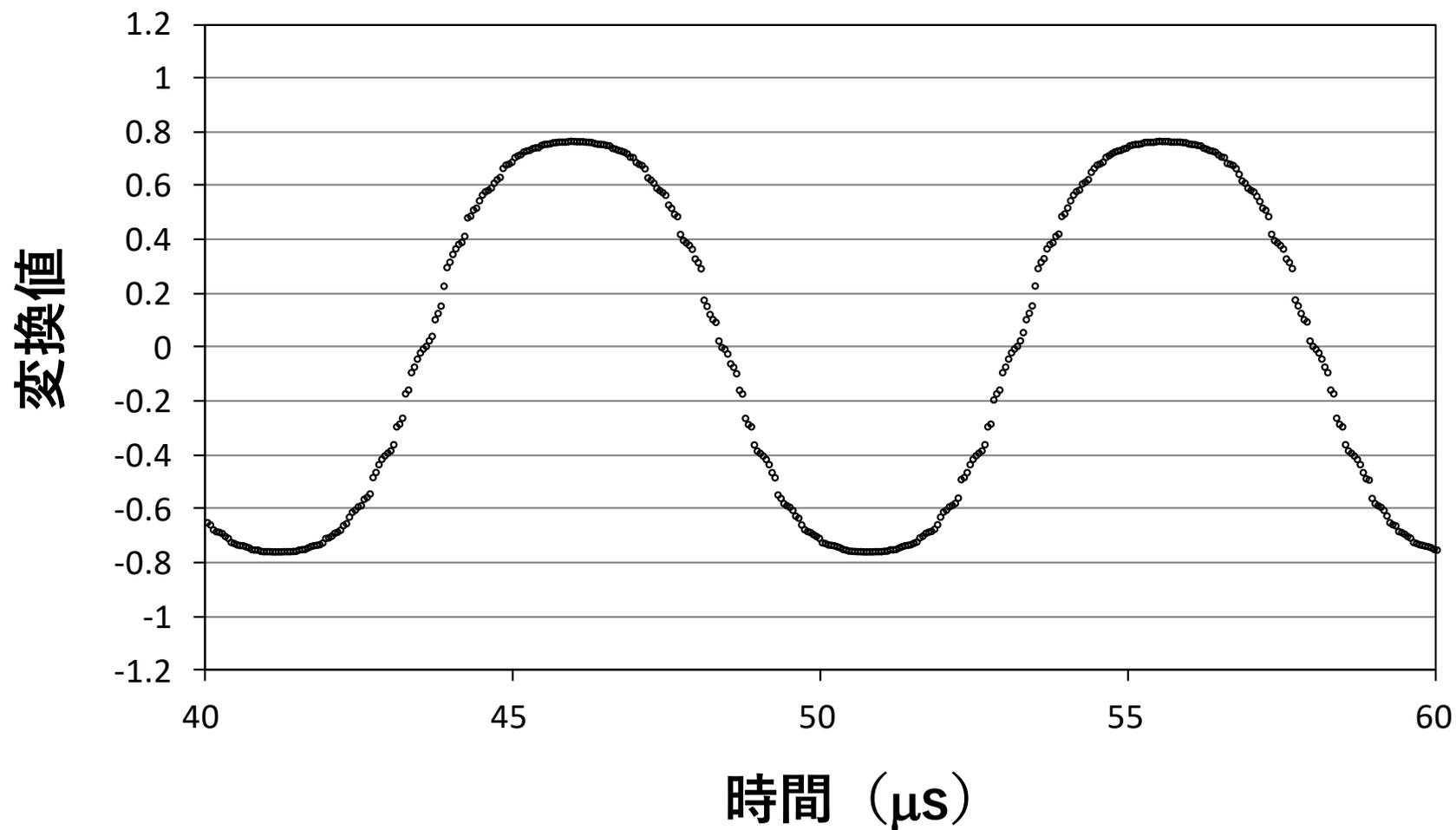


デジタル出力

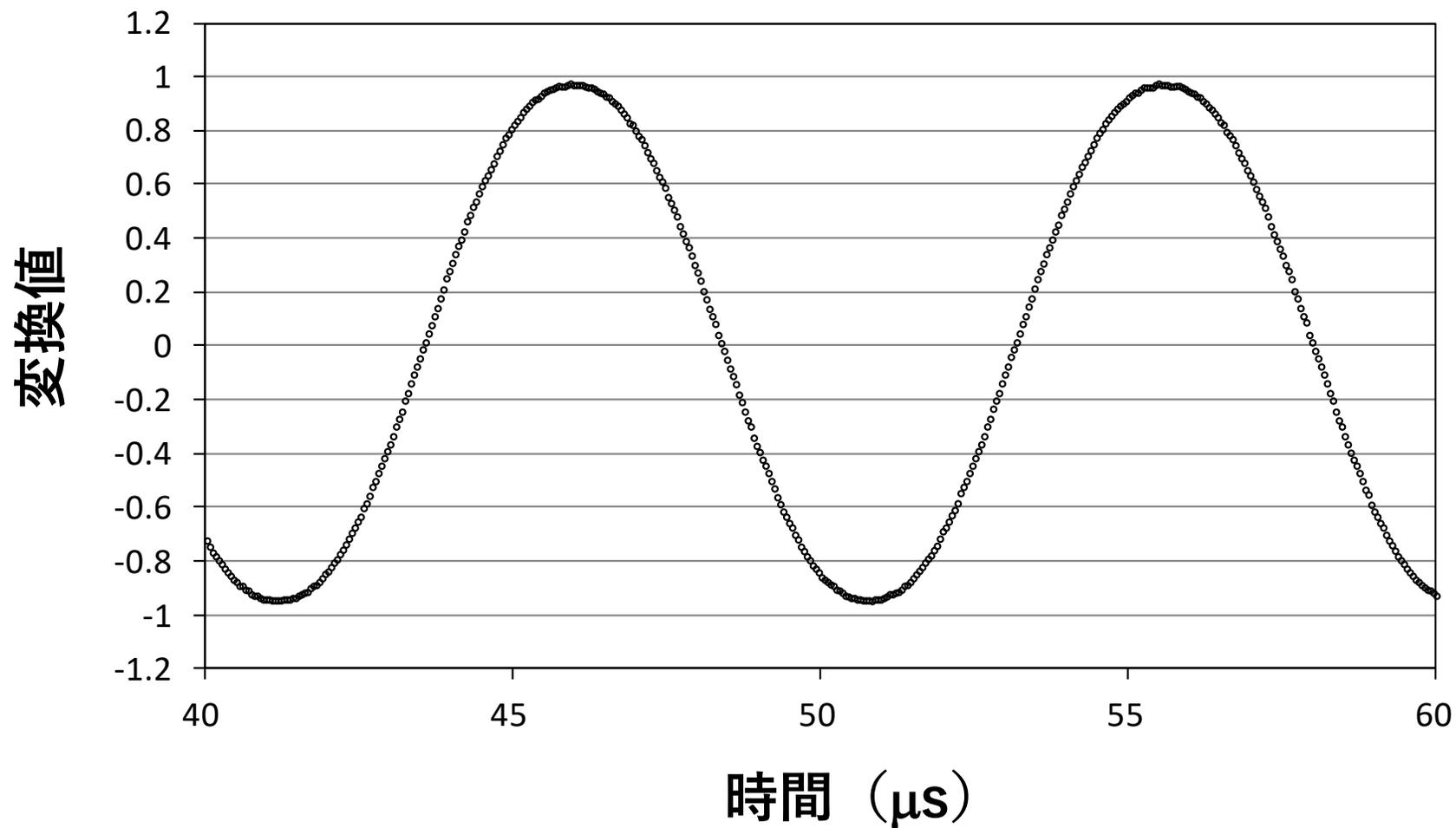
アナログ入力

試作ICチップ

デジタルアシストA/D変換器の評価結果（デジタル補正前）



デジタルアシストA/D変換器の評価結果（デジタル補正後）



発表の概要

- 日立のご紹介
- 超高感度振動センサ
- アナログデジタル変換器
 - － 高集積アナログデジタル変換器
 - － デジタルアシスト・アナログデジタル変換器
- AI とアナログ回路

人と共生するロボット



関連サイト：

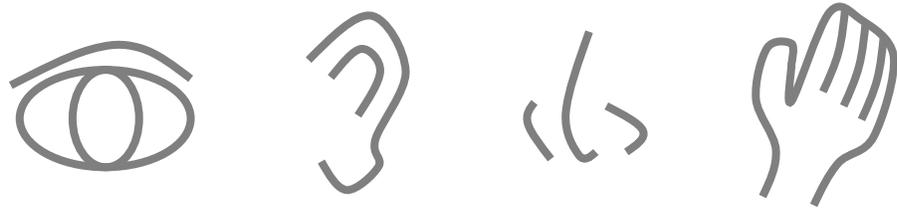
日立製作所ニュースリリース

接客や案内サービスを行うヒューマノイド「EMIEW3」とロボットIT基盤を開発

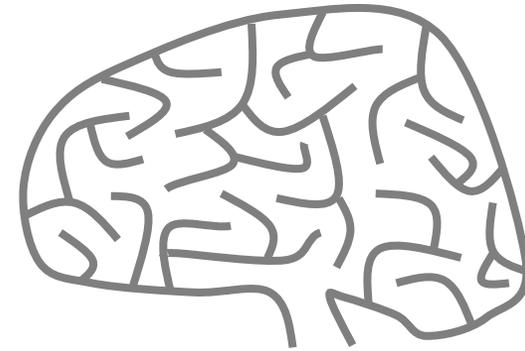
<http://www.hitachi.co.jp/New/cnews/month/2016/04/0408.html>

現場の理解に根差した社会イノベーション事業の創生

センシング + AI (人工知能)



5感センサ



脳

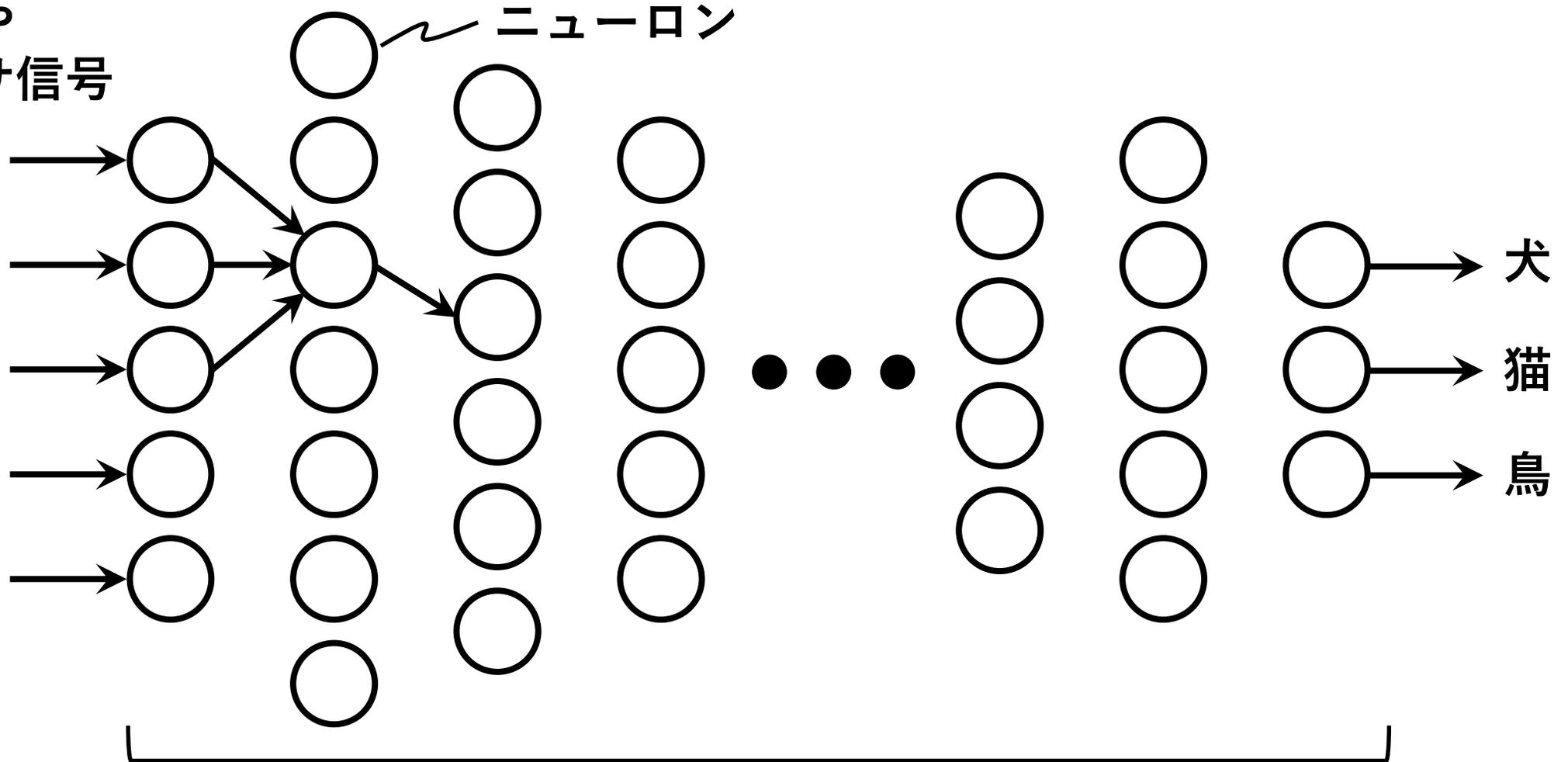
現場の情報をセンサで収集し、AIで解析する

脳からヒントを得たAI

	ディープラーニング (深層学習)	ニューロモルフィック コンピューティング
特徴	脳を形式的に模倣	脳を本質的に模倣
構造	ディープ ニューラルネットワーク等	スパイキング ニューラルネットワーク等
状況	画像認識 音声認識 言語翻訳 などで、実用段階	可能性を秘めるも 研究開発途上

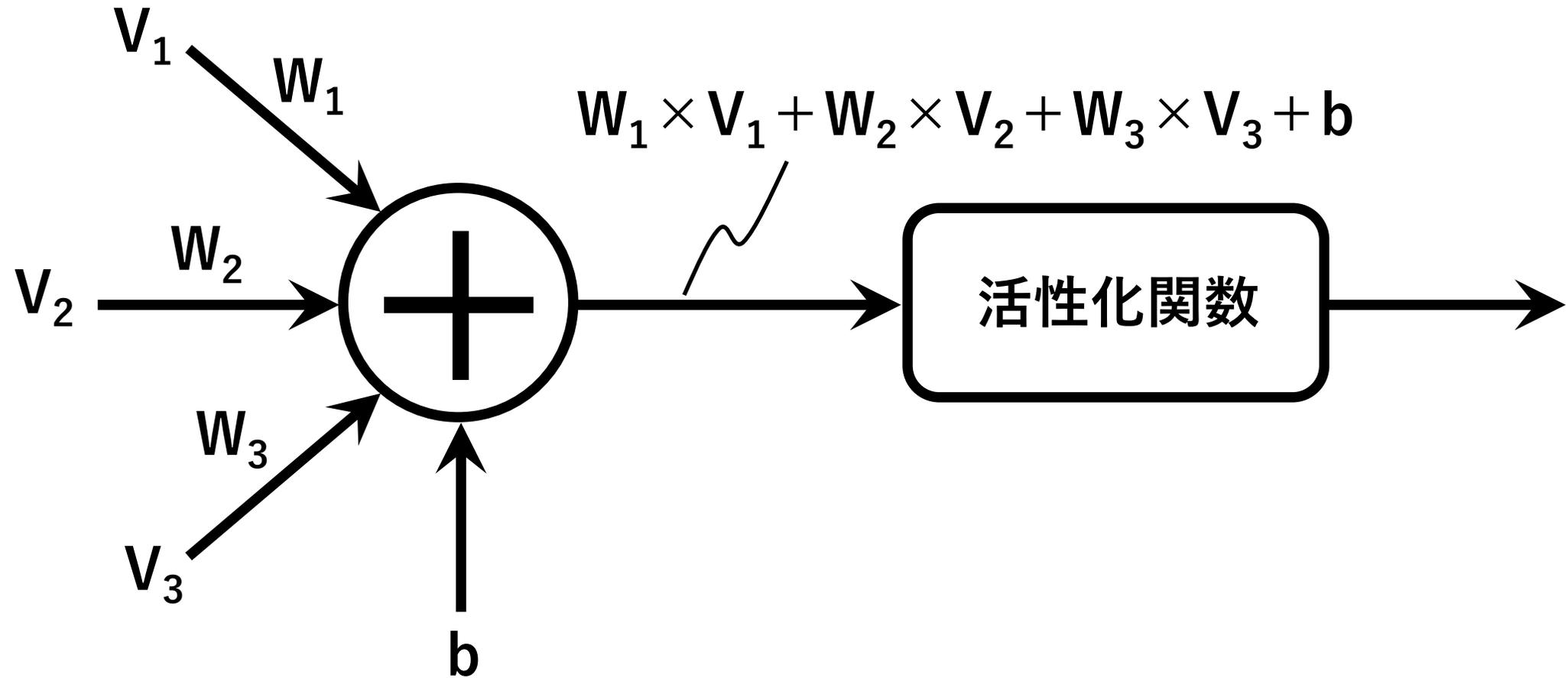
ディープラーニング (深層学習)

画像や
センサ信号



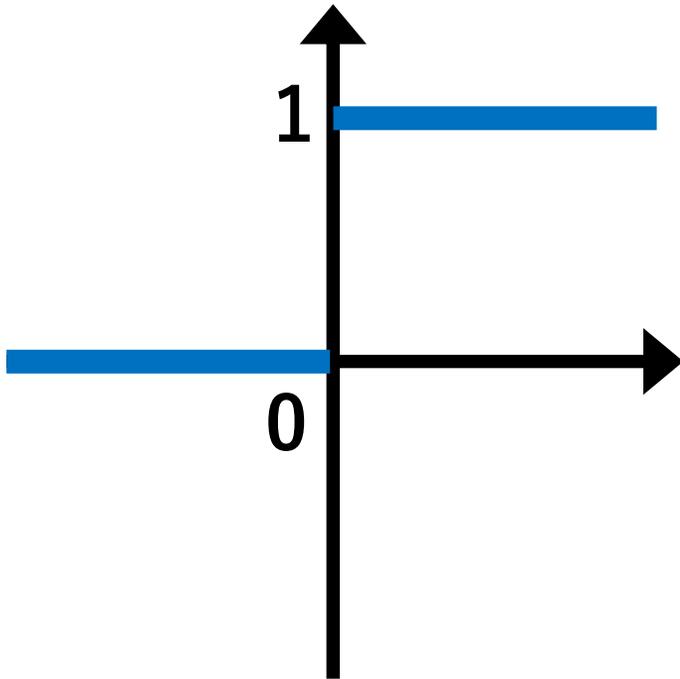
ディープニューラルネットワーク

ニューロンの動作

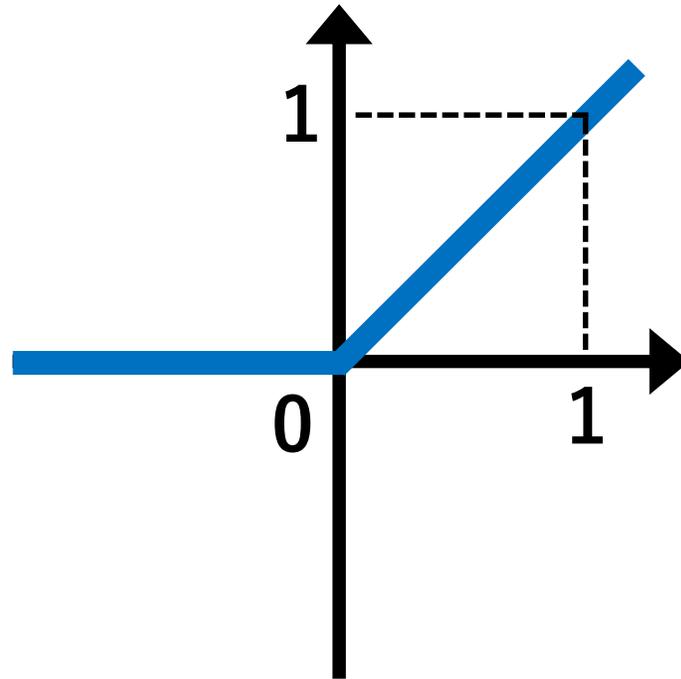


活性化関数

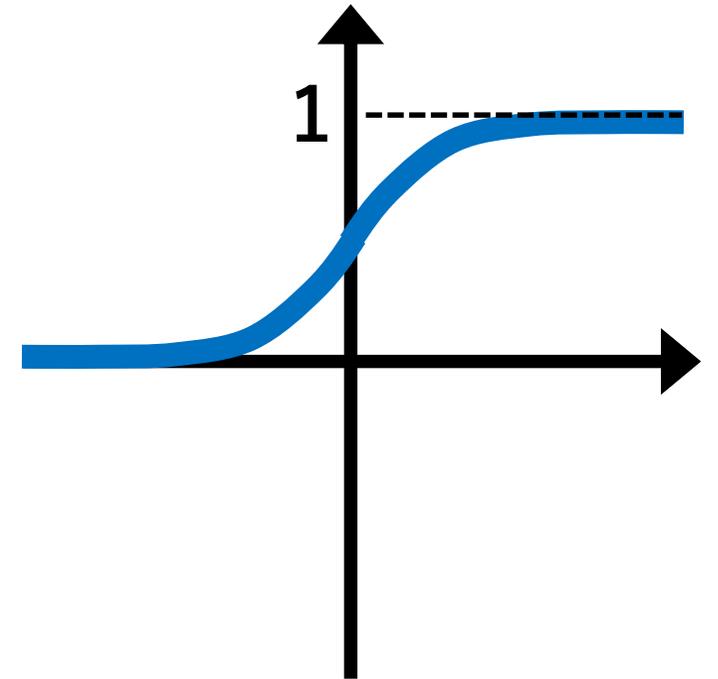
ステップ関数



ReLU関数



シグモイド関数



手書き文字の分類タスク (MNIST)



関連サイト：

File:MnistExamples.png

From Wikimedia Commons, the free media repository

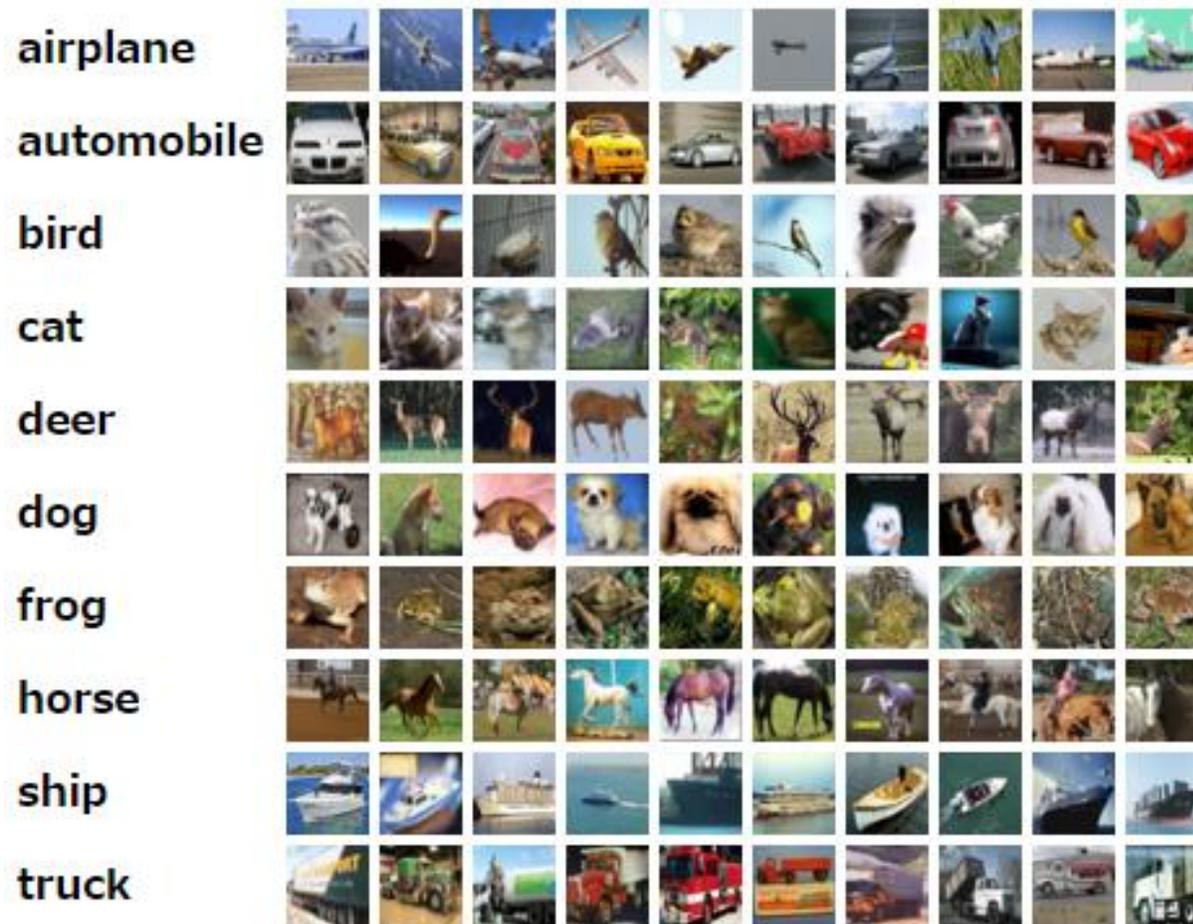
Author: Josef Stepan

<https://commons.wikimedia.org/wiki/File:MnistExamples.png>

MNIST dataset:

<http://yann.lecun.com/exdb/mnist/>

物体の分類タスク (CIFAR10)



関連文献、サイト：

The CIFAR-10 dataset

<https://www.cs.toronto.edu/~kriz/cifar.html>

Learning Multiple Layers of Features from Tiny Images, Alex Krizhevsky, 2009.

<https://www.cs.toronto.edu/~kriz/learning-features-2009-TR.pdf>

物体の分類 & 位置検出 (バウンディングボックス) タスク



関連文献：

You Only Look Once: Unified, Real-Time Object Detection

<https://arxiv.org/abs/1506.02640>

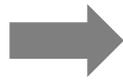
カテゴリー分け（セグメンテーション）タスク



関連文献：

SegNet: A Deep Convolutional Encoder-Decoder Architecture for Image Segmentation
<https://arxiv.org/abs/1511.00561>

人骨格検出タスク



関連文献：

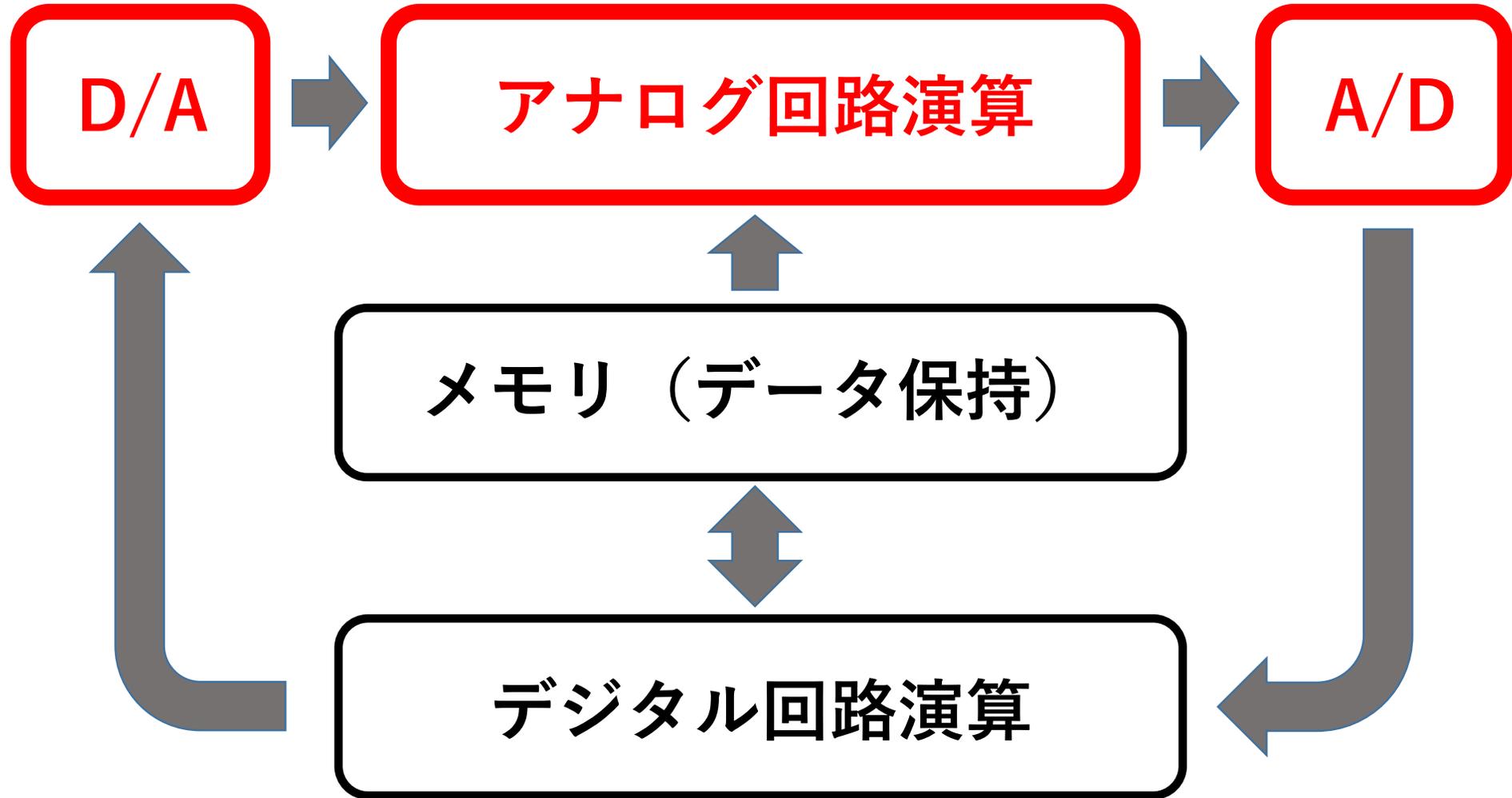
OpenPose: Realtime Multi-Person 2D Pose Estimation using Part Affinity Fields

<https://arxiv.org/abs/1812.08008>

ディープニューラルネットワークの回路実装

	GPU	FPGA	専用チップ	
種別	デジタル回路	デジタル回路	デジタル回路	デジタル回路 & アナログ回路
開発容易性	◎	○	△	△
演算効率 (速度／電力)	△	○	◎	◎

高効率なアナログ回路演算の導入



アナログ回路演算

●アナログ回路演算の復活

- ✓ 70年前にも存在したが、デジタル演算に置換された
- ✓ 近年、演算の主要部分をアナログ回路に委託する事例あり

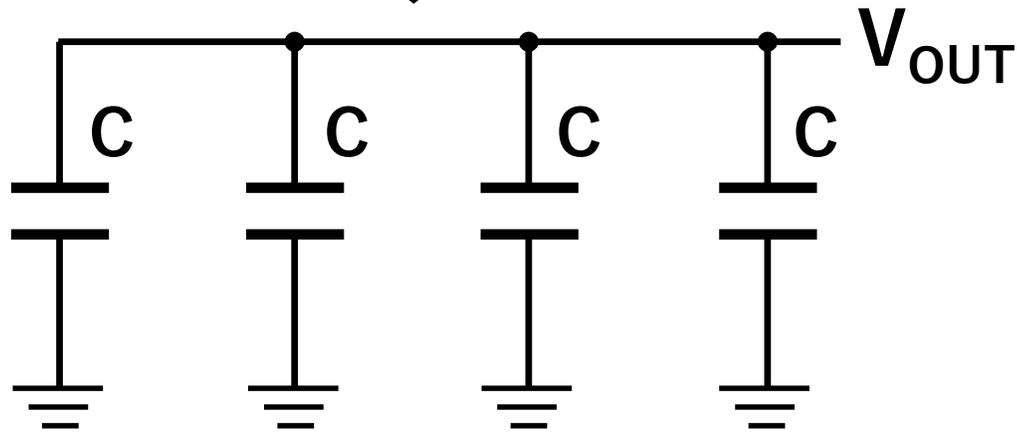
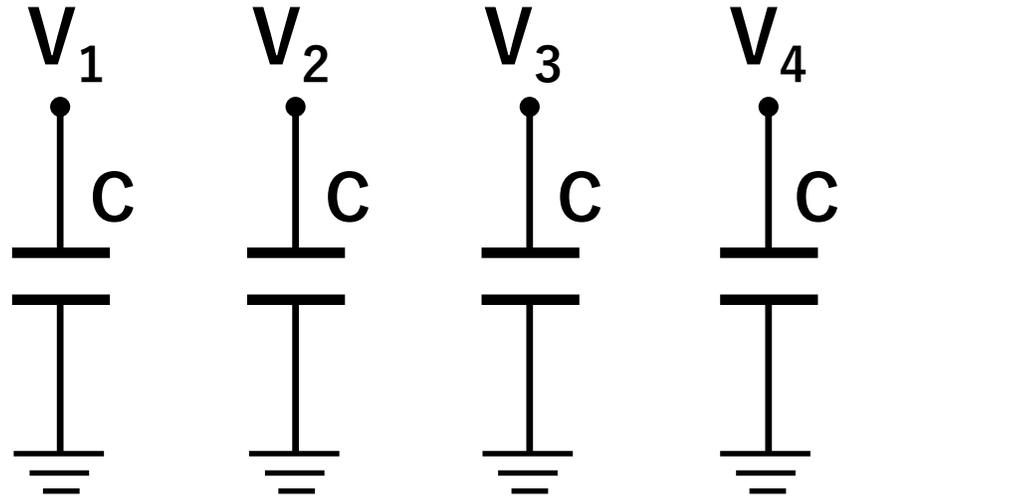
●アナログ回路演算の長所

配線数が少なく、電圧振幅も小さいため、**高効率な演算**、
すなわち、**演算速度／消費電力の高い演算**が可能

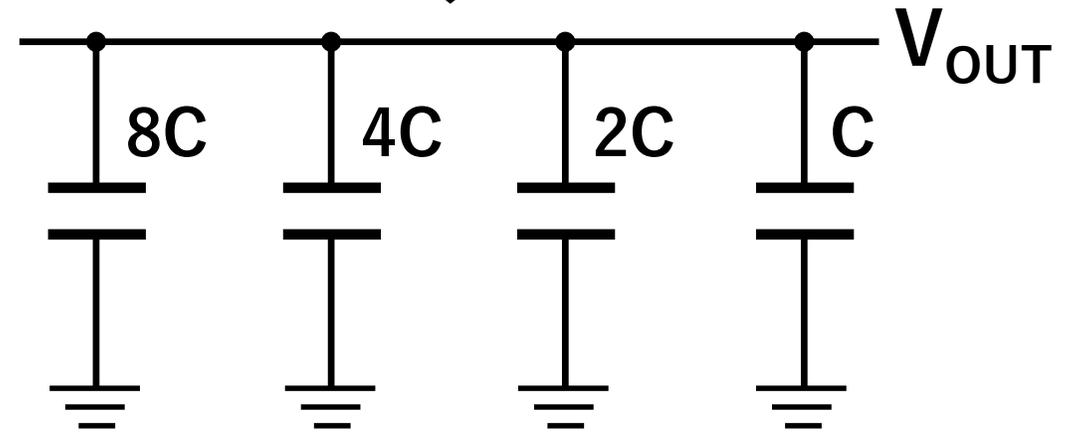
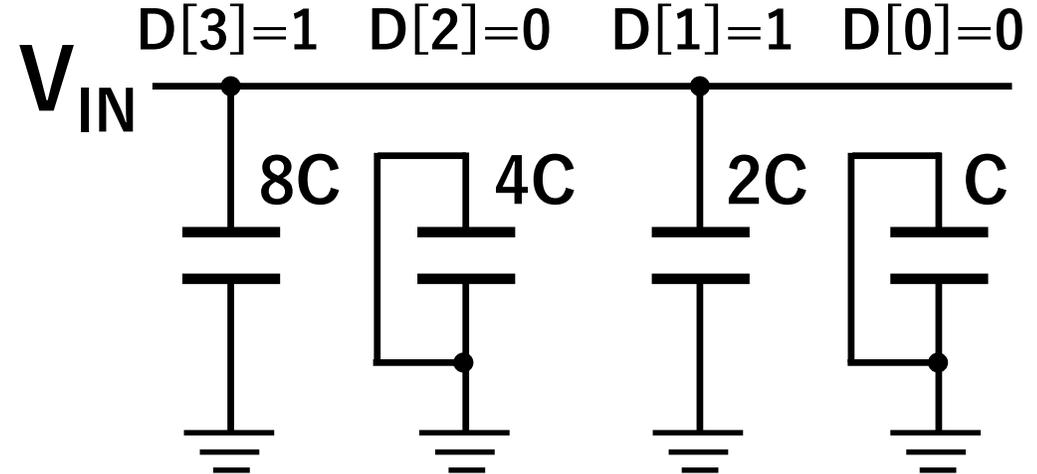
●アナログ回路演算の普及の鍵

- ✓ アナログ回路素子（MOSトランジスタ、容量素子、抵抗素子など）の**特性変化**（製造バラツキ、電源電圧変動、温度変動）への対応
- ✓ ソフトウェア開発者向け環境（SDK）

アナログ回路演算の例 (左図：加算、右図：乗算)

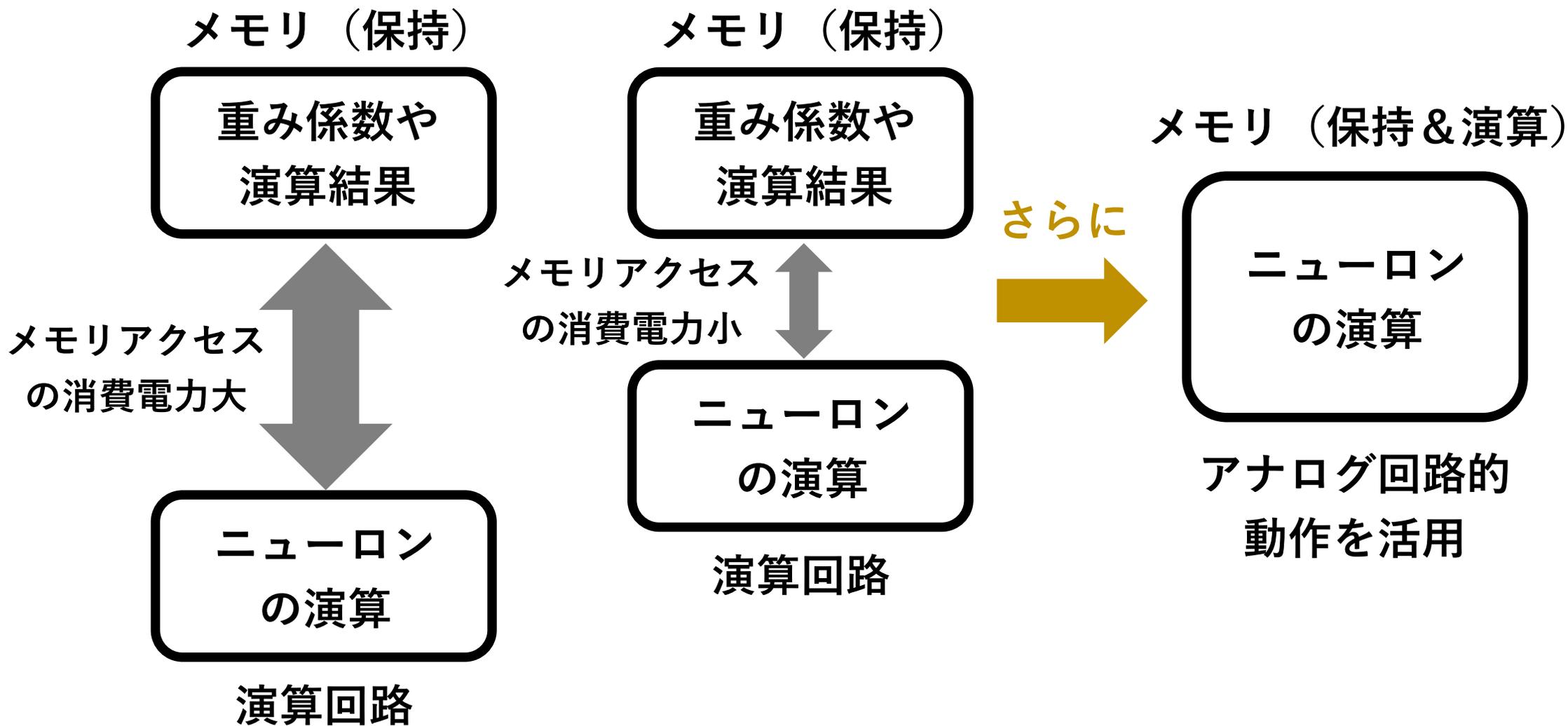


$$V_{OUT} = (V_1 + V_2 + V_3 + V_4) / 4$$



$$V_{OUT} = V_{IN} \times D[3:0]$$

メモリ近傍演算からメモリ内演算へ



アナログ回路を用いたディープニューラルネットワークの例

マサチューセッツ工科大

- 65nm CMOS
- 手書き文字の分類 (MNIST)
- メモリ内積和演算 (メモリは、SRAM)

Stanford大 & KU Leuven

- 28nm CMOS
- 物体 (10種類) の分類 (CIFAR-10)
- メモリ近傍演算
- 容量回路で加算
- 活性化関数 (ステップ関数) コンパレータ (比較) 回路

Mythic

- アナログ演算の実用化を推進する企業
- メモリ内積和演算 (メモリは、抵抗型メモリ)

関連文献：

A. Biswas and A. P. Chandrakasan, "Conv-RAM: An energy-efficient SRAM with embedded convolution computation for low-power CNN-based machine learning applications," 2018 IEEE International Solid - State Circuits Conference - (ISSCC), San Francisco, CA, 2018, pp. 488-490, doi: 10.1109/ISSCC.2018.8310397.

D. Bankman, L. Yang, B. Moons, M. Verhelst and B. Murmann, "An always-on 3.8 μ J/86% CIFAR-10 mixed-signal binary CNN processor with all memory on chip in 28nm CMOS," 2018 IEEE International Solid - State Circuits Conference - (ISSCC), San Francisco, CA, 2018, pp. 222-224, doi: 10.1109/ISSCC.2018.8310264.

<https://www.mythic-ai.com/technology/>

行動計画アクセラレータ

アナログ回路を用いた実装例が登場

- ・ 効率的な動作により、高速化や低消費電力化の可能性を秘めている

	ミネソタ大学	日立製作所
回路実装形態	65nm CMOS	FPGA with CPU
動作形態	アナログ回路 & デジタル回路	デジタル回路
グリッド数	40 × 40	1200 × 1200
消費電力	26 mW	3.8 W

関連文献：

L. R. Everson, S. S. Sapatnekar and C. H. Kim, "2.5 A 40 × 40 Four-Neighbor Time-Based In-Memory Computing Graph ASIC Chip Featuring Wavefront Expansion and 2D Gradient Control," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), San Francisco, CA, USA, 2019, pp. 50-52, doi: 10.1109/ISSCC.2019.8662455.

A. Kosuge and T. Oshima, "A 1200 × 1200 8-Edges/Vertex FPGA-Based Motion-Planning Accelerator for Dual-Arm-Robot Manipulation Systems," 2020 IEEE Symposium on VLSI Circuits, Honolulu, HI, USA, 2020, pp. 1-2, doi: 10.1109/VLSICircuits18222.2020.9162951.

まとめ

- センシングとAIは、社会イノベーションを引き起こす原動力となる
- アナログ集積回路技術は、これらを支える技術であり、新しい未来を切り拓く力を秘めている