最終レポート課題

電気電子工学特別講義II 2021年11月16日

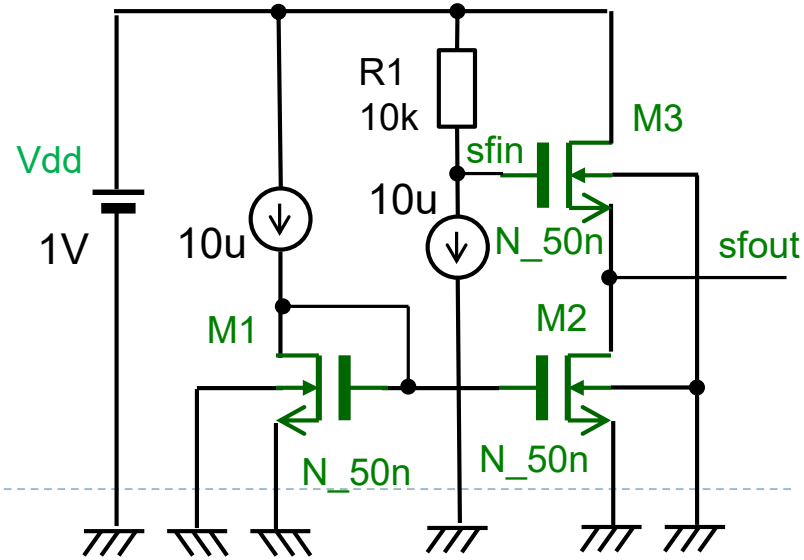
課題:第6回で作成したカレントミラー回路にNMOS Source Follower (SF)を追加し、その出力インピーダンスをシミュレーションしよう。これまでと同じくBaker先生のトランジスタモデルを使い、全てのトランジスタをN_50n, W=2.5um, L=100nmとする。さらに下図のように、電源は1.0V、SFのゲートは電源から10kΩで100mV落として与える。

①SFの出力抵抗を求めよ。

②その出力抵抗を、シミュレーションを用いて構成要素に分解しなさい。候補しては、ゲートに付けたR1 10kΩの出力への効き、SF M3のgm、そのバックゲートのgm、電流源M2のドレイン抵抗などが考えられる。①の結果と辻褄が合うだろうか。

③SFの出力抵抗を半分にしたい。どうやったら実現できるか。その場合のトレードオフは?

(シミュレーションに用いた.ascファイルを添付ください。他、説明に必要な図面等も)
質問・コメント・感想・意見等がありましたら、遠慮なく。

提出先: yuji.gendai@gunma-u.ac.jp
提出期限: 2021年12月20日

件名は以下の形式でお願いします。
[講義レポート] 最終 学籍番号・氏名