

# アナログ回路の基礎と

## IoTに向けた回路設計への応用

群馬大学大学院 理工学府 電子情報部門  
小林春夫

[koba@gunma-u.ac.jp](mailto:koba@gunma-u.ac.jp)

<https://kobaweb.ei.st.gunma-u.ac.jp/>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/gakkai.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/analog-web/analogworkshop.html>



Kobayashi  
Laboratory



# 内容

---

1. アナログ集積回路設計概要
2. デジタルCMOS回路
3. 電源回路基礎
4. オペアンプ 基礎
5. スイッチド・キャパシタ回路 基礎
6. AD/DA変換器 基礎
7. AD変換器自己校正・誤差補正技術
8. 基準電圧源回路
9. 複素信号処理回路

# I. アナログ集積回路設計概論

群馬大学大学院 理工学府 電子情報部門

小林春夫

koba@gunma-u.ac.jp



Kobayashi  
Laboratory



# 発表内容

---

- アナログ集積回路設計
  - デジタル回路とアナログ回路
  - アナログ回路開発事例
  - SPICEシミュレーション
  - デバイスマデリング
  - レイアウト設計

# 発表内容

- アナログ集積回路設計
  - デジタル回路とアナログ回路
  - アナログ回路開発事例
  - SPICEシミュレーション
  - デバイスマデリング
  - レイアウト設計
- ミニマルファブへの期待
- まとめ

# デジタル回路とアナログ回路

---

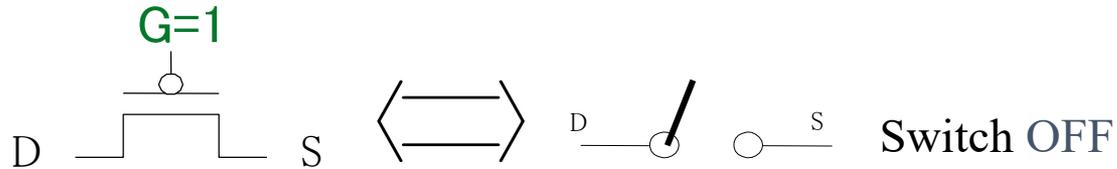
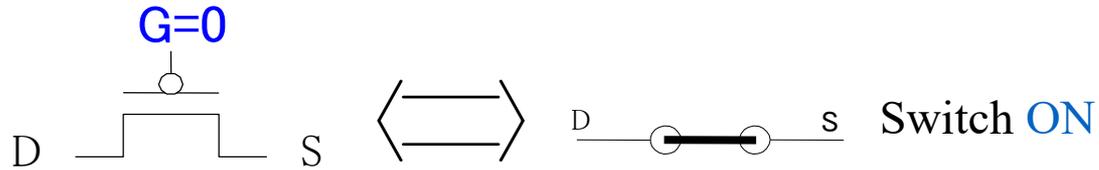
## トランジスタの使い方

デジタル回路: スイッチとして使う

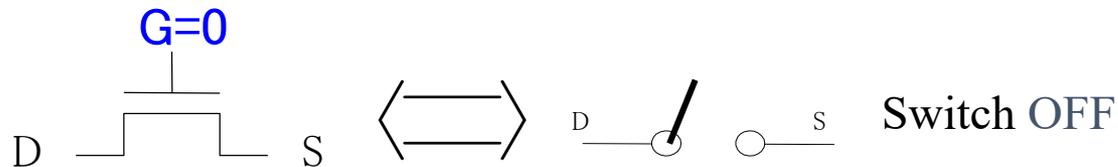
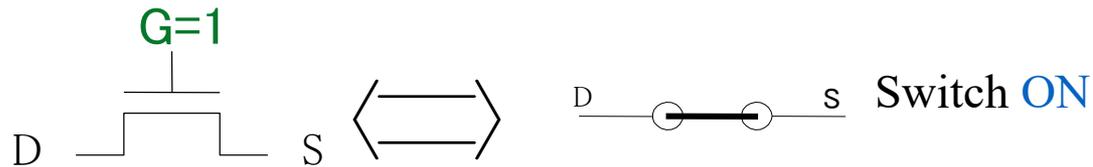
アナログ回路: 信号増幅に使う

# PMOS, NMOS スイッチ

## (1) PMOS



## (2) NMOS

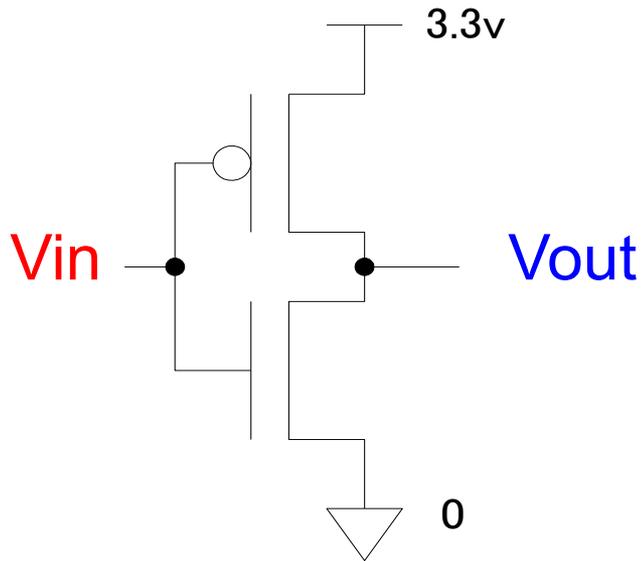


# CMOSインバータ回路

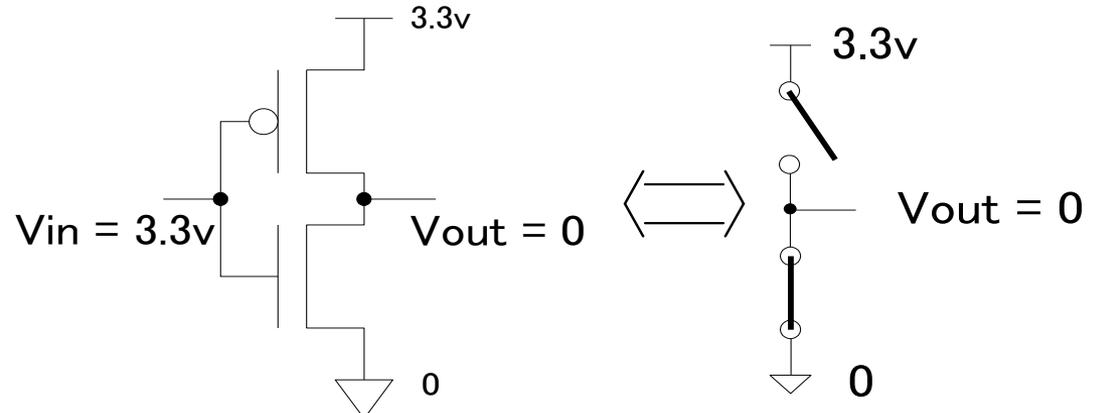
**Vin: High**  $\Rightarrow$  **Vout: Low**

**Vin: Low**  $\Rightarrow$  **Vout: High**

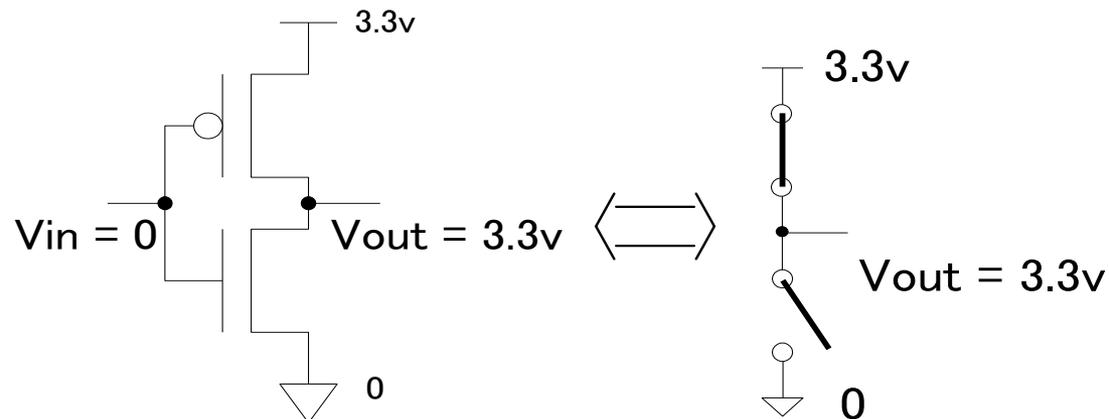
Inverter



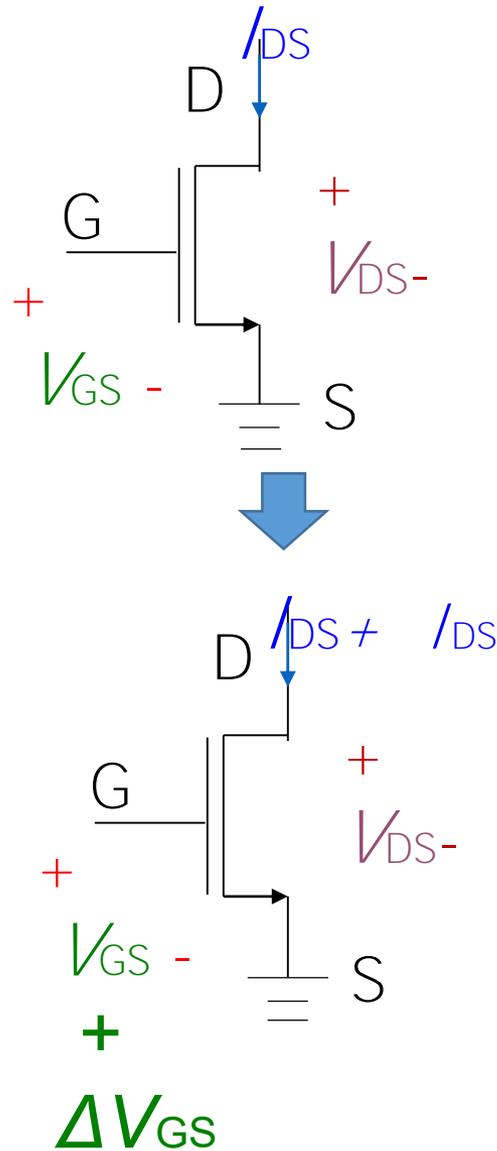
a) when  $V_{in} = 1$  (3.3v)



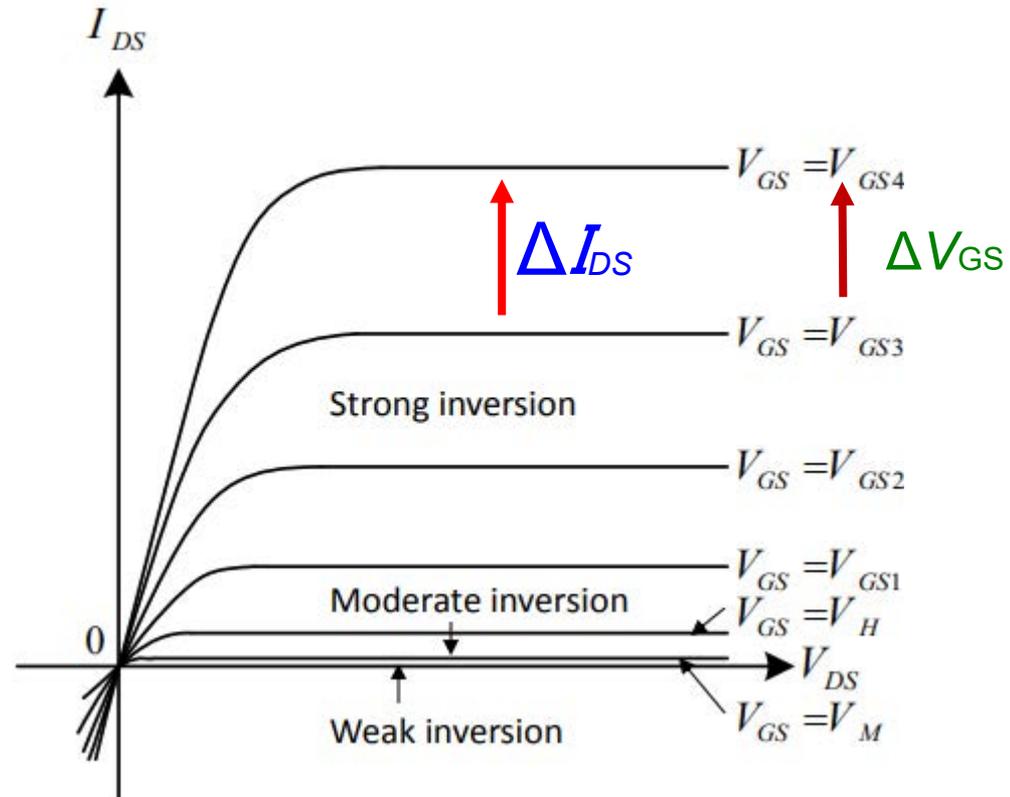
b) when  $V_{in} = 0$



# アナログ回路 信号増幅

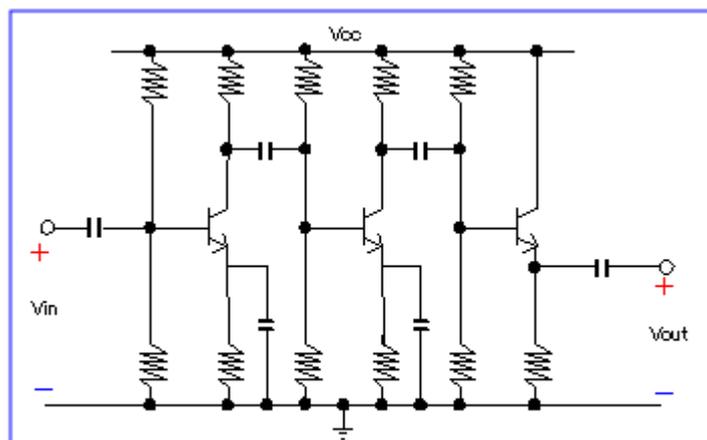


$$I_{DS} \propto V_{GS}^2$$

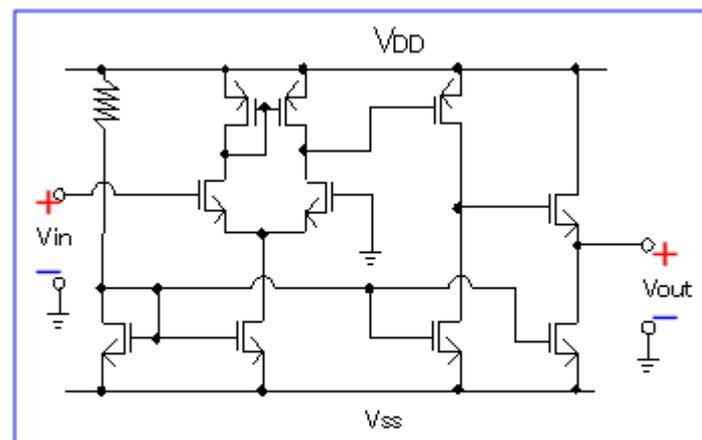


# 個別部品回路と集積回路の違い (1)

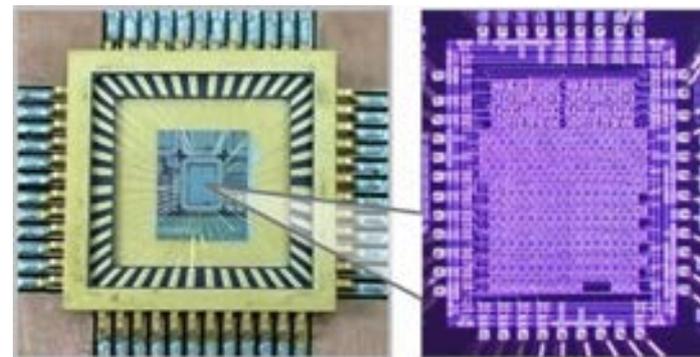
## オーディオ増幅器の典型例



個別部品回路



CMOS集積回路



# 個別部品回路と集積回路の違い (2)

個別部品回路

- ・最小限のトランジスタ
- ・段間接続にキャパシタ

**コスト**  
受動部品 < 能動部品

CMOS集積回路

- ・コスト要因 : チップの使用面積
- ・個別部品回路で用いられるキャパシタ使用不可

**外付けが必要となりコスト高**

最小面積の部品であるトランジスタを多数用いる。

**最も安価**  
最適な回路方法

# 発表内容

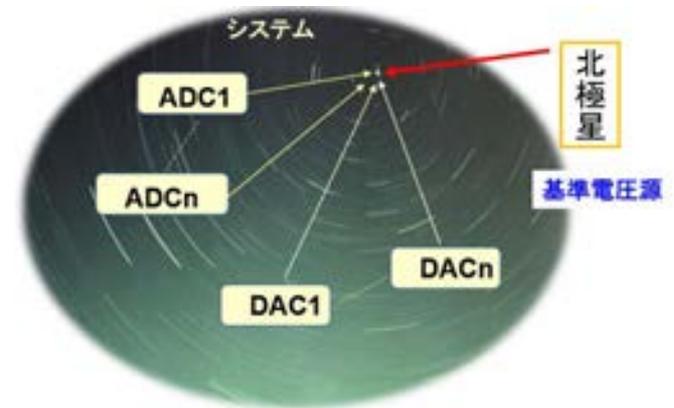
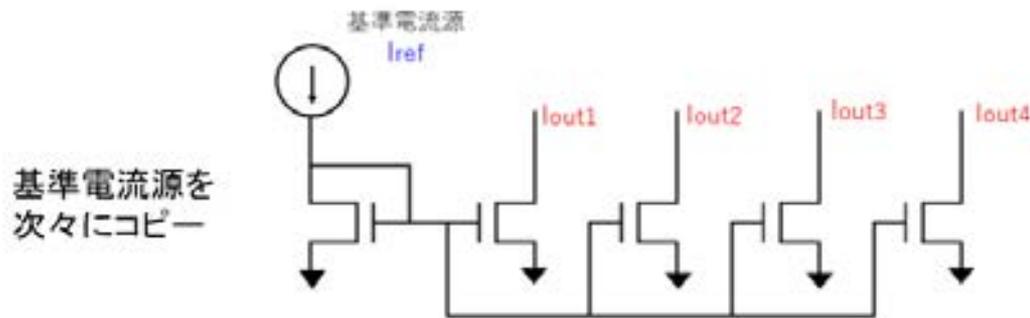
- アナログ集積回路設計
  - デジタル回路とアナログ回路
  - **アナログ回路開発事例**
  - SPICEシミュレーション
  - デバイスマデリング
  - レイアウト設計
- ミニマルファブへの期待
- まとめ

# 基準電圧源・電流源はアナログ集積回路の北極星

システムの基準電圧源・電流源は、システム精度の基準となるもの。

システム内に複数の基準は設けない。

一つの基準にたいして、システム内の全てのアナログ部精度がトレースする様に設計。



参考 群馬大学 中谷隆之先生 資料

「ものづくり」は「ばらつき」との戦い



「基準」がしっかりしていると「ばらつき」を抑制できる

# 電源電圧不感 改良永田電流源

## オリジナル 永田電流源

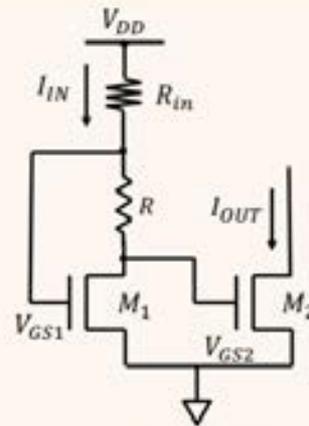
1960年代  
日立製作所 永田穰氏  
(パイポーラTr)

回路イメージを描く

回路図作成

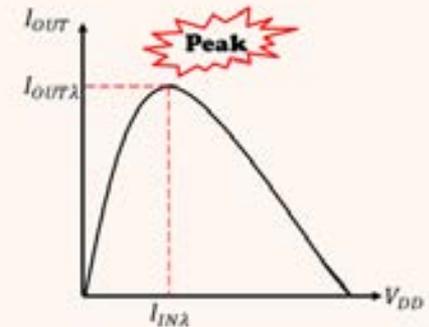
回路シミュレーションで  
動作確認・パラメータ値確定

## 改良 永田電流源

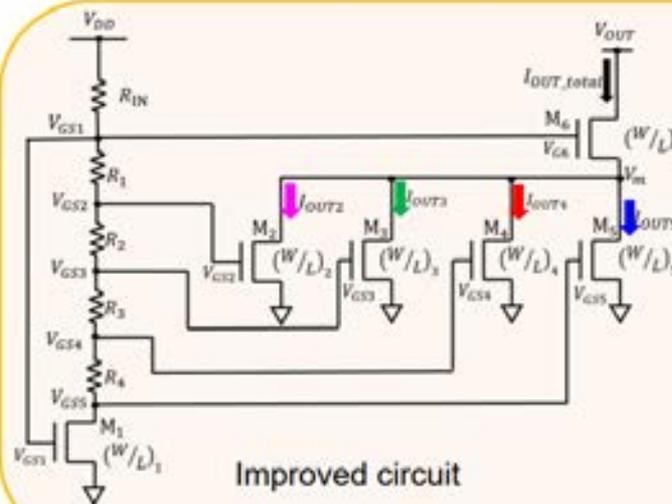


MOS Nagata  
Current Mirror Circuit

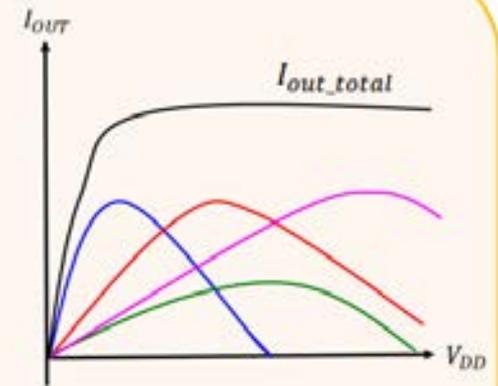
ピーキング電流源



Peaking current  
characteristics



Improved circuit



Peaking current characteristics  
of improved circuit

# 改良永田電流源 レイアウト・試作・測定

ASO社による  
チップレイアウト

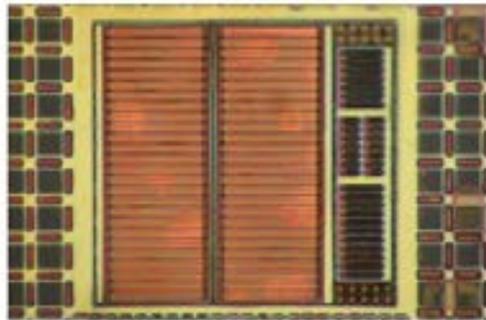
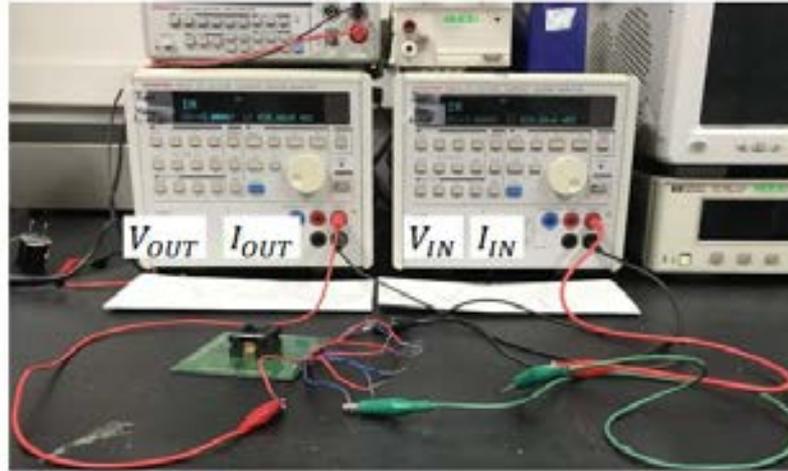
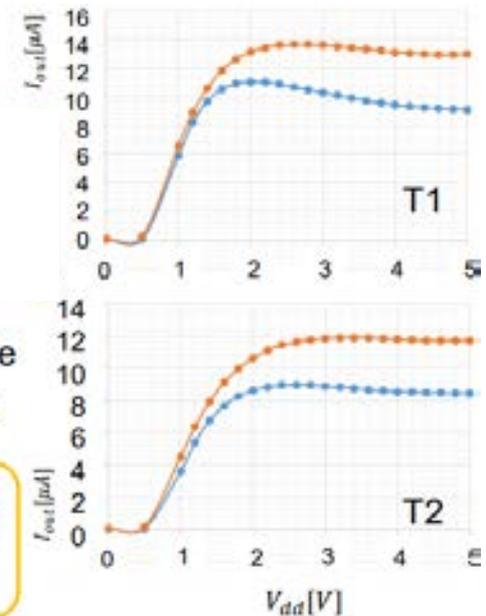
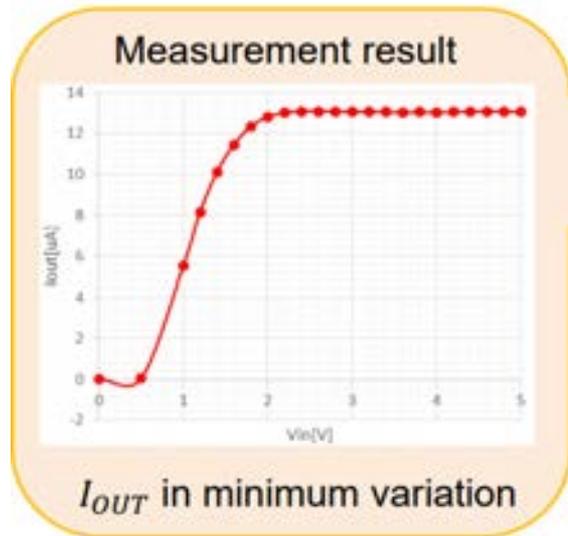


Photo of prototype chip



Measurement environment

- 電源電圧不感
- 温度変動に弱い



# IC設計での温度特性の重要性

自動販売機メーカーの技術者

「**広い範囲の温度で電子回路の特性保証する必要あり。**  
学会論文・発表で少しでも温度特性に言及していると  
少しは信用する気になる。」

沖縄の炎天下

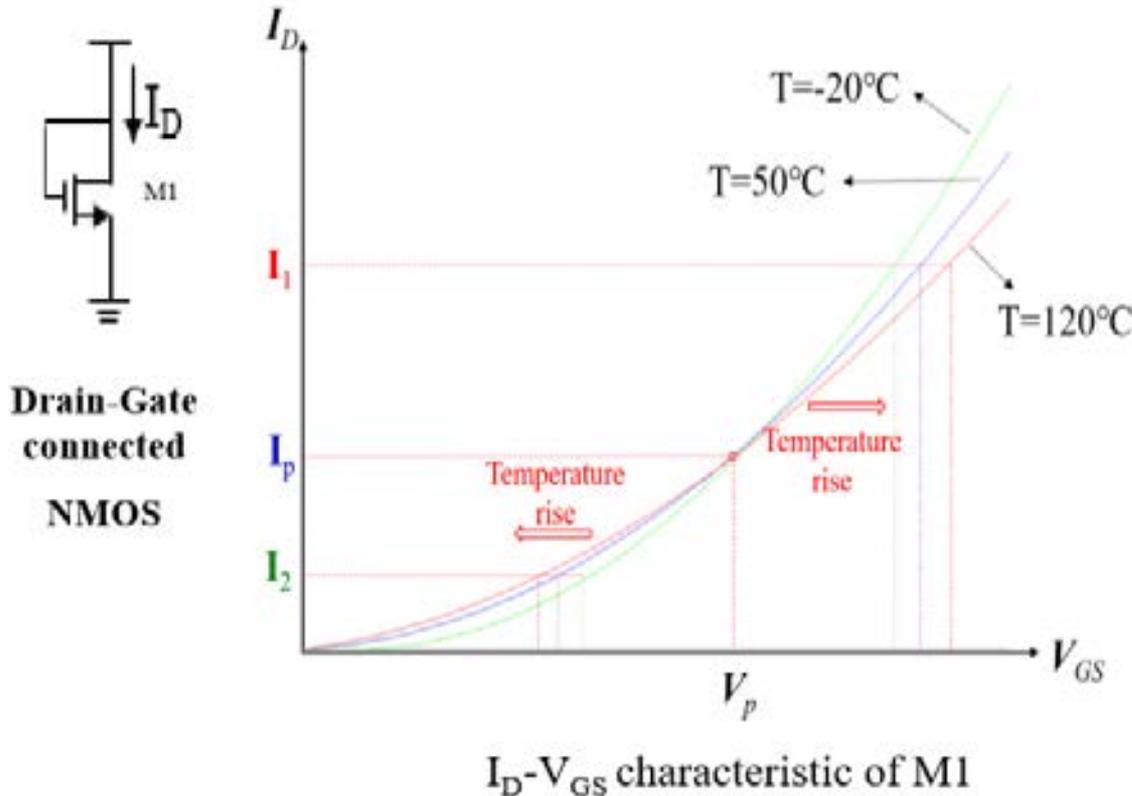


北海道の氷点下



- **信頼性:** ICはジャンクション温度 $10^{\circ}\text{C}$ 上昇で寿命半分
- 車載用ICでも温度特性は重要

# MOS 温度特性



アナログ回路



デバイス特性

温度が高くなる



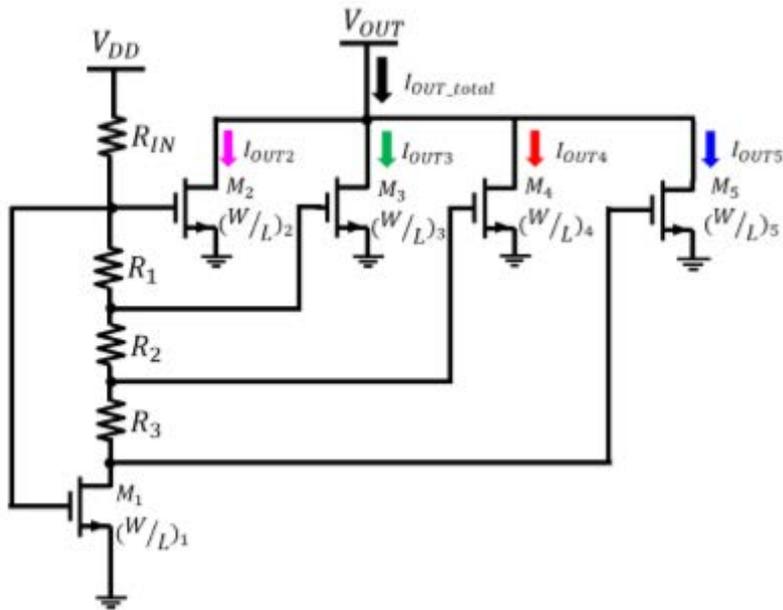
MOS は寝起きが悪くなる

若者の生活習慣 !?

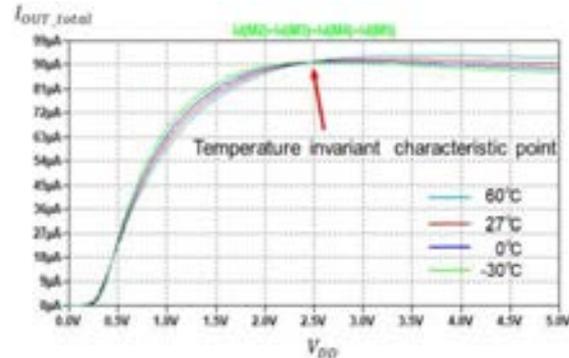
夜: なかなか寝ない (なかなか**オフ**しない)

朝: なかなか起きない (なかなか**オン**しない)

# 温度にも不感 さらなる改良永田電流源



Proposed circuit



SPICE simulation result

$I_{OUT2}$  and  $I_{OUT3}$  have  
Negative temperature characteristics



$I_{OUT4}$  and  $I_{OUT5}$  have  
Positive temperature characteristics



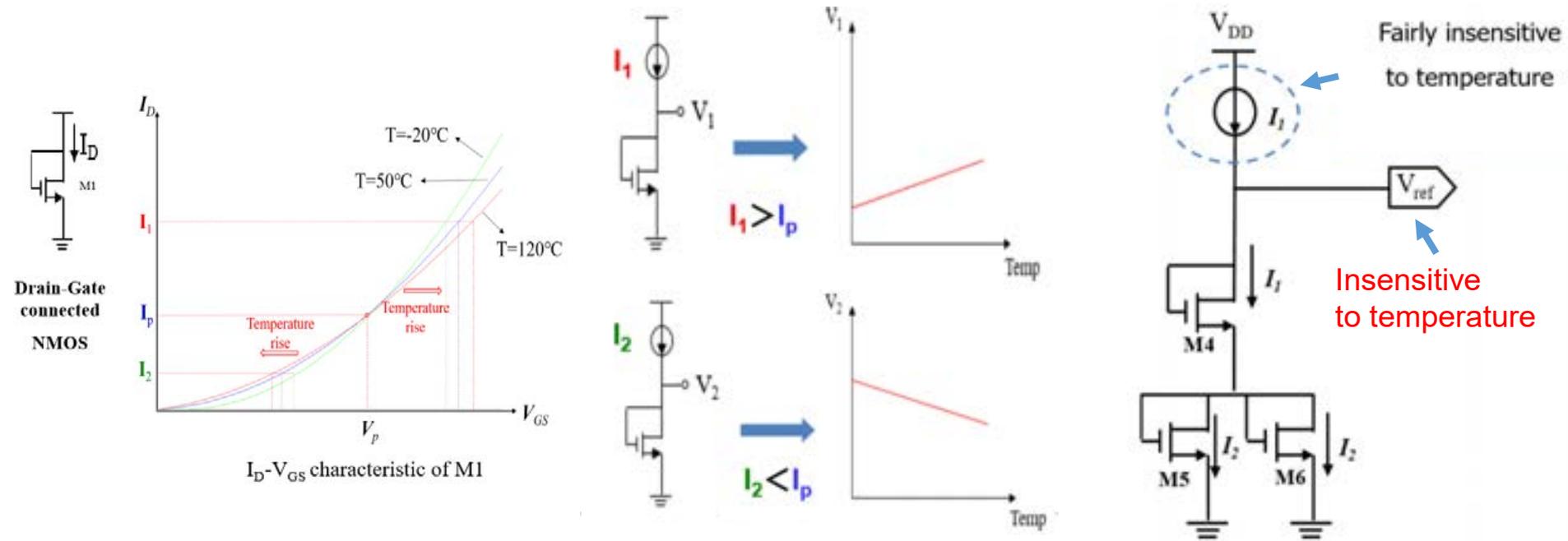
Cancel the temperature characteristics

温度特性も回路シミュレーション可能

[2] T. Hosono, N. Kushita, Y. Shibasaki, T. Ida, M. Hirano, N. Tsukiji, A. Kuwana, H. Kobayashi, Y. Moroshima, H. Harakawa, T. Oikawa

"Improved Nagata Current Mirror Insensitive to Temperature as well as Supply Voltage", Taiwan and Japan Conference on Circuits and Systems (TJCAS), Nikko, Japan (Aug. 2019)

# 温度不感 基準電圧源



2019年6月のVLSI Circuit Symp で特殊デバイス使用をした発表有

標準CMOS で 正と負の温度特性を実現できることを発見

[1] L. Sha, A. Kuwana, H. Kobayashi, "Reference Voltage Generation Circuit Insensitive to Temperature", Taiwan and Japan Conference on Circuits and Systems (TJCAS), Nikko, Japan (Aug. 2019)

# 発表内容

- アナログ集積回路設計
  - デジタル回路とアナログ回路
  - アナログ回路開発事例
  - SPICEシミュレーション
  - デバイスマデリング
  - レイアウト設計

群馬大学  
弓仲康史先生  
資料より

# アナログ集積回路設計の手順

- 仕様を満たす可能性のある構成をイメージを描きながら回路設計
- 回路解析、手計算で概算
- シミュレーションで最終パラメータ値を決定
- レイアウト
- 検証
- チップ試作
- 測定・評価

# 回路解析の重要性



1) 解析と手計算で、ロングドライブ



2) 数値解析 (MATLAB, Verilog-A) で1パット圏内へ



3) 回路シミュレーションでは軽々カップイン



**パター(回路シミュレーション)だけで好スコアが残せますか？**

群馬大学客員教授 三木隆博先生

# 回路シミュレータ SPICEの歴史

## SPICE

**S**imulation **P**rogram with **I**ntegrated **C**ircuit **E**mphasis:

カリフォルニア大学バークレー校(UCB)で開発された  
トランジスタレベルで回路をシミュレーションする  
強力な汎用回路解析プログラム.

- 1960年代に計算エンジン部開発
- 1980年SPICE2G6公開(Cプログラム)
- 1990年以降ベンダーよりGUI環境の異なるEDAツールが多数発表

HSPICE, PSpice, SmartSpice, LTspice etc..

# SPICE3のソースコードは公開されている

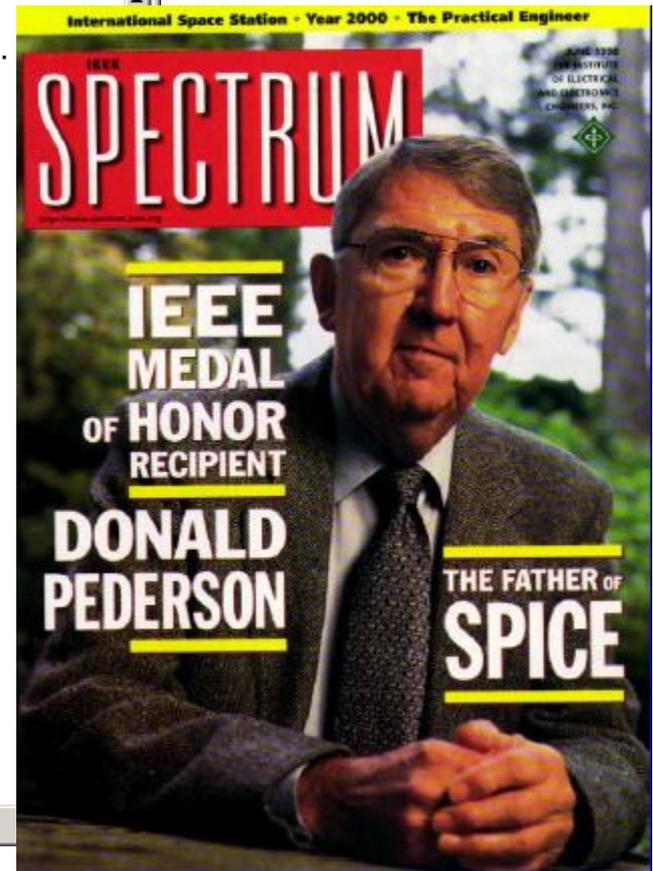
```
tfanal.c - ワードパッド
ファイル(F) 編集(E) 表示(V) 挿入(I) 書式(O) ヘルプ(H)
[Icons]
/******
Copyright 1990 Regents of the University of California. All rights reserved.
Author: 1988 Thomas L. Quarles
*****/

/* subroutine to do DC Transfer Function analysis */

#include "spice.h"
#include <stdio.h>
#include "cktdefs.h"
#include "ifsim.h"
#include "util.h"
#include "sperror.h"
#include "smpdefs.h"
#include "tfdefs.h"
#include "suffix.h"

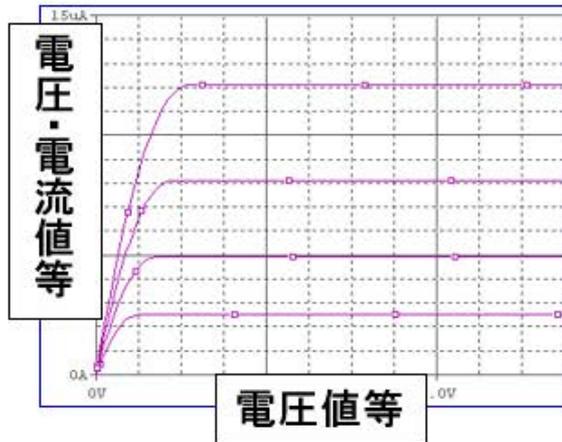
/* ARGSUSED */
int
TFanal(ckt, restart) |
    CKTcircuit *ckt;
    int restart; /* forced restart flag */

ヘルプを表示するには、F1 キーを押してください。
```



# SPICEの基礎

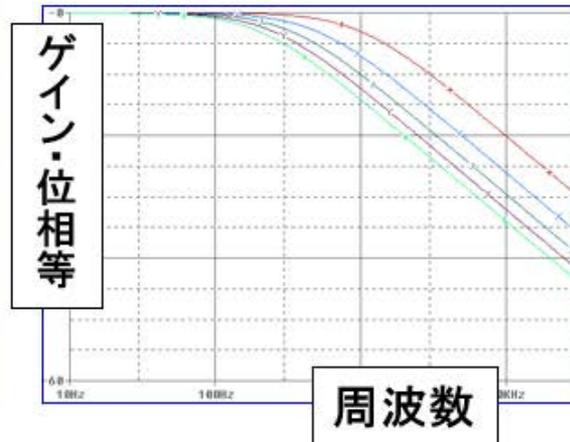
## DC解析



直流電圧/電流を変化させ、  
それに対応する出力を解析



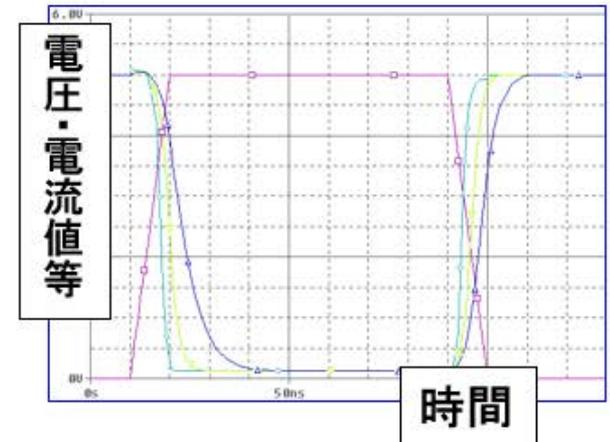
## AC解析



周波数を変化させ、  
それに対応する出力を解析



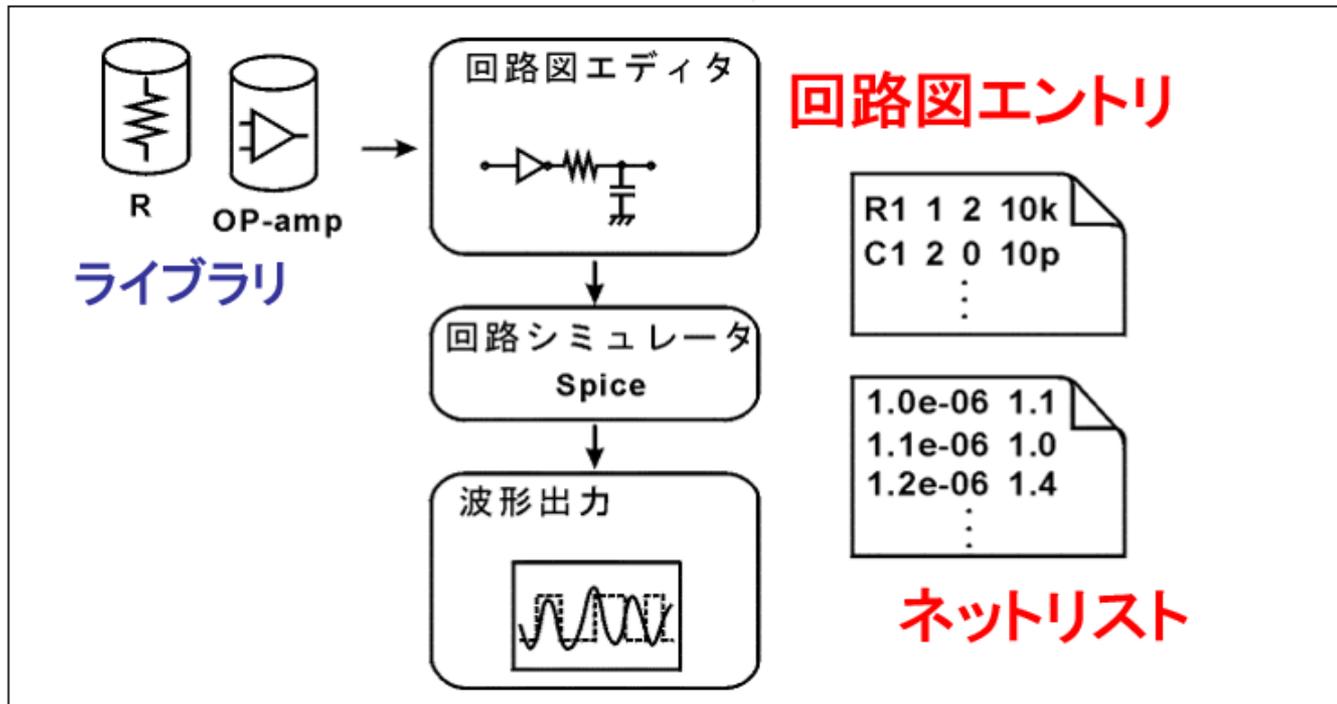
## 過渡(Transient)解析



時間とともに回路の信号が  
変化する様子を解析



# 回路シミュレーションの流れ



① 回路図入力およびシミュレーション条件設定

**回路図エントリツール** *Schematics, Gateway, CosmosSE*

② シミュレータ本体。ライブラリ、回路接続データ

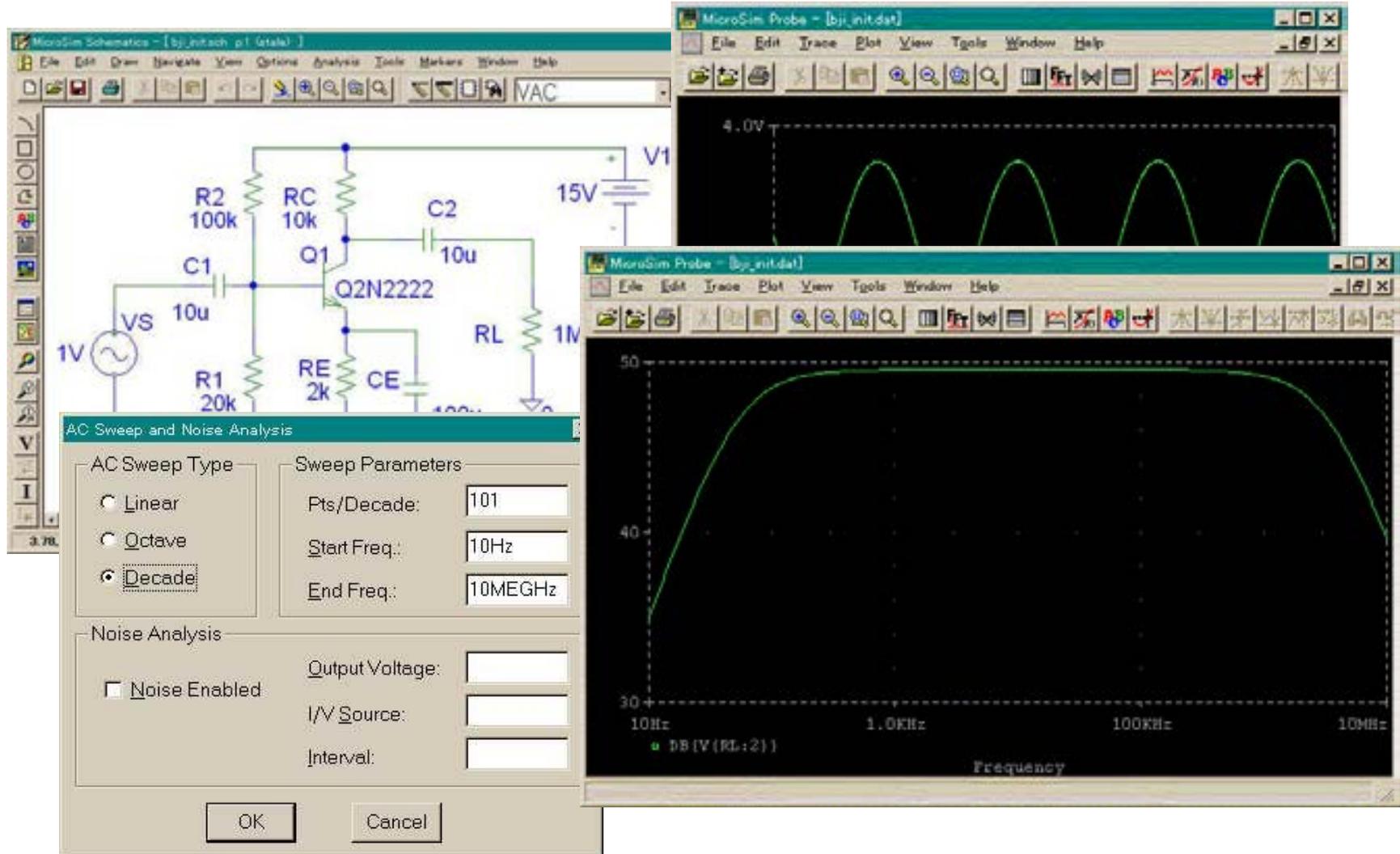
(ネットリスト)に基づき、回路シミュレーションを行う

**回路シミュレータ** *PSpice, SmartSpice, HSPICE*

③ シミュレーション結果をグラフ表示

**波形ビューワ** *Probe, SmartView, Cosmos-Scope*

# 現在のSPICE: GUIベースの入出力



# SPICEの解析機能

## 1. 直流、交流(DC, AC)解析

: 直流、交流信号に対する回路応答

## 2. 過渡(Transient)解析: 時刻変化に伴う回路応答

## 3. フーリエ解析: 過渡解析の結果、信号の周波数成分を 求める(信号のひずみの計算)

## 4. 雑音解析: 抵抗、トランジスタが発生する雑音が 出力にどのように影響するか求める

## 5. 感度解析: 素子の変動(ばらつき、温度特性)が 出力にどのように影響するかを求める

# SPICEの利点・欠点

## 利点

- 実際に回路を作って動作確認する必要がないため、経済的、設計の能率がよい。
- 素子の値を自由に変更したり、温度変化によるばらつきなどを考慮できる。
- 任意のノード電圧、任意の枝の電流を観測できる。

## 欠点

- 大規模回路のシミュレーションには膨大な時間を要する。
- 理想モデルによる机上の空論での設計に走りがち。

# 発表内容

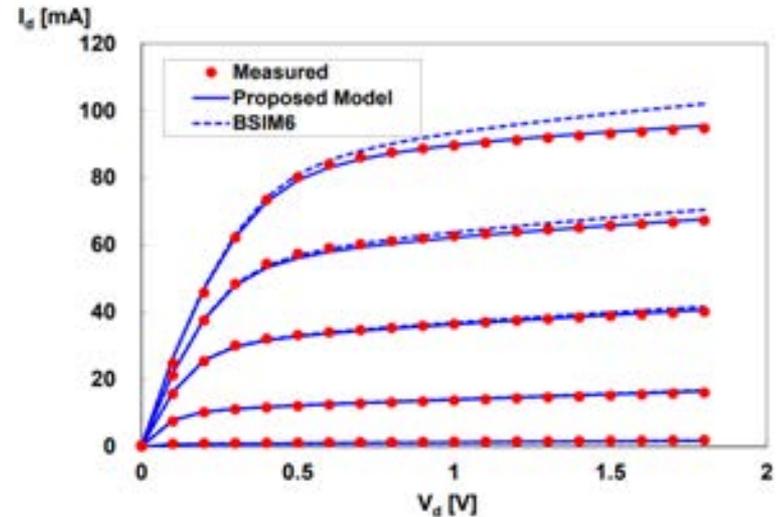
- アナログ集積回路設計
  - デジタル回路とアナログ回路
  - アナログ回路開発事例
  - SPICEシミュレーション
  - デバイスマデリング
  - レイアウト設計

# デバイスモデリング

- トランジスタの基本電流式  
    ➡ 実測と合わない

$$I_d = K' \frac{W}{L} \left[ (V_{gs} - V_t) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \quad \text{線形領域}$$

$$I_d = \frac{1}{2} K' \frac{W}{L} (V_{gs} - V_t)^2 (1 + \lambda V_{ds}) \quad \text{飽和領域}$$



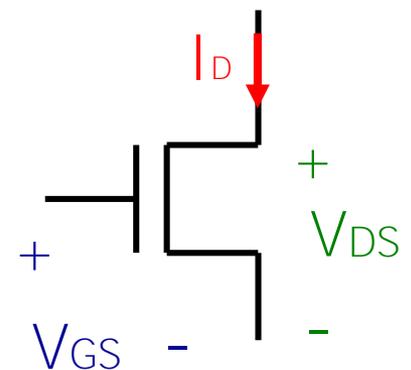
より複雑なモデリング式

物理的パラメータ  
数学的パラメータ

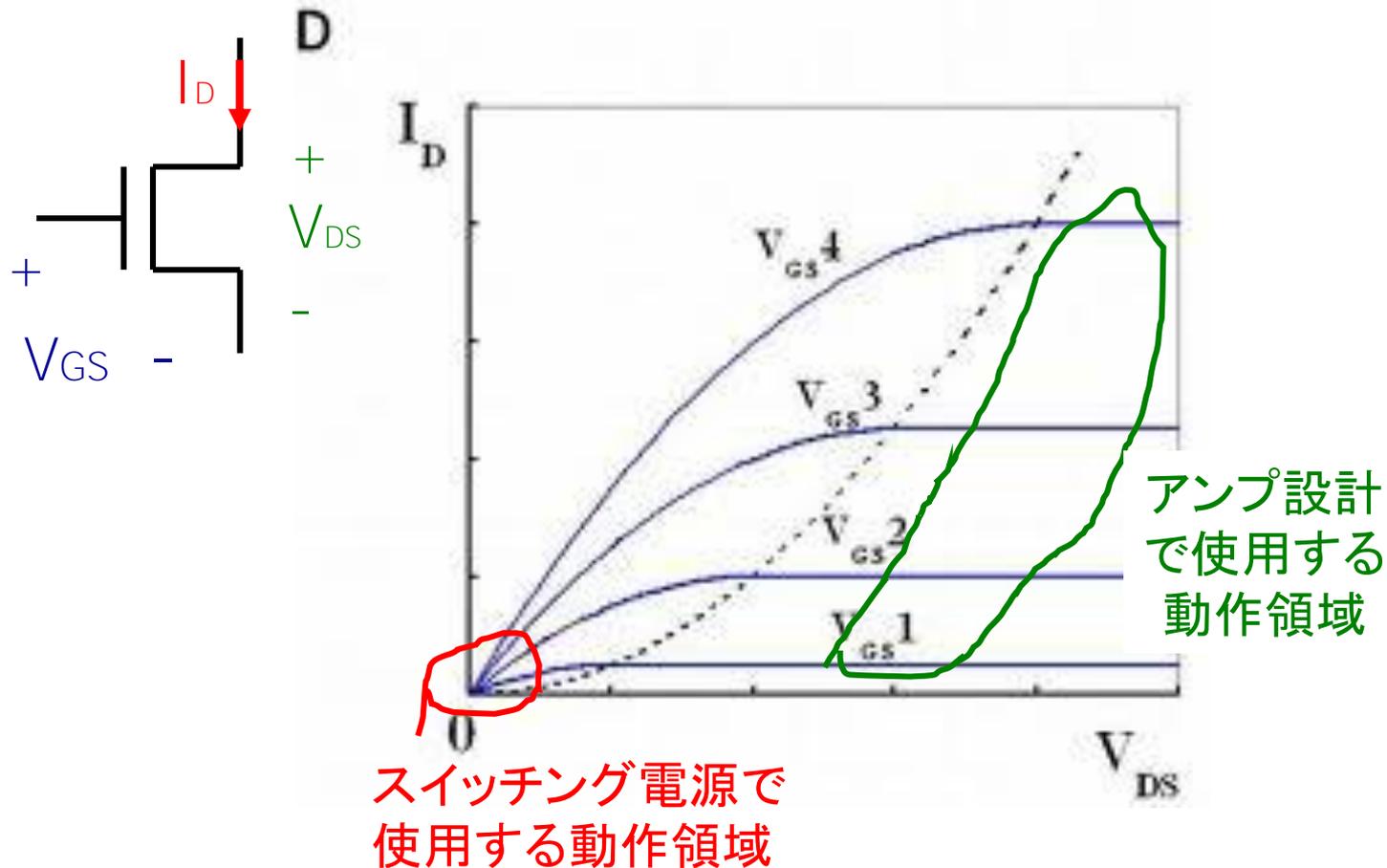
複雑な式 ➡ 精度よし 計算時間がかかる

- モデリング式のパラメータ値を実デバイスから抽出する
- 様々なデバイスのモデリング開発

(元)群馬大学客員教授  
青木均先生



# 使用する回路の動作領域で「合わせる」



RF CMOS のモデリング:

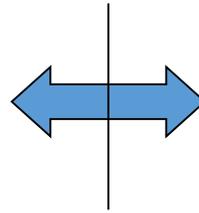
高周波までシミュレーションと実測を合わせるため  
小さな寄生R, C要素、短時間ダイナミクスも考慮

# 発表内容

- アナログ集積回路設計
  - デジタル回路とアナログ回路
  - アナログ回路開発事例
  - SPICEシミュレーション
  - デバイスマデリング
  - レイアウト設計

# 回路・レイアウト設計とIC製造

回路設計技術者  
ファブレス企業

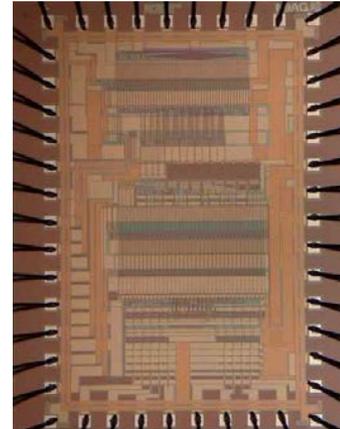
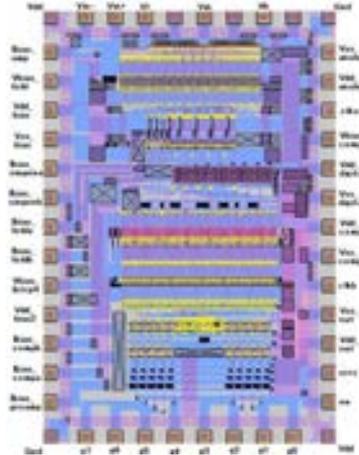


プロセス・デバイス技術者  
ファウンドリ企業

インターフェース部

- マスクデータ
- トランジスタ・モデル (SPICE パラメータ)

CMOS  
アナログICの  
レイアウト設計



レイアウト設計データをもとにファブリケーションされたチップ

マスクデータによる回路設計者とプロセス技術者の仕事の切り分け

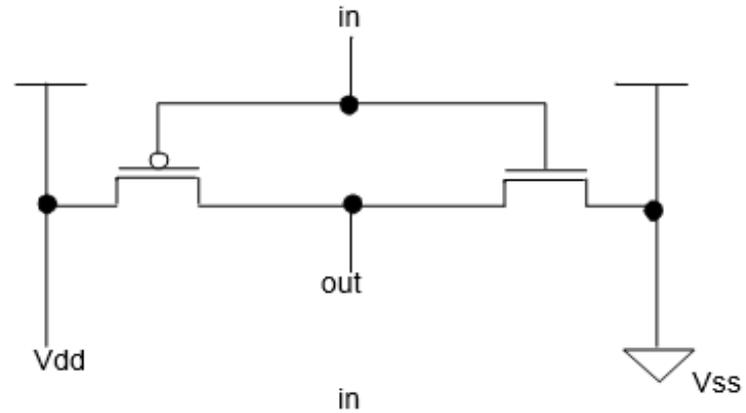
マスクデータ作成



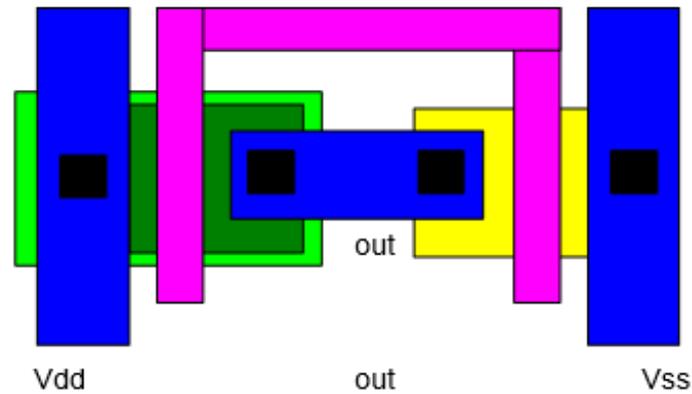
ICのレイアウト

# CMOSインバータ回路のレイアウト

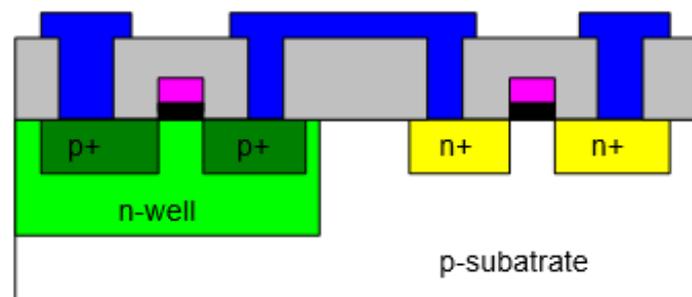
CMOS  
インバータ  
回路図



レイアウト図

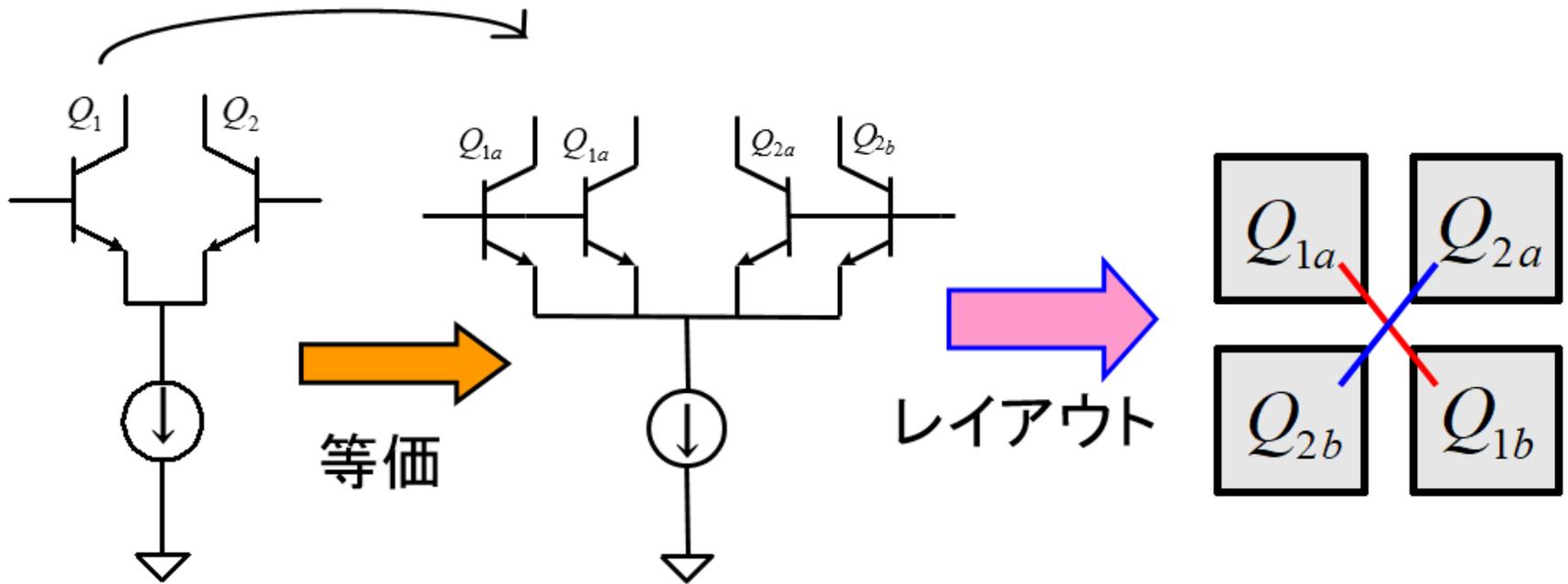


断面図



# トランジスタ・ペアのコモンセントロイド配置

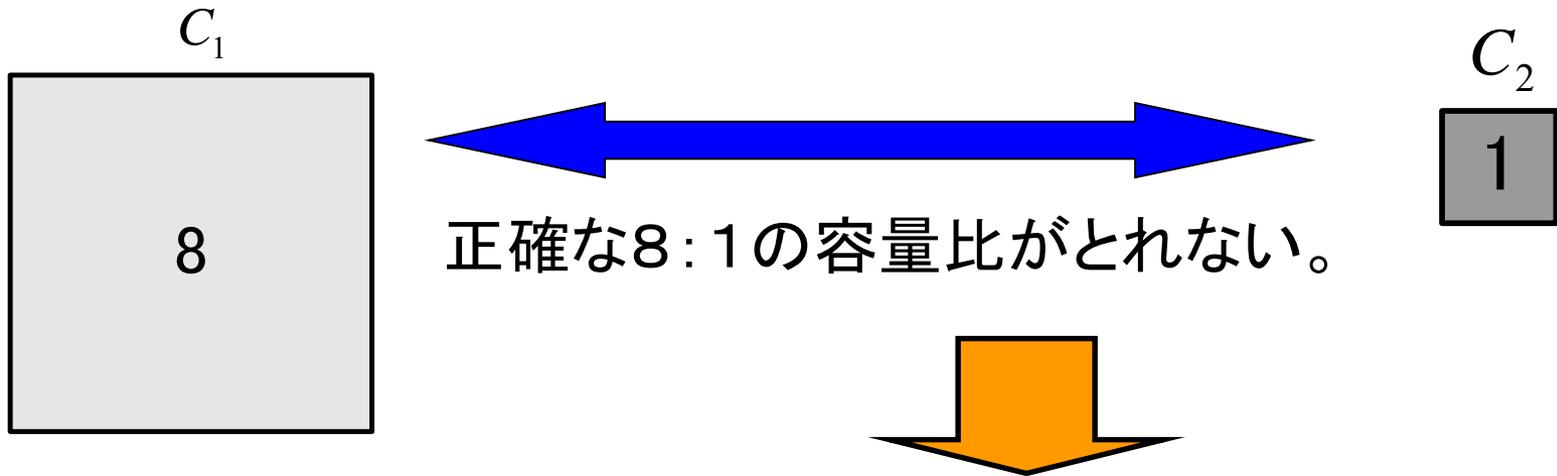
面積半分のエミッタ2つに分解



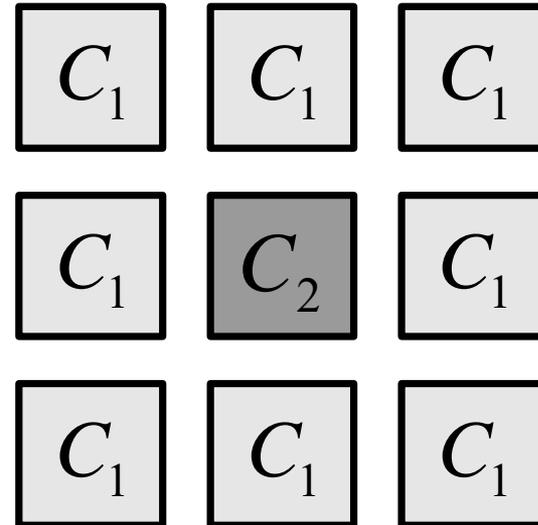
Q1, Q2 のトランジスタ特性  
- 理想的には「同じ」  
- 現実には「ミスマッチあり」

- MOS はバイポーラに比べ ミスマッチ大

# 容量のマッチングをとるためのレイアウト



- 同じ容量を8個並列接続で“端”の影響(フリンジ容量)を除去
- 重心を同じくする  
コモン centroid 法で“傾斜”の影響を除去

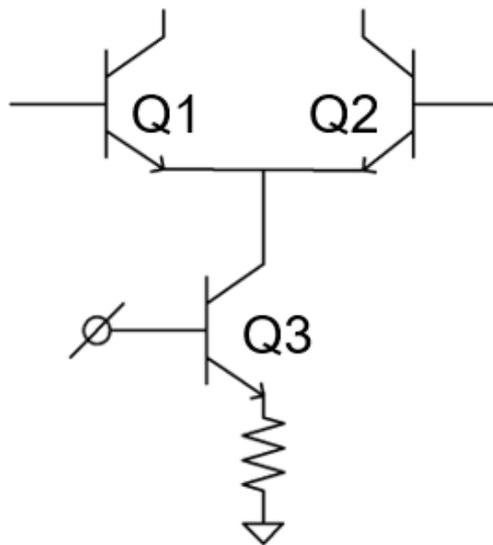


# 発熱の影響の考慮

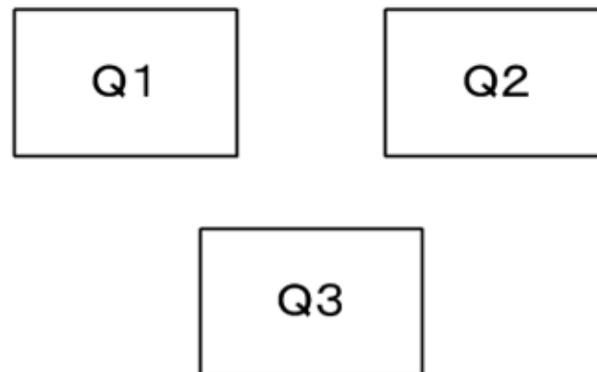
バイアス電流大のバイポーラトランジスタ等  
パワー系デバイスや  
センサ回路等高精度アナログ回路の  
レイアウト設計には「熱の影響」を  
考慮する必要あり。

発熱による温度上昇まで考慮した  
回路シミュレータの市販のものはない。

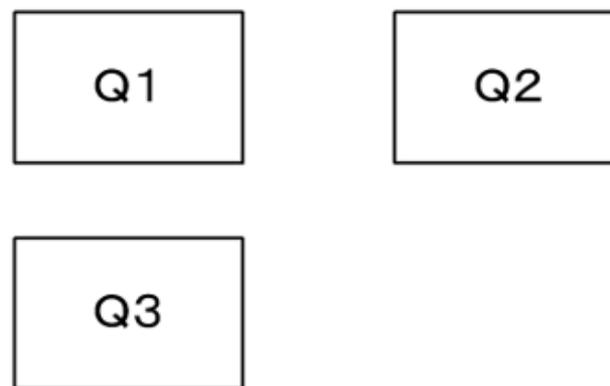
例：バイポーラ  
差動アンプの  
レイアウト



熱バランスを考慮したレイアウト



熱バランスを考慮しないレイアウト



# アナログ回路のレイアウト

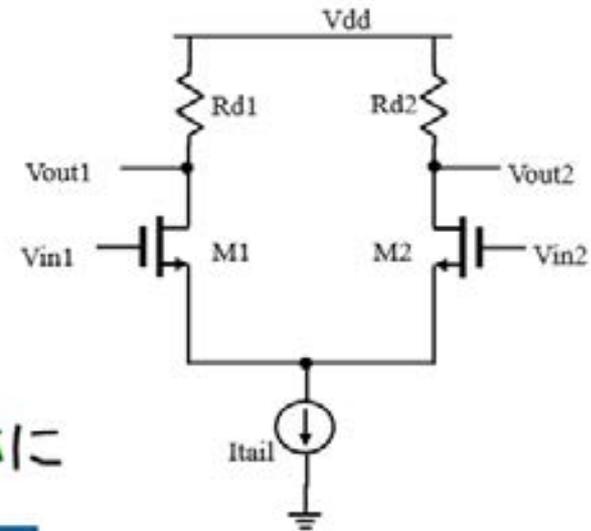
- 見た目が美しいのは 良いレイアウト

- 「美しいレイアウト」とは何か

その一つとして

アナログ回路は**差動回路**が多用

回路が**対称** ⇒ レイアウトも**対称**に

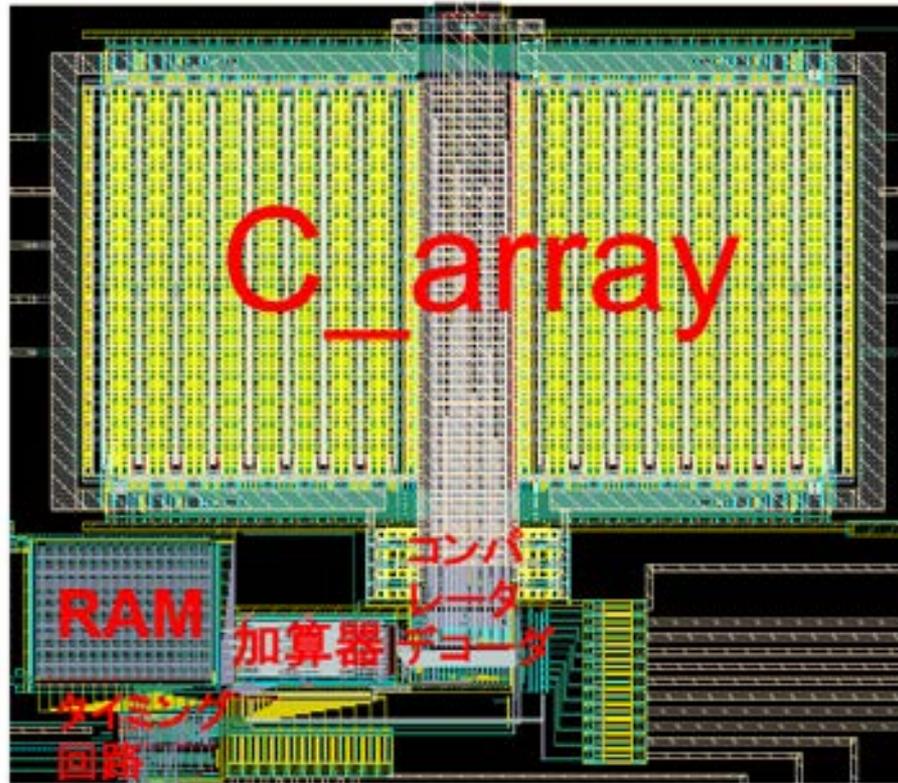


**差動回路**  
**左右対称**



群馬大学 白石洋一先生より

# 対称なレイアウト（逐次比較近似ADC）



- アナログ集積回路のレイアウト：
  - 完全自動化は難しい
  - 技術者によるレイアウトの方がコンパクト化（高速・高周波化、低コスト化） mismatches 小（高精度化） できる

# UCLA Royce Hall

左右対称ではない



## 2. デジタルCMOS回路

トランジスタの父達

1948

- トランジスタレベル デジタルCMOS回路
- デジタルCMOS回路の性能
  - 消費電力
  - スピード

小林春夫

〒376-8515 群馬県桐生市天神町1丁目5番1号

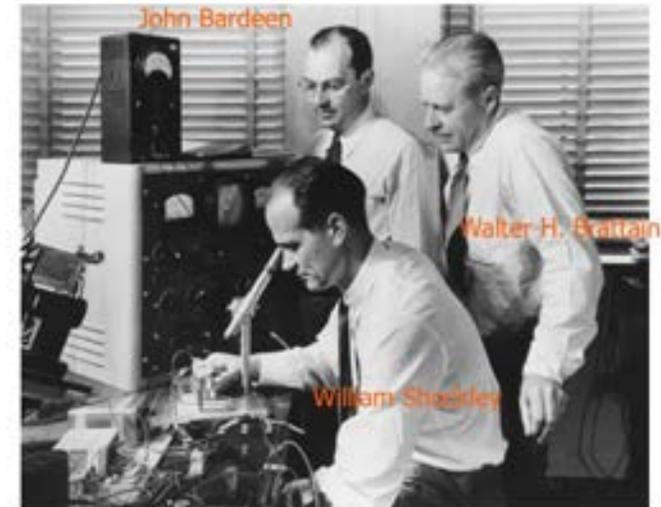
群馬大学大学院 理工学府 電子情報部門

電話 0277 (30) 1788 FAX: 0277 (30)1707

e-mail: koba@gunma-u.ac.jp

<https://kobaweb.ei.st.gunma-u.ac.jp>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>



[https://drive.google.com/file/d/1S5cgvXYHIRTNzLtSwnK2zPTI\\_WJCcjsl/view](https://drive.google.com/file/d/1S5cgvXYHIRTNzLtSwnK2zPTI_WJCcjsl/view)

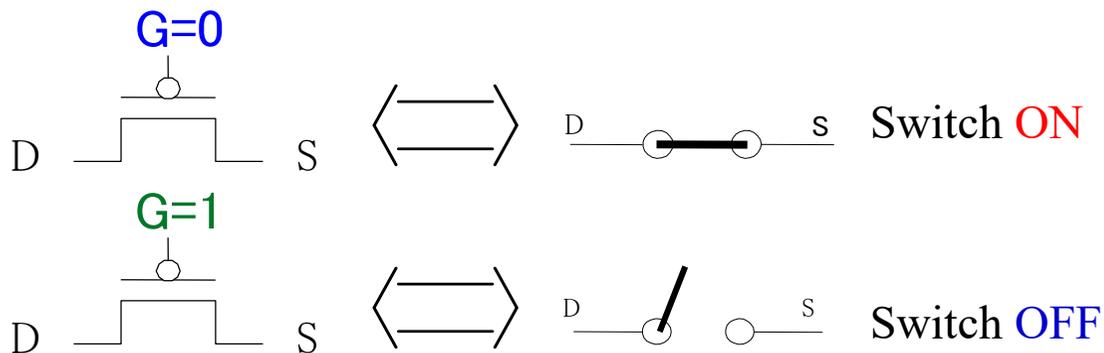
# 内 容

- トランジスタレベル デジタルCMOS回路
- デジタルCMOS回路の性能
  - 消費電力
  - スピード

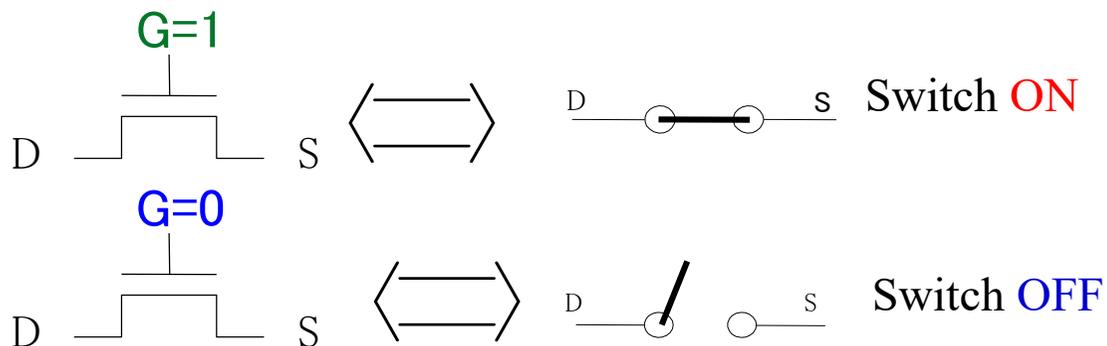
デジタル回路では  
トランジスタを  
スイッチとして使う

# PMOS, NMOS スイッチ

## (1) PMOS



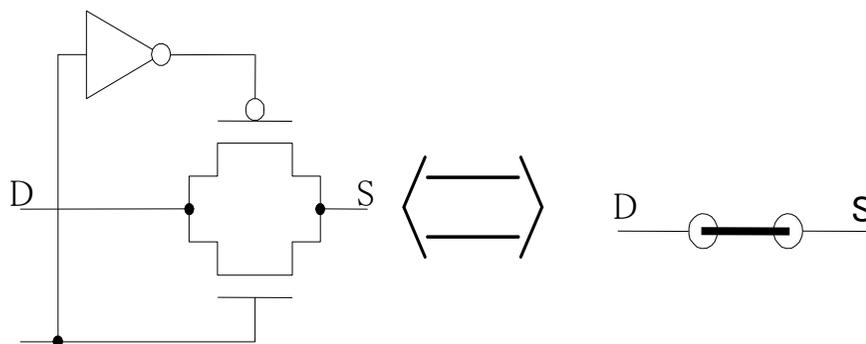
## (2) NMOS



# CMOSスイッチ

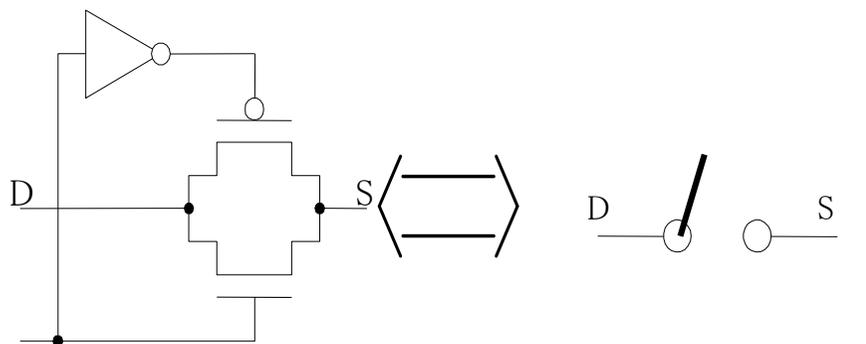
## (3) CMOS

G=1



Switch ON

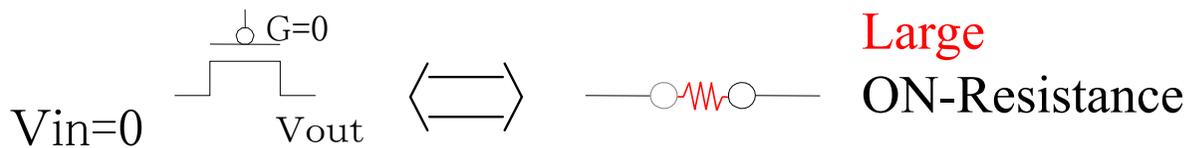
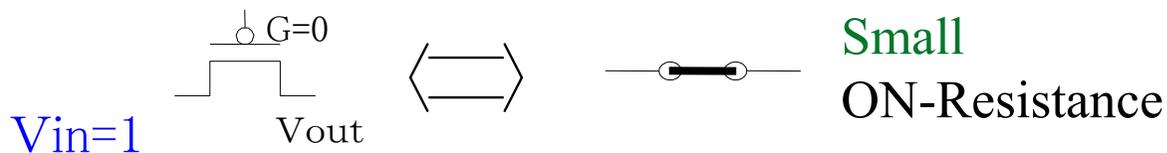
G=0



Switch OFF

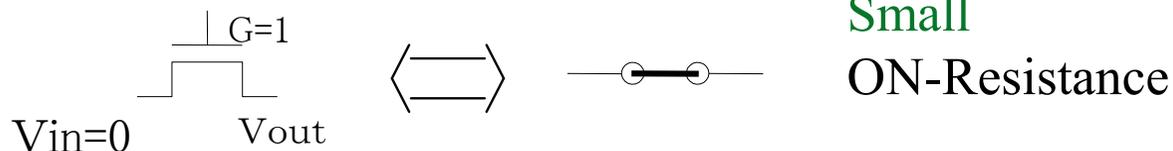
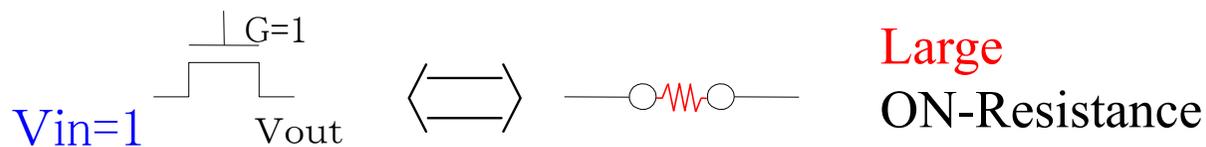
# PMOS, NMOSスイッチの オン抵抗

## (1) PMOS

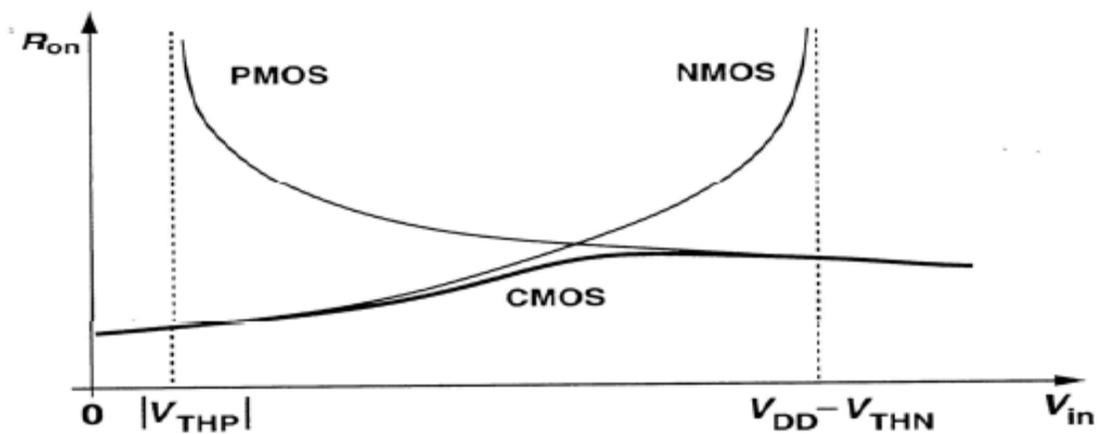
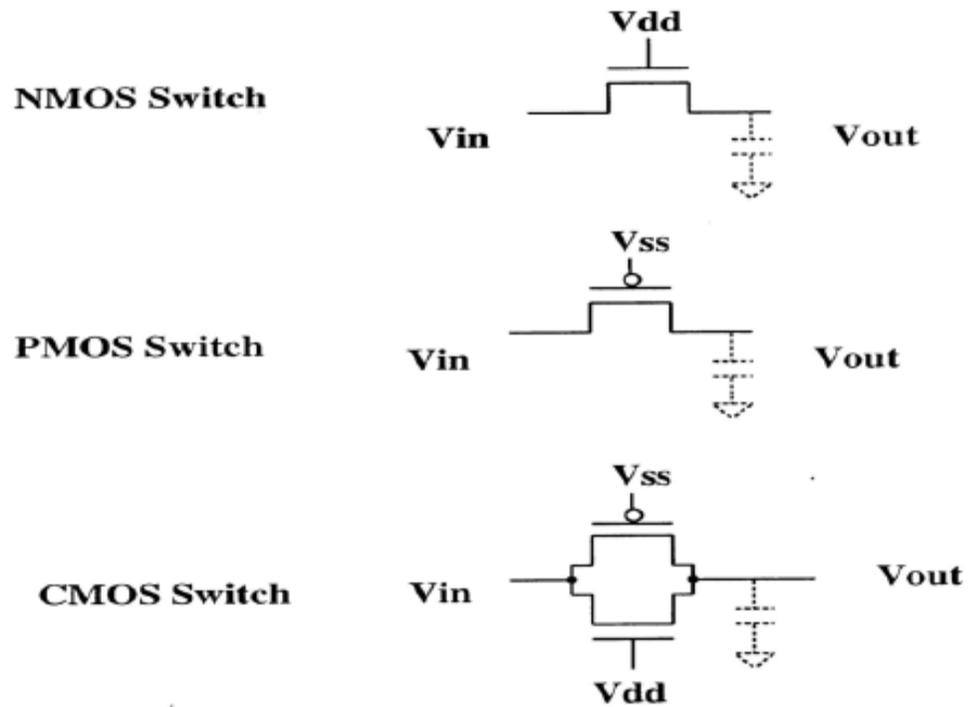


PMOSは  
正電源側で  
用いる

## (2) NMOS

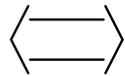
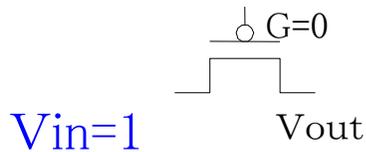


NMOSは  
GND側で  
用いる

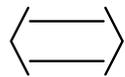
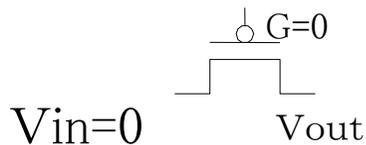


# PMOS, NMOSスイッチの 出力電圧

## (1) PMOS



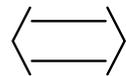
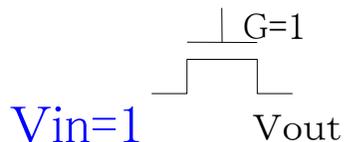
$$V_{out}=V_{dd}$$



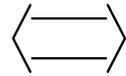
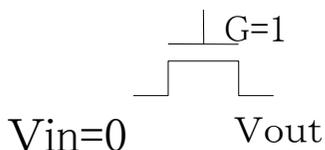
$$V_{out}=|V_{th}|$$

PMOSは  
Vout は  
GNDまで  
下がらない。

## (2) NMOS



$$V_{out}=V_{dd}-V_{th}$$

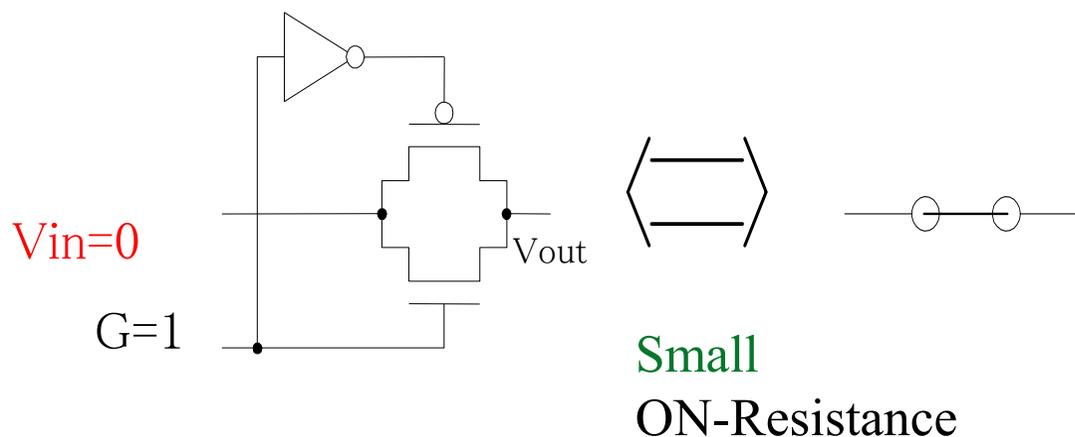
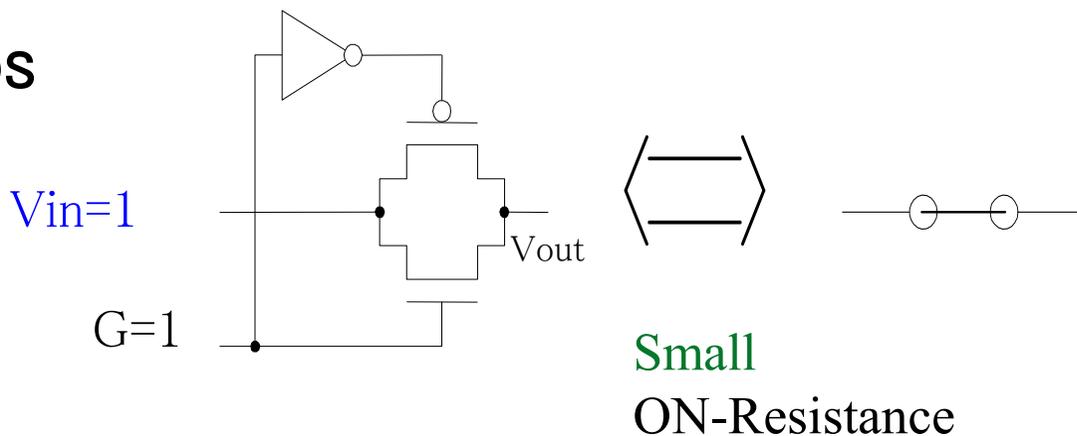


$$V_{out}=0$$

NMOSは  
Voutが  
Vddまで  
上がらない。

# CMOSスイッチのオン抵抗

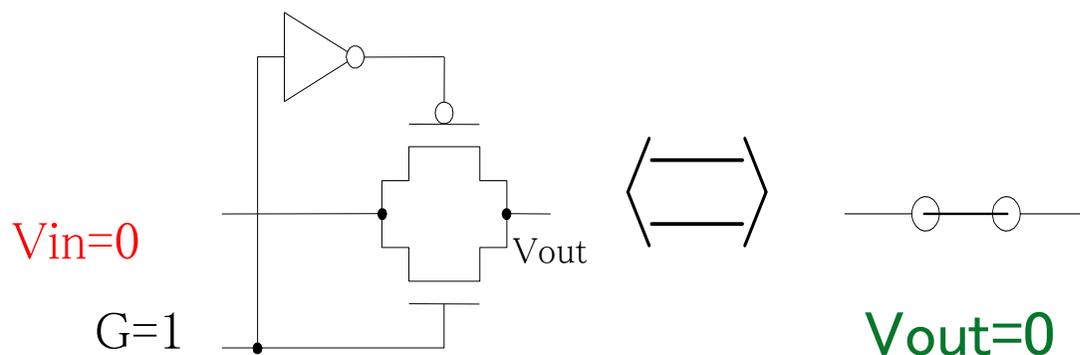
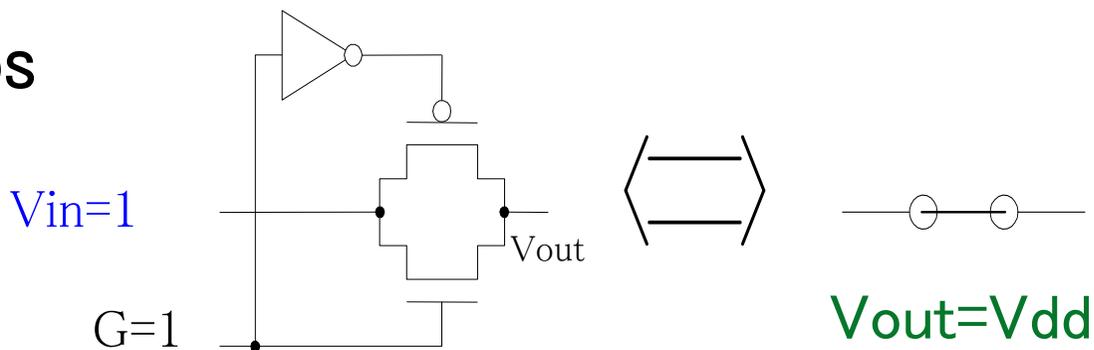
## (3) CMOS



CMOSは  
GND側でも  
正電源側でも  
オン抵抗が  
小さいが、  
トランジスタ数  
が増える。

# CMOSスイッチの出力電圧

## (3) CMOS



CMOSでは  
出力電圧 $V_{out}$ が  
GND,  $V_{dd}$  間を  
フルスイング。

# 論理否定 (NOT)

論理変数  $A, Z$

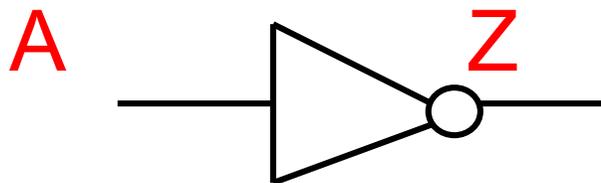
真理値表

$A$ : 入力,  $Z$ : 出力

$$Z = \overline{A}$$

$A$	$Z$
0	1
1	0

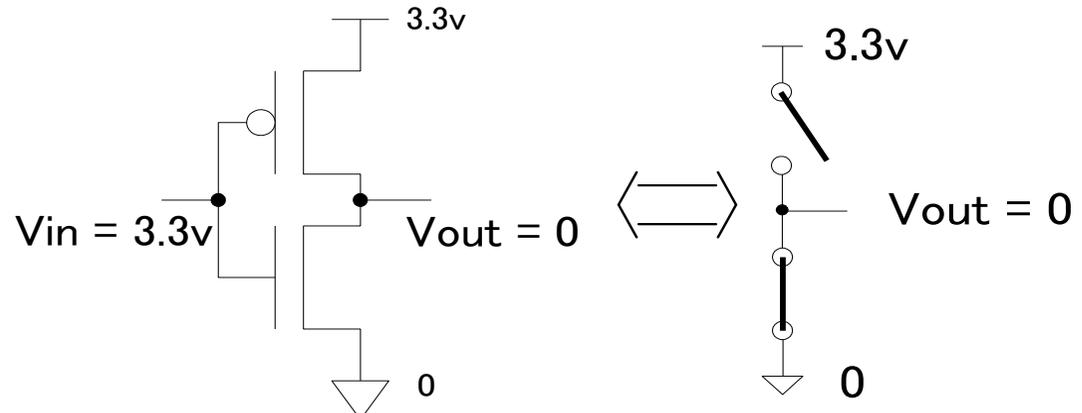
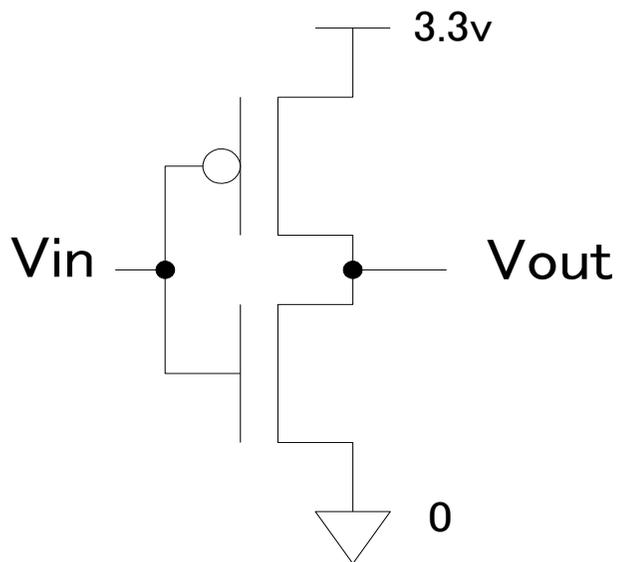
NOT を実現する回路  インバータ回路



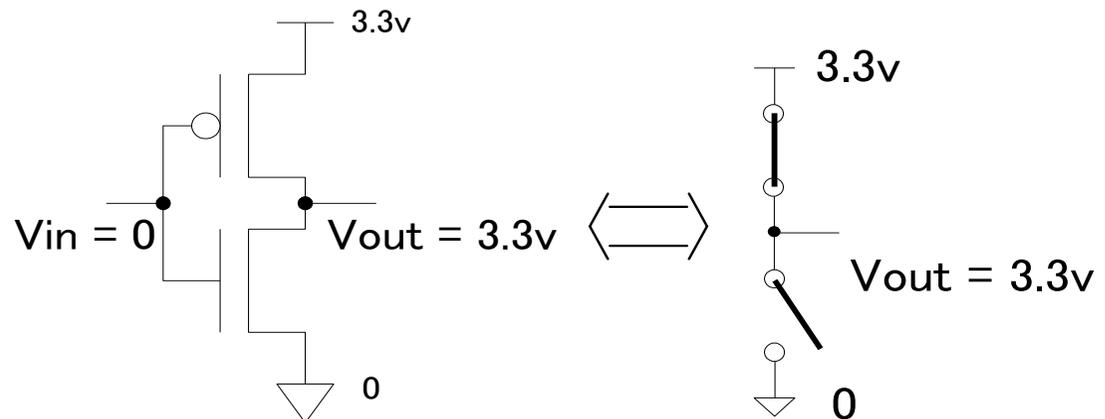
# CMOSインバータ回路

a) when  $V_{in} = 1$  (3.3v)

Inverter



b) when  $V_{in} = 0$



# NAND

(NAND = AND + NOT)

論理変数 A, B, Z

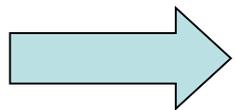
A, B: 入力, Z: 出力

$$Z = \overline{A \cdot B}$$

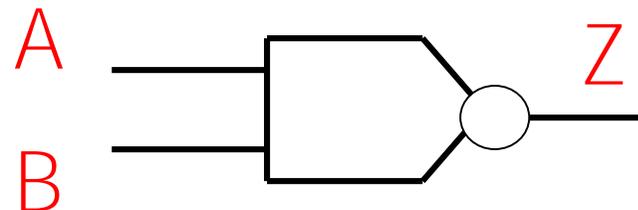
A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

真理値表

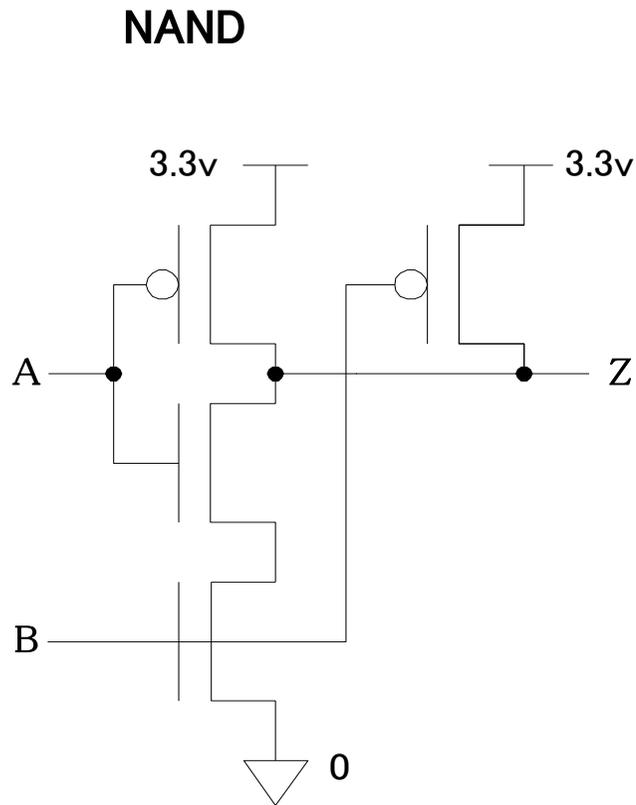
NANDを実現する回路



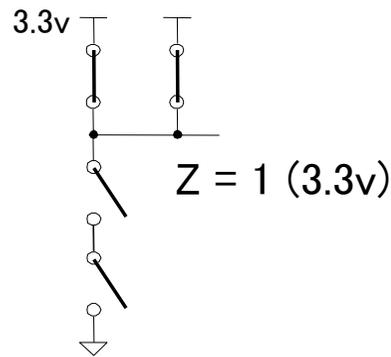
NAND回路



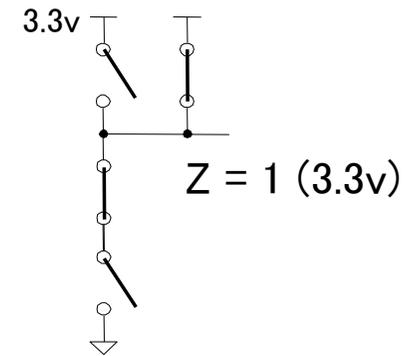
# CMOS NAND回路



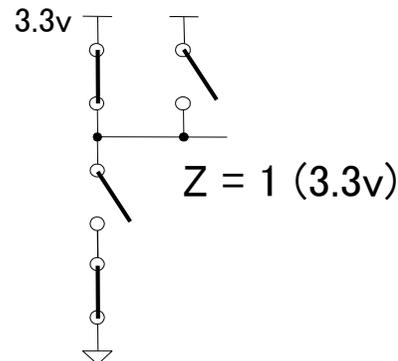
a) when A=0, B=0



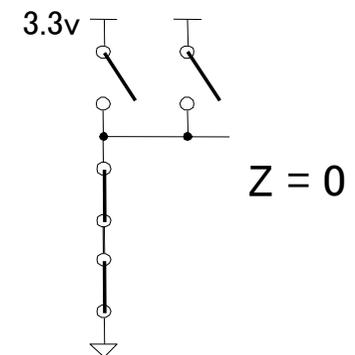
b) when A=1, B=0



c) when A=0, B=1



d) when A=1, B=1



# NOR (NOR = OR + NOT)

論理変数 A, B, Z

A, B: 入力, Z: 出力

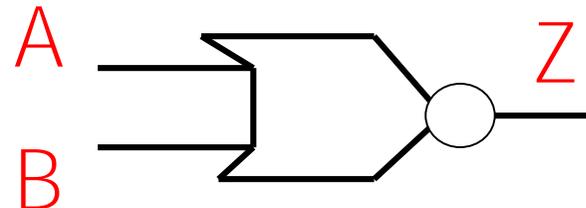
$$Z = \overline{A+B}$$

A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

真理値表

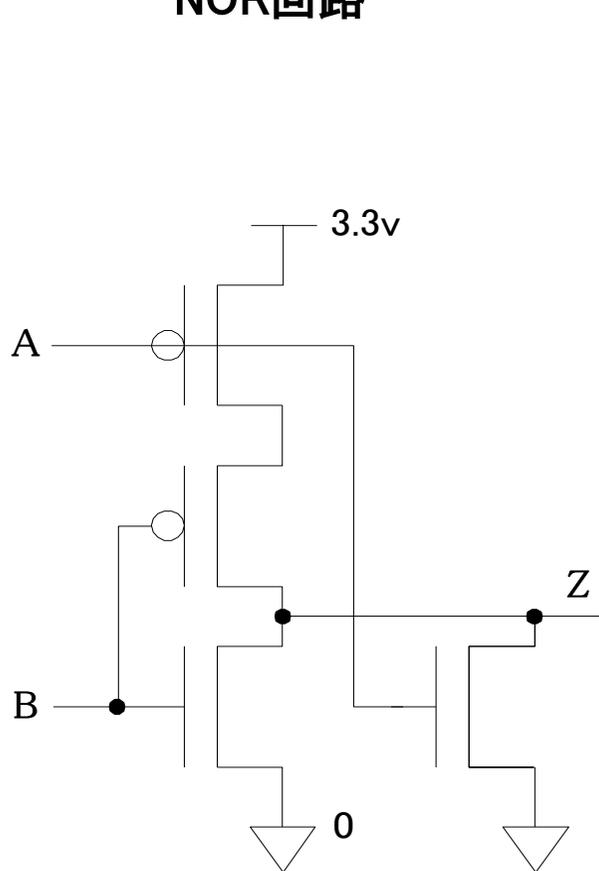
NORを実現する回路

➡ NOR回路

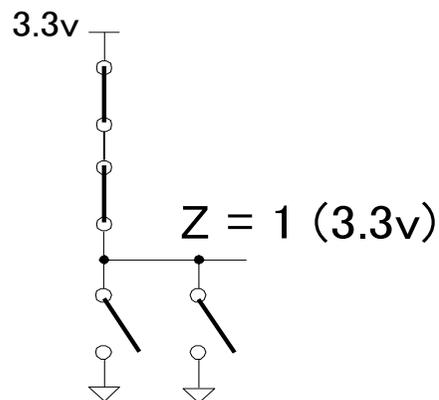


# CMOS NOR回路

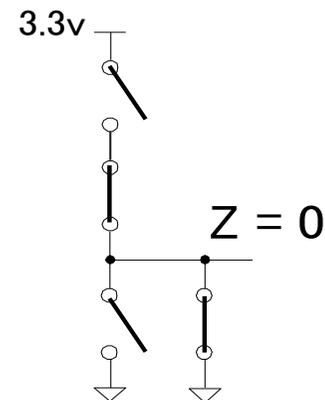
NOR回路



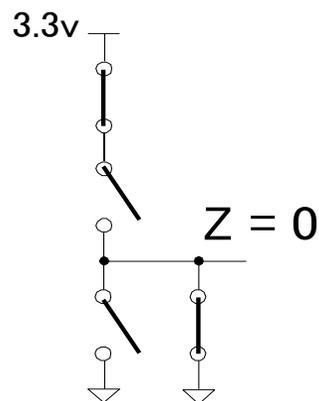
a) when A=0, B=0



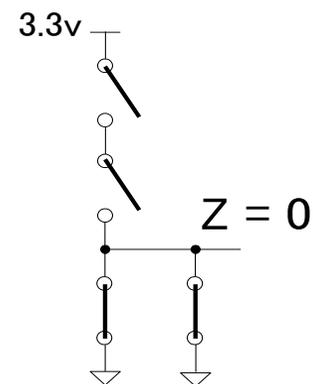
b) when A=1, B=0



c) when A=0, B=1



d) when A=1, B=1



# マルチプレクサ

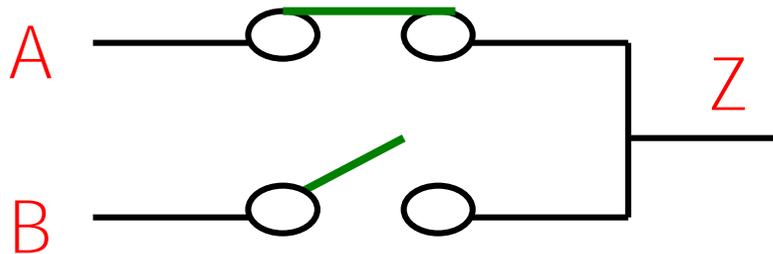
論理変数  $A, B, S, Z$

$A, B, S$ : 入力,  $Z$ : 出力

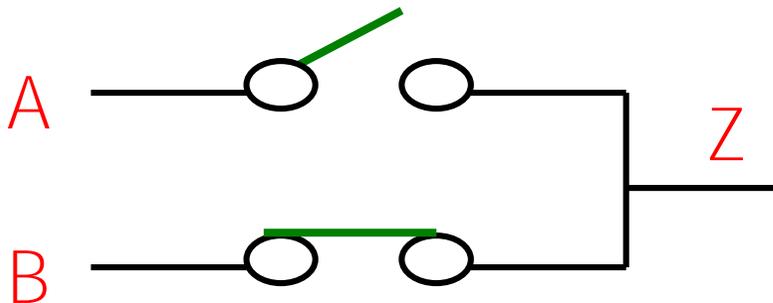
$S$	$Z$
0	$A$
1	$B$

真理値表

$S=0$  のとき

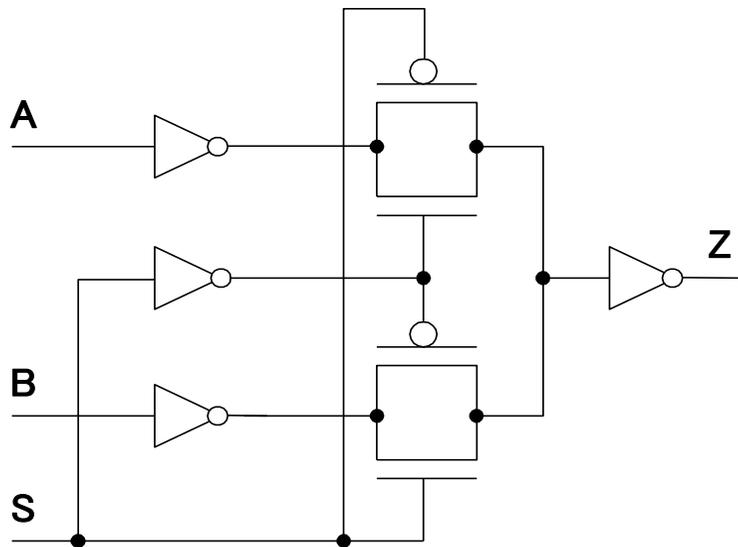


$S=1$  のとき

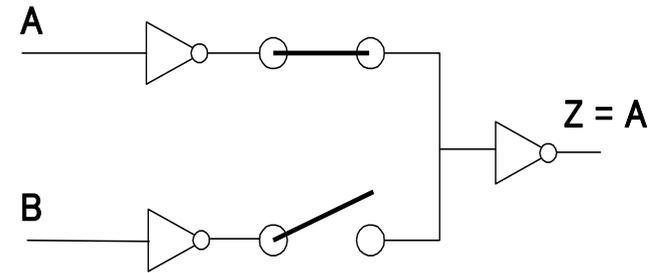


# CMOS マルチプレクサ回路

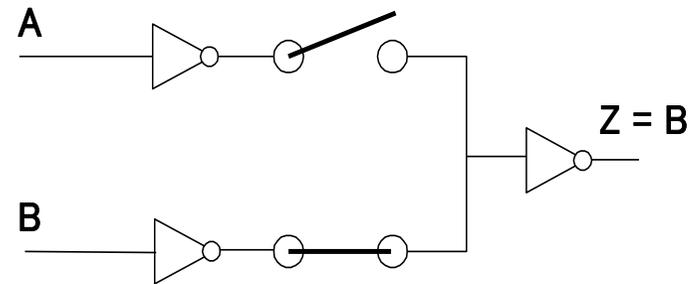
## Multiplexer



a) when  $S=0$



b) when  $S=1$



# 排他的論理和 (EXOR)

論理変数  $A, B, Z$

$A, B$ : 入力,  $Z$ : 出力

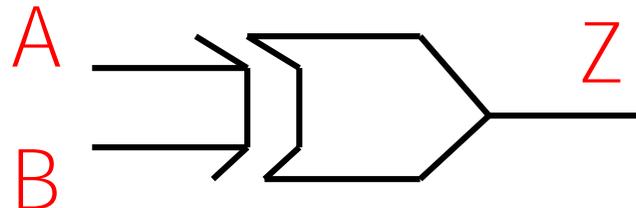
$$Z = A \oplus B$$

$A$	$B$	$Z$
0	0	0
0	1	1
1	0	1
1	1	0

真理値表

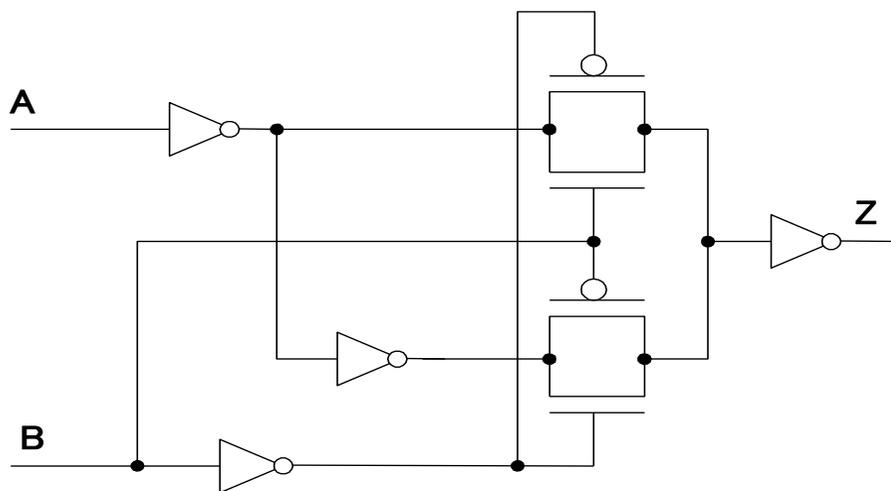
EXORを実現する回路

➡ EXOR回路

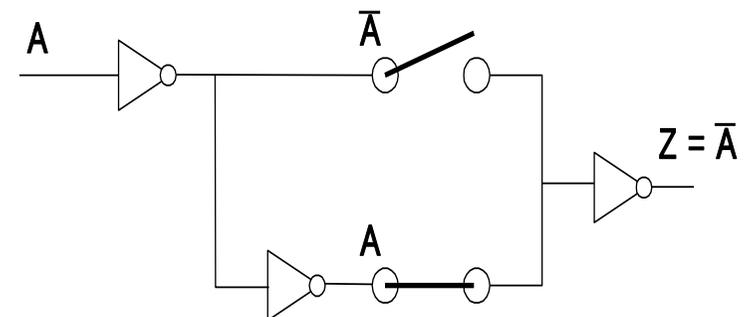


# CMOS EXNOR回路

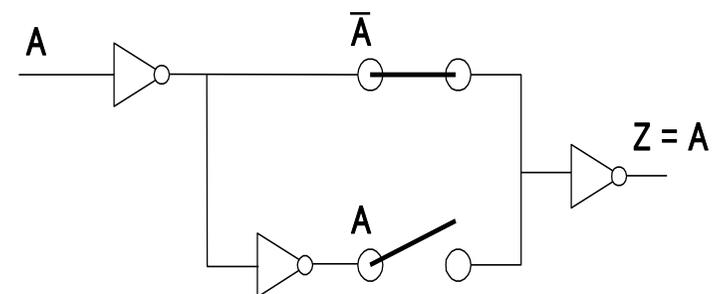
$$Z = AB + \bar{A}\bar{B}$$



a) when  $B = 0$



b) when  $B = 1$



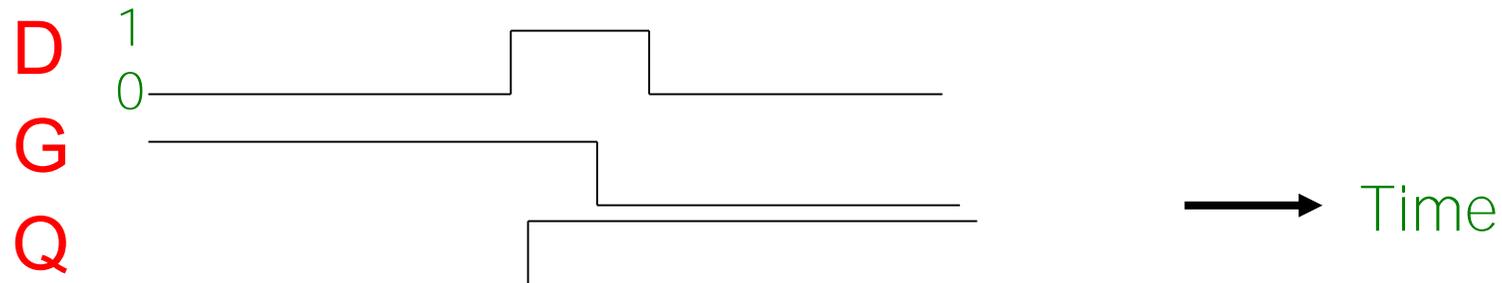
# 情報記憶素子(ラッチ)

論理変数  $D, G, Q$

$D, G$ : 入力,  $Q$ : 出力

$G=1$  のとき  $Q=D$

$G=0$  のとき  $Q$ は  $G$ が1から0になる瞬間の  
 $D$ の値(1 or 0)を保持(記憶)している。

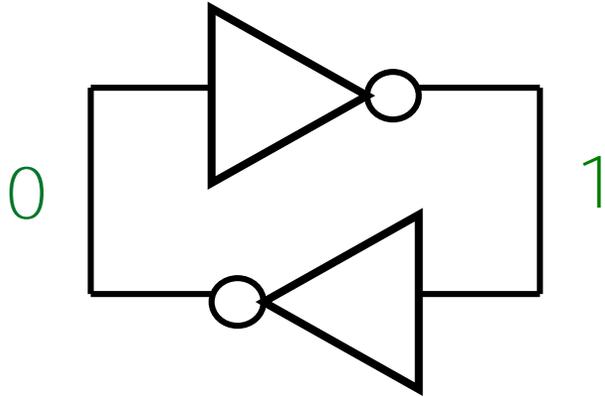


# 2つのインバータのリング接続 メモリ回路

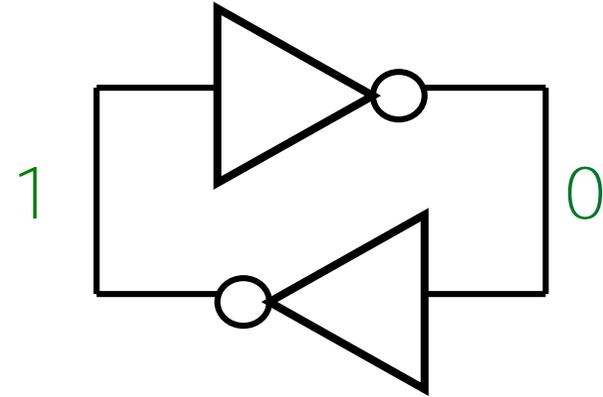


## 2つの安定状態

データ“1”を記憶



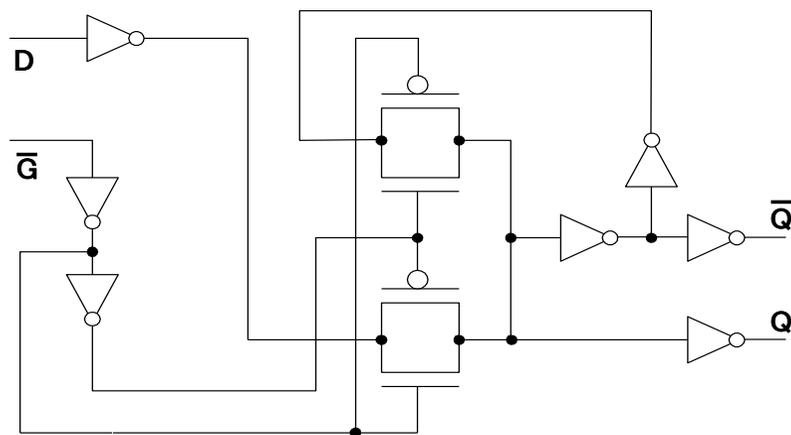
データ“0”を記憶



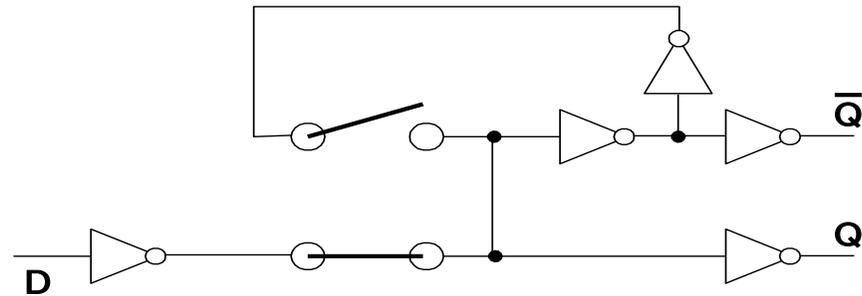
- SRAM (Static ランダム・アクセス・メモリ) Latch, Flip-Flop 等のメモリ素子はこれを利用している。

# CMOS ラッチ回路

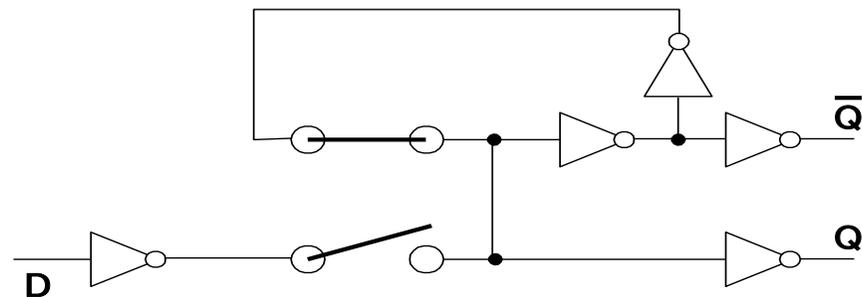
Latch回路  
(メモリ素子)



a) when  $\bar{G} = 0$



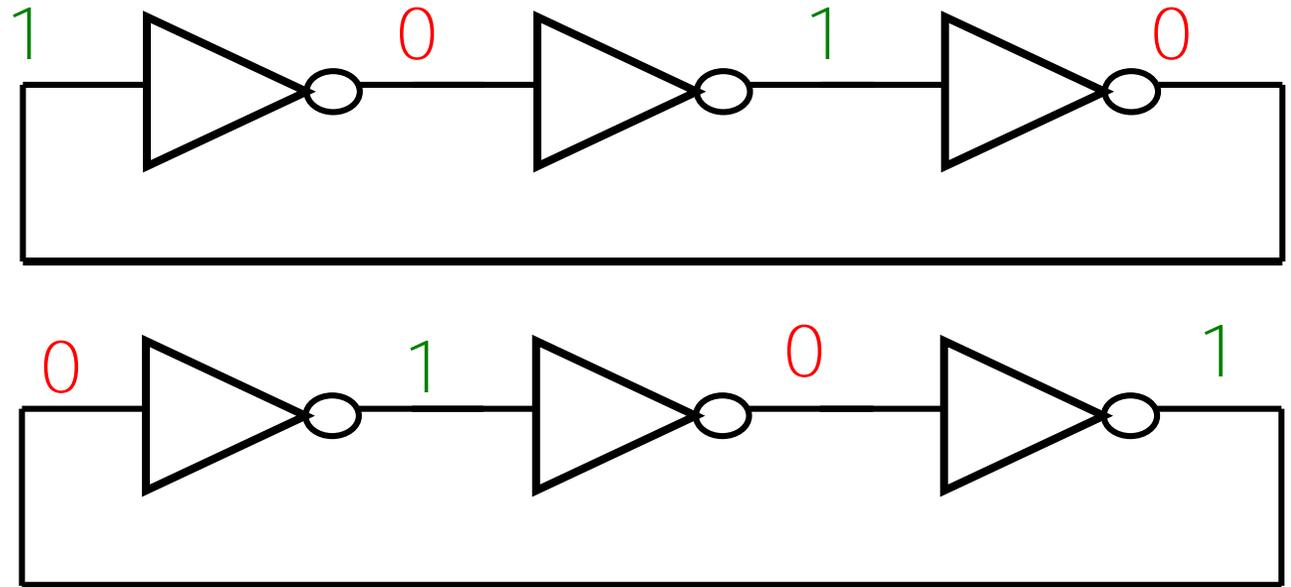
b) when  $\bar{G} = 1$



# 奇数個インバータのリング接続 リング発振器



安定状態  
なし

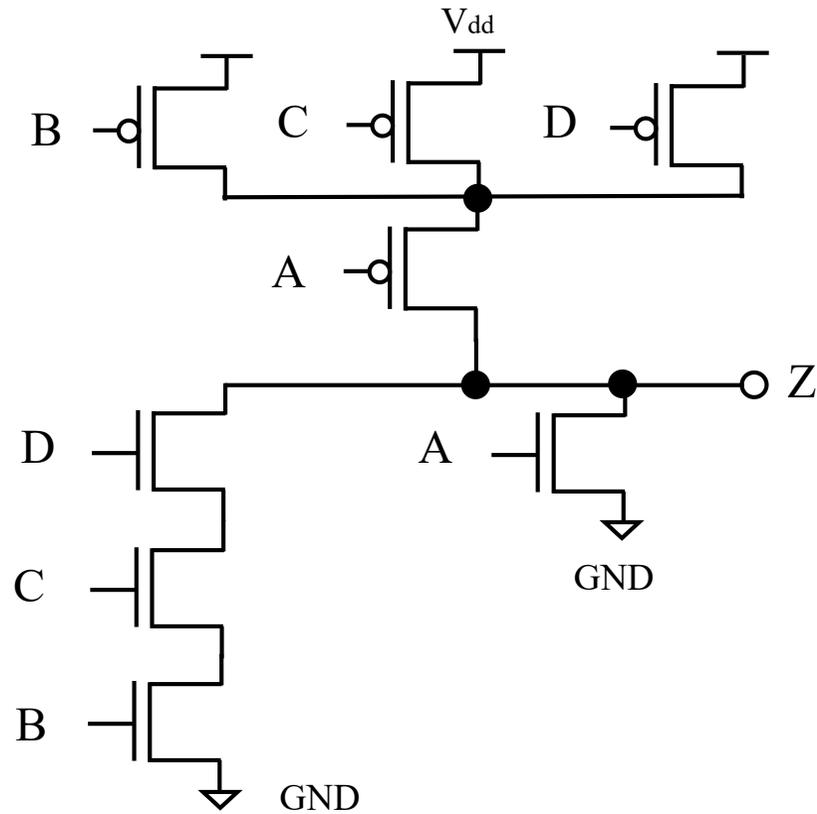


T: インバータ遅延、 $2N+1$  個のインバータリング接続

周波数  $f = \frac{1}{2(2N+1)T}$  で発振する。

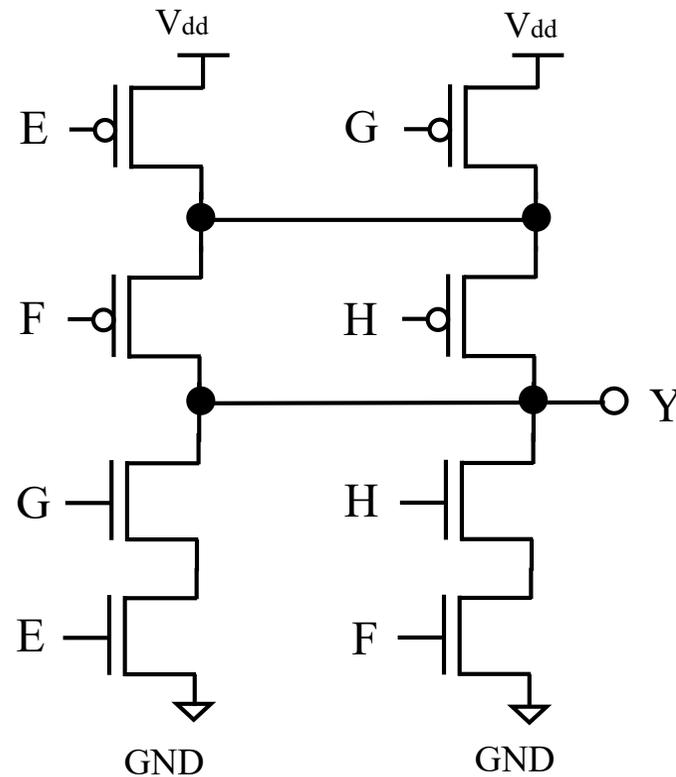
# 複合論理素子 例1

Z を A, B, C, D の論理式で表せ。



# 複合論理素子 例2

Y を E, F, G, H の論理式で表せ。



# 複合論理CMOS回路

	論理積	論理和
PMOS	並列	直列
NMOS	直列	並列

例:  $Z = \overline{A \cdot B + C \cdot D \cdot E}$

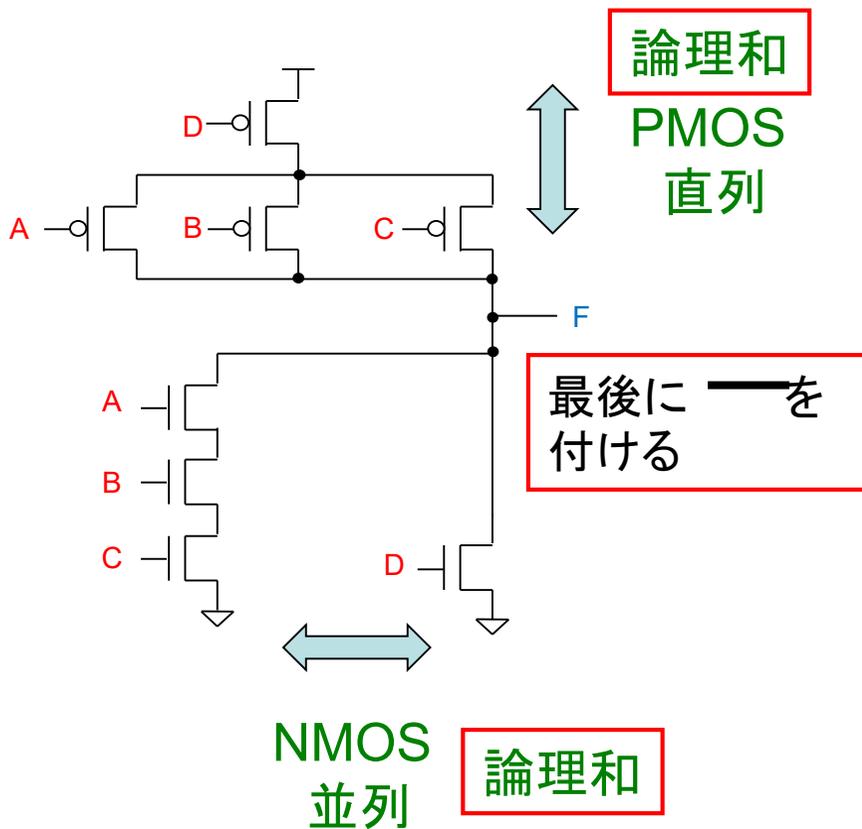
# 複合論理CMOS回路 例

$$F = \overline{A \cdot B \cdot C} + D$$

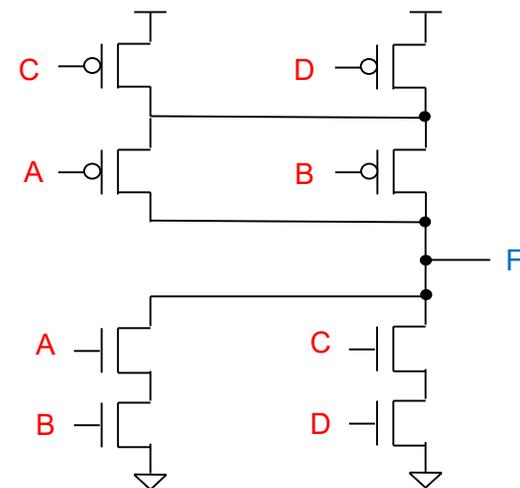
PMOS  
並列

論理積

NMOS  
直列



$$F = \overline{AB + CD}$$



# 内 容

- トランジスタレベル デジタルCMOS回路
- デジタルCMOS回路の性能
  - 消費電力
  - スピード

CMOSのスーパーコンピュータ 低コスト・低消費電力化

<http://museum.ipsj.or.jp/computer/super/0018.html>



# エネルギーとパワー

- エネルギー [Joule]

- 電力(パワー) [Watt]

$$\text{Joule} = \text{Watt} \cdot \text{s}$$

電力は単位時間当たりに消費されるエネルギー

$$\text{電力} = \text{電圧} \cdot \text{電流} \quad P = V \cdot I$$

- 電流： 単位時間当たりに流れる電荷量

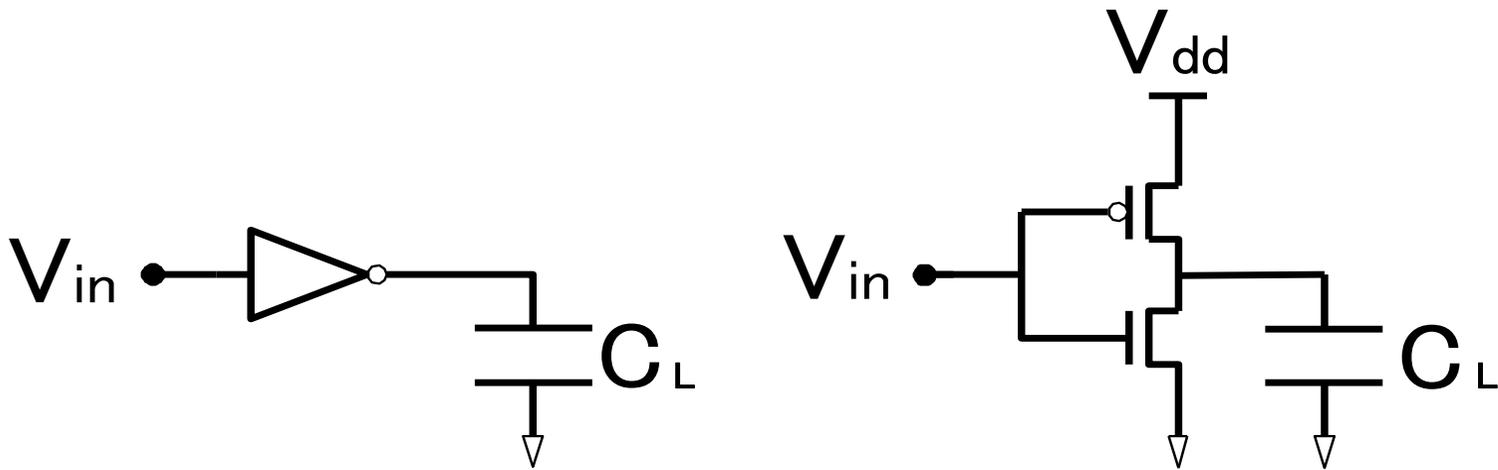
# デジタルCMOS回路の電力消費

デジタルCMOS回路(インバータ)

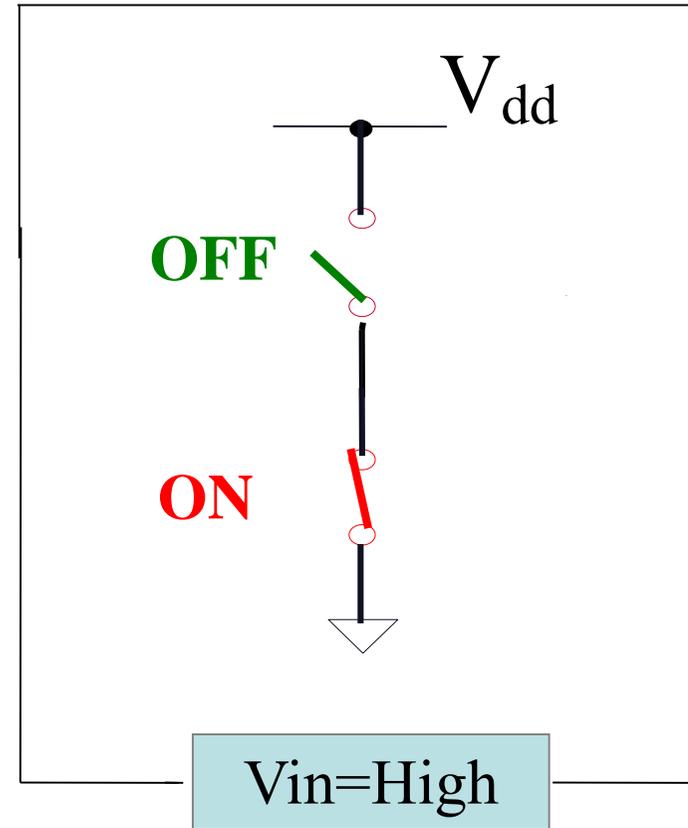
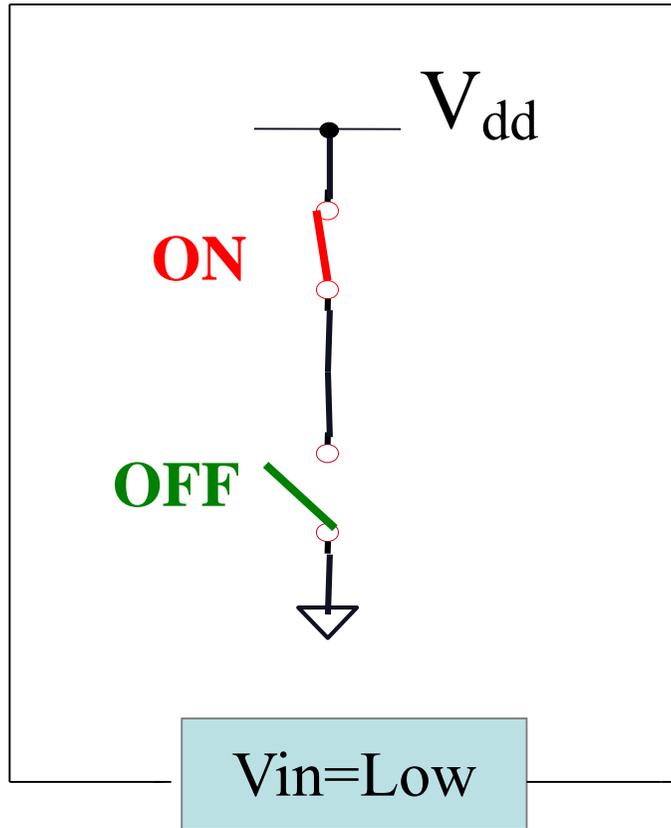
$V_{dd}$ : 電源電圧

$V_{in}$ : 入力、  $V_{out}$ : 出力

$C_L$ : 負荷容量

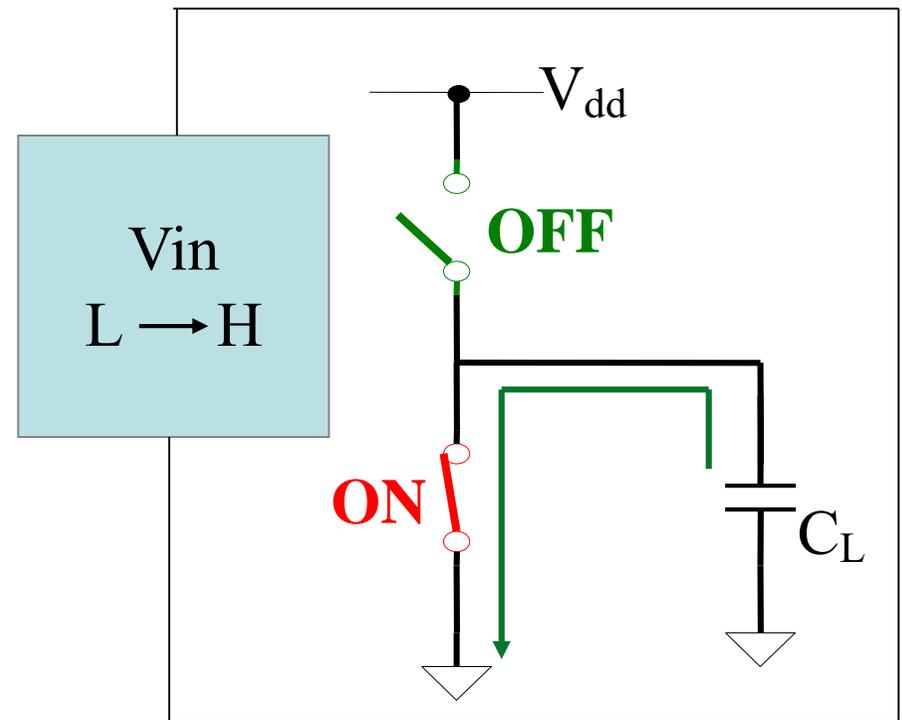
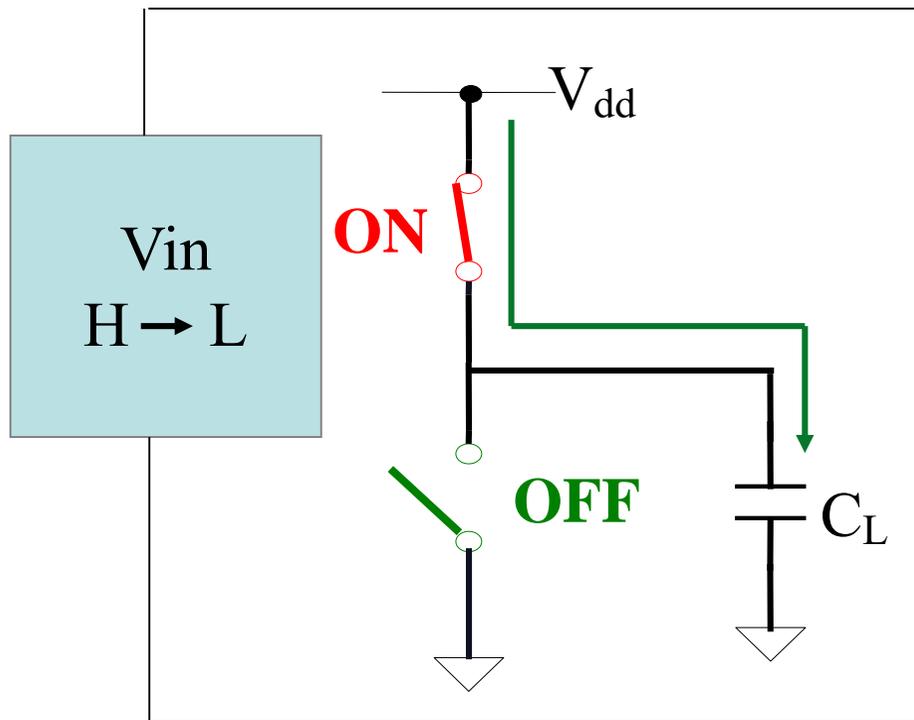


# 静的電力消費はゼロ

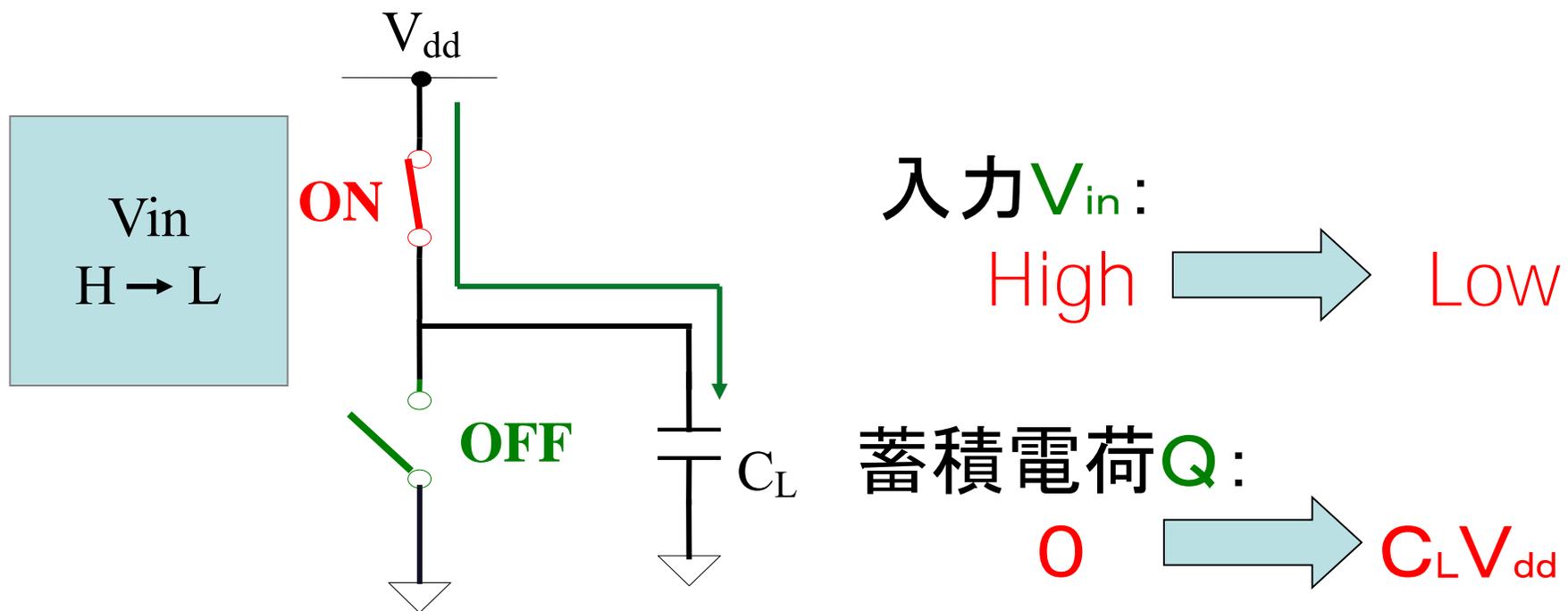


(注) 最近の微細CMOSデジタル回路では リーク電流が大きくなり、静的電力消費の占める割合が増えてきている。

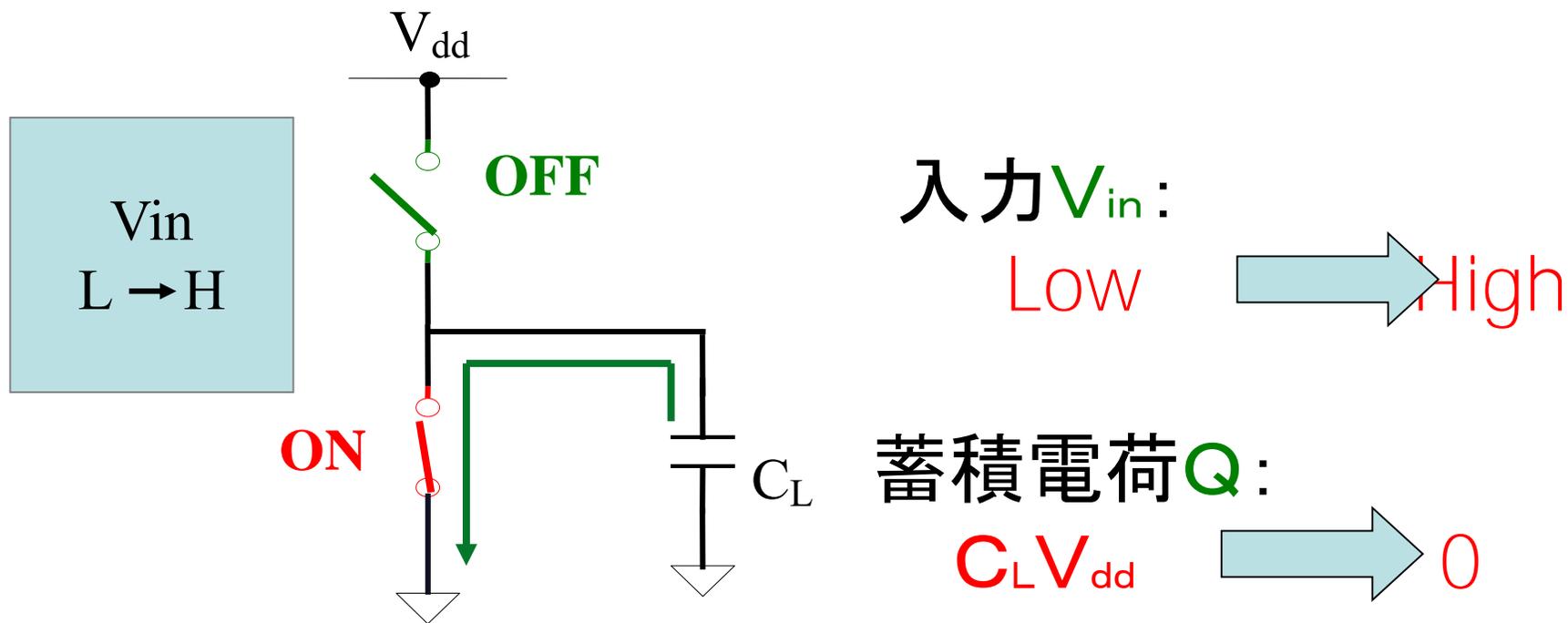
# 動的消費電力 (1)



# 動的消費電力 (2)



# 動的消費電力 (3)



## 動的消費電力 (4)

$V_{in} : H \longrightarrow L \longrightarrow H$  のとき

電荷  $Q = C_L V_{dd}$  が電源  $V_{dd}$  から GND へ流れる。

一秒間に出力が  $f$  回のトグルするとき

$V_{dd}$  から GND へ流れるトータルの電荷  $Q_{total} = f C_L V_{dd}$

$$\begin{aligned} \therefore \text{消費電力} \quad P &= V_{dd} \cdot I \\ &= V_{dd} (f \cdot C_L \cdot V_{dd}) \\ &= f \cdot C_L \cdot V_{dd}^2 \end{aligned}$$

$f$  : 出力トグル周波数       $C_L$  : 負荷容量

$V_{dd}$  : 電源電圧

# デジタルCMOS VLSIの低消費電力化

低消費電力化は大きな技術的課題

例：携帯電話  $\Rightarrow$  バッテリーが長持ちさせる

低消費電力化技術  $\Rightarrow$   $f$ ,  $CL$ ,  $V_{dd}$  を小さくする。

技術のトレンド:

周波数  $f$ : マイクロプロセッサのクロック周波数はより高くなる。

X

寄生容量  $CL$ : 半導体の微細化により寄生容量は小さくなりつつある。

O

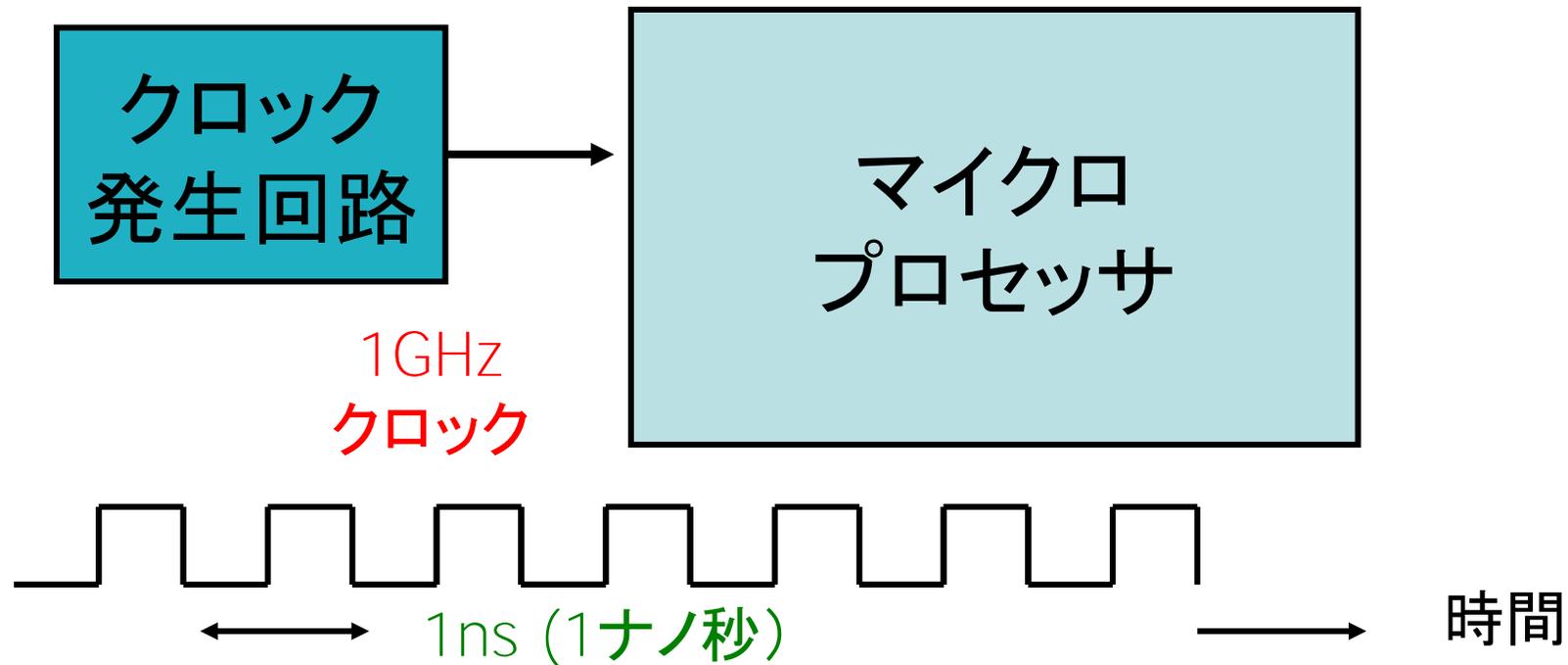
電源電圧  $V_{dd}$ : より低くして用いる。

5V  $\Rightarrow$  3.3V  $\Rightarrow$  1.8V  $\Rightarrow$  1V O



# マイクロプロセッサのクロック

- クロックに同期して動作 (**同期回路**)  
クロックの立ち上がりで論理回路はトグル。
- より**高い周波数**になってきている。



# デジタルCMOS 回路のスピード

電源電圧  $V_{dd}$ :

- 低消費電力化のため電源電圧を下げるとスピードは遅くなる。
- スピードは電源電圧に比例
- 消費電力は電源電圧の2乗に比例

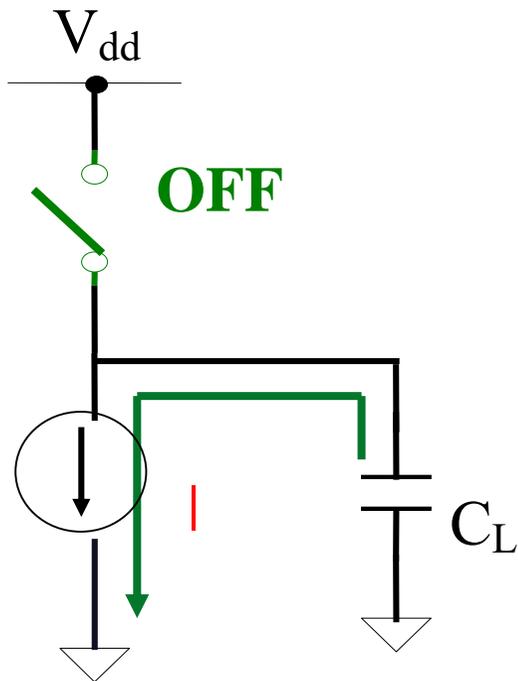
温度: スピードは温度にほぼ反比例。



低温環境化でコンピュータを高速化する試みあり。

# なぜ電源電圧を上げると デジタルCMOS回路は高速化するのか？

スイッチモデル  
では説明できない



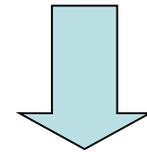
引き抜く電荷

$$Q = C V_{dd}$$

MOSの2乗則

$$I = K (V_{dd} - V_{th})^2$$

$$\approx K V_{dd}^2$$



ゲート遅延

$$T = Q / I$$

$$= C / (K V_{dd})$$

# デジタル回路の Figure of Merit (FOM)

FOM = スピード/消費エネルギー

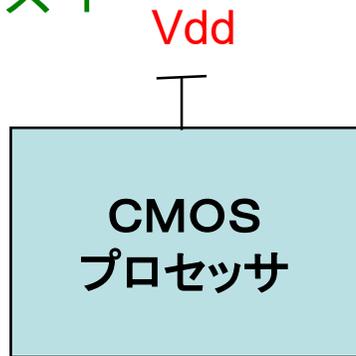
「A」のエネルギーを消費し「B」のスピードの回路と、  
「2A」のエネルギーを消費し「2B」のスピードの回路の  
FOM は同じ。

工学設計: **トレードオフ** (Trade-off, 妥協)  
の考え方が重要

デジタルCMOS回路:  
電源電圧を小さくして使用するとFOMが良。

# マルチプロセッサ構成による 低消費電力化

ケース 1



$$\text{消費電力 } P1 = A (V_{dd})^2$$

$$\text{スピード } S1 = B V_{dd}$$

- ケース2 は ケース 1 と  
スピード同等で  
消費電力が2分の1

演習問題: 下記を示せ  
4つのプロセッサ、  
 $V_{dd}/4$  使用



スピード同等で  
消費電力が4分の1になる

ケース 2



$$\begin{aligned} P2 &= A (V_{dd} / 2)^2 + A (V_{dd} / 2)^2 \\ &= (1 / 2) A V_{dd}^2 \end{aligned}$$

$$\begin{aligned} S2 &= B (V_{dd} / 2) + B (V_{dd} / 2) \\ &= B V_{dd} \end{aligned}$$

# 3. 電源回路の基礎

小林春夫

〒376-8515 群馬県桐生市天神町1丁目5番1号

群馬大学大学院 理工学府 電子情報部門

電話 0277 (30) 1788 FAX: 0277 (30)1707

e-mail: koba@gunma-u.ac.jp

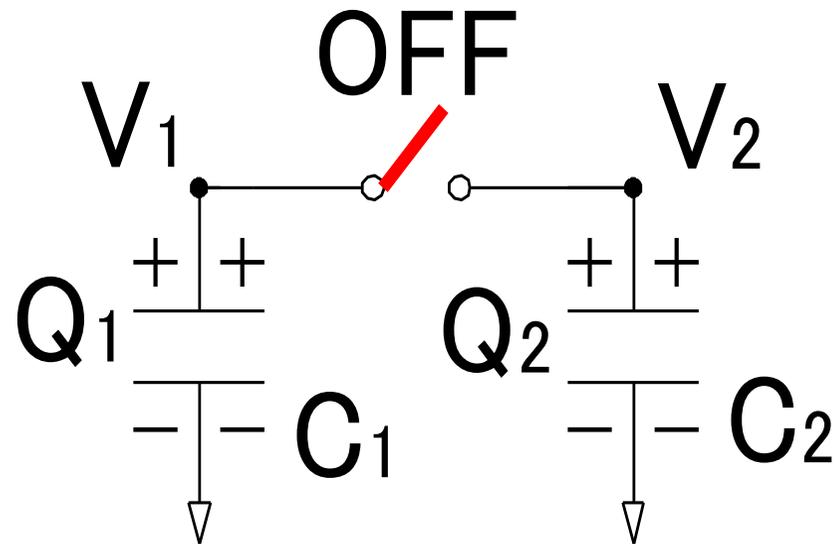
<https://kobaweb.ei.st.gunma-u.ac.jp>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>



# スイッチと容量のエネルギー問題(1)

## ● スイッチ OFF 時



電荷：

$$Q_1 = C_1 \cdot V_1$$

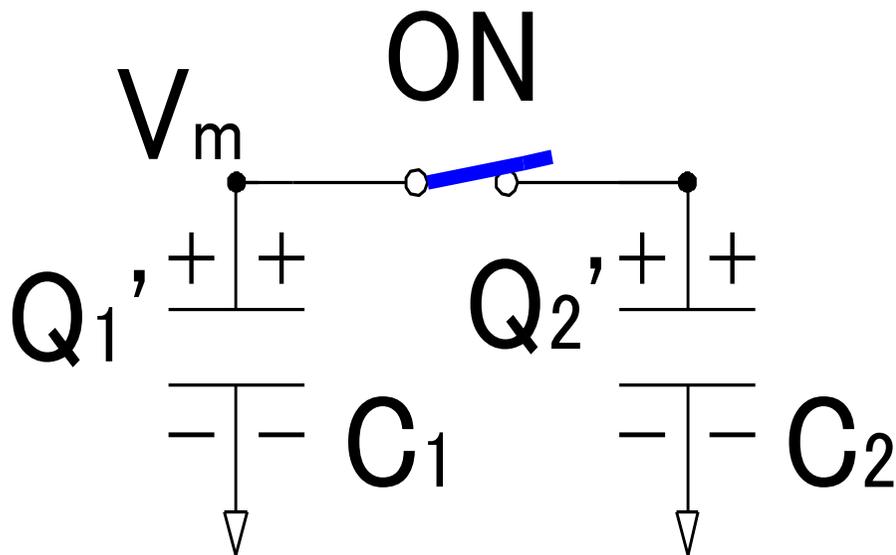
$$Q_2 = C_2 \cdot V_2$$

エネルギー：

$$E = \frac{1}{2} C_1 \cdot V_1^2 + \frac{1}{2} C_2 \cdot V_2^2$$

# スイッチと容量のエネルギー問題(2)

## ● スイッチ ON 時



電荷：

$$Q_1' = C_1 \cdot V_m$$

$$Q_2' = C_2 \cdot V_m$$

エネルギー：

$$E' = \frac{1}{2} (C_1 + C_2) V_m^2$$

# エネルギーロスの計算

- 電荷保存則

SW OFF 時の電荷  $Q_1 + Q_2$

ON 時の電荷  $Q_1' + Q_2'$

$$\therefore V_m = \frac{1}{C_1 + C_2} (C_1 \cdot V_1 + C_2 \cdot V_2)$$

- SW OFF 時と ON 時の蓄積エネルギーは異なる。

SW ON時のスイッチでのエネルギー・ロス

$$E_{loss} = E - E' = \frac{1}{2} \frac{C_1 \cdot C_2}{C_1 + C_2} (V_1 - V_2)^2$$

# 力学問題との相似性

## 2つの物質の衝突問題

電荷保存則  $\longleftrightarrow$  運動量保存則

スイッチオフ時: 電荷エネルギー  $E1$

スイッチオン時:

電荷エネルギー  $E2a$  + 熱エネルギー  $E2b$

$$E1 = E2a + E2b$$

衝突前: 運動エネルギー  $E3$

衝突後:

運動エネルギー  $E4a$  + 熱エネルギー  $E4b$

$$E3 = E4a + E4b$$

# 電気回路と力学のアナロジー

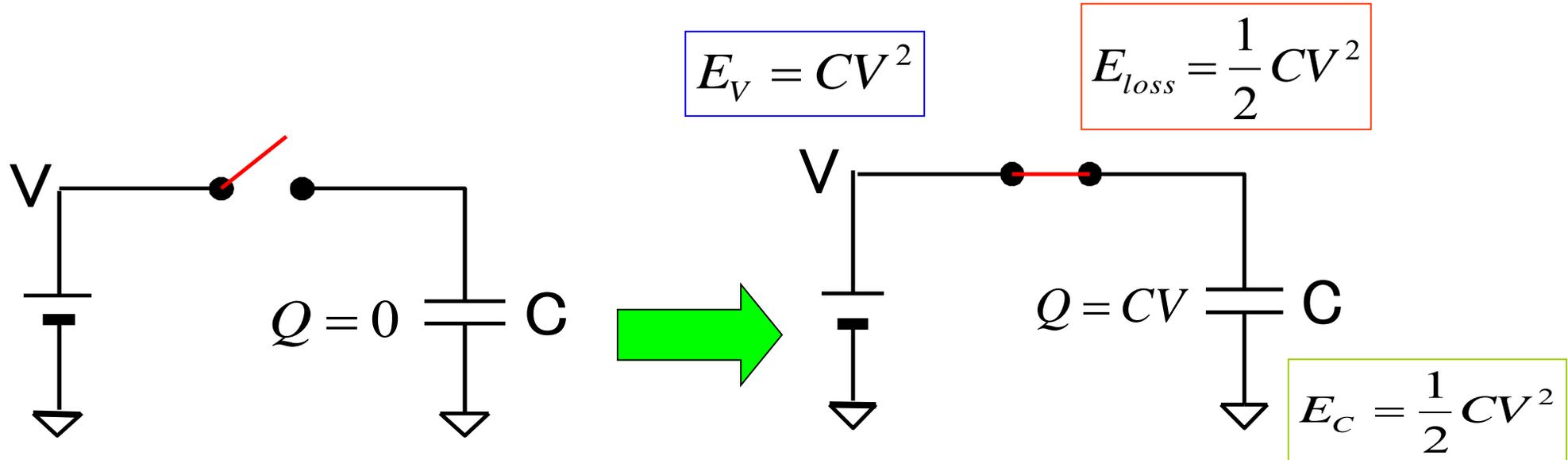
両者のアナロジーに必然性はない。  
両者は異なるところもあることに注意。

電気容量 $C$ は並列接続で**大きくなる**。  
直列接続で**小さくなる**。

質量、熱容量はどんな接続でも**大きくなってしまふ**。  
**小さくすることはできない**。

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2013/3-14-ouyoukagaku.pdf>

# 容量Cに充電する場合の エネルギー消費

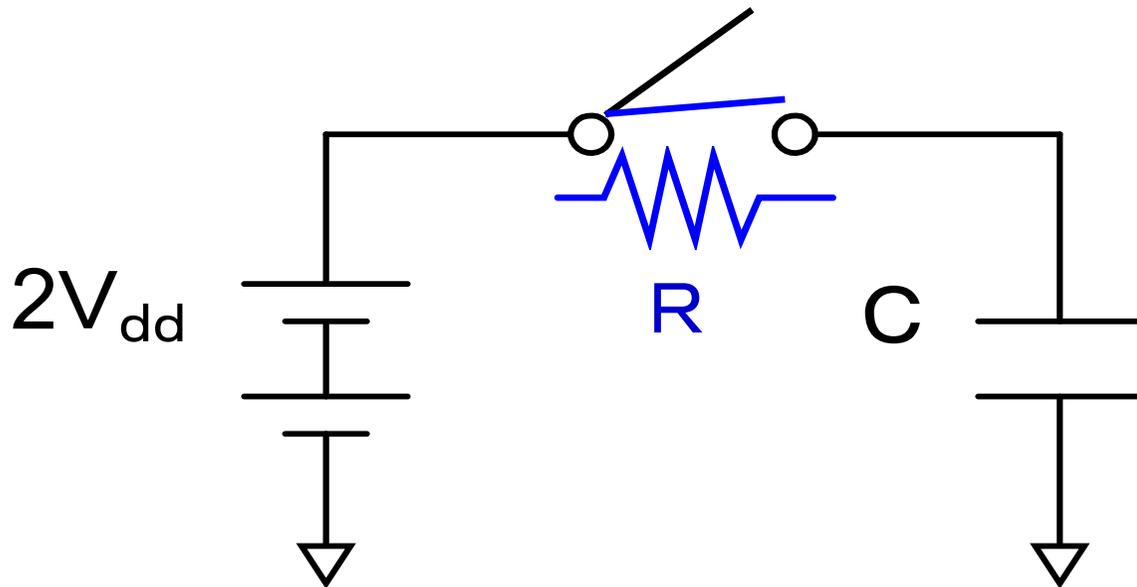


$$E_V = E_{loss} + E_C$$

$$E_{loss} = E_C$$

[https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2013/nikei070924\\_myono.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2013/nikei070924_myono.pdf)

# 容量への単純な充電法



供給するエネルギー

蓄えられるエネルギー

$$E_{total} = 2V_{dd} \int_0^{\infty} i(t) dt = V_{dd} Q = 4CV_{dd}^2$$

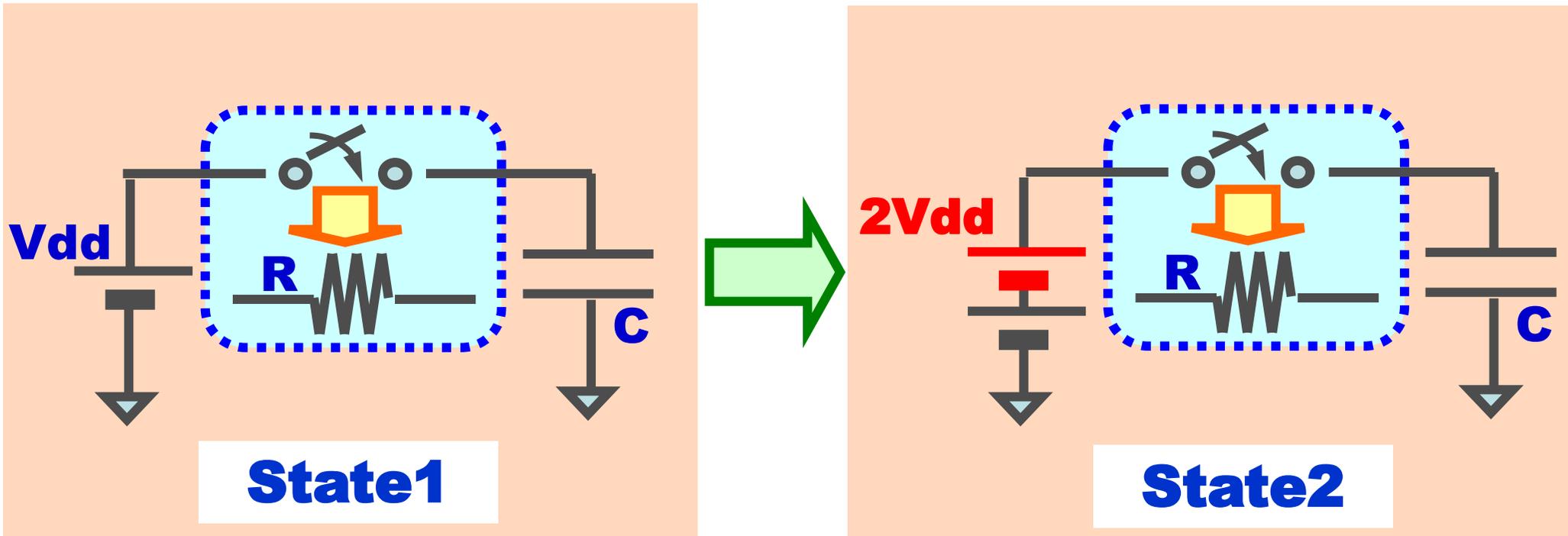
$$E_c = \frac{1}{2} C (2V_{dd})^2 = 2CV_{dd}^2$$

損失するエネルギー = 蓄えられるエネルギー

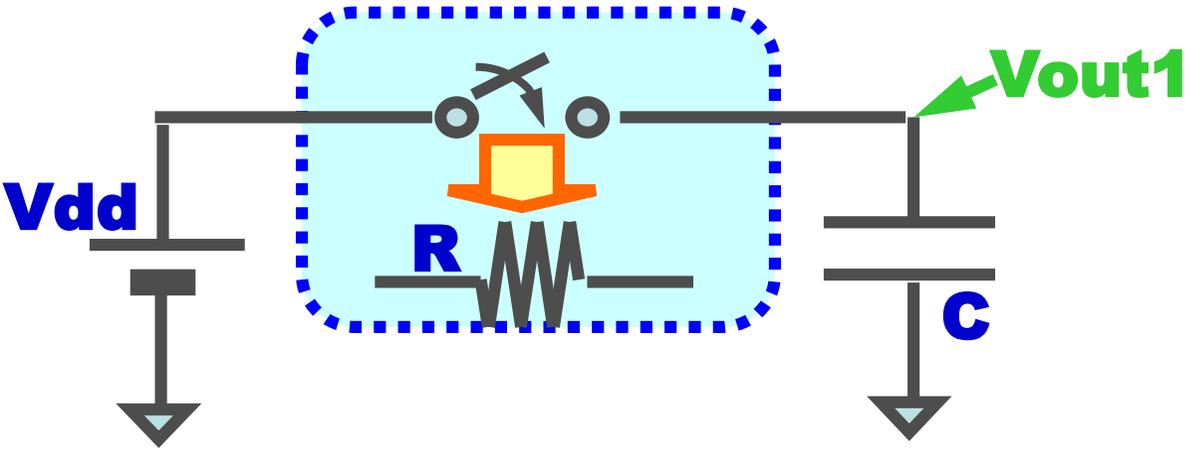
$$E_R = 2CV_{dd}^2$$

# 容量への高効率 充電法

- 徐々に電圧を上げる→スイッチング損失が抑えられる



## ステップ1



$$V_{out1}(t) = V_{dd} \left( 1 - \exp\left(-\frac{t}{\tau}\right) \right)$$

$$i(t) = \frac{V_{dd}}{R} \exp\left(-\frac{t}{\tau}\right)$$

$$(\tau = RC)$$

$$\begin{aligned} E_{R1} &= \int_0^{\infty} i(t)(V_{dd} - V_{out1}(t))dt \\ &= \frac{1}{R} \int_0^{\infty} (V_{dd} - V_{out1}(t))^2 dt \\ &= \frac{1}{2} CV_{dd}^2 \end{aligned}$$

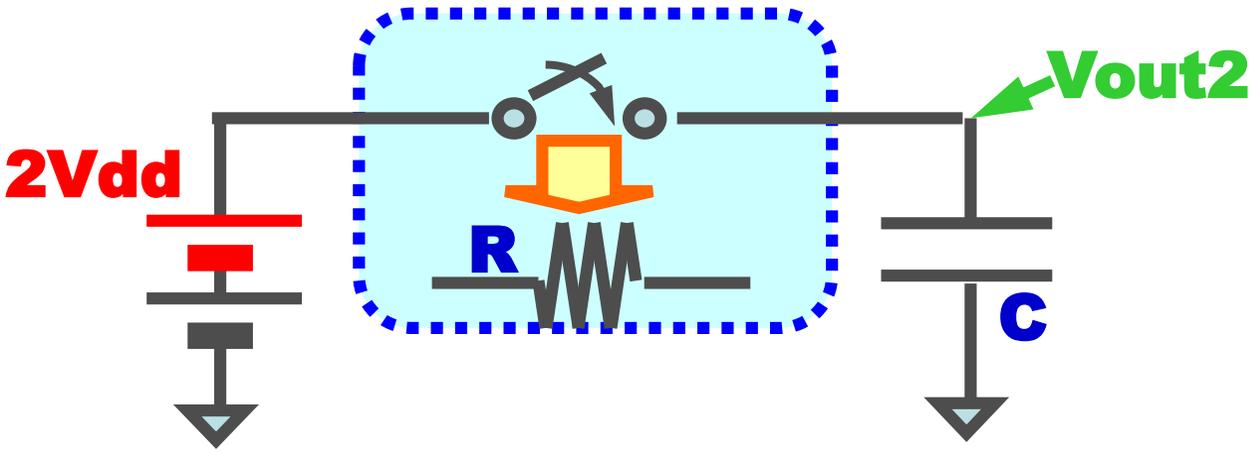
$$\begin{aligned} E_{C1} &= \int_0^{\infty} i(t)V_{out1}(t)dt \\ &= \frac{1}{2} CV_{dd}^2 \end{aligned}$$

## ステップ1

**Sw損失:**  $E_{R1} = \frac{1}{2} CV_{dd}^2$

蓄積エネルギー:  $E_{C1} = \frac{1}{2} CV_{dd}^2$

# ステップ2



$$V_{out2}(t) = V_{dd} \left( 1 - \exp\left(-\frac{t}{\tau}\right) \right) + V_{dd}$$

$$= V_{dd} \left( 2 - \exp\left(-\frac{t}{\tau}\right) \right)$$

$$i(t) = \frac{2V_{dd} - V_{out2}(t)}{R}$$

$$= \frac{V_{dd}}{R} \exp\left(-\frac{t}{\tau}\right) \quad (\tau = RC)$$

$$E_{R2} = \int_0^{\infty} i(t)(V_{dd} - V_{out2}(t))dt$$

$$= \frac{1}{R} \int_0^{\infty} (V_{dd} - V_{out2}(t))^2 dt$$

$$= \frac{1}{2} CV_{dd}^2$$

$$E_{C2} = \int_0^{\infty} i(t)V_{out2}(t)dt$$

$$= \frac{3}{2} CV_{dd}^2$$

## ステップ2

**Sw損失:**  $E_{R2} = \frac{1}{2} CV_{dd}^2$

**蓄積エネルギー:**  $E_{C2} = \frac{3}{2} CV_{dd}^2$



# 全体のロス & 蓄積エネルギー

スイッチ損失:  $E_{Total\_R} = E_{R1} + E_{R2}$   
 $= CV_{dd}^2$

蓄積  
エネルギー :  $E_{Total\_C} = E_{C1} + E_{C2}$   
 $= 2CV_{dd}^2$



# 2つの充電方法の効率比較

高効率  
充電方法

Sw損失:  $E_{Total\_R} = CV_{dd}^2$

蓄積エネルギー:  $E_{Total\_C} = 2CV_{dd}^2$

改善

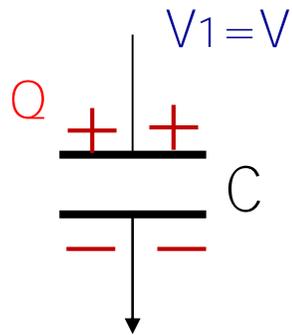
単純な  
充電方法

Sw損失:  $E_{Total\_R} = 2CV_{dd}^2$

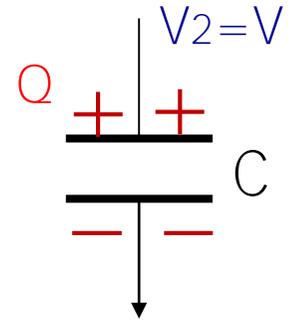
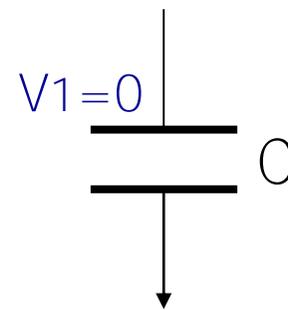
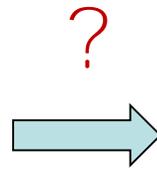
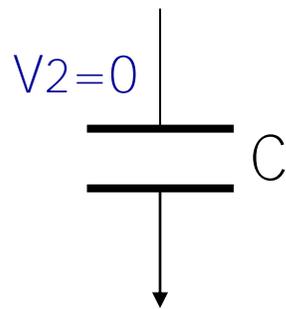
蓄積エネルギー:  $E_{Total\_C} = 2CV_{dd}^2$

# 容量間の電荷伝送

エネルギー損失なしで 左から右は可能か



$$Q = C V$$

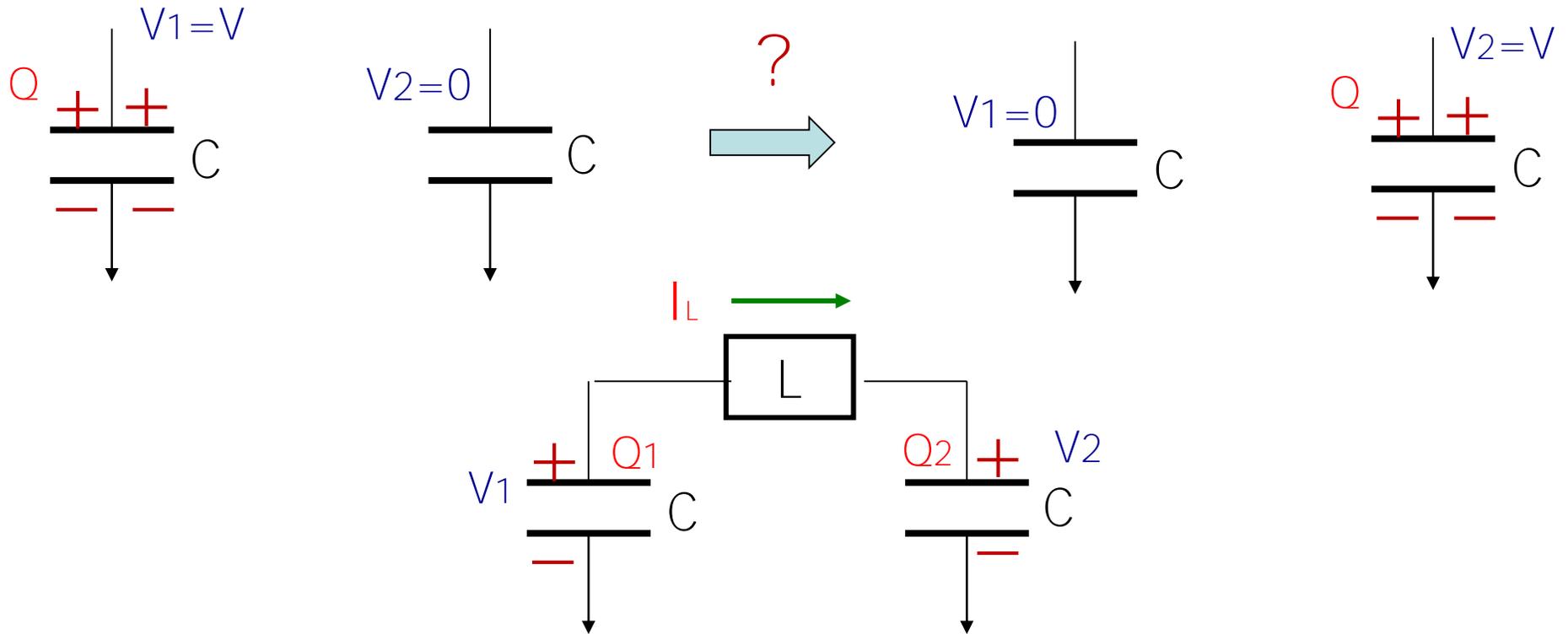


$$Q = C V$$

# 容量間の電荷伝送

## インダクタは優れた受動素子

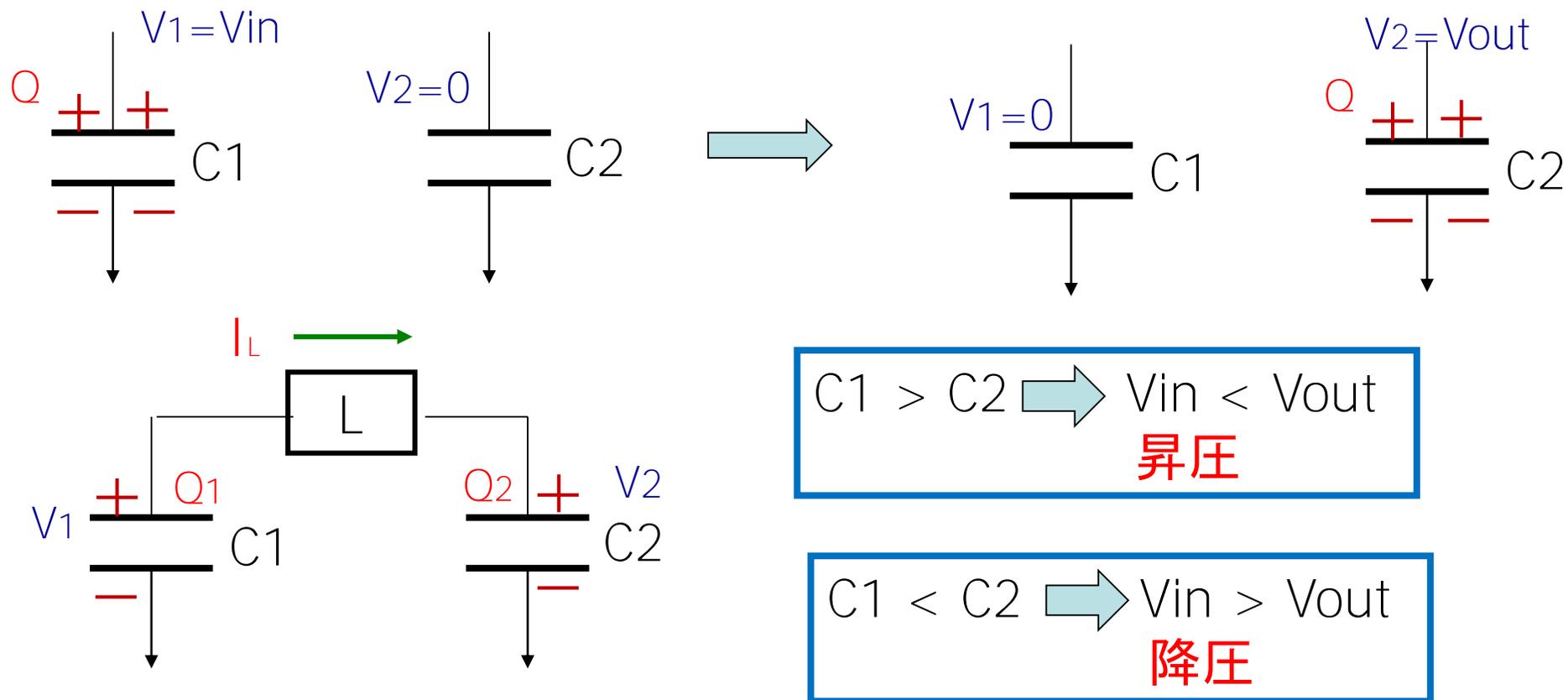
エネルギー損失なしで 左から右は**可能**！



$$(1/2) C V_1^2 + (1/2) C V_2^2 + (1/2) L I_L^2 = \text{一定}$$

# インダクタを用いて 損失なしでの昇圧、降圧の実現

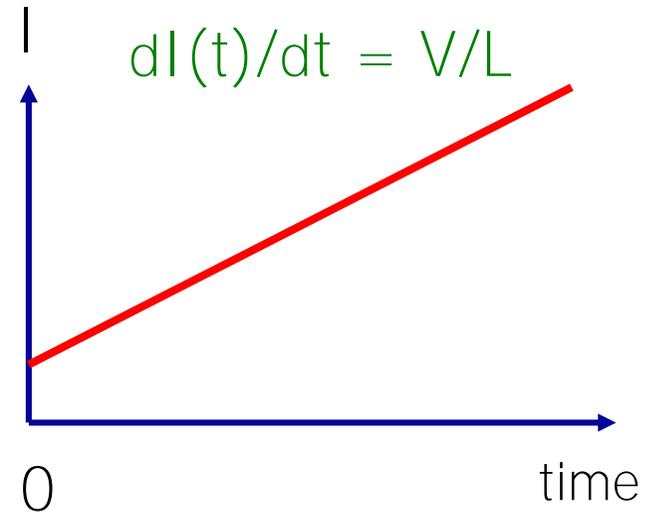
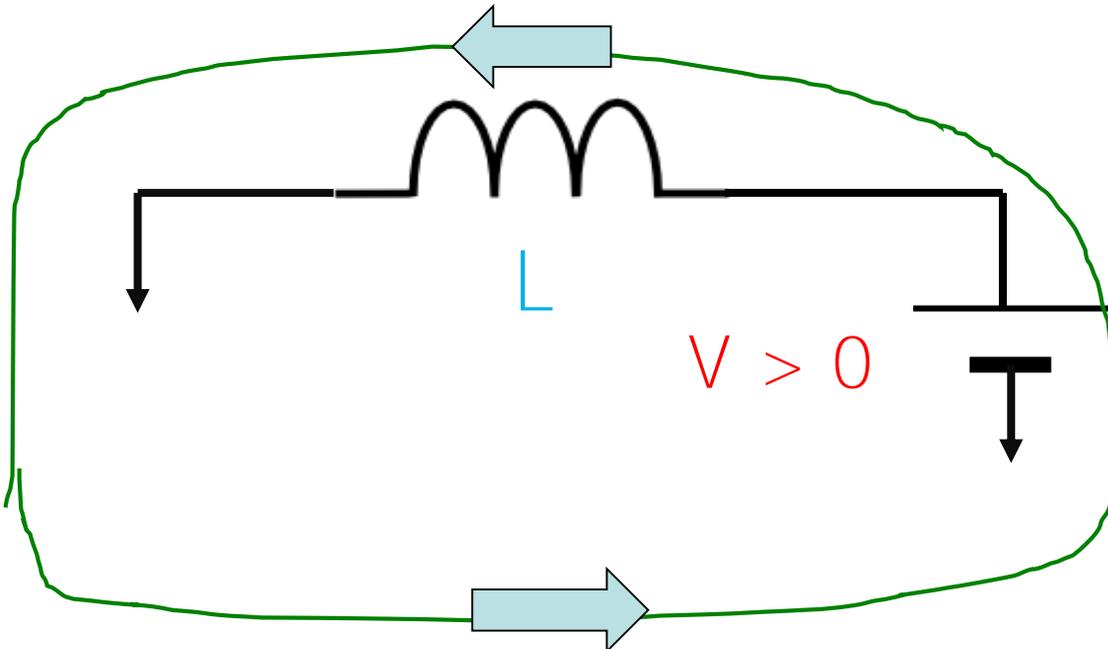
エネルギー損失なしで 左から右は**可能!**



## インダクタの不思議

インダクタ電流はどのようなになるか。

$$I(0) > 0$$



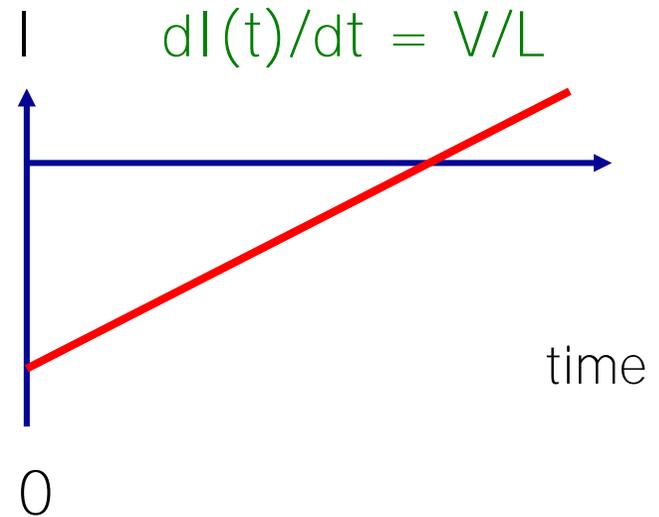
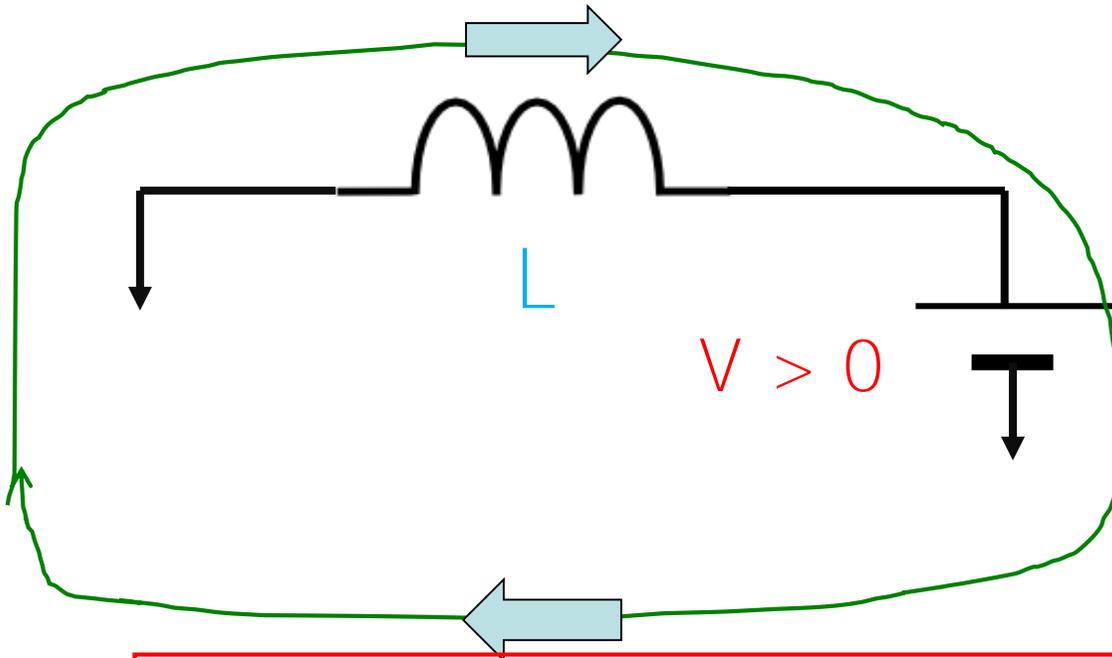
電流は時間とともに増加する

インダクタに蓄積されているエネルギー  $(1/2) L I^2$   
時間とともに増加

## インダクタの不思議

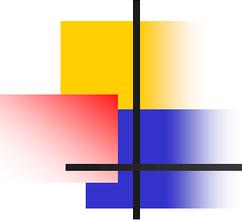
インダクタは低電位から高電位に  
電流が流れ得る

$$I(0) < 0$$



電流は時間とともに  
減少する

インダクタに蓄積されているエネルギー  $(1/2) L I^2$   
時間とともに減少



2020年12月23日（金）

---

## 4. オペアンプ回路の基礎

群馬大学 小林春夫

e-mail: [koba@gunma-u.ac.jp](mailto:koba@gunma-u.ac.jp)

<https://kobaweb.ei.st.gunma-u.ac.jp/>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/analog-web/analogworkshop.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/gakkai.html>

# センサインターフェース アナログ回路の重要性

## 英国ロンドンのテムズ川の流速を電磁流量計の原理

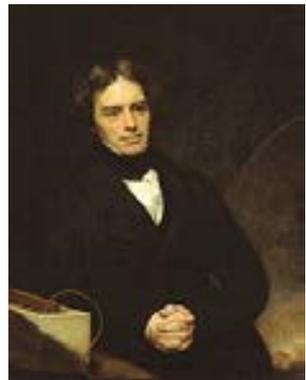


測定を試みる。(磁界は地磁気を利用)

出力電気信号が非常に小

フィルタリング・増幅する電子回路がない

自動車に  
多数の  
センサ



### 電磁流量計の動作原理

- ファラデーの法則  
起電力 $\propto$ 流速

$$E = D \cdot \bar{V} \cdot B$$

$E$ : 起電力(V)  
 $D$ : 管内径(m)  
 $\bar{V}$ : 平均流速(m/s)  
 $B$ : 磁束密度(T)

- フレミングの右手の法則

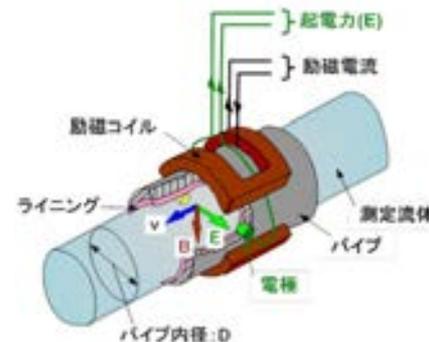


Michael Faraday / Bonaventura Thurelmann 1941

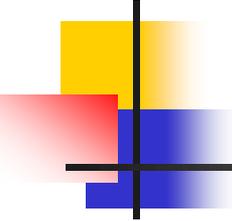
### 電磁流量計の動作原理

- 起電力 $E$ (V)  
 $E = D \cdot \bar{V} \cdot B$
- 体積流量 $Q$ (m<sup>3</sup>/s)  
 $Q = \frac{\pi}{4} \cdot D^2 \cdot \bar{V}$
- 起電力と体積流量の関係

$$E = \frac{4}{\pi} \cdot \frac{B}{D} \cdot Q$$



マイケル  
ファラデー  
1971-1867  
英国  
化学者  
物理学者



# アナログは アンプに始まりアンプに終わる

---

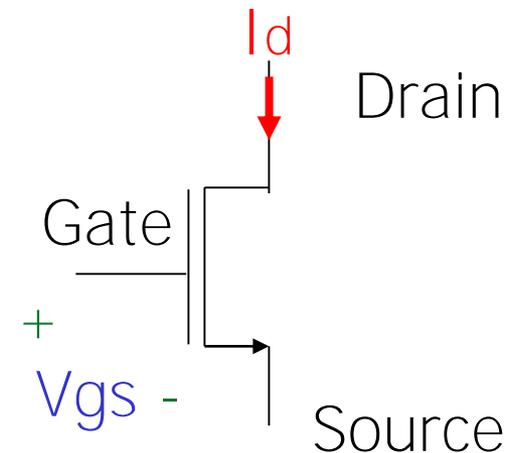
- オペアンプはアナログの基本
- オペアンプは一見脇役のような回路でも  
「最後に回路全体の性能を決めるのは  
オペアンプの性能」  
ということをしばしば経験。
- アンプの回路に注意を払う  
 アナログのプロ

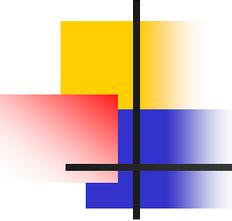
# トランジスタによる信号増幅のイメージ

窓のカーテンを開けると  
部屋に太陽光が入ってくる



窓のカーテン: ゲート(門)  
外の太陽: ソース(供給口)  
部屋: ドレイン(排出口)





# 演算増幅器の歴史

---

演算増幅器

(オペアンプ, operational amplifier) は  
アナログの基本

# Operation Amplifier



Operational amplifier の用語はコロンビア大学の  
ジョン・ラガツィーニ (John Ragazzini) 教授により  
1947 年に公表された論文で初めて使用。

複数の入力電圧にて、数学的な演算 (Operation)  
が可能である増幅器 (Amplifier) を  
Operational amplifier と定義。

(J. Ragazzini は

R. E. Kalman, E. I. Jury, L. A. Zadeh 等の師)

# オペアンプ(演算増幅器)

## 線形回路応用:

- ・増幅(ゲインアンプ)
- ・信号加減算
- ・差動増幅
- ・電圧源
- ・電流源
- ・電圧-電流変換
- ・電流-電圧変換
- ・アクティブフィルタ
- ・積分回路
- ・微分回路 など

## 非線形回路応用:

- ・対数演算
- ・指数演算
- ・平方根演算
- ・乗算/除算演算
- ・絶対値演算
- ・正弦波発振
- ・方形波、三角波発振
- ・リミッタ回路 など



**1963年世界初  
モノリシックオペアンプ**  
**μA702 Fairchild**  
ゲイン: 68dB  
電源: +12V/-6V  
価格: 300ドル(売れず)



**1965年**  
**μA709 Fairchild**  
ゲイン: 94dB  
電源:  $\pm 15V$   
商業的に大成功

群馬大学非常勤講師  
中谷隆之先生資料より

# オペアンプ回路設計の先駆者

Bob Widlar (1937-1991)

フェアチャイルドセミコンダクター社で1960年代に活躍。

様々な世界初のアナログ設計を行ない、後の業界標準となる。

世界初のICオペアンプ  $\mu A702$

$\mu A741$  の元となった LM101

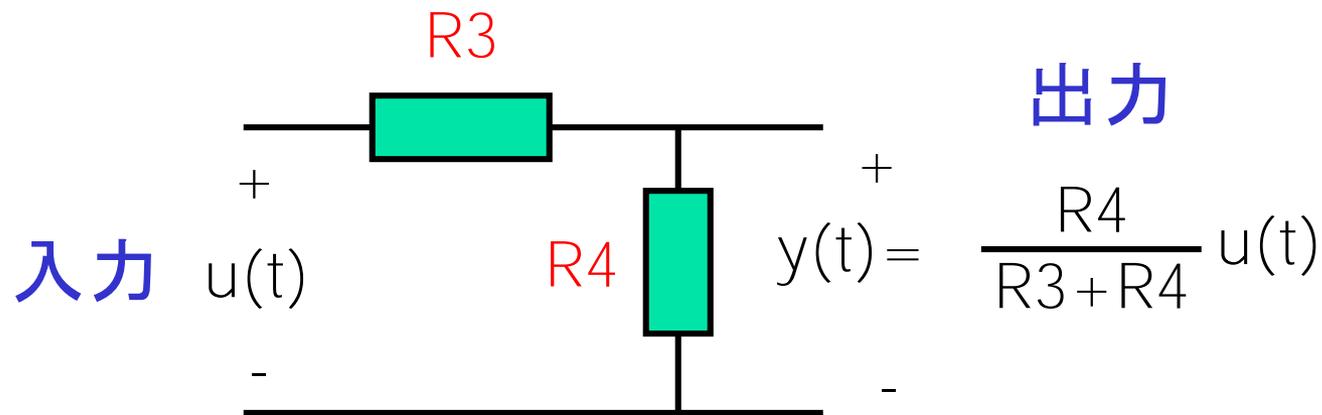
電圧レギュレータ  $\mu A723$

ワイドラー電流源

バンドギャップ電圧参照回路 等



# 抵抗だけでは信号を増幅できない。



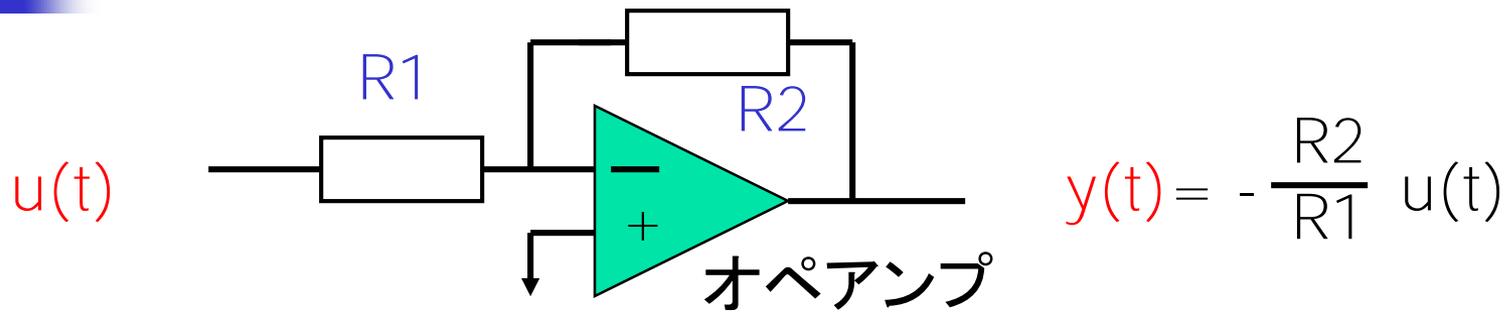
常に  $\frac{R4}{R3+R4} < 1$



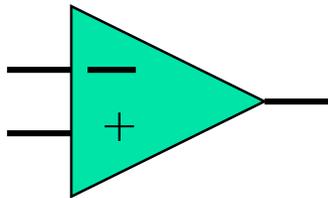
出力信号は  
入力信号より小さい

線形であるが信号を増幅できない。

# 信号増幅・線形電子回路の例



$R2 > R1$  にすれば  $\frac{R2}{R1} > 1$   $\rightarrow$  信号増幅



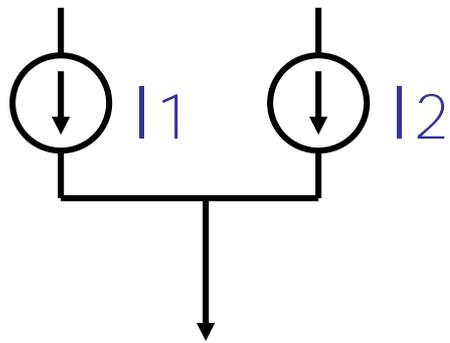
**オペアンプ:** トランジスタ, R, C から構成する。

# 電流の加算・減算と電圧の加算・減算

電流の加算・減算： **キリヒホッフ電流則**により  
配線の結線だけでよい。

電流加算

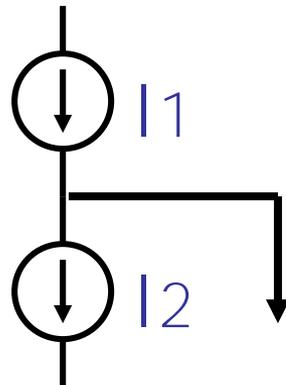
$$I_{out} = I_1 + I_2$$



$I_{out}$

電流減算

$$I_{out} = I_1 - I_2$$



$I_{out}$

電圧の加算・減算：

電流ほど簡単ではない。

**オペアンプ**を

用いれば可能。

# オペアンプ (Operational Amplifier, 演算増幅器)

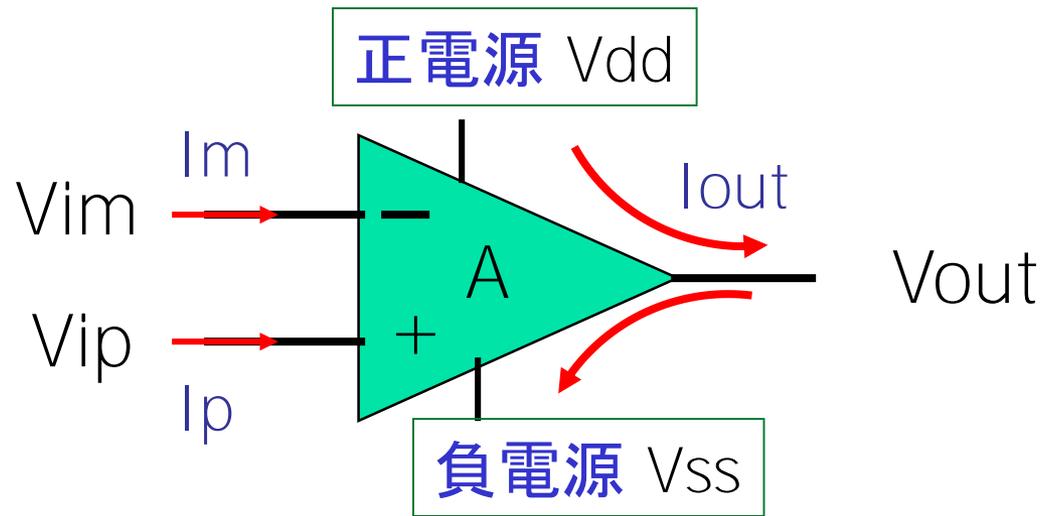
- **ゲイン  $A$**  がきわめて大きい

$$V_{out} = A (V_{ip} - V_{im})$$

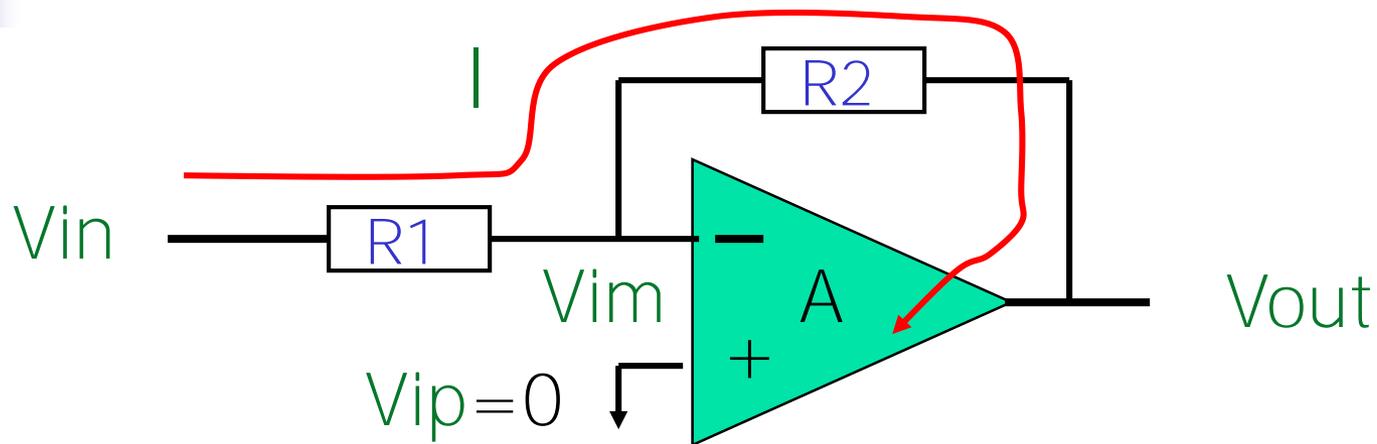
- **入力抵抗** がきわめて大きい。  $I_p = 0, I_m = 0$

- **出力抵抗** がきわめて小さい

必要に応じて  $I_{out}$  がいくらでも供給できる。



# オペアンプの動作 (1)



$$I = \frac{V_{in} - V_{im}}{R1} = \frac{V_{im} - V_{out}}{R2}$$

$$V_{out} = A (0 - V_{im}) = -A V_{im}$$

## オペアンプの動作 (2)

抵抗の比 ( $R2/R1$ ) でゲインがきまる。

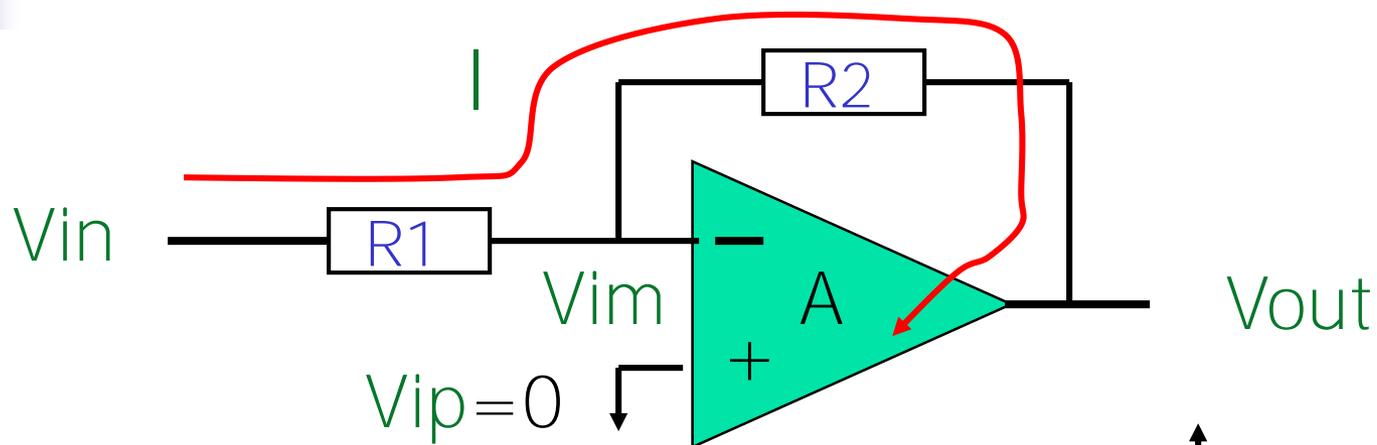
$$\frac{V_{out}}{V_{in}} = \frac{-R2}{\frac{R1 + R2}{A} + R1} \xrightarrow{A \rightarrow} \frac{-R2}{R1}$$

仮想接地 (Virtual Ground)

$$V_m = \frac{R2 V_{in}}{(R1 + R2) + A R1} \xrightarrow{A \rightarrow} 0$$

オペアンプのゲインAは大きければよい。

# オペアンプの動作 (3)

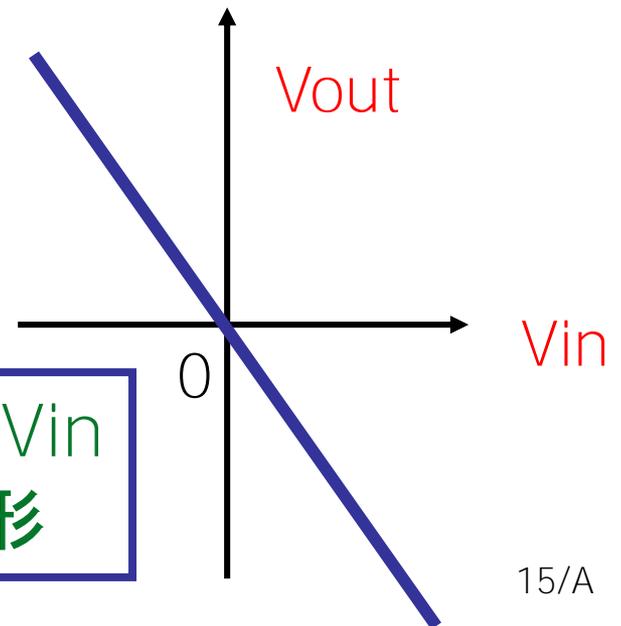


$$V_{out} \doteq -\frac{R_2}{R_1} V_{in}$$

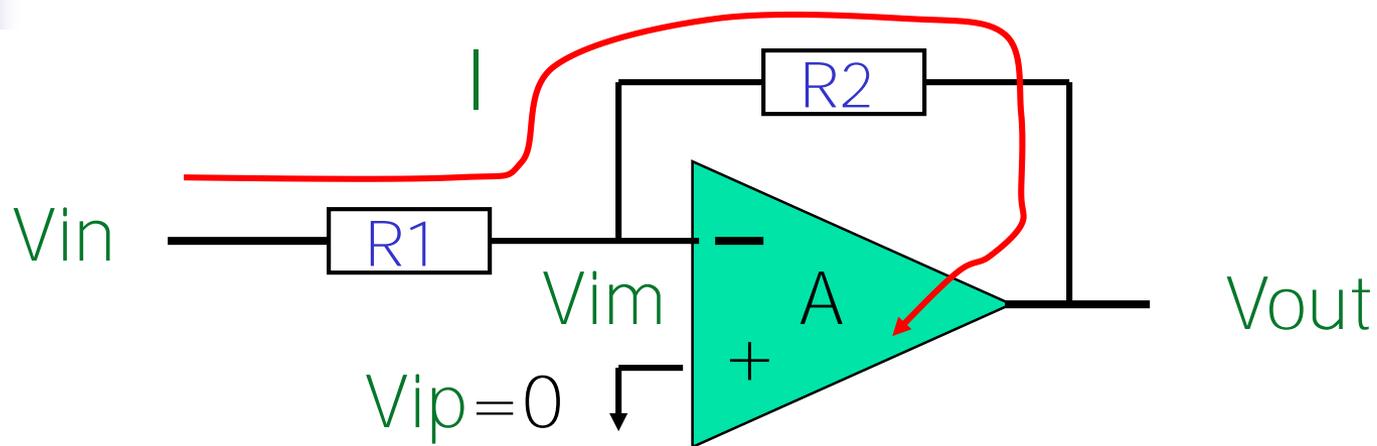
$$V_{im} \doteq 0$$

$$I \doteq \frac{V_{in}}{R_1}$$

広い入力範囲 $V_{in}$   
にわたって線形



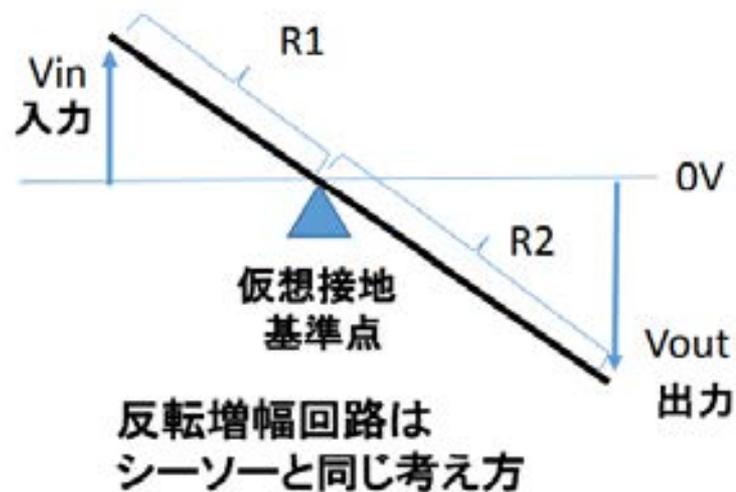
# オペアンプの動作 (4)



反転ゲイン式

$$Gain = -\frac{R2}{R1}$$

$R1$ ,  $R2$  抵抗の絶対精度ではなく  
比精度が重要

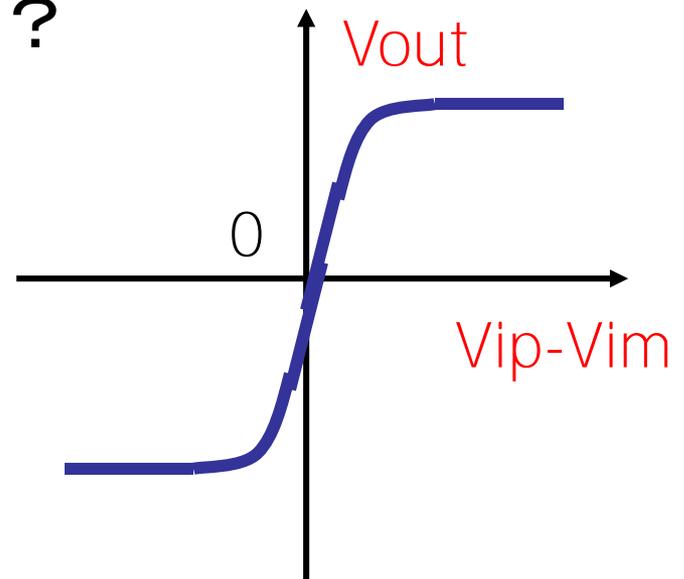


## オペアンプの動作 (5)

オペアンプのゲイン $A=10,000$  のとき  
入力  $V_{ip} - V_{im} = 1[V]$  のとき  
出力  $V_{out} = 10,000[V]$  か？

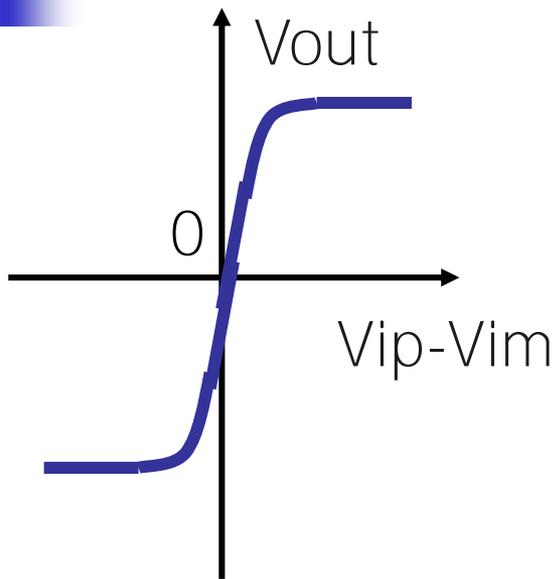
答えは No !

$V_{ip} - V_{im} \doteq 0$  (仮想接地)  
であることに注意。  
 $V_{ip} - V_{im} = 0$  近辺でのみ  
ゲインが高い(傾きが $10,000$ )



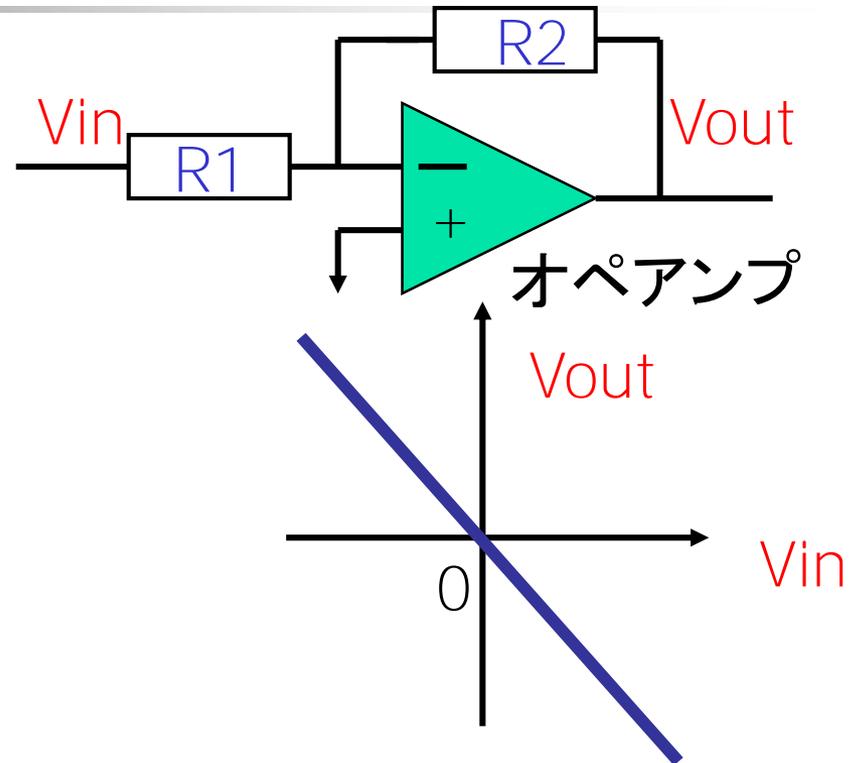
オペアンプの特性

# オペアンプの動作 (6)



## オペアンプの特性

- 非線形
- 入力ゼロ近辺でのみゲインAが大きい

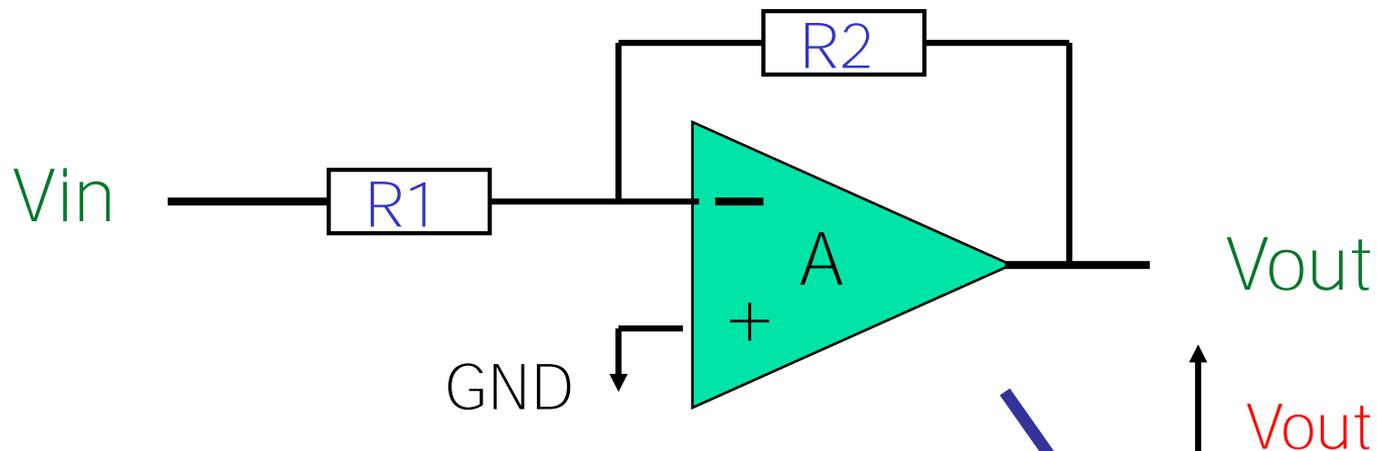


## オペアンプを用いた回路

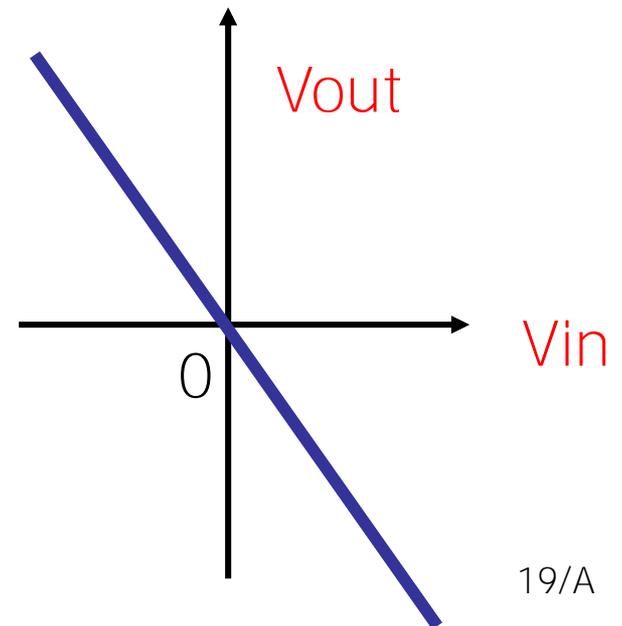
- 広い入力範囲にわたって一定ゲイン、線形

# オペアンプの使用法 (1)

## 入力信号の(反転)増幅

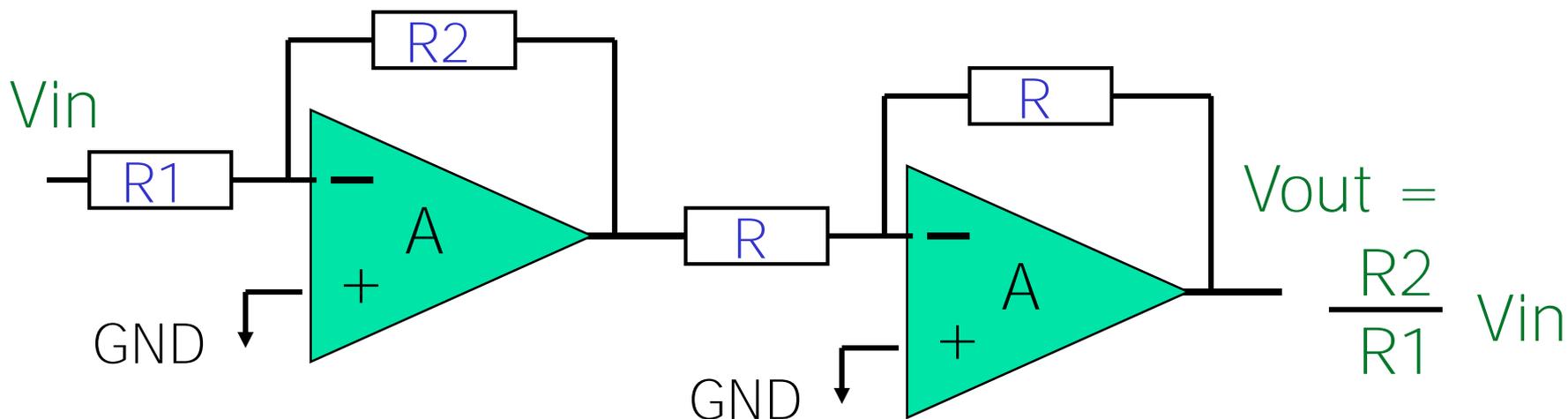
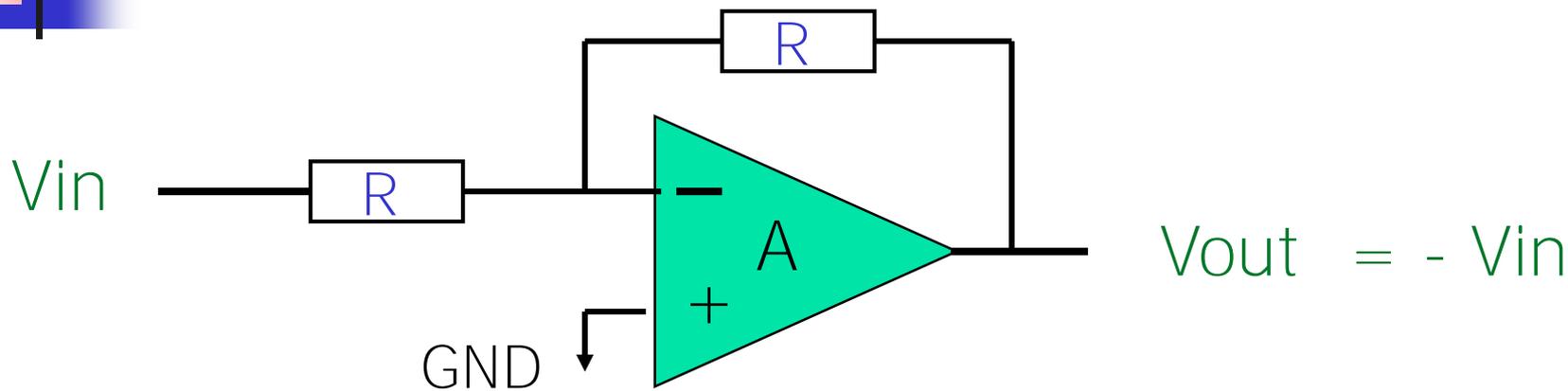


$$V_{out} = - \frac{R2}{R1} V_{in}$$



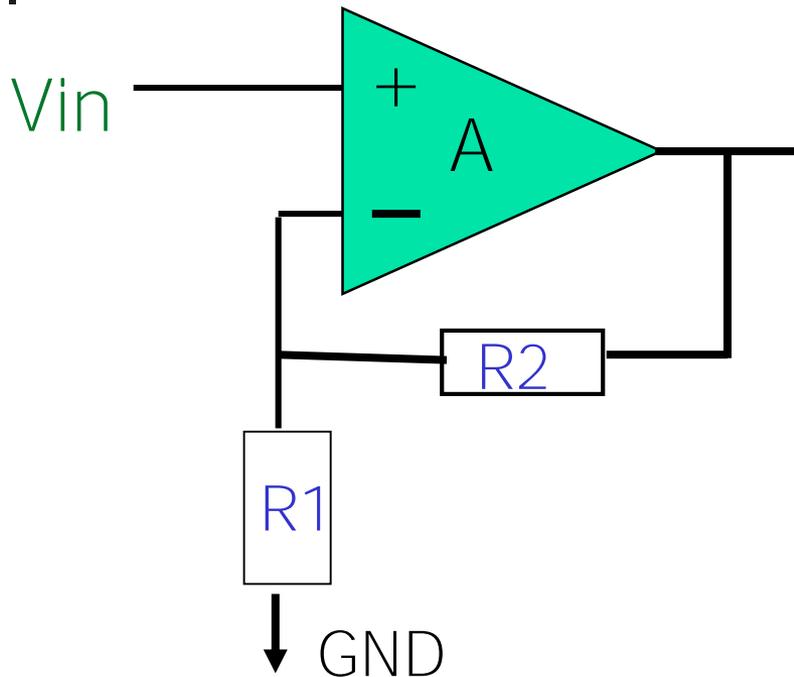
# オペアンプの使用法 (2)

## 入力信号の反転

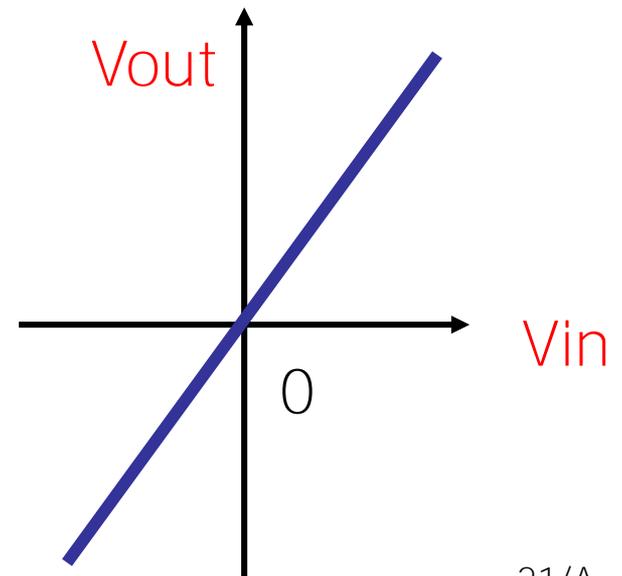
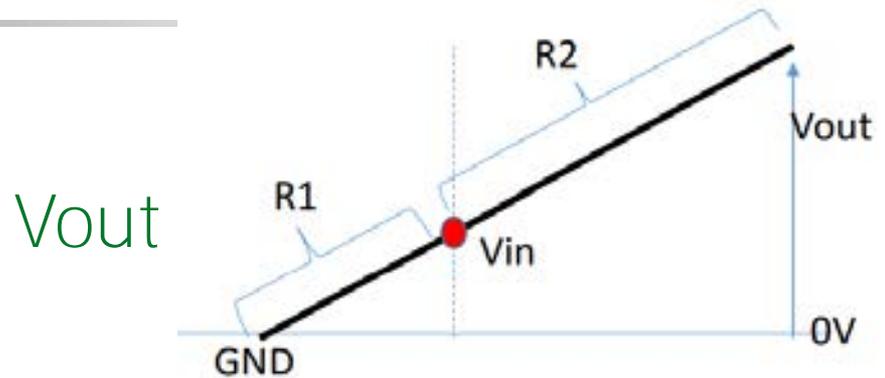


# オペアンプの使用法 (3)

## 入力信号の(非反転)増幅

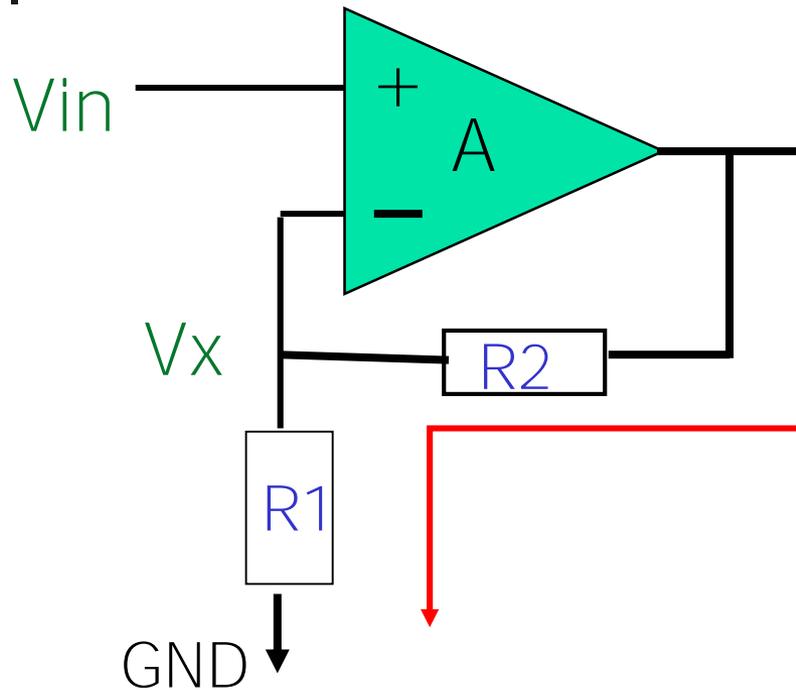


$$V_{out} = \left(1 + \frac{R_2}{R_1}\right) V_{in}$$



# オペアンプの使用法 (3)

## 入力信号の(非反転)増幅の動作

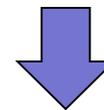


$V_{out}$

$$V_x = V_{in}$$

$$I = V_{in} / R_1$$

$$= V_{out} / (R_1 + R_2)$$



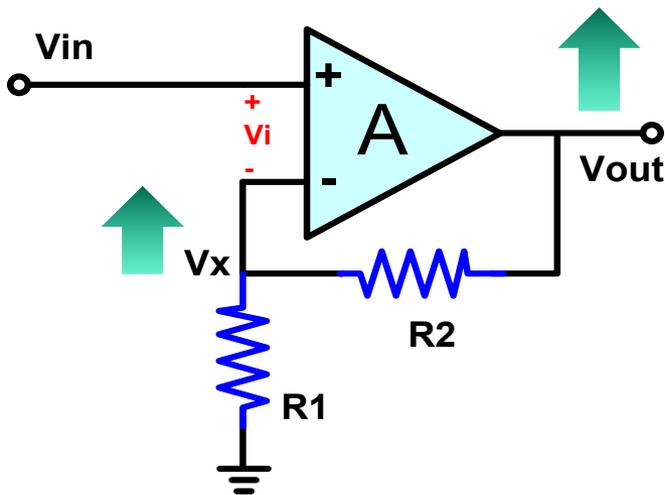
$$V_{out} = \left(1 + \frac{R_2}{R_1}\right) V_{in}$$

# 負帰還の動作 ( $V_x = V_{in}$ になる説明)

$V_x < V_{in}$  のとき

$$V_{out} = A (V_{in} - V_x) \quad \uparrow$$

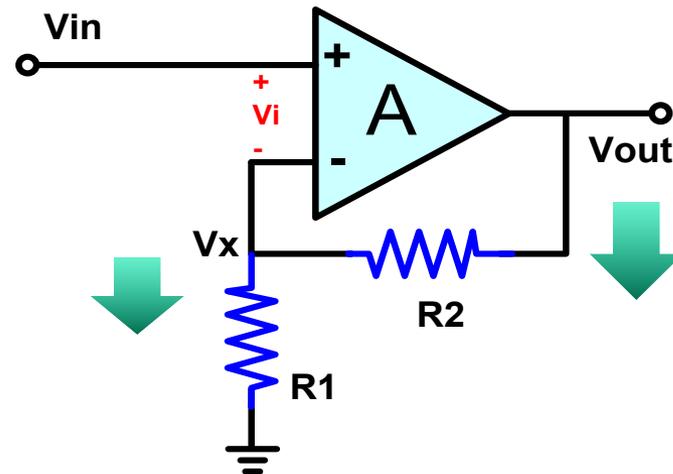
$V_x \quad \uparrow$



$V_x > V_{in}$  のとき

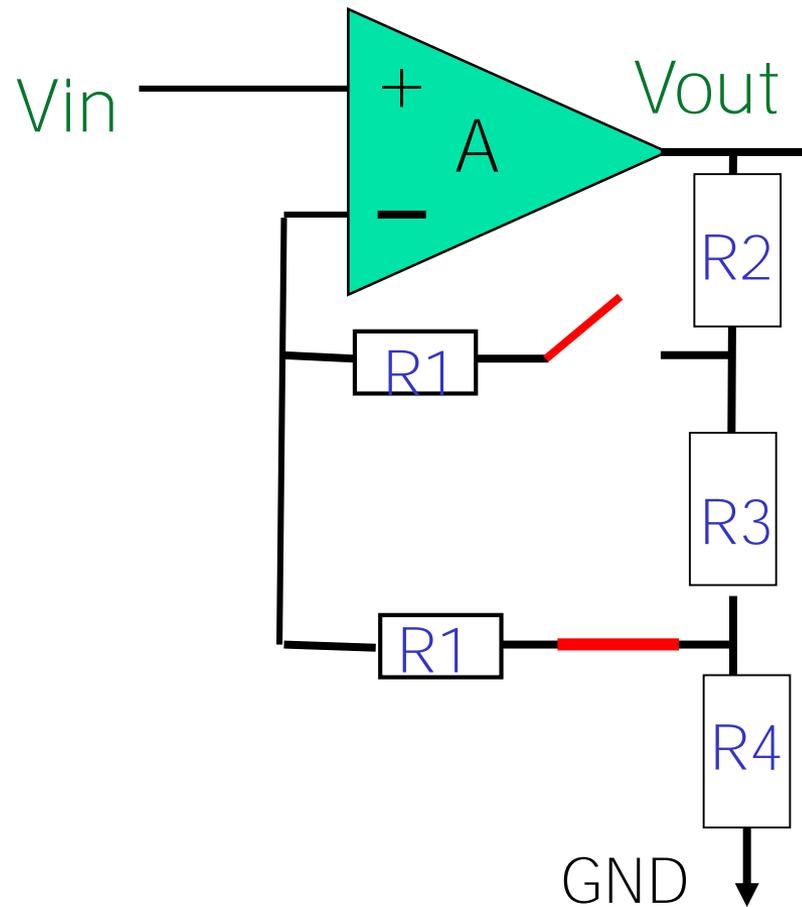
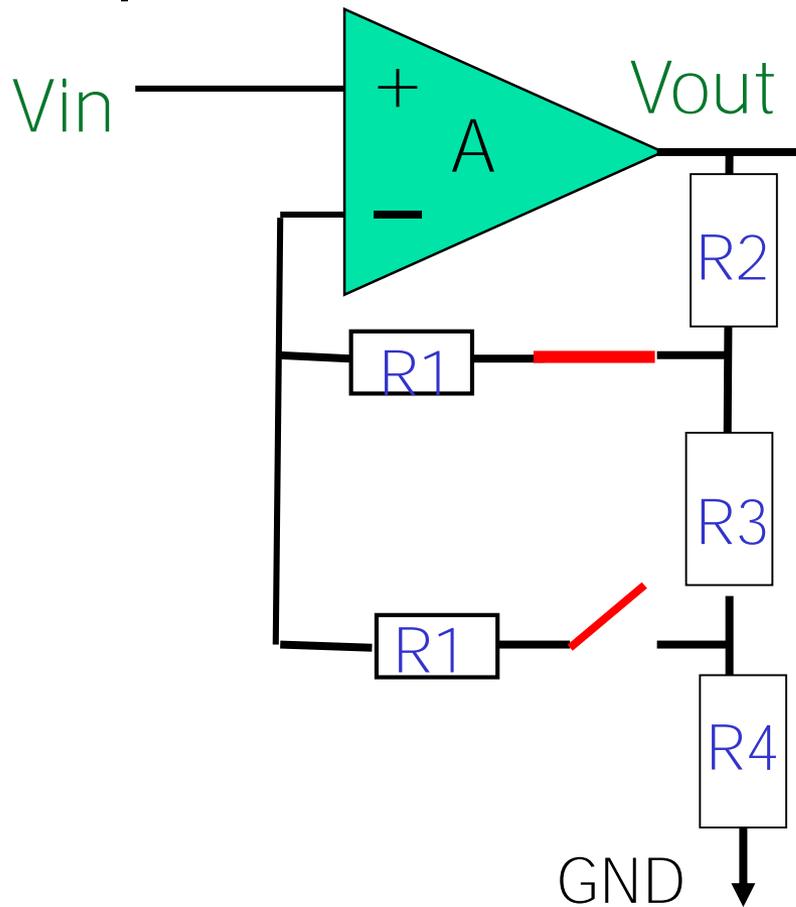
$$V_{out} = A (V_{in} - V_x) \quad \downarrow$$

$V_x \quad \downarrow$



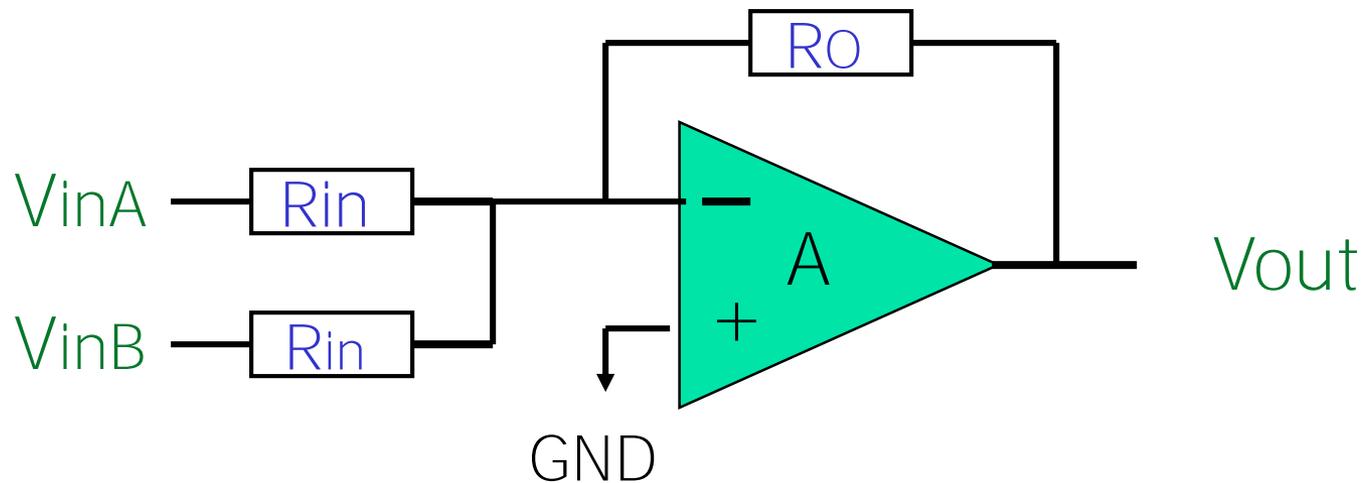
# プログラマブルゲイン増幅器

問題： 左、右の回路のゲインを求めよ



# オペアンプの使用法 (4)

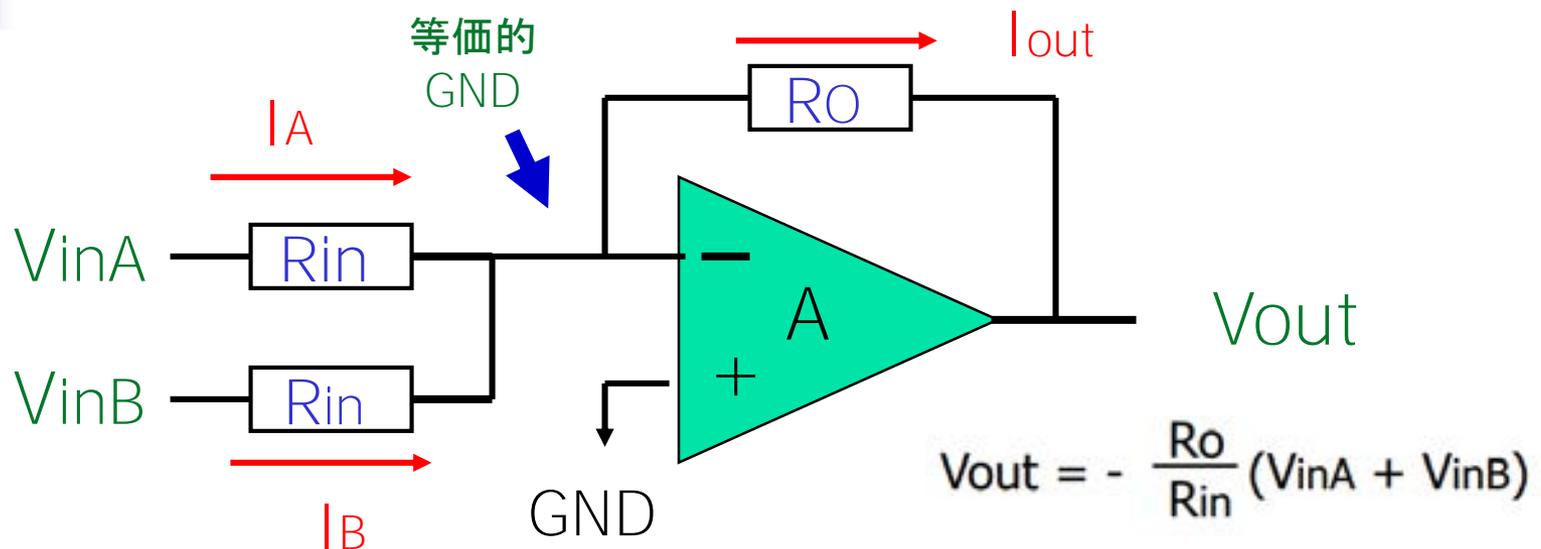
## 2つの入力電圧の加算



$$V_{out} = - \frac{R_o}{R_{in}} (V_{inA} + V_{inB})$$

# オペアンプの使用法 (4)

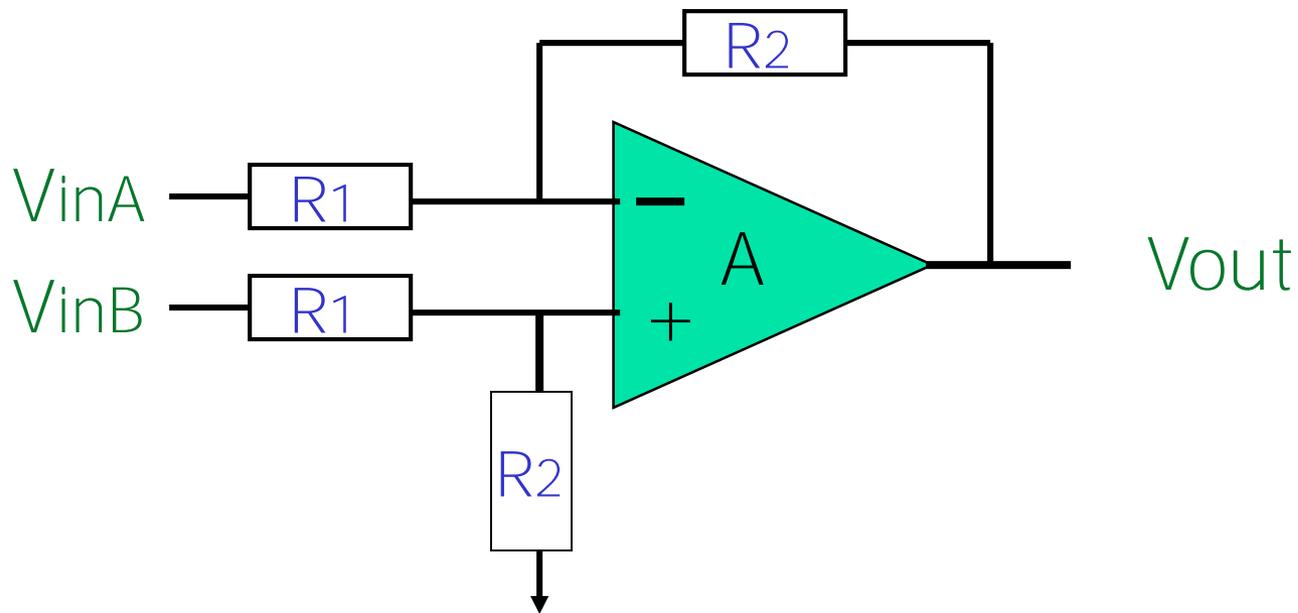
## 2つの入力電圧の加算の動作



- ①  $I_A = V_{inA} / R_{in}$ ,  $I_B = V_{inB} / R_{in}$  : オームの法則で電圧を電流に変換
- ②  $I_A + I_B = I_{out}$  : キリヒホッフ電流則で電流加算
- ③  $V_{out} = - R_o I_{out}$  : オームの法則で電流を電圧に変換

# オペアンプの使用法 (5)

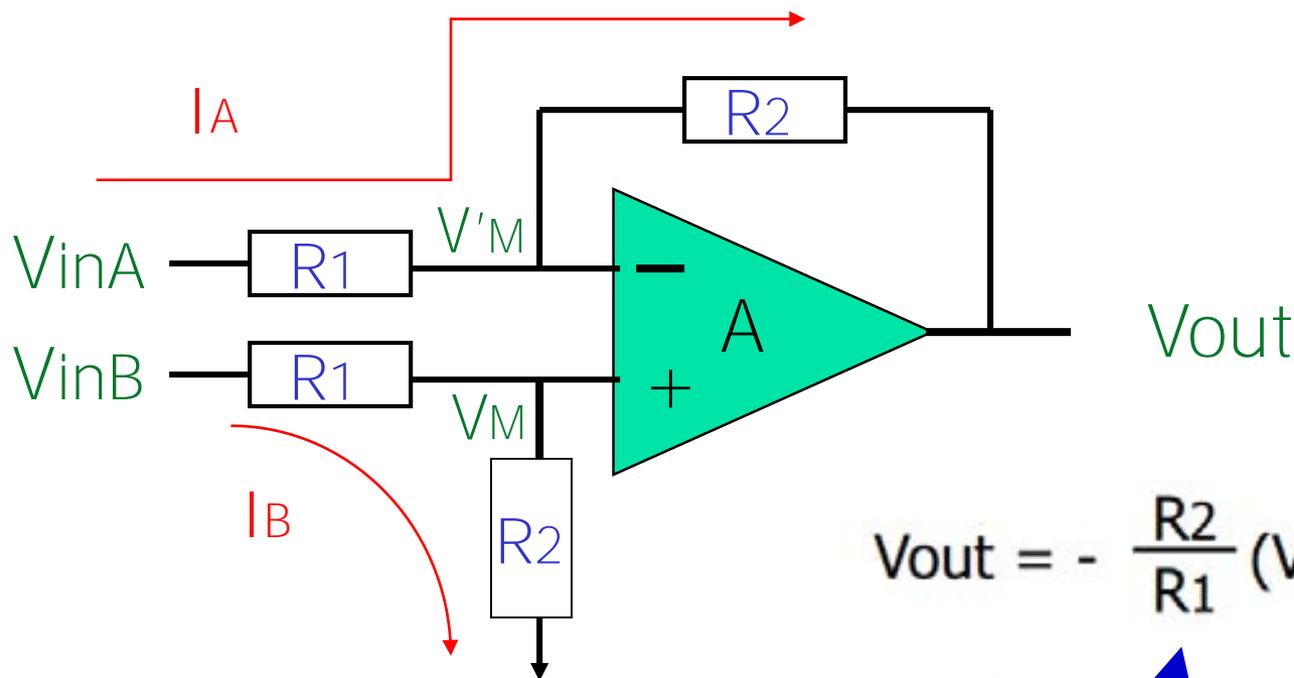
## 2つの入力電圧の減算



$$V_{out} = - \frac{R_2}{R_1} (V_{inA} - V_{inB})$$

# オペアンプの使用法 (5)

## 2つの入力電圧の減算の動作

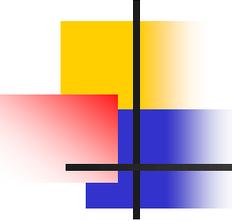


$$V_{out} = - \frac{R_2}{R_1} (V_{inA} - V_{inB})$$

$$V_M = [R_2 / (R_1 + R_2)] V_{inB}$$

$$V'_M = V_M$$

$$I_A = (V_{inA} - V'_M) / R_1 = (V'_M - V_{out})$$



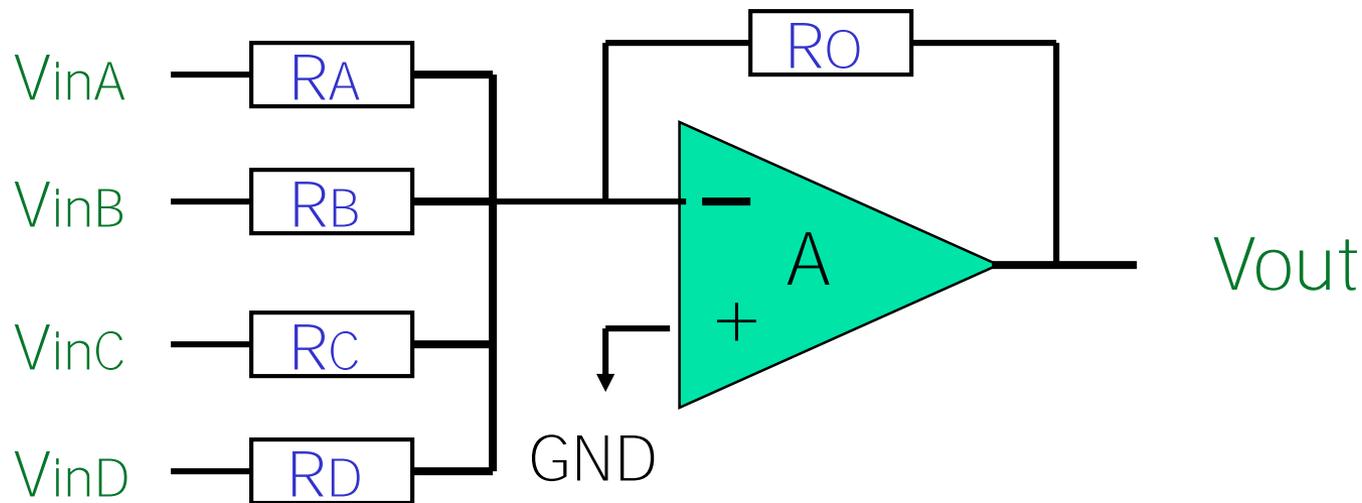
# オペアンプ回路解析 早わかり

---

- **負帰還 (Negative Feedback):**  
出力はほとんど必ずマイナス入力に戻されている。  
  
プラス入力側に戻されていたら、その回路は(特別な場合を除き)誤り。
- **仮想接地 (Virtual Ground):**  
**プラス入力 = マイナス入力**  
として解析する。

## オペアンプの使用法 (6)

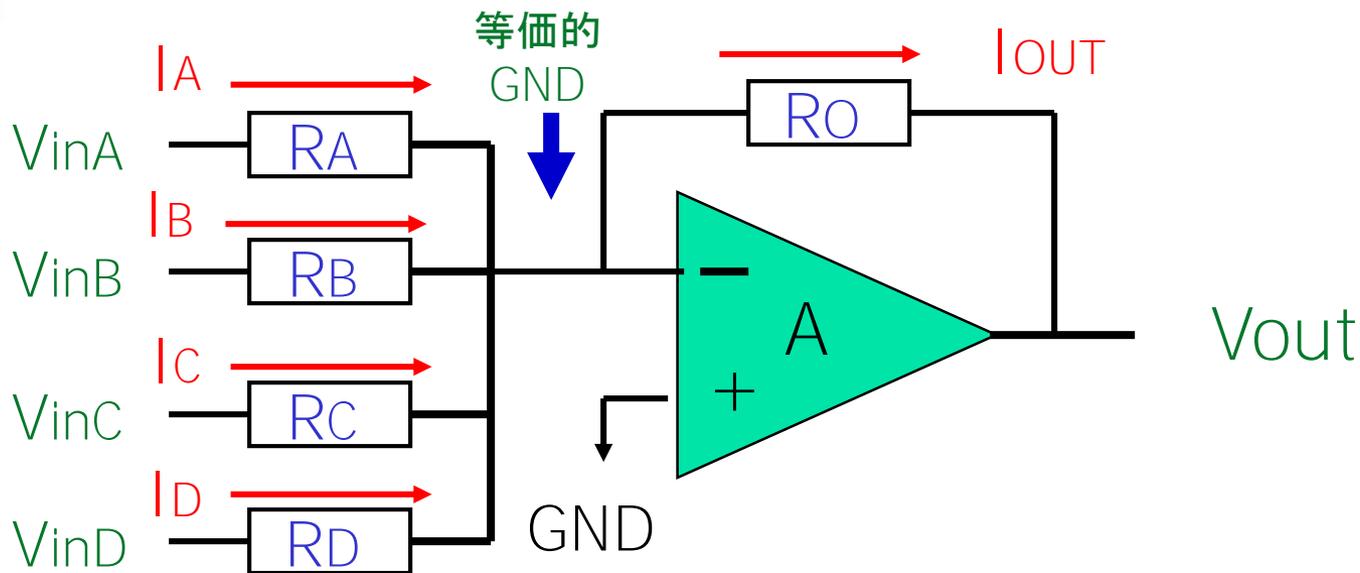
# 複数入力電圧の積和演算の動作



$$V_{out} = - R_O \left( \frac{V_{inA}}{R_A} + \frac{V_{inB}}{R_B} + \frac{V_{inC}}{R_C} + \frac{V_{inD}}{R_D} \right)$$

# オペアンプの使用法 (6)

## 複数入力電圧の積和演算



$$I_{OUT} = I_A + I_B + I_C + I_D$$

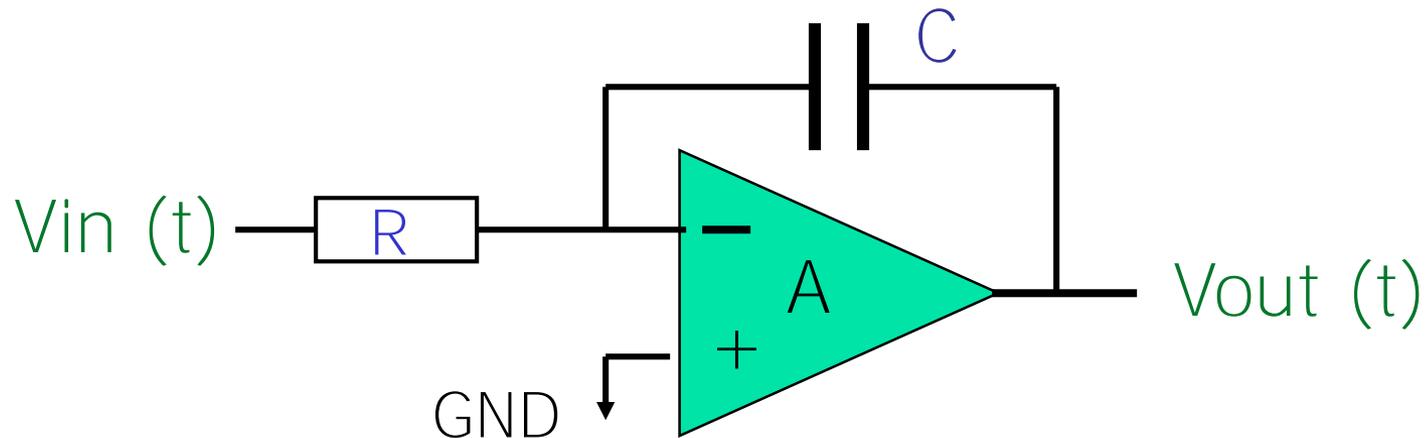


$$V_{out} = -R_o \left( \frac{V_{inA}}{R_A} + \frac{V_{inB}}{R_B} + \frac{V_{inC}}{R_C} + \frac{V_{inD}}{R_D} \right)$$

# オペアンプの使用法 (7)

## 入力信号の積分

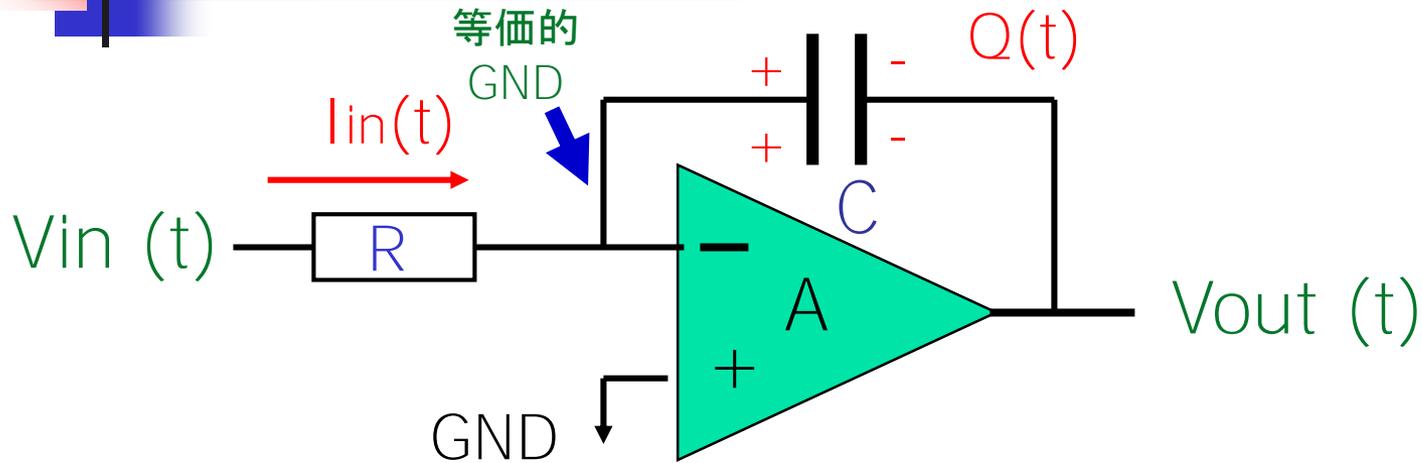
C は電荷蓄積  
↓  
積分要素



$$V_{out}(t) = -\frac{1}{RC} \int V_{in}(p) dp$$

# オペアンプの使用法 (7)

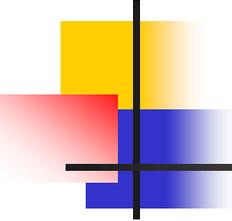
## 入力信号の積分の動作



$$I_{in}(t) = V_{in}(t)/R$$

$$Q(t) = \int^t I_{in}(p) dp = -C V_{out}(t)$$

$$V_{out}(t) = -\frac{1}{RC} \int^t V_{in}(p) dp$$



## 余談： 容量C 英語では？

正解 Capacitor (キャパシタ)

高校・大学の物理・電子回路・電気回路の教科書  
容量Cを「コンデンサ」と表記。 → 不適切

英語の教科書・論文では「capacitor」を使用

30年前に米国の大学(電気電子工学科) condenser の語を使用  
米国人はぎょっとして

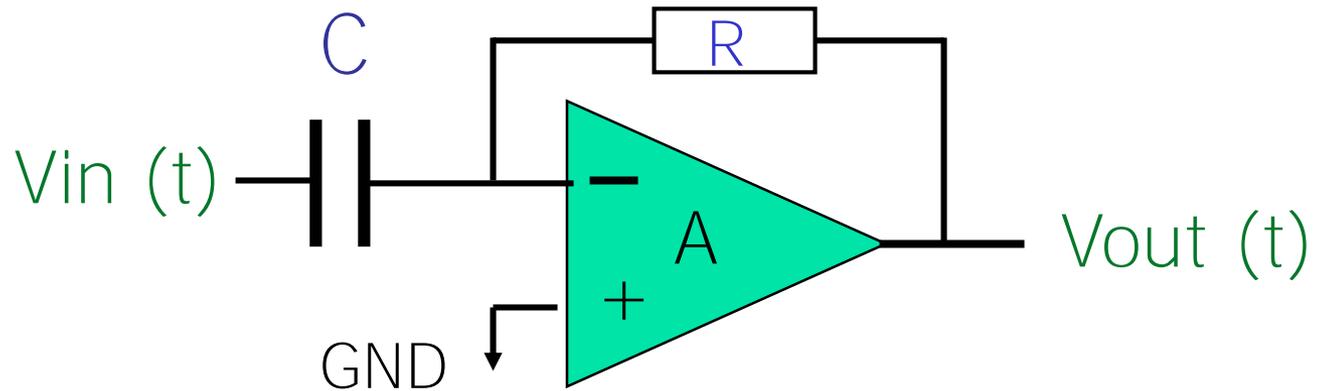
「お前は何という英語を使うんだ。condenser はパワーエレクトロ  
ニクスで使う非常に大きい蓄電器くらいにのみ使うだけだ。

電子回路・電気回路 では capacitor を使うんだ」と言われる。

英語の教科書・論文を見ると全部capacitor の使用に気が付く

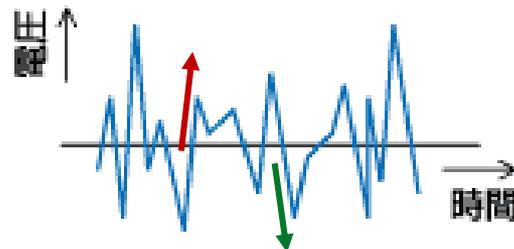
# オペアンプの使用法 (8)

## 入力信号の微分



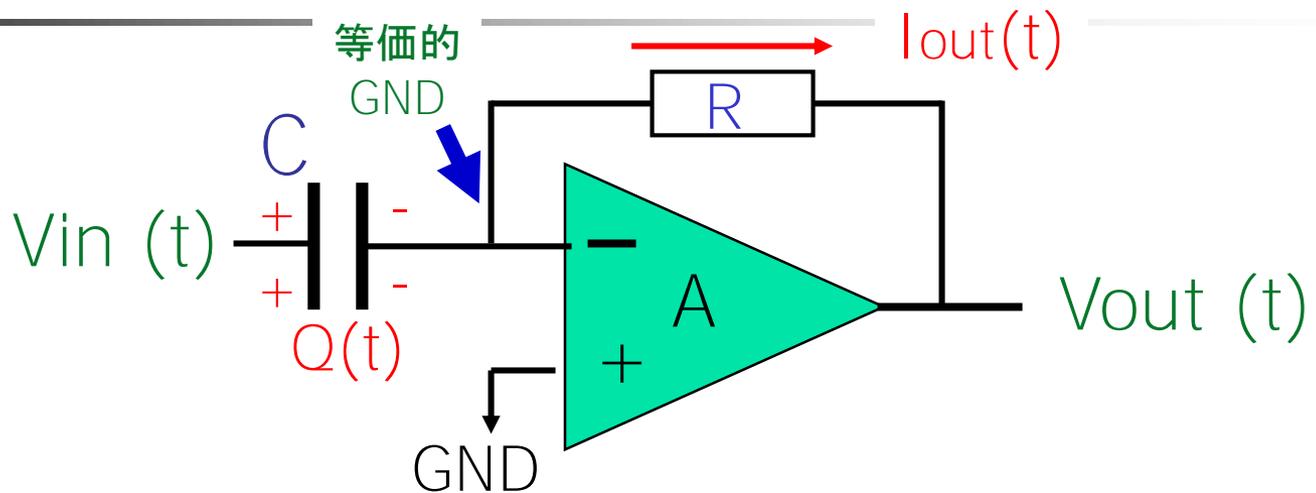
$$V_{out}(t) = -RC \frac{d}{dt} V_{in}(t)$$

微分はノイズに弱い:



# オペアンプの使用法 (8)

## 入力信号の微分の動作



$$Q(t) = C V_{in}(t) = \int^t I_{out}(p) dp$$

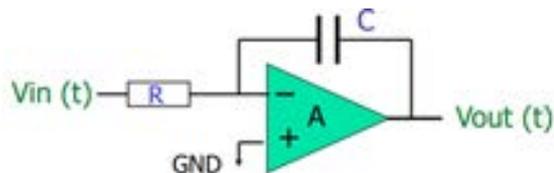
$$I_{out}(t) = -V_{out}(t)/R$$



$$V_{out}(t) = -RC \frac{d}{dt} V_{in}(t)$$

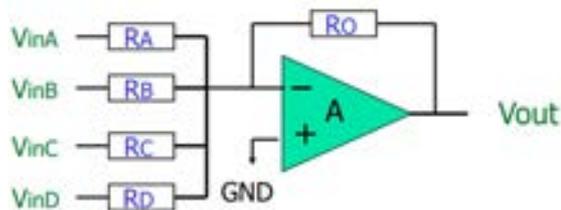
# 時間積分、時間微分の意味

時間積分：過去の蓄積



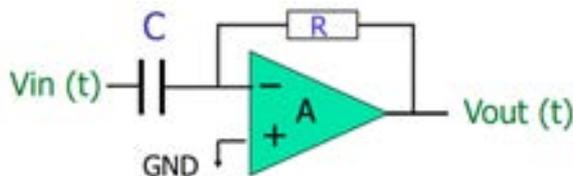
$$V_{out}(t) = -\frac{1}{RC} \int V_{in}(p) dp$$

現在の信号の演算：現在



$$V_{out} = -R_o \left( \frac{V_{inA}}{R_A} + \frac{V_{inB}}{R_B} + \frac{V_{inC}}{R_C} + \frac{V_{inD}}{R_D} \right)$$

時間微分：近未来の予測



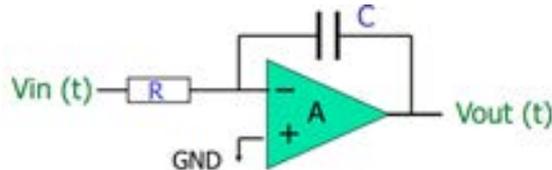
$$V_{out}(t) = -RC \frac{d}{dt} V_{in}(t)$$

わかりやすく例えれば

# 時間積分、時間微分の意味

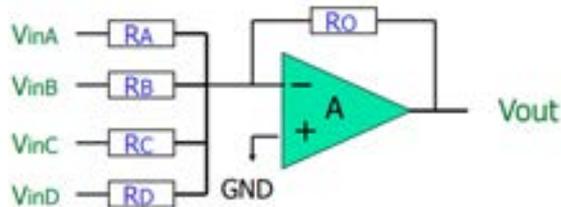
時間積分：過去の蓄積

別れても好きな人



$$V_{out}(t) = -\frac{1}{RC} \int V_{in}(p) dp$$

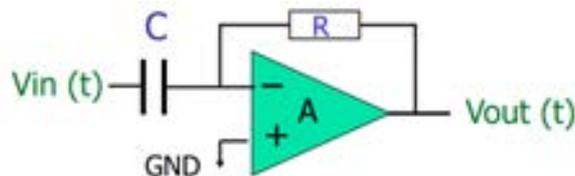
現在の信号の演算：現在



$$V_{out} = -R_o \left( \frac{V_{inA}}{R_A} + \frac{V_{inB}}{R_B} + \frac{V_{inC}}{R_C} + \frac{V_{inD}}{R_D} \right)$$

時間微分：近未来の予測

別れても次の人



$$V_{out}(t) = -RC \frac{d}{dt} V_{in}(t)$$

# 次元解析 (Dimension Analysis)

## 左右両辺の「次元」は等しい

RC : 時間の次元 (時定数, time constant)

$$V_{out}(t) = - \frac{1}{RC} \int^t V_{in}(p) dp$$

電圧                      時間                      電圧      時間

$$V_{out}(t) = -RC \frac{d}{dt} V_{in}(t)$$

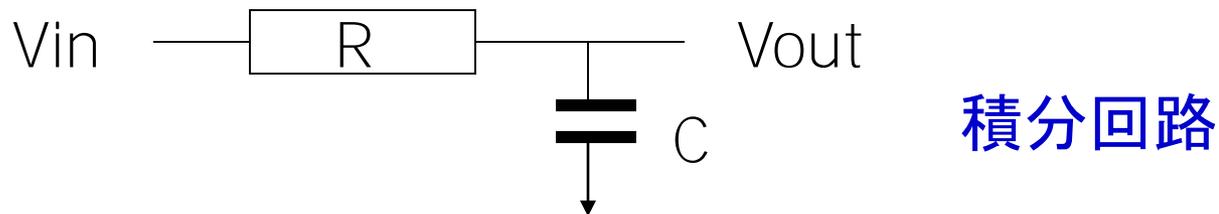
電圧                      時間                      時間                      電圧

左右両辺とも  
次元は「電圧」

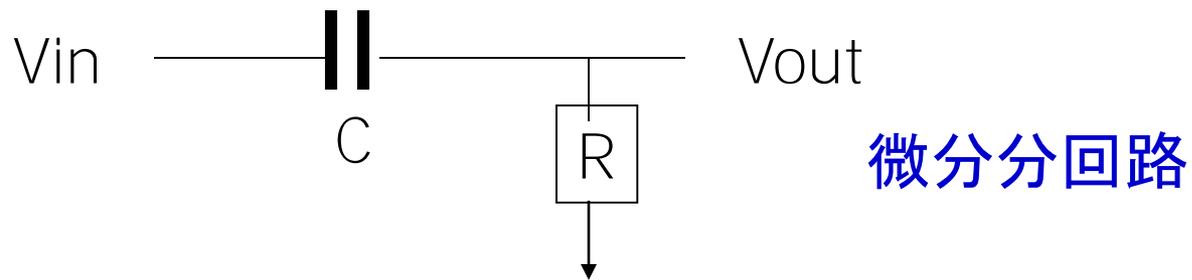
# 受動アナログフィルタ回路

## 信号は増幅しない

- **低域通過フィルタ** (Low Pass Filter: LPF)  
ノイズ成分を除去し、なめらかな信号を取り出す。



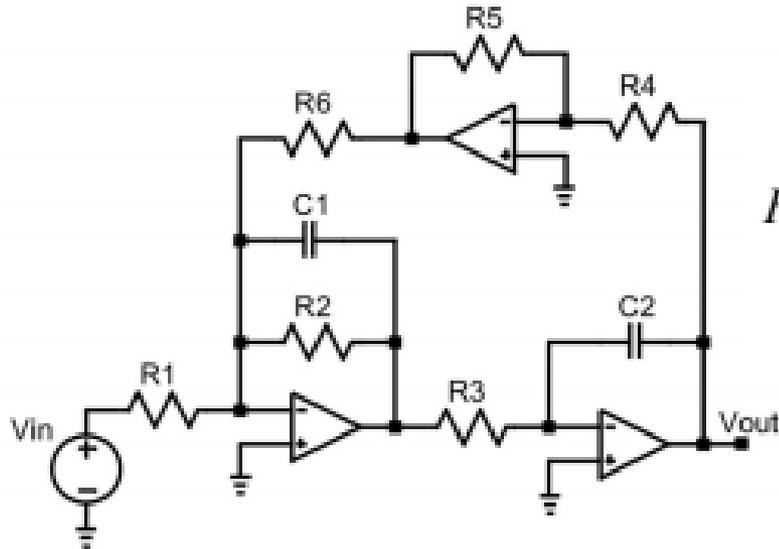
- **高域通過フィルタ** (High Pass Filter: HPF)  
変動の激しい信号を取り出す。



# 能動アナログフィルタ回路

## 入力信号を増幅する

### 2<sup>nd</sup>-order Tow-Thomas LPF



伝達関数  $V_{out}(s)/V_{in}(s)$

$$H(\omega) = \frac{\frac{R_4 R_6}{R_1 R_5}}{(j\omega)^2 \frac{R_3 R_4 R_6}{R_5} C_1 C_2 + j\omega \frac{R_3 R_4 R_6}{R_5 R_2} C_2 + 1}$$

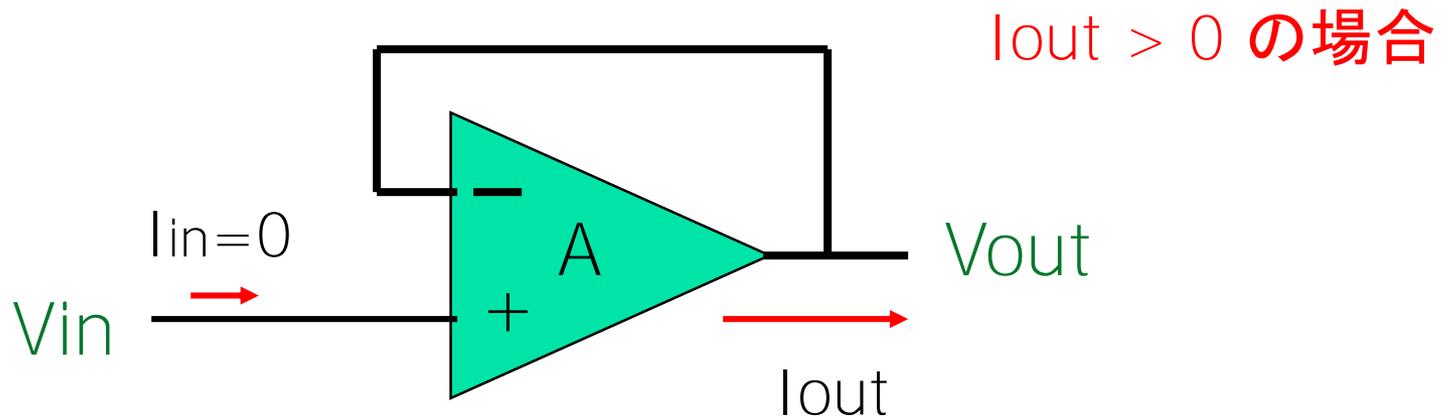
直流入力 ( $\omega = 0$ ) のとき

利得  $H(0) = (R_4 R_6)/(R_1 R_5)$



1より大きくできる(信号を増幅できる)

# オペアンプの使用法 (9) ボルテージ・フォロワ回路



$$V_{out} = V_{in} \quad \text{電圧利得 } 1$$

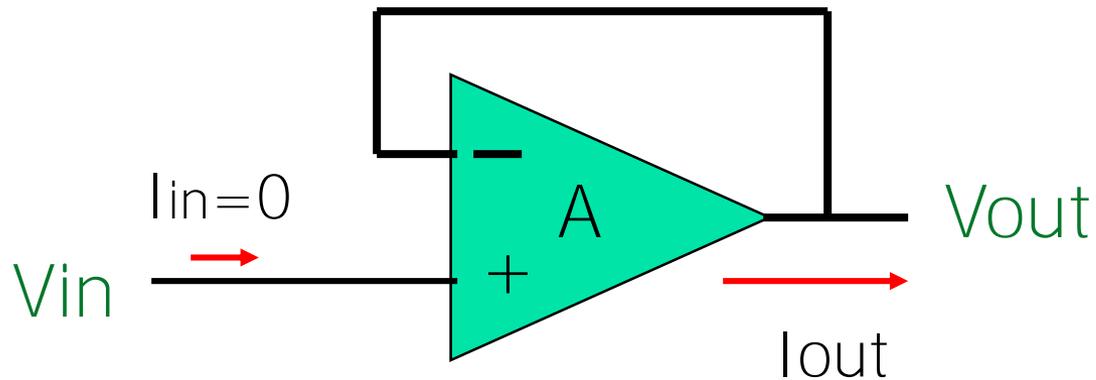
$$P_{in} < P_{out} \quad \text{電力利得 } 1 \text{ より大}$$

ここで

$$P_{in} = V_{in} I_{in}$$
$$P_{out} = V_{out} I_{out}$$

# オペアンプの使用法 (9)

## ボルテージ・フォロワ回路の動作



$$V_{out} = A (V_{in} - V_{out})$$

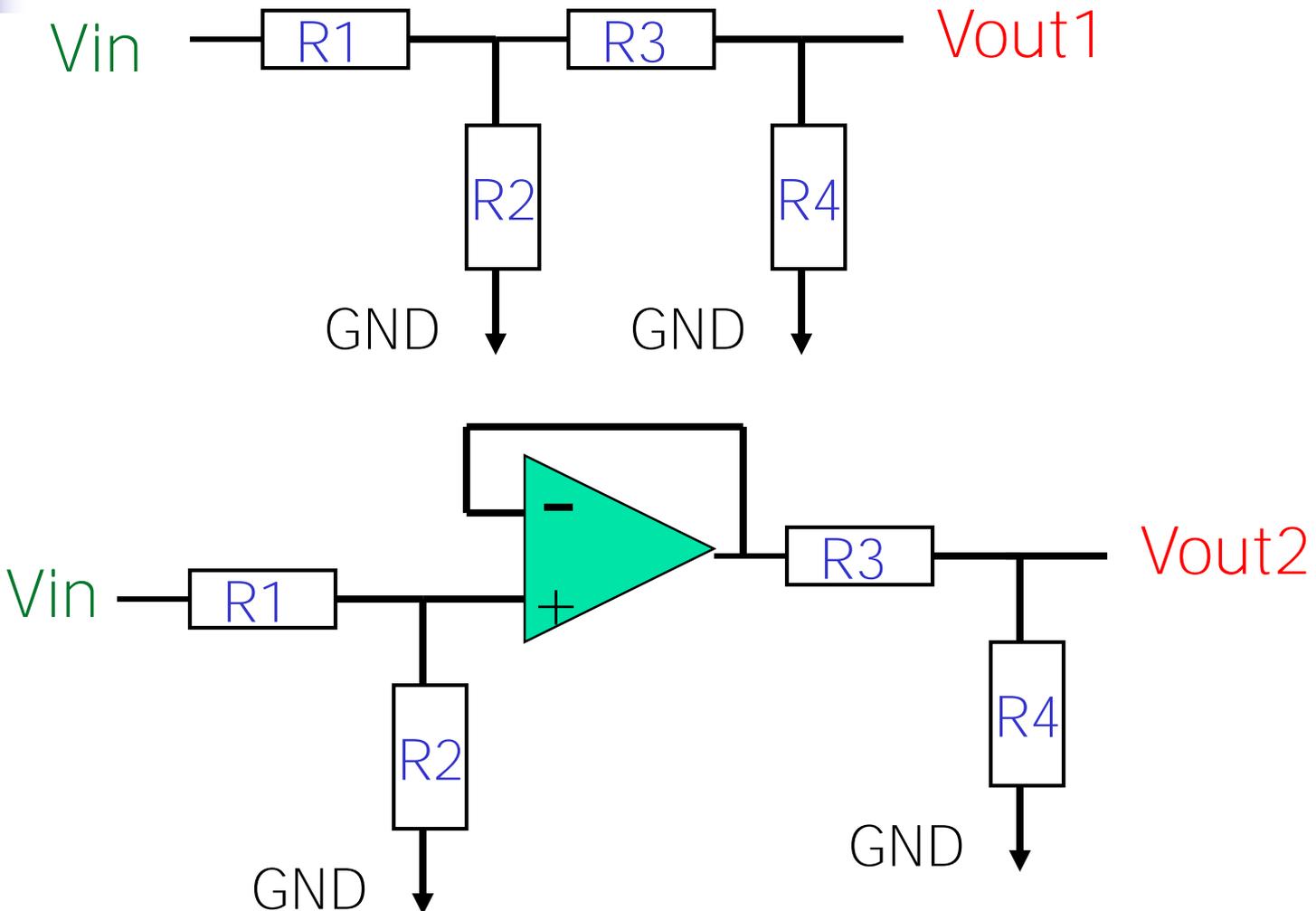


$$V_{out} = [A/(1+A)] V_{in} = [1/(1+(1/A))] V_{in}$$

$\therefore A \gg 1$  のとき  $V_{out} \doteq V_{in}$  電圧利得 1

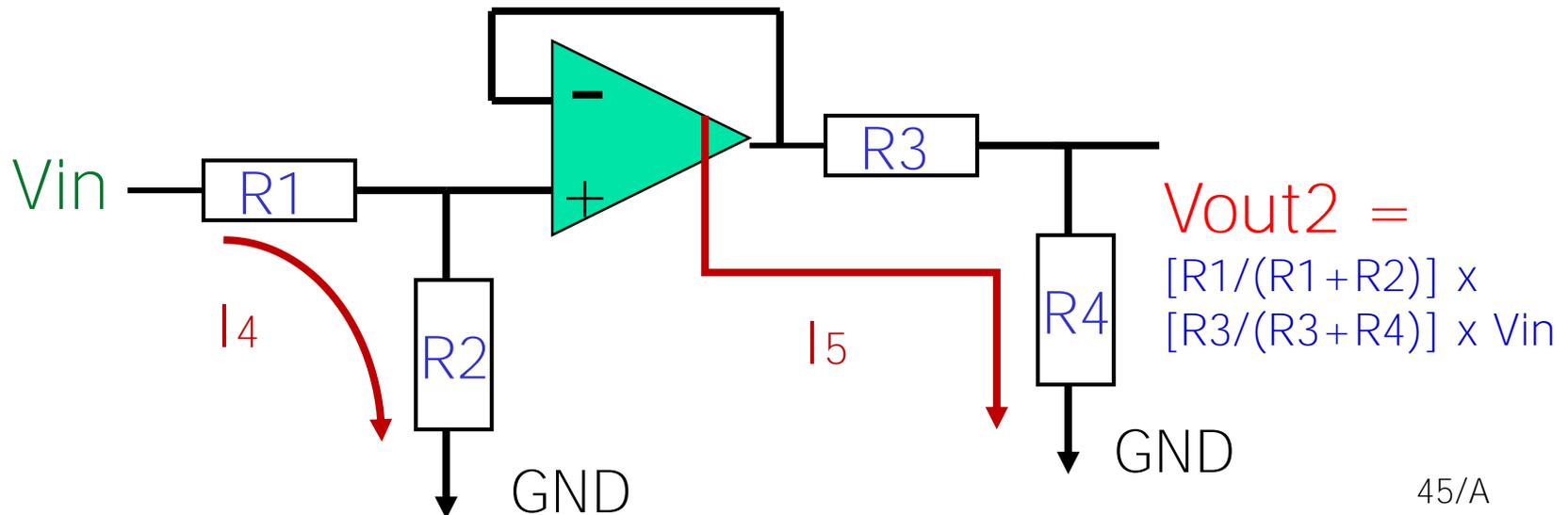
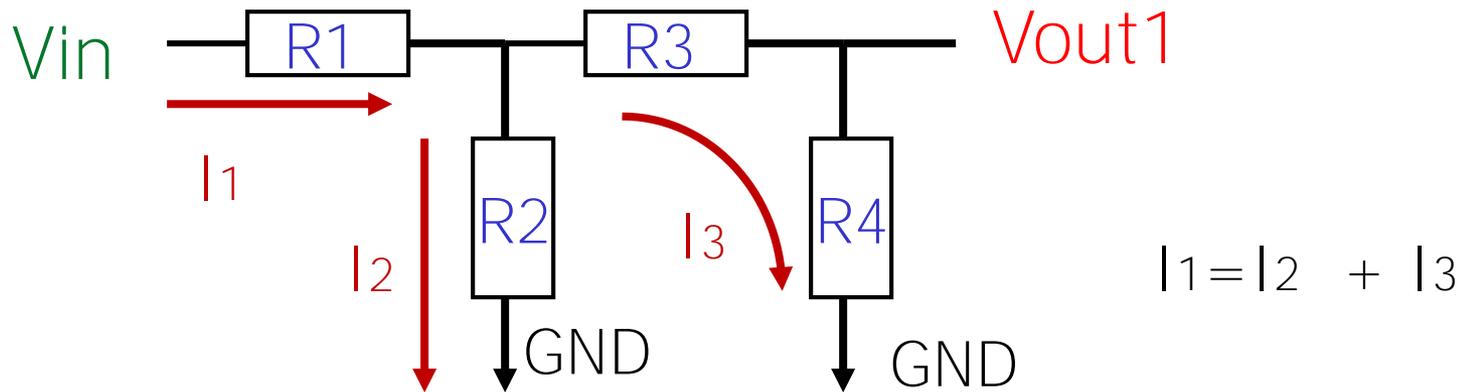
# バッファ回路

$V_{out1}$  と  $V_{out2}$  は等しくない。



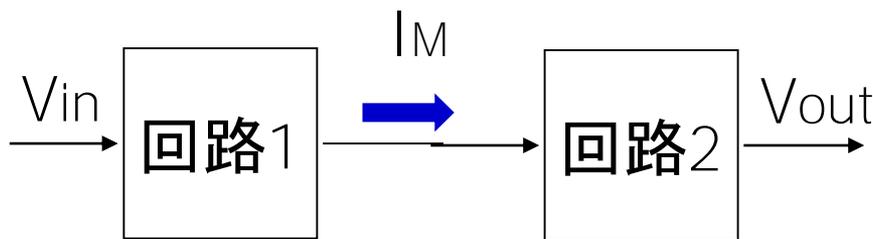
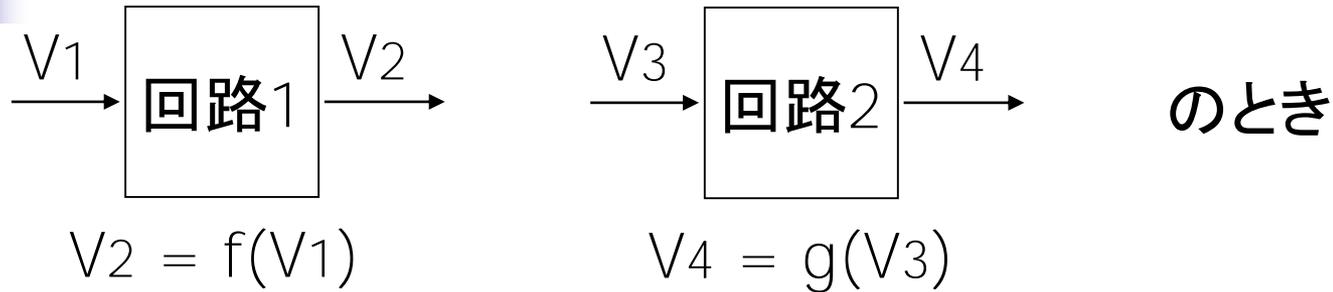
# バッファ回路

Vout1 と Vout2 は等しくない。なぜ？

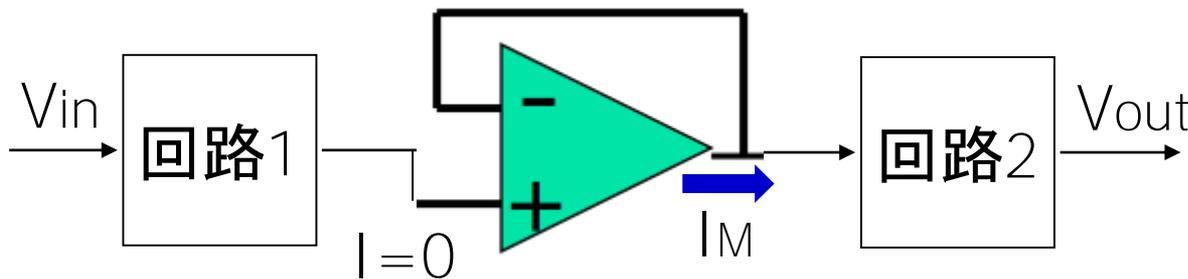


# バッファ回路

## 後段回路の電流の面倒を見る



$I_M \neq 0$  の場合  
一般には  
 $V_{out} \neq g(f(V_{in}))$

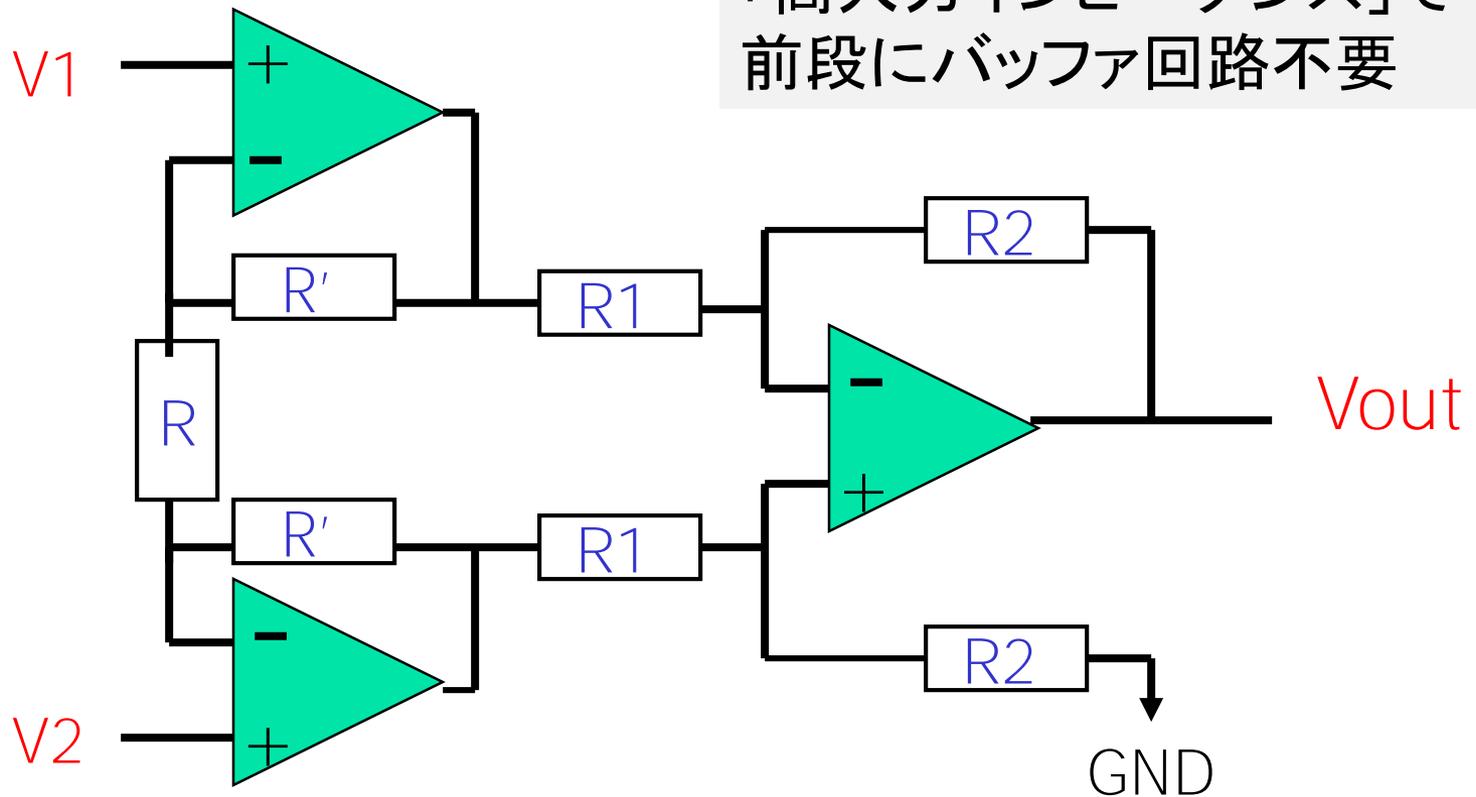


$$V_{out} = g(f(V_{in}))$$

# オペアンプの使用法 (10)

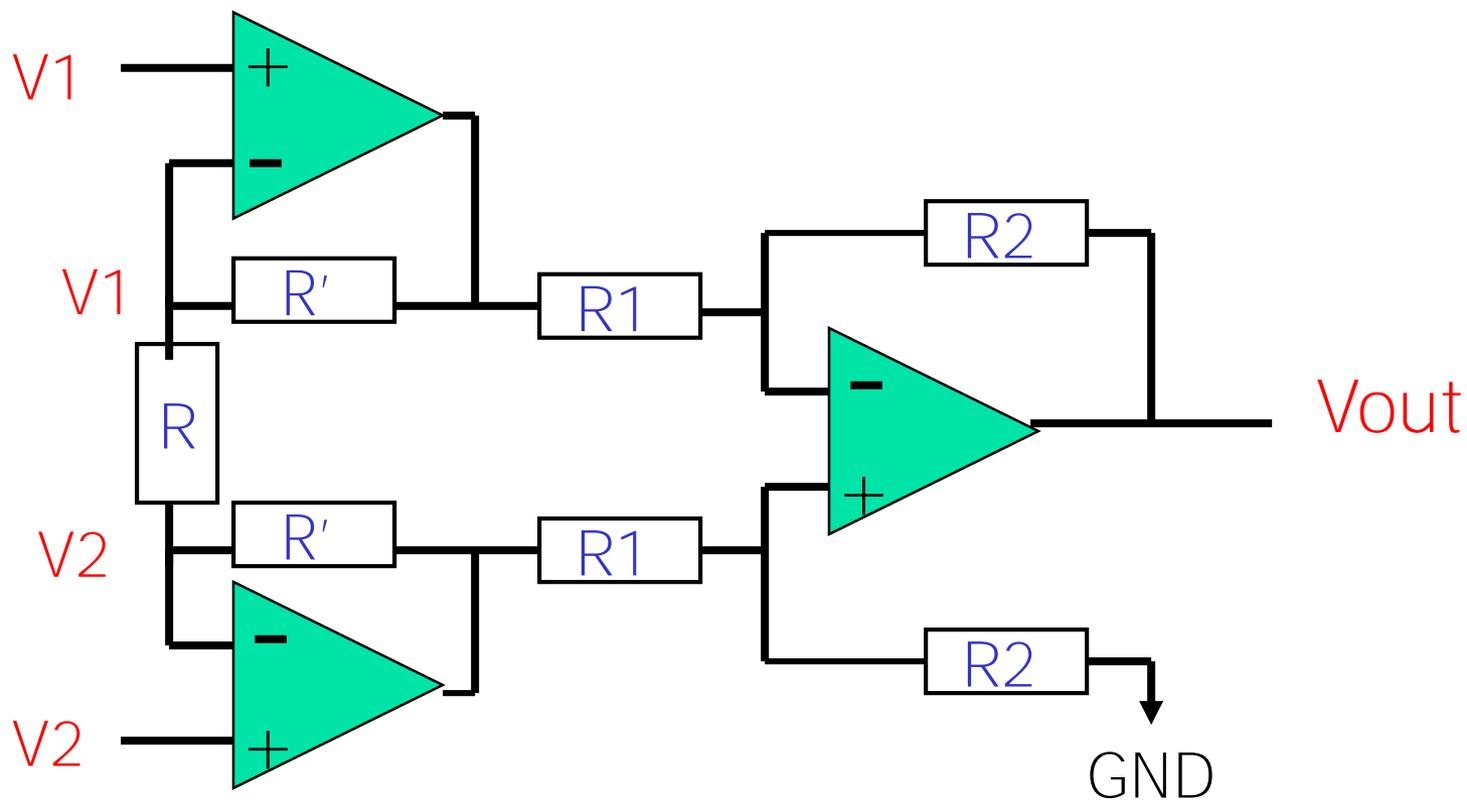
## 計装増幅回路

「高入力インピーダンス」で  
前段にバッファ回路不要

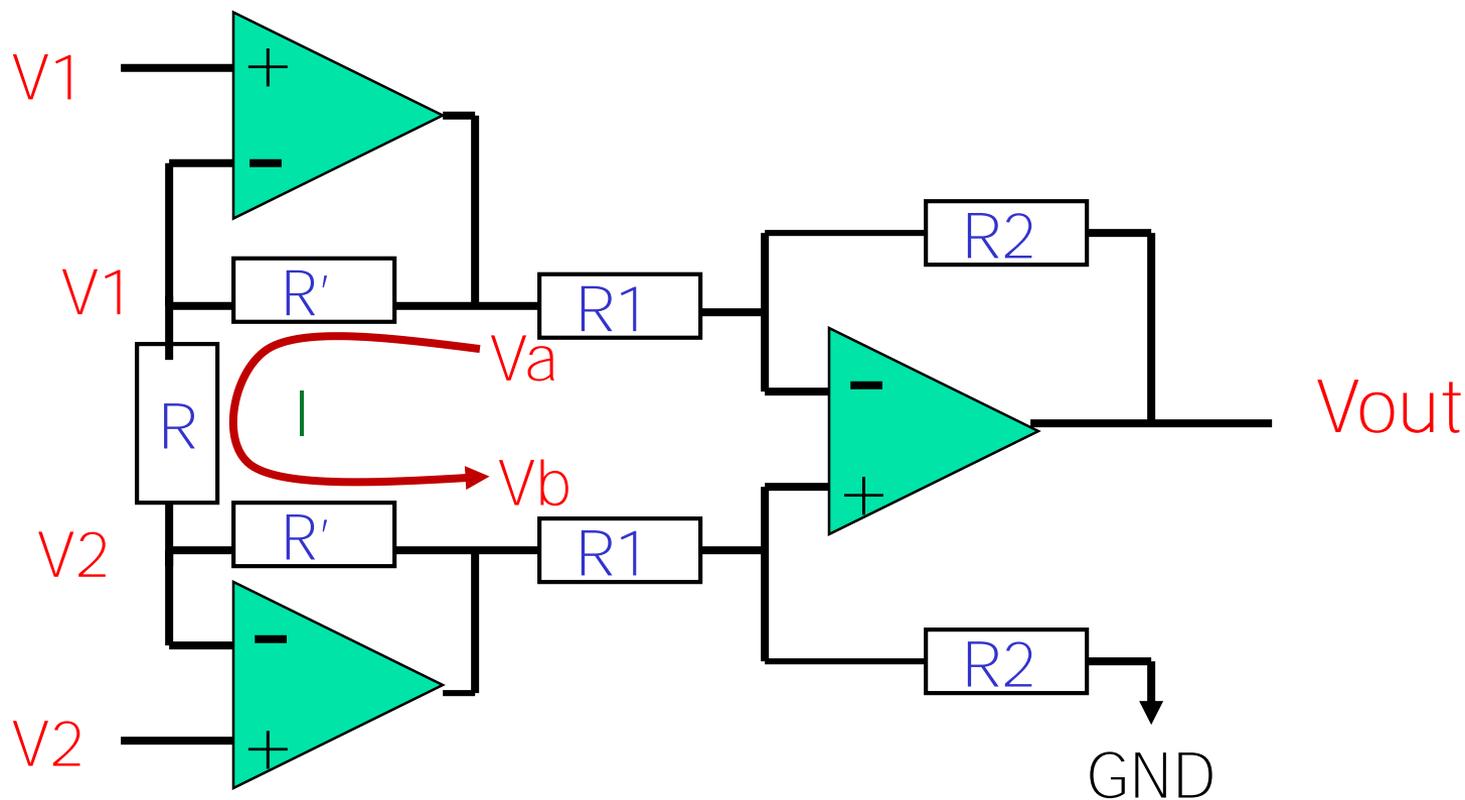


$$V_{out} = \left(1 + \frac{2R'}{R}\right) \frac{R2}{R1} (V2 - V1)$$

# 計裝增幅回路 動作解析 1

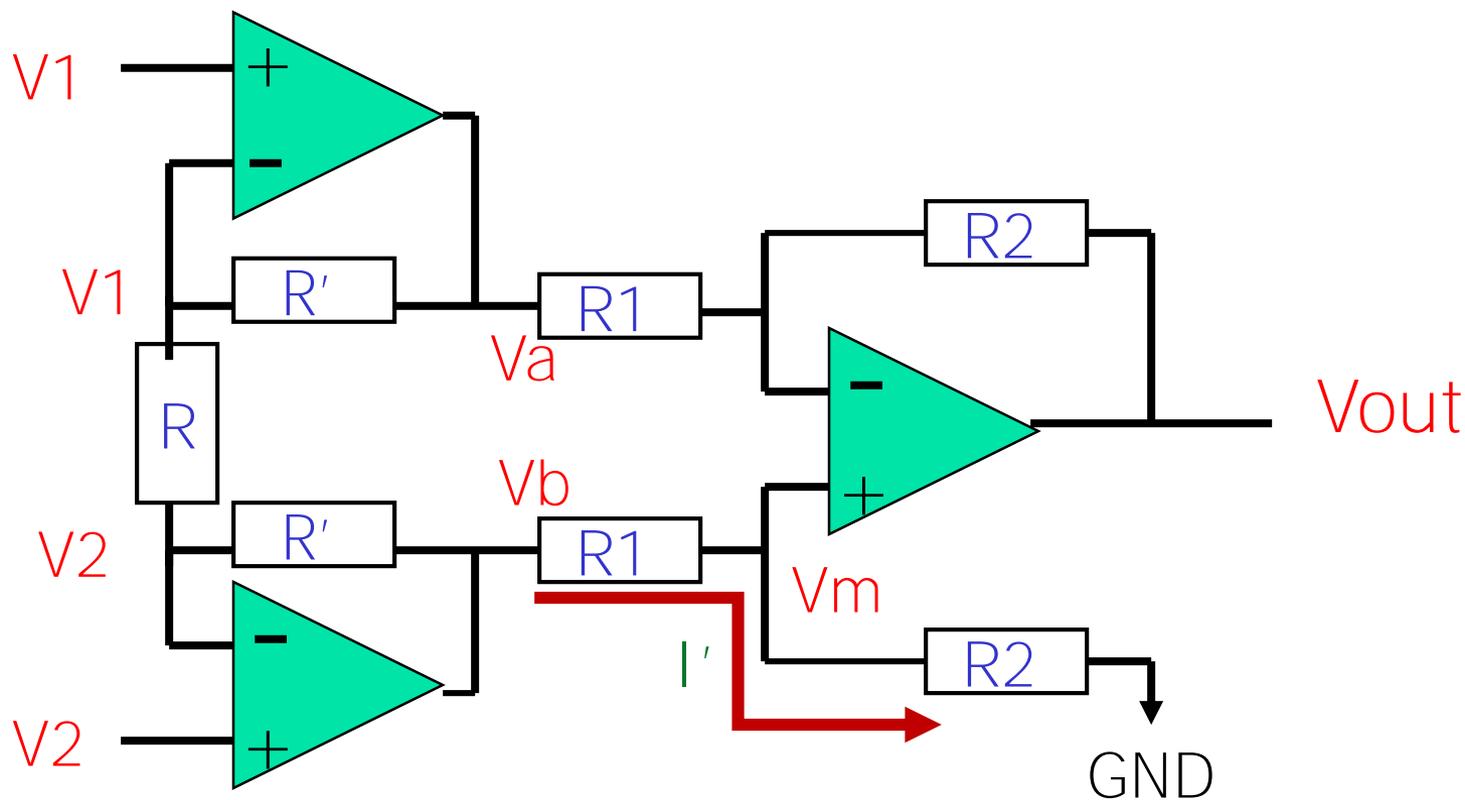


# 計装増幅回路 動作解析 2



$$I = [V1 - V2] / R = [V_a - V1] / R' = [V2 - V_b] / R' \quad \rightarrow \quad \begin{array}{l} V_a, V_b \text{ を} \\ V1, V2, R, R' \text{ で} \\ \text{表現} \end{array}$$

# 計装増幅回路 動作解析 3

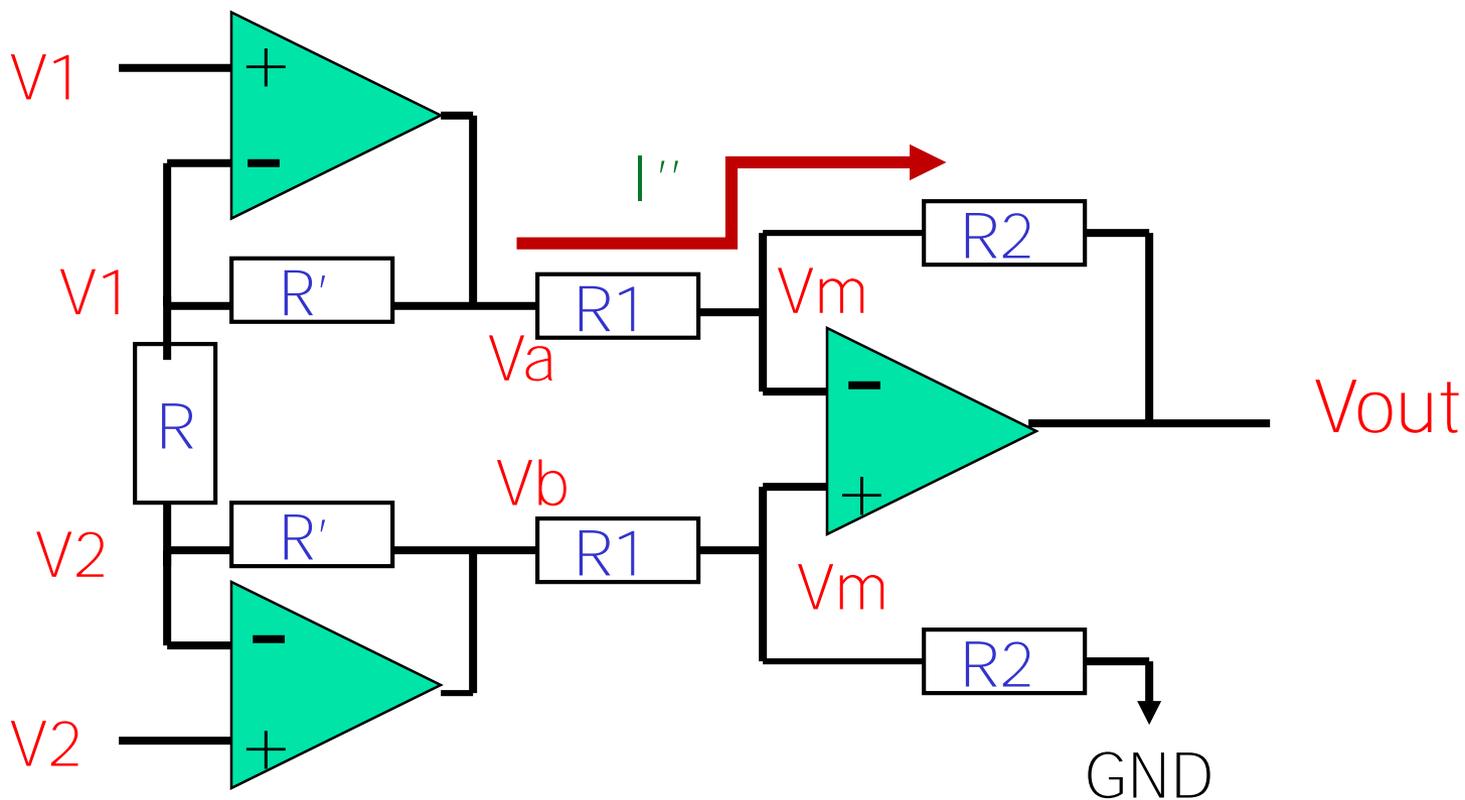


$$I' = [Vb - Vm] / R1 = [Vm - 0] / R2$$



$Vm$  を  
 $Vb, R1, R2$  で  
表現

# 計装増幅回路 動作解析 4

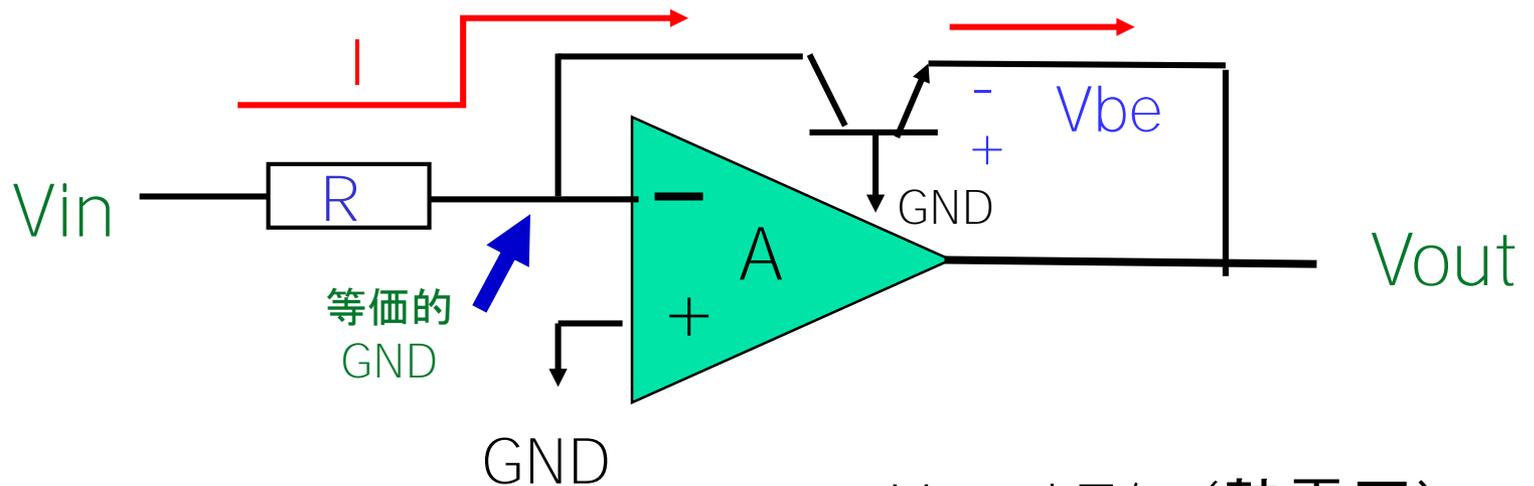


$$I'' = [V_a - V_m] / R_1 = [V_m - V_{out}] / R_2 \quad \rightarrow$$

$V_{out}$  を  
 $V_a, V_m, R_1, R_2$  で  
 表現

# 対数計算

## 非線形アナログ演算



$$I = V_{in} / R$$

$$I = I_s \exp(V_{be}/V_T)$$

$$V_{out} = -V_{be}$$

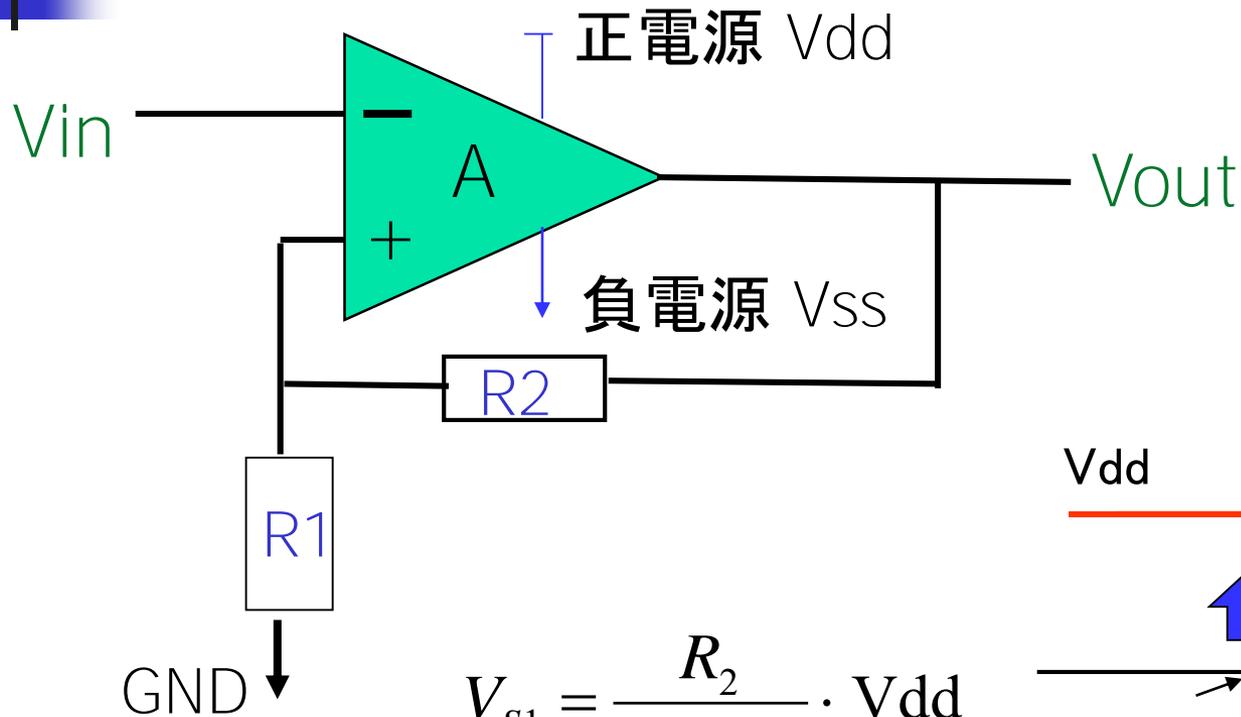
$V_T = kT/q$  (熱電圧)

$I_s$ : 飽和電流

$$V_{out} = -V_T \ln (V_{in}/(I_s R))$$

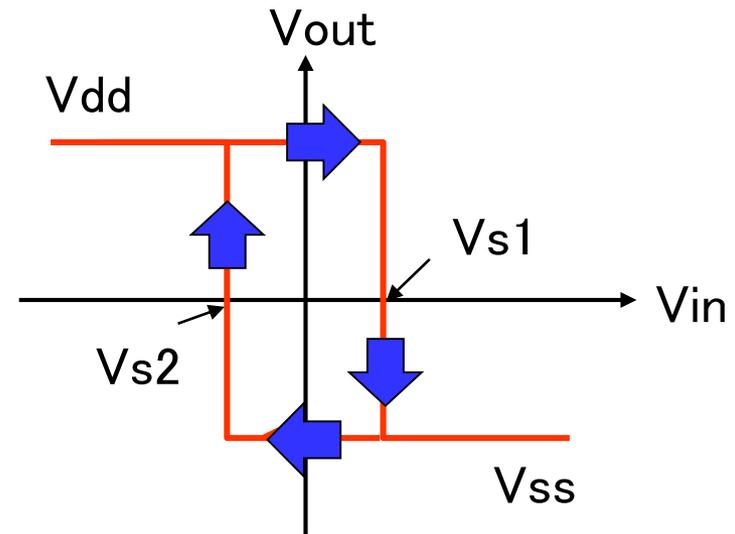
# ヒステリシス付比較器

出力をプラス側入力にフィードバック(正帰還)



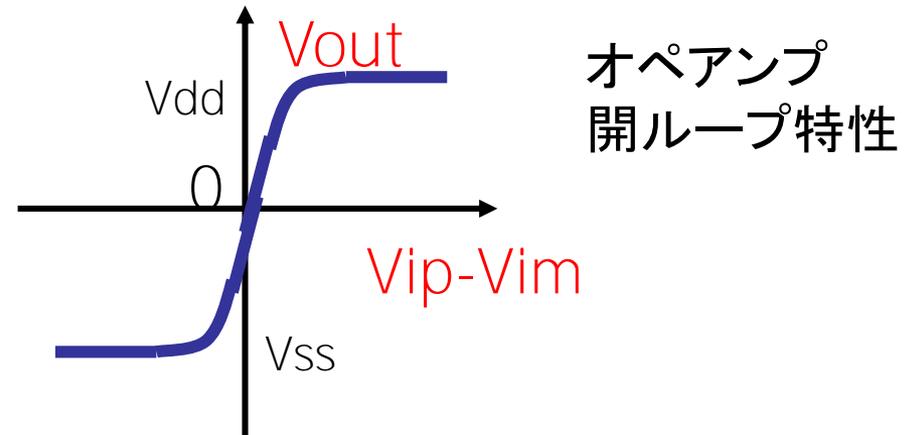
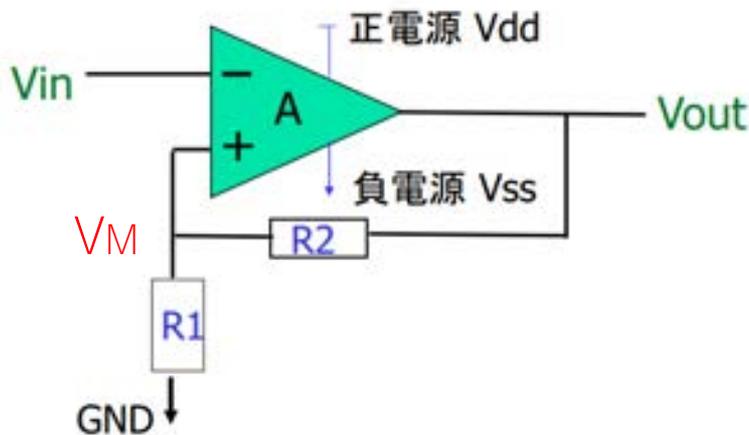
$$V_{s1} = \frac{R_2}{R_1 + R_2} \cdot V_{dd}$$

$$V_{s2} = \frac{R_2}{R_1 + R_2} \cdot V_{ss}$$



# ヒステリシス付比較器の動作(1)

出力をプラス側入力にフィードバック(正帰還)



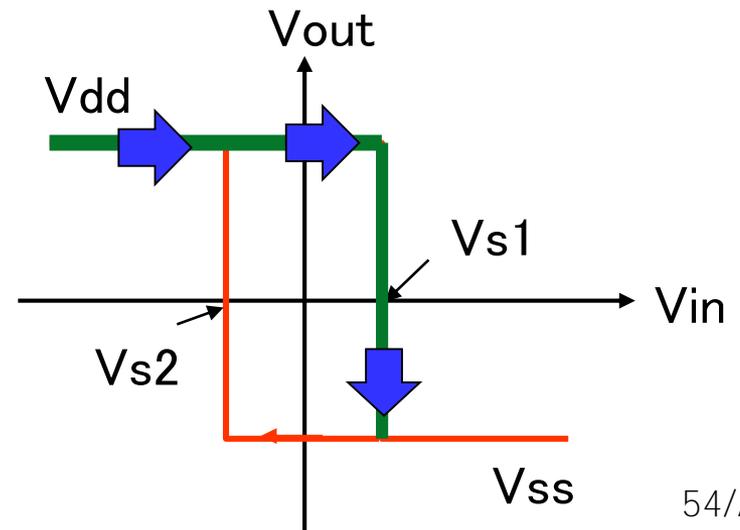
$V_{in} = V_{ss}$  のとき

$V_{out} = V_{dd}$

$V_M = [R1/(R1+R2)] V_{dd} = V_{s1}$

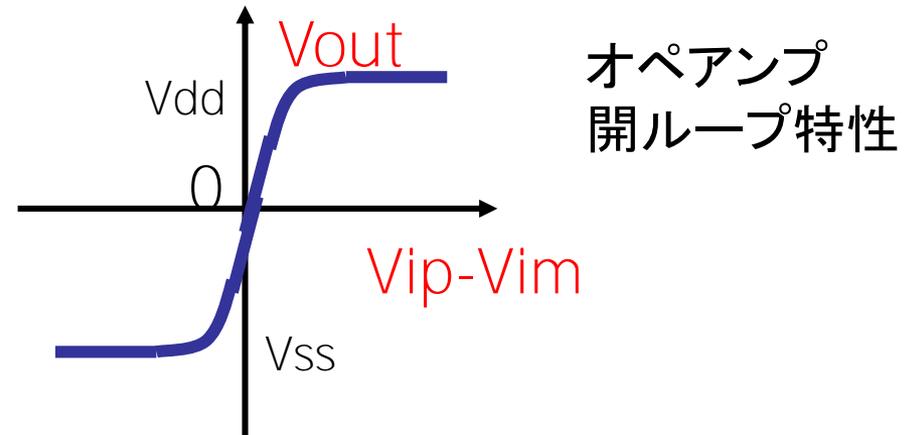
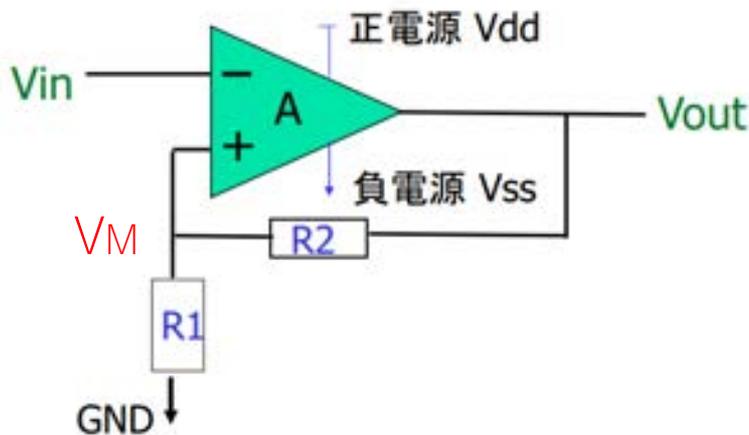


$V_{in} < V_{s1}$  で  $V_{out} = V_{dd}$



# ヒステリシス付比較器の動作(2)

出力をプラス側入力にフィードバック(正帰還)



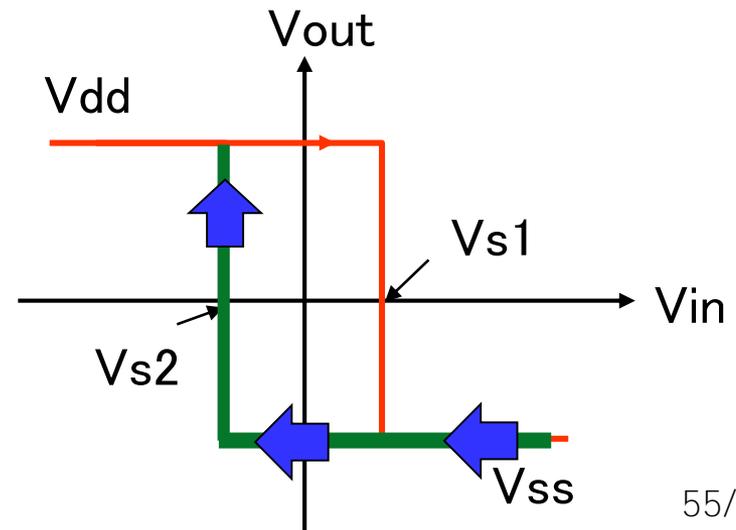
$V_{in} = V_{dd}$  のとき

$V_{out} = V_{ss}$

$V_M = [R1/(R1+R2)] V_{ss} = V_{s2}$

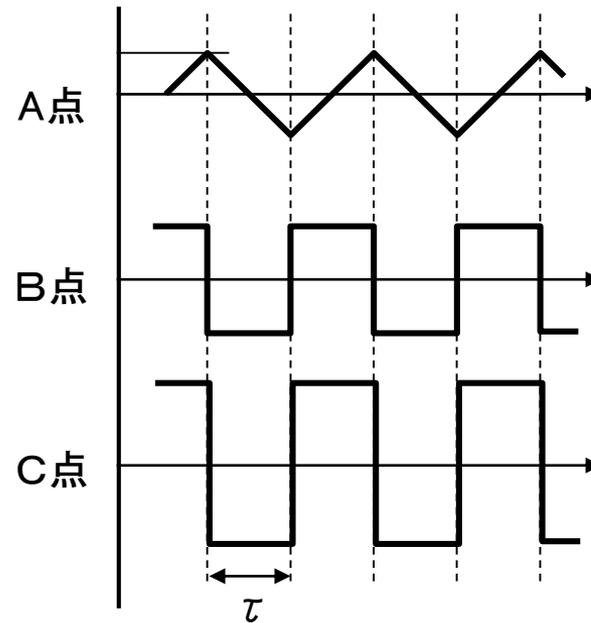
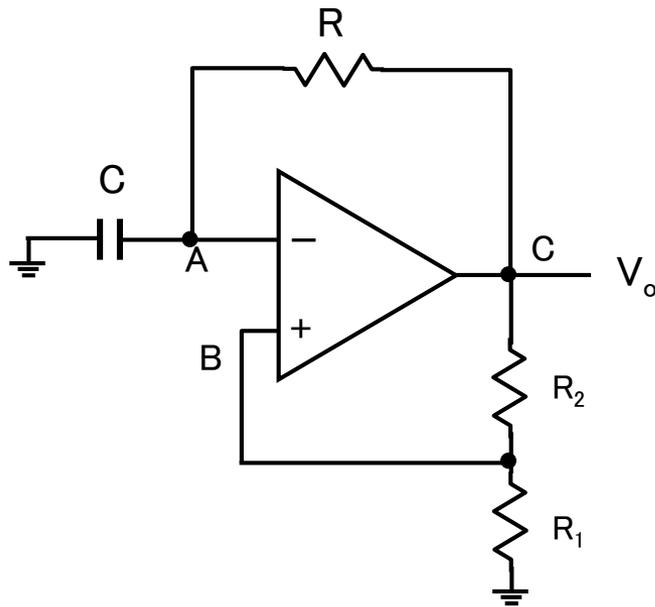


$V_{in} > V_{s2}$  で  $V_{out} = V_{ss}$



# 弛張発振回路 (Relaxation Oscillator)

演習：なぜ下記の動作になるかを説明せよ



$$\tau = \frac{R_1}{R_1 + R_2} \cdot CR$$

マルチバイブレータ  
Multi-Vibrator

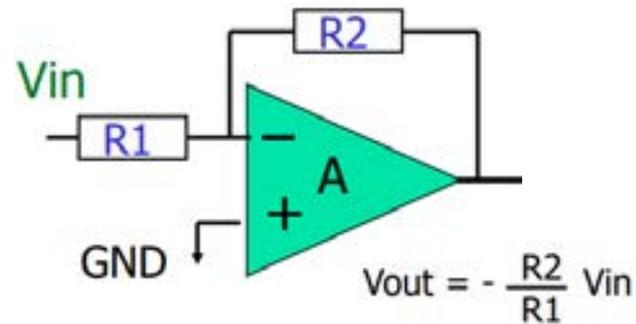
各部の波形

# 反転増幅回路と非反転増幅回路の比較

## 両方使われている

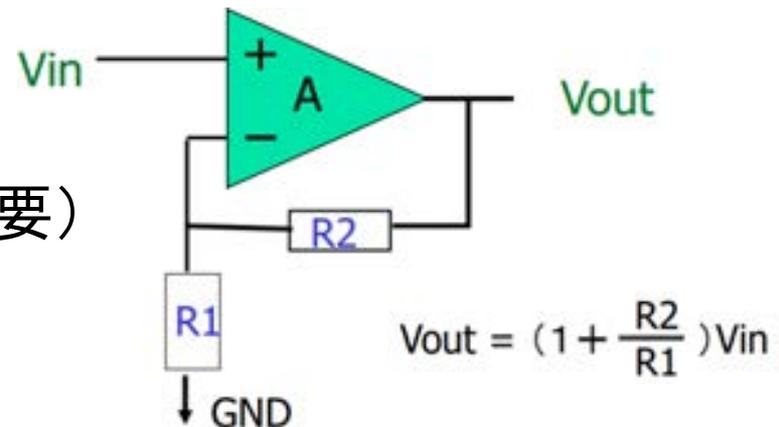
### ● 反転増幅回路

- 😞  $I_{in} = V_{in}/R$
- 😞 ゲインが負
- 😐 オペアンプ入力電圧が  $V_{in}$  に依存しない  
(オペアンプ設計が容易)

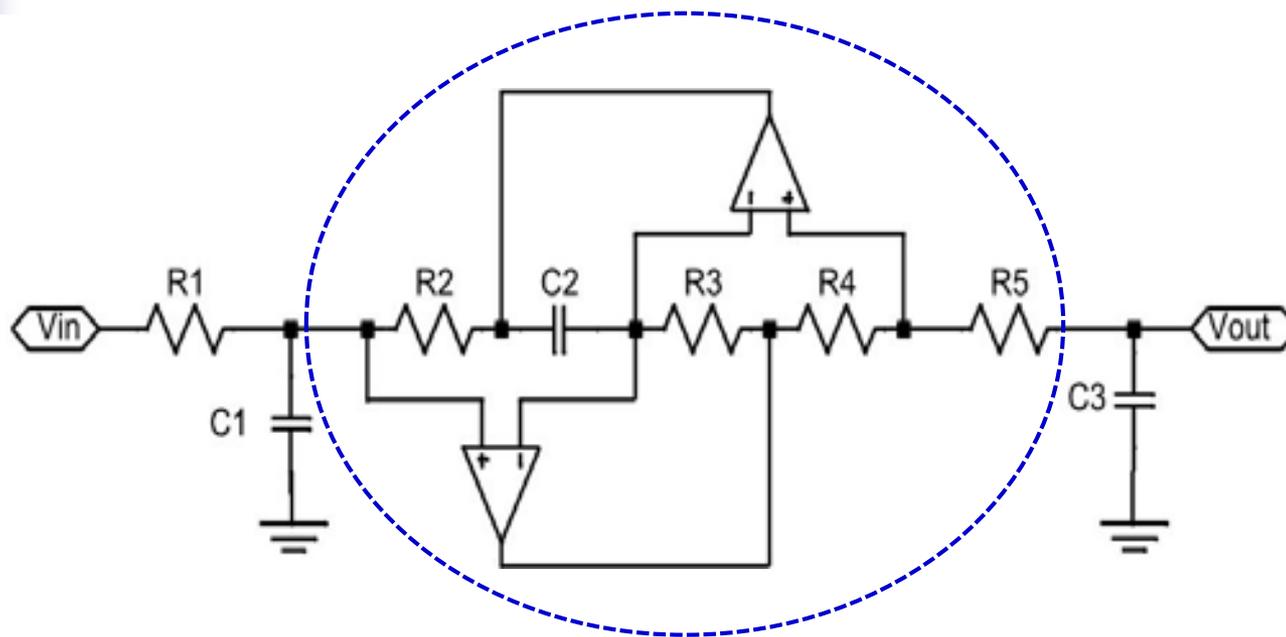


### ● 非反転増幅回路

- 😄  $I_{in} = 0$  (前段にバッファ回路不要)
- 😄 ゲインが正
- 😞 オペアンプ入力電圧が  $V_{in}$   
(オペアンプ設計が難)



# 演習問題1

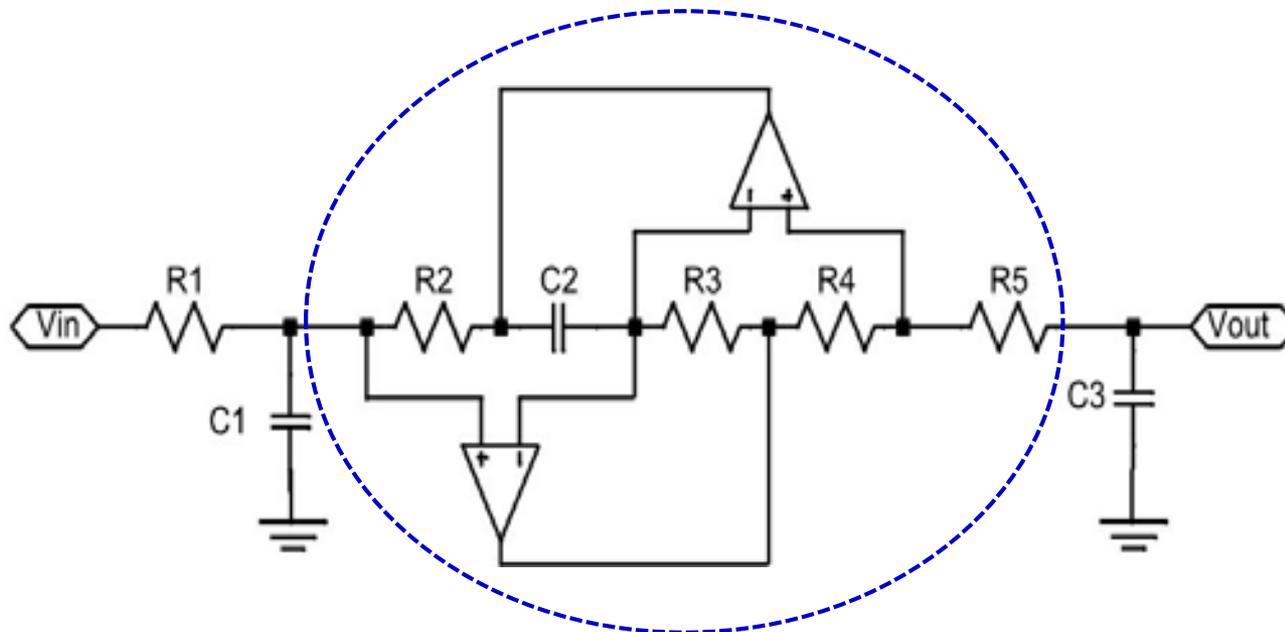


General impedance converter (GIC)

GIC部分はインダクタ $L$ と等価になる。  
 $L$ を  $R2, C2, R3, R4, R5$  で表せ

# 演習問題2

$V_{in}(t)$  と  $V_{out}(t)$  の関係を求めよ



General impedance converter (GIC)

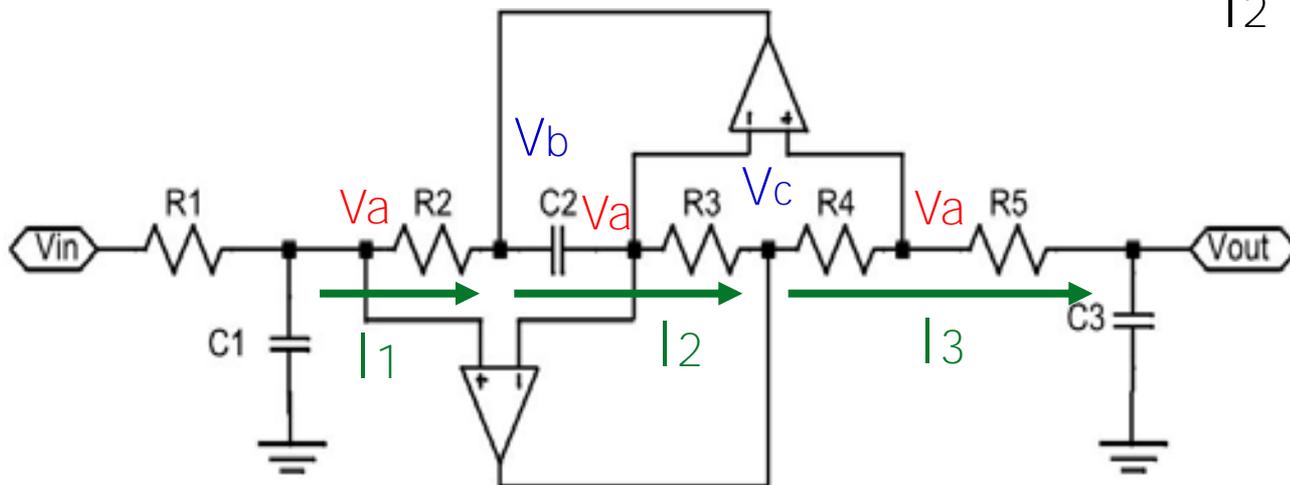
# 演習問題

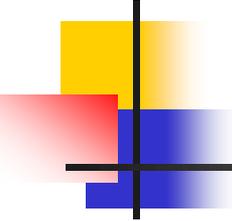
# ヒント

$$I_3 = [V_a - V_{out}] / R_5$$

$$= [V_c - V_a] / R_4$$

$$I_2 = [V_a - V_c] / R_3$$





# アナログ・コンピュータ (1)

---

- オペアンプを用いたアナログ回路で微分方程式を解く回路。
- デジタルに比べて**高速**に演算ができる。
- 精度・汎用性の点で  
現在はデジタル・コンピュータが全盛。
- 一部にアナログ・コンピュータ的技術が使われうる。

# アナログ・コンピュータ (2)

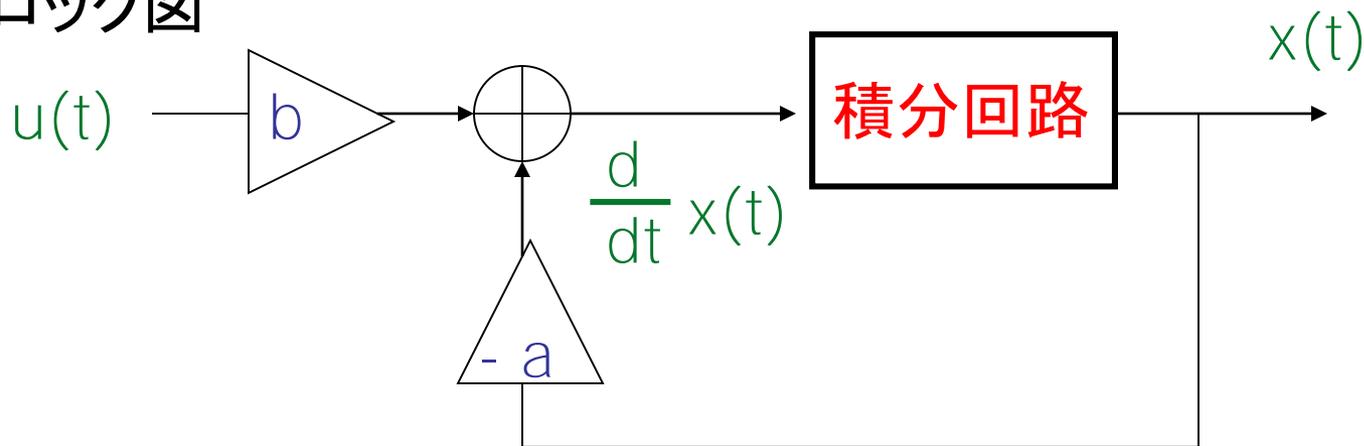
例題1: 微分方程式 入力  $u(t)$ , 出力  $x(t)$

$$\frac{d}{dt} x(t) + a \cdot x(t) = b \cdot u(t)$$



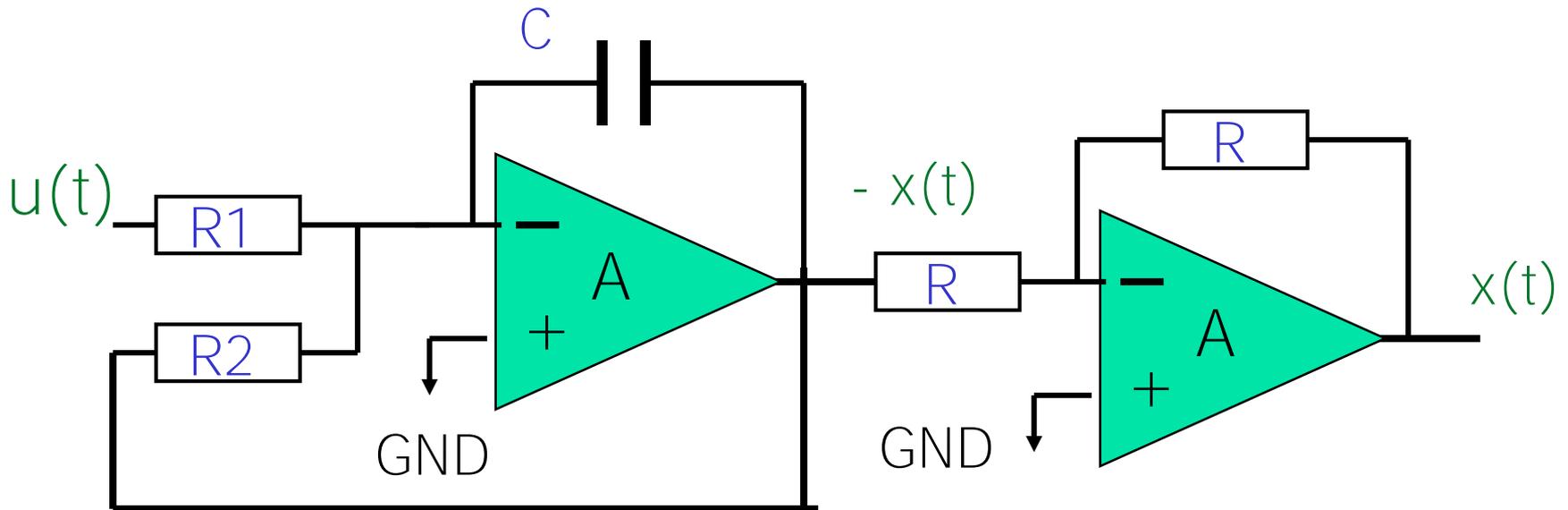
$$\frac{d}{dt} x(t) = b \cdot u(t) - a \cdot x(t)$$

ブロック図



# アナログ・コンピュータ (3)

$a > 0, b > 0$  のとき オペアンプ回路での実現例



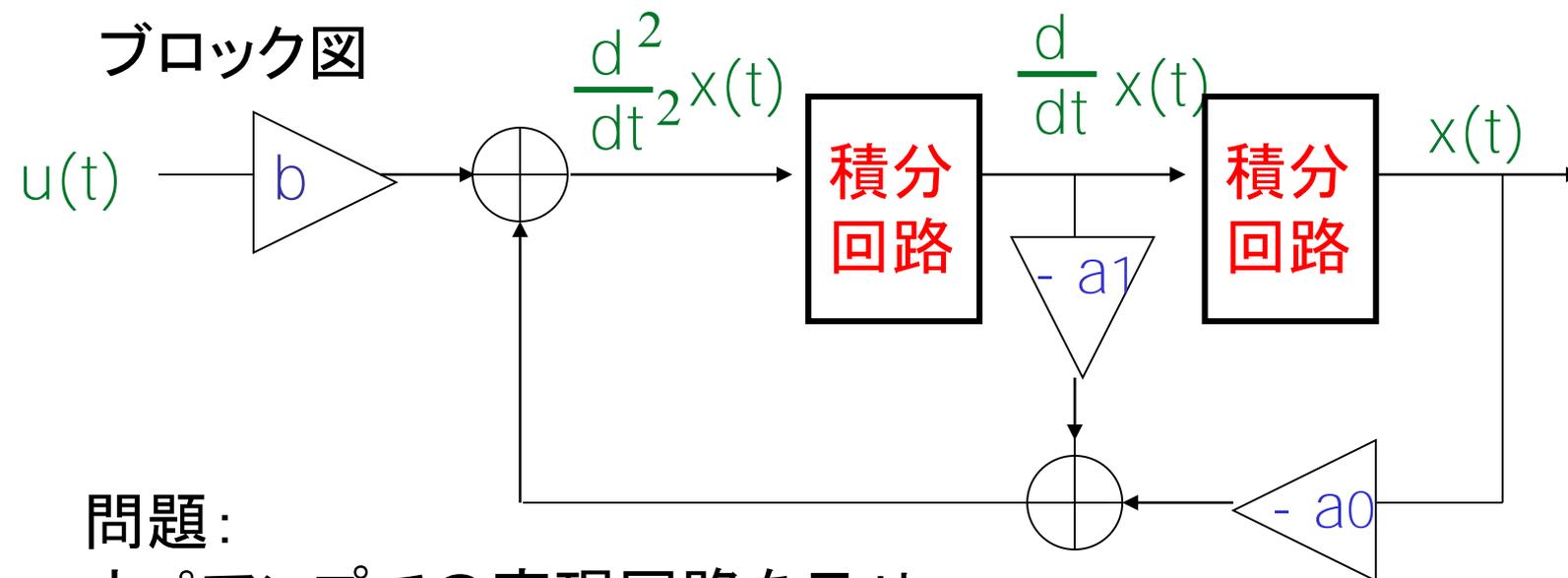
問題:  $a, b$  と  $R_1, R_2, C$  の関係を求めよ。

# アナログ・コンピュータ (4)

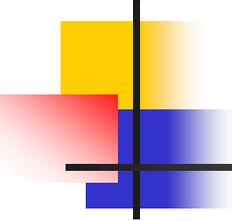
例題<sub>2</sub>: 微分方程式 入力  $u(t)$ , 出力  $x(t)$

$$\frac{d^2}{dt^2}x(t) + a_1 \frac{d}{dt}x(t) + a_0 \cdot x(t) = b \cdot u(t)$$

ブロック図



問題:  
オペアンプでの実現回路を示せ。



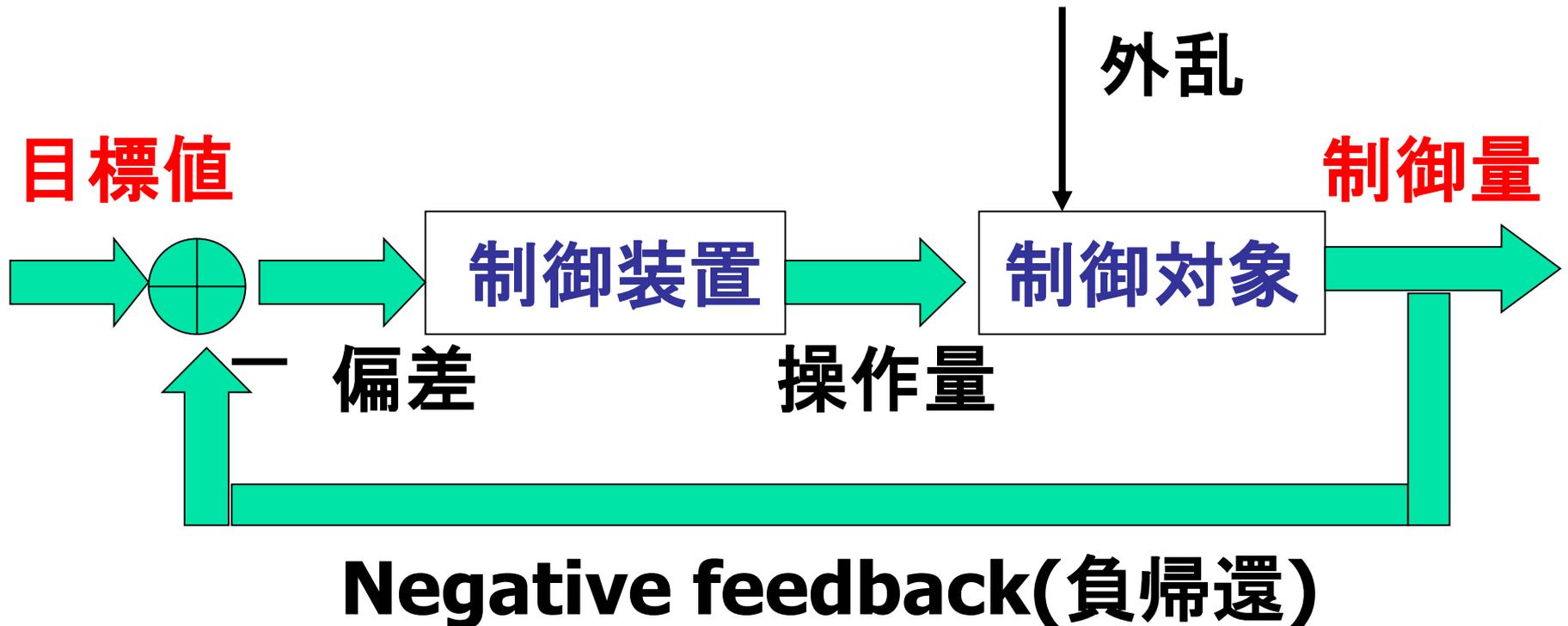
# 付録1-1

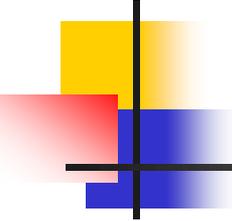
---

## オペアンプの安定性

# フィードバック制御

## 自動制御の基本





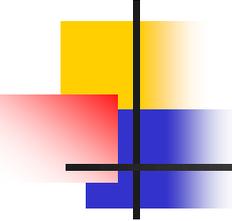
# フィードバック制御の利点

---

- ① 外乱の影響の除去
- ② 制御対象の特性変動の除去
- ③ 不安定なシステムの安定化

example: 飛行機

- 悪天候の中を方向、高度、スピードを一定に保つ
- 制御しなければ墜落(不安定なシステム)



# フィードバック制御の注意点

---

- フィードバック制御により安定なシステムが不安定になることがある。

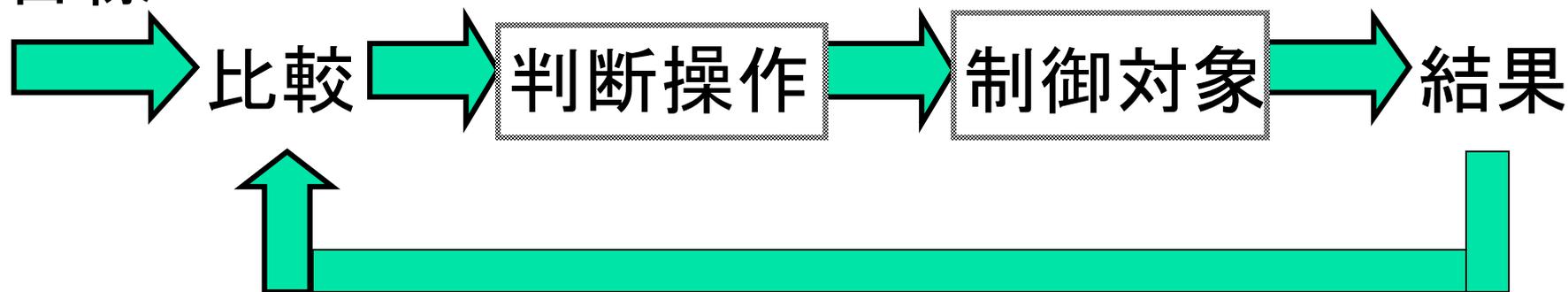


システムの**安定性**の理論が必要

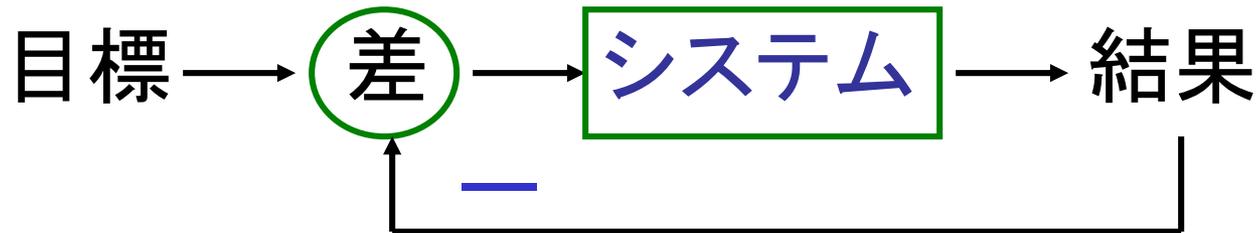
# 動作の流れ

## ■ (例) 車の運転

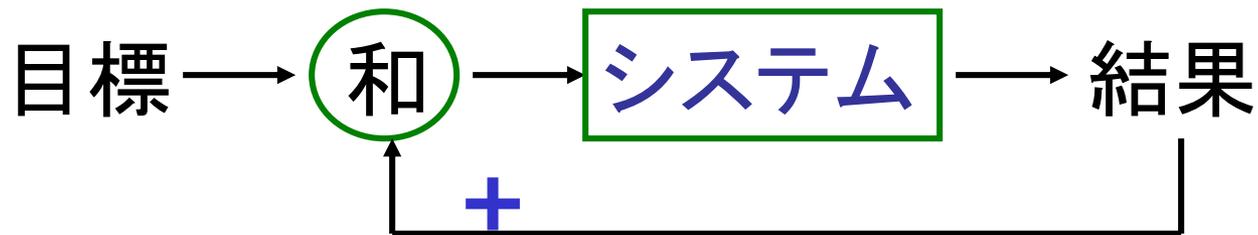
目標



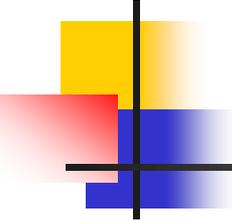
# Feedbackの種類



Negative Feedback (負帰還)



Positive Feedback (正帰還)



# Positive Feedbackの例

---

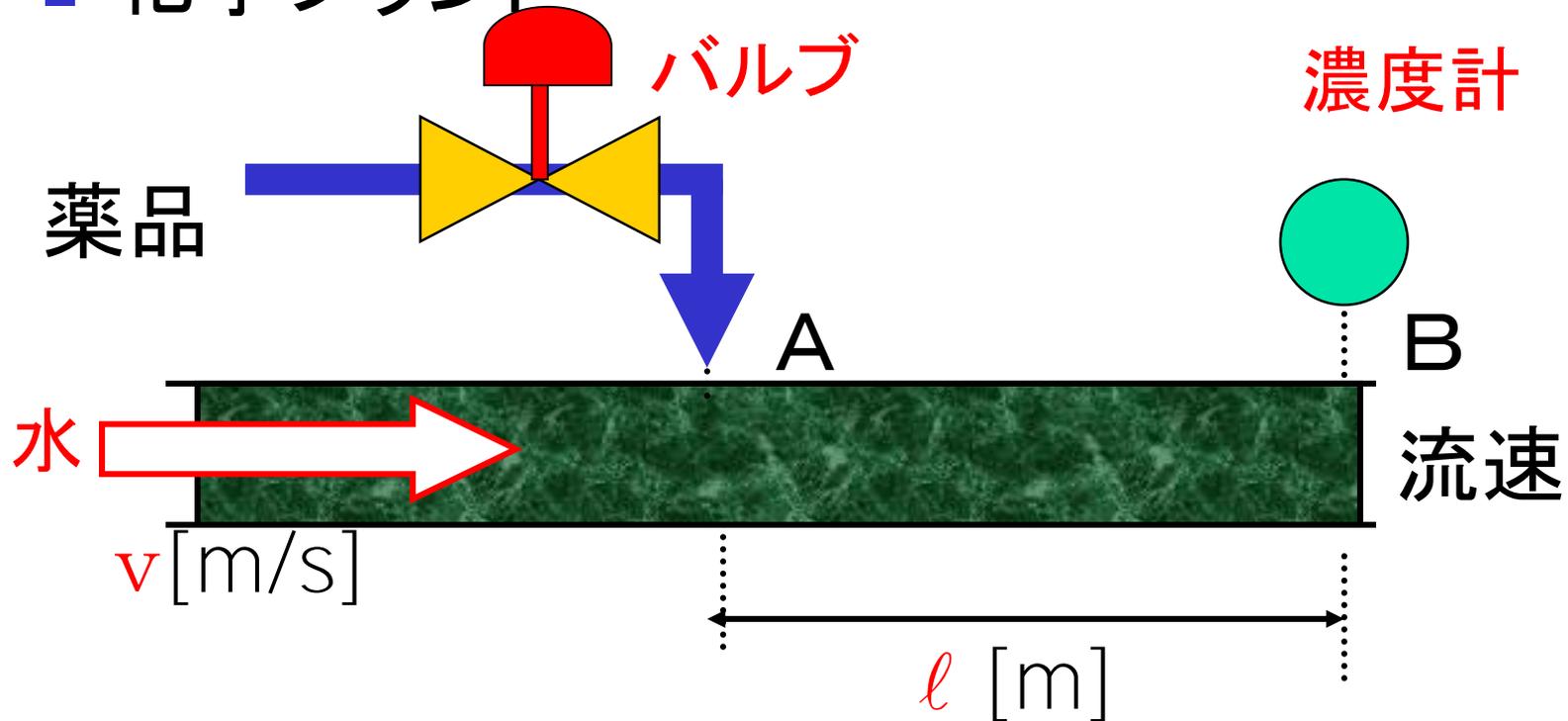
- 悪循環
- 好循環
- 口論
- 酒の注ぎあい

■ 自動制御では「フィードバック」は Negative Feedbackのこと。

cf. 電子回路では Positive Feedbackも積極的に利用されている。

# フィードバック制御により不安定になる例

## ■ 化学プラント

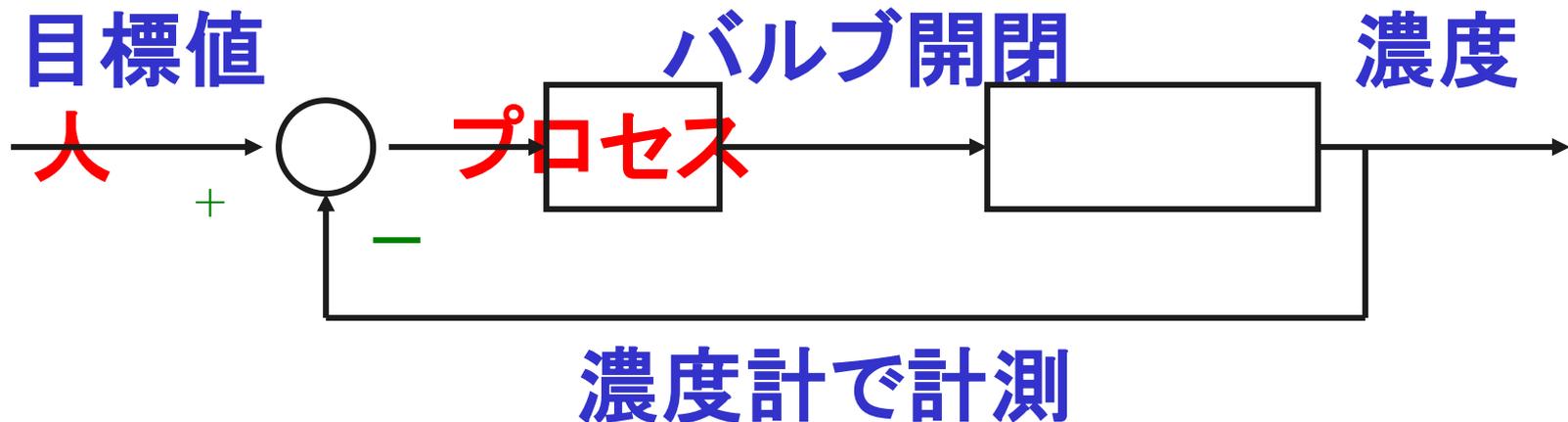


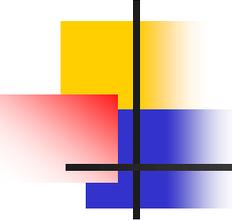
バルブの開閉によって薬品濃度を一定

AB間の時間遅れ  $l/v$  [s]

## 続き(1)

- 時間遅れがあることを知らない人が、このプロセス(バルブの開閉)を手動で制御する場合を考える。





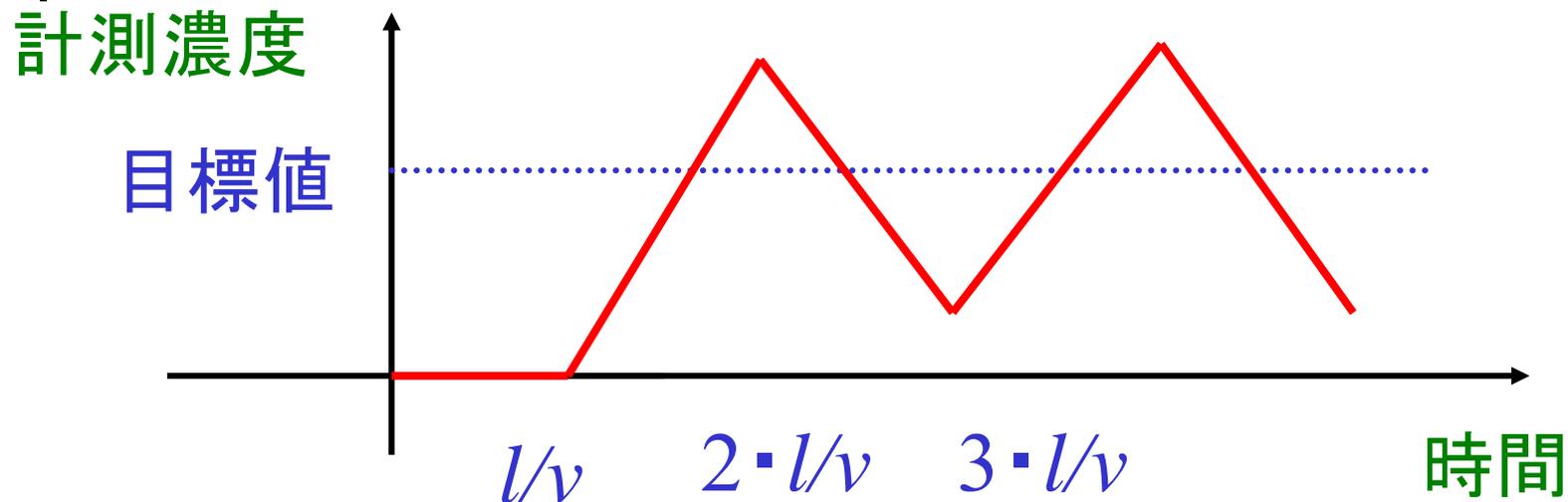
## 続き(2)

---

濃度が目標値より低かったとする。

- バルブを少し開け、濃度を上げようとする。
- しかし、時間遅れ(無駄時間)  $l/v$  [s] があるので濃度計の出力は最初は少しも上がらない。
- そこでバルブをどんどん開ける。
- $l/v$  [s] 後に急に濃度が増し、目標値を越えて行き過ぎてしまう。

## 続き(3)

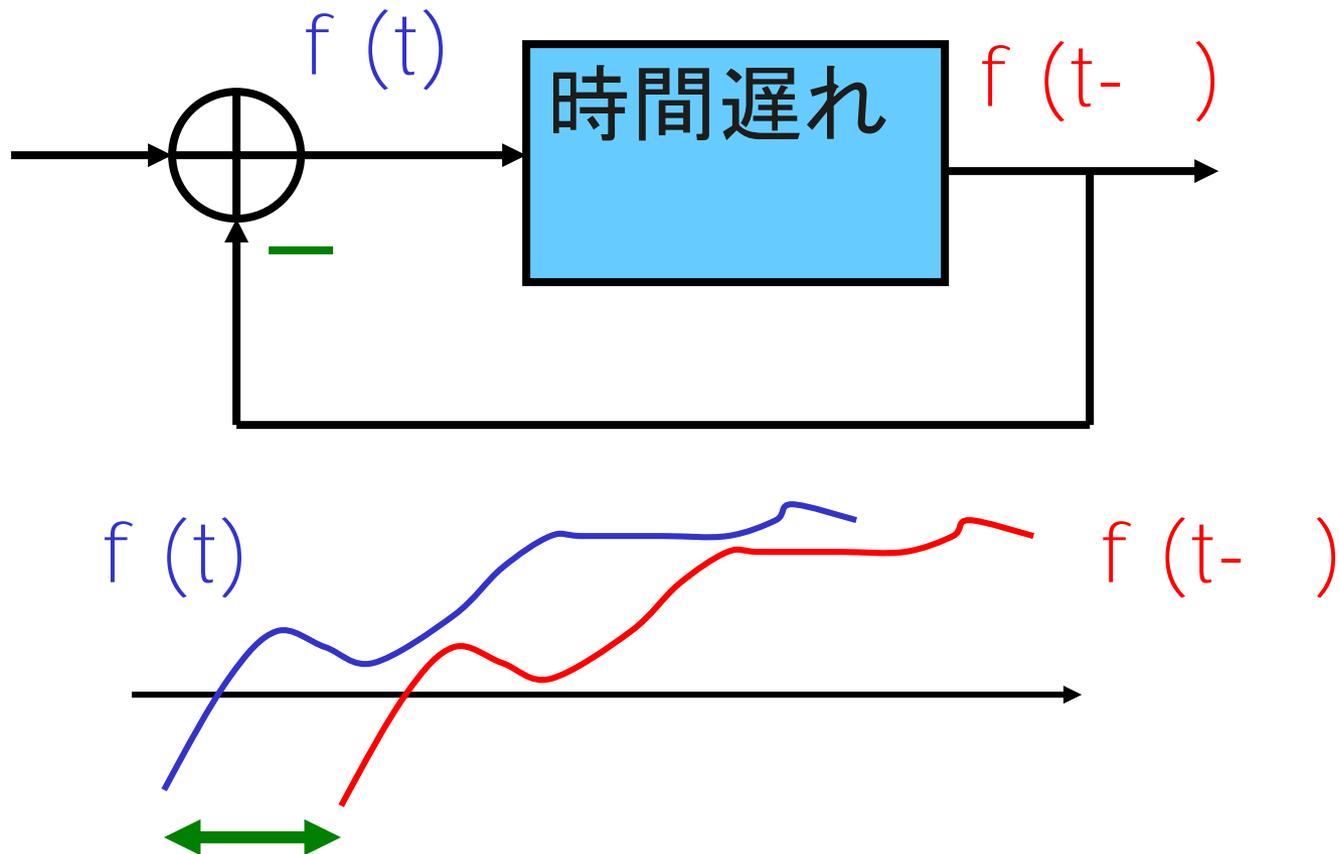


これは「シマッタ」と思い、バルブを閉め始める。  
濃度はすぐには下がらない。

いつまでたっても濃度は目標値に整定しない。

→ 不安定

# 時間遅れが大きいフィードバック系 ほど不安定になりやすい



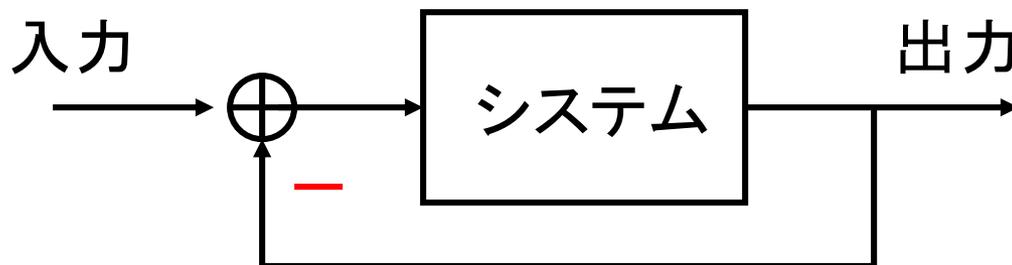
# オペアンプの安定判別： フィードバックと安定性

安定なシステムにフィードバックをかける。

➡ 安定にも不安定にもなりうる。

不安定なシステムにフィードバックをかける。

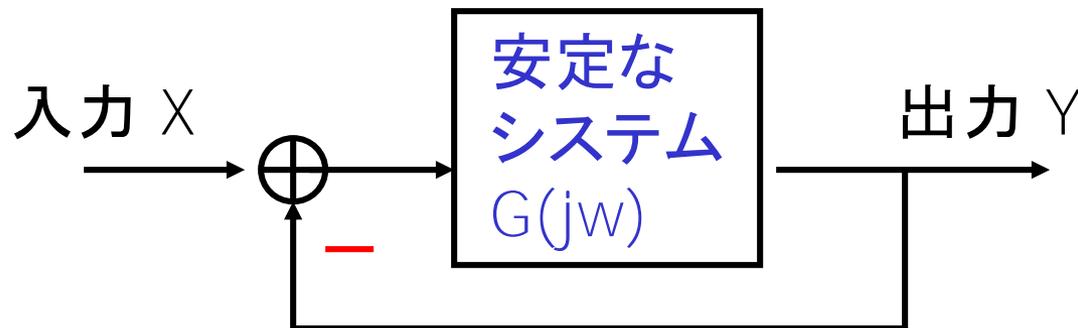
➡ 安定にも不安定にもなりうる。



システムの  
遅延が大  
↓  
不安定に

# ナイキストの安定判別の 問題設定(1)

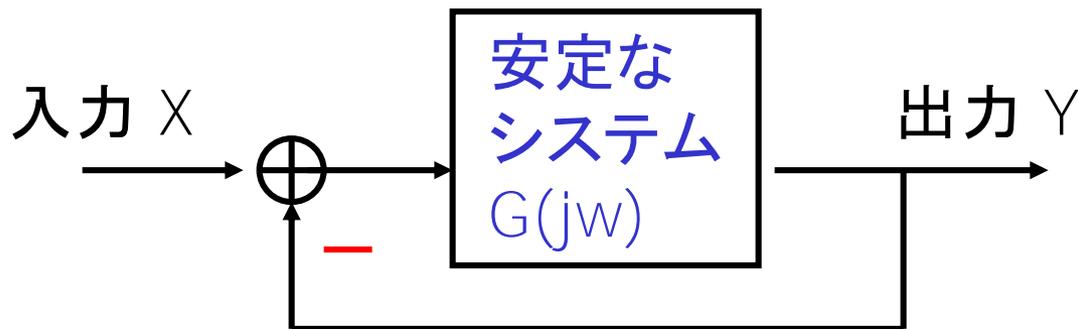
安定なシステム $G(j\omega)$ にフィードバックをかける  
周波数伝達関数 $G(j\omega)$ から、  
フィードバックをかけた  
システム全体の安定性を判定する。



システム全体は安定 ?

# ナイキストの安定判別の 問題設定(2)

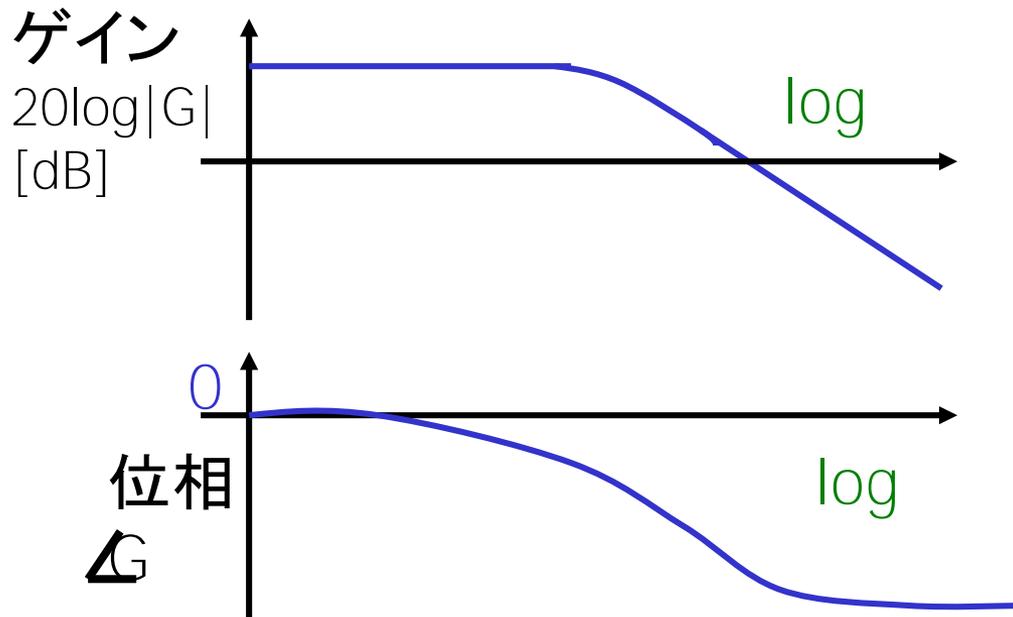
周波数伝達関数 $G(j\omega)$ は測定データ  
(ボーデ線図、またはベクトル線図)  
で与えられる。



システム全体は安定 ?

# 典型的システムの周波数特性 (ゲイン特性、位相特性)

多くの(安定な)システムでは周波数 $\omega$ が大きくなると  
ゲイン $|G(j\omega)|$ が小さくなる、  
位相 $\angle G(j\omega)$ がマイナスの値で大きくなる。

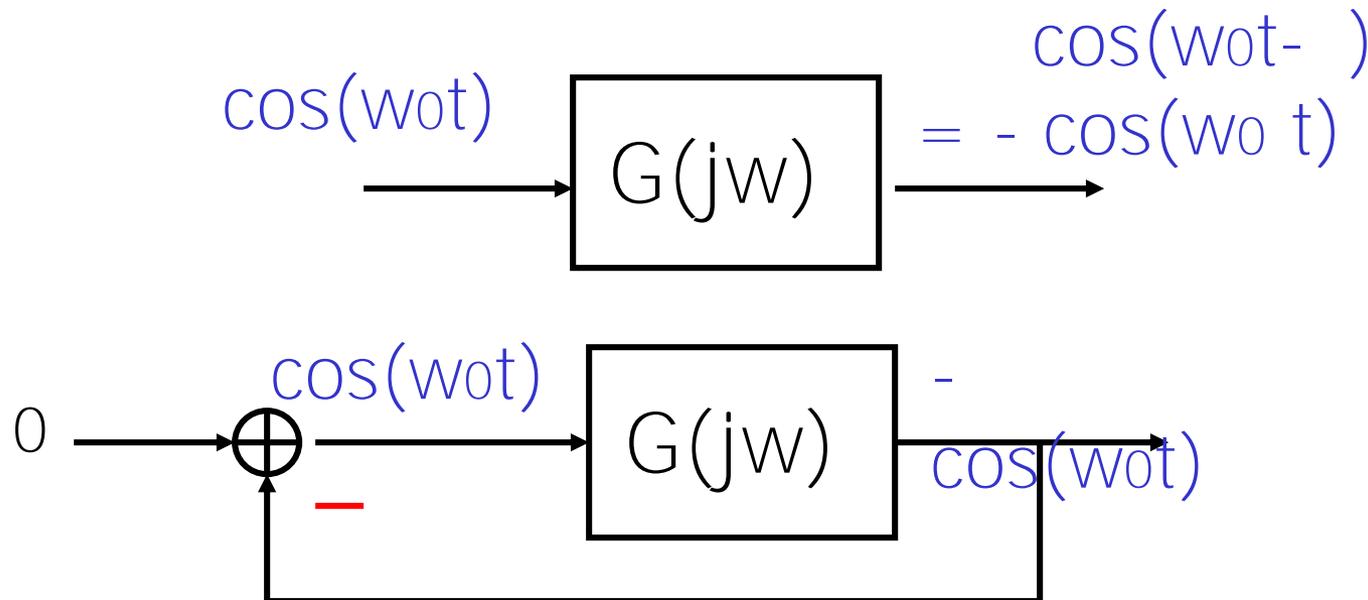


$$\cos(\omega t) \quad |G|\cos(\omega t + \angle G)$$



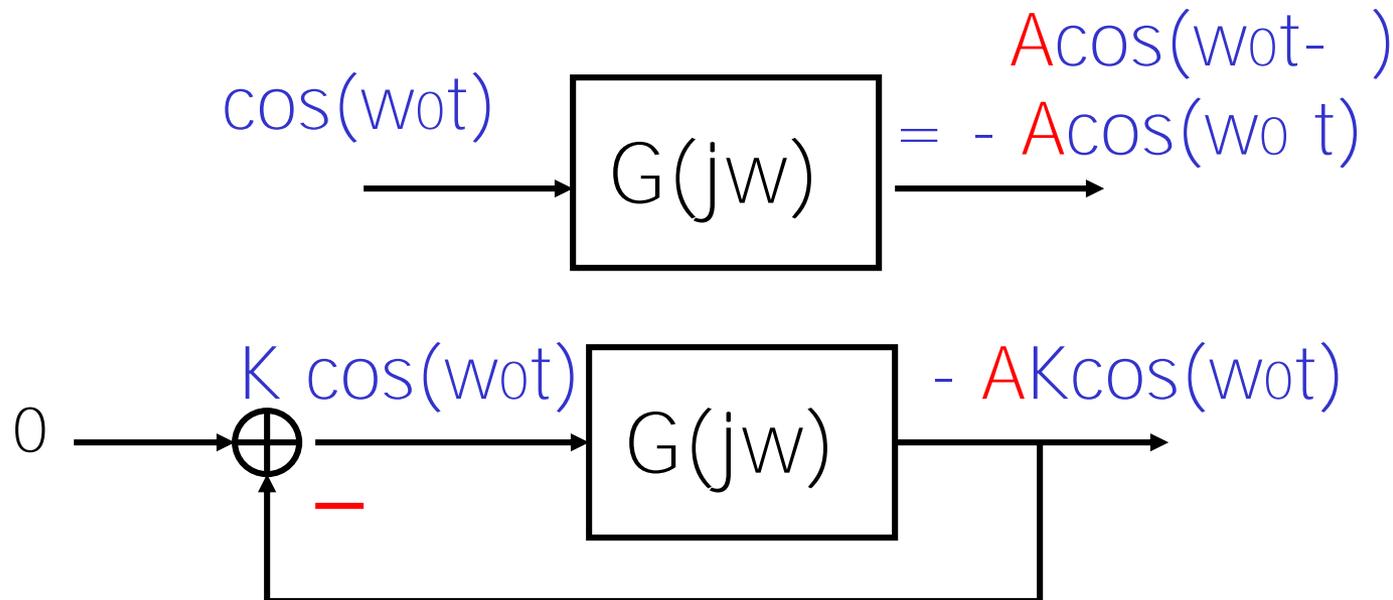
# 位相遅れ の周波数で ゲインが1の場合

ある周波数  $\omega = \omega_0$  で  $\angle G(j\omega_0) = -$  のとき  
 $|G(j\omega_0)| = 1$  の場合、  
 フィードバックシステムは周波数  $\omega_0$  で発振する。



# 位相遅れ の周波数で ゲインが1より小さい場合

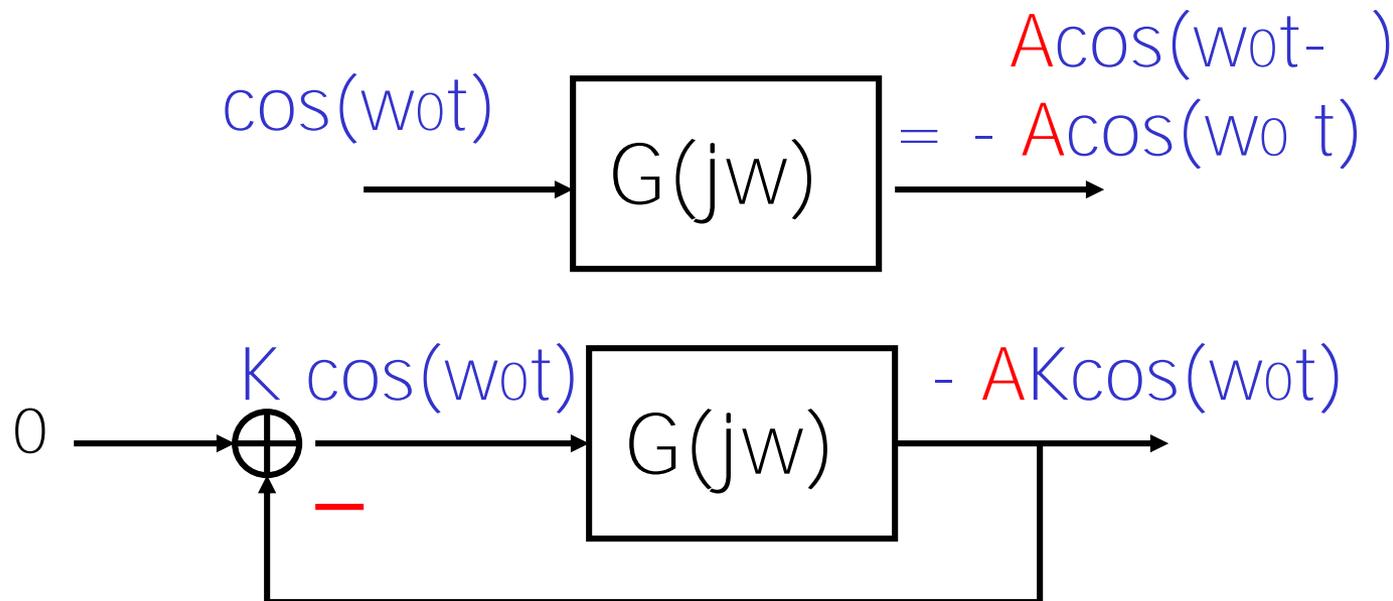
ある周波数  $\omega = \omega_0$  で  $\angle G(j\omega_0) = -$  のとき  
 $|G(j\omega_0)| < 1$  の場合、  
 フィードバックシステムは安定である。



$$|A| < 1$$

# 位相遅れ の周波数で ゲインが1より大きい場合

ある周波数  $\omega = \omega_0$  で  $\angle G(j\omega_0) = -$  のとき  
 $|G(j\omega_0)| > 1$  の場合、  
 フィードバックシステムは不安定である。



$$|A| > 1$$

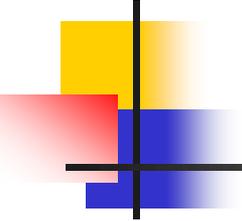
# ゲインの線形表記の場合の 安定判別

ある周波数 $\omega = \omega_0$ で  $\angle G(j\omega_0) = -$  のとき

(I)  $|G(j\omega_0)| < 1$  の場合、  
フィードバックシステムは安定である。

(II)  $|G(j\omega_0)| = 1$  の場合、  
..  
安定限界である。

(III)  $|G(j\omega_0)| > 1$  の場合、  
..  
不安定である。



# ゲインのdB表記の場合の 安定判別

---

ある周波数 $\omega = \omega_0$ で  $\angle G(j\omega_0) = -$  のとき

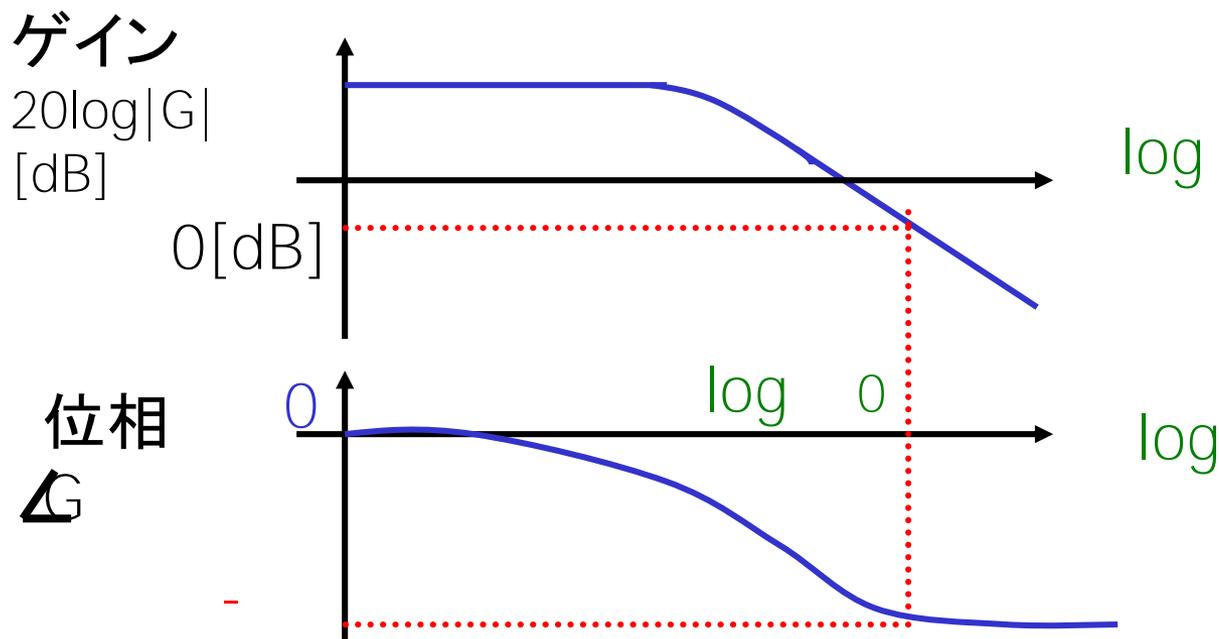
(I)  $20 \log |G(j\omega_0)| < 0$  [dB] の場合、  
フィードバックシステムは安定である。

(II)  $20 \log |G(j\omega_0)| = 0$  [dB] の場合、  
..  
安定限界である。

(III)  $20 \log |G(j\omega_0)| > 0$  [dB] の場合、  
..  
不安定である。

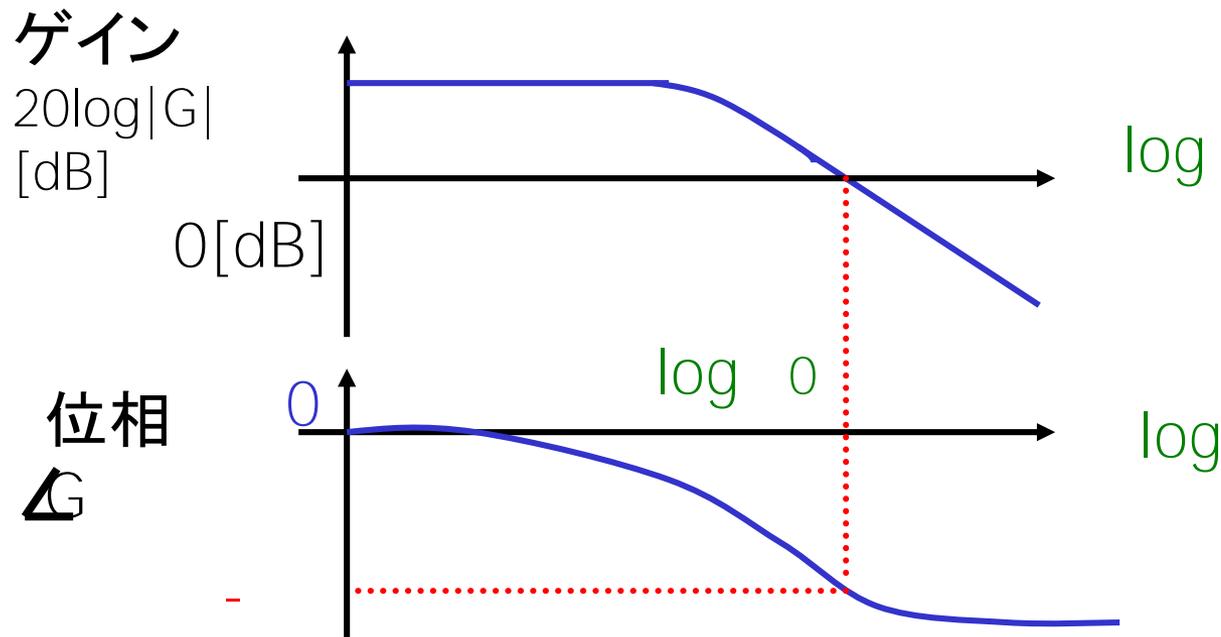
# ボデー線図による安定判別(1)

ある周波数 $\omega = \omega_0$ で  $\angle G(j\omega_0) = -$  のとき  
 $20 \log |G(j\omega_0)| < 0$  [dB] の場合、  
フィードバックシステムは安定である。



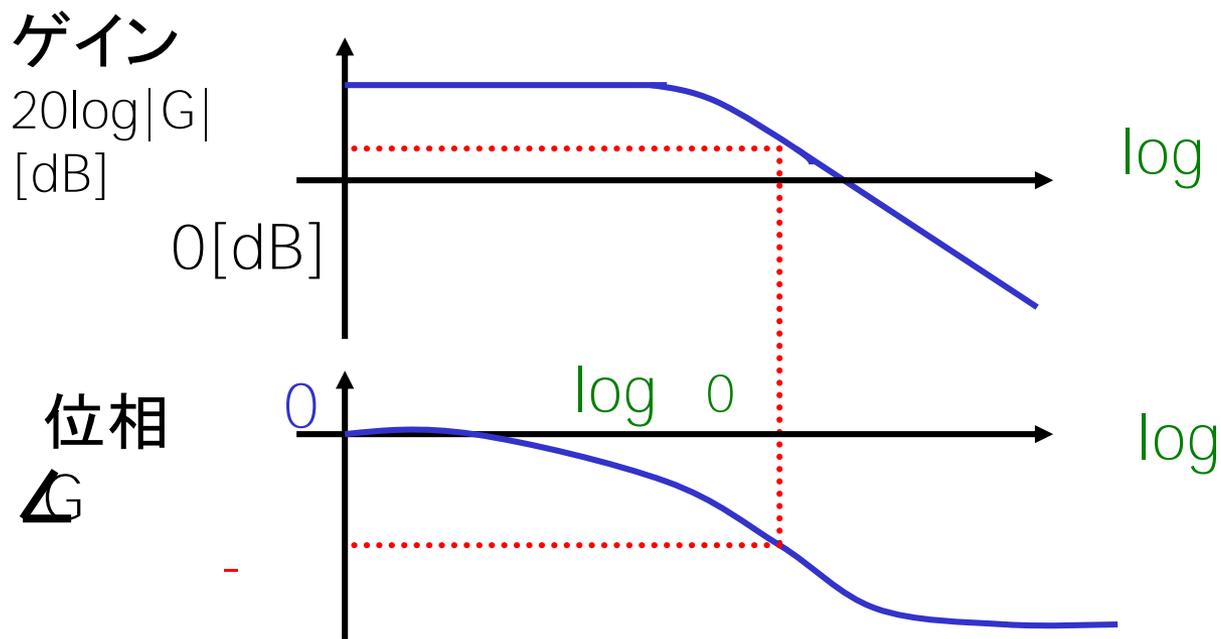
# ボート線図による安定判別(2)

ある周波数 $\omega = \omega_0$ で  $\angle G(j\omega_0) = -$  のとき  
 $20 \log |G(j\omega_0)| = 0$  [dB] の場合、  
フィードバックシステムは安定限界である。



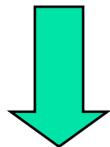
# ボーデ線図による安定判別(3)

ある周波数 $\omega = \omega_0$ で  $\angle G(j\omega_0) = -$  のとき  
 $20 \log |G(j\omega_0)| > 0$  [dB] の場合、  
フィードバックシステムは不安定である。

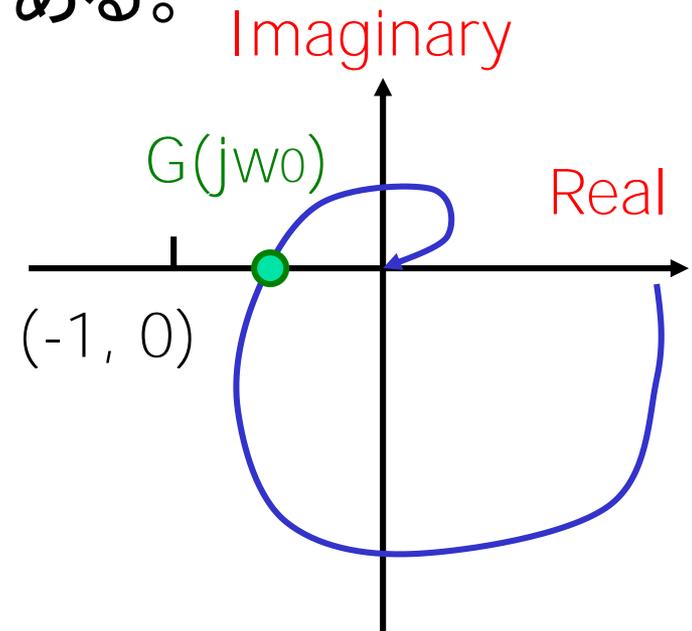


# ベクトル線図による安定判別(1)

ある周波数 $\omega=\omega_0$ で  $\angle G(j\omega_0) = -$  のとき  
 $|G(j\omega_0)| < 1$  の場合、  
フィードバックシステムは安定である。

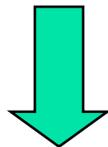


$G(j\omega)$  のベクトル線図が  
 $(-1, 0)$  の内側を通るとき  
フィードバックシステムは安定。

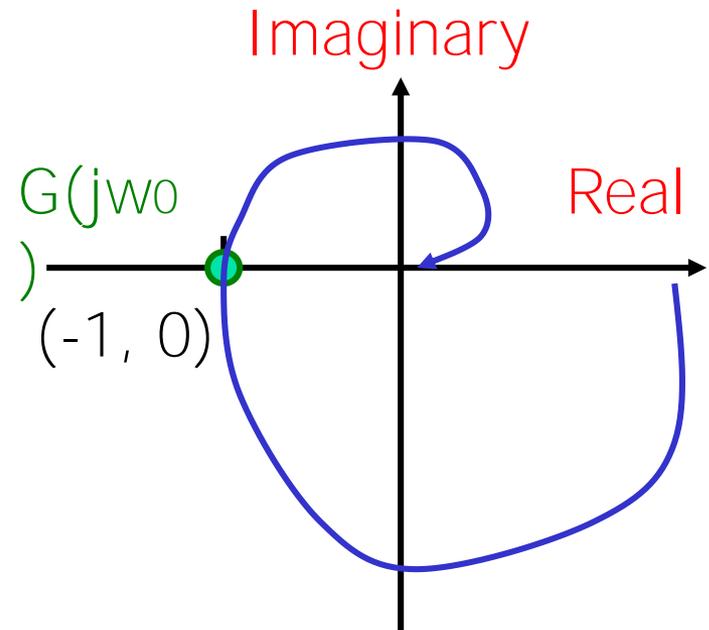


## ベクトル線図による安定判別(2)

ある周波数 $\omega=\omega_0$ で  $\angle G(j\omega_0) = -$  のとき  
 $|G(j\omega_0)| = 1$  の場合、  
フィードバックシステムは安定限界である。

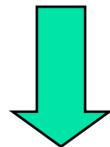


$G(j\omega)$  のベクトル線図が  
 $(-1, 0)$  上を通るとき  
フィードバックシステムは  
安定限界。

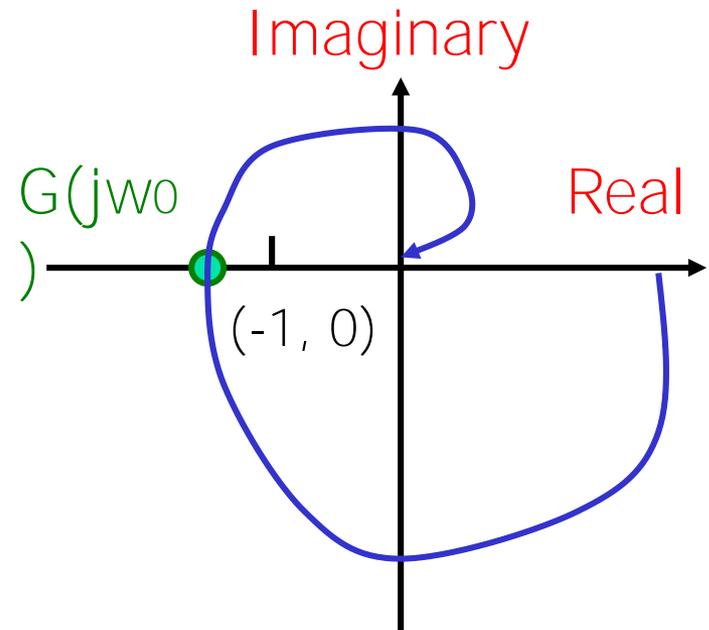


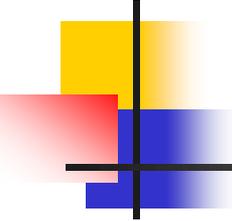
## ベクトル線図による安定判別(3)

ある周波数 $\omega = \omega_0$ で  $\angle G(j\omega_0) = -$  のとき  
 $|G(j\omega_0)| > 1$  の場合、  
フィードバックシステムは不安定である。



$G(j\omega)$  のベクトル線図が  
 $(-1, 0)$  の外側を通るとき  
フィードバックシステムは  
不安定。

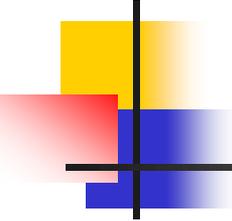




## 付録1-2

---

ご参考までに読んでみてください



# オペアンプはアナログの $\mu P$

---

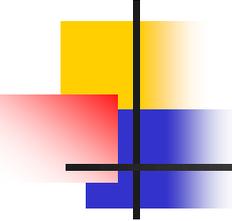
マイクロプロセッサ： プログラムの変更で  
様々なデジタル処理が可能

オペアンプ： 周辺回路の変更で  
様々なアナログ処理が可能

半導体メーカー：

マイクロプロセッサ、オペアンプを大量生産

「多品種少量生産」を避けられる



# オペアンプ技術開発

---

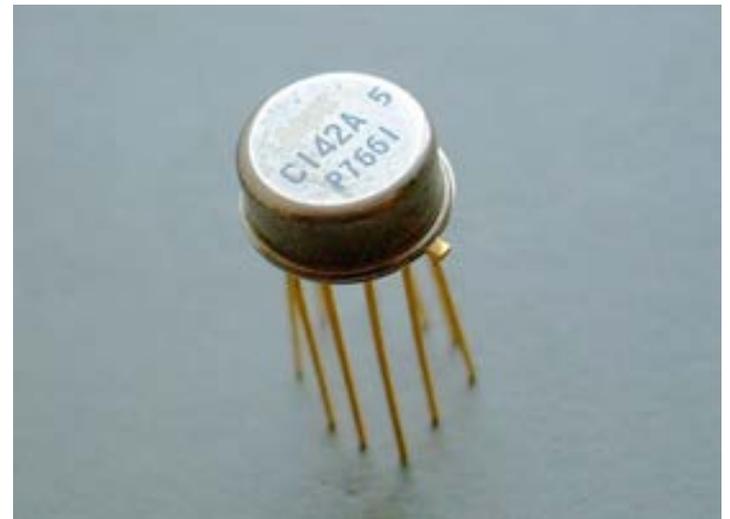
オペアンプの日本メーカー  
技術系役員の方

「オペアンプの技術革新は今も活発。  
方向は簡単。性能を理想のオペアンプに  
いかに近づけるかである。」

実際のオペアンプ性能は  
理想のオペアンプ性能に劣る。

# オペアンプの技術革新

- 低コスト化（バイポーラからCMOSへ）
- 低電源電圧動作
- 低消費電力化
- 高周波化
- 高ゲイン化
- 低ノイズ化
- 大電流出力化



アプリケーションに依存

# 20世紀で電子回路分野での最大の発明

## 負帰還回路

今日、負帰還の原理は一般的である

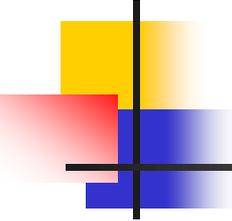
電子回路のみならず、さまざまなシステムに利用

**当時であればとてつもなく新鮮な考え方であった**



発明者が原理を思いついたのは  
“ひらめき”ではなく専門的な思考ゆえ

負帰還が発明される歴史を追ってゆく



# 演算増幅器と負帰還

- 演算増幅器の応用のほとんどは、負帰還を利用したもの。
- 演算増幅器と負帰還を組み合わせた負帰還増幅器
  - 増幅器の性能を大幅に向上。
  - 1927年にハロルド・ブラック氏により発明。
- 負帰還増幅器の不適切な設計は、発振のような不安定な動作を引き起こす。
- 適切な設計法の理論がない。
- そこで、実用的な負帰還増幅器を設計するため、ナイキストの安定判別法 (Nyquist criterion) ボーデ線図 (Bode plots) が考案された。

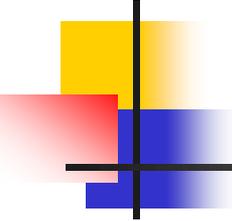
# 負帰還増幅器の発明者

## ハロルド・ブラック

1898-1983



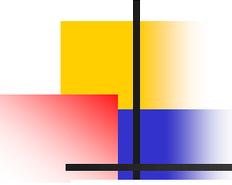
- 電話産業ウエスタン・エレクトリックに在籍  
(ウエスタン・エレクトリックはベル研究所で有名なAT&T社の製造部門)
  - 負帰還の発明者
  - 生涯特許は347件



# 負帰還増幅器発明の時代背景

1910年代の米国通信業界は活気に溢れていた。

- 3極管の発明
- 大陸横断電話伝送システムにも使える  
高真空度の真空管が開発
- マルコニー無線会社とアームストロングが  
再生回路を試験
- ベル電話会社の創業者アレクサンダー・ベルが  
ニューヨークとサンフランシスコ間を結ぶ  
世界初の大陸間横断通話を公開



# 負帰還回路発明の動機

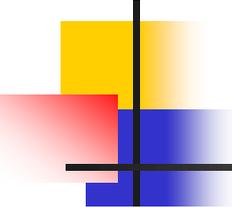
---

せっかくトランジスタを使って増幅するのに  
その増幅度を制限してしまう  
長距離電話網で、  
「真空管が切れても動くrepeater を作れ」の要請。

Harold S. Black 1898-1983

1920年 Western Electric 社 電話産業

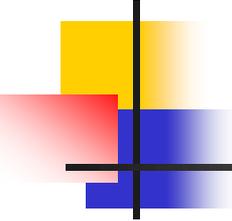
電話伝送システムの改善



# フィードフォワード増幅器

---

増幅器の出力から歪みを取り去ることを考えだす。  
原因が非直線性であれ、真空管のゲインの変化であれ、  
それを取り出して除去することを追求。  
出力から入力と同じ振幅で引き算。  
そのためには歪みを別の増幅器を通して、  
出力でキャンセルする。  
出力側のトランスカブリッジ回路で加えて取り除く回路。  
実験では歪みは従来の40dB 減となる。  
この方式をフィードフォワード増幅器と名づけ特許出願。  
が、この方法では一日中誰かが調整しなければならない。



# 負帰還のアイデアと実現

1927年8月2日のこと、突然、ブラックに負帰還のアイデアがひらめいた。

ニュージャージーからニューヨークへ通勤するフェリーボートの中で、

増幅器の出力を入力に、逆相でもどし、

出力から歪みをキャンセルする方法を思いつく。

小林 注) 「制御工学での フィードバック制御とは異なる発想から生まれた」との印象を持ちます

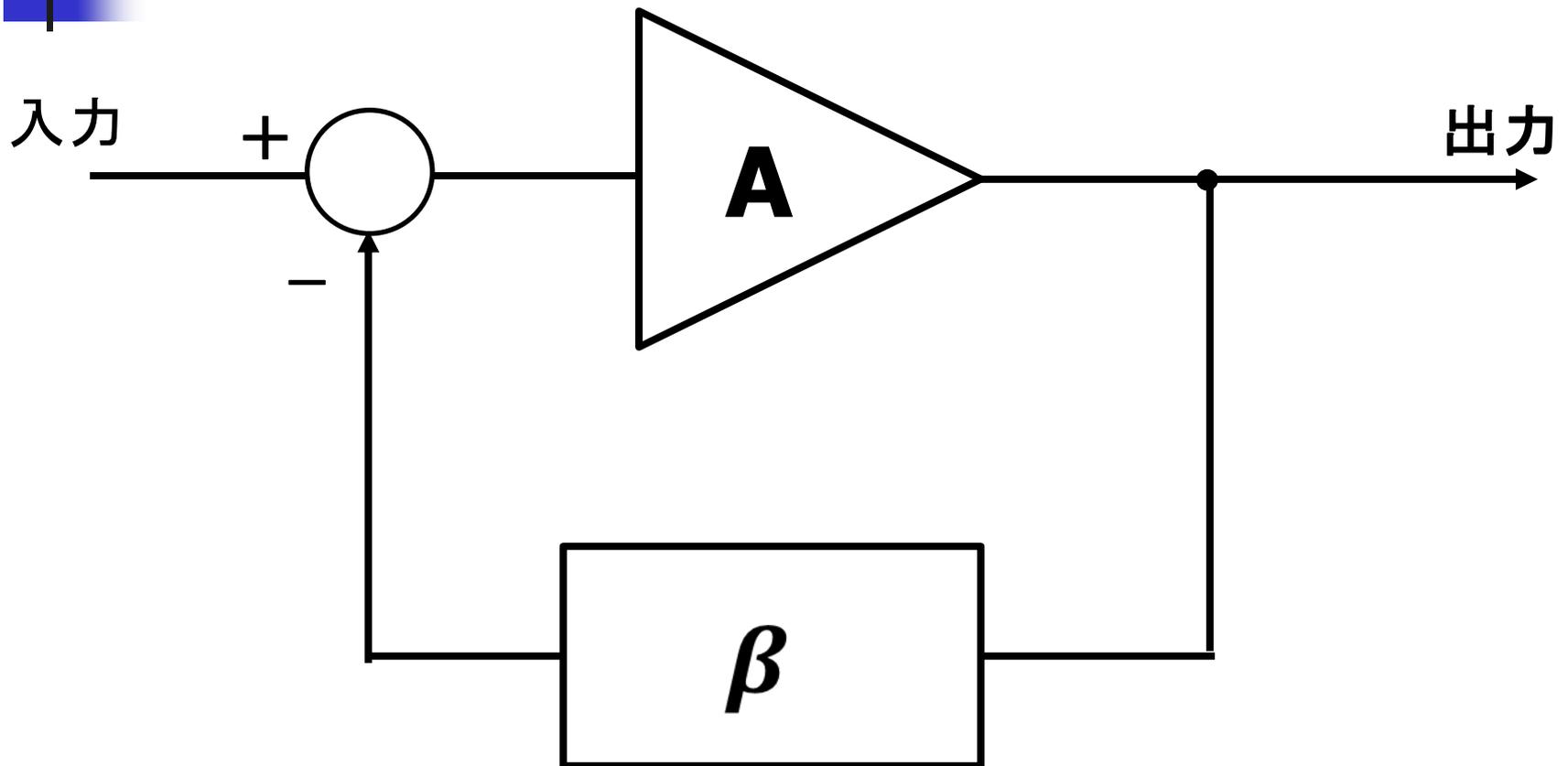
# Harold Black 氏の

## 負帰還増幅回路を思いついた際の記述

Then came the morning of Tuesday, August 2, 1927, when the concept of the negative feedback amplifier came to me in a flash while I was crossing the Hudson River on the Lackawanna Ferry, on the way to work. For more than 50 years I have pondered how and why the idea came, and I can't say any more today than I could that morning. All I know is that after several years of hard work on the problem, I suddenly realized that if I fed the amplifier output back to the input, in reverse phase, and kept the device from oscillating (singing, as we called it then), I would have exactly what I wanted: a means of canceling out the distortion in the output. I opened my morning newspaper and on a page of *The New York Times*. I sketched a simple diagram of a negative feedback amplifier plus the equations for the amplification with feedback. I signed the sketch, and 20 minutes later, when I reached the laboratory at 463 West Street, it was witnessed, understood, and signed by the late Earl C. Bleassing.

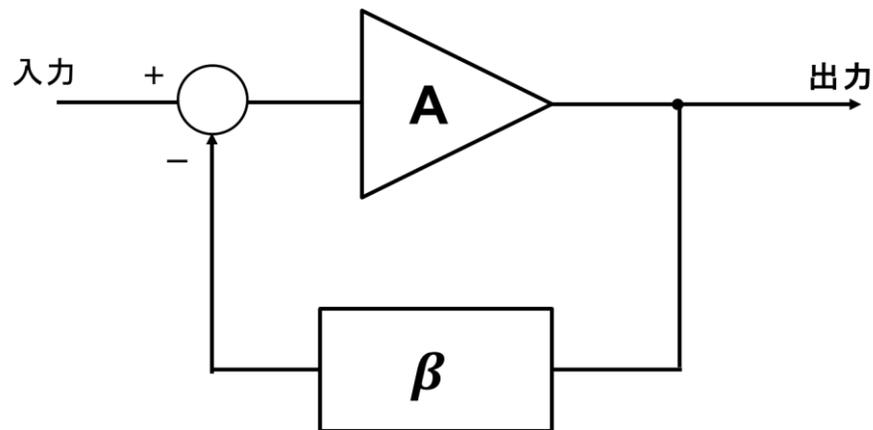
I envisioned this circuit as leading to extremely linear amplifiers (40 to 50 dB of negative feedback), but an important question is: How did I know I could avoid self-oscillations over very wide frequency bands when many people doubted such circuits would be stable? My confidence stemmed from work that I had done two years earlier on certain novel oscillator circuits and three years earlier in designing the terminal circuits, including the filters, and developing the mathematics for a carrier telephone system for short toll circuits.

# 負帰還増幅回路



入力に出力を逆相で戻す

# 負帰還の効果1



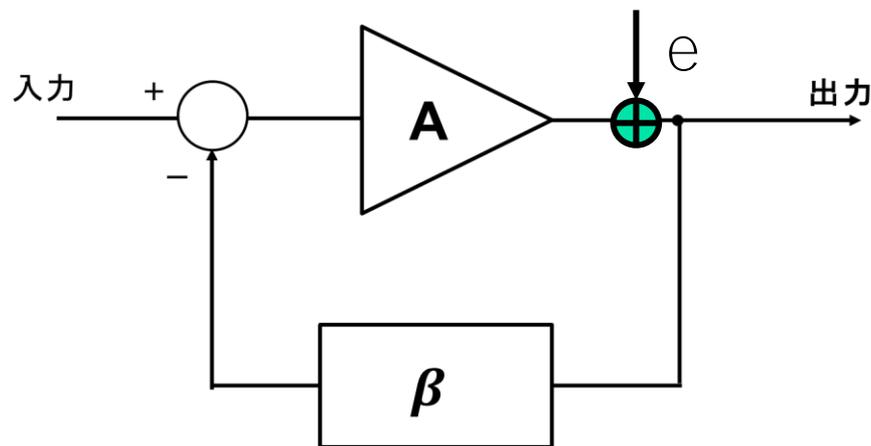
- 回路の利得は減衰器のみで決定 ( $A \approx \infty$ の時)

$$G \approx \frac{1}{\beta}$$



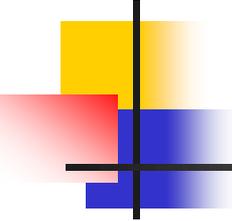
増幅器の特性変動に左右されない

# 負帰還の効果2



- 増幅器出力のひずみ(e)を低減

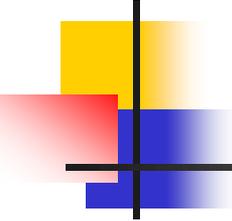
$$\text{出力: } V_{out} \approx \frac{A}{1+A\beta} V_{in} + \frac{e}{1+A\beta}$$



## その後の発展

---

数年後にはナイキスト  
が負帰還増幅器の不安定をさける手法を解析し、  
ボード (Heinrich Bode、1905 – 1982) が  
システム的手法を編み出した。  
ようやく負帰還回路の理論が確立したことになる。  
やがて、ベル研究所長のKelly の言うように、  
「負帰還はあらゆる目的につかわれる増幅器に  
採用されるだろう」は現実のものとなっていく。



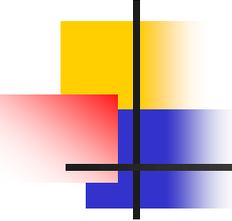
# オペアンプでの負帰還の効果

---

歪低減、精度改善

入力インピーダンス増加

出力インピーダンス軽減



# 演算増幅器の使用法

---

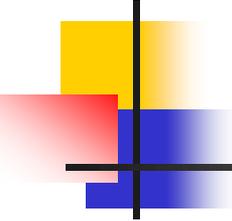
演算増幅器を応用する際には、  
ほかの素子と組み合わせて  
所望の機能を実現する。

素子の接続方式で分類

負帰還の応用： 増幅器, レギュレータ

正帰還の応用： 発振回路、ヒステリシスコンパレータ

帰還なしの場合： コンパレータ



# Harry Nyquist (AT&T, 1889-1976)

1927年 米国ベル研究所 Harold Black により、  
Negative Feedback による電子管増幅器が考案される。

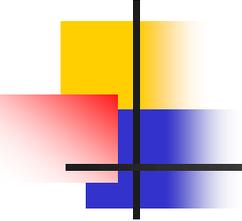
出力から入力へのフィードバック量により増幅器が  
安定、不安定になることが経験される。

1932年 Nyquist によりこの問題が理論的に検討され、  
安定になるための条件が明らかになる。

電気通信の技術課題を解決するためのもの

安定判別は詳しくは3年前期の「制御工学I」で学びます。

(ナイキストの安定判別)



# Harry Nyquist

---

## 名前が残る多くの研究業績

Nyquist plot

Nyquist–Shannon sampling theorem

Nyquist frequency

Nyquist stability criterion

Nyquist ISI criterion

Johnson–Nyquist noise



# 熱ノイズ

電流：電荷の平均的な流れ

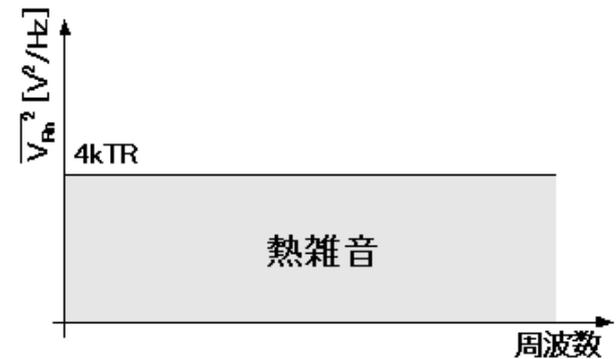
ノイズ：電荷のランダムな動き

抵抗で生成される熱ノイズ

$$\overline{V_n^2} = 4kTR \Delta f$$

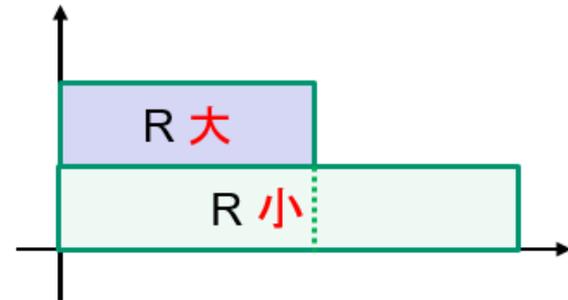
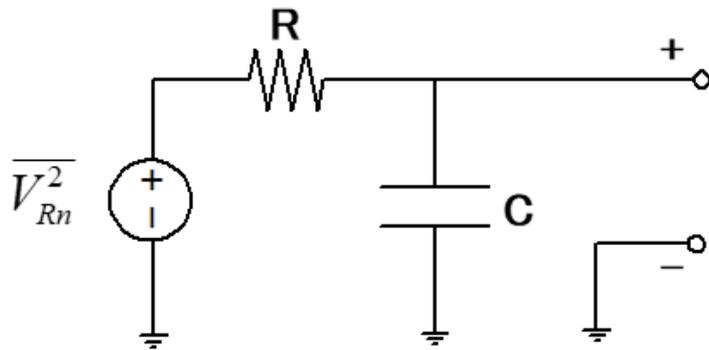
容量で生成される熱ノイズ

ゼロ



# 現実の回路では

- **C 大** → 熱ノイズパワー 小
- **Rの値に依らない**  
**R 大** →  $\Delta f$ 当たりの熱ノイズ 大、帯域 狭

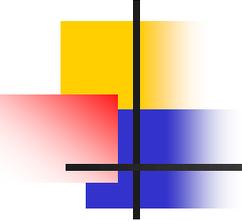


$$P_{n,out} = \int_0^{\infty} \frac{4kTR}{4\pi^2 R^2 C^2 f^2 + 1} df$$

雑音パワー

$$= \frac{kT}{C}$$

**kT/C ノイズ**



---

## 5. スイッチドキャパシタ回路

群馬大学 小林春夫

e-mail: [koba@gunma-u.ac.jp](mailto:koba@gunma-u.ac.jp)

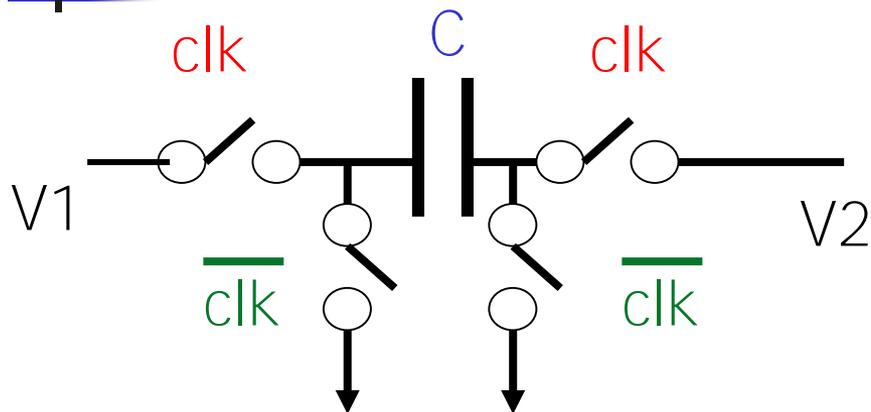
<https://kobaweb.ei.st.gunma-u.ac.jp/>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

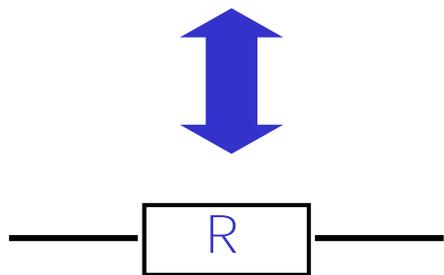
<https://kobaweb.ei.st.gunma-u.ac.jp/analog-web/analogworkshop.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/gakkai.html>

# スイッチド・キャパシタ回路

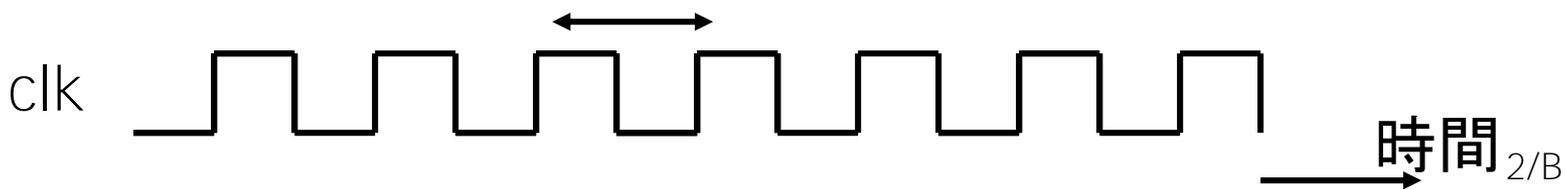


- 容量  $C$  とスイッチで等価的に抵抗  $R$  を実現
- MOSスイッチ使用
- **バイポーラでは実現困難**
- 米国カルフォルニア大学の大学院生が考案
- 多くの製品に使用。



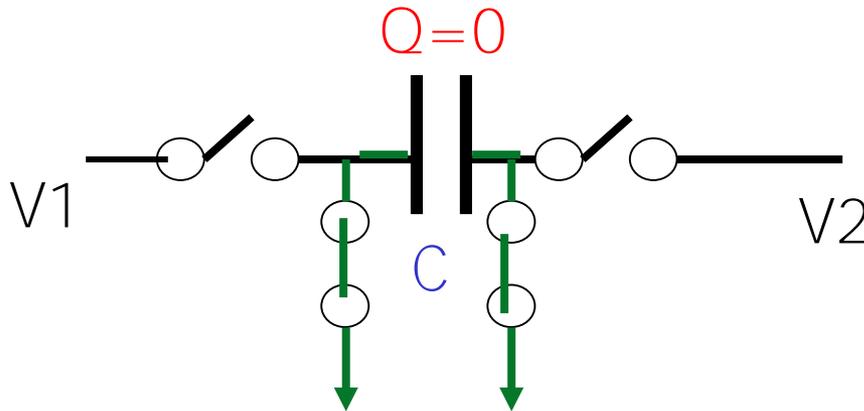
$$R = T / C$$

$T$ : clk 周期

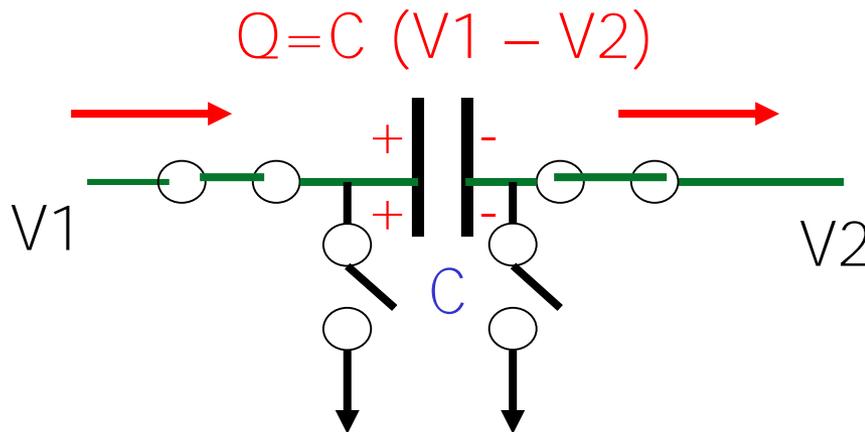


# スイッチド・キャパシタ回路の動作原理(バタフライ型)

clk=low  
のとき



clk=high  
のとき



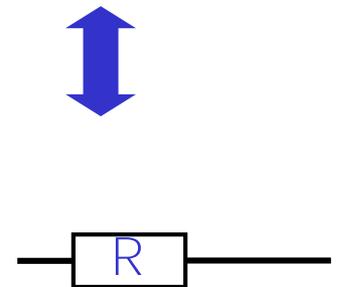
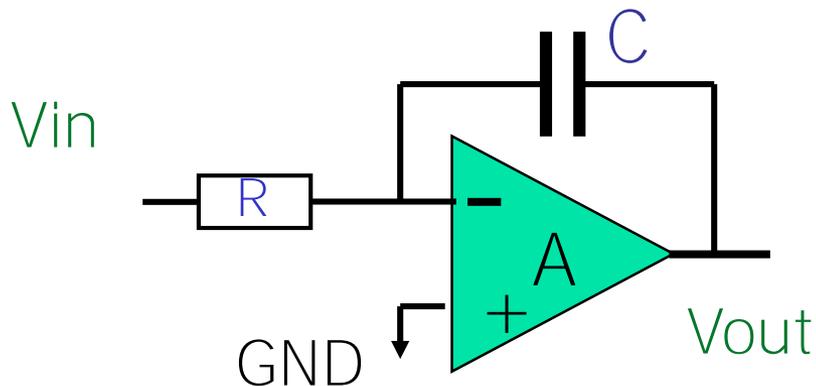
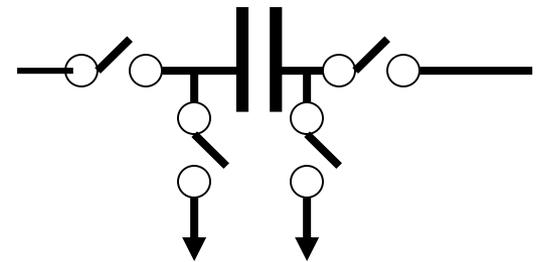
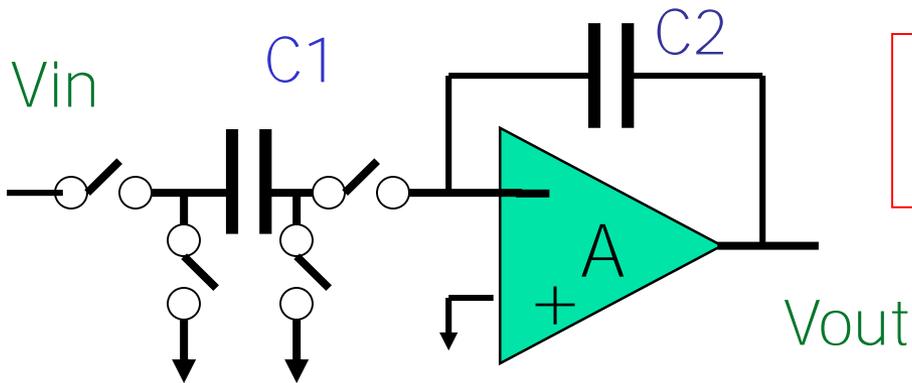
時間Tに電荷  
 $Q=C(V1 - V2)$   
が流れる。



$$I = \frac{C}{T}(V1 - V2)$$
$$= \frac{1}{R}(V1 - V2)$$

$$\therefore R = \frac{T}{C}$$

# スイッチド・キャパシタ回路を用いた積分回路(バタフライ型)



# なぜスイッチド・キャパシタ回路を用いるのか？

- スイッチド・キャパシタ積分回路 時定数 $T$  ( $C2 / C1$ )
  - クロック周期 $T$ で制御可能
  - 集積回路内では  $C2 / C1$  は高精度に実現可能
  - 集積回路内では 絶対精度は良くないが  
比精度は良い。
  - $C2 / C1$  の値は温度が変化しても一定
- 連続時間積分回路 時定数  $RC$ 
  - 集積回路内で $RC$  の値の高精度な実現が困難
  - $RC$  の値は温度が変化すると変わる。

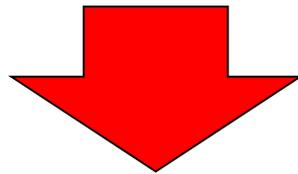
# デジタル回路、アナログ回路、 スイッチド・キャパシタ回路

- デジタル信号：  
信号レベルの量子化（離散信号レベル）  
時間レベルの量子化（離散時間）
- スイッチド・キャパシタ回路  
➡ 離散時間アナログ回路

	時間レベル	連続	離散
振幅レベル			
連続		アナログ	スイッチド キャパシタ
離散		PWM等	デジタル

# スイッチトキャパシタ回路

- MOS集積回路技術では、帰還増幅器の受動素子として抵抗の代わりにキャパシタが用いられることが多い。

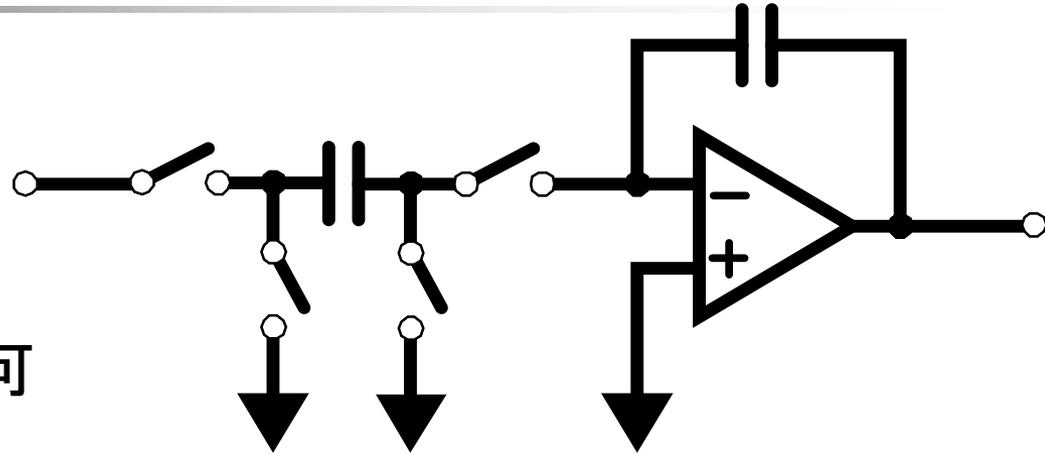


- Cは集積回路内の最も特性の良い受動素子。
- Cに扱うアナログ信号に比例した電荷を保存。
- MOS をキャパシタに接続するスイッチとして動作。
- MOSのゲート電流ゼロ(漏れ電流なし)。
- **離散時間信号処理**を実現。

# スイッチドキャパシタ VS. 連続時間積分器

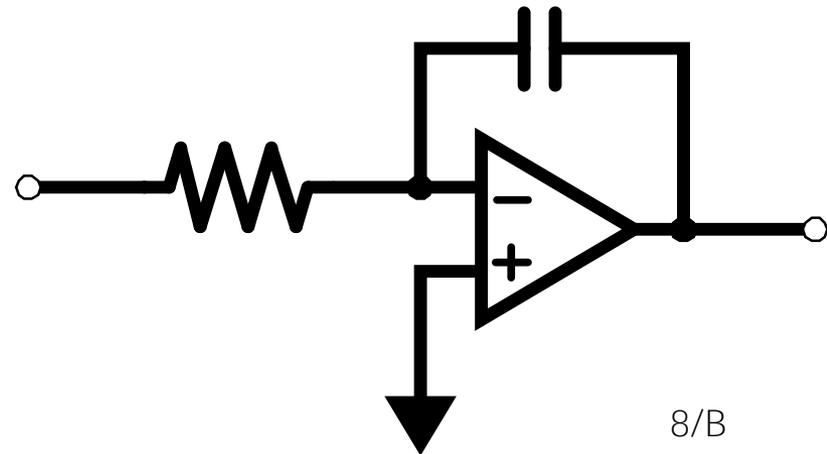
## ■ 離散時間積分器

- 時定数が安定
  - 容量比で決定
  - クロック周期 $T$ で制御可
- 消費電力大
- 低速・低周波信号しか扱えない



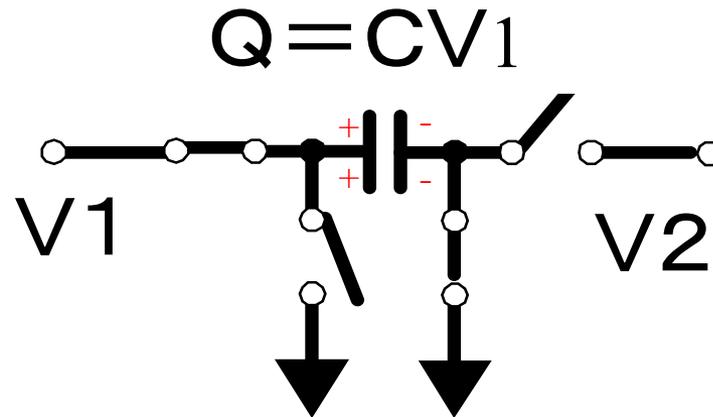
## ■ 連続時間積分器

- 時定数がチップ毎にばらつく
  - 調整回路が必要
- 低消費電力
- 高速・高周波信号を扱える

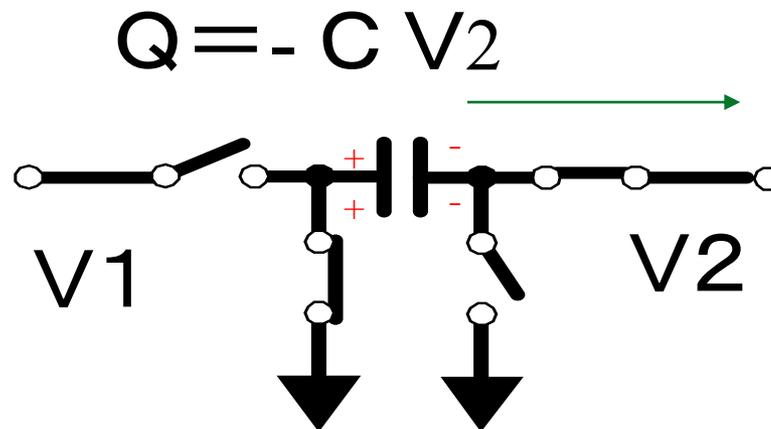


# スイッチド・キャパシタの動作原理 (クロール型)

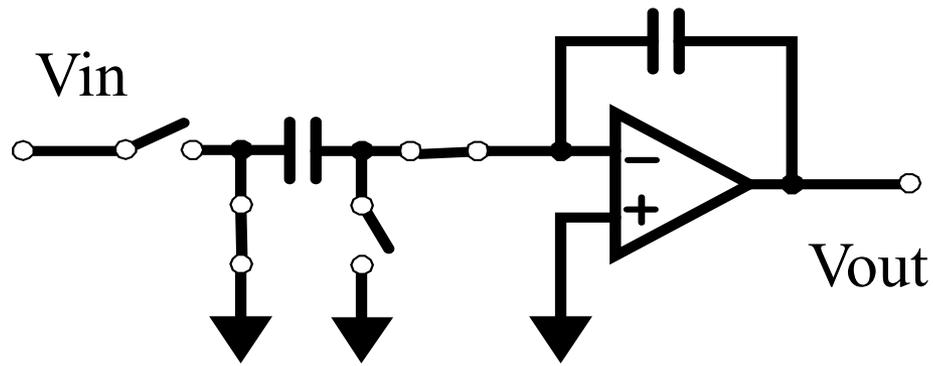
Clk=low  
のとき



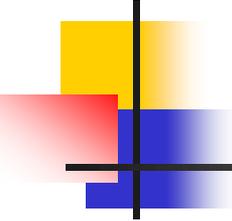
Clk=high  
のとき



# スイッチド・キャパシタ回路 (クローラ型)を用いた積分回路



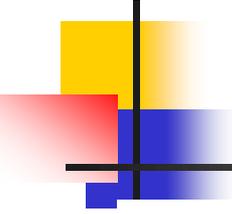
**問題:** この回路を解析し、積分器であることを示せ



# 付録

---

ご参考までに読んでみてください



# MOSアナログ回路

---

- バイポーラのほうが高性能アナログ回路を実現しやすい。
- デジタルと1チップ化、低コスト化が可能のためCMOSアナログ回路の研究・実用化。
- スイッチド・キャパシタ回路はMOSでしか実現できない。

<http://techon.nikkeibp.co.jp/article/NEWS/20121017/246161/>

# LSIでCMOSは主流のデバイス

半導体デバイスの歴史

バイポーラトランジスタ



PMOS: 低コスト



NMOS: PMOSより高速



CMOS (PMOS+NMOS): 低消費電力

注) BiCMOS (Bipolar + CMOS)

高コストのため主流にならず

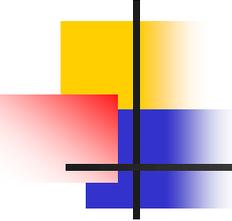
CMOSは究極のデバイス。  
すべてのデバイスは  
CMOSに収束する。  
(東工大 松澤昭先生)

# 1個のトランジスタからなる基本増幅段

## CMOSとバイポーラとの比較

特徴項目	CMOS	バイポーラ
デジタルとの混載	容易	困難
トランスコンダクタンスGm	低い	高い
入力抵抗	$\infty$	低い
雑音	大きい(1/f雑音)	小さい
ドライバビリティ	小さい	大きい
遮断周波数 fT	高い	高い
その他	ASIC向き	低雑音、高ゲイン向き

MOS は特性の製造ばらつき大  
MOS のモデリングは複雑



# LSI分野での低コスト化の重要性

---

性能重視

軍事

計測器

信頼性

車載

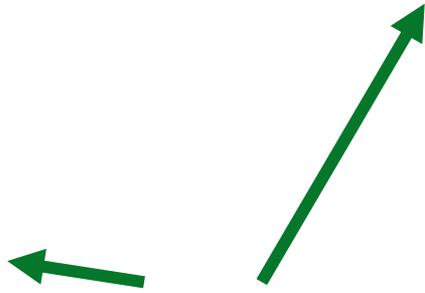
産業応用

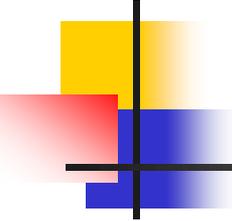
医療機器

コスト重視

民生用

市場大

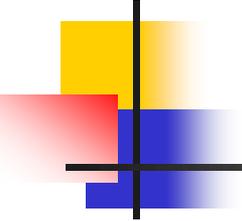




# 「低コスト」「低価格」が世界を変えた

---

- かつては コンピュータは世界で数台あるだけであった。
- エレクトロニクス・半導体の技術進歩、**低コスト化**により、現在は Ubiquitous Computer の時代
- **Ubiquitous**  
ラテン語の宗教用語。  
神はあまねく存在する の意味。



# なぜ大学でCMOSアナログか

---

87－89年 UCLA留学： CMOSアナログの研究

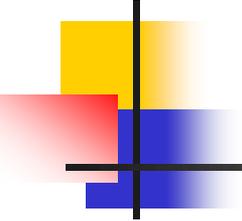
産業界の要請があるから。

バイポーラアナログ回路をCMOSで  
置き換えるのは産業的に価値がある。

大学は「真理追究」が使命？

カルチャーショックを受ける。

「工学とは何か」を考える。



2020年12月23日 (水)

## 6. AD/DA変換器の基礎

群馬大学 小林春夫

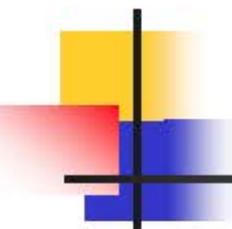
e-mail: [koba@gunma-u.ac.jp](mailto:koba@gunma-u.ac.jp)

<https://kobaweb.ei.st.gunma-u.ac.jp/>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/analog-web/analogworkshop.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/gakkai.html>



# 「デジタル化」の2つの言葉

---

- **Digitization (デジタイゼーション)**

アナログ信号のデジタル化

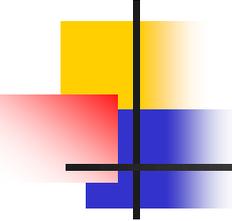
AD変換 → 電子回路技術で知的に面白い

- **Digitalization (デジタルリゼーション)**

デジタル技術を利用して

ビジネス・モデルを変革し

新たな利益や価値を生み出す機会を創出



# アナログ信号とデジタル信号

---

## アナログ信号

連続的な信号

例：自然界の信号（音声、電波）、アナログ時計

「坂道」

## デジタル信号

離散的・数値で表現された信号

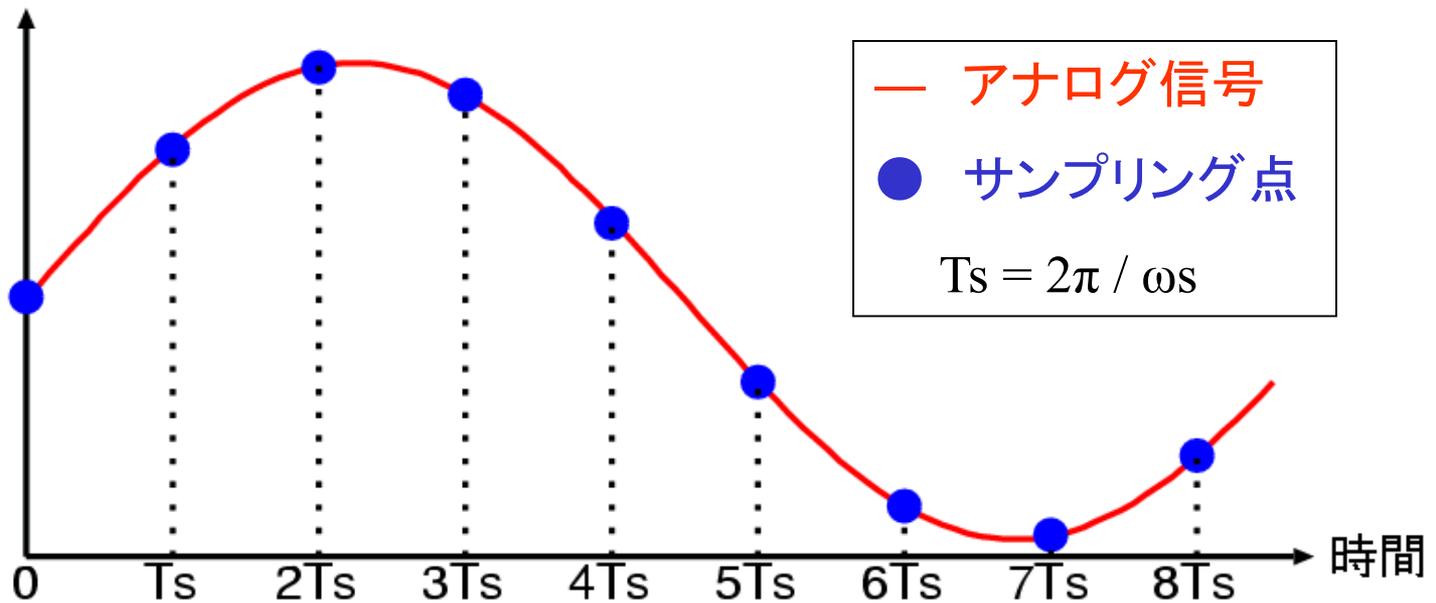
例：コンピュータ内での2進数で表現された信号

デジタル時計

「階段」

# デジタル信号の特徴(1)

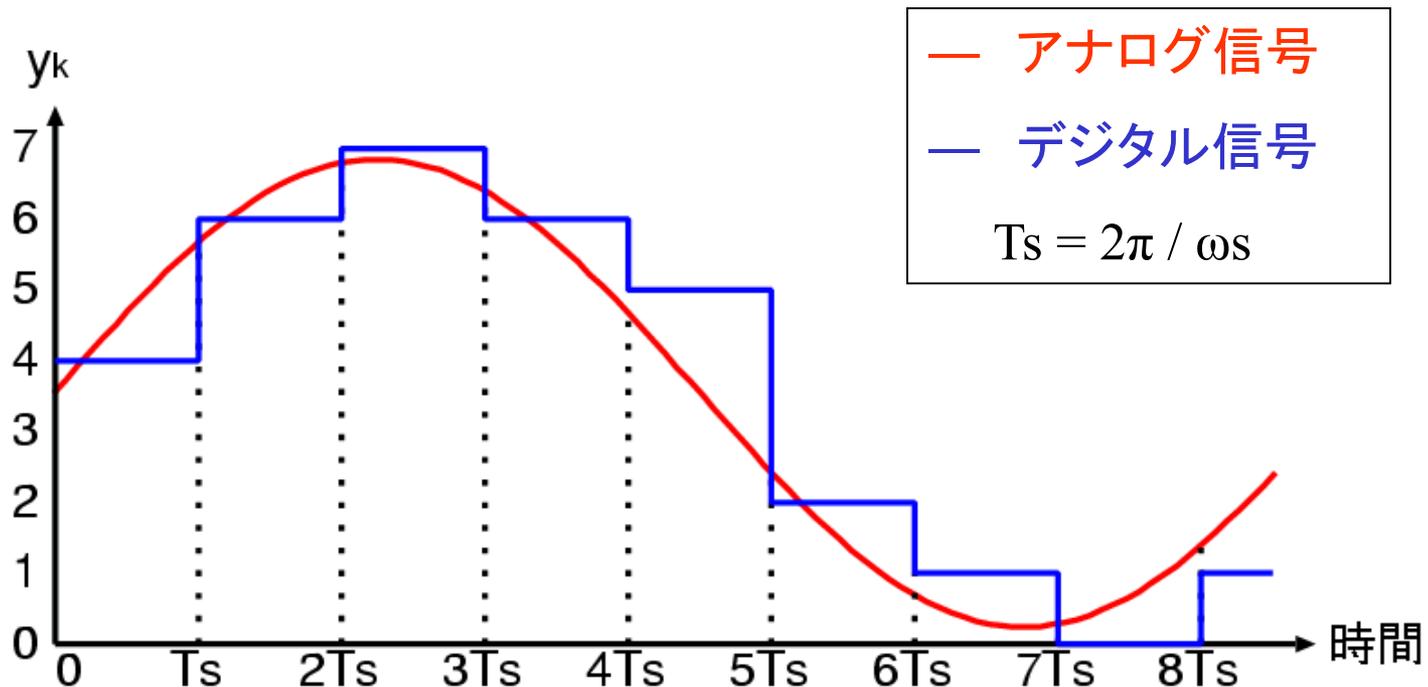
## 時間の量子化 (サンプリング)



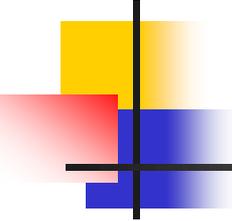
一定時間間隔のデータを取り、間のデータは捨ててしまう。

# デジタル信号の特徴(2)

## 空間の量子化 (信号レベルの数値化)



デジタル信号はアナログ信号レベルを  
四捨五入(または切り捨て)



# サンプリング周期 $T_s$

サンプリング速度 (周波数)  $f_s = 1/T_s$

$T_s$

$f_s$

1s

1Hz

1ms

1kHz

1 $\mu$ s

1MHz

1ns

1GHz

例えば 1ms (1000分の1秒)

電子回路分野の感覚では「気の遠くなるような長い時間」

# AD変換器の分解能

信号 2進

レベル 4 2 1

0 0 0 0

1 0 0 1

2 0 1 0

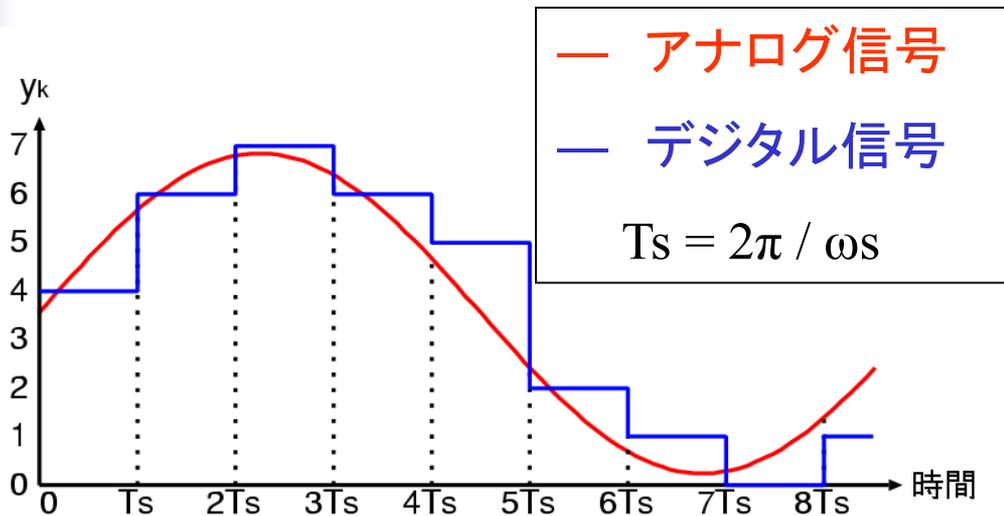
3 0 1 1

4 1 0 0

5 1 0 1

6 1 1 0

7 1 1 1



0 - 7 の8レベル:  $2^3 = 8$  → 3ビットの分解能

よく用いられるAD変換器の分解能

0 - 255 の256レベル:  $2^8 = 256$

8ビットの分解能

0 - 1023 の1024レベル:  $2^{10} = 1024$

10ビットの分解能

# 数の感覚

## 2のべき乗はとてつもなく大きな数になる

$$\begin{aligned}2^8 &= 256 \\2^{10} &= 1,024 \\2^{20} &= 1,048,576 \\2^{30} &= 1,073,741,824\end{aligned}$$

Nビット AD変換器

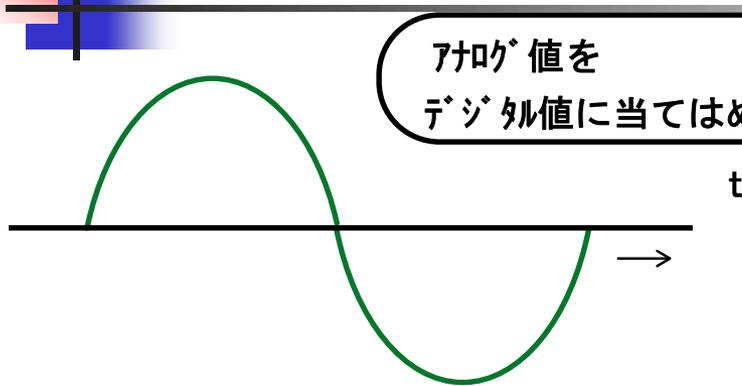
N→大 → 極めて細かい最小分解能

- 曾呂利新左衛門(初代)が豊臣秀吉から褒美を問われ、今日は米1粒、翌日には倍の2粒、その翌日には更に倍の4粒と、日ごとに倍の量の米を100日間もらう事を希望  
→ とてつもない量
- 新聞紙を26回2つ折りにすると、富士山より高くなる

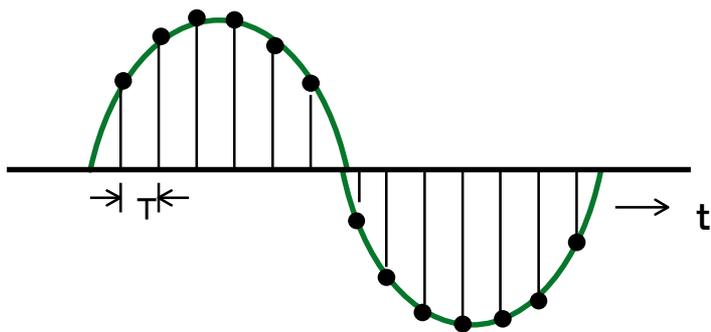
<https://ja.wikipedia.org/wiki/曾呂利新左衛門>

<https://ja.wikipedia.org/wiki/2の冪>

# アナログ -> デジタル 変換波形

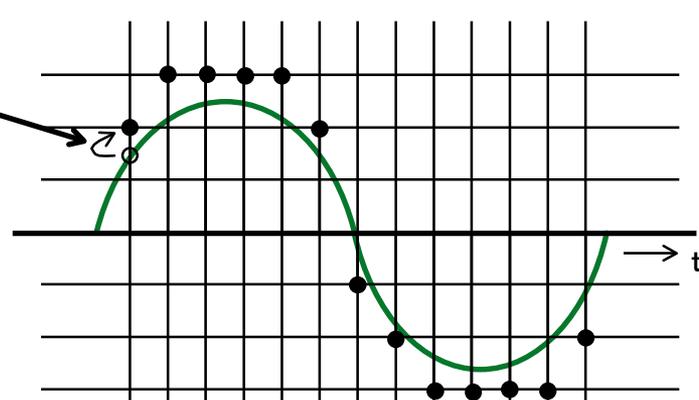


(a) アナログ入力

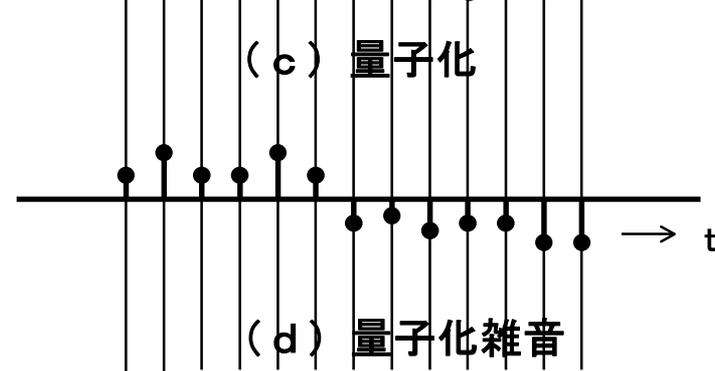


(b) 標本化

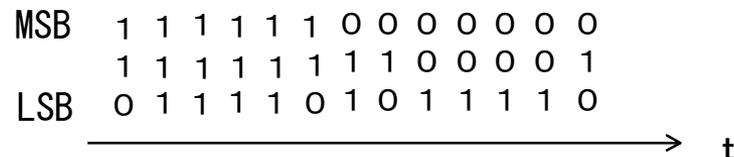
アナログ値を  
デジタル値に当てはめる



(c) 量子化



(d) 量子化雑音



(e) 符号化

# デジタル信号処理システムと AD/DA変換回路



アナログ

デジタル

デジタル

アナログ

AD変換器： アナログ・デジタル変換回路

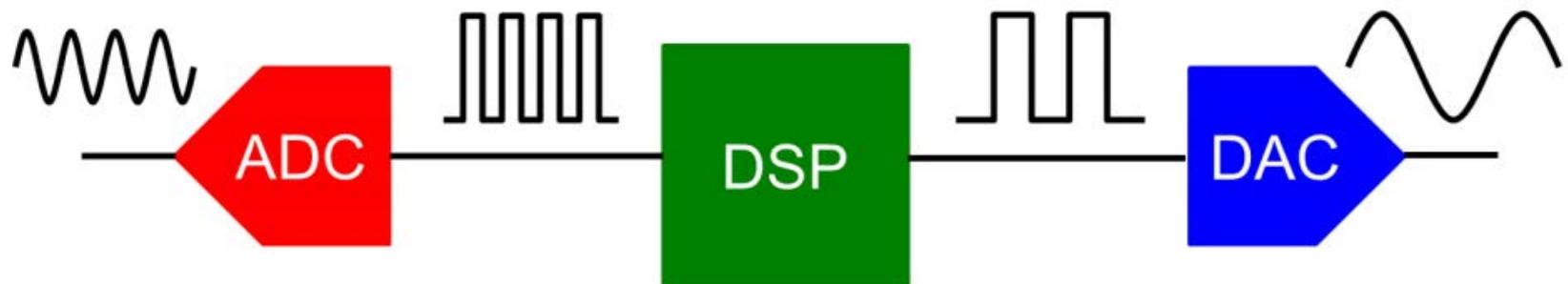
DA変換器： デジタル・アナログ変換回路

(重要) 自然界の信号は全てアナログ

ex. 音声、電波、電圧、電流、

アナログ回路が不要になることはない！！

# ADC と DACの重要性

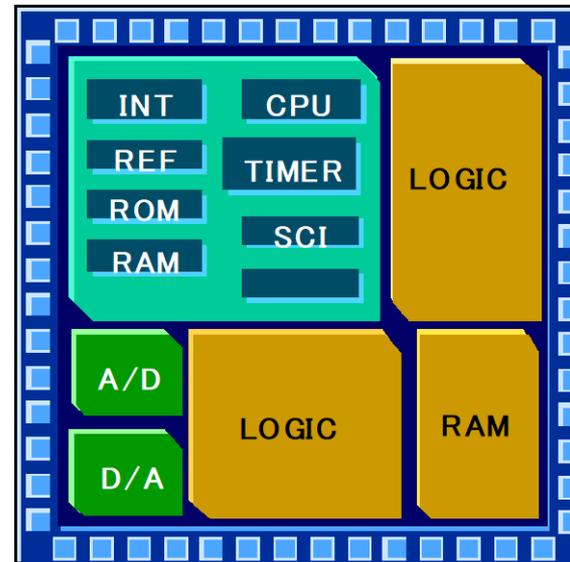


# デジタル技術をささえる AD/DA変換器

自然界の信号は  
アナログ



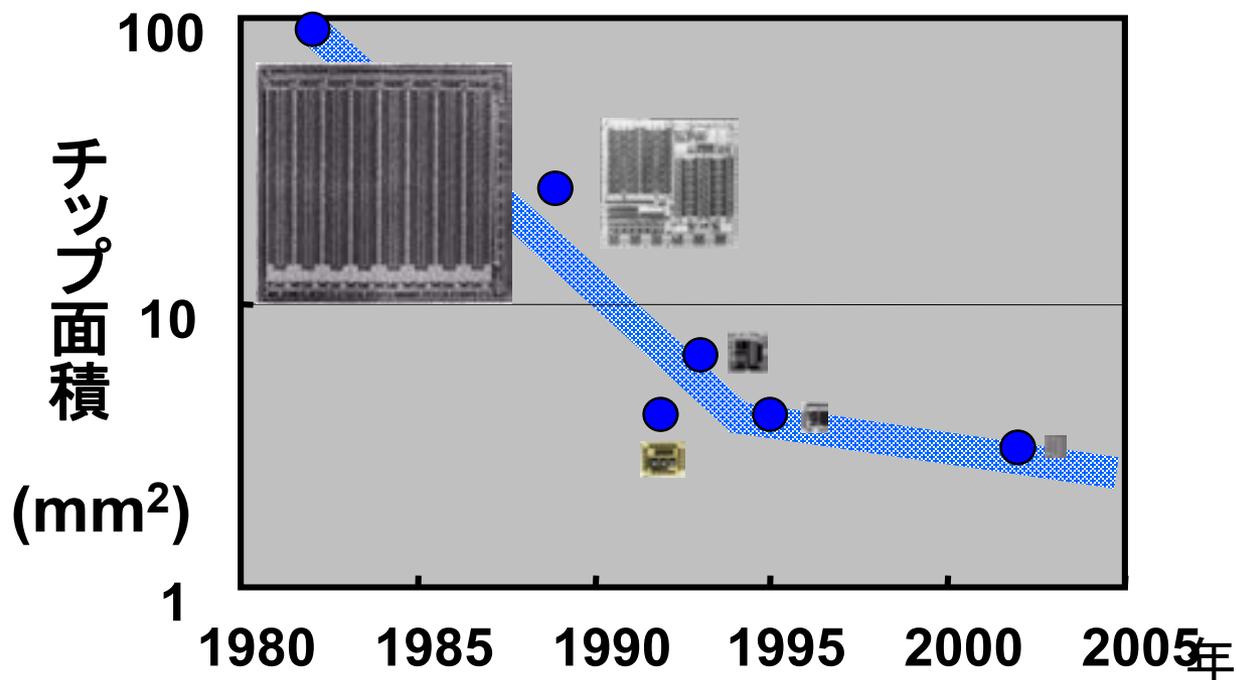
LSIでの信号処理は  
デジタル



SOC:  
System On a Chip

# AD変換器の熾烈な研究開発競争

半導体プロセス、アーキテクチャ、回路構成の進歩により  
性能向上スピードがデジタルLSI以上。

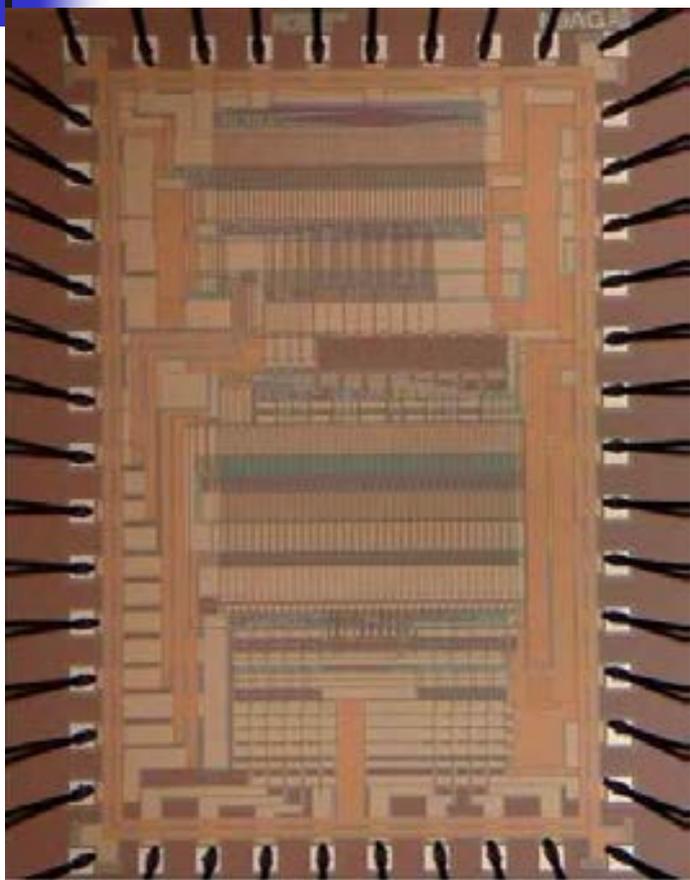


武蔵工大  
堀田先生  
作成資料

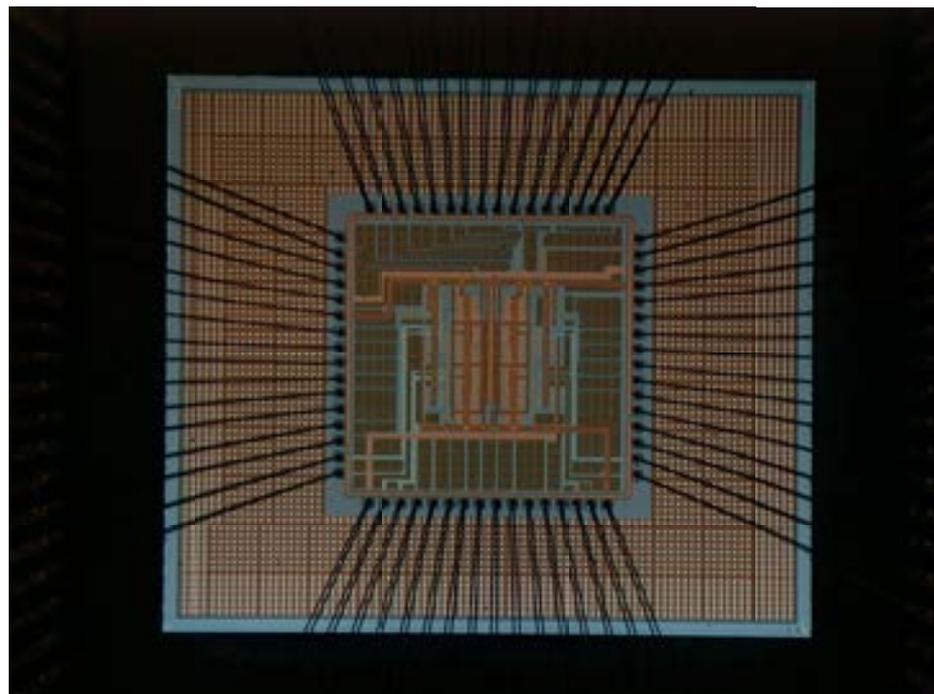
10ビットビデオ用AD変換器のチップ面積推移

# 群馬大と半導体メーカーの共同研究開発

## CMOS A/D変換器



三洋電機との共同開発

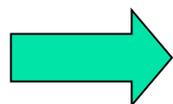


ルネサステクノロジ社との  
共同開発

# 計測制御機器とAD変換器

計測器(電子計測器)

制御システム(ファクトリーオートメーション):



アナログ回路は重要

例:



デジタルオシロスコープ内のAD変換器

# DA変換器

(Digital to Analog Converter)

離散的なデジタル値を連続的なアナログ信号に変換する回路



# DACは広く使用されている



通信機器  
(送信機部)

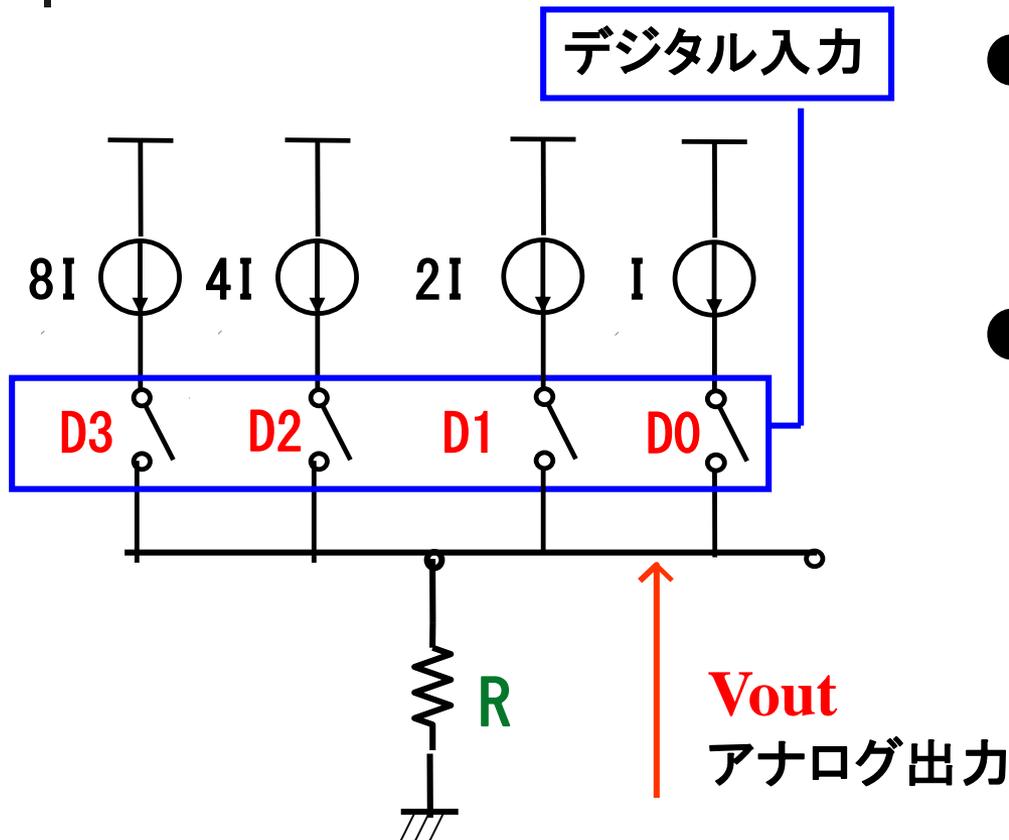


電子計測器  
(信号発生器)



オーディオ機器

# 電流型2進重み付け DA変換回路（回路）



## ● メリット

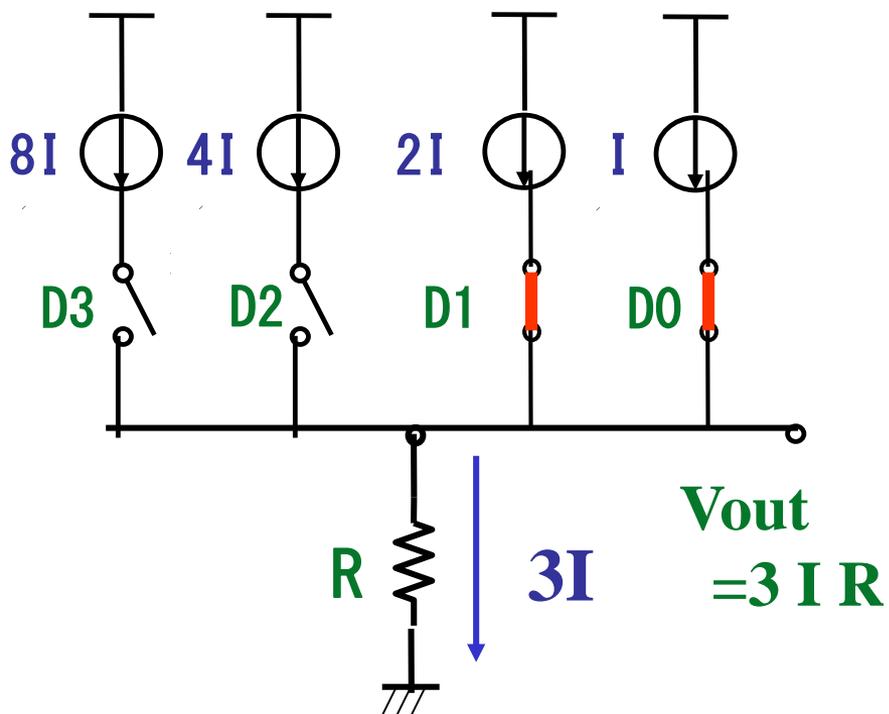
- ・回路規模が小さい
- ・サンプリング速度が速い

## ● デメリット

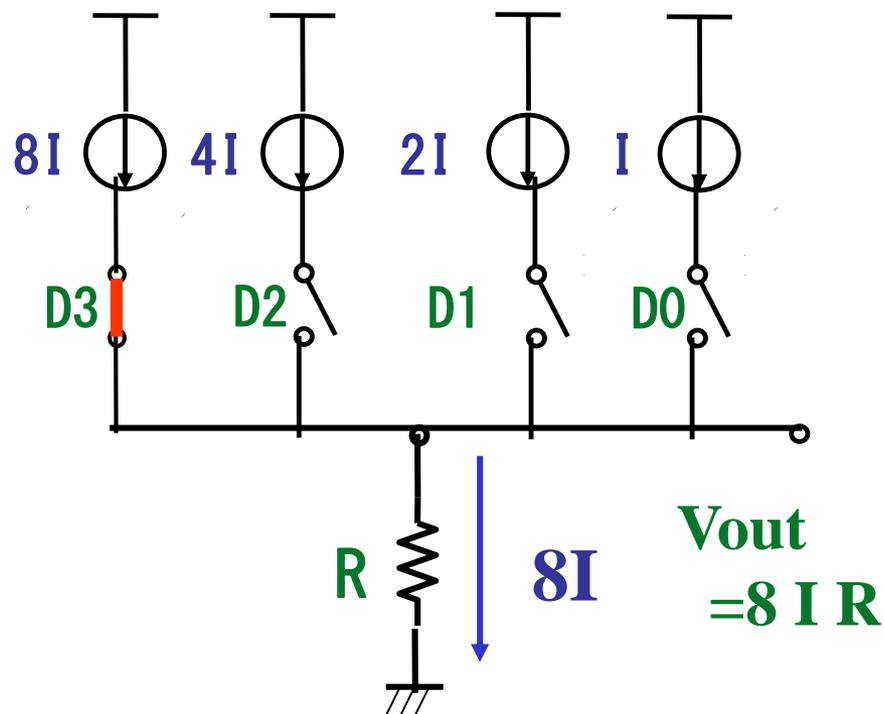
- ・グリッチが大きい
- ・入出力間の単調性が確保出来ない

# 電流型2進重み付け DA変換回路（動作）

例：入力データが3のとき



例：入力データが8のとき



# 2進重み付けDA変換回路 (原理)



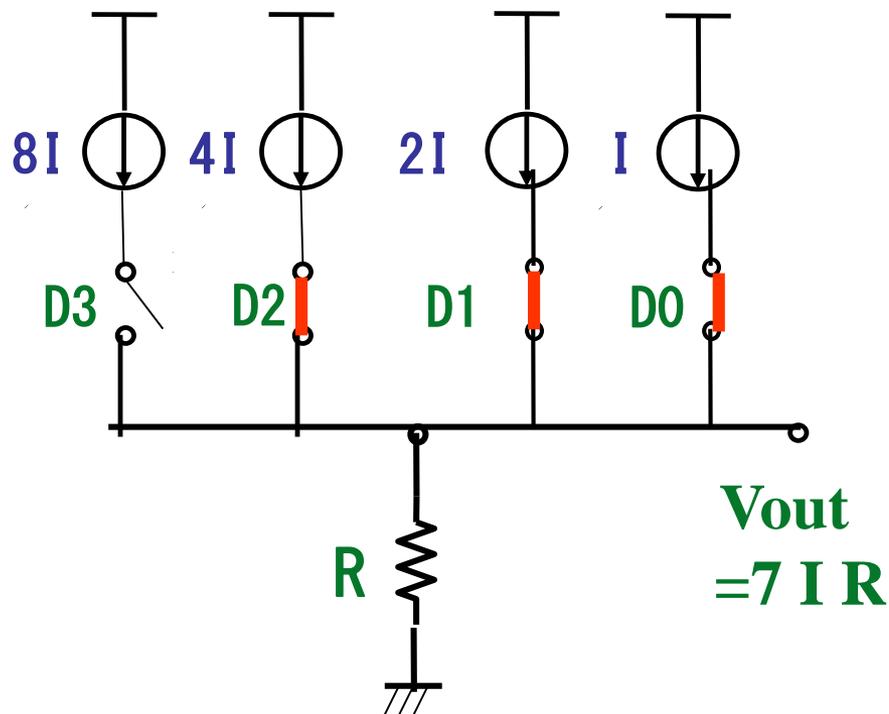
デジタル 入力データ	スイッチ				出力
	D3	D2	D1	D0	Vout
0	0	0	0	0	0
1	0	0	0	1	1R
2	0	0	1	0	2IR
3	0	0	1	1	3IR
4	0	1	0	0	4IR
5	0	1	0	1	5IR
6	0	1	1	0	6IR
7	0	1	1	1	7IR
8	1	0	0	0	8IR
⋮			⋮		⋮
15	1	1	1	1	15IR

スイッチ 1 のとき ON  
0 のとき OFF

デジタル入力データに  
比例したアナログ出力  
Vout が生成される。

# スイッチ切り替えタイミング スキューが有る場合 (1)

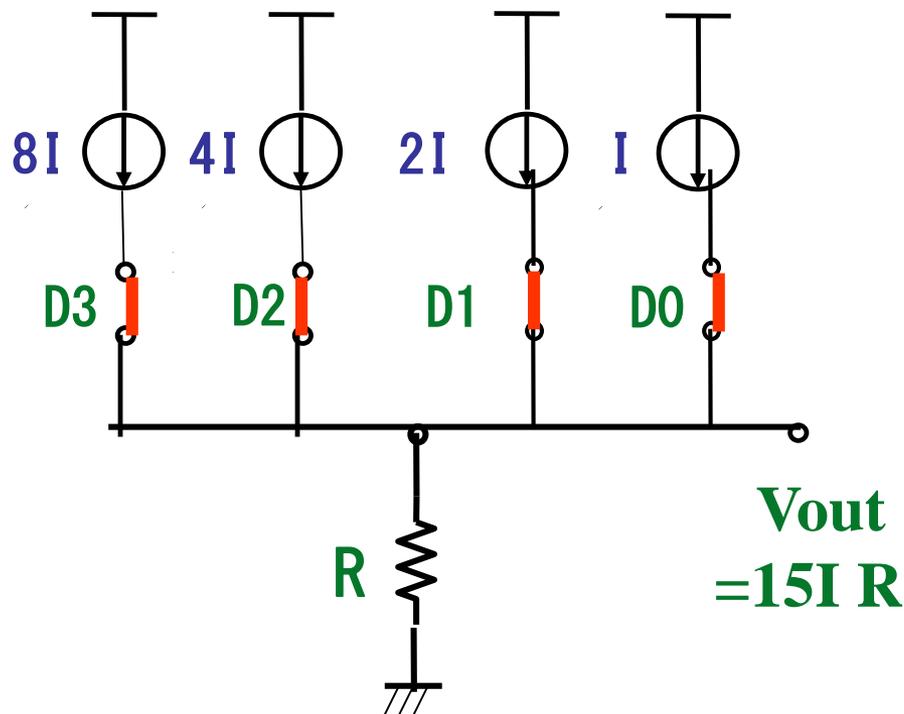
入力データが7



$(0,1,1,1) = 7$

# スイッチ切り替えタイミング スキューが有る場合 (2)

オンのタイミングが早い

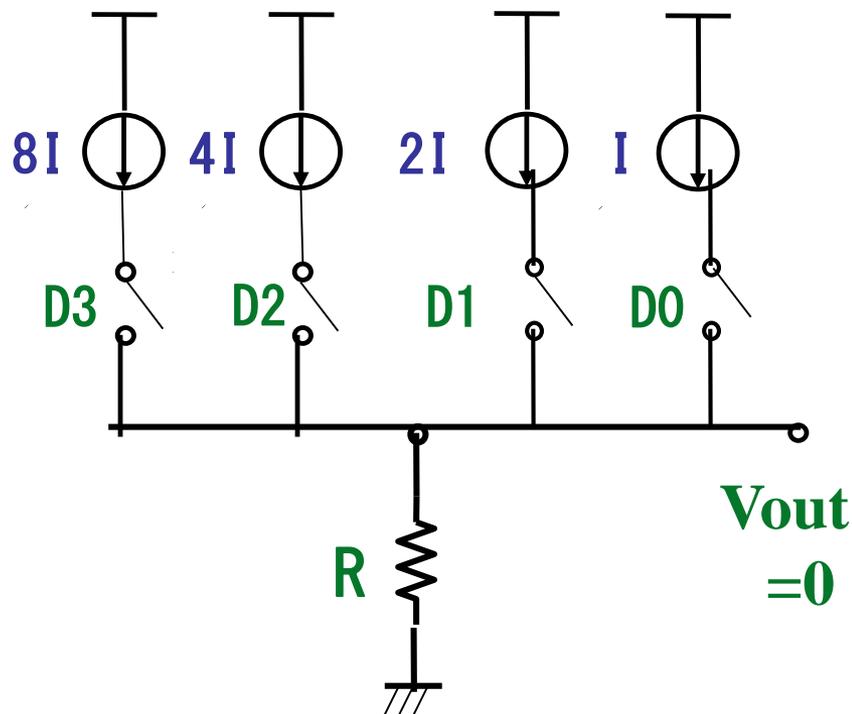


$$(1,1,1,1) = 15$$

$$(0,1,1,1) = 7$$

# スイッチ切り替えタイミング スキューが有る場合 (3)

オフのタイミングが早い



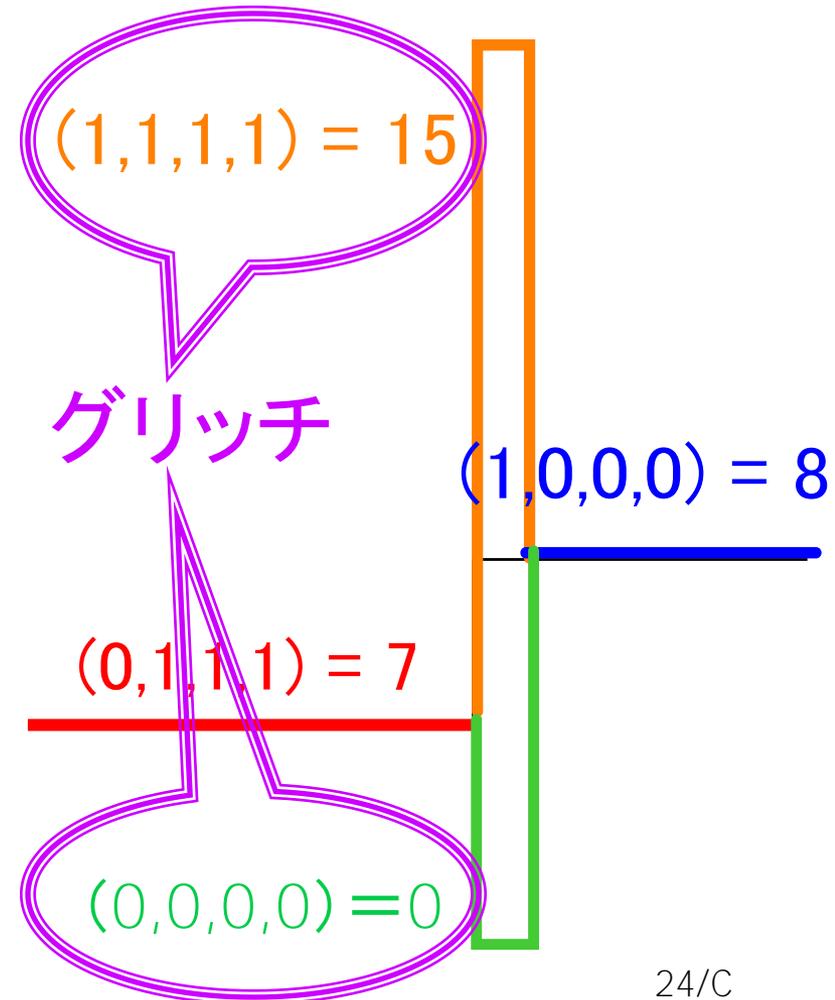
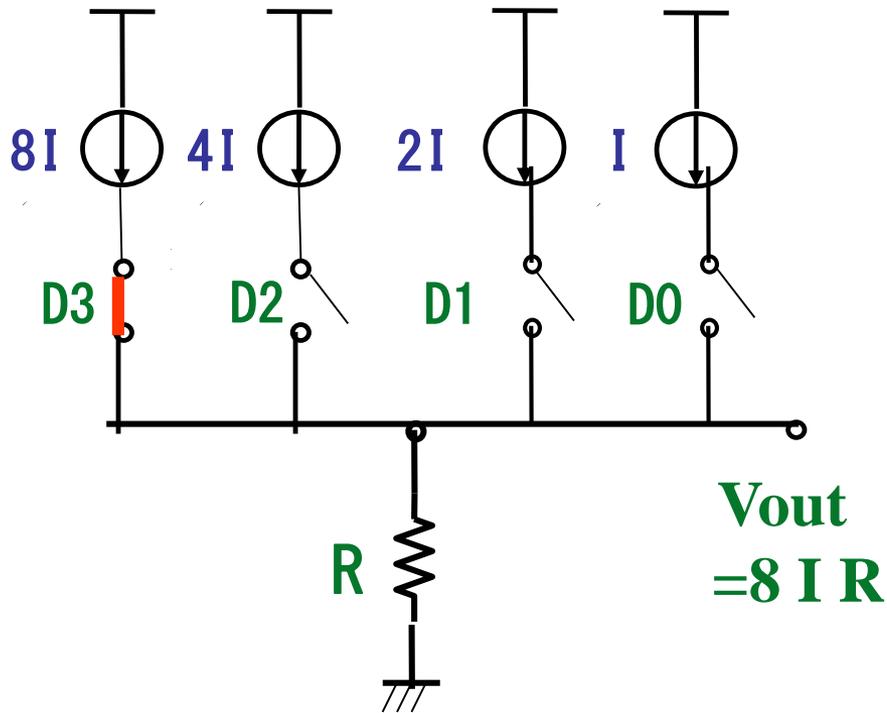
$$(1,1,1,1) = 15$$

$$(0,1,1,1) = 7$$

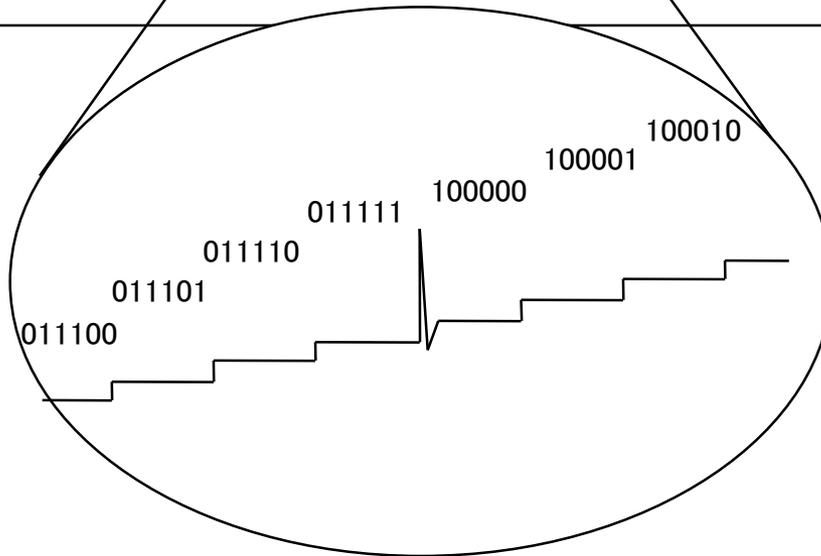
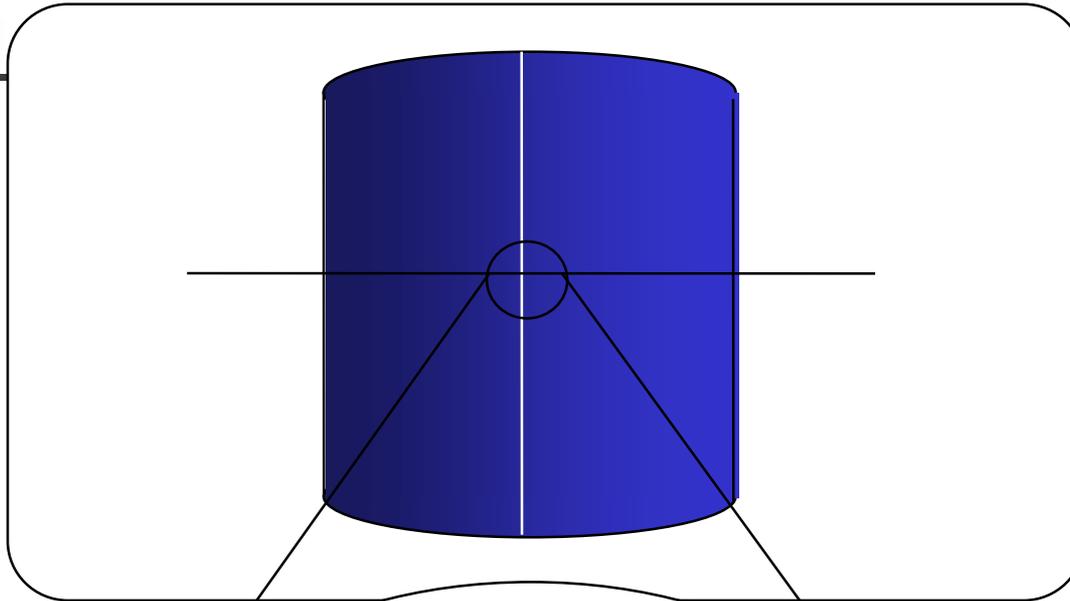
$$(0,0,0,0) = 0$$

# スイッチ切り替えタイミング スキューが有る場合 (4)

入力データが8

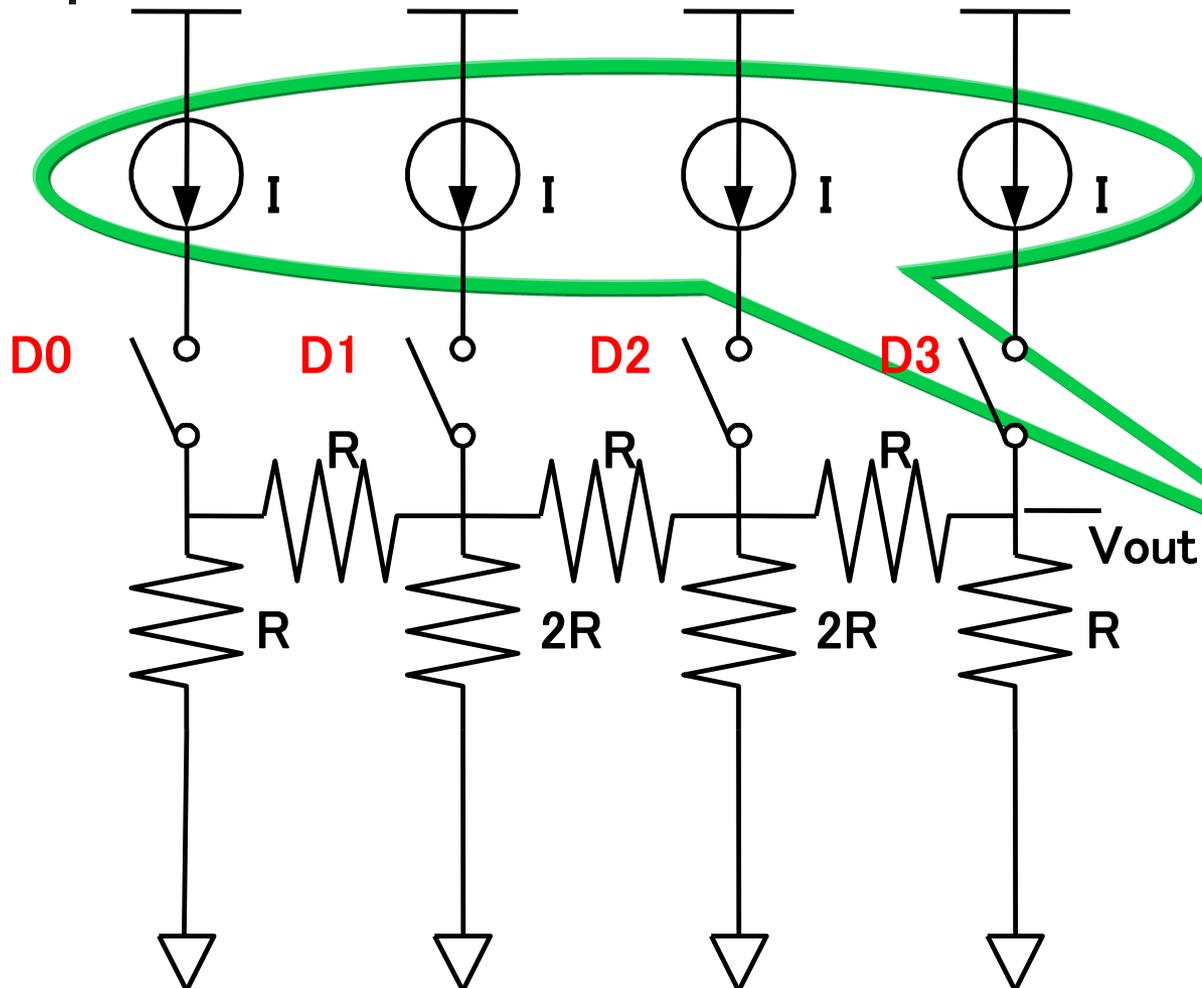


# グラフィックディスプレイ用 DA変換器におけるグリッチの影響



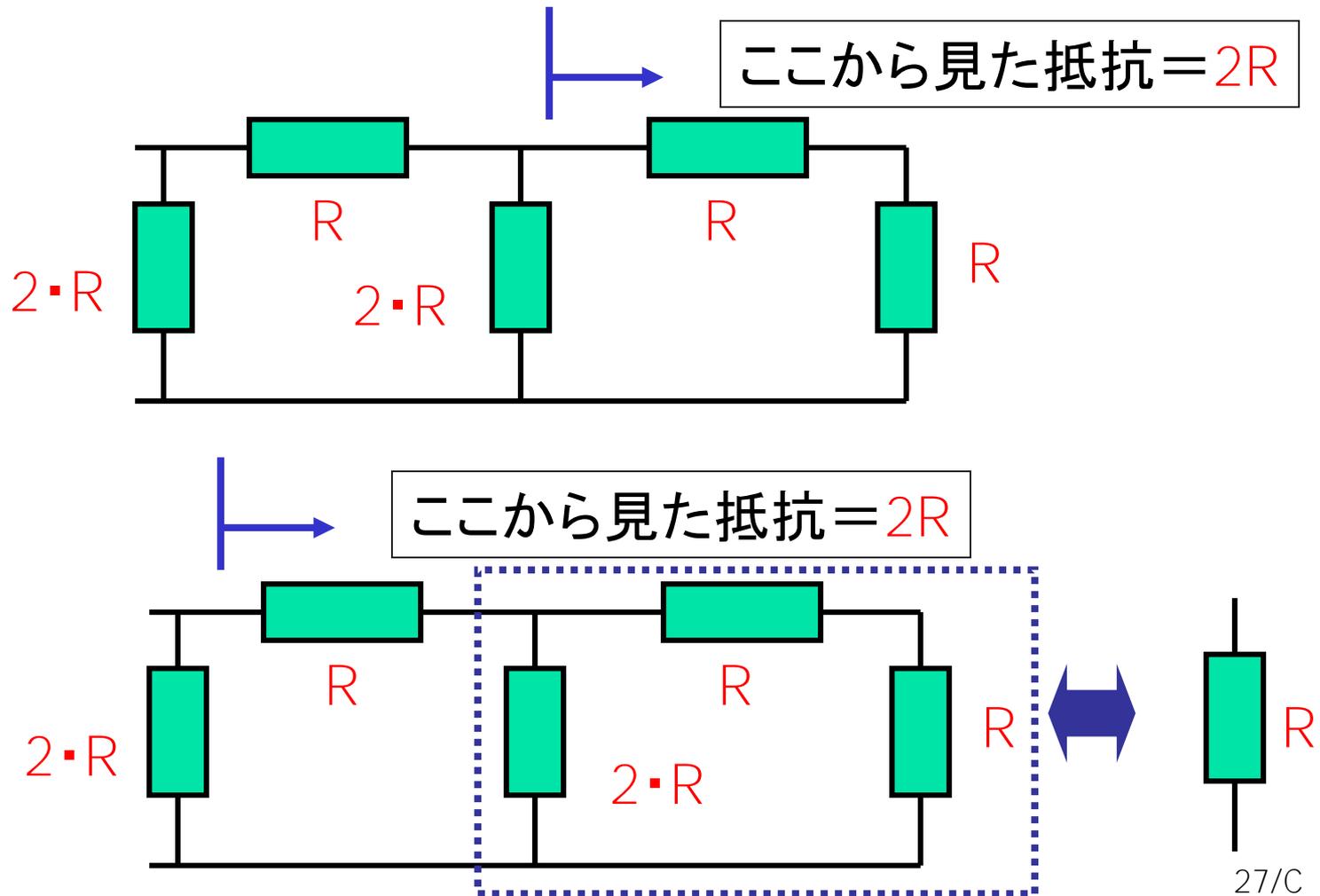
全ての  
アプリケーションで  
グリッチが問題に  
なるわけではない。

# R-2Rラダー DA変換器 (バイナリ型の一つ)

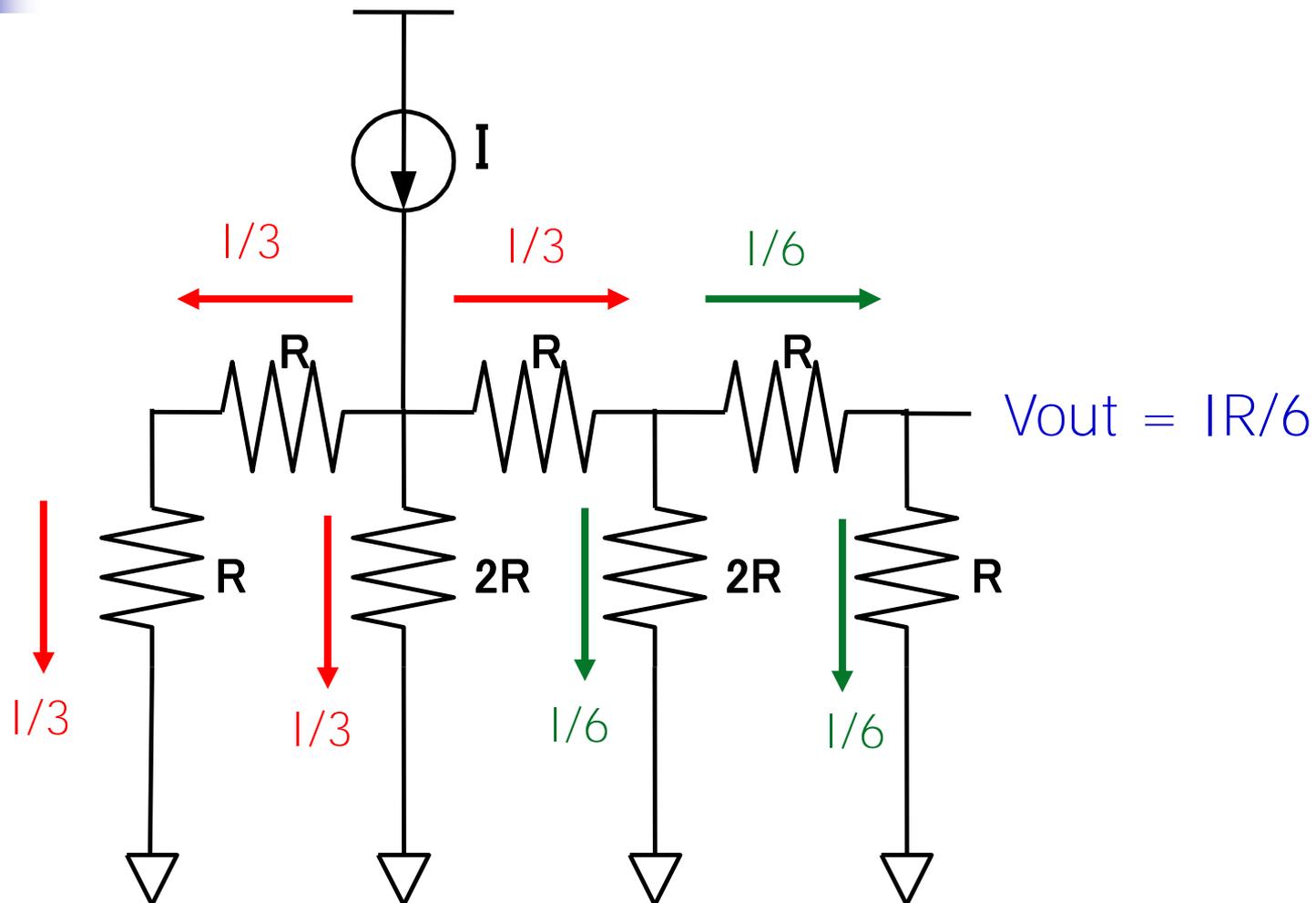


一定値の  
電流源が  
使用可能

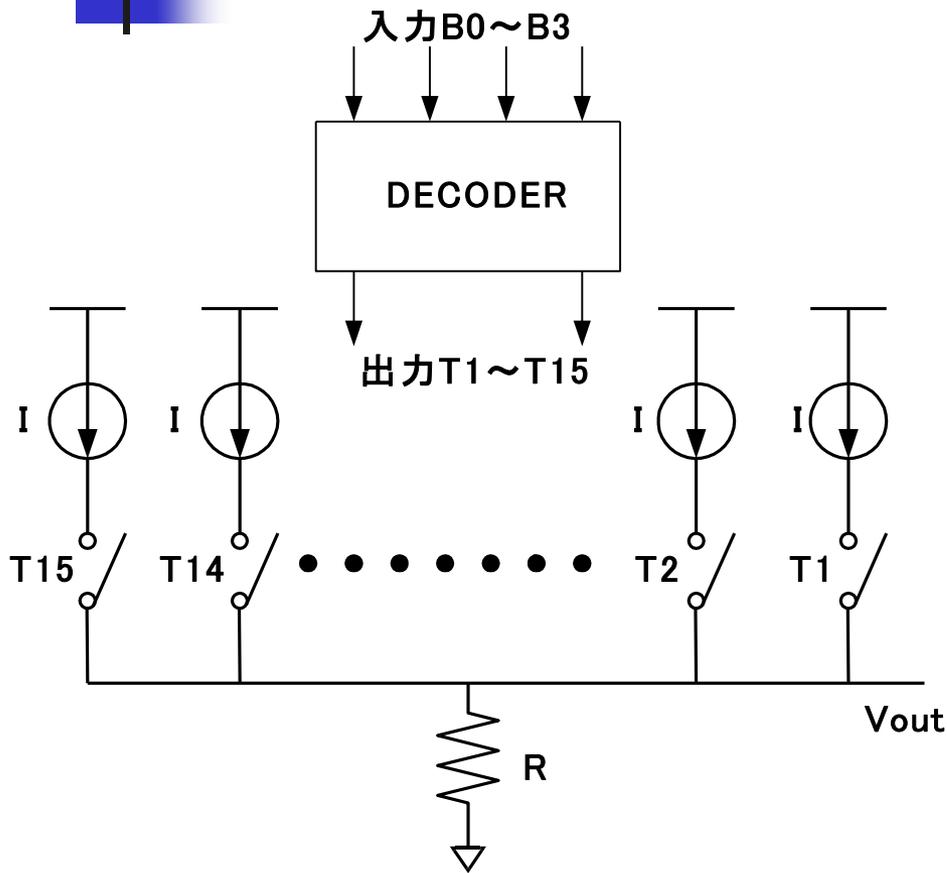
# R-2R ラダーDA変換回路



# R-2Rラダーの動作



# セグメント型DA変換器



4bitセグメント型DA変換器

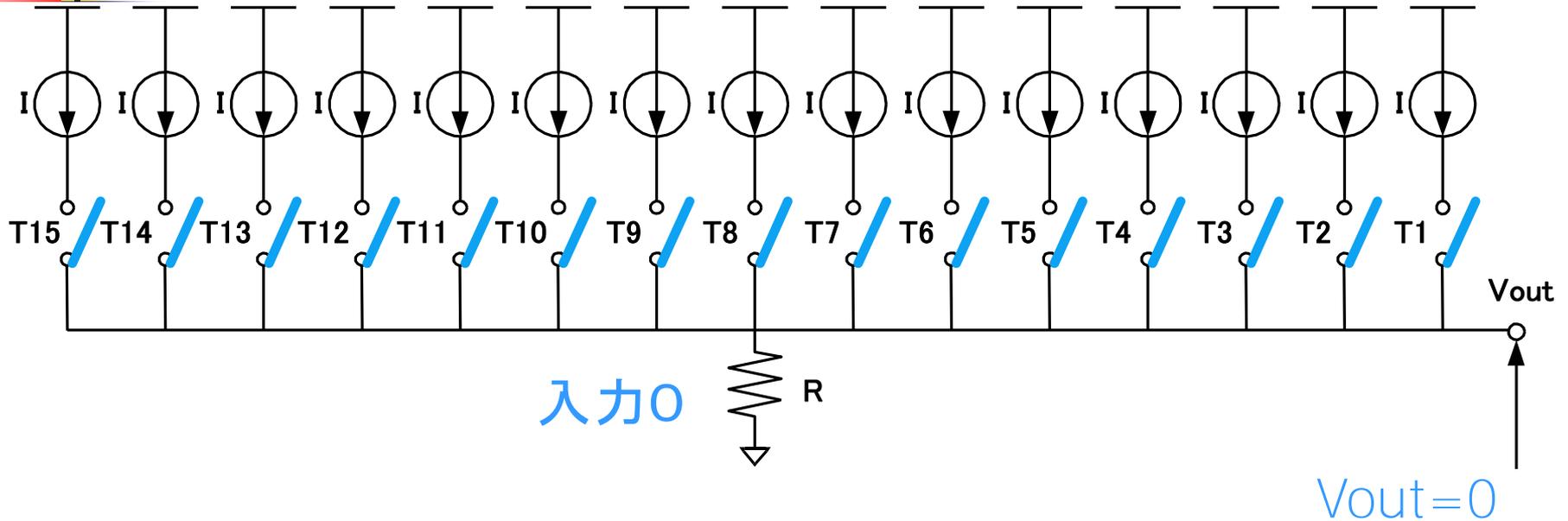
## ●メリット

- ・グリッチが小さい
- ・入出力間の単調性が確保できる

## ●デメリット

- ・回路規模が大きい
- ・サンプリング速度がやや低下する

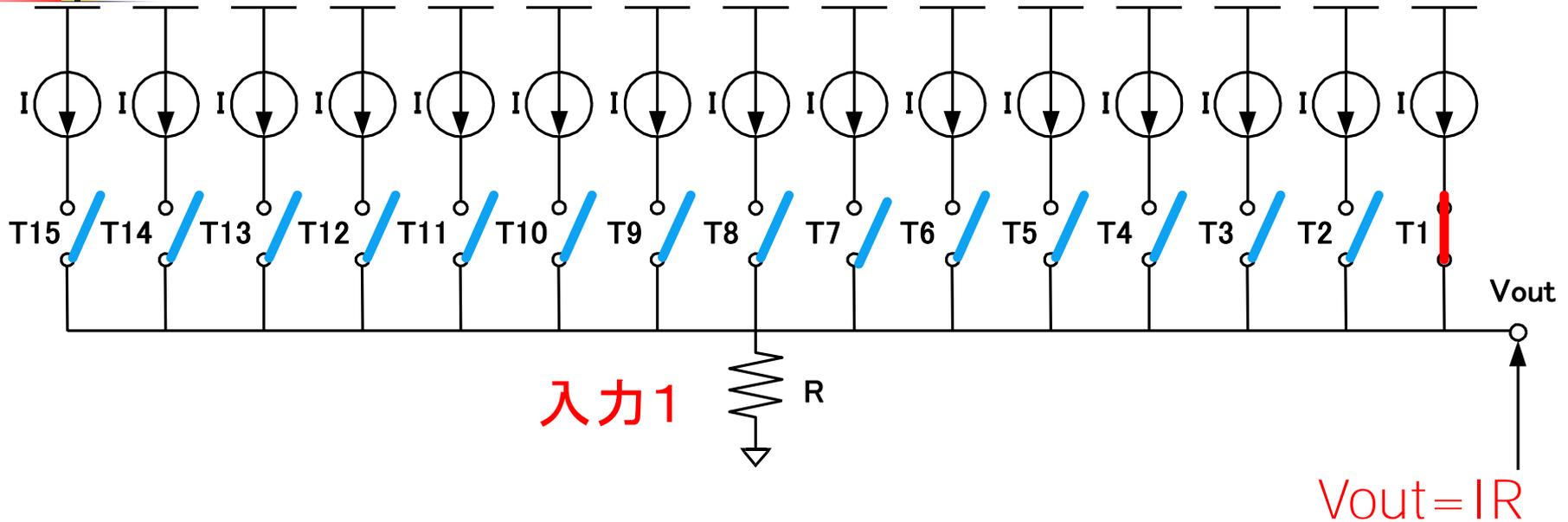
# セグメント型DA変換器の動作 (1)



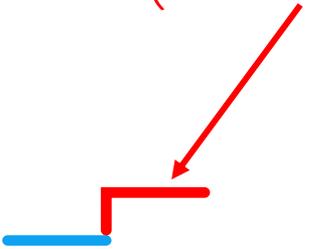
(0000000000000000)



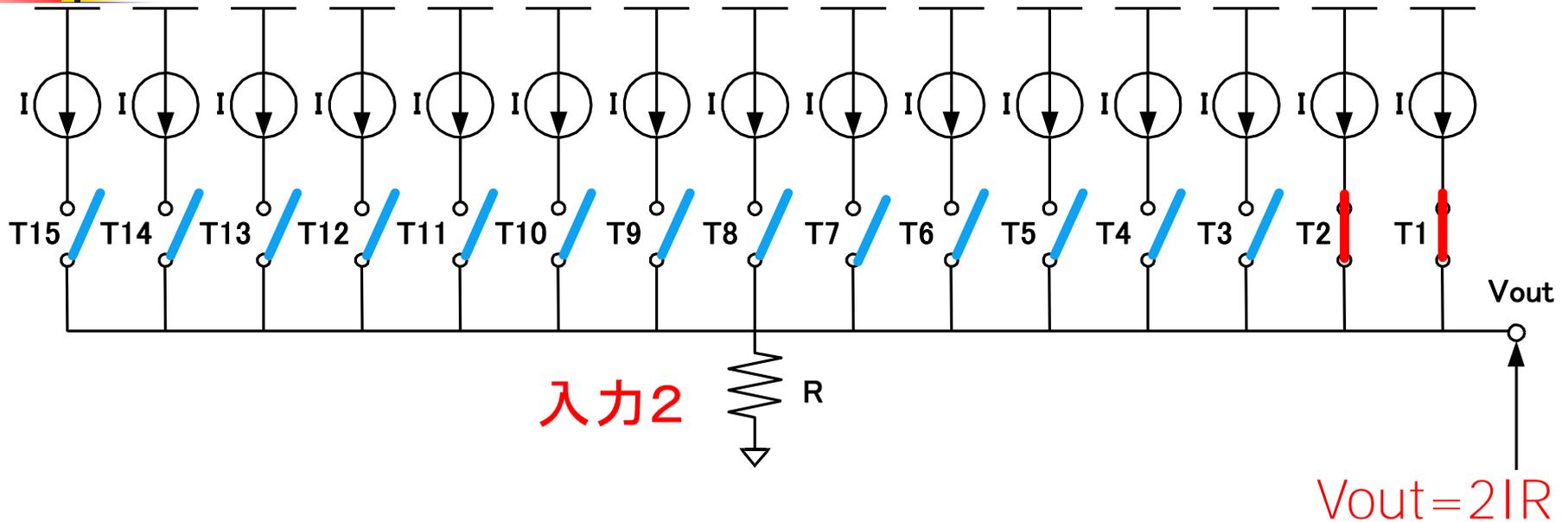
# セグメント型DA変換器の動作 (2)



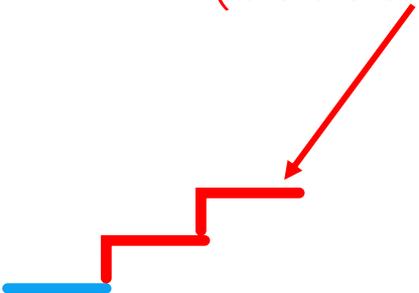
(0000000000000001)



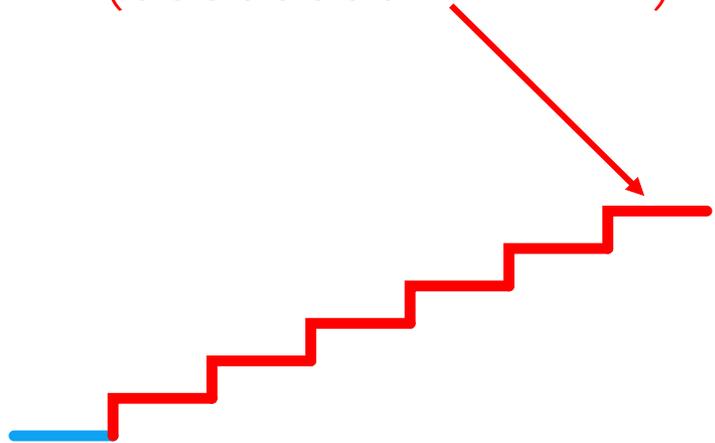
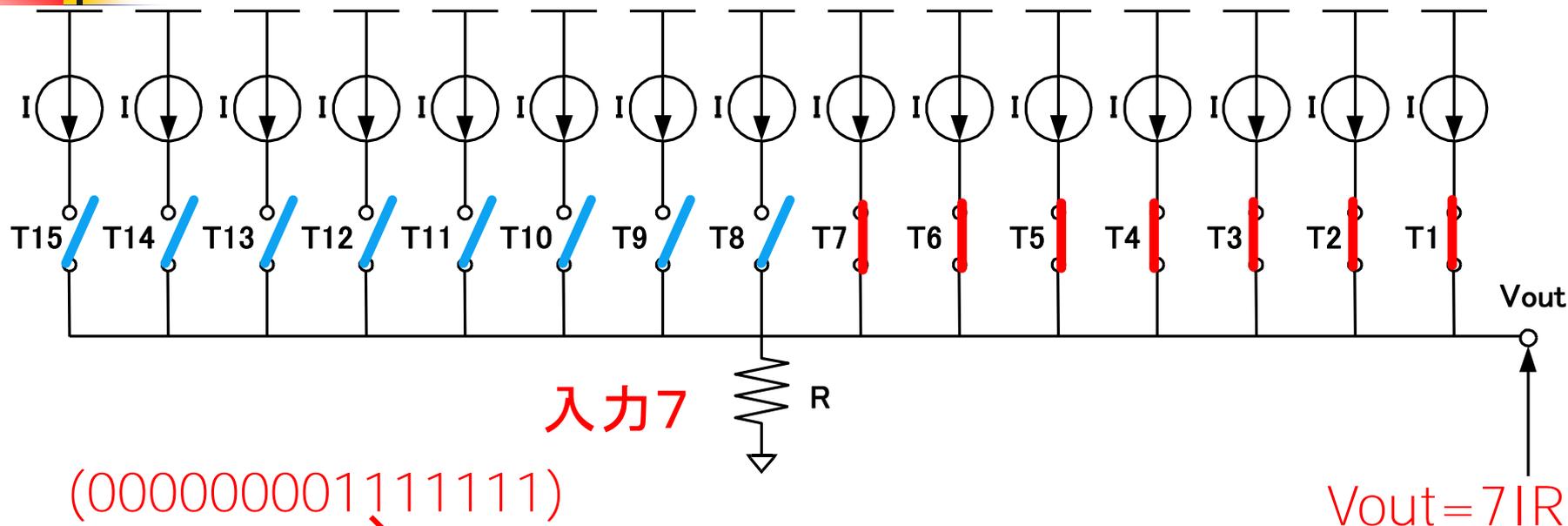
# セグメント型DA変換器の動作 (3)



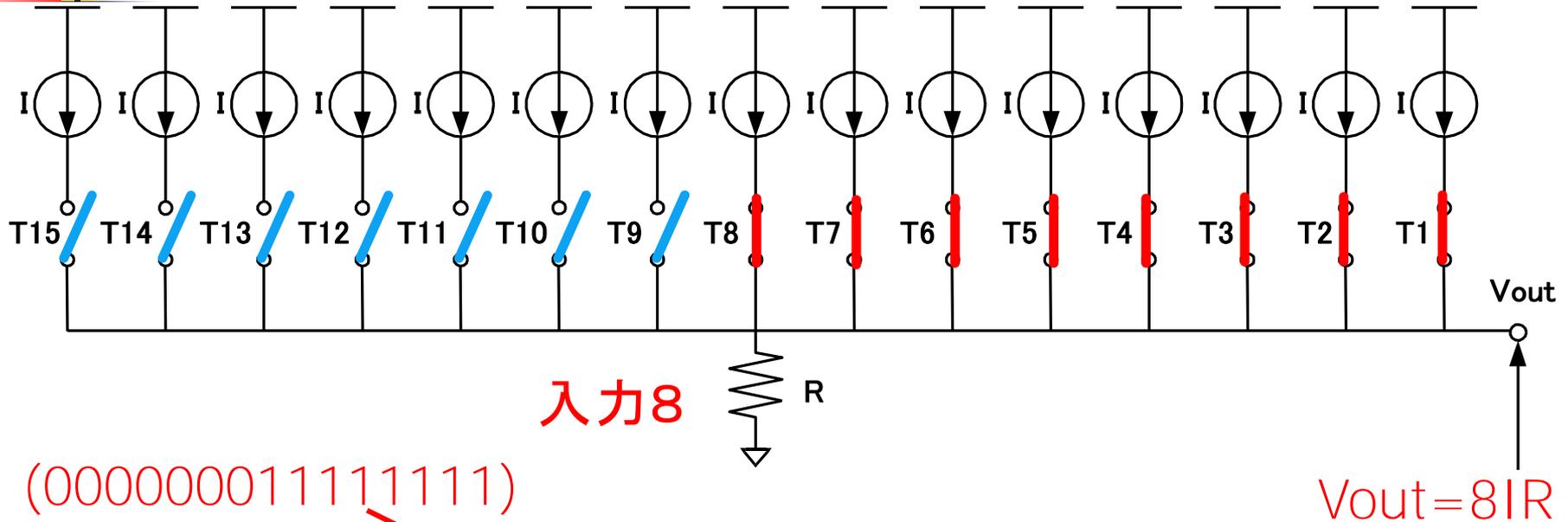
(00000000000000011)



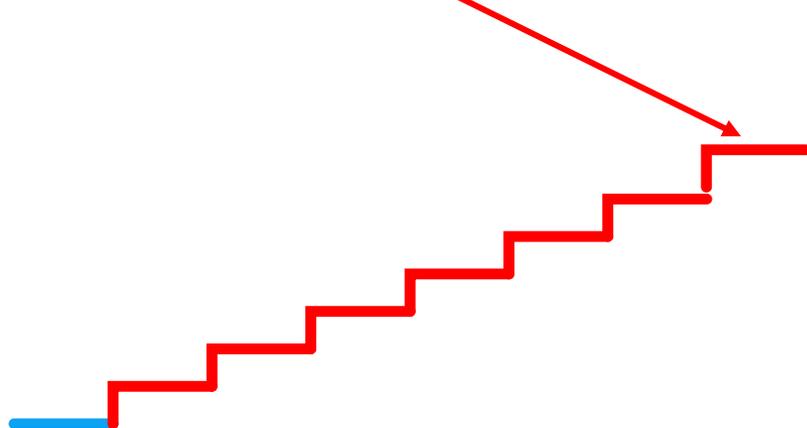
# セグメント型DA変換器の動作 (4)



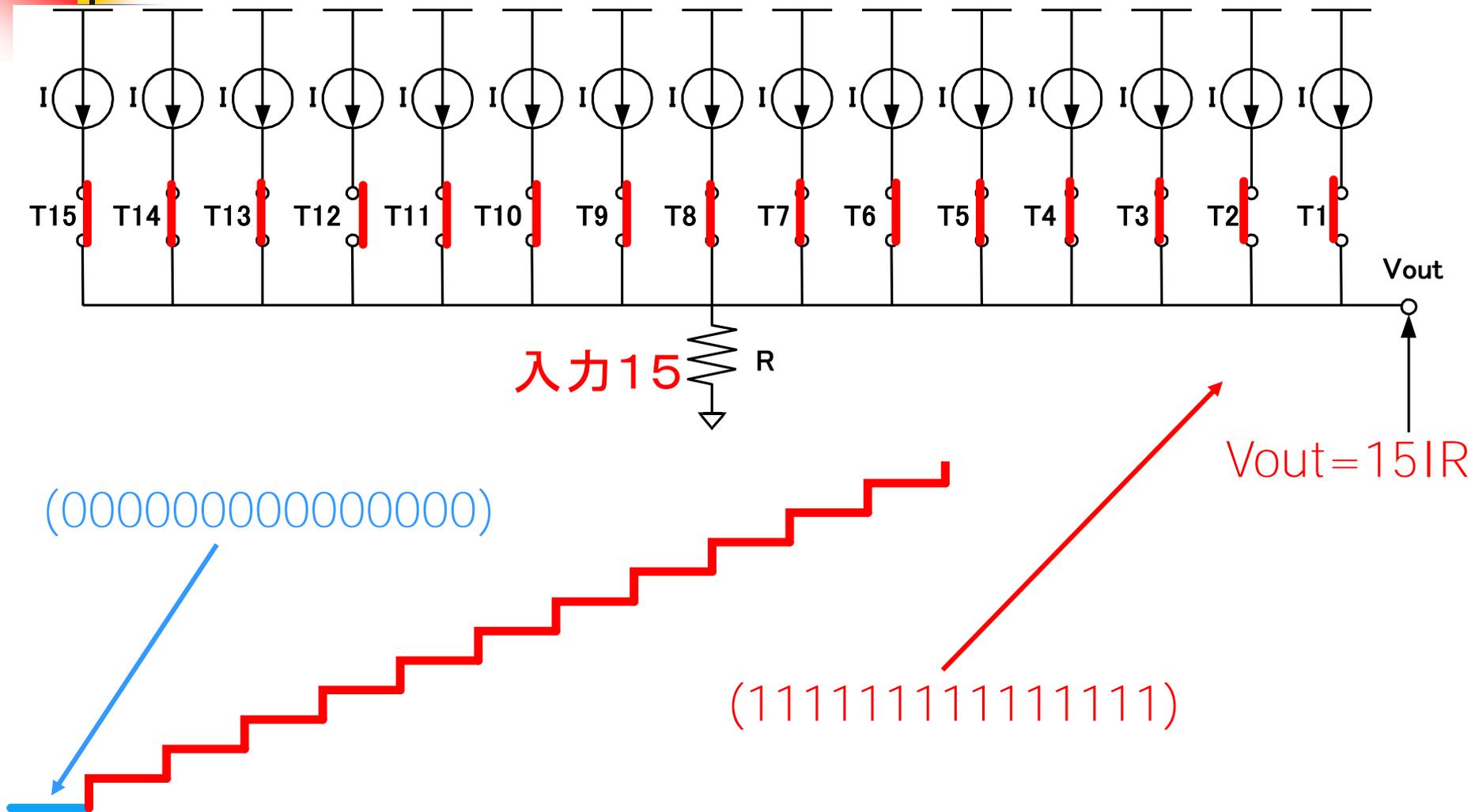
# セグメント型DA変換器の動作 (5)



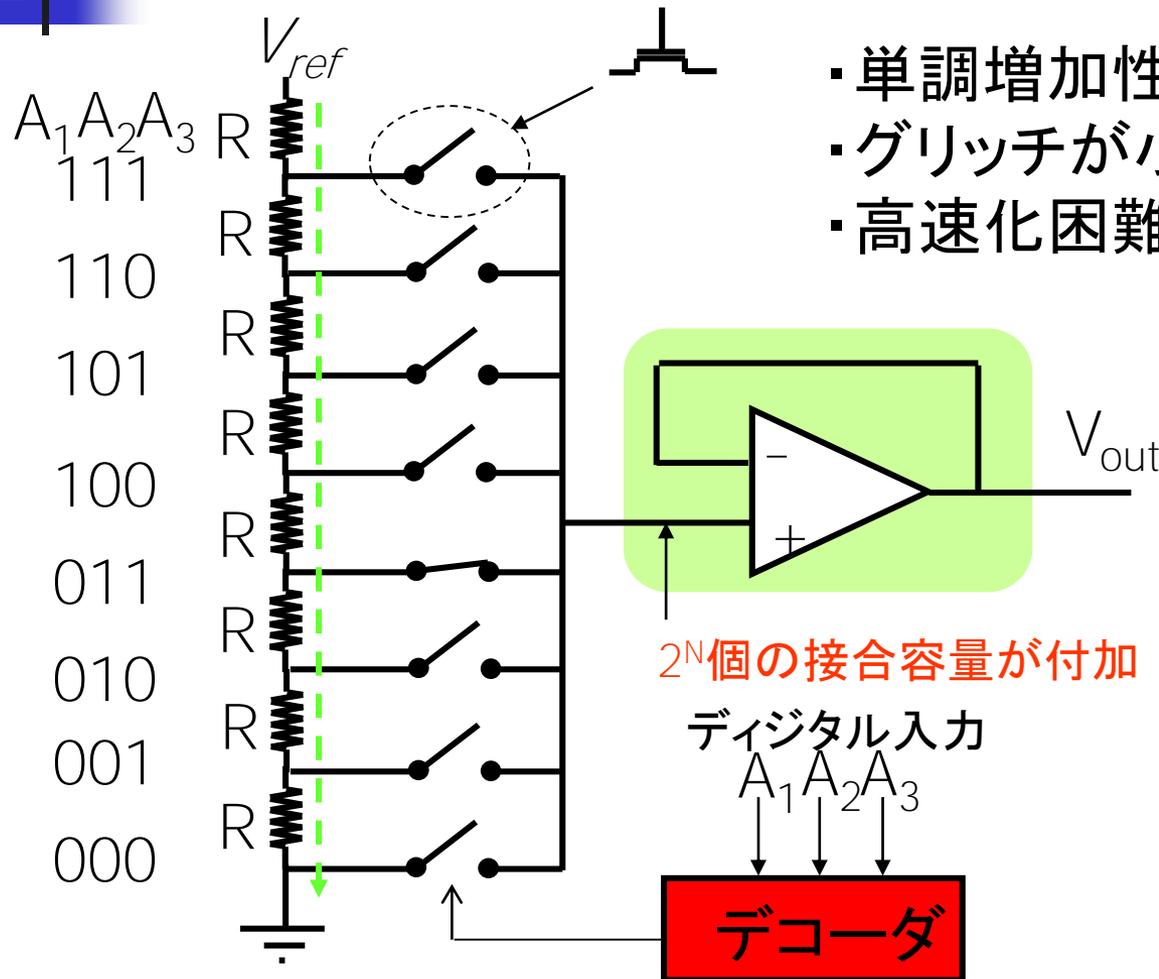
$(000000011111111)$



# セグメント型DA変換器の動作 (6)



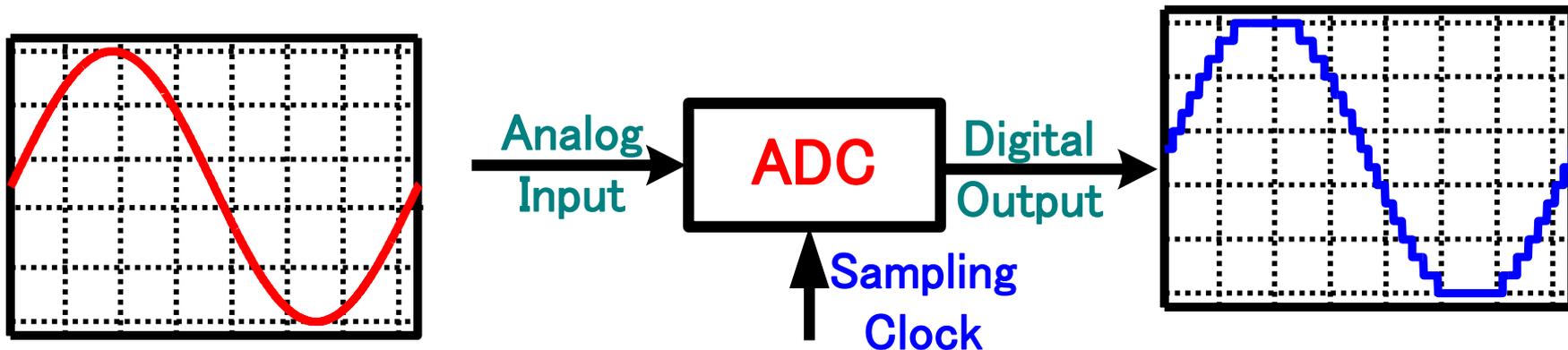
# 抵抗分圧方式D/Aコンバータ



- ・単調増加性が保証される
- ・グリッチが小さい
- ・高速化困難

# AD変換器

- アナログ信号（電波、音声、電圧、電流等）をデジタル信号（0, 1, 1, 0, ...）に変換する回路。

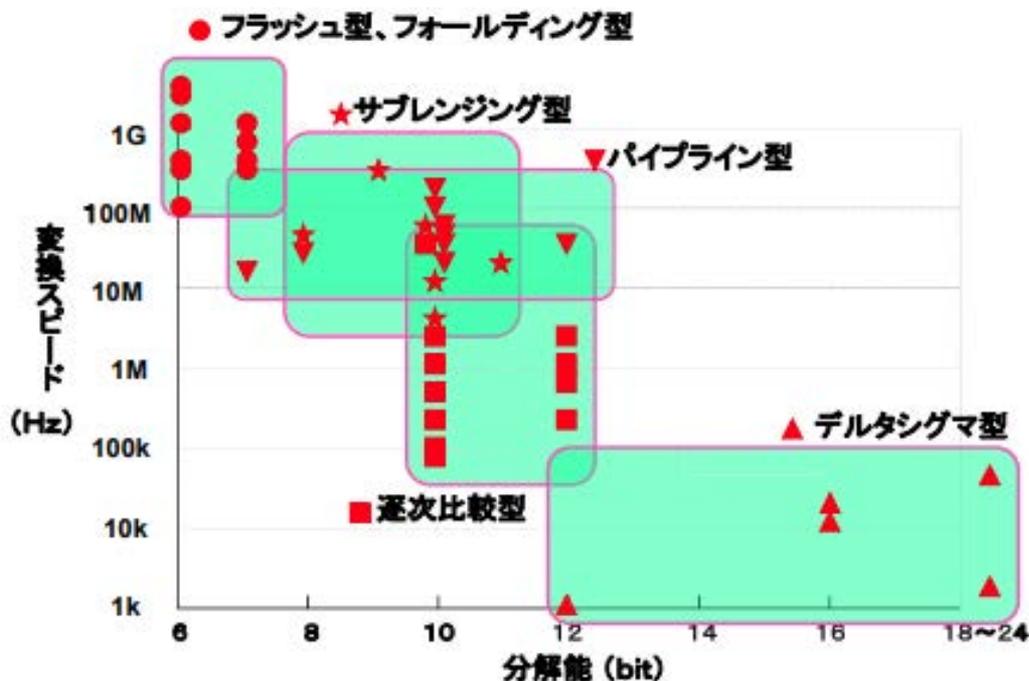


- 連続信号      離散信号  
⇒ デジタル信号処理が可能

# AD変換器の性能と変換方式

トレードオフ関係： 変換スピード ↔ 分解能

性能要求に対応した構成



群馬大学客員教授  
松浦達治先生 資料

# 逐次比較近似AD変換器の背景

- 高分解能
- 中速
- 低消費電力
- 小型・小チップ面積

産業界で広く使用

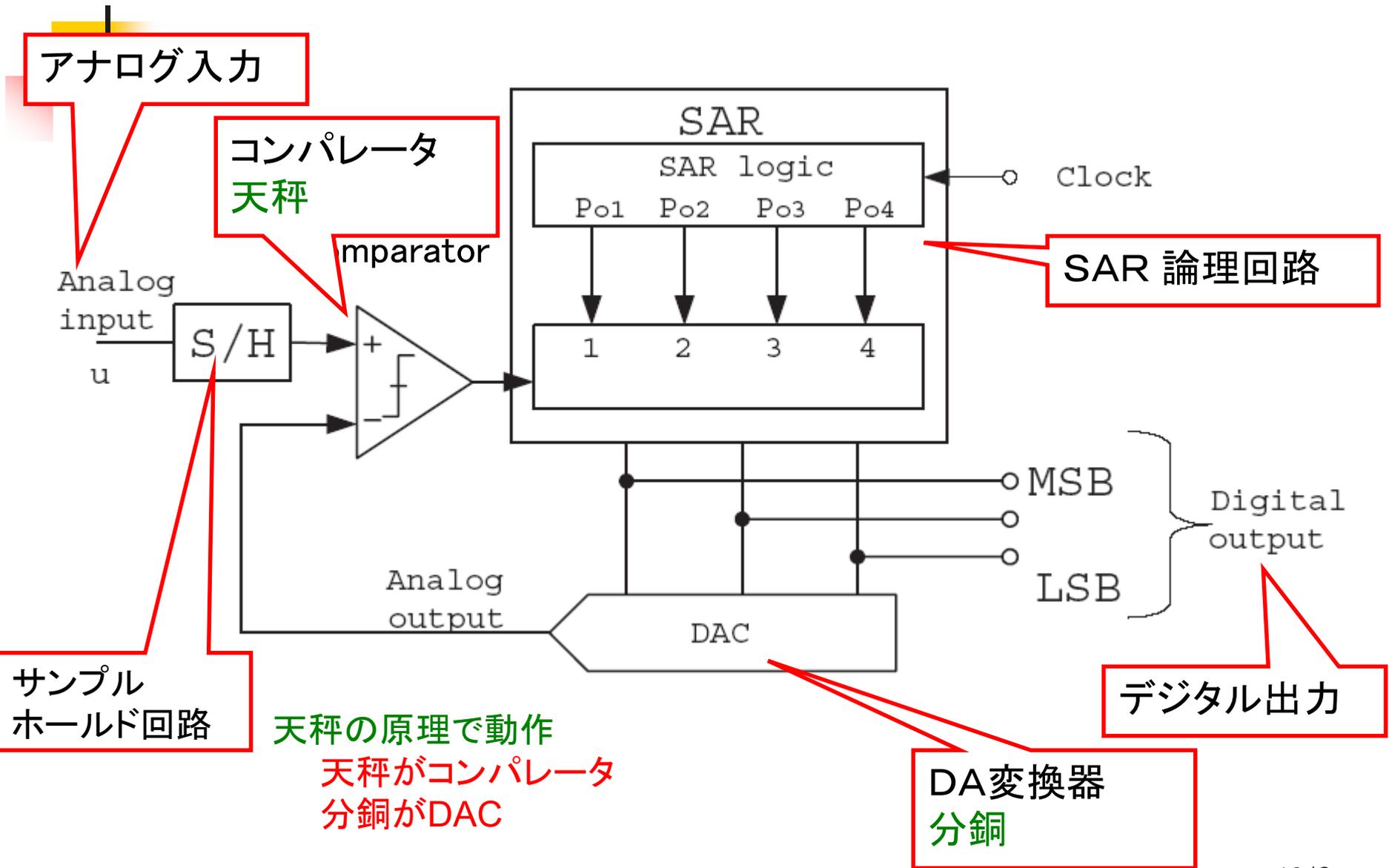
- 車載用マイコンに混載
- ペンデジタイザ
- 工業用制御機器

天秤の原理で動作

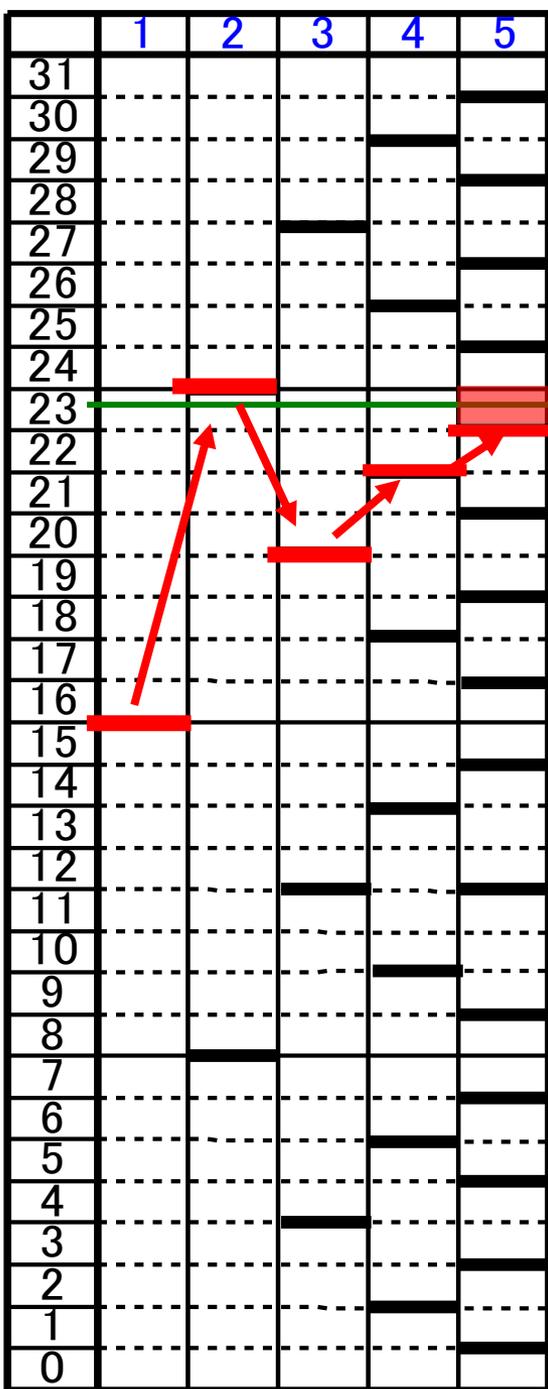


- 大部分がデジタル回路で構成  
ナノCMOSでの実現に適す

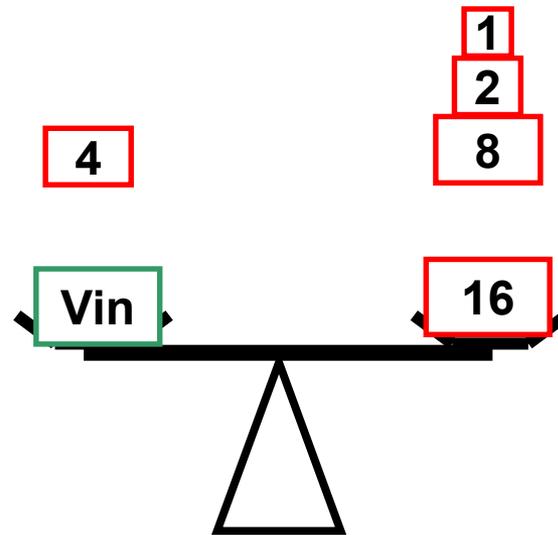
# 逐次比較近似ADCの構成と動作



# 2進探索アルゴリズム動作 5ビット



動作例: アナログ入力 **23.5** のとき

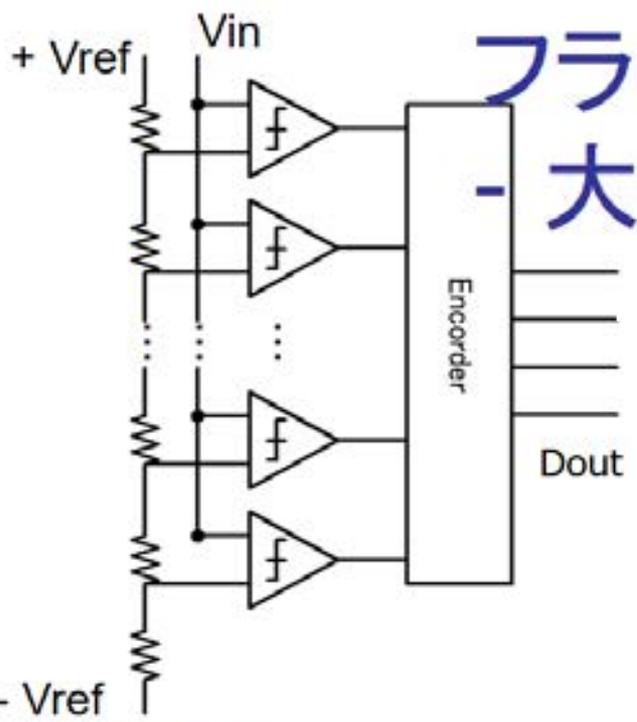


$$\boxed{\text{Vin}} = \begin{array}{c} \boxed{1} \\ \boxed{2} \\ \boxed{8} \\ \boxed{16} \end{array} - \boxed{4} = \boxed{23}$$

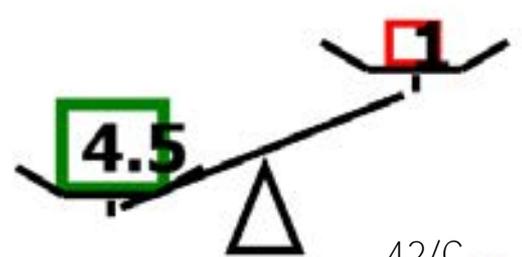
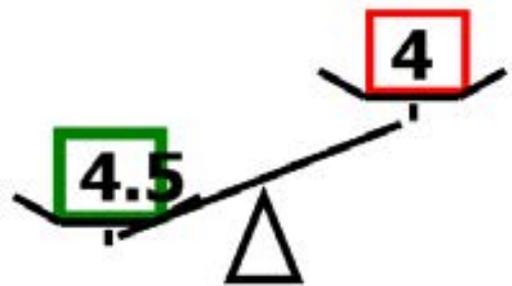
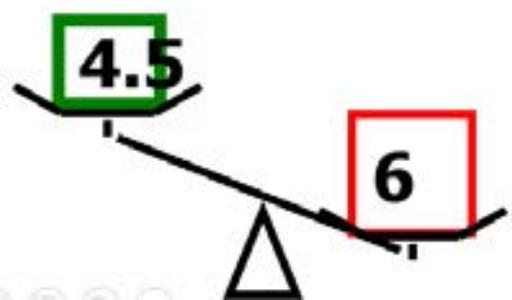
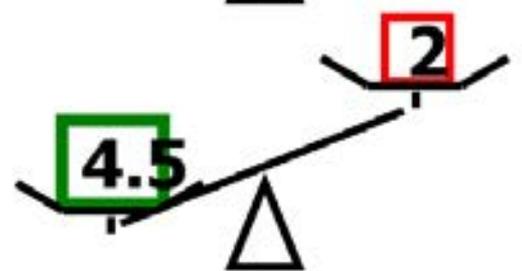
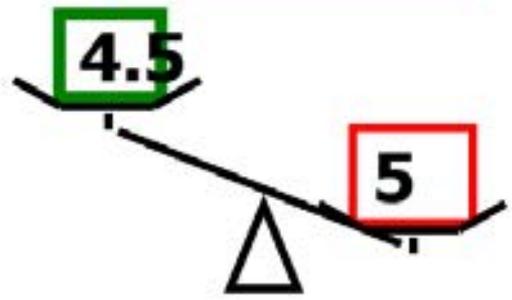
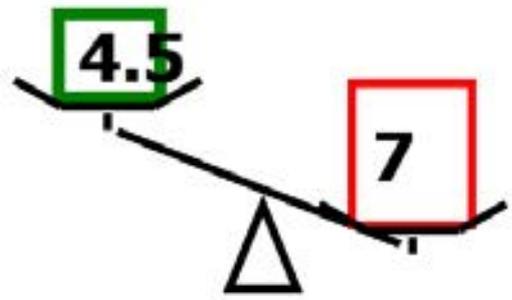
# フラッシュ型ADC

- 大きな冗長性の回路 -

全ての重さの分銅と  
それを載せる天秤を用意

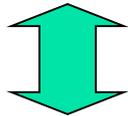


入力Vin 4.5



# フラッシュ型ADCへの見方

「フラッシュ型ADCは無駄な回路が多く賢い構成ではない」  
「6bit フラッシュADC など目をつぶっても実現できる」



「フラッシュ型ADCは偉大な構成」

- 低分解能・超高速ADCのアーキテクチャとしてフラッシュ型を超えようとして、(公表されてないが、まわりで) いくつかの研究が失敗している  
(UCLA Abidi 先生)
- 産業界で フラッシュ型は生き残っている。

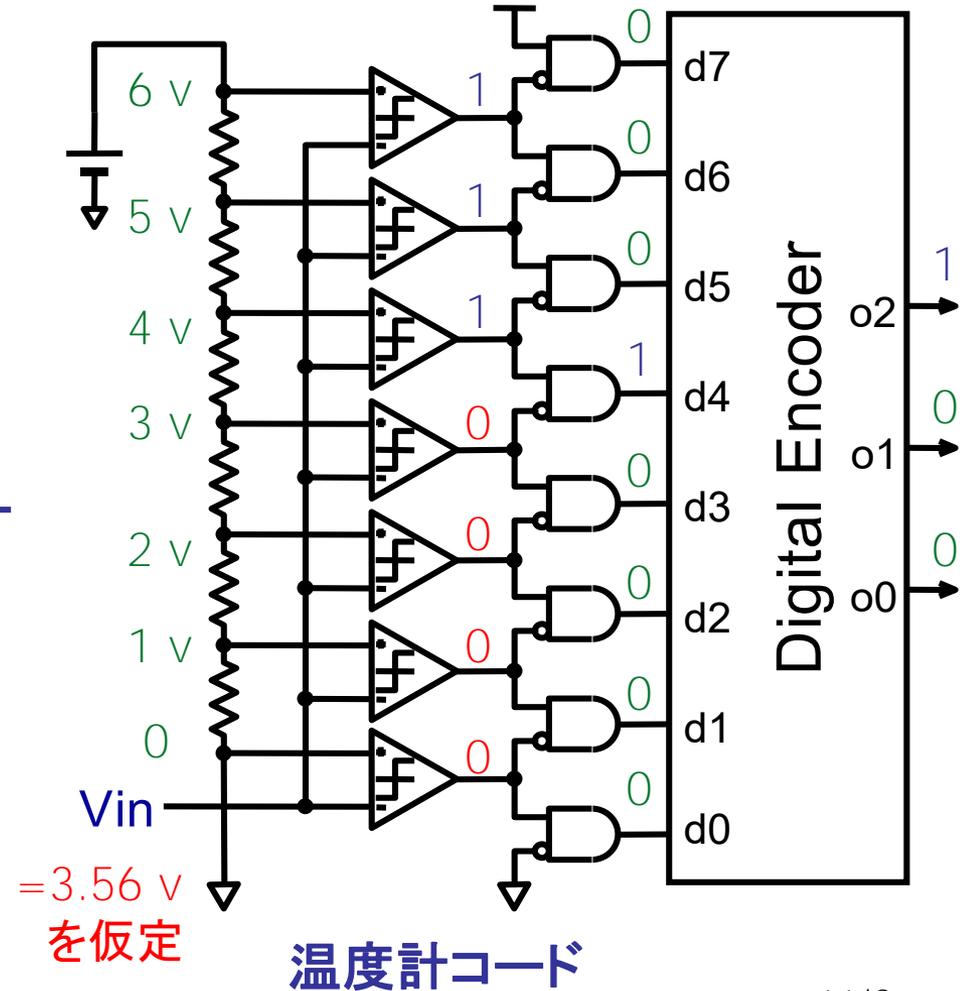
# フラッシュADC

長所 : 高速

短所 : 回路量 大  
消費電力 大  
入力容量 大

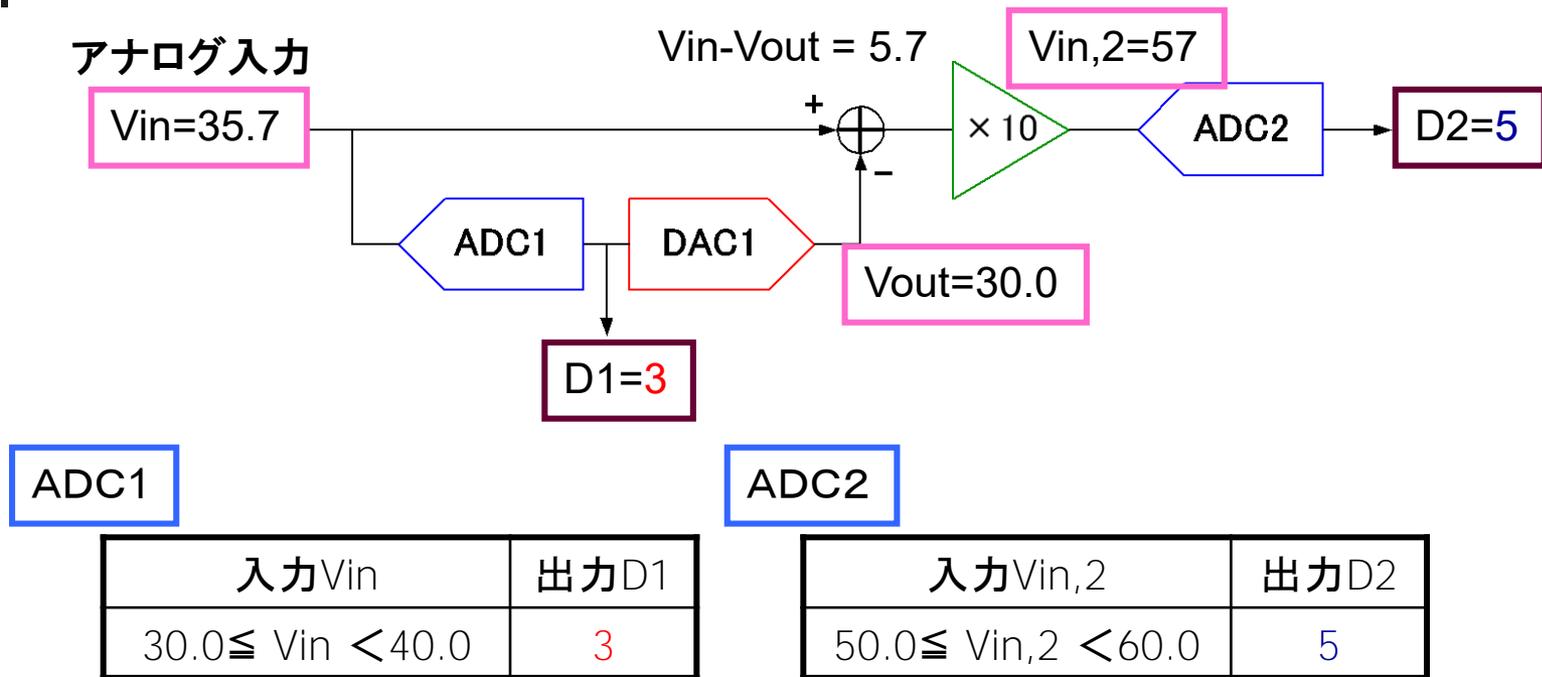
Encoder 真理値表

d7	d6	d5	d4	d3	d2	d1	d0	o2	o1	o0
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1



# パイプラインADC

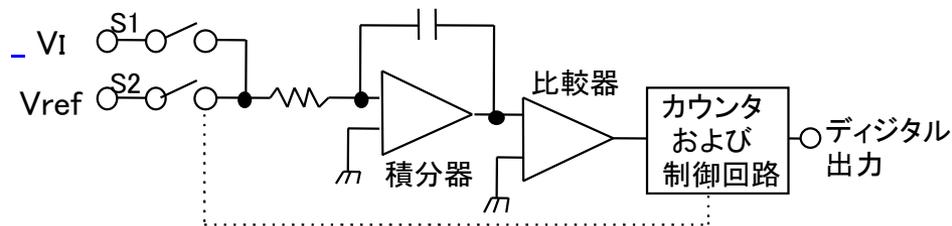
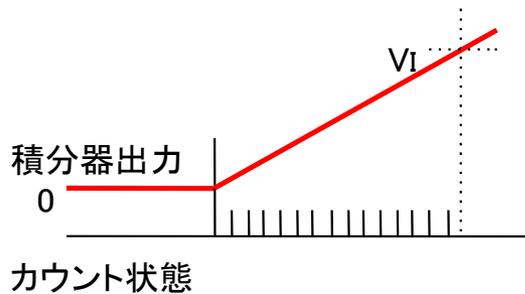
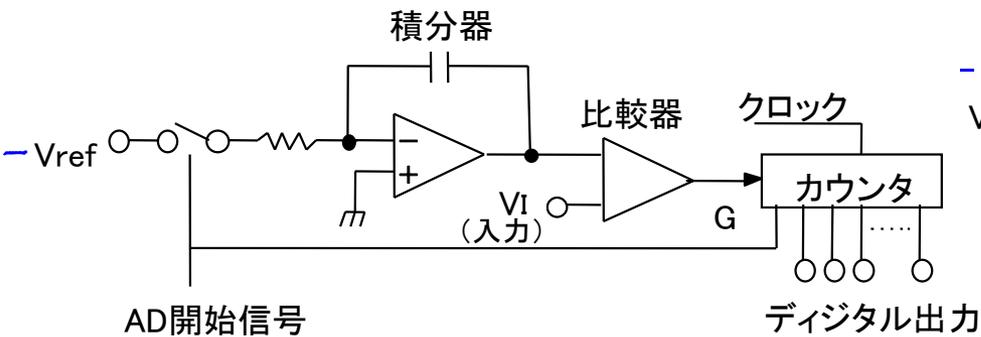
米国の大学での発明、長く産業界での標準構成



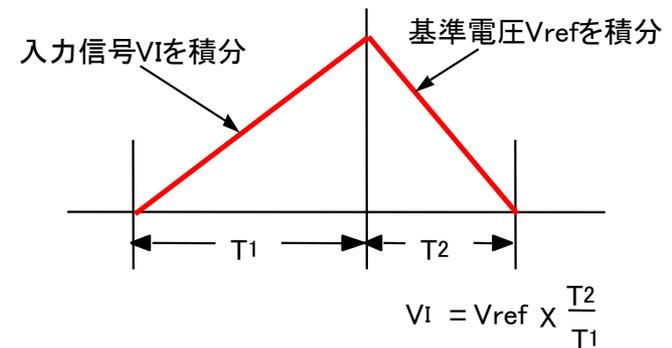
出力  $D_{out} = 3 \times 10 + 5 = 35$

- DACはADC内部にも使用されている

# 積分型AD変換回路



(a) 回路図



(b) 積分波形

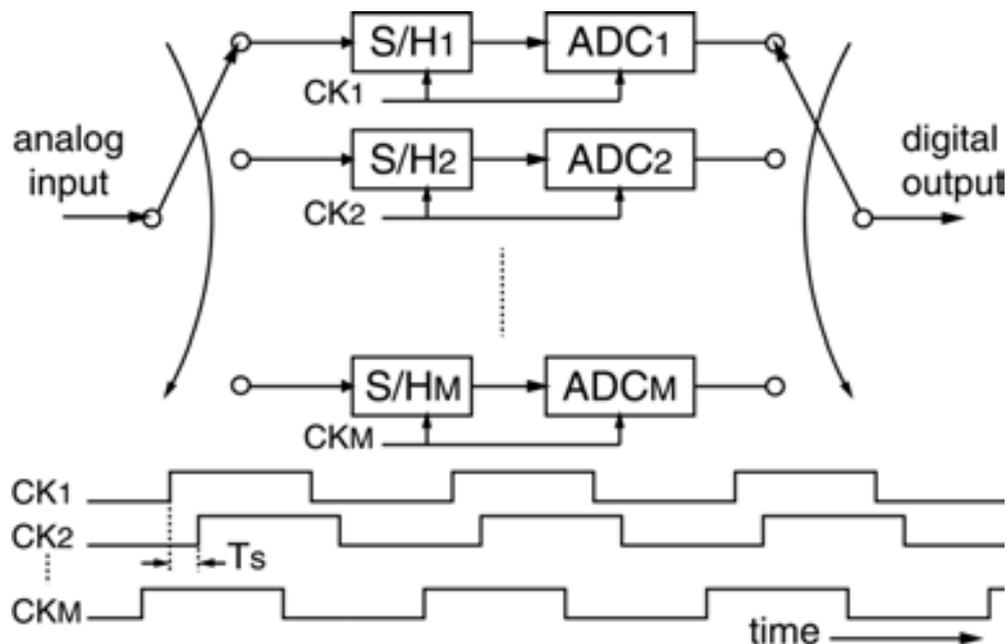
積分型AD変換回路の原理図

2重積分型AD変換回路

# インターリーブADCの構成と動作

M個のADCのインターリーブでM倍のサンプリングレートを実現

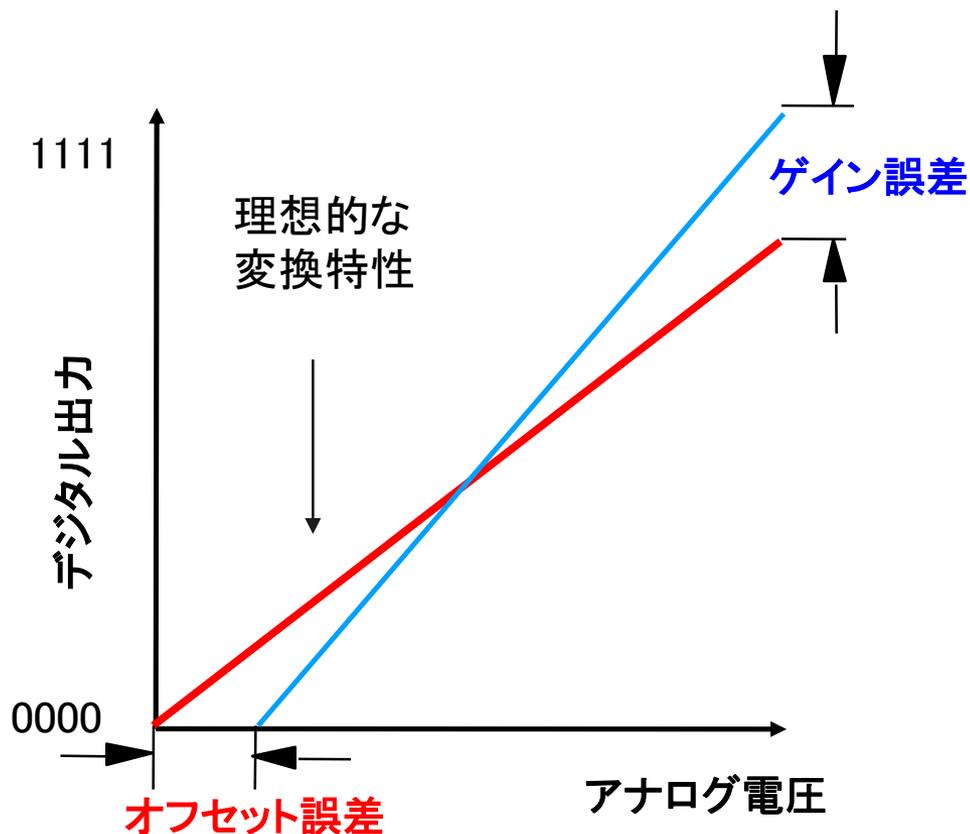
- サンプリングレートの高いADC実現（電子計測器等に使用）
- 最近では低消費電力化の観点からも注目



「一人のスーパーマン」  
より  
「多数の普通の人  
が連携して」

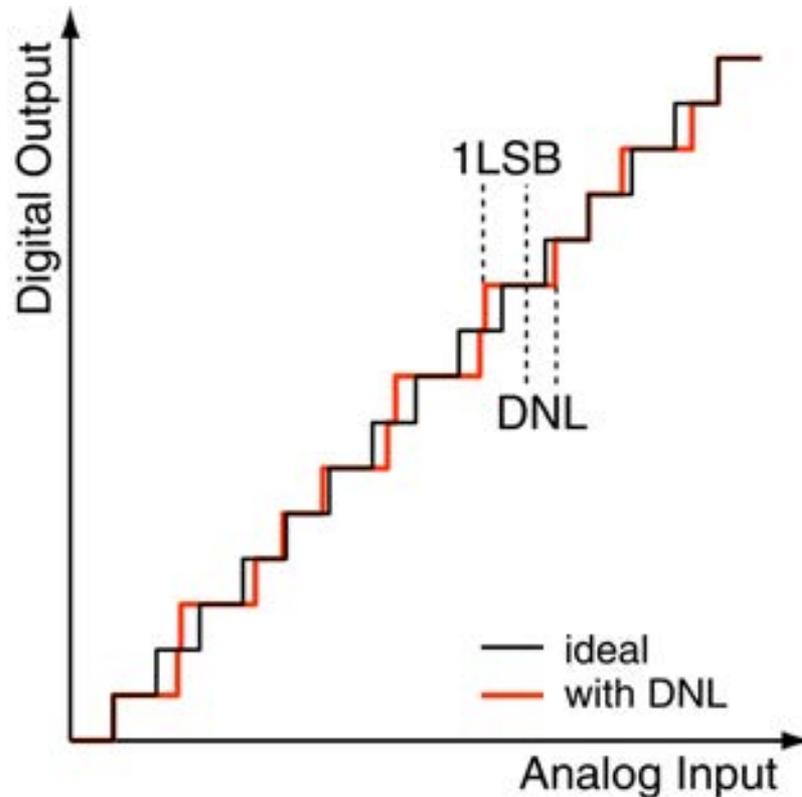
# AD変換器の特性

- オフセット誤差
- ゲイン誤差
- 非線形性
  - 積分非線形性 INL
  - 微分非線形性 DNL
- 量子化誤差
- SNR



# AD変換器の微分非線形性 DNL

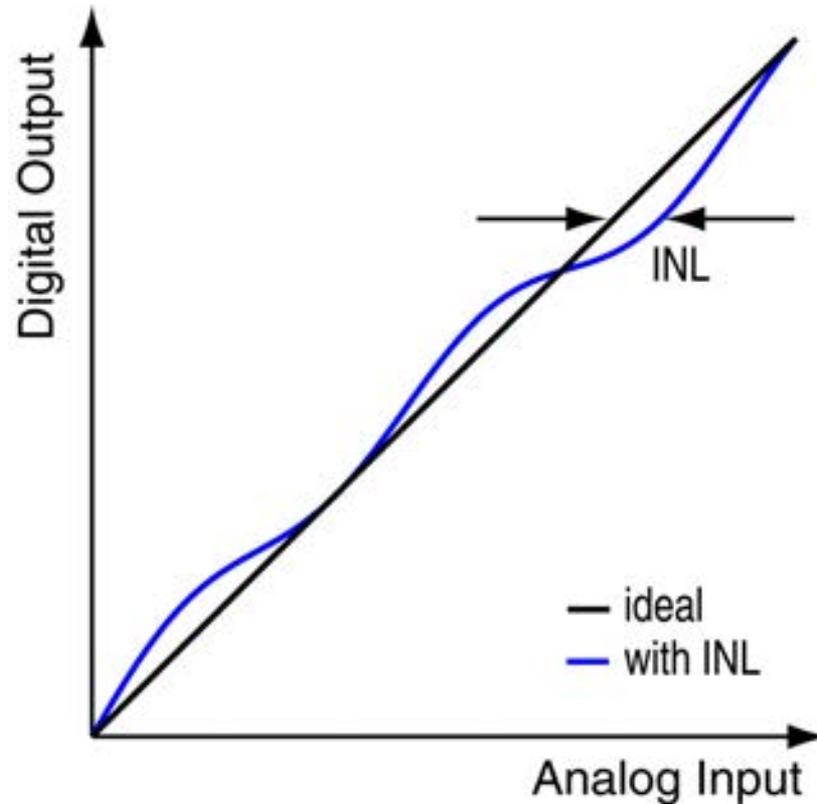
- あるデジタルコードに対応するアナログ入力範囲の理想(1LSB)からのずれ



DNL: Differential Non-Linearity

# AD変換器の積分非線形性 INL

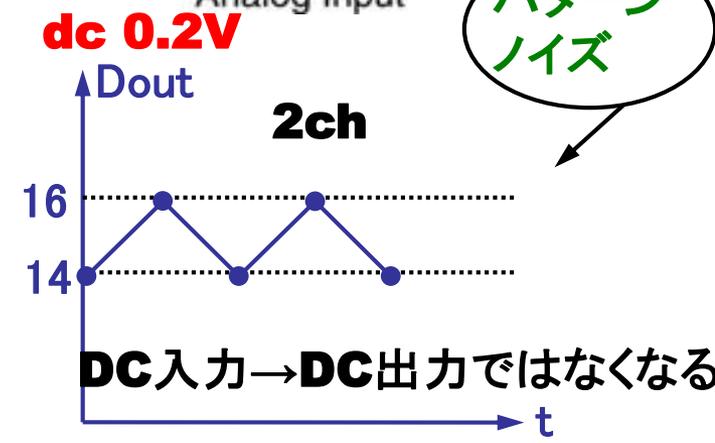
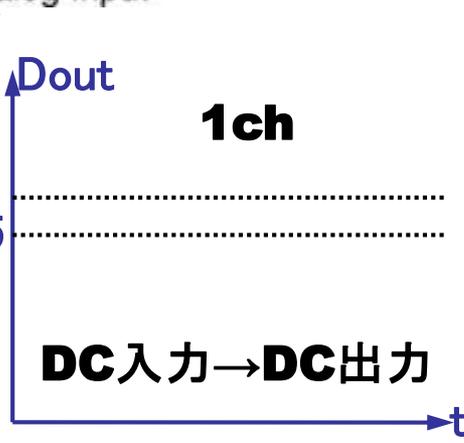
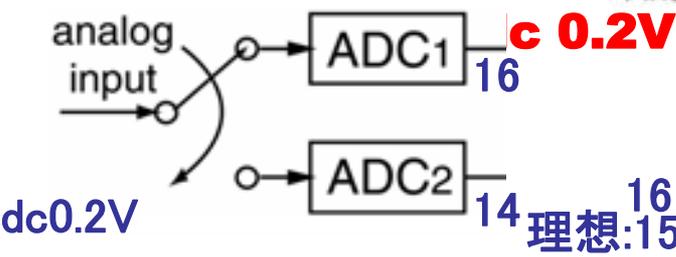
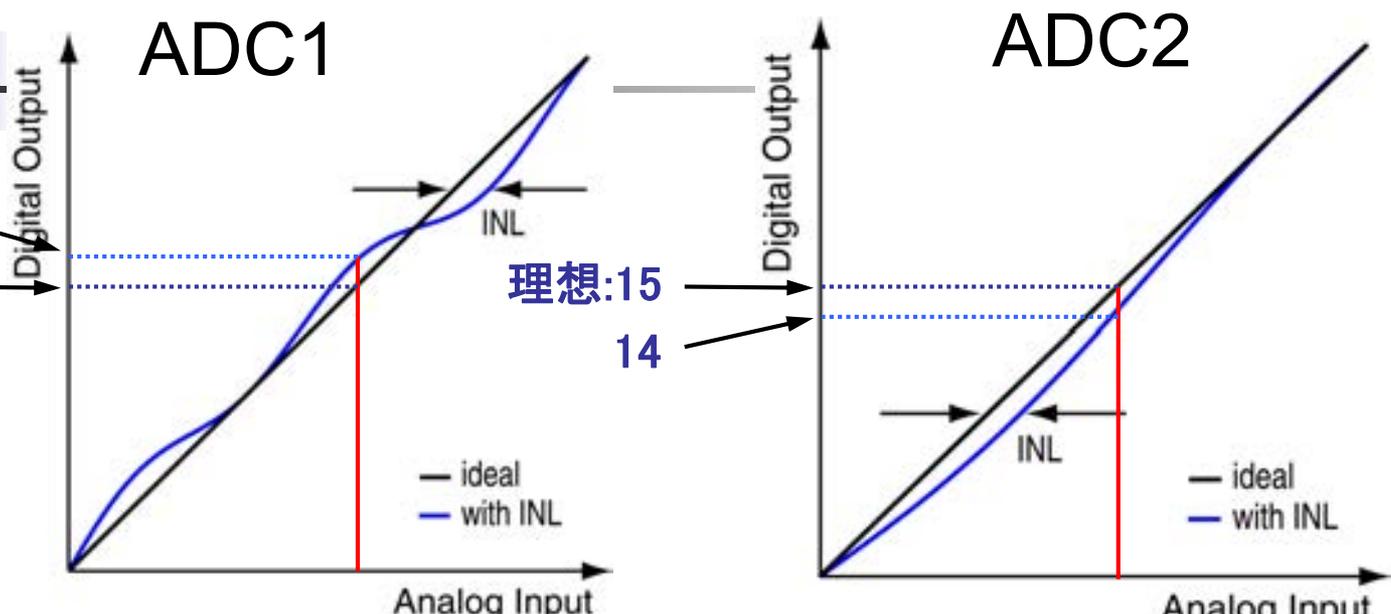
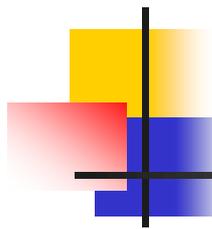
- 理想入出力特性からのずれ



INL: Integral Non-Linearity

# インターリーブADCの問題点

## - チャンネルADC間ミスマッチ -

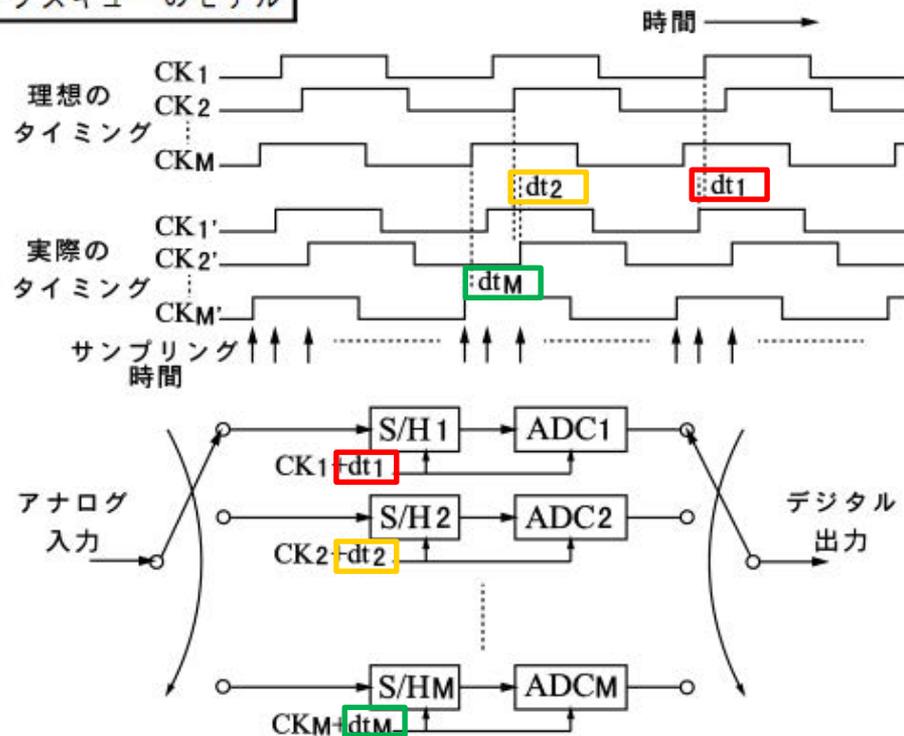


パターンノイズ

## インターリーブADCの問題点

# タイミングスキューの影響

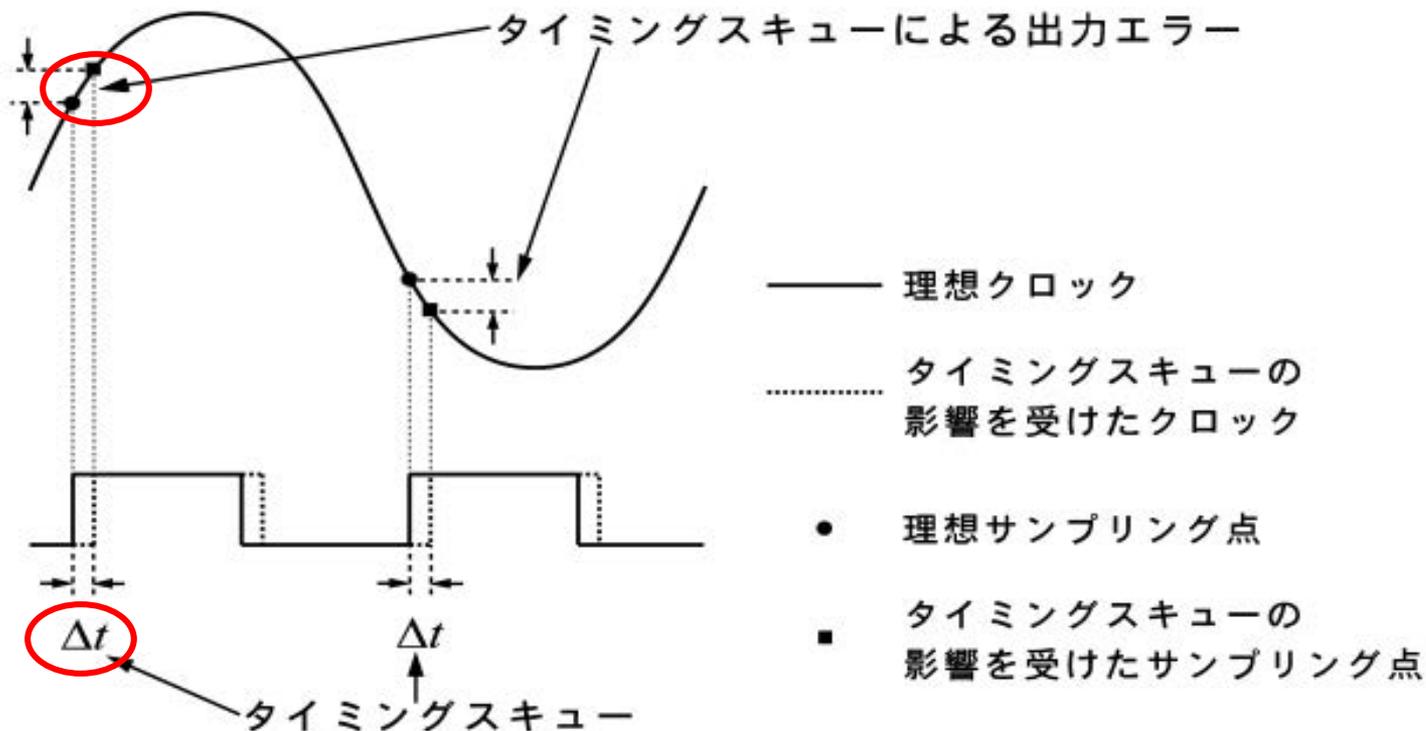
タイミングスキューのモデル



正確なM相クロックを生成することは難しい  
— タイミングスキューが発生

# インターリーブADCの問題点

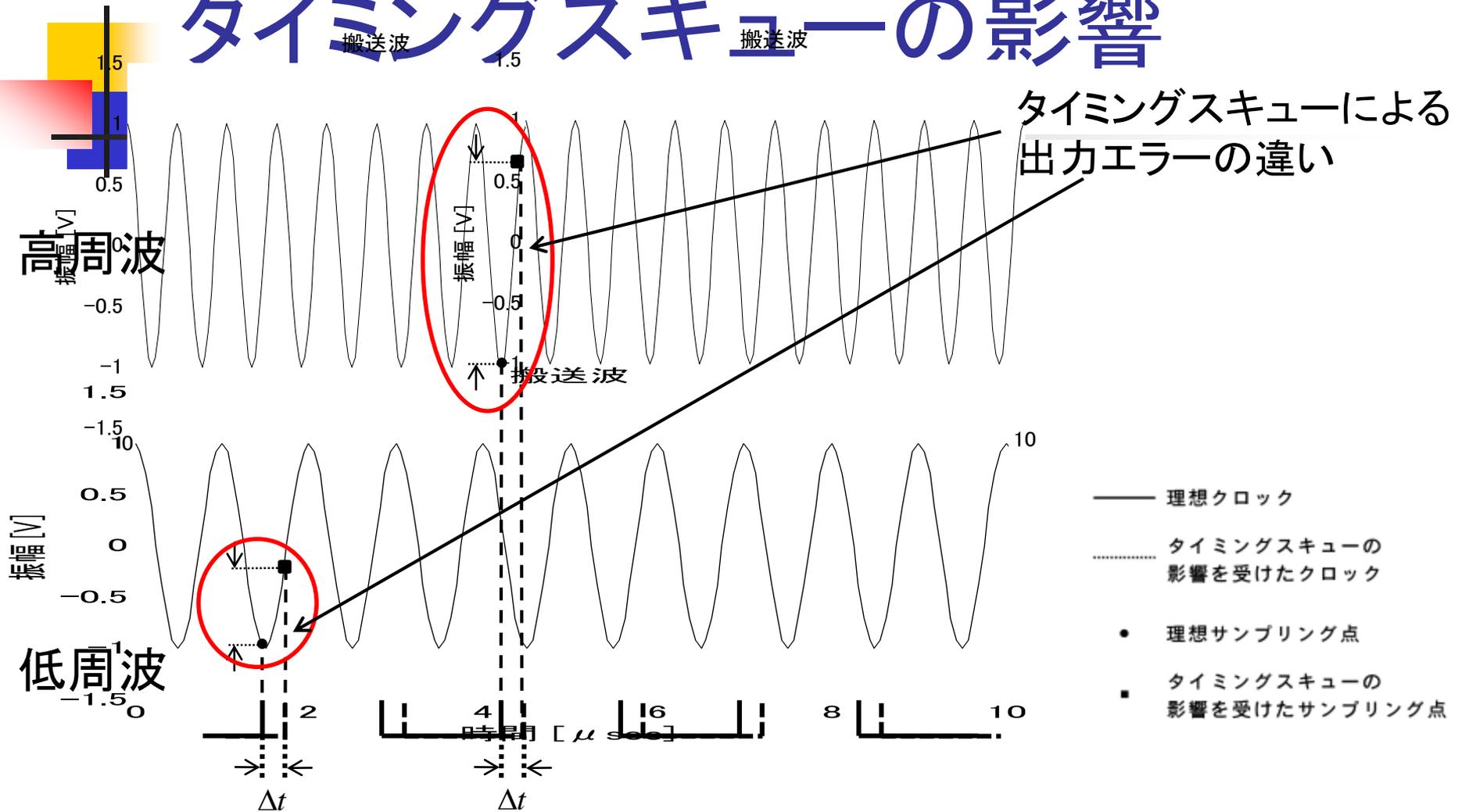
タイミングスキューの出力への影響



タイミングスキューの発生により、サンプリング点が理想とずれる

# インターリーブADCの問題点

## タイミングスキューの影響

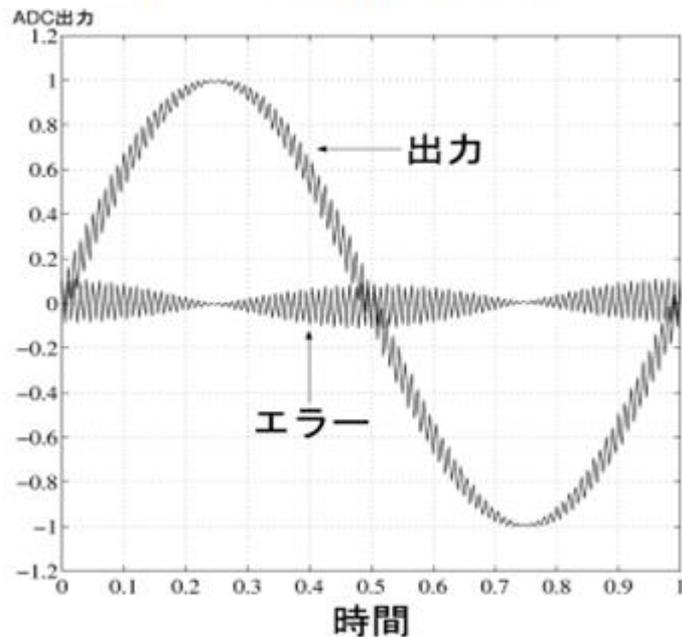


入力信号が高周波になるほど影響が大きくなる

# タイミングスキューの 時間・周波数領域での影響

## 4chインターリーブADC

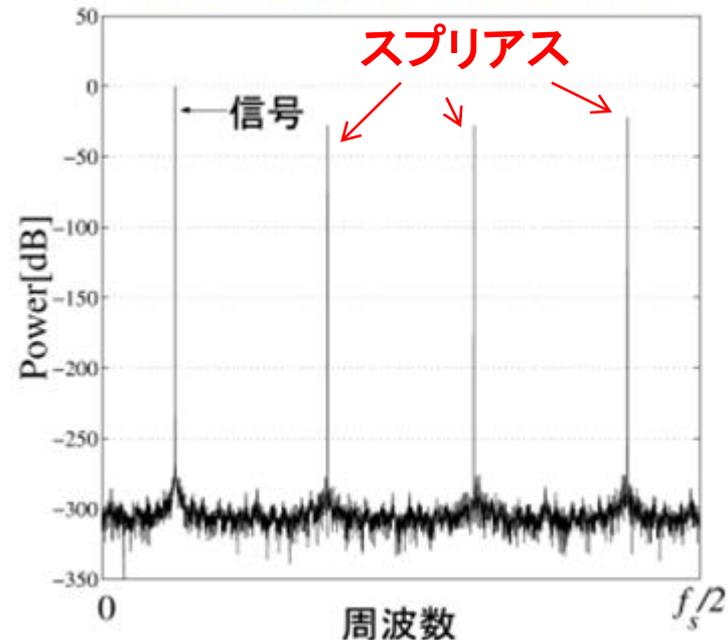
ADCシステムの出力とエラー



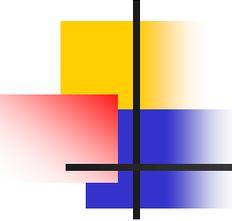
### 時間領域の影響

- 入力信号の傾きが大きいほど影響が大。
- 位相変調(PM)的ノイズ

ADC出力のパワースペクトラム

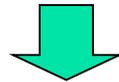


### 周波数領域の影響



# デルタ・シグマAD/DA変調技術

- アナログ最小、デジタルリッチな構成
- スピードを精度に変換
- 高精度なデバイス、回路不要

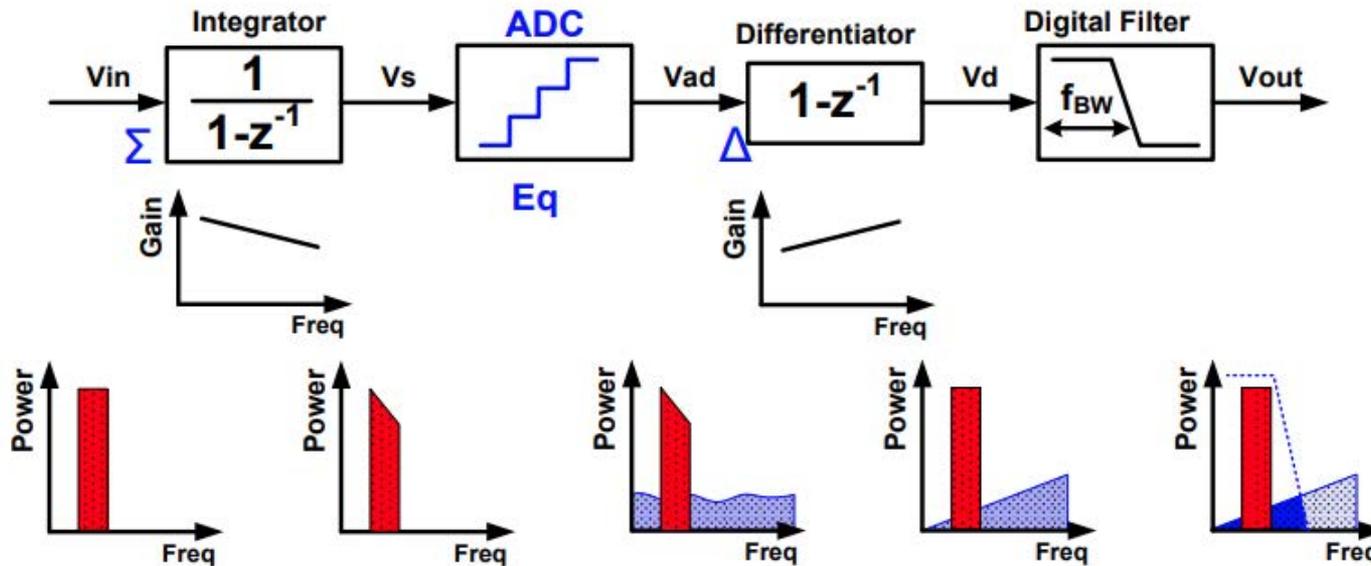


ナノCMOSで高精度なADC/DACを  
実現するのに適した構成

経験則：デルタシグマ変調技術を使うとうまくいく

- DC-DC変換器制御
- 完全デジタルPLL
- デルタシグマTDC

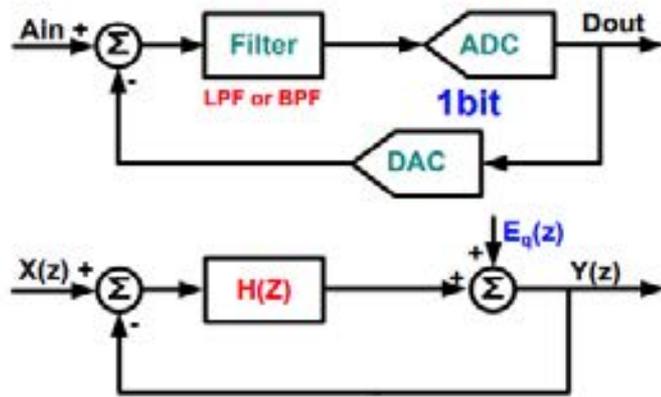
# AD変調器によるノイズシェーピング



## 積分器でノイズシェーピング実現

ノイズ・シェーピングで量子化ノイズの周波数分布を変える  
⇒量子化ノイズを高域に移し、帯域内ノイズを低減

# AD変調器



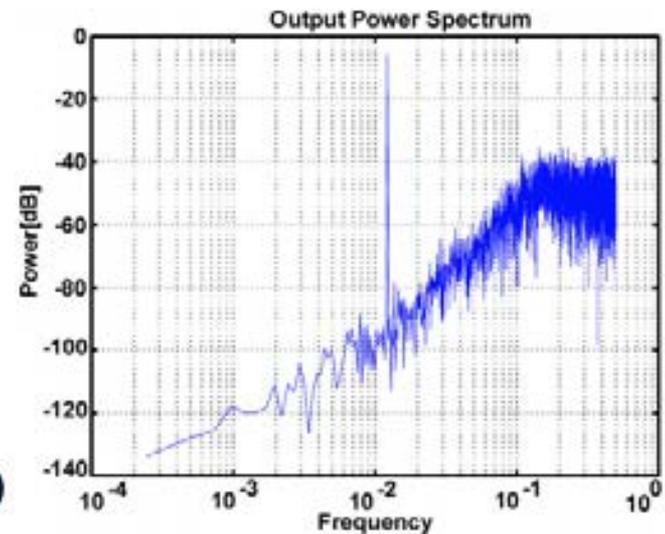
$$Y(z) = \frac{H(z)}{1+H(z)} X(z) + \frac{1}{1+H(z)} E(z)$$

$$STF(z) = \frac{H(z)}{1+H(z)}$$

Signal Transfer Function

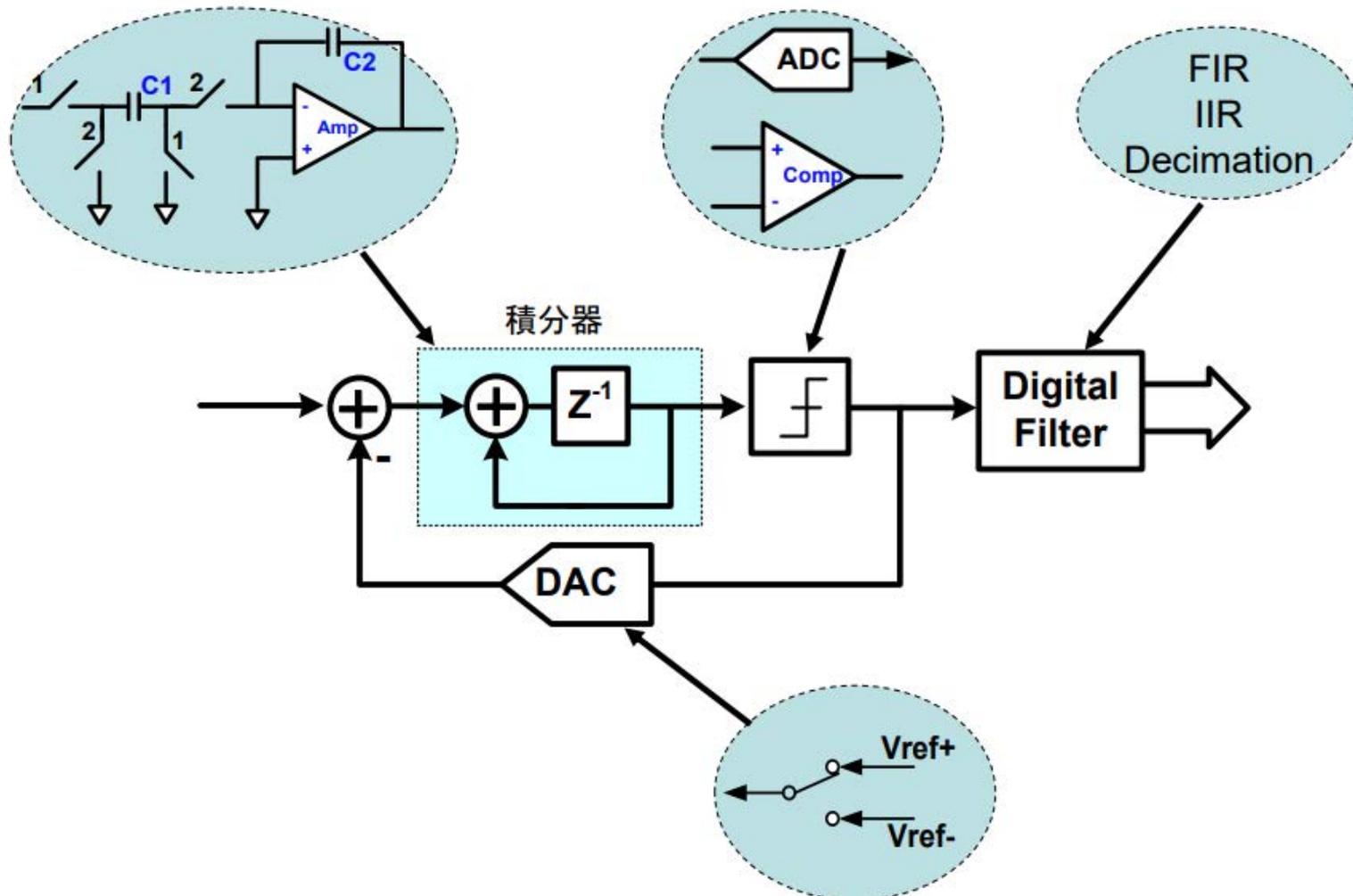
$$NTF(z) = \frac{1}{1+H(z)}$$

Noise Transfer Function

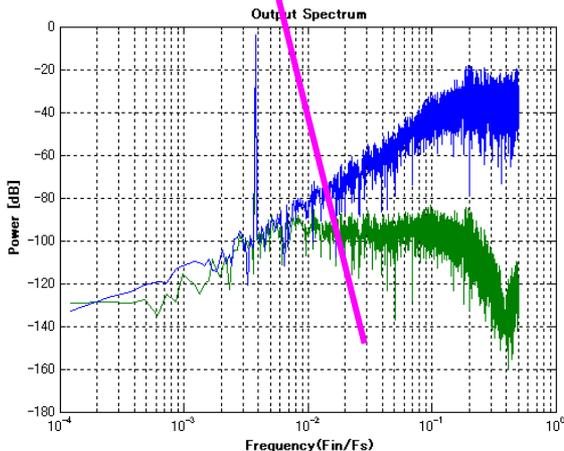
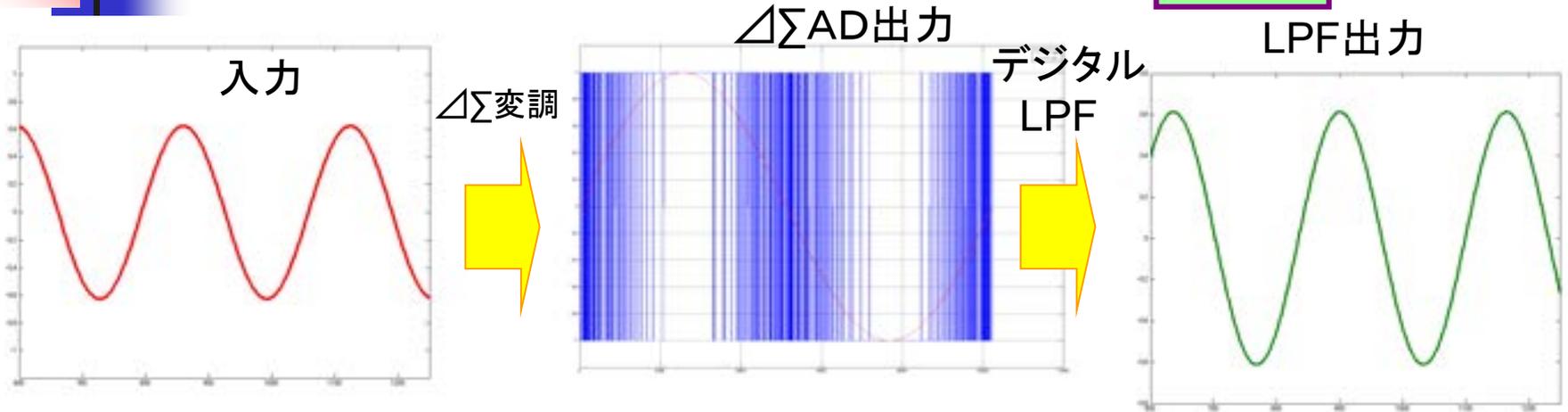


オーバーサンプリングとノイズシェイピングで高分解能(SNR)を実現。

# $\Delta\Sigma$ ADC の構成



# デルタシグマAD変調器の 入出力波形



PDM(パルス密度変調)

↓  
フーリエ級数展開

↓  
高周波成分 大

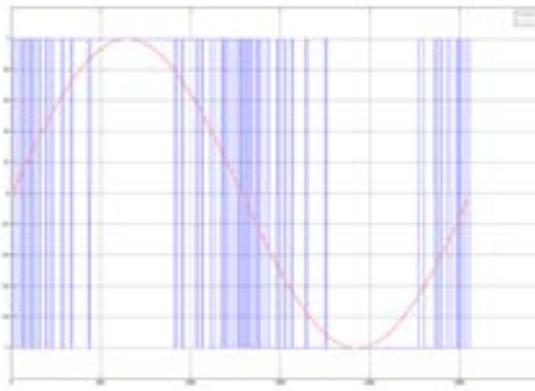


ローパスフィルタ

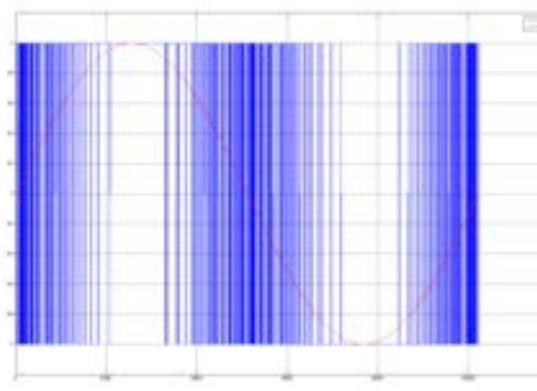
↓  
高周波成分(ノイズ)除去

↓  
元信号 復元

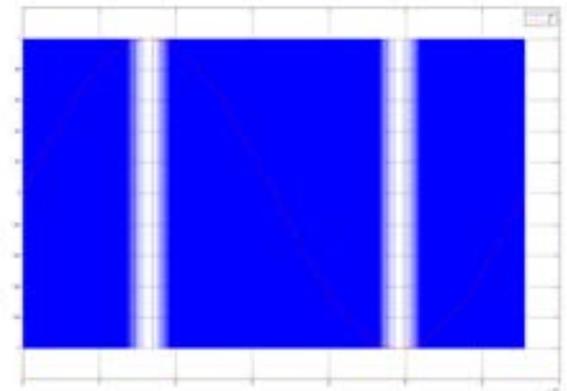
# 高速サンプリングによる高精度化



OSR=2<sup>8</sup>



OSR=2<sup>10</sup>



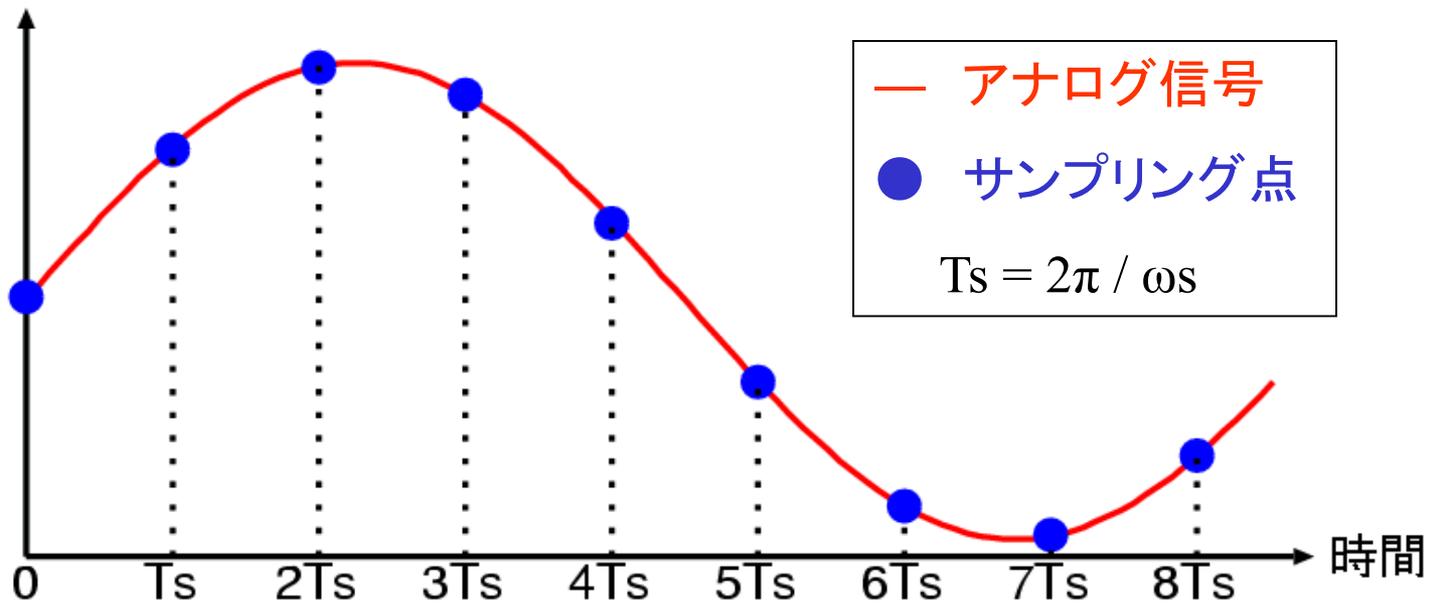
OSR=2<sup>16</sup>

OSRが大きいほどON,OFFの回数が増える  
⇒細かい値が表現可能。

OSR: OverSampling Ratio (オーバーサンプリング比)

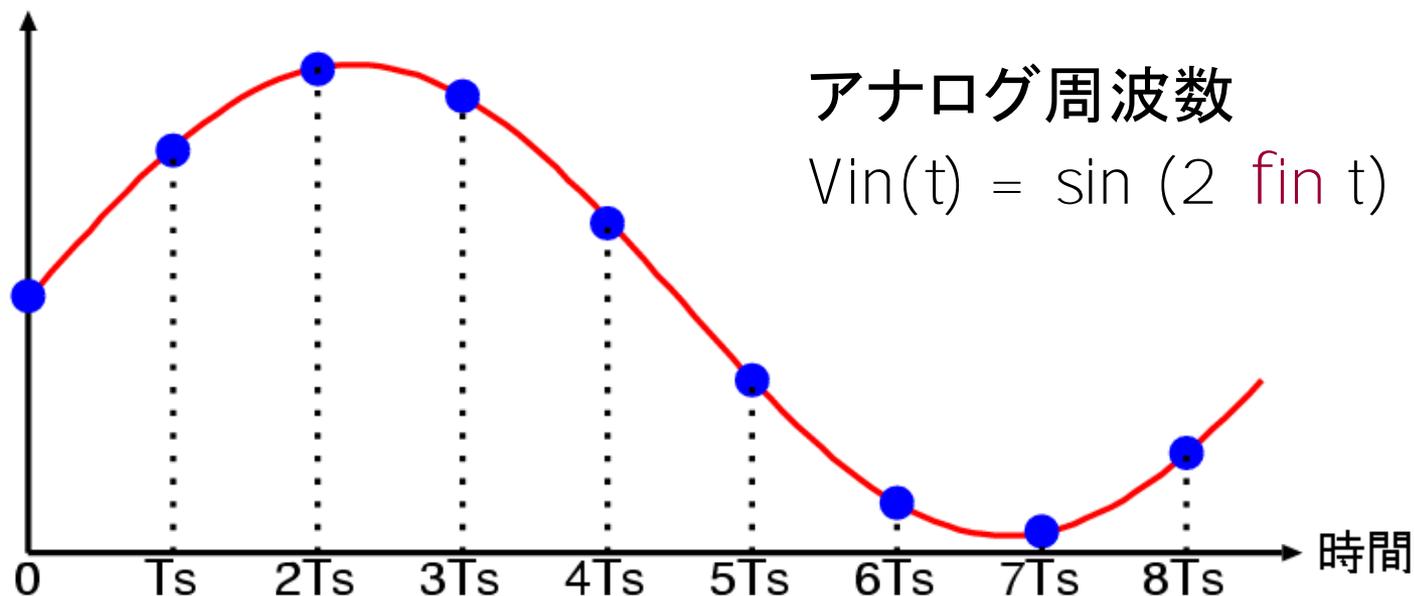
# デジタル信号の特徴(2)

## 時間の量子化 (サンプリング)



一定時間間隔のデータを取り、間のデータは捨ててしまう。

# サンプリング定理



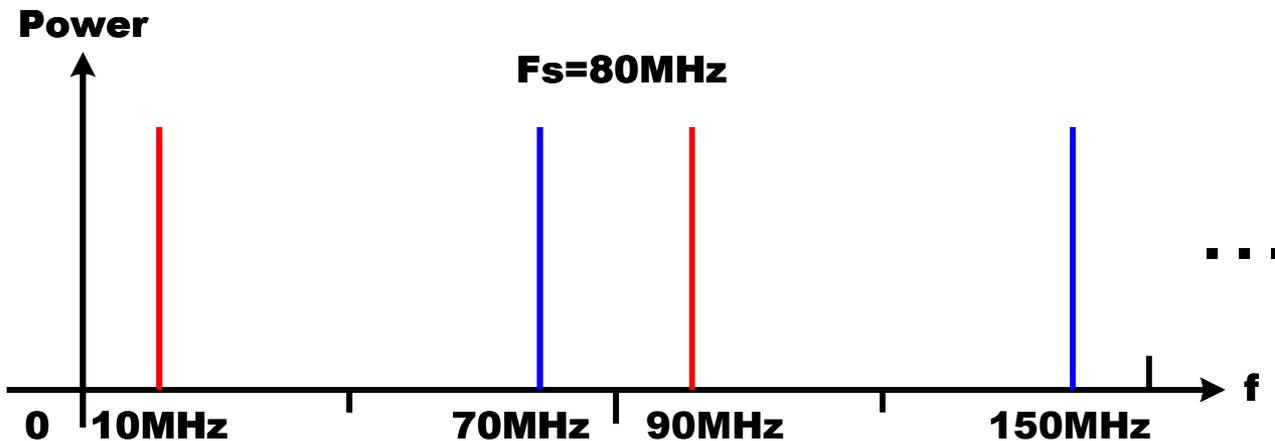
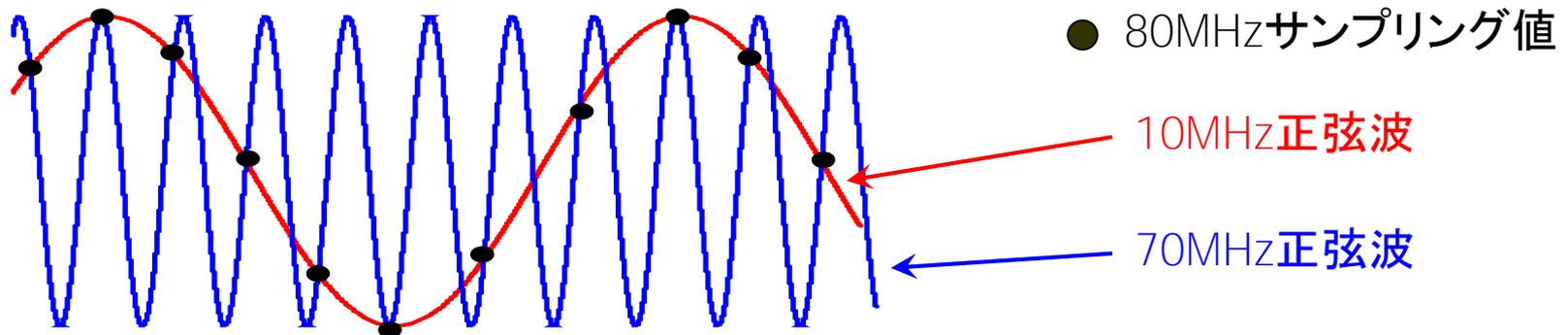
サンプリング周波数  $f_s = 1/T_s$

$f_s > 2 f_{in}$  ならば サンプリングされたデータ(●)から  
アナログデータ(—)が復元できる。

信号に含まれる最大周波数  $f_{in}$  の2倍より大きな周波数  $f_s$   
でサンプリングする。

# サンプリングと折り返し(aliasing)

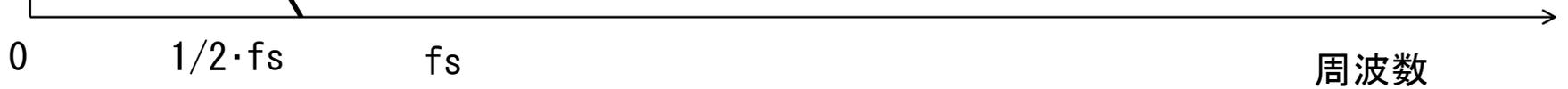
80MHzでサンプリングを行うと10MHzと70MHzは区別できない



# サンプリングと周波数スペクトル

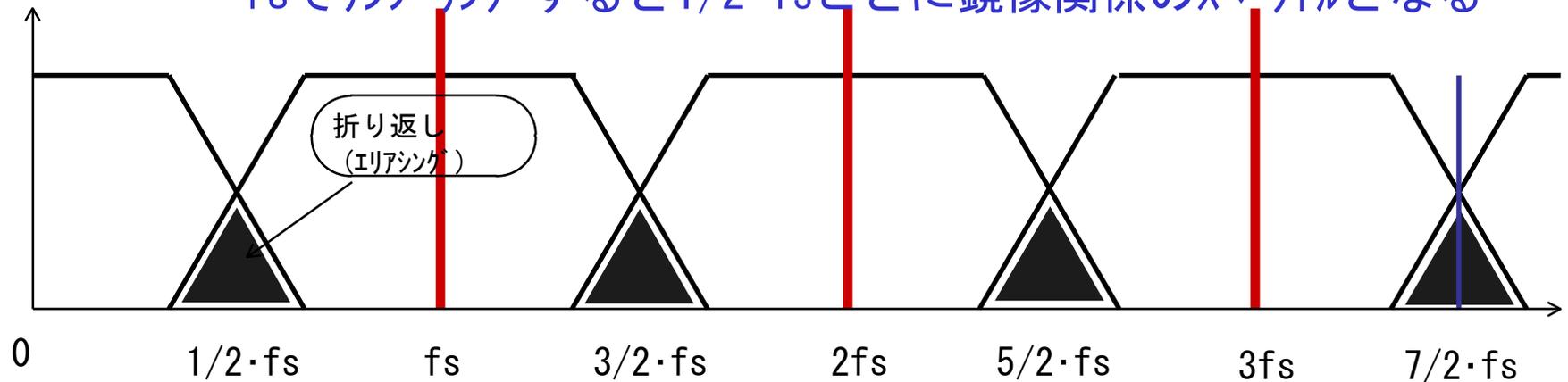
パワー

入力信号の周波数スペクトル



$f_s$ でサンプリングすると $1/2 \cdot f_s$ ごとに鏡像関係のスペクトルとなる

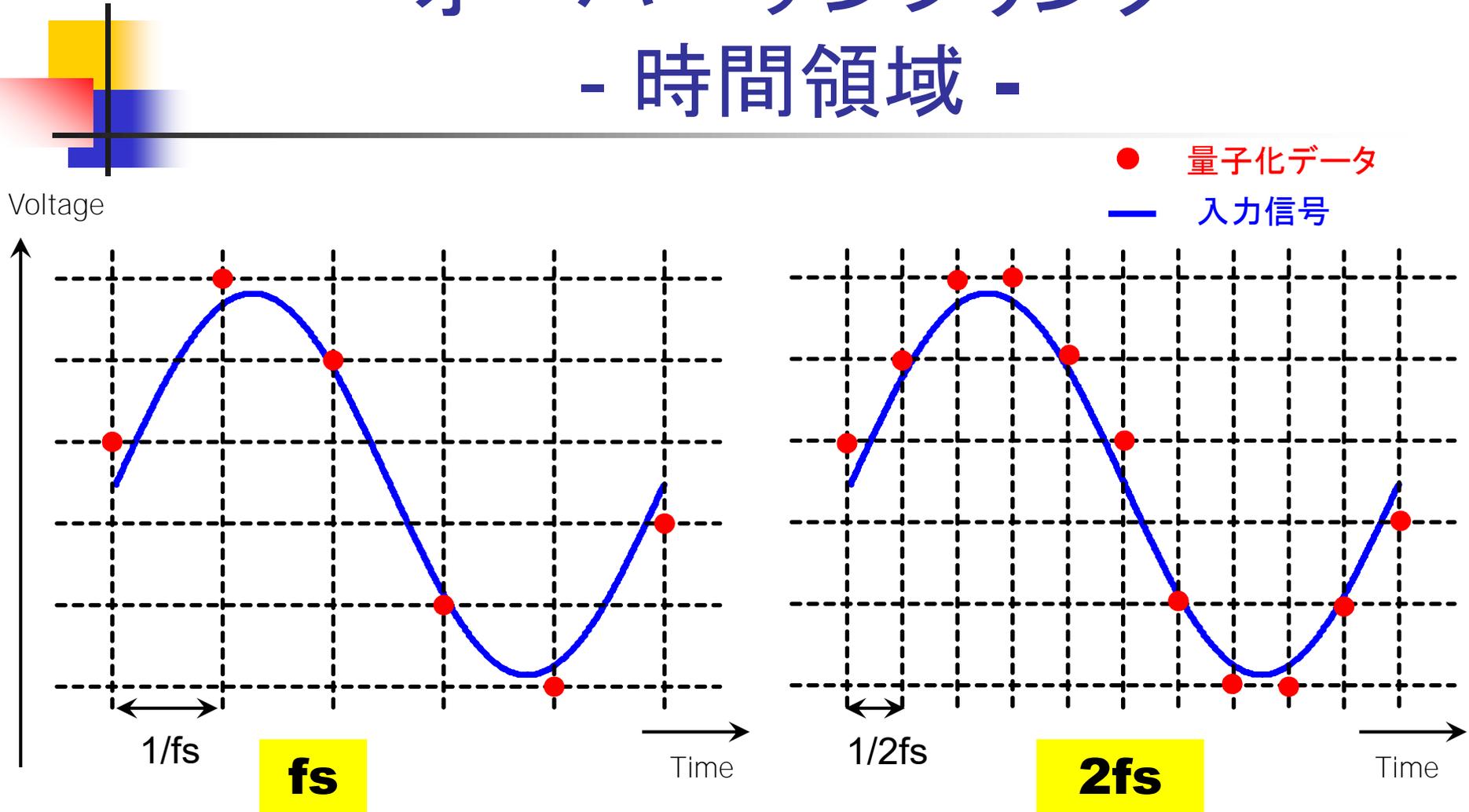
折り返し  
(エイリアシング)



標本化後の周波数スペクトル

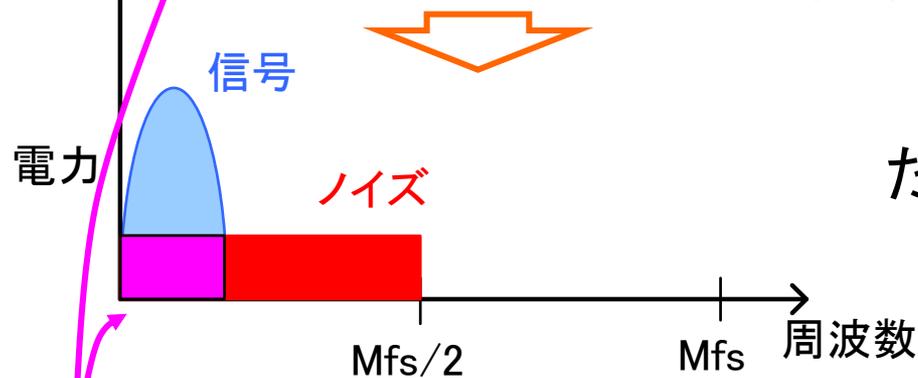
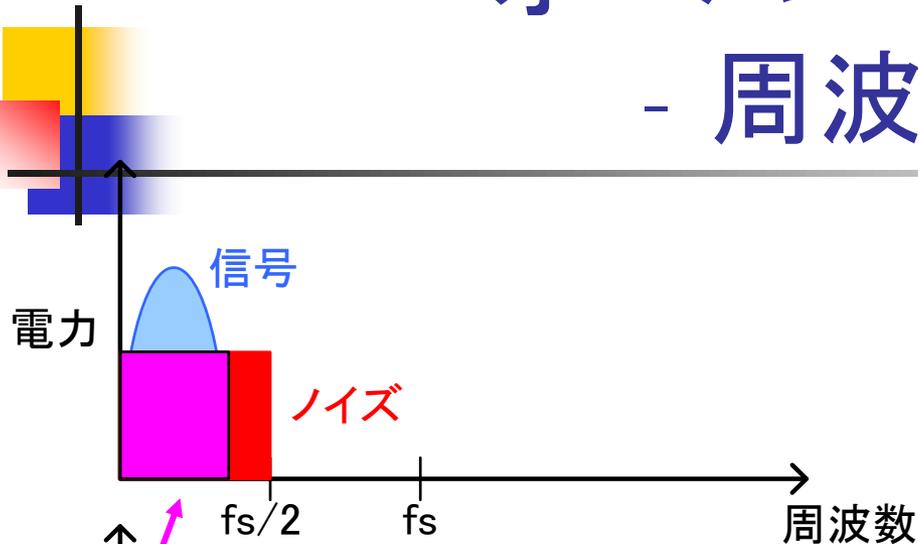
周波数 65

# オーバーサンプリング - 時間領域 -



オーバーサンプリング係数を高めると  
入力信号の再現性が高まる

# オーバーサンプリング - 周波数領域 -



信号帯域のノイズ成分

サンプリング周波数をM倍

↓  
ノイズは広域に分散

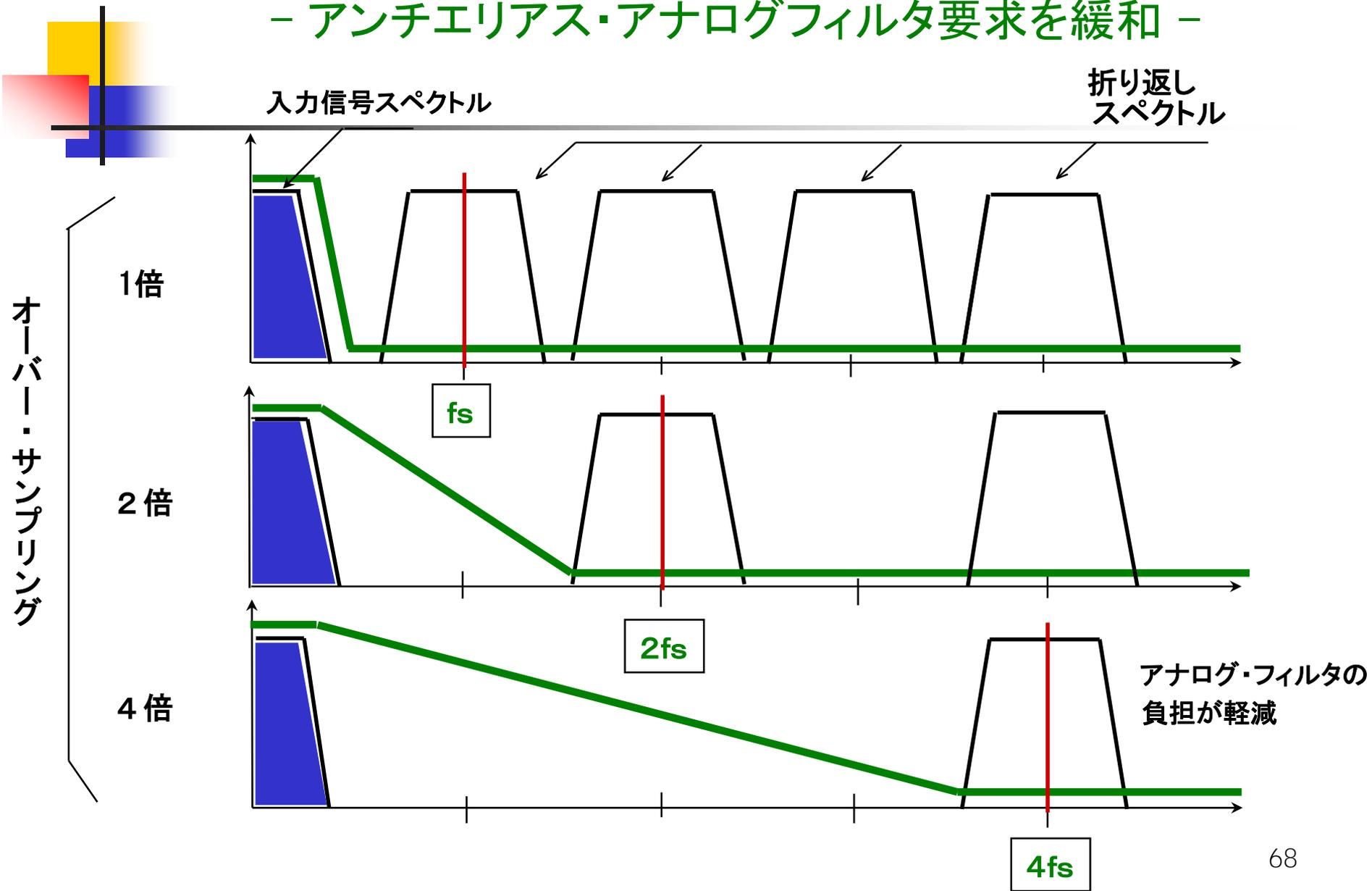
↓  
ただしノイズ総量は変わらない

↓  
信号帯域でノイズ低減

高速サンプリングにより低ノイズ化

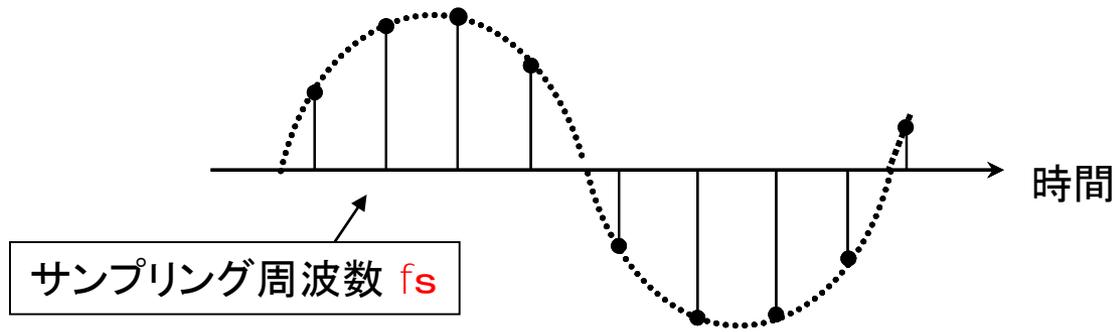
# オーバーサンプリング

- アンチエイリアス・アナログフィルタ要求を緩和 -

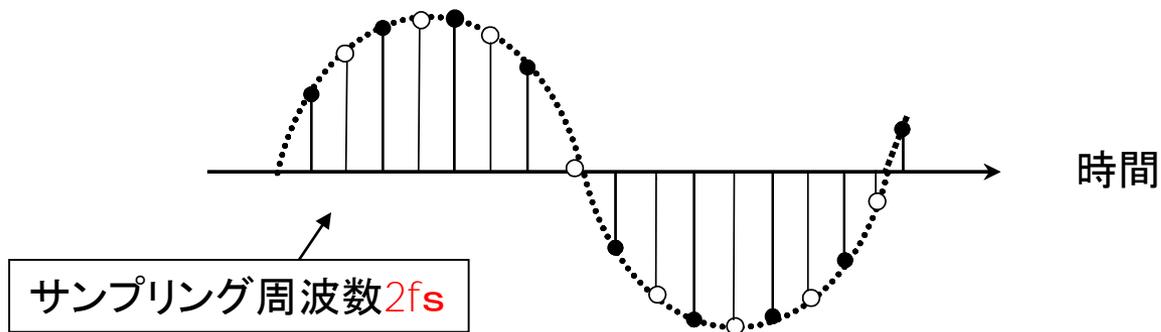


# DA変換器出力データと サンプリング周波数

DA変換器  
出力 1



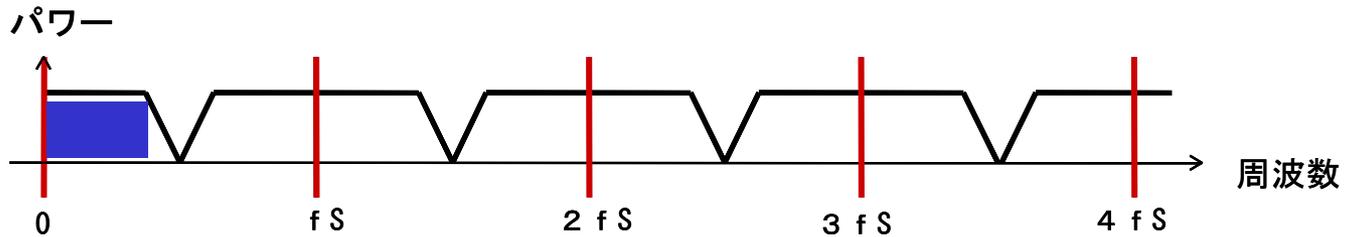
DA変換器  
出力 2



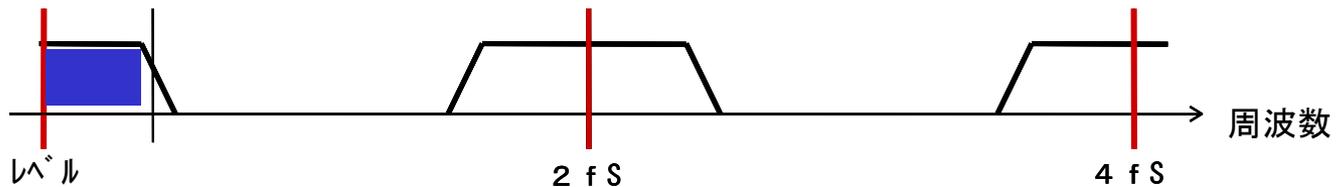
# DA変換器出力周波数スペクトルと サンプリング周波数

サンプリング  
周波数

$f_s$



$2f_s$

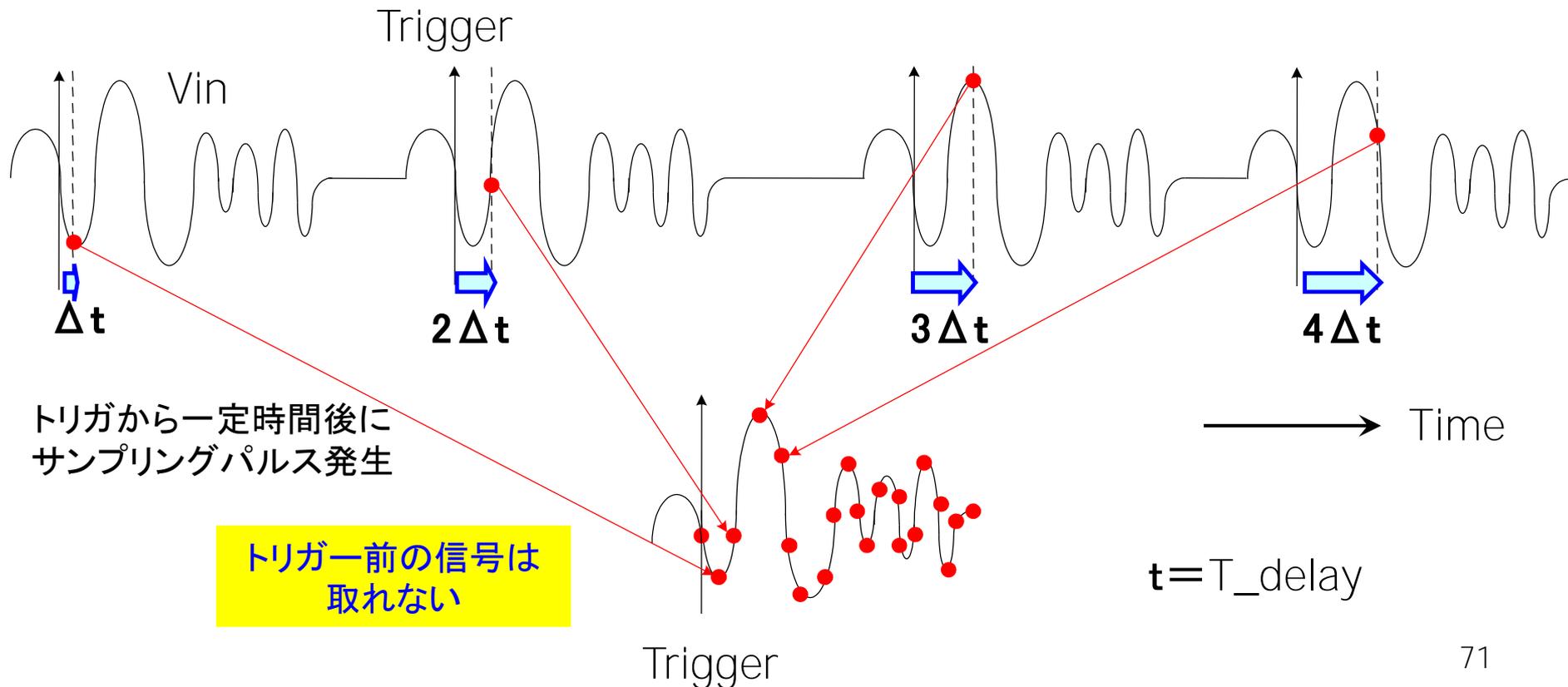


DA変換器でクロック周波数を高くすれば  
後段のアナログフィルタが簡単化

# 繰り返し波形の等価時間サンプリング - シーケンシャル・サンプリング -

波形収集効率よし

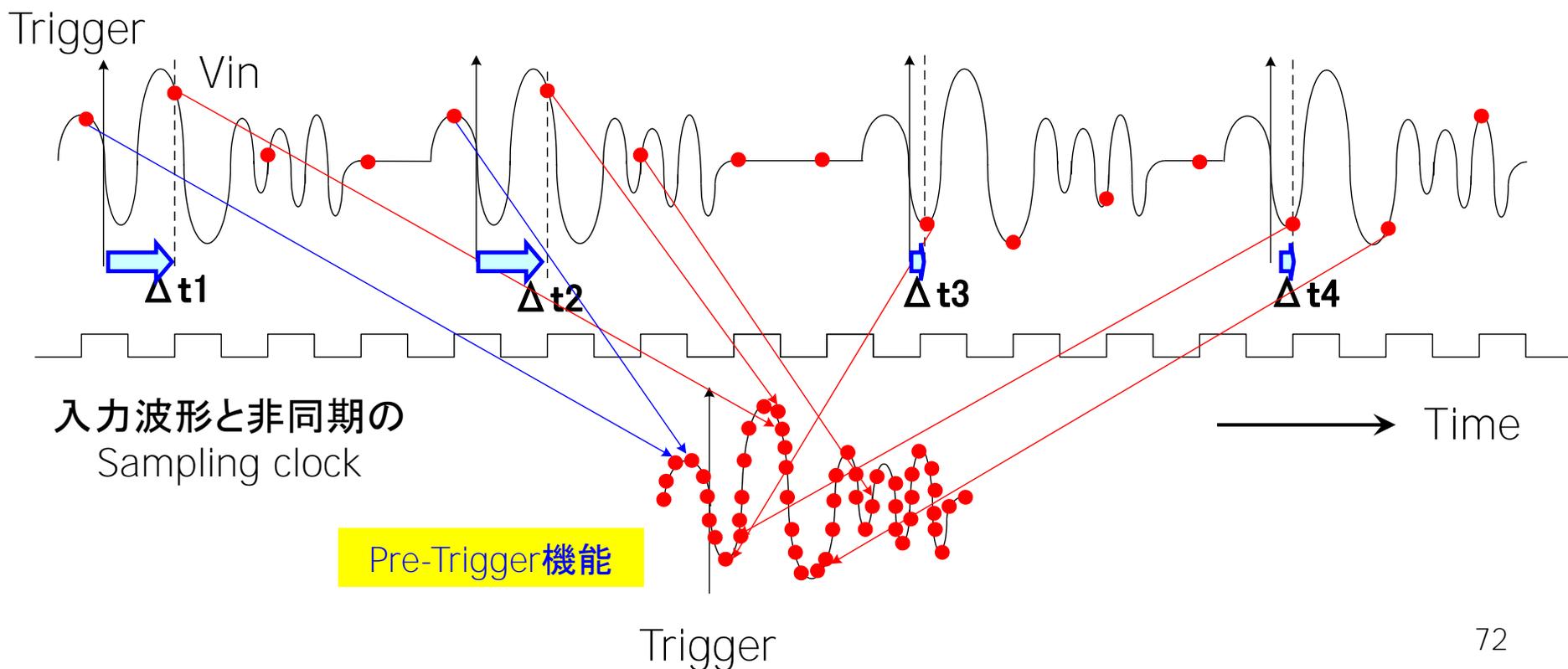
トリガ前の信号を取れない (PreTrigger機能の実現難)



# 繰り返し波形の等価時間サンプリング - ランダム・サンプリング -

波形収集の高効率化が問題

トリガ前の信号を取れる (PreTrigger機能の実現可)

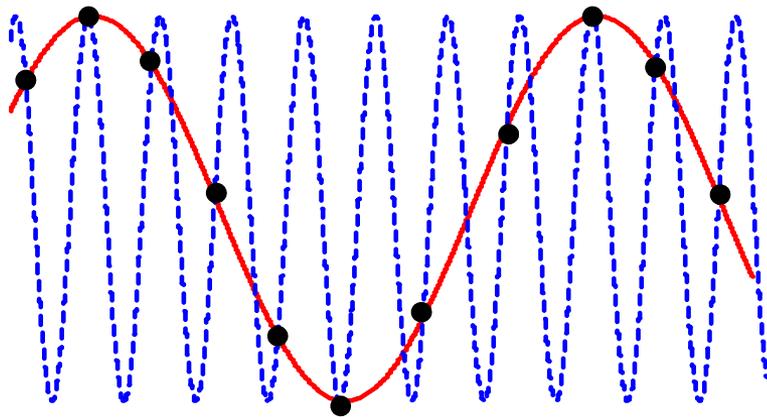


# サンプリング技術で周波数変換

## — 折り返し (aliasing) 現象を積極利用 —

ダウンサンプリング

高周波信号を低周波信号へ変換

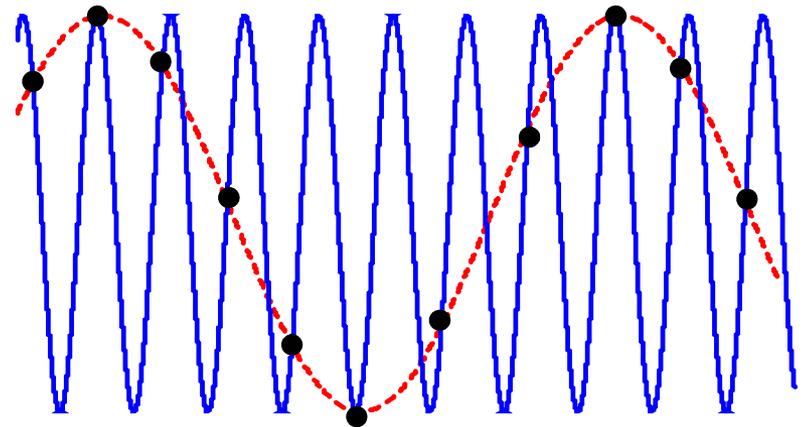


RF signal  $\Rightarrow$  Baseband signal

(LPFで高周波成分をカット)

アップサンプリング

低周波信号を高周波信号へ変換



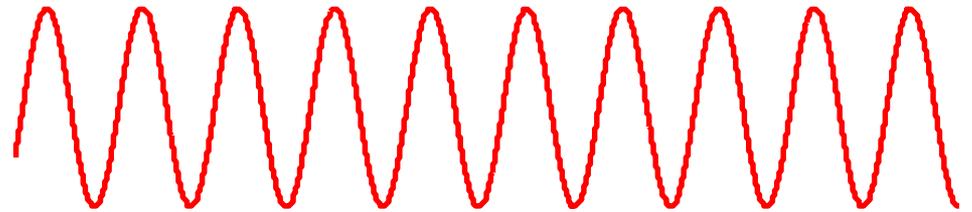
Baseband signal  $\Rightarrow$  RF signal

(BPFで注目帯域以外の成分をカット)

# ダウンサンプリング - 時間領域 -

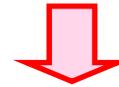
**Down-sampling**

**V<sub>in</sub>**

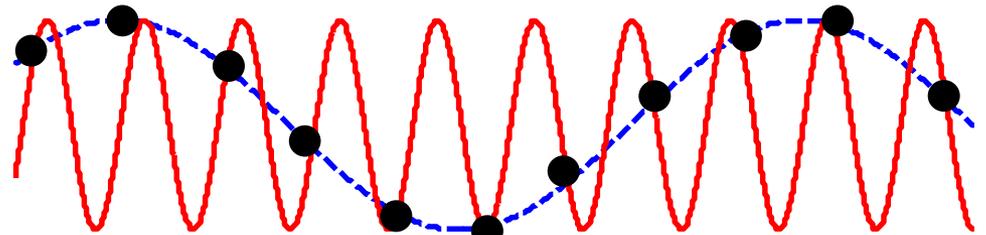


RF signal ⇒ Baseband signal

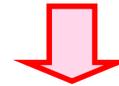
**Sampling**



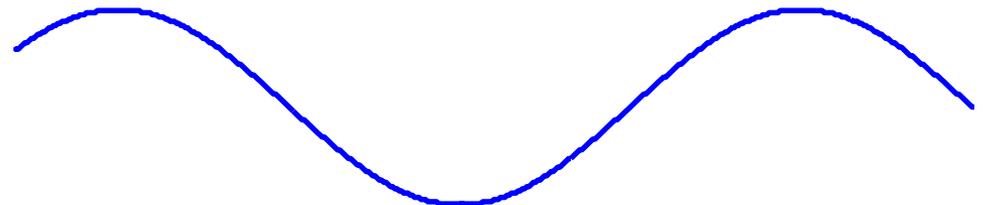
LPFで高周波成分をカット



**LPF**

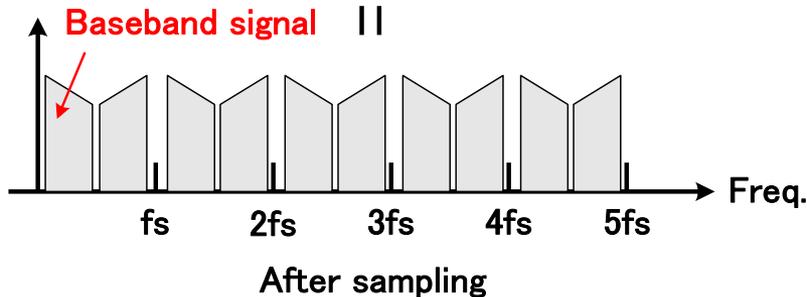
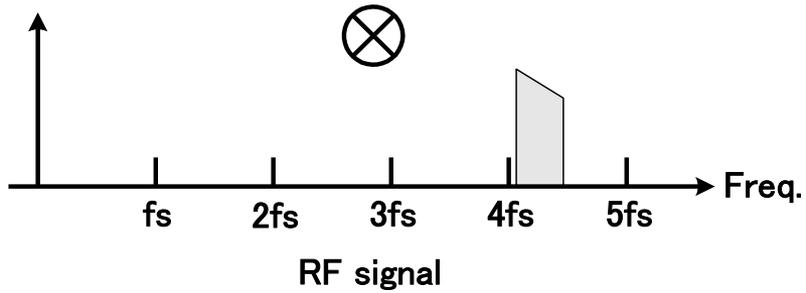
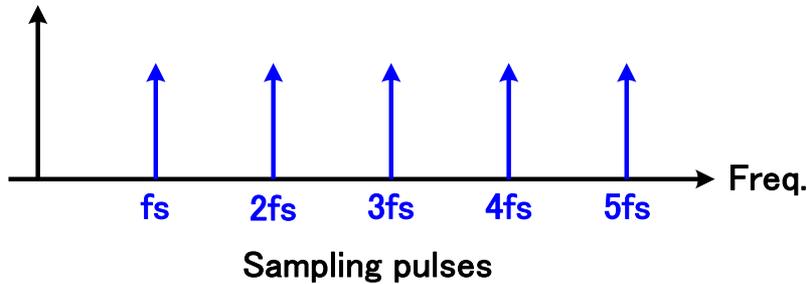


**V<sub>out</sub>**

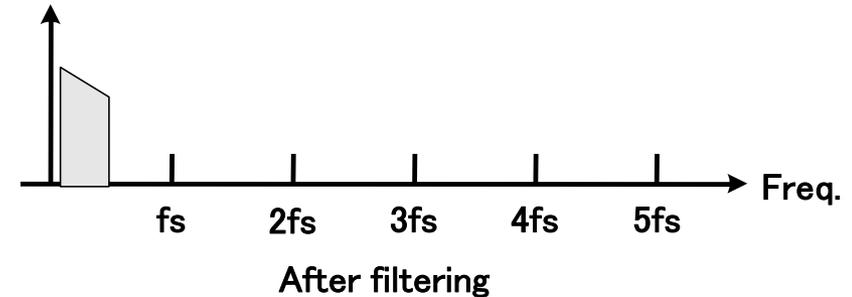
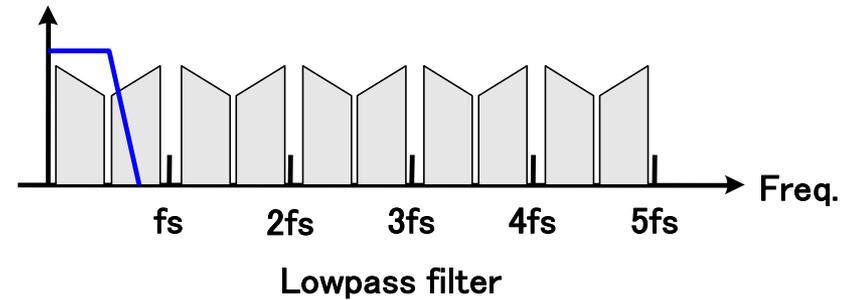


# ダウンサンプリング - 周波数領域 -

Frequency conversion



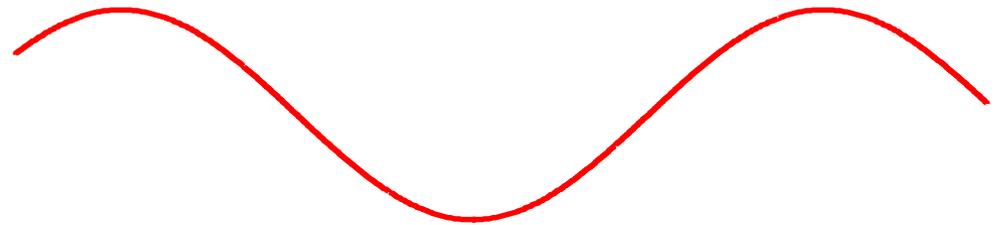
Band selection



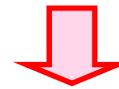
# アップサンプリング - 時間領域 -

Up-sampling

$V_{in}$

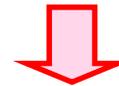
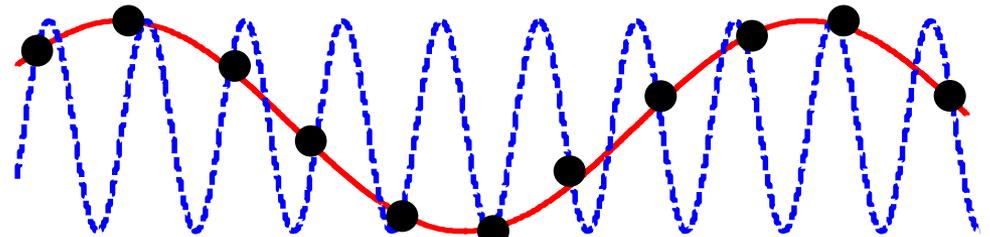


Baseband signal  $\Rightarrow$  RF signal



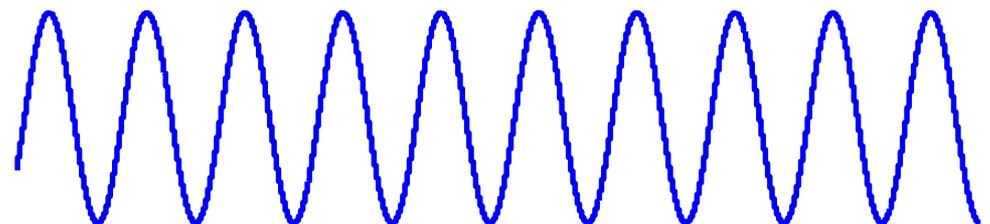
Sampling

BPFで注目帯域以外の成分を  
カット



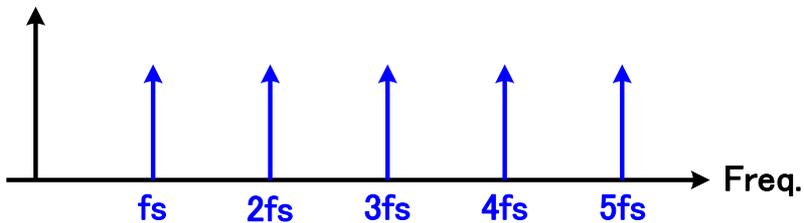
BPF

$V_{out}$

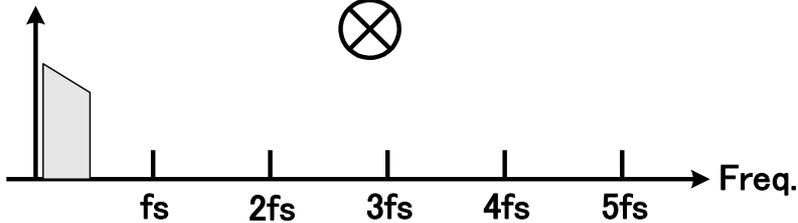


# アップサンプリング - 周波数領域 -

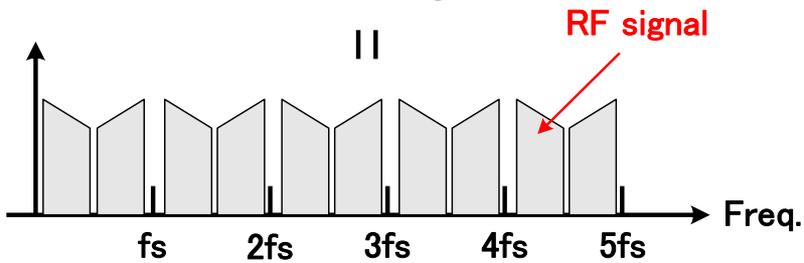
Frequency conversion



Sampling pulses

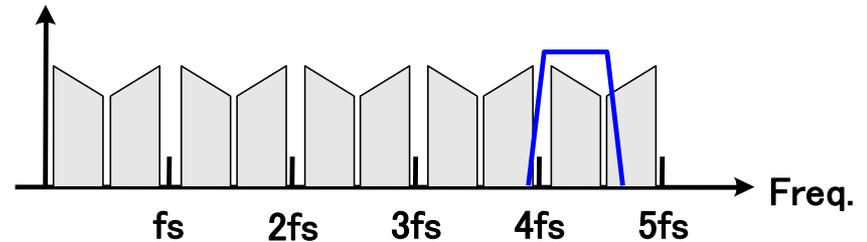


Baseband signal

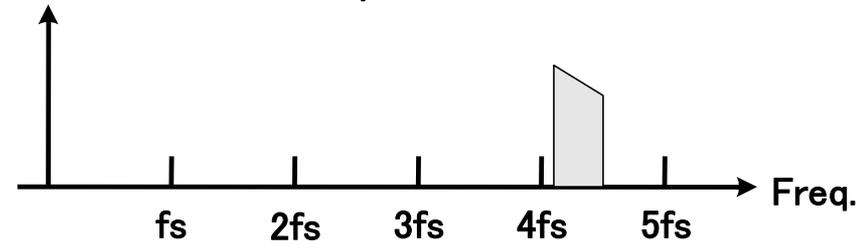


After sampling

Band selection



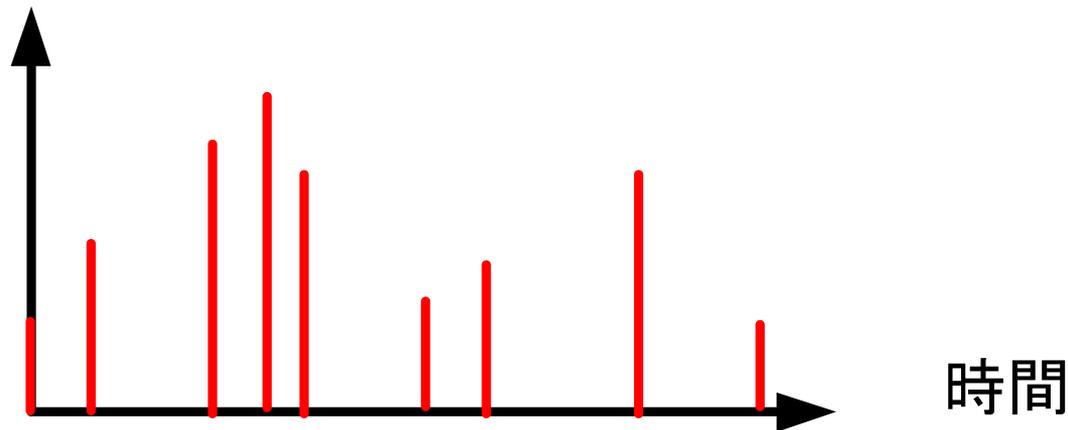
Bandpass filter



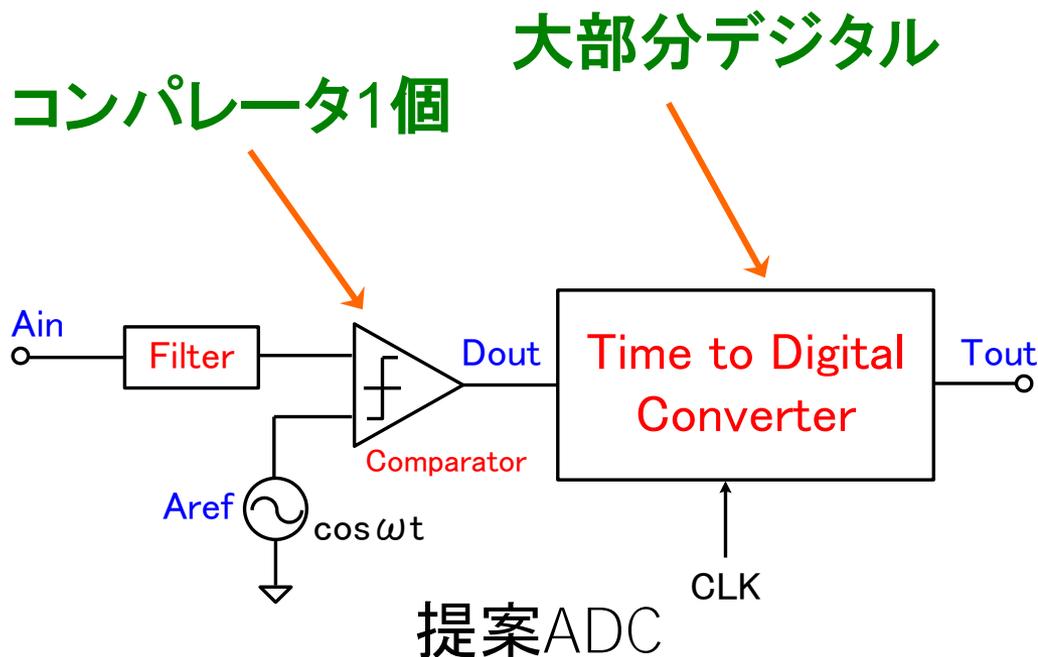
After filtering

# 非同期サンプリング (Non-Uniform Sampling)

- サンプリング時間間隔が一様でない
- 「サンプリング周期の平均値」を  
サンプリング周波数と定義すると  
サンプリング定理が成立
- ナイキスト周波数以上の信号の非同期サンプリング波形  
→ ランダムデータに見える

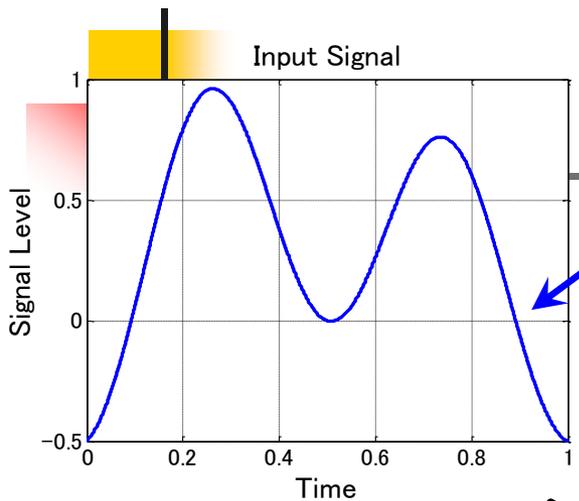
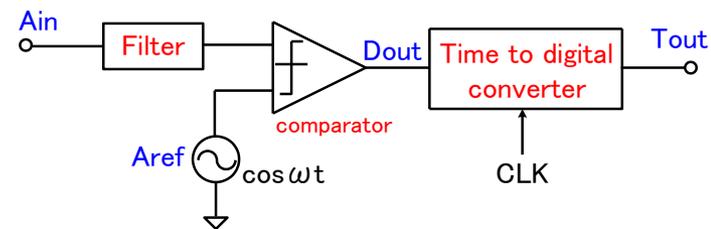


# 非同期サンプリングAD変換器



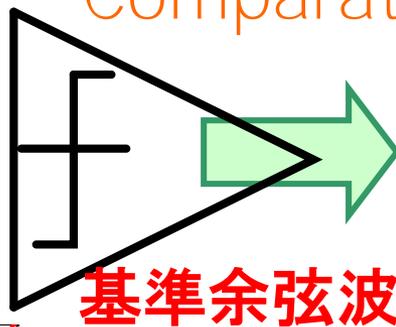
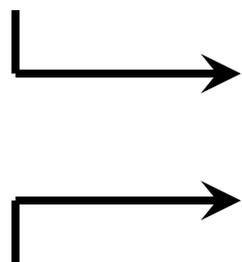
- 高速、高精度なサンプルホールド回路不要
- 非同期サンプリング
- デジタル信号処理が複雑

# 非同期AD変換器の動作

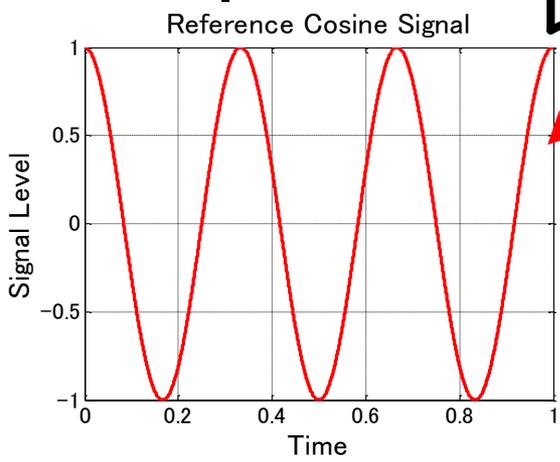


入力信号

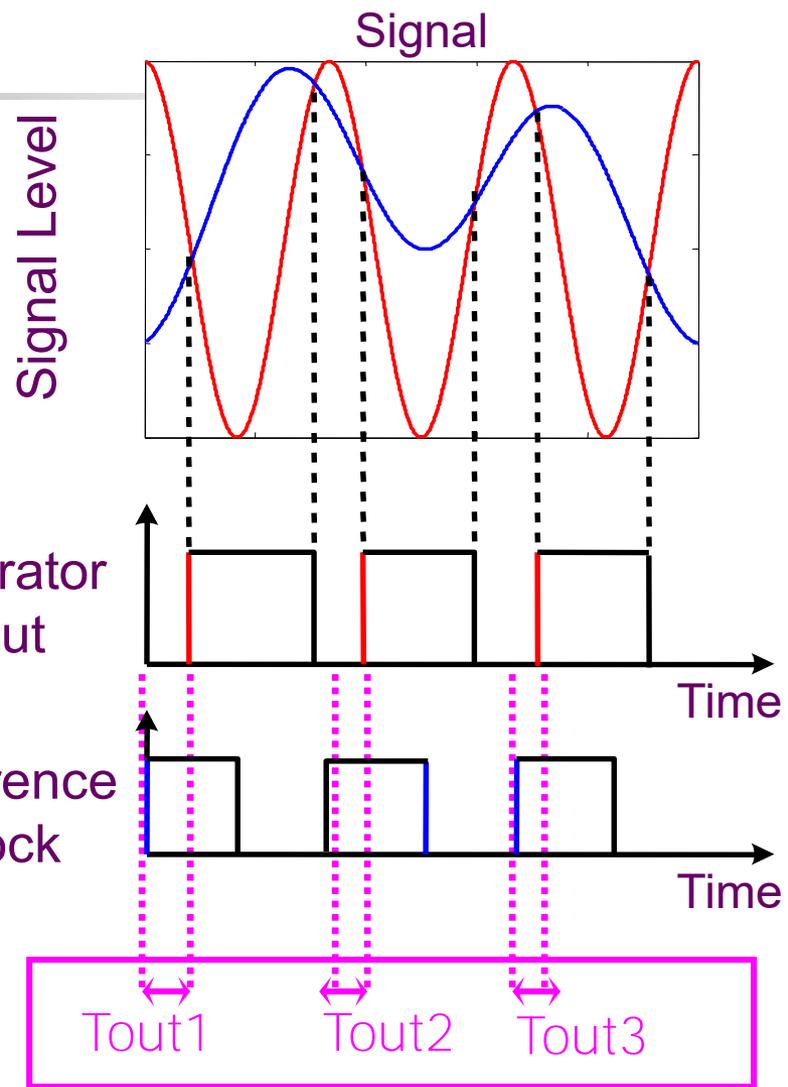
Comparator



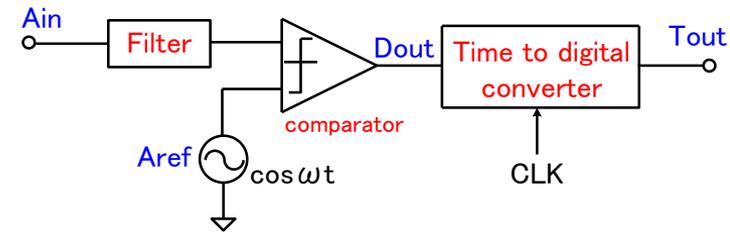
基準余弦波



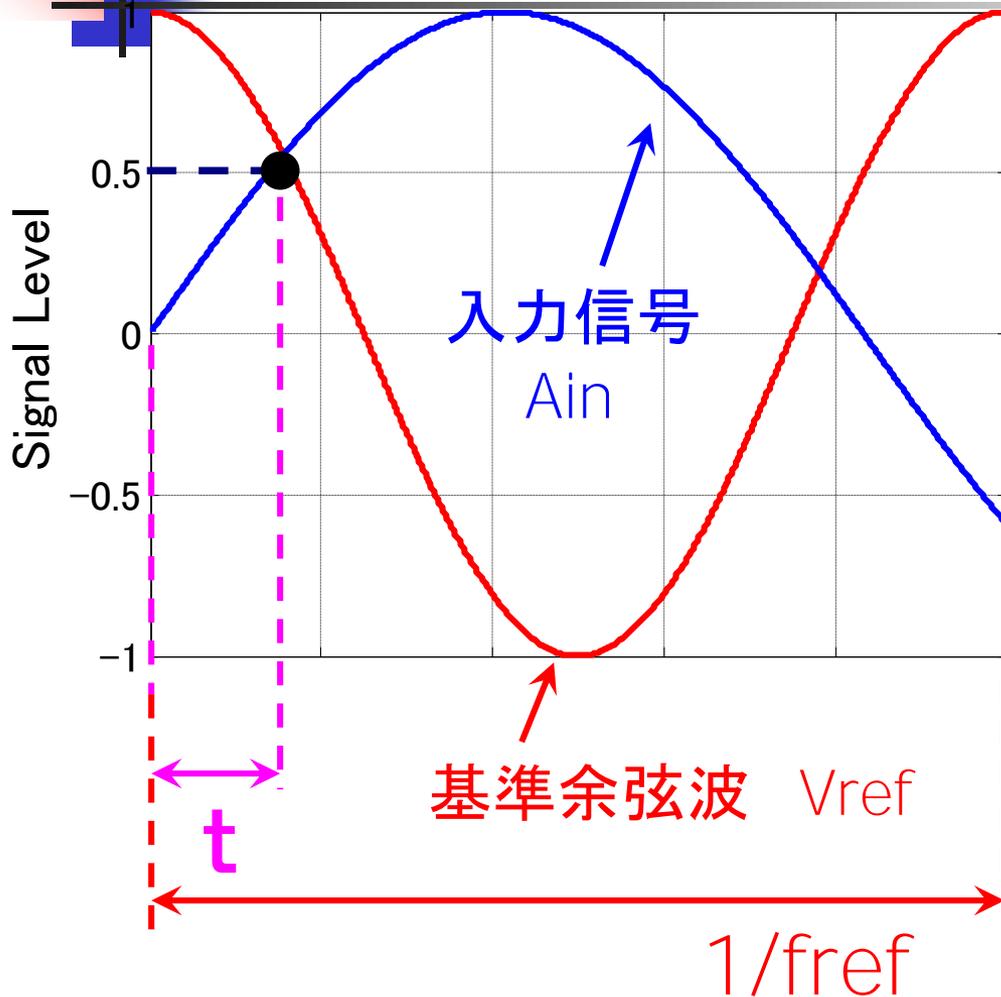
クロック周期 = 基準余弦波周期



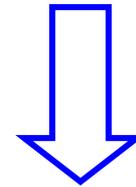
# 非同期AD変換器の動作



Sampling Principle



時間tを測定



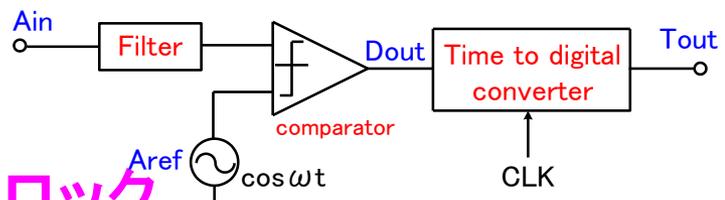
基準余弦波から振幅

基準余弦波:  $V_{ref}(t) = A \cos\left(2\pi \frac{t}{T}\right)$

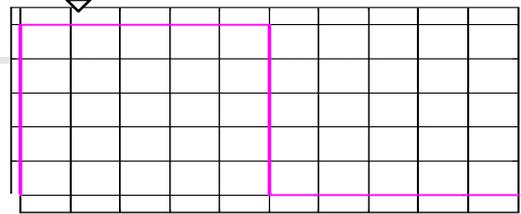
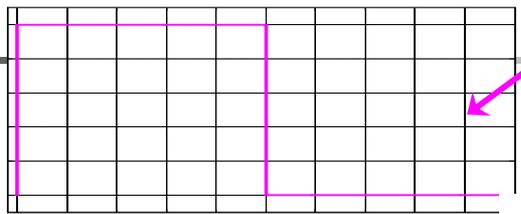
$$A \cos\left(2\pi \frac{t}{T}\right) = A_{in}(t)$$

$$\therefore t_n = T \arccos\left(\frac{A_{in}(t)}{A}\right)$$

# 非同期AD変換器の動作



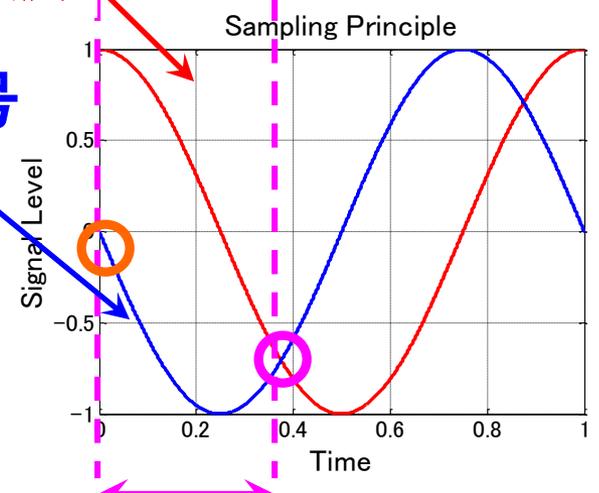
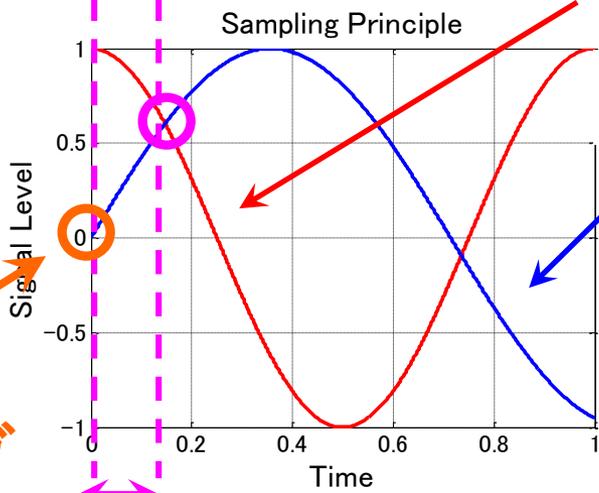
従来型ADC



基準クロック

基準余弦波

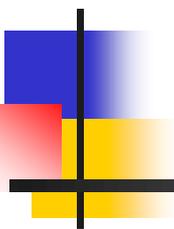
入力信号



同期  
サンプリング

非同期サンプリング

■ サンプリング ➡ 入力信号依存性



## 7. AD変換器の デジタル誤差補正・自己校正技術

---

小林春夫

〒376-8515 群馬県桐生市天神町1丁目5番1号

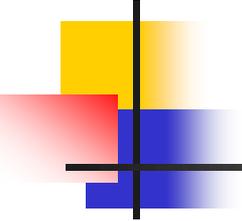
群馬大学大学院 理工学府 電子情報部門

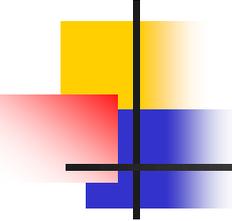
電話 0277 (30) 1788 FAX: 0277 (30)1707

e-mail: [koba@gunma-u.ac.jp](mailto:koba@gunma-u.ac.jp)

<https://kobaweb.ei.st.gunma-u.ac.jp>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

- 
- 
- パイプラインADCでの自己校正技術
  - 逐次比較近似ADCでのデジタル誤差補正技術



# パイプラインADCの背景

---

- **パイプラインADCの位置づけ**

CMOS ADCで高分解能、中高速で  
有力なアーキテクチャ。

産業界で広く用いられている。

- **ナノCMOSでの実現**

ミスマッチによる精度劣化、

オペアンプのゲインを得るのが難しい

高精度化が難しい

計測制御技術による

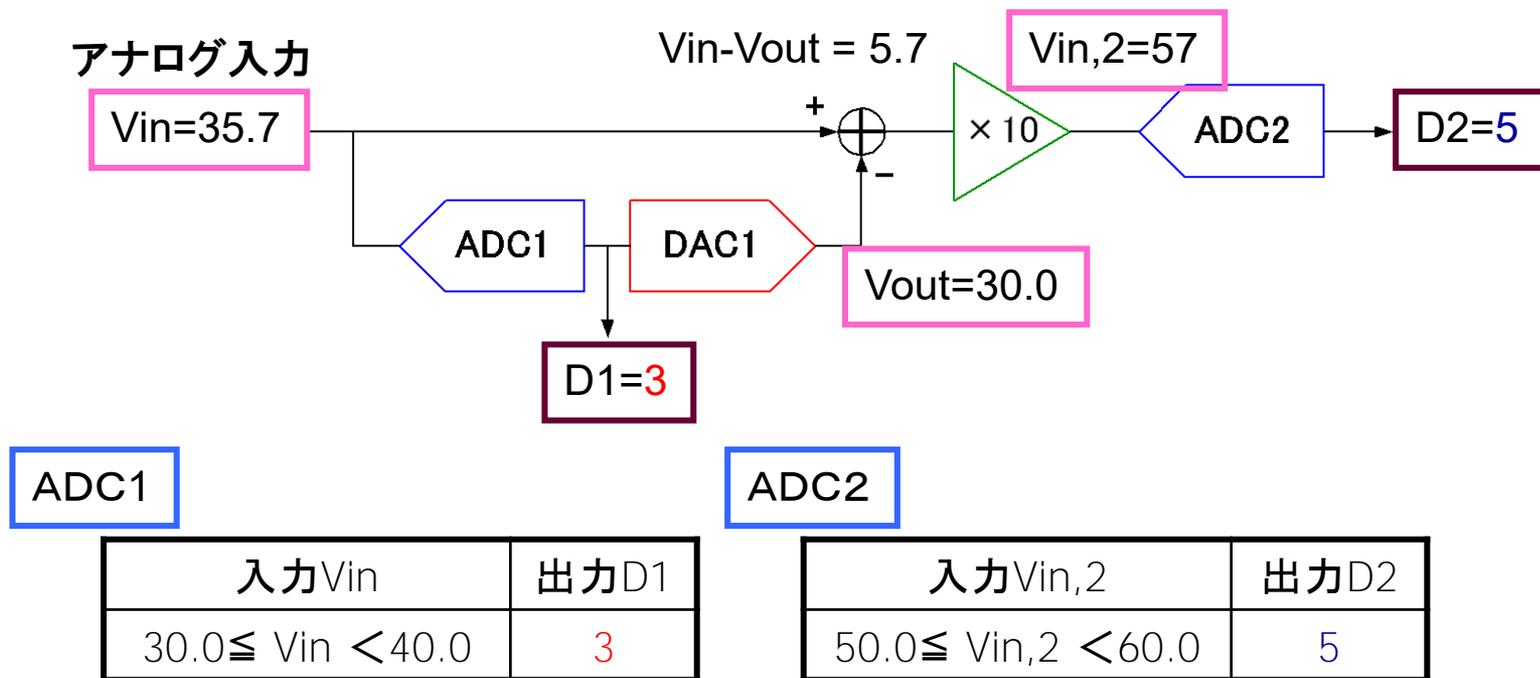
# パイプラインADCの高性能化

## 自己校正技術

- 内部回路(DA変換器、利得アンプ)の不正確さを計測して、その値をテーブルに記憶。デジタル演算で補正。
- 誤差計測回路はパイプラインADC自体を用いる。

# パイプラインADCの構成と動作

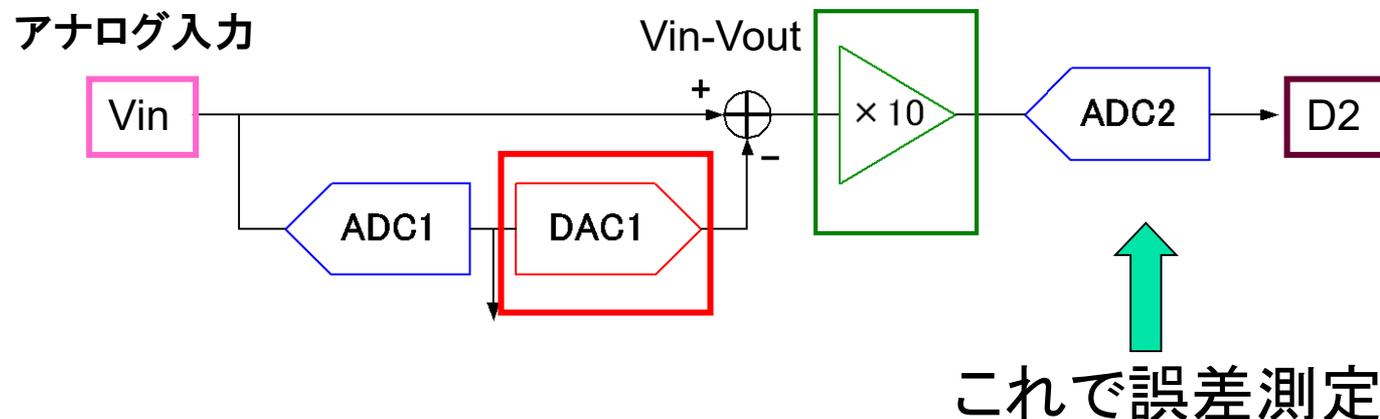
パイプライン = バケツリレー



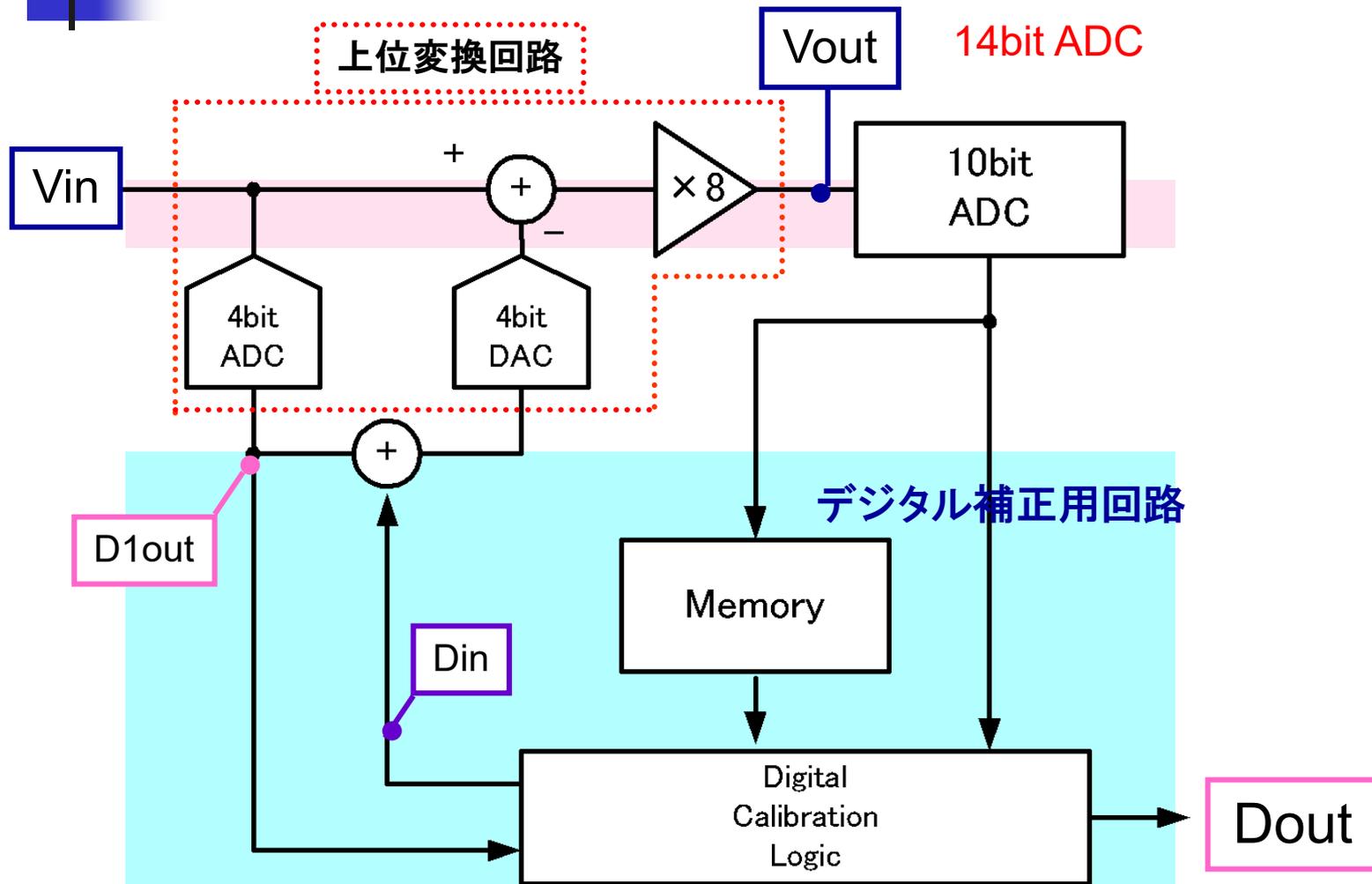
出力  $D_{out}=3 \times 10+5=35$

# パイプラインADC全体の 精度劣化要因

ADC1の非線形性の影響	問題	小
<u>DACの非線形性の影響</u>	問題	大
<u>段間アンプのゲイン誤差の影響</u>	問題	大

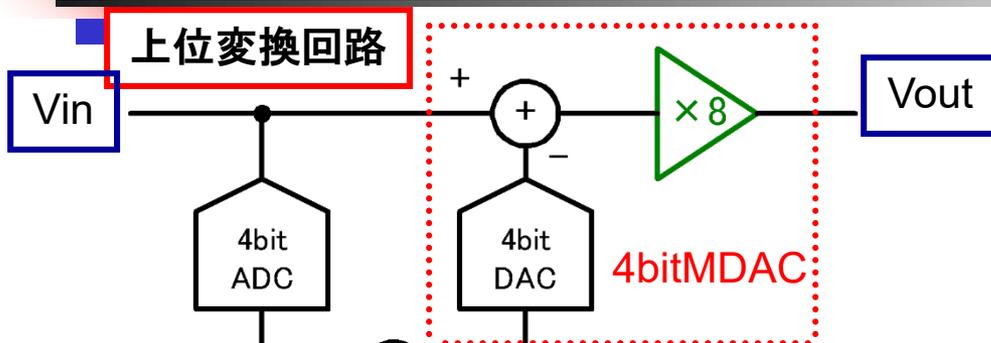


# 自己校正回路を含んだ パイプラインADC全体回路

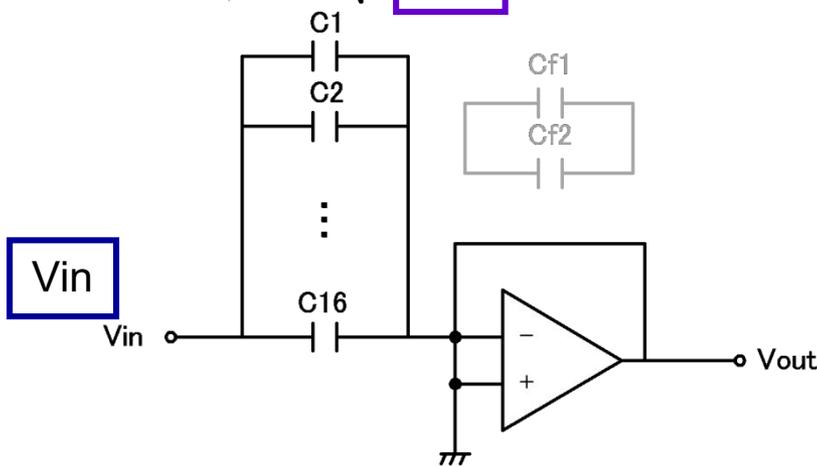


# マルチプライDACのゲイン・非線形性測定

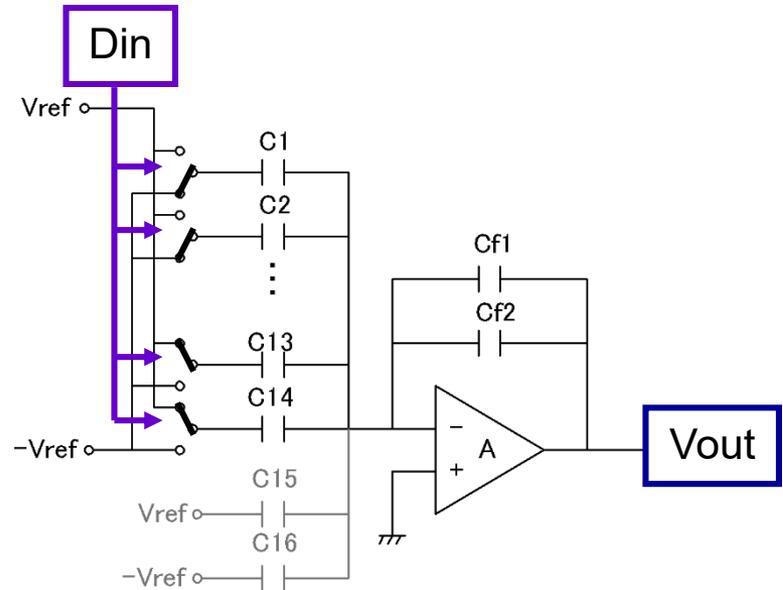
- 内部の容量を後段ADCで測定 -



$$V_{out} = 8 \left( V_{in} - [D_1 + D_2 + \dots + D_{14}] \frac{V_{ref}}{16} \right)$$

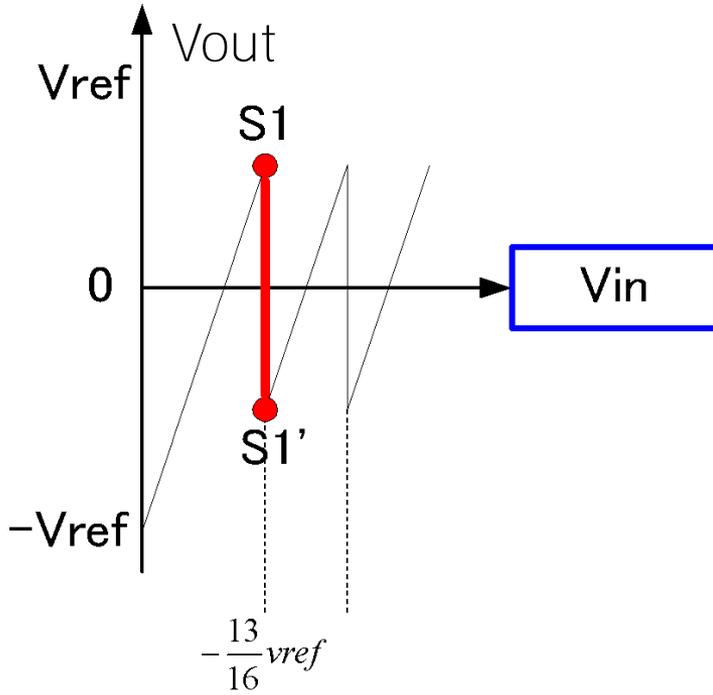


Sampling phase

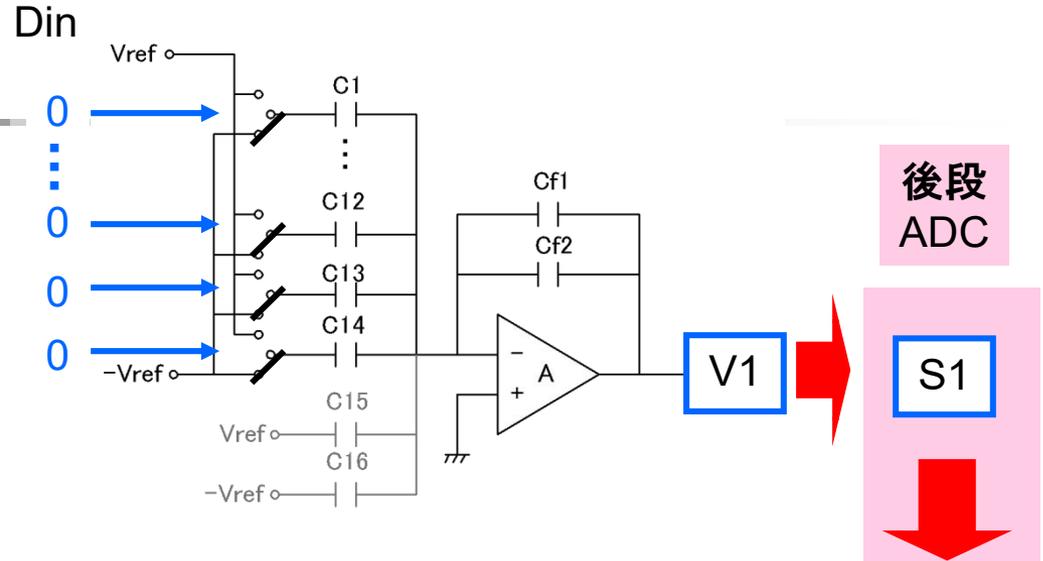


Hold phase

# フォアグラウンド自己校正



# 各容量の測定

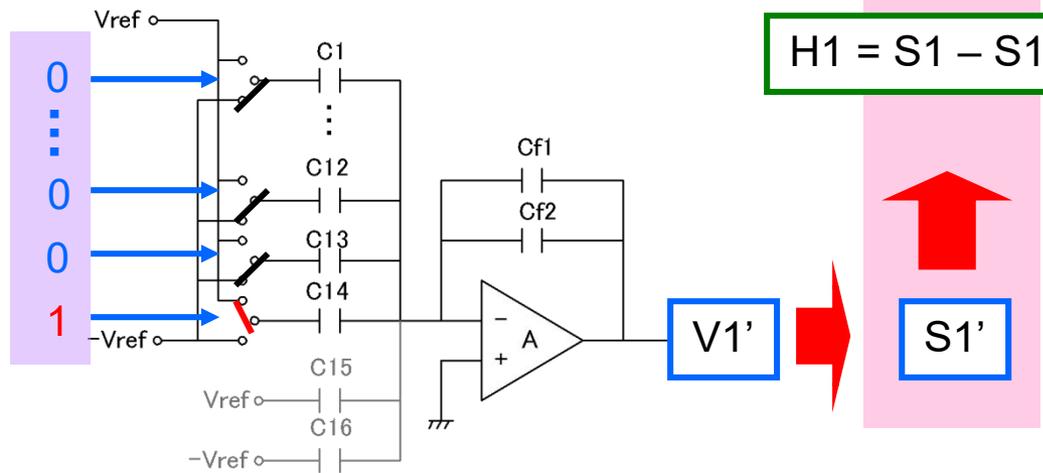


後段 ADC

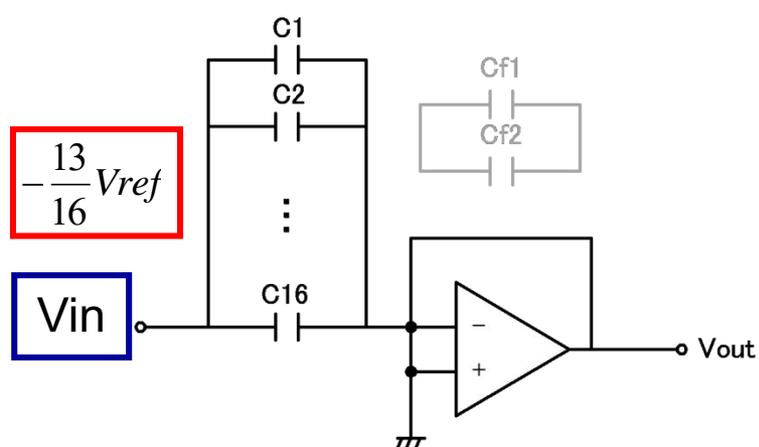
S1

メモリ保持

$$H1 = S1 - S1'$$



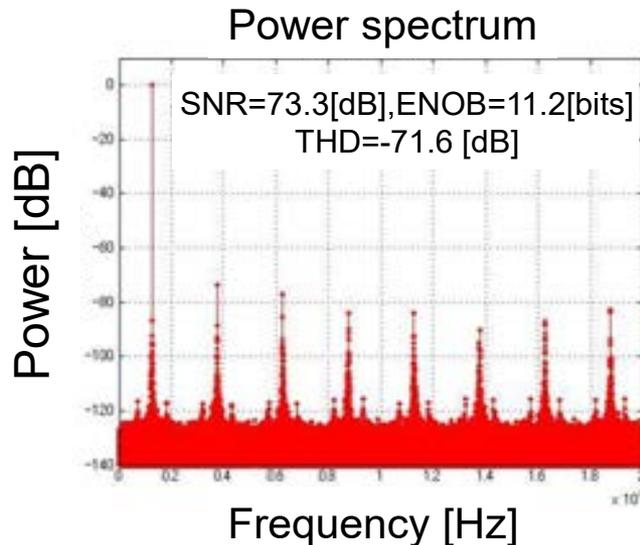
S1'



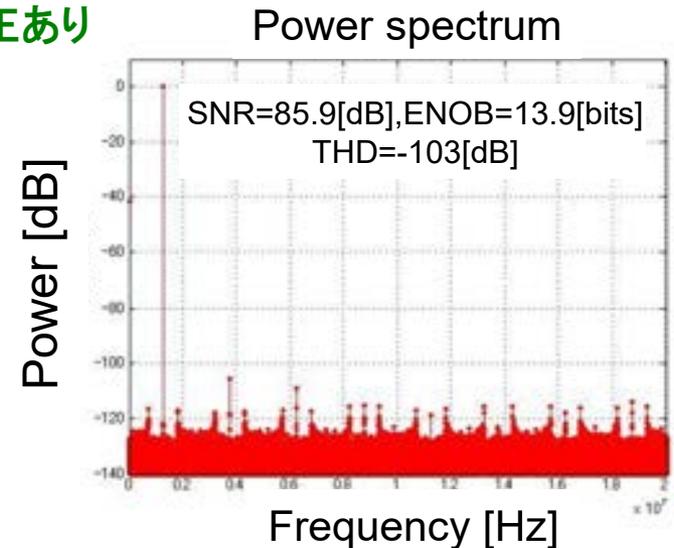
# 段間アンプのゲイン誤差の自己校正 (シミュレーション)

## 単一正弦波入力の出カパワースペクトル

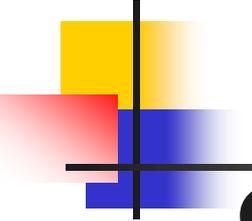
自己校正なし



自己校正あり



SNDR 12.7dB (有効ビット2.7bits) 向上



# ADC自己校正と計測制御技術

- フォアグラウンド自己校正

通常動作をストップして

自己校正のための時間をもつ



計測技術

- バックグラウンド自己校正

通常動作はストップしない。

自己校正はユーザからは全く見えない。



適応制御技術

フォアグラウンド、バックグラウンド自己校正の  
両者のアルゴリズムは全く異なる

# ADC自己校正技術の 理論的基礎は未解決

計測制御研究者  
の問題

ADC内部回路の誤差

→ ADC内回路自体を用いて測定

→ 測定自体に誤差  
測定内容も制限

どの条件で、なぜ自己校正で精度がでるのか？

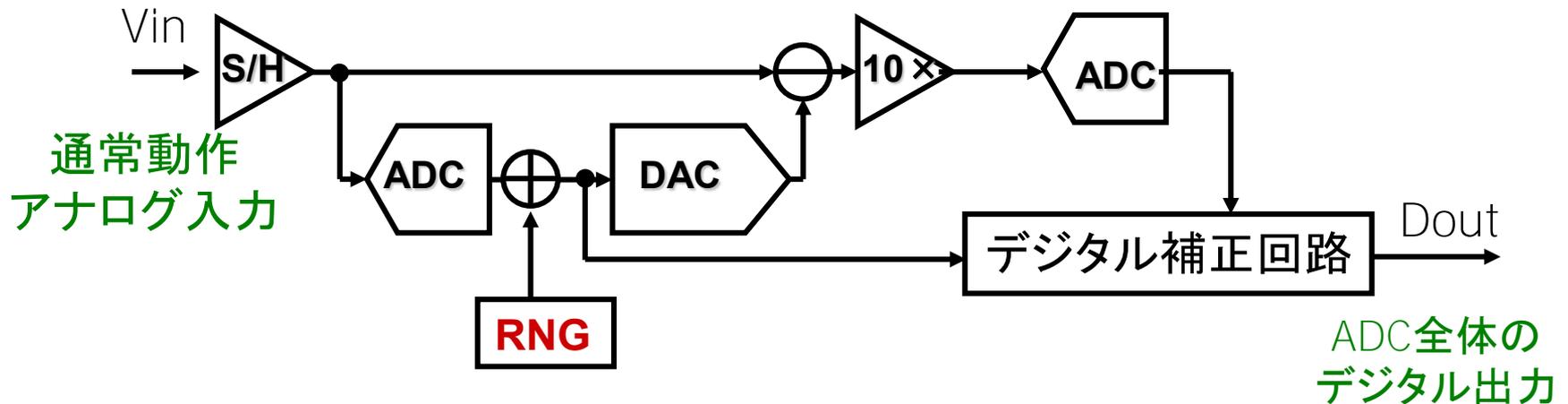
結果としてADC精度確保。

個別技術では解決。

一般論では未解決。

Abidi 先生 (UCLA)  
指摘

# パイプラインADCの バックグラウンド自己校正の構成例

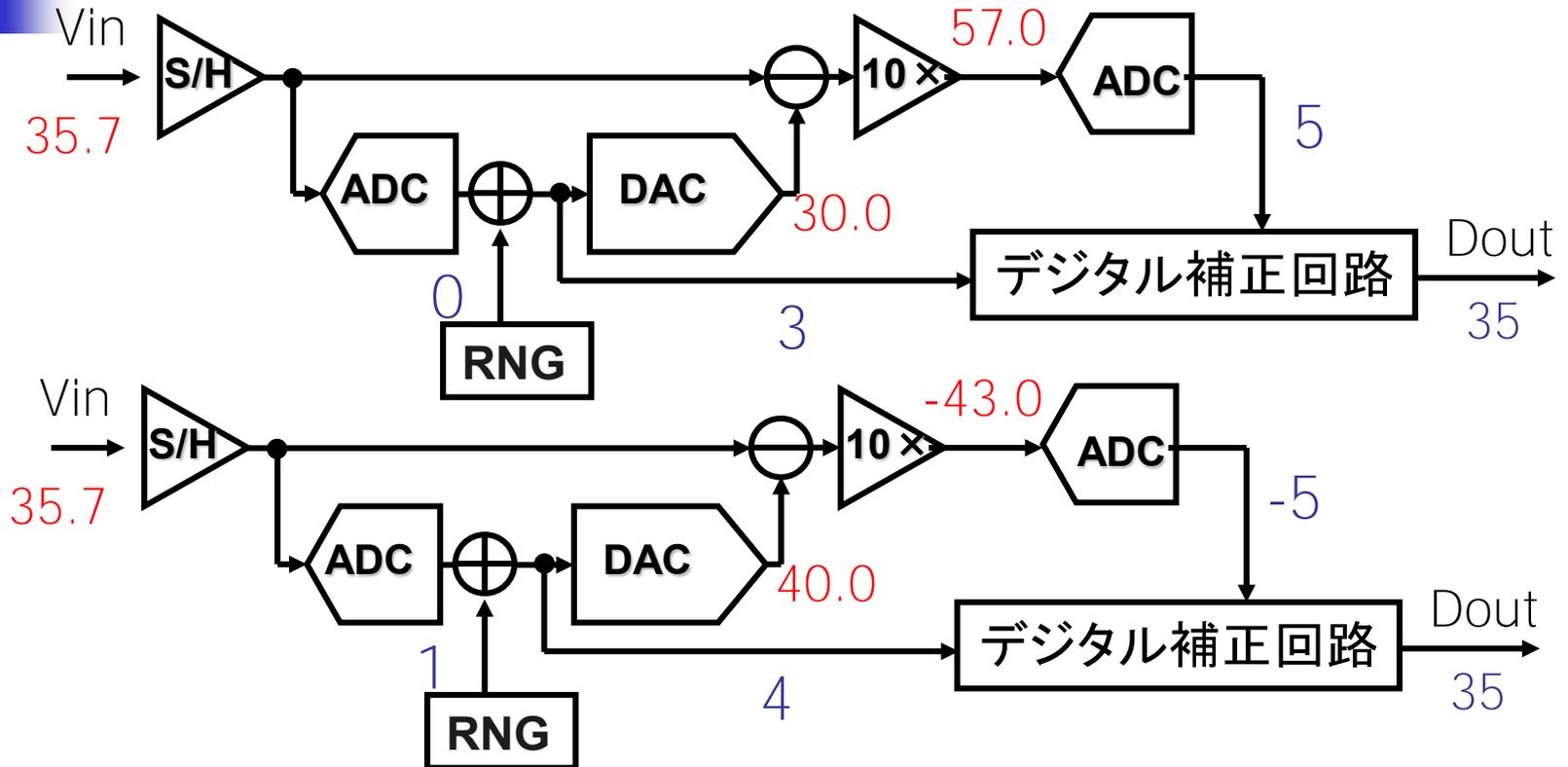


0 or 1 を各50% の確率で発生  
入力Vin とは無相関  
(Random Number Generator)

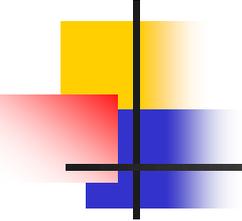
統計的考え方を使う

# パイプラインADCの バックグラウンド自己校正アルゴリズム

## 一例の概念的説明



RNG=0 のとき  $D_{out}=35$  となる頻度と  
RNG=1 のとき  $D_{out}=35$  となる頻度が  
等しくなるように適応的にデジタル演算係数を調整する。

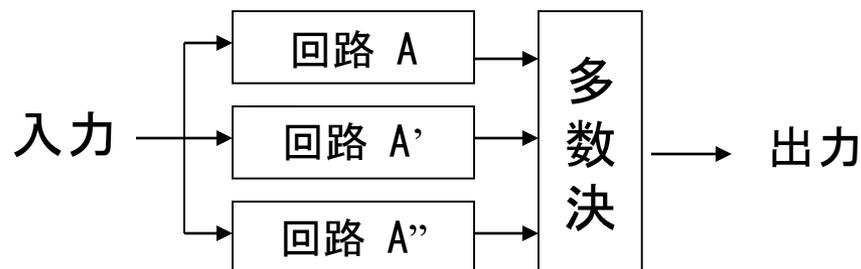
- 
- 
- パイプラインADCでの自己校正技術
  - 逐次比較近似ADCでのデジタル誤差補正技術

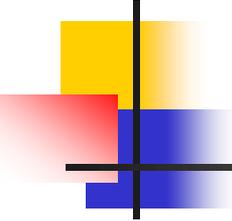
# 冗長性によるデジタル誤差補正

- **空間**の冗長性と**時間**の冗長性
- 回路の非理想要因を許容して正解を出力。
- 非理想要因は計測しない。
- デジタル誤差補正技術により
  - 高信頼性化
  - 高速化
- ここで紹介するのは

時間の冗長性を用いた  
逐次比較近似ADC

cf. 空間の冗長性の例





# 逐次比較近似AD変換器の背景

---

- 高分解能
- 中速
- 低消費電力
- 小型・小チップ面積

産業界で広く使用

- 車載用マイコンに混載
- ペンデジタイザ
- 工業用制御機器

- 大部分がデジタル回路で構成  
ナノCMOSでの実現に適す

# 逐次比較近似ADCの構成と動作

アナログ入力

Analog input  $u$

コンパレータ  
天秤  
Comparator

S/H

サンプル  
ホールド回路

天秤の原理で動作

天秤がコンパレータ  
分銅がDAC

SAR

SAR logic

Po1

Po2

Po3

Po4

1

2

3

4

Clock

SAR 論理回路

Analog output

DAC

MSB

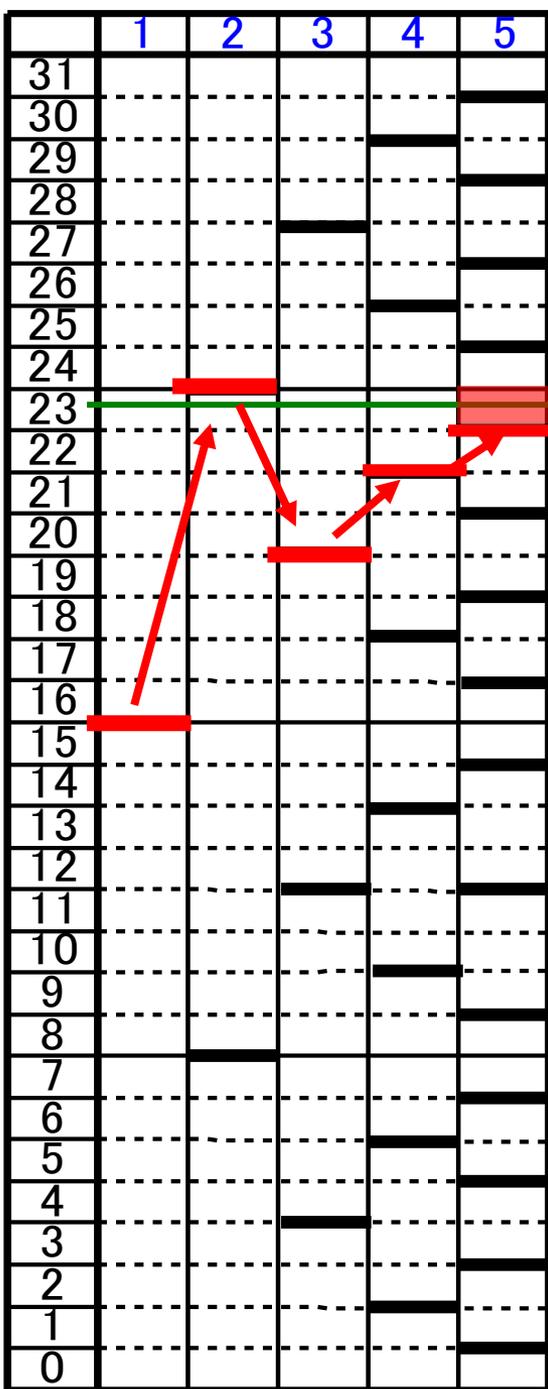
LSB

Digital output

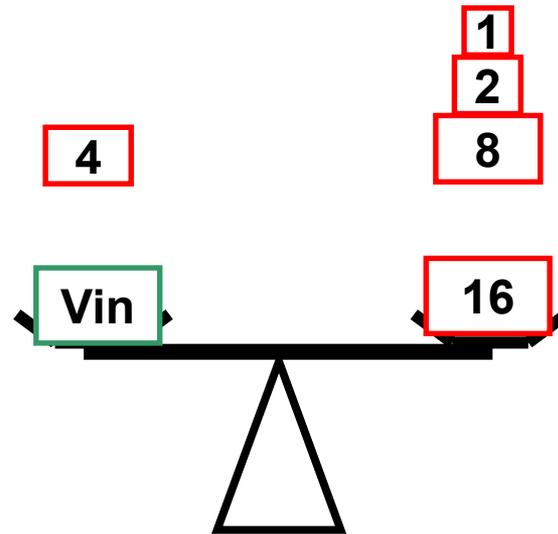
デジタル出力

DA変換器  
分銅

# 5ビット 逐次比較近似ADC 2進探索アルゴリズム動作



23.5 動作例: アナログ入力 23.5 のとき



$$\boxed{\text{Vin}} = \begin{matrix} \boxed{1} \\ \boxed{2} \\ \boxed{8} \\ \boxed{16} \end{matrix} - \boxed{4} = \boxed{23}$$

# 2進探索アルゴリズム コンパレータ誤判定時の動作



$V_{in}=23.5$  動作例: アナログ入力 23.5のとき

1ステップ目で誤判定したとき

誤差大

デジタル  
出力15

$V_{ref}(1)=16$

$V_{ref}(2)=8$

$V_{ref}(3)=12$

$V_{ref}(4)=14$

$V_{ref}(5)=15$

デジタル出力 15

# 非2進探索 冗長アルゴリズム

kステップ目の判定  $d(k) : +1$  or  $-1$

## 2進探索アルゴリズム

$$D_{out} = 2^4 + d(1)2^3 + d(2)2^2 + d(3)2^1 + d(4) + d(5)0.5 - 0.5$$

非2進アルゴリズム: 5ビット分解能を6ステップで実現。

## 従来の非2進探索アルゴリズム

$$D_{out} = 2^4 + d(1)\gamma^4 + d(2)\gamma^3 + d(3)\gamma^2 + d(4)\gamma^1 + d(5) + d(6)0.5 - 0.5$$

$$1 < \gamma < 2$$

アルゴリズムが一意的に決まる。  $\gamma = 2^{\frac{5}{6}}$

## 非2進探索アルゴリズムの一般化

$$D_{out} = 2^4 + d(1)p(2) + d(2)p(3) + d(3)p(4) + d(4)p(5) + d(5)p(6) + d(6)0.5 - 0.5$$

$p(k)$ を自由に決める。  $p(k)$ :分銅の重さ

# 非2進探索アルゴリズムの デジタル誤差補正原理

入力5のとき

2進探索

判定出力:101

$$Dout = 4 + 2 - 1 + 0.5 - 0.5 = 5$$

非2進探索

2通り

判定出力 **1**101

$$Dout = 4 + 1 + 1 - 1 + 0.5 - 0.5 = 5$$

判定出力 **0**111

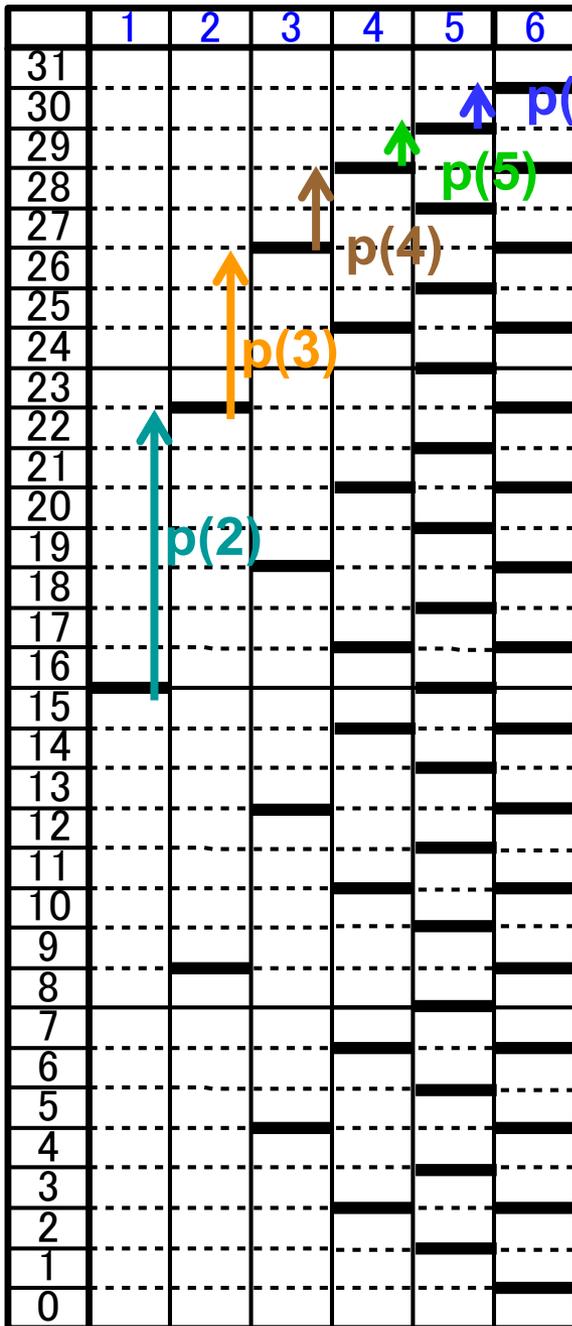
$$Dout = 4 - 1 + 1 + 1 + 0.5 - 0.5 = 5$$

1ステップ目で判定誤りをしてでも補正できる

# 非2進探索アルゴリズム

5ビット分解能(32レベル)

6ステップ(k=1,...,6)の場合



$$p(2)=7$$

$$p(3)=4$$

$$p(4)=2$$

$$p(5)=1$$

$$p(6)=1$$

と設計する。

分銅の重さに対応

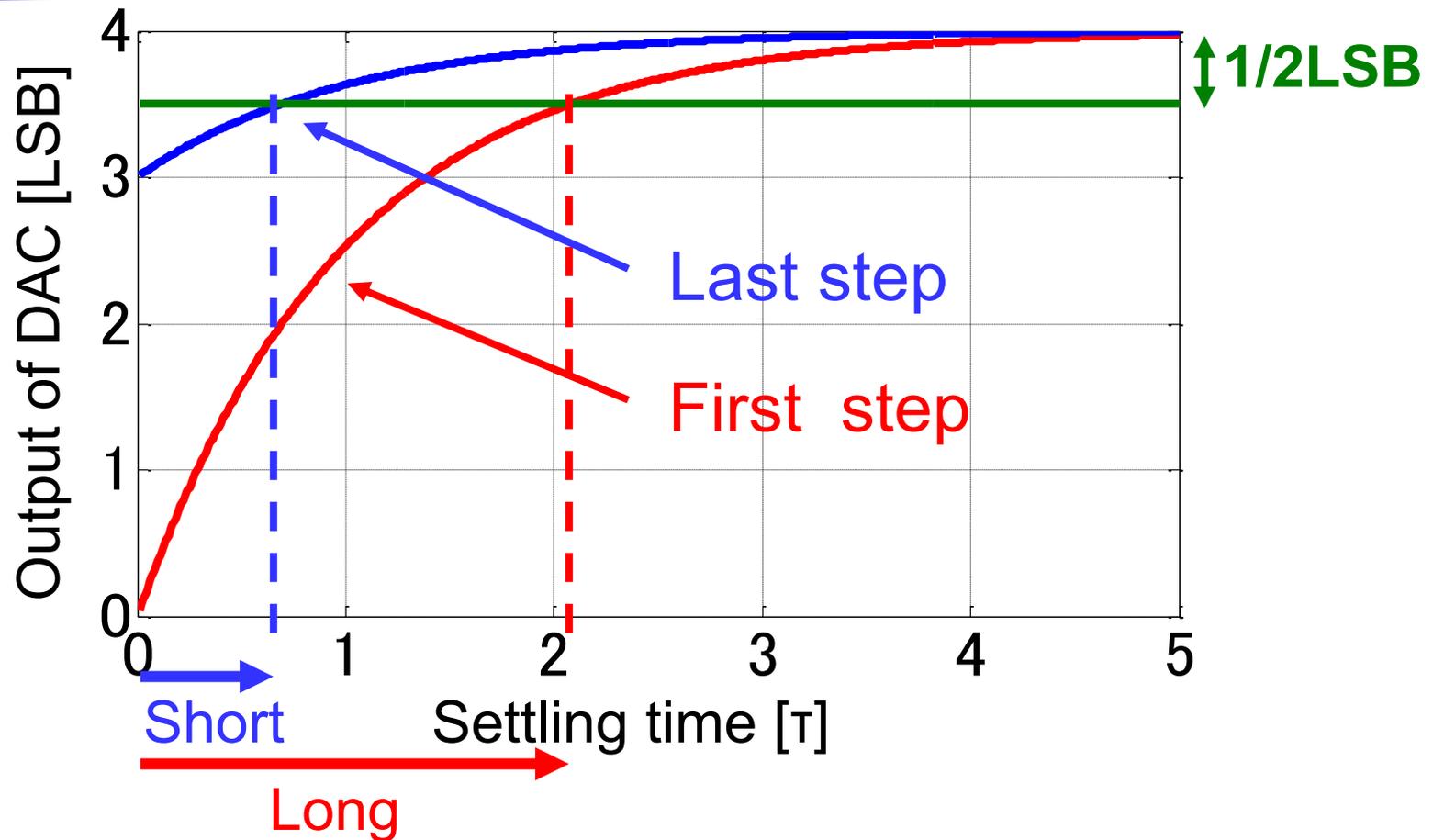
$$2^{5-1} = 1 + p(2) + p(3) + p(4) + p(5) + p(6)$$

$$2^4 = 1 + 7 + 4 + 2 + 1 + 1 = 16$$

$$2^{N-1} = 1 + \sum_{i=2}^M p(i)$$

を満たしている

# 参照電圧発生用の 内部DA変換器の整定時間



# 非2進探索アルゴリズムによる AD変換 高速化 (原理説明)

## Binary search algorithm



Exact DAC settling → Long  
time

A/D conversion time

## Non-binary search algorithm



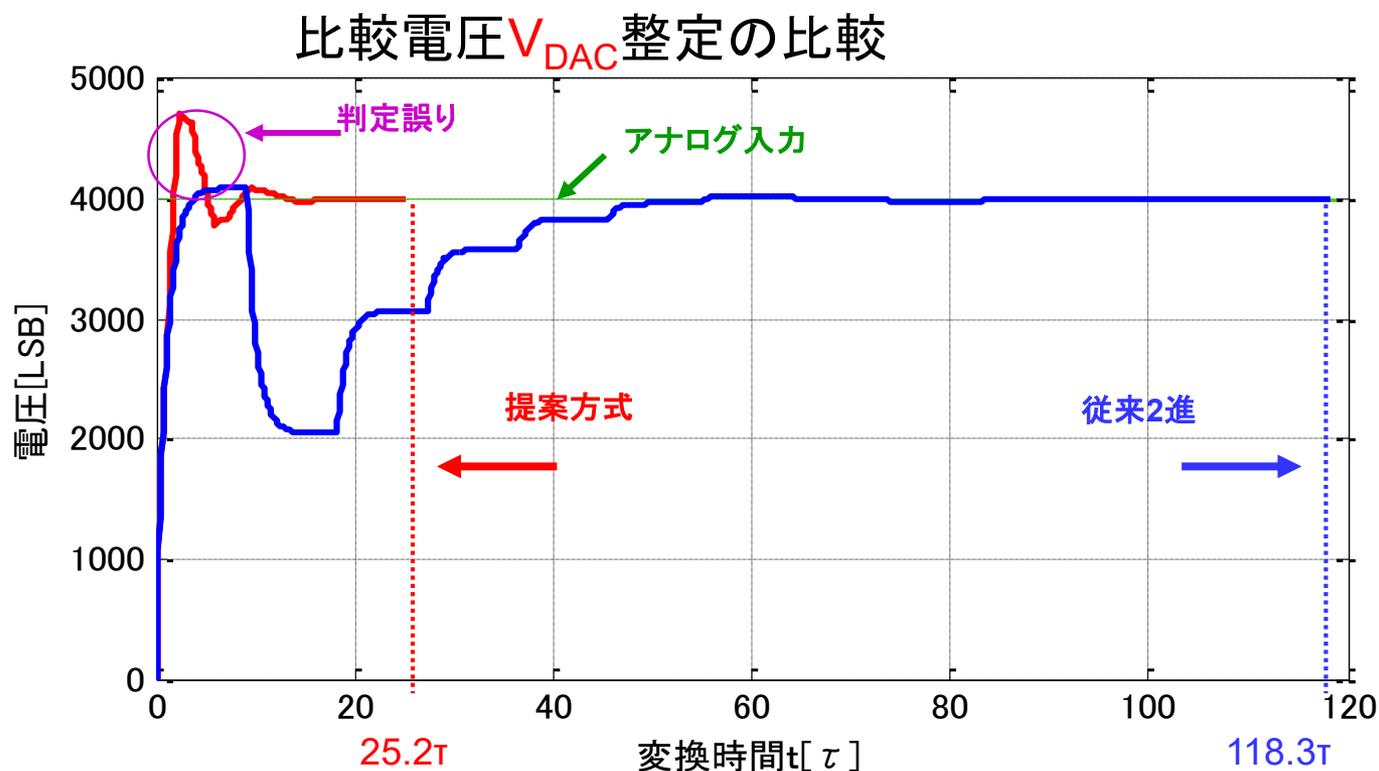
Correct incomplete settling error.

Incomplete DAC settling → Short

# 非2進探索アルゴリズムによる AD変換 高速化 (シミュレーション確認)

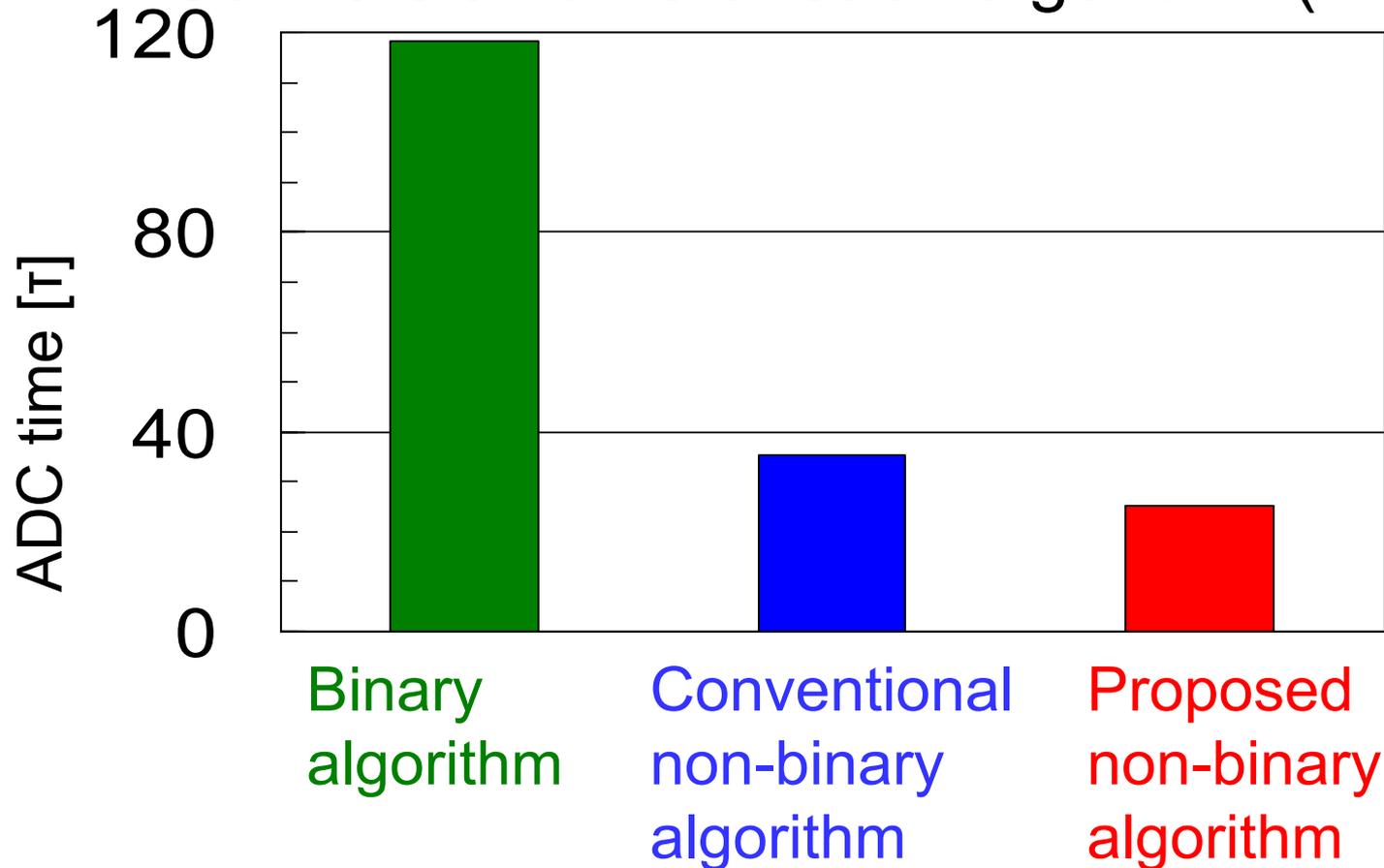
従来2進: 14ビット14ステップ 1サイクル9.1 $\tau$

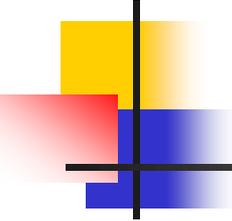
提案非2進: 14ビット22ステップ 1サイクル1.2 $\tau$



# AD変換スピードの比較

Conversion time of each algorithm (14-bit)





# 逐次比較ADCへの期待

---

- 昔からの方式
  - 産業界で広く使用
  - 微細CMOS実現での研究活発
  - 冗長アルゴリズム(信号処理技術)
    - ➡ デジタル回路部だけの設計変更で
      - 高信頼性化
      - 高速化
- が可能。

## 8. 基準電圧源回路

群馬大学 小林春夫

e-mail: [koba@gunma-u.ac.jp](mailto:koba@gunma-u.ac.jp)

<https://kobaweb.ei.st.gunma-u.ac.jp/>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

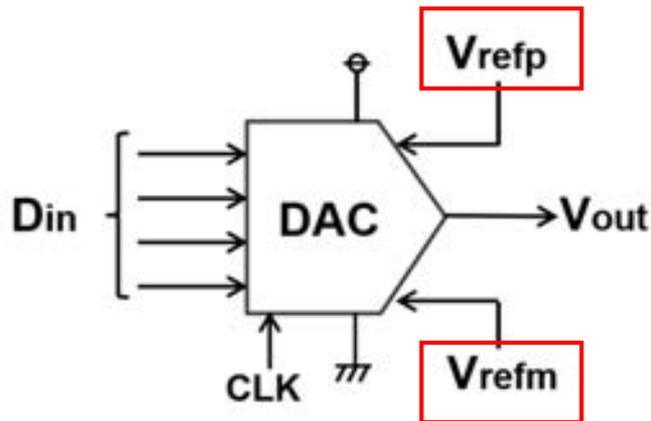
<https://kobaweb.ei.st.gunma-u.ac.jp/analog-web/analogworkshop.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/gakkai.html>

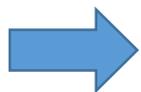
# DA変換器とは

Digital-to-Analog Converter (DAC) :

- デジタル信号をアナログ信号に変換する回路

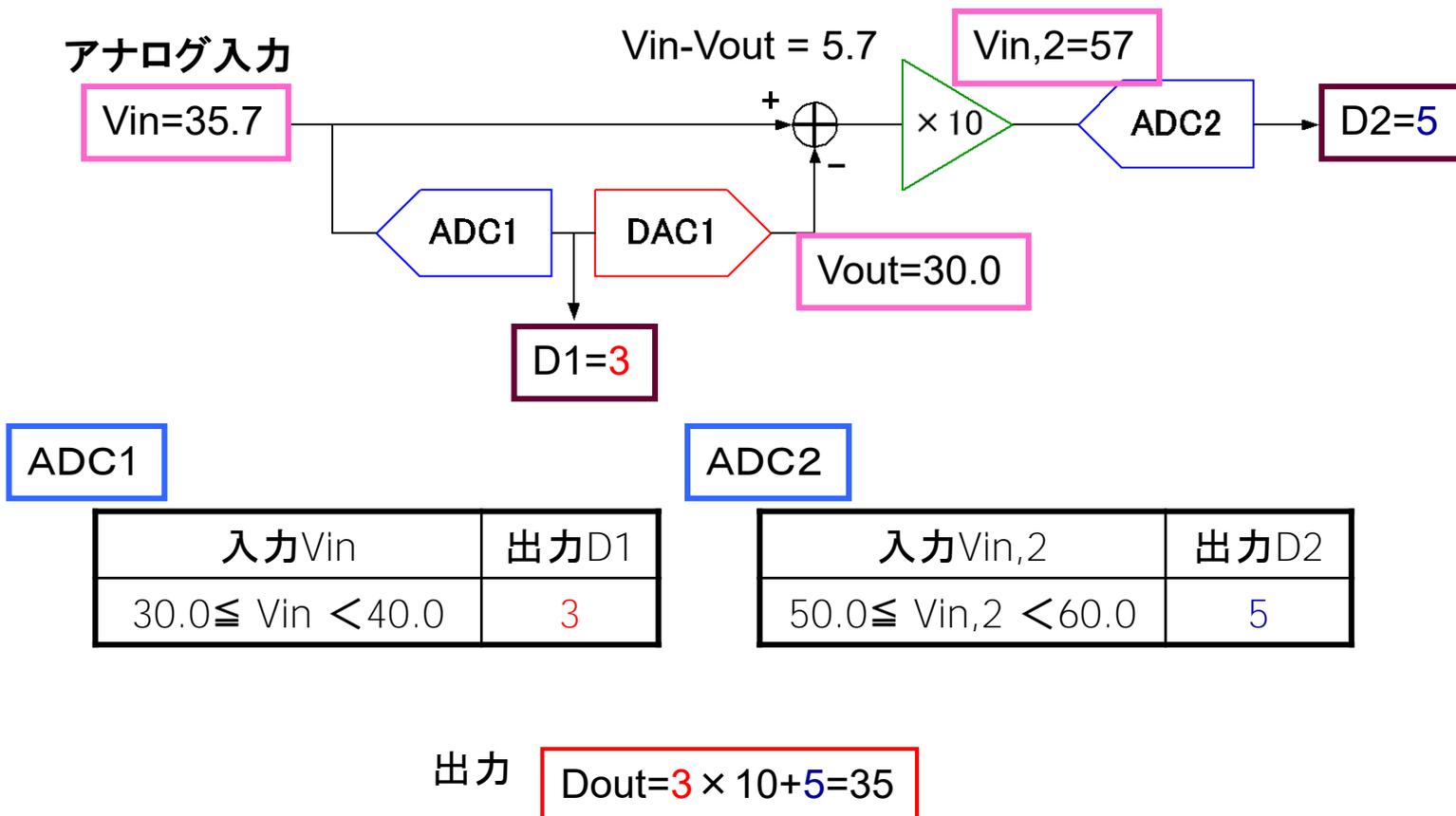


- **単位基準電圧**(または電流、電荷)の入力デジタル値倍を出力する回路

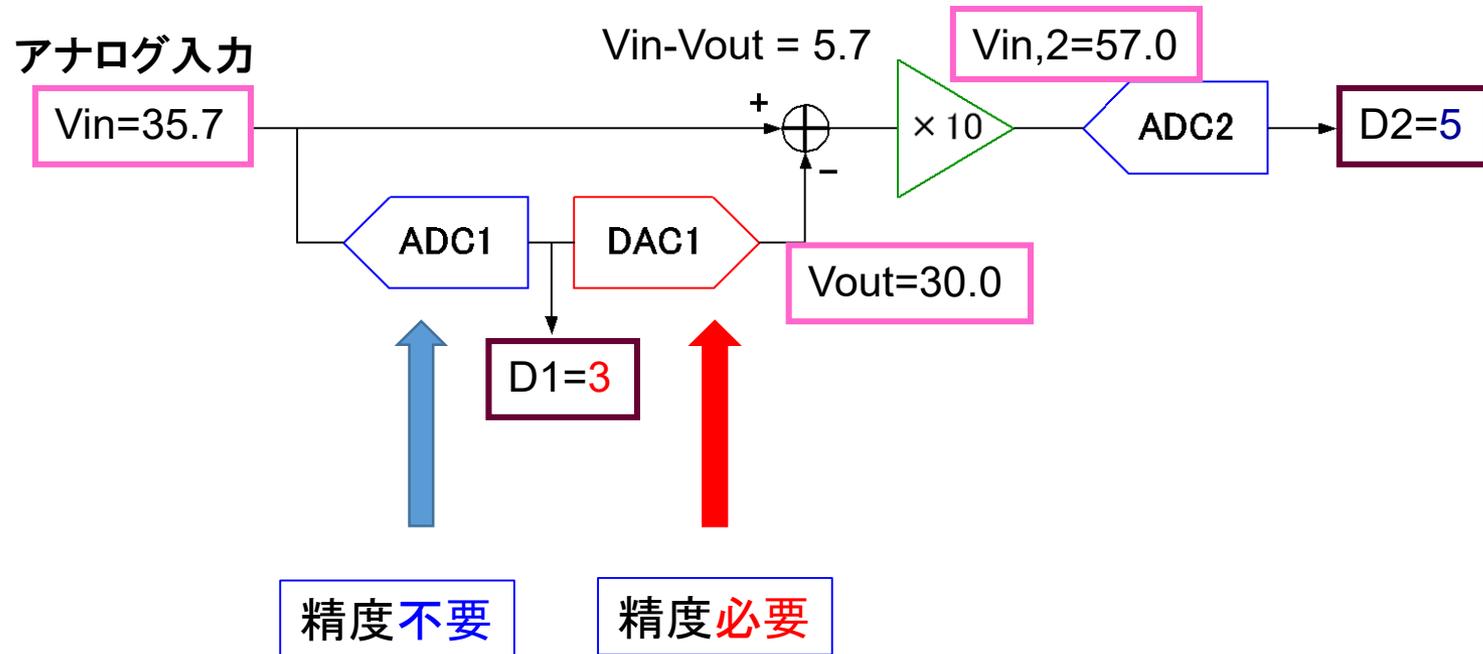


回路センスを感じる

# パイプラインADCの構成と動作



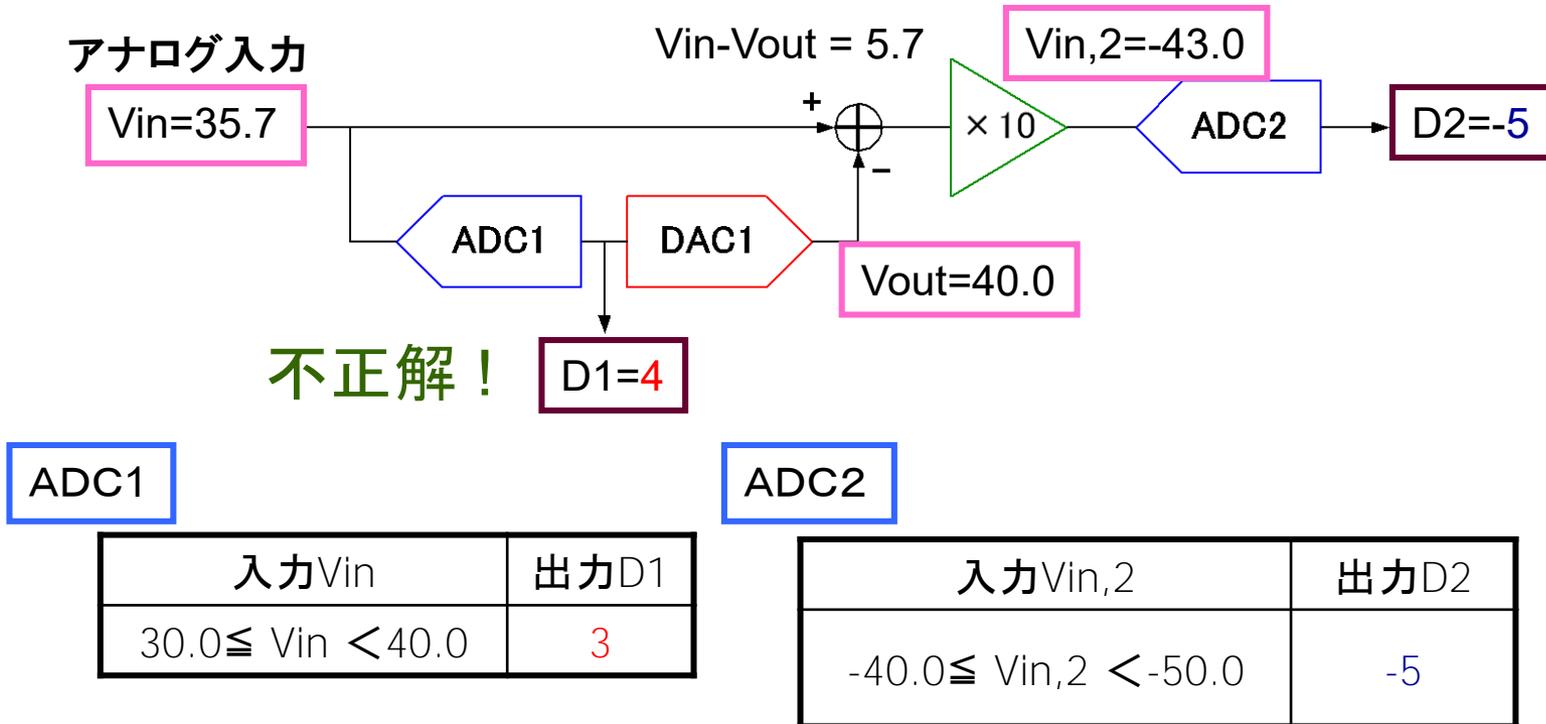
# パイプラインADC の内部のADC/DAC



なぜ？

# 内部ADC1で精度不要

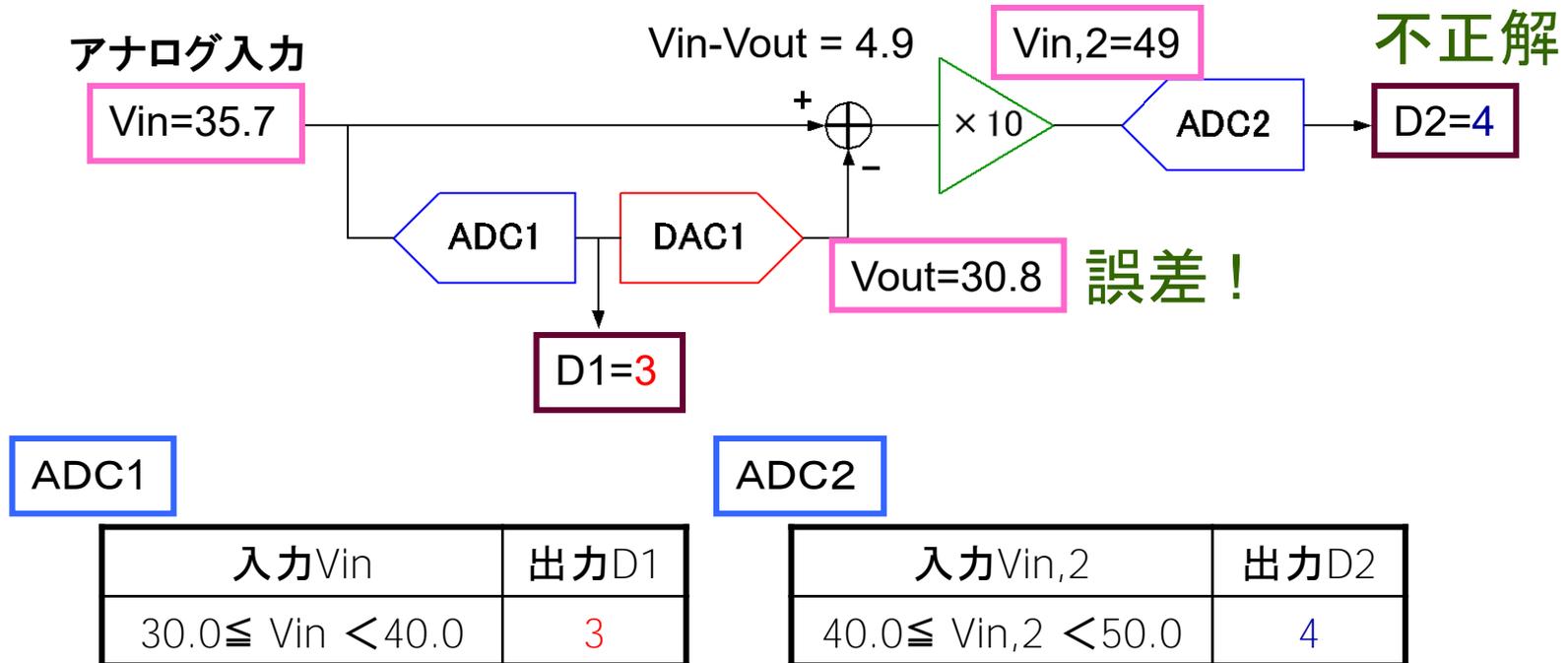
ADC2の入カレンジ冗長性で対応可能



出力  $D_{out}=4 \times 10 - 5 = 35$

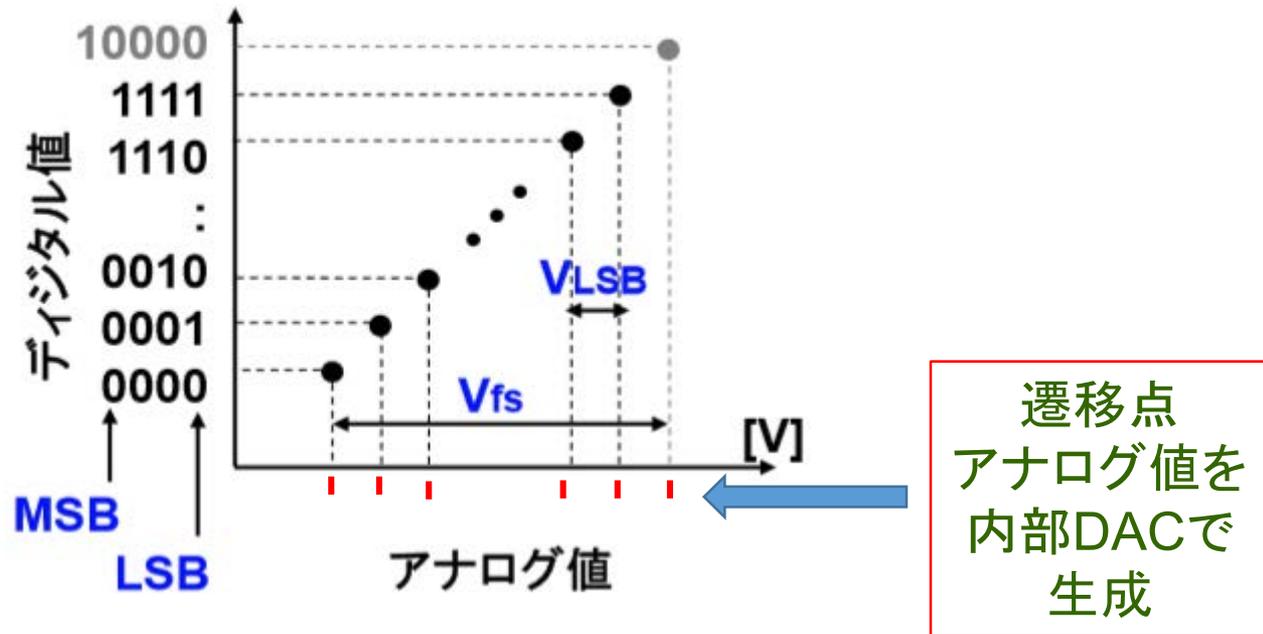
正解!

# 内部DAC1で精度必要



出力  $D_{out}=3 \times 10+4=34$  不正解

# ADCの線形性を考える



「ADC全体の線形性の基準は内部DACの線形性である」

(東京都市大名誉教授 堀田正生先生)

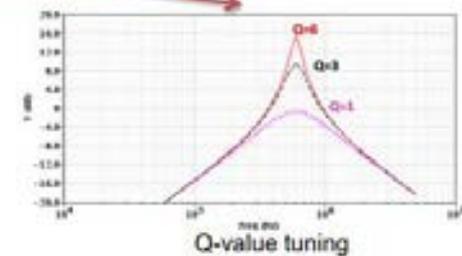
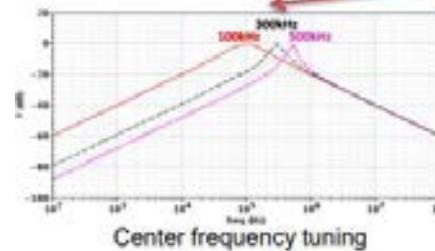
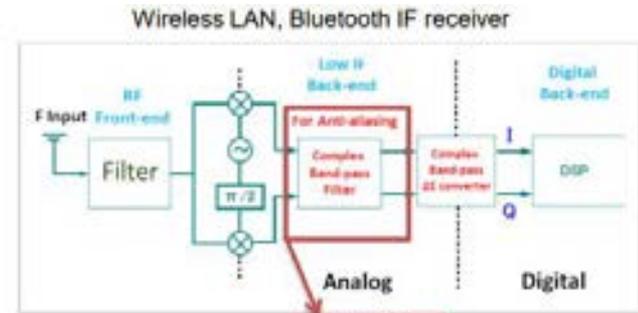
# アナログフィルタ特性調整は基準周波数が必要

バンドパスフィルタ中心周波数の調整

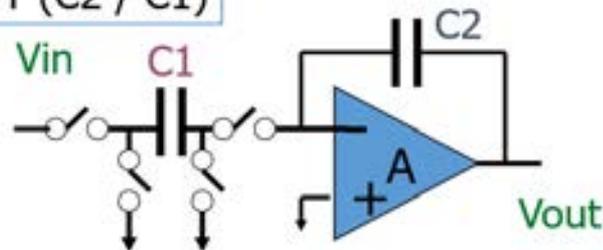


基準周波数(時間)が必要

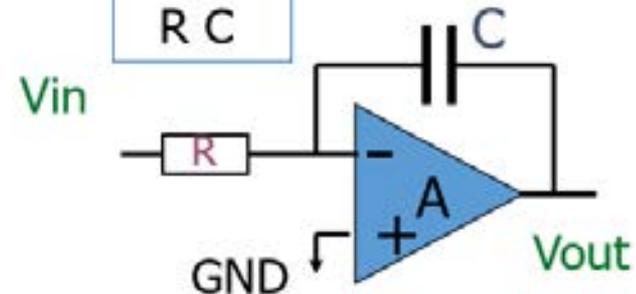
アナログフィルタ回路の  
キーコンポーネント:  
アナログ積分回路  
時定数の調整必要



時定数  
 $T (C2 / C1)$



時定数  
 $RC$



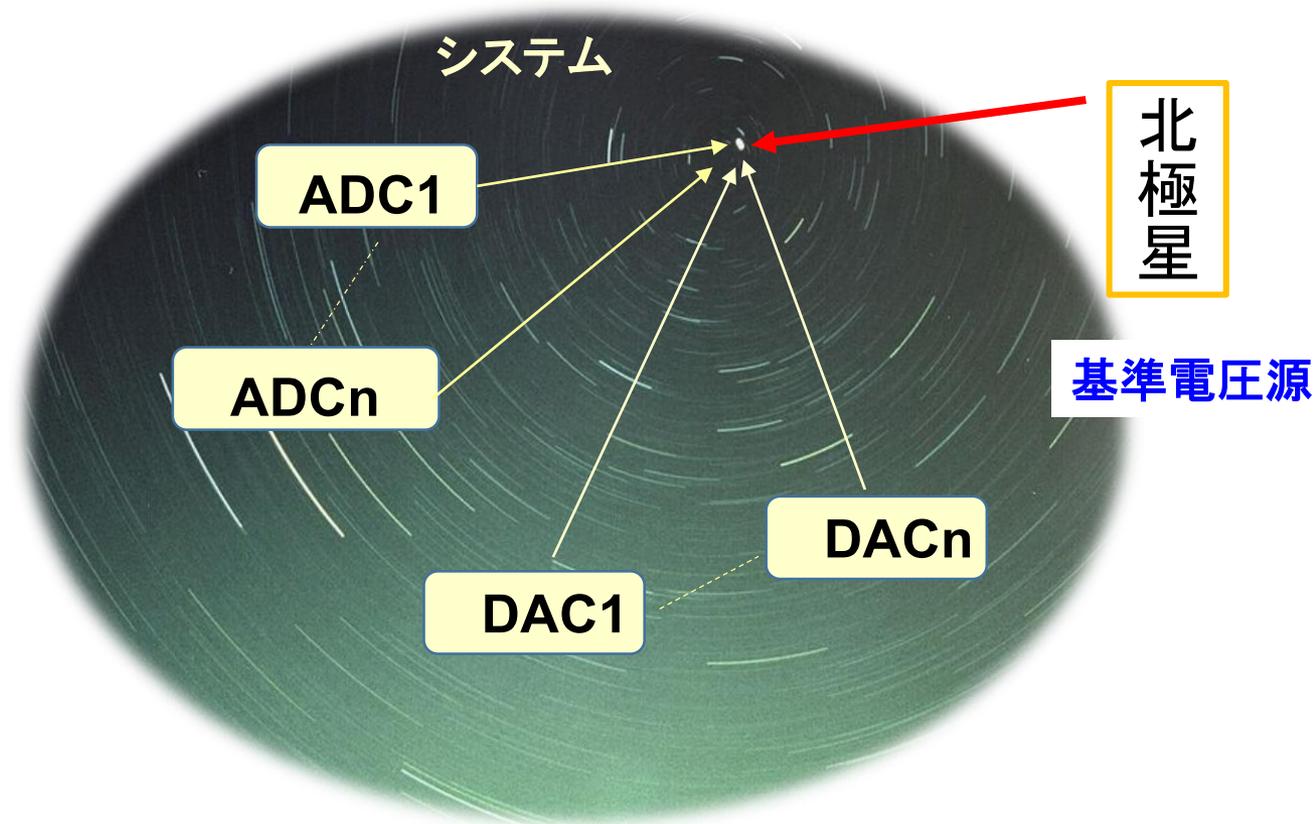
# 基準電圧源はシステムの北極星

システムの基準電圧源は、システム精度の基準となるもの。

システム内に複数の基準は設けない。

一つの基準にたいして、システム内の全てのアナログ部精度がトレースする様に設計。

基準電圧源は、システム精度における北極星



# 温度依存のない基準電圧源

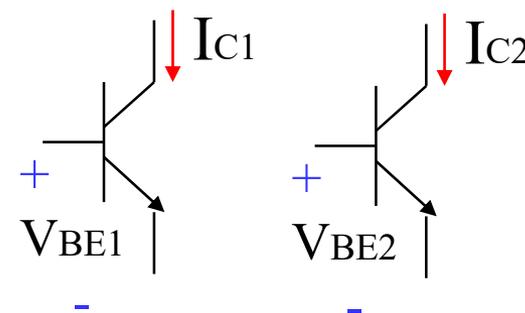
- バイポーラトランジスタ ベースエミッタ間電圧  $V_{BE}$   
 $\delta V_{BE}/\delta T = -2\text{mV}/^\circ\text{C} < 0$  (負温度係数)
- 熱電圧  $V_T = kT/q$   
 $k$ : ボルツマン定数  $T$ : 絶対温度,  $q$ : 電子電荷  
 $\delta V_T/\delta T = k/q = +0.085\text{mV}/^\circ\text{C} > 0$  (正温度係数)
- 温度依存性のない電圧  $V_{OUT}$   
適切な定数  $M$   
 $V_{OUT} = V_{BE} + M \cdot V_T$   
 $\delta V_{OUT}/\delta T = 0$  とできる (温度係数ゼロ)

## 熱電圧 $V_T = kT/q$ を どのようにして回路で得るか

2つの異なるバイポーラトランジスタ

$$I_{c1} = I_{s1} \exp(V_{BE1}/V_T)$$

$$I_{c2} = I_{s2} \exp(V_{BE2}/V_T)$$



$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln [(I_{c1} \cdot I_{s2}) / (I_{c2} \cdot I_{s1})]$$

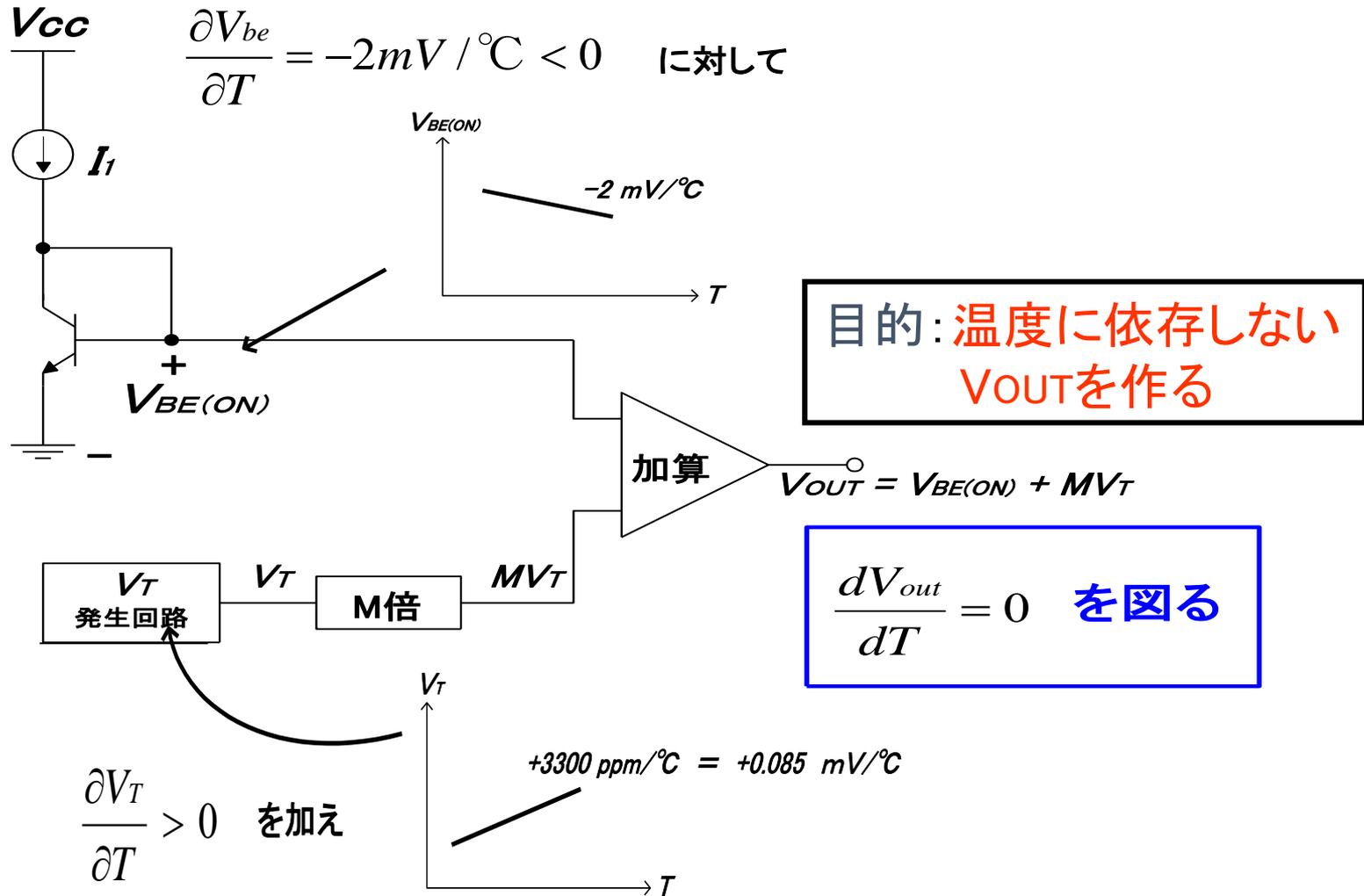
2つのベースエミッタ間電圧の差  $\Delta V_{BE} \rightarrow V_T$  が得られる

PTAT電圧源・電流源

→ 絶対温度  $T$  に比例する電圧源・電流源

PTAT: Proportional to Absolute Temperature

# バンドギャップ基準電圧の原理



# バンドギャップ基準電圧回路の理解の仕方

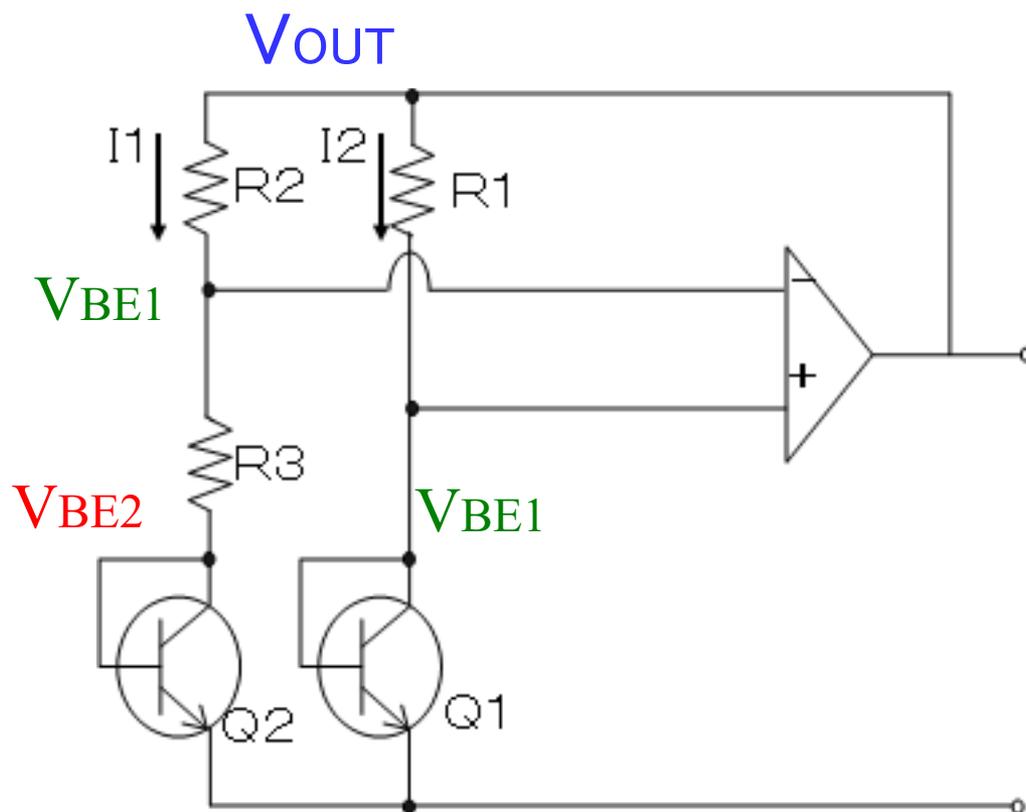
$V_{BE}$  はどこ？

$V_{BE1} - V_{BE2}$  はどこ？

$$I_1 = (V_{BE1} - V_{BE2}) / R_3$$

$$V_{OUT} = V_{BE1} + R_2 I_1$$

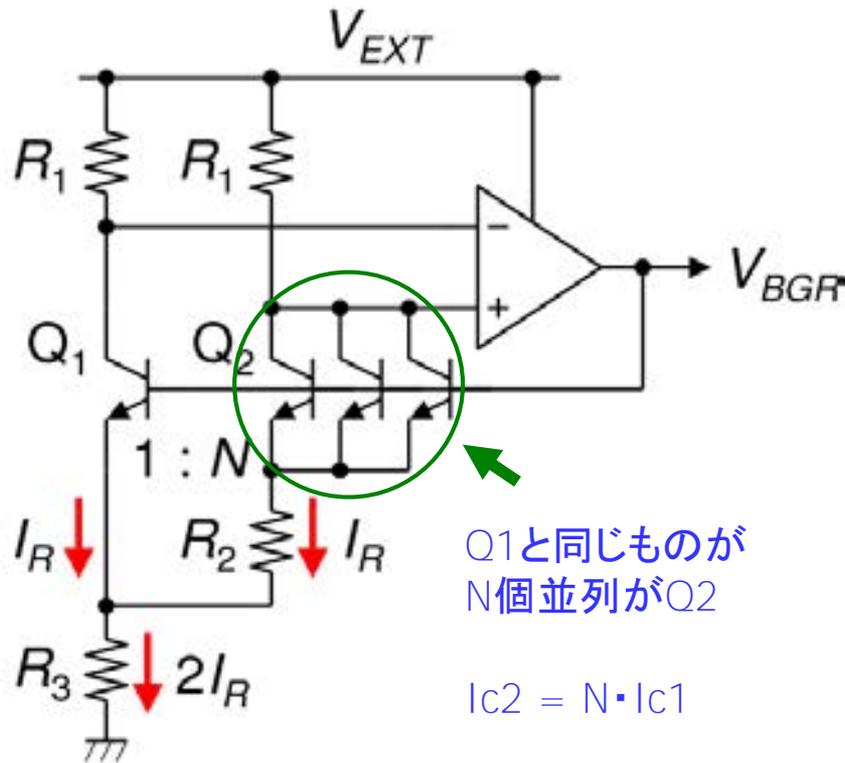
回路例



# バンドギャップ基準電圧回路 コメント

- バンドギャップ基準電圧回路は多数  
前頁までの説明は「第一近似」
  - 現在も回路系国際会議で発表
  - 多くは企業秘で表にでてこない
  - 小規模アナログ回路
  - 回路設計者の能力に依る差別化回路
- CMOS LSI中にも  
寄生バイポーラトランジスタを用い実現可能

# 問題 Brokaw 型 バンドギャップ基準電圧源回路



$$I_R = \frac{\Delta V_{BE}}{R_2} = \frac{kT \ln N}{qR_2}$$

$$V_{BGR} = V_{BE1} + 2I_R R_3$$

$$= V_{BE1} + \frac{kT}{q} \cdot \frac{2R_3 \ln N}{R_2}$$



これらの式を導出せよ

# 究極の不易「物理量」

## SI 単位系 (International System of Units)

メートル  $m$ , キログラム  $kg$ , 秒  $s$ , アンペア  $A$ ,  
ケルビン  $K$ , モル  $mol$ , カンデラ  $cd$

### 対応する物理量

長さ、質量、時間、電流、熱力学温度、物質質量、光度

定義(2018年に変更決議、2019年5月から実施)

セシウム133原子振動数  $\Delta\nu_{Cs}$  9192631770 Hz

真空における光速度  $c$  299792458 m/s

プランク定数  $h$   $6.62607015 \times 10^{-34}$  J s

電気素量  $e$   $1.602176634 \times 10^{-19}$  C

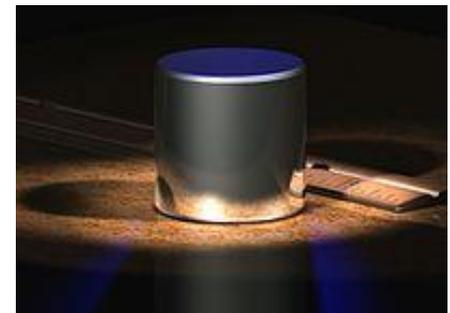
ボルツマン定数  $k$   $1.380649 \times 10^{-23}$  J/K

アボガドロ定数  $N_A$   $6.02214076 \times 10^{23}$  mol<sup>-1</sup>

周波数  $540 \times 10^{12}$  Hz 単色光の発光効率  $K_{cd}$  683 lm/W



メートル原器は  
1960年に廃止



キログラム原器は  
2019年に廃止

# 工学センスの重要性

円周率の工学設計での使用桁数

$\pi = 3.14159\ 26535\ 89793\ 23846\ 26433\ 83279\ 50288\ \dots$

小惑星探査機「はやぶさ」 16桁

指輪の制作工房 3桁

砲丸の工場 10桁

陸上競技場のトラック 5桁

タイヤメーカー 企業秘密

モノづくりにおいて精度が重要

(桜井進氏)

逆に言えば、現状そのアプリケーションではそれ以上の精度不要

# ものづくりと基準

- ものづくり は ばらつき との戦い



基準がしっかりしているとバラツキを抑制できる

- アナログ/ミクストシグナル回路での  
(自動)調整技術、(自己)校正技術



「基準」を明確にする



A2-1 15:45-16:15  
Oct. 30, 2019 (Wed)

## 9. 複素信号処理

Invited

# Analog / Mixed-Signal / RF Circuits for Complex Signal Processing

Haruo Kobayashi, Nene Kushita, Minh Tri Tran  
Koji Asami, **Hao San**, Anna Kuwana, Akemi Hatta

*Gunma University*  
*Tokyo City University*



# Outline

---

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator
- Conclusion

# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator
- Conclusion

# Why My Research for Complex Signal Processing ?



About 15 years ago

at IEEE International Solid-State Circuits Conference  
San Francisco, CA

The most prestigious conference in IC design

Katholieke Universiteit Leuven (KU Leuven), Belgium

World top research group in analog IC design

presentation



Some simple circuit  
with curious characteristics  
(RC polyphase filter)

However,  
I could not understand its principle



# Complex Signal

There is NO physical complex signal.  
It is only defined mathematically.

2 real signals: I, Q

I: In-Phase, Q: Quadrature-Phase

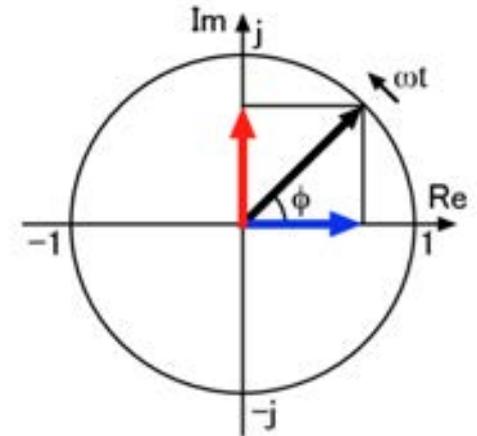
$V_{\text{signal}} = I + jQ$     Complex Signal

$V_{\text{image}} = I - jQ$     Image



$$I = [V_{\text{signal}} + V_{\text{image}}]/2$$

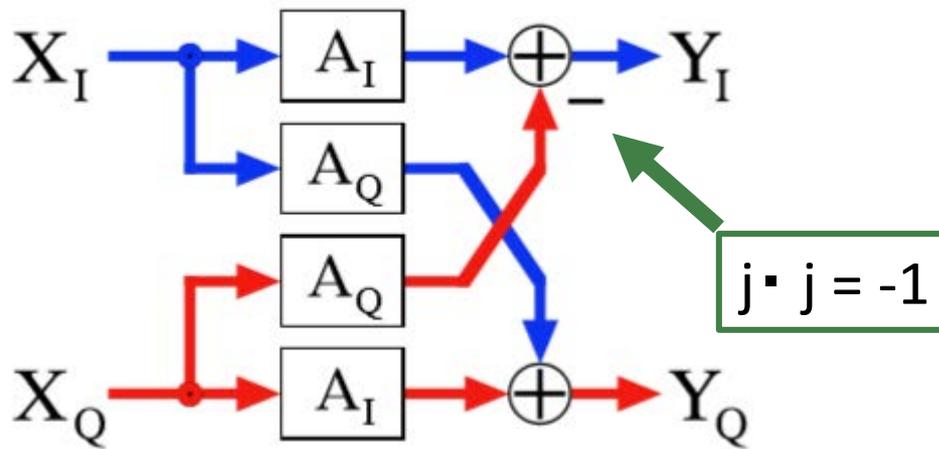
$$Q = [V_{\text{signal}} - V_{\text{image}}]/(2j)$$



Gauss plane



# Basic Complex Signal Processing Block



$$\dot{Y} = \dot{A} \cdot \dot{X}$$

$$\begin{aligned} Y_I + jY_Q &= (A_I + jA_Q) \cdot (X_I + jX_Q) \\ &= (A_I \cdot X_I - A_Q \cdot X_Q) \\ &\quad + j \cdot (A_I \cdot X_Q + A_Q \cdot X_I) \end{aligned}$$

# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator

H. Kobayashi, J. Kang, T. Kitahara, S. Takigami, H. Sakamura,  
"Explicit Transfer Function of RC Polyphase Filter  
for Wireless Transceiver Analog Front-End",  
IEEE Asia-Pacific Conference on ASICs, Taipei, Taiwan (Aug. 2002).

# Goal of First Research

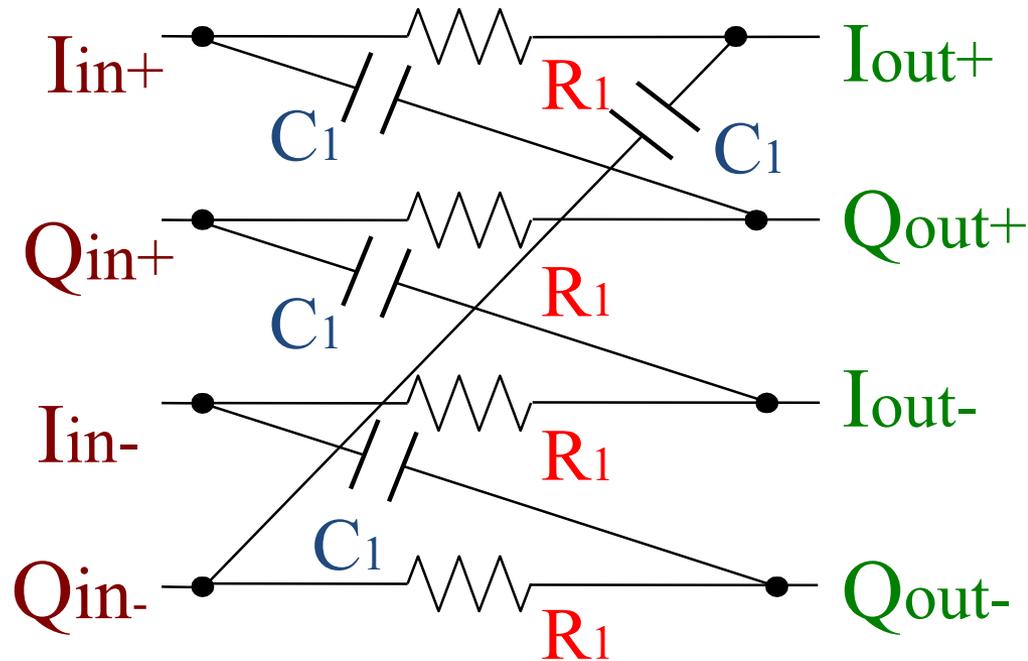
---

- To establish systematic design and analysis methods of RC polyphase filters.
- As its first step,  
to derive explicit transfer functions of the 1st-, 2nd- and 3rd-order RC polyphase filters.

# Features of RC Polyphase Filter

- Its input and output are **complex** signal.
- **Passive** RC analog filter
- One of key components in wireless transceiver analog front-end
  - **I, Q signal generation**
  - **Image rejection**
- Its explicit transfer function was NOT derived yet at that time.

# First-order RC Polyphase Filter



I: In-Phase, Q: Quadrature-Phase

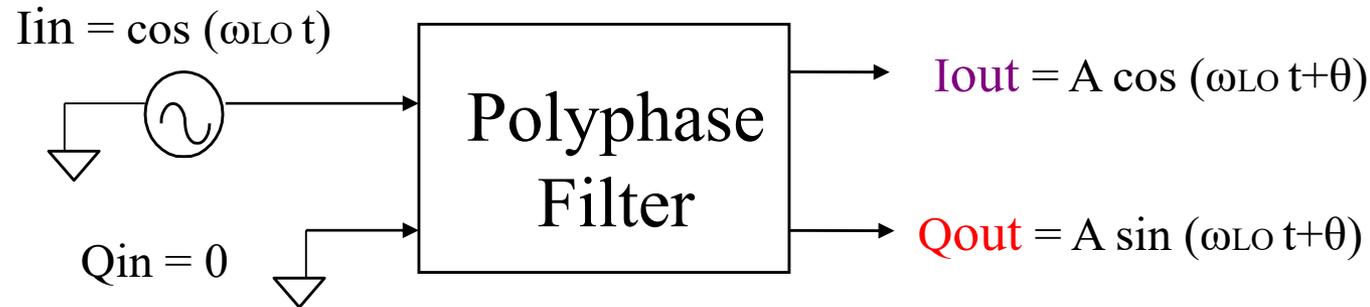
Differential Complex Input:  $V_{in} = I_{in} + j Q_{in}$

Differential Complex Output:  $V_{out} = I_{out} + j Q_{out}$

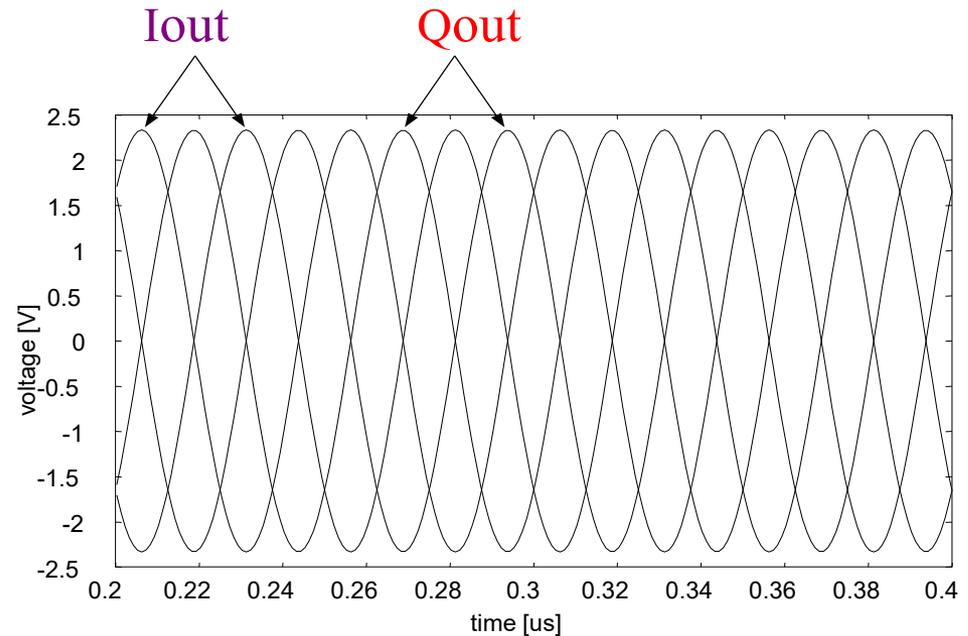
# I, Q Signal Generation

Single cosine

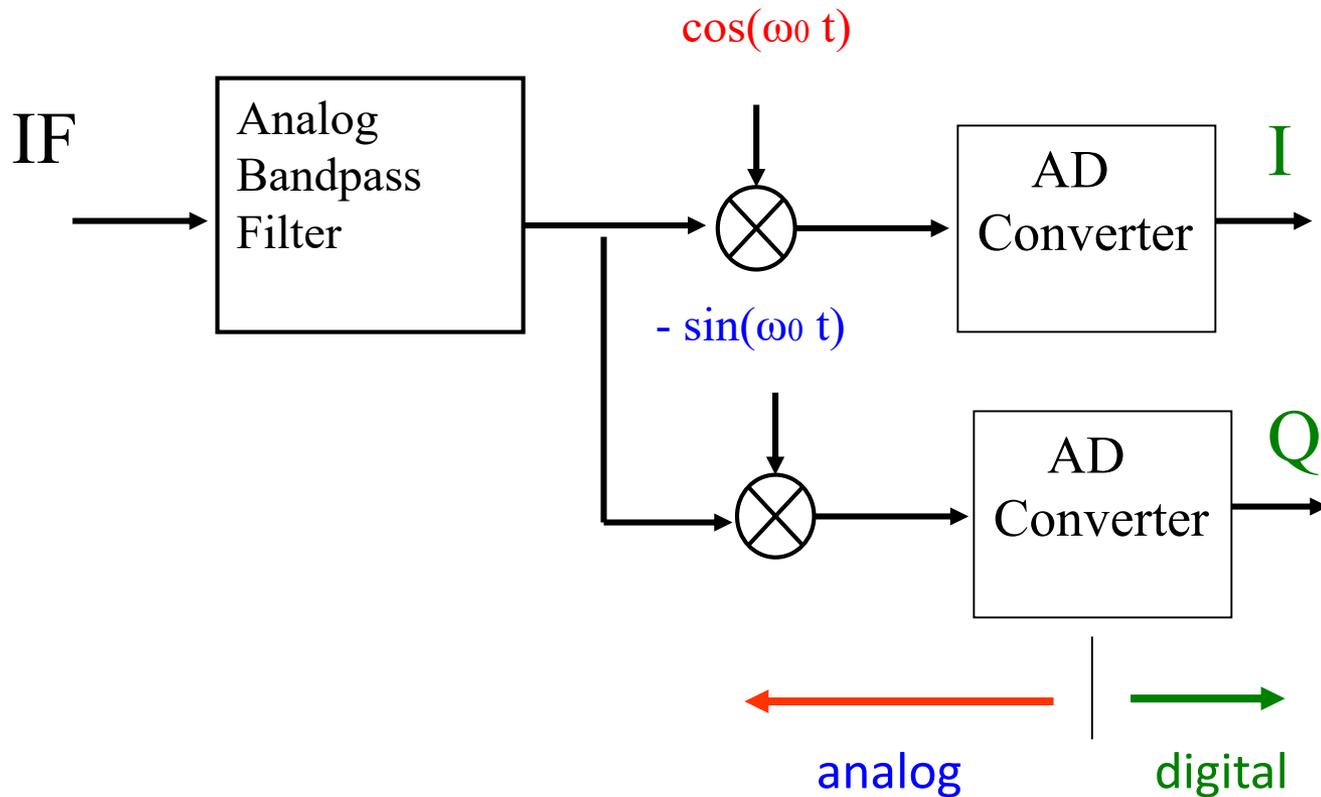
Cosine, Sine signals



$$\omega_{LO} = \frac{1}{R_1 C_1}$$



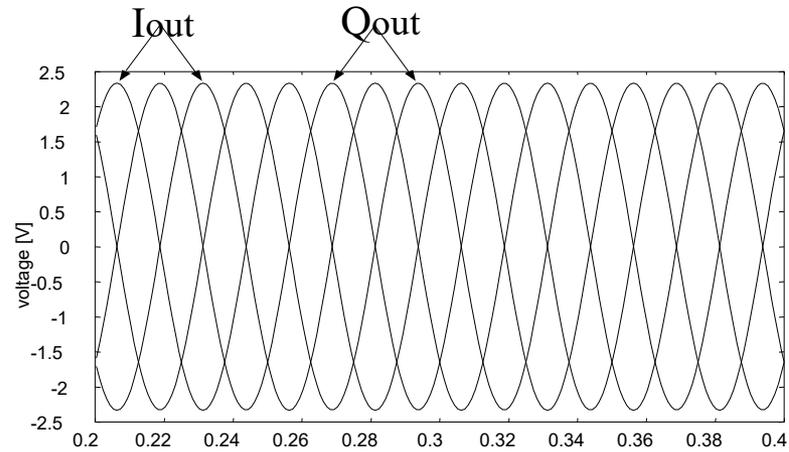
# Cosine, Sine Signals in Receiver



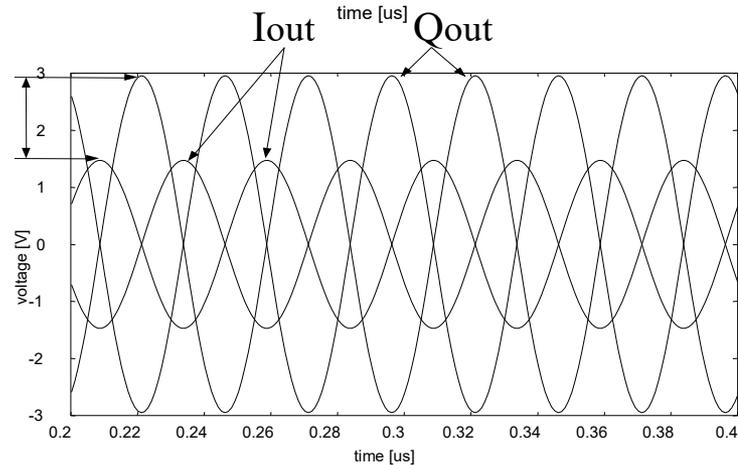
They are used for down conversion

# Problem when $\omega_{LO} \neq 1/R_1C_1$

$$\omega_{LO} = \frac{1}{R_1C_1}$$



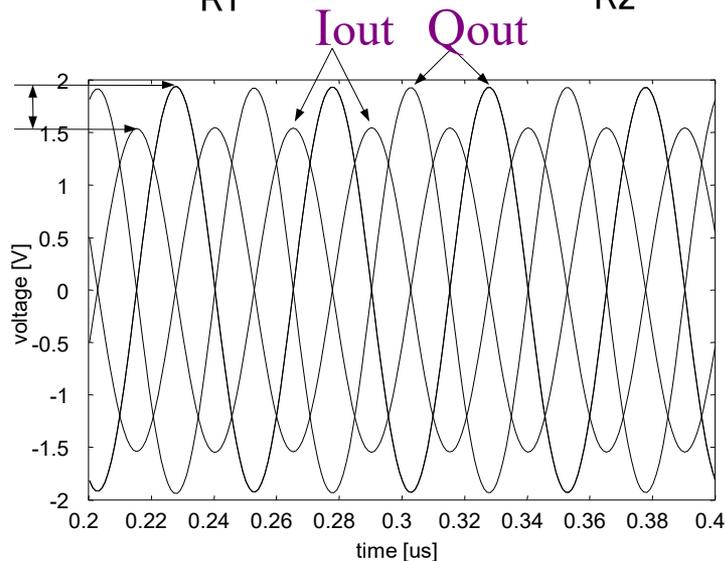
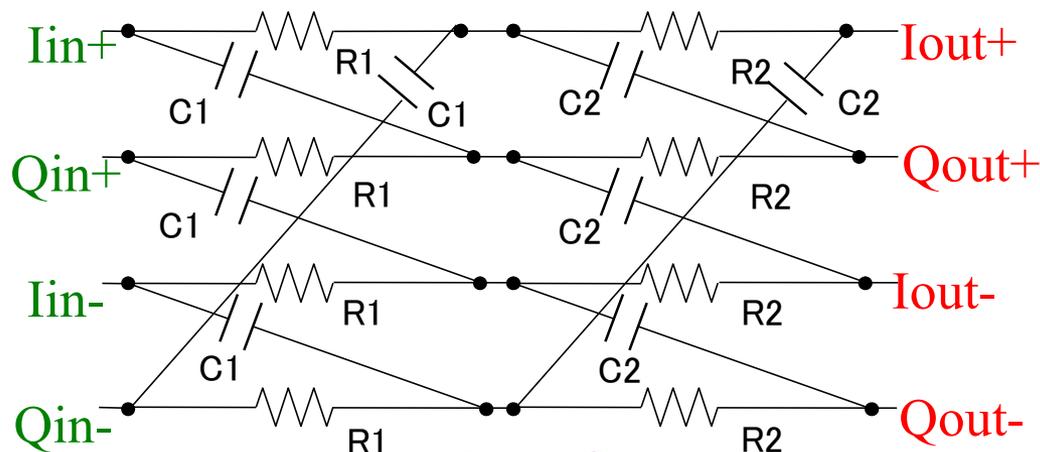
$$\omega_{LO} = \frac{2}{R_1C_1}$$



# 2<sup>nd</sup>-order RC Polyphase Filter

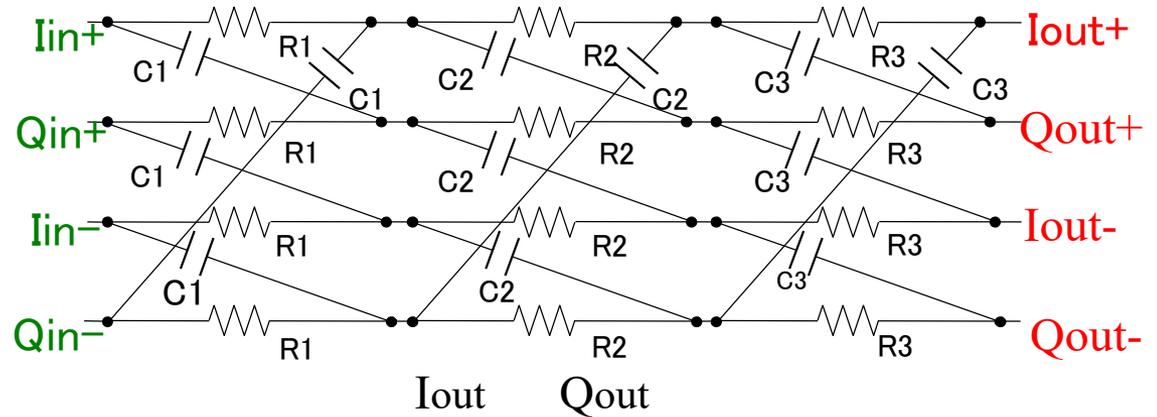
The problem of large difference between  $I_{out}$ ,  $Q_{out}$  amplitudes can be alleviated.

$$\omega_{LO} = \frac{2}{R_1 C_1}$$

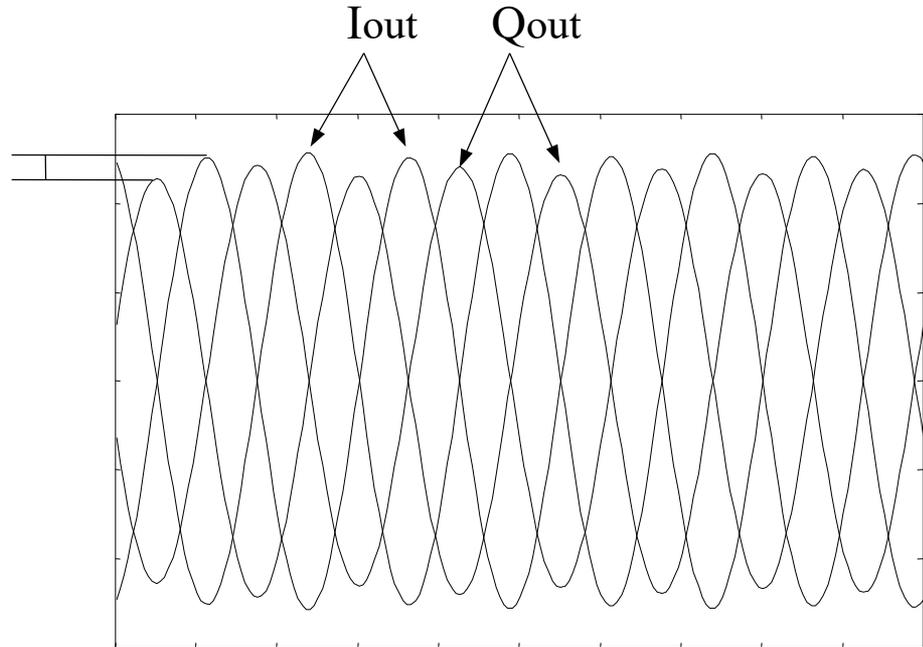


# 3<sup>rd</sup>-order RC Polyphase Filter

The amplitude difference problem is further alleviated.

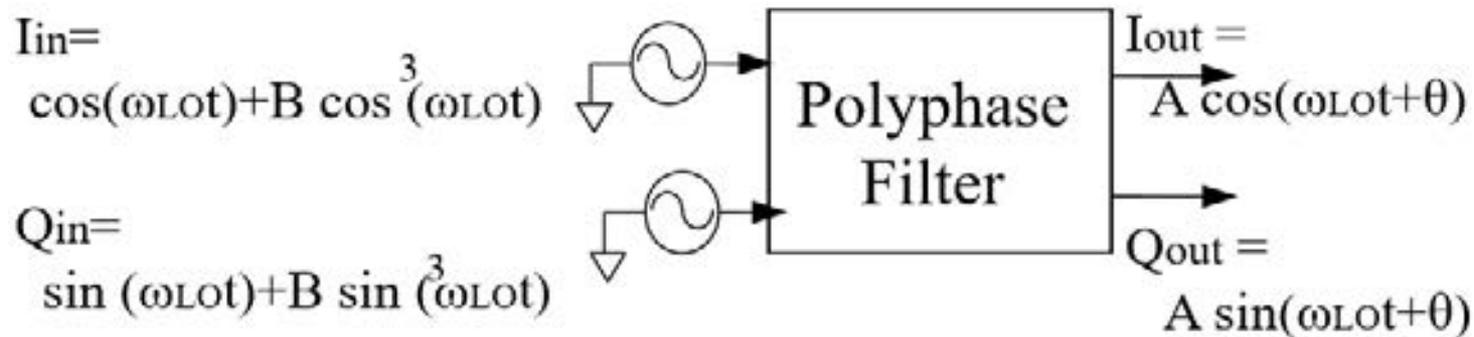


$$\omega_{LO} = \frac{2}{R_1 C_1}$$



# Pure I, Q Signal Generation

## 3<sup>rd</sup>-order harmonics rejection



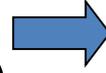
With  
3<sup>rd</sup>-order harmonics.

Without  
3<sup>rd</sup>-order harmonics.

# Simulation of 3<sup>rd</sup>-order Harmonics Rejection

$$I_{in}(t) = \cos(\omega_{LO}t) + a \cos^3(\omega_{LO}t)$$

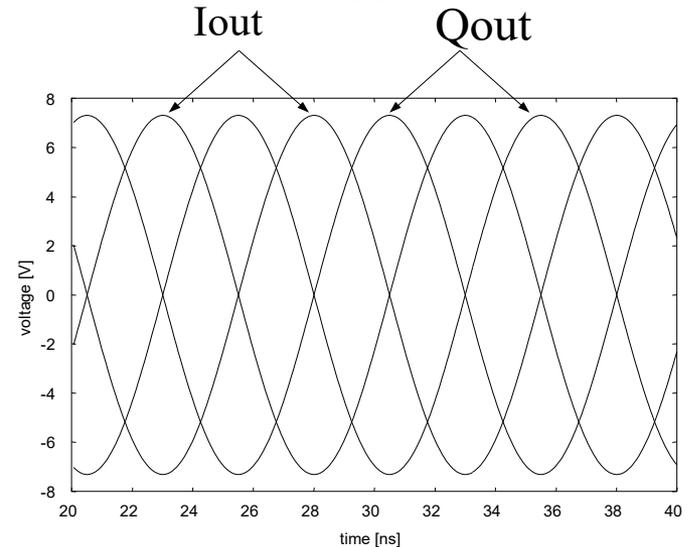
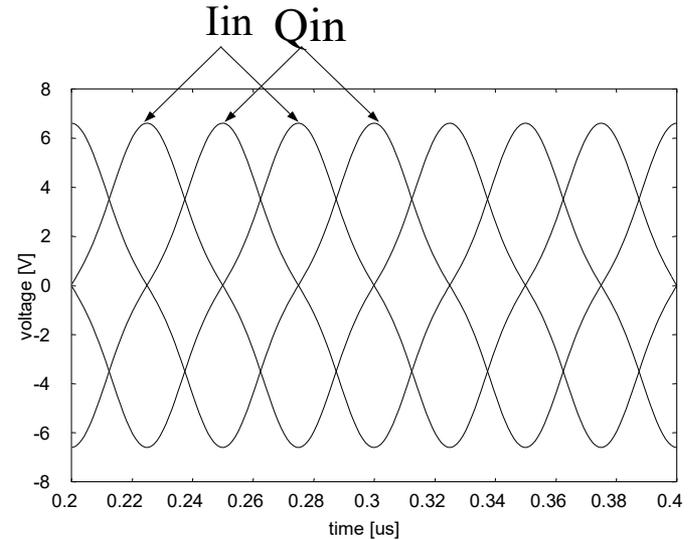
$$Q_{in}(t) = \sin(\omega_{LO}t) + a \sin^3(\omega_{LO}t)$$



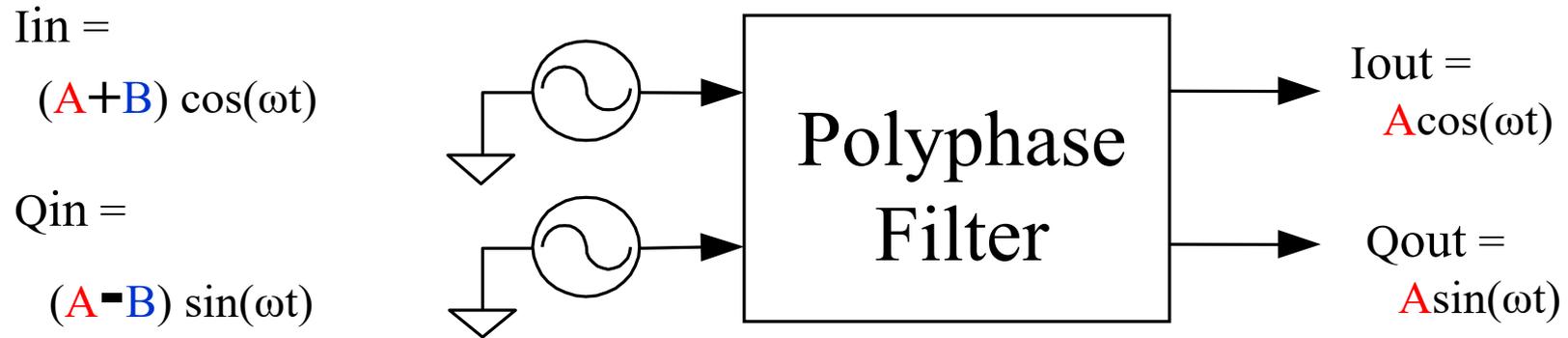
$$3\omega_{LO} = \frac{1}{R_1 C_1}$$

$$I_{out}(t) = A \cos(\omega_{LO}t + \theta)$$

$$Q_{out}(t) = A \sin(\omega_{LO}t + \theta)$$



# Image Rejection Filter



$$Ae^{j\omega t} + Be^{-j\omega t} \quad \longrightarrow \quad Ae^{j\omega t}$$

signal      image

# Complex Transfer Function

- Complex Signal Theory

- Complex input
- Complex output

$$V_{in}(j\omega) = I_{in} + j \cdot Q_{in}$$

$$V_{out}(j\omega) = I_{out} + j \cdot Q_{out}$$

- Complex  
Transfer Function

$$G(j\omega) = \frac{V_{out}(j\omega)}{V_{in}(j\omega)}$$

# Signals in RC Polyphase Filter

## Differential signal

$$I_{in}(t) = I_{in+}(t) - I_{in-}(t)$$

$$Q_{in}(t) = Q_{in+}(t) - Q_{in-}(t)$$

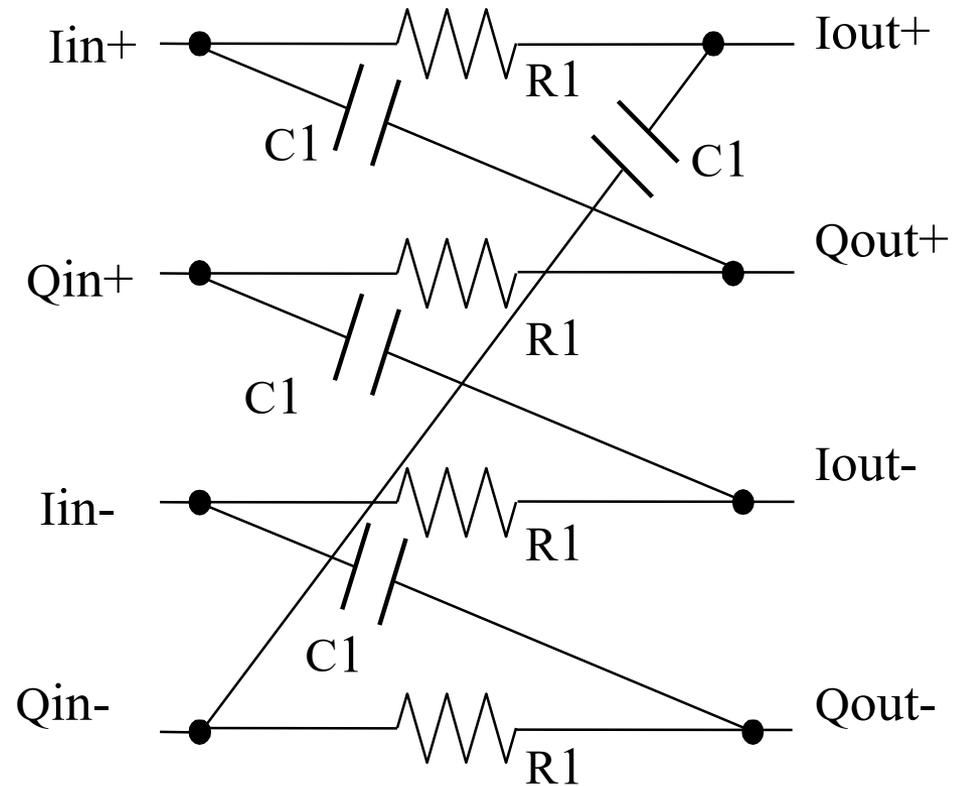
$$I_{out}(t) = I_{out+}(t) - I_{out-}(t)$$

$$Q_{out}(t) = Q_{out+}(t) - Q_{out-}(t)$$

## Complex signal

$$V_{in}(t) = I_{in}(t) + jQ_{in}(t)$$

$$V_{out}(t) = I_{out}(t) + jQ_{out}(t)$$



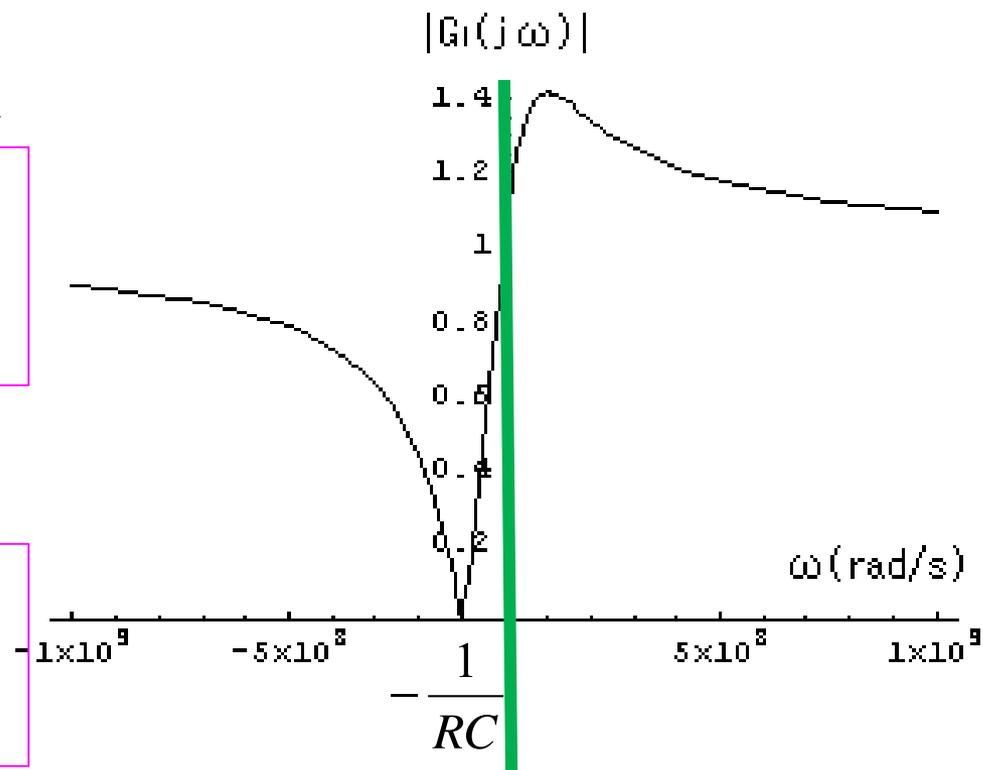
# Transfer Function of RC Polyphase Filter

- Transfer Function

$$G_1(j\omega) = \frac{1 + \omega RC}{1 + j\omega RC}$$

- Gain

$$|G_1(j\omega)| = \frac{|1 + \omega RC|}{\sqrt{1 + (\omega RC)^2}}$$



# Explanation of I, Q Signal Generation by $G_1(j\omega)$

$$Q_{in}(t) \equiv 0, \quad I_{in}(t) = \cos(\omega t)$$

$$V_{in}(t) = I_{in}(t) + j Q_{in}(t) = \cos(\omega t) = \frac{1}{2} [e^{j\omega t} + e^{-j\omega t}]$$



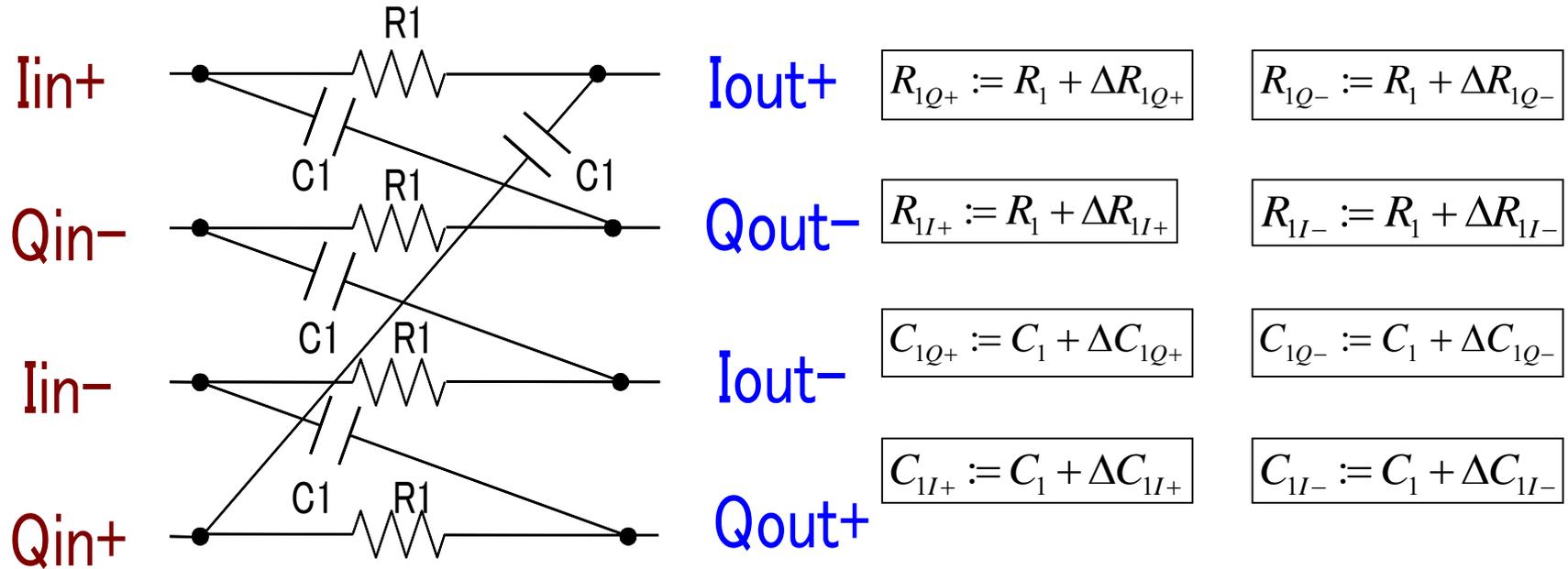
$$V_{out}(t) = \frac{1}{2} [|G_1(j\omega)| e^{j(\omega t + \angle G_1(j\omega))} + |G_1(-j\omega)| e^{j(-\omega t + \angle G_1(-j\omega))}]$$
$$= \frac{\sqrt{2}}{2} \cos\left(\omega t - \frac{\pi}{4}\right) + \frac{j\sqrt{2}}{2} \sin\left(\omega t - \frac{\pi}{4}\right)$$

$$|G_1(-j\omega)| e^{j(-\omega t + \angle G_1(-j\omega))} = 0$$

Here

$$|G_1(j\omega)|_{\omega=\frac{1}{RC}} = 0, \quad |G_1(j\omega)|_{\omega=\frac{1}{RC}} = \sqrt{2}, \quad \angle G_1(j\omega) = -\frac{\pi}{4}$$

# Component Mismatch Case



$\Delta R_{1Q+}, \Delta R_{1Q-}, \Delta R_{1I+}, \Delta R_{1I-}$  : Resistor variation

$\Delta C_{1Q+}, \Delta C_{1Q-}, \Delta C_{1I+}, \Delta C_{1I-}$  : Capacitor variation



I, Q paths mismatch

# Component Mismatch Effect

Mismatch components

$$V_{out} = \frac{1 + \omega RC}{1 + j\omega RC} V_{in} - \frac{(1 + j)\omega RC}{2(1 + j\omega RC)^2} \Delta X \overline{V}_{in}$$

Input Signal                      Input Image Signal

$$V_{in} = I_{in} + jQ_{in} \quad \overline{V}_{in} = I_{in} - jQ_{in}$$

Derived by Y. Niki, Gunma University

# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- **RC Polyphase Filter: Flat Passband Gain Algorithm**
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator

Y. Niki, S. Sasaki, N. Yamaguchi, J. Kang, T. Kitahara, H. Kobayashi  
"Flat Passband Gain Design Algorithm for 2nd-order RC Polyphase Filter,"  
IEEE 11th International Conference on ASIC, Chengdu, China (Nov. 2015)

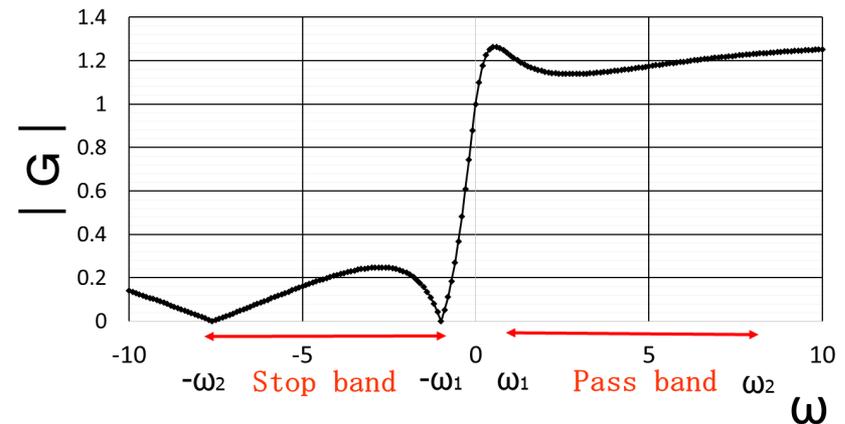
# Transfer Function of 2<sup>nd</sup>-order RC Polyphase Filter

## Transfer Function

$$G_2(j\omega) = \frac{(1 + \omega R_1 C_1)(1 + \omega R_2 C_2)}{1 - \omega^2 R_1 C_1 R_2 C_2 + j\omega(C_1 R_1 + C_2 R_2 + 2R_1 C_2)}$$

Derivation is very complicated, so we used "Mathematica."

Gain  $|G_2(j \ )|$   
characteristics



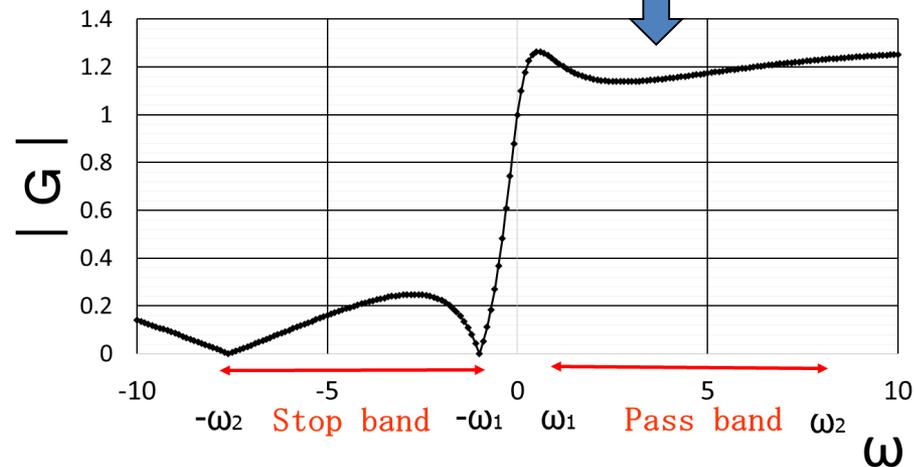
# Need for Flat Passband Gain Algorithm

## Transfer Function

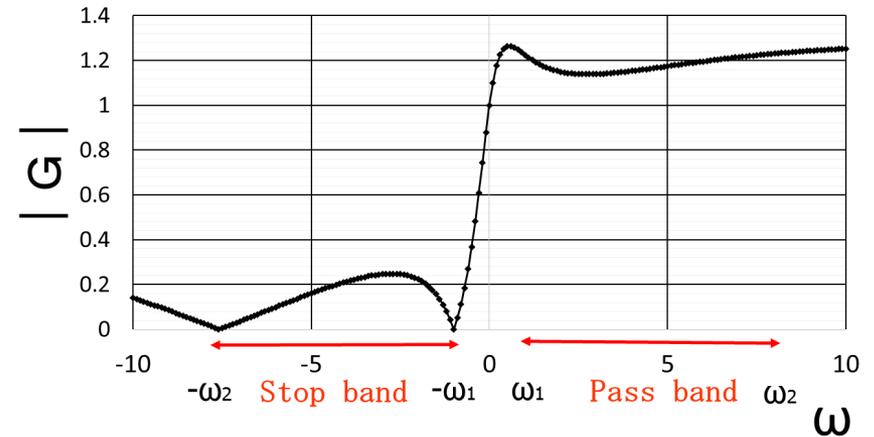
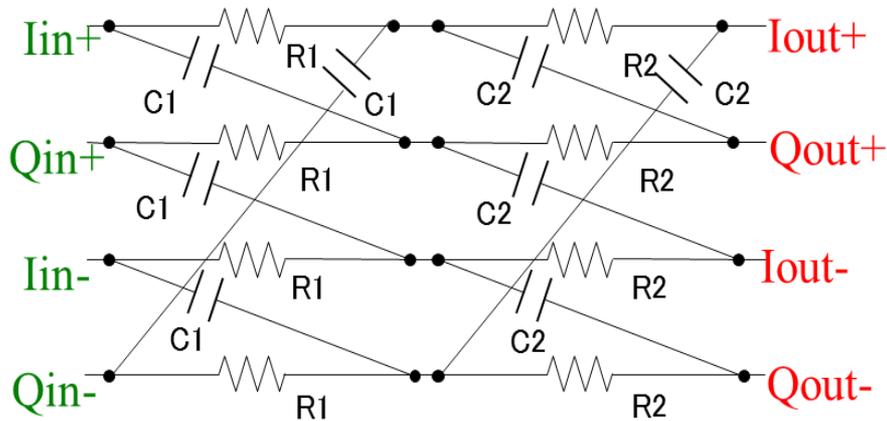
$$G_2(j\omega) = \frac{(1 + \omega R_1 C_1)(1 + \omega R_2 C_2)}{1 - \omega^2 R_1 C_1 R_2 C_2 + j\omega(C_1 R_1 + C_2 R_2 + 2R_1 C_2)}$$

We need flat passband gain

Gain  $|G_2(j\omega)|$   
characteristics



# Four Design Parameters

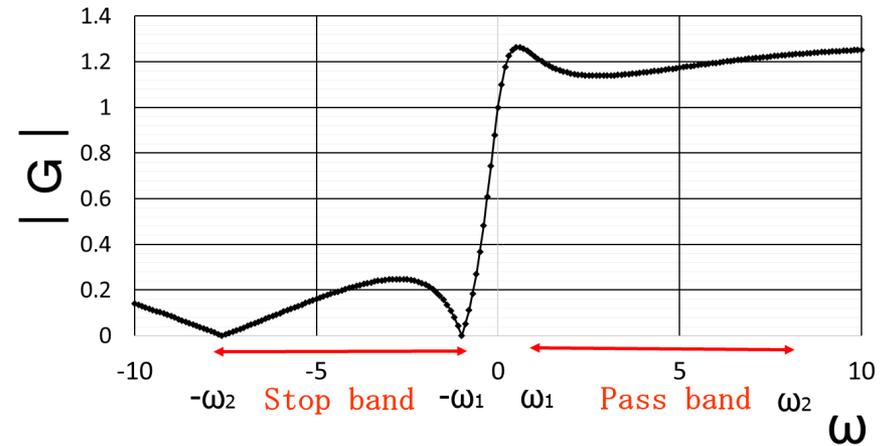
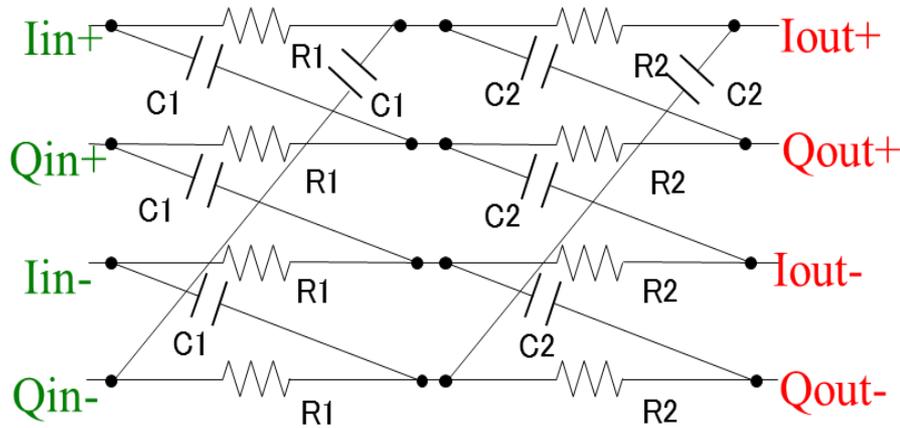


4 parameters :  $R_1, R_2, C_1, C_2$

$$\omega_1 = \frac{1}{R_1 C_1}, \omega_2 = \frac{1}{R_2 C_2}, X = \frac{1}{R_2 C_1}, Y = \frac{1}{R_1 C_2}$$

4 constraints

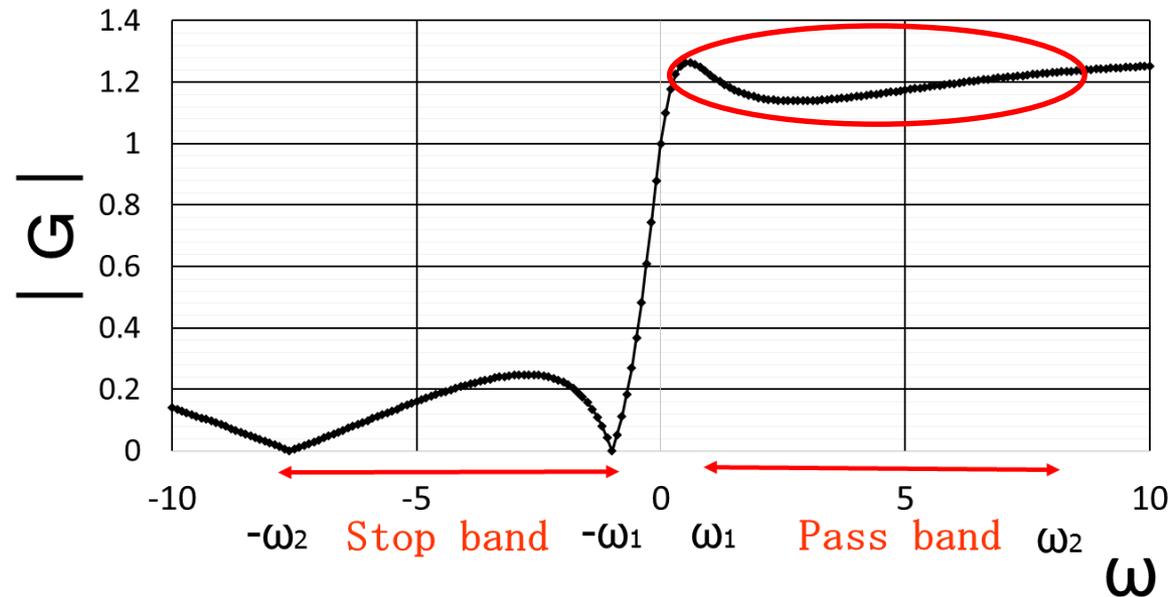
# Two Constraints from Filter Spec.



● 2 zeros :  $-\omega_1 = \frac{-1}{R_1 C_1}$  ,  $-\omega_2 = \frac{-1}{R_2 C_2}$

are given from the filter specification.

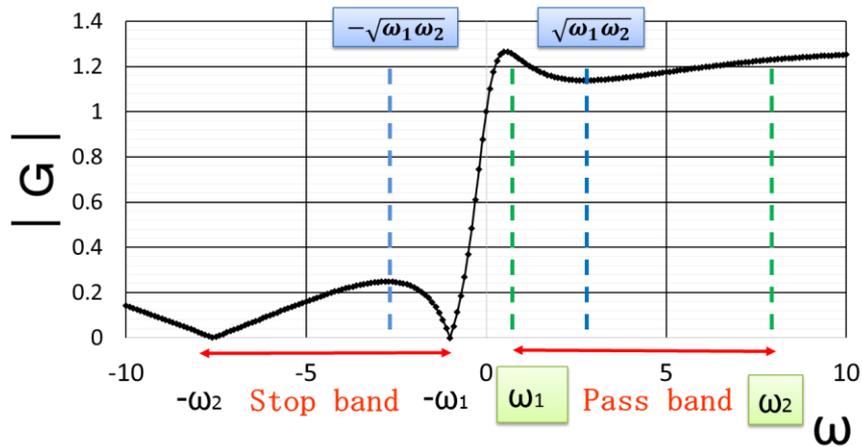
# Proposed Algorithm Uses Third Constraint



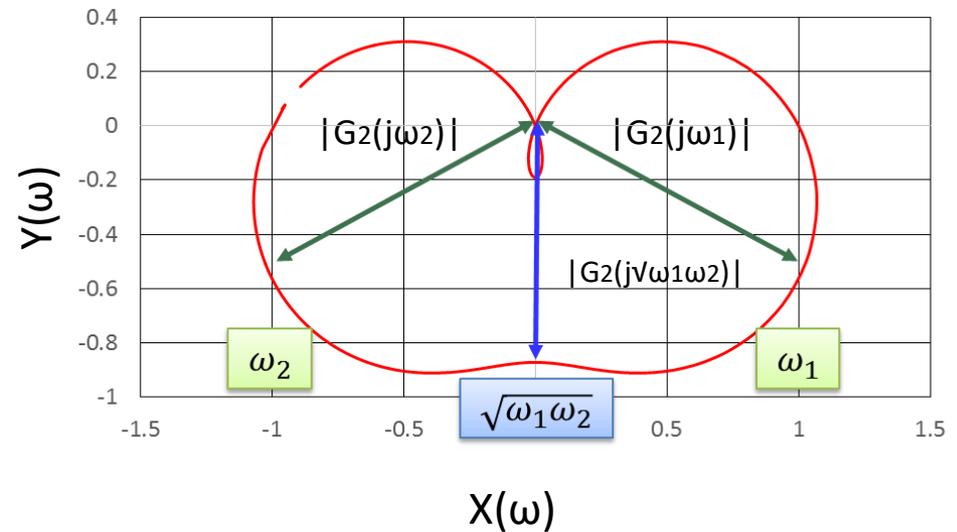
- We use the third constraint  $X = \frac{1}{R_2 C_1}$  for passband gain flattening.
- The fourth constraint is left for ease of IC realization.

# Nyquist Chart of $G_2(j\omega)$

Gain characteristics  $|G_2(j\omega)|$



Nyquist chart of  $G_2(j\omega)=X(\omega)+j Y(\omega)$



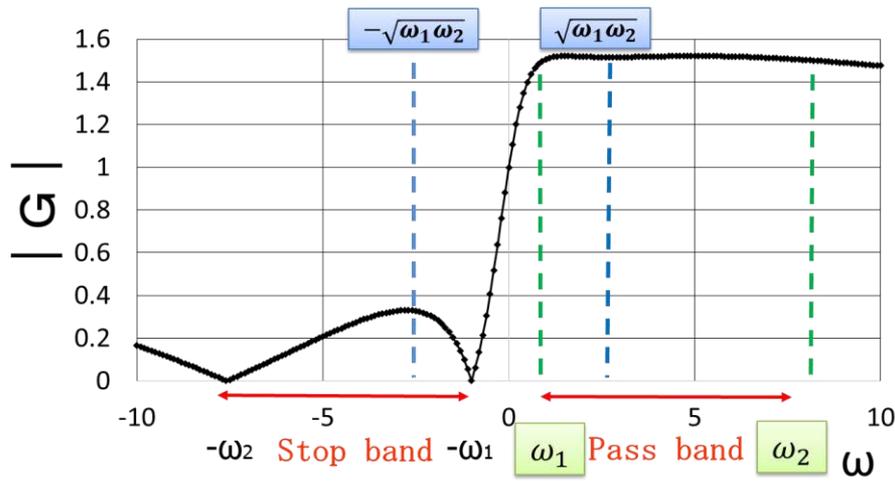
$$|G_2(j\omega_1)| = |G_2(j\omega_2)|$$

But in general

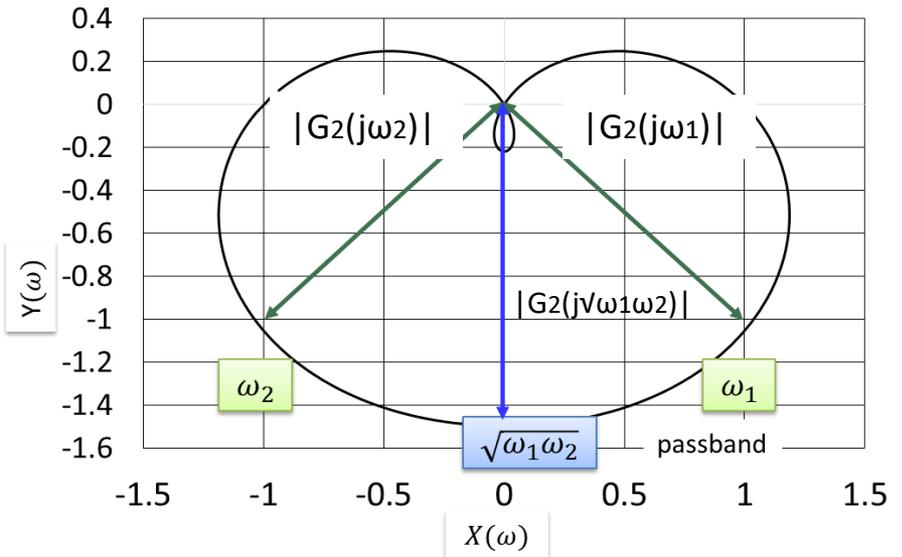
$$|G_2(j\omega_1)| = |G_2(j\omega_2)| = \cancel{|G_2(j\sqrt{\omega_1\omega_2})|}$$

# Our Idea for Flat Passband Gain Algorithm

Gain characteristics  $|G_2(j\omega)|$



Nyquist chart of  $G_2(j\omega)=X(\omega)+j Y(\omega)$



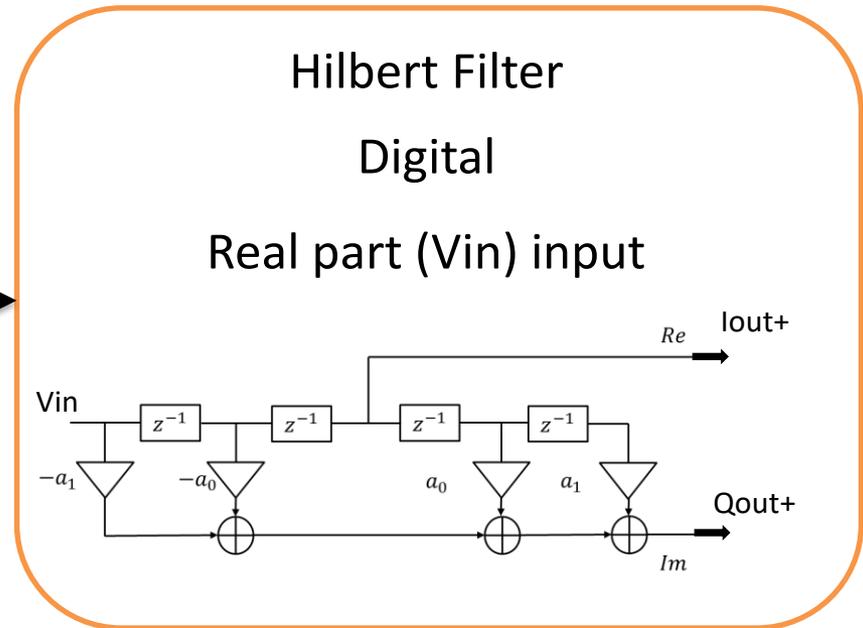
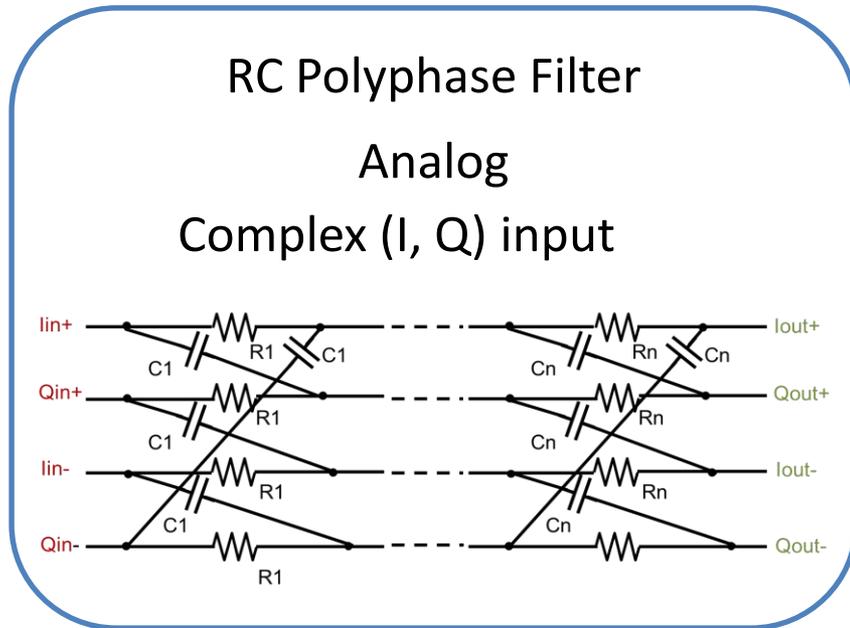
If we make  $|G_2(j\omega_1)| = |G_2(j\omega_2)| = |G_2(j\sqrt{\omega_1\omega_2})|$ ,  
Passband gain becomes flat from  $\omega_1$  to  $\omega_2$ .

# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- **RC Polyphase Filter and Hilbert Filter**
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator

Y. Tamura, R. Sekiyama, K. Asami, H. Kobayashi, "RC Polyphase Filter As Complex Analog Hilbert Filter", IEEE 13th International Conference on Solid-State and Integrated Circuit Technology, Hangzhou, China (Oct. 2016)

# Research Objective



Analyze RC polyphase filter

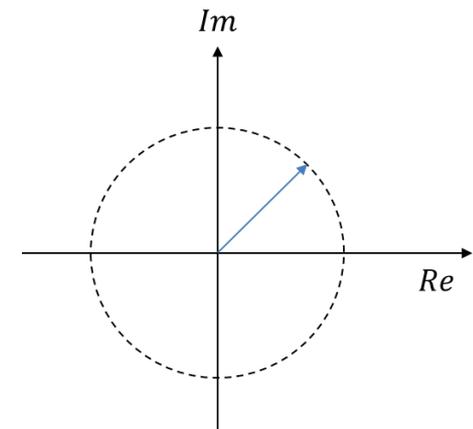
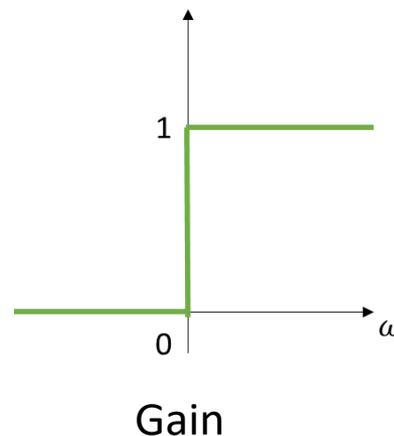
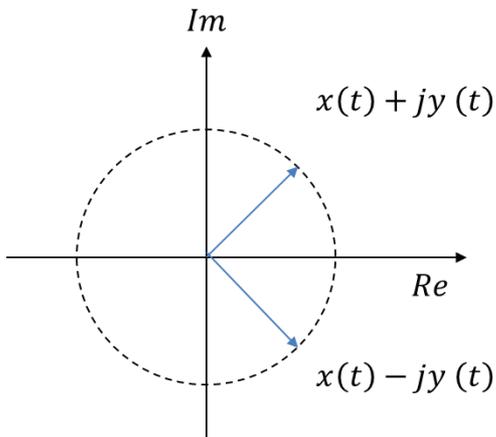
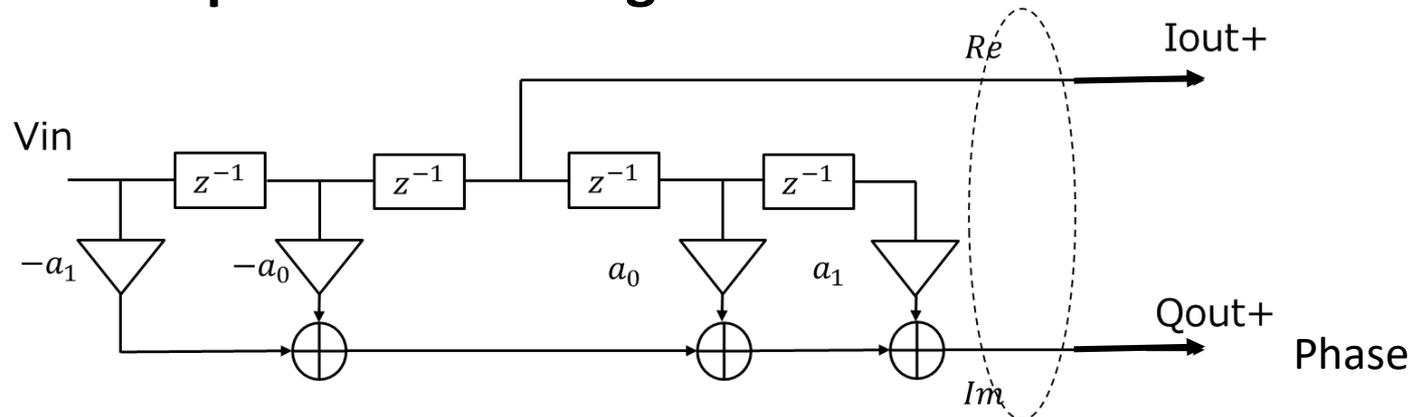


**We found that relevance between  
RC polyphase filter and Hilbert filter**

# Hilbert Filter

## ■ Characteristics

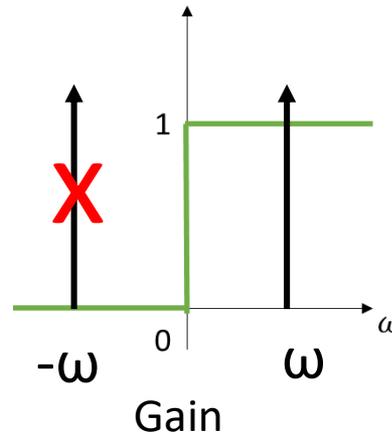
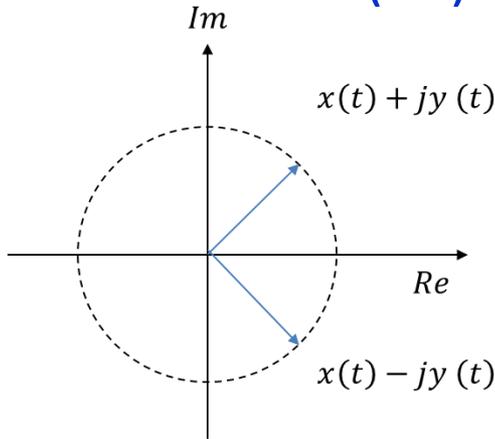
- Hilbert transform
- 1 input and 2 outputs
- It is often implemented in digital filter



# Cosine, Sine Generation with Hilbert Filter

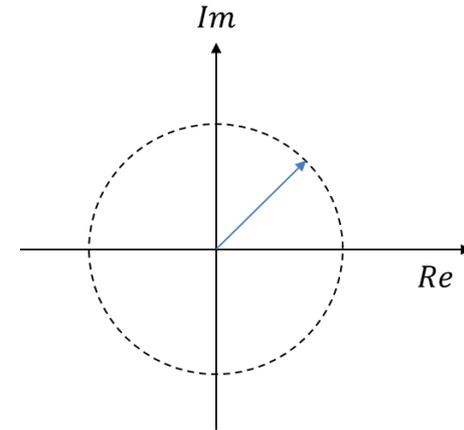
$\omega$  component

$$\cos(\omega t) + j\sin(\omega t)$$



$\omega$  component

$$\cos(\omega t) + j\sin(\omega t)$$



$$\cos(\omega t) - j\sin(\omega t)$$

$-\omega$  component

Hilbert filter

$$\cos(\omega t)$$

$$\sin(\omega t)$$

$$2 \cos(\omega t)$$

# Hilbert Transform

Complex signal from real signal  $x(t)$

$$x(t) \rightarrow x(t) + jy(t)$$

Hilbert transform

$$y(t) = \frac{1}{\pi} \int_{-\infty}^{\infty} \frac{x(\tau)}{t - \tau} d\tau = x(t) * \frac{1}{\pi t}$$

Impulse response Fourier Transform

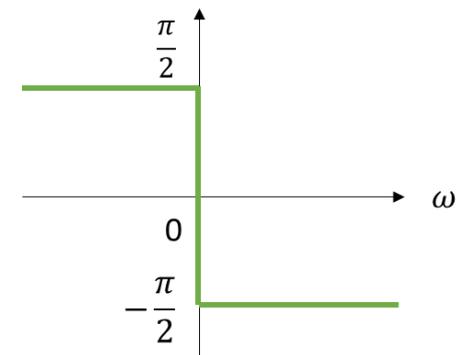
$$h(t) = \frac{1}{\pi t} \begin{array}{c} \longleftrightarrow \\ \text{Fourier} \end{array} H(\omega) = \begin{cases} -j & (\omega > 0) \\ j & (\omega < 0) \end{cases}$$

Frequency characteristic  $H(\omega)$

$$Y(\omega) = H(\omega)X(\omega) = \begin{cases} -jX(\omega) & (\omega > 0) \\ jX(\omega) & (\omega < 0) \end{cases}$$

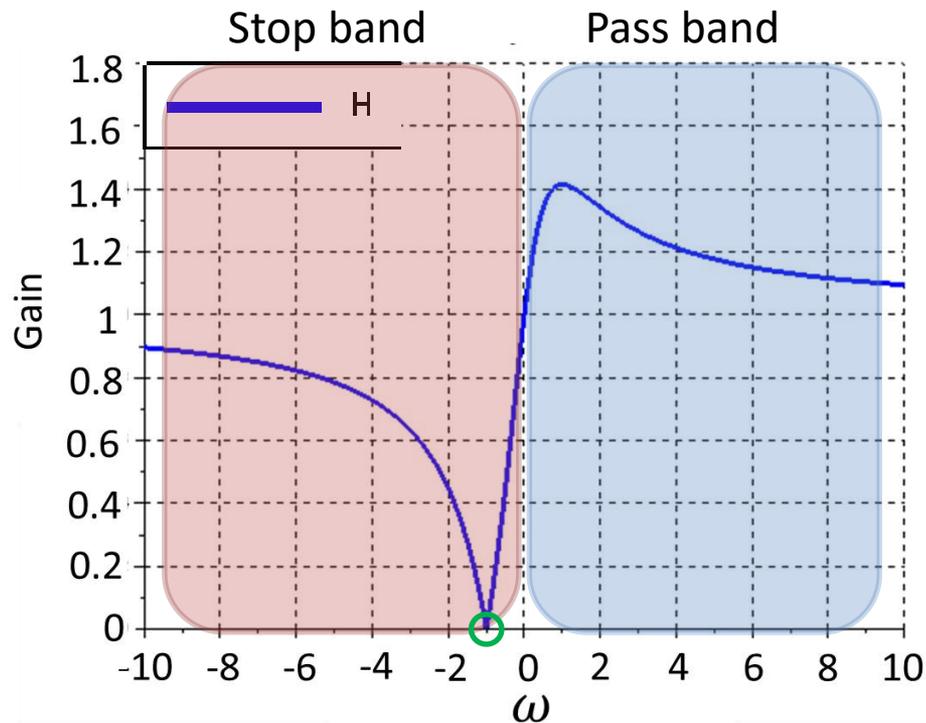


David Hilbert  
1862-1943

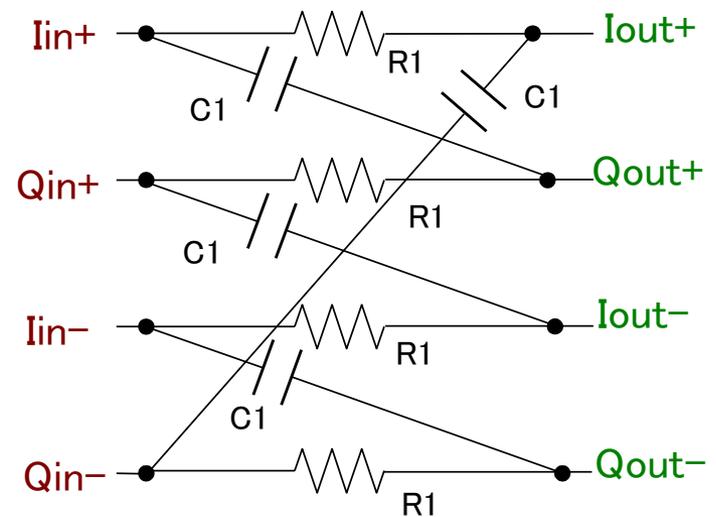


# 1<sup>st</sup> order RC Polyphase Filter: Analysis

$$H_1(j\omega) = \frac{1 + \omega R_1 C_1}{1 + j\omega R_1 C_1} \quad : \text{Transfer function}$$



Zero:  $\omega_k = \frac{1}{R_k C_k}$



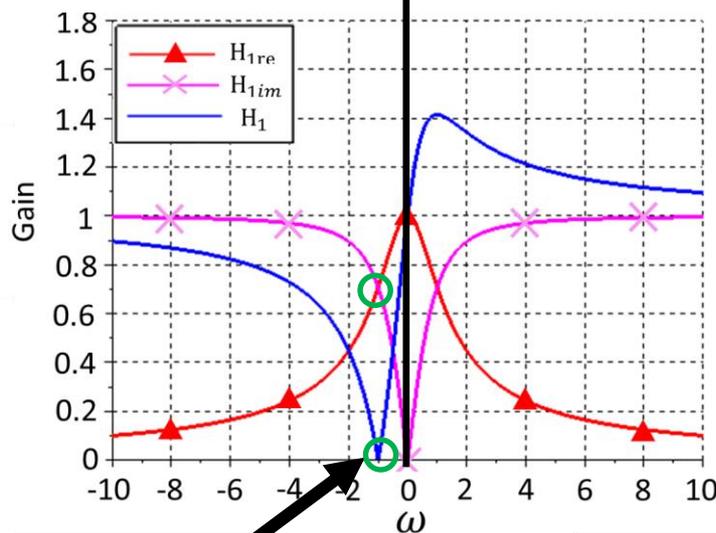
# 1<sup>st</sup> order RC Polyphase Filter : Gain and Phase

$$H_1(j\omega) = H_{1re}(j\omega) + jH_{1im}(j\omega)$$

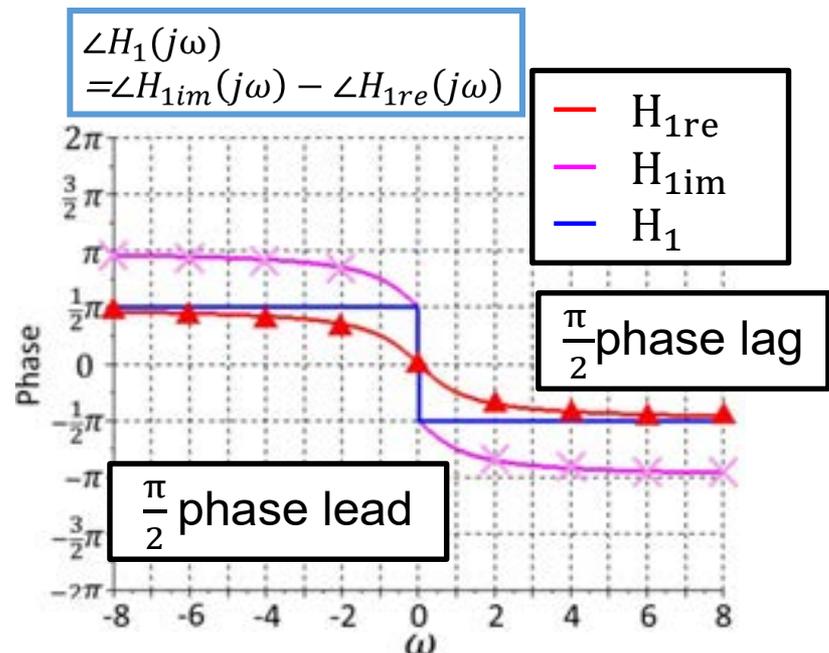
$$H_{1re}(j\omega) = \frac{H_1(j\omega) + H_1^*(-j\omega)}{2} = \frac{1}{1 + j\omega R_1 C_1}$$

$$H_{1im}(j\omega) = \frac{H_1(j\omega) - H_1^*(-j\omega)}{2} = -j \frac{\omega R_1 C_1}{1 + j\omega R_1 C_1}$$

$$||H_{1re}| - |H_{1im}|| \leftarrow \rightarrow |H_{1re}| + |H_{1im}|$$



$$|H_{1re}| = |H_{1im}| \quad \text{Gain}$$



$\frac{\pi}{2}$  phase lead

$\frac{\pi}{2}$  phase lag

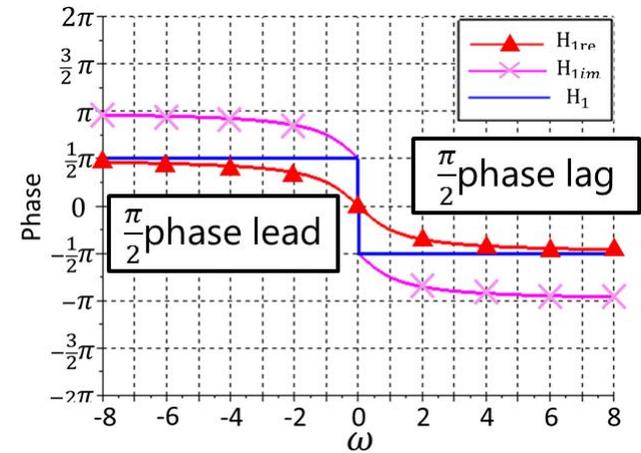
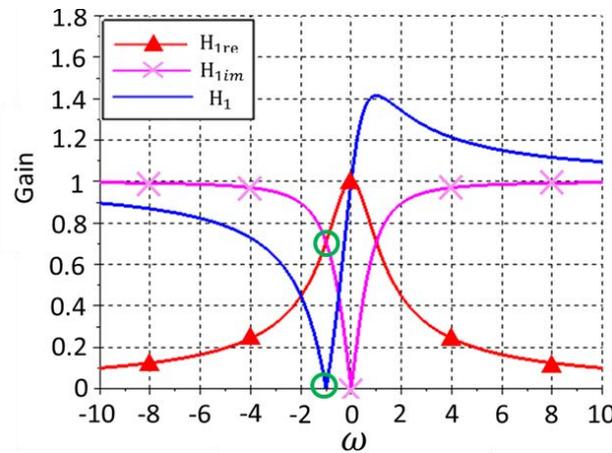
Phase

# 1<sup>st</sup> order case Analysis Results

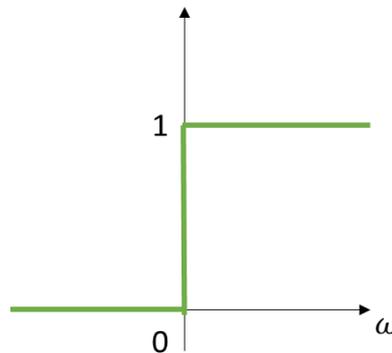
Gain : Hilbert filter only at zero

Phase : Completely Hilbert filter

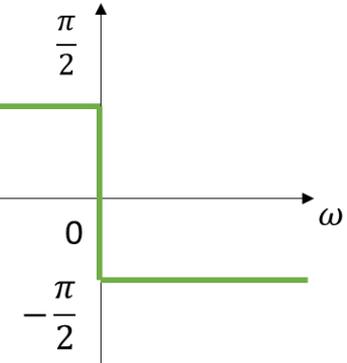
RC Polyphase Filter



Hilbert filter

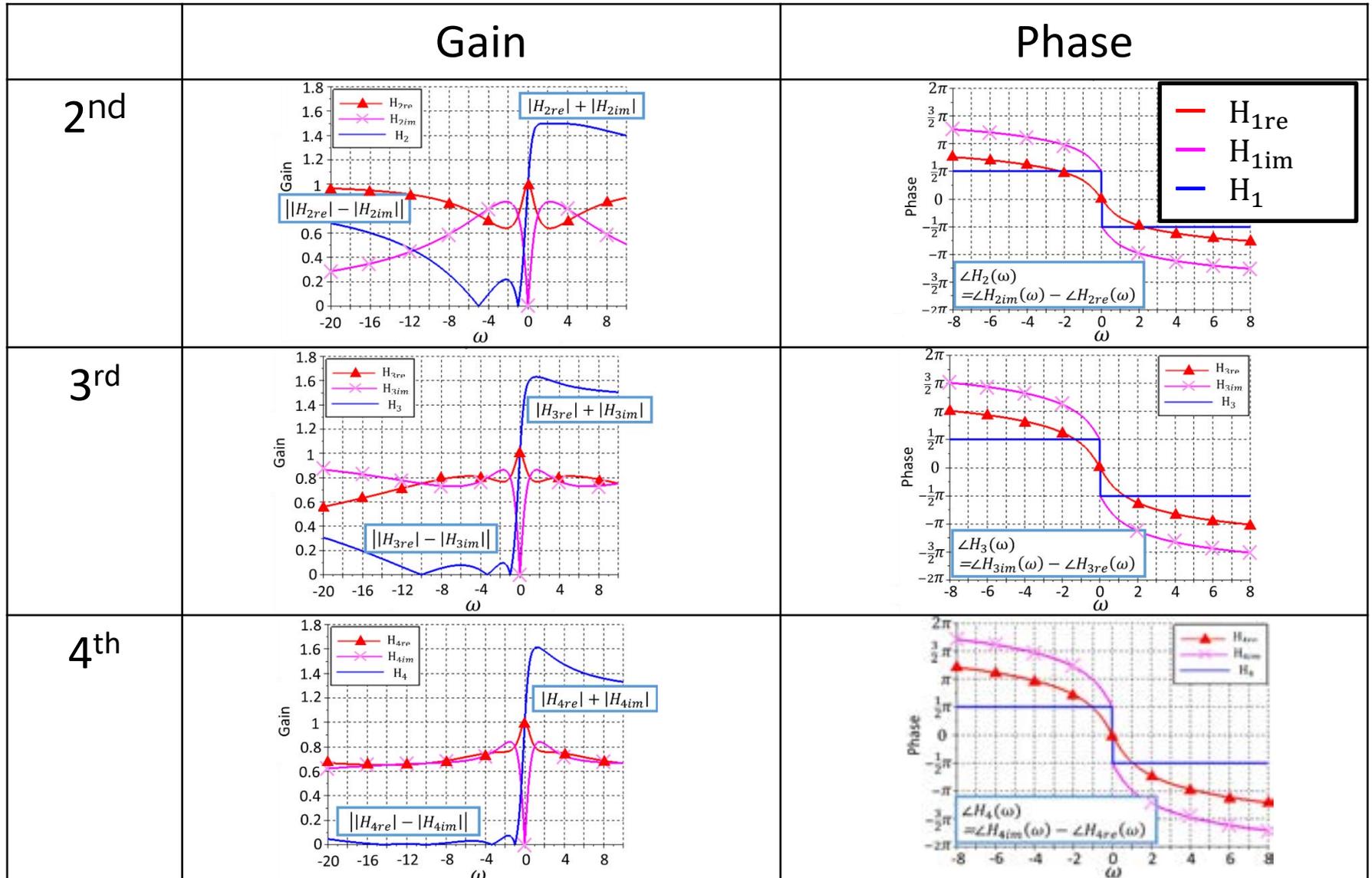


Gain



Phase

# Results: 2<sup>nd</sup> to 4<sup>th</sup> RC Polyphase Filter



# Analysis Results and Consideration

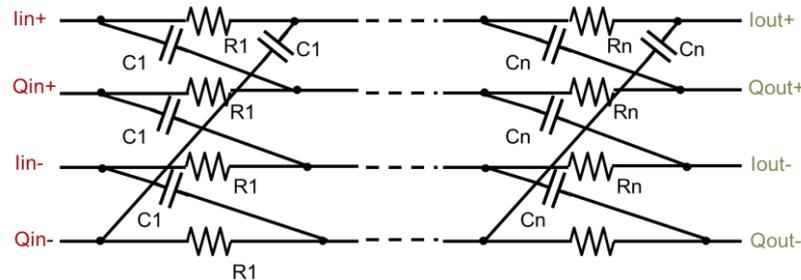
1<sup>st</sup> to 4<sup>th</sup> order RC Polyphase Filter Analysis results

Gain : Hilbert filter only at zeros

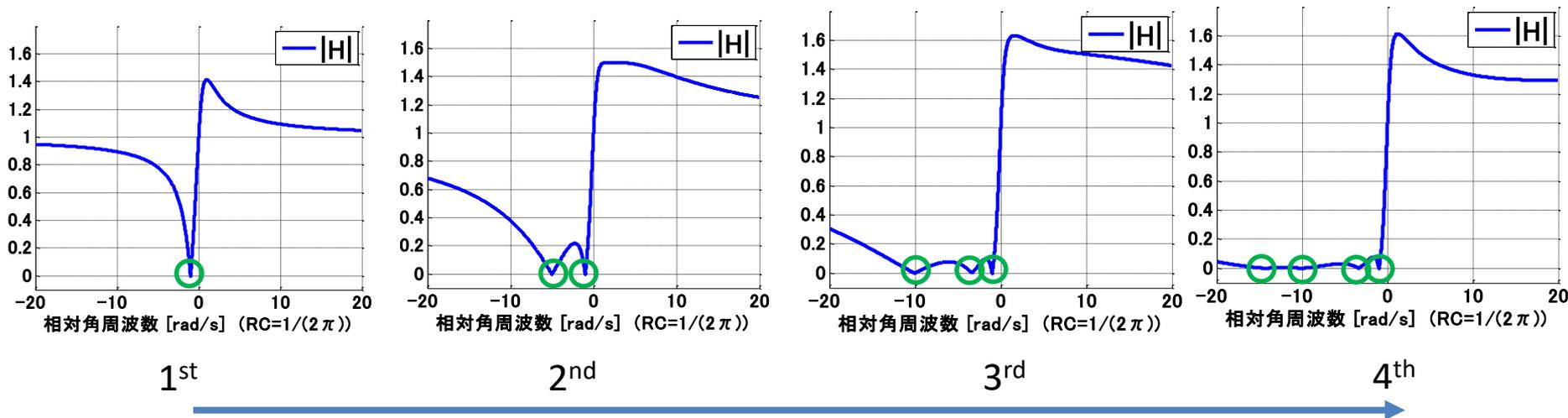
Phase : Completely Hilbert filter



Prove for general n-th order case  
( $n = 1, 2, 3, 4, 5, \dots$ )



# Order and Gain

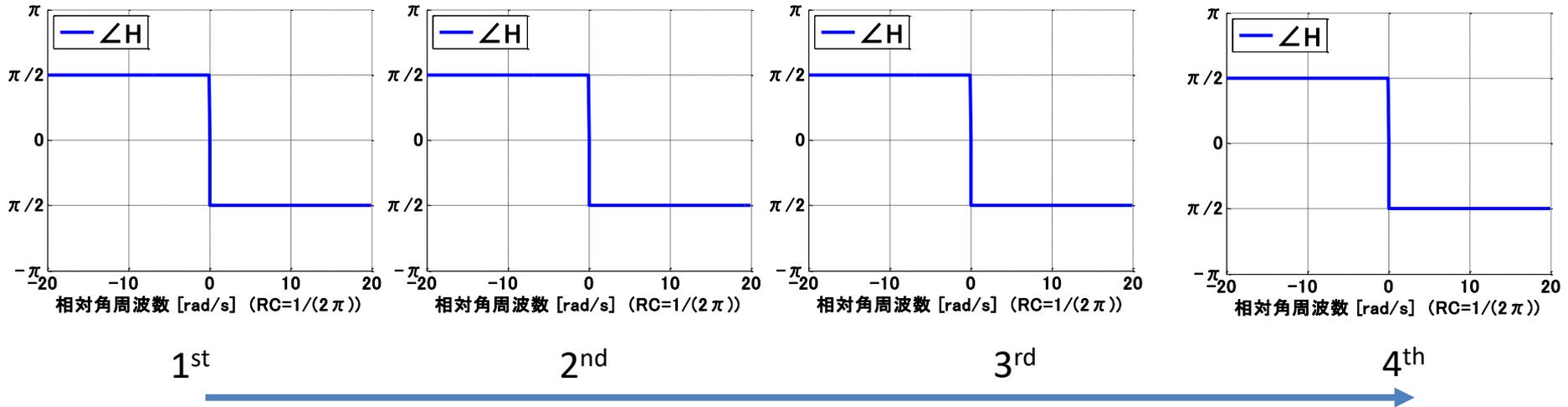


The higher orders,  
the number of zeros increases;  
 $|H_{re}|$  and  $|H_{im}|$  becomes close in wide range



Close to ideal Hilbert transform

# Order and Phase



Phase characteristic is not changed



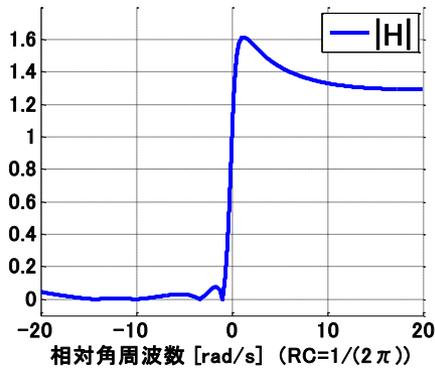
There is always 90 phase difference

Fulfill Hilbert transform in full range

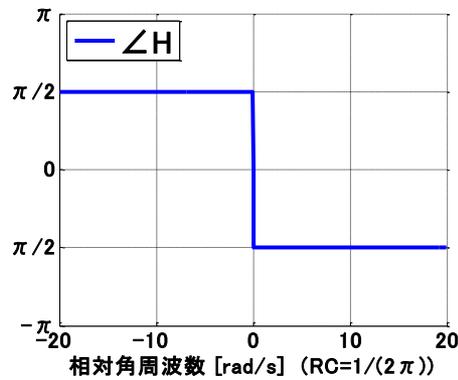
# Summary of RCPF and Hilbert Filter

## RC Polyphase Filter

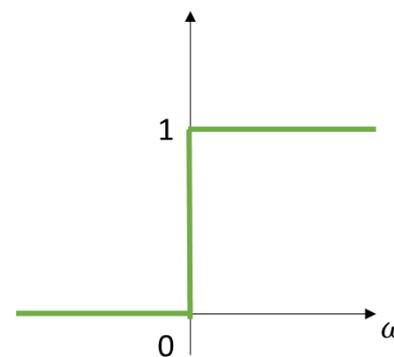
## Hilbert Filter



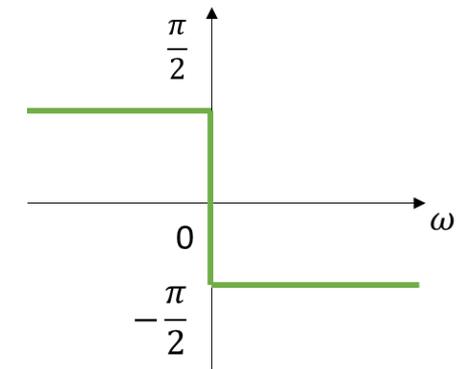
Gain



Phase



Gain



Phase

**RC polyphase filter is approximation of ideal Hilbert filter for complex input signal**

# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- **Active Complex Bandpass Filters**
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator

A. Hatta, N. Kushita, M. T. Tran, K. Asami, A. Kuwana, H. Kobayashi,  
"Relationship between Active Complex Bandpass Filter and Hilbert Filter"  
5<sup>th</sup> Taiwan and Japan Conference on Circuits and Systems. Nikko, Japan  
(Aug. 2019)

# Gm : Transconductance

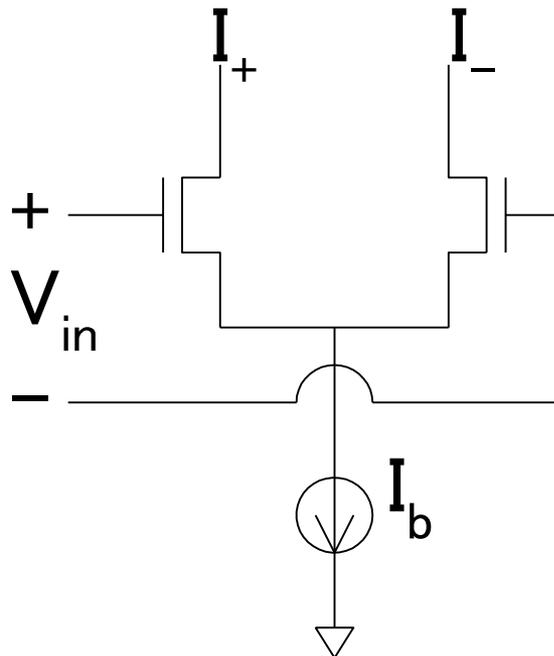
Input voltage:  $V_{in}$

Output current :  $I_{out}$

$$I_{out} = g_m V_{in}$$

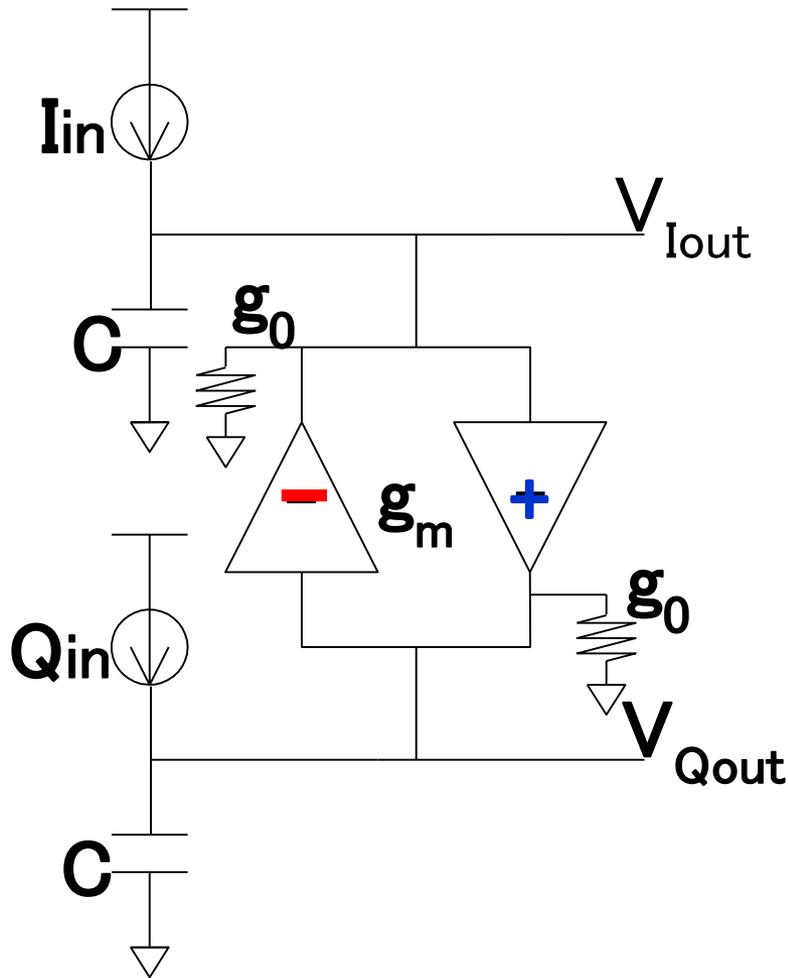


dimension of gm  $\Rightarrow \frac{1}{R}$



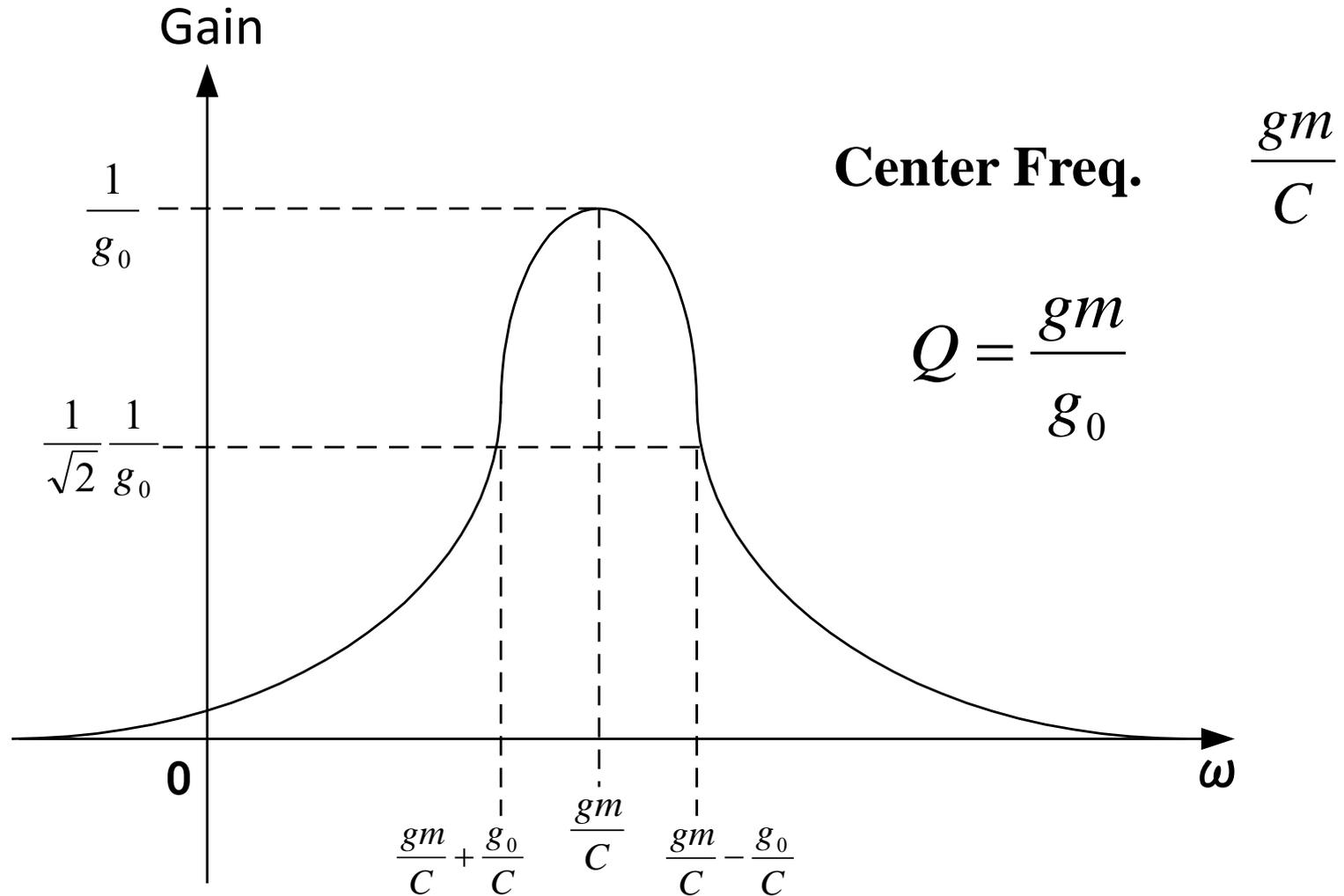
$$I_{out} = I_+ - I_-$$
$$= g_m V_{in}$$

# Complex Bandpass Gm-C Filter

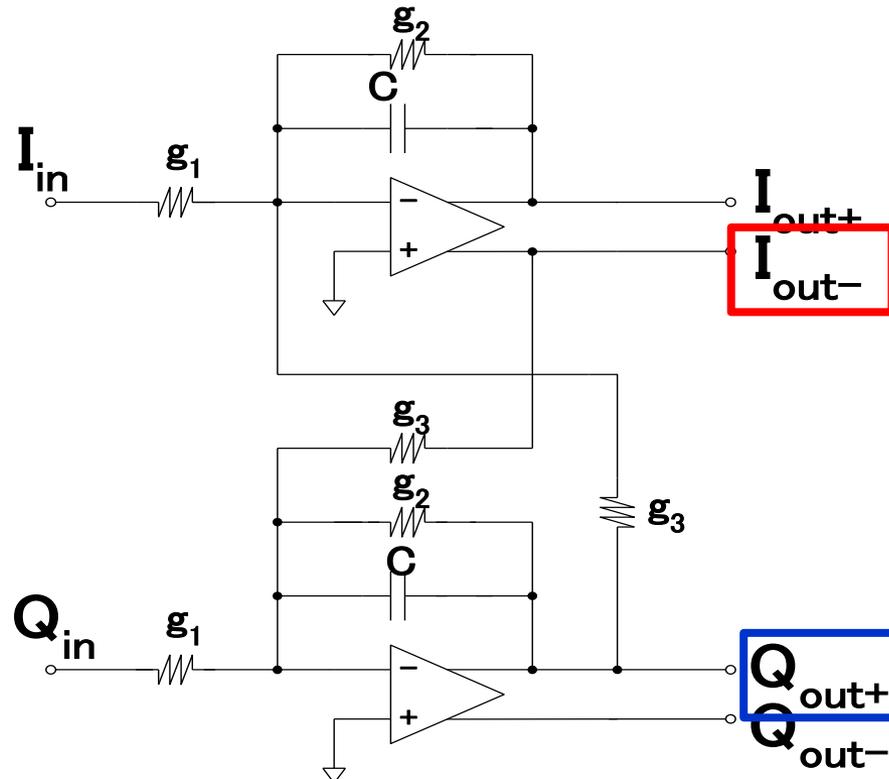


$$\frac{V_{Iout} + jV_{Qout}}{I_{in} + jQ_{in}} = \frac{g_0 + sC - jg_m}{g_0^2 + g_m^2 + s^2C^2 + 2g_0sC}$$

# Gain of Complex Bandpass Gm-C Filter



# Complex Bandpass Active RC Filter



$$H(j\omega) = \frac{-g_1}{g_2 + j(-g_3 + \omega C)}$$

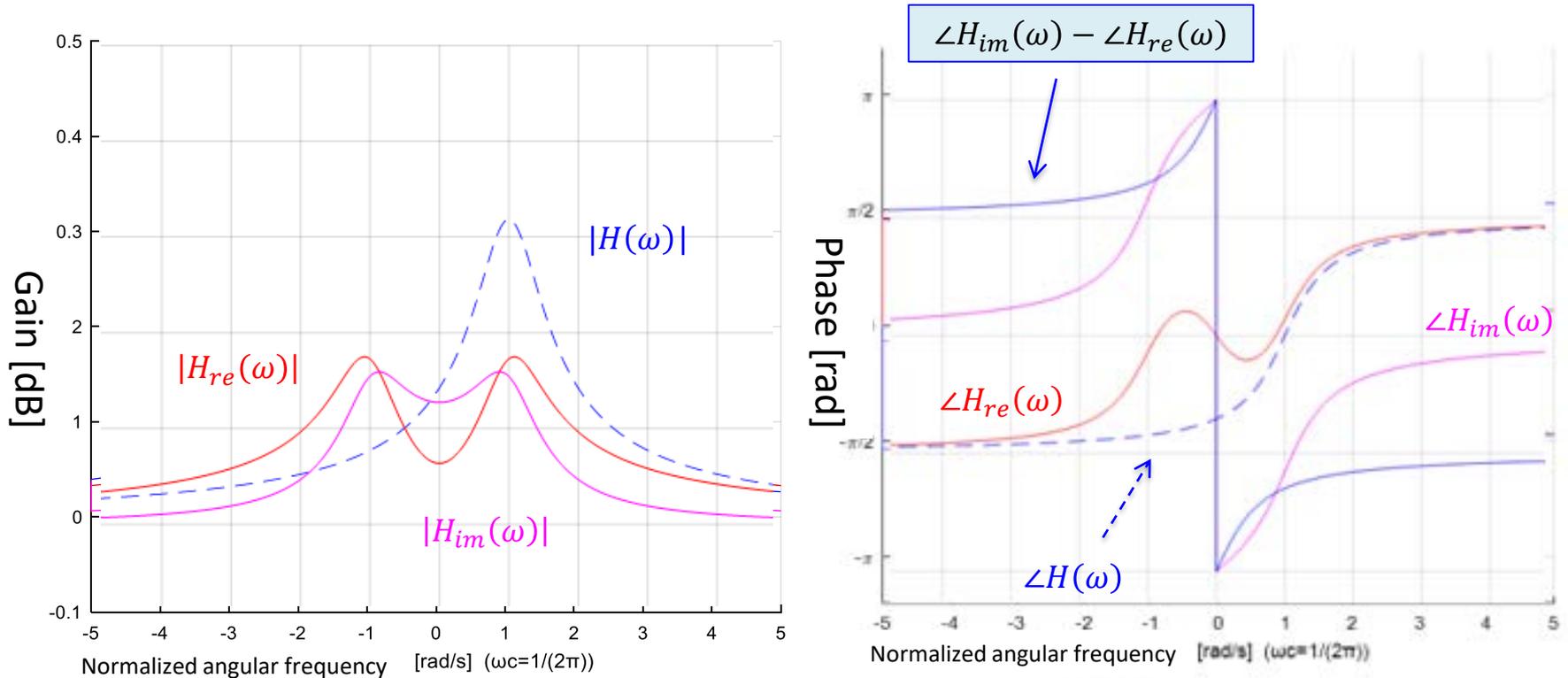
Center freq.  $\omega_0 = \frac{g_3}{C}$        $Q = \frac{g_3}{2g_2}$       Gain  $|H(j\omega)| = \frac{g_1}{g_2}$

Transfer functions of complex bandpass Gm-C and active RC filters are the same.

# Our Investigation Results

Gain : Poor Hilbert filter characteristics for both pass and stop bands

Phase : Hilbert filter only at large  $|\omega|$



Poor Hilbert filter characteristics of active complex bandpass filters

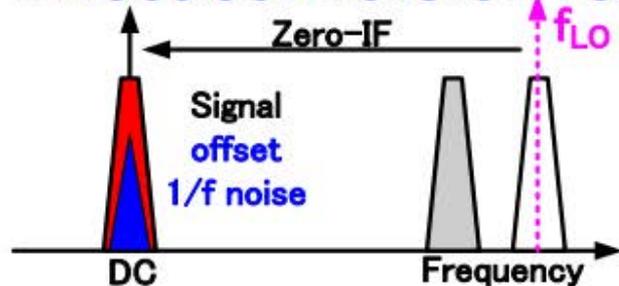
# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator

H. San, Y. Jingu, H. Wada, H. Hagiwara, A. Hayakawa, J. Kudoh, K. Yahagi, T. Matsuura, H. Nakane, H. Kobayashi, M. Hotta, T. Tsukada, K. Mashiko, A. Wada, "A Multibit Complex Bandpass Delta Sigma AD Modulator with I, Q Dynamic Matching and DWA Algorithm", IEEE Asian Solid-State Circuits Conference, Hangzhou, China (Nov. 2006).

# Receiver Architecture Comparison

## Direct conversion receiver



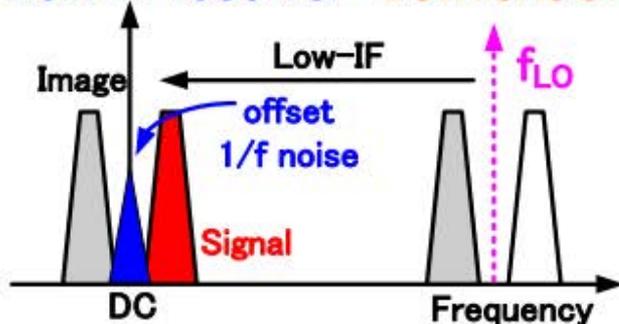
RF  $\rightarrow$  Baseband

Zero-IF

$\Rightarrow$  No image

Problem of DC offset, flicker noise

## Low-IF receiver Conventional



RF  $\rightarrow$  Low-IF

No problem of DC offset, flicker noise.

Image as well as signal are

AD converted  $\Rightarrow$  Power is wasted

## Quadrature-IF

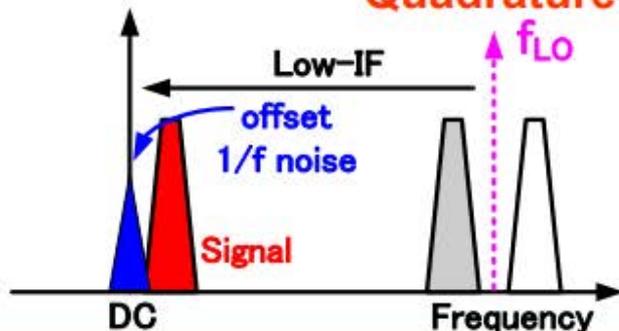
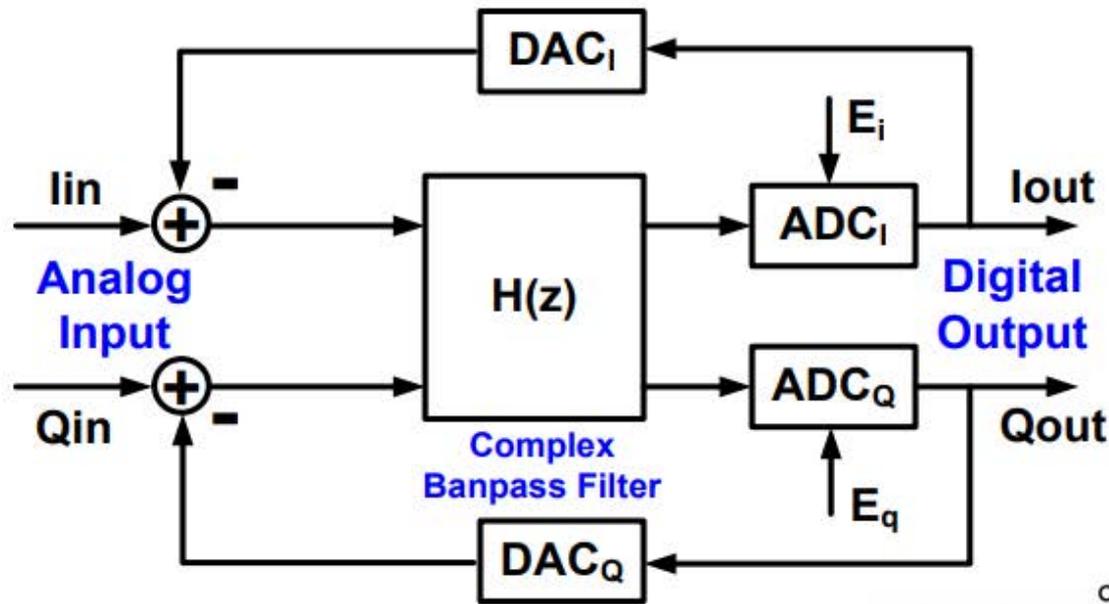


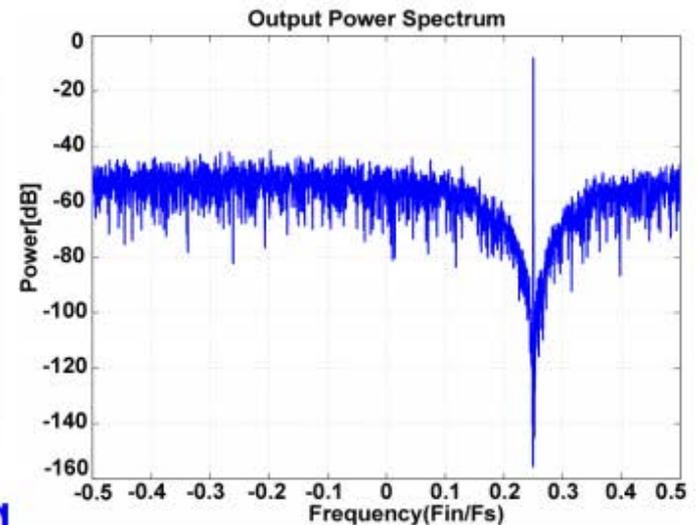
Image is not AD converted.

# Complex Bandpass Delta-Sigma AD Modulator

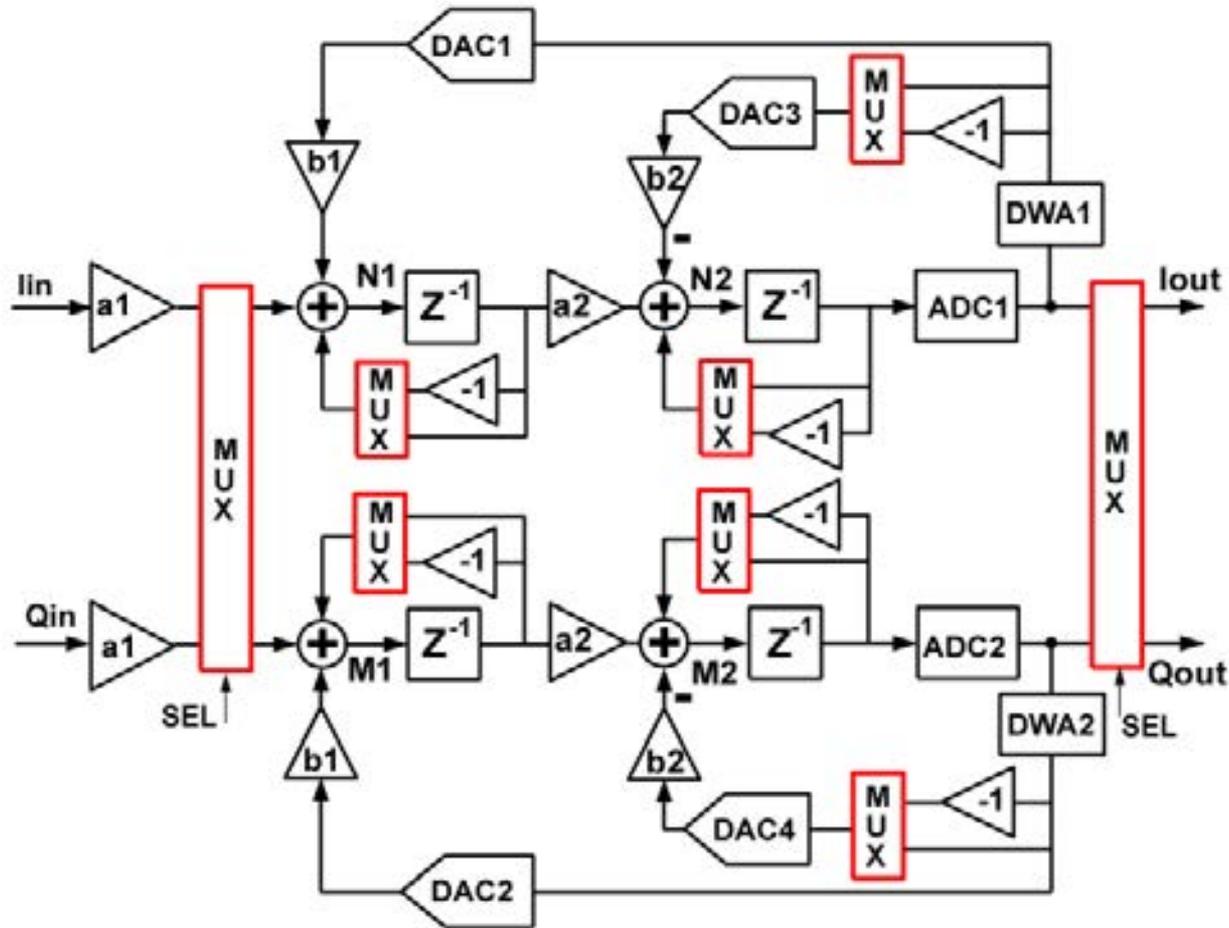


$$I_{out} + jQ_{out} = \frac{H}{1+H} (I_{in} + jQ_{in}) + \frac{1}{1+H} (E_i + jE_q)$$

Complex bandpass noise-shaping

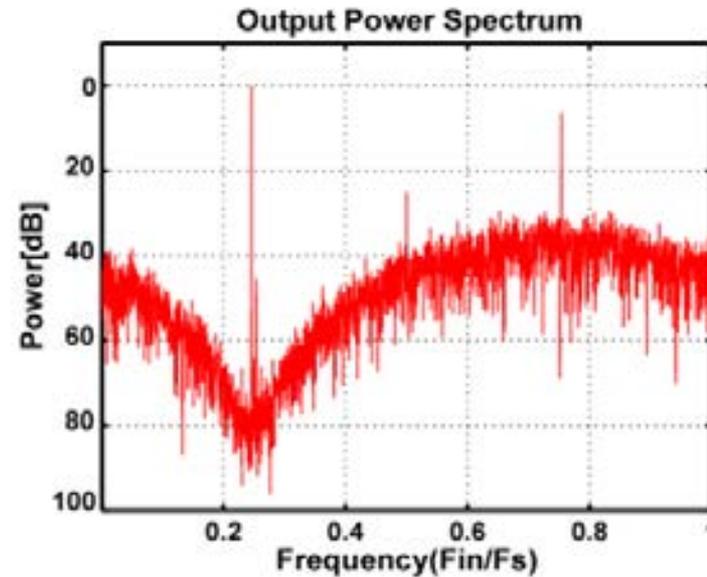
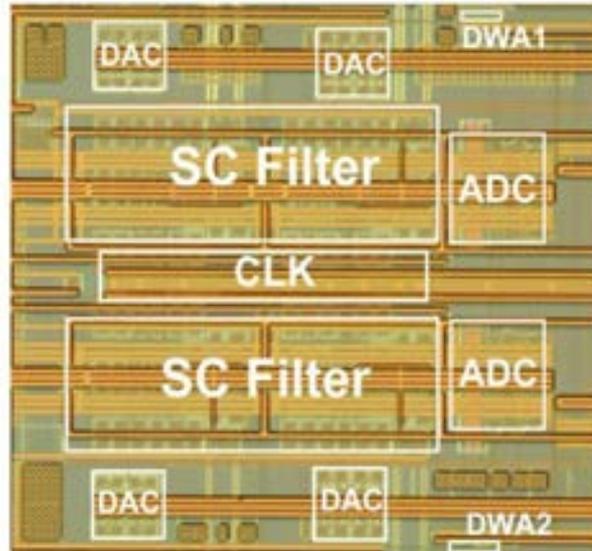


# Proposed Complex Bandpass $\Delta\Sigma$ AD Modulator Configuration



- I, Q paths mismatch reduction
- Complex bandpass DWA algorithm for multi-bit DACs

# Chip Implementation & Measurement



Technology	0.18- $\mu$ m CMOS 1P6M
Supply voltage	2.8V
Sampling Frequency	20MHz
SNDR	64.5dB @ BW=78kHz
Power consumption	28.4mw
Active area	1.4mm*1.3mm

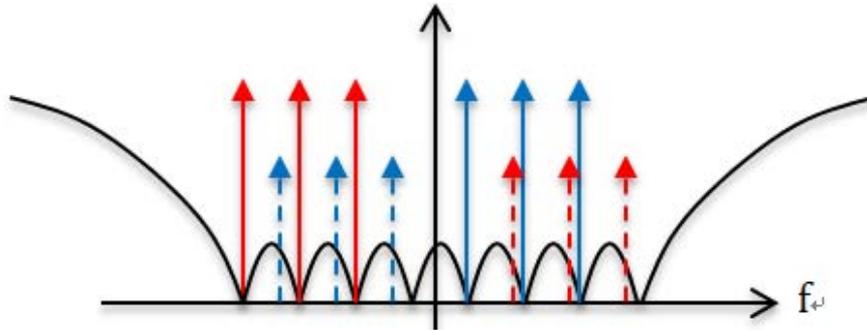
# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator

M. Murakami, H. Kobayashi, S. I. N. B. Mohyar, O. Kobayashi, T. Miki, J. Kojima, "I-Q Signal Generation Techniques for Communication IC Testing and ATE Systems", IEEE International Test Conference, Fort Worth, TX (Nov. 2016).

# IC Testing with Complex Multi-tone Signal

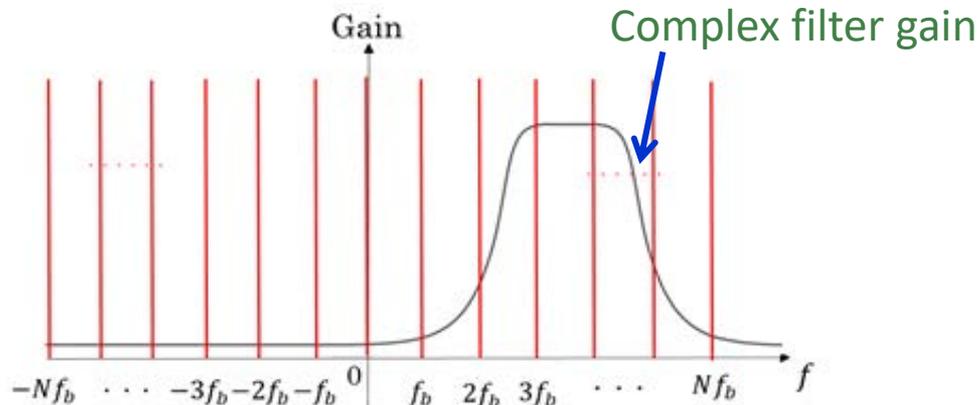
## (I) Image Rejection Ratio Testing of Communication ICs



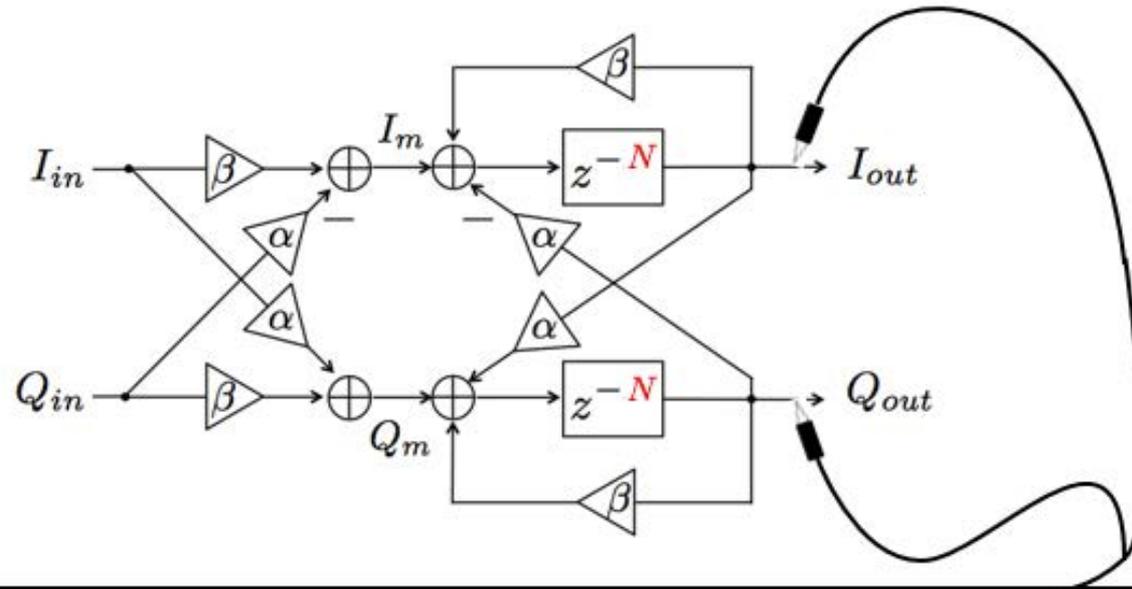
I, Q imbalance

Negative freq. (input)  Positive freq. (output)

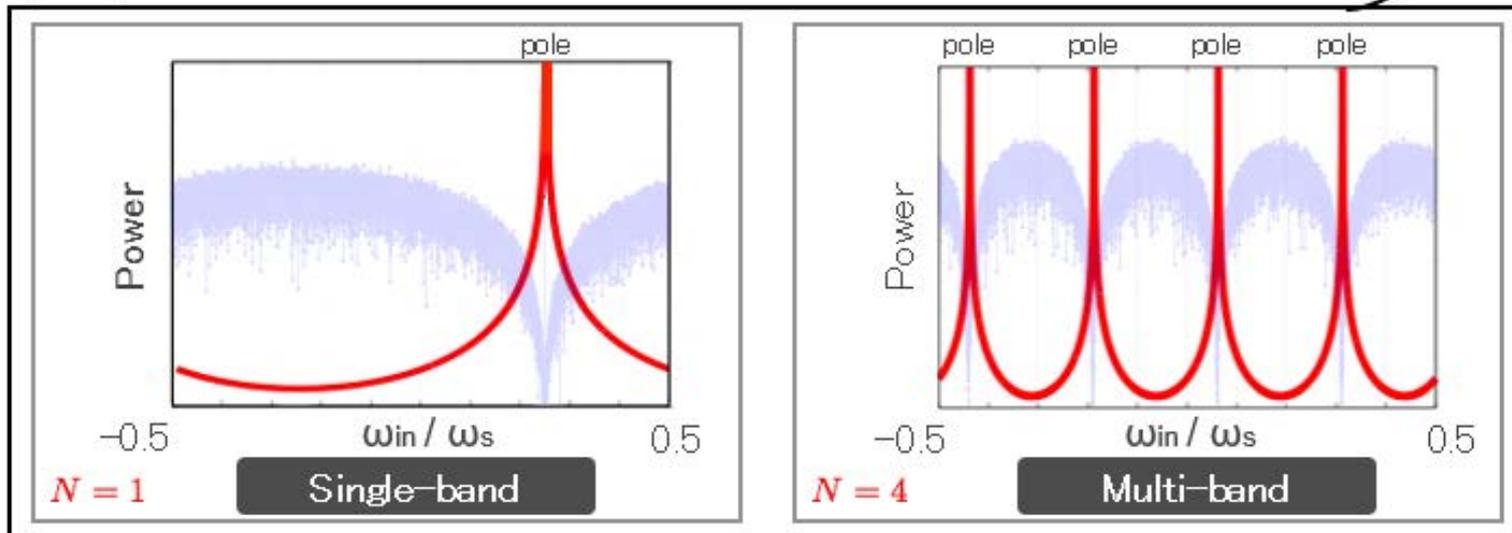
## (II) Complex Analog Filter Testing



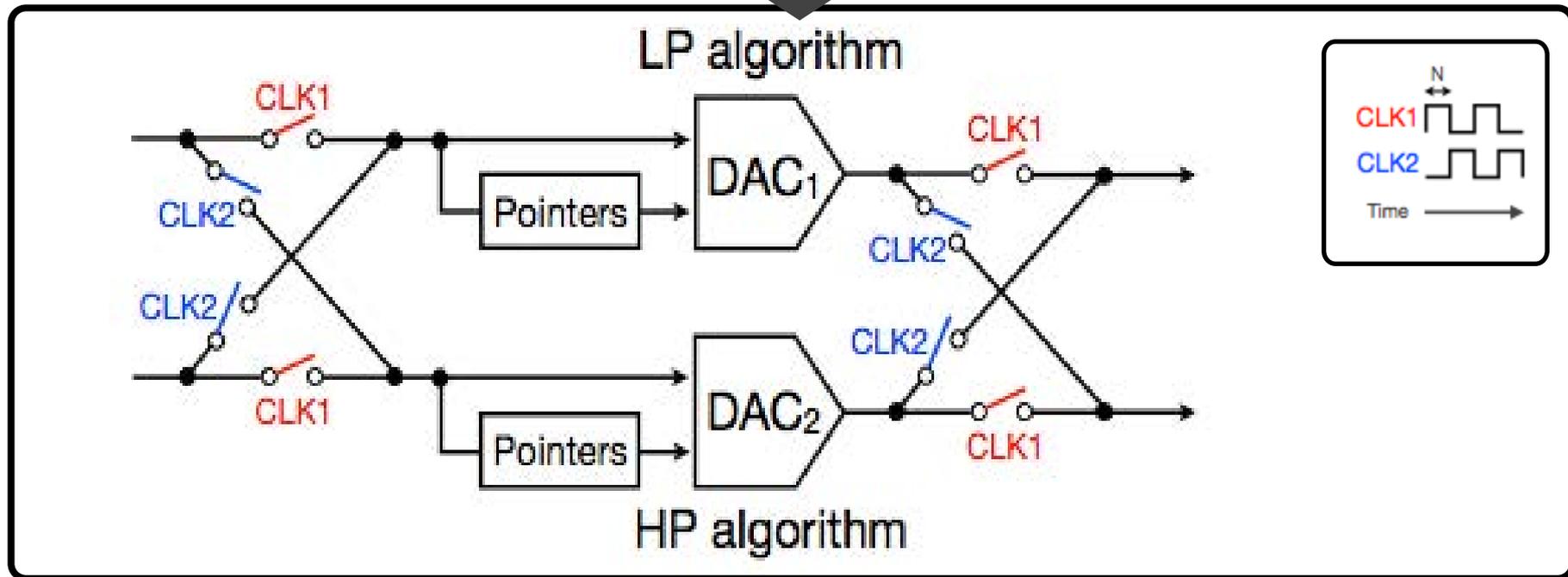
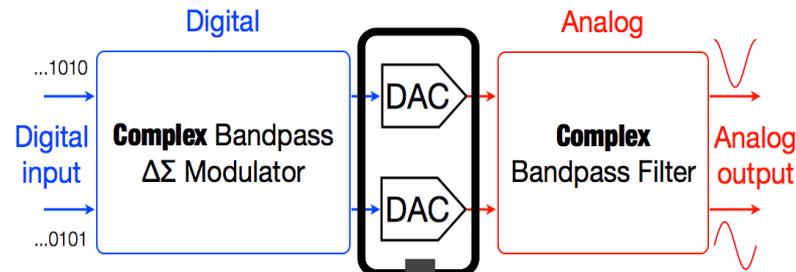
# Complex Resonator



Output spectrum

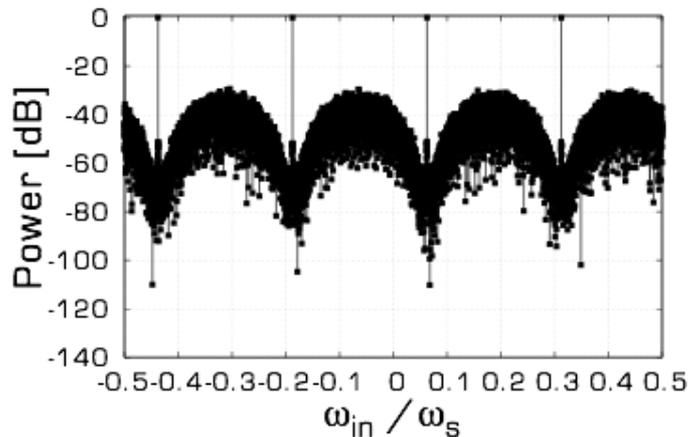
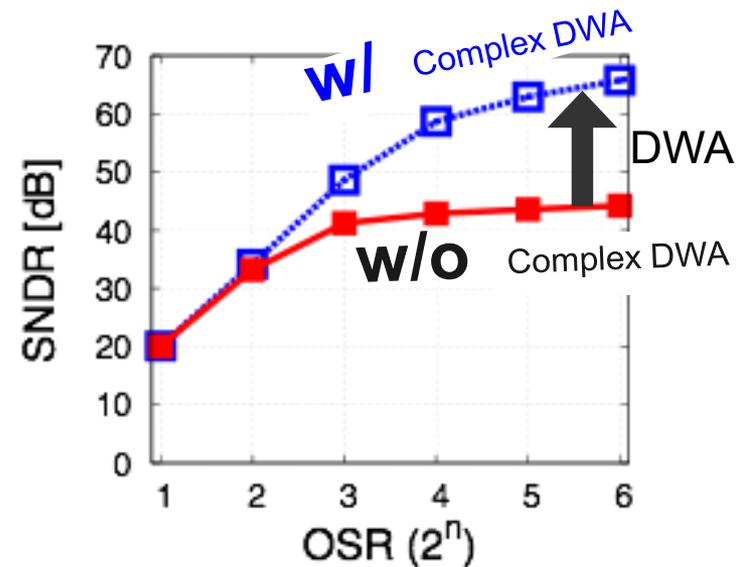
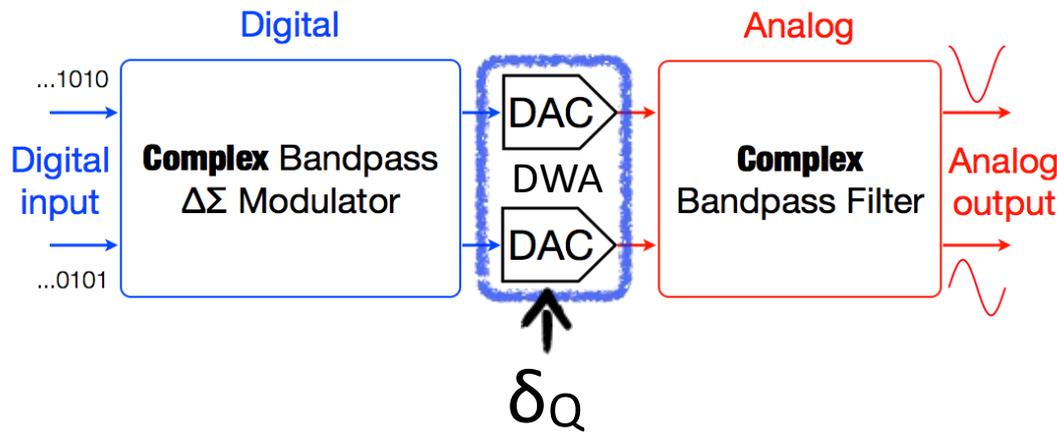


# Complex N-Band DWA Algorithm

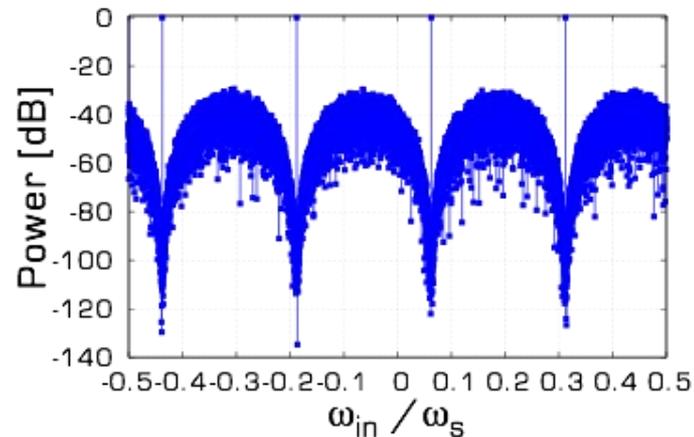


- ◆ Attach pointers
- ◆ Exchange upper-path and lower-path every N clock

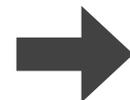
# Multi-tone Signal Generator



DWA



Notches filled with noise



Steep Notches

This work was done by Mr. Masahiro Murakami.

# Outline

- Motivation for Complex Signal Processing Research
- RC Polyphase Filter: Transfer Function
- RC Polyphase Filter: Flat Passband Gain Algorithm
- RC Polyphase Filter and Hilbert Filter
- Active Complex Bandpass Filters
- Complex Bandpass  $\Delta\Sigma$  AD Modulator
- Complex Multi-Bandpass  $\Delta\Sigma$  DA Modulator
- Conclusion

# Conclusion

---

Complex filter is simple, but very interesting



Even somewhat mysterious !



To understand its principle, we use  
its complex transfer function and  
Hilbert transfer form.



These are useful for filter design as well as analysis

# Our Recent Research Results

A2-3: 16: 45

Analysis and Evaluation Method of RC Polyphase Filter

K. Asami, N. Kushita, A. Hatta, M. T. Tran,  
Y. Tamura, A. Kuwana, H. Kobayashi

A2-4: 16: 57

Flat Pass-Band Method with Two RC Band-Stop Filters  
for 4-Stage Passive RC Polyphase Filter in Low-IF Receiver Systems

M. T. Tran, N. Kushita, A. Kuwana, H. Kobayashi

A2-5: 17: 09

Frequency Estimation Sampling Circuit  
Using Analog Hilbert Filter and Residue Number System

Y. Abe, S. Katayama, C. Li, A. Kuwana, H. Kobayashi