

2021年6月1日(火)



集積回路システム工学 第7回講義

回路システム 研究調査事例

デジタル除算, DA変換器, ギルバート乗算器

小林春夫

群馬大学大学院理工学府 電子情報部門

koba@gunma-u.ac.jp

下記から講義使用 pdfファイルをダウンロードしてください。

出席・講義感想もここから入力してください。

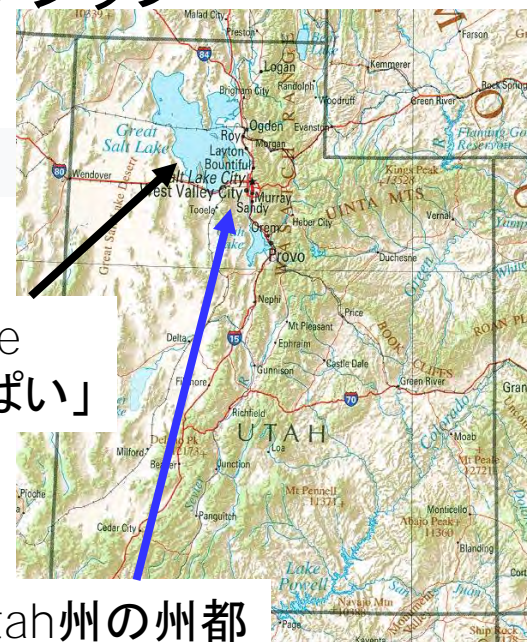
<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

米国ユタ州ソルトレークシティ 大学院生 海外インターンシップ

アルプス電気(現 アルプスアルパイン)グループ
Cirque Corp. に
群馬大学 大学院生2名が
2008年10月 4週間の米国インターンシップ



Utah 州



Great Salt Lake
湖水が「しょっぱい」

Utah州の州都
Salt Lake City

事前にCirque Corp. 訪問



<https://www.cirque.com/>

<https://www.alpsalpine.com/j/index.html>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/Cirque-internship.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2008-10-kobayashi.pdf>

アメリカユタ州ソルトレーク市の Cirque 社に研修
群馬大学小林春夫研究室とアルプス電気(株)グループ

大学院生が米国においてインターンシップを経験することは、一昔前の感覚では夢のような話である

2008年4月にアルプス電気(株)のインターンシップ企画に応募し、関連子会社の Cirque 社の厚意により大学院生2名を受け入れて戴いた。インターン生は Cirque 社にてアナログ回路分野で最も重要な技術であるオペアンプ設計の開発に加わり、一通りの回路設計を経験した。当地では米国の会社の自由な雰囲気、原理原則に基づく仕事の仕方、また米国の大自然の中で生活を経験でき、非常に有益であったと語っている。もちろん、Cirque 社の方々の仕事に対する熱情を感じ、生活面での親切な支援があったことは言うまでもない。

1. インターシップ内容

期間：2008年10月06日～10月31日の約4週間、

対象学生：群馬大学工学研究科 電気電子工学専攻 小林春夫研究室の修士1年八木拓也君、三田大介君

インターンシップ受け入れ先：Cirque 社はハイテクベンチャーとして設立され、現在はアルプス電気の関連子会社になっており、容量式タッチパネルセンサで高い技術をもち、この分野で大きな占有率をもっている。Cirque 社の大嶋洋一社長が、タッチパネルセンサのインターフェースのアナログ回路技術が重要と判断し、日本の大学のアナログ回路系の研究室から学生を受け入れてインターンシップを行いたいというご英断によってこのインターンシップが実現した。



Salt Lake City の教会

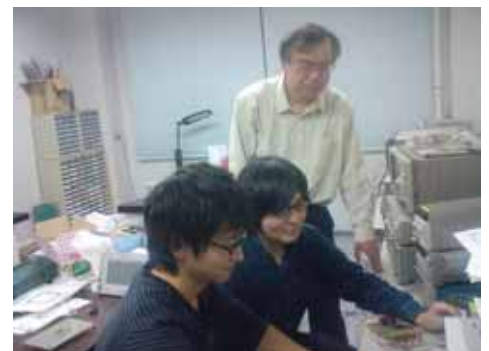
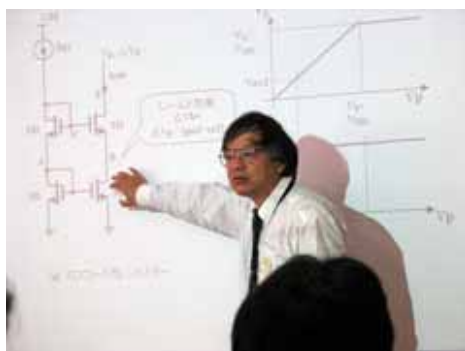


Great Salt Lake

2. インターンシップの効果

小林春夫教授の言：

少子化現象が進み、また若者の理工系離れの傾向がある。一方で産業界では電気電子系技術者はますます需要が多く、大学への求人が非常に多い。また、電気電子分野では国際競争も熾烈である。そのこともあって



か、大学の電気電子分野の研究室は産業界から様々な形での支援を受けており、「世間は大学に対して暖か

い」と実感することが多い。今回のアルプス電気㈱、Cirque 社の全面支援による海外インターンシップが地方大学である群馬大学に対して行われたということは、日本での大学と産業界のよりよい関係・連携を加速する大きな意義のあることだと思う。

共同研究イノベーションセンターの須齋 嵩教授の言：

産学連携の進め方もいろいろなケースがある。大学の研究テーマを企業と共同研究を行うことや特許等の技術移転が主である。しかし、企業がグローバルな事業展開をする時代になった現在は、学生の教育も国境を越えたインターンシップ教育が必須である。そのことからアルプス電気㈱の当を得た施策である。派遣された大学院生2名はもとより、小林研究室や大学は大きな経験と資産となる。

アルプス電気㈱の言：

グローバル市場で電子部品ビジネスを展開しているアルプス電気㈱では、毎年、本社採用の新入社員全員が参加した中国での一ヶ月半の製造実習を行なっている。また、大学に在籍されている学生・大学院生を対象に、チェコにおける製造技術系、ドイツにおける営業・管理系の海外インターンシップを行なってきた。

今回は、アルプス電気の関連企業である米国 Cirque 社において、新アナログ技術の領域に絞ったインターンシップを ALNA (ALps North America) を交えた3社で企画した。この分野で活躍されておられる大学の先生方に直接参加のお願いに回った。結果として、群馬大学工学部の小林春夫教授の研究室から修士1年生の八木拓哉さんと三田大介さんの参加が決まり、10月6日から31日までの26日間のインターンシップを成功裏に終えることができた。

新アナログ技術は、これからの情報家電や自動車、医療など様々な分野で不可欠な技術であるが、世界的にエンジニアが不足しており、日本も例外ではない。幸いにも米国 Cirque 社は、この分野で卓越した技術を持っており、インターンシップ環境として最適であることから、エンジニアの層を厚くする一助となることを念頭にインターンシップを企画・実行した。

今回のインターンシップを契機に、国境を越えた産学連携を目指し、群馬大学とアルプス電気㈱、Cirque 社との間で人材と技術の一層の交流が深まることを期待している。



Cirque 社の建屋



Cirque 社スタッフと
討議

問い合わせ先

群馬大学工学研究科電気電子専攻科 教授 小林 春夫 TEL : 0277(30)1788 k_haruo@el.gunma-u.ac.jp
群馬大学共同研究イノベーションセンター 教授 須齋 嵩 TEL : 0277(30)1181 susai@eng.gunma-u.ac.jp
アルプス電気株式会社 広報部 沼田 恵理子 TEL: 03(5499)8001 eriko.numata@jp.alps.com

企業ビジョン

企業理念:アルプスは人と地球に喜ばれる新たな価値を創造します。

企業にとって最も大切な資源は人です。アルプスに関わる世界中のお客様、株主、社員、地域社会…。アルプス電気は、こうした人々に大きな満足を提供する企業を目指します。ここには“人に賭ける”を企業哲学として掲げてきたアルプス電気の想いも込められています。また、アルプス電気には地球市民としての行動が求められています。今後とも、企業、人、地球環境の共生の姿を探っていきます。

メーカーの原点はものづくりです。アルプス電気は、これまで培ってきた多彩な固有技術をベースに、常に新しい価値を創造します。市場やお客様のニーズを的確にとらえ、独自のコンセプト、企画、構想を持った製品を提案。そしてお客様の期待に、豊かな付加価値で応え、エレクトロニクス社会に貢献します。

製品開発や事業展開にとどまらず、企業としてのあり方、社員一人ひとりの人間としてのあり方全体を通じて、絶えず新しい価値を創造し、社会に提供していきます。

会社概要：会社データ

社名：アルプス電気株式会社

英文社名：ALPS ELECTRIC CO., LTD.

設立：1948年11月1日

資本金：236億23百万円(2008年3月末現在)

発行済株式総数：1億8,156万株(2008年3月末現在)

従業員数：6,240人(2008年4月1日現在)

決算期：年一回 3月31日

売上高(連結)：6,926億56百万円(2008年3月期)

売上高(単独)：3,301億48百万円(2008年3月期)

営業品目

コンポーネント事業：スイッチ、タクトスイッチ®、コンタクトシート™、可変抵抗器、エンコーダ、抵抗式センサ、コネクタ、コンパクトメカ、オプティカルモジュール、カメラモジュール

磁気デバイス事業：磁気センサ、光通信用レンズ、磁性シートリカロイ™、液冷用圧電式薄型ポンプ、サーマルプリンタヘッド

情報通信事業：デジタル/アナログ放送用TVチューナ、Bluetooth™用モジュール、無線通信用モジュール

ペリフェラル事業：フォトプリンタ、グライドポイント™、グライドセンサ™、フォースリアクタ™、ゲーム用コントローラ、リモートコントロールユニット、タッチパネル

車載電装事業：インパネ用操作ユニット(ハプティックコマンド®ほか)、ドア・シート用操作モジュール、ステアリングモジュール、キーレスエントリーシステム

インターンシップ報告書

群馬大学大学院 工学研究科 電気電子工学専攻
情報通信システム第二研究室 小林研究室所属 修士一年 八木拓也



2008年10月6日にアメリカへ渡航し、10月31日までの4週間の期間、アメリカ、ユタ州のCirque社のインターンシップに参加した。Cirque社はソルトレイクシティの近くにあり、自然が豊かな地域である。ソルトレイクシティにはモルモン教の寺院、テンプルスクウェアもあり、非常に穏やかな町並みでもあった。

インターンシップ先では、アナログ回路設計のグループに加わり、特にアナログ回路の基盤であるオペアンプの設計を行った。実際に製品としてこのオペアンプを用いるかは別として、製品に用いるためにどのような回路設計や特性解析を行えばよいのかということを実験した。

各週に分けて、スケジュールにあわせてオペアンプの原理、特性解析の原理等を講義してもらい実際に回路シミュレータで設計を進めた。主に Analog Integrated Circuit Design、CMOS Analog Circuit Design のオペアンプの設計書（大学院レベルの標準的教科書）を読み進めながら、設計時の注意点や重要な部分を議論した。自分が理解の不十分な部分や疑問点を質問することもあったが、基本的なことでも、アナログ回路設計グループの人たちがみんなで議論し合うということが印象的だった。大学では経験できない設計過程やディスカッション、設計回路のレビューが貴重な経験となった。

会社の雰囲気もフレキシブルな環境で、上司、部下の関係というよりはフレンドリーな様子で、意見を求め合うことや議論している光景が非常に多かった。すべてにおいて前向きな姿勢・雰囲気だと感じた。またパーティーなどでは社員だけではなく、会社全体が家族も含めて交流しあいコミュニケーションを取り合っているということが非常に良い印象として残っている。

アナログ回路設計グループの人たちは、他の企業でも仕事に従事してきた経験を持ち、回路設計者のプロとして活躍しているということを実感した。逆にプライベートな時間についてもはっきりと区別し、自分の趣味や、ボランティア活動などの参加など充実している時間を過ごしている様子であった。アメリカの企業ではインターンシップの期間が1~3年という期間が多く、プロとして活躍するために技術を学び取るという話も聞いた。

自由な環境であるからこそ、自分の意思や考え方、経験が重要になっており、プロ意識が非常に大きいのではないのだろうかと感じることが多かった。様々な人種の人たちが住んでいる環境で、コミュニケーションや人との交流が最も大切にされているということを実感した。

インターンシップ報告書

群馬大学大学院 工学研究科 電気電子工学専攻
情報通信システム第二研究室 小林研究室所属 修士一年 三田 大介



私はアルプス（ALPS）電気株式会社が主催する米国でのインターンシッププログラムに2008年10月6日から2008年10月31日までの26日間、参加させていただきました。今回お世話になった会社は米国ユタ州ソルトレイクシティにあるCirque Corporationという所でアルプス電気株式会社の子会社となるところです。タッチパッドやセンサーなどを開発、製造している会社で従業員は約30名のベンチャー企業に近い雰囲気ของบริษัทでした。また、Cirque Corporationがあるユタ州ソルトレイクシティは2002年に冬季五輪が開催された場所でもあり、自然豊かでスキーやスケートなどのウインタースポーツが盛んな場所です。

今回の米国でのインターンシッププログラムに参加させていただくことになった経緯は私の指導教員である小林春夫教授に参加のお誘いがあったからだと聞いています。Cirque Corporationがアナログ回路設計を研究している大学の研究室をいくつか指定し、その中の一つに私が所属する研究室があったそうです。

実際に米国のインターンシッププログラムに参加してみて、様々な日本との違いを感じさせられました。今回のインターンシッププログラムの実習内容はアナログ回路設計の基礎とも言えるオペアンプ（演算増幅器、Operational Amplifier）の設計であり、座学からシミュレーションツールを使用した設計、特性の解析、レイアウトまでの設計の流れを一通り勉強してきました。また、レイアウトは時間が足りず、座学とディスカッションのみで実際のレイアウトはCirque Corporationの技術者の人が行ってくれました。最後にはまとめとしてプレゼンテーションを行いました。また、プレゼンテーションは実習内容のまとめという技術的なものと日本と米国の文化の違いなどについてまとめたものの二種類行いました。Cirque Corporationでは私達に技術的なことだけではなく米国での生活や仕事、文化的な違いについて学んで欲しかったそうです。

実際、Cirque Corporationの会社の雰囲気はとても和やかなものでした。上下関係も厳しいといったものではなく、様々な場所で議論や話し合いをしていますが、内容には真剣に互いの主張や考えをぶつけるのですが時折冗談などを言って笑いあっている姿を見ました。その中で私が一番驚いたのは就業時間で、私は日本の企業のインターンシッププログラムにも参加したとことがあるのですが、日本の企業では始業時間と終業時間がきちんと決められているのに対して、米国の企業では時間に多少の融通が利くそうです。私はこれにきちんと成果をだせば個人の都合を尊重できるのだと感じました。私達の学生を担当してくれたアナログ回路設計のグループの人達の中には様々な国籍の人達があり、仕事を得る為に米国にやってきたそうです。また、どの人も他の企業での仕事に従事していた経験があり、自分を高める為に様々な努力を積極的に行っているのだと感じました。他にも米国ではボランティアが重要な意味を示しており、就職に大きく関係しているそうです。さらに実際に大学を卒業しただけでは駄目で、就職する為にはインターンシップなどで経験と技術を積み、自分を売り込む必要があると聞きました。米国では学歴ではなく、自分がどんな技術を持っており、どんな成果をあげてきたかということの方が重要視されるそうです。

これらの事から米国での仕事に対する意識の高さを感じました。また、この事は今回のインターンシッププログラムの実習内容にも関わっていました。当初、Cirque Corporationの私達を担当してくれた技術者の人は私達がアルプス電気株式会社を通して送った履歴書から実習内容を決めようと考えていたそうです。あちらでは履歴書に自分の技術や成果を書くので、履歴書から技術者としての分野やレベルを読み取ることができます。しかし、私達はそのようなことを知らなかったため、送ったのは学歴などを英語に訳した一般的な履歴書でした。無論、日本の履歴書にも自分の技術や成果を書くものもありますが学生ということでそれを送らなかった

結果、担当者は私達の技術や分野を正確に把握することができず、今回のようにアナログ回路設計の基礎であるオペアンプの設計に決定したそうです。このことから私は日本と米国での仕事に対するアピールの違いを感じました。

あちらでの生活は仕事だけではなく、休日には Cirque Corporation の人達に観光に連れて行っていただきました。有名なモルモン教のテンプルスクエアやグレートソルトレイクなど、歴史的に興味深く、豊かな自然などを実感できました。他にも Cirque Corporation の製品の完成を祝うパーティにも参加させていただいたのですが、観光とパーティのどちらにも家族を連れて来ていたのに驚きました。あちらでは家庭を非常に大切にするようで、ここにも日本との文化的な違いを感じました。

また、今回のインターンシッププログラムでの一番の問題は言語でした。自分の伝えたいことを話そうとしても知らない単語があったり、どの様に話していいか分からなかったり、あちらの伝えようとしている内容が分からなかったりなど様々な問題がありました。しかし、Cirque Corporation の社員の人達だけでなく、滞在したホテルの従業員の人達も根気強くこちらの話を理解し、伝えようとしてくれました。

今回のインターンシッププログラムを経験して、米国では自分の技術や地位などを積極的に高めようと努力する仕事に対する意識の高さと貪欲さを感じました。そうであるにも関わらず、周囲と円滑なコミュニケーションが取れていることに米国の大きさを感じました。日本の大学で海外でのインターンシッププログラムという大変貴重な経験をさせていただき、将来に向けて様々なことを考えさせられました。今回の経験が私の将来に大きく役立つと感じさせるインターンシッププログラムでした。

Presentation of Culture Learning

Internship at Cirque Corporation, Salt Lake City, Utah, USA

From Oct. 6, 2008 to Oct.31, 2008

Daisuke MITA

Dept. of Electronic Engineering,

Gunma University, Japan

Outline

Presentation

About the culture difference between Japan and the United States.

About sightseeing of Salt Lake City, and

About impression of the internship program.

- Difference between Japan and the United States
- Sightseeing
- Summary and Conclusion

Work



Cirque Corporation

An American company is **flexible**.

Food & Drink



Arby's Hamburger

- American food is **very large**.
- **Taking out remaining food** is OK.
- Drink is **“free refill”**.

My favorite food
Arby's Hamburger
Simple is best !!

Food & Drink



↑
American SUSHI

Dr Pepper is **famous drink** ? ↗



Building & Road



Gas Station & Convenience Store



Road in the USA

- American Building is **low** and **large**.
- American road is very **wide**. There are **many trucks**.
- A gas station and a convenience store are together at the **same place**.

Sightseeing – Temple Square –



Salt Lake Temple



Pipe Organ of Tabernacle

Temple Square building is **very beautiful**.

Sightseeing – Watching Basketball Game –



UTAH JAZZ vs Portland Trailblazers



UTAH JAZZ Mascot

The basketball game was **exciting** and **interesting**.

UTAH JAZZ won this game.

Sightseeing – Bingham Canyon Mine –



Bingham Canyon Mine



Truck tire

Bingham Canyon Mine is **very large**.

A truck tire is **about 3.4m in diameter**.

Sightseeing – Great Salt Lake –



Great Salt Lake

Great Salt Lake is **very large**, and **very beautiful**.

Wild buffalo



Sightseeing – Downtown –



Gateway

City Library

Church History Musium

Sightseeing – University of UTAH –



University of UTAH is very large.

University of UTAH doesn't have
electronic engineering department.

Sightseeing – Rice-Eccles Stadium –



Rice-Eccles Stadium is located near University of UTAH.

Conclusion

- I have experienced American life and work at an American company, Cirque Corporation.
- This internship program was very enjoyable and interesting.
- Experiences of this internship program will be very beneficial to my future career.
- I thank Cirque people and Alps Electric People.

インターンシップ報告

Cirque Corporation

米国ユタ州ソルトレーク市

2008年10月6日から10月31日まで

Takuya Yagi

11/10/2008

1週目

MOSの解析、MOSの電流値、サイズの解析
オペアンプの原理

2週目

位相補償

DC解析、AC解析、オフセット解析

3週目

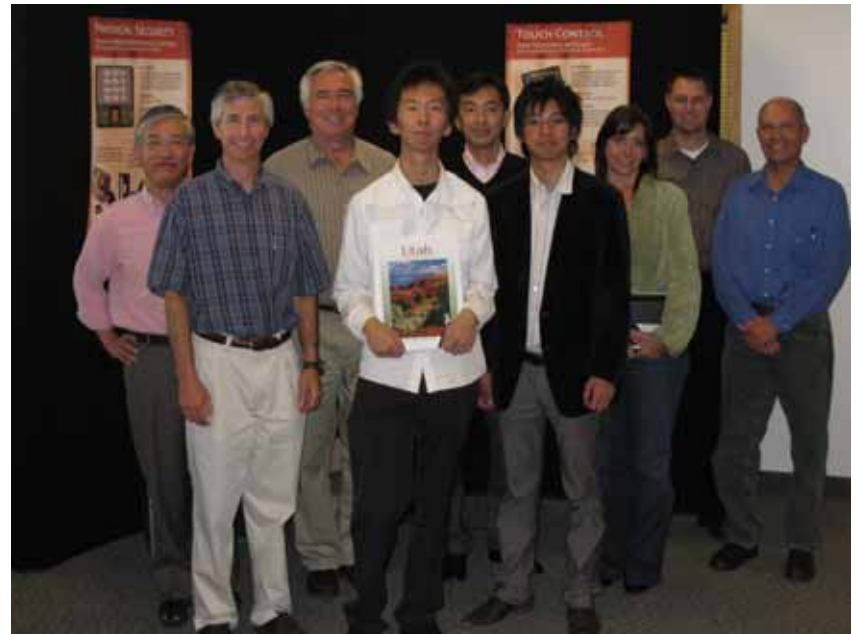
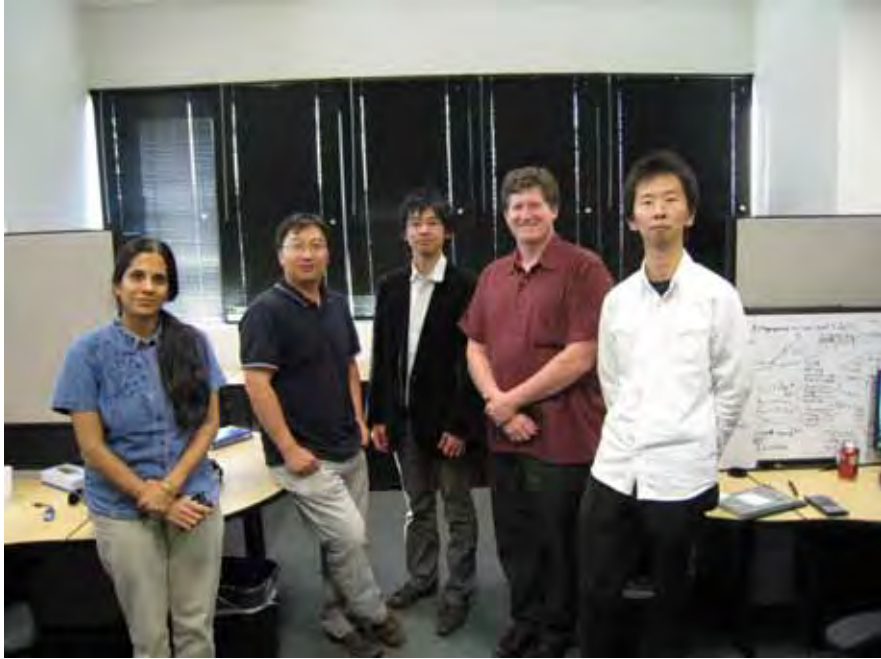
電源電圧変動、温度特性、素子ばらつきの解析

レイアウトのためのマッチング解析

4週目

テクニカルプレゼンテーション

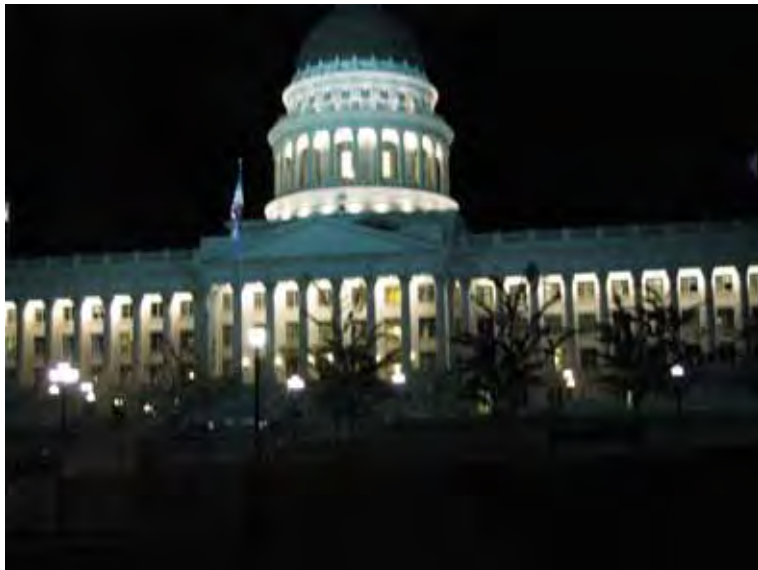
カルチャープレゼンテーション













Church history museum



Utah University



Salt Lake City



Revisit to Floating-point Division Algorithm Based on Taylor-Series Expansion

Jianglin Wei, A. Kuwana, H. Kobayashi,
K. Kubo



群馬大学
GUNMA UNIVERSITY

Division of Electronics and Informatics, Gunma University

Oyama National College of Technology

Japan

Outline

- Research Background and Objective
- Taylor-Series Expansion
- Proposed Algorithm
- Simulation Verification
- Hardware Implementation Tradeoff
- Conclusion

Outline

- **Research Background and Objective**
- Taylor-Series Expansion
- Proposed Algorithm
- Simulation Results
- Hardware Implementation Tradeoff
- Conclusion

Research Background



- ◆ High-speed high-precision floating-point arithmetic
→ Embedded systems, mobile applications.
- ◆ Addition / Subtraction → Relatively easy
Multiplication → Modestly complicated

Division → Very tough !

$$\begin{array}{r} 49 \\ 3 \overline{) 149} \\ \underline{12} \\ 29 \\ \underline{27} \\ 2 \end{array}$$

Research Objective

- ◆ Floating-point division operation
 - Simple circuit
 - High-speed
- ◆ Application of Taylor expansion to floating-point division arithmetic
- ◆ Clarification of its calculation procedure
- ◆ Clarification of its tradeoff among accuracy, number of operations and LUT size

Outline

- Research Background and Objective
- **Taylor-Series Expansion**
- Proposed Algorithm
- Simulation Verification
- Hardware Implementation Tradeoff
- Conclusion

Taylor Series

Idea behind Taylor expansion :

We can re-write every smooth function as an infinite sum of polynomial terms.

Function $f(x)$ for a point $x = a$ is given by :

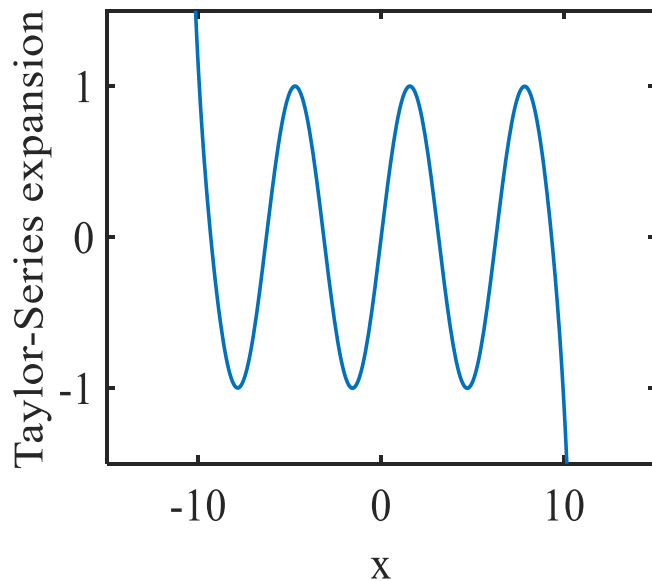
$$f(x) = f(a) + f'(a)(x - a) + \frac{f''(a)}{2!} (x - a)^2 + \dots + \frac{f^{(n)}(a)}{n!} (x - a)^n + \dots$$

Convergent range $\alpha < x < \beta$

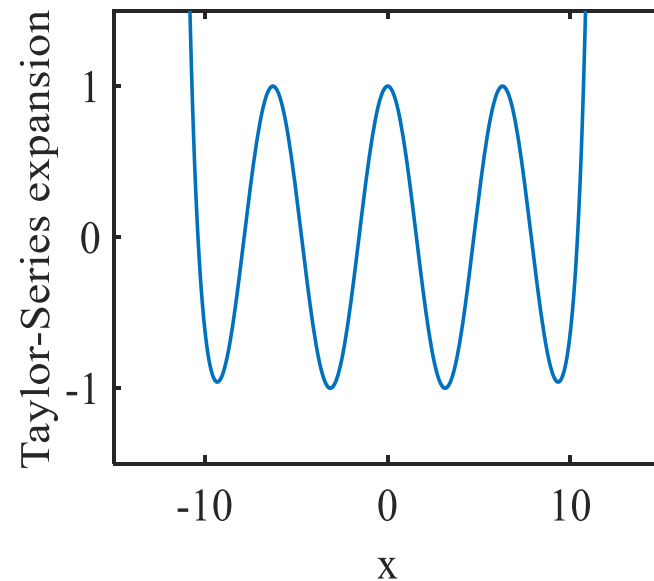
Taylor-Series of $\sin(x)$ and $\cos(x)$

Taylor series simulation results of
 $\sin(x)$ and $\cos(x)$

Convergent range : $-\infty < x < +\infty$



$\sin(x)$



$\cos(x)$

Center value : 0

Number of Taylor-series expansion terms : 20.

Outline

- Research Background and Objective
- Taylor-Series Expansion
- **Proposed Algorithm**
- Simulation Verification
- Hardware Implementation Tradeoff
- Conclusion

Normalized Floating-Point Representation

Floating-point representation in binary :

Mantissa : M

Exponent : E

Decimal point \downarrow

$$\frac{M}{2} \times 2^E$$

$a, b, c, d, e, f, \dots : 0 \text{ or } 1$

$$\underbrace{1.\underline{abcdef\dots}}_{\text{Mantissa}} \times \underbrace{2^E}_{\text{Exponent}}$$

$1 \leq M < 2$

Ex : 1011001 (binary) = 89 (decimal)

Binary representation : 1.011001×2^{110}

Decimal representation : $1.390625 \times 2^6 = 89$

Division of Binary Numbers

Consider calculation of $A = \frac{N}{D}$.

A , N , D are in floating-point representation :

$$A : M_A \times 2^{E_A}$$

$$N : M_N \times 2^{E_N}$$

$$D : M_D \times 2^{E_D}$$

First, calculate reciprocal of mantissa $\frac{1}{M_D}$ ($1 \leq M_D < 2$)
using Taylor-expansion of $f(x) = 1/x$

$$\frac{1}{D} = \frac{1}{M_D} \times 2^{-E_D}$$

Then, calculate $N \times \frac{1}{D}$ and obtain A .



Use conventional digital multiplication algorithm.

Proposed Algorithm

Calculate reciprocal of mantissa : $\frac{1}{M_D}$ ($1 \leq M_D < 2$)

 $x = M_D$

$f(x) = \frac{1}{x}$ by Taylor expansion at $x = a$ ($1 \leq a < 2$)



$$f(x) = \boxed{\frac{1}{a}} - (x - a) + (x - a)^2 - (x - a)^3 + \dots + (-1)^n (x - a)^n + \dots$$

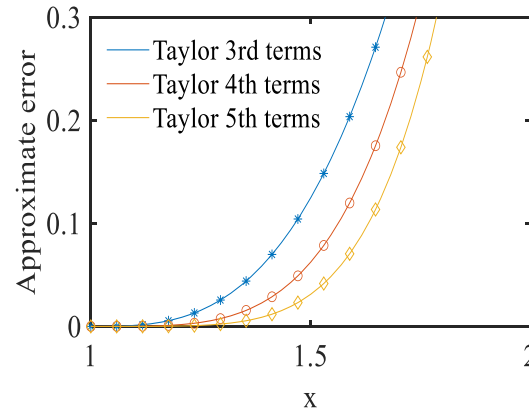
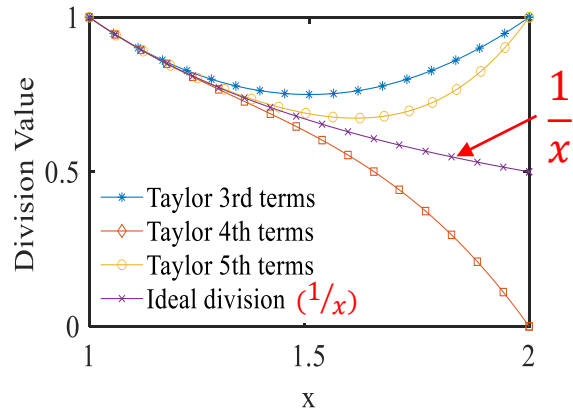

Stored in LUT in advance

Coefficient of each term is **+1** or **-1**

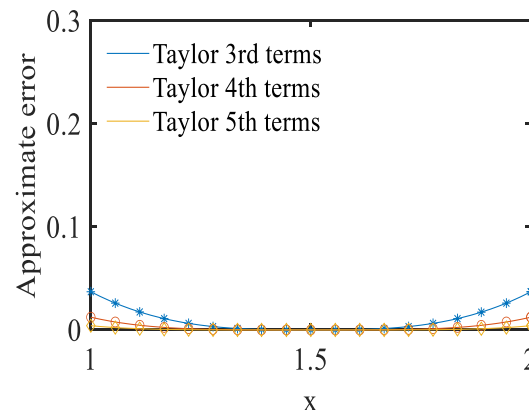
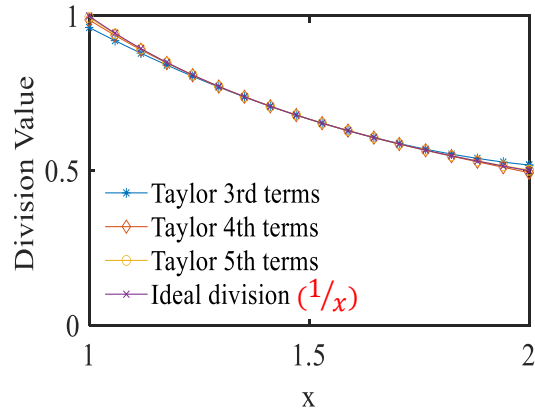


No multiplication required there

Concept of Proposed Method



Taylor series expansion of $\frac{1}{x}$ at center value $a = 1$



Taylor series expansion of $\frac{1}{x}$ at center value $a = 1.5$

$$E = \frac{I - T}{I}$$

E : Approximate error

I : Ideal value

T : Taylor series expansion value

Proposed method :
Region technology

For example :

1 region :

$$a = 1.5 \quad 1 \leq x < 2$$

2 regions :

$$a = 1.25 \quad 1 \leq x < 1.5$$

$$a = 1.75 \quad 1.5 \leq x < 2$$

4 regions :

$$a = 1.125 \quad 1 \leq x < 1.25$$

$$a = 1.375 \quad 1.25 \leq x < 1.5$$

$$a = 1.625 \quad 1.5 \leq x < 1.75$$

$$a = 1.875 \quad 1.75 \leq x < 2$$

⋮

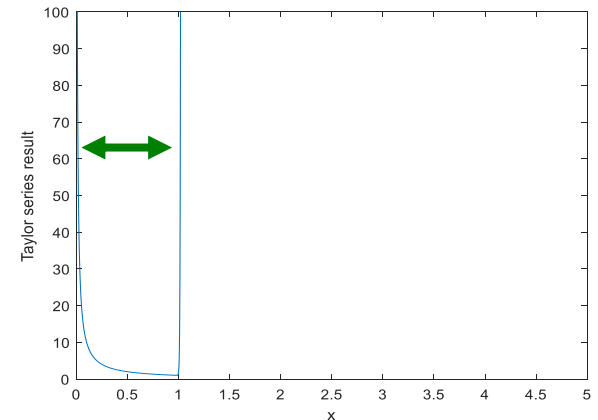
Outline

- Research Background and Objective
- Taylor-Series Expansion
- Proposed Algorithm
- **Simulation Verification**
- Hardware Implementation Tradeoff
- Conclusion

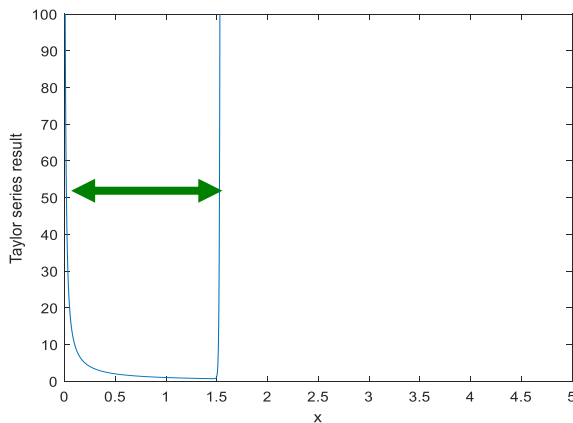
Taylor Expansion Waveform of $1/x$

Taylor expansion waveform of $f(x) = \frac{1}{x}$

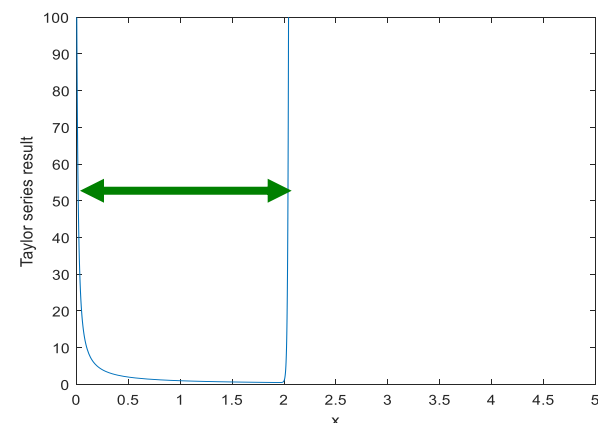
Number of Taylor expansion terms: **25**



Taylor expansion at $a = 0.5$
Convergent range: $0 < x < 1$

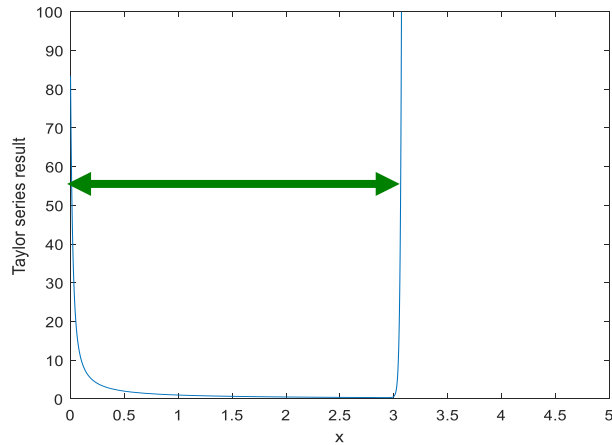


Taylor expansion at $a = 0.75$
Convergent range: $0 < x < 1.5$

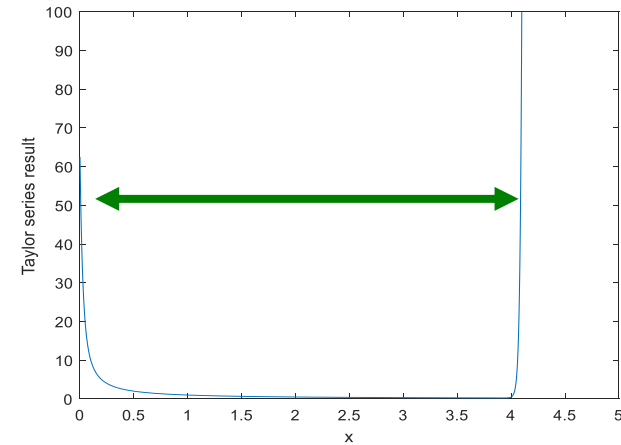


Taylor expansion at $a = 1$
Convergent range: $0 < x < 2$

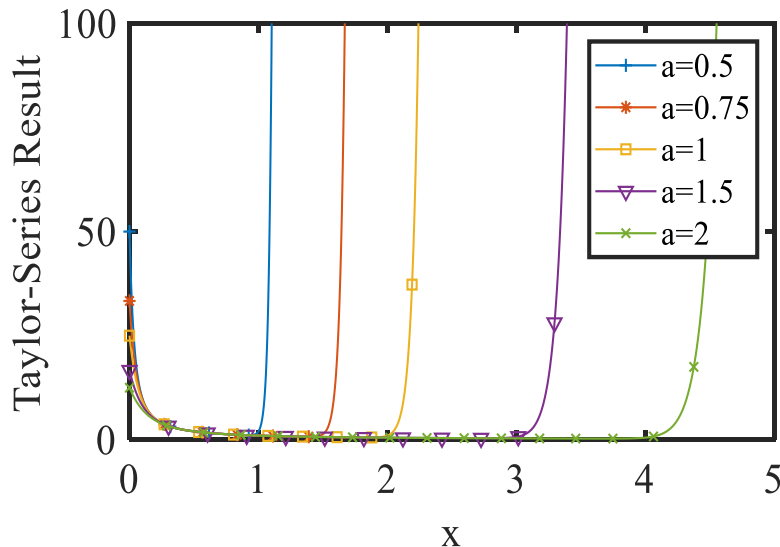
Taylor Expansion of $1/x$: Comparison



Taylor expansion at $a = 1.5$
Convergent range: $0 < x < 3$



Taylor expansion at $a = 2$
Convergent range: $0 < x < 4$



Taylor expansion comparisons at different central point convergent ranges.

Definition of Accuracy

Ex : $\frac{1}{2^{16}}$ accuracy

$$\max \left| \frac{f(x) - t(n, x)}{f(x)} \right| \leq \frac{1}{2^{16}}$$

$f(x)$: Original function (**Ideal value**)

$t(n, x)$: Taylor expansion up to the minimum of terms n

Simulation Results

Use Taylor series expansion equation :

$$f(x) = \frac{1}{x} \quad (1 \leq x < 2)$$

One-region case :

Mantissa represented by binary decimal point.

Specified accuracy

Taylor-series expansion	precision	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
	(i) $M_D = 1.XXXXXX\cdots$ $1 \leq M_D < 2$	$a = 1.5$	6	11	13	16

Taylor series expansion at center value $a = 1.5$

Number of Taylor expansion terms to meet specified accuracy.

Two-Region Case

Use Taylor series expansion equation :

$$f(x) = \frac{1}{x} \quad (1 \leq x < 2)$$

In **two-region case**, we check the value (0 or 1) of the first decimal place of Mantissa.

Taylor-series expansion	precision	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
(i) $M_D = 1.0XXXXX\dots$ $1 \leq M_D < 1.5$	$a = 1.25$	4	7	9	11	14
(ii) $M_D = 1.1XXXXX\dots$ $1.5 \leq M_D < 2$	$a = 1.75$	3	6	8	9	12

Four-Region Case

Use Taylor series expansion equation :

$$f(x) = \frac{1}{x} \quad (1 \leq x < 2)$$

In **four-region case**, we check the values (00, 01, 10 or 11) of the first two decimal places of Mantissa.

Taylor-series expansion	precision	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
(i) $M = 1.00xxxx\cdots$ $1 \leq M_D < 1.25$	a=1.125	3	6	7	8	11
(ii) $M = 1.01xxxx\cdots$ $1.25 \leq M_D < 1.5$	a=1.375	3	5	6	7	10
(iii) $M = 1.10xxxx\cdots$ $1.5 \leq M_D < 1.75$	a=1.625	3	5	6	7	9
(iv) $M = 1.11xxxx\cdots$ $1.75 \leq M_D < 2$	a=1.875	3	5	6	7	9

Eight-Region Case

In **eight-region case**, we check the values (000, 001, ..., 111) of the first three decimal places of Mantissa.

Taylor-series expansion		precision	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
(i)	$M = 1.000_{xxxx}\dots$ $1 \leq M_D < 1.125$	a = 1.0625	2	4	5	6	8
(ii)	$M = 1.001_{xxxx}\dots$ $1.125 \leq M_D < 1.25$	a = 1.1875	2	4	5	6	8
(iii)	$M = 1.010_{xxxx}\dots$ $1.25 \leq M_D < 1.375$	a = 1.3125	2	4	5	6	8
(iv)	$M = 1.011_{xxxx}\dots$ $1.375 \leq M_D < 1.5$	a = 1.4375	2	4	5	6	8
(v)	$M = 1.100_{xxxx}\dots$ $1.5 \leq M_D < 1.625$	a = 1.5625	2	4	5	6	7
(vi)	$M = 1.101_{xxxx}\dots$ $1.625 \leq M_D < 1.75$	a = 1.6875	2	4	5	6	7
(vii)	$M = 1.110_{xxxx}\dots$ $1.75 \leq M_D < 1.875$	a = 1.8125	2	4	5	5	7
(viii)	$M = 1.111_{xxxx}\dots$ $1.875 \leq M_D < 2$	a = 1.9375	2	4	5	5	7

Comparison of Two Decimal Point Position Cases

Mantissa: 1.xxxx
Mantissa: 0.1xxxx

Numbers of Taylor expansion terms for specified accuracy are the same.

To obtain 20-bit accuracy

1-region case	→	13 terms
2-region case	→	9 terms
4-region case	→	7 terms
8-region case	→	5 terms

Outline

- Research Background and Objective
- Taylor-Series Expansion
- Proposed Algorithm
- Simulation Verification
- **Hardware Implementation Consideration**
- Conclusion

Calculation Complexity

- Ex: Taylor expansion 4 terms :

$$g_4 = \frac{1}{a} - (x - a) + (x - a)^2 - (x - a)^3$$

- $\frac{1}{a}$ value : Stored in memory and read.

$y = x - a$ Subtraction: 1 time $z = y^2$ Multiplication: 1 time

$g_4 = \frac{1}{a} - y + y^2 - y^3 = \frac{1}{a} - y + z - yz$ Multiplication: 1 time
Addition / Subtraction: 3 times

Total : Multiplication: 2 times
Addition / Subtraction: 4 times

- Ex: Taylor expansion 5 terms :

$$g_5 = \frac{1}{a} - (x - a) + (x - a)^2 - (x - a)^3 + (x - a)^4$$

Total : Multiplication: 2 times
Addition / Subtraction: 4 times

Number of Operations

Number of terms versus number of operations in Taylor expansion

Taylor expansion of $f(x) = \frac{1}{x}$ can be calculated
with a relatively small number of operations.

Terms of Taylor expansion	multiplication	Addition or subtraction
3	1	3
4	2	4
5	2	4
6	3	5
7	3	5
8	4	6

LUT size

$$f(x) = \frac{1}{a} - (x - a) + (x - a)^2 - (x - a)^3 + \dots$$

 Stored in LUT

LUT: Look-Up Table

Ex: 4-region case → LUT size is 4 words

Address	LUT
00	inverse of a = 1.125
01	inverse of a = 1.375
10	inverse of a = 1.625
11	inverse of a = 1.875


M = 1.xx

Select by 1 and 2 decimal places
of the mantissa.

Outline

- Research Background and Objective
- Taylor-Series Expansion
- Proposed Algorithm
- Simulation Verification
- Hardware Implementation Consideration
- **Conclusion**

Conclusion

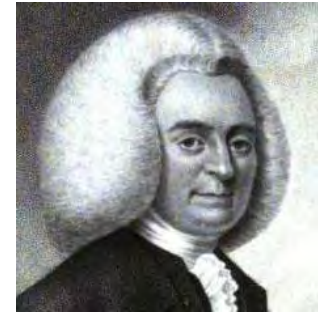
- Algorithm for inverse calculation of mantissa part in binary floating format using Taylor expansion has been investigated.
- Relationship between accuracy and number of terms in Taylor expansion was obtained.
- Number of divided regions becomes larger
 - Number of Taylor expansion terms ➔ **small**
 - LUT size ➔ **big**

Designer can choose the best compromised design.

Thank you for listening !

Appendix

Maclaurin Series



Maclaurin
(Scottish mathematician)

Special case :

Taylor series for $a = 0$ \rightarrow Maclaurin series

$$f(x) = f(0) + f'(0)x + \frac{(f)''(0)}{2!}x^2 + \dots + \frac{(f)^n(0)}{n!}x^n$$

Convergent range $\gamma < x < \delta$

Newton's method

Newton's method step:

First, Start with an initial approximation x_0 close to c .

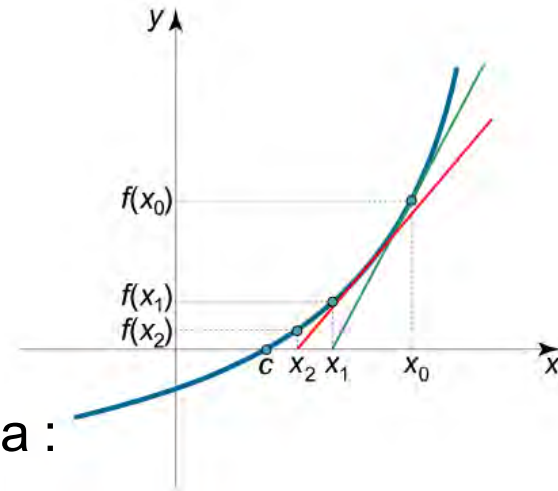
Second, Determine the next approximation by the formula :

$$x_1 = x_0 - \frac{f(x_0)}{f'(x_0)}$$

Third, Continue the iterative process using the formula :

$$x_{n+1} = x_n - \frac{f(x_n)}{f'(x_n)}$$

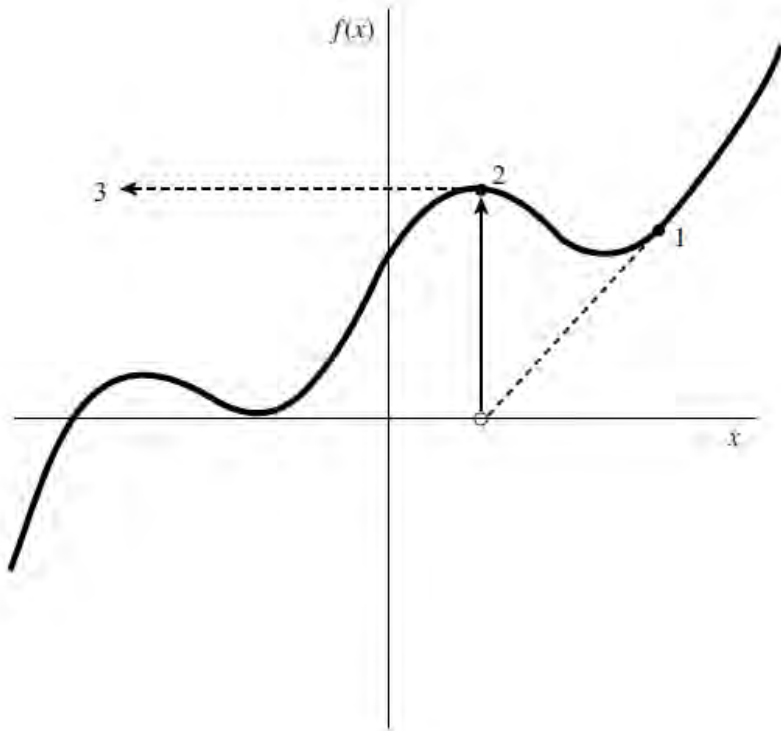
Last, until the root is found to the desired accuracy.



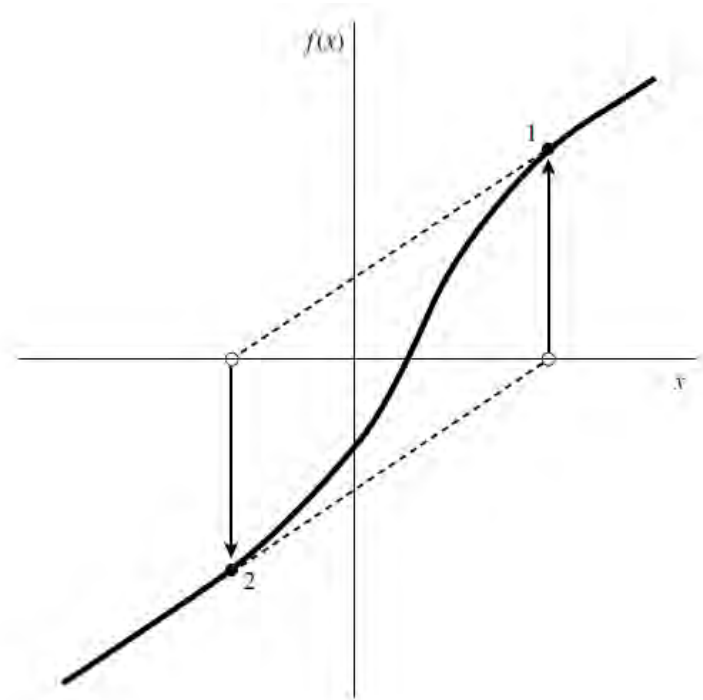
- Poor global convergence properties
- Dependent on initial guess
 - May be too far from local root
 - May encounter a zero derivative
 - May loop indefinitely



Examples of disadvantages



On the left, we have Newton's Method finding a local maxima, in such cases the method will shoot off into negative infinity.



Newton's Method has entered an infinite cycle. Better initial guesses may be able to alleviate this problem.

Another Decimal Point Position

Change the decimal point position of the mantissa

Mantissa: M

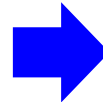
Exponent: E

Original decimal point

$$\underbrace{1 \downarrow abcdef \dots}_{\text{Mantissa}} \times 2^{\underline{E}}_{\text{Exponent}}$$

$M \times 2^E$

$$1 \leq M < 2$$



New decimal point

$$\underbrace{0 \downarrow 1abcdef \dots}_{\text{Mantissa}} \times 2^{\underline{E}}_{\text{Exponent}}$$

$M \times 2^E$

$$0.5 \leq M < 1$$

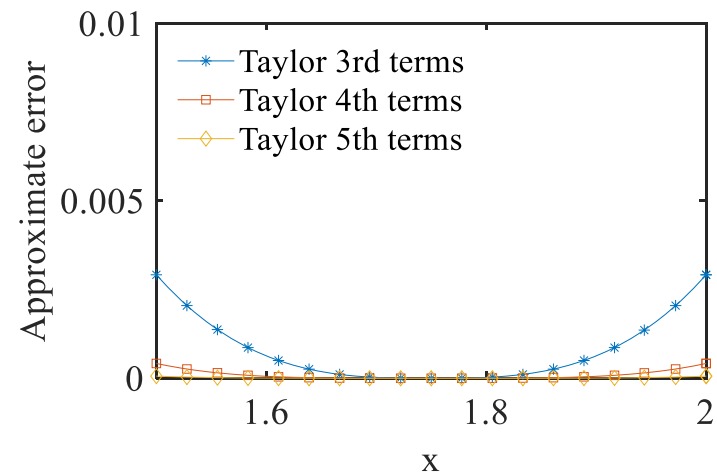
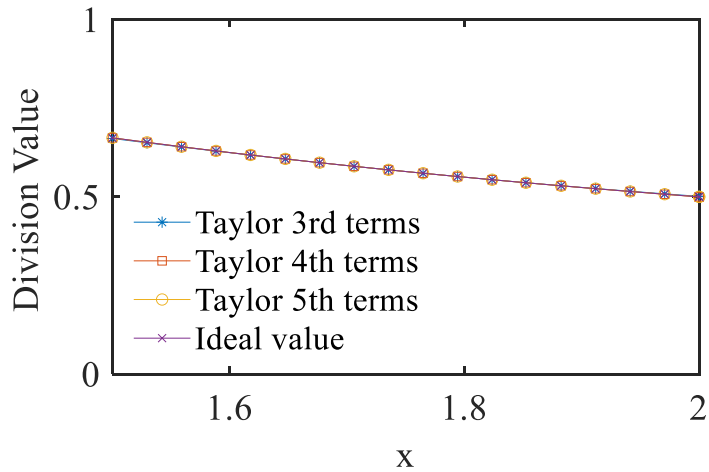
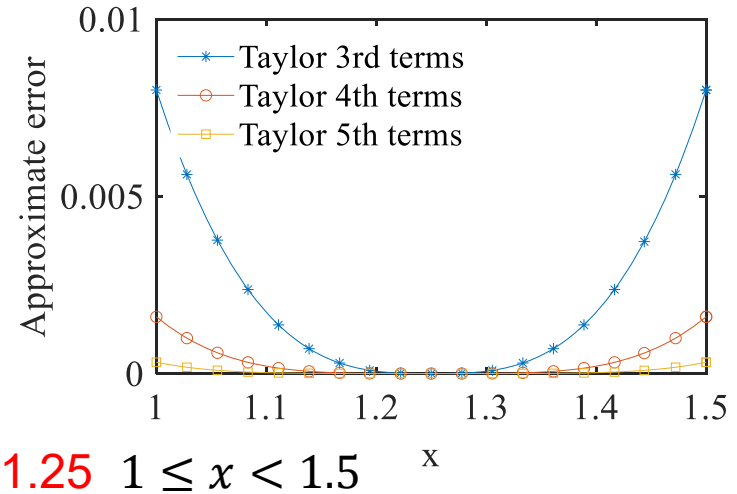
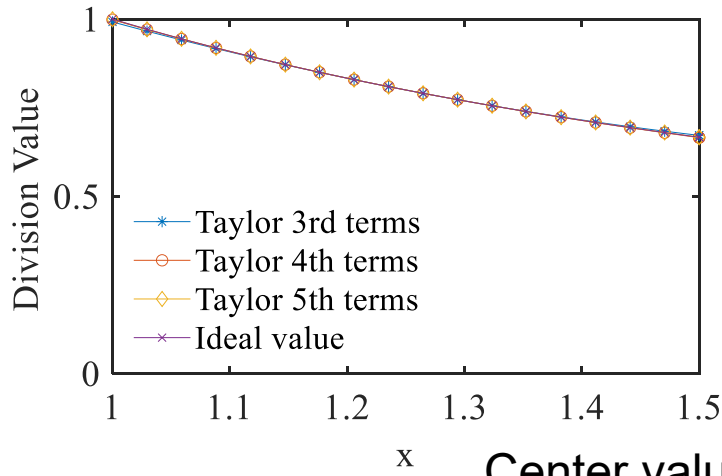
Ex : 1011001 (binary) = 89 (decimal)

Binary representation : 0.1011001×2^{111}



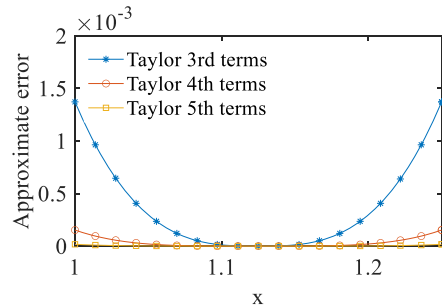
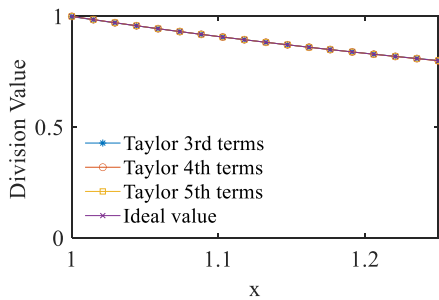
Decimal representation : $0.6953125 \times 2^7 = 89$

2 region case

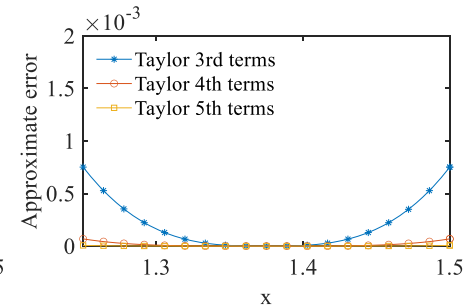
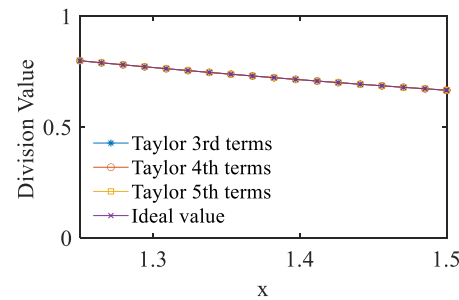


Taylor series expansion of $\frac{1}{x}$

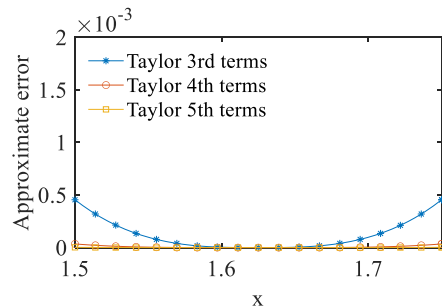
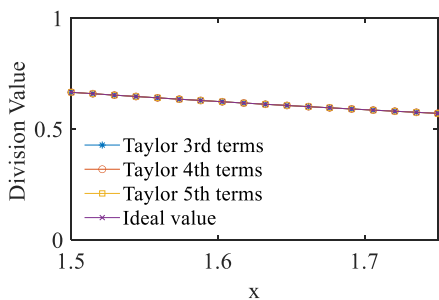
4 region case



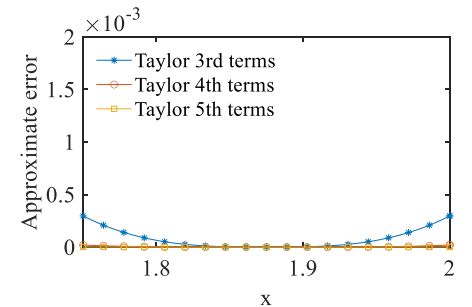
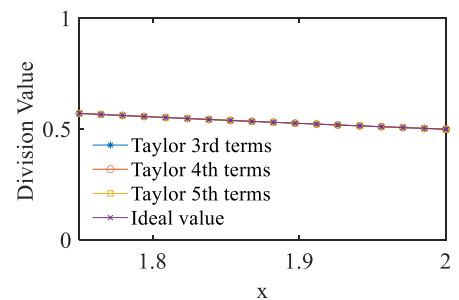
Center value $a=1.125$ $1 \leq x < 1.25$



Center value $a=1.375$ $1.25 \leq x < 1.5$



Center value $a=1.625$ $1.5 \leq x < 1.75$



Center value $a=1.875$ $1.75 \leq x < 2$

Taylor series expansion of $\frac{1}{x}$

Simulation Results

Use Taylor series expansion equation :

$$f(x) = \frac{1}{x} \quad (0.5 < x \leq 1)$$

One-region case

Precision \ Taylor series expansion	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
(i) $M = 0.1xxxx\dots$ $0.5 \leq M_p < 1$ $x=0.75$	6	11	13	16	21

Two-region case

Precision \ Taylor series expansion	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
(i) $M = 0.10xxxx\dots$ $0.5 \leq M_p < 0.75$ $x=0.625$	4	7	9	11	14
(ii) $M = 0.11xxxx\dots$ $0.75 \leq M_p < 1.0$ $x=0.875$	3	6	8	9	12

Four-region case

Precision \ Taylor series expansion	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
(i) $M = 0.100xxxx\dots$ $0.5 \leq M_p < 0.625$ $x=0.5625$	3	6	7	8	11
(ii) $M = 0.101xxxx\dots$ $0.625 \leq M_p < 0.75$ $x=0.7125$	3	6	7	8	11
(iii) $M = 0.110xxxx\dots$ $0.75 \leq M_p < 0.875$ $x=0.8125$	3	5	6	7	9
(iv) $M = 0.111xxxx\dots$ $0.875 \leq M_p < 1.0$ $x=0.9375$	3	5	6	7	9

$f(x) = \frac{1}{x}$ Taylor series expansion of $f(x)$

$$1 \leq M_D < 2$$

16 regions case :

Taylor-series expansion	precision	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
[1] $M = 1.0000xxxx\dots$ ($1 \leq M_D < 1.0625$) $x=1.03125$		2	4	4	5	7
[2] $M = 1.0001xxxx\dots$ ($1.0625 \leq M_D < 1.125$) $x=1.09375$		2	4	4	5	7
[3] $M = 1.0010xxxx\dots$ ($1.125 \leq M_D < 1.1875$) $x=1.15625$		2	4	4	5	7
[4] $M = 1.0011xxxx\dots$ ($1.1875 \leq M_D < 1.25$) $x=1.21875$		2	4	4	5	7
[5] $M = 1.0100xxxx\dots$ ($1.25 \leq M_D < 1.3125$) $x=1.28125$		2	3	4	5	6
[6] $M = 1.0101xxxx\dots$ ($1.3125 \leq M_D < 1.375$) $x=1.34375$		2	3	4	5	6
[7] $M = 1.0110xxxx\dots$ ($1.375 \leq M_D < 1.4375$) $x=1.40625$		2	3	4	5	6
[8] $M = 1.0111xxxx\dots$ ($1.4375 \leq M_D < 1.5$) $x=1.46875$		2	3	4	5	6
[9] $M = 1.1000xxxx\dots$ ($1.5 \leq M_D < 1.5625$) $x=1.53125$		2	3	4	5	6
[10] $M = 1.1001xxxx\dots$ ($1.5625 \leq M_D < 1.625$) $x=1.59375$		2	3	4	5	6
[11] $M = 1.1010xxxx\dots$ ($1.625 \leq M_D < 1.6875=1.65625$)		2	3	4	5	6
[12] $M = 1.1011xxxx\dots$ ($1.6875 \leq M_D < 1.75$) $x=1.71875$		2	3	4	5	6
[13] $M = 1.1100xxxx\dots$ ($1.75 \leq M_D < 1.8125$) $x=1.78125$		2	3	4	5	6
[14] $M = 1.1101xxxx\dots$ ($1.8125 \leq M_D < 1.875$) $x=1.84375$		2	3	4	5	6
[15] $M = 1.1110xxxx\dots$ ($1.875 \leq M_D < 1.9375$) $x=1.90625$		2	3	4	5	6
[16] $M = 1.1111xxxx\dots$ ($1.9375 \leq M_D < 2$) $x=1.96875$		2	3	4	5	6

$f(x) = \frac{1}{x}$ Taylor series expansion of $f(x)$

32 regions case :

$$1 \leq M_D < 2$$

Taylor series expansion	precision	$\frac{1}{2^8}$	$\frac{1}{2^{16}}$	$\frac{1}{2^{20}}$	$\frac{1}{2^{24}}$	$\frac{1}{2^{32}}$
[1] $M = 1.00000xxxx \dots (1 \leq M_D < 1.03125) x=1.015625$		2	3	4	4	6
[2] $M = 1.00001xxxx \dots (1.03125 \leq M_D < 1.0625) x=1.046875$		2	3	4	4	6
[3] $M = 1.00010xxxx \dots (1.0625 \leq M_D < 1.09375) x=1.078125$		2	3	4	4	6
[4] $M = 1.00011xxxx \dots (1.09375 \leq M_D < 1.125) x=1.109375$		2	3	4	4	6
[5] $M = 1.00100xxxx \dots (1.125 \leq M_D < 1.15625) x=1.140625$		2	3	4	4	6
[6] $M = 1.00101xxxx \dots (1.15625 \leq M_D < 1.1875) x=1.171875$		2	3	4	4	6
[7] $M = 1.00110xxxx \dots (1.1875 \leq M_D < 1.21875) x=1.203125$		2	3	4	4	6
[8] $M = 1.00111xxxx \dots (1.21875 \leq M_D < 1.25) x=1.234375$		2	3	4	4	6
[9] $M = 1.01000xxxx \dots (1.25 \leq M_D < 1.28125) x=1.265625$		2	3	4	4	6
[10] $M = 1.01001xxxx \dots (1.28125 \leq M_D < 1.3125) x=1.296875$		2	3	4	4	6
[11] $M = 1.01010xxxx \dots (1.3125 \leq M_D < 1.34375) x=1.328125$		2	3	4	4	5
[12] $M = 1.01011xxxx \dots (1.34375 \leq M_D < 1.375) x=1.359375$		2	3	4	4	5
[13] $M = 1.01100xxxx \dots (1.375 \leq M_D < 1.40625) x=1.390625$		2	3	4	4	5
[14] $M = 1.01101xxxx \dots (1.40625 \leq M_D < 1.4375) x=1.421875$		2	3	4	4	5
[15] $M = 1.01110xxxx \dots (1.4375 \leq M_D < 1.46875) x=1.453125$		2	3	4	4	5
[16] $M = 1.01111xxxx \dots (1.46875 \leq M_D < 1.5) x=1.484375$		2	3	4	4	5
[17] $M = 1.10000xxxx \dots (1.5 \leq M_D < 1.53125) x=1.515625$		2	3	4	4	5
[18] $M = 1.10001xxxx \dots (1.53125 \leq M_D < 1.5625) x=1.546875$		2	3	4	4	5
[19] $M = 1.10010xxxx \dots (1.5625 \leq M_D < 1.59375) x=1.578125$		2	3	4	4	5
[20] $M = 1.10011xxxx \dots (1.59375 \leq M_D < 1.625) x=1.609375$		2	3	3	4	5
[21] $M = 1.10100xxxx \dots (1.625 \leq M_D < 1.65625) x=1.640625$		2	3	3	4	5
[22] $M = 1.10101xxxx \dots (1.65625 \leq M_D < 1.6875) x=1.671875$		2	3	3	4	5
[23] $M = 1.10110xxxx \dots (1.6875 \leq M_D < 1.71875) x=1.703125$		2	3	3	4	5
[24] $M = 1.10111xxxx \dots (1.71875 \leq M_D < 1.75) x=1.734375$		2	3	3	4	5
[25] $M = 1.11000xxxx \dots (1.75 \leq M_D < 1.78125) x=1.765625$		2	3	3	4	5
[26] $M = 1.11001xxxx \dots (1.78125 \leq M_D < 1.8125) x=1.796875$		2	3	3	4	5
[27] $M = 1.11010xxxx \dots (1.8125 \leq M_D < 1.84375) x=1.828125$		2	3	3	4	5
[28] $M = 1.11011xxxx \dots (1.84375 \leq M_D < 1.875) x=1.859375$		2	3	3	4	5
[29] $M = 1.11100xxxx \dots (1.875 \leq M_D < 1.90625) x=1.890625$		2	3	3	4	5
[30] $M = 1.11101xxxx \dots (1.90625 \leq M_D < 1.9375) x=1.921875$		2	3	3	4	5
[31] $M = 1.11110xxxx \dots (1.9375 \leq M_D < 1.96875) x=1.953125$		2	3	3	4	5
[32] $M = 1.11111xxxx \dots (1.96875 \leq M_D < 2) x=1.984375$		2	3	3	4	5

集積回路システム工学
講義資料

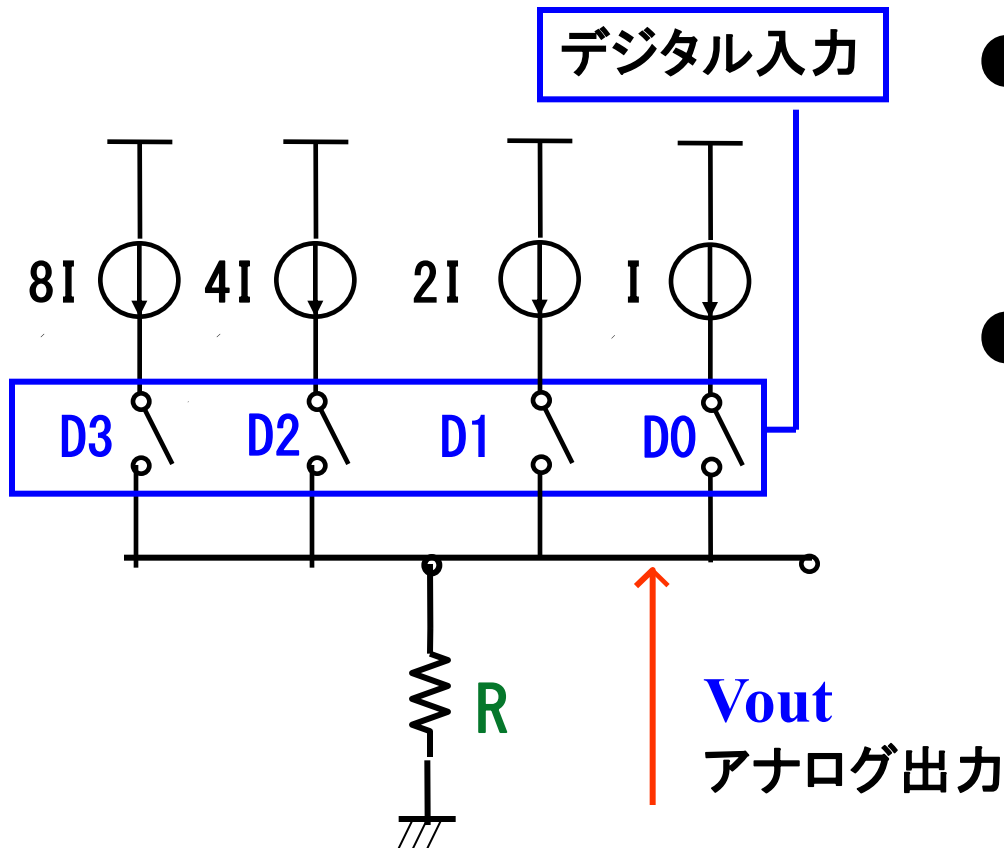
AD/DA 変換器の失敗事例

教科書にでているのはうまくいった技術のみ

群馬大学 小林春夫



電流型2進重み付けDA変換回路 (回路)



● メリット

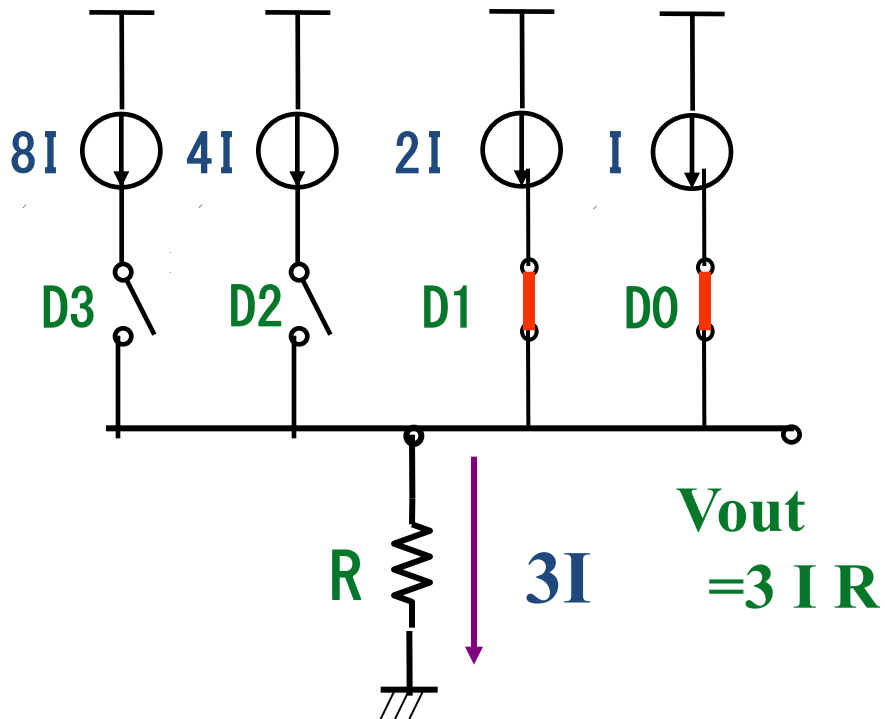
- ・回路規模が小さい
- ・サンプリング速度が速い

● デメリット

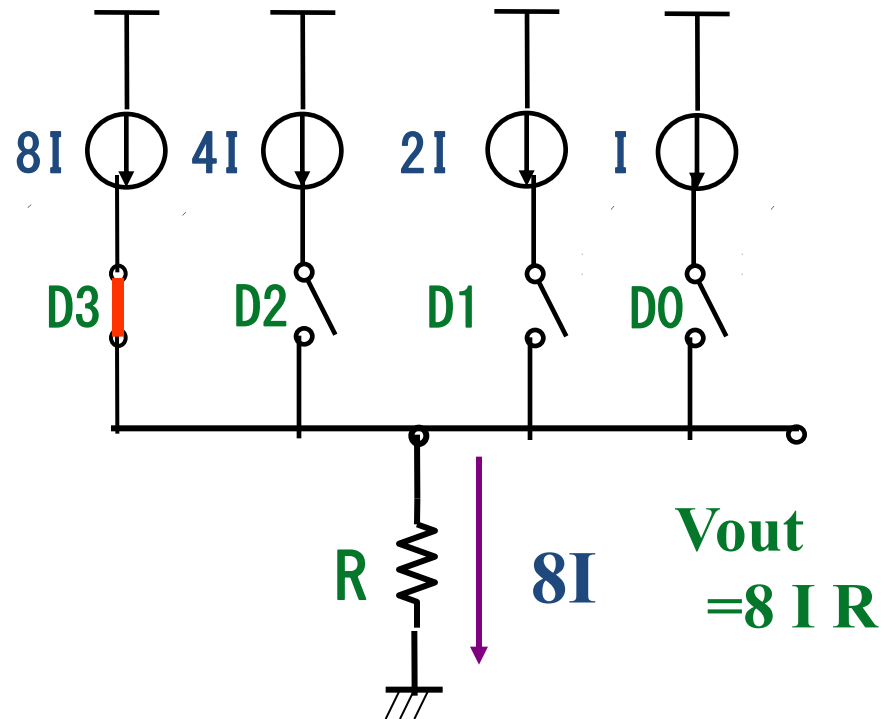
- ・グリッチが大きい
- ・入出力間の単調性が
確保出来ない

電流型2進重み付けDA変換回路 (動作)

例: 入力データが3のとき



例: 入力データが8のとき



電流型2進重み付けDA変換回路 (原理)



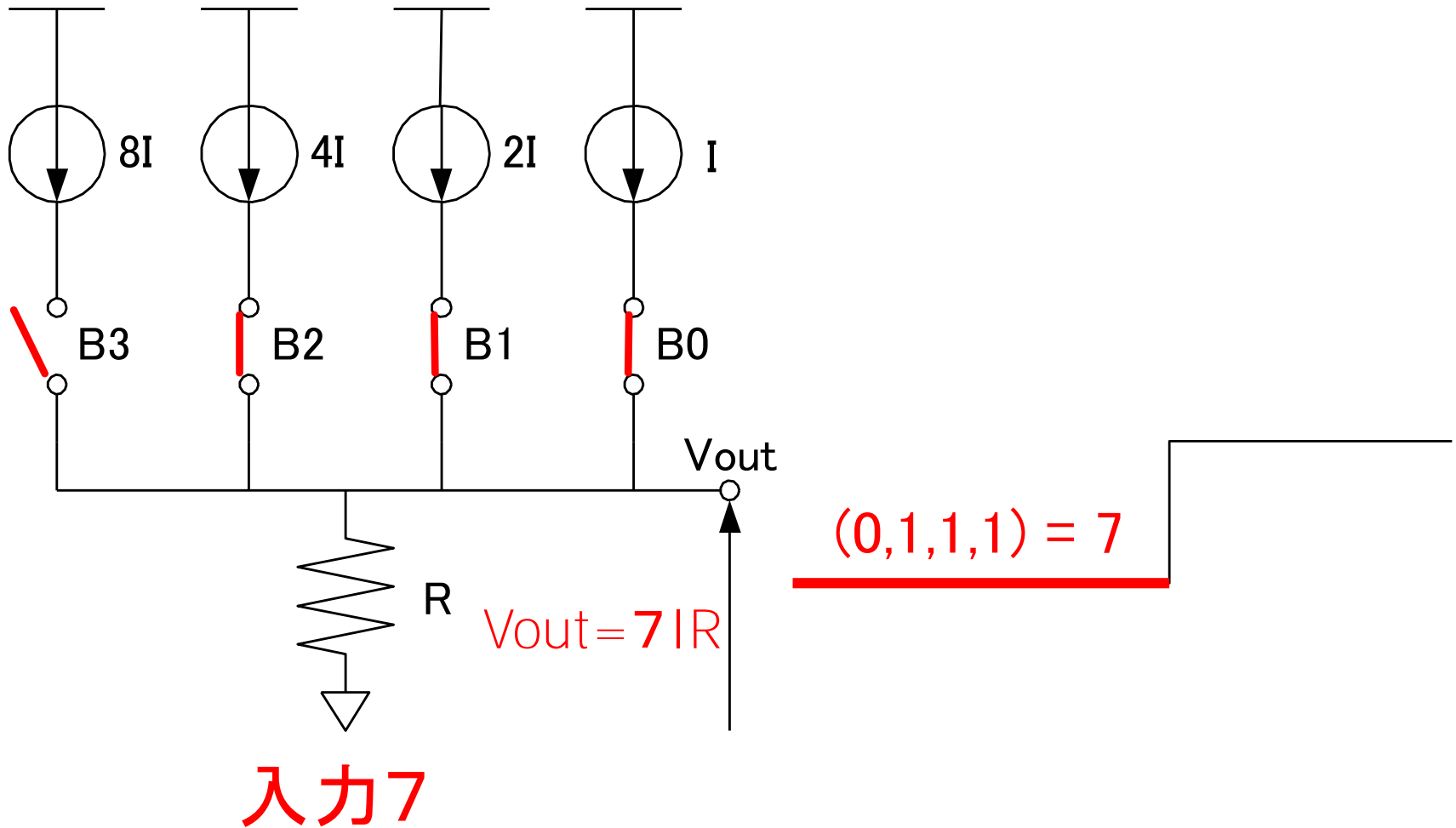
デジタル 入力データ	スイッチ				出力
	D3	D2	D1	D0	Vout
0	0	0	0	0	0
1	0	0	0	1	1R
2	0	0	1	0	2R
3	0	0	1	1	3R
4	0	1	0	0	4R
5	0	1	0	1	5R
6	0	1	1	0	6R
7	0	1	1	1	7R
8	1	0	0	0	8R
⋮			⋮		⋮
15	1	1	1	1	15R

スイッチ 1 のとき ON
0 のとき OFF

デジタル入力データに
比例したアナログ出力
Vout が生成される。

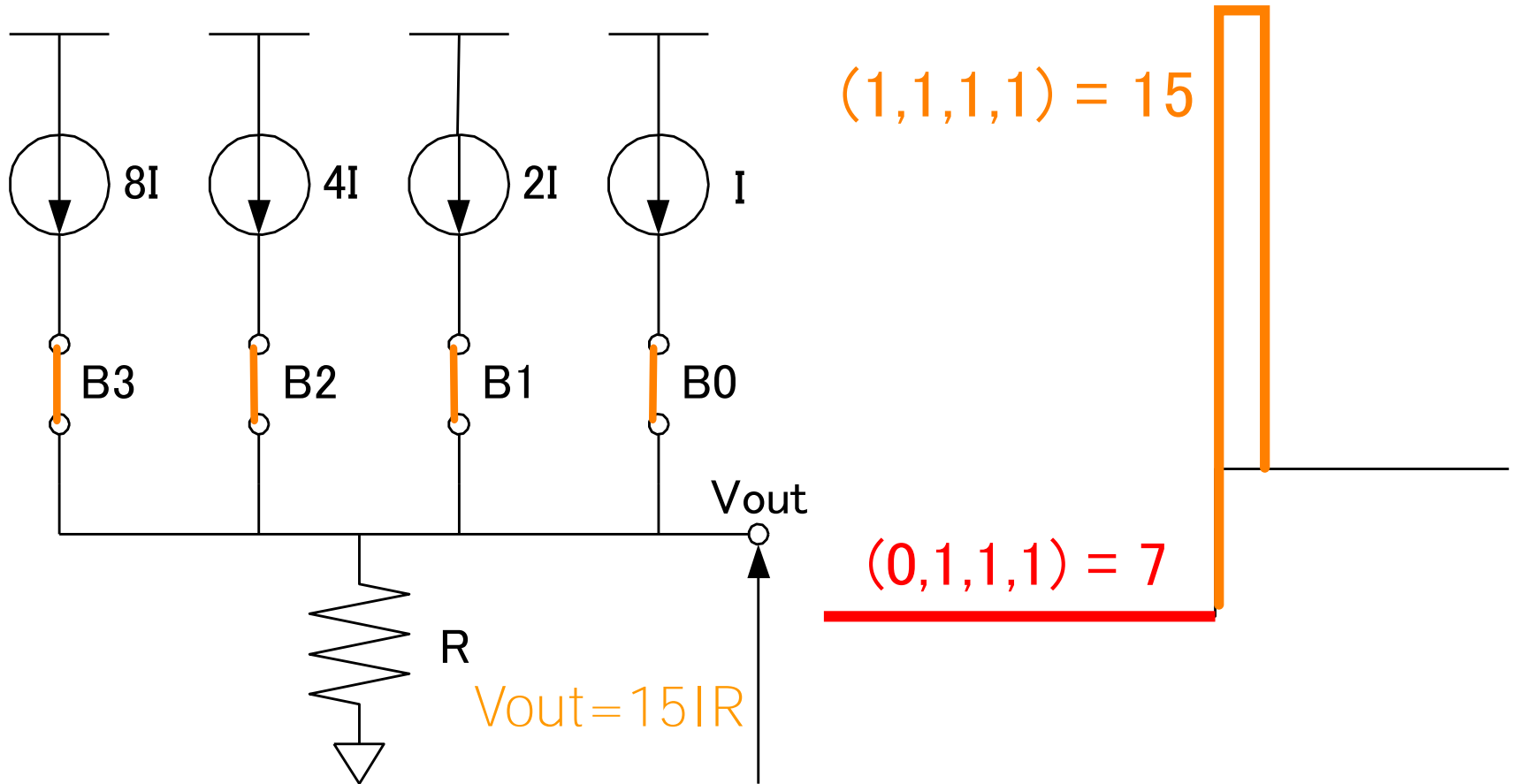
スイッチ切り替えタイミング

スキューが有る場合



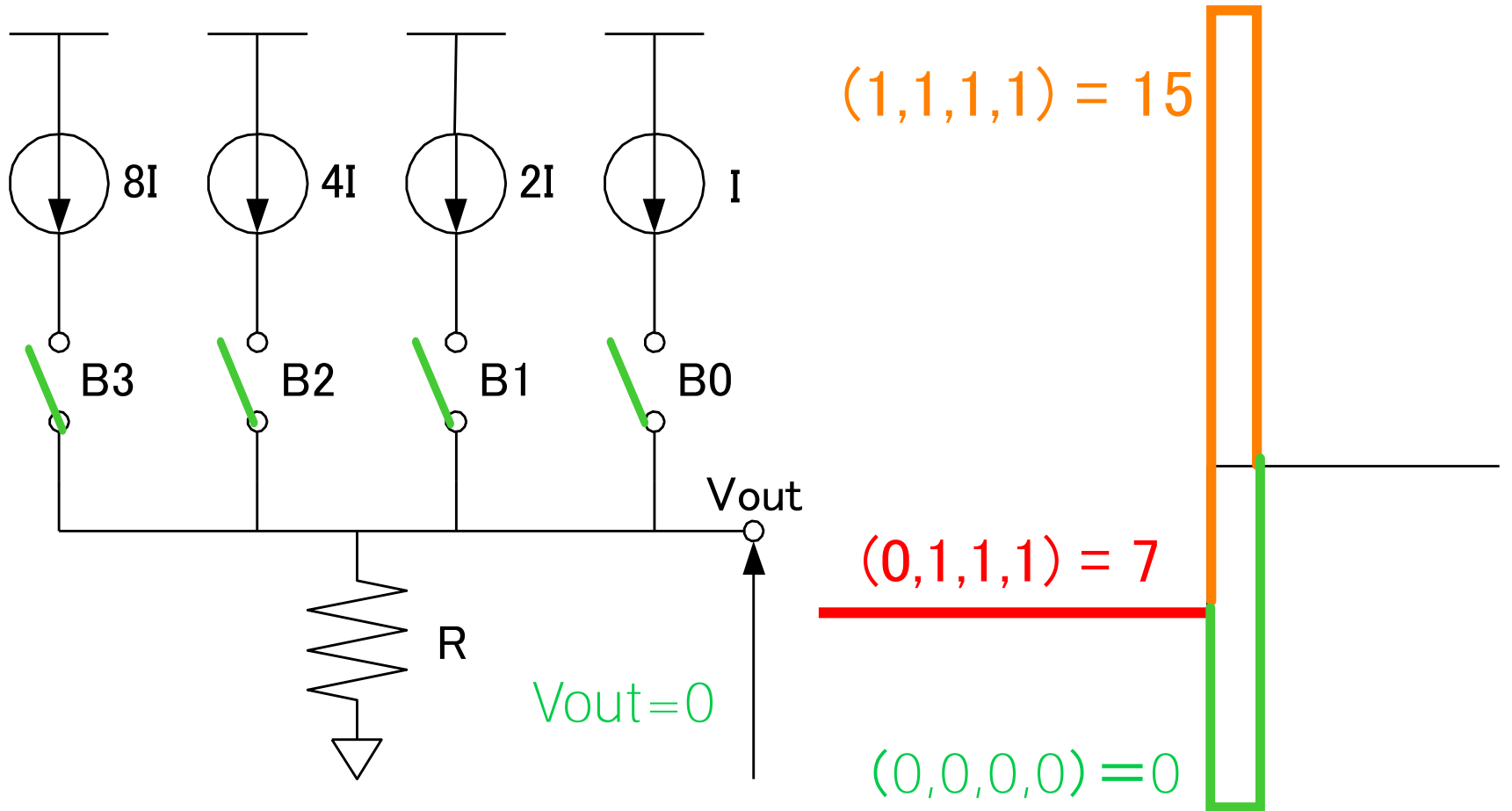
スイッチ切り替えタイミング

スキューが有る場合



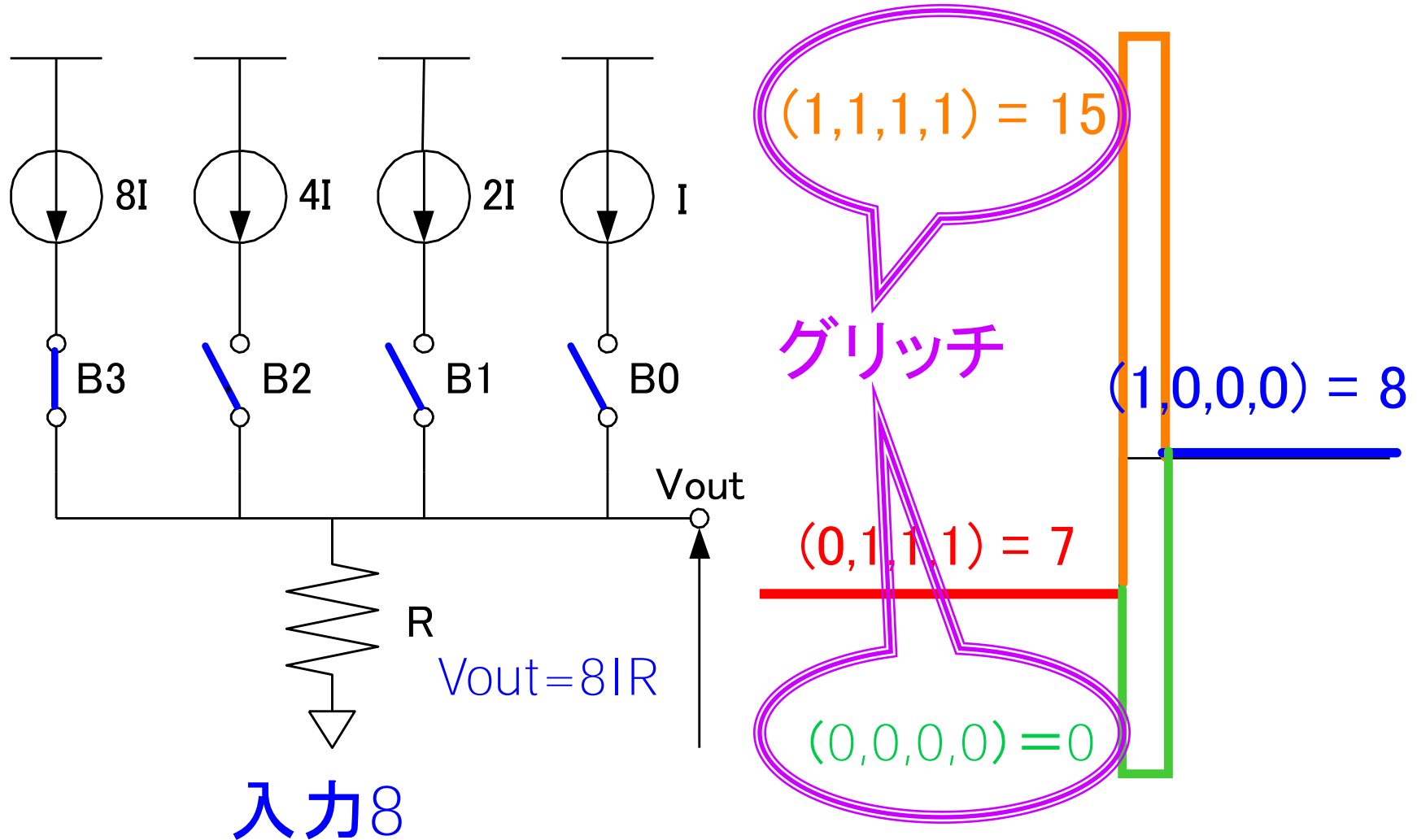
スイッチ切り替えタイミング

スキューが有る場合



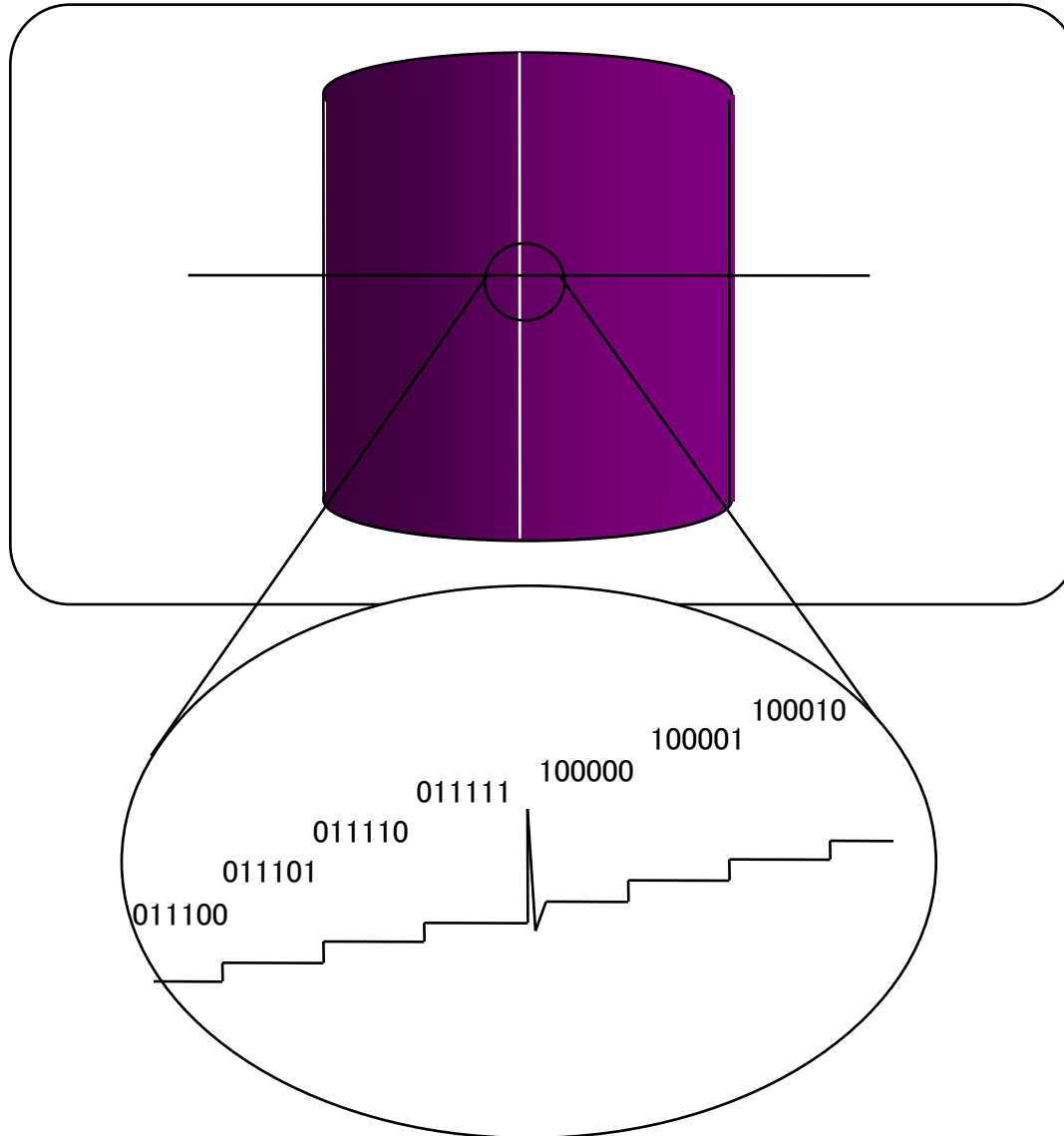
スイッチ切り替えタイミング

スキューが有る場合



DA変換器におけるグリッチの影響

グラフィックディスプレイ用



人間の視覚は
グリッチに敏感

Binary code と Gray code

Decimal numbers	Binary Code	Gray Code
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000

Gray code の特長

対応する
decimal numberが
プラス1
または
マイナス1



1つのビットのみ反転

Gray code とAD変換器

Gray code は ロバスト(頑健)



AD変換器は 信号を
アナログからデジタルの世界へ
(不連続な領域間の遷移)



AD変換器では
まず Gray codeに変換し
その後 Binary codeに変換する構成も多い

Gray code 構成のDA変換器は？

AD/DA変換器の研究をはじめたときに

Gray code 構成のDA変換器が実現できれば



グリッチがなくなる。

回路の教科書/論文のどこにも

Gray code 構成のDA変換器は記述されていない。



革新的構成か？

専門家に聞く

Asad Abidi 先生 (UCLA)

「Gray code 構成でDA変換器が実現できないか
多くの研究者が考えたが、
できないということが(経験的に)わかった。」



教科書にはこのことは書いていない。
学会等でも誰も言わない。
このことから多くのことを学ぶ。

経験論: 観察や実験などを繰り返し行うことによって、
経験を少しずつ積み、結果的に真理に到達する
フランシス・ベーコン

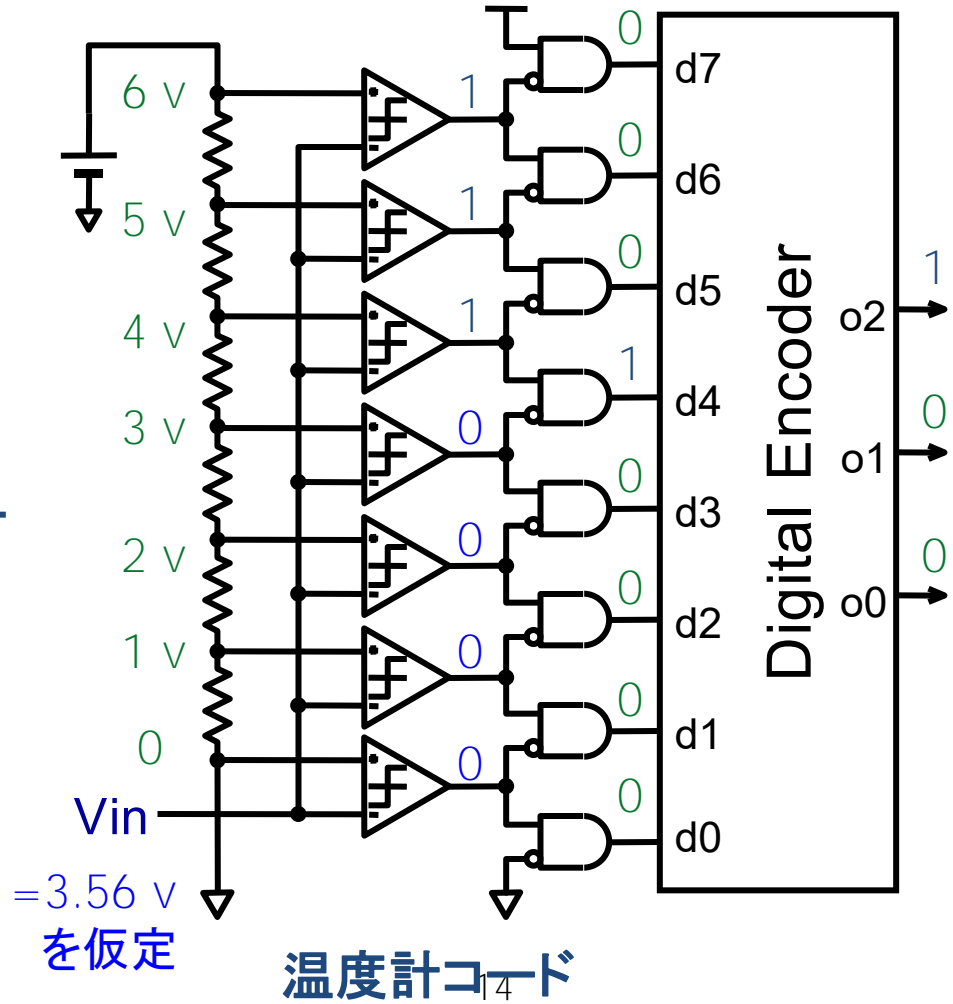
フラッシュ型ADC

長所 : 高速

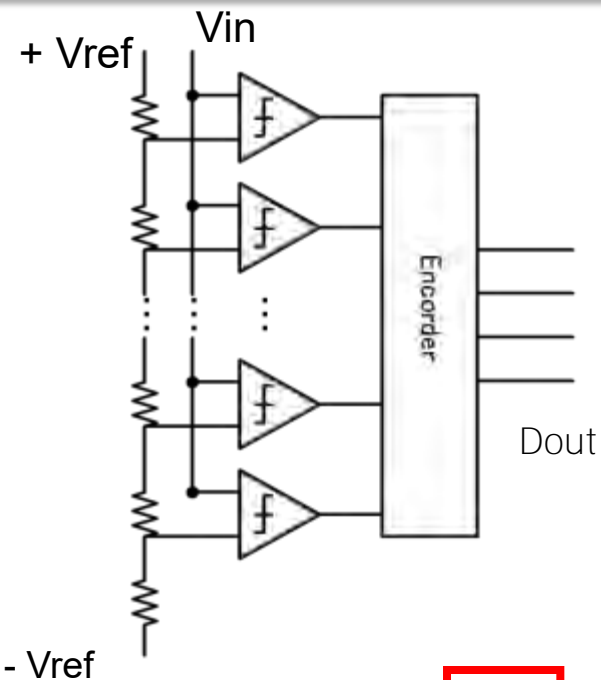
短所 : 回路量 大
消費電力 大
入力容量 大

Encoder 真理値表

d7	d6	d5	d4	d3	d2	d1	d0	o2	o1	o0
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

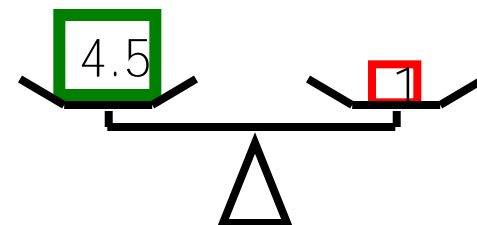
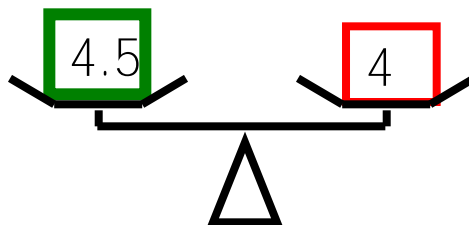
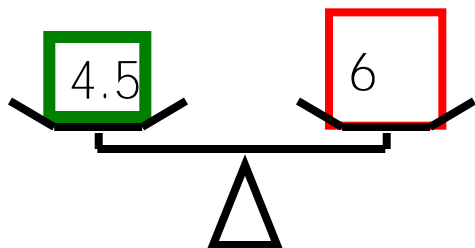
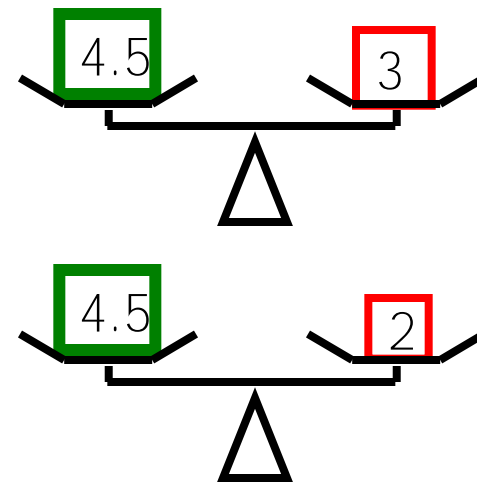
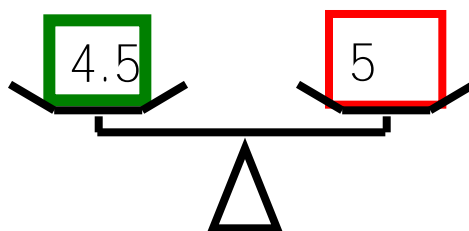
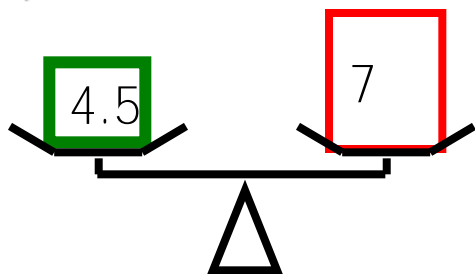


フラッシュ型ADC 大きな冗長性



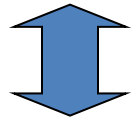
全ての重さの分銅と
それを載せる天秤を用意

入力Vin 4.5



フラッシュ型ADCへの見方

「フラッシュ型ADCは無駄な回路が多く賢い構成ではない」
「6bit フラッシュADC など目をつぶっても実現できる」



「フラッシュ型ADCは偉大な構成」

- 低分解能・超高速ADCのアーキテクチャとしてフラッシュ型を超えようとして、
(公表されてないが、まわりで)
いくつもの研究が失敗している
(UCLA Abidi 先生)
- 産業界で フラッシュ型は生き残っている。

予備知識

Gray code と Binary code 間の変換

decimal	Binary code				Gray code			
Data	B3	B2	B1	B0	G3	G2	G1	G0
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	0	1	0
4	0	1	0	0	0	1	1	0
5	0	1	0	1	0	1	1	1
6	0	1	1	0	0	1	0	1
7	0	1	1	1	0	1	0	0
8	1	0	0	0	1	1	0	0
9	1	0	0	1	1	1	0	1
10	1	0	1	0	1	1	1	1
11	1	0	1	1	1	1	1	0
12	1	1	0	0	1	0	1	0
13	1	1	0	1	1	0	1	1
14	1	1	1	0	1	0	0	1
15	1	1	1	1	1	0	0	0

Exclusive OR
を用いて相互変換

$$X = A \oplus B$$

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

$$B_3 = G_3, \quad B_2 = G_3 \oplus G_2, \quad B_1 = G_3 \oplus G_2 \oplus G_1, \quad B_0 = G_3 \oplus G_2 \oplus G_1 \oplus G_0$$

$$G_3 = B_3, \quad G_2 = B_3 \oplus B_2, \quad G_1 = B_2 \oplus B_1, \quad G_0 = B_1 \oplus B_0$$

Gray-code入力DA変換器の検討

群馬大学理工学府 修士2年
姜 日晨* Gopal Adhikari 小林 春夫

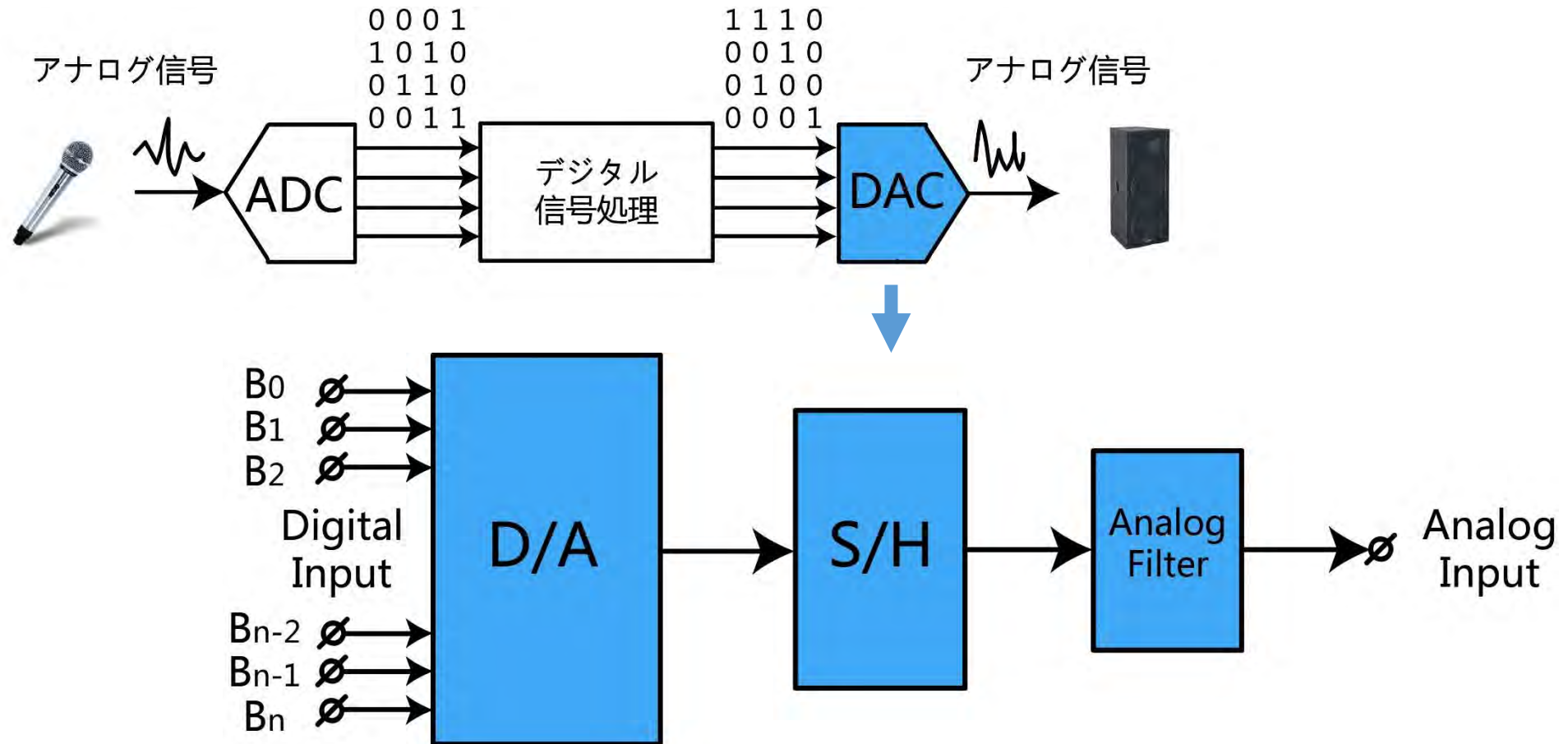
目次

- I. 研究背景・目的
- II. 提案するGray-code入力のDACの構成と動作
- III. SPICEによるシミュレーション検証
- IV. まとめ

目次

- I. 研究背景・目的
- II. 提案するGray-code入力のDACの構成と動作
- III. SPICEによるシミュレーション検証
- IV. まとめ

デジタル-アナログコンバータ(DAC、ダック)



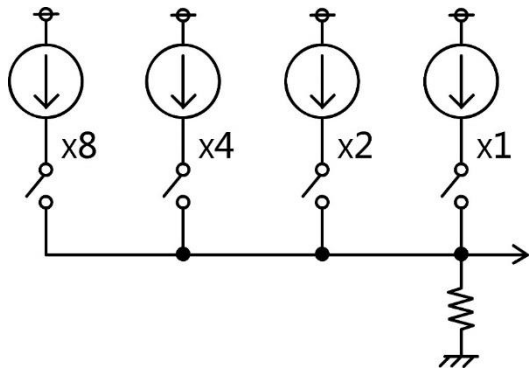
研究目的

Gray-codeを入力としての綺麗な構成のDACは**実現が難しい**と考えられてきた.

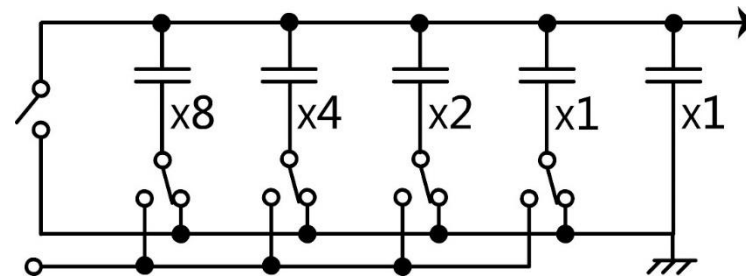


本論文では**Gray-code入力のDAC**が**実現できることを示す**.

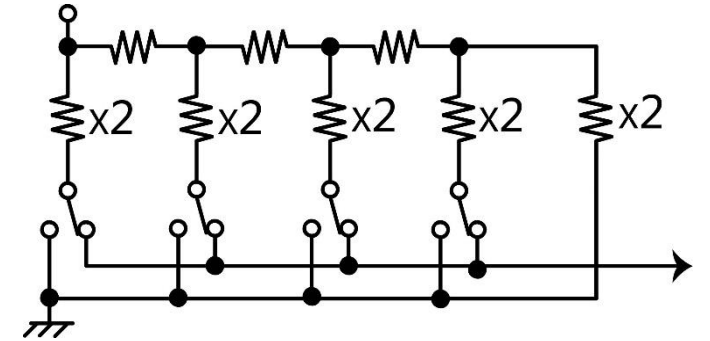
D/A変換器の基本的なアーキテクチャ



電流源型DAC



容量型DAC



抵抗型DAC

スイッチは2進数(バイナリコード、Binary code)で駆動



グリッチ

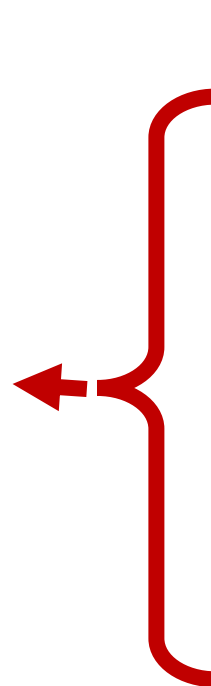
グリッチ (Glitch) の影響



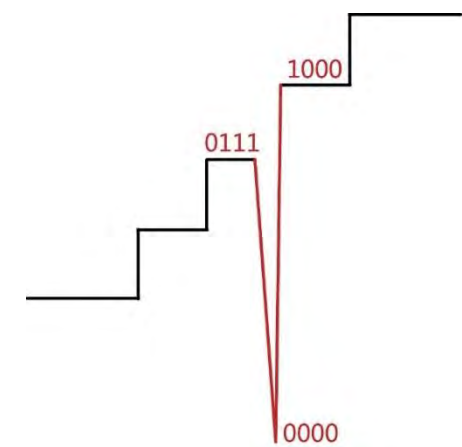
グラフィックディスプレイでのグリッチ

グリッチの発生原理

Decimal numbers	Natural Binary code
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
10	1010
11	1011
12	1100
13	1101
14	1110
15	1111

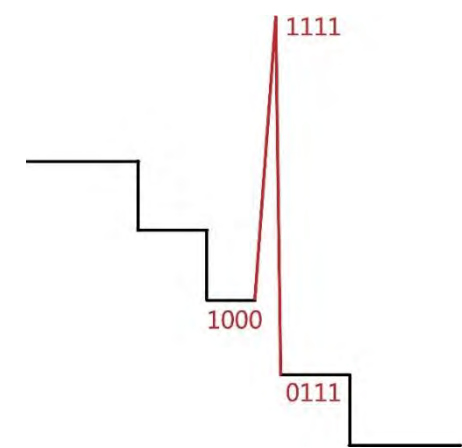


7→8
の時



0111→0110→0100→**0000**→1000

8→7
の時

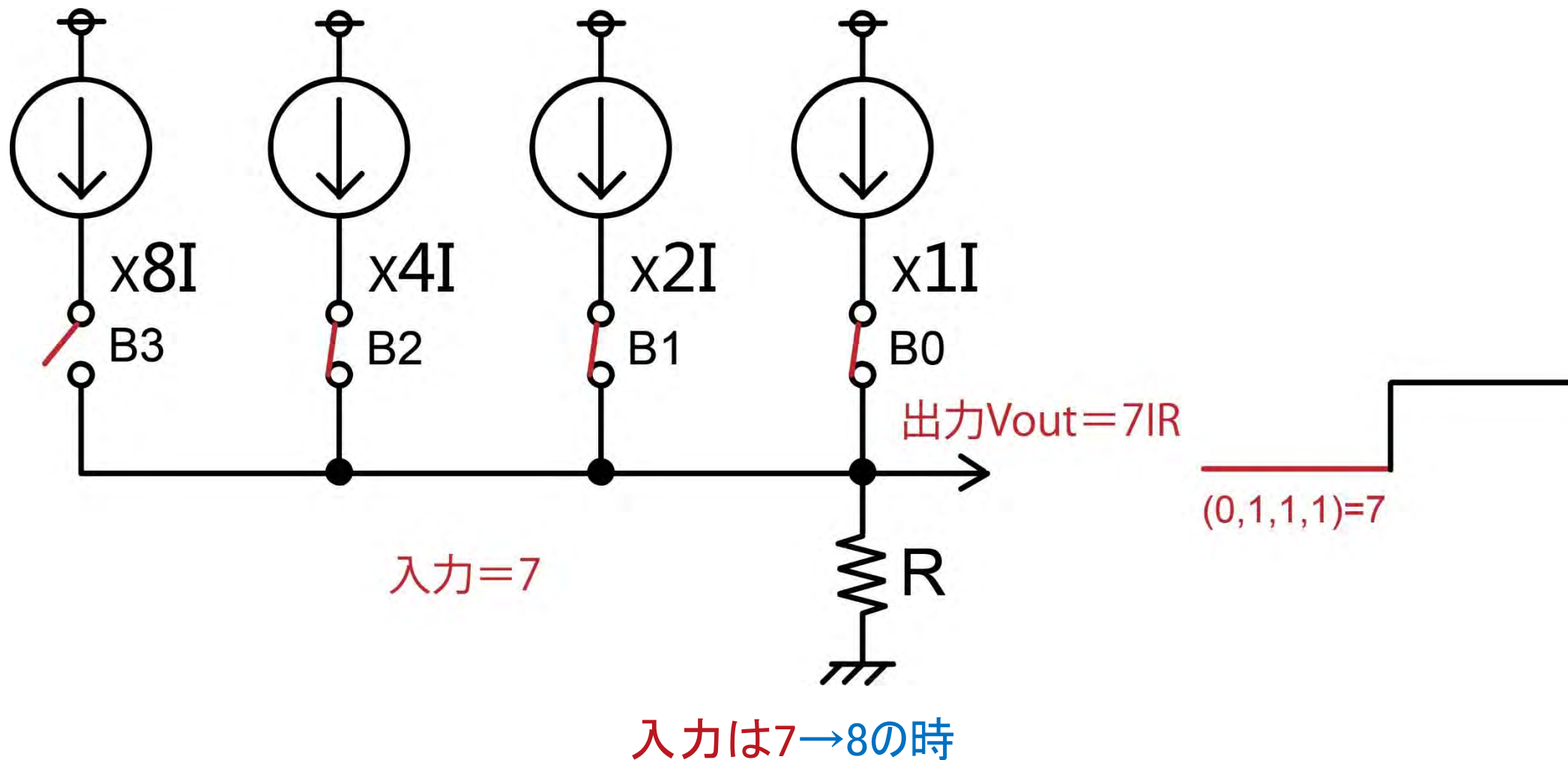


1000→1001→1011→**1111**→0111

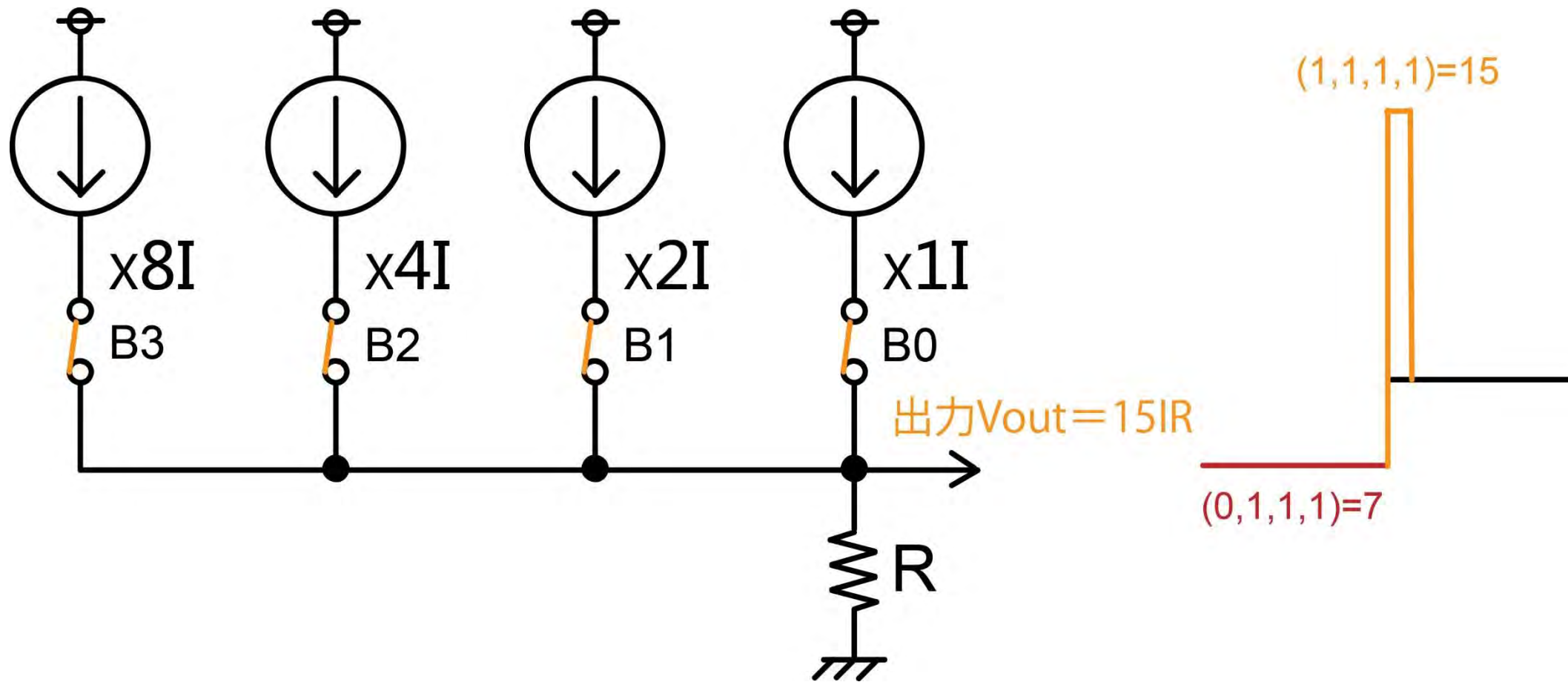
最上位ビット (MSB) が変化 (中央値の付近)

ワーストケース

スイッチ切り替えタイミング

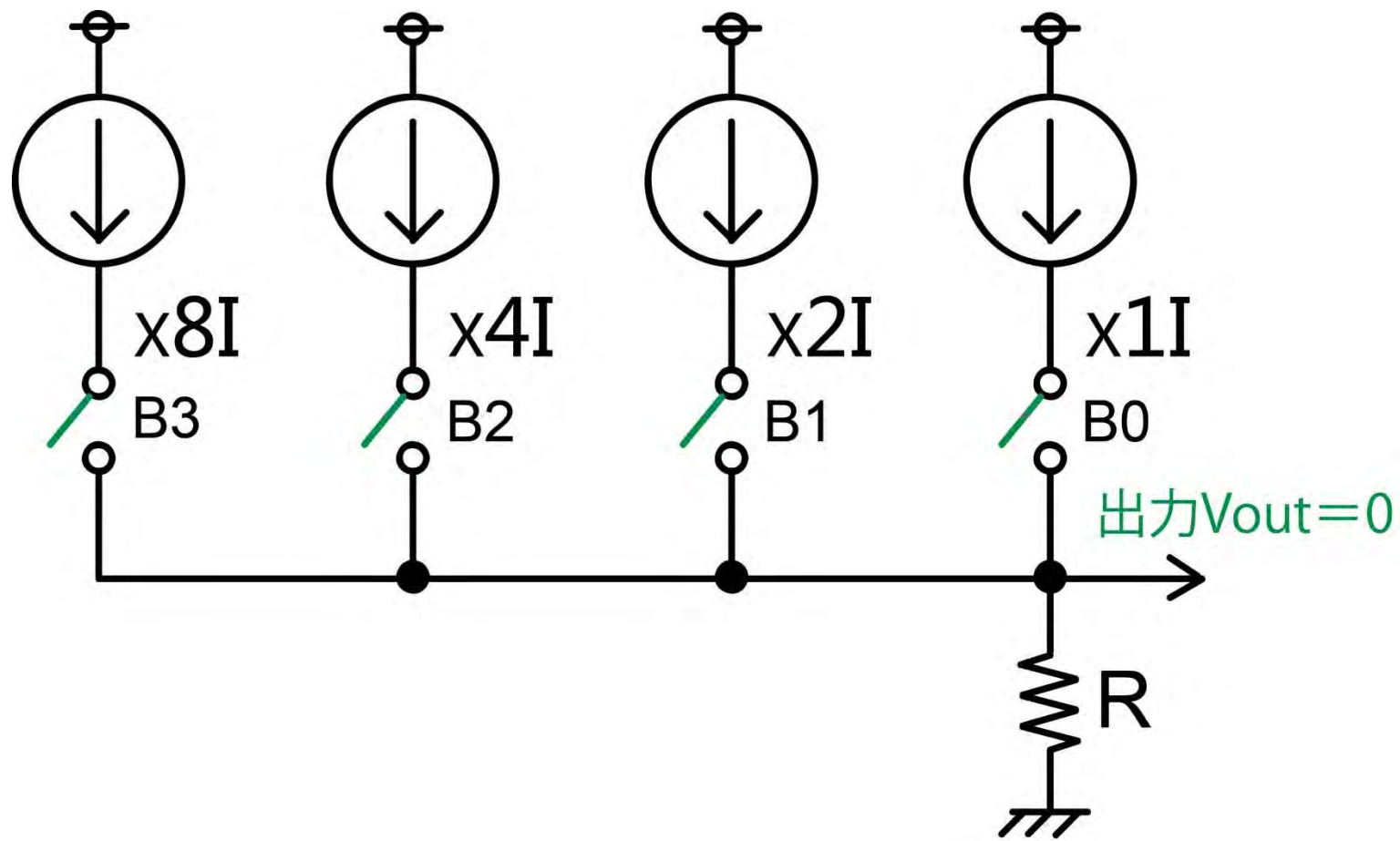


スイッチ切り替えタイミング その1

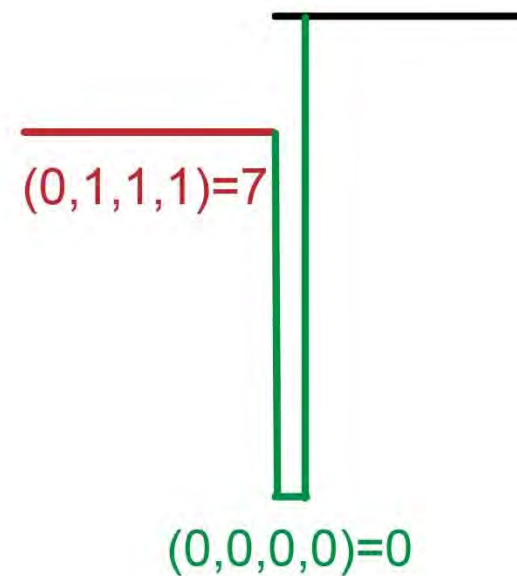


B3が最初にスイッチングすると

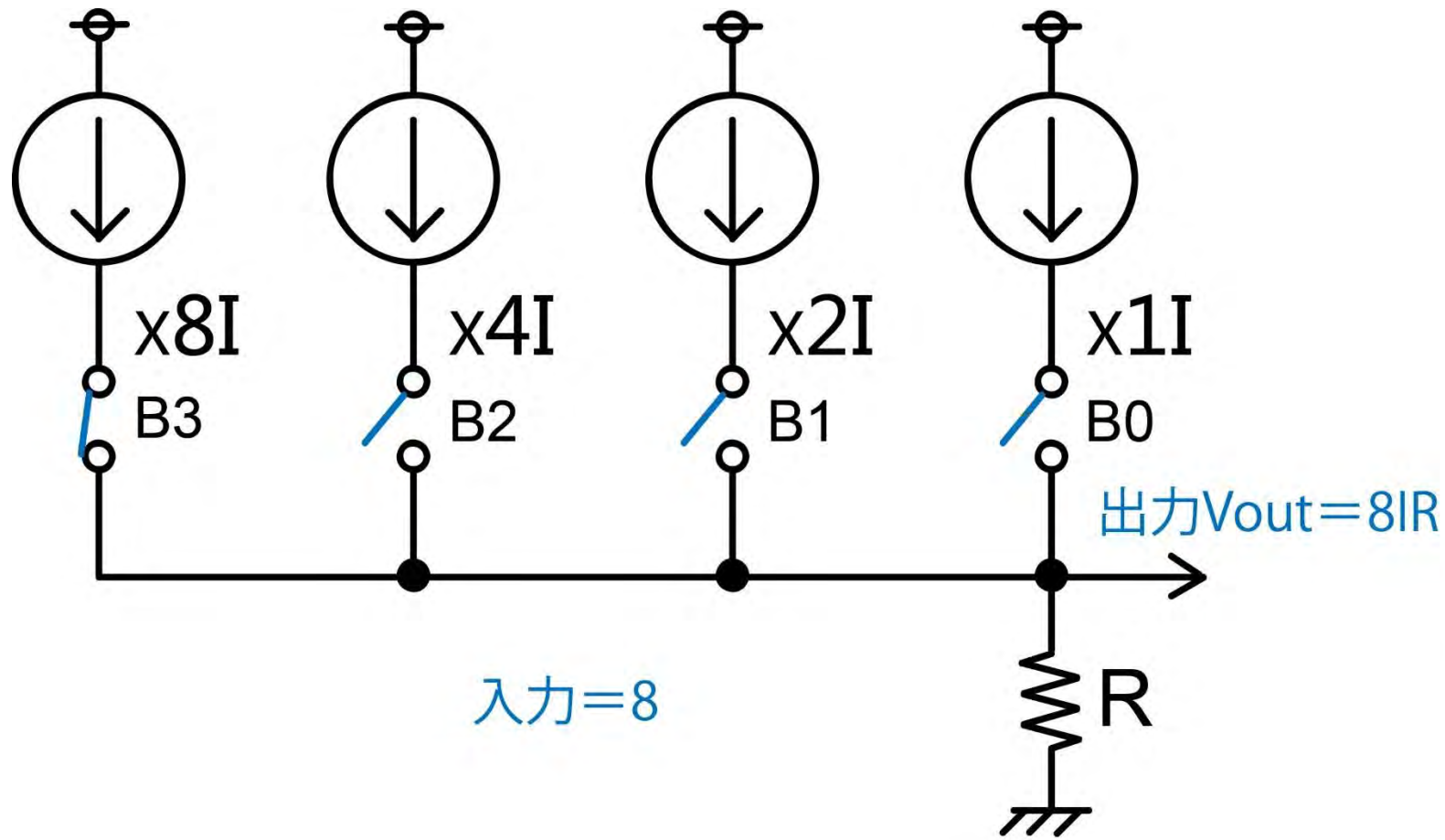
スイッチ切り替えタイミング その1



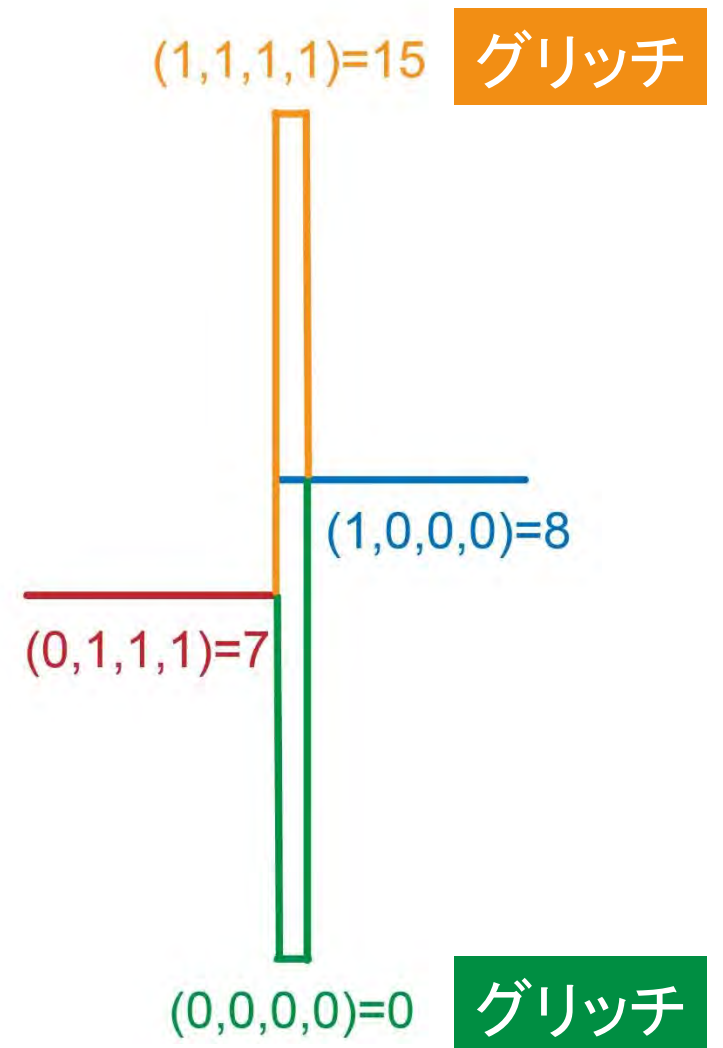
B3が最後にスイッチングすると



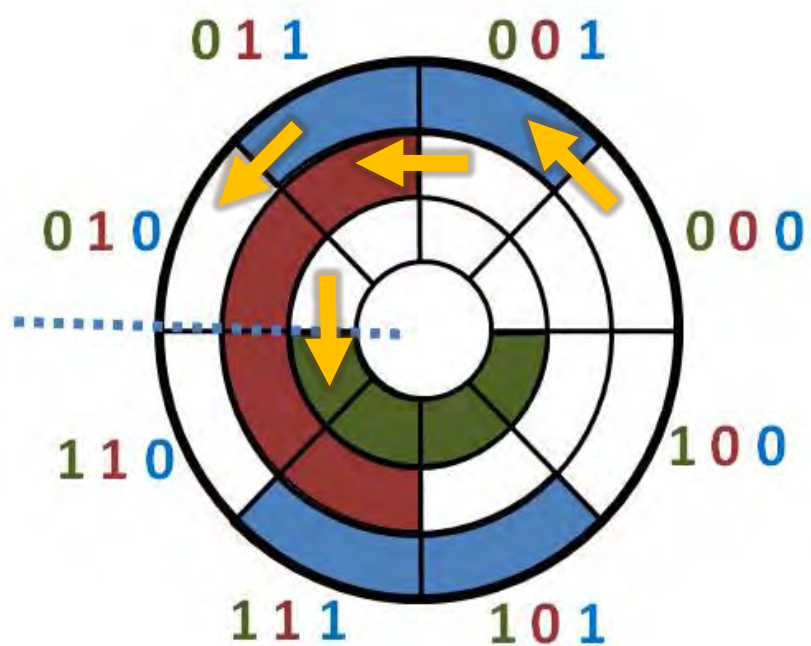
スイッチングスキュー → グリッチ



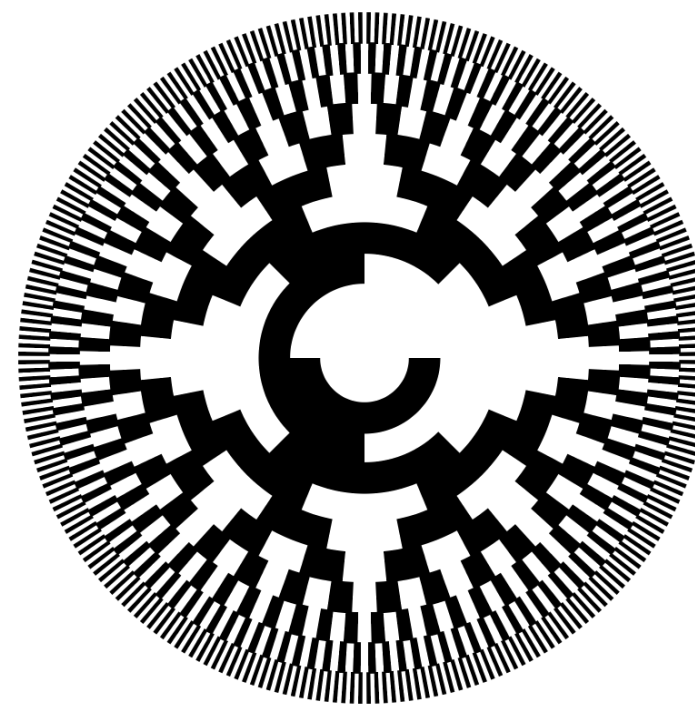
入力は7→8の時



グレイコード (Gray-code)



Q ₂ Q ₁ Q ₀
000
001
011
010
110
111
101
100



グレイコード: 前後に隣接する符号間のハミング距離が必ず1

ベル研究所のフランク・グレイが1947年の特許出願書で最初に使用した。

グレイコードD/A変換器

Binary code と Gray code の変換が容易 (EXOR)
($G_n = B_{n+1} \oplus B_n$)

Gray code 入力のDA変換器



グリッチが小さくできる

Binary code: 0111 → 0110 → 0100 → 0000 → 1000

Gray code: 0100 → 1100

Decimal numbers	Natural Binary code	Gray code
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000

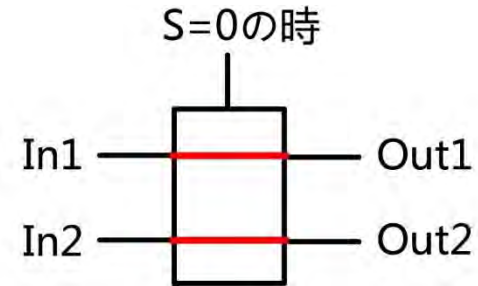
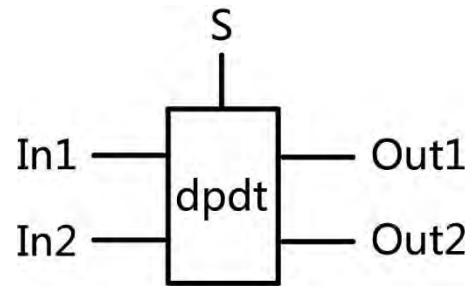
目次

- I. 研究背景・目的
- II. 提案するGray-code入力のDACの構成と動作**
- III. SPICEによるシミュレーション検証
- IV. まとめ

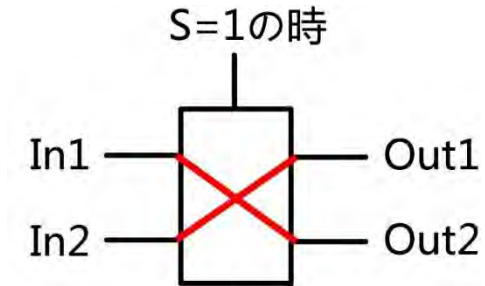
提案するGray-code入力のDACの構成と動作

1. Gray-code入力の電流源型DAC (I-DAC)
2. Gray-code入力の容量型DAC (C-DAC)
3. Gray-code入力の電圧加算型DAC (V-DAC)

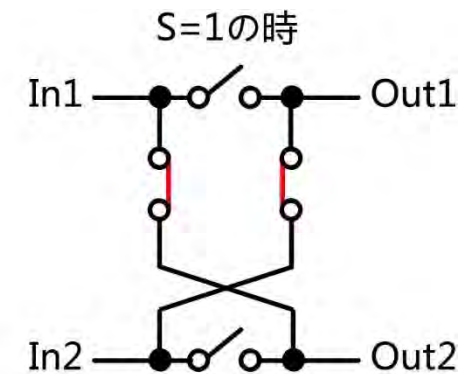
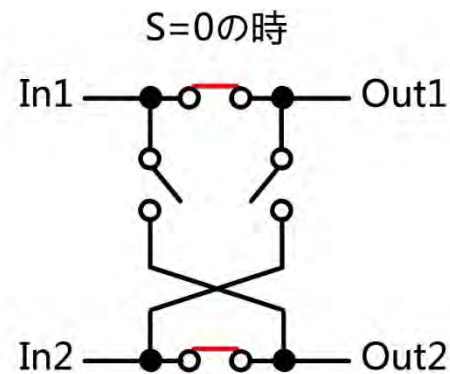
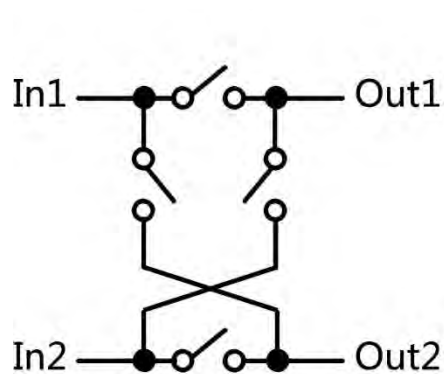
電流/電圧スイッチマトリックス



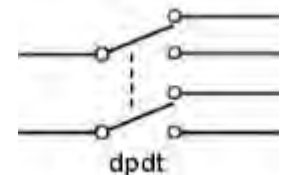
パラレル接続



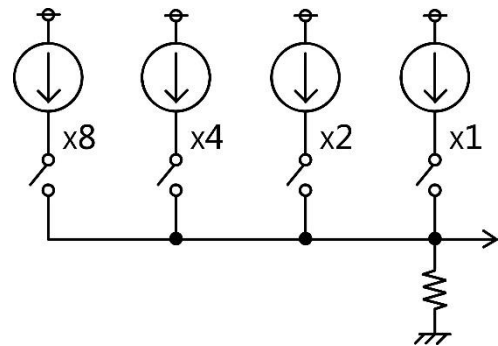
クロス接続



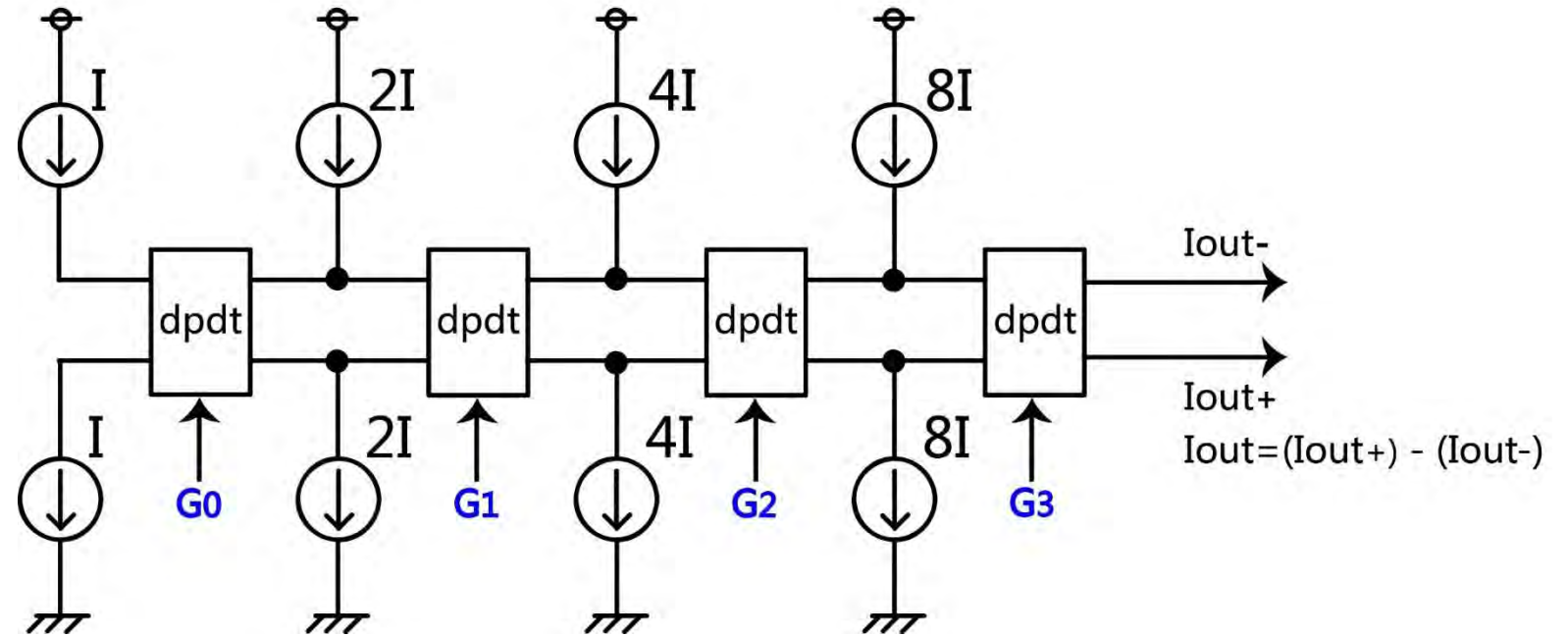
double-pole double-throw (dpdt, 双極双投) スイッチで実現



1. Gray-code入力の電流源型DAC

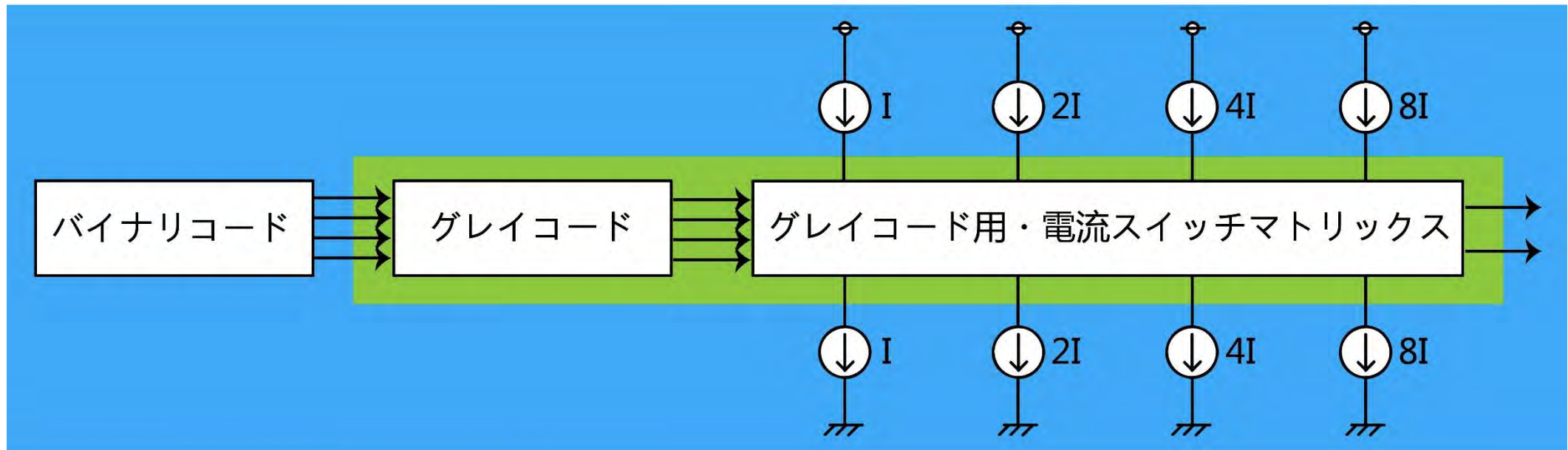


従来の電流源型DAC



Gray-code入力の電流源型DAC

コード変換

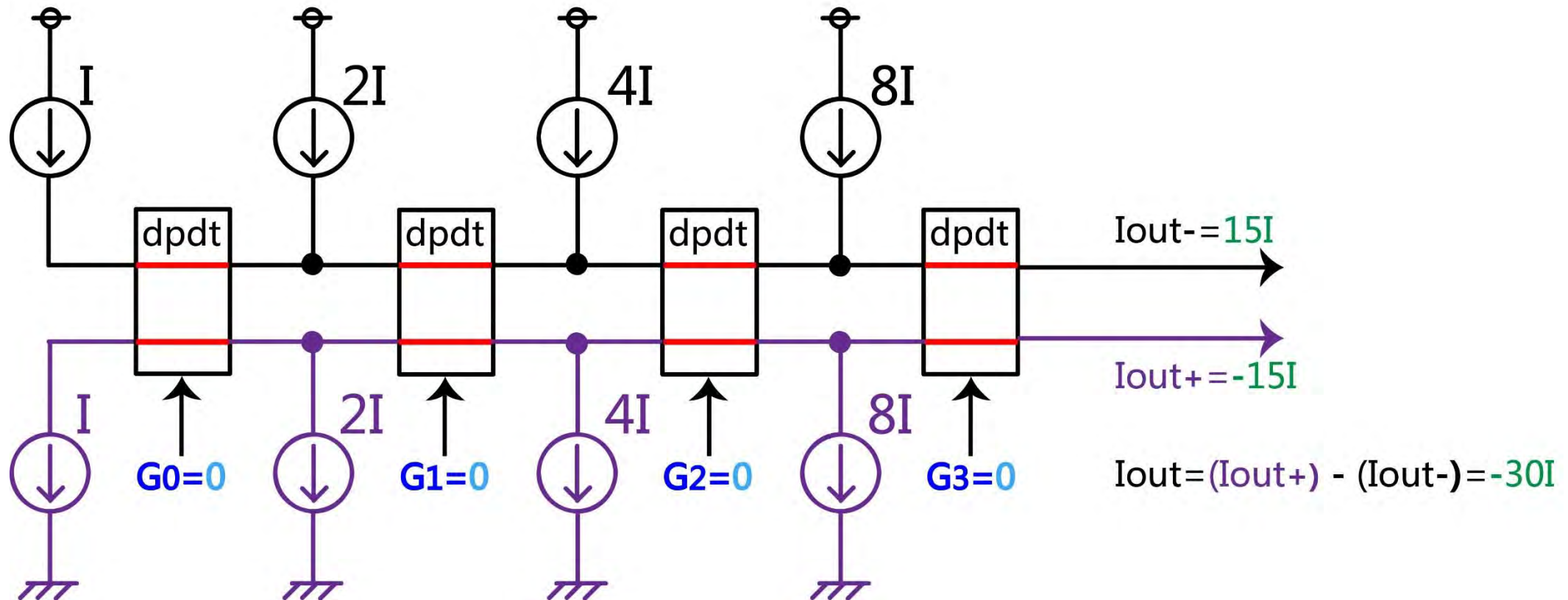


■ バイナリコード領域 ■ グレイコード領域

バイナリの電流源順番に対応できるGray-code入力

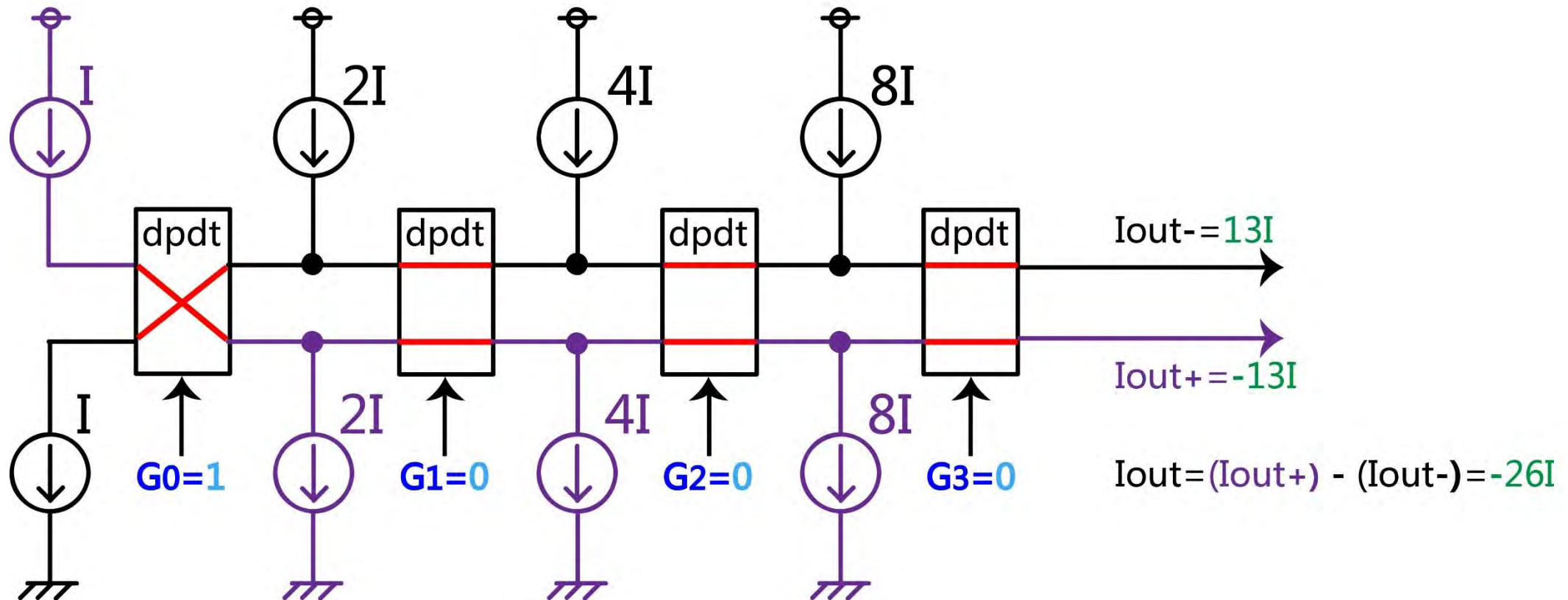
Gray-code入力のI-DACの動作 (データ=0の場合)

eg. Data=0



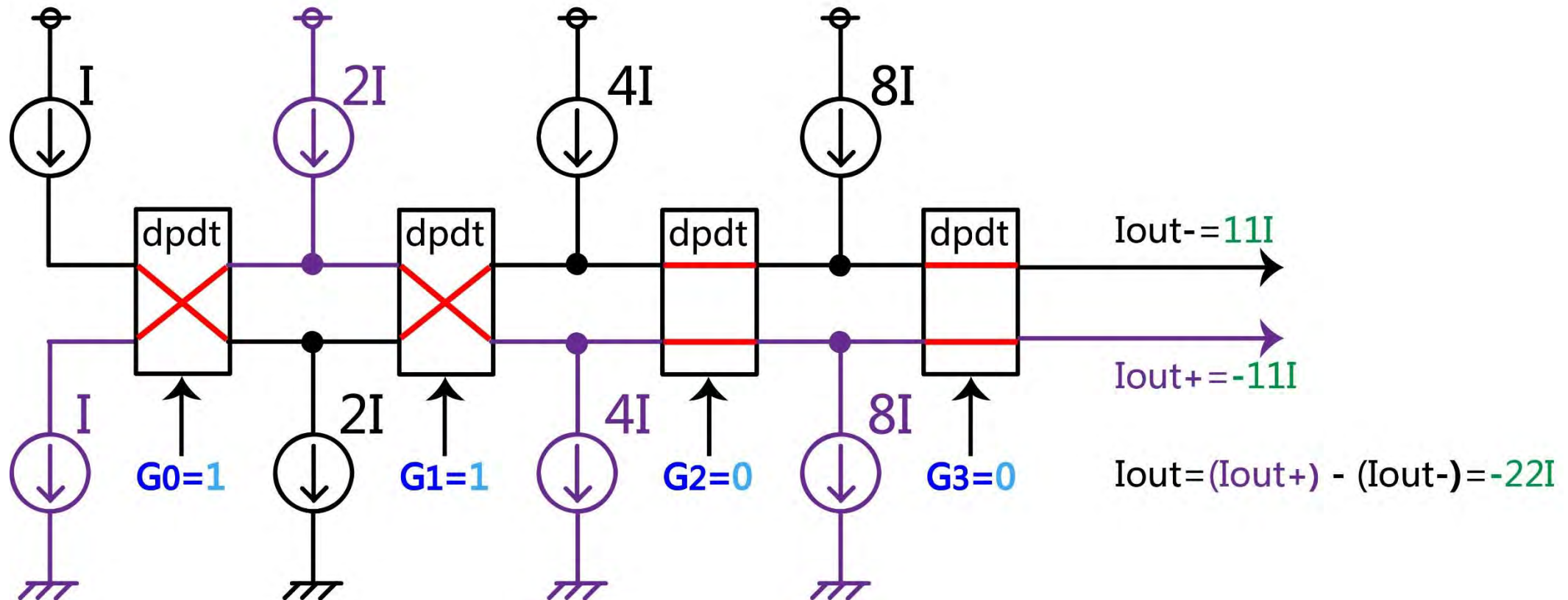
Gray-code入力のI-DACの動作 (データ=1の場合)

eg. Data=1



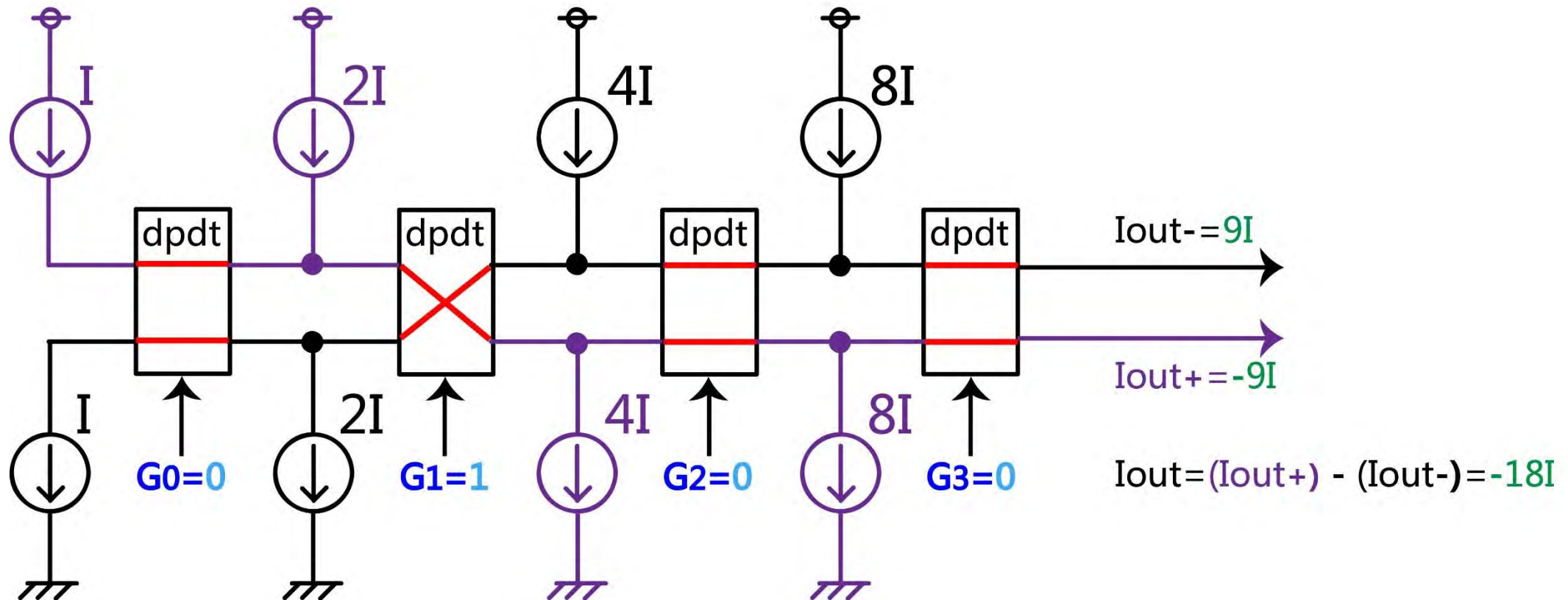
Gray-code入力のI-DACの動作 (データ=2の場合)

eg. Data=2



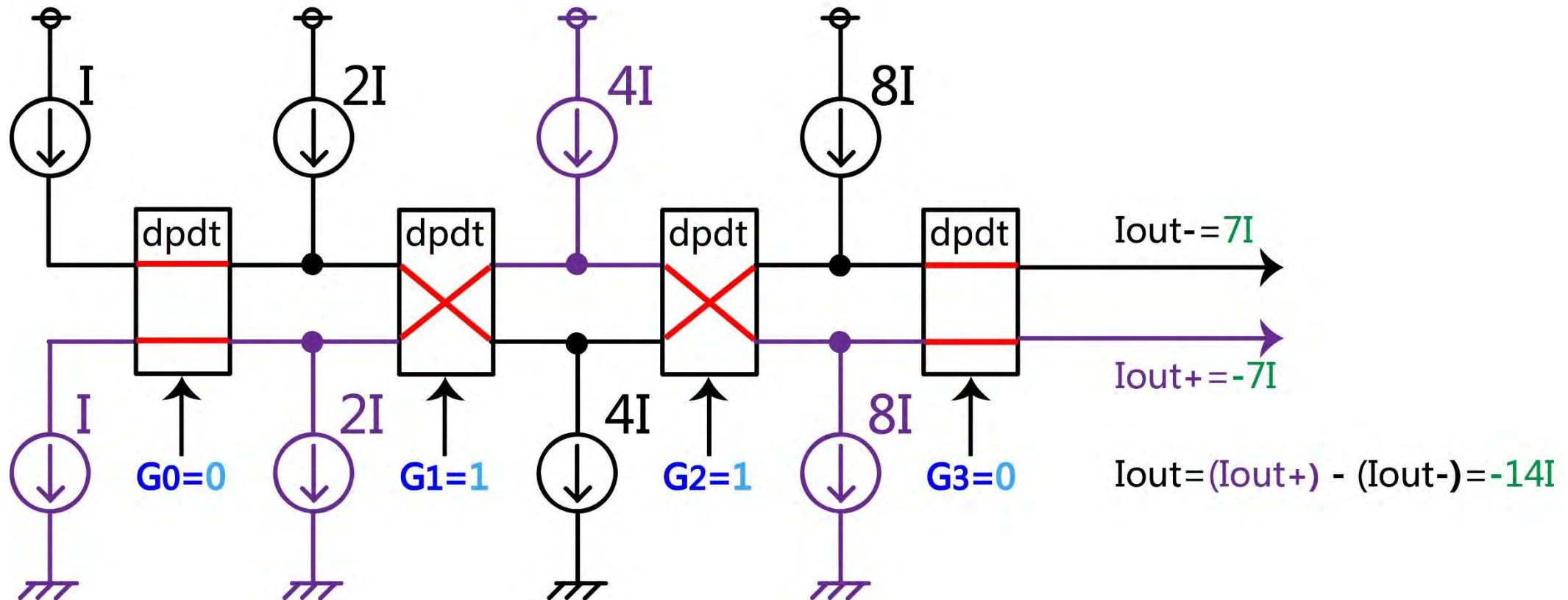
Gray-code入力のI-DACの動作 (データ=3の場合)

eg. Data=3



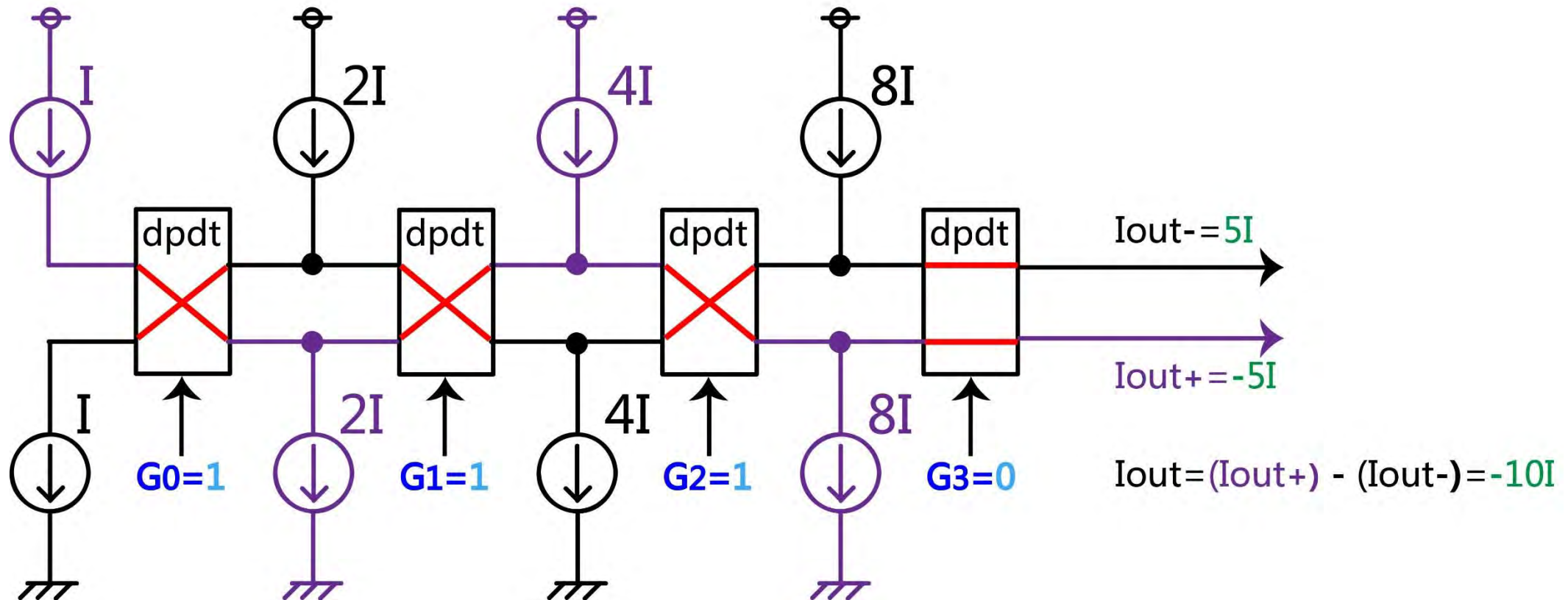
Gray-code入力のI-DACの動作 (データ=4 の場合)

eg. Data=4



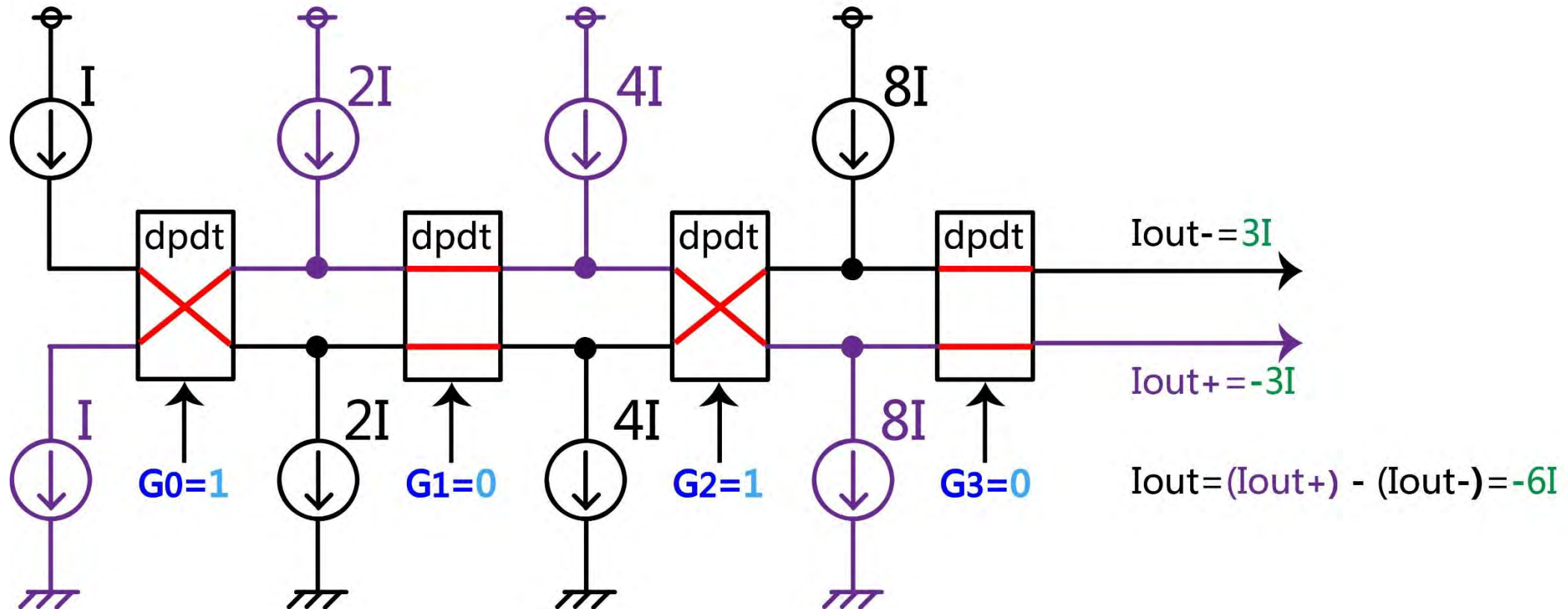
Gray-code入力のI-DACの動作 (データ=5の場合)

eg. Data=5



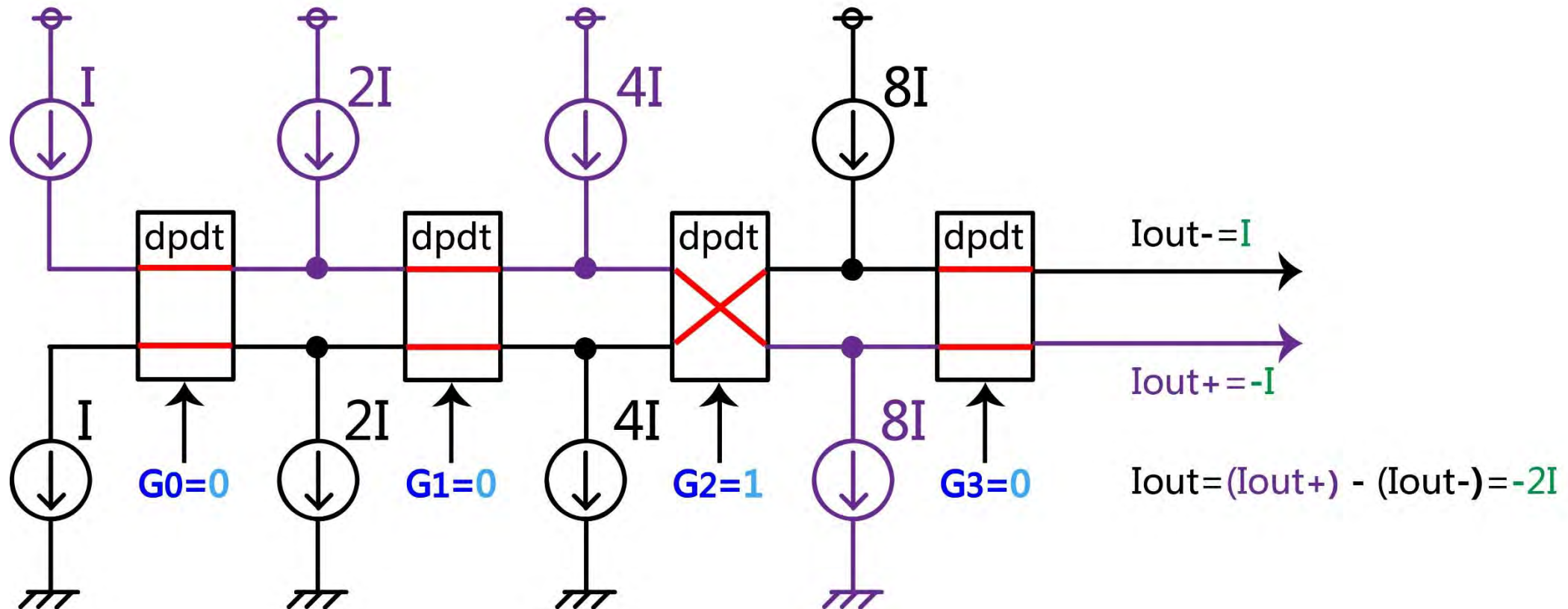
Gray-code入力のI-DACの動作 (データ=6の場合)

eg. Data=6



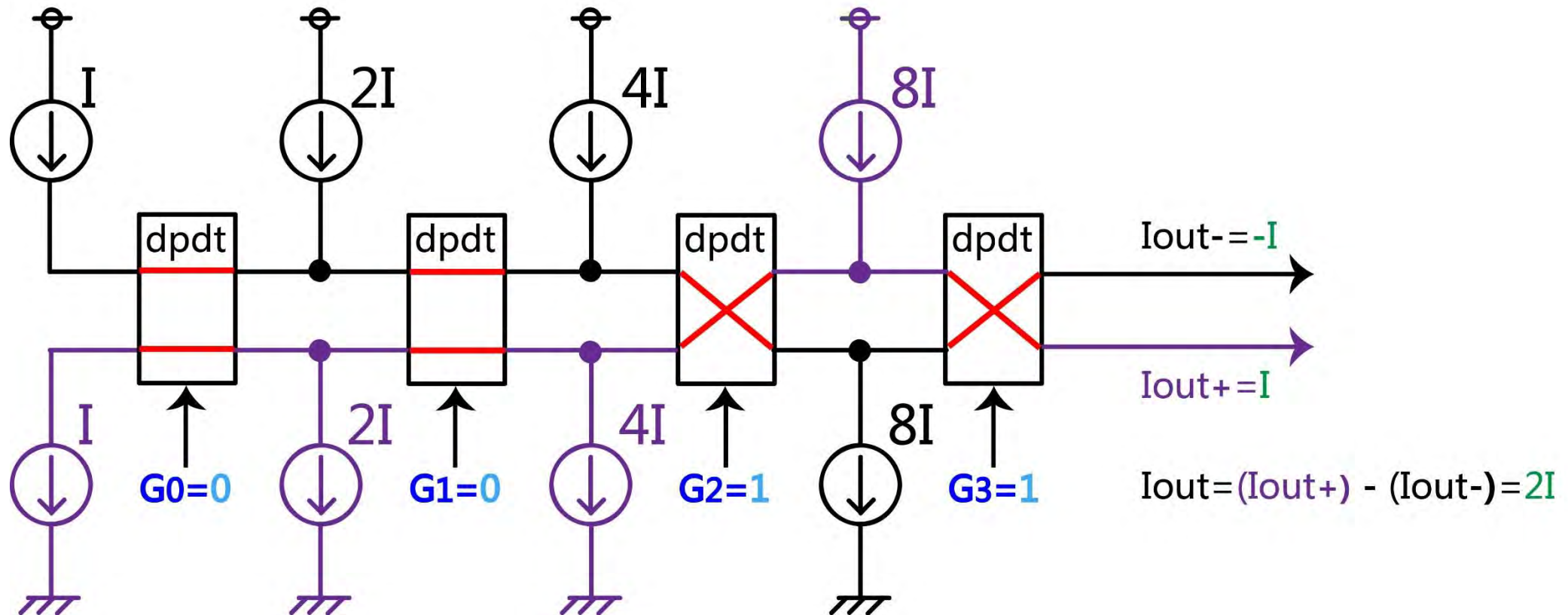
Gray-code入力のI-DACの動作 (データ=7の場合)

eg. Data=7



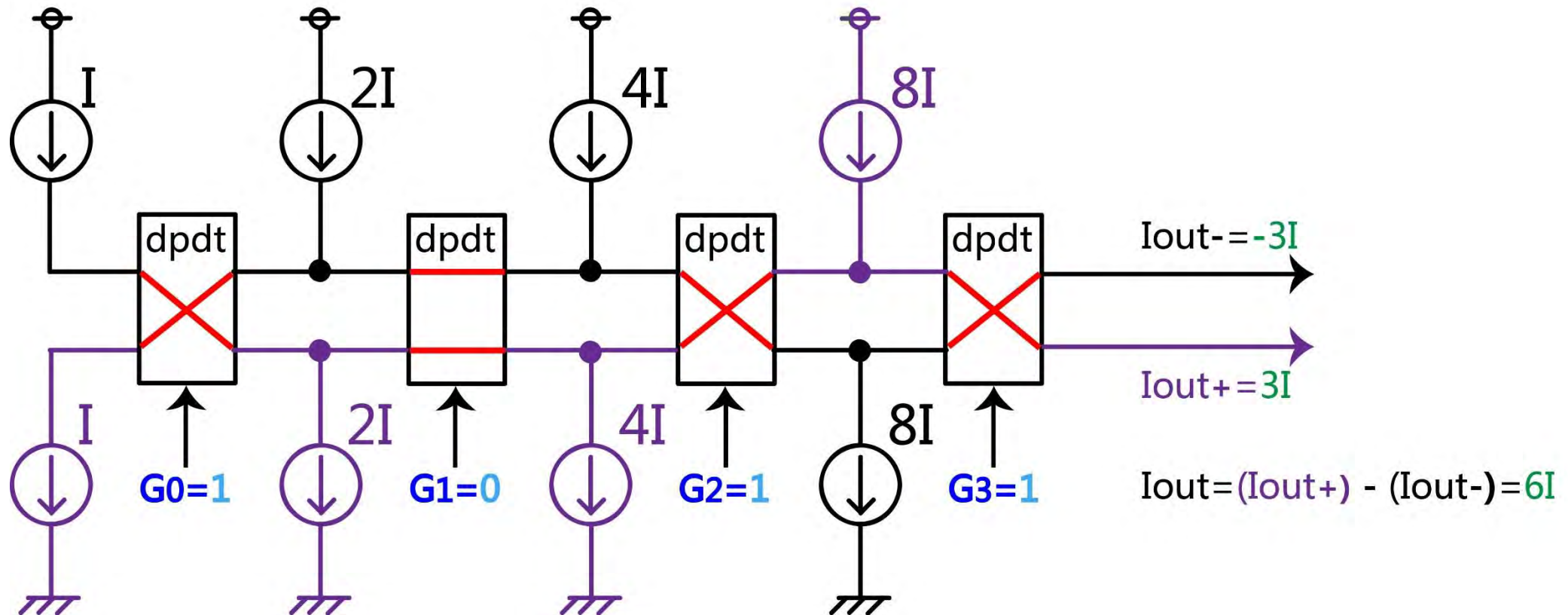
Gray-code入力のI-DACの動作 (データ=8の場合)

eg. Data=8



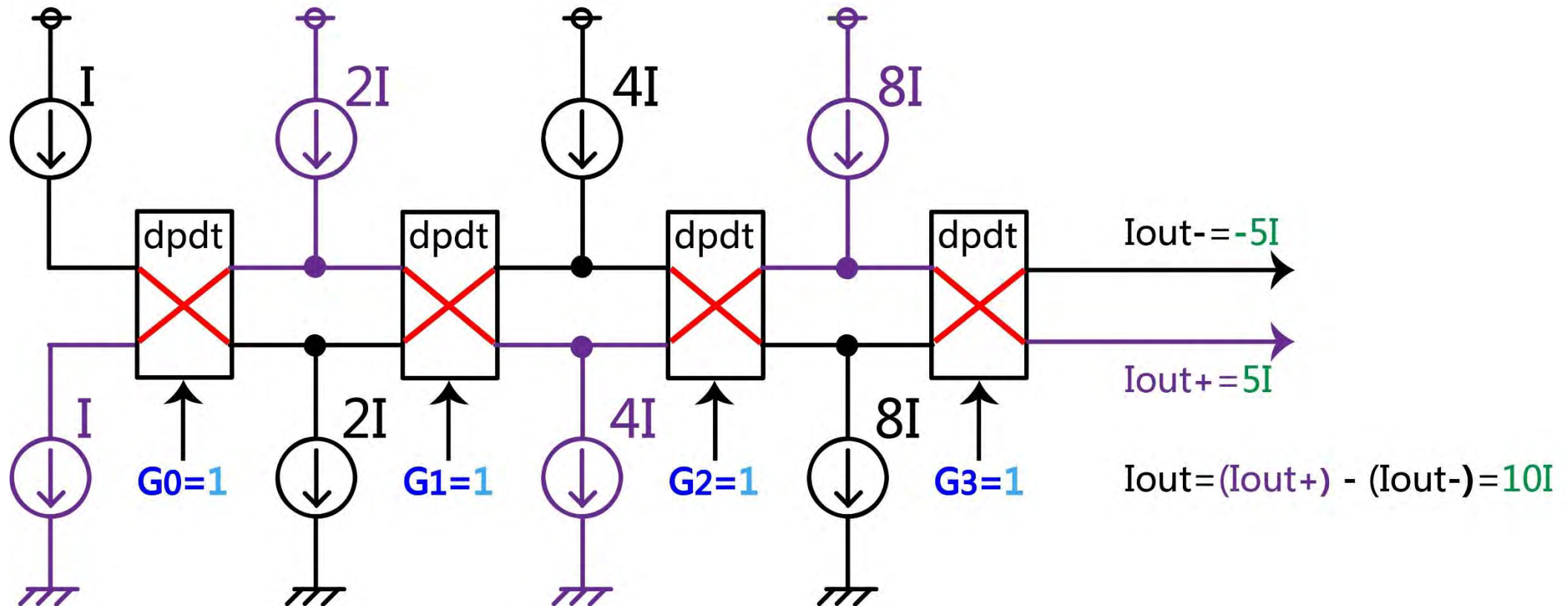
Gray-code入力のI-DACの動作 (データ=9の場合)

eg. Data=9



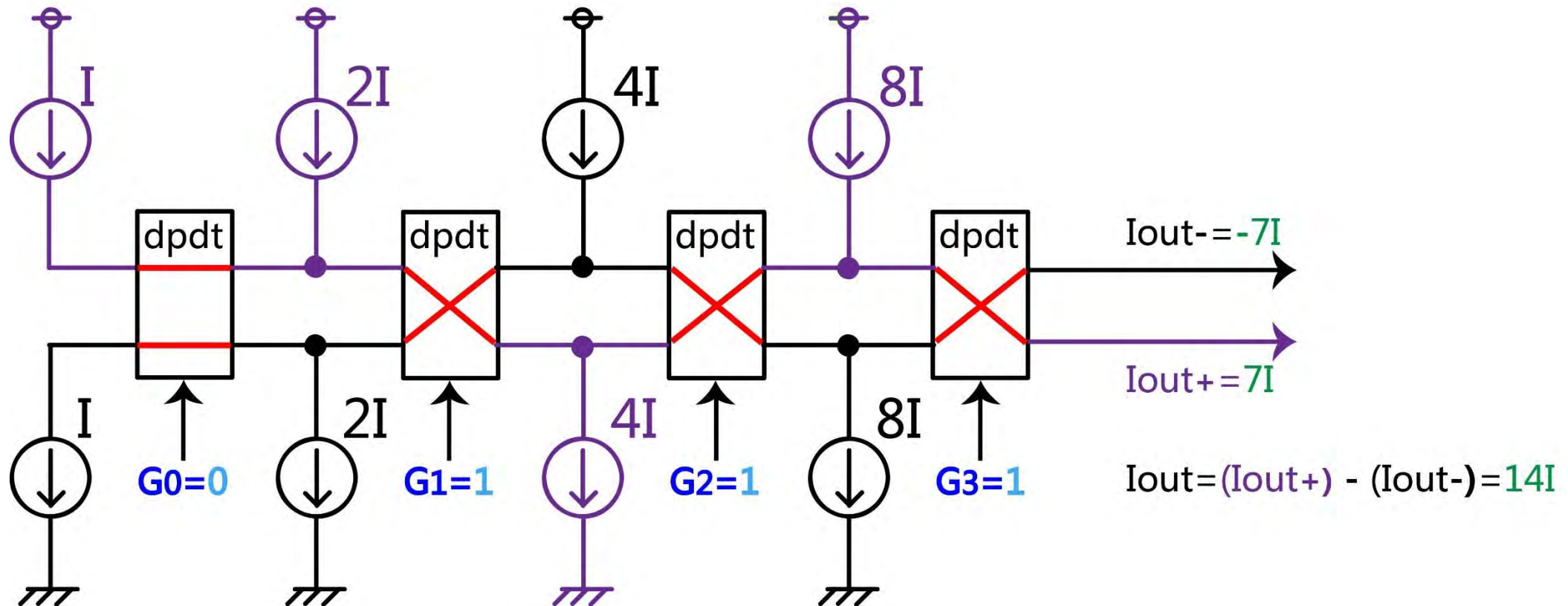
Gray-code入力のI-DACの動作 (データ=10 の場合)

eg. Data=10



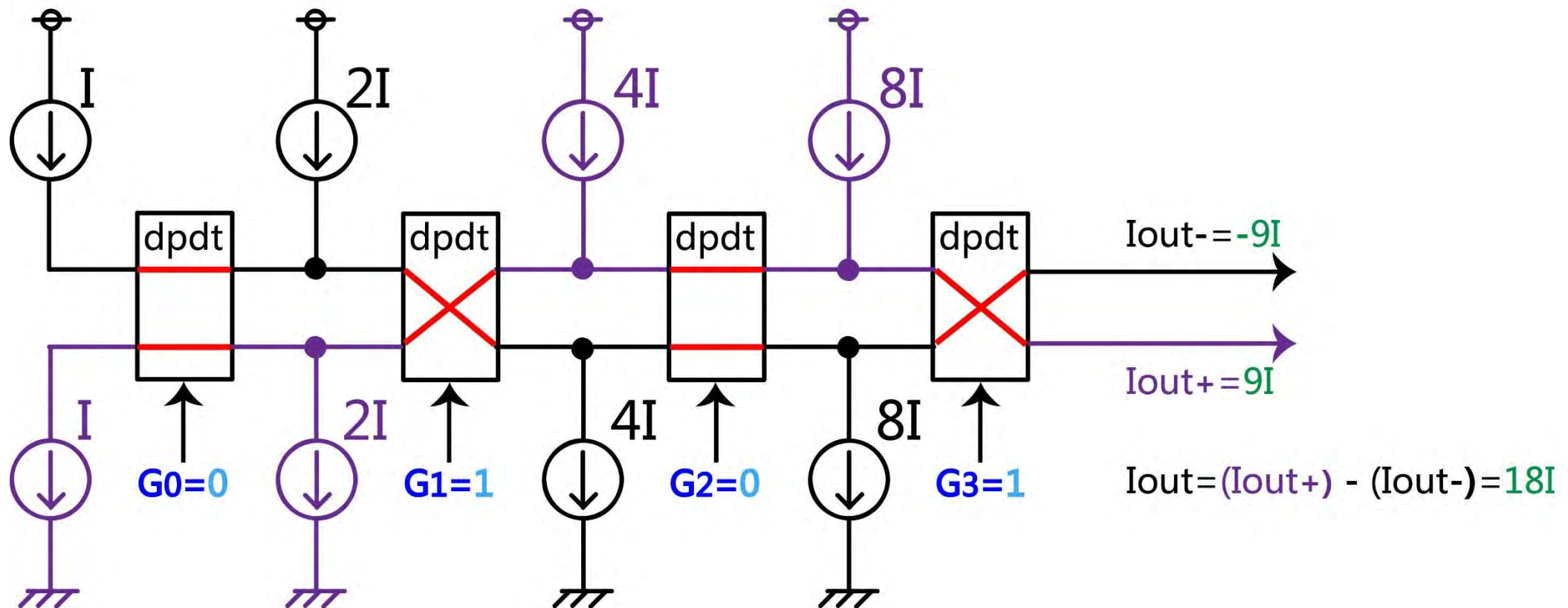
Gray-code入力のI-DACの動作 (データ=11 の場合)

eg. Data=11



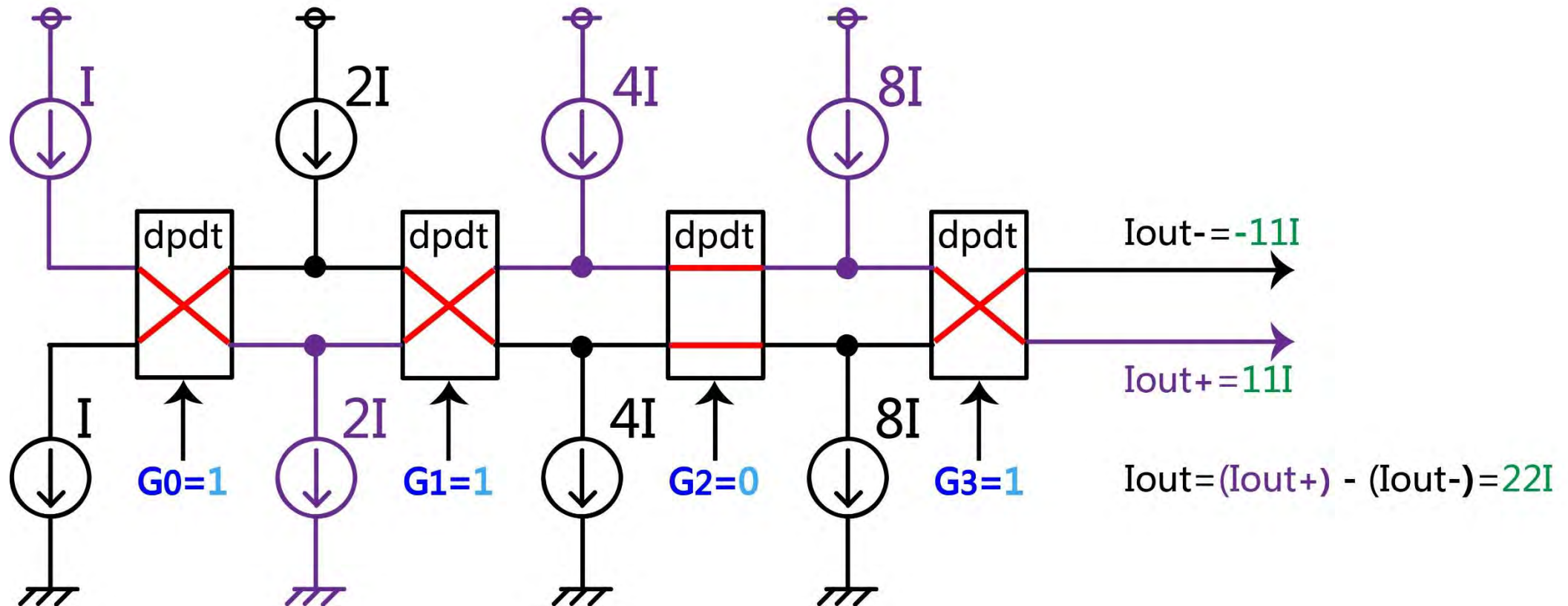
Gray-code入力のI-DACの動作 (データ=12の場合)

eg. Data=12



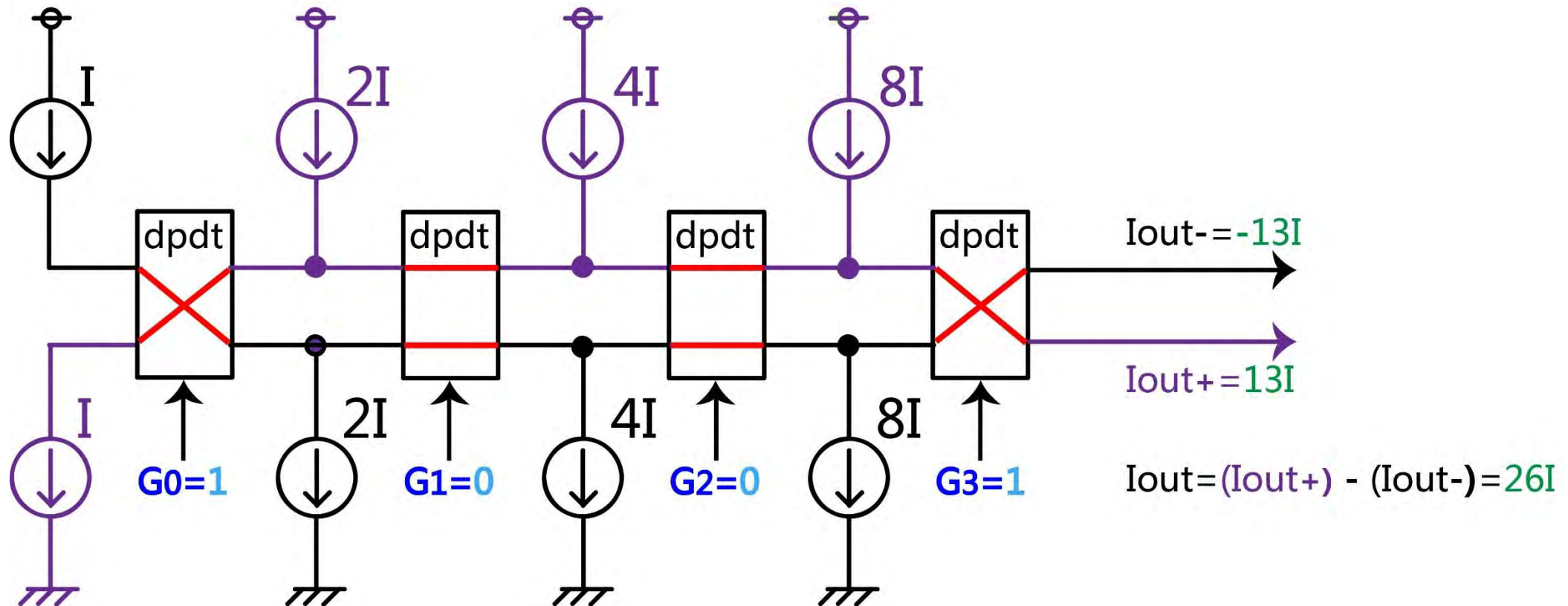
Gray-code入力のI-DACの動作 (データ=13の場合)

eg. Data=13



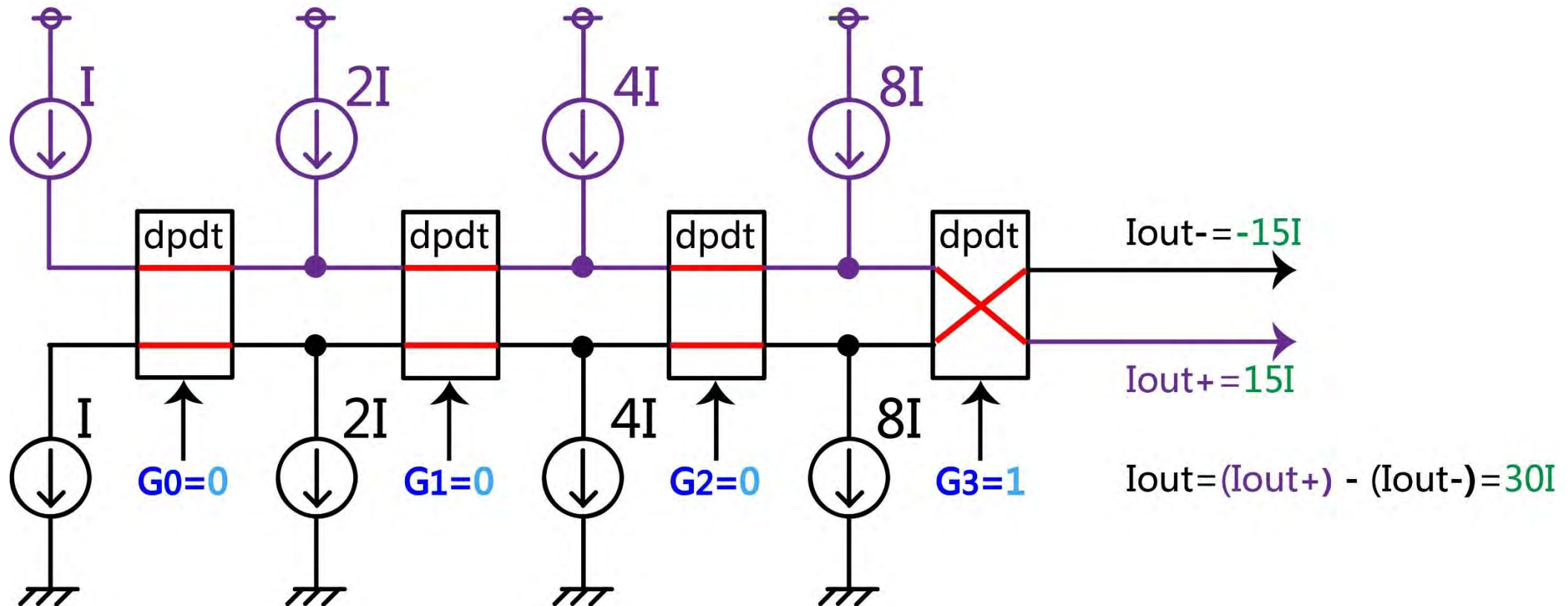
Gray-code入力のI-DACの動作 (データ=14 の場合)

eg. Data=14

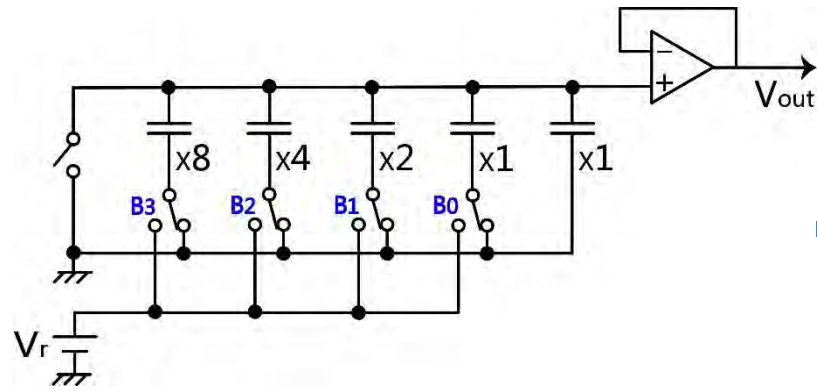


Gray-code入力のI-DACの動作 (データ=15の場合)

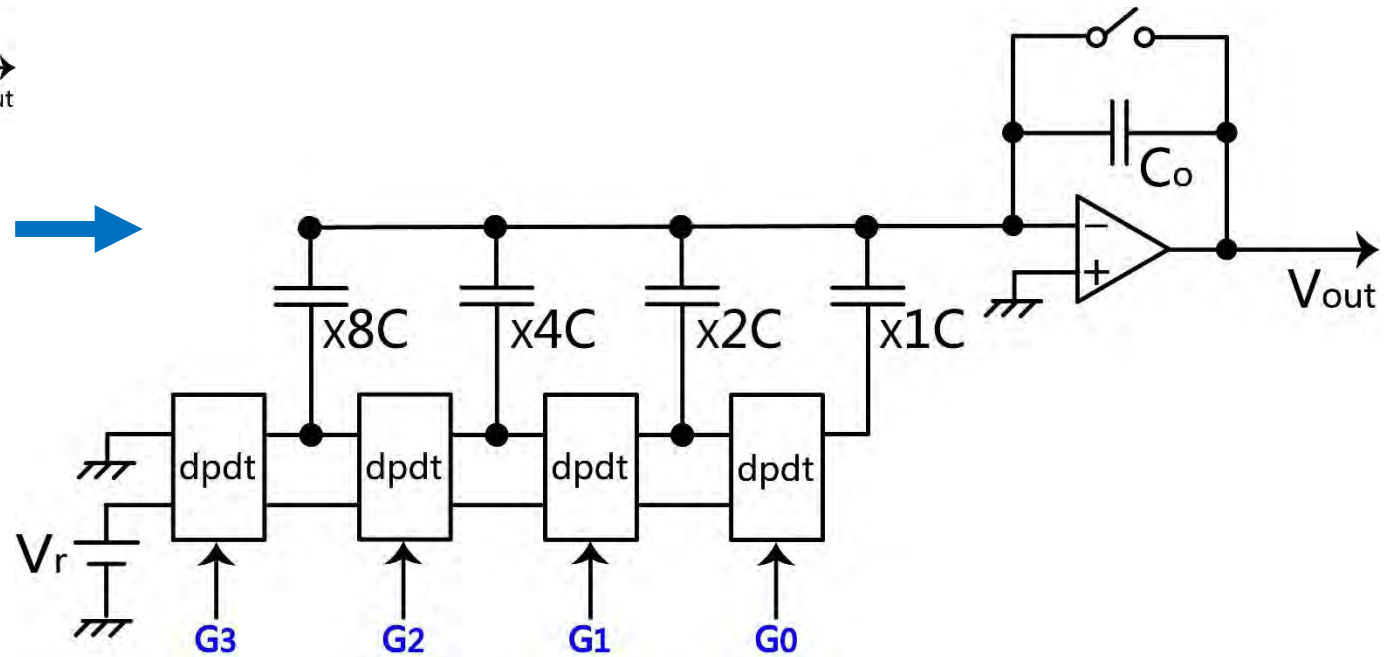
eg. Data=15



2. Gray-code入力の容量型DAC



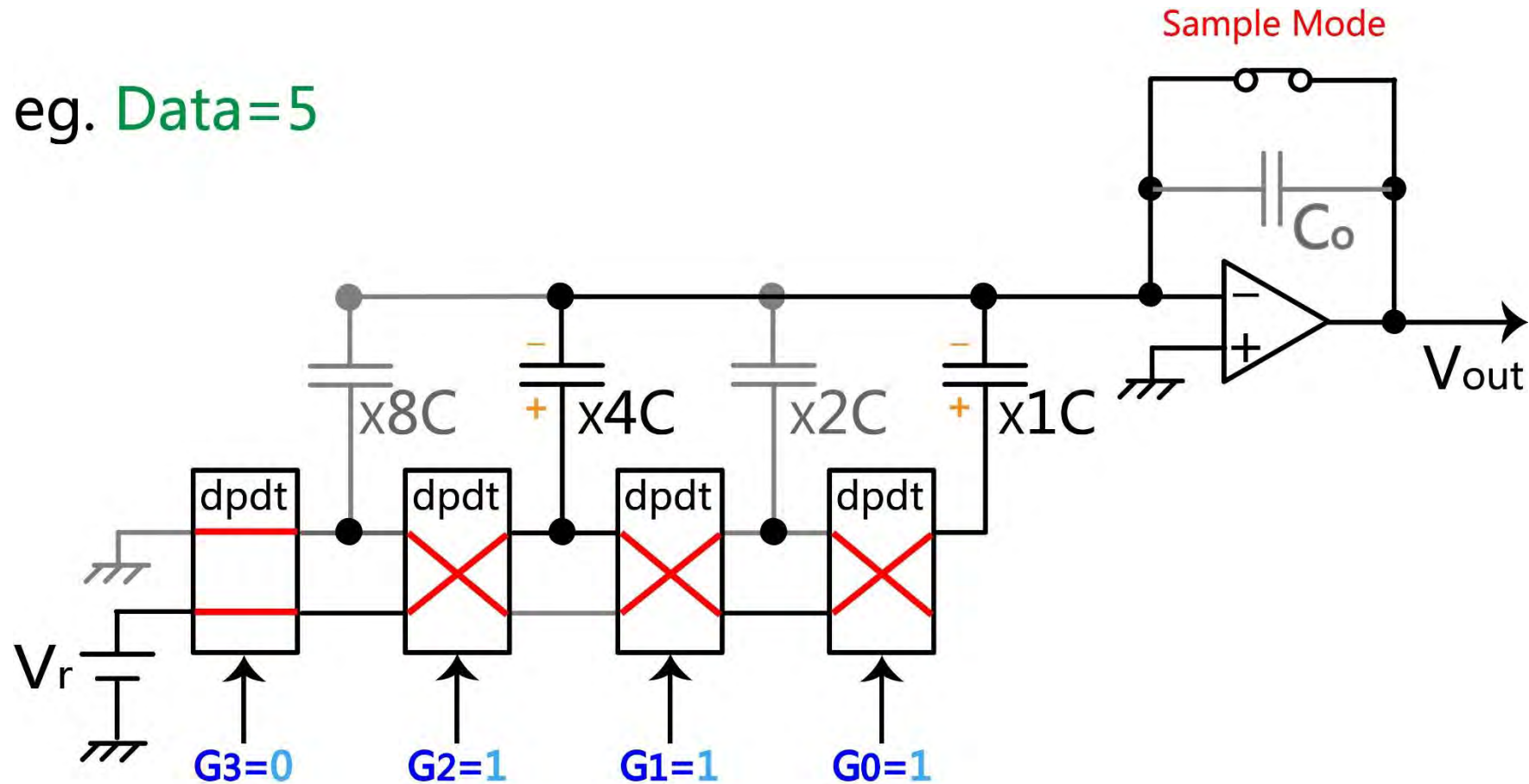
従来の容量型DAC



Gray-code入力の容量型DAC

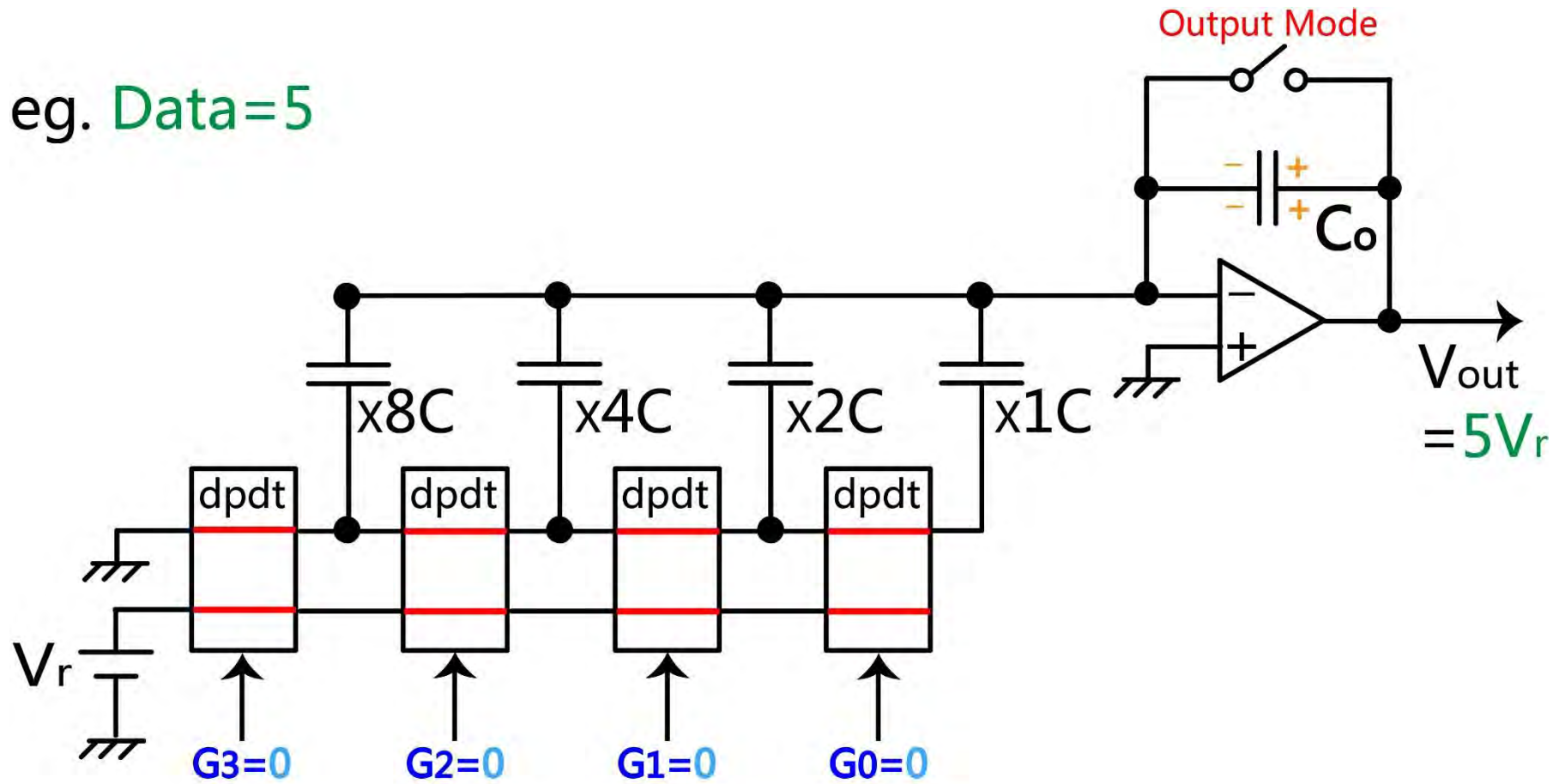
Gray-code入力のC-DACの動作 (データ=5の場合)

eg. Data=5

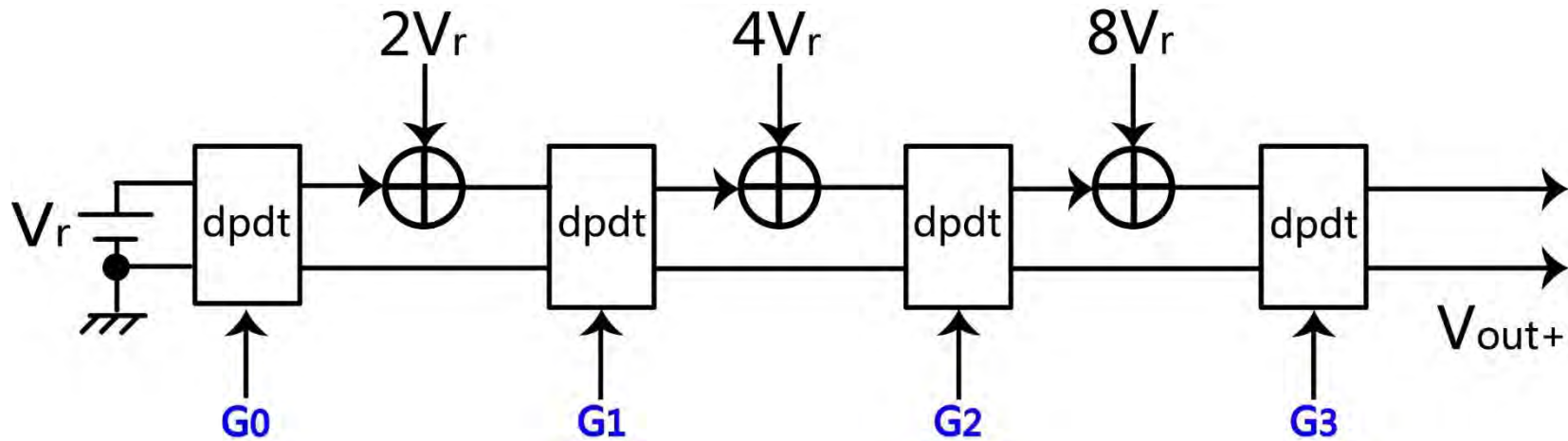


Gray-code入力のC-DACの動作 (データ=5の場合)

eg. Data=5



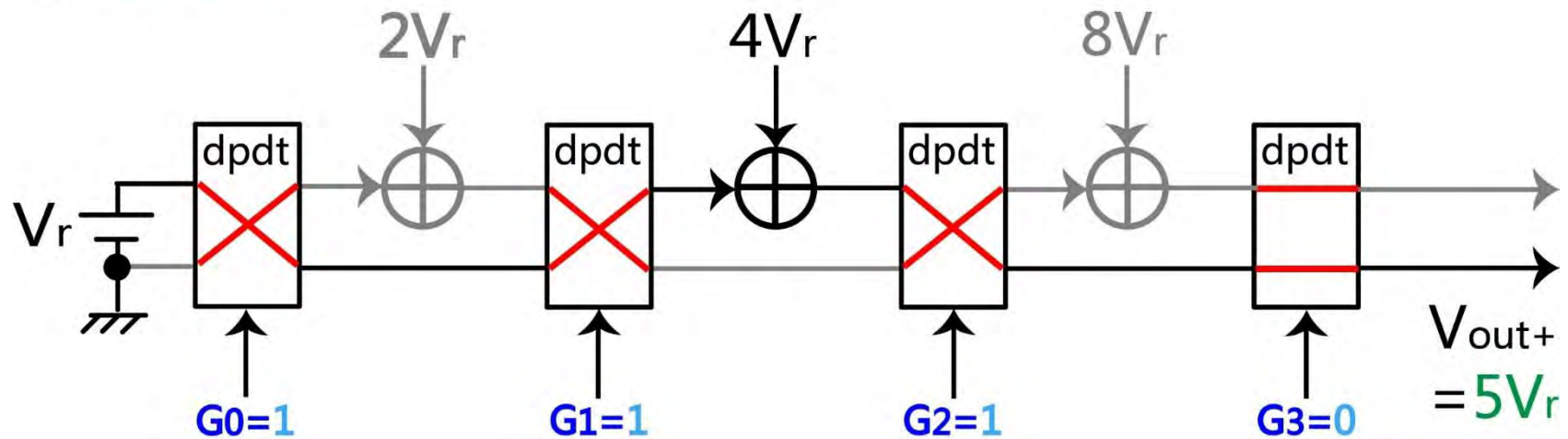
3. Gray-code入力の電圧加算型DAC



Gray-code入力の電圧加算型DAC

Gray-code入力のV-DACの動作 (データ=5の場合)

eg. Data=5



目次

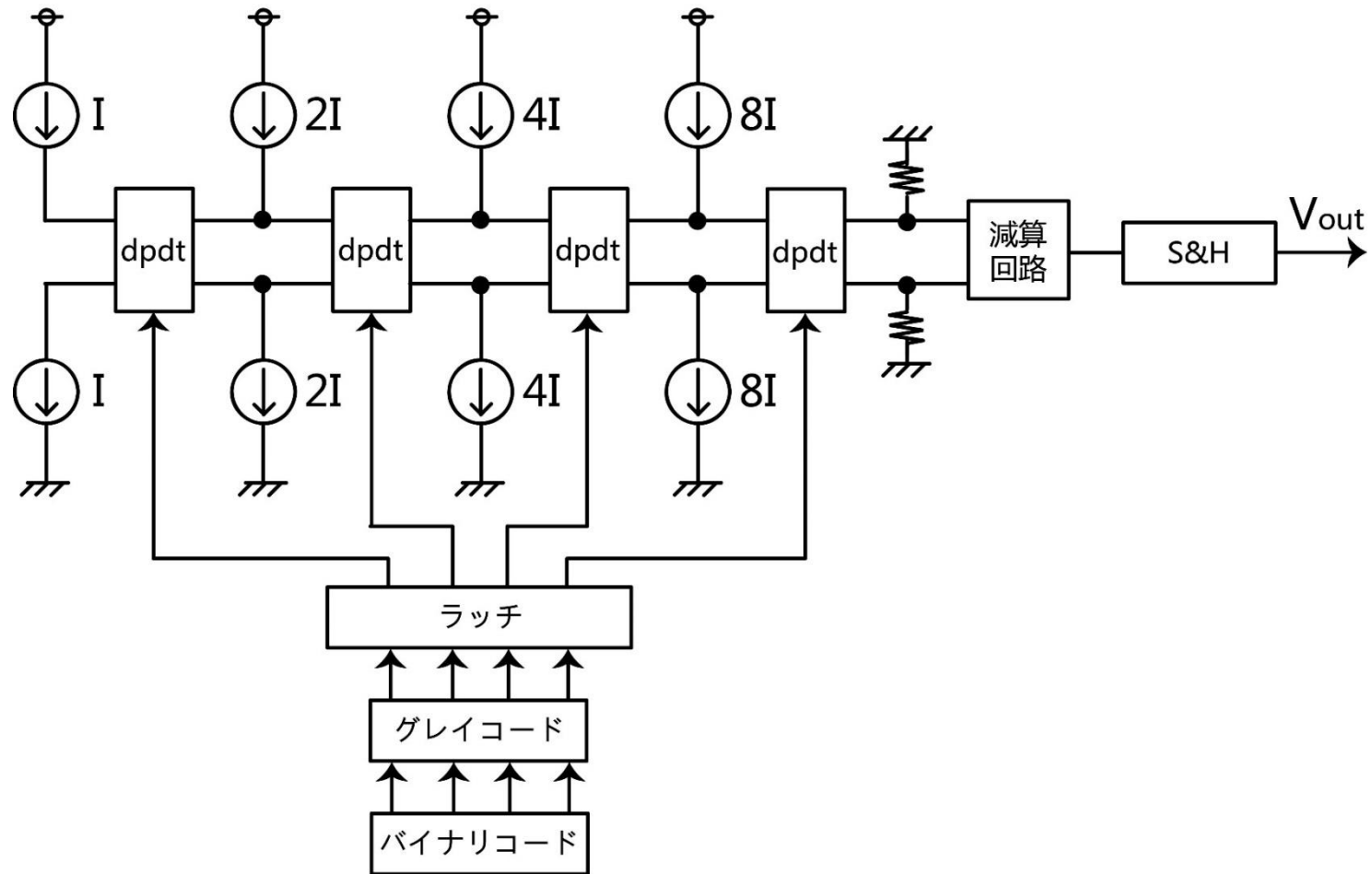
- I. 研究背景・目的
- II. 提案するGray-code入力のDACの構成と動作
- III. SPICEによるシミュレーション検証
- IV. まとめ

SPICEによるシミュレーション検証

1. Gray-code入力の電流出力型DAC (I-DAC) のシミュレーション
2. Gray-code入力の容量型DAC (C-DAC) のシミュレーション
3. Gray-code入力の電圧加算型DAC (V-DAC) のシミュレーション
4. グリッチ除去の検証

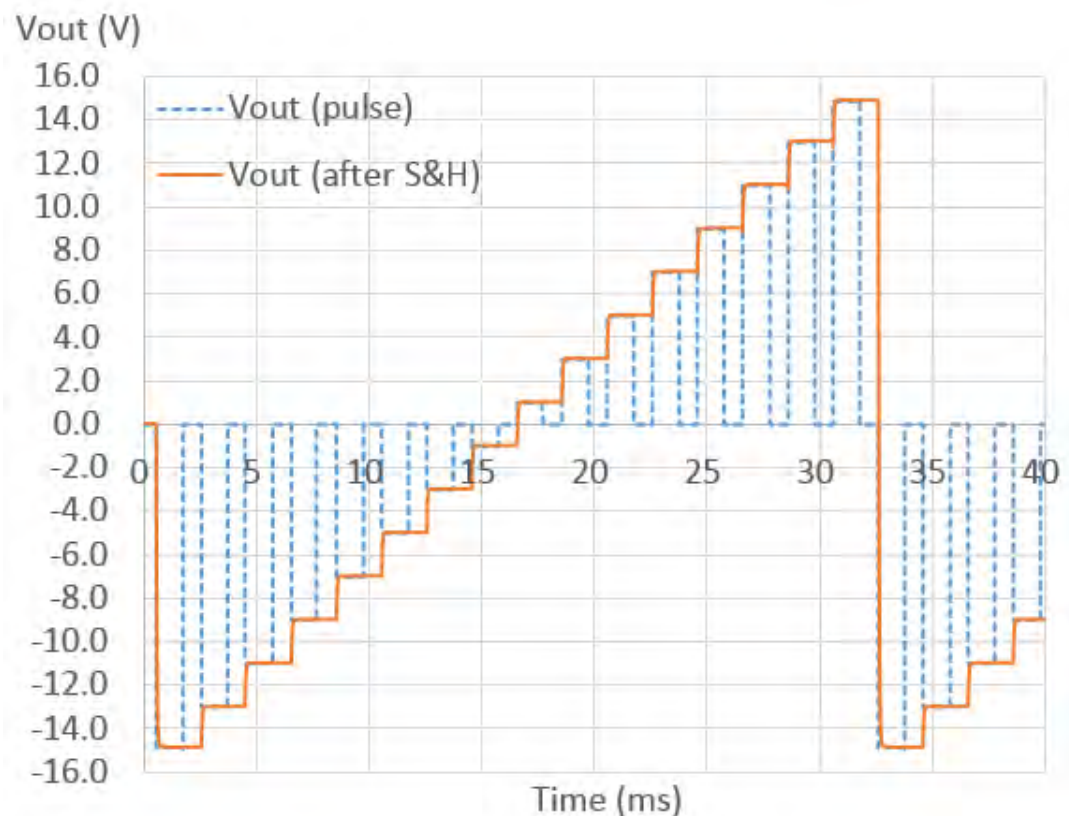
* LTspice IVを使用

1. Gray-code入力のI-DACのSPICE実現

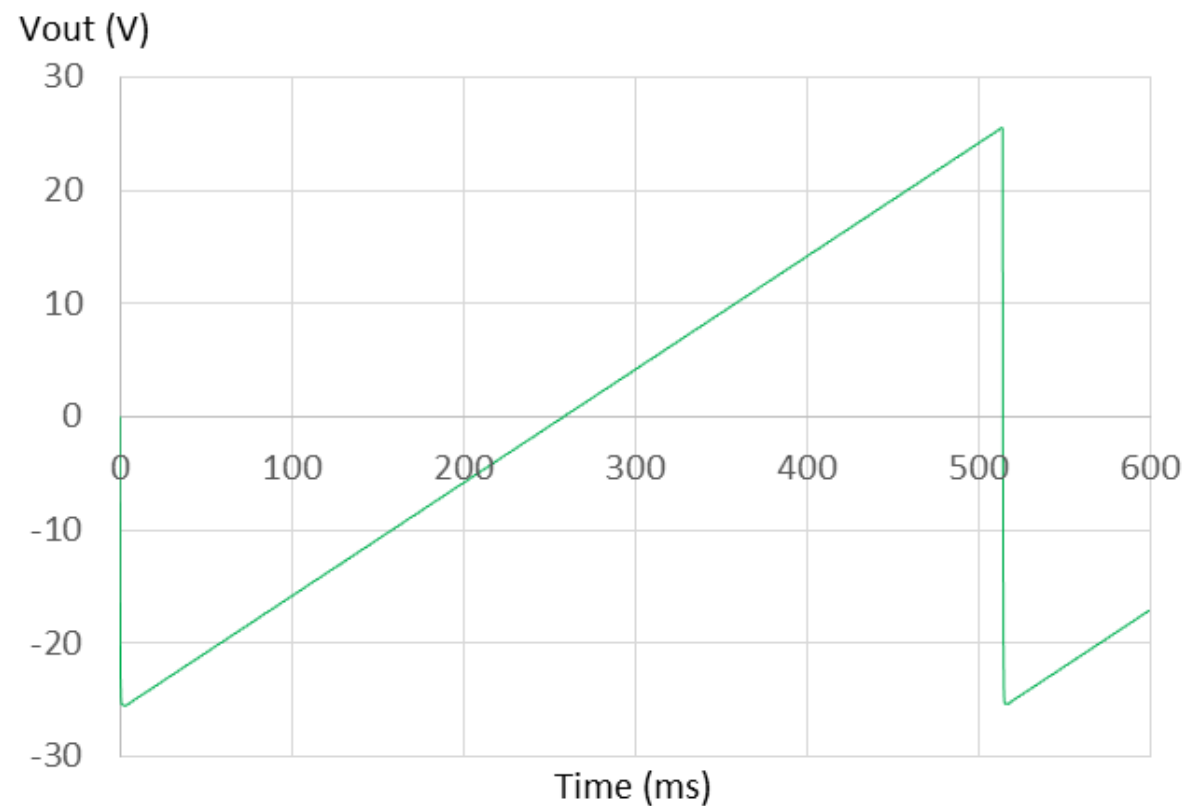


Gray-code入力の電流出力型DAC

1. Gray-code入力のI-DACのシミュレーション

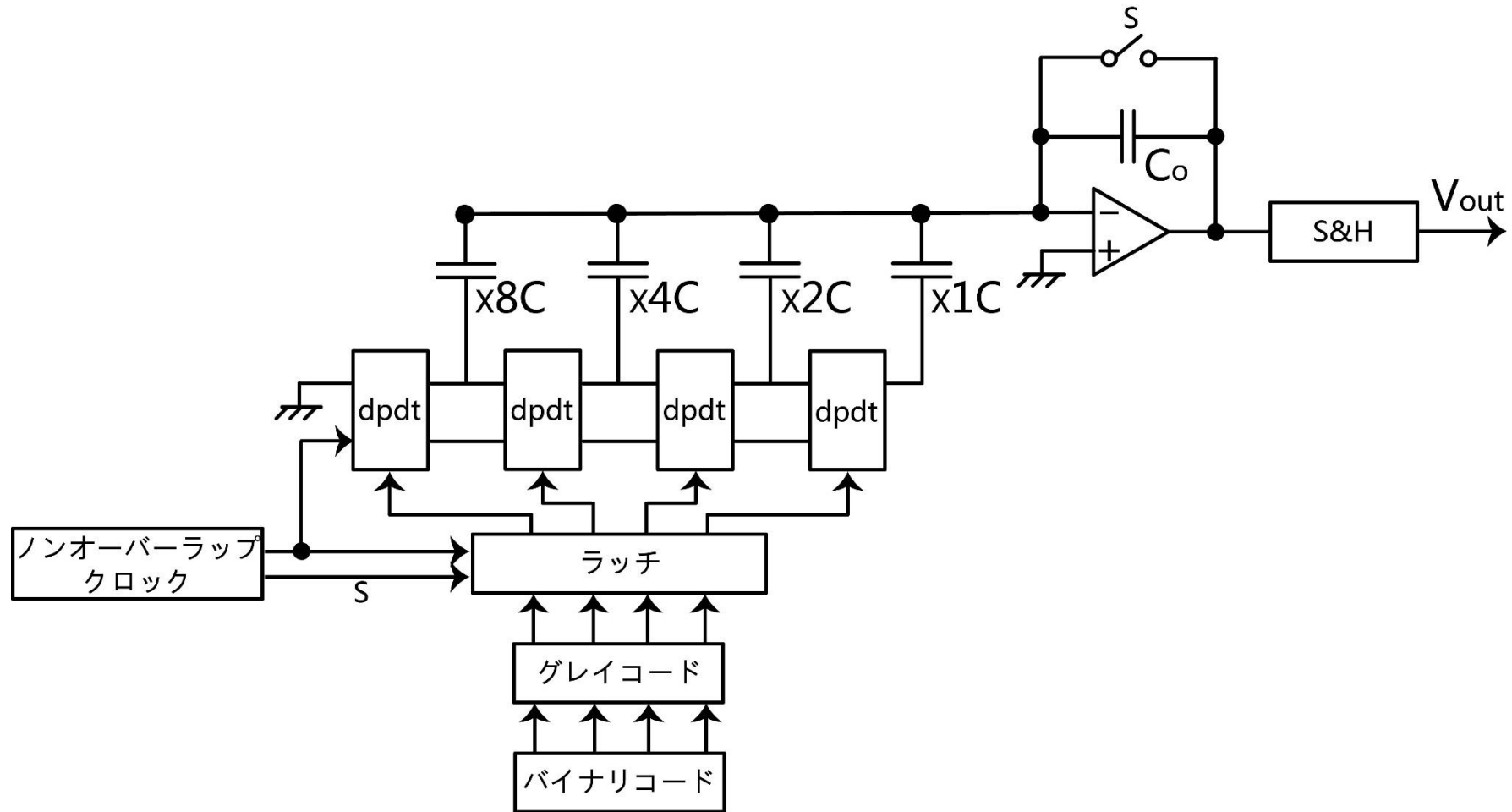


4bit I-DAC



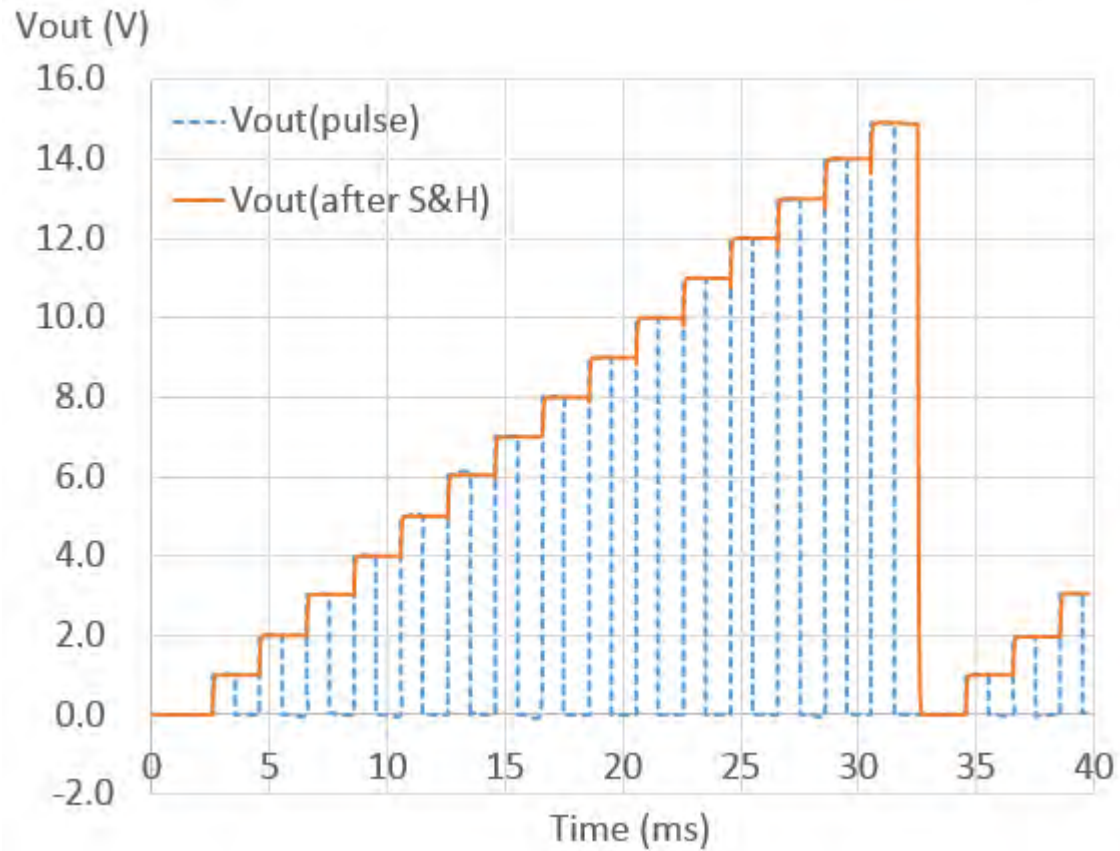
8bit I-DAC

2. Gray-code入力のC-DACのSPICE実現

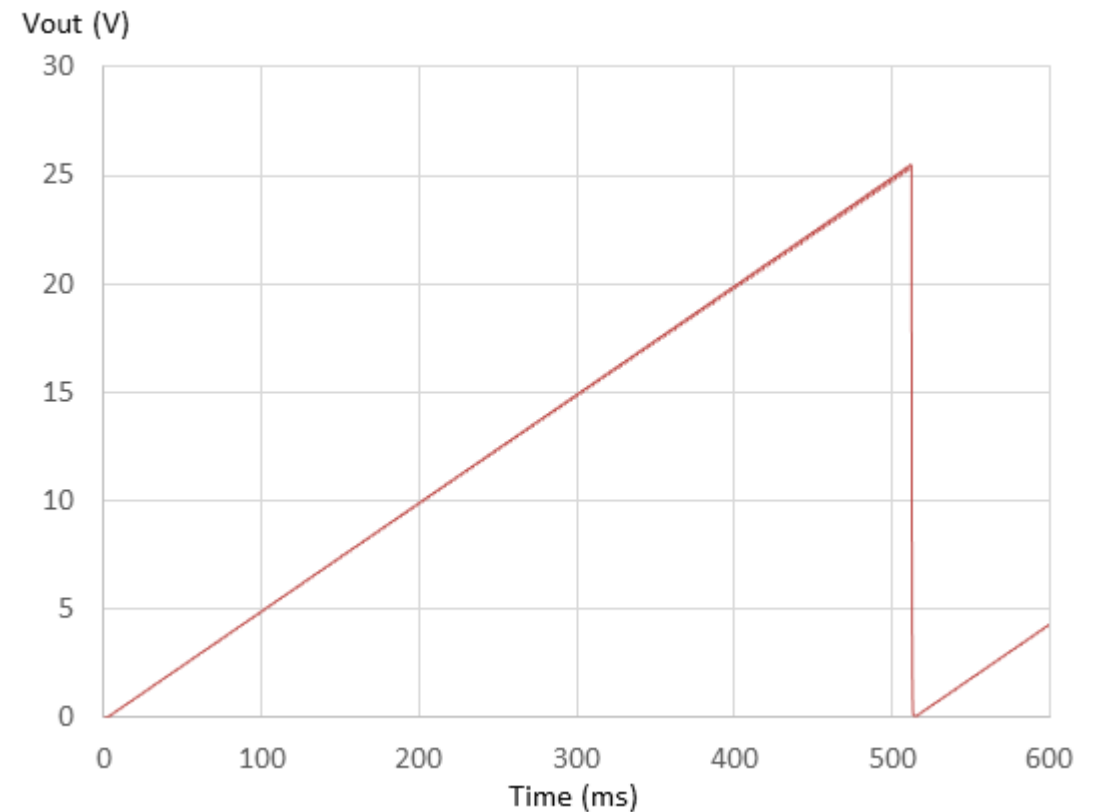


Gray-code入力の容量型DAC

2. Gray-code入力のC-DACのシミュレーション

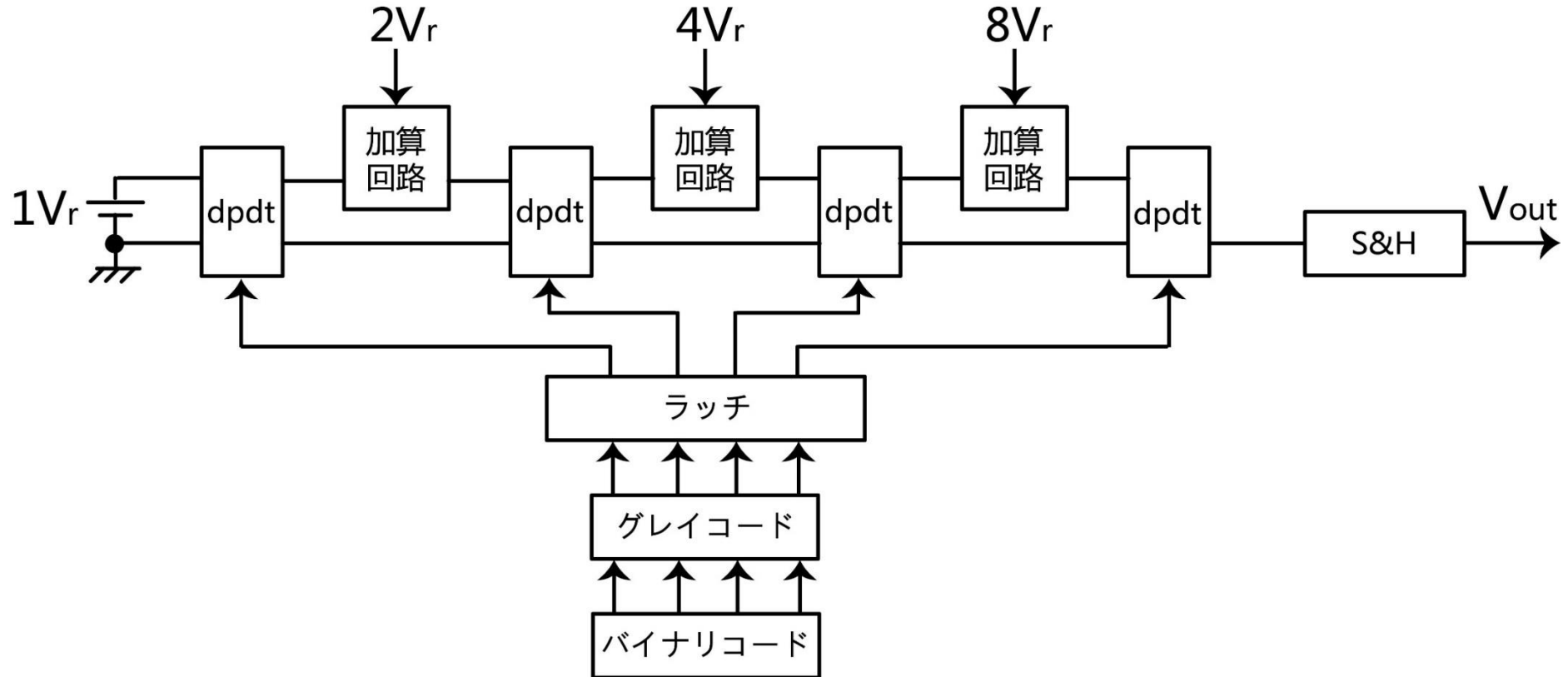


4bit C-DAC



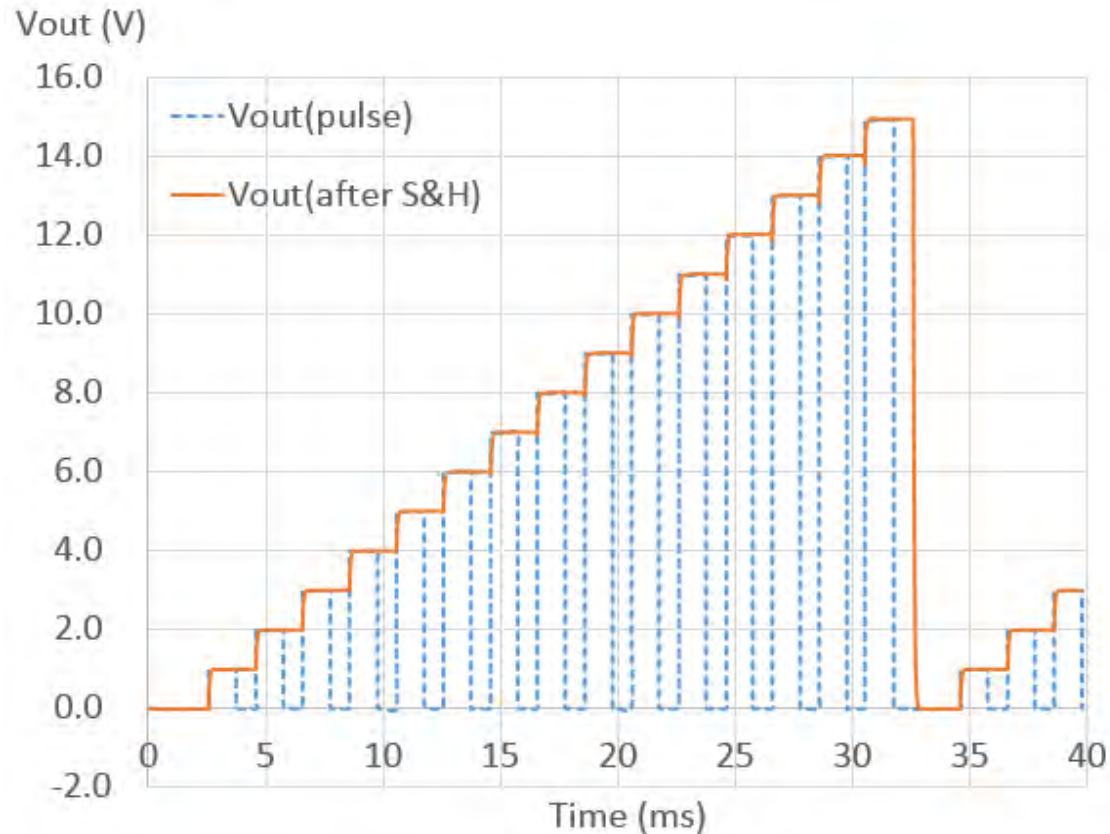
8bit C-DAC

3. Gray-code入力のV-DACのSPICE実現

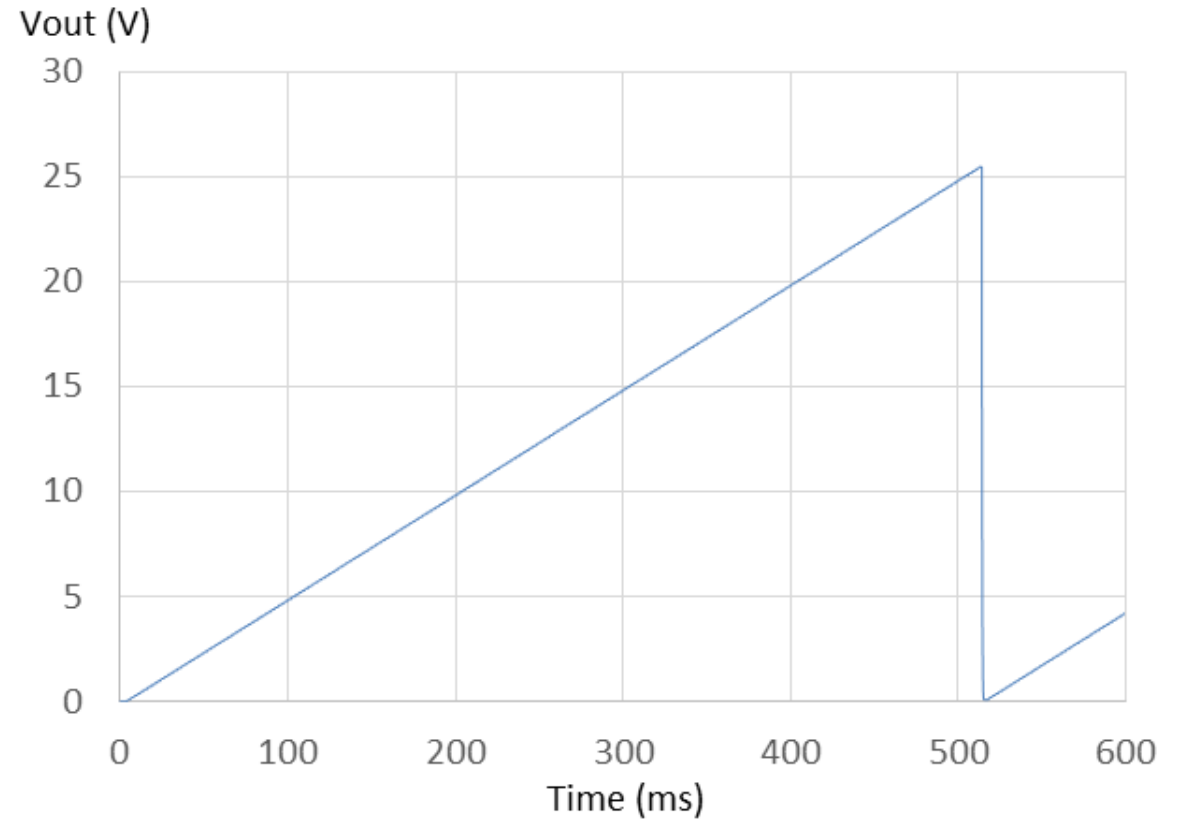


Gray-code入力の電圧加算型DAC

3. Gray-code入力のV-DACのシミュレーション

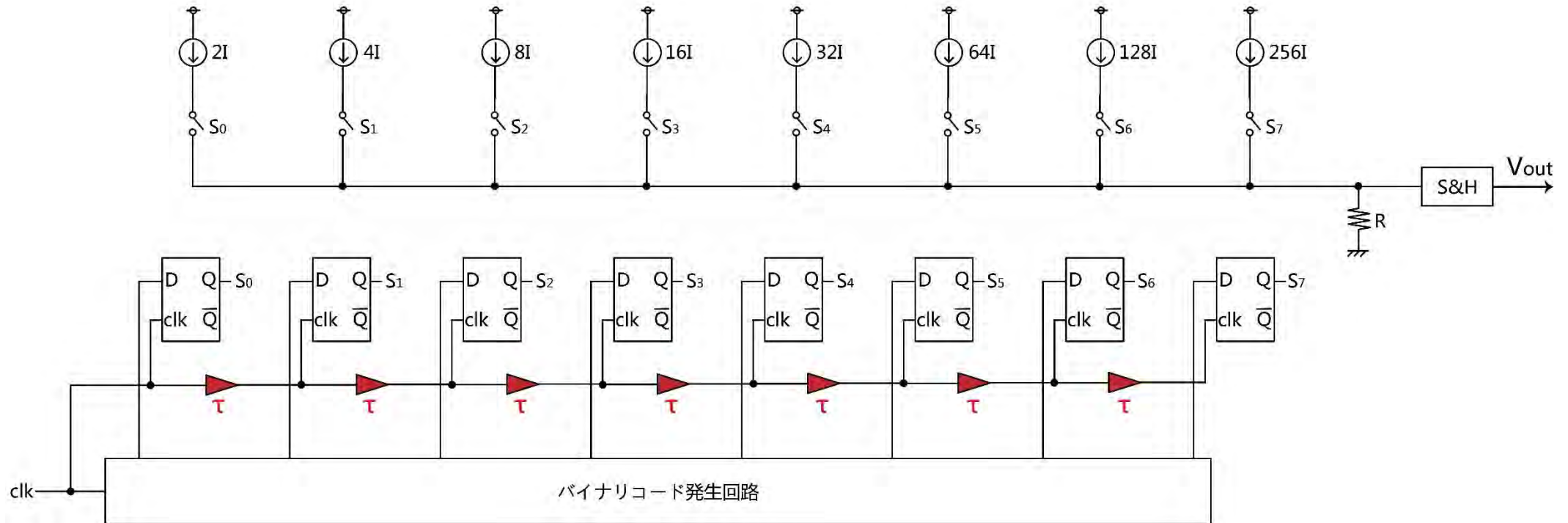


4bit V-DAC



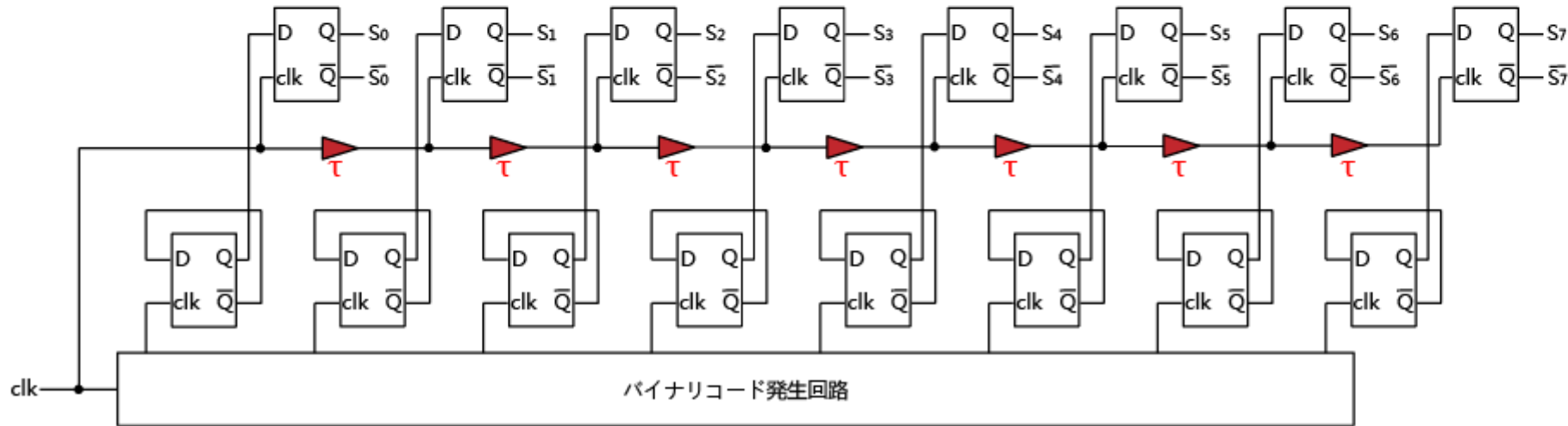
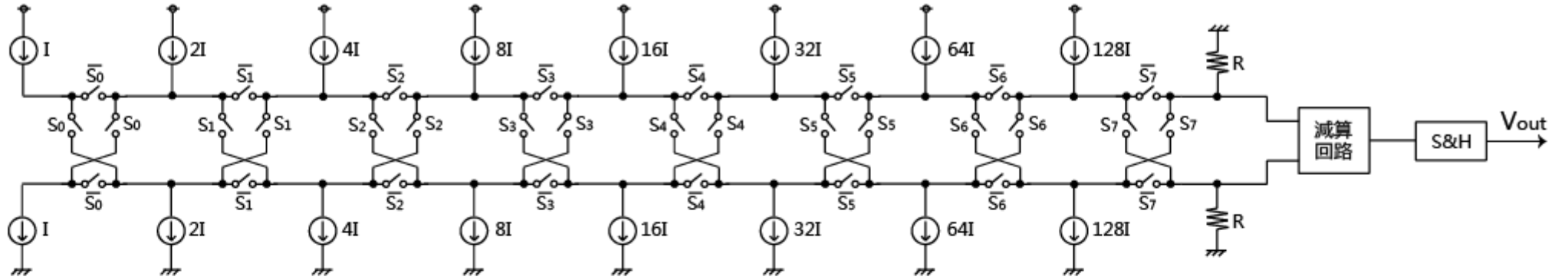
8bit V-DAC

4. グリッチ除去の検証



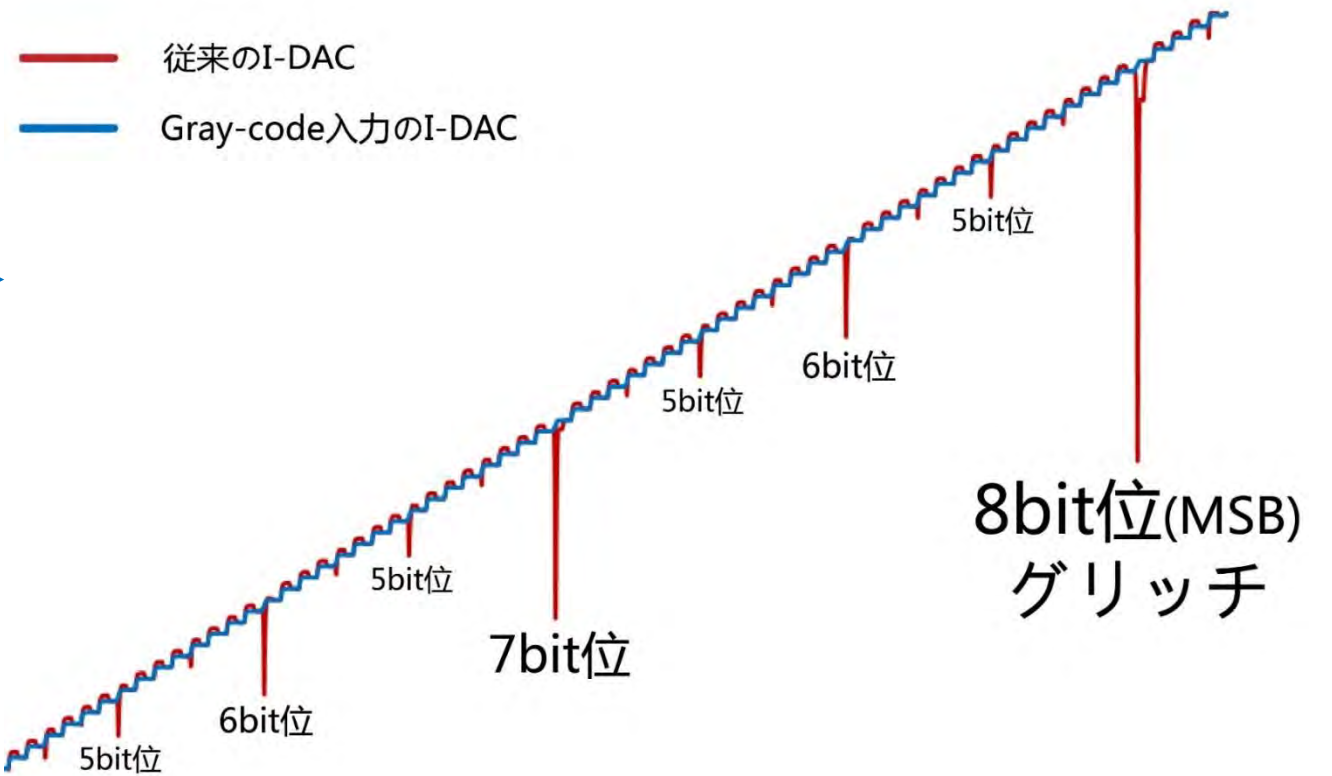
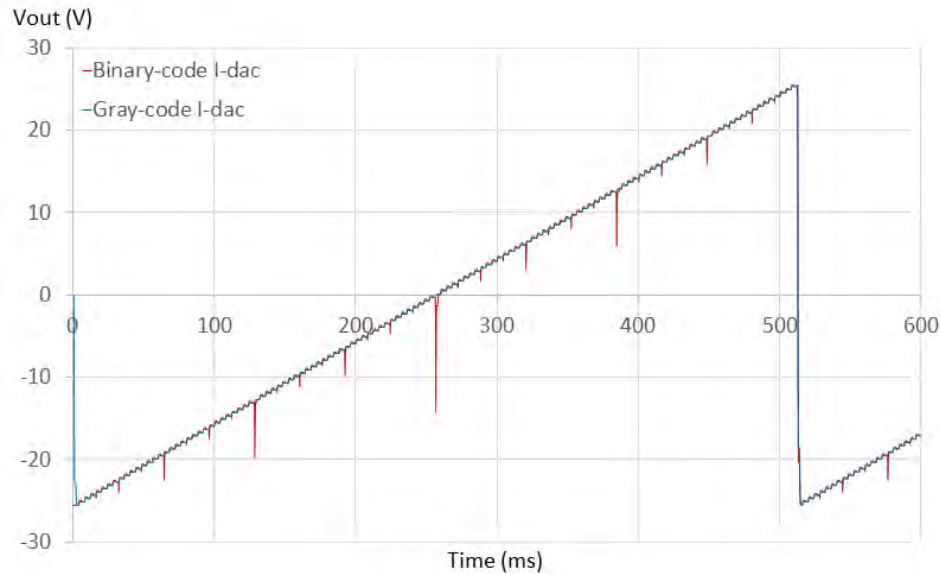
スイッチング遅延がついた従来のI-DAC (8 bit)

4. グリッチ除去の検証



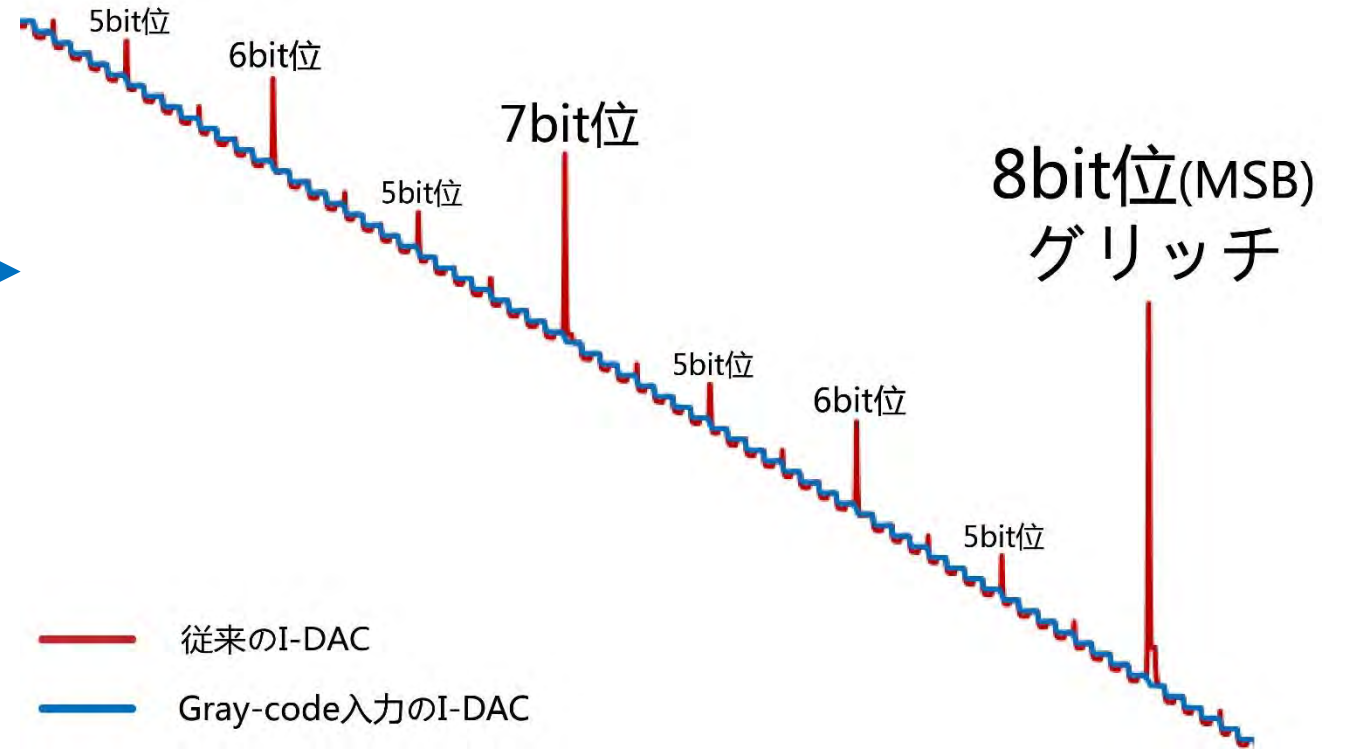
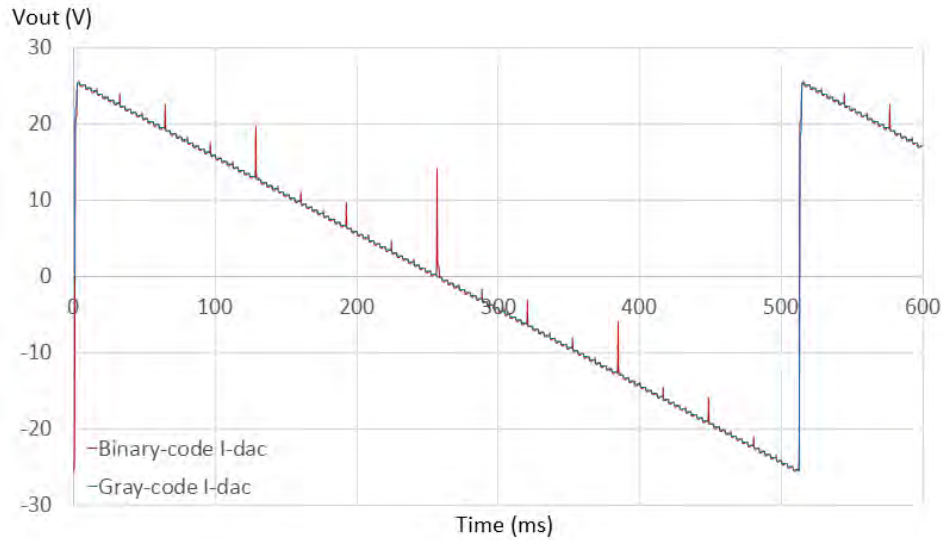
スイッチング遅延が**ついた**Gray-code入力のI-DAC (8 bit)

アップスウィーピング



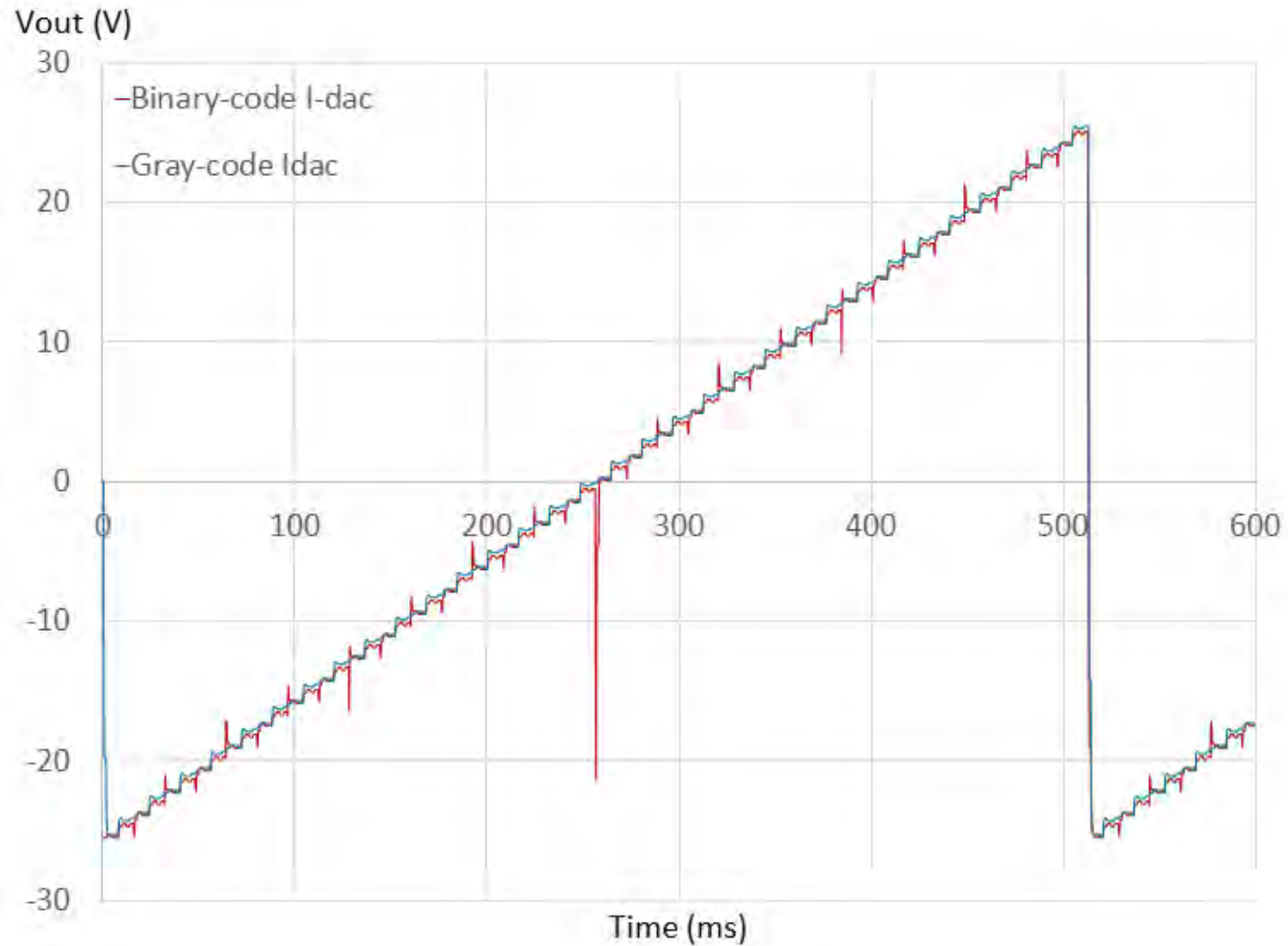
従来のI-DAC vs. Gray-code入力のI-DAC

ダウンスウィーピング



従来のI-DAC vs. Gray-code入力のI-DAC

ランダムなスイッチング遅延

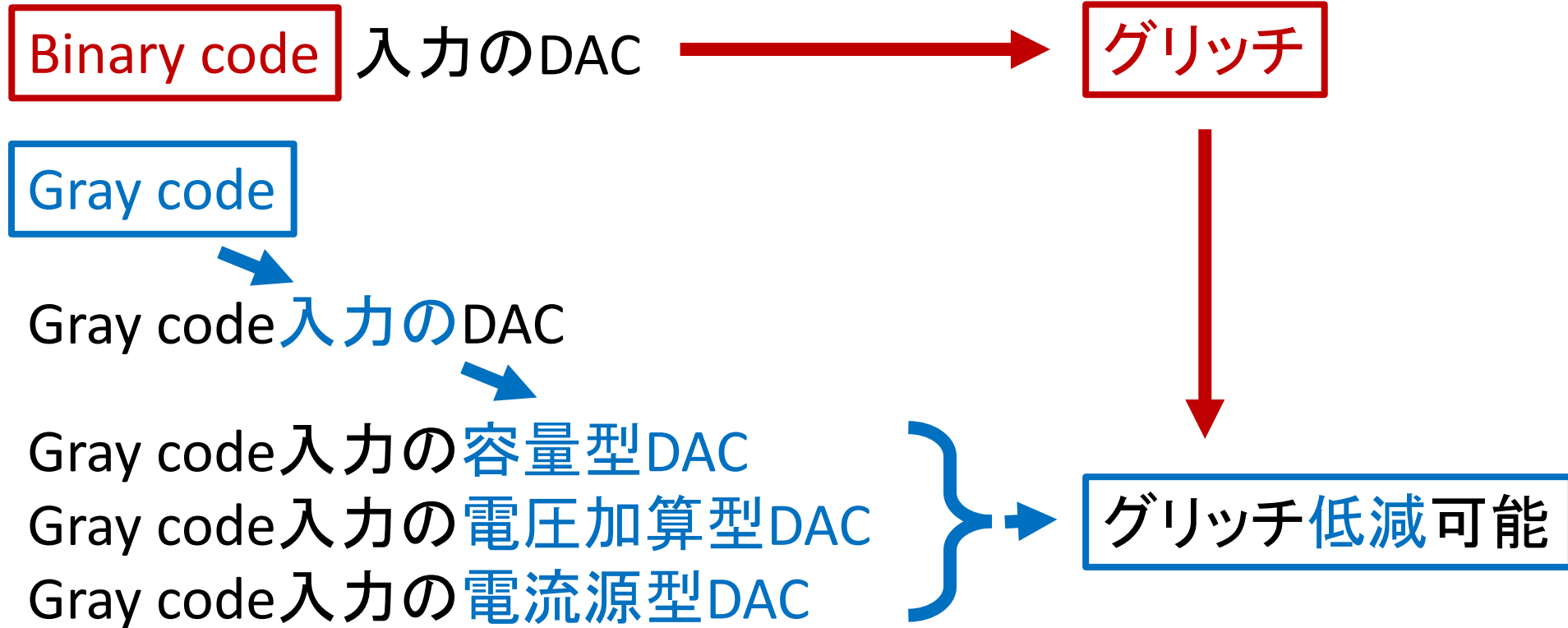


従来のI-DAC vs. Gray-code入力のI-DAC

目次

- I. 研究背景・目的
- II. 提案するGray-code入力のDACの構成と動作
- III. SPICEによるシミュレーション検証
- IV. **まとめ**

まとめ



今後の課題:

電圧/電流スイッチマトリックスのMOSFETでの設計

Q/A

Q:この研究は先行研究に比べて発展された点は何ですか。

A:研究背景でお話したように、Gray-codeを入力としての綺麗な構成のDACは実現が難しいと考えられています。本論文ではGray-code入力のDACが実現できることを示します。

Digital-to-Analog Converter Architectures Based on Polygonal and Prime Numbers

Gunma University : Yuanyang Du, Xueyan Bai, Manato Hirai,

Shuhei Yamamoto, Anna Kuwana,
Haruo Kobayashi

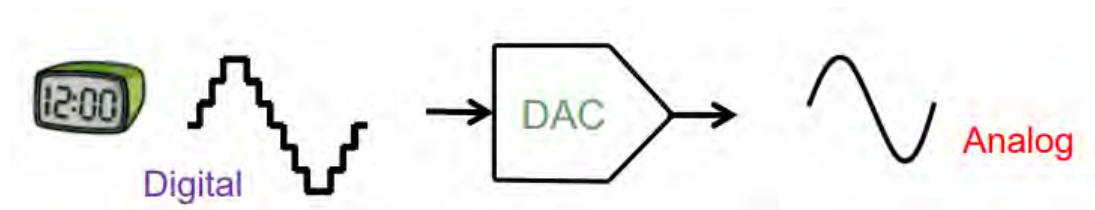
Oyama National College : Kazuyoshi Kubo

Research Objective

- **Interesting properties of integers**



- **Possibility of new configurations of DAC**



Outline

- **Research Background**
- **Triangular Number DAC**
- **Polygonal number DAC**
- **Prime number DAC**
- **Summary**

Outline

- **Research Background**
- Triangular Number DAC
- Polygonal Number DAC
- Prime Number DAC
- Summary

Importance of ADC / DAC

- **Rapid development of digital electronics technology**
- **A natural signal is analog**



DACs are Everywhere !



**Communication
equipment**



**Electronic measuring
instrument**



**Audio
systems**

Integer Theory and Electronic Circuit Design

Many interesting properties of Integers



Currently
No Link

Electronic circuit designs

Our research here makes their links !



Carolus Fridericus Gauss
(1777-1855)

**Integer theory is
the queen of Mathematics**

Outline

- Research Background
- **Triangular Number DAC**
- Polygonal Number DAC
- Prime Number DAC
- Summary

Theory of Trigonometric Numbers

Any natural number



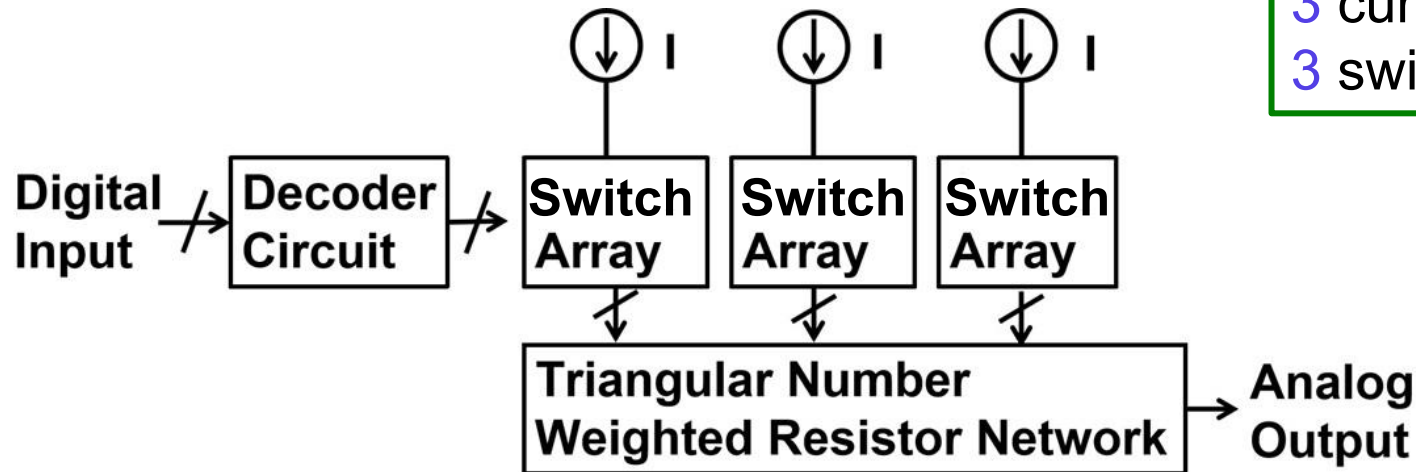
expressed by

Sum of 3 triangular numbers

1:	1	16:	1+15
2:	1+1	17:	1+1+15
3:	3	18:	3+15
4:	1+3	19:	1+3+15
5:	1+1+3	20:	10+10
6:	6	21:	21
7:	1+6	22:	1+21
8:	1+1+6	23:	1+1+21
9:	3+6	24:	3+21
10:	10	25:	10+15
11:	1+10	26:	1+10+15
12:	1+1+10	27:	1+10+21
13:	3+10	28:	28
14:	1+3+10	29:	1+28
15:	15	30:	1+1+28



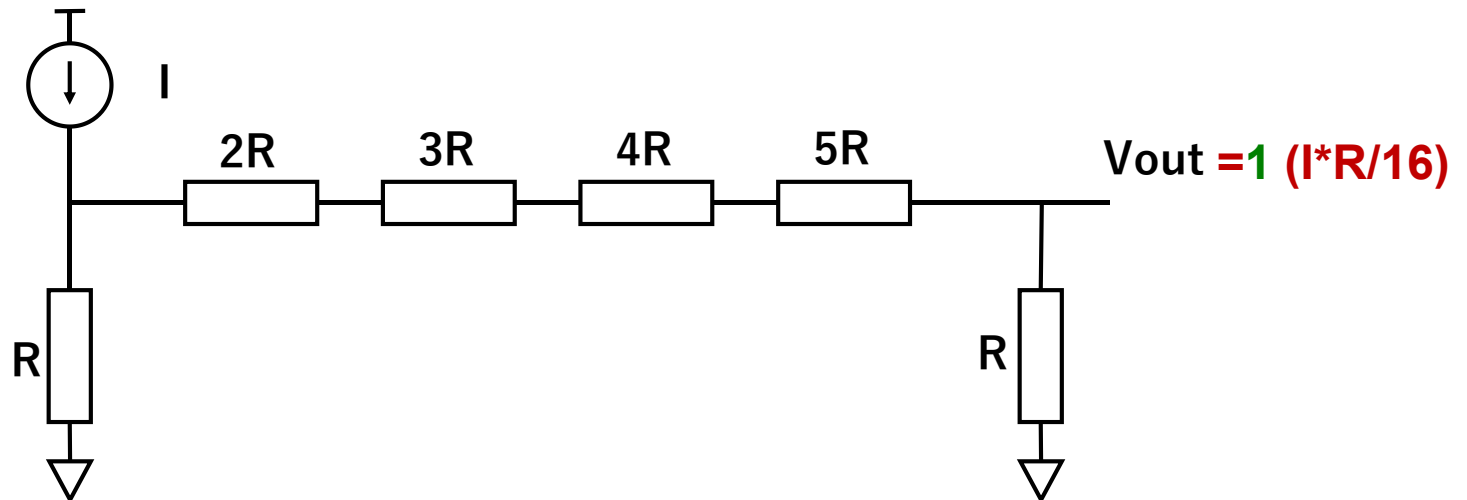
Proposed Triangular Number DAC



3 current sources
3 switch arrays

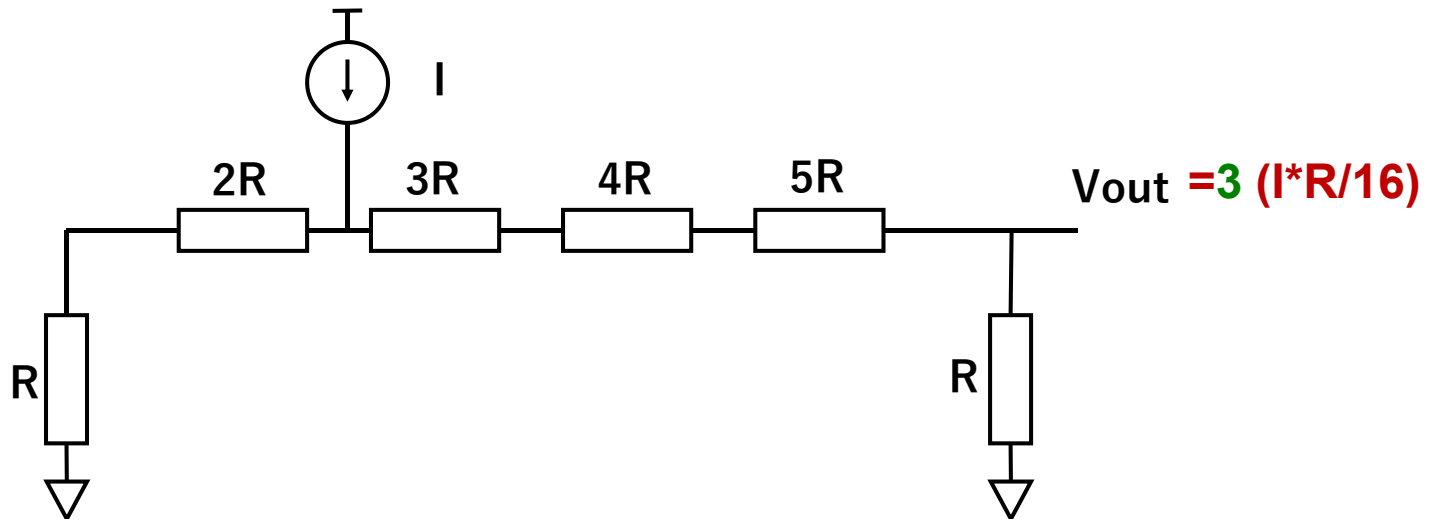
Triangular Number Weighted Voltage (1)

Triangular Number: 1, 3, 6, 10, 15, 21, 28, 36, 45, 55, 66, 78, 91, .. $n(n+1)/2$



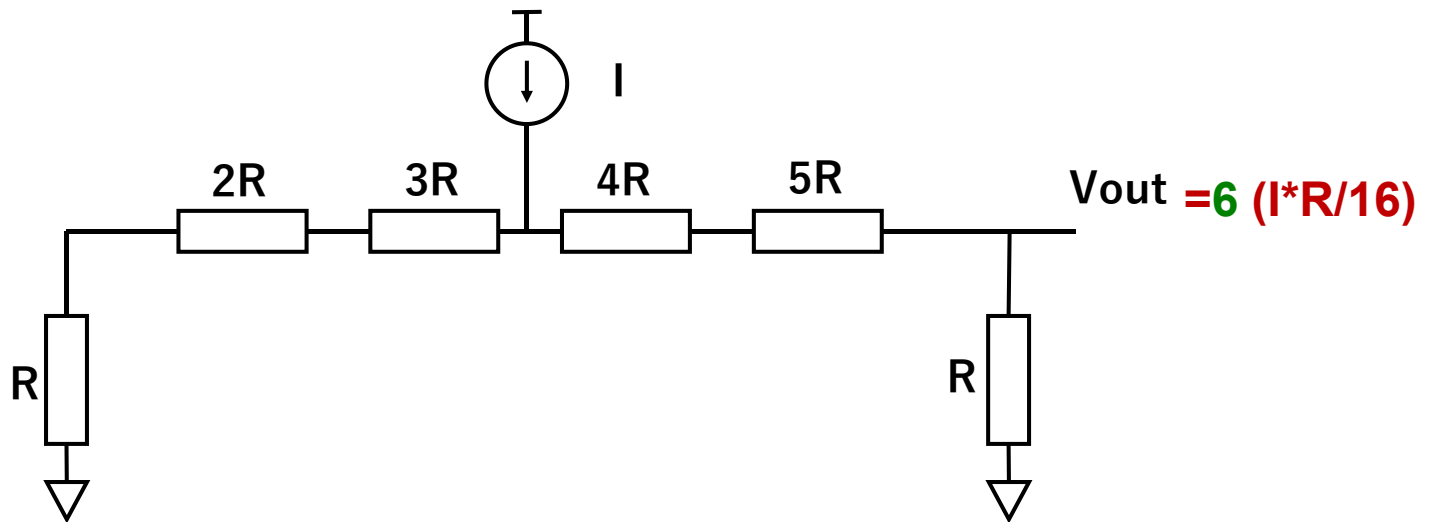
Triangular Number Weighted Voltage (2)

Triangular Number: 1, 3, 6, 10, 15, 21, 28, 36, 45, 55, 66, 78, 91, .. $n(n+1)/2$



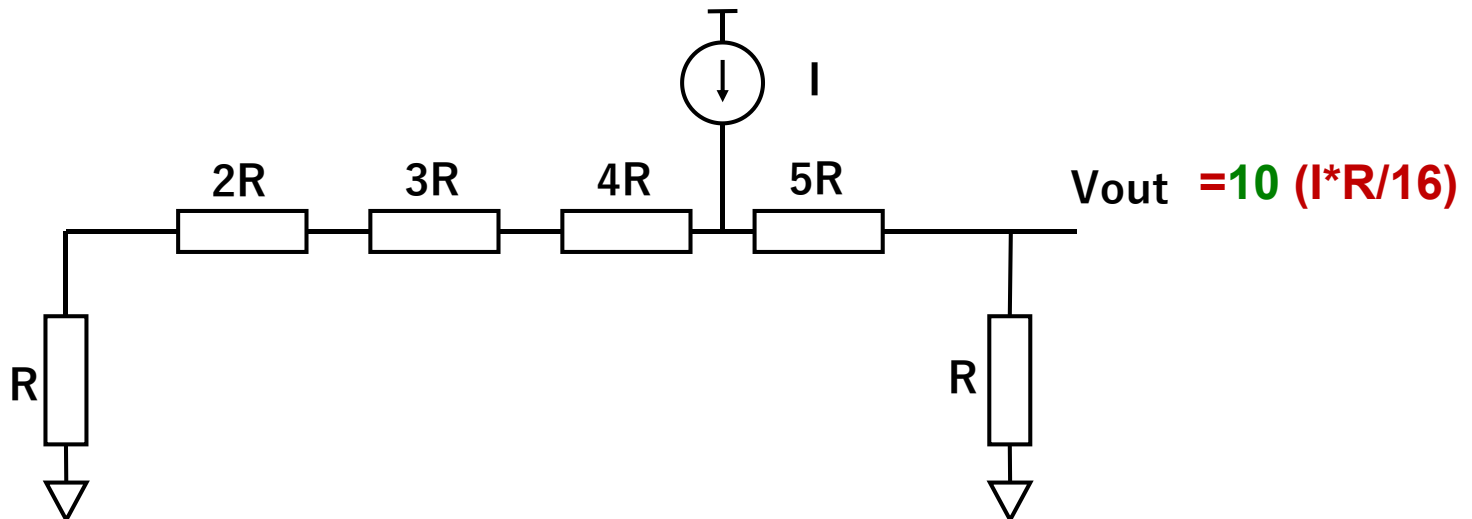
Triangular Number Weighted Voltage (3)

Triangular Number: 1, 3, 6, 10, 15, 21, 28, 36, 45, 55, 66, 78, 91, .. $n(n+1)/2$



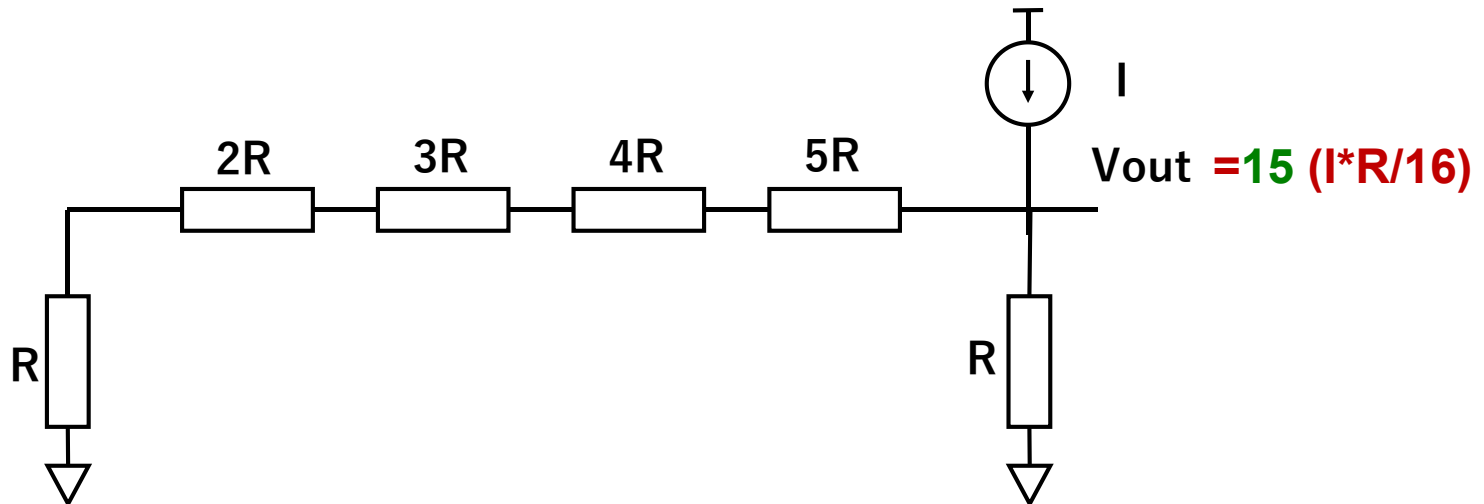
Triangular Number Weighted Voltage (4)

Triangular Number: 1, 3, 6, **10**, 15, 21, 28, 36, 45, 55, 66, 78, 91, .. $n(n+1)/2$



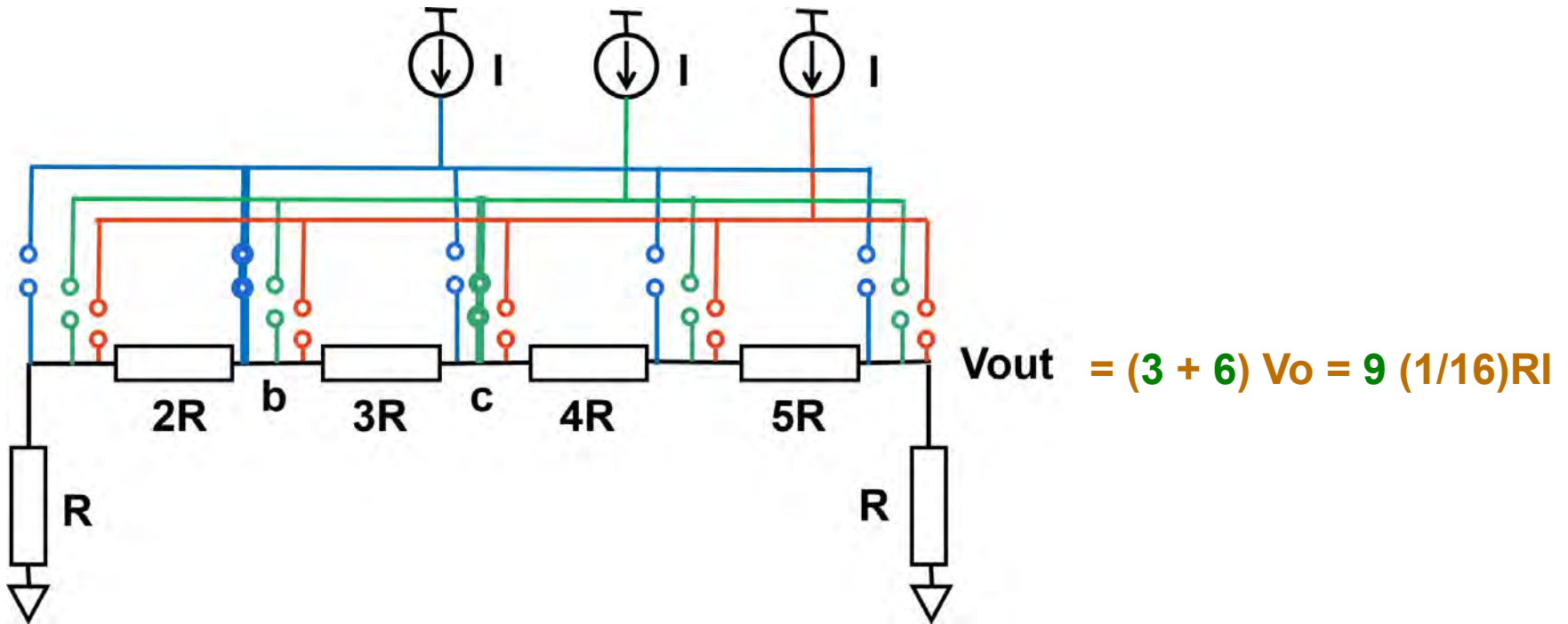
Triangular Number Weighted Voltage (5)

Triangular Number: 1, 3, 6, 10, 15, 21, 28, 36, 45, 55, 66, 78, 91, .. $n(n+1)/2$

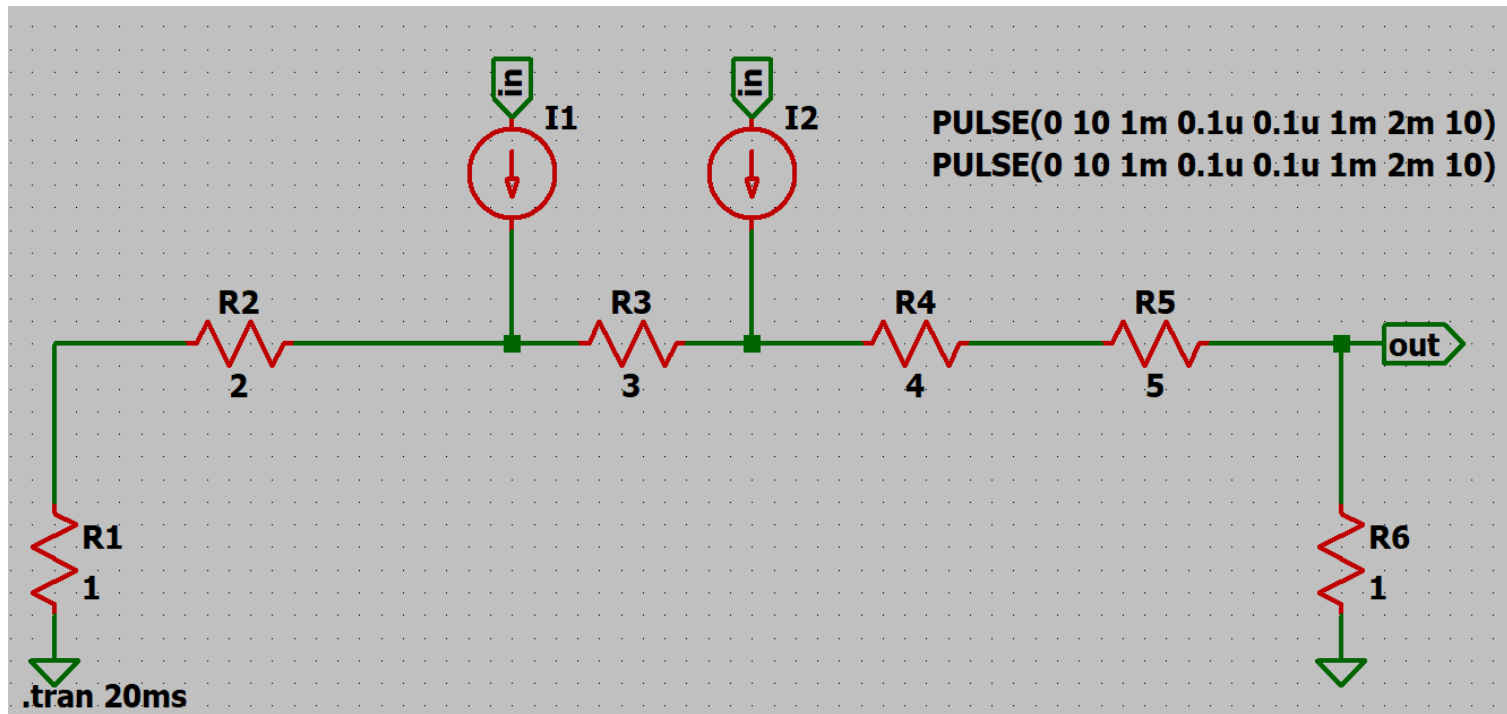


When Digital Input is 9: Calculation

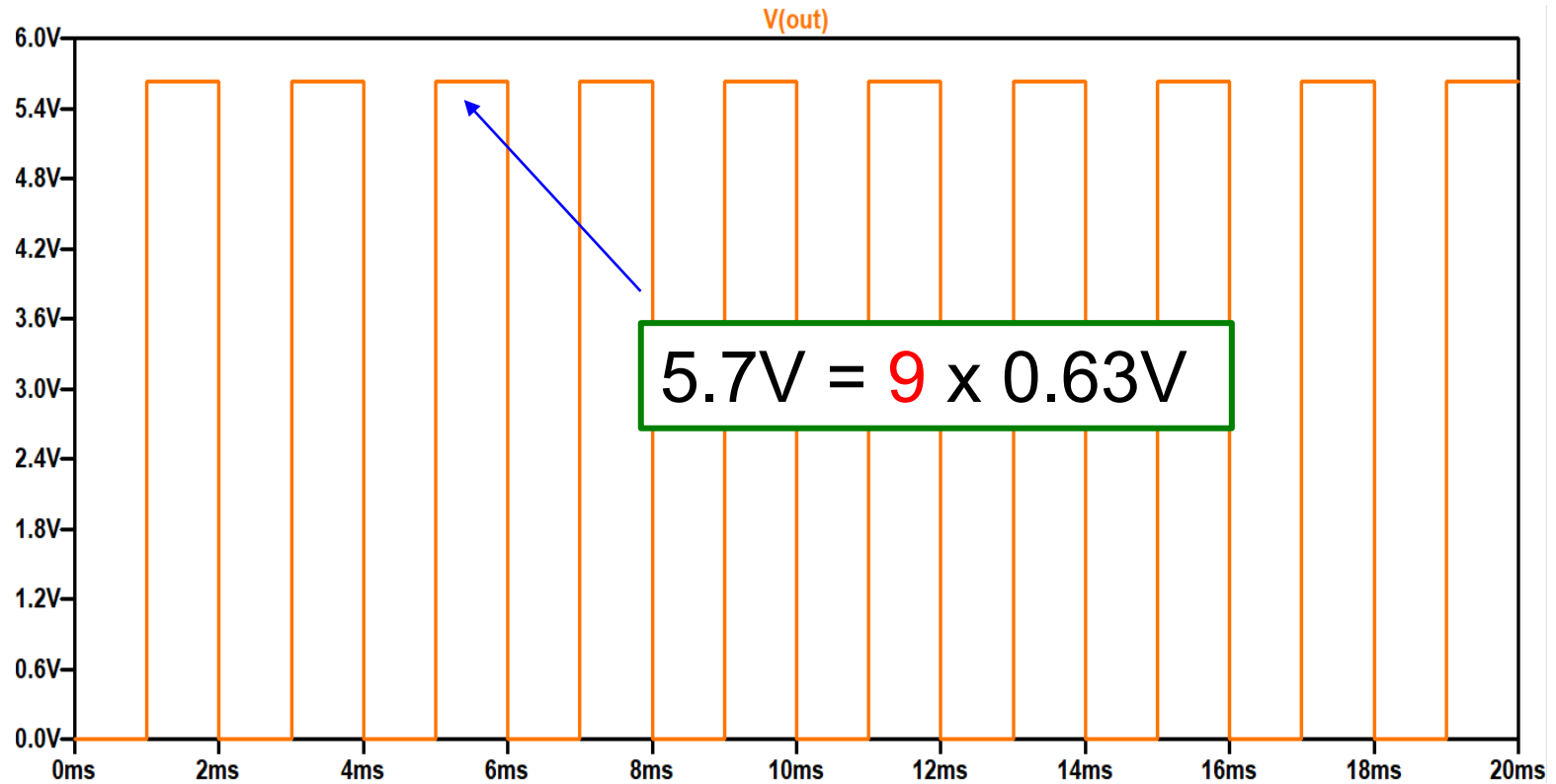
Triangular Number: 1, 3, 6, 10, 15, 21, 28, 36, 45, 55, 66, 78, 91, .. $n(n+1)/2$



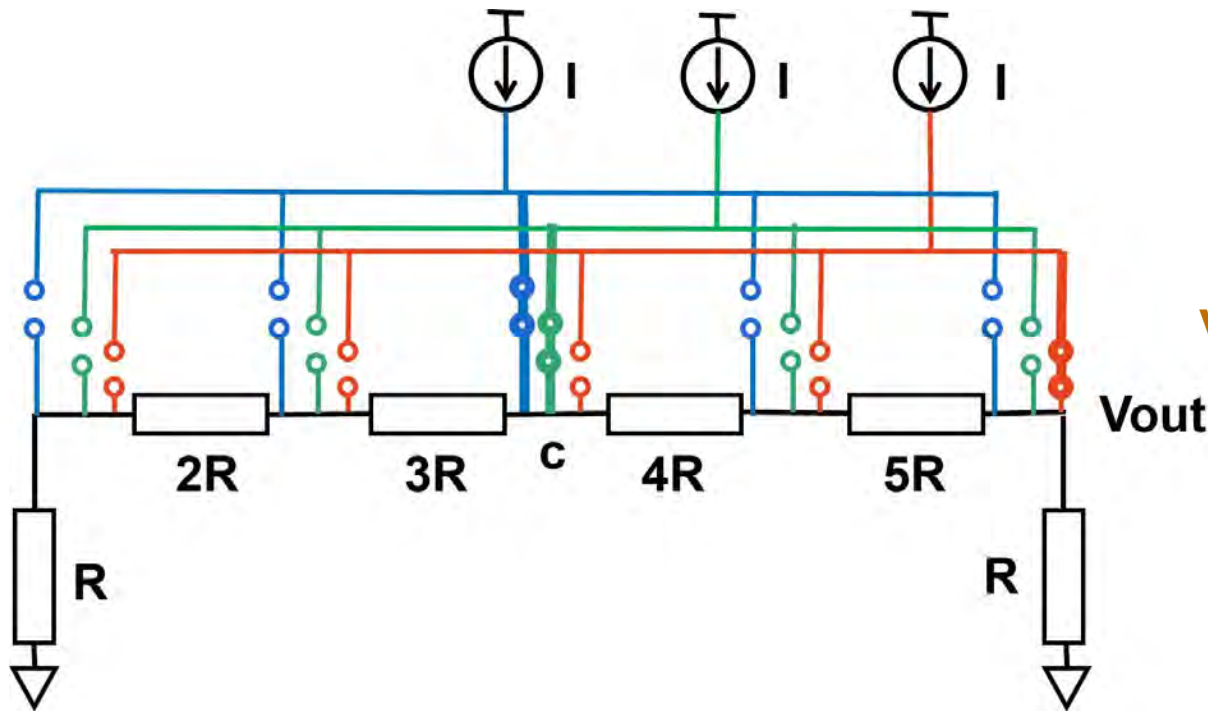
When Digital Input is 9: Simulation



When Digital Input is 9: Simulation Result

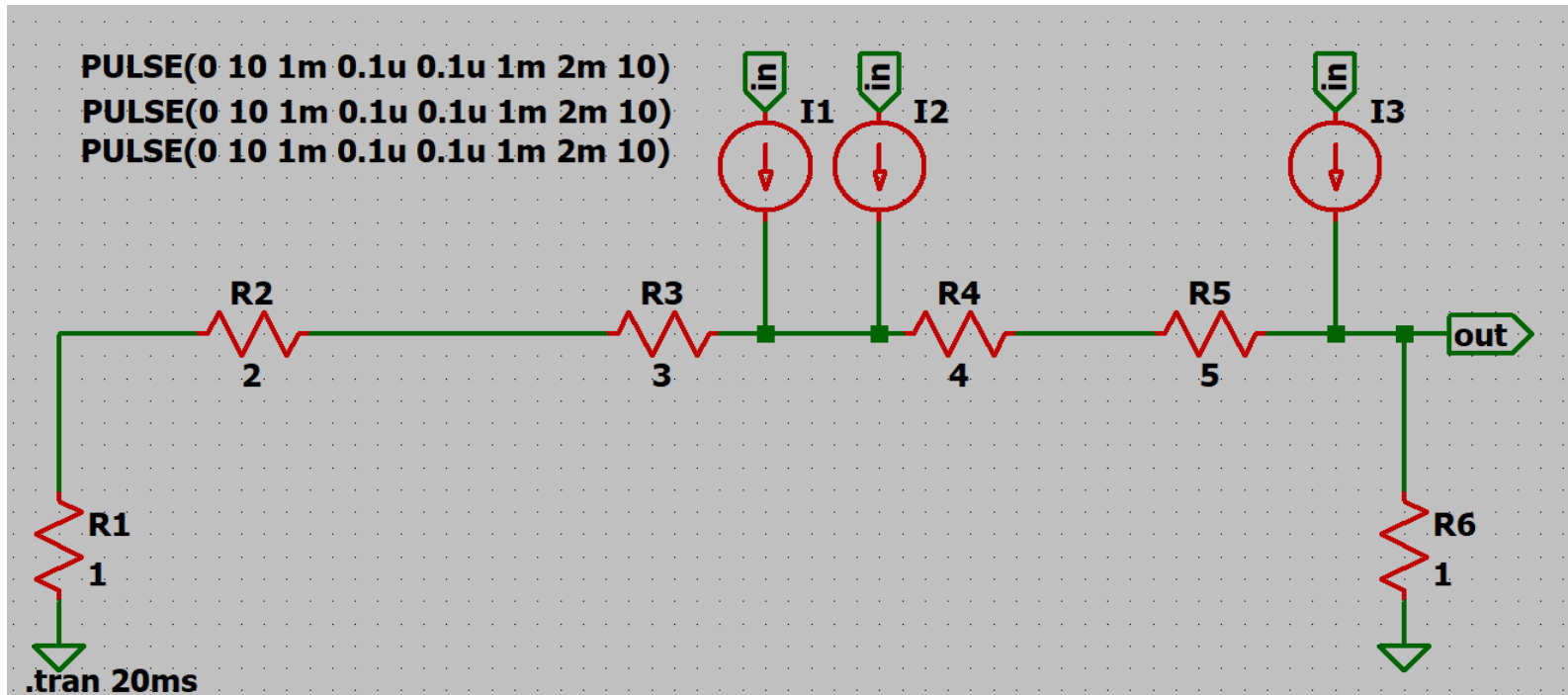


When Digital Input is **27**: Calculation

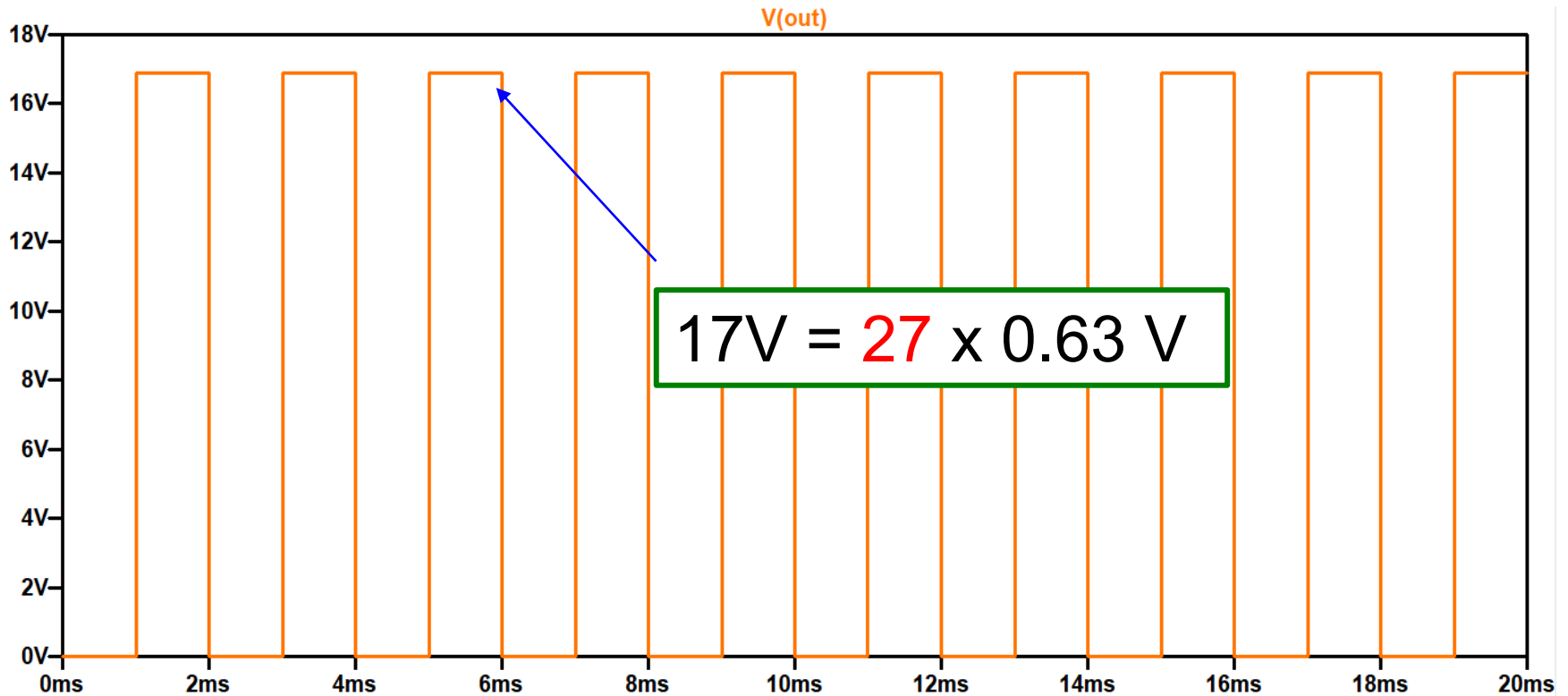


$V_{out} = (6+6+15)V_o = 27V_o.$

When Digital Input is 27: Simulation



When Digital Input is **27**: Simulation Result



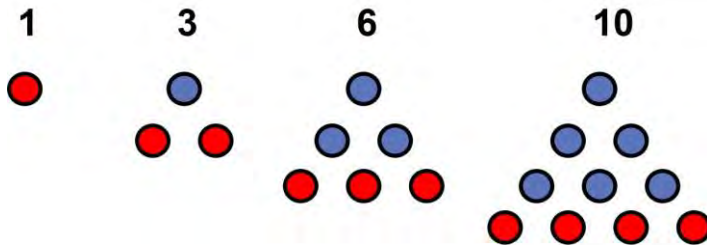
Outline

- Background
- Triangular Number DAC
- **Polygonal Number DAC**
- Prime Number DAC
- Summary

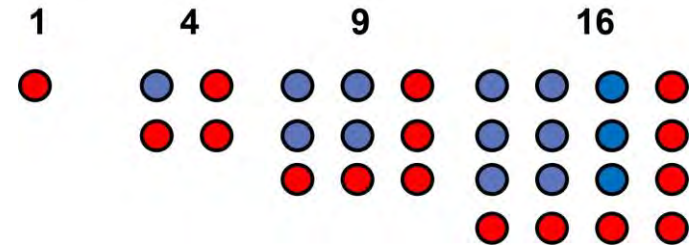
Polygonal Number

Polygonal number

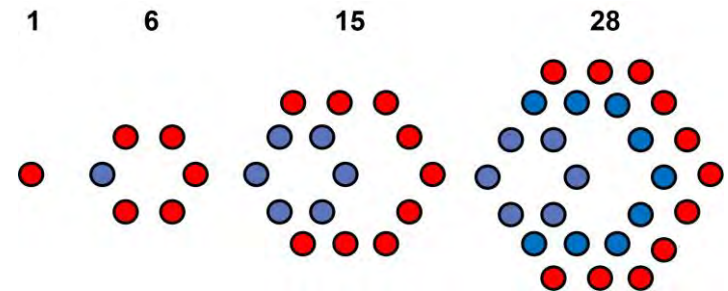
Represented as dots or pebbles arranged in the shape of a regular polygon.



(a) Triangular numbers.



(b) Square numbers.



(c) Hexagonal numbers.

Polygonal Number Theorem

Any natural number



expressed by

Sum of **N** N-angular numbers

k-th of N-angular number, $m(N, k)$ can be expressed by

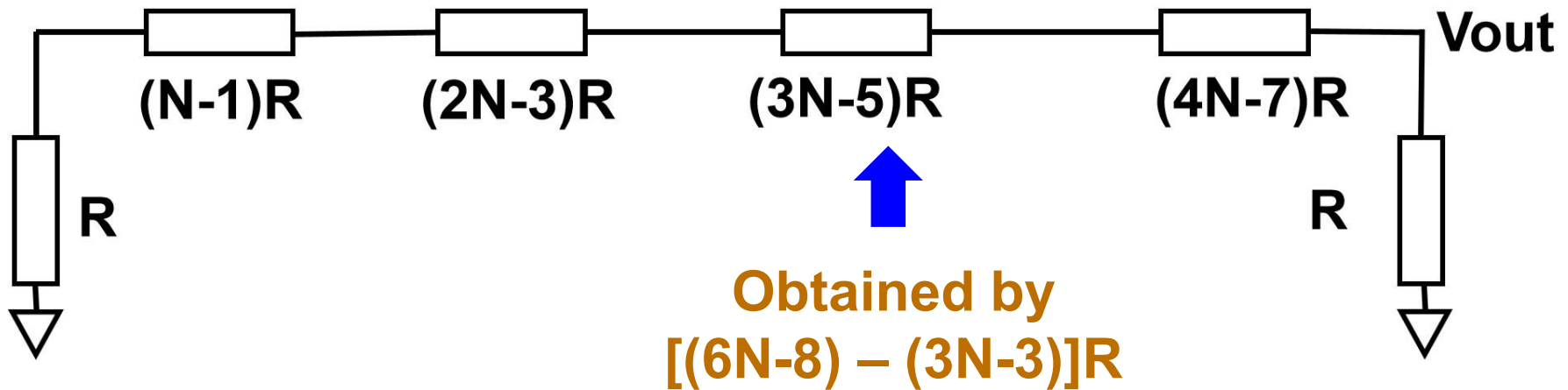
$$m(N, k) = (1/2) k [(N-2)k - (N-4)]$$

Then N-angular numbers are given by

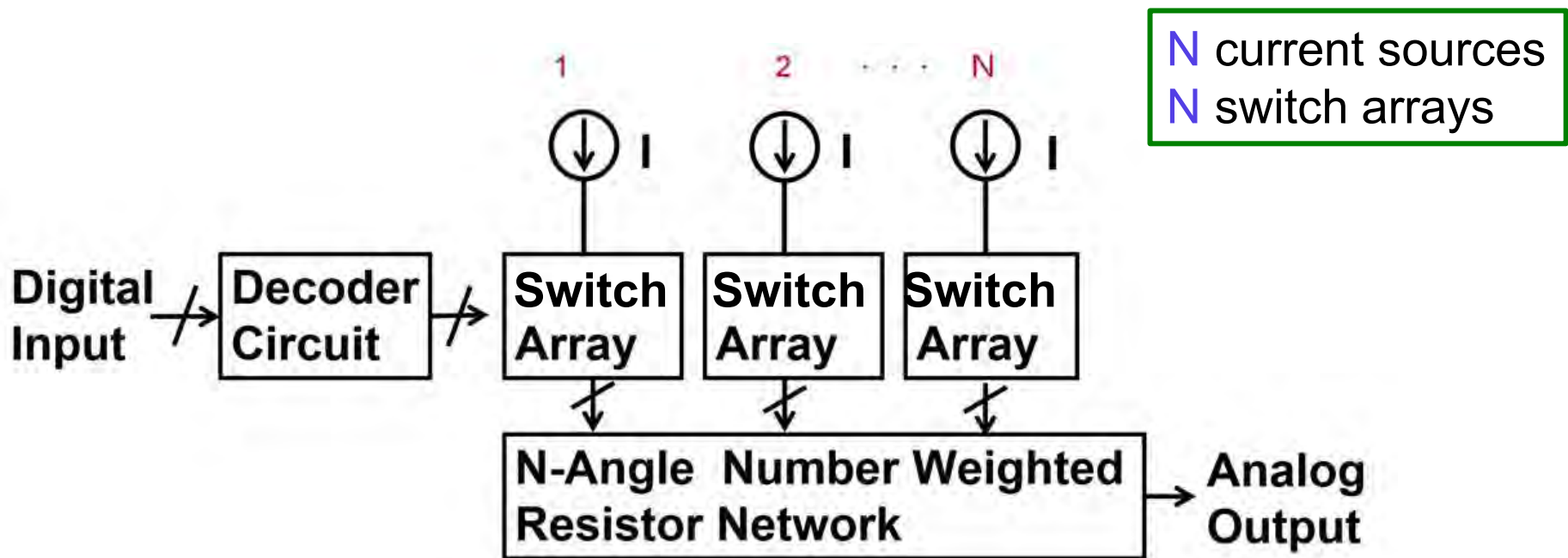
$$1, N, 3N-3, 6N-8, 10N-15, \dots$$

for $k=1, 2, 3, 4, 5, \dots$

N-angle Number Weighted Resistor Network

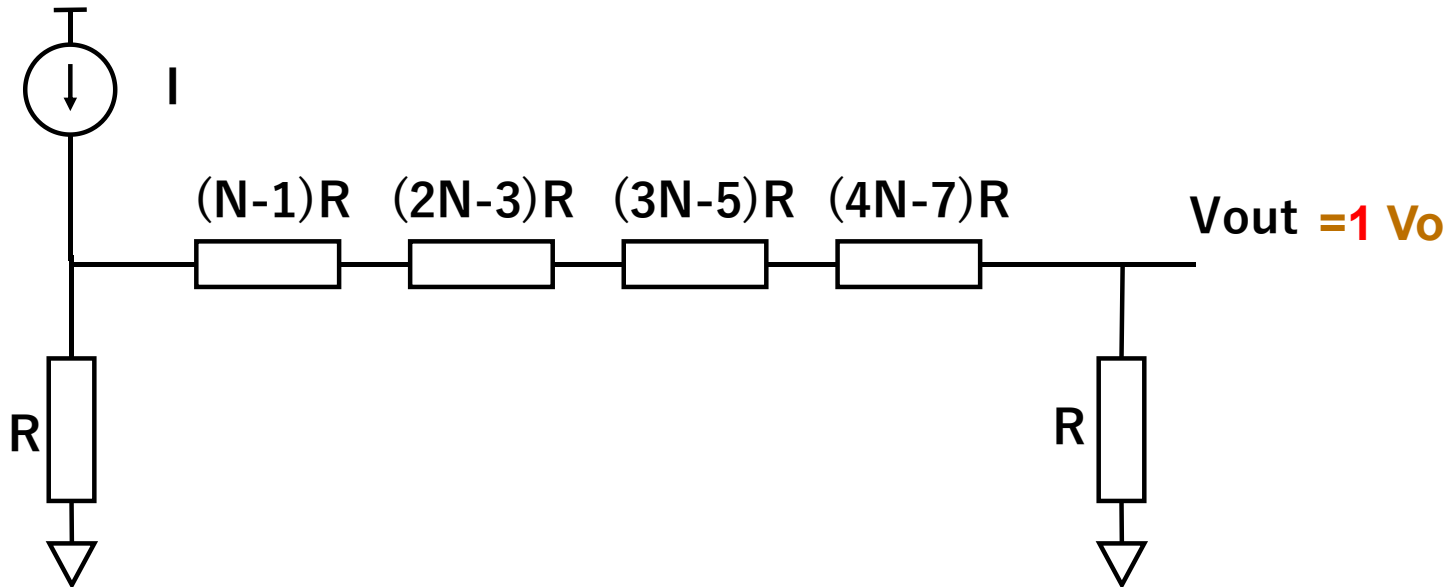


DAC Configuration based on N-angular Number



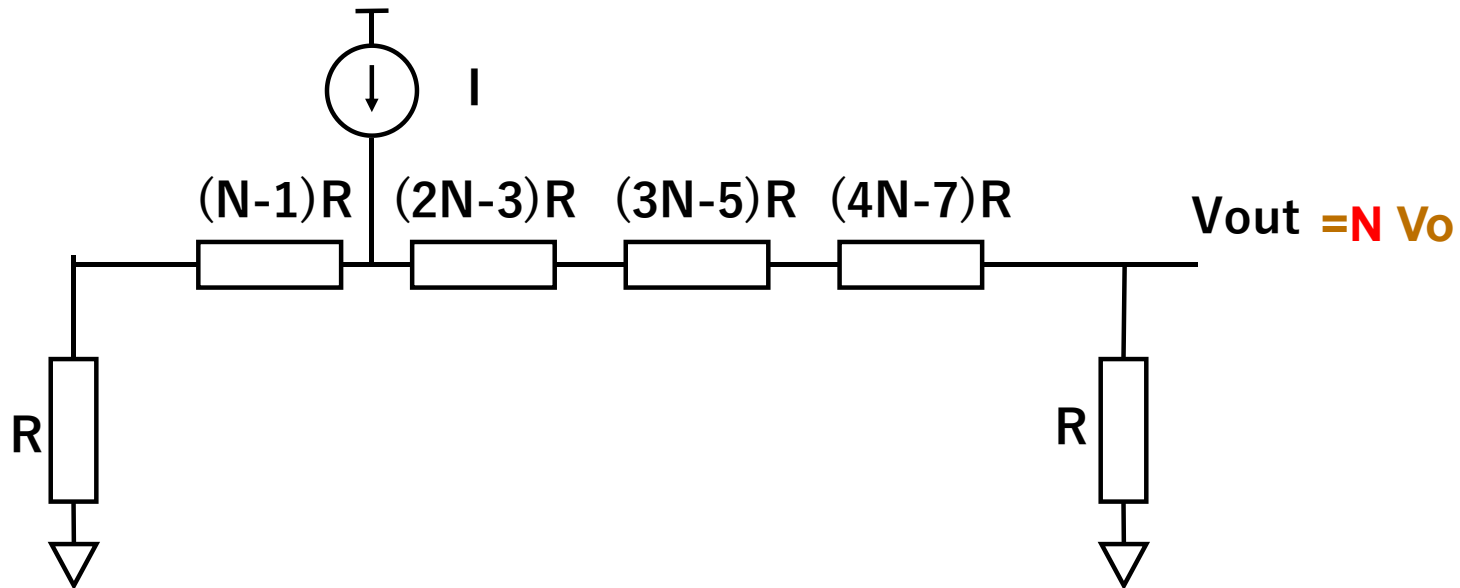
N-angular Number Weighted Voltage (1)

N-angular Number: 1, N, 3N-3, 6N-8, 10N-15, ...



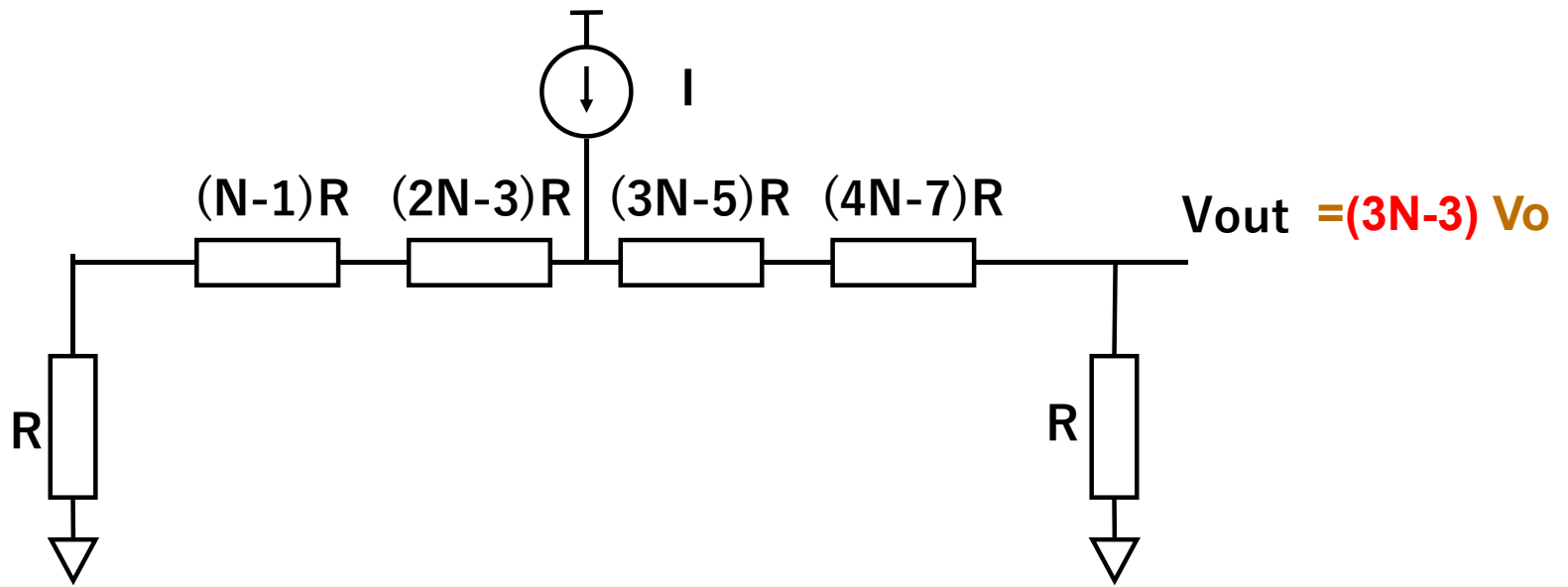
N-angular Number Weighted Voltage (2)

N-angular Number: 1, **N**, 3N-3, 6N-8, 10N-15, ...



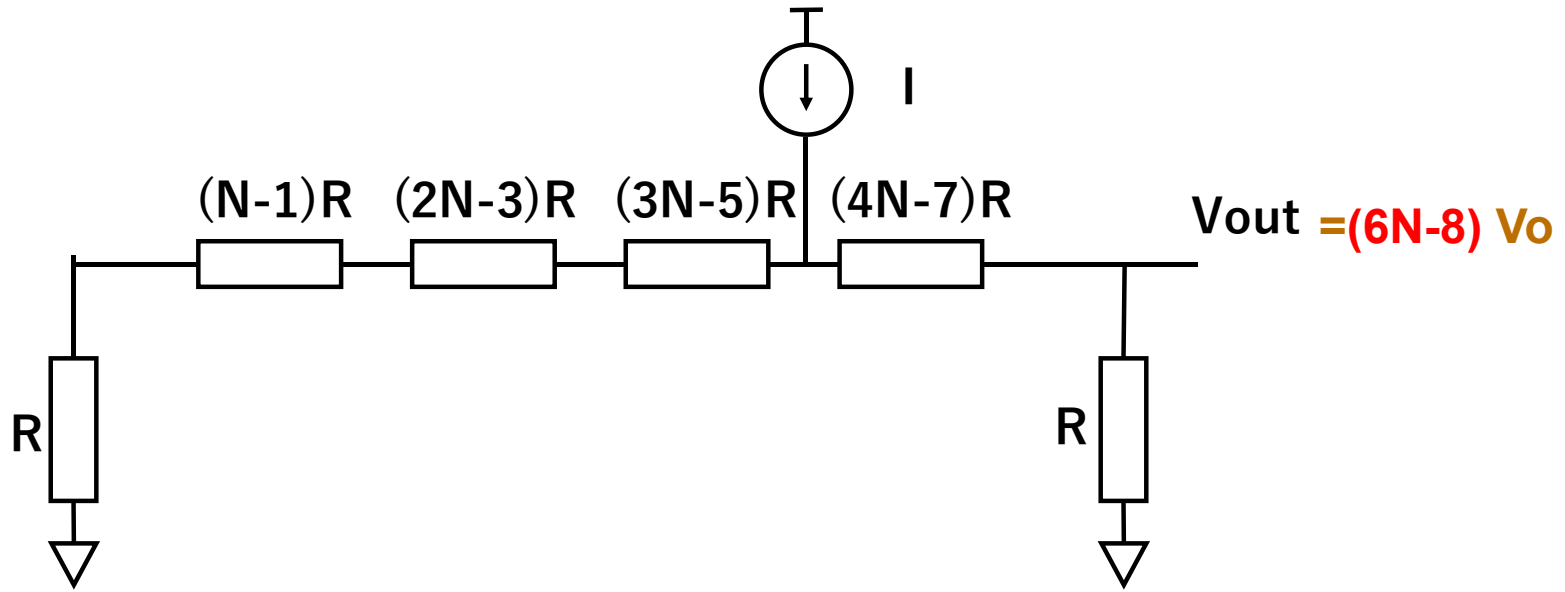
N-angular Number Weighted Voltage (3)

N-angular Number: 1, N, **3N-3**, 6N-8, 10N-15, ...



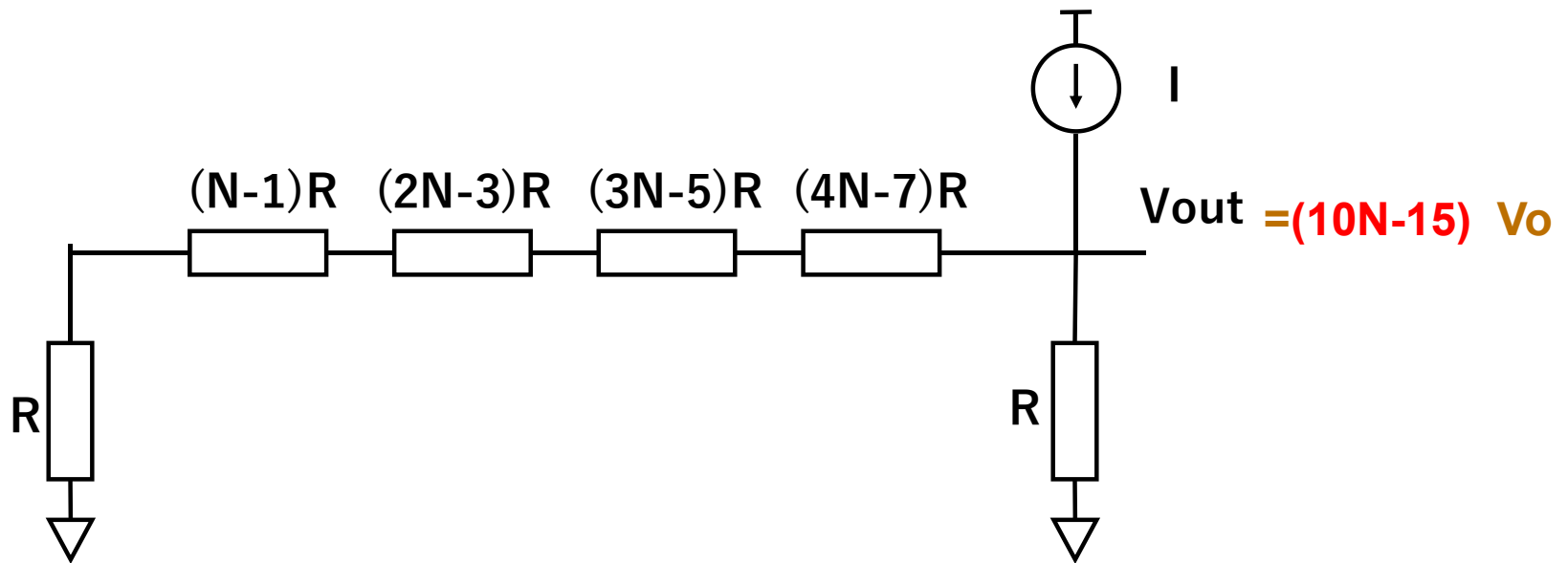
N-angular Number Weighted Voltage (4)

N-angular Number: 1, N, 3N-3, **6N-8**, 10N-15, ...



N-angular Number Weighted Voltage (5)

N-angular Number: 1, N, 3N-3, 6N-8, **10N-15**, ...



Outline

- Research Background
- Triangular Number DAC
- Polygonal Number DAC
- **Prime Number DAC**
- Summary

Goldbach's Conjecture

Goldbach's Conjecture:

All even numbers can be represented by sum of two prime numbers.

+	2	3	5	7	11	13	17	19
2	4	5	7	9	13	15	19	21
3	5	6	8	10	14	16	20	22
5	7	8	10	12	16	18	22	24
7	9	10	12	14	18	20	24	26
11	13	14	16	18	22	24	28	30
13	15	16	18	20	24	26	30	32
17	19	20	22	24	28	30	34	36
19	21	22	24	26	30	32	36	38

Prime Numbers

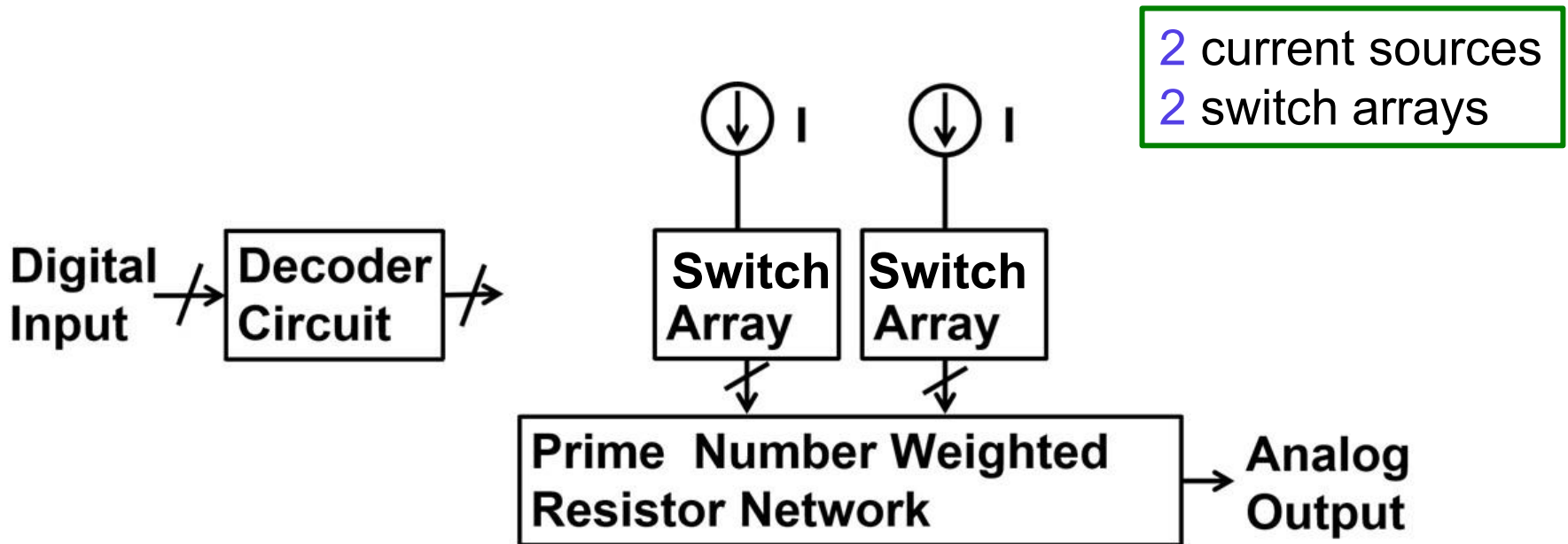
Prime numbers:

2, 3, 5, 7, 11, 13, 17, 19, 23, 29,

**All even numbers are represented
by two prime numbers**

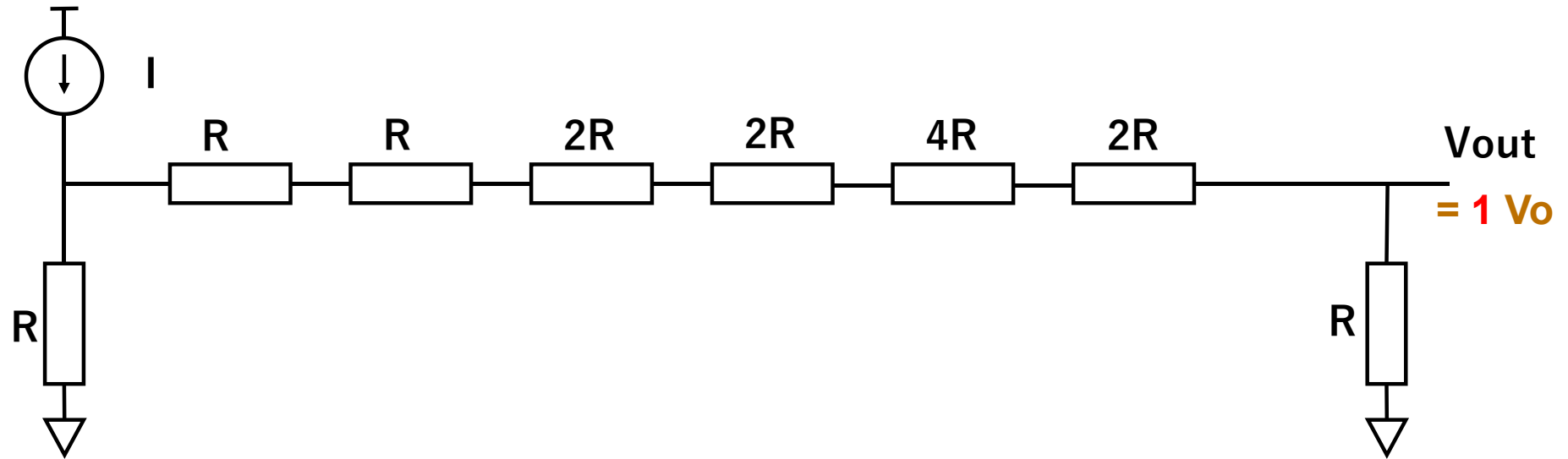
2:	2	32:	13+19
4:	2+2	34:	17+17
6:	3+3	36:	17+19
8:	3+5	38:	19+19
10:	3+7	40:	17+23
12:	5+7	42:	19+23
14:	7+7	44:	13+31
16:	5+11	46:	23+23
18:	7+11	48:	19+29
20:	7+13	50:	19+31
22:	11+11	52:	23+29
24:	11+13	54:	23+31
26:	13+13	56:	19+37
28:	11+17	58:	29+29
30:	13+17	60:	29+31

Proposed Prime Number DAC



Proposed Prime Number DAC Operation (1)

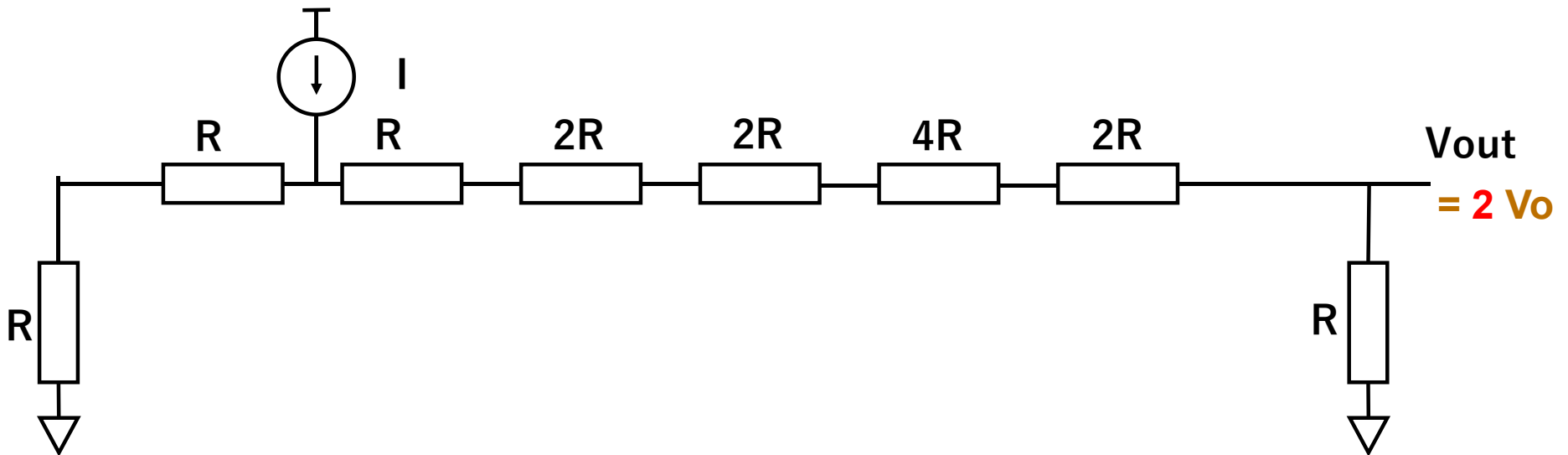
Prime numbers: 1, 2, 3, 5, 7, 11, 13, 17, 19, 23, 29,



Here $V_o = (1/14)RI$

Proposed Prime Number DAC Operation (2)

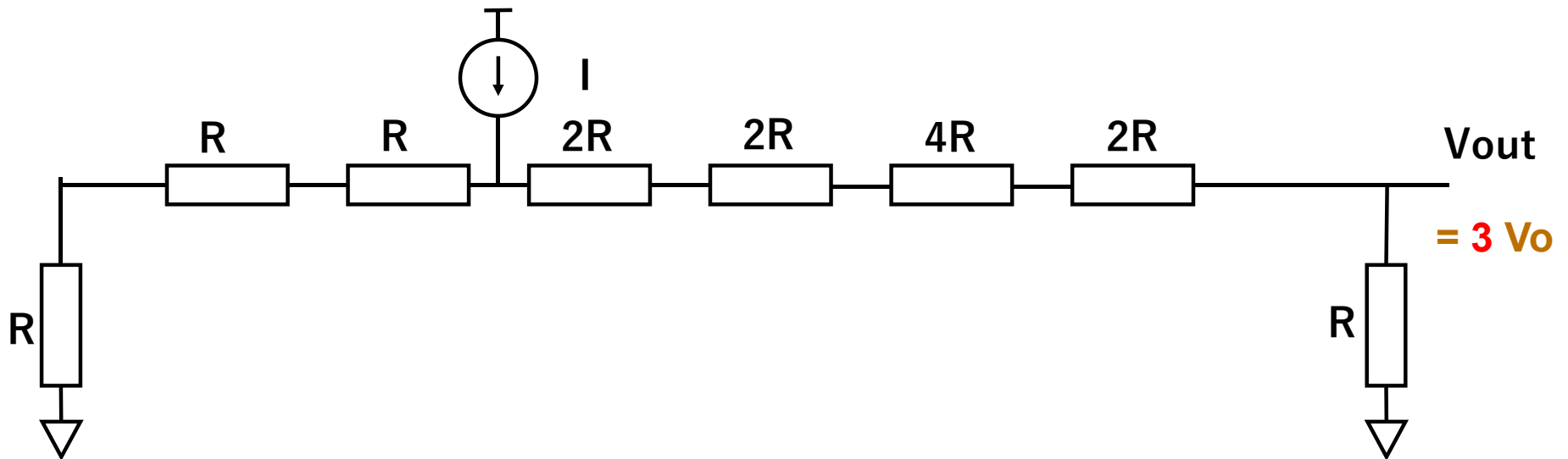
Prime numbers: 1, 2, 3, 5, 7, 11, 13, 17, 19, 23, 29,



Here $V_o = (1/14)RI$

Proposed Prime Number DAC Operation (3)

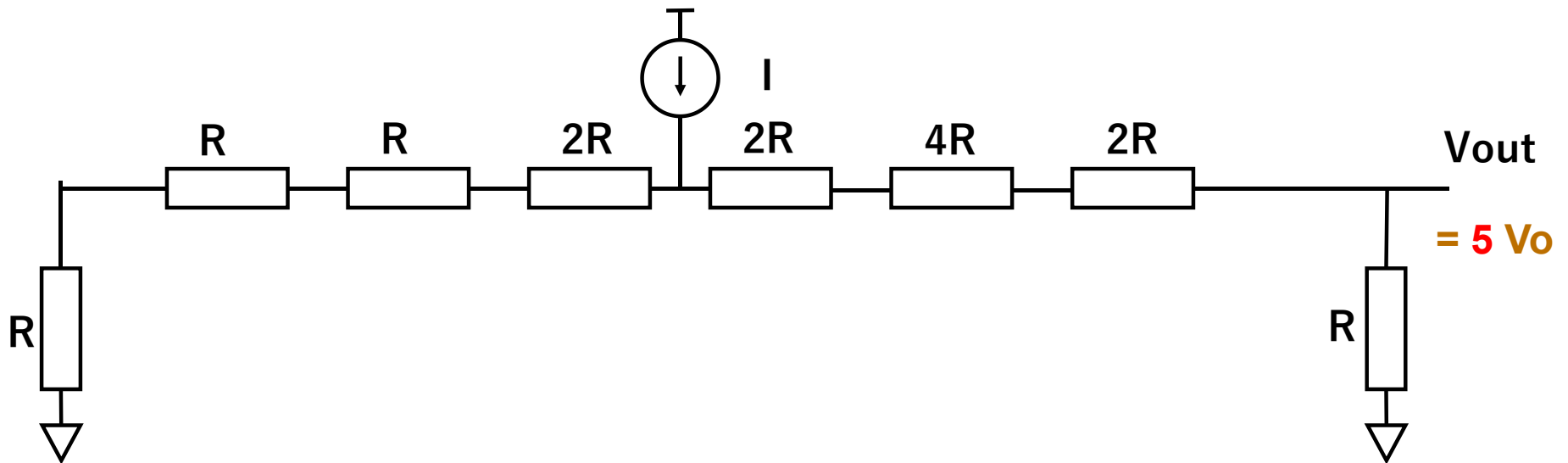
Prime numbers: 1, 2, 3, 5, 7, 11, 13, 17, 19, 23, 29,



Here $V_o = (1/14)RI$

Proposed Prime Number DAC Operation (4)

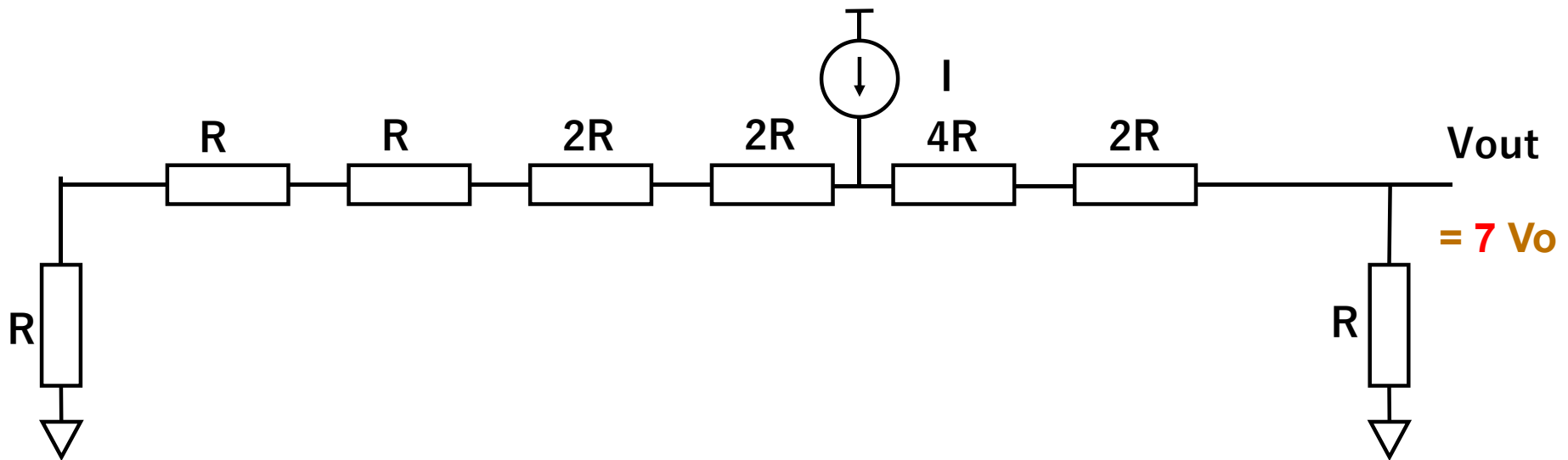
Prime numbers: 1, 2, 3, 5, 7, 11, 13, 17, 19, 23, 29,



Here $V_o = (1/14)RI$

Proposed Prime Number DAC Operation (5)

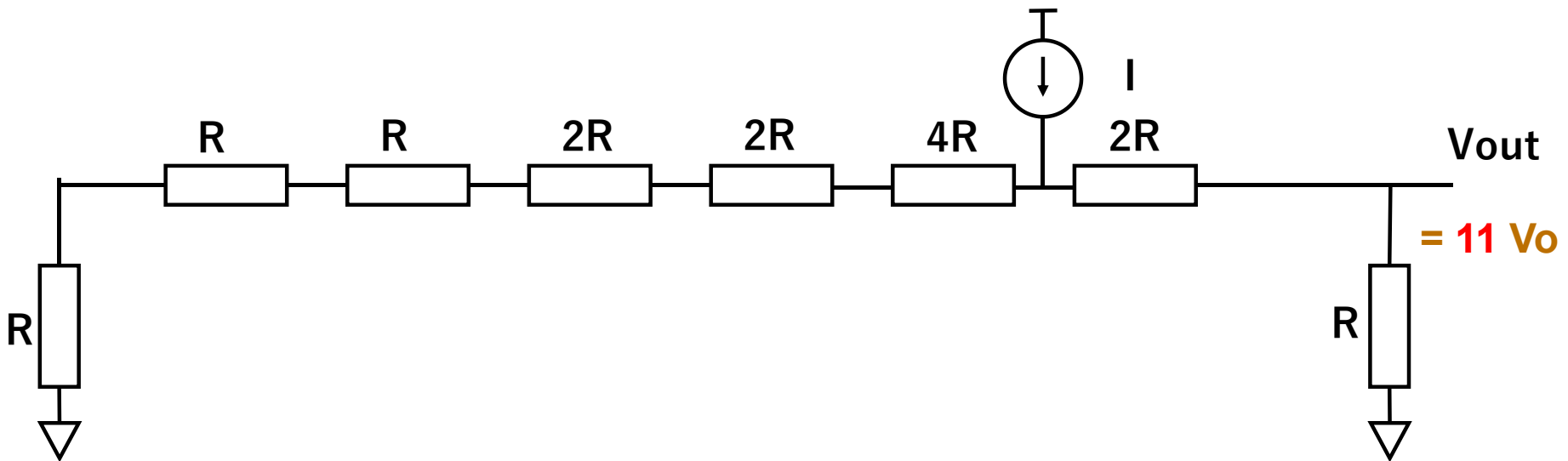
Prime numbers: 1, 2, 3, 5, 7, 11, 13, 17, 19, 23, 29,



Here $V_o = (1/14)RI$

Proposed Prime Number DAC Operation (6)

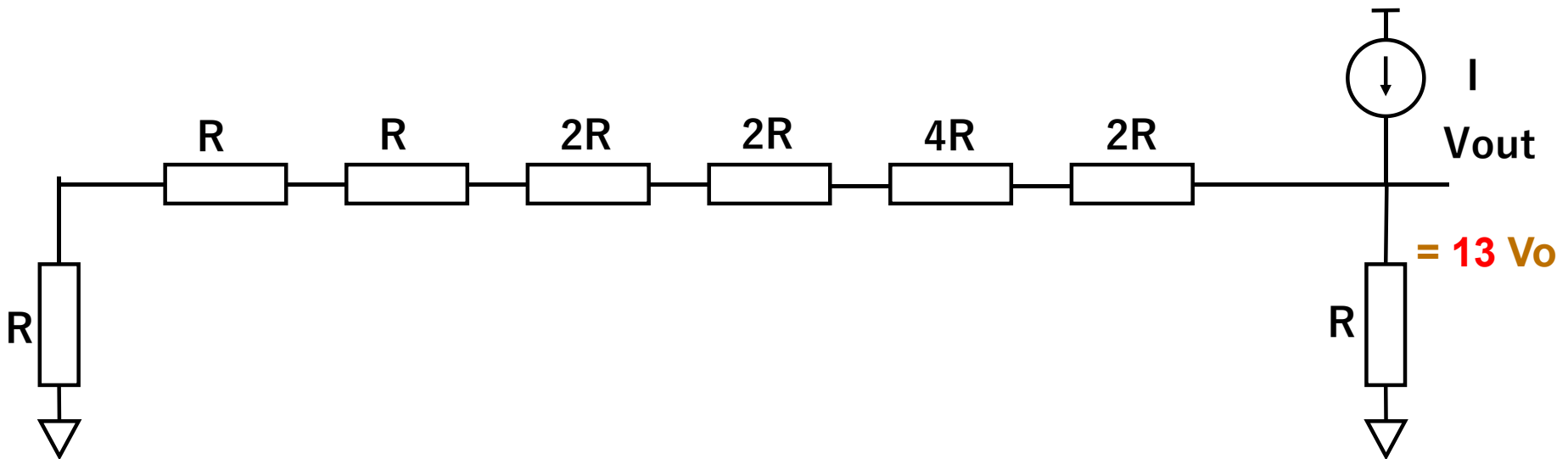
Prime numbers: 1, 2, 3, 5, 7, **11**, 13, 17, 19, 23, 29,



Here $V_o = (1/14)RI$

Proposed Prime Number DAC Operation (7)

Prime numbers: 1, 2, 3, 5, 7, 11, **13**, 17, 19, 23, 29,



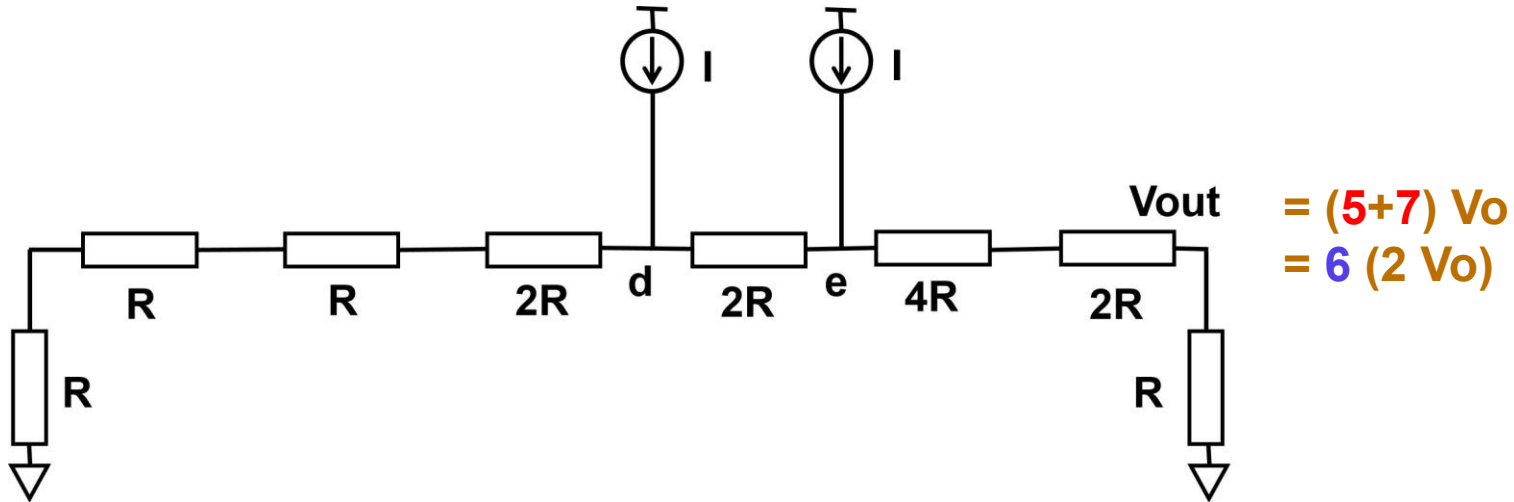
Here $V_o = (1/14)RI$

Digital Input with Addition of 2 Prime Numbers

	1	←	2:	2		16	←	32:	13+19
	2	←	4:	2+2		17	←	34:	17+17
	3	←	6:	3+3		18	←	36:	17+19
	4	←	8:	3+5		19	←	38:	19+19
	5	←	10:	3+7		20	←	40:	17+23
	6	←	12:	5+7		21	←	42:	19+23
Digital	7	←	14:	7+7	Digital	22	←	44:	13+31
Input	8	←	16:	5+11		23	←	46:	23+23
	9	←	18:	7+11		24	←	48:	19+29
	10	←	20:	7+13		25	←	50:	19+31
	11	←	22:	11+11		26	←	52:	23+29
	12	←	24:	11+13		27	←	54:	23+31
	13	←	26:	13+13		28	←	56:	19+37
	14	←	28:	11+17		29	←	58:	29+29
	15	←	30:	13+17		30	←	60:	29+31

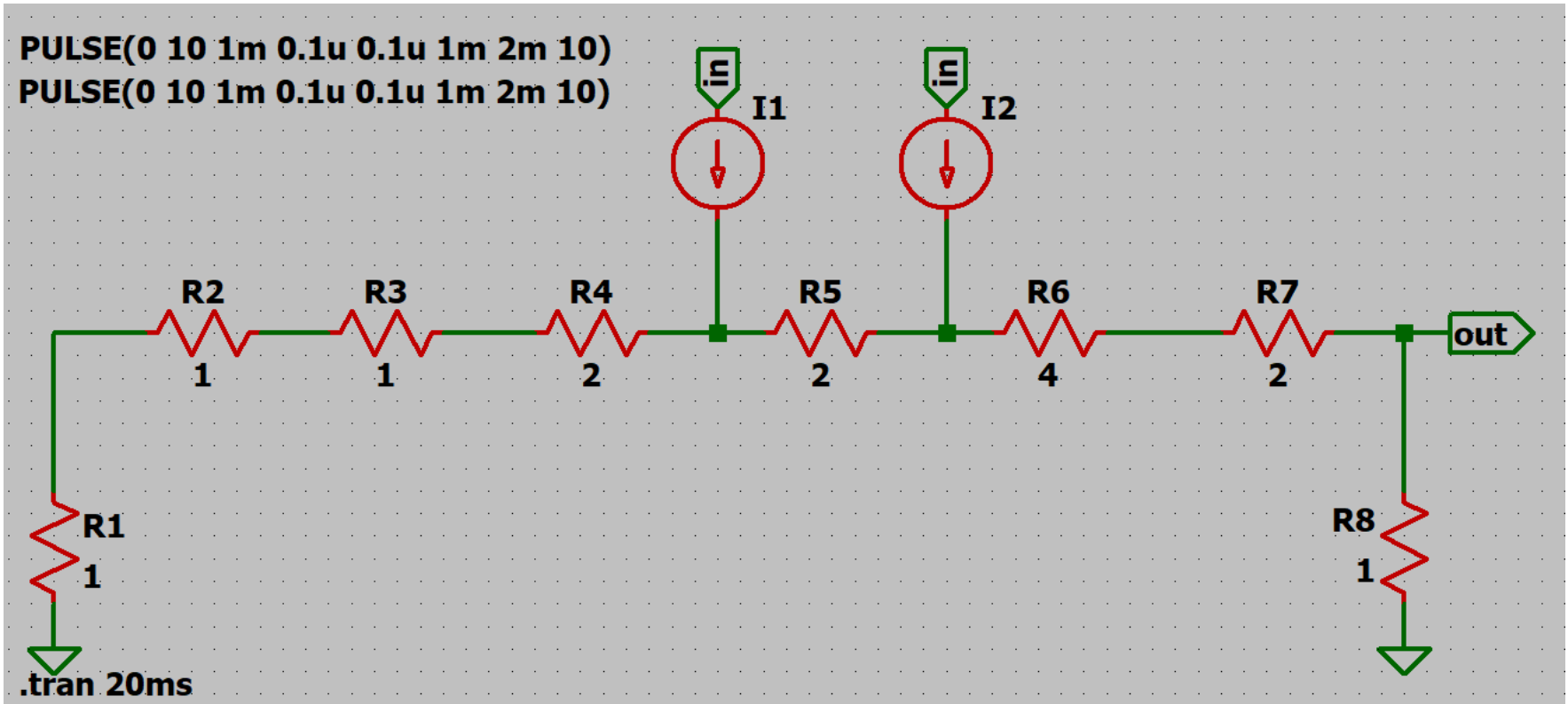
Prime Number DAC Operation for digital input = 6

Prime numbers: 1, 2, 3, 5, 7, 11, 13, 17, 19, 23, 29,

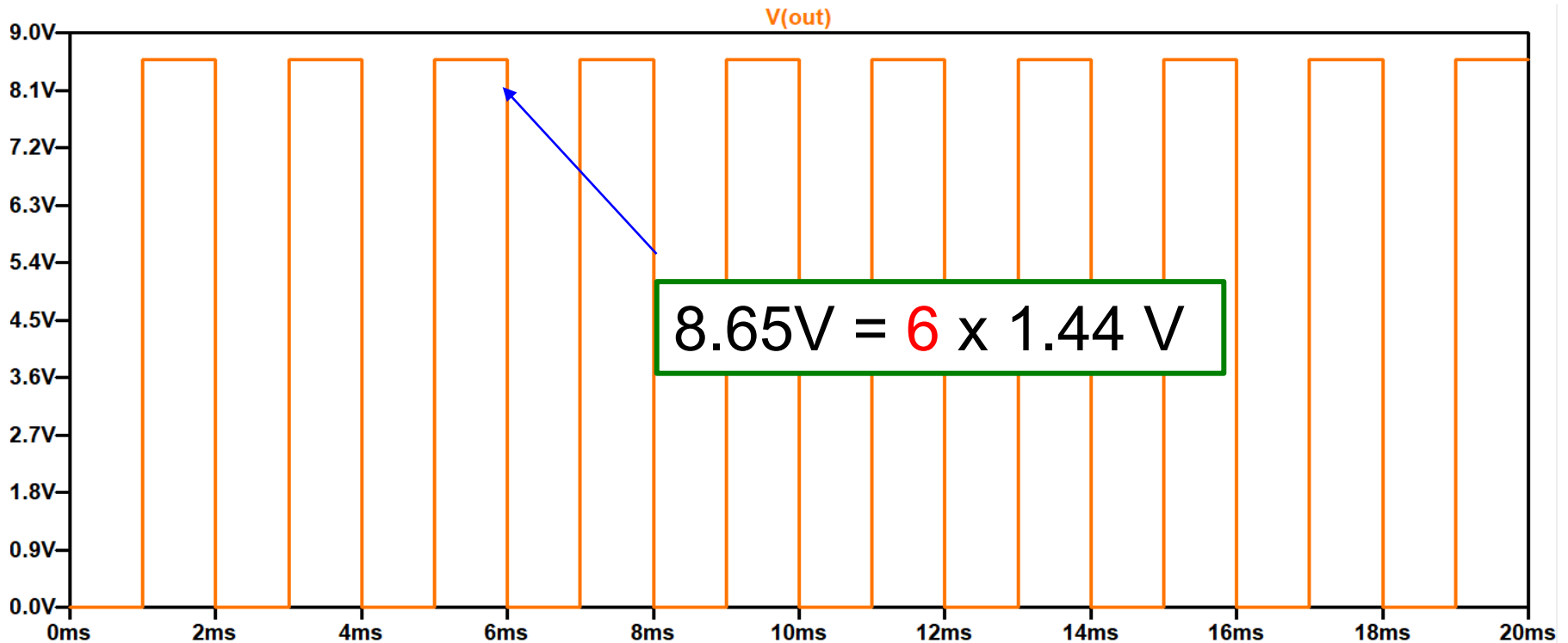


Here $V_o = (1/14)RI$

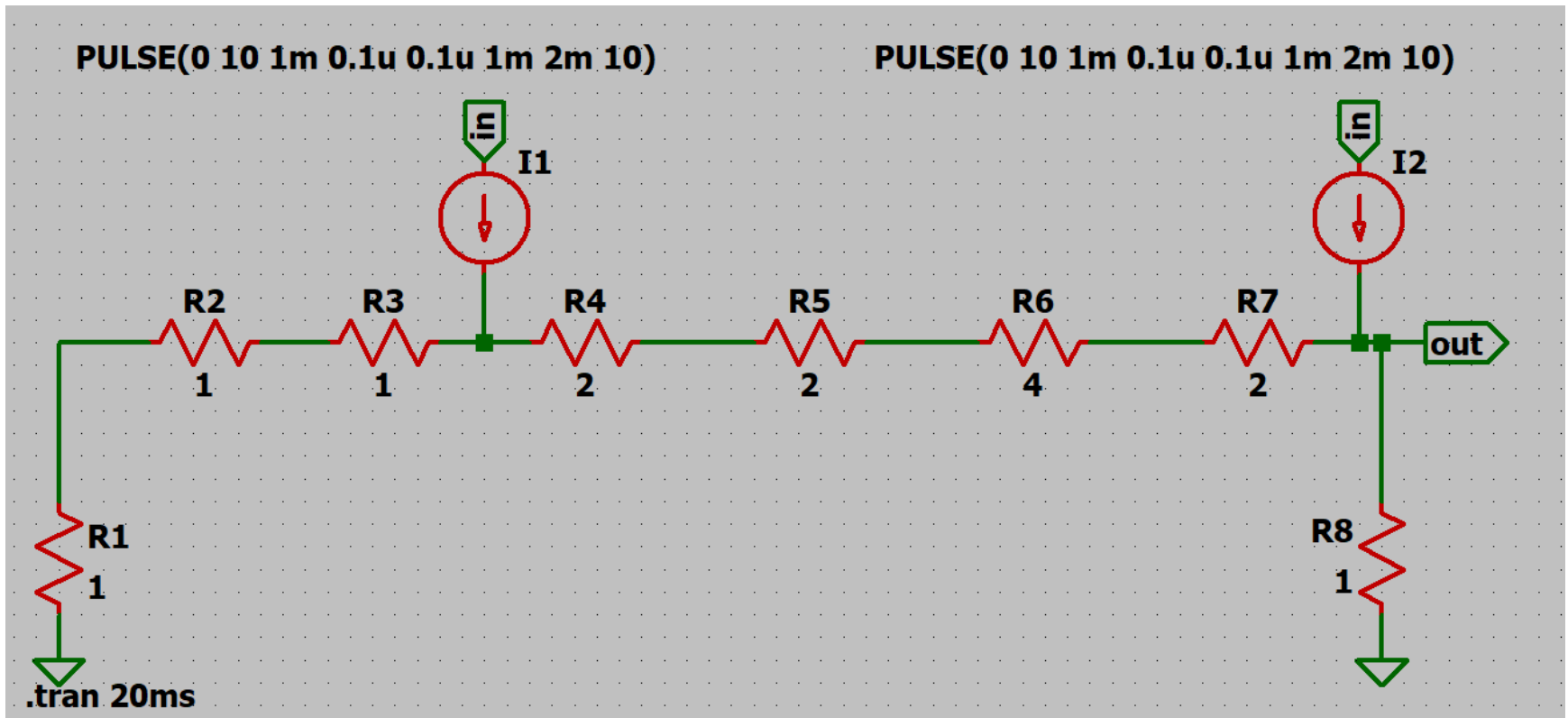
Prime number DAC operation for digital input = 6



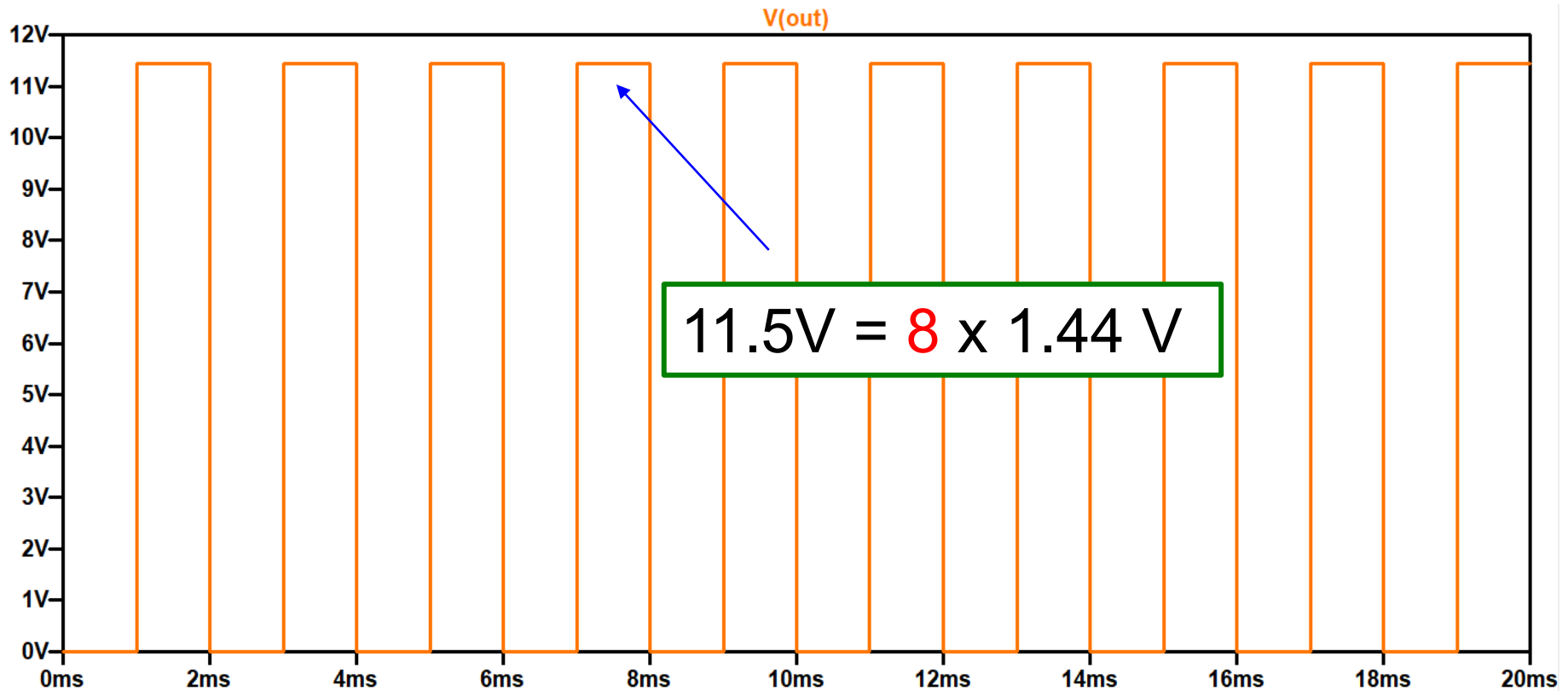
Prime number DAC operation for digital input = 6



In case that digital input is 8



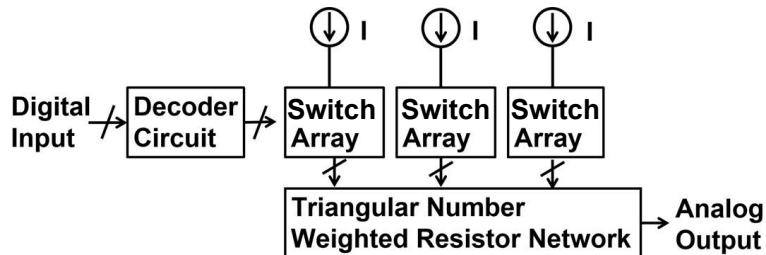
In case that digital input is 8



Outline

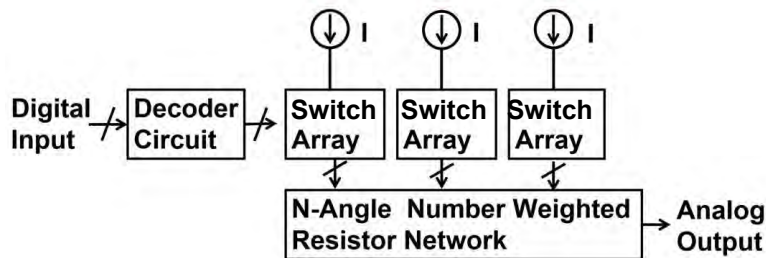
- Research Background
- Triangular Number DAC
- Polygonal Number DAC
- Prime Number DAC
- **Summary**

Summary



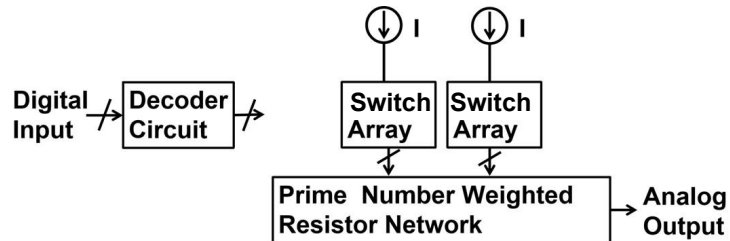
Triangular number DAC

- 3 current sources
- 3 switch arrays



Polygonal number DAC

- N current sources
- N switch arrays



Prime number DAC

- 2 current sources
- 2 switch arrays

Conclusion

- **Completely new DAC architectures based on integer theory**
- **Discussions on their pros and cons are left for the future work.**

Acknowledgements

The authors thank Mr. Minh Tri Tran
for having the simulation together.

バリー・ギルバート Barrie Gilbert (1937-2020) アナログの神様

- 英 イングランド生れ
- アナログデバイス社
テクトロニクス社 等
で活躍
- トランスリニア回路の発明
バイポーラ・トランジスタの
指数特性を利用
「 V_{be} の和が等しい回路の
 I_c の積は等しい」
- ギルバート乗算器の発明



オレゴン州ビーバートン市

- 非常に住みやすい街
- 良い技術者が集まっている
- 人材を確保するため
ここに拠点を設けるハイテク企業

ギルバートセル

電子回路I
参考資料

群馬大学 工学部 電気電子工学科
情報通信システム第2研究室 小林研究室

修士1年 石井正道

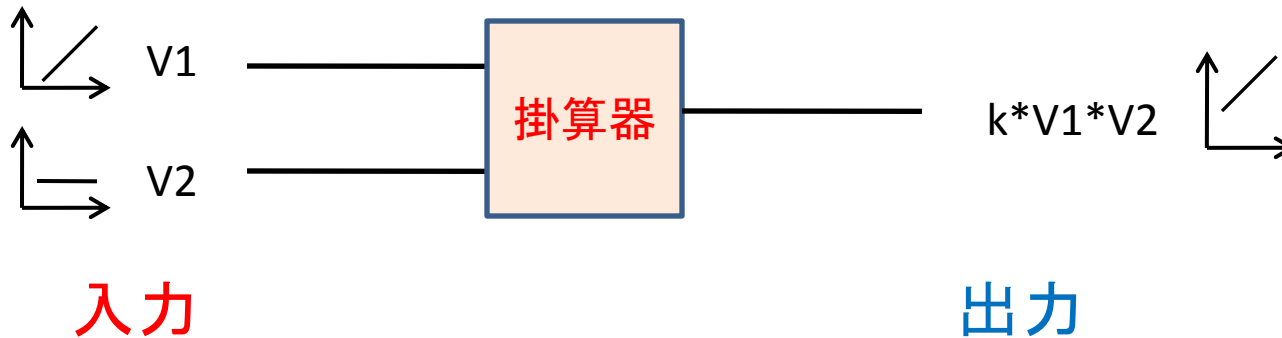
アウトライン

- アナログ掛算器
- ギルバートセル
- 線形範囲拡大の為の改善ギルバートセル
- MOSTランジスタによるギルバートセル

アナログ掛算器

アナログ掛算器

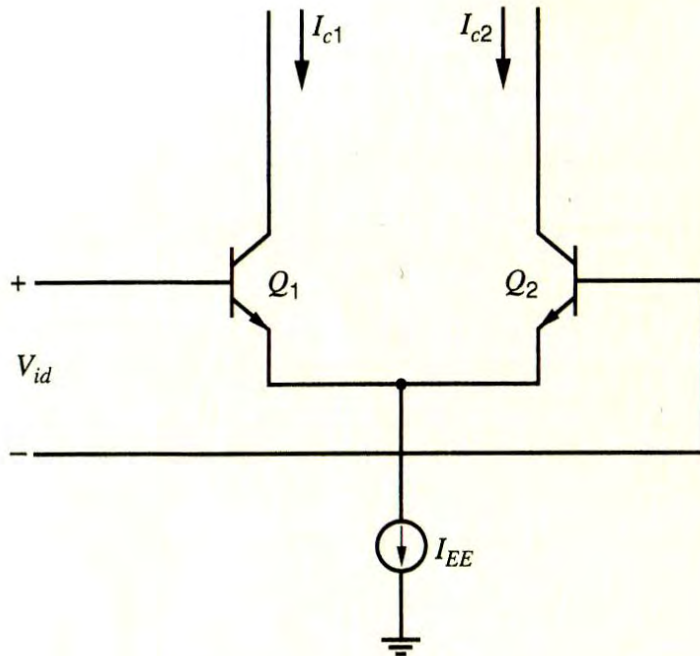
2つの入力信号を掛け合わせた出力信号を出力する



- 2象限掛算器: エミッタ結合ペア
- 4象限掛算器: ギルバートセル

エミッタ結合ペア

2象限掛算器 エミッタ結合ペア



アナログ集積回路設計技術下 P.R.グレイ著
P262. 図10.7

$$I_{c1} = \frac{I_{EE}}{1 + \exp(-V/V_T)}$$

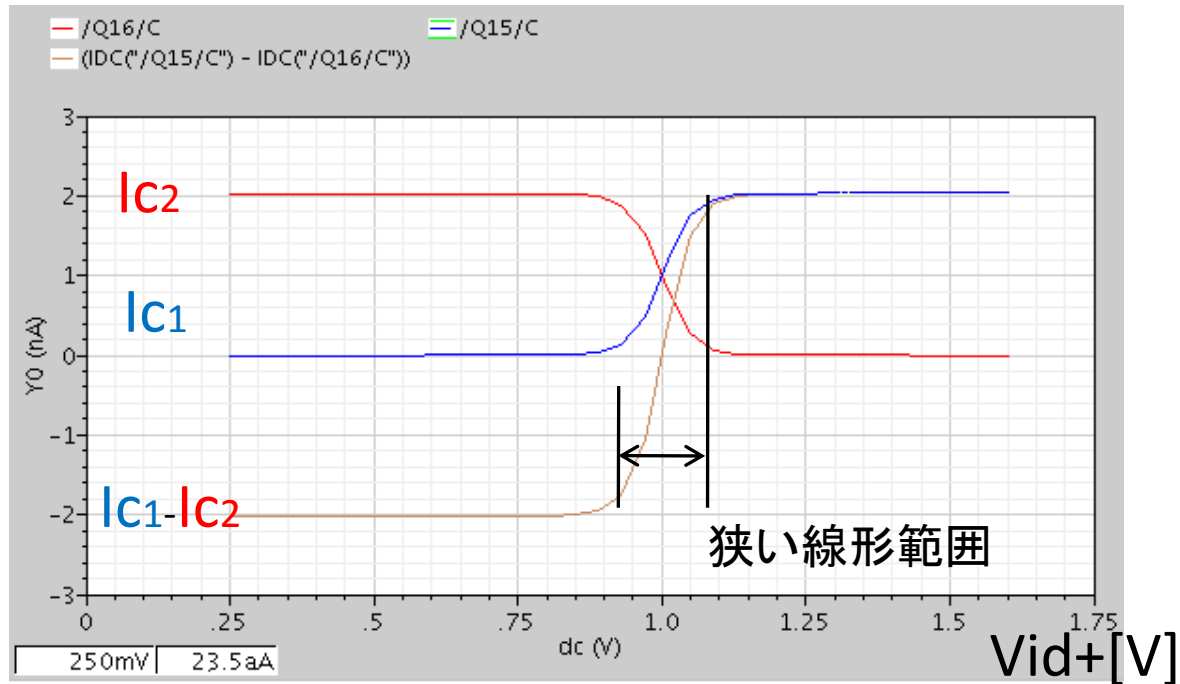
$$I_{c2} = \frac{I_{EE}}{1 + \exp(V/V_T)}$$

$$\Delta I = I_{c1} - I_{c2} = I_{EE} \tanh\left(\frac{V}{2V_T}\right)$$

$$\Delta I \approx I_{EE} \left(\frac{V}{2V_T}\right)$$

但しVが V_T (トランジスタのしきい値)に比べ充分小さい場合

エミッタ接合ペアの波形

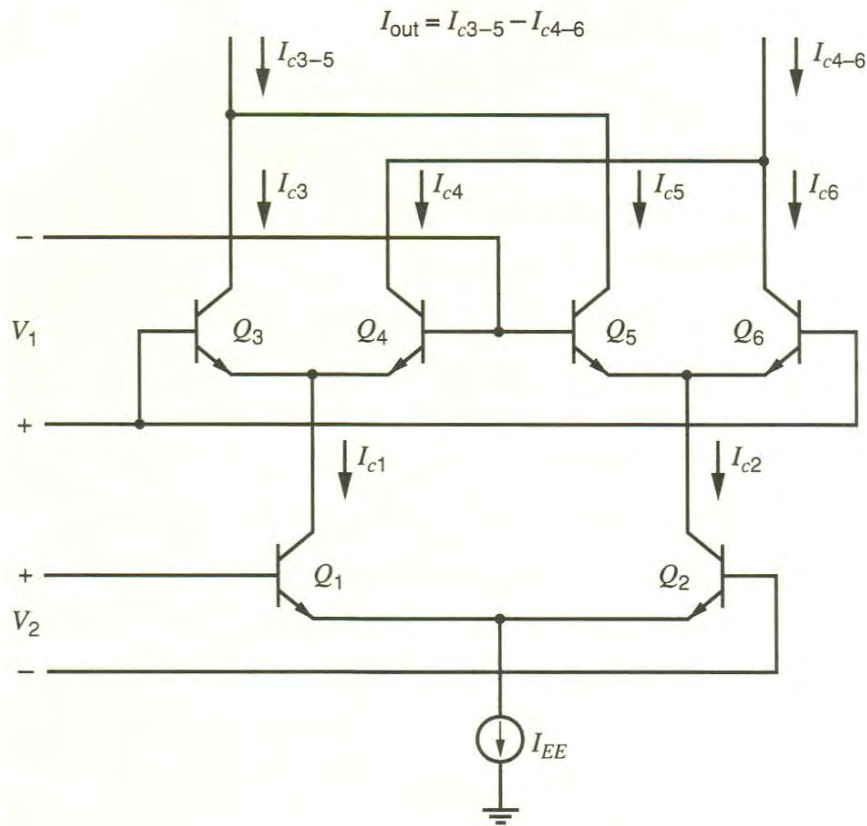


シミュレーション波形

入力 V が V_T (トランジスタのしきい値)に比べ充分小さい場合
単純な掛算器として使用できる

→2象限でしか動作しないことは多くの通信応用では大変
厳しい

4象限掛算器：ギルバートセル



回路図

クロスカップルした二つのエミッタ結合ペアを直列接続した回路構成

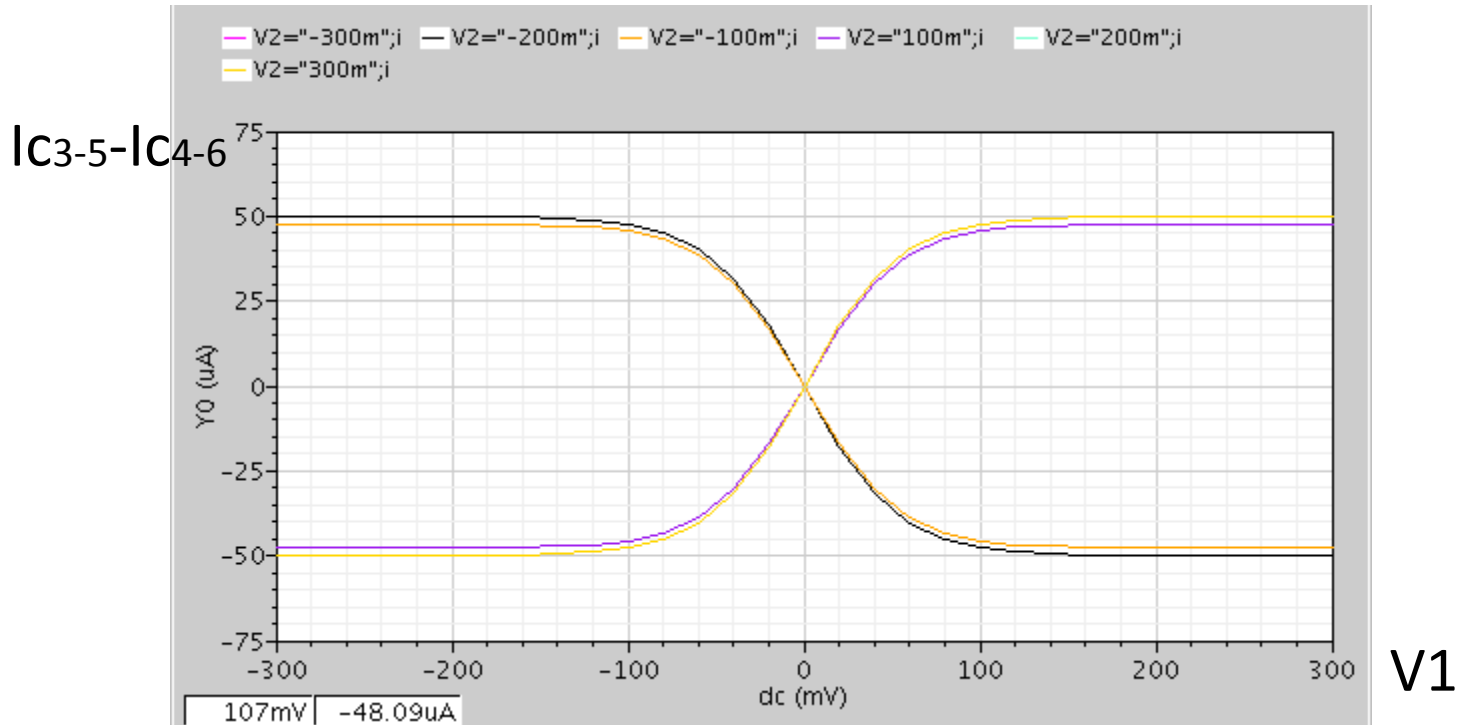
差動出力電流

$$\begin{aligned} I_{c3-5} - I_{c4-6} &= I_{c3} + I_{c5} - (I_{c6} + I_{c4}) \\ &= I_{EE} [\tanh(V_1 / 2V_T)] [\tanh(V_2 / 2V_T)] \end{aligned}$$

直流伝達特性は二つの入力電圧の双曲線正接関数の積となる

ギルバートセルの波形

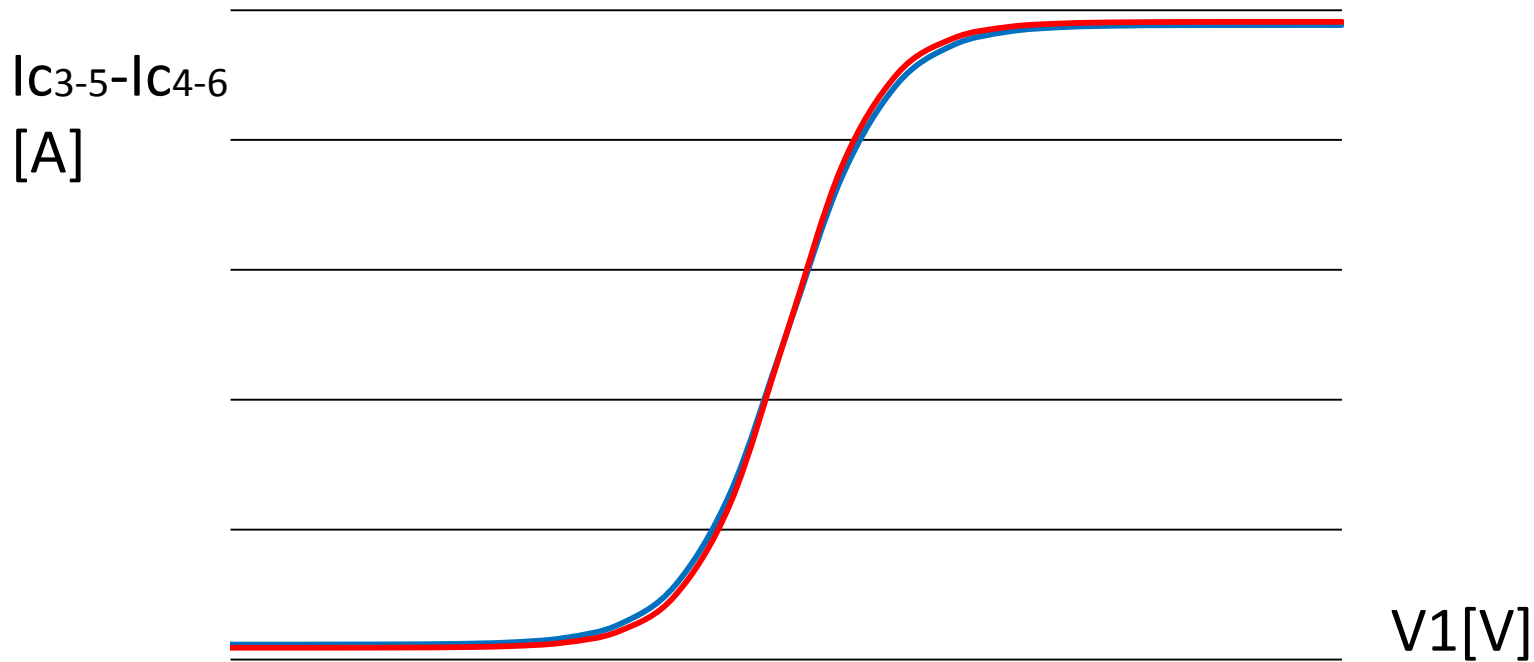
IC3-5-IC4-6 の波形



入力 V_1 , V_2 が V_T (トランジスタのしきい値)に比べ小さい場合、この回路は V_1 、 V_2 の積を出力する掛算器となる。

→実際に使われる回路は出力の線形性の保たれる入力電圧の範囲を拡大させ、使用される。

理論値との比較



$V2=0.1V$

赤: シミュレーション値

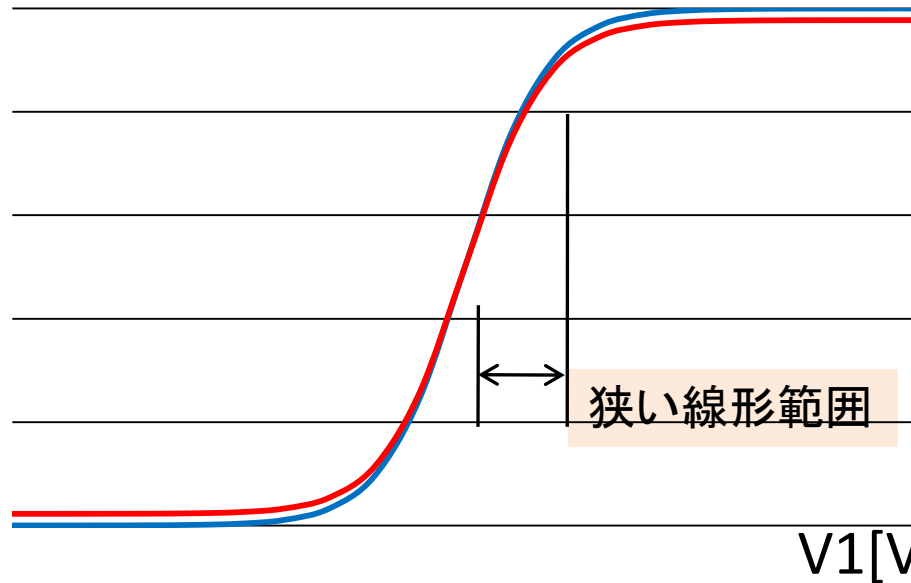
青: 理論値

理論値と一致、双曲線正接関数(tanh)の積となった

掛算器としての考察

IC3-5-IC4-6

[A]



赤: $V_2 = 0.1$ [V]

青: $V_2 = 0.3$ [V]

(共にシミュレーション値)

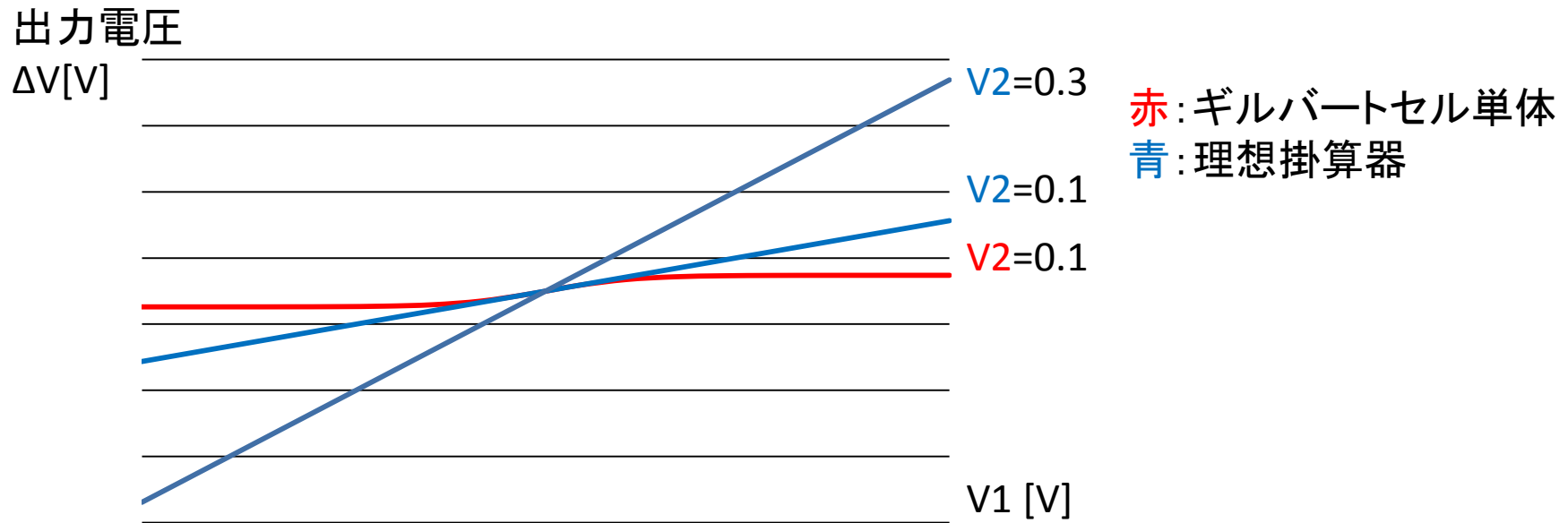
$V_2 = 0.1, 0.3$ [V]の波形はほとんど同じ

V_1, V_2 共に線形範囲が狭く、掛算器として使用できる範囲が限定される



入力 V_1, V_2 が V_T (トランジスタのしきい値) に比べ小さい場合、この回路は V_1, V_2 の積を出力する掛算器となる。

理想掛算器



理想掛算器の出力電圧は入力 V_1 、 V_2 に対して線形である。

ギルバートセル単体回路 (\tanh の積) では V_1, V_2 共に線形範囲が狭い



入りに双曲線正接関数の特性を打ち消すような非線形特性を導入してやると線形範囲が拡大する

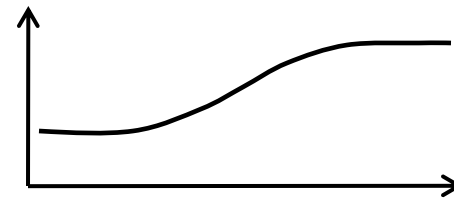
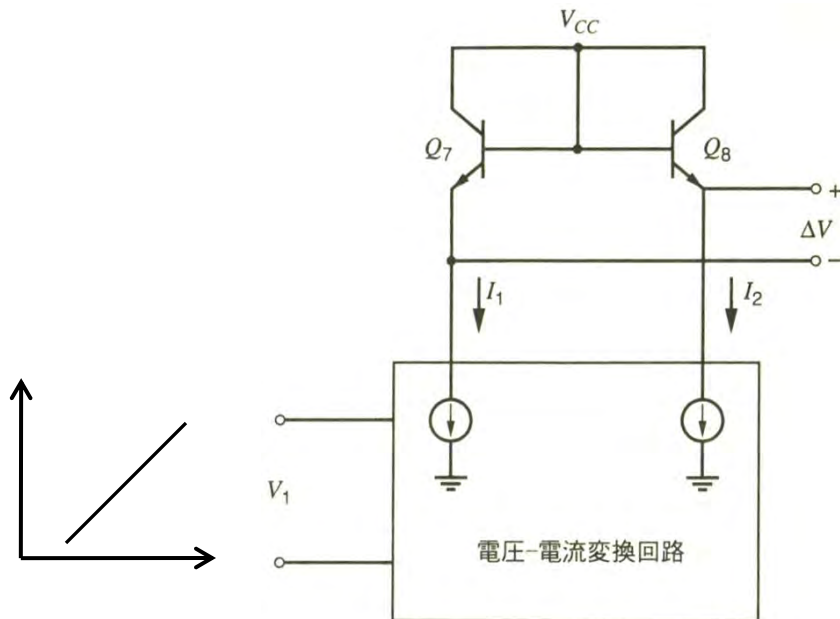
逆双曲線正接関数の導入

実際の回路では入力は V_T よりも大きな値をとる。

入力信号に非線形特性を導入し信号をあらかじめ歪ませる。

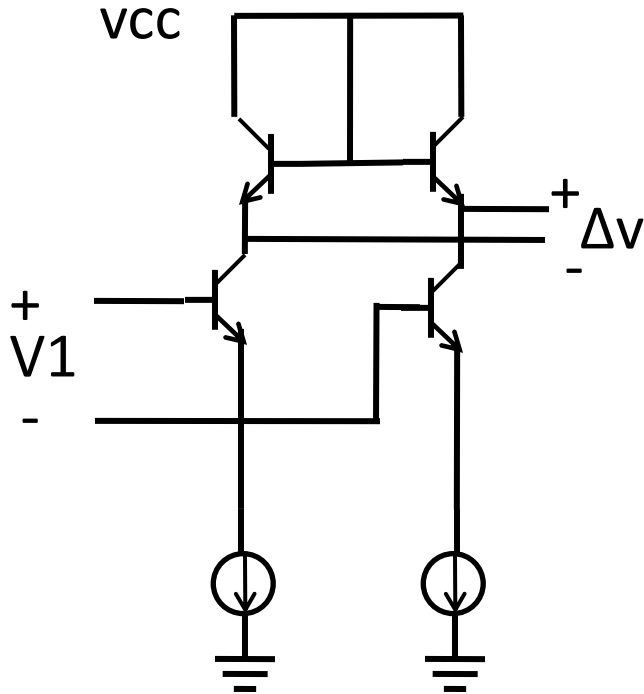


基本回路の双曲線正接特性を打ち消すことが可能になり線形範囲が拡大する。



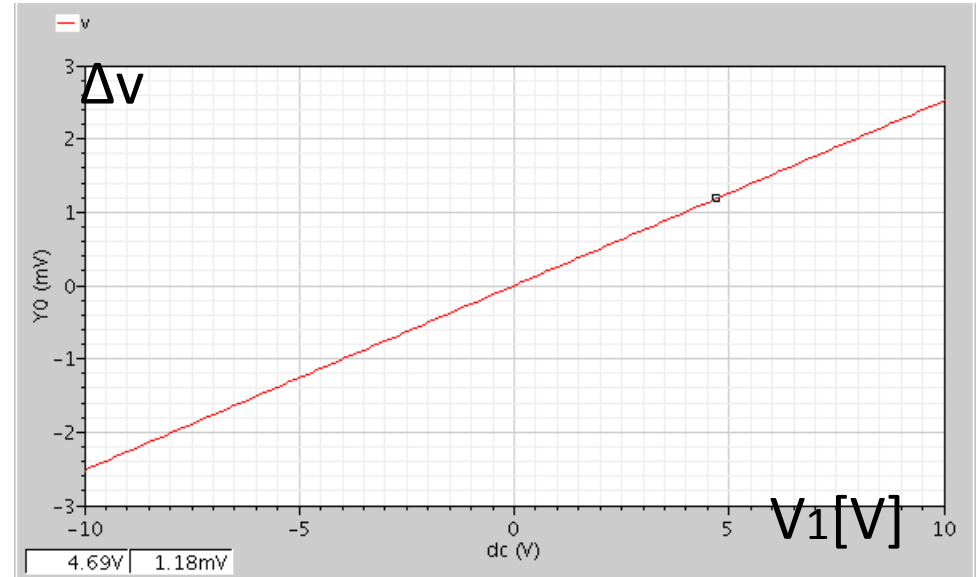
$$\Delta V = 2V_T \tanh^{-1} \left(\frac{K_1 V_1}{I_0} \right)$$

逆双曲線正接関数の発生回路



回路図

シミュレーション結果



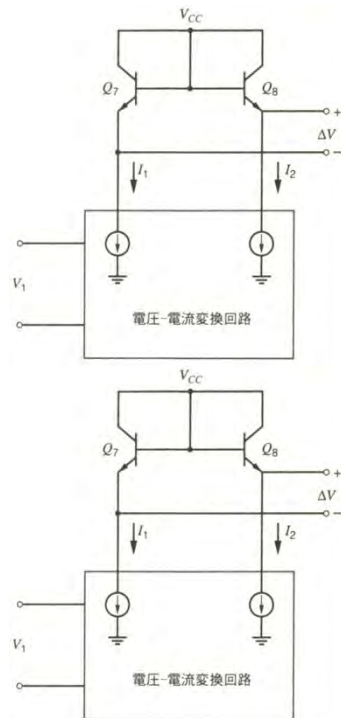
計算値



$$\Delta V = 2V_T \tanh^{-1} \left(\frac{K_1 V_1}{I_0} \right)$$

計算値と一致

V1を歪ませた出力ΔVをギルバートセルの入力にする。

線形範囲拡大のギルバートセル



$\Delta V1$

 $\Delta V2$


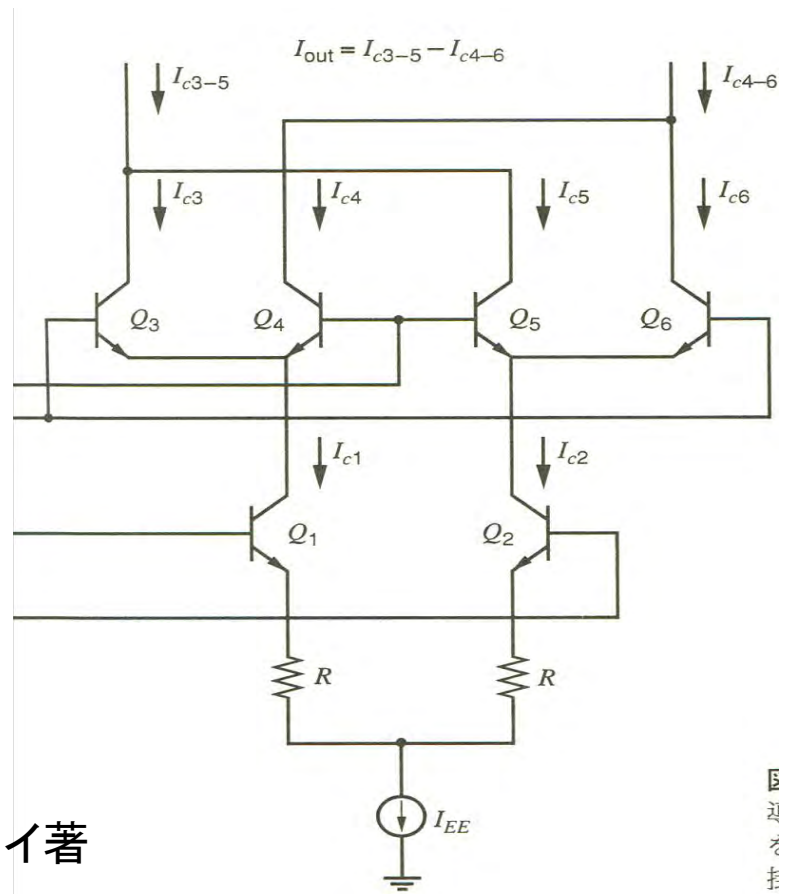
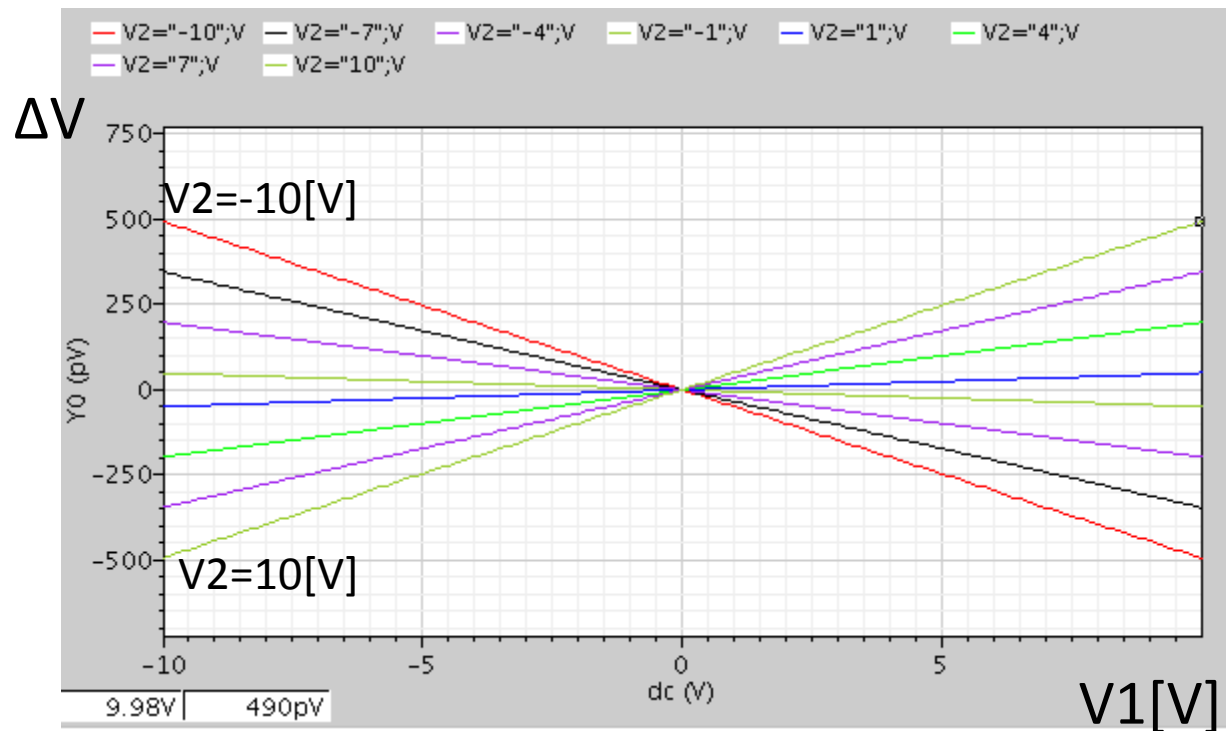


図 10.13

アナログ集積回路設計技術下 P.R.グレイ著
 P269. 図10.13 完全な4象限掛算器

V1, V2共に信号を歪ませ線形範囲を拡大させる。

改善したギルバートセルの波形



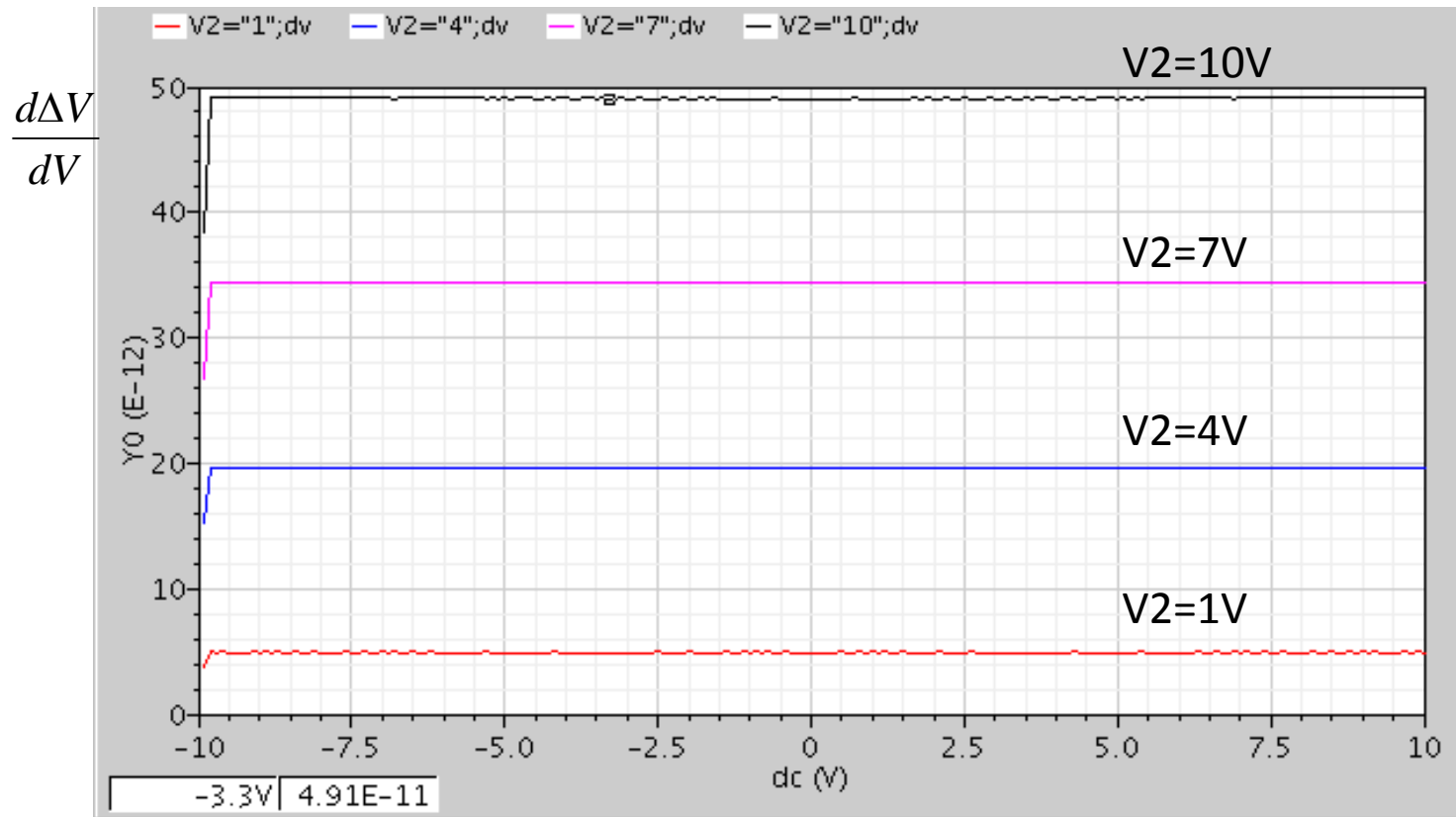
V1, V2とも線形範囲が拡大

理論値との比較

		計算値	シミュレーション値
入力V1[V]	入力V2[V]	出力[V]	出力[V]
-10	-10	4.906E-10	-4.899E-10
-7	-7	2.404E-10	2.404E-10
-4	-4	7.850E-11	7.847E-11
-1	-1	4.906E-12	4.906E-12
1	1	4.906E-12	4.906E-12
4	4	7.850E-11	7.847E-11
7	7	2.404E-10	2.404E-10
10	10	4.906E-10	4.909E-10

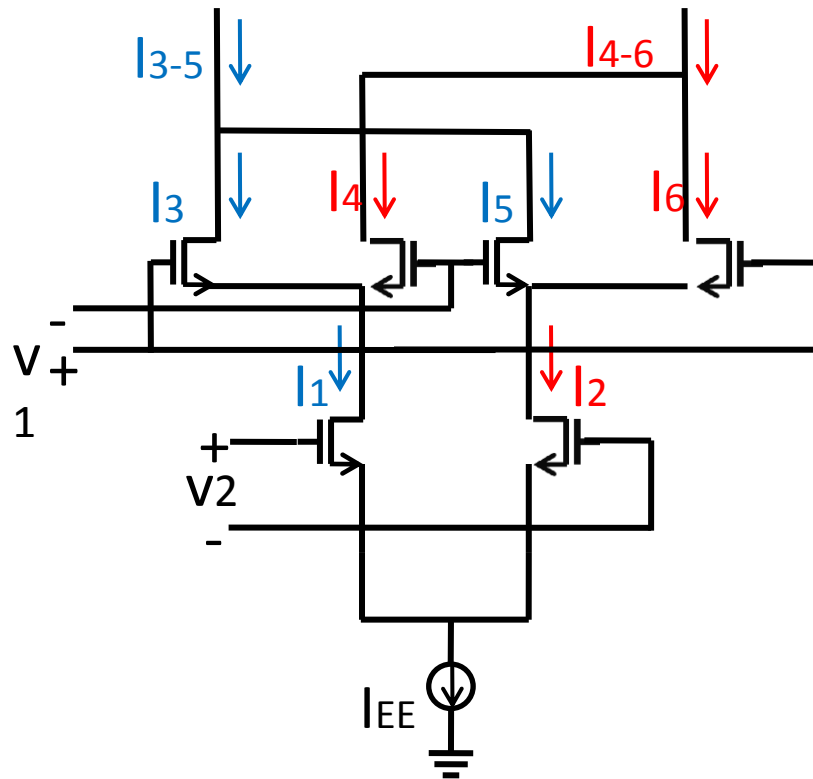
理論値と一致

出力波計の微分値

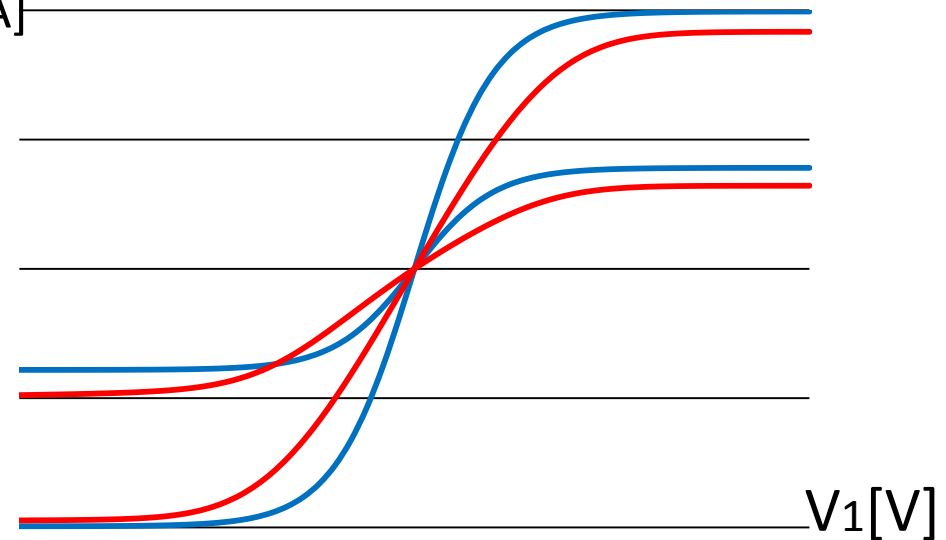


V1

MOSTランジスタによるギルバートセル



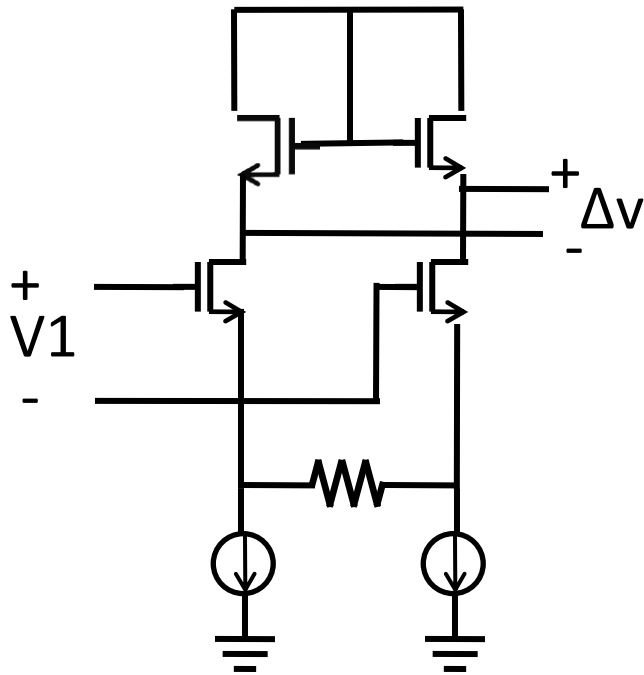
$I_{C3-5} - I_{C4-6}$
[A]



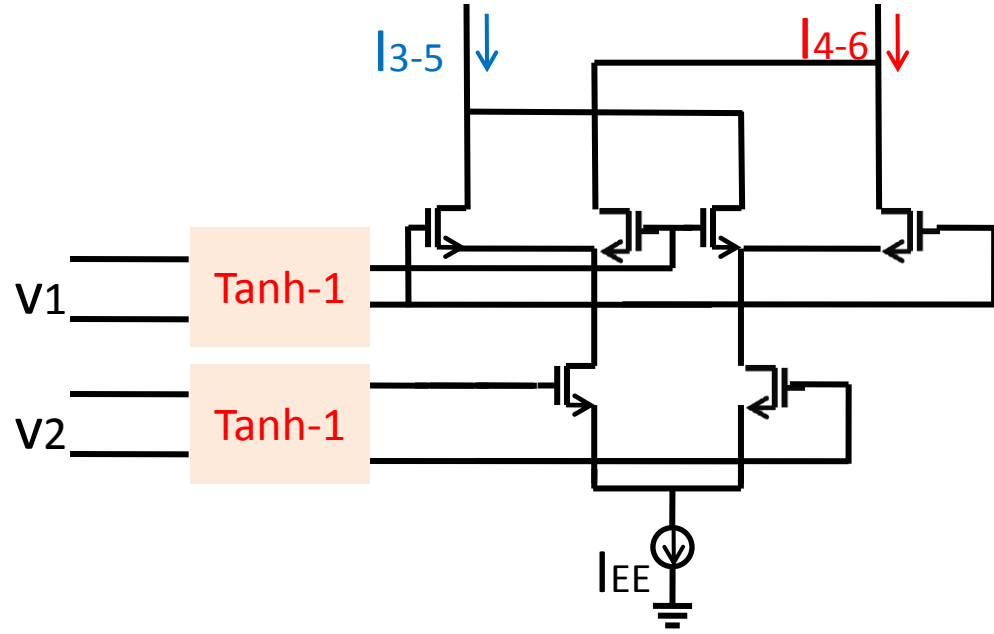
赤:シミュレーション値 青:理論値

バイポーラトランジスタ同様、ただの入力 V_1, V_2 のギルバートセル回路では出力の線形範囲が狭い

逆双曲線正接関数の発生回路



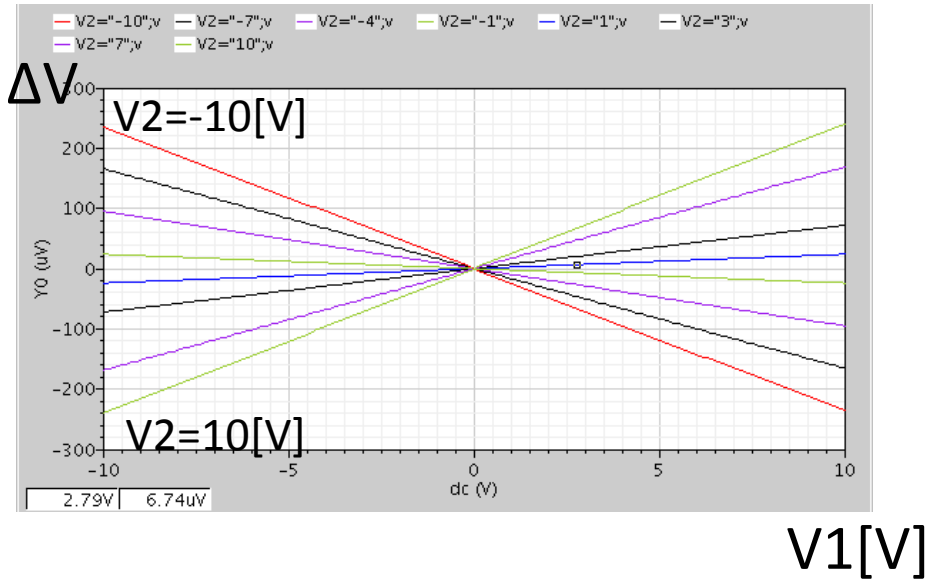
逆双曲線正接関数の発生回路



改善ギルバートセル

バイポーラトランジスタ同様、 V_1 、 V_2 を歪ませ出力 ΔV をギルバートセルの入力にする。

線形範囲拡大のギルバートセル



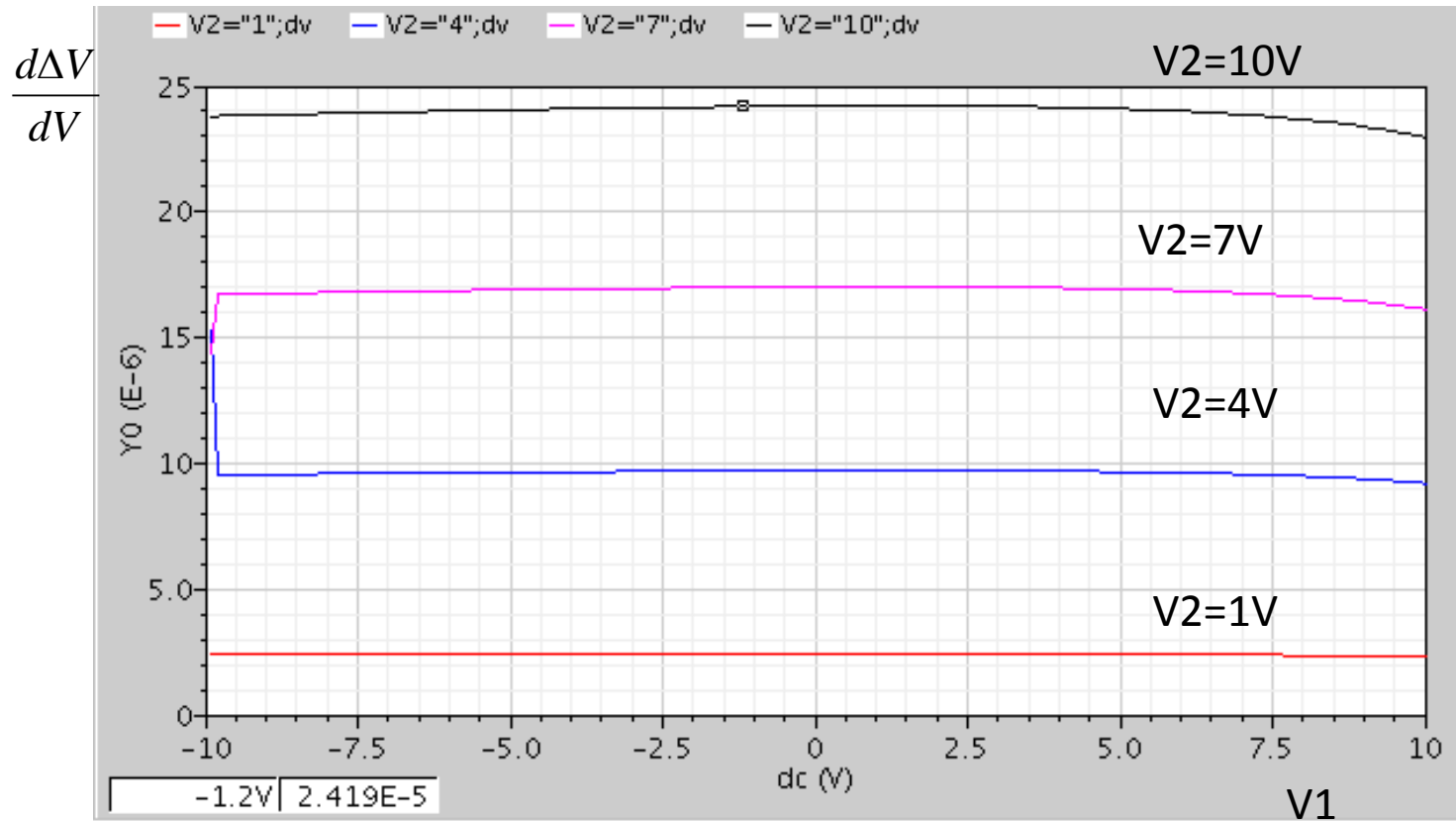
シミュレーション波形

入力 V1[V]	入力 V2[V]	理論値 出力[V]	シミュレ ーション値 出力[V]
-10	-10	2.61E-03	2.30E-03
-7	-7	1.28E-03	1.17E-03
-4	-4	4.18E-04	3.95E-04
-1	-1	2.61E-05	2.56E-05
1	1	2.61E-05	2.61E-05
4	4	4.18E-04	4.29E-04
7	7	1.28E-03	1.34E-03
10	10	2.61E-03	2.76E-03

理論値との比較

バイポーラトランジスタ同様、線形範囲が拡大し掛算器として機能

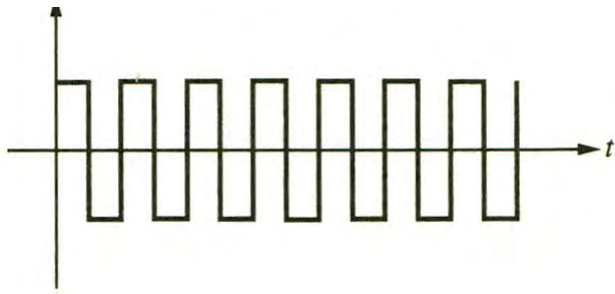
出力波形の微分値



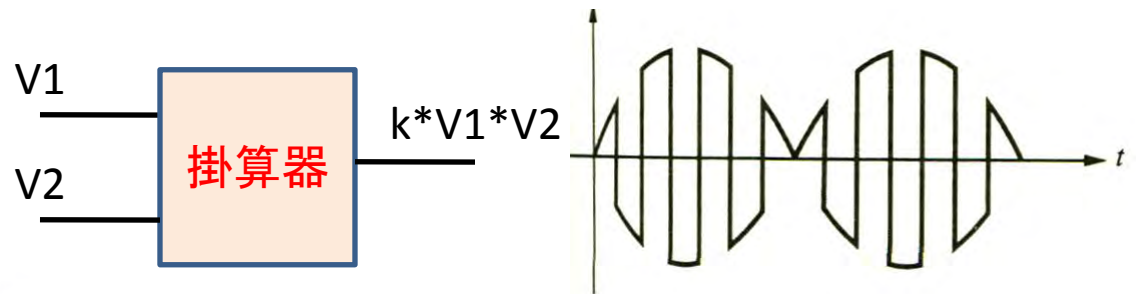
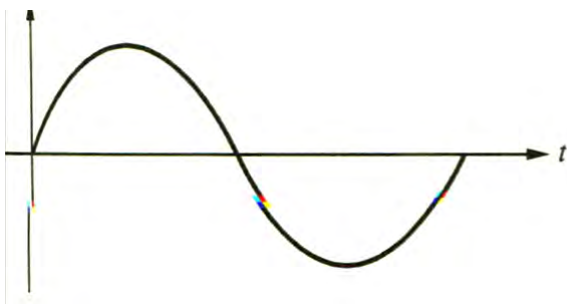
入力が正弦波と矩形波

正弦波と矩形波を入力した場合、線形的な掛算ではなく正弦波に矩形波の+1と-1を交互に掛け合わせた結果を出力する

矩形波



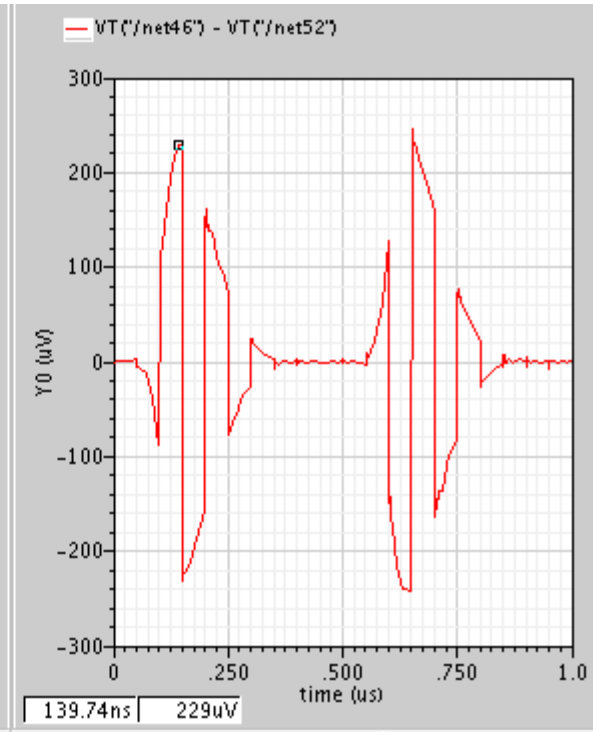
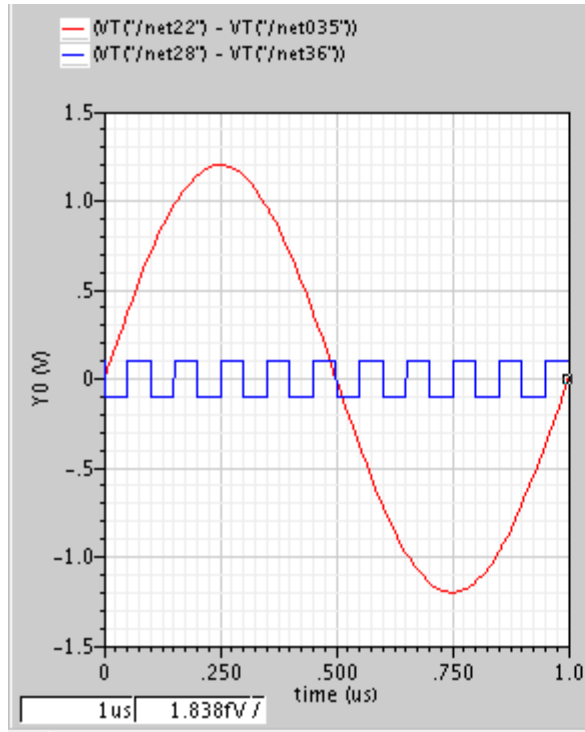
正弦波



シミュレーション波形

入力

出力



矩形波: 振幅 100mV
 パルス幅 50ns
 周期 100ns
正弦波: 振幅 600mV
 周波数 1MHz

まとめ

- ギルバートセル回路単体の場合、線形出力が期待できる入力範囲が狭くなってしまふ。
- 入力信号をあらかじめ歪ませて、出力の双曲線正接関数を打ち消す。

→入力範囲の拡大可能

