2020年5月25日(月)

計測制御工学 第5回講義

基準電流源·基準電圧源

- 小林春夫
- 群馬大学大学院理工学府 電子情報部門 koba@gunma-u.ac.jp
- 下記から講義使用 pdfファイルをダウンロードしてください。 出席・講義感想もここから入力してください。
- https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html 1

2019年 9月11日(水)東京 9月13日(金)京都

不易流行

アナログ集積回路での「基準信号」の重要性

群馬大学大学院理工学府電子情報部門 小林春夫 koba@gunma-u.ac.jp





発表内容

起:基準信号の重要性の気付き

- 承: 研究事例
 - 基準電圧・電流源研究
 時間デジタイザ回路研究
- 転: 不易流行
- 結: まとめ

発表内容

起:基準信号の重要性の気付き

承:研究事例 -基準電圧・電流源研究 -時間デジタイザ回路研究

- 転: 不易流行
- 結: まとめ

DA変換器とは

Digital-to-Analog Converter (DAC) :

● デジタル信号をアナログ信号に変換する回路



● 単位基準電圧(または電流、電荷)の 入力デジタル値(整数値)倍を出力する回路



パイプラインADC の構成と動作



パイプラインADC の内部のADC/DAC



なぜ?

内部ADC1 で精度不要

ADC2の入力レンジ冗長性で対応可能



内部DAC1 で精度必要



ADCの線形性を考える



「ADC全体の線形性の基準は内部DACの線形性である」 (東京都市大名誉教授 堀田正生先生)

アナログフィルタ特性調整は基準周波数が必要



発表内容

起:基準信号の重要性の気付き

- 承: 研究事例
 基準電圧・電流源研究
 時間デジタイザ回路研究
 - 時間デジタイザ回路研究
- 転: 不易流行
- 結: まとめ

基準電圧源はシステムの北極星

システムの基準電圧源は、システム精度の基準となるもの。

システム内に複数の基準は設けない。

一つの基準にたいして、システム内の全てのアナログ部精度がトレースする様に設計。

基準電圧源は、システム精度における北極星



IC設計での温度特性の重要性

自動販売機メーカーの技術者

「広い範囲の温度で電子回路の特性保証する必要あり。 学会論文・発表で少しでも温度特性に言及していると 少しは信用する気になる。」







- 「温度特性を調べてなければ信用できない」と指摘される
- <mark>信頼性</mark>: ICはジャンクション温度10℃上昇で寿命半分
- 車載用ICでも温度特性は重要

MOS 温度特性



温度不感 基準電圧源



2019年6月のVLSI Circuit Symp で特殊デバイス使用をした発表有

標準CMOS で 正と負の温度特性を実現できることを発見

[1] L. Sha, A. Kuwana, H. Kobayashi, "Reference Voltage Generation Circuit Insensitive to Temperature", Taiwan and Japan Conference on Circuits and Systems (TJCAS), Nikko, Japan (Aug. 2019)

温度不感 基準電流源の基本アイデア



JEDAT社のAnaCell を用いた設計

Experiments in TPSco 65nm PDK



JEDAT/群馬大共著論文 2019年6月 Design Automation Conference で発表

安定性解析、スタートアップ回路も日光での国際会議で共同発表

電源電圧不感 改良永田電流源



改良永田電流源 試作•測定



Photo of prototype chip



Measurement environment





温度にも不感 さらなる改良永田電流源



[2] T. Hosono, N. Kushita, Y. Shibasaki, T. Ida, M. Hirano, N. Tsukiji, A. Kuwana, H. Kobayashi,

Y. Moroshima, H. Harakawa, T. Oikawa

"Improved Nagata Current Mirror Insensitive to Temperature as well as Supply Voltage", Taiwan and Japan Conference on Circuits and Systems (TJCAS), Nikko, Japan (Aug. 2019)

発表内容

● 起: 基準信号の重要性の気付き

承: 研究事例 - 基準電圧・電流源研究 - 時間デジタイザ回路研究

往古来今、之を宙と謂い 時間 四方上下、之を宇と謂う。 空間 淮南子



時間デジタイザ回路



2つのディジタル信号間の時間差 ΔT をディジタル値に変換



出力のディジタル値より *ΔT*を測定可能

フラッシュ型 時間デジタイザの構成と動作





- ▲T の大きさに比例した
 デジタル値 Dout を出力
- 時間分解能 τ

高エネルギー加速器研究機構 素粒子原子核研究所 新井康夫氏による発明

遅延素子ての製造ばらつき





周りの遅延素子の遅延値と同じかを見る 「自分の周り」が基準 外部から基準時間信号不要



• 今回は「相対ばらつき」に着目

通常測定モード



自己校正機能 時間デジタイザ



ヒストグラム法による測定



「神は サイコロ遊びなどされない」 Albert Einstein 量子力学を批判



「アインシュタインよ、神が何をなさるかなど 注文をつけるべきではない」 Niels Henrik David Bohr 量子力学の育ての親

我々は神ではないので サイコロ遊び(モンテカルロ法)を使用



遅延ばらつきなし(理想状態)のヒストグラム

時间テンタイサで、 十分時間をかけて出力データをたくさんとると 全出力デジタルコードのヒストグラムは等しくなる

モンテカルロ法の一種 時間信号なので容易に実現可能 電圧信号では実現大変

ヒストグラム法による遅延ばらつきの測定・補正







発表内容

● 起: 基準信号の重要性の気付き

承:研究事例
 -基準電圧・電流源研究
 -時間デジタイザ回路研究



● 結: まとめ

変わる、変わらなければならない

生き残る者。
 強い者ではない、賢い者でもない。
 変化できる者だけが生き残る。
 (チャールズ・ダービン 進化論)



日本で首相の国会演説でも引用

万物は流転する。
 (ギリシャ哲学者 ヘラクレイトス)



日本の古典にも

▶ 祇園精舎の鐘の音、諸行無常の響きあり。

(平家物語)



ゆく河の流れは絶えずして、
 しかももとの水にあらず。
 淀みに浮かぶうたかたは、
 かつ消えかつ結びて、
 久しくとどまりたるためしなし。

(鴨長明 方丈記)



が、何かが足りない

応用科学学会講演会での 北森俊行先生(東大名誉教授)のご指摘



- 時を経ても、条件が変わっても 「変わらないもの」を見つけると本質が分かる。
- ●「常に変わっている」ということが
 本質であることもあるかもしれないが。。。。
変わらないもの

 航海:北極星
 数学:写像での不動点 f(x0)=x0 不動点x0
 物理学:不変量を見つけるとわかる。 エネルギー保存則、質量保存則
 計測標準:ジョセフソン電圧標準、セシウム周波数標準
 アナログ集積回路内:基準電圧源、基準電流源 (チップ間、電源電圧変動、温度変動に依存せず一定)



不易流行(松尾芭蕉)

- **不易**:変わらないもの、変えてはいけないもの
- <u>流行</u>:時代に応じて変わらなければならないもの
- ●「不易を知らざれば基立ちがたく、
 流行を知らざれば風新たならず」





芭蕉と曾良



芭蕉 都市伝説

芭蕉は幕府隠密だった!?

- -徳川家(日光)礼賛の傾向
- 三重県伊賀市出身
- 奥の細道は各藩の様子を探るため? 旅費は幕府から?
- 日光での回路とシステム分野の初の国際会議 Taiwan and Japan Conference on Circuits and Systems
 2019年8月 栃木県日光市にて開催 群馬大学がホスト役





https://kobaweb.ei.st.gunma-u.ac.jp/tjcas2019/

ふと青葉若葉の日

の

×

芭

究極の不易「物理量」

SI 単位系 (International System of Units) メートル m, キログラム kg, 秒 s, アンペア A, ケルビン K, モル mol, カンデラ cd

対応する物理量 長さ、質量、時間、電流、熱力学温度、物質量、光度

定義(2018年に変更決議、2019年5月から実施) セシウム133原子振動数 Δv_{Cs} 9192631770 Hz 真空における光速度 c 299792458 m/s プランク定数 h 6.62607015 × 10⁻³⁴ J s 電気素量 e 1.602176634 × 10⁻¹⁹ C ボルツマン定数 k 1.380649 × 10⁻²³ J/K アボガドロ定数 N_A 6.02214076 × 10²³ mol⁻¹ 周波数 540 × 10¹² Hz 単色光の発光効率 K_{cd} 683 lm/W



メートル原器は 1960年に廃止



キログラム原器は 2019年に廃止

エ学センスの重要性

円周率の工学設計での使用桁数 π = 3.14159 26535 89793 23846 26433 83279 50288 ...

小惑星探査機「はやぶさ」 16桁 指輪の制作工房 3桁 砲丸の工場 10桁 陸上競技場のトラック 5桁 タイヤメーカー 企業秘密

モノづくりにおいて精度が重要 (桜井進氏)

逆に言えば、現状そのアプリケーションではそれ以上の精度不要

発表内容

● 起: 基準信号の重要性の気付き

- 承:研究事例
 -基準電圧・電流源研究
 -時間デジタイザ回路研究
- 転: 不易流行
- 結: <u>まとめ</u>

ものづくりと基準

●「ものづくり」は「ばらつき」との戦い
 ●
 「基準」がしっかりしていると「ばらつき」を抑制できる

アナログ/ミクストシグナル回路での (自動)調整技術、(自己)校正技術



まとめ

- アナログ集積回路設計で基準信号に目を向ける アナログ集積回路設計への視野が広がる
- 温度不感の基準電圧源・電流源の研究紹介
- ▶ まだまだ純粋アナログ回路研究開発の余地あり
- 時間デジタイザ回路の線形性化の研究紹介

Regression to origin:

新しい時代のテクノロジ, EDA, アプリケーション下での アナログ回路研究

古人の跡を求めず、古人の求めたるところを求めよ

(松尾芭蕉)

ICSICT2016 Oct. 25-28 2016

S05-6 Analog Circuits I 15:00 - 15:15 PM Oct.26, 2016



Simple Reference Current Source Insensitive to Power Supply Voltage Variation -Improved Minoru Nagata Current Source -

Mayu Hirano,



Nobukazu Tukiji, Haruo Kobayashi Gunma University, JAPAN



Objective

 Development of simple reference current source insensitive to power supply voltage variation

Our Approach

- Peaking current source invented by Dr. Minoru Nagata (Japanese) in 1966.
- Using multiple current peaks and their sum.

Outline

Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)
- Proposed MOS Reference Current Source
 - Circuit Configuration and Operation
 - SPICE Simulated Characteristics
 - Component Variation Effects
- Proposed Bipolar Reference Current Source
 - Temperature Effect
- Conclusion

Outline

Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)
- Proposed MOS Reference Current Source
 - Circuit Configuration and Operation
 - SPICE Simulated Characteristics
 - Component Variation Effects
- Proposed Bipolar Reference Current Source
- Temperature Effect
- Conclusion

Research Background



Bandgap reference circuit

- ✓ Complicated
 - Large chip area.

Nagata current mirror

- Simple
- Only effective for voltage variation

Outline

Research Background

International States and Current Mirror Circuit

Improved circuit (Zach's Circuit)

Proposed MOS Reference Current Source

- Circuit Configuration and Operation
- SPICE Simulated Characteristics
- Component Variation Effects
- Proposed Bipolar Reference Current Source
- Temperature Effect
- Conclusion

Original Nagata Current Mirror



Simple Widely used. Ex: in DC-DC converter ICs

Circuit Configuration and Operation(1)



Circuit Configuration and Operation(2)



MOS Nagata Current Mirror Circuit





IIN-IOUT Characteristics



Outline

📽 Research Background Nagata Current Mirror Circuit Improved circuit (Zach's Circuit) Proposed MOS Reference Current Source Circuit Configuration and Operation SPICE Simulated Characteristics Component Variation Effects Proposed Bipolar Reference Current Source **Temperature Effect** Conclusion

Previous Improved Circuit



Outline

Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)

Proposed MOS Reference Current Source

Circuit Configuration and Operation

- SPICE Simulated Characteristics
- Component Variation Effects
- Proposed Bipolar Reference Current Source
- Temperature Effect
- Conclusion

Proposed MOS Reference Current Source



Proposed MOS Reference Current Source



MOS Reference Current Source Details



Cascode Configuration



MOS Reference Current Source Operation



Advantage of Proposed Circuit



Analysis of Proposed Circuit





2020/5/5

Outline

Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)

Proposed MOS Reference Current Source

- Circuit Configuration and Operation
- SPICE Simulated Characteristics
- Component Variation Effects
- Proposed Bipolar Reference Current Source
- Temperature Effect
- Conclusion

SPICE Simulation Circuit



SPICE Simulated Characteristics



2020/5/5

Outline

Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)

Proposed MOS Reference Current Source

- Circuit Configuration and Operation
- SPICE Simulated Characteristics

Component Variation Effects

- Proposed Bipolar Reference Current Source
 Temperature Effect
- Conclusion

Influence of Resistor Variation



Simulation Result



Resistance value Variation [%]	+10	-10
Total output current change rate [%]	2.4	1.6

2020/5/5

MOS Fast and Slow Models



Simulation Results with Fast & Slow Models^{28/38}



MOS model	Fast	Slow
Total output current change rate [%]	4.4	2.5

2020/5/5
Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)
- Proposed MOS Reference Current Source
 - Circuit Configuration and Operation
 - SPICE Simulated Characteristics
 - Component Variation Effects
- Proposed Bipolar Reference Current Source
 Temperature Effect
- Conclusion

Proposed Bipolar Reference Current Source



Simulation Result

Constant over wide range of power supply (V_{DD})



Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)
- Proposed MOS Reference Current Source
 - Circuit Configuration and Operation
 - SPICE Simulated Characteristics
 - Component Variation Effects
- Proposed Bipolar Reference Current Source

Temperature Effect

Conclusion

Temperature Effect (1)



Temperature Effect



Research Background

- Nagata Current Mirror Circuit
- Improved circuit (Zach's Circuit)
- Proposed MOS Reference Current Source
 - Circuit Configuration and Operation
 - SPICE Simulated Characteristics
 - Component Variation Effects
- Proposed Bipolar Reference Current Source
 Temperature Effect
 Conclusion

Proposal of MOS & Biploar reference current sources

Sum of multiple peaking currents

➤ Comparison

Circuit	Circuit Simplicity	Chip Area	Insensitivity to VDD
Nagata Current Mirror	Excellent	Excellent	Good
Zach's Circuit	Fair	Not good	Excellent
BandGap Reference	Not good	Good	Fair
Proposed Reference Current Source	Good	Excellent	Excellent

Design guidelines of R, W/L values are now ready for reporting elsewhere.

Analog circuit is art & craft

37/38





38/38





2018 IEEE 14th International Conference on Solid-State and Integrated Circuit Technology

Silicon Verification of Improved Nagata Current Mirrors

M. Hirano, N. Kushita, Y. Moroshima, H. Harakawa, T. Oikawa, N. Tsukiji, T. Ida, OYukiko Shibasaki, H. Kobayashi

ASO Inc. Gunma University



Kobayashi Lab. Gunma University

- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Research Background

- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion



Nagata current mirror

- ✓ Simple
- Constant current for voltage variations
- ✓ Widely used in analog ICs

- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Original Nagata Current Mirror



Reserch Objective



- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Overview of Improved Circuit



- Simple design
- Using multiple current mirror circuit
- Different current peaks

Theoretical Formula



$$I_{INn\lambda} = \frac{1}{4R'_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$$
$$I_{OUTn\lambda} = \frac{(W/L)_n}{(W/L)_1} I_{INn\lambda} (1 + \lambda V_{DSn})$$
$$(n = 2,3,4,5 \ R'_{n-1} = R_1 + R_2 + \dots + R_{n-1})$$

Condition for saturation region expression

$$R'_{n-1} < \frac{V_{TH}}{I_{IN}}$$

 $V_{OUT} > V_{DD} - R I_{IN} - V_{TH}$

- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Analysis of Peak Characteristics



Overview of Design Guideline





Design process



- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Parameters by Theoretical Equation

Parameters								
		_						
$W_1[\mu m]$	1.5		$R_1[k\Omega]$	3.3				
$W_2[\mu m]$	0.42		$R_2[k\Omega]$	3.3				
$W_3[\mu m]$	1.7		$R_3[k\Omega]$	6.5				
$W_4[\mu m]$	6.8		$R_4[k\Omega]$	13.2				
$W_5[\mu m]$	27.1		$R_{IN}[k\Omega]$	400				
$W_6[\mu m]$	27.1							
$W_{4}[\mu m]$ $W_{5}[\mu m]$ $W_{6}[\mu m]$	27.1 27.1		$\frac{R_4[k\Omega]}{R_{IN}[k\Omega]}$	400				

 $L = 0.35[\mu m]$ in all cases



15/35

SPICE simulation result

Error by linear approximation and MOS model

Fine adjustment

Adjusted Parameters



 $L = 0.35[\mu m]$ in all cases



16/35

Fabricated Chip

	Fabricated circuit parameters			TSMC $0.35 \mu m$ CMOS		
Circuit Type	T1	T2	Т3	T4	T5	
# of peaks	4	4	4	3	4	
(W/L)	$(W/L)_{T1}$	$1.5 \times (W/L)_{T1}$	$\frac{2}{2} \times (W/L)_{T1}$	$(W/L)_{T4}$	$(W/L)_{T5}$	
R	R'_{n-1T1}	R'_{n-1T1}	R'_{n-1T1}	R'_{n-1T4}	R'_{n-1T5}	



Circuit Diagram of T1/T2/T3



Circuit Diagram of T4 & T5



- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion



Measured the total output current IOUT





Photo of prototype chip

Measurement environment

I_{OUT} Measurement Results (#1) $V_{OUT} = 3V$



Standard Deviation of I_{OUT} (#1)



23/35

I_{OUT} Measurement Results (Side A)

24/35

 $V_{OUT} = 3V$



Standard Deviation of I_{OUT} (Side A)

25/35



Comparison with All Data

26/35

 $V_{OUT} = 3V$

5

5

5


Standard Deviation of All Data



Effect of Output Voltage on IOUT



28/35

Outline

- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Comparison of Measurement & Simulation

Circuit Type	T1	T2	Т3	T4	T5
Measured value [μ A]	8.1	8.7	8.8	12.4	12.8
Simulation value $[\mu A]$	8.7	9.3	9.8	15.2	14.6



Effect of process variation from typical process condition

Average Variation of *I*_{OUT} Over *I*_{IN}

I

$$Variation = \left[\frac{I_{OUT_max} - I_{OUT_min}}{(I_{OUT_max} + I_{OUT_min})/2}\right] \times 100[\%]$$



Minimum Variation of I_{OUT} Over I_{IN}

Circuit Type	T1	T2	Т3	T4	T5
Variation [%]	1.9	1.1	1.2	4.9	0.5



 I_{OUT} in minimum variation

out is constant for supply voltage variation

32/35

Number of peaks in design freedom



Suppress variation

Temperature Characteristics



33/35

Outline

- Research Background
- Nagata current mirror circuit
- Improved circuit
- Design guideline
- Design & implementation
- Measurement
- Evaluation
- Conclusion

Conclusion



2020年5月8日(金)

こうすればわかる

バンドギャップ基準電圧源回路

群馬大学 小林春夫



- 熱電圧 VT = kT/q
 k:ボルツマン定数 T: 絶対温度, q: 電子電荷 δVT/δT= k/q = + 0.085mV/℃ > 0 (正温度係数)
- 温度依存性のない電圧 Vout 適切な定数 M

 $VOUT = VBE + \mathbf{M} \cdot \mathbf{VT}$

 $\delta VOUT/\delta T = 0 とできる (温度係数ゼロ)$





 $\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln \left[(Ic1 \cdot Is2) / (Ic2 \cdot Is1) \right]$

2つのベースエミッタ間電圧の $\Delta V_{BE} \rightarrow V_T$ が得られる

PTAT電圧源・電流源 → 絶対温度 T に比例する電圧源・電流源

PTAT: Proportional to Absolute Temperature





 $I_1 = (V_{BE1} - V_{BE2})/R_3$

VOUT = VBE1 + R2 I1





- バンドギャップ基準電圧回路は多数 前頁までの説明は「第一近似」
 - 現在も回路系国際会議で発表
 - 多くは企業秘で表にでてこない
 - 小規模アナログ回路
 - 回路設計者の能力に依る差別化回路
 - CMOS LSI中にも
 寄生バイポーラトランジスタを用い実現可能



国際学会開催の中国 杭州市はどこ?



※ICSICT2016 (中国杭州市 2016 年 10 月開催)参加学生報告
 (築地、建龍、ゴパール、栗原、小島、田村、平野、柳田、浅石、大河内、吉澤)教員報告

※2018年11月 中国 青島市開催の国際会議参加報告書

(<u>大岩、佐々木、町田、串田、串田II、柴崎、江林、杜、趙、孫、白、李、チー</u>、<u>建龍</u>) <u>桑名</u>先生、
 <u>松田</u>先生、<u>小堀</u>先生、<u>小林</u>)学会風景(<u>動画</u>)

中国重慶市にて開催の集積回路分野の国際会議 <u>ASICON 2019</u> に研究室にて 15 名参加、17 件発表し、2 件の Excellent Student Paper Award を受賞しました。

<u>D3 孫逸菲</u>, <u>D2 王识宇</u>, <u>D2 TRAN MINH TRI</u>, <u>D1 魏江林</u>, <u>M2 滕啓功</u>, <u>M2 張鵬飛</u>,

<u>M1 青木里穂</u>, <u>M1 八田朱美</u>, <u>M1 阿部優大</u>, <u>M1 片山翔吾</u>, <u>M1 張諶豪</u>, <u>M1 沙磊</u>, <u>M1 平井愛統</u> 教員:<u>桑名杏奈</u>, 教員:<u>小林春夫</u> <u>写真集</u>(作成:M1 沙磊)

ICSICT-2016 参加報告書

2016 IEEE 13th International Conference on Solid-State and Integrated Circuit Technology

報告者:群馬大学 理工学府 理工学専攻 電子情報数理教育プログラム 修士1年 平野繭



1. 参加学会の基本情報

【参加学会名称】 2016 IEEE 13th International Conference on Solid-State and Integrated Circuit Technology

【開催場所】 中国 杭州 White Horse Lake Hotel, Hangzou, China

【開催期間】 2016年10月25~28日

【一般論文投稿件数】710件

【採択件数】 397件

【採択率】 56%

【発表内容】 Simple Reference Current Source Insensitive to Power Supply Voltage Variation -Improved Minoru Nagata Current Source

Mayu Hirano, Nobukazu Tsukiji, Haruo Kobayashi Gunma University, Japan

【トピック】 Analog Circuit I

【発表日】 2016 年 10 月 26 日 15:00~ (12 min talk + 3 min Q/A)





2. 日程

- 10月24日(月) 杭州に向けて出発(桐生→羽田空港→上海虹橋空港→杭州)
 - 25日(火) 杭州観光(西湖・トンポーロ・霊隠寺・一時・夕食)
 - 26日(水) 学会発表
 - 27日(木) 学会発表
 - 28日(金) 学会発表&Banquet
 - 29日(土) 帰国(杭州→上海浦東空港→羽田空港)

3. 学会

【参加目的】

- ◆ 世界での自身の研究レベルの認識
- ◆ 世界の研究動向を知る
- ◆ 自身の能力向上(コミュニケーション能力・プレゼンテーション能力・アピール力・英語力)
- ◆ 中国文化を知る
- ◆ チャレンジ精神・計画性を身につける

【報告】

IEEE 主催の ICSICT は 1986 年から開催されており、今年で 30 周年を迎えた。

本国際学会の一般論文投稿件数は 710 件・採択件数は 397 件(採択率: 56%)・招待論文投稿件数: 136 件・ ロ頭発表件数: 313 件・ポスター発表件数: 212 件であり、そのうち群馬大学のロ頭発表件数は 16 件であ る。

学会参加の流れは以下の通りである。

英語論文の作成(3ページ)→論文投稿(6月7日)→論文採択の結果待ち→論文採択通知 Accepted!!(8月 14日)→発表スライド作成→発表練習→発表本番

私は10月26日15:00から15分間(発表12分・質問3分)口頭発表を行った。本番では、パソコンが遠く原稿を置く場所もなかったのですごく焦ってしまったが、発表がはじまるとポインターの使い方や間の取り方などにも注意しながら、落ち着いて発表できたと思う。しかし、所々で単語を忘れてしまった。原稿を見ずにスムーズに発表するためには、今このスライドで何を伝えたいか、一番伝えたいことを自分の英語で表現できるようにしておけば良いと思った。

質疑応答や発表後にコメントをいただいた際、自分の伝えたいことを思うように英語にできず、英語力の低さを痛感した。また、英語のプレゼンでは◎・○・△といった記号も日本のような意味にはとってくれず、しっかりと記載する必要があると思った。





・バック ・USB

ハンドミラーパンフレット

発表風景 (平野繭)

学会記念品



番外編! ~杭州での思い出~



【交通機関】

中国での移動は、新幹線、バス、地下鉄、タクシーを使いました。

新幹線

切符を買うためにはパスポートの提示が必要で、チケットには名前やパスポート番号の一部が記載 されていました。

● バス

2元ととても安く、観光地ということもあり、多くの人が利用していました。しかし、カーブや急ブ レーキには注意が必要です。

- 地下鉄
 手荷物検査や飛び込み防止用のホームドアが設置されて安全面に力を入れていると感じました。また、上海虹橋空港から上海浦東空港間の移動の際に、オシャレな人が多く驚きました。
- タクシー

ホテル周辺では、おもにタクシーを使いました。初乗りは10元+ガソリン代の1元で11元と安く、ホテ ルのコンシェルジュを通すと行き先も告げてくれます。帰りは魔法のカード(ホテルの住所が書いてあ るもの)を見せるだけでホテルまで連れて行ってくれました。

先輩方から中国の運転は荒いと聞いていましたが、本当にヒヤリ・ハットの連続でした。 横断歩道の青信号も短く、車もスピードを緩めてくれないので、渉るときは小走りでした。



地下鉄の券売機

新幹線

手荷物検査



25 日の昼食

霊陰寺

【観光】



私の中華料理ランキング TOP3

第1位 甘辛い味付けの豚肉



甘辛い味付けが癖になる!! 豚肉は1度あげてあり、カリット、ジューシー 冷めてもおいしく、餡とお肉がしっかりと絡まってい て最高においしい!! これぞ BEST OF 中華料理☆☆☆ とにかく!!白米と一緒に食べたかったぁぁぁ ただし骨がたくさんあるので食べるときは、お肉が いっぱい付いているものを見極める必要が。

第2位 東坡肉(トンポウロウ)



今回の旅で何度も食べた名物の東坡肉!! 東坡肉は豚の角煮でよく煮込まれているので、口 の中でホロホロととけていく、脂身も多いが、そこ がまたプリプリとした食感でたまらない!! 少し濃い目の味付けだが、肉まんの皮に東坡肉を はさんで食べるとちょうど良い濃さになり食べやす い。

東坡肉という料理名は詩人である蘇東坡からきたと いわれている。

第3位 龍井蝦仁



4. 最後に

国際学会では英語が使われるので、言葉の壁を感じたが、中国は漢字表記なので、親しみやすく少しは 理解することができました。また、文化の違いが心配でしたが、食事も美味しく、公共交通機関でのマナ ーも日本とあまり変わらなかったのでカルチャーショックはうけませんでした。物価自体は日本とほと んど変わらず、バスやタクシーの料金が安いので、日本も安くしてほしいと思いました。

海外旅行が好きで何カ国か行ったことがありますが、中国ははじめてだったのでとても新鮮で、まだま だ知らないことがたくさんあると思いました。また、中国での学会発表を終え、英語の大切さ重要性を再 認識し、新たな夢を見つけることもできました。

今回は、中国での移動・バスの手配・チケットの購入など、ほとんどを建施さんに行っていただき、あ りがとうございました。また、このような貴重な機会を与えてくださった小林先生および学会参加を支 援してくださった石川さんに心より感謝申し上げます。

ICSICT2018 参加報告書

群馬大学大学院 理工学府 理工学専攻 電子情報・数理領域 小林研究室 博士前期課程1年 柴崎 有祈子

1. 参加学会名称

2018 IEEE 14th International Conference on Solid-State and Integrate Circuit Technology (ICSICT 2018)

2. 開催場所

Huangdao Sheraton Hotel, Qingdao, China





Qingdao (青島)

学会開催ホテル

3. 開催期間

2018/10/31(Wed)-11/3(Sat) (渡航期間は 2018/10/29(Mon)-11/4(Sun))

4. スケジュール

10/29(Mon)	成田発 青島到着
10/30(Tue)	ハイアール社見学 観光
10/31(Wed)	ICSICT2018 Tutorial
11/1(Thu)	ICSICT2018 Opening & Keynote & Session
11/2(Fri)	ICSICT2018 Session
11/3(Sat)	ICSICT2018 Session & Banquet
11/4(Sun)	帰国

5. 報告・感想

ICSICT2018 は、IEEE が主催するデバイス技術や集積回路技術をテーマとした国際会 議である。1986 年に北京で初めて開催され、今回は 14 回目の開催となった。本国際 会議における一般論文投稿件数は 475 件で、採択数は 335 件、採択率は 75%である。 参加学生は、北京大学や復旦大学の学生が多いように見受けられた。

<発表論文>

"Silicon Verification of Improved Nagata Current Mirrors"

Mayu Hirano, Nene Kushita, Youich Moroshima, Hiromichi Harakawa, Takashi Oikawa, Nubkazu Tsukiji, Takashi Ida, <u>Yukiko Shibasaki</u> and Haruo Kobayashi

<発表日>

2018/11/2(Fri) 11:00~ (12min talk + 3min Q&A)

普段の自分の研究とは異なる内容についての発表であったため、事前の発表資料作成 等に苦戦したが、同研究室の先輩方に助けていただき、無事準備を終えることができ た。今回研究室から参加した学生の中で、自分が最初の発表だったため、様子がわか らず大変緊張した。事前に練習を重ねたため落ち着いて発表を終えることができたも のの、同時によりよいプレゼンテーションを行うために自分に足りない能力を自覚す ることができた。今回の経験を今後の研究や発表に活かしたい。



発表の様子(報告者本人)

6. 謝辞

この度、ICSICT2018 に参加させていただき、貴重な経験を積むことができました。 今回このような発表の機会を用意していただいた小林春夫先生、研究指導していただ きました諸先生方、学会参加のサポートをしていただいた石川信宣技術専門職員をは じめとする研究室のみなさまに感謝申し上げます。本当にありがとうございました。



青島流亭国際空港



青島ビール博物館①



生ビール (入場券に付属)







滞在先のホテル



青島ビール博物館②



桟橋付近の海



桟橋の先の建物



青島海底世界



Opening



2万歩散歩した先の海



Banquet



チンアナゴ (かわいい)



甘味にはしゃぎ取りすぎたビュッフェ



ホテル内装



集合写真

2010年

システム集積回路工学論

第2回 基準電圧発生回路

群馬大学客員教授 堀口真志

目次

- 1 基準電圧発生方式
- 2 V_{TH} 型、 ΔV_{TH} 型基準電圧発生回路
- 3 Bandgap Reference基準電圧発生回路
- 4 トリミング回路
- 5 バーンインを可能にするために
- 6 レイアウト上の注意

オンチップ電源回路の基本構成(降圧)



オンチップ電源回路の基本構成(昇圧)



基準電圧発生回路

PVT(Process Voltage Temperature)変動に対する安定性

- Process · · · · トリミング
- Voltage · · · ·

Temperature a(正の温度係数)+b(負の温度係数)
 a'(正の温度係数)-b'(正の温度係数)
 a''(負の温度係数)-b''(負の温度係数)

各種テスト可能 内部回路の動作マージンテスト バーンイン

基準電圧発生方式の比較

	MOS V _{TH}	MOS ΔV_{TH}	Bandgap Ref.
温度依存性	大	/]\	<u>را</u> ر
プロセス バラツキ	大	大	中~小
工程増加	なし	低 <i>V_{TH}</i> MOS	なし (三重ウェル)
出力電圧	m V _{TH}	$m \Delta V_{TH}$	1.2 – 1.25V
V _{EXTmin}	$m V_{TH} + \alpha$	$V_{THN} + V_{THP} + \alpha$	1.2 – 1.25V+α

V_{TH}基準電圧発生回路



$$V_{REF} = m V_{TH}$$

温度係数大
 $\Delta V_{REF} / \Delta T = -2 \text{ mV/° C } m$
正の温度係数をもつ物理量と
組み合わせる必要あり

7

*△ V_{TH}*型基準電圧発生回路(1)



K. Ishibashi, IEEE J. SSC p. 920, June 1992
△ V_{TH}型基準電圧発生回路(2)



M. Horiguchi, IEEE J. SSC p.1129, Oct. 1990

△ V_{TH}型基準電圧発生回路(3)



H. Tanaka, IEEE J. SSC p.448, Apr. 1994

Bandgap 基準 電 圧 発 生 回路の 原 理



 $V_{BGR} = a V_{BE} + b kT/q$ 温度依存性キャンセル可能

Bandgap基準電圧の生成



寄生バイポーラトランジスタ



Bandgap基準電圧発生回路(1)





Bandgap基準電圧発生回路(2)



Bandgap基準電圧発生回路(3)(Brokaw型)



A. P. Brokaw, IEEE J. SSC, SC-9, p.388, Dec. 1974.

$$I_R R_2 = \Delta V_{BE} = \frac{kT \ln N}{q}$$

$$V_{BGR} = V_{BE1} + 2I_R R_3$$

$$= V_{BE1} + \frac{kT}{q} \cdot \frac{2R_3 \ln N}{R_2}$$

- op-ampオフセットの影響小
- 位相余裕確保必要

Op-ampのオフセット電圧



等価回路





低電圧用Bandgap基準電圧発生回路

$$V_{BGR} = a \cdot V_{BE} + b \cdot kT/q$$

通常の設計: *a* = 1, *b* = 21~23, *V_{BGR}* = 1.2~1.25V

低電圧用設計: a < 1, b/a = 21~23, V_{BGR} = 1.2~1.25V×a

低電圧用Bandgap基準電圧発生回路(1)



H. Neuteboom, IEEE J. SSC p.1790, Nov. 1997

低電圧用Bandgap基準電圧発生回路(2)



H. Banba, IEEE J. SSC, 34, p.670, May 1999

低電圧用Bandgap基準電圧発生回路(3)



Y. Okuda, Symp. VLSI Circuits, p. 96, June 2007

トリミング回路



トリミングの効果



M. Hiraki, IEEE J. SSC, p.661, Apr. 2004

バーンインを可能にするために

<u>バーンインとは?</u>

- 目的: 潜在欠陥の顕在化による初期故障率の低減
- 方法: ストレス(高温、高電圧)を加えることにより、 顕在化を加速
- <u>降圧回路がある場合の問題点</u>

内部回路にストレス電圧がかからない

<u>解決策</u>

降圧回路でバーンイン用電圧 を発生



バーンイン電圧の発生



VDC: Voltage down converter L_1 : Core circuit L_2 : I/O circuit





H. Hidaka, IEEE J. SSC, p. 1020, July 1992

バーンイン電圧の発生方法(2)



レイアウト上の注意

(1) 素子間のミスマッチ

差動増幅器





(2) ノイズ高インピーダンスの回路





MOSトランジスタのミスマッチ低減

- (2) *L, W*を大きく 短チャネル、狭チャネル効果低減 $\Delta V_{TH} \propto 1/\sqrt{LW}$
- (3) Common centroid配置







カレントミラーのミラー比を正確に



 $W_{eff1} = W - \Delta W \qquad W_{eff2} = 2W - \Delta W \qquad W_{eff1} = W - \Delta W \qquad W_{eff2} = 2(W - \Delta W)$

★ 定数を№倍する



レイアウト上の注意・・・・ミスマッチ(5)

抵抗比を正確に



レイアウト上の注意・・・・ノイズ



問題

1:2のカレントミラーを作るべく、図のようにレイアウトした。 このレイアウトが良くない理由を2つあげよ。





2010年

システム集積回路工学論

第6回 低電圧・高精度CMOSバンドギャップレファレンス回路

群馬大学客員教授 堀口真志

目次

1 背景

- 2 従来のBGR回路
- 3 低電圧·高精度BGR回路
- 4 実測結果
- 5 まとめ

Bandgap reference回路(BGR回路)

- 高精度化
 温度ドリフト(線形、非線形)の低減
 電圧ばらつきの低減
 トリミング・・・・テストコスト、製造コストの増加
- ・低動作電圧化 出力電圧~1.2 Vによる制約 電源電圧の低下に伴う低動作電圧化の要求

目次

1 背景

2 従来のBGR回路

3 低電圧·高精度BGR回路

4 実測結果

5 まとめ

BGR回路の原理



低電圧BGR回路の原理



V_{BGR} = *a*·*V_{BE}* + *b*·*kT/q* 普通の設計: *a* = 1, *b* = 18~23, *V_{BGR}*=1.2~1.25∨ 低電圧用設計: *a* <1, *b*/*a* = 18~23, *V_{BGR}*=1.2~1.25∨×*a*

従来型BGR回路



高精度BGR回路



A. P. Brokaw, IEEE J. SSC, SC-9, p.388, Dec. 1974.

$$I_R R_2 = \Delta V_{BE} = \frac{kT \ln N}{q}$$

$$V_{BGR} = V_{BE1} + 2I_R R_3$$

$$= V_{BE1} + \frac{kT}{q} \cdot \frac{2R_3 \ln N}{R_2}$$

- op-ampオフセットの影響小
- 位相余裕確保必要
低電圧BGR回路(1)



H. Neuteboom, IEEE J. SSC, 32, p.1790, Nov. 1997

低電圧BGR回路(2)



H. Banba, IEEE J. SSC, 34, p.670, May 1999

低電圧·中精度BGR回路



Y. Okuda, Symp. VLSI Circuits, p. 96, June 2007

電圧ばらつきと動作下限電圧



V_{BE}の温度依存性

$$V_{BE} = V_{G}(T) - \frac{T}{T_{R}} \{V_{G}(T_{R}) - V_{BE}(T_{R})\} - (\eta - m) \frac{kT}{q} \ln\left(\frac{T}{T_{R}}\right)$$

線形

非線形

(上に凸)

- V_G: Bandgap電圧
- *T_R* Reference温度
- *n*: バイポーラの構造に依存する定数、3.6~4
- *m*: コレクタ電流*I*_Cの温度依存性、*I*_C∝*T^m* PTATの場合、*m* = 1

Curvature compensation(湾曲補正)BGR回路(1)



K. N. Leung, IEEE J. SSC, 38, p. 561, Mar. 2003. 14

Curvature compensation(湾曲補正)BGR回路(2)



目次

1 背景 2 従来のBGR回路 3 低電圧・高精度BGR回路 4 実測結果 5 まとめ

低電圧・高精度BGR回路の提案



S. Sano et al., Symp. VLSI Circuits, p. 22, June 2012 17

BGRコア



電圧ばらつきの要因



G. Ge et al., ISSCC, p. 78, Feb. 2010

オペアンプのオフセット電圧









 $\begin{aligned} \sigma(V_{TH}) &= \frac{q}{C_{ox}} \sqrt{\frac{N_A W_D}{3LW}} \\ \sigma(\Delta V_{TH}) &= \sqrt{2} \cdot \sigma(V_{TH}) \end{aligned}$ $\begin{aligned} & C_{ox} &: \quad \mathcal{F} - \mathbb{F} \& \& \& \& B \\ N_A &: \quad \mathcal{F} &: \quad \mathcal{F}$

オペアンプオフセット電圧の影響



オペアンプオフセット電圧の影響



湾曲補正の原理



湾曲補正の原理



湾曲補正の原理



湾曲補正回路

目次

1 背景 2 従来のBGR回路 3 低電圧・高精度BGR回路 4 実測結果 5 まとめ

試作チップ

Core Area = 0.1mm² Technology: 0.13-µm triple-well CMOS

電源電圧依存性

ばらつきと温度依存性

 V_{DD} = 1.0 V , 31 samples

湾曲補正の効果

目次

- 1 背景
- 2 従来のBGR回路
- 3 低電圧·高精度BGR回路
- 4 実測結果
- 5 まとめ

電圧ばらつきと動作下限電圧

まとめ

低電圧·高精度CMOS bandgap reference (BGR)回路

 オペアンプのオフセットの影響が小さく低電圧動作可能なBGRコア回路

 (a)動作電源電圧0.9~5.5V
 (b)電圧ばらつき ±0.34%/±1%(トリミングあり/なし)

 新れ線状補正電流による湾曲補正回路 温度ドリフト1mV以下を実現

2020年5月21日(木)

バンドギャップ基準電圧源回路

群馬大学大学院 理工学府電子情報数理 小林研究室 修士1年 山本 颯馬

Kobayashi Lab. Gunma University

バンドギャップ基準電圧源回路の1つ

2/26

群馬大学客員教授 堀口真志先生のスライドより https://kobaweb.ei.st.gunma-u.ac.jp/lecture/horiguchi-2.pdf

バンドギャップ基準電圧源回路のシミュレーション

バンドギャップ基準電圧源回路のシミュレーション

オフセット電圧(10mV)の追加

問題41の式の導出の参考回路

トランジスタの比 Q₁:Q₂=n:1

抵抗R₁=R₂の場合、 OPアンプ(U₁)を使った帰還ループにより, Q₁とQ₂のコレクタ電流は $I_c=I_{c1}=I_{c2}$

よって Q₁の逆方向飽和電流は nl_s Q₂の逆方向飽和電流は l_s

R₃の両端電圧ΔV_{BE}=V_{BE1}−V_{BE2}

温度補償方法:抵抗比の調整で可能

参考文献: QC出版社 QCconnect ブロコウ・セル 基準電圧源の温度補償 <u>https://cc.cqpub.co.jp/system/contents/1735/</u>

バンドギャップ基準電圧源回路 問題41

$$I_{R} = \frac{\Delta V_{BE}}{R_{2}} = \frac{kT \ln N}{qR_{2}}$$
$$V_{BGR} = V_{BE1} + 2I_{R}R_{3}$$
$$= V_{BE1} + \frac{kT}{q} \cdot \frac{2R_{3} \ln N}{R_{2}}$$

これらの式を導出せよ

バンドギャップ基準電圧源回路 問題41

9/26

10/26

$$\Delta V_{BE} = V_{BE1} - V_{BE2} = V_T \ln\left(\frac{I_R}{I_{S1}}\right) - V_T \ln\left(\frac{I_R}{N \cdot I_{S1}}\right) = V_T \ln N$$

よって
$$I_{R} = \frac{\Delta V_{BE}}{R_{2}} = V_{T} lnN = \frac{kT lnN}{qR_{2}}$$
$$(V_{T} = \frac{kT}{q}$$
より)
$$V_{BGR} = V_{BE1} + \frac{kT}{q} \frac{2R_3 \ln N}{R_2}$$
の導出

回路図より

$$V_{BGR} = V_{BE1} + 2I_RR_3$$

$$I_{R} = \frac{\Delta V_{BE}}{R_{2}} = \frac{kT \ln N}{qR_{2}}$$
を代入すると、

$$V_{BGR} = V_{BE1} + 2R_3 \frac{kT \ln N}{qR_2} = V_{BE1} + \frac{kT}{q} \frac{2R_3 \ln N}{R_2}$$

ツェナーダイオード利用電圧リファレンス回路



バンドギャップリファレンス回路



Brokaw型バンドギャップリファレンス回路



15/26Brokaw型バンドギャップリファレンス回路のシミュレーション



Brokaw型バンドギャップリファレンス回路のシミュレーション



Brokaw型バンドギャップリファレンス回路の起動



Brokaw型バンドギャップリファレンス回路の温度補償









Brokaw型バンドギャップ基準電圧源回路のシミュレーション



オフセット電圧なし



オフセット電圧(10mV)の追加



オフセット電圧(10mV)あり



オフセット電圧なしとありの比較

温度27.137356°Cにおいて

オフセット電圧なし V_{BE1}:0.61424174V V_{R4}:2.3628633V オフセット電圧(10mV)あり V_{BE1}:0.61424174V V_{R4}:2.3628631V

24/26

V_{OUT}:2.9771051V

V_{OUT}:2.9771049V

出力電圧 V_{OUT}の差:0.0000002V → オフセット電圧の影響小

Brokaw型でない回路とBrokaw型回路の比較まとめ





参考文献

[7スライド目 問題41 式の導出の参考回路] QC出版社 QCconnect ブロコウ・セル 基準電圧源の温度補償 https://cc.cqpub.co.jp/system/contents/1735/

[12.13.14スライド目] EDN Japan > パワー/電源 > 電圧リファレンスICを正しく 選ぶ (2/4) (2011年02月01日 00時04分 公開) <u>https://ednjapan.com/edn/articles/1102/01/news110_2.html</u>

[15スライド目 バンドギャップリファレンス回路のLtspice回路データ] QC出版社 QCconnect ブロコウ・セル 基準電圧源の温度補償 解説 https://cc.cqpub.co.jp/system/file/fetch/5392/