

2021年4月26日(月)



# 計測制御工学 第3回講義

---

## LSIテスト技術の基礎

小林春夫

群馬大学大学院理工学府 電子情報部門

koba@gunma-u.ac.jp

下記から講義使用 pdfファイルをダウンロードしてください。

出席・講義感想もここから入力してください。

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html> 1

2012年1月18日



# 大学での教育を考える

---

「東洋の道徳、西洋の芸」  
(佐久間象山)

群馬大学大学院 工学研究科

電気電子工学専攻

小林春夫

# 大学で身につけること

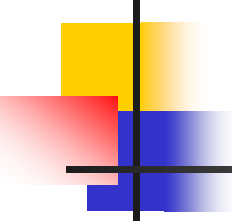
- 自分で習得する -

**知識:** 深い専門知識、広い一般教養

**良識:** 倫理、人格、品格、修養

**見識:** 先見性、創造力、ビジョン、  
リーダーシップ、  
夢、志、よい技術を見抜く力

大学教員は学生に対し、  
advisorの立場 (supervisor ではない)



# 良識、見識を磨くには 一つには...

---

渋沢栄一、松下幸之助、本田宗一郎  
盛田昭夫、Peter F. Drucker, Steve Jobs  
孫子、論語、歴史書 等  
自分にあっているものを読む。

ピンとくるものは、  
自分の年齢とともに変わってくる。

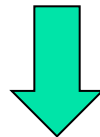


## 松下幸之助氏から学ぶ

---

「コストが安いからという理由で  
海外に進出したことはない。  
その国の人のためになると思い  
海外に出た。」

海外からの人を受け入れるのも同様であろう。



「義を先にして利を後にする者は栄える。」

(荀子)



# 本田宗一郎氏から学ぶ

---

## 製造業の原点

「人の役に立ちたい。

使って便利で楽しいものを提供したい。」

## 物造りの原点

「人の心を知ることは、

ものを造る根源である。」



## 渋沢栄一氏から学ぶ

---

「商業と道德とは、油と水のごとく  
相和せぬように思うのはあやまりである。  
いかに智識が発達し富が増進しても、  
道德を欠いては、決して世の中に立って  
大いに力を伸ばすことはできない。」

士魂商才



# 大学教育に2つの要素が必要

---

「東洋の道徳、西洋の芸」

（佐久間象山、江戸時代後期の思想家）

「西洋の芸」は議論されてきている。

今、必要求められているのは「東洋の道徳」。





# 西洋の芸

---

役に立つ**知識**を得る。

科学、工学、医学、経営学、語学、。。。。

近年では

産学連携、インターンシップ、国際交流、  
実践的教育、語学研修、技術経営。。。。

職を得る、自立するために有用



# 東洋の道徳

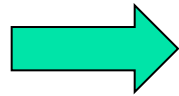
---

良識、見識

人間修養、帝王学。。

幕末、明治維新期の日本人、  
英語ができなくても先端技術がなくても  
海外の人たちの尊敬を集めた。

# 江戸時代までの教育



## 人間修養中心

「少にして学べば壮にして為すあり。  
壮にして学べば老いて衰えず。  
老いて学べば死して朽ちず。」

江戸後期の儒学者・佐藤一斎(1772～1859)

「言志晩録」第60条

現在の大学教育にこの要素取り入れる必要あり

# 松下村塾

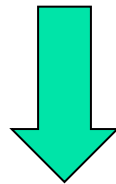
2011年11月 応用科学学会理事会・研修会で見学

先生 吉田松陰 20代

短期間(2年間程度)

地方(山口県萩市)

部屋2つのみの小さな家



明治維新を成し遂げた人材を多数輩出

# 学問の心得、自警

## 足代弘訓(江戸時代後期の国学者)

人をあざむくために学問をしない。

人とあらそうために学問をしない。

人をそしるために学問をしない。

人の邪魔をするために学問しない。

自分を自慢をするために学問をしない。

名を売るために学問をしない。

利をむさぼるために学問をしない。

宇都宮高校の生徒の時代にはじめて聴く。自分を戒める。



# 社会人教育の現場から

私の新人教育の目的の一つに「落ちこぼれを皆無とする」があります。この真意は「落ちこぼれ→メンタル面の挫折」の防止です。教育、実際はこの防止にかなりの力点をおいています。三洋において“アナログ大学院”で（メンタル面＋アナログ基礎）を1年教育した者からは、メンタル面の挫折者は一人も出ていません。“アナログ大学院”は非常に効果があります。このあたりが理解できる私の後継者が必要です。



# リーダーシップ、帝王学 史記に学ぶ

---

「将に将たり」 (漢の高祖 劉邦)

3人を使い切る。

韓信：「軍事」に優れる

張良：「謀」に優れる

蕭何：「政治」に優れる

優れた人材を登用し能力を発揮させる

# 出処進退 史記に学ぶ

「臥薪嘗胆」その後。越が呉を征服。  
功績があった**范蠡(はんれい)**は  
「狡兔死して走狗烹られ、高鳥尽きて良弓 蔵る」  
と、越を自ら去る。  
その後、齊にて商売で大成功、千金を残し去る。  
定陶にても商売に大成功。  
老いてからは子に店を譲り、悠々自適の暮らし。

人の真価は出処進退で決まる

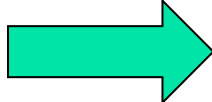




# 時代の切り替わりでは 必ずオープン化が行われる

---

オープン化

 これまでの価値観を否定。  
新時代を切り開く。

織田信長 楽市楽座

曹操 広く人材登用

吉田松陰 松下村塾 (当時の)身分に  
かかわらずだれでも受け入れる

2014年5月9日



# 日米の大学 私感

---

群馬大学大学院 工学研究科

小林春夫



# アインシュタインの言葉

---

「大学の教育の価値は、  
事実を数多く学ぶことではない。  
教科書からは学べないことを考えるよう、  
頭を鍛えることである。」

「学校で学んだことを  
一切忘れてしまった時に、  
なお残っているもの、それこそ教育だ。」



# 「学び」と「教え」の姿勢

---

「稽古とは、一より習い十を知り、  
十より返る、もとのその一。」

(千利休)

「知って覚えたことを  
直ぐに言葉には出すことをせず、  
不断に学び続けて、  
これを人に教える。」 (論語)



# 大学での教育研究

---

「大学は専門的な知識を成果に結びつける、  
そのやり方を教えるところである。」

「大学はさまざまな専門分野の知識を集めて  
成果に結びつけるところである。」

(ドラッカー)



# 知識、情報の活用

---

「知識の奴隷になるのではなく、  
知識を縦横無尽に使いこなす。」

(松下幸之助)

「知識」は本の中にはない。

本の中にはあるのは「情報」である。

「知識」とはそれらの「情報」を仕事や成果に  
結び付ける能力である。

(ドラッカー)



# 研究室での教授の役割

---

「一つの発想をし、目標を皆に示す。  
その最初の発想は、指導者みずからが  
やらなければならない。」(松下幸之助)

「将たる者、方向を指示し、兵站す。」



# 教師像を考える

---

The mediocre teacher tells.

凡庸な教師は指示をする。

The good teacher explains.

良い教師は説明をする。

The superior teacher demonstrates.

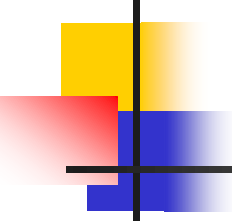
優れた教師は範となる。

The great teacher inspires.

偉大な教師は内なる心を揺り動かす。

(教育学者 William Arthur Ward)





# 良い研究のためには 素人発想、玄人実行

---

「発想は、単純、素直、自由、簡単でなければならない。

発想を実行に移すには知識がいる。

習熟された技がいる。

考えがよくても、

下手に作ったものはうまくは動かない。」

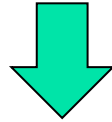
(カーネギーメロン大学 金出武雄 教授)

Naysayer: ノーという人。  
Nay = No

## 「悪しき専門家」になるな

新しいことをやろうとする。

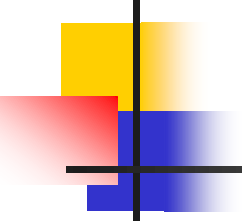
トラブルに対処する提案をする。



できないという理由をすぐ5つあげる。

**A winner finds solutions, a loser finds excuses.**

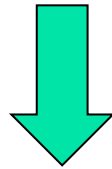
解決策を見つける人は勝者となり、  
言い訳を見つける人は敗者となる。



# 「研究成果を公表する」 アカデミズムの世界では重要

---

新しい知見・研究結果



公開・発表してはじめて意味をもち  
成果として認められる。



# 米国一流大学は厳しい

---

## ● 教員

任期制。Tenure をとるまで大変。

研究成果をあげ論文を書かねば生き残れない

**Publish or Perish**

学生の授業評価も 教員の重要な評価項目

休講したら必ず補講を行う(契約社会)

## ● 学生

卒業が大変

教員、学生はハードに仕事・勉強する。

# 米国一流大学の工学部

中国の  
精華大学  
復旦大学等の  
一部でも

- 教授は産業界との共同研究



- 最先端の研究テーマ

産業界によい研究テーマ・先端技術情報あり

- 共同研究費の一部をテーマ担当の  
大学院生の奨学金(生活費、授業料程度)に

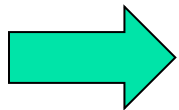


- 大学院生は産業界の先端技術を身につけ  
ハイテク企業に就職



# 産学連携で 大学 工学部のレベル向上

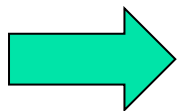
- “Who is your academic advisor ?”



“I am working for Prof. YYY.”

(YYY教授から奨学金を得て依頼研究をしている)

- 大学院の指導教員



**academic advisor** (supervisor ではない)

大学院生が主体的に研究を行う

- 教授は企業研究者・技術者との交流の中から研究テーマを見つけている。



# 産学連携の歴史

---

米国では

かつては 大学は「象牙の塔」

第2次大戦中： 大学、研究所は

軍と共同で軍事研究

終戦後： 産業界と一緒にやる

→ うまくいった。

日本：

1999年頃、産業界の要請で

文部科学省が大学を指導



# 地域と大学

---

「シリコンバレーのみならず、元気の有る企業や地域には必ずその核となる大学が御座います。企業は社会のニーズを捉えるには長けていますがその実現には、原理原則からのアプローチが壁を破る為に必要な場合があります、大学の先生方からのご支援が良い結果を生み出して居ります。勿論、優秀な卒業生に活躍頂く場を提供して、好循環を作り出しています。」

(シリコンバレー在住者より)



# 米国の一流大学での 博士課程修了学生

- 学界だけでなく産業界もリード。
- 博士号取得者は産業界でも高く評価され、給与、地位がよい。
- 博士号の有無は歴然とした社会的立場の差あり
- 幅広い知識  
Major (専攻) と Minor (副専攻)2つ
- レベルも高い。Doctor of Philosophy ↔ Ph.D.
- 日米競争力の差との指摘もある。

↓  
日本でも求められつつある。



# 博士号取得者には 幅の広さが期待される

---

「ハードウェア技術者にとって  
最も重要なものはソフトウェア技術。  
ハードウェアとソフトウェアの接点部分に  
大きなビジネスチャンスがある。」  
(プレスコット、(元)三洋電機 小山博氏)



# 博士課程で長所を伸ばす

---

台湾、米国トップの設計会社のIC

チップ面積が小さい      低コスト化

クロック周波数が低い      低消費電力

プロが設計      競争力のあるICの戦略

↔ とりあえず動く IC

100人のgeneralist より1人のspecialist

Specialist 育成・教育と受け入れるシステム



## なぜ米国から新しいものが生まれるか

---

「米国では different であることを好む。

日本では uniform であることを好む。」

(ソニー 盛田昭夫氏)

米国は多民族国家。

多様性が特徴。

公平性(Fairness), オープン性を重要視。

米国で一番 = 世界で一番



# 新しいアイデアを生み出す

---

「創造力とは、いろいろなものをつなぐ力だ」  
(Apple社, Steve Jobs)

「イノベーターは関連づける力のある人。  
経験・知識が豊富になるほどその能力が高くなる。  
新しいものを見たとき、新しい関係に気がつき、  
その一部が斬新なアイデアになる。」  
(Harvard University の調査研究結果)



# 米国の懐（ふところ）の深さ

---

世界中から 国、民族を問わず  
優秀で意欲のある人を受け入れ、  
高いレベルの教育を与え、  
卒業後は能力を発揮できる職を得る  
機会を与える。

教員も結果として様々な国籍、民族・人種



# 留学生の受け入れ

---

米国は移民の国。

意欲があり能力が高い留学生を  
積極的に受け入れる。

受け入れは(米国に)費用がかかるが、  
自国に利益をもたらすことを  
経験的に知っている。



# 日本社会と米国社会

---

日本： 均一な試験の最低点で比較する

(大学入学試験の偏差値)

最低点、平均値の引き上げ

均一なものを大量生産するのに適す

米国： 最高点を伸ばす

新しいものを生み出すのに適す



両方重要。日本はもっと「最高点で競う」

「最高点を伸ばす」という発想も必要





# 「企業での即戦力」の大学教育とは

米国企業 → 「大学新卒を一括採用・新人教育」  
ということはない。

一つの職のポジション得るために 大学新卒者と  
その分野で何年か経験ある人が競う。

大学での即戦力教育

→ 新卒者がその分野の経験者と競争できる教育

「今の大学教育を少し企業にベクトルを向ける」  
という発想ではない。



# 世界に目を向ける

---

世界(海外)と協力、交流できる力をつける。

世界と競争できる力をつける。



結果として、「日本」「地域」への  
大きな貢献にもなる。

「日本の。。。」「地域の。。。」の発想だけでは  
できる仕事・貢献は限られてしまう。



# 研究とその発表は強力な武器

よい研究をしてよい発表を行う。



- 研究者、研究機関、産業界と容易に交流できるようになる。 (よい情報が集まる)
- 大学の、研究者・高校生・産業界に対する対外的なアピール (よい人が集まる)
- 研究予算が獲得しやすくなる。



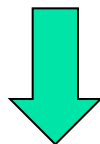
ポジティブ・フィードバック



# 志を高く持つ

---

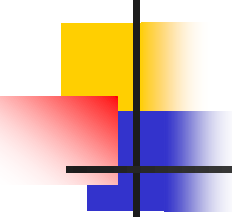
研究成果の学会・論文発表



「この分野の技術・産業を  
振興するために行う」という気持ちで。

功名心を捨てる。

「智名なく勇功なし」(孫子)



# 「即戦力教育」、「実利」だけでは 大学に人は集まらない

---

「この地上で大学ほど美しいものは、そう多くはない。  
なぜなら、そこには無知でありたくない人たちが  
真理探究のために集まり、  
真理を知った人たちが、  
それを広めようとしているからである。」  
(英国 教育者、ジョン・メイスフィールド)

「私が数学の研究をするのは人間の名誉のためだ」  
(フランス 数学者 アンドレ・ヴェイユ)



## まとめ

---

- 工学部のレベル向上には  
産学連携は必須。
- 大学院では 専門性の深さとともに  
幅の広さをもつ人材育成が重要。
- 実践的研究教育は時代の要請。
- 「すぐに役に立つ学問は  
すぐに役に立たなくなる」の側面もある。  
が、結果として米国流はうまくいっている。



2020年5月4日

---

# デジタルLSIテスト技術入門

群馬大学大学院 理工学府 電子情報部門

小林春夫

koba@gunma-u.ac.jp

# テストと測定は似て異なる技術

## ● テスト(Test):

LSI製品出荷時の「良品」「不良品」判別  
判別精度 & コストが重要

エンジニアリング、生産技術/量産技術

No production without testing

## ● 測定(Measurement, Characterization):

研究室レベルのLSI特性評価

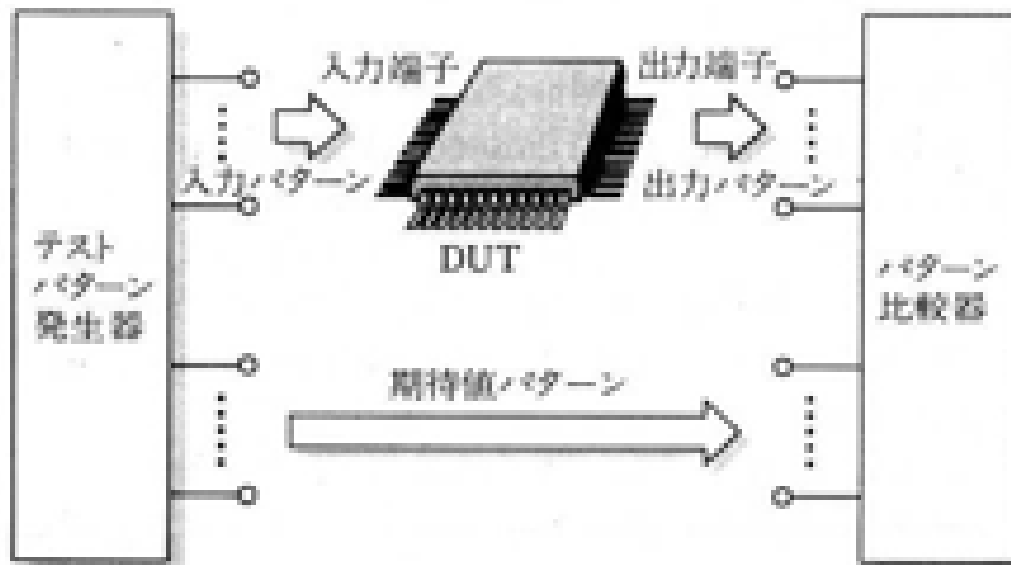
測定精度重要、サイエンス

No science without measurement





# ロジックLSI用試験装置



ロジック  
(logic)



同じ

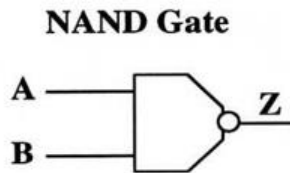
デジタル  
(digital)

ロジックLSI入力にテストパターンを与える。  
その出力と期待値を比較する。  
一致しない場合はそのLSIは故障している。

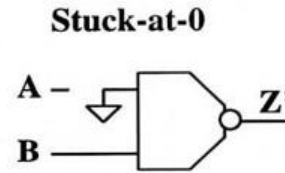
# デジタルゲートの故障モデル 故障検出テストパターン

## 縮退故障モデル (Stuck-at fault model)

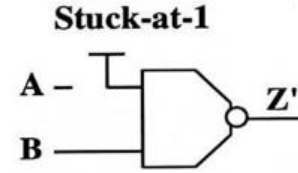
正常なNAND回路



入力が 0 に  
はりつく故障



入力が 1 に  
はりつく故障



## 縮退故障検出テストパターン

A	B	Z	Z'	Z''	
0	0	1	1	1	
0	1	1	1	0	→ Stuck-at-1 is detected.
1	0	1	1	1	
1	1	0	1	0	→ Stuck-at-0 is detected.

A=0, B=1 で検出可

A=1, B=1 で検出可

# 故障シミュレーション

## 故障検出率

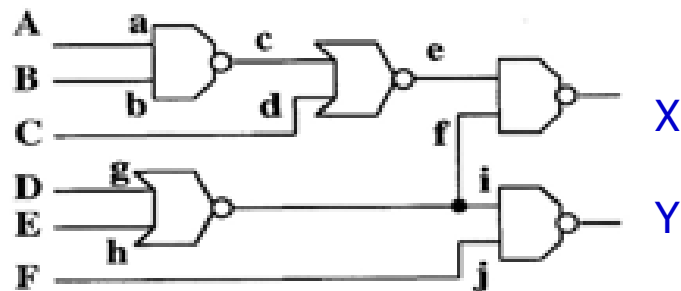
そのテストパターンで  
何パーセントの故障を  
検出できるか

### 故障シミュレーション

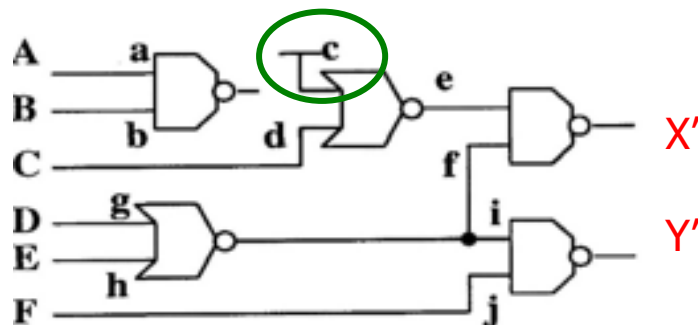
テストパターン系列を入力(A,B,...,F)に  
与える。(X,Y)と(X',Y')の値が異なることが  
あれば ノード c の"1"縮退が検出できる。  
全てのノード(a, b,..., j)に対して一つずつ  
"1", "0" 縮退に設定し(X,Y)と(X',Y')の値が  
異なることがあるかをシミュレーション。

**故障検出率** そのテストパターン系列で

$$\frac{\text{"1"縮退検出可のノード数} + \text{"0"縮退検出可のノード数}}{\text{全ノード数} \times 2} \times 100[\%]$$

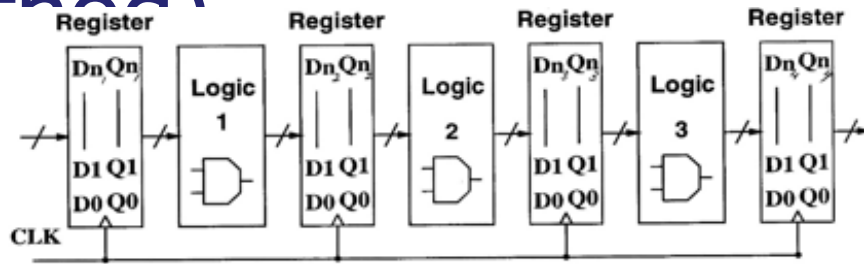


正常な回路



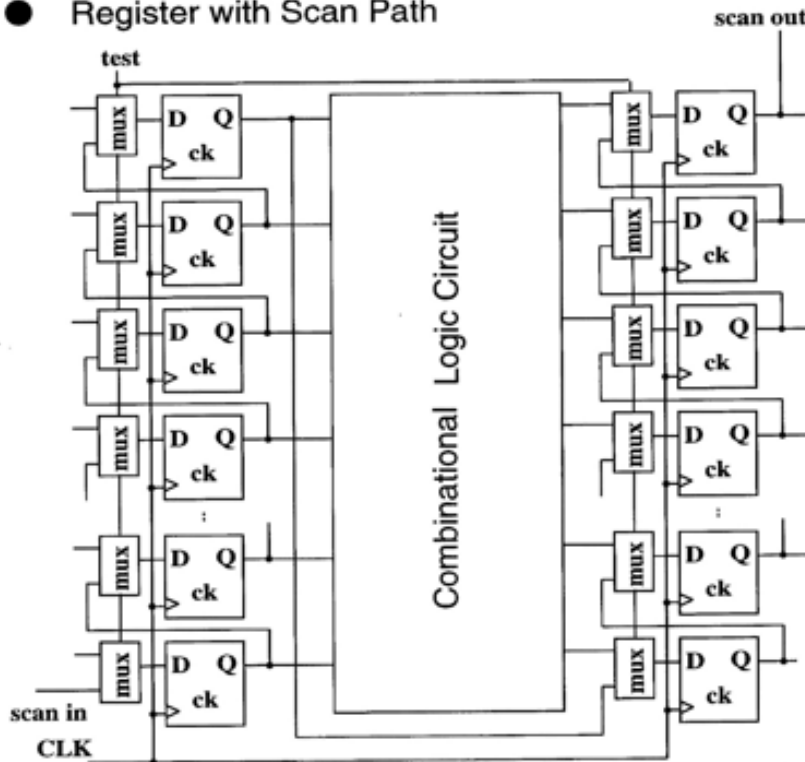
ノードcを"1"に縮退

# スキャンパス法 (Scan Path Method)

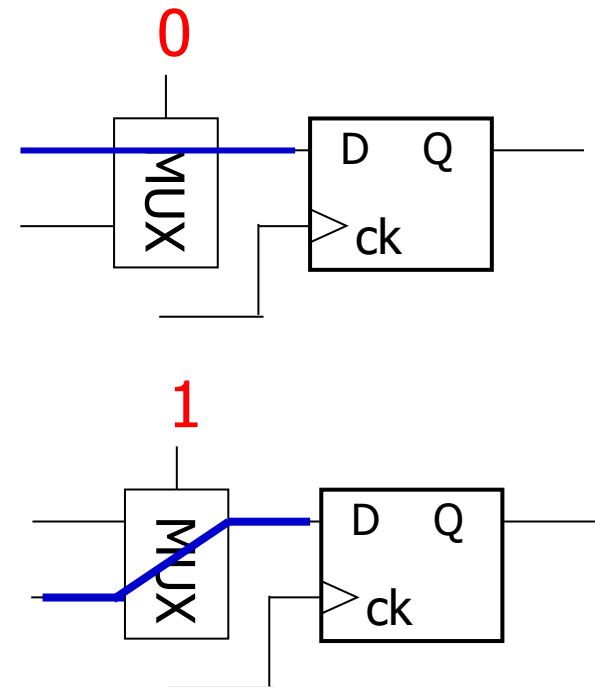


同期回路

## ● Register with Scan Path

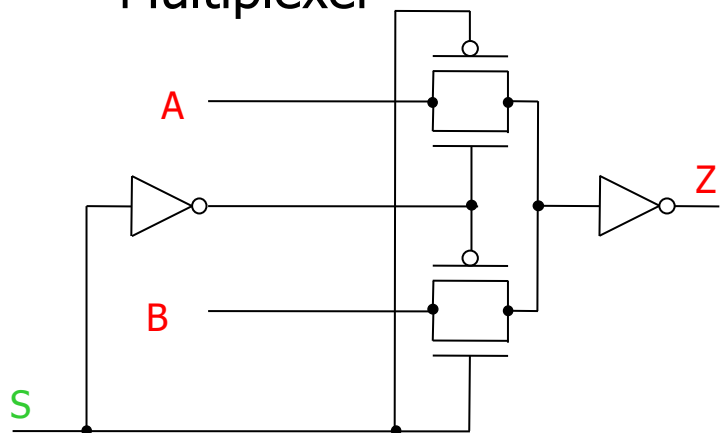


## ● スキャン付きFlip-Flop

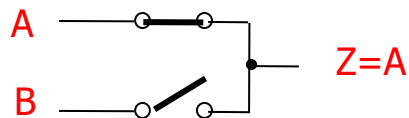


# CMOS マルチプレクサ回路

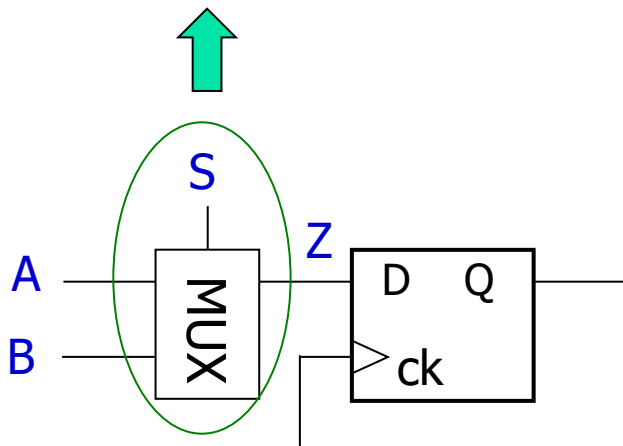
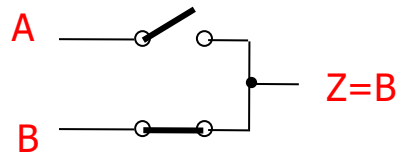
Multiplexer



a) When  $S=0$

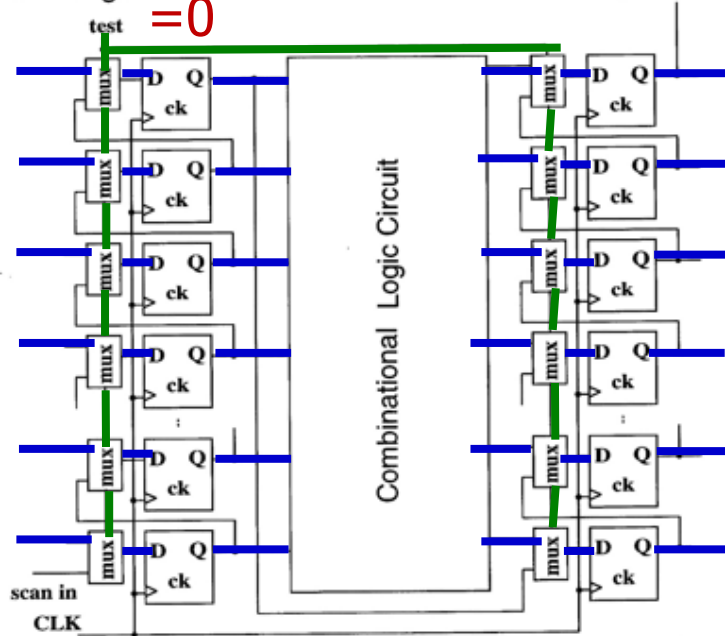


b) When  $S=1$



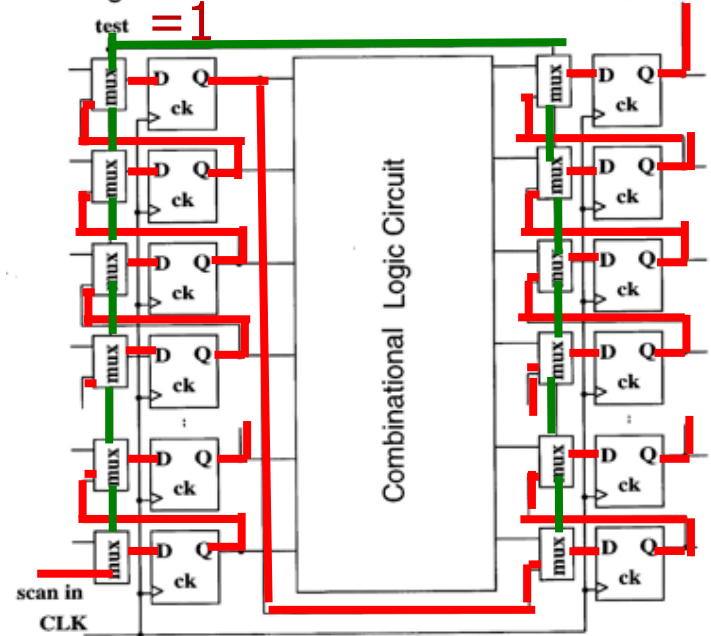
# スキャンパス回路の動作

● Register with Scan Path



通常動作モード

● Register with Scan Path



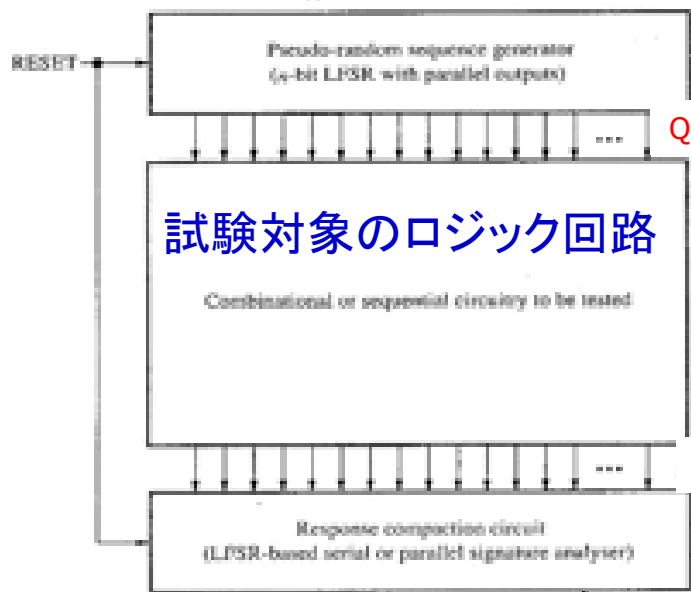
スキャンテスト動作モード

- 可制御性: Flip-Flopに任意データ設定可能
- 可観測性: Flip-Flopのデータ読み出し可能

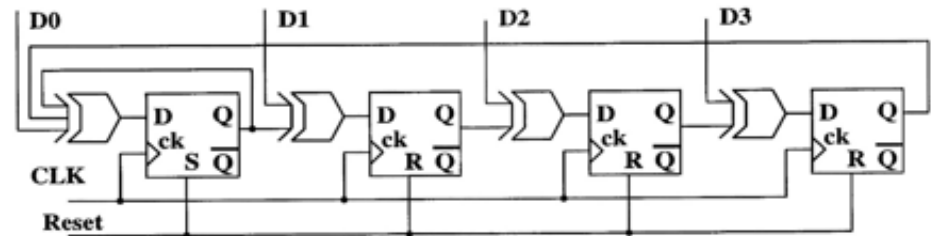
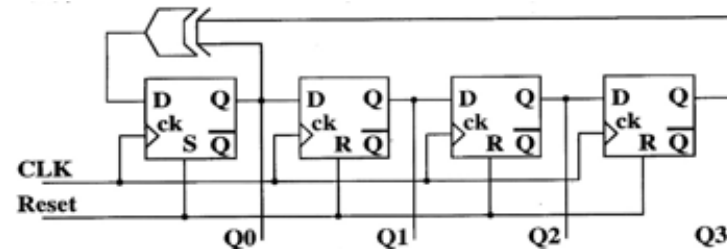
Flip-Flop, 組み合わせ回路のテスト可能

# ロジック用組み込み自己テスト回路 (Logic Built-In Self-Test: LBIST)

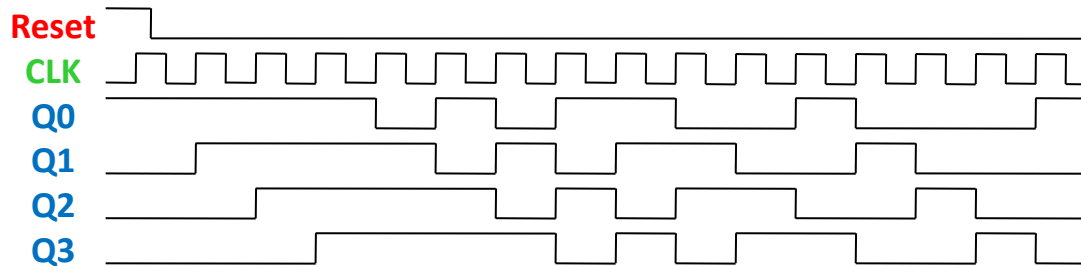
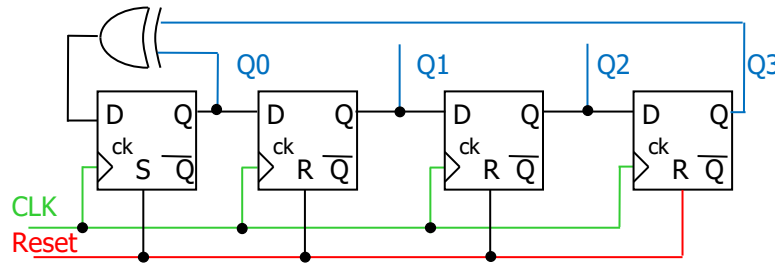
信号発生回路



応答圧縮回路



# 疑似ランダム信号発生回路 (Linear Feedback Shift Register)



- $Q0=Q1=Q2=Q3=0$  以外の15通りの信号を発生
- (再現性のある)疑似ランダム信号を発生 ➡ M系列信号
- フィードバックの取り方には決まりあり

<https://ja.wikipedia.org/wiki/線形帰還シフトレジスタ>

[http://zakii.la.coocan.jp/signal/41\\_lfsr.htm](http://zakii.la.coocan.jp/signal/41_lfsr.htm)



# ロジック用組み込み自己テスト回路の特徴

## 利点

- LSI試験装置不要でテストできる
- 出荷時だけでなく、フィールドでの自己診断にも使用可
- デジタルLSIの実際のクロック周波数動作でテスト可

## 欠点

- 故障検出率を高くできない。

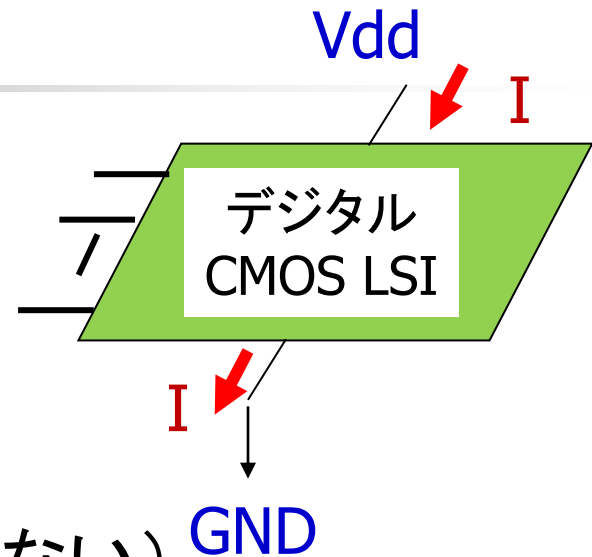
## 技術のオリジン

- もともとは HP社がボードの回路の自己テスト用に開発  
(Signature Analysis 法)



# IDDQ テスト

各入力ピンを  
Vdd または  
GNDに固定



デジタルCMOS LSI

テスト時に入力を固定(トグルしない)



正常チップ: 電源VddからGNDへの電流  $I$  は微小

電流  $I$  が大きければ「どこかに故障あり」と判定

# 論理否定 (NOT)

論理変数  $A, Z$

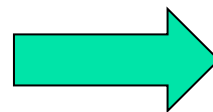
$A$ : 入力,  $Z$ : 出力

$$Z = \overline{A}$$

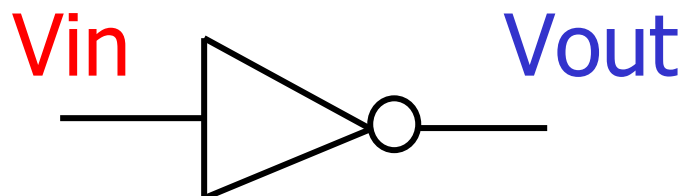
真理値表

$A$	$Z$
0	1
1	0

NOT を実現する回路

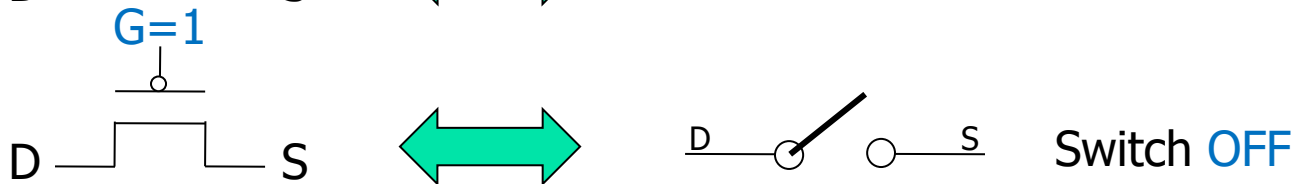
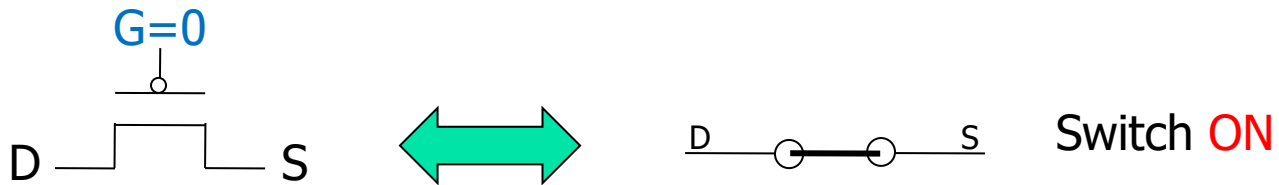


インバータ回路

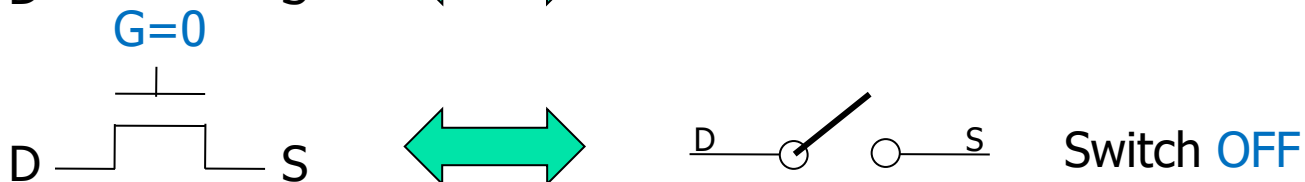
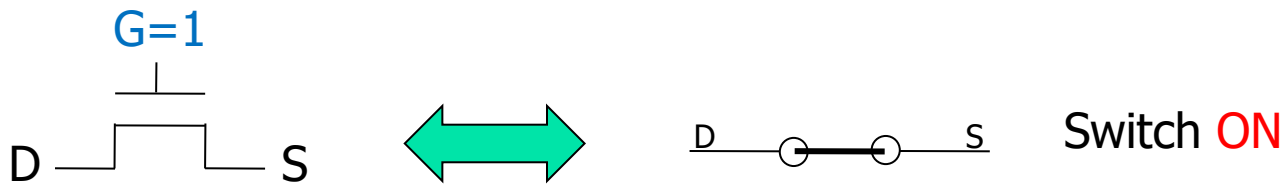


# PMOS, NMOS スイッチ

## (1) PMOS

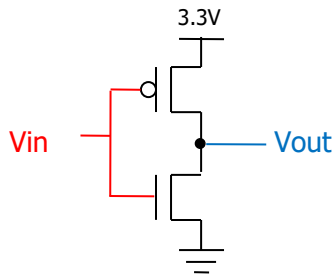


## (2) NMOS

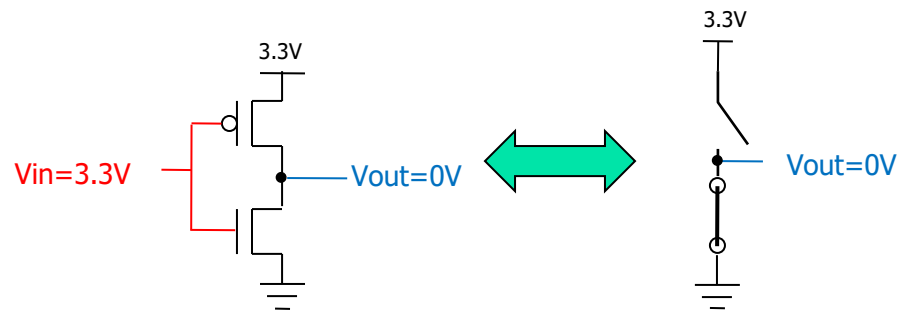


# CMOSインバータ回路

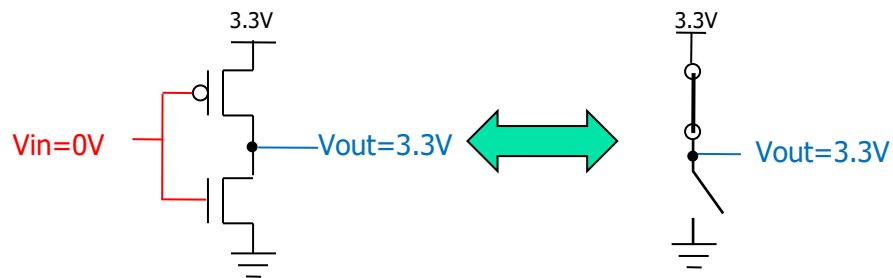
## Inverter



a) When  $V_{in}=1$  (3.3V)



b) When  $V_{in}=0$



# NAND

(NAND = AND + NOT)

論理変数  $A, B, Z$

$A, B$ : 入力,  $Z$ : 出力

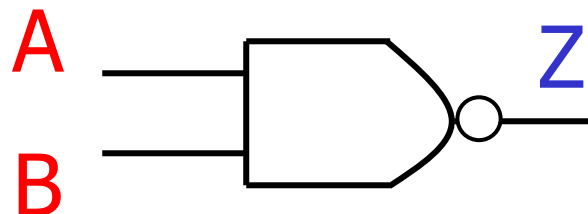
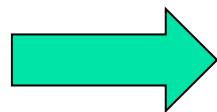
$$Z = \overline{A \cdot B}$$

A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

真理値表

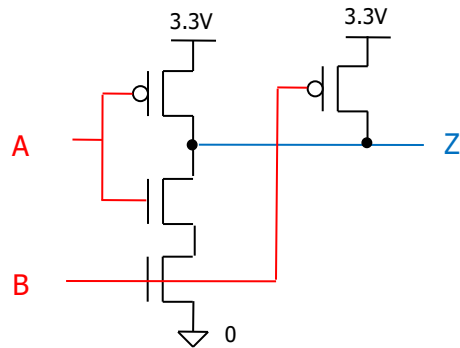
NANDを実現する回路

NAND回路

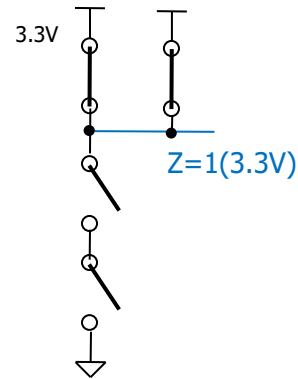


# CMOS NAND回路

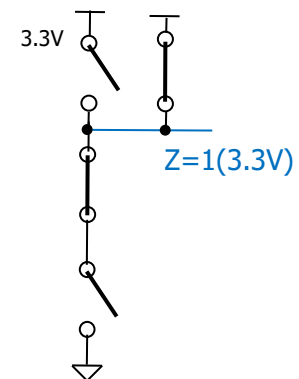
NAND



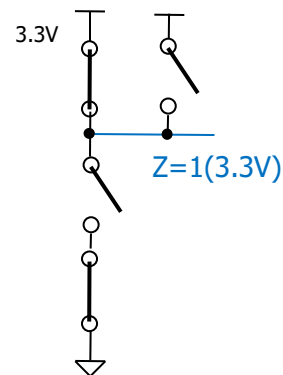
a) When  $A=0, B=0$



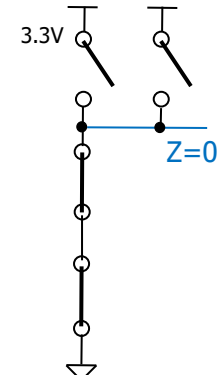
b) When  $A=1, B=0$



c) When  $A=0, B=1$



d) When  $A=1, B=1$

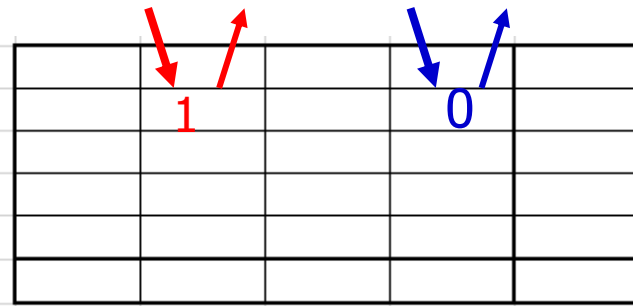


# ソフトウェア

LSI内部回路が何らかの理由で一時的な誤作動を起こし、記録された内容が破壊されること

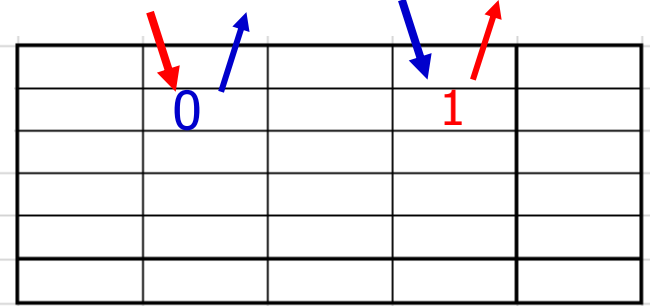
正常なメモリ

1を write    1が read    0を write    0が read



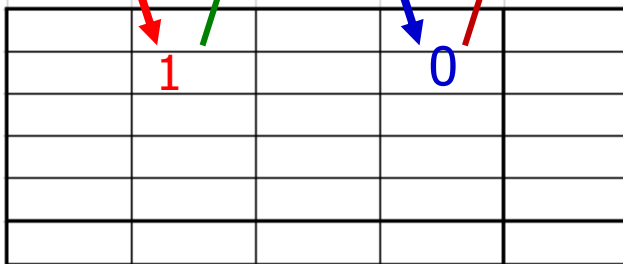
故障

1を write    0が read    0を write    1が read



ソフトウェア

1を write    希に 0が read    0を write    希に 1が read



LSI微細化・低電源電圧化



ソフトウェア率 高

宇宙線もソフトウェアを誘発



宇宙航空用LSIはソフトウェア対策必須



# 排他的論理和 (EXOR)

論理変数  $A, B, Z$

$A, B$ : 入力,  $Z$ : 出力

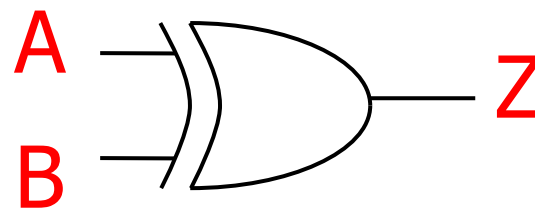
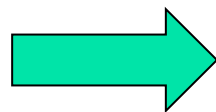
$$Z = A \oplus B$$

$A$	$B$	$Z$
0	0	0
0	1	1
1	0	1
1	1	0

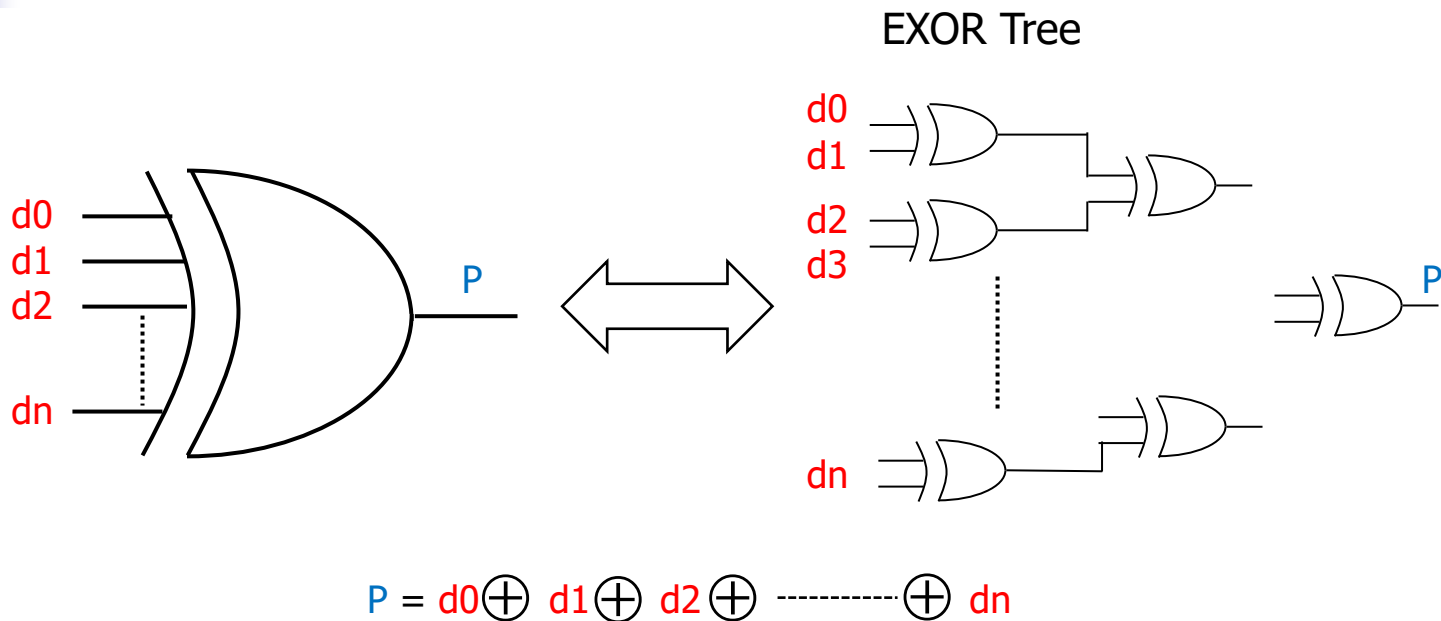
真理値表

EXORを実現する回路

EXOR回路



# 多入力EXOR 回路とパリティ



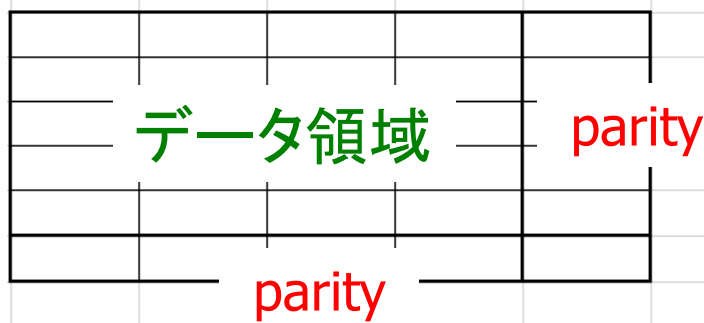
Parity

$d0, d1, \dots, dn$  の1の数が奇数個  $\rightarrow P=1$   
偶数個  $\rightarrow P=0$

メモリ、通信のデータチェック等に使用

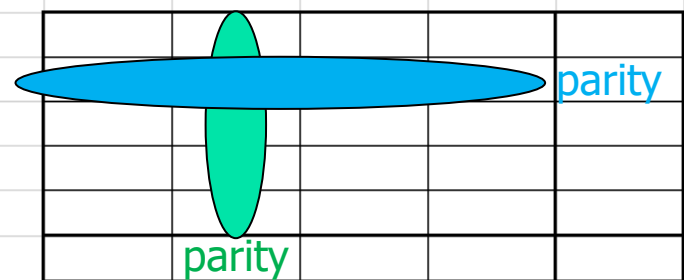
# 誤り訂正符号 (Error Correction Code: ECC)

ECC付メモリ



1	0	1	1	1
0	1	0	1	0
1	1	0	1	1
1	1	0	1	1
1	0	1	0	0
0	1	0	0	1

正しいデータの場合



誤り

1	0	1	1	1
0	1	0	1	0
1	1	1	1	1
1	1	0	1	1
1	0	1	0	0
0	1	0	0	1

誤り

# 誤り訂正符号 (続き) (Error Correction Code: ECC)

誤り

1	0	1	1	1
0	1	0	1	0
1	1	1	1	1
1	1	0	1	1
1	0	1	0	0
0	1	0	0	1

誤り検出

誤り

1	0	1	1	1
0	1	0	1	0
1	1	0	1	1
1	1	0	1	1
1	0	1	0	0
0	1	0	0	1

誤り訂正

Parity データは誤りがあることのみ検出可。訂正はできず。

				1
				0
				1
				1
				1
				0
0	1	0	0	Parity = 1

と のparity は一致

				1
				0
				1
				1
				1
				0
0	1	0	1	

一致してなければ 誤り有り

# デジタル回路とアナログ回路の テストの比較

## ● テスト容易化回路

デジタル 一般手法あり(スキャンパス、ロジックBIST)

アナログ 回路毎に個別対応

## ● 故障モデル

デジタル 縮退故障モデル

アナログ 一般的モデルなし

## ● 故障検出率

デジタル 明確

アナログ はっきりしないが、さまざまな試み

**不良の問題が多いのはアナログ。車載用ICで厳しい要求**

<https://xtech.nikkei.com/dm/atcl/event/15/111600089/111800021/>

<https://xtech.nikkei.com/dm/article/EVENT/20141022/384261/>

<https://xtech.nikkei.com/dm/article/EVENT/20141023/384492/>

<https://xtech.nikkei.com/dm/atcl/event/15/111600089/111800023/?ST=SP>

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/seattle2014itc.pdf>

# 加速試験



スヴァンテ・アレニウス  
1857-1927 (スウェーデン)

「このLSIの寿命は20年」  
➡ なぜ分かるの、どうやって試験するの？

「LSIの寿命は温度が10度上昇すると半分になる」  
(**アーレニウスの式**) を利用

高温にて「故障が短時間で生じる」ように  
故障生成を加速 (加速試験)



常温でのそのLSIの寿命を推定できる。

<https://ja.wikipedia.org/wiki/加速劣化試験>

専門コンファレンス 4  
電子計測技術の最前線

# ミックスドシグナルSOC テスト技術の動向と 最近の研究成果

群馬大学大学院 電気電子工学専攻  
小林春夫

k\_haruo@el.gunma-u.ac.jp  
<http://www.el.gunma-u.ac.jp/~kobaweb/>

# 発表内容

1. ミックスド・シグナルSoCテスト技術の動向
  - ミックスド・シグナルSoCテスト技術
  - アナログ回路部テストの問題点
  - アナログ回路のテスト容易化技術
2. ADCテスト信号発生技術の開発事例
  - アルゴリズム 1: 位相差切り替え法
  - アルゴリズム 2:  $\Delta\Sigma$ DAC使用
  - アルゴリズム 3: プリデステーション
3. まとめ



# 発表内容

## 1. ミックスト・シグナルSoCテスト技術の動向

### ● ミックスト・シグナルSoCテスト技術

● アナログ回路部テストの問題点

● アナログ回路のテスト容易化技術

## 2. ADCテスト信号発生技術の開発事例

● アルゴリズム1: 位相差切り替え法

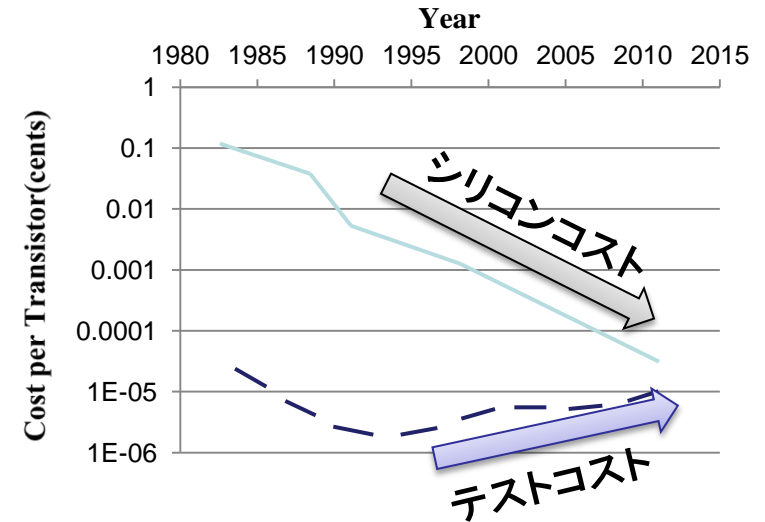
● アルゴリズム2:  $\Delta\Sigma$ DAC使用

● アルゴリズム3: プリデステーション

## 3. まとめ

# LSIテストはコストが最も重要な評価関数

- 微細化・高集積化でシリコンコストは低下、テストコストは増加。
- 「コスト」の概念はミクストシグナルSOCのテストの課題を明確にする。
- LSIテスト技術はすべて「コスト」に収束する。



LSI大量生産と出荷テスト

# 「テスト」と「測定」は異なる

- 製造出荷テスト: 100% エンジニアリング

“Go” or “No Go” の判定

例: DUT と “Golden Device” の性能比較でよい。

LSIテストは生産・製造技術である。

エンジニアリングセンスが必要。

LSIテストは低コストでなければならない

- 測定 : 50% サイエンス, 50% エンジニアリング

正確な性能評価

# LSIテストのマネージメント戦略

---

- 戦略1：  
アナログDFT, BIST を開発し  
低コストATEを用いてテストコスト削減
- 戦略2：  
高性能ミクストシグナルATEと  
そのノウハウを用いて、  
素早くLSIを市場投入して利益を得る

DFT: Design for Testability

BIST: Built-In Self-Test

ATE: Automatic Test Equipment

# LSIテスト技術 人的リソース

---

- 人の協力が重要

- 回路設計者
- テスト技術者
- ATE メーカー技術者
- 経営者
- 大学での研究者

- アナログテスト容易化技術の研究・開発は  
LSIテスト技術に加えて  
アナログ技術のバックグラウンド必要

- 現状、アナログRF回路設計とそのテスト技術の  
研究者、学会は別のグループで交流は限定

# 低コストテスト

---

## 理想:

- 全てのチップが動作. テストしない

## 実際:


- 低コスト ATEを使用
- テスト時間が短い
- 同時に多数のチップを並列テスト
- DFT, BISTの開発期間短く、チップ面積小

## テストによる付加価値:

- 不良品をださない
- 故障診断 (車載応用で重要)
- 歩留まり改善

# 低コストATE

---

- **デジタル ATE**
  - 任意波形発生器 (AWG) 等のアナログオプションを使用しない
  - 入出力ピンがデジタル
- アナログATEのデジタルATEへの置き換え  
 マルチサイトテストが可能になる
- **中古ATE**
- **内製ATE**

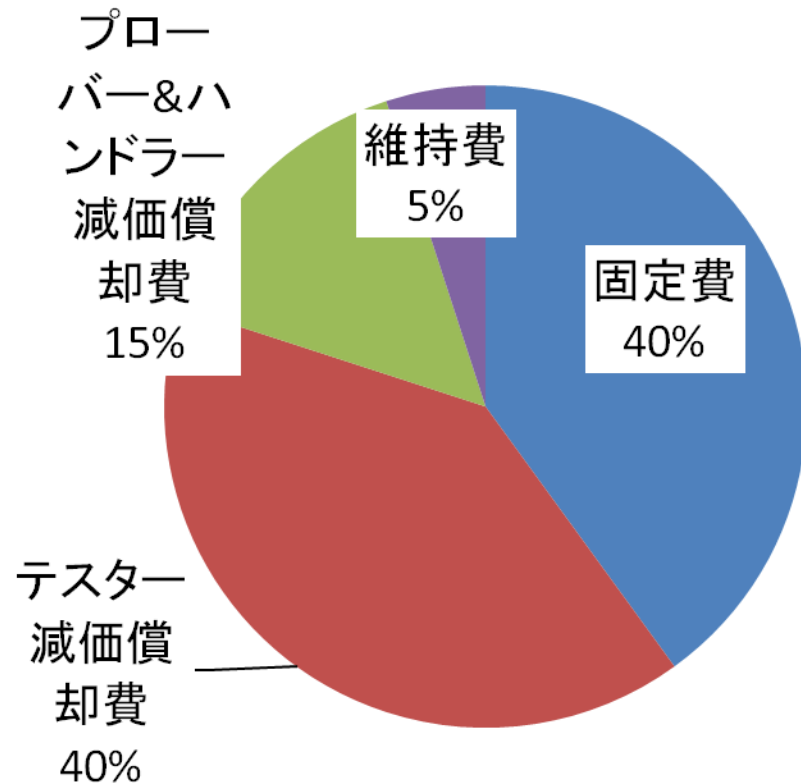
テスト時間が短いことは以前として重要

AWG: Arbitrary Waveform Generator

# テストコスト低減にテスト時間は重要

テストコスト =

時間当たりテストコスト



X

テスト時間

群馬大学非常勤講師  
(元)アジレント・テクノロジー  
山田庸一郎先生 資料



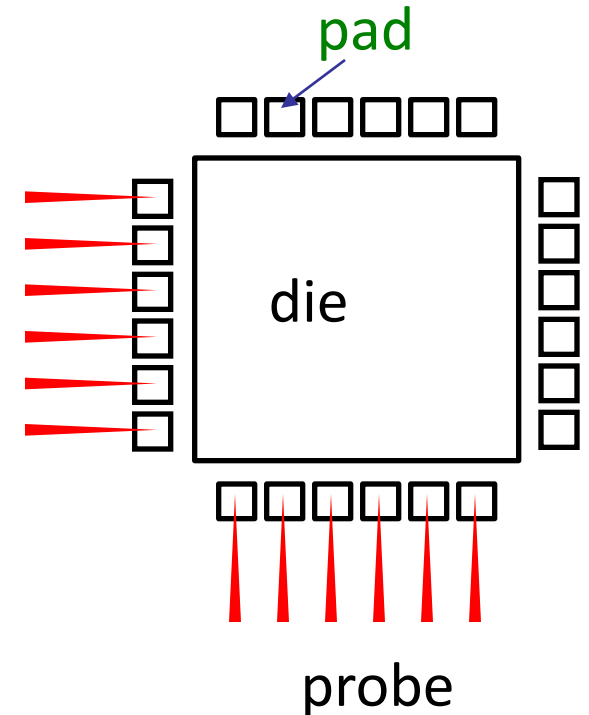
# ウェーハーテスト

- パッケージ前のウェーハーテストは低コスト化につながる.
  - プロービングの問題点
    - プロービングのオン抵抗
    - PADがダメージを受ける
    - 高周波信号のプロービングは高コスト
- ⇒ 歩留まり改善後に行わない.
- 複数チップ同時のプロービングは難しい.

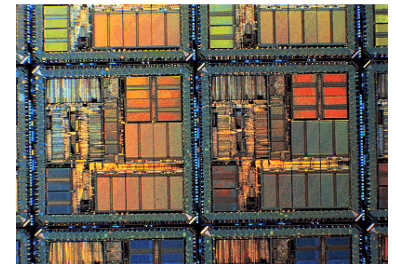
## ウェーハーテスト研究事例

低コスト・プローブに電流制限

⇒ DUTでテスト時にピン最大電流を抑える



From Computer Desktop Encyclopedia  
Reproduced with permission.  
© 1996 Texas Instruments, Inc.



# 発表内容

## 1. ミックスト・シグナルSoCテスト技術の動向

- ミックスト・シグナルSoCテスト技術
- アナログ回路部テストの問題点
- アナログ回路のテスト容易化技術

## 2. ADCテスト信号発生技術の開発事例

- アルゴリズム1: 位相差切り替え法
- アルゴリズム2:  $\Delta\Sigma$ DAC使用
- アルゴリズム3: プリデステーション

## 3. まとめ

# アナログ回路テストの問題

- 汎用的テスト容易化手法がない

cf. デジタルのテスト容易化:

スキャンパス法、シグネチャアナリシス法

- **アナログ回路毎**

**その性能指標毎**に対応しなければならない。

例: ADCのテスト

DC線形性テスト → 高精度ランプ波発生

高周波特性テスト → 低クロックジッタ

高周波入力

- アナログ、RF, 高速IO, パワーマネージメントの  
テスト容易化技術はそれぞれ異なる

# アナログ回路テストの問題

- 実用的な故障モデル(fault model)がない
- 故障(catastrophic fault)だけでなく、  
パラメトリック故障(基本動作はしているが性能足りない)  
を検出する必要あり。

➡ 「測定」に近い

Prof. A. Chatterjee 代替テスト (Alternative Test)

Specification-based ↔ Alternative ↔ Defect-based Test

仕様ベース  
テスト

仕様ベースと等価  
測定簡単なパラメータ

故障ベース  
テスト

# アナログDFT, BIST付加の問題

---

- 負荷容量等で回路性能劣化
- チップ面積(チップコスト)増加
- DFT, BISTの故障で歩留まり低下
- データ転送(シリアルデータでのシフトレジスタへのモード設定)時間が問題になり得る
- 被テストアナログ回路より  
DFT, BIST への性能要求が厳しくなりがち

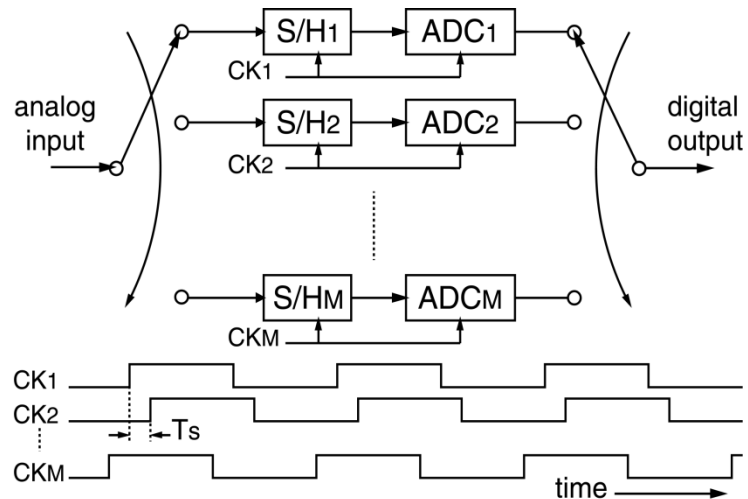
アナログDFT, BIST は簡単である必要あり

# ミクストシグナルATEメーカー

- アナログDFT, BIST はミクストシグナルATEメーカーにも有益
- アナログ部の開発はコスト高
- ATEの開発には「今日の技術で明日の(高性能な)チップをテストする」のジレンマあり。革新的技術必要。



インターリーブADCはATEで今日のADCを用いて超高速サンプリングを実現する



# 発表内容

## 1. ミックスト・シグナルSoCテスト技術の動向

- ミックスト・シグナルSoCテスト技術
- アナログ回路部テストの問題点
- アナログ回路のテスト容易化技術

## 2. ADCテスト信号発生技術の開発事例

- アルゴリズム1: 位相差切り替え法
- アルゴリズム2:  $\Delta\Sigma$ DAC使用
- アルゴリズム3: プリデステーション

## 3. まとめ

# アナログテスト容易化7つの定跡

- ① オーバーサンプリング ( $\Delta\Sigma$ 変調技術)
- ② アンダーサンプリング技術  
(等価時間サンプリング技術)
- ③ デジタル技術を多用
- ④ オンライン校正、自動ゼロ技術
- ⑤ 差動信号等、信号の差を利用
- ⑥ 被テスト回路内の冗長性を  
テスト基準として使用
- ⑦ SOC内回路ブロックをテスト時に利用  
(ループバックテスト等)

K. Arabi,  
Qualcomm 社  
VTS2010 より

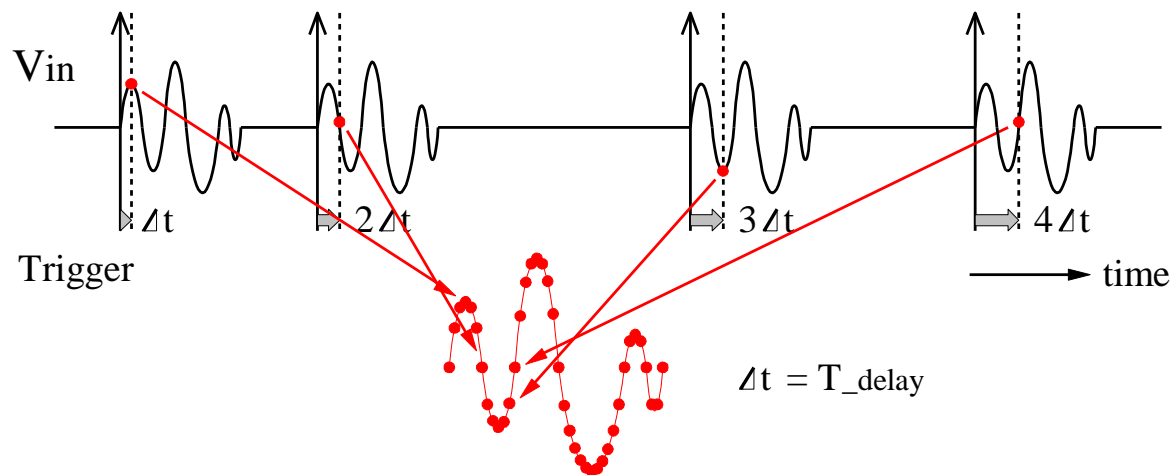


# 等価時間サンプリング技術

- 製造出荷時テスト:

LSI入力信号は制御可能(繰り返し信号)

→ 等価時間サンプリング使用可

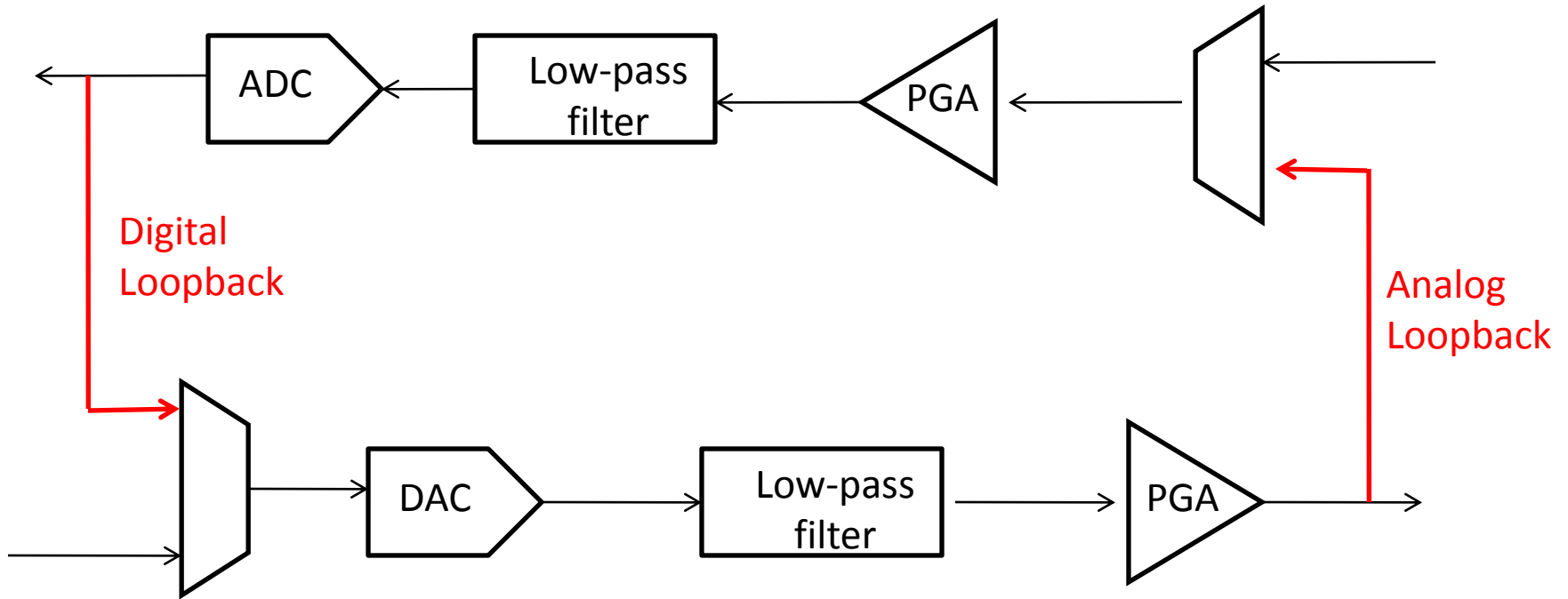


繰り返し波形の  
波形再構成

- 測定: 入力信号は未知

等価時間サンプリングで高周波信号を低コスト・テストが可能

# ループバックテスト



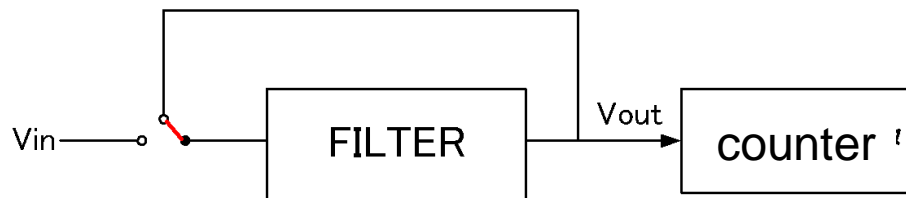
**対称的な回路で使用可能**

SOC内に  
ADC, DAC  
送信回路、受信回路を持っている場合等

群馬大学非常勤講師  
(元)アジレント・テクノロジー  
山田庸一郎先生 資料

# アナログ BIST の例

- 信号発生に $\Delta\Sigma$ 変調使用
- 時間領域アナログ信号処理
- アナログバウンダリスキャン
- 電源線を用いる
- テスト時に発振を利用(アナログフィルタ、オペアンプ)



- “可制御性”, “可観測性” は有用な概念.

# アナログテスト技術の展開

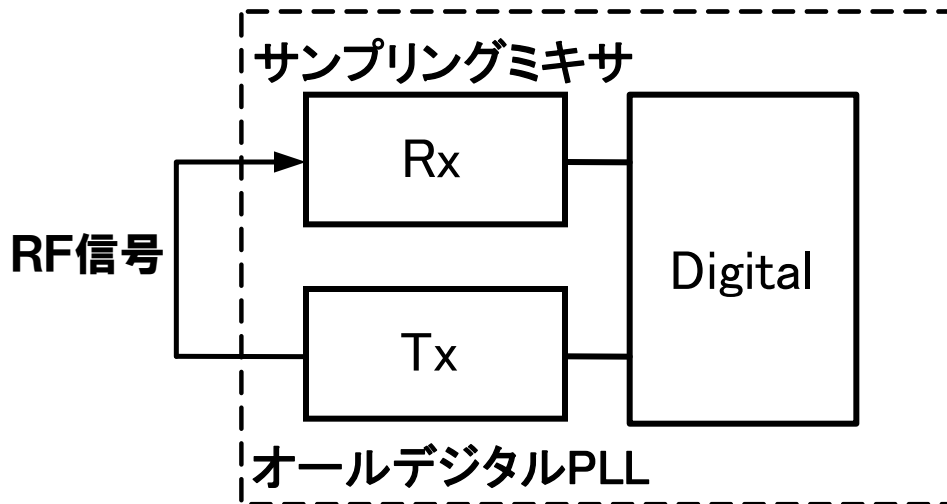
- 個別アナログ回路のテスト容易化だけでなく、SOCシステム全体としてのテスト容易化設計が要
  - 多くの側面の技術を用いる
    - 回路技術
    - BIST, BOST & ATEの協調
    - 信号処理
    - SOC 内のリソース
      - μP コア, メモリ, ADC/DAC
- 特に、SOC内のデジタルを利用する  
微細化で概念が変わる

BOST:  
Built-Out Self-Test

# いくつかの話題(1) デジタルRFプロセッサ

テスト容易化のためのアーキテクチャ  
デジタルテスターでテスト可能

## 携帯電話送受信機ICのテスト容易化



サンプリングミキサ受信機  
ADPLL 送信機で  
携帯電話送受信ICの  
ループバックを可能に

## ループバックテスト構成

- 携帯電話ではRx, Tx のキャリア周波数が異なる。  
➡ 直接にはループバックが使用不可
- テスト時にRx, Tx のキャリア周波数を合わせ得る。

# いくつかの話題 (2)

---

## ● BIST, BOST, ATE の協調

- BIST: 高速、低精度、簡単な回路
- BOST: FPGAでデジタル実現
- ATE: 低速・高精度基準信号の供給

## ● パワーマネージメント

- LSI内 異なる電源電圧領域つなぎの回路部分
- 電源立ち上げの際にBGRを急速に立ち上げる

## ● アナログRF回路の自己校正とテスト

「これは回路研究者とテスト研究者の接点」

(Prof. A. Chatterjee, 米ジョージア工科大)

# いくつかの話題 (3)

---

- 並列テスト

LSI内の各ブロックを同時・並列にテストして  
テスト時間を短縮

新概念 マルチ・ドメイン・テストも提案

- オンチップ計測器

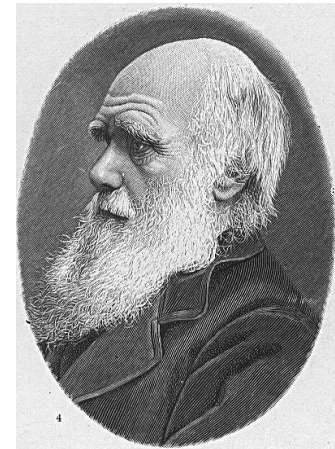
ジッタ等はチップ外からは測定できないレベル

# いくつかの話題 (4)

## ● 適応テスト (Adaptive Test)

DUTの途中のテスト結果に応じてテスト項目を変更/  
省略して短時間で効率のよいテストを行う

激変する環境下で生き残る生物。  
強い者でもない、  
賢い者でもない。  
変化に適応する者だけが  
生き残る。



Charles Robert  
Darwin 卿



# いくつかの話題 (5)

---

- **アナログテストバス**

T型スイッチによるアイソレーションの確保  
バッファ回路

- **アナログバンダリスキャン**

テスト時にピン数が少ない

➡ 並列テスト可能の観点から見直す  
コンパレータ出力をうまく利用

# 発表内容

## 1. ミックスド・シグナルSoCテスト技術の動向

- ミックスド・シグナルSoCテスト技術
- アナログ回路部テストの問題点
- アナログ回路のテスト容易化技術

## 2. ADCテスト信号発生技術の開発事例

- アルゴリズム1: 位相差切り替え法
- アルゴリズム2:  $\Delta\Sigma$ DAC使用
- アルゴリズム3: プリデステーション

## 3. まとめ

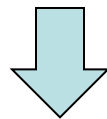
# ミックスト・シグナルSoCテスト技術

---

- 生産技術と位置付けられる
- 「低コスト」が最も重要な指標

Cost, Cost, Cost !

- アナログRF部のテストは
  - 産業的に重要
  - 技術的にチャレンジング
- 回路関係の学会、研究者グループとは別



多くのフロンティア

# IEEE International Test Conference 2014

## 学会参加・発表, 委員会参加

### 口頭発表

Fumitaka Abe, Yutaro Kobayashi, Kenji Sawada, Keisuke Kato, Osamu Kobayashi, [Haruo Kobayashi](#)  
“[Low-Distortion Signal Generation for ADC Testing](#),”  
IEEE International Test Conference, Seattle, WA (Oct. 2014).

### ポスター発表

Takeshi Chujo, Daiki Hirabayashi, Masanobu Tsuji, Koshi Sato, Haruo Kobayashi,  
“Multi-bit Delta-Sigma TDC BOST for Timing Test”,  
IEEE International Test Conference, Poster Session, Seattle, WA (Oct. 2014).

群馬大学  
小林春夫



# ワシントン州シアトル (Seattle)



# 米国での東と西のワシントン

西



東

# 会場の ワシントンコンベンションセンター

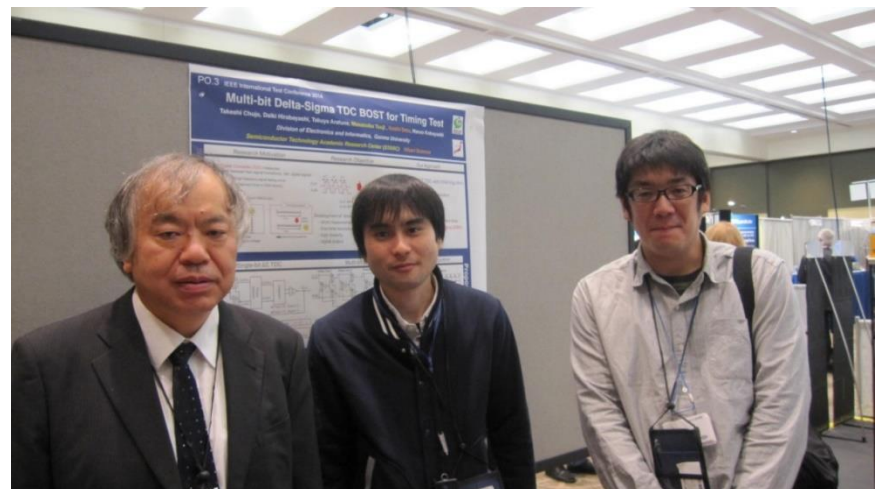
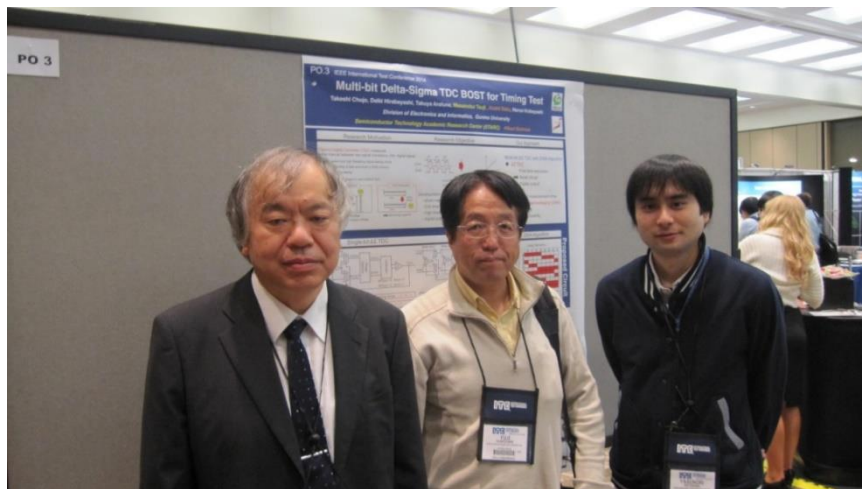
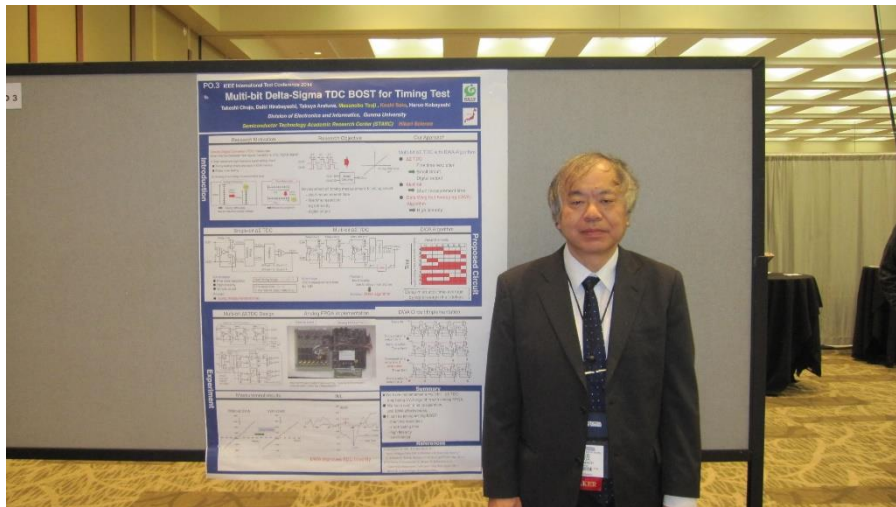


# ITC2014 口頭発表





# ITC2014 ポスターセッション





# シアトル 雑景 (1)





# シアトル 雑景 (2)





# シアトル 雑景 (3)



# STARBUCKS 1号店



# シアトル 今昔

- この地の先住 インディアン部族 スクアミシュ族  
シアトル酋長の名に因む
- 「グレート・ノーザン鉄道を父とし、日本郵船を母とする」  
両社により東洋貿易の中継地点として発展
- ボーイング、マイクロソフト、アマゾン  
スターバックス、シアトルズベストコーヒー
- IT企業の集積: シリコンフォレスト (Silicon Forest)
- 名門 ワシントン大学
- シアトル・マリナーズ(プロ野球)

(Wikipediaより)

# ITC2014 関係ウェブサイト

<http://www.itctestweek.org/welcome-2017-itc/>

- [1] 小林春夫、畠山一実  
「[アナログ回路でのテスト設計、現実にはどうしているのか](#)」  
日経テクノロジー online (2014年10月22日)
- [2] 小林春夫  
「[あなたのICにトロイの木馬が埋め込まれていませんか、IC開発のセキュリティ確保でチュートリアル](#)」  
日経テクノロジー online (2014年10月22日)
- [3] 小林春夫  
「[アナログ回路の故障モデルは本当に必要なのか](#)」  
日経テクノロジー online (2014年10月23日)
- [4] 畠山一実、小林春夫  
「[A-D変換器の線形性と周波数特性を高速同時するテスト技術、Iowa州立大学が提案](#)」  
日経テクノロジー online (2014年10月24日)
- [5] 小林春夫  
「[車載IC内に設けたパソコンのオープン故障のテストに挑む、KU LeuvenとON Semiが発表](#)」  
日経テクノロジー online (2014年10月27日)

# Low-Distortion Signal Generation for ADC Testing

Fumitaka Abe, Yutaro Kobayashi

Kenji Sawada, Keisuke Kato

Osamu Kobayashi, Haruo Kobayashi

*Gunma University*

*STARC*





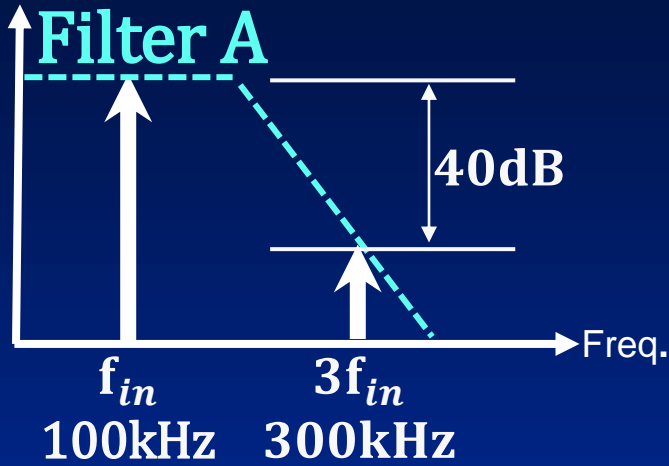
# Research Objectives

- Use an Arbitrary Waveform Generator (AWG) as low-cost low-distortion signal source for ADC testing
- Validate our 3<sup>rd</sup>-harmonic-cancelling phase-switching signal generation technique
- Perform analysis, simulation, and experiments using AWGs for ADC testing

# Expected Advantage of Our Solution

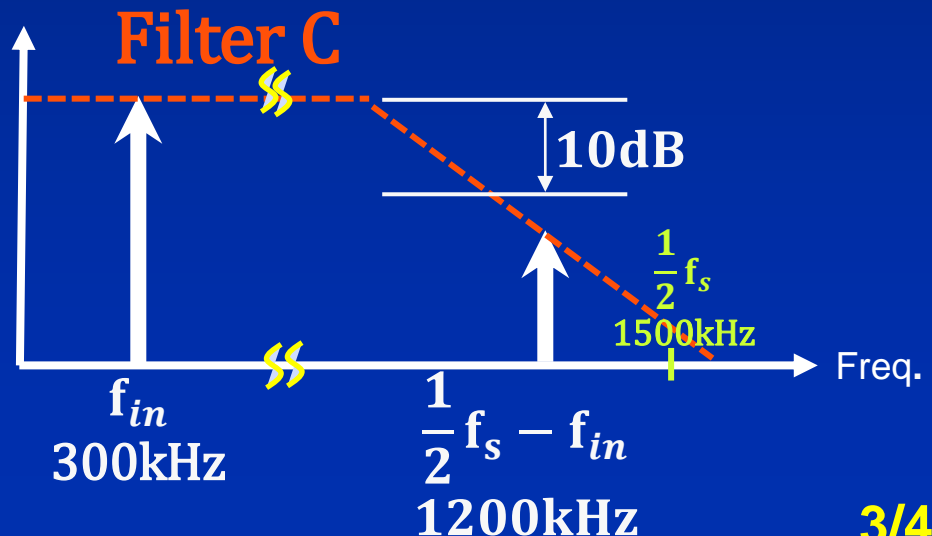
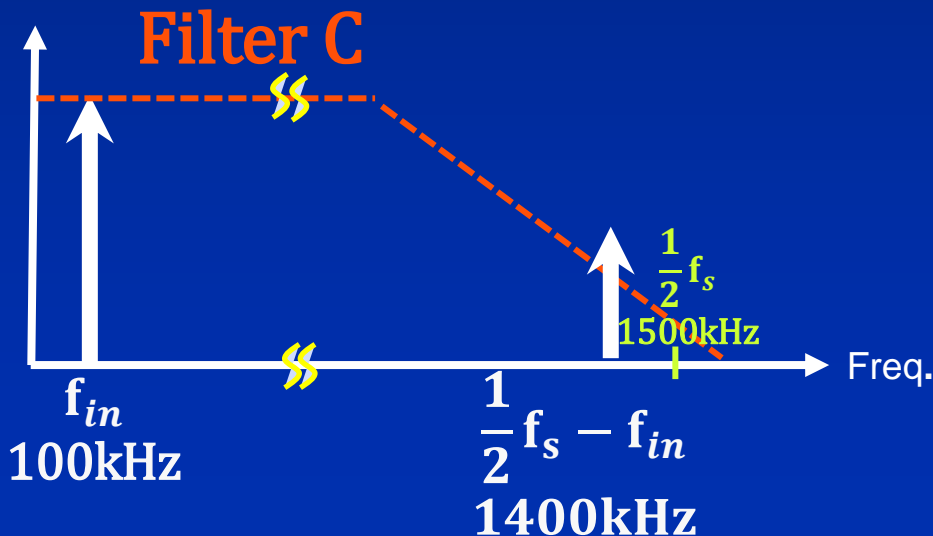
## Conventional Method

## Tough LPF requirements



## Our Method

## Relaxed LPF requirements



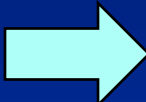
# Outline

- Background to this research
- Proposed solution
- Problems with proposed solution
- Remedy 1
- Remedy 2
- Experimental results
- Conclusions

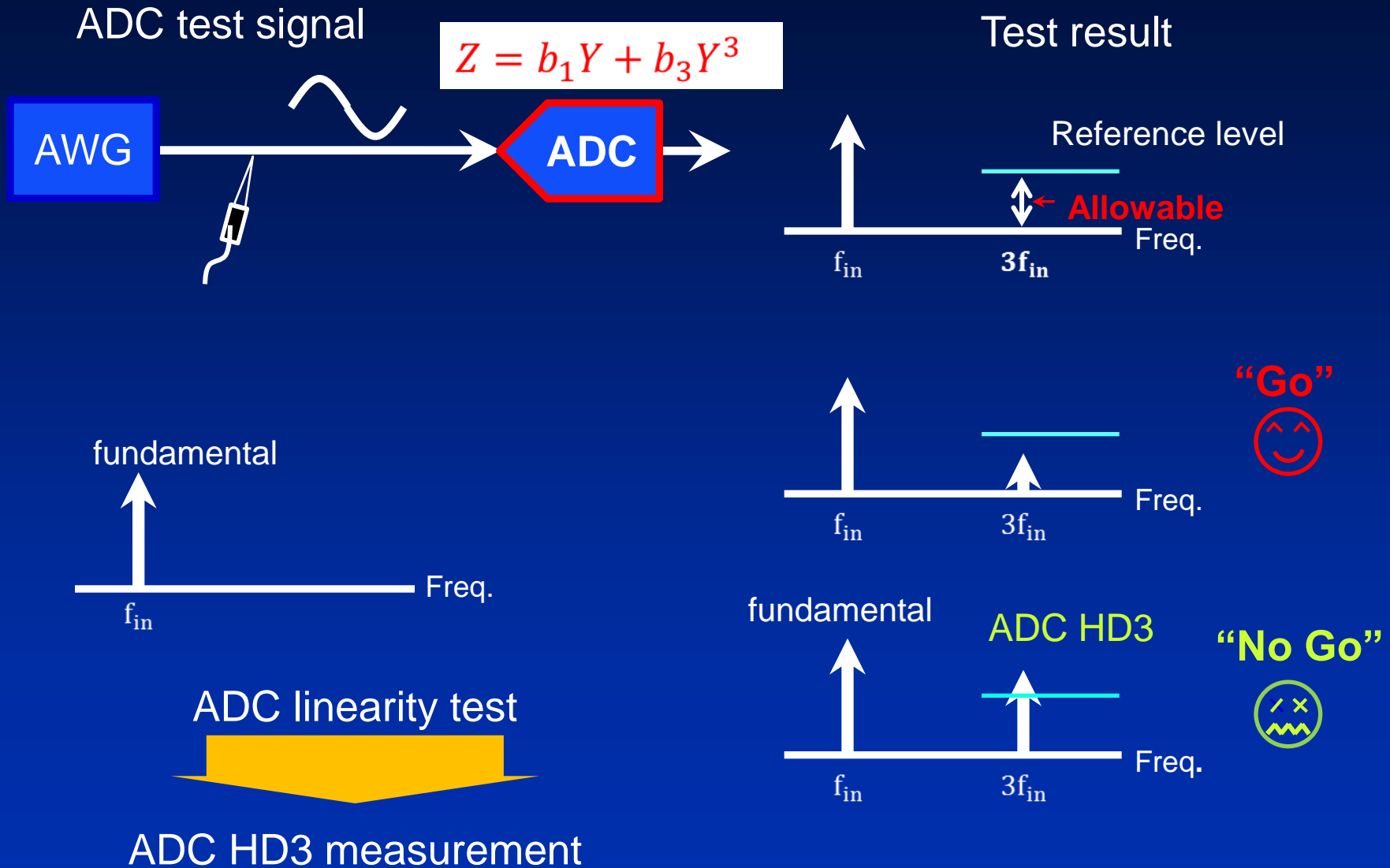
# Outline

- Background to this research
- Proposed solution
- Problems with proposed solution
- Remedy 1
- Remedy 2
- Experimental results
- Conclusions

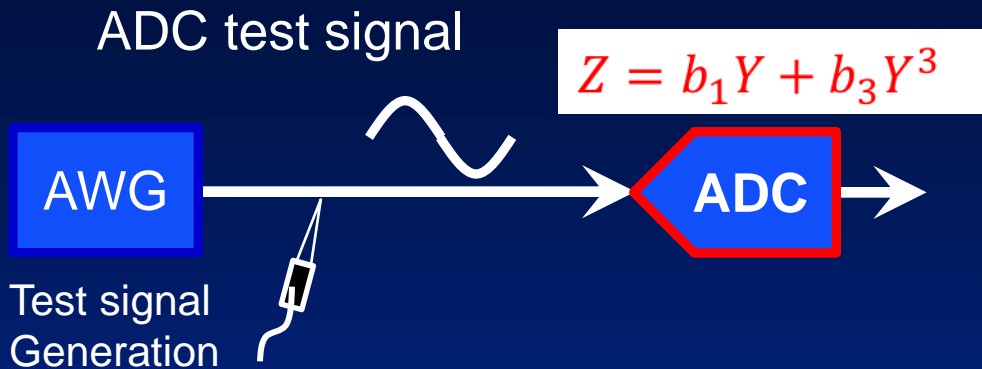
# Background to this Research

- ADCs are important part of mixed-signal SOCs.
- Need a low-cost, low-distortion signal source for ADC linearity testing.
- #1: Use existing AWGs in testers  low cost
- # 2: Develop a technique that doesn't require identification of AWG nonlinearity, just a DSP program change.

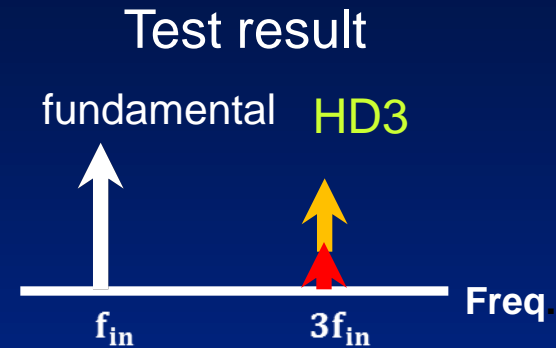
# ADC Testing with Sine Signal



# Problem with Conventional Method

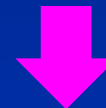


$$Y = a_1 D_{in} + a_3 D_{in}^3$$

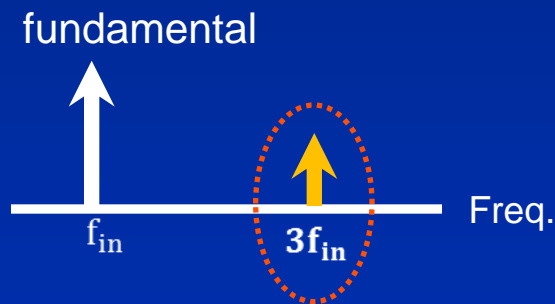


AWG HD3+ADC HD3

ADC HD3 cannot be measured accurately.

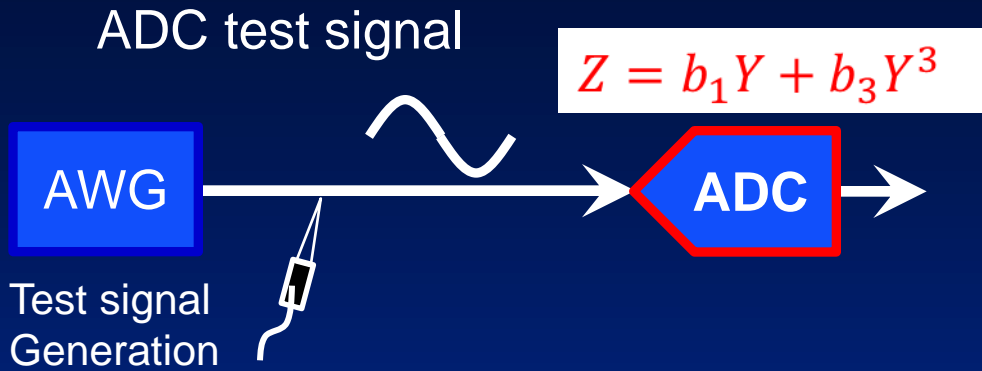


Low quality test



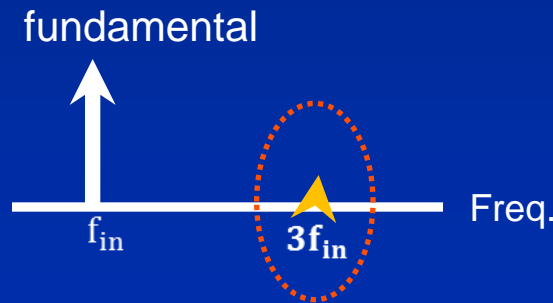
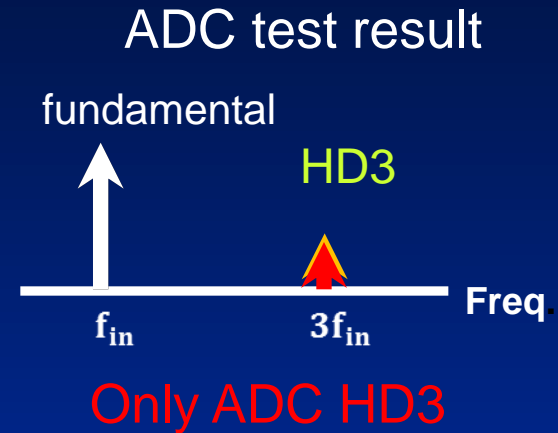
AWG HD3

# Research Objective



$$Y = a_1D_{in} + a_3D_{in}^3$$

only  
program  
change



AWG HD3 reduction

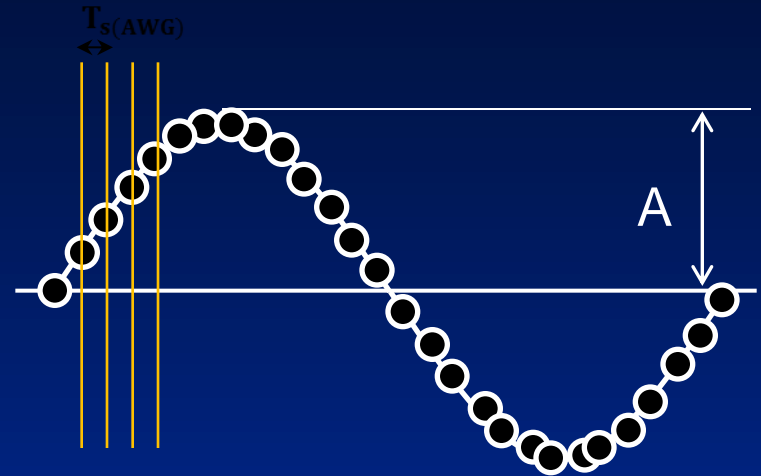
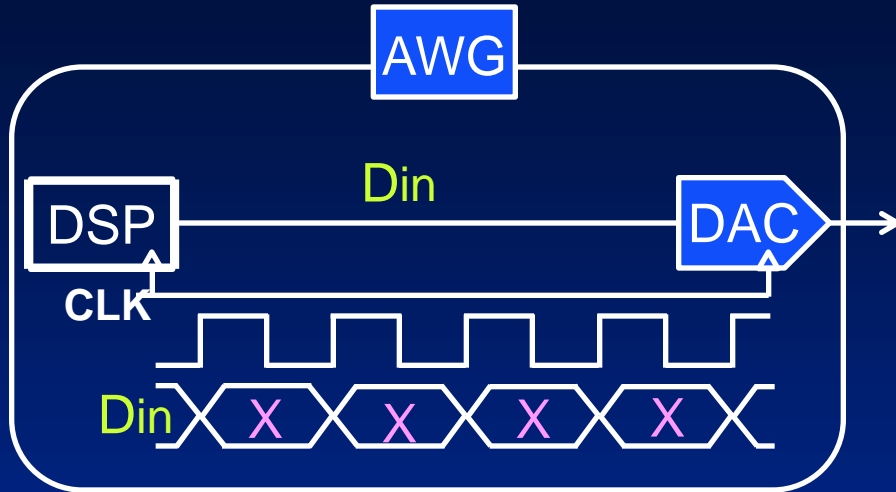
High quality test



# Outline

- Background to this research
- **Proposed solution**
- Problems with proposed solution
- Remedy 1
- Remedy 2
- Experimental results
- Conclusion

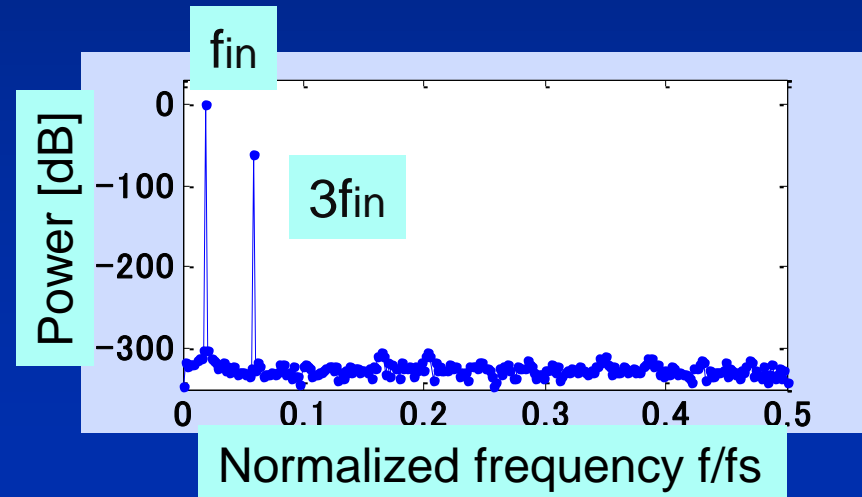
# Conventional Signal Generation with AWG



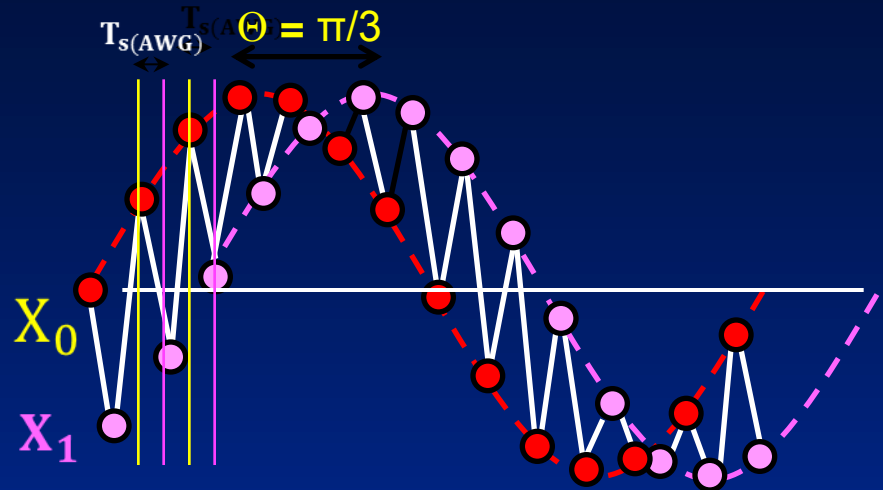
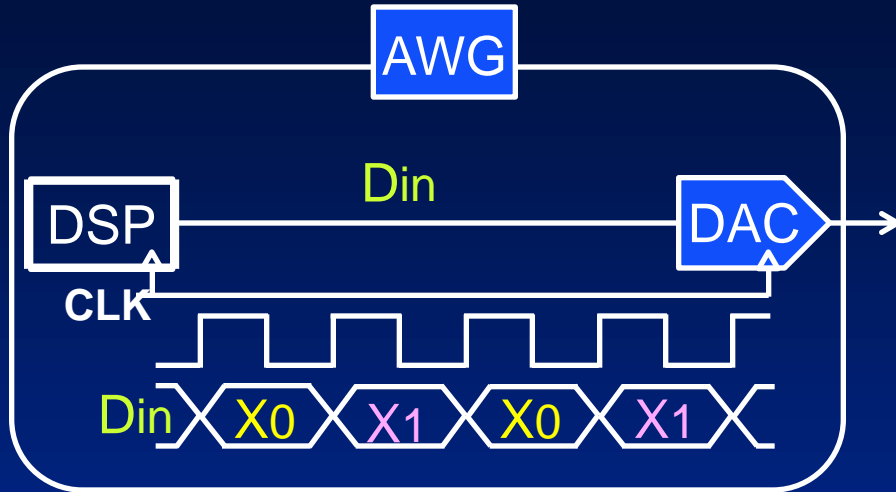
AWG sampling frequency:  $f_{s(AWG)} = 1/T_s$

$$X = A \cos(2\pi f_{in} n T_s)$$

DAC has 3<sup>rd</sup> order nonlinearity



# Proposed Signal Generation with AWG

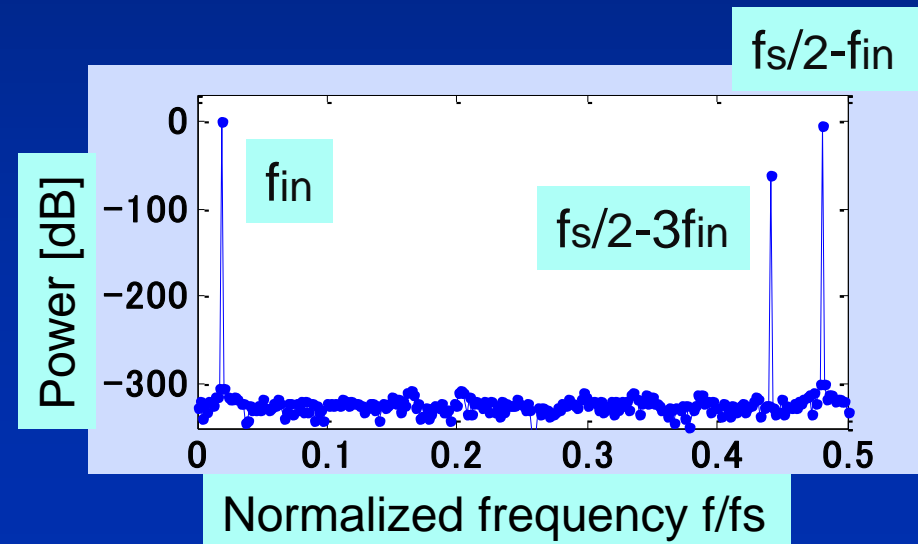


AWG sampling frequency :  $f_{s(AWG)} = 1/T_{s(AWG)}$

$$X_0 = 1.15A \cos(2\pi f_{in} n T_s - \pi/6)$$

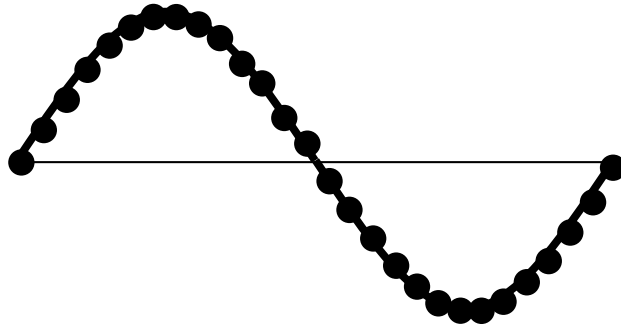
$$X_1 = 1.15A \cos(2\pi f_{in} n T_s + \pi/6)$$

HD3 is cancelled



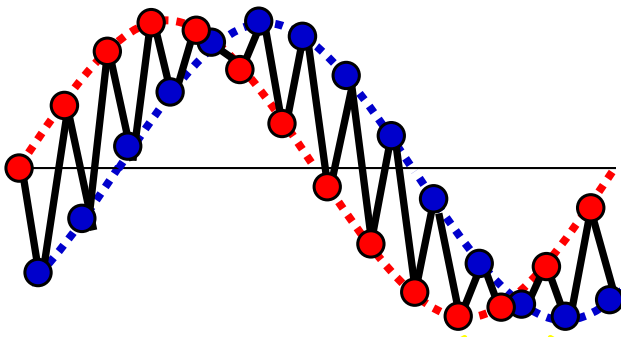
# Principle of 3<sup>rd</sup> Harmonics Cancellation

Conventional



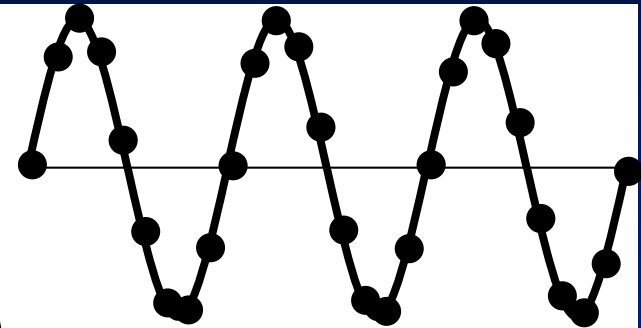
fundamental:  $f_{in}$

Phase Switching

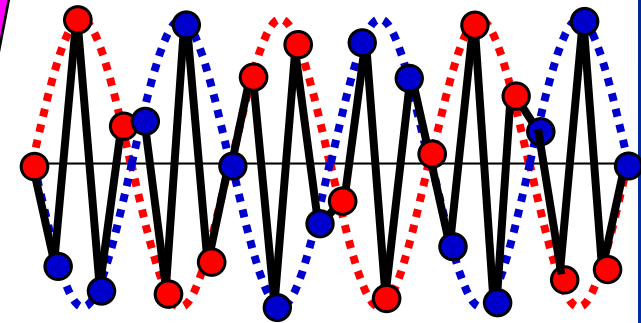


$$\Theta = \pi/3$$

3<sup>rd</sup> order non-linear system  
Phase rotation by x3



3<sup>rd</sup> harmonics:  $3 f_{in}$

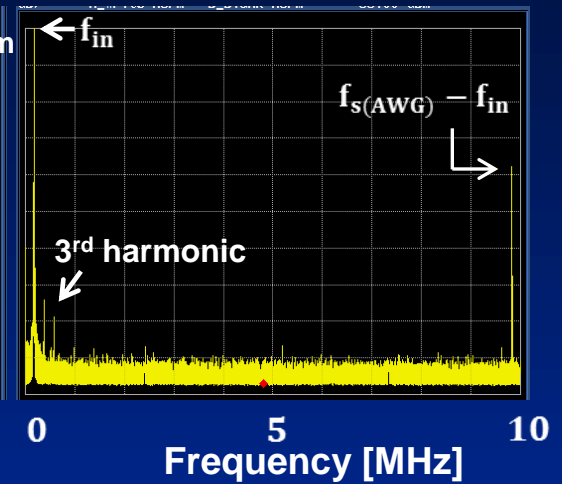
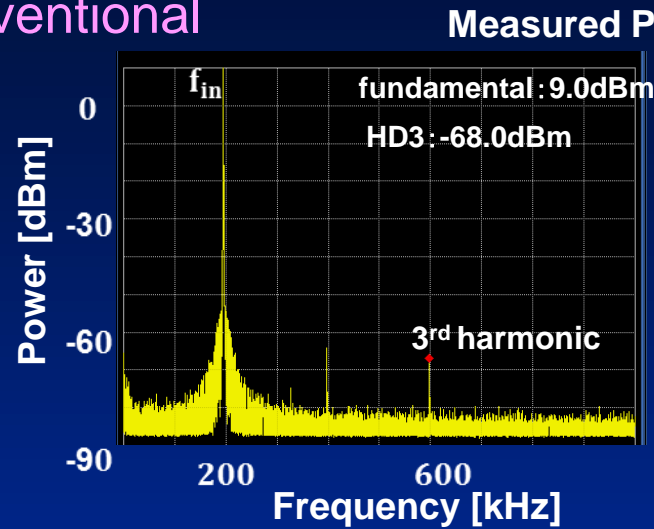
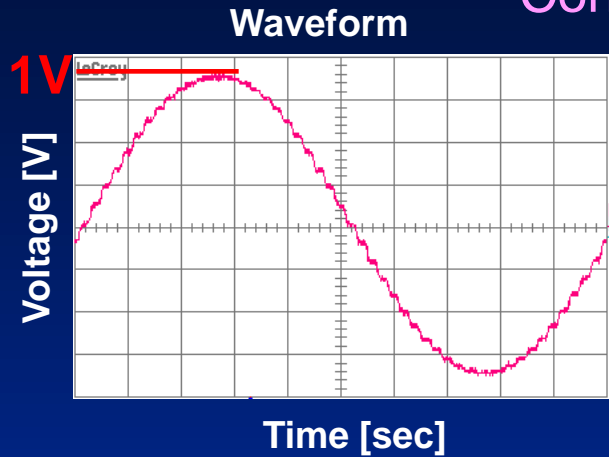


$$3\Theta = \pi$$

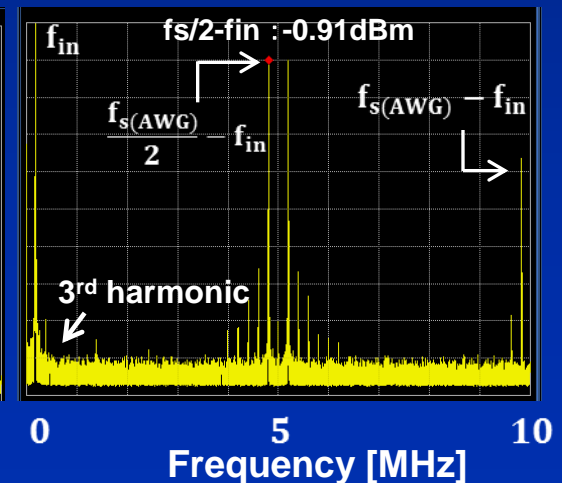
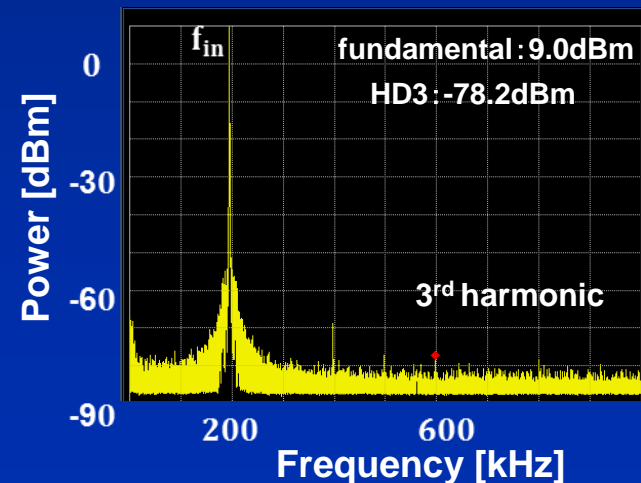
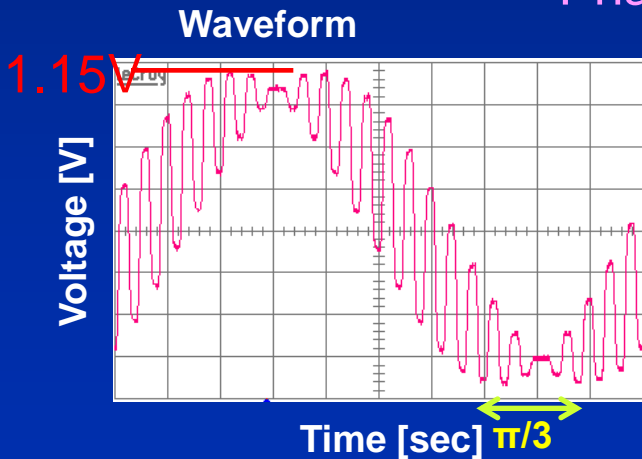
Two waves with phase difference  $\pi$   
are cancelled

# Conventional and Phase Switching Signals

## Conventional



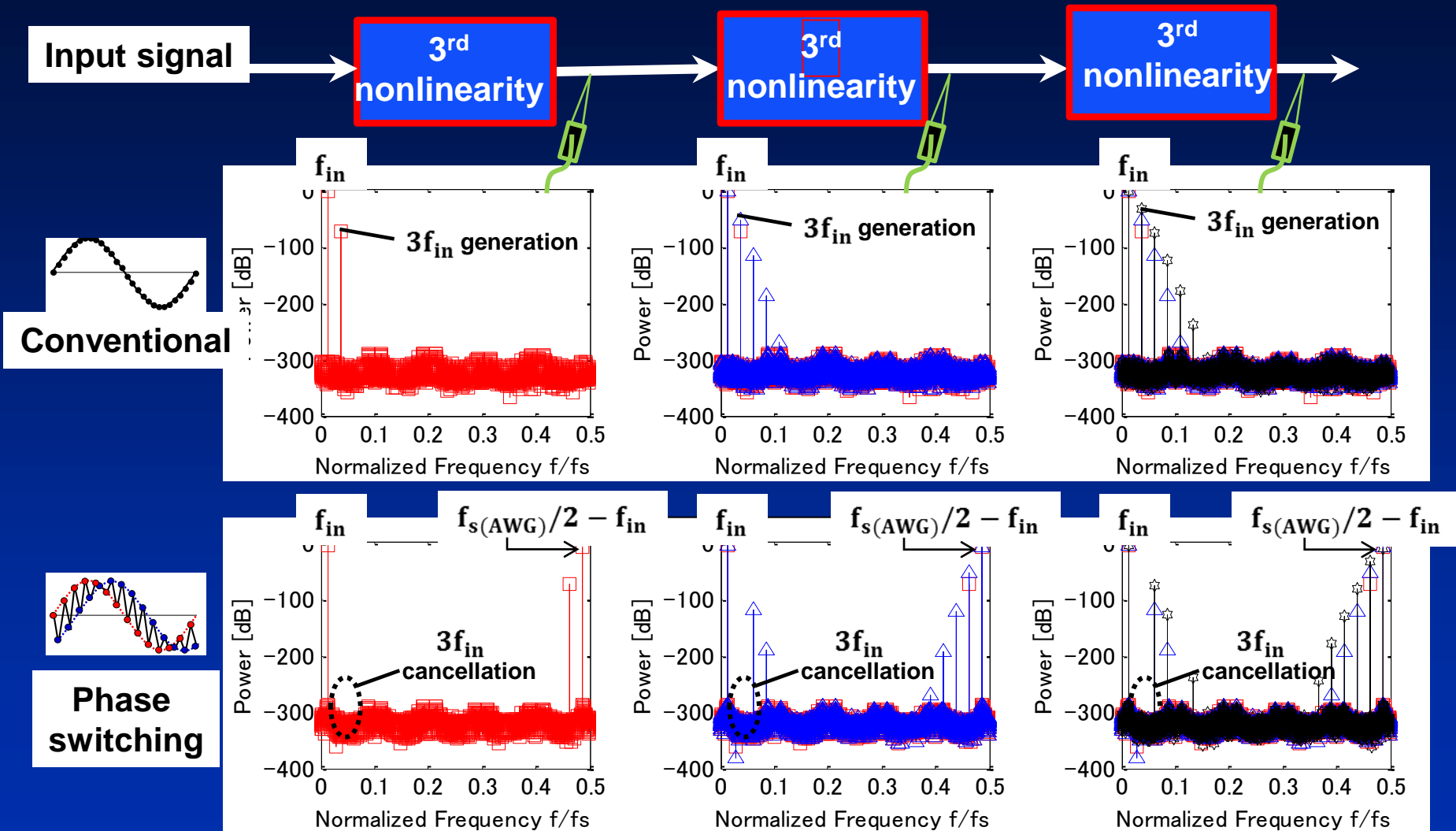
## Phase Switching



# Outline

- Research background
- Proposed solution
- **Problems of proposed solution**
- Remedy 1
- Remedy 2
- Experimental results
- Conclusion

# Conditions of HD3 Cancellation in Cascaded System



HD3's are not cancelled if attenuate spurious at  $f_s/2 - f_{in}$ .

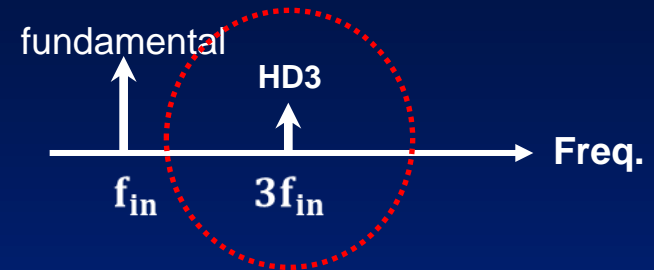
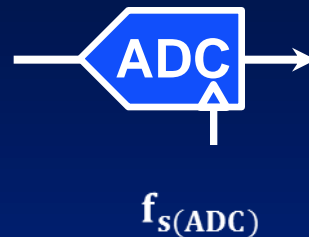
# Problem of Phase Switching Signal Generation

Ideal



Nonlinearity Model

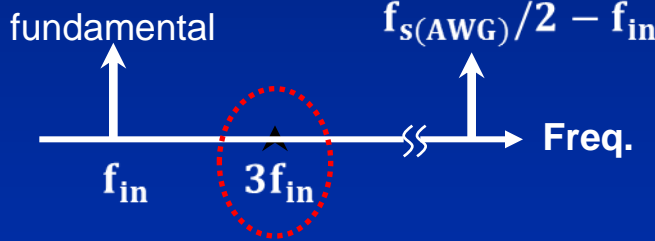
$$Y = a_1X + a_3X^3$$



HD3 due to  
ADC nonlinearity

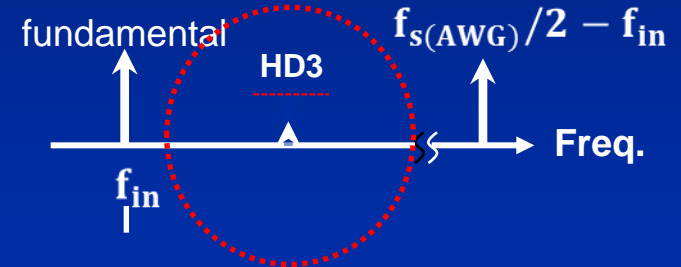
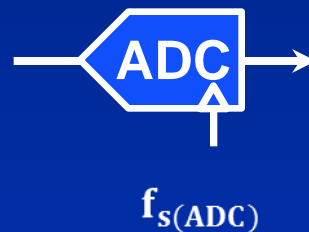
Phase  
switching

Spurious  
due to phase switching



Reduction of HD3  
due to AWG nonlinearity

$$Y = a_1X + a_3X^3$$



Reduction of HD3  
due to ADC nonlinearity

Big problem !



# Model for Theoretical Analysis

## AWG Input with Phase Switching

$$D_{in}(nT_s) = \begin{cases} A \cdot \sin(2\pi f_{in} nT_s - \frac{\pi}{6}) & n: \text{odd} \\ A \cdot \sin(2\pi f_{in} nT_s + \frac{\pi}{6}) & n: \text{even} \end{cases}$$

## AWG Nonlinearity Model

$$Y(nT_s) = a_1 D_{in}(n) + a_3 \{D_{in}(n)\}^3$$

For simplicity  
 $f_s(\text{AWG}) = f_s(\text{ADC})$

## ADC Nonlinearity Model

$$Z(n) = b_1 Y(nT_s) + b_3 \{Y(nT_s)\}^3$$



# AWG Output

$$Y(nT_s) = a_1 D_{in}(n) + a_3 \{D_{in}(n)\}^3$$

$$= P \sin(2\pi f_{in} nT_s) \quad \longleftarrow \text{signal}$$

$$+ \overset{\text{large}}{Q} \cos\left(2\pi \left(\frac{f_s}{2} - f_{in}\right) nT_s\right)$$

$$+ \underset{\text{small}}{R} \cos\left(2\pi \left(\frac{f_s}{2} - 3f_{in}\right) nT_s\right)$$

spurious

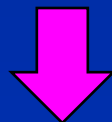
# Direct Application of Phase Switching Signal

ADC output  $Z(n)$  components

$\alpha_0$	$\beta_1 \sin(2\pi f_{in} nT_s)$	← signal
$\alpha_{-1} \cos\left(2\pi\left(\frac{f_s}{2} - f_{in}\right)nT_s\right)$	$\beta_3 \sin(2\pi 3f_{in} nT_s)$	← HD3
$\alpha_1 \cos\left(2\pi\left(\frac{f_s}{2} + f_{in}\right)nT_s\right)$	$\beta_{-1} \sin(2\pi(f_s - f_{in})nT_s)$	← HD3
$\alpha_{-3} \cos\left(2\pi\left(\frac{f_s}{2} - 3f_{in}\right)nT_s\right)$	$\beta_{-3} \sin(2\pi(f_s - 3f_{in})nT_s)$	← HD3
$\vdots$	$\beta_{-5} \sin(2\pi(f_s - 5f_{in})nT_s)$	
$\vdots$	$\vdots$	

By calculation  $\beta_3 = \beta_{-3}$

$3f_{in}$  and  $f_s - 3f_{in}$  components are cancelled



CANNOT measure ADC HD3.

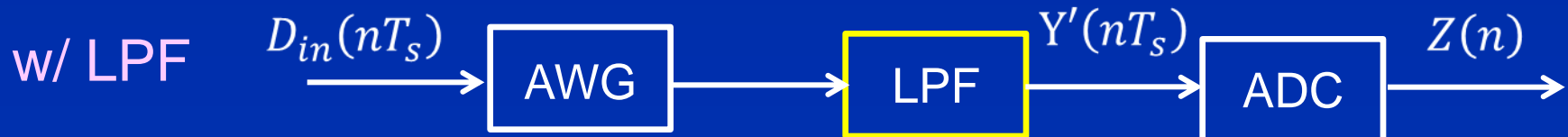
# Outline

- Research background
- Proposed solution
- Problems of proposed solution
- **Remedy 1**
- Remedy 2
- Experimental results
- Conclusion

# AWG Output and Low Pass Filtering

$$\begin{aligned} Y'(nT_s) &= a_1 D_{in}(n) + a_3 \{D_{in}(n)\}^3 \\ &= P \sin(2\pi f_{in} nT_s) \\ &\quad + q Q \cos\left(2\pi \left(\frac{f_s}{2} - f_{in}\right) nT_s\right) \\ &\quad + r R \cos\left(2\pi \left(\frac{f_s}{2} - 3f_{in}\right) nT_s\right) \end{aligned}$$

$0 < q < 1$ ,  $0 < r < 1$  : spurious attenuation



# Application of Phase Switching and LPF

ADC output  $Z(n)$  components

$\alpha'_0$	$\beta'_1 \sin(2\pi f_{in} nT_s)$	← signal
$\alpha'_{-1} \cos\left(2\pi\left(\frac{f_s}{2} - f_{in}\right)nT_s\right)$	$\beta'_3 \sin(2\pi 3f_{in} nT_s)$	↙ HD3
$\alpha'_1 \cos\left(2\pi\left(\frac{f_s}{2} + f_{in}\right)nT_s\right)$	$\beta'_{-1} \sin(2\pi(f_s - f_{in})nT_s)$	↘
$\alpha'_{-3} \cos\left(2\pi\left(\frac{f_s}{2} - 3f_{in}\right)nT_s\right)$	$\beta'_{-3} \sin(2\pi(f_s - 3f_{in})nT_s)$	↙
$\vdots$	$\beta'_{-5} \sin(2\pi(f_s - 5f_{in})nT_s)$	
$\vdots$	$\vdots$	

By calculation  $|\beta'_3| \gg |\beta'_{-3}|$

$3f_{in}$  and  $f_s - 3f_{in}$  components are NOT cancelled



ADC HD3 can be measured.

# Spurious Attenuation Effect

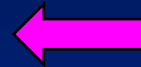
AWG output and low pass filtering

$$Y(nT_s) = P \sin(2\pi f_{in} nT_s)$$

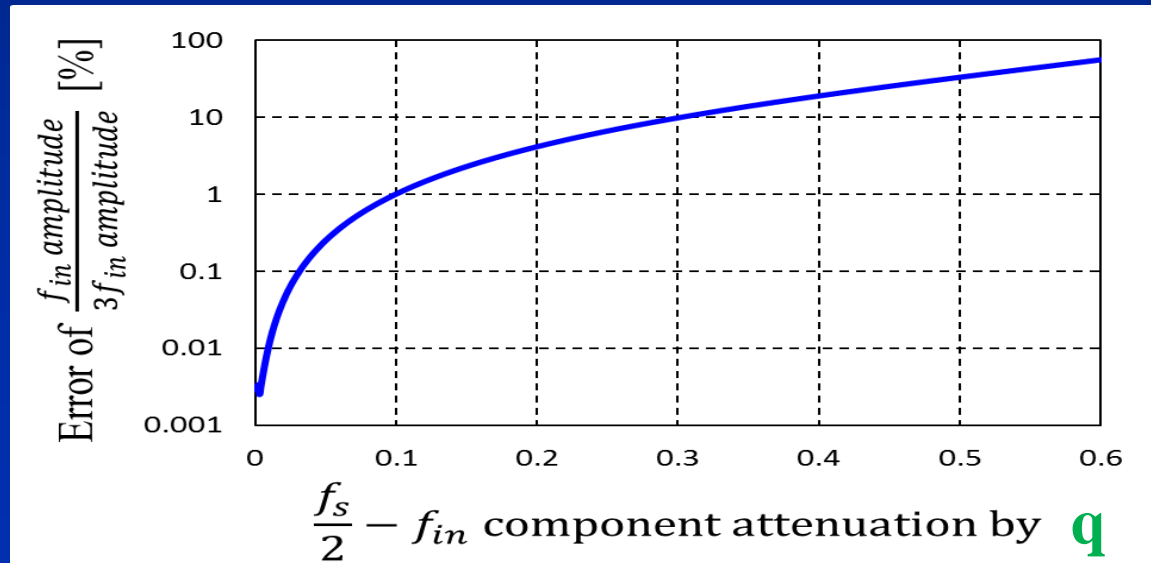
$$+ \mathbf{q} Q \cos\left(2\pi \left(\frac{f_s}{2} - f_{in}\right) nT_s\right)$$

$$+ \mathbf{r} R \cos\left(2\pi \left(\frac{f_s}{2} - 3f_{in}\right) nT_s\right)$$

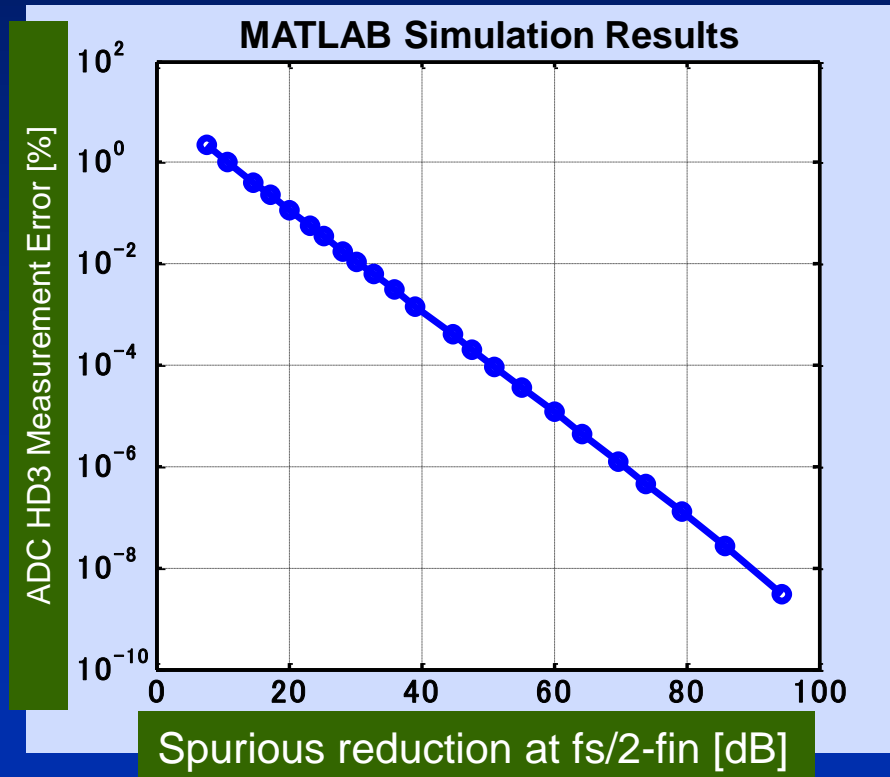
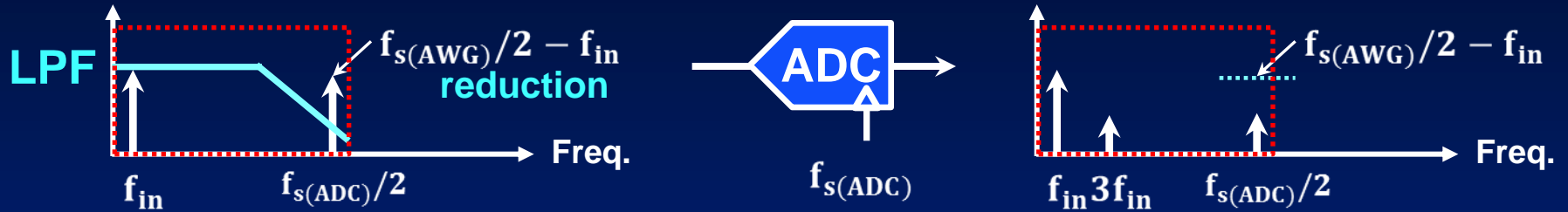
$f_{s(AWG)}/2 - f_{in}$   
spurious reduction



Accurate HD3 measurement



# Spurious Reduction at $f_{s(AWG)}/2 - f_{in}$



Spurious reduction  
at  $f_{s(AWG)}/2 - f_{in}$

HD3 measurement  
Error

10dB



1%

20dB



0.1%

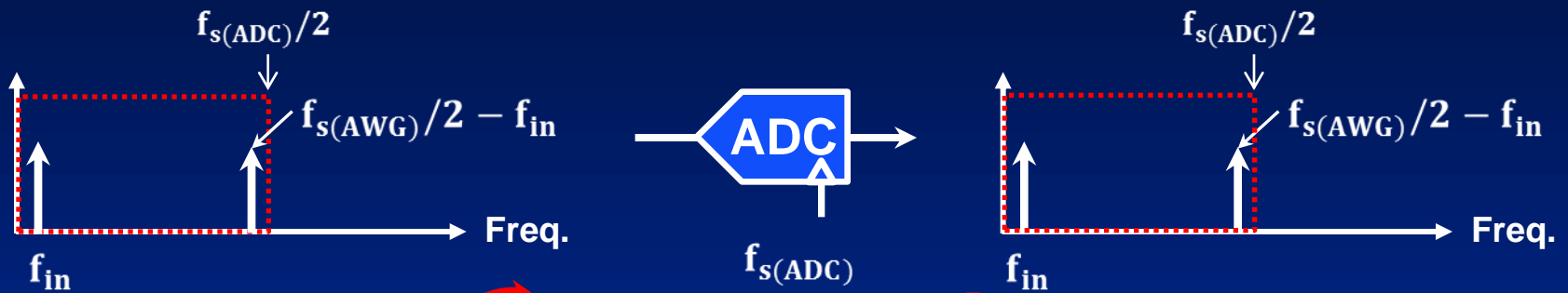
For accurate ADC HD3 measurement  
attenuate the spurious at  $\frac{f_{s(AWG)}}{2} - f_{in}$



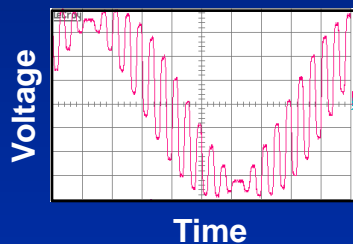
# Outline

- Research background
- Proposed solution
- Problems of proposed solution
- Remedy 1
- **Remedy 2**
- Experimental results
- Conclusion

# When Spurious @ $f_{s(AWG)}/2 - f_{in}$ is Within $f_{s(ADC)}/2$

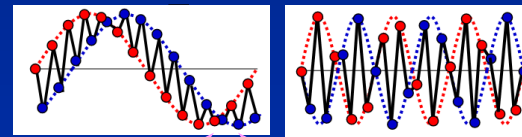


Analog input



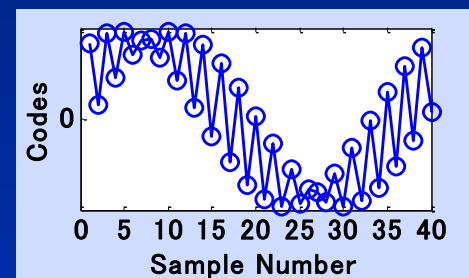
Inside ADC

Reproduction of phase switching signal



$\pi/3$   $\pi$   
HD3 cancellation

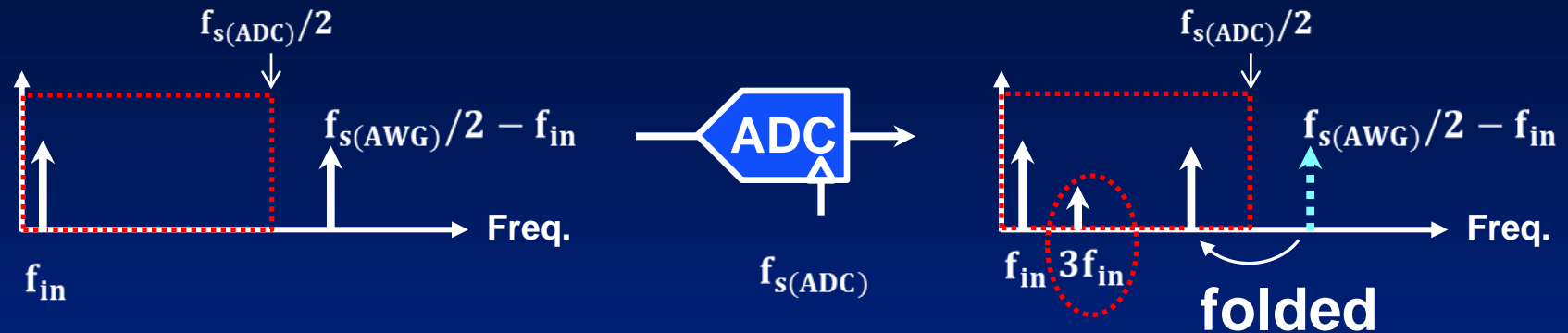
Digital output



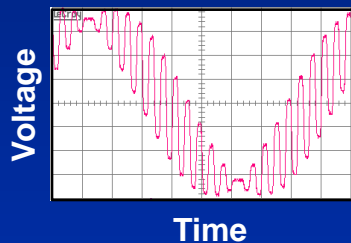
Similar

ADC HD3 can NOT be measured accurately

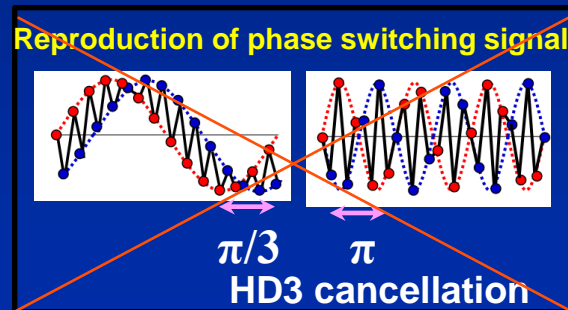
# When Spurious @ $f_{s(AWG)}/2 - f_{in}$ is Beyond $f_{s(ADC)}/2$



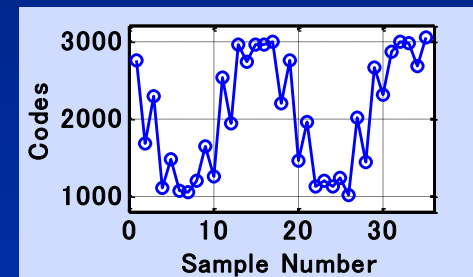
Analog input



Inside ADC



Digital output

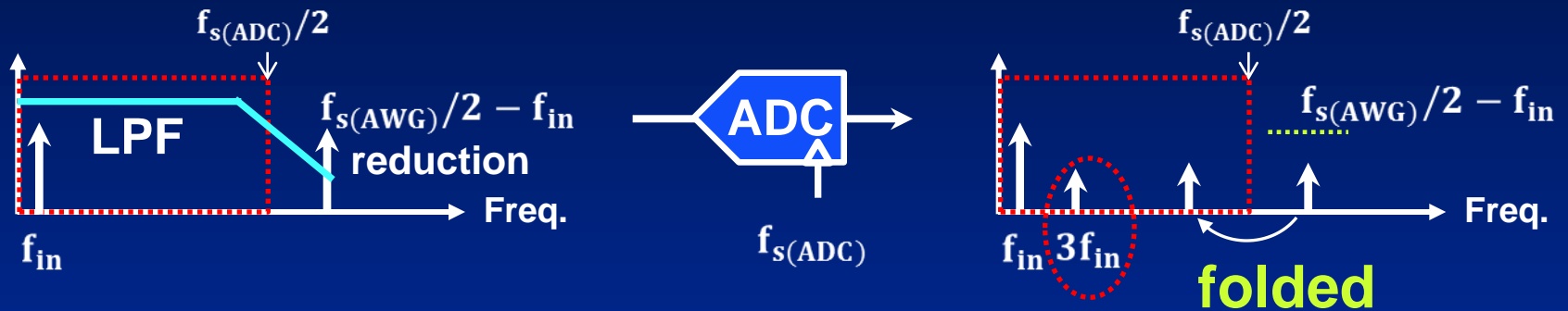


**Different**

ADC HD3 can be measured accurately

# Conditions for Accurate ADC HD3 Measurement

$$\frac{f_{s(\text{AWG})}}{2} - f_{\text{in}} > \frac{f_{s(\text{ADC})}}{2}, \text{ and/or Spurious Reduction at } \frac{f_{s(\text{AWG})}}{2} - f_{\text{in}}$$



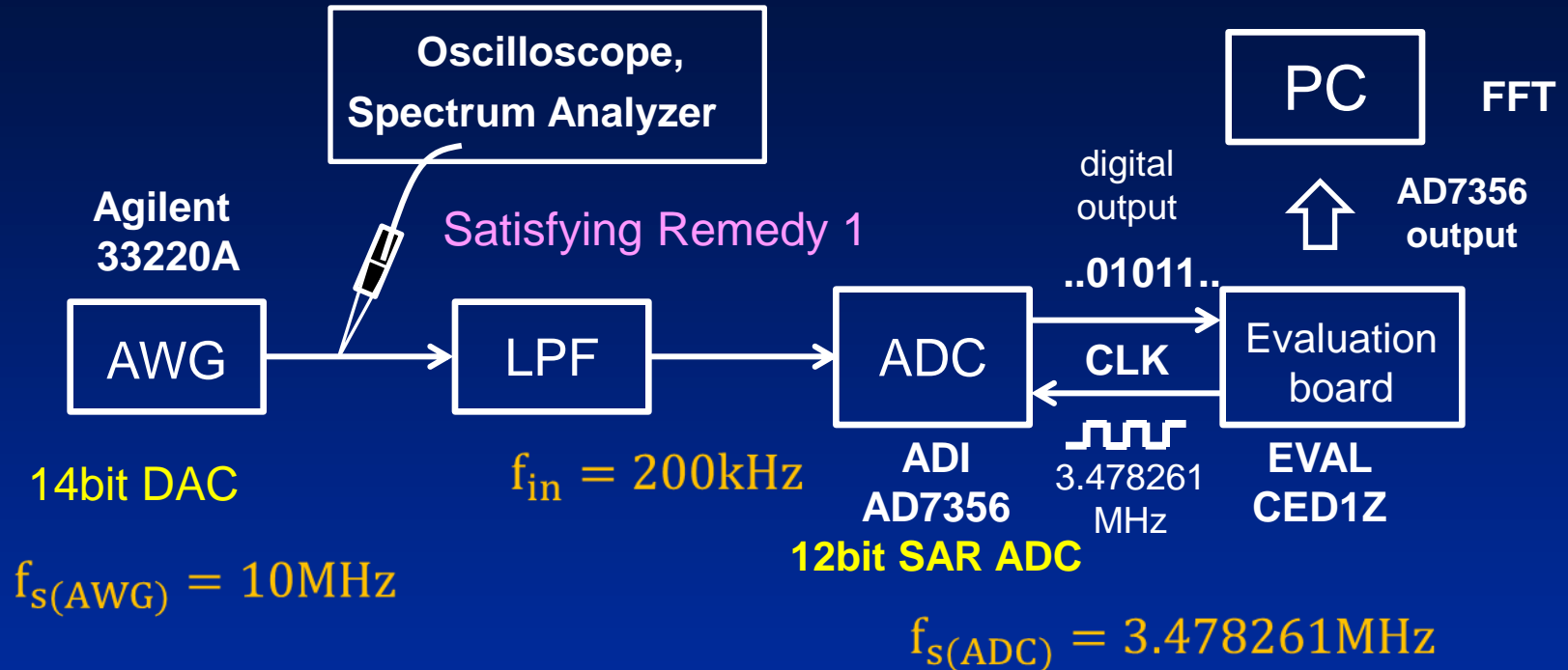
- ① Spurious power reduction at  $f_{s(\text{AWG})}/2 - f_{\text{in}}$
- ②  $\frac{f_{s(\text{AWG})}}{2} - f_{\text{in}} > \frac{f_{s(\text{ADC})}}{2}$  Change sampling frequency by folding

Accurate measurement of ADC output HD3 with phase switching signal

# Outline

- Research background
- Proposed solution
- Problems of proposed solution
- Remedy 1
- Remedy 2
- Experimental results
- Conclusion

# ADC 3<sup>rd</sup> Harmonic Measurement Diagram



## ADC test signal generation

- Conventional
- Phase switching

## Satisfying Remedy 2

$$\frac{f_{s(AWG)}}{2} - f_{in} > \frac{f_{s(ADC)}}{2}$$

# Experimental Environment for ADC Testing

PC1 for test signal program

Spectrum Analyzer for test signal analysis

$f_s(\text{AWG})=10\text{MHz}$ ,  $f_{in}=200\text{kHz}$   
 $f_s(\text{ADC})=3.476261\text{MHz}$

Oscilloscope for test signal analysis

AWG 33220A for test signal generation

Common mode noise suppression by a choke coil

PC2 for ADC output analysis

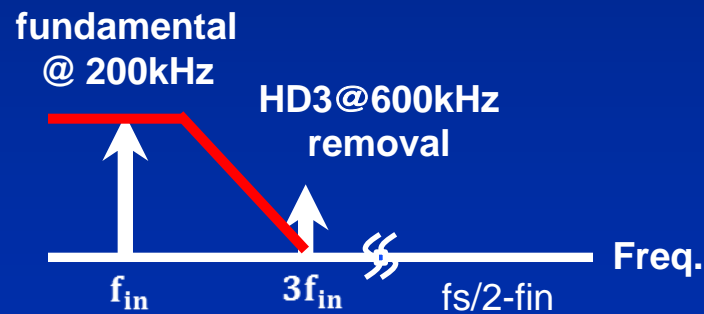
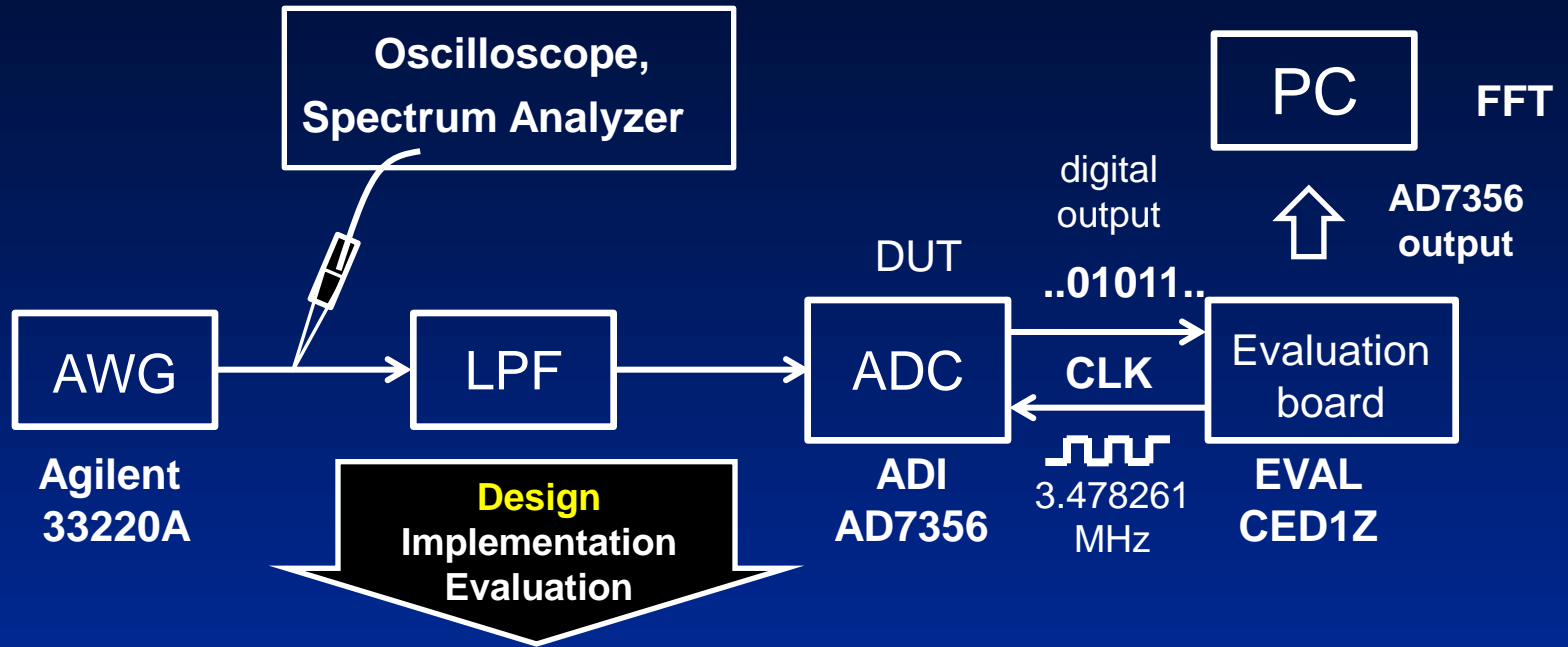
Low Pass Filters

EVAL-CED1Z for generating sampling clock, etc.

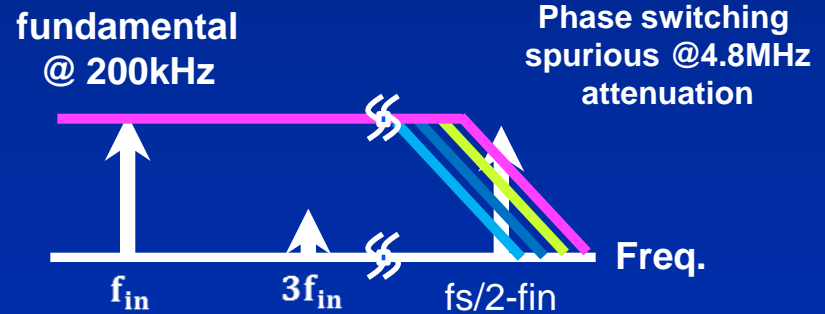
ADC AD7356 (12bit)  
6 samples  
Device Under Test



# Analog LPF Design for ADC Testing



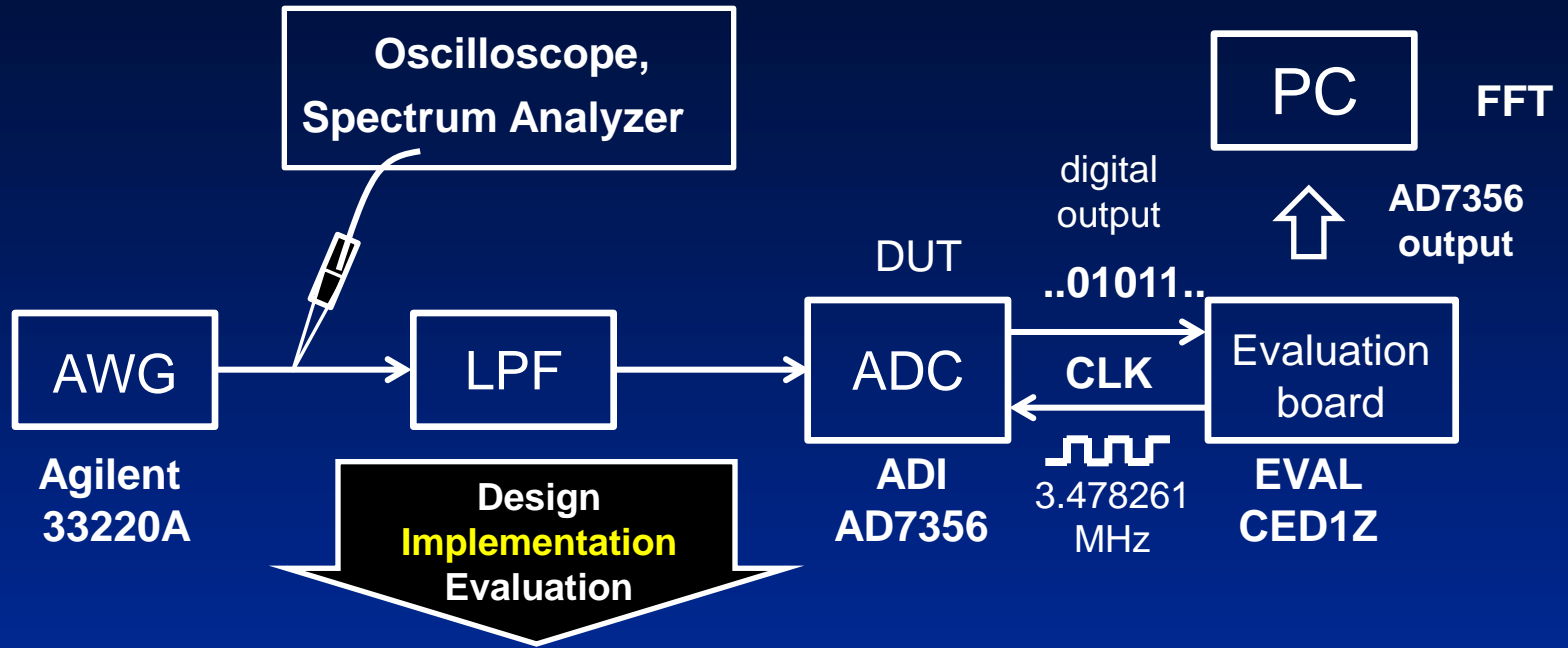
$f_c = 250\text{kHz}$   
5<sup>th</sup> order LC Butterworth LPF



$f_c = 1\text{MHz}, 2\text{MHz}, 2.7\text{MHz}, 3.7\text{MHz}$   
4<sup>th</sup> order LC Butterworth LPF



# LPF Implementation

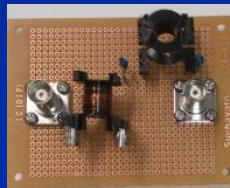


$f_c=250\text{kHz}$

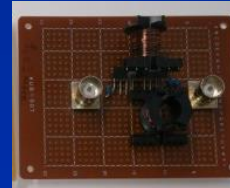


for HD3 reduction

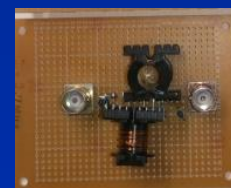
$f_c=1\text{MHz}$



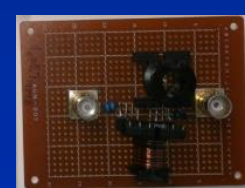
$f_c=2\text{MHz}$



$f_c=2.7\text{MHz}$

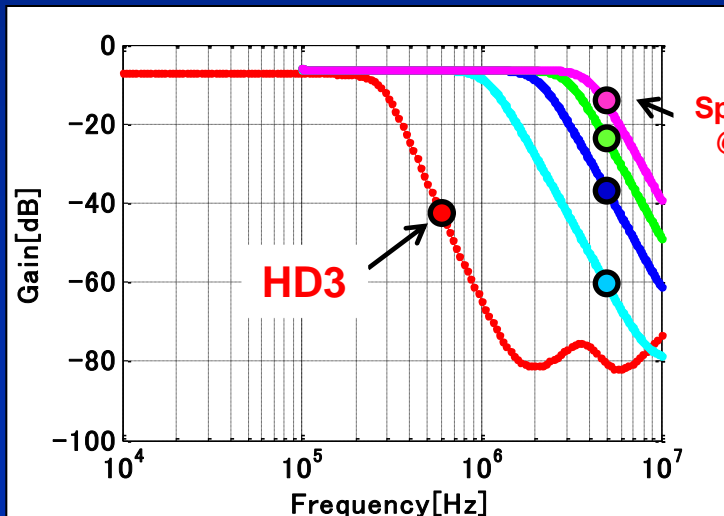
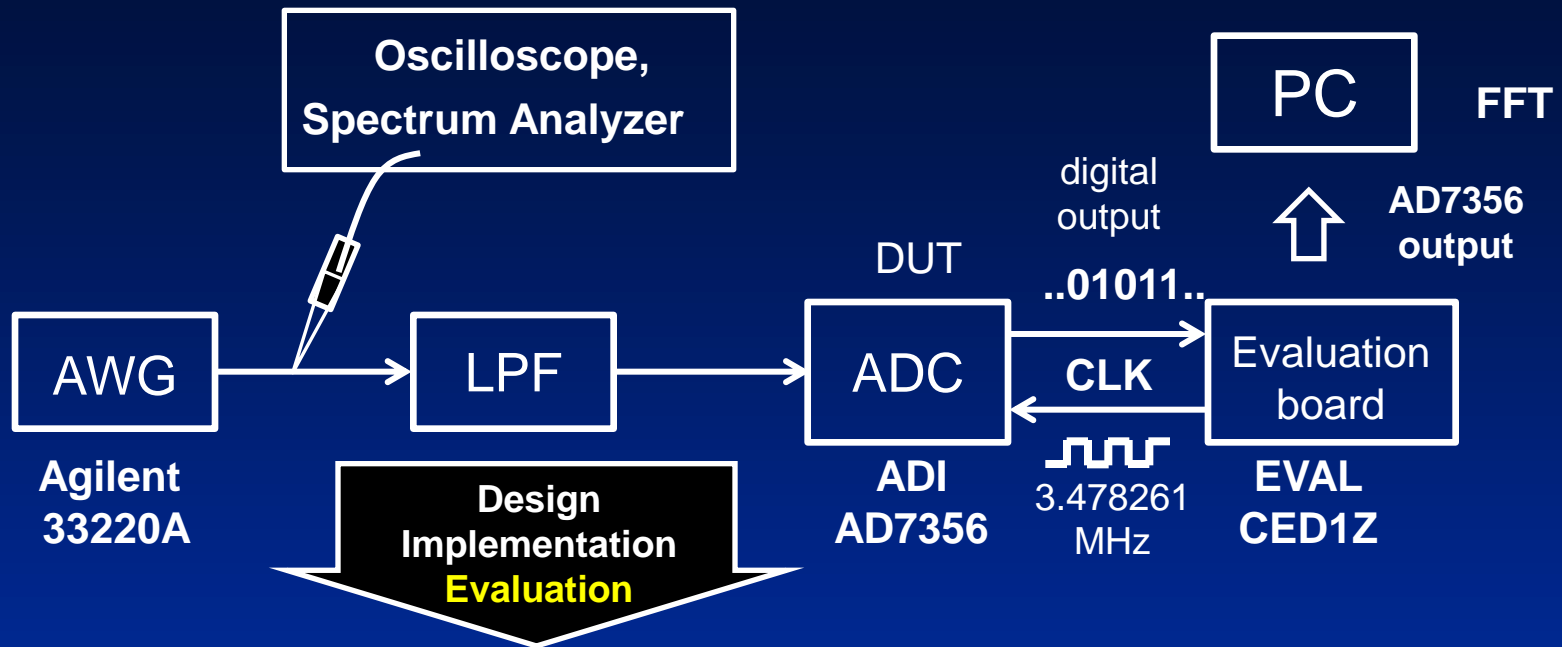


$f_c=3.7\text{MHz}$



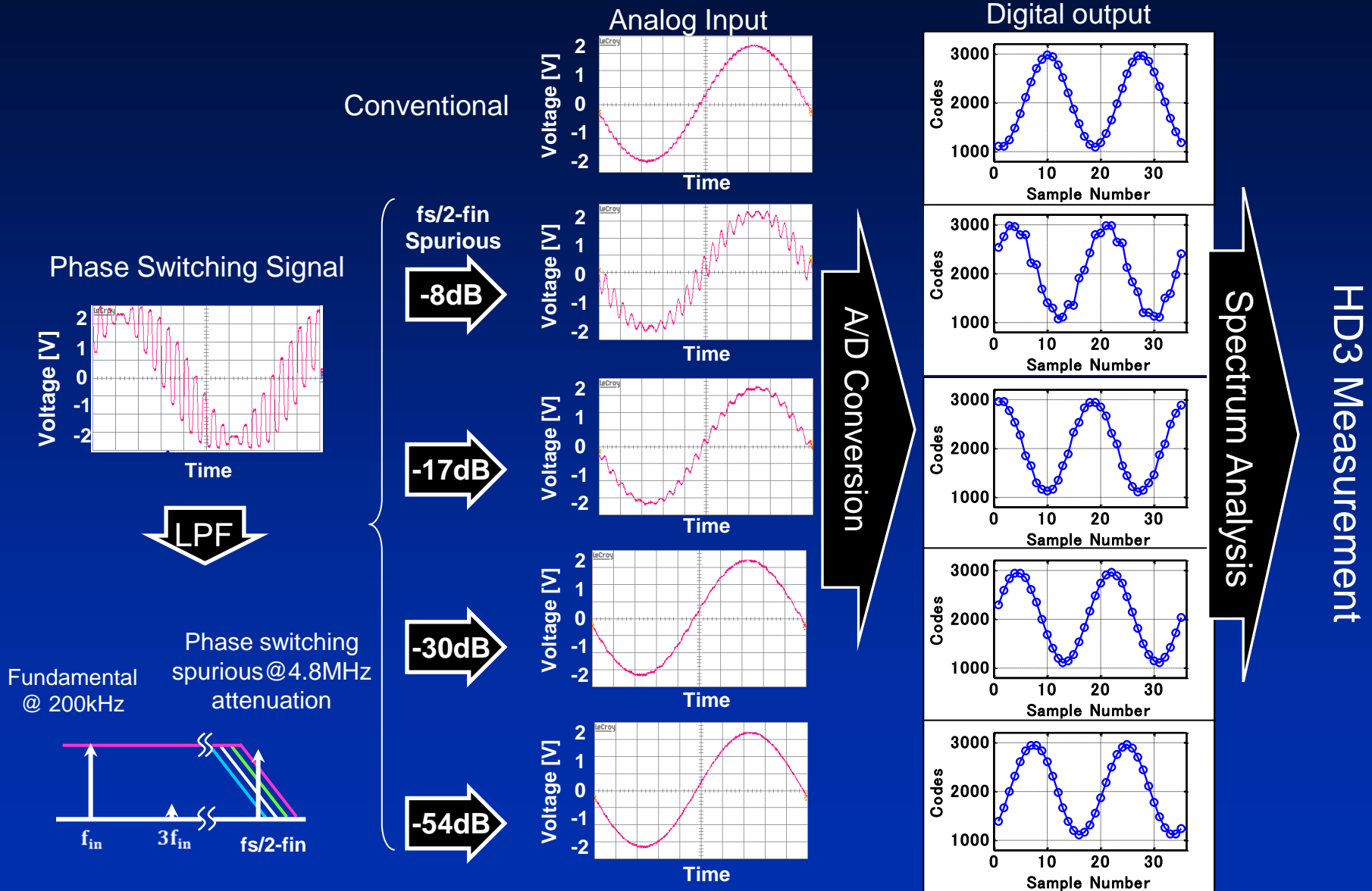
for  $f_s/2$ -bin spurious reduction

# LPF Evaluation with Frequency Response Analysis

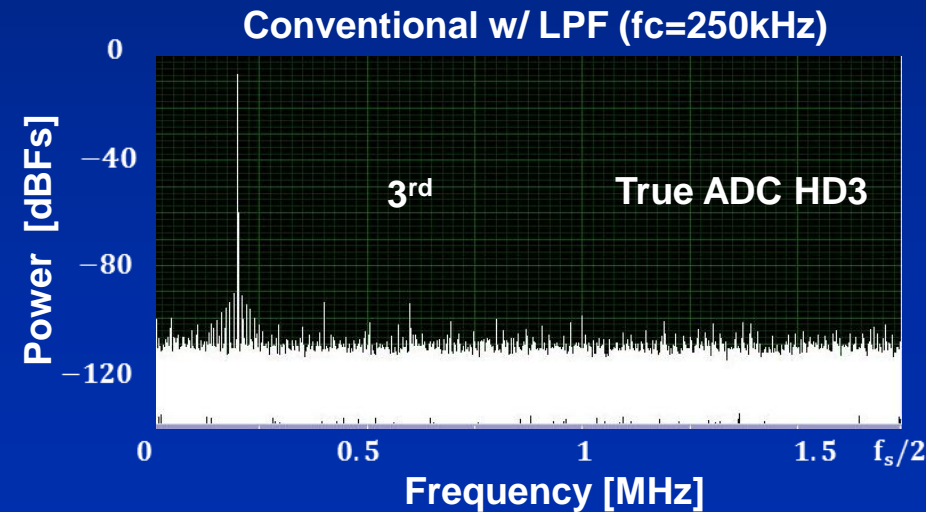
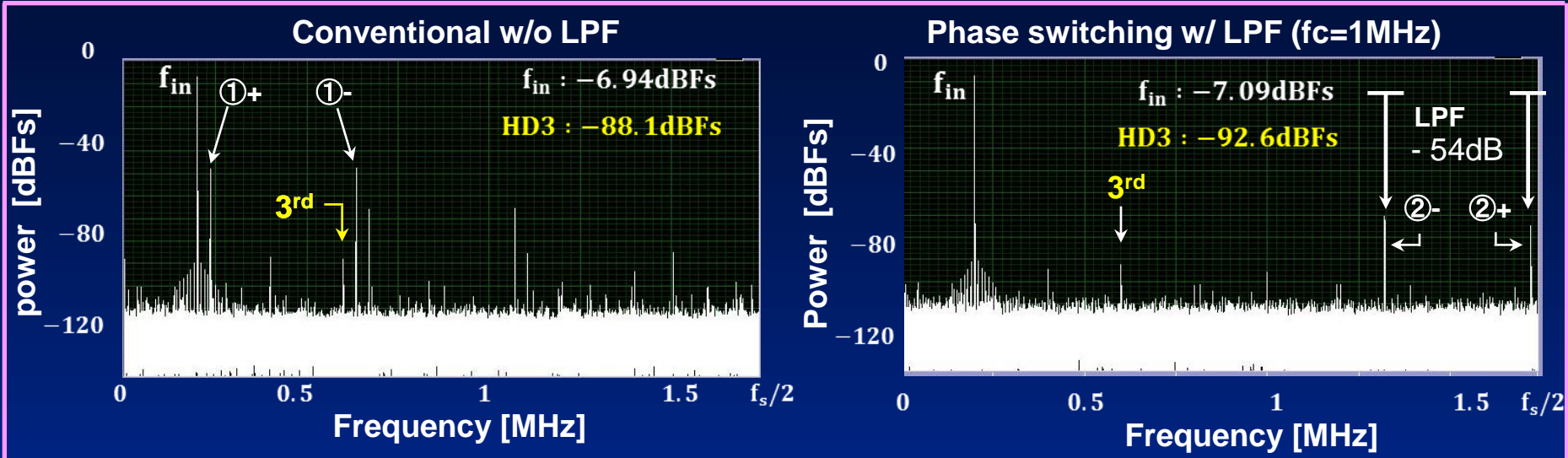


- $f_c=250\text{kHz} \rightarrow -40\text{dB @ } 600\text{kHz}$
- $f_c=1\text{MHz} \rightarrow -54\text{ dB @ } 4.8\text{MHz}$
- $f_c=2\text{MHz} \rightarrow -30\text{ dB @ } 4.8\text{MHz}$
- $f_c=2.7\text{MHz} \rightarrow -17\text{ dB @ } 4.8\text{MHz}$
- $f_c=3.7\text{MHz} \rightarrow -8.0\text{ dB @ } 4.8\text{MHz}$

# Measured Waveforms of ADC Input and Output



# Comparison of Conventional and Proposed Methods



True ADC HD3: -94.6dBFs

Conventional method  
Measured HD3: -88.1dBFs  
Error 6.8%

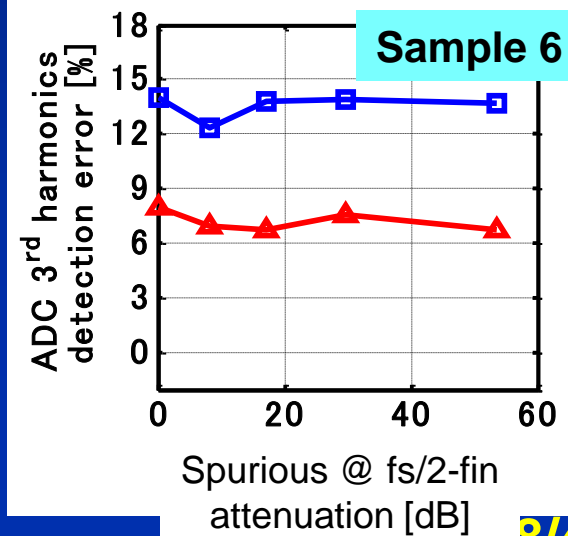
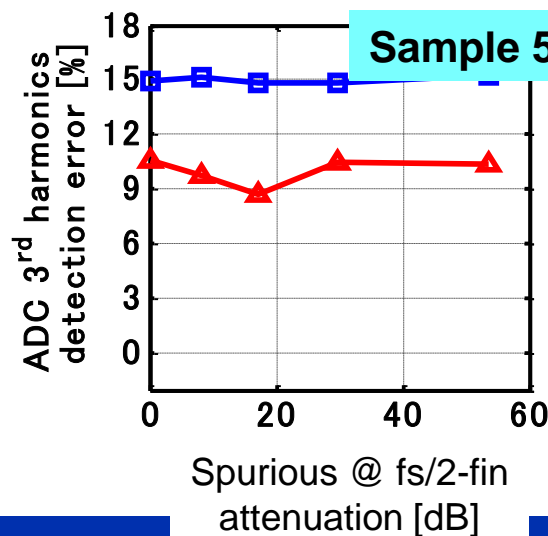
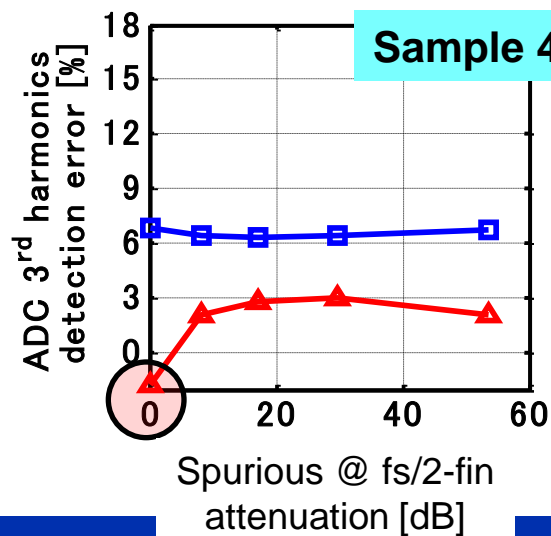
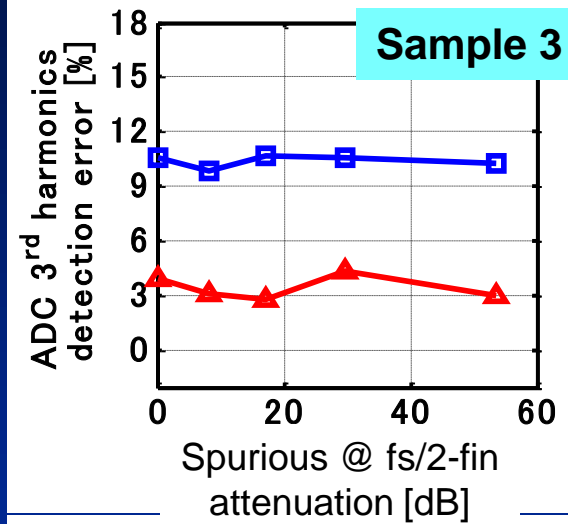
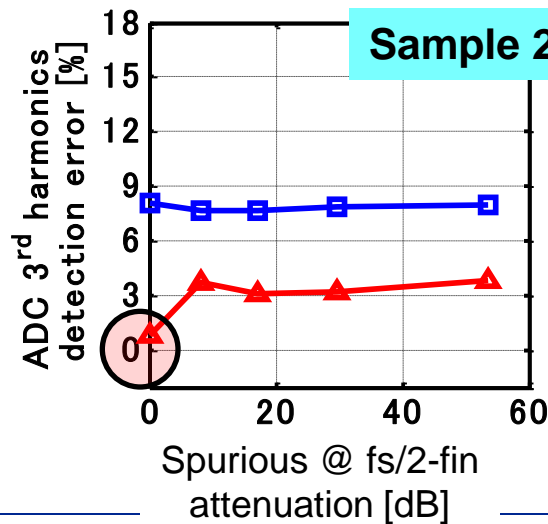
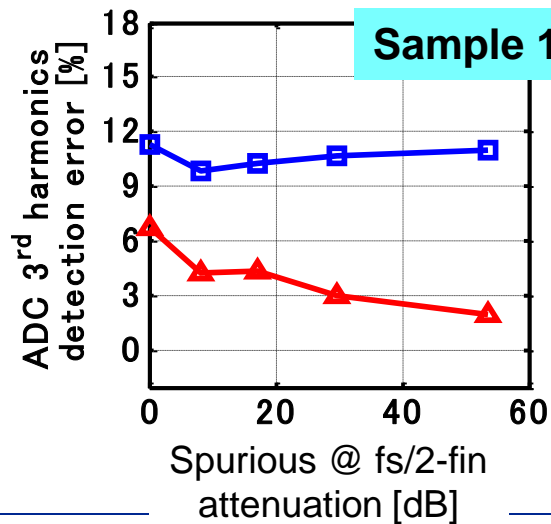
Proposed method  
Measured HD3: -92.6dBFs  
Error 2.1%

$$\textcircled{1} \pm : f_{s(\text{AWG})} \pm f_{\text{in}} \quad \textcircled{2} \pm : \frac{f_s}{2} \pm f_{\text{in}}$$

# ADC HD3 Measurement Results



ADC (AD7356) HD3 measurement error reduction is verified

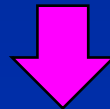


# Outline

- Research background
- Proposed solution
- Problems of proposed solution
- Remedy 1
- Remedy 2
- Experimental results
- Conclusion

# Conclusions

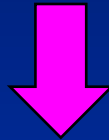
- Low distortion sine signal generation
- Without AWG hardware modification
- Just AWG program change  
and a simple analog LPF
- Verified with  
AWG (Agilent 33220)  
6 samples of 12bit SAR ADC (AD7356)



Greatly improved quality of ADC Linearity testing  
at virtually no extra cost.

# Future Work

- Generalization to other types of low distortion sinusoidal signal generation
  - HD2, HD2&HD3 cancellation for 1-tone
  - IMD3 cancellation for 2-tone



- We have partially verified these.
- Detailed theoretical analysis, simulations, and experiments are underway.



## Peter Garry SARSON 氏 群馬大学から博士号を授与

SARSON 氏（欧州の半導体メーカー勤務）とは、LSI テスト関係の国際会議で知り合う。私の発表を聞き、その技術に関心をもち 実際の半導体試験装置で検証したところ有効であったとの連絡を受ける。交流が始まり、一緒に国際学会・論文を発表する。また一緒に関連する国際学会の運営活動も行う。

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2016/20160722am9IMSTW.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2017/VTSReport20170427am8.pdf>

[http://tttc-vts.org/public\\_html/new/2019/](http://tttc-vts.org/public_html/new/2019/)

同氏は日本の大学に「論文博士」の制度があることを知り、私のところで博士号を取りたいということになり、6件の Journal Paper と博士論文を書き 2018年11月30日(金) に群馬大学から博士号を授与された。

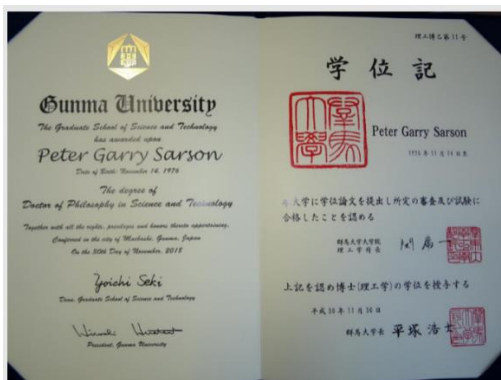
博士論文タイトル: Analogue Mixed Signal Test Development

- Continuous Improvement Exercise in Quality, Reliability, and Reduction in Test Cost of Semiconductor Devices

[https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2018/Dissertation\\_Peter\\_Sarson\\_rev11.7.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2018/Dissertation_Peter_Sarson_rev11.7.pdf)

論文審査委員会：

主査	高田和正	教授
副査	本島邦行	教授
副査	青木 均	客員教授
副査	浅見幸司	客員教授
副査	小林春夫	教授



2018年9月10日 博士公聴会の終了後(Sarson氏は右から2番目)

\*\*\*\* Peter SARSON 氏から \*\*\*\*

It was July 2016 in Spain where we published and presented a small paper on distortion shaping based on some work I had done [from seeing you present at ITC in Seattle](#). For some reason you offered to help me do my PH.D. For the next year you helped me to write papers based on my research and showed me the correct way to present my data in a written form. In parallel you helped me form some kind of document out of all disconnected papers to form some form of coherent document that became the initial form of my dissertation. Again, I have no idea how, you convinced 5 professors to judge my work and allow me to come to Japan to present my work. I came and politely I was informed I needed to do some more work, you showed me how to perform simulations correctly and how to document them with block and flow diagrams. I carried out some work I always had wanted to do that I knew would work in principle but I had never had the chance to do. Using simulation. I showed that ATE equipment could possibly be improved and showed how its lifetime could be extended.

Having presented more papers on this, produced more journals and updated my dissertation to reflect all of this I finally came to Japan again in 2018. I'm now a doctor and I have you to solely thank for your encouragement and stoicism in getting me through this process.

Regards

Peter Sarson PH.D SMIEEE

\*\*\*\*\*

下記発表がきっかけである。

Fumitaka Abe, Yutaro Kobayashi, Kenji Sawada, Keisuke Kato, Osamu Kobayashi, [Haruo Kobayashi](#),

“[Low-Distortion Signal Generation for ADC Testing](#),”IEEE International Test Conference, Seattle, WA (Oct. 2014).

これは半導体理工学センター(STARC)との共同研究内容であり、このオリジナルのアイデアは(当時)同社の小林修氏によるものである。それを発展させていくつものアルゴリズムや実験室レベルでの検証を行ってきている(数年前に同社との共同研究が終了したが、現在も研究室で継続している)。アルゴリズム的な内容であり、特許出願は行っていない。フランスのTIMA研究所や米国アイオワ州立大学等で同じ分野の研究をしているグループからは関心をもってもらっている(学会で議論し、論文にも引用されている)。Sarson氏からの「実際の半導体試験装置の環境下で実用化検証できた」という連絡は工学系の研究室の立場からはうれしい限りである。

なお、Sarson氏とは学会発表の公開情報をもとにした研究者レベルの交流であり共同研究のコンタミはない。

写真提供 群馬大学 石川信宣 文責 小林春夫

# 群馬大学小林研究室 欧米海外大学訪問記

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09-UCLA.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-9UCLA-report-face.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-9UCLA-report-okada.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-9UCLA-report-katho.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-9UCLA-report-harigai.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-9UCLA-report-gao.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-9UCLA-report-arai.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09-UCLA.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09UCLA-harigai.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09-UCLAkatho.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09UCLA-okada.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09-UCLA-arai.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2011-09-UCLA-gao.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/EEtimes-Dr.Abidi.jpg>

[https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/oldrepo\\_NapoliUniv.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/oldrepo_NapoliUniv.pdf)

[https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/oldrepo\\_Europe.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/oldrepo_Europe.pdf)

<https://kobaweb.ei.st.gunma-u.ac.jp/newsphoto/VIRGINIAtech.pdf>



# LSIテスト関係学会参加記

---

[https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/20190803\\_ITCIndiaRepo\\_Rohm-Sato-san.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/20190803_ITCIndiaRepo_Rohm-Sato-san.pdf)

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2018/2018ats-report-kobayashi.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2018/2018ats-report-sasaki.pdf>

[https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/20190718\\_PortoAlegre5.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/20190718_PortoAlegre5.pdf)

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2018/2018-8-21ITC-asia2018report-machida.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2017ATS-report-ozawa.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ATS2017report.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/20170925am12HP.pdf><http://techon.nikkeibp.co.jp/atcl/news/16/092709328/?P=1>

[https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ITC-Asia\\_rev2-1.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ITC-Asia_rev2-1.pdf)

<http://techon.nikkeibp.co.jp/atcl/news/16/092709328/?P=1>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ITC-asia-report-yanagita.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/VTSReport20170427am8.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ATS2016report-shibuya.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/Report20161128pm4.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/FTC75th2016-7-14rev2.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/20160722am9IMSTW.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/IMSTW20150703.pdf>

[https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ATS13-Wu\\_Minghui.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ATS13-Wu_Minghui.pdf)

[https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ATS13-Li\\_ensi.pdf](https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/ATS13-Li_ensi.pdf)

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/2012-05taiwan.pdf>

<https://kobaweb.ei.st.gunma-u.ac.jp/warehouse/IMS3TW2012.pdf>