

数学を用いたデジタル・アナログ変換器 アーキテクチャの開発

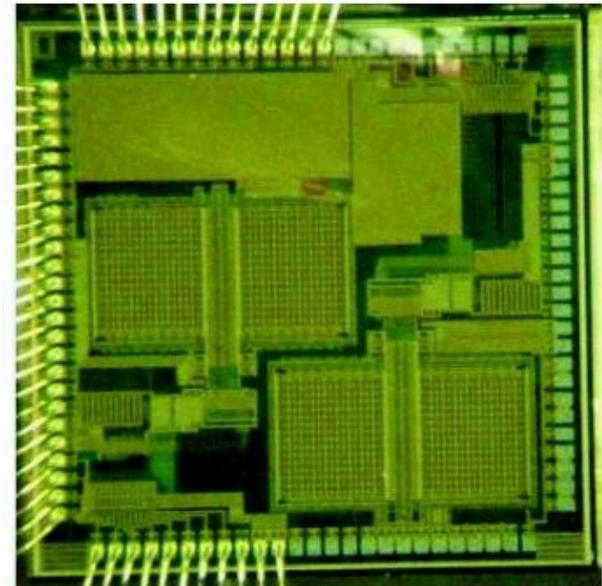
群馬大学大学院 理工学府

電子情報部門

小林春夫 桑名杏奈

Outline

1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果
 - オイラーナイトツアーDACレイアウト
 - 素数DAC
 - 剰余系サンプリング
 - 黄金比サンプリング
4. 研究業績
5. まとめ



アナログ集積回路

Outline

1. 学術的背景

2. 研究教育の目的・意義

3. 具体的な研究成果

- オイラーナイトツアー-DACレイアウト
- 素数DAC
- DAC非線形解析
- 剰余系サンプリング
- 黄金比サンプリング

4. 研究業績

5. まとめ



Leonardo Fibonacci
(伊:1170-1250年頃)

電子回路設計とICTの融合分野

デジタル回路システム： 加算器・乗算器等
洗練されたアルゴリズムに基づいて設計

アナログ電子回路： 「カンと経験」「匠の世界」

「美しい数学に基づくとスマートな回路になる」を経験

申請者の研究室では「信号処理技術を利用したアナログ回路設計」の研究開発を行い、国際学会・論文発表・特許出願

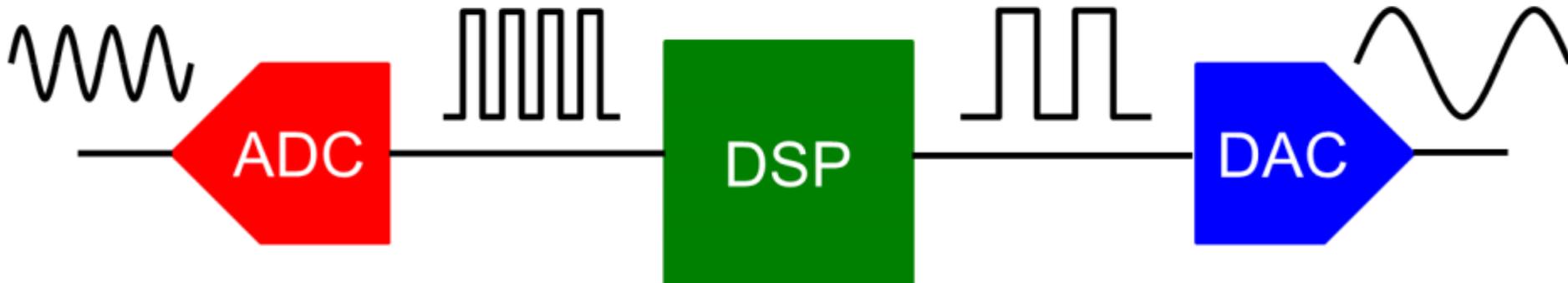
この研究をさらに継続発展させた

特にデジタル・アナログ(Digital-to-Analog: DA)変換器設計で
数学(整数論、剰余系、連分数展開、魔方陣、符号理論、和算 等)を適用
新規構成を生み出す

その性能を評価する数値シミュレーション技術を開発

「勘と経験」を体系的な理論に昇華するうえで、ICT技術は有用な手段 を示した

AD変換器、DA変換器とは



高性能なDA変換器が求められている

Outline

1. 学術的背景

2. 研究教育の目的・意義

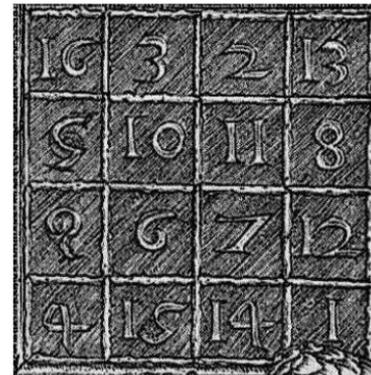
3. 具体的な研究成果

- オイラーナイトツアー-DACレイアウト
- 素数DAC
- DAC非線形解析
- 黄金比サンプリング

4. 研究業績

5. まとめ

15世紀 西洋



魔方陣



独: Melencolia I(1514)
作: Albrecht Durer

ICT・数理データ科学の研究の観点から

- 数理学の新たな応用分野を開拓

電子回路設計： 「勘と経験」の世界



数理学の視点から理論的・体系的設計論の構築。

- 整数論をDA変換回路アーキテクチャ設計に適用



小規模回路構成を実現

数学に基づく設計で 良い電子回路が実現できる一例を示した。

- モンテカルロ法での効果的な数値シミュレーション技術を開発



回路構成素子の製造ばらつきの回路全体への特性への影響を推定

ICT・数理データ科学の**教育**の観点から

- 研究担当学生に、この分野の「研究を通じての教育」を実践
- 一連の数学に基づく電子回路アーキテクチャの研究
剰余系、魔方陣、和算など、日常的に身近な題材を扱ったものが多い
高校生、一般の方への数理科学、電気電子工学分野への入門教材としても有用。
- 2020年度後期 電子情報理工学部 学部1年での導入教育で使用 (140名受講)
<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>

2020年度 後期

基礎電子情報理工学I (学部1年生向け 金曜1-2限) 小林春夫先生

- 第1回「電子工学と情報数理工学の融合(1) フィボナッチ数列による逐次比較近似AD変換器アルゴリズム設計」[日本語資料](#) [英文資料](#)
- 第2回「電子工学と情報数理工学の融合(2) 魔方陣によるDA変換器の単位セル選択アルゴリズム設計」[日本語資料](#) [英文資料](#)
- 第3回「電子工学と情報数理工学の融合(3) 剰余系(孫子算経)による時間デジタル変換回路アーキテクチャ設計」[日本語資料](#) [英文資料](#)
- 第4回「電子工学と情報数理工学の融合(4) デジタル信号処理チップ(DSP)の基礎」[日本語資料](#) [英文資料](#)

- 2021年7月末 高校生向けの模擬授業 開催予定
「古典整数論から先端集積回路アーキテクチャ設計へ」
- 一般の方向け: 小林春夫、桑名杏奈「電子回路設計と古典数学」
和算ジャーナル 第5号(会報通巻55), pp.60-65 (2021年6月)

Outline

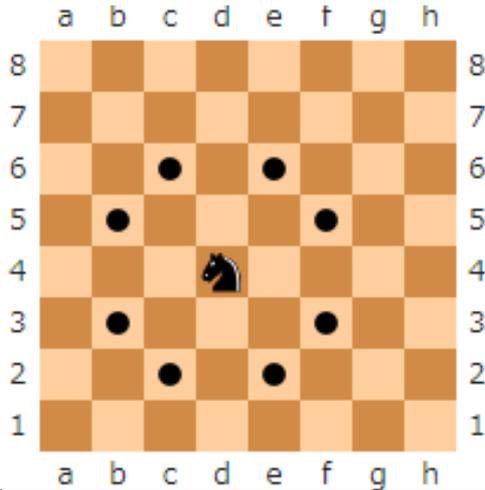
1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果
 - オイラーナイトツアー-DACレイアウト
 - 素数DAC
 - DAC非線形解析
 - 黄金比サンプリング
4. 研究業績
5. まとめ

10	5	3	16
15	4	6	9
8	11	13	2
1	14	12	7

魔方陣

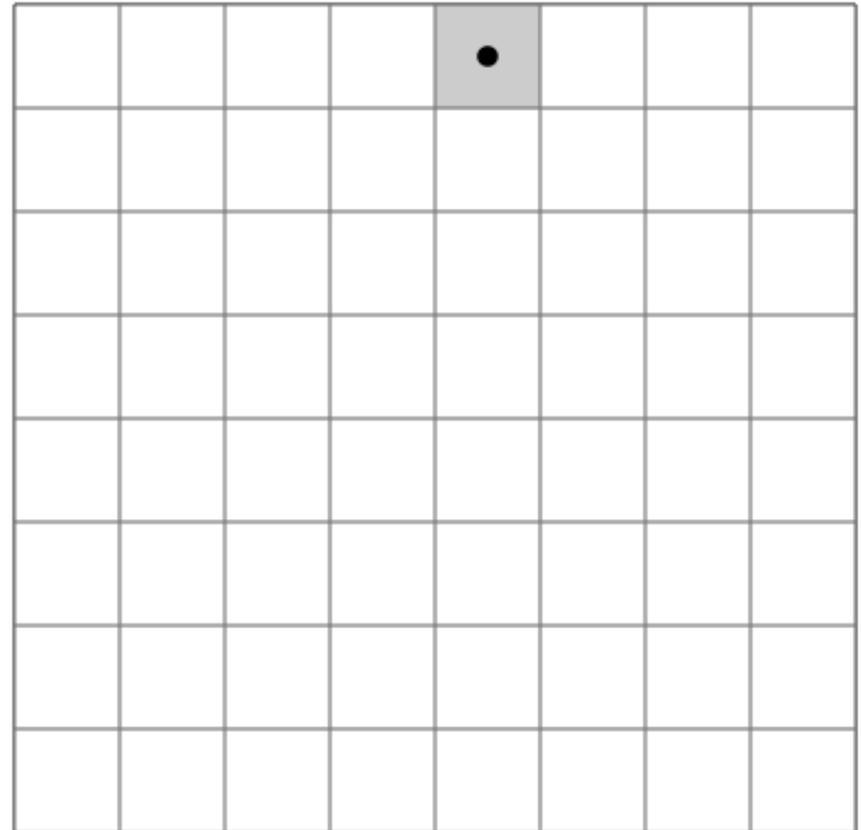
What is Knight Tour ?

Chess



15	62	19	34	1	50	31	46
18	35	16	63	32	47	2	49
61	14	33	20	51	4	45	30
36	17	60	13	64	29	48	3
11	58	21	40	5	54	27	44
22	37	12	59	28	41	6	53
57	10	39	24	55	8	43	26
38	23	56	9	42	25	54	7

Knight



What is Euler's Knight Tour ?



- Found by Leonhard Euler
- Magic square
+
Knight tour

1	48	31	50	33	16	63	18
30	51	46	3	62	19	14	35
47	2	49	32	15	34	17	64
52	29	4	45	20	61	36	13
5	44	25	56	9	40	21	60
28	53	8	41	24	57	12	37
43	6	55	26	39	10	59	22
54	27	42	7	58	23	38	11

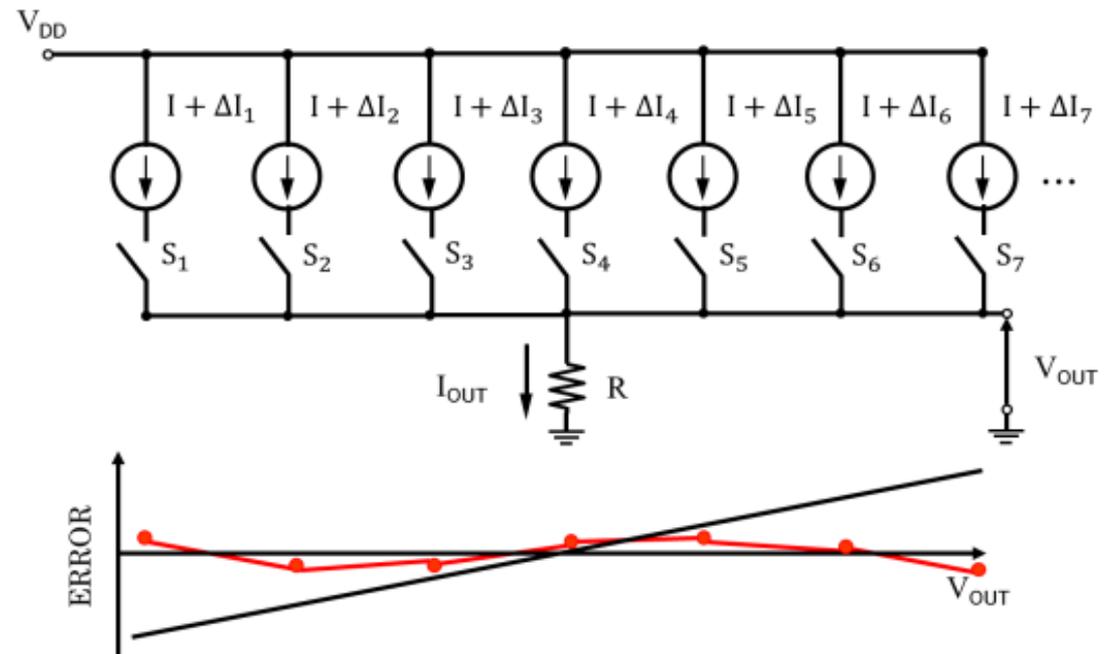
260
260

8x8 Euler's Knight Tour

単位セル選択アルゴリズムによる線形成向上

◆ DA変換器 - システムティック・ミスマッチとレイアウト

S4	S8	S12	S5
S14	S10	S6	S1
S9	S13	S2	S15
S3	S7	S16	S11



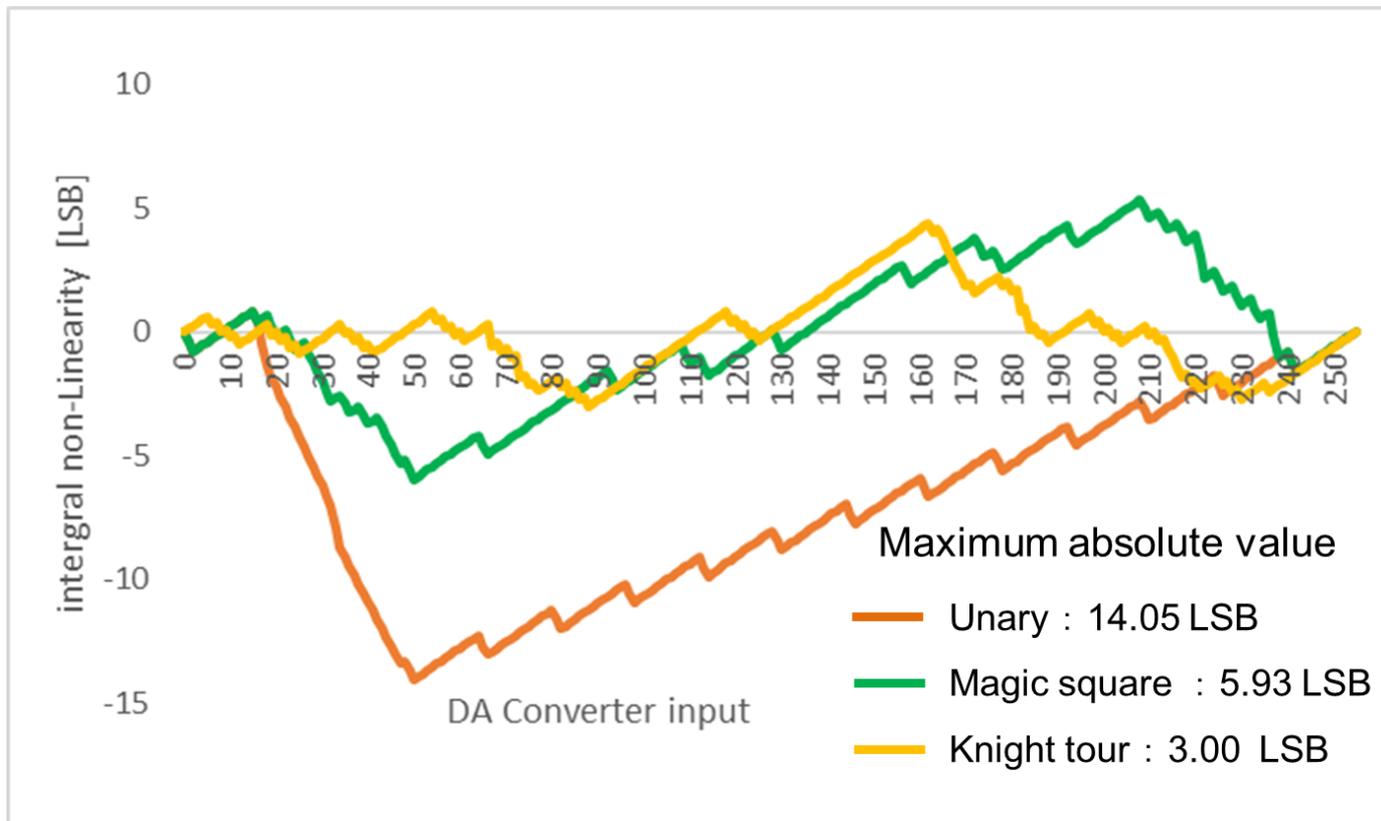
スイッチング順序を変える事によりエラーをキャンセル



魔方陣+ナイトツアー配列

DAC 線形性シミュレーション結果

[1] “Digital-to-Analog Converter Linearity Improvement Technique Based on Classical Number Theory for Modern ULSI”,
30th International Workshop on Post-Binary ULSI Systems (May 2021).



Euler Knight tour

➡ Best

Magic square

➡ Second

Regular

➡ Third

Outline



Christian Goldbach
1690-1764

1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果

- オイラーナイトツアー-DACレイアウト
- 素数DAC
- DAC非線形解析
- 黄金比サンプリング

4. 研究業績
5. まとめ

+	2	3	5	7	11	13	17	19
2	4	5	7	9	13	15	19	21
3	5	6	8	10	14	16	20	22
5	7	8	10	12	16	18	22	24
7	9	10	12	14	18	20	24	26
11	13	14	16	18	22	24	28	30
13	15	16	18	20	24	26	30	32
17	19	20	22	24	28	30	34	36
19	21	22	24	26	30	32	36	38

← Prime number

↑ Prime number

ゴールドバッハ予想

素数DAC

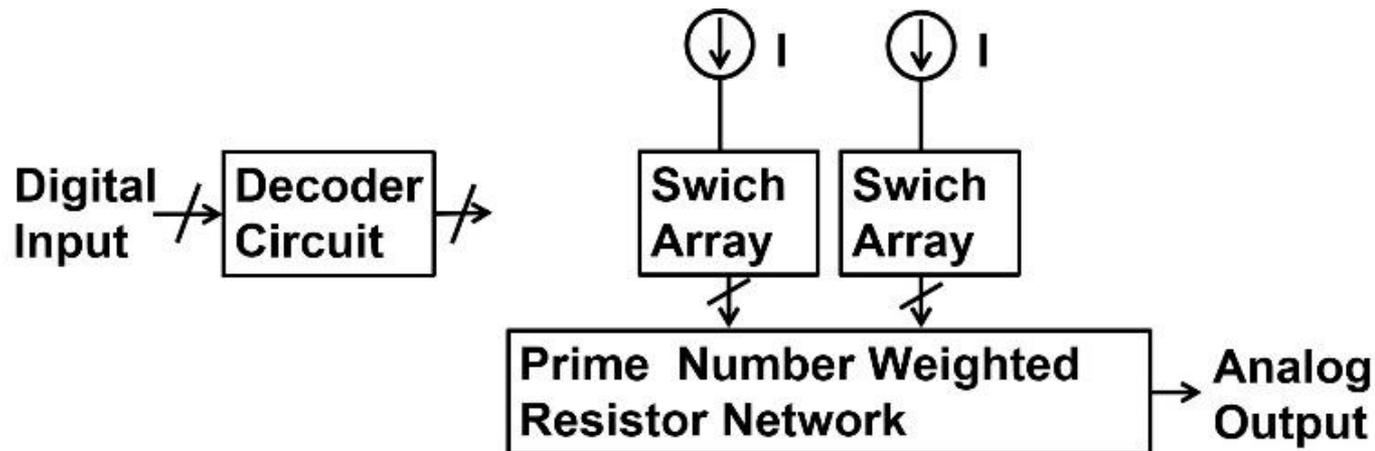
[1] "Digital-to-Analog Converter Architectures Based on Goldbach Conjecture for Prime Numbers in Mixed-Signal ULSI",
30th International Workshop on Post-Binary ULSI Systems (May 2021).

ゴールドバッファの予想 「全ての偶数は2つの素数の和で表せる」

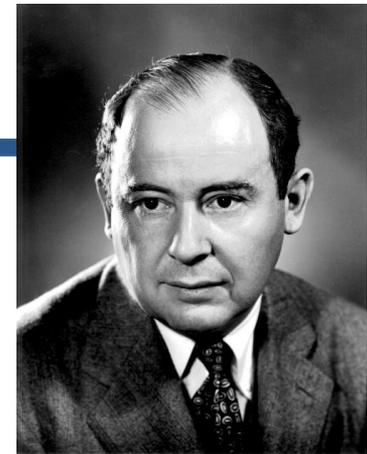
素数抵抗ネットワーク、デコーダ回路、2つの電流源、2つのスイッチ配列でDACを構成できる。



アナログ回路が少ないので 先端微細LSIで実現に適している。



Outline

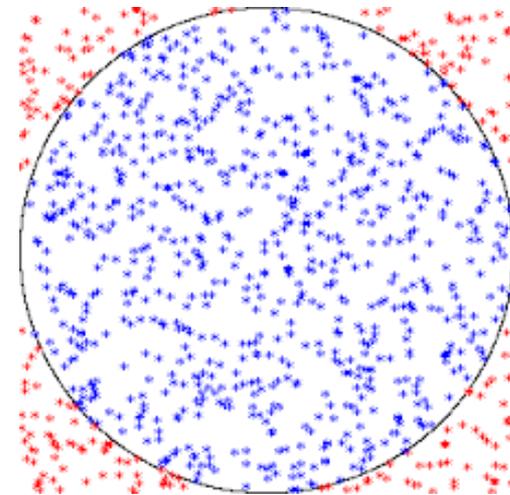


フォンノイマン

1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果

- オイラーナイトツアー-DACレイアウト
- 素数DAC
- DAC非線形解析
- 黄金比サンプリング

4. 研究業績
5. まとめ



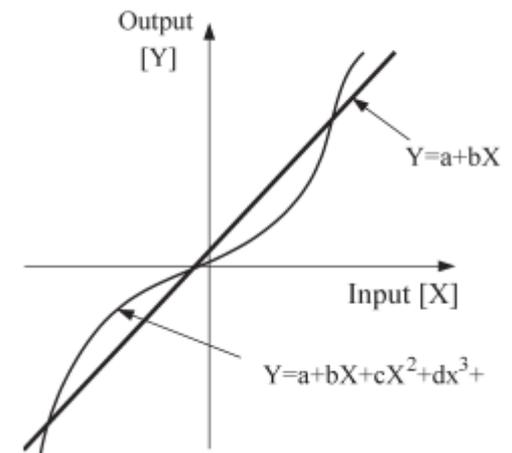
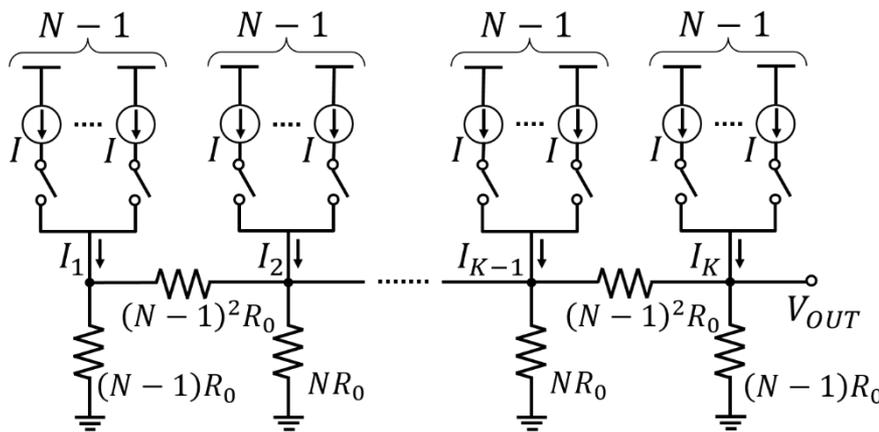
モンテカルロ法で
円周率を求める

DA変換器の非線形解析

- [1] "Nonlinearity Analysis of Resistive Ladder-Based Current-Steering Digital-to-Analog Converter", 17th International SOC Design Conference (Oct. 2020)
- [2] "Digital-to-Analog Converter Configuration Based on Non-uniform Current Division Resistive-Ladder", 36th International Technical Conference on Circuits/Systems, Computers and Communications (June 2021).

電流源と抵抗ネットワークで構成されるDA変換器の非線形解析

- 電流値、抵抗値の製造ばらつきで特性が劣化
モンテカルロシミュレーションで解析
誤差の傾向の規則性を見出す



電流源と抵抗ネットワークで構成されるDA変換器

Outline

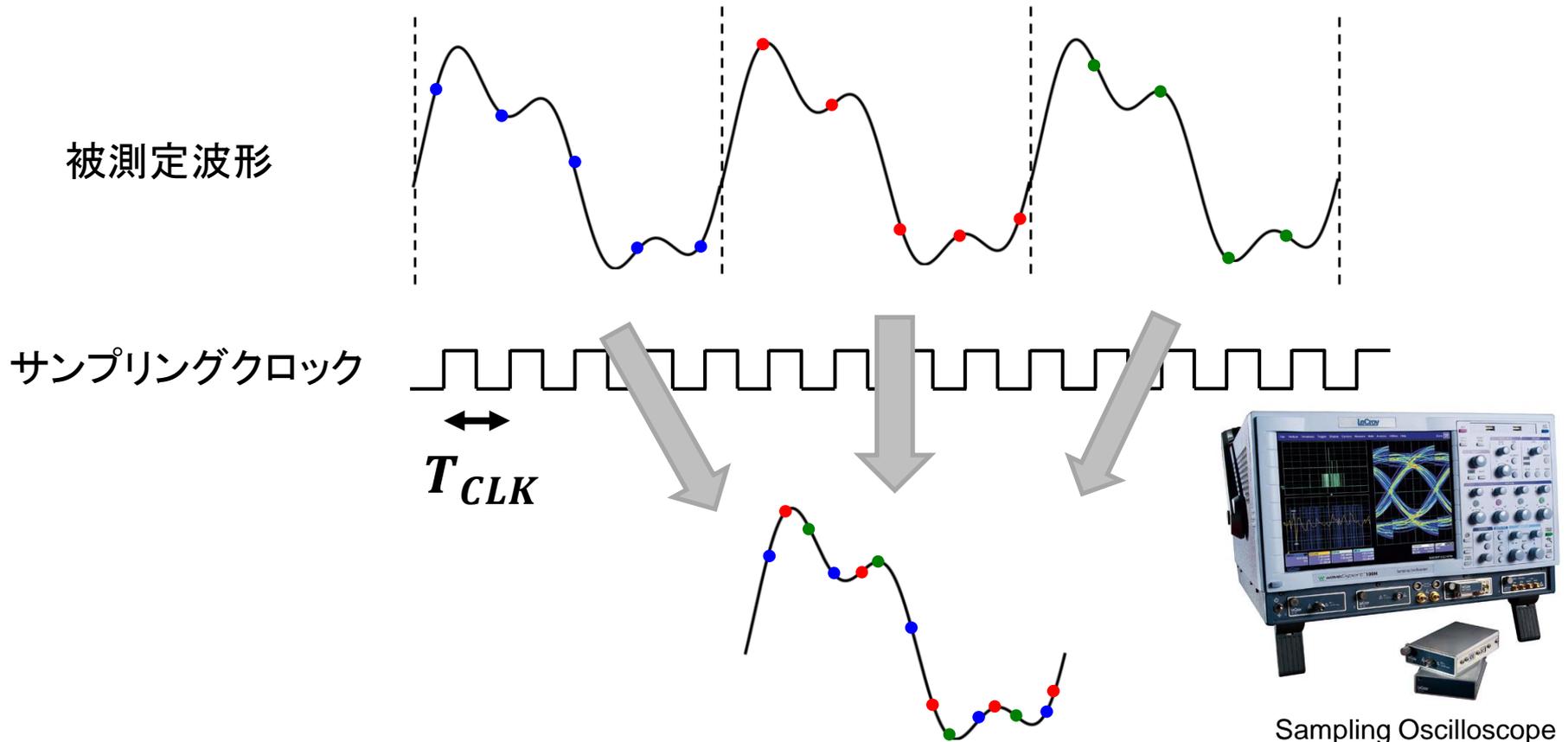
1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果
 - オイラーナイトツアー-DACレイアウト
 - 素数DAC
 - DAC非線形解析
 - 黄金比サンプリング
4. 研究業績
5. まとめ



パンテオン神殿(ギリシャ)

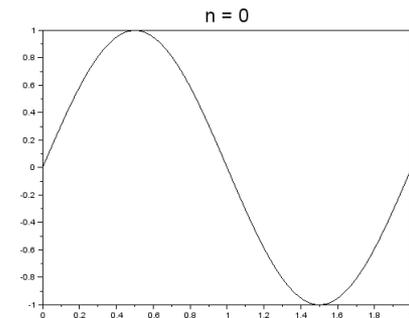
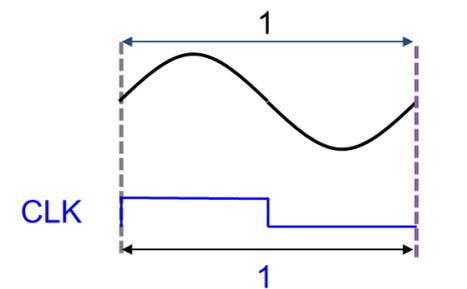
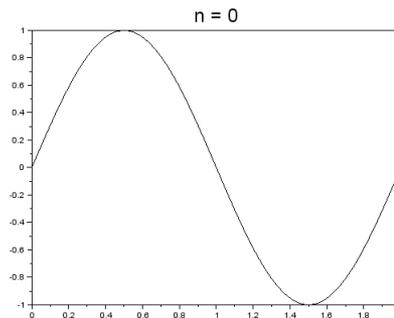
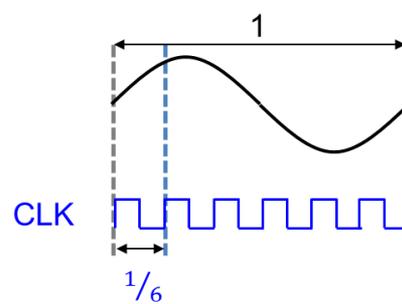
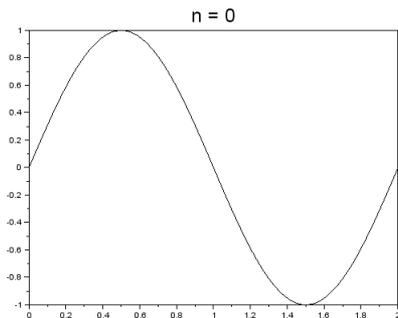
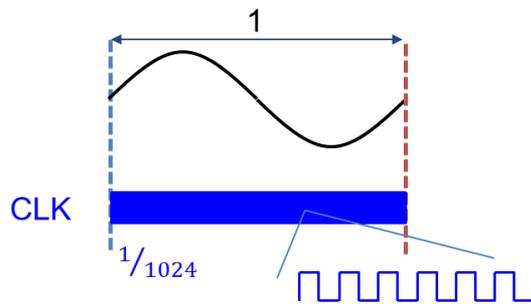
等価時間サンプリング

- 繰り返し時間波形の観測
- サンプリングオシロスコープに使用



波形抜け現象

$$f_{CLK} \gg f_{sin} \quad f_{CLK} \approx \frac{1}{\alpha} f_{sin} \left(\alpha = 1, \frac{1}{2}, \frac{1}{3}, \frac{2}{3}, \dots, \frac{1}{6}, \dots \right) \quad f_{CLK} \approx f_{sin}$$



サンプリング点: 局在化



測定時間が長くなる

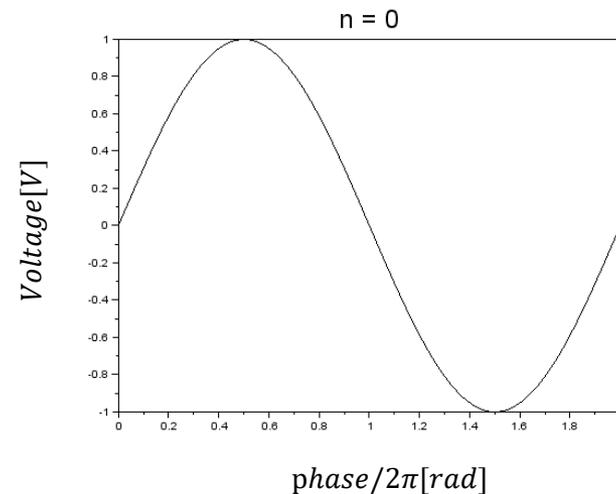
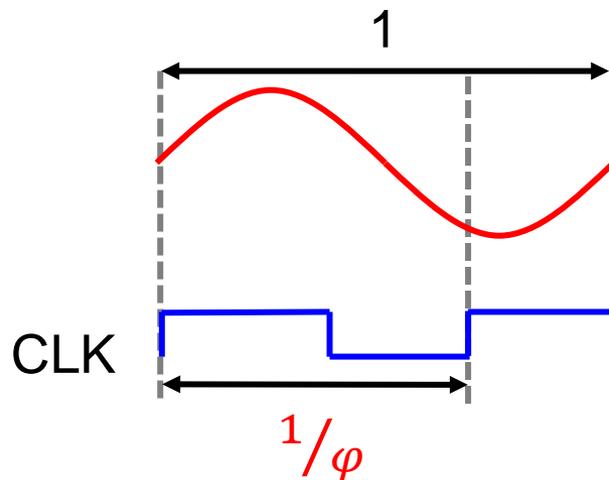


黄金比サンプリング

[1] "Metallic Ratio Equivalent-Time Sampling: A Highly Efficient Waveform Acquisition Method",
27th IEEE International Symposium on On-Line Testing and Robust System Design (June 2021).

$$f_{CLK} = \varphi \times f_{sig}$$

φ : 黄金比 (= 1.6180339887...)



効率的波形取得条件

Outline

1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果
 - オイラーナイトツアー-DACレイアウト
 - 素数DAC
 - DAC非線形解析
 - 黄金比サンプリング
4. 研究業績
5. まとめ



研究業績(論文、著書等)

論文

- [1] Y. Abe, S. Katayama, A. Kuwana, H. Kobayashi, "Frequency Estimation Sampling Circuit with Hilbert Filter and Proactive Usage of Aliasing Phenomenon", Journal of Mechanical and Electrical Intelligent System (May 2021).

国際学会

- [1] S. Yamamoto, Y. Sasaki, Y. Zhao, J. Wei, A. Kuwana, K. Sato, T. Ishida, T. Okamoto, T. Ichikawa, T. Nakatani, T. Tran, S. Katayama, K. Hatayama, H. Kobayashi, "Metallic Ratio Equivalent-Time Sampling: A Highly Efficient Waveform Acquisition Method", 27th IEEE International Symposium on On-Line Testing and Robust System Design (June 2021).
- [2] M. Hirai, H. Tanimoto, Y. Gendai, S. Yamamoto, A. Kuwana, H. Kobayashi, "Digital-to-Analog Converter Configuration Based on Non-uniform Current Division Resistive-Ladder", 36th International Technical Conference on Circuits/Systems, Computers and Communications (June 2021).
- [3] Y. Zhao, A. Kuwana, S. Yamamoto, Y. Sasaki, H. Kobayashi, T. Tran, T. Nakatani, K. Hatayama, K. Sato, T. Ishida, T. Okamoto, T. Ichikawa, J. Wei, S. Katayama, "Input Signal and Sampling Frequencies Requirements for Efficient ADC Testing with Histogram Method", 36th International Technical Conference on Circuits/Systems, Computers and Communications (June 2021).
- [4] X. Bai, Y. Du, T. Tran, A. Kuwana, H. Kobayashi, "Digital-to-Analog Converter Architectures Based on Goldbach Conjecture for Prime Numbers in Mixed-Signal ULSI", 30th International Workshop on Post-Binary ULSI Systems (May 2021).
- [5] D. Yao, A. Kuwana, H. Kobayashi, K. Kawauchi, "Digital-to-Analog Converter Linearity Improvement Technique Based on Classical Number Theory for Modern ULSI", 30th International Workshop on Post-Binary ULSI Systems (May 2021).

研究業績(論文、著書等)

国際学会(続き)

- [5] D. Yao, A. Kuwana, H. Kobayashi, K. Kawauchi, "Digital-to-Analog Converter Linearity Improvement Technique Based on Classical Number Theory for Modern ULSI", 30th International Workshop on Post-Binary ULSI Systems (May 2021).
- [6] P. Zhang, A. Kuwana, S. Yamamoto, Y. Zhao, Y. Sasaki, H. Kobayashi, "Efficient Linearity Self-Calibration Condition with Histogram Method for Time-to-Digital Converter", 4th International Conference on Technology and Social Science (Dec. 2020)
- [7] Y. Du, X. Bai, M. Hirai, S. Yamamoto, A. Kuwana, H. Kobayashi, K. Kubo, "Digital-to-Analog Converter Architectures Based on Polygonal and Prime Numbers", 17th International SOC Design Conference (Oct. 2020)
- [8] M. Hirai, H. Tanimoto, Y. Gendai, S. Yamamoto, A. Kuwana, H. Kobayashi, "Nonlinearity Analysis of Resistive Ladder-Based Current-Steering Digital-to-Analog Converter", 17th International SOC Design Conference (Oct. 2020)

国内学会・研究会 計10件

- [1] 李 雄炎, 林海軍, 桑名杏奈, 小林春夫「電荷モード折り返しAD変換回路の検討」
第11回電気学会東京支部栃木・群馬支所合同研究発表会(2021年3月)

その他

- [1] 小林春夫、桑名杏奈「電子回路設計と古典数学」
和算ジャーナル 第5号(会報通巻55), pp.60-65(2021年6月)

<https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2021/wasanken.pdf>

Outline

1. 学術的背景
2. 研究教育の目的・意義
3. 具体的な研究成果
 - オイラーナイトツアー-DACレイアウト
 - 素数DAC
 - DAC非線形解析
 - 黄金比サンプリング
4. 研究業績
5. まとめ



孫子算經

数学の電子回路設計への応用



Carolus Fridericus Gauss
(独:1777-1855)

「整数論は数学の女王である。」

カール・フリードリヒ・ガウス

過去の整数論

身近にあるが、謎が多く美しい。

他分野へ貢献しない孤高の学問。

現在の整数論

情報通信処理に応用(暗号化・符号論)

⇒デジタル信号との相性良し

**AD/DA変換器への整数論応用は未知の世界
今後大きな発見が待っている可能性**

さらなる発展へ

- 中国最大のLSI国際会議で招待講演の予定

(Invited) H. Kobayashi, A. Kuwana, et. al.,

“Classical Mathematics and Analog/Mixed-Signal IC Design”,

14th IEEE International Conference on ASIC, Kunming, China (Nov. 2021).

- 科研費 基盤(C)に採択 2021年-2023年