



計測制御工学 第1回講義

計測工学とは何かを考えよう

小林春夫

群馬大学大学院理工学府 電子情報部門

koba@gunma-u.ac.jp

下記から講義使用 pdfファイルをダウンロードしてください。

出席・講義感想もここから入力してください。

<https://kobaweb.ei.st.gunma-u.ac.jp/lecture/lecture.html>



「科学」と「技術」は似て非なるもの

- 「科学（理学、Science）」と「技術（工学、Technology）」は似ているが異なる。
- 「理学」が真理を追究するのを目的
- 「工学」は役に立つこと（「ものづくり」だけでなく「環境問題」等も含めて）を目的とした実学。
- 「工学」は社会性をもった学問。



科学のアプローチ

「美しいものは真理。真理は美しい。」

（数学者 藤原正彦先生）

「宇宙は神が数学の言葉で書いた聖書だ。

神が書いたのだから美しくないはずがない。」

（Isaac Newton）



工学のアプローチ

机上の空論ではなく、実際に“**現場**”で
“**現物**”を観察し、“**現実**”を認識した上で
問題解決を図る。(三現主義)

「現場、そこに発想の原点がある。
facts こそが よりどころである。」

(東大名誉教授 北森俊行先生)

工学は

トレードオフの考え方が重要

Trade-Off ↔ 妥協

「時間が足りない、マンパワーが足りない、
予算が足りない、情報が足りない、.....」

全てが満ち足りているわけではない環境下で
(100%でなくても)かなりのことをやってしまう、
かなりのものを開発してしまうのが
エンジニアリング、工学的センス



技術者は総合力で勝負

- 技術力、基礎学力
- 問題発見能力、問題解決能力
- 語学力
- 雑学
- コミュニケーション能力
プレゼンテーション能力
- 人脈
- 体力



市場に対して敏感であれ

半導体メーカーのマネージャー

「良いものが売れるのではない。

売れるものが良いものである」

「製品ではなく商品を開発せよ」

半導体試験装置メーカーのマーケティング

「我々のお客さん(半導体メーカー)の

お客さん(セットメーカー、最終製品メーカー)

を見て次世代半導体試験装置を開発せよ」




社会の変化、時代の流れを見よ

「会社は変化するので、それに応じて
技術者も変わらなければならない。」



社会、時代が変わるので会社も変わる



どのように(How)作るかだけでなく 何(What)を作るかが重要

半導体メーカー マネージャー

「企画に経験ある優秀な人をもってくる」

中堅メーカー 経営者

「プロの製品企画者は

お客さんへのアンケート結果だけに基づいて
次の製品を企画するわけではない。

お客さんのまだ気が付いていない

新しいコンセプトのものを企画することが重要」

何を開発すべきか

「新製品は不況下でも売れる。

継続して新製品を開発してほしい。」

(メーカー営業関係者)

「お客さんの言うとおりのものを作るのは
Custom Made である。

Customer Oriented とは お客さんが口には
表現できないがその意を汲み取り
満足するものを作ることである。」

(ソニー 盛田昭夫氏)

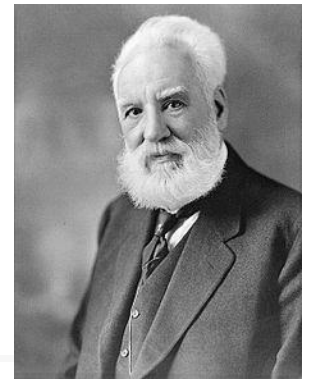


photo by Kazumi Kurigami

盛田昭夫氏

アレクサンダー・グラハム・ベル

Alexander Graham Bell 1847-1922



- スコットランド(エジンバラ) 生まれ
- 科学者、発明家、工学者
- 実用的電話の発明
- 光無線通信、水中翼船、航空工学等の分野で業績
- 1877年 ベル電話会社を設立

Steve Jobs, Apple社



「ベルが電話を発明したとき、市場調査などしたか。」



「スピード」と「コスト」も重要

- 「先んずれば人を制す」
（史記、漢楚の戦い）
- 台湾のエレクトロニクス分野の大学教授
「技術が面白いだけでなく
安く(cheaply) 作れることが重要」



「低コスト」「低価格」が世界を変えた

- かつては コンピュータは世界で数台
あるだけであった。
- エレクトロニクス・半導体の
技術進歩、**低コスト化**により、
現在は Ubiquitous Computer の時代
- **Ubiquitous**
ラテン語の宗教用語。
神はあまねく存在する の意味。

「工学部」「製造業」は 地方が向いている 側面あり

大都市、都会 → 第3次業（サービス業）

地方 → 第2次産業（製造業）
第1次産業（農林水産業）

都会では

工学部は貴族化（第3次産業化）する。

群馬は板東武者のふるさと



「技術」を最重要視する

マサチューセッツ工科大学(MIT)

➡ 理工系で世界でトップ

(米 ボストンにはMITとHarvard大学)

「研究資金は比較的容易に集まる。

最も重要なのは新しい技術、アイデア。

教授達はノーベル賞級研究成果を上げるため
これらを求めて世界中を飛びまわっている。」



新しいアイデアを育てる

メーカーの特許関係者

「千三つの法則あり。

千個アイデアをだしてモノになるのは三つ。
どんどん新しいアイデアをだそう。」

ある大学教授

「大学で学生が新しいアイデアをだしたら、
従来法に比べての利点を厳しく問うな
欠点を厳しく指摘するな
新規性を厳しく問うな
スケジュールを厳しく管理するな」

(ただし 企業では「厳しく。。。」されること多し)¹⁶



テクノロジー開発はどうあるべきか

- マイクロプロセッサのインテル社：
No Science is in Intel.
- かつてのベル研究所：
基礎科学研究により多大な社会貢献
- 戦略的基礎研究
- 「工学」は「科学の応用」というのは
一側面にすぎない



工学は新しい社会を創造できる

「もの作り」だけではない。

「新しい社会作り」ができる。

イノベーション:

新しい技術もとに,

社会的意義のある新たな価値を創造し、

社会的に大きな変化をもたらす変革。

蒸気機関の発明: 馬車から鉄道へ

→ 社会を大きく変える



工学は創造である

「私たちは自分たちの食べ物の
ほとんどを作ってはいません。
私たちは他人の作った服を着て、
他人のつくった言葉をしゃべり、
他人が創造した数学を使っています。
私たちは常に何かを受け取っています。
その人間の経験と知識の泉に
何かをお返しができるものを作るのは、
すばらしい気分です。」 (Steve Jobs, Apple社)



イノベーションを考える

「イノベーションは、研究開発費の額とは関係がない。大事なものは金ではない。抱えている人材、いかに導いていくか、どれだけ目標を理解しているかが重要だ。」

「イノベーションは誰がリーダーで、誰が追隨者かをはっきりとさせる。」

(Steve Jobs, Apple社)



工学における考え方の研究

東大名誉教授 北森俊行先生

思考力・創造力の向上のために

- 数学の定理を教え、証明してみせるよりも、
定理を発見する気持ちを教える。
- 物理法則を教えるよりも、
物理法則を見つけ出そうという気持ちを教える。
- 出来上がった理論を教えるよりも、
理論を創る気持ちを教える。



工学は産業と密接にかかわる

- 産業界との共同研究による
技術導入、教育支援、資金援助
- 特許を取得しライセンス
- 自ら起業する



もう一步踏み込む

学生「講義内容が実際にどのように
役立つかを理解したい。」

教員「理科に関心を持たせる。
ものづくりの面白さを教える。」



その研究・技術で どんな産業が起こせるか、
産業界で活用してもらえるか、特許が取れるか。

「産業の匂い」を知る

UCLAからの起業

Prof. Henry Samueli

1987-89 UCLA留学当時のDSP分野

- MIT Prof. A. Oppenheim
DSPの神様
- Georgia Institute of Tech.
多数のDSP 研究者
- UCLA Prof. Samueli グループ
DSPアルゴリズムだけでなく それを
フルカスタムLSIで実現できる技術をもつ



Broadcom社が創設される





起業における大学教員の強み その「立場」にある

研究室の研究成果の有効性のみが
強調されているが、別の観点からは。。。

- 給与・地位が保障
- 大学教員として、人脈、情報網の活用
- 図書館等 大学のインフラを活用
- 学生との協力 等の
大学教員としての立場にある

産学連携のありかた

- 渋沢栄一氏の言葉から学ぶ -

「要するに 交際の要素は**至誠**である」

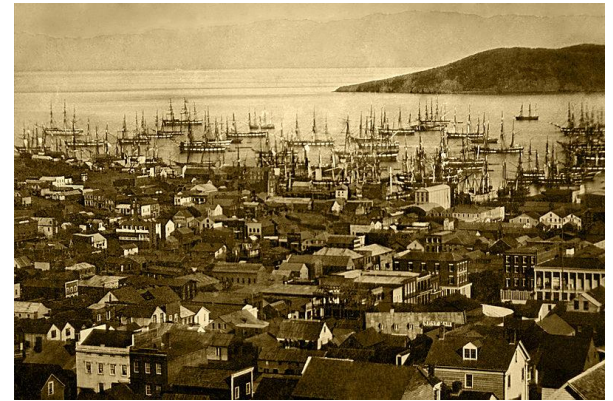
「相当なる**信用、智識、実験(経験)**等があれば
人の資力を運用して、事業はいくらでもできる」

「事業に対する時は **利に諭らず義に諭る**ことに
しておる。多数の人より資本を寄せ集むるには
事業より利益のあがるようにせねばならぬ。
利益を度外におくことを許さぬはもちろんである」

19世紀中ごろ

米カルフォルニアでのゴールドラッシュ California Gold Rush

- 発端は、1848年1月24日
アメリカン川での砂金の発見。
- これと前後して
カリフォルニアを始めとした
西部領土がメキシコから
アメリカに割譲。
- 文字通り新天地となったカリフォルニアには
金鉱脈目当ての山師や開拓者が殺到。

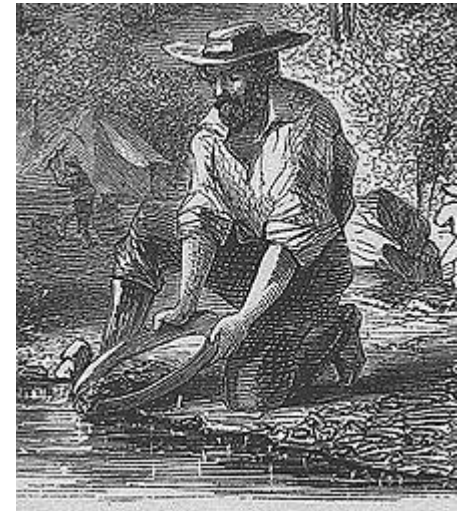


サンフランシスコ港を
埋める商船群
(1850年頃)

ゴールドラッシュでの

金探鉱技術の発展

- 当初、採掘者達が選鉱なべのような単純な技術で小川や川床の砂金を探した。
- 後に金探鉱のためのより洗練された技術が開発された。



選鉱なべを使用しての
砂金とり

エレクトロニクスメーカーと 電子計測器メーカーの役割

- 小室貴紀先生 -

- エレクトロニクスメーカー
エレクトロニクス製品を開発し市場に提供
金の採掘を担当
- 電子計測器メーカー
エレクトロニクス製品を開発するためのツールを
開発し、エレクトロニクスメーカーに提供
金を採掘するための道具・技術を担当
(選鉱なべ、スコップ、金探鉱の技術)



電子計測技術の面白さ

電子計測器は

「今日の技術で

明日の(高性能な)デバイスを計測する」

というジレンマが常に存在し

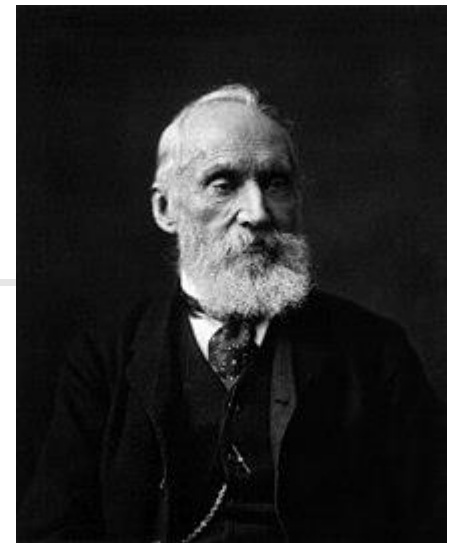
それを克服するための革新的技術が必要

電子計測技術のジレンマ



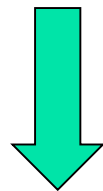
計測と科学

William Thomson と
Kelvin 卿は同一人物



1824-1907 英

There is no science without measurement.



There is no production without test.



先端技術と計測・アナログ技術

IoT: Internet of Things

たくさんのセンサ ➡ センサインターフェイスアナログ回路

AI: Artificial Intelligence

「ソフトウェア」の試験技術

5G: Fifth Generation

高速通信 ➡ Analog-Assisted Digital Technology
アナログ技術によりデジタルを高性能化

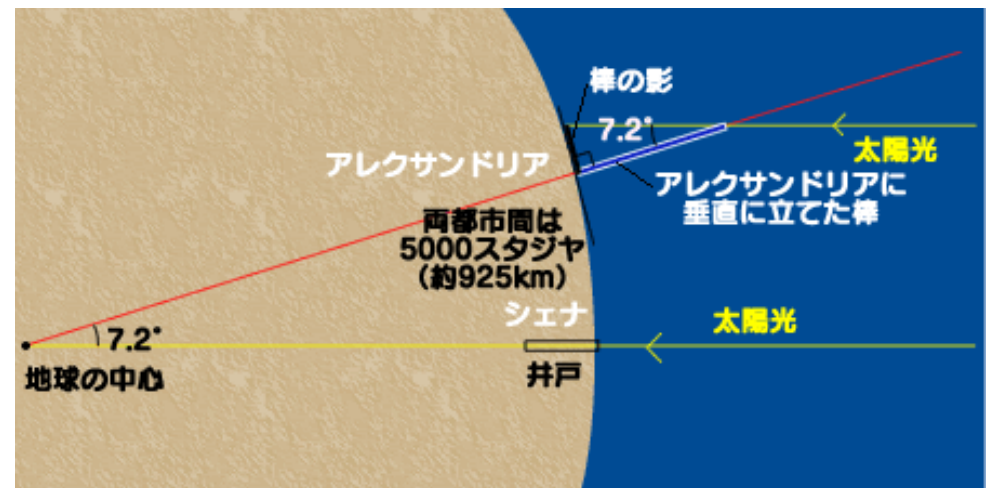
地球の大きさを測る

エラステネス(紀元前275 - 194年)

- ① シェナ(Syene: 現在のアスワン)の町では夏至の日の正午に深井戸に太陽の光がまっすぐ差し込み、井戸の底に太陽が映る。
- ② アレクサンドリアでは夏至の日の正午、太陽は真上(天頂)から7.2度傾いている。
- ③ シェナとアレクサンドリアの距離は約925km。

① ② ③ より
地球の大きさが
計算できる。

高度な計測器がなくても
地球が丸いというモデルと
工夫で計測が可能



エラトステネスの篩(ふるい)

素数を求めるアルゴリズム

エラトステネスの篩を用いて、100以下の素数を取得します。

100以下の自然数のうち

2より大きい2の倍数 (□)

3より大きい3の倍数 (▧)

5より大きい5の倍数 (□)

7より大きい7の倍数 (▨)

築地伸和氏
作成

を除いた残り (○) が素数となる。

×	2	3	4	5	6	7	8	9	10
11	12	13	14	15	16	17	18	19	20
×	22	23	24	25	26	27	28	29	30
31	32	33	34	35	36	37	38	39	40
41	42	43	44	45	46	47	48	49	50
51	52	53	54	55	56	57	58	59	60
61	62	63	64	65	66	67	68	69	70
71	72	73	74	75	76	77	78	79	80
81	82	83	84	85	86	87	88	89	90
91	92	93	94	95	96	97	98	99	100

Sub Macro3()

i = 1

j = 1

Num = 1048576

Dim a(1048576) As Integer

Endnum = CInt((Num) ^ (0.5))

For l = 2 To Endnum

For k = 2 To Num

If k > l Then

If k Mod l = 0 Then

a(k) = 1

End If

End If

Next k

Next l

For m = 2 To Num

If a(m) = 0 Then

Cells(i, j) = m

i = i + 1

End If

Next m

End Sub

<https://ja.wikipedia.org/wiki/エラトステネスの篩>

余談

米国で人気のスポーツ

「アメフト」「バスケットボール」「ベースボール」

ゴールドラッシュで 特に1849年に採掘者達が急増したことから 彼らは"forty-niner" (49er) と呼ばれた。

サンフランシスコ地区の
プロ・アメリカンフットボール
チーム名

San Francisco Forty-niners



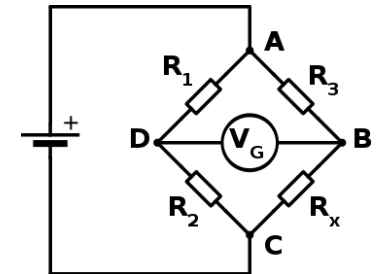
測定の方法

零位法と偏位法

● 零位法

測定量が基準値と等しいかを調べる

天秤、ブリッジ回路



● 偏位法

測定量の結果として生じる

計器の指示値を読む

体重計、電圧計

零位法

(ゼロ位法、Zero Method, Null Method)

- 利点:

平衡の検知は高精度可能

測定対象からエネルギーをとることがない。

基準量の精度で測定可能

 高精度測定では零位法を使用

- 欠点:

測定量と基準量が等しくなるまで調整要

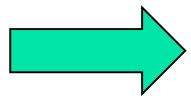
逐次比較近似ADC

偏位法

(Deflection Method)

- 利点:

測定値の指示値を読むだけでよい



簡潔、高速

- 欠点

測定量の精度を測定器の精度より良くできない

測定対象からエネルギーをとり測定

(測定時に測定器自身が負荷)

パイプラインADC

計測展2009 Tokyo
11月18日(水)

AD変換器の デジタル誤差補正・自己校正技術

電子計測技術者のためのアナログ技術再入門 Part 2

小林春夫

群馬大学大学院 工学研究科 電気電子工学専攻
〒376-8515 群馬県桐生市天神町1丁目5番1号
電話 0277 (30) 1788 FAX: 0277 (30)1707
e-mail: k_haruo@el.gunma-u.ac.jp



発表内容

- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ



発表内容

- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ

計測制御機器とアナログ回路

計測器(電子計測器)

制御システム(ファクトリーオートメーション):

➡ アナログ回路は重要

例:

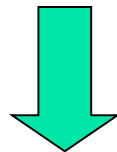


デジタルオシロスコープ内のAD変換器



アナログ電子回路に 計測制御技術が必要

微細半導体アナログIC, ミクストシグナルIC
高性能化のために
計測技術、制御技術の考え方がより重要



チップ内計測制御技術



アナログ回路と計測工学

- ADC/DACのチップ内自己校正
 - ➡ 校正技術は以前から電子計測器で使用
- ADC/DACの非線形性、電源電圧、電流、温度、基板ノイズ、ジッタ・タイミングの“チップ内計測技術”がより重要。
- 計測した値に基づき、“チップ内制御・信号処理・校正”を行う。
- アナログ回路のテスト法・テスト容易化設計も重要。



アナログ回路と制御工学

- 微細CMOSではバイアス回路が重要
バイアス電圧制御(regulation)
- 自動可変ゲインアンプ(AGC)
- アナログフィルタの自動調整
- 電源回路の制御
- 設計・解析手法:
ラプラス変換、ステップ応答、ボード線図、
ナイキスト安定判別等の線形システム理論



発表内容

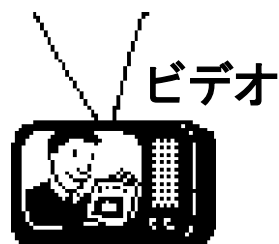
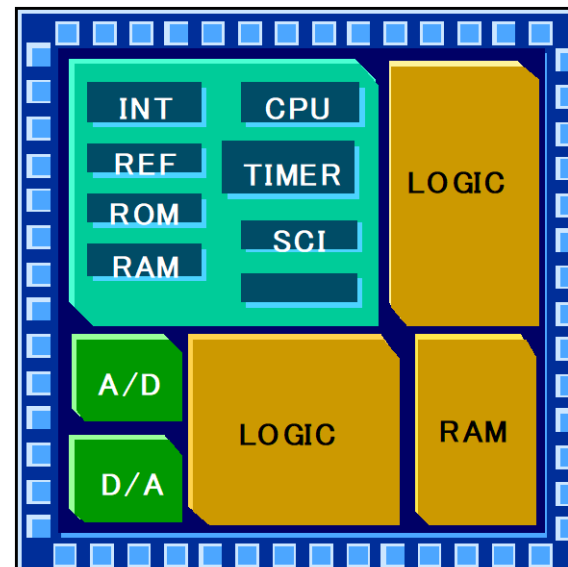
- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ

デジタル技術をささえる AD/DA変換器

自然界の信号は
アナログ

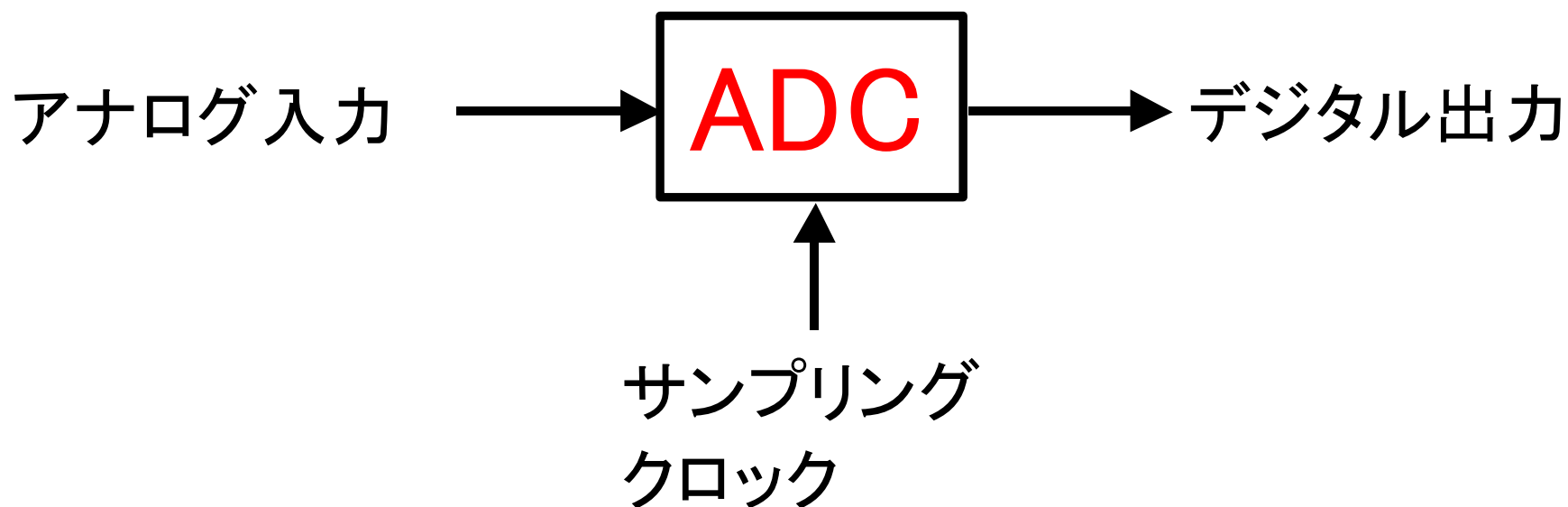


LSIでの信号処理は
デジタル

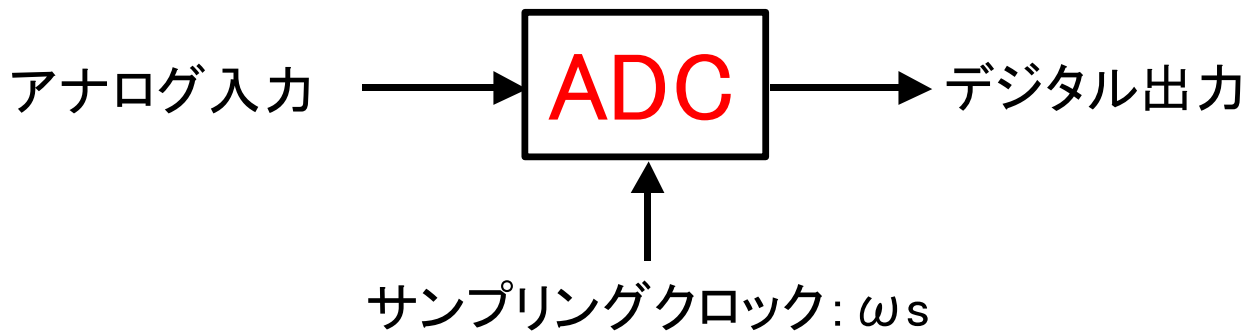
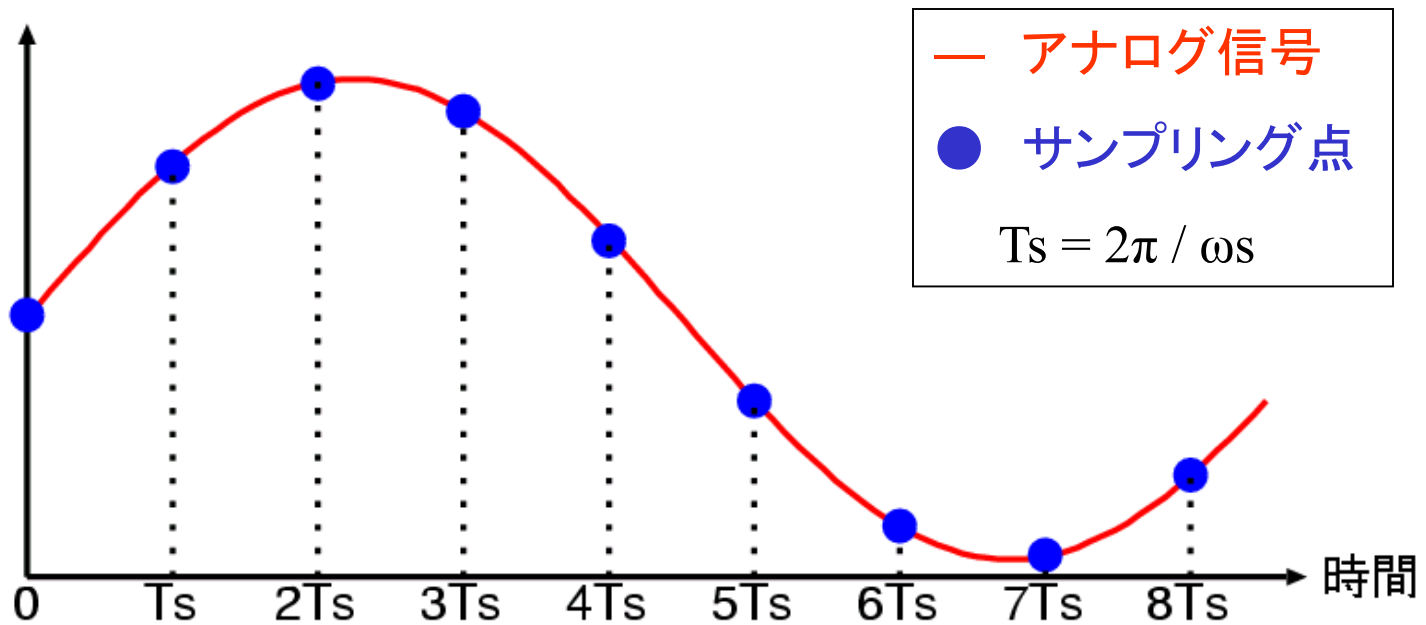


AD変換器の動作

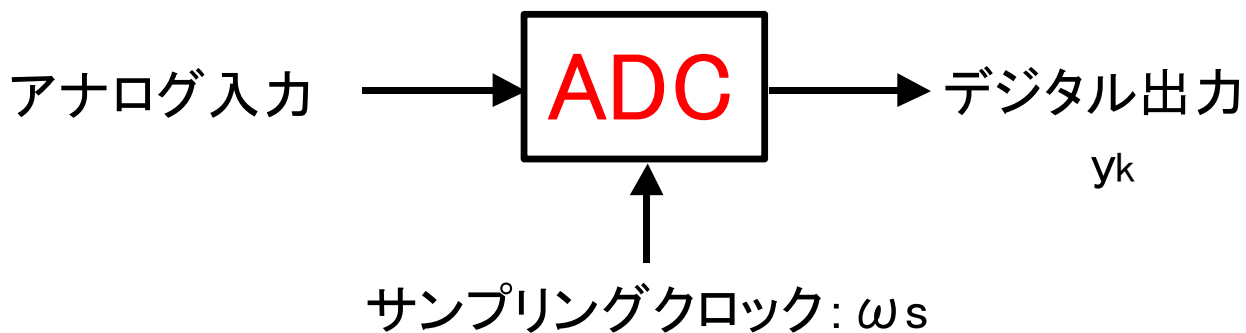
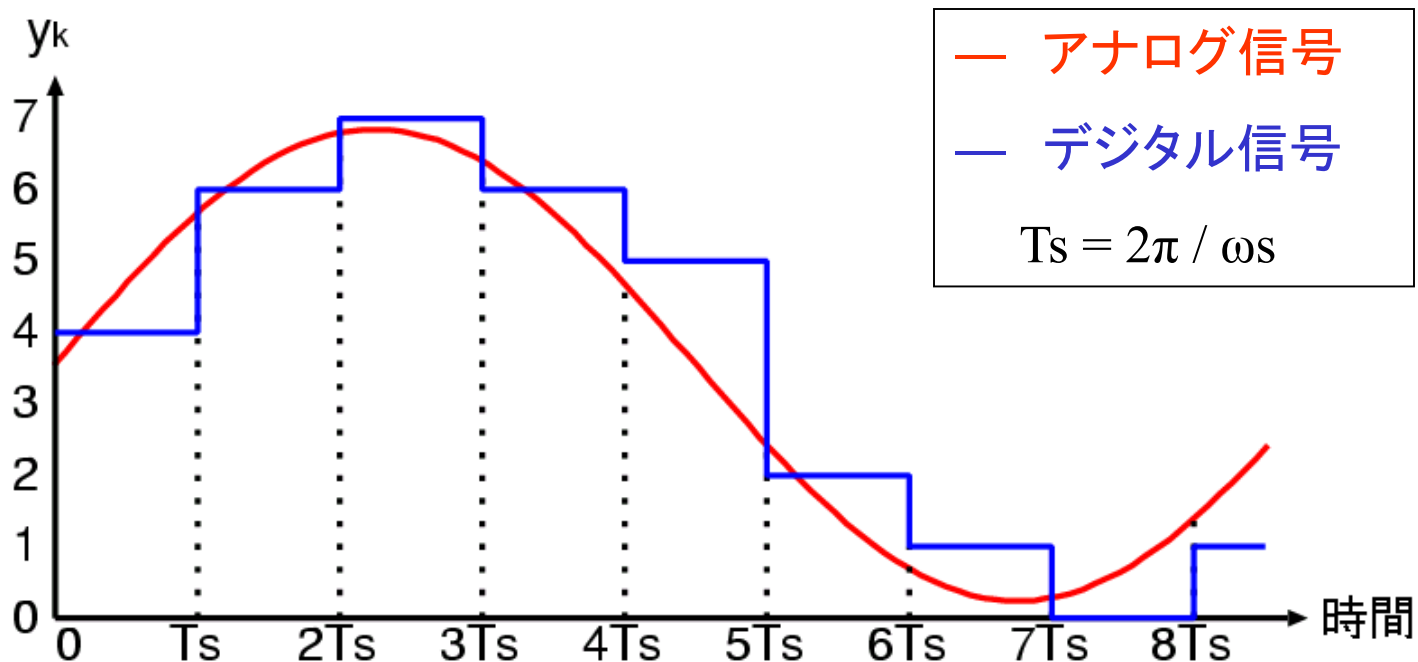
アナログ信号（電波、音声、電圧、電流等を
デジタル信号（0, 1, 1, 0, ...）に変換する。



時間の量子化 (サンプリング)

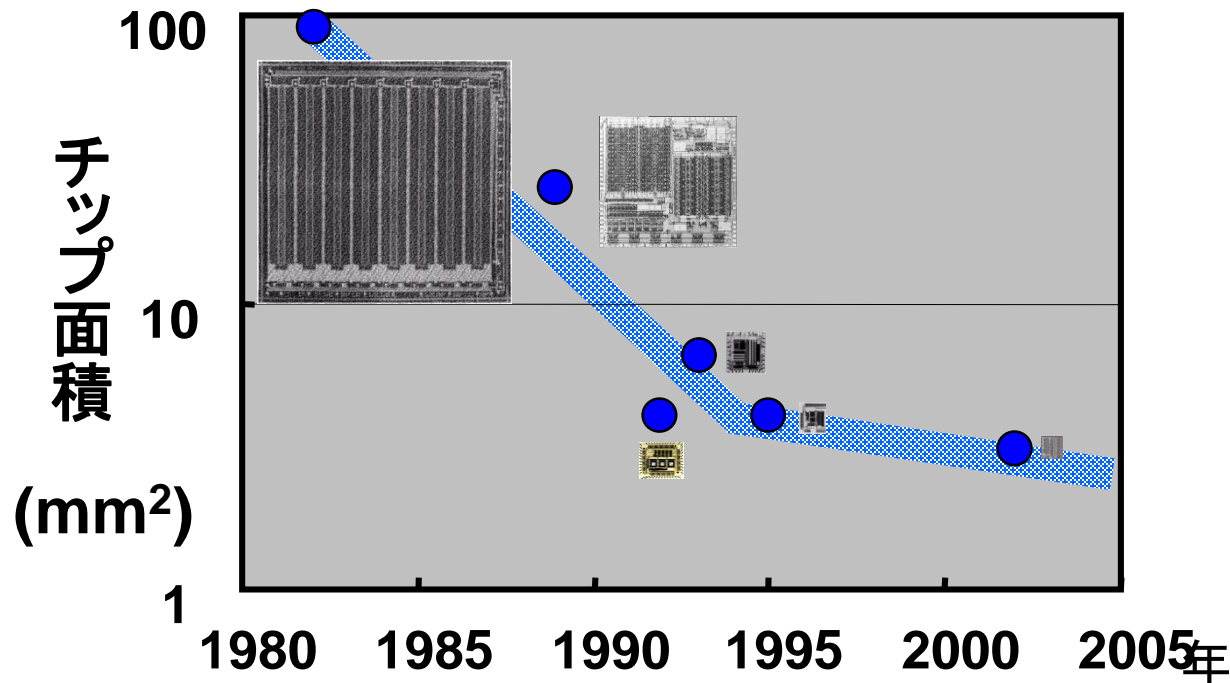


空間の量子化 (信号レベルの数値化)



AD変換器の熾烈な研究開発競争

半導体プロセス、アーキテクチャ、回路構成の進歩により
性能向上スピードがデジタルLSI以上。



東京都市大学
堀田正生先生
作成資料

10ビットビデオ用AD変換器のチップ面積推移



発表内容

- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ



パイプラインADCの背景

- **パイプラインADCの位置づけ**

CMOS ADCで高分解能、中高速で
有力なアーキテクチャ。

産業界で広く用いられている。

- **ナノCMOSでの実現**

ミスマッチによる精度劣化、

オペアンプのゲインを得るのが難しい

高精度化が難しい

計測制御技術による

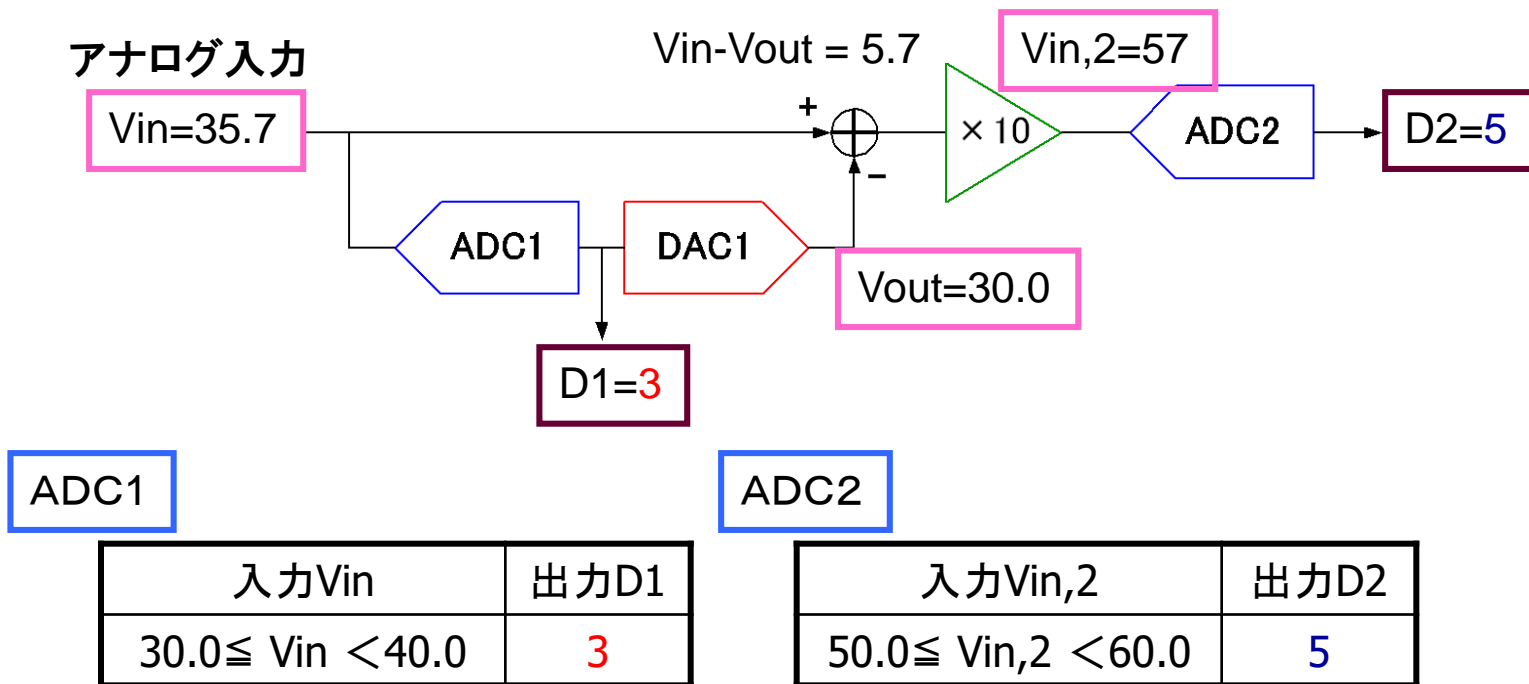
パイプラインADCの高性能化

自己校正技術

- 内部回路(DA変換器、利得アンプ)の不正確さを計測して、その値をテーブルに記憶。デジタル演算で補正。
- 誤差計測回路はパイプラインADC自体を用いる。

パイプラインADCの構成と動作

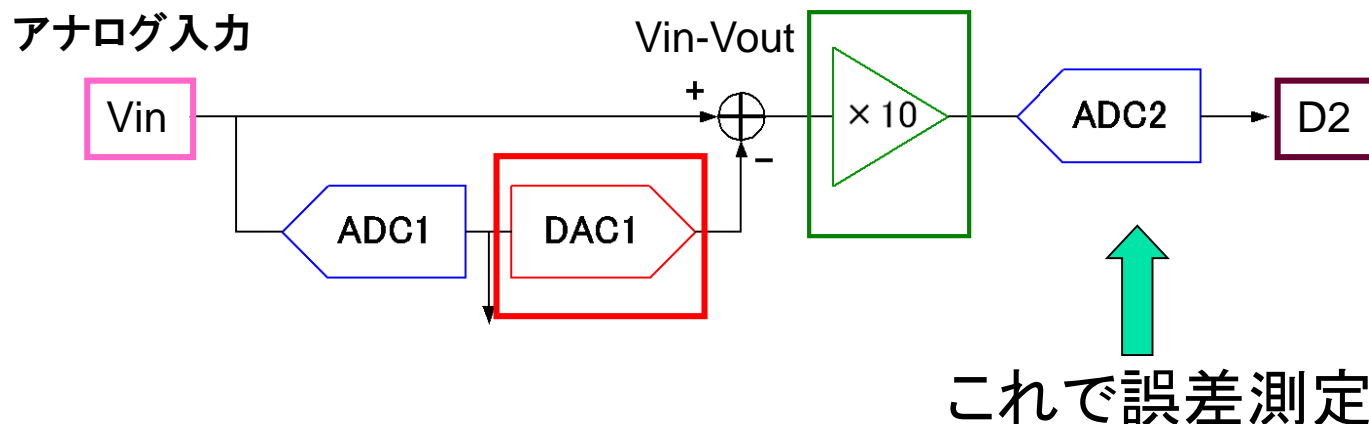
パイプライン = バケツリレー



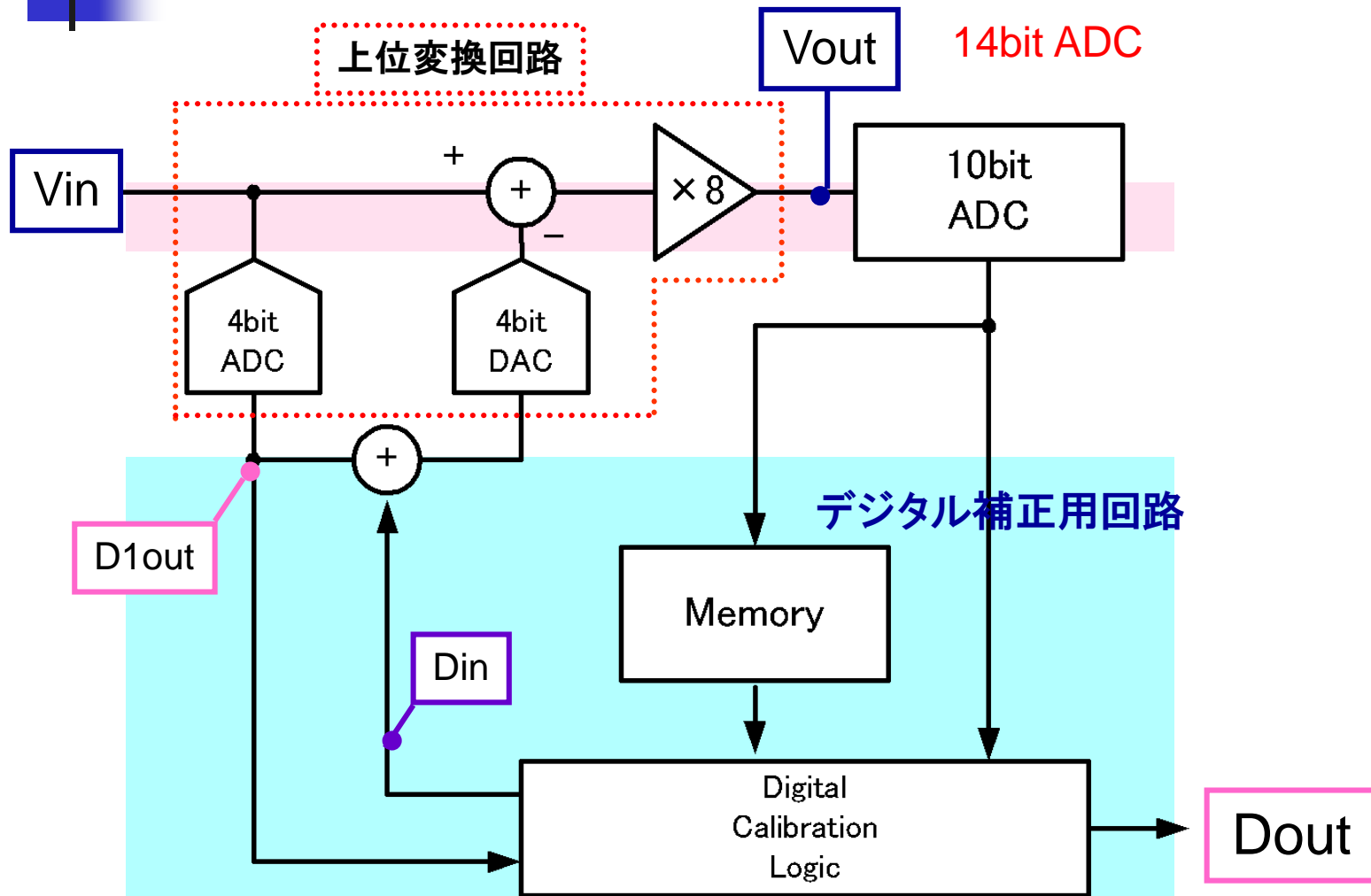
出力 $D_{out}=3 \times 10+5=35$

パイプラインADC全体の 精度劣化要因

ADC1の非線形性の影響	問題	小
<u>DACの非線形性の影響</u>	問題	大
<u>段間アンプのゲイン誤差の影響</u>	問題	大

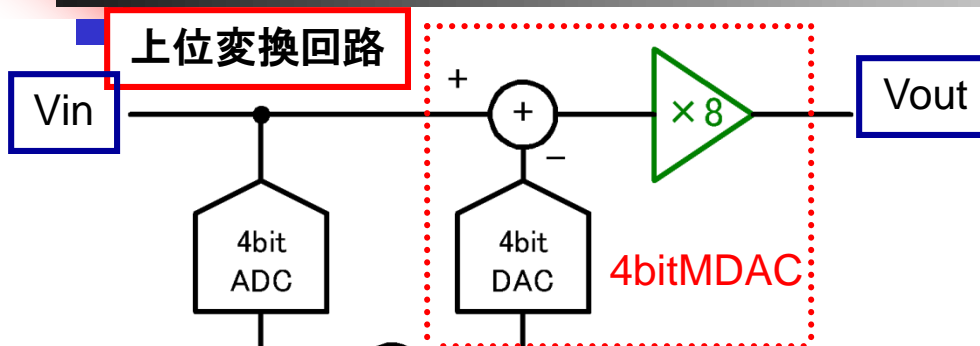


自己校正回路を含んだ パイプラインADC全体回路

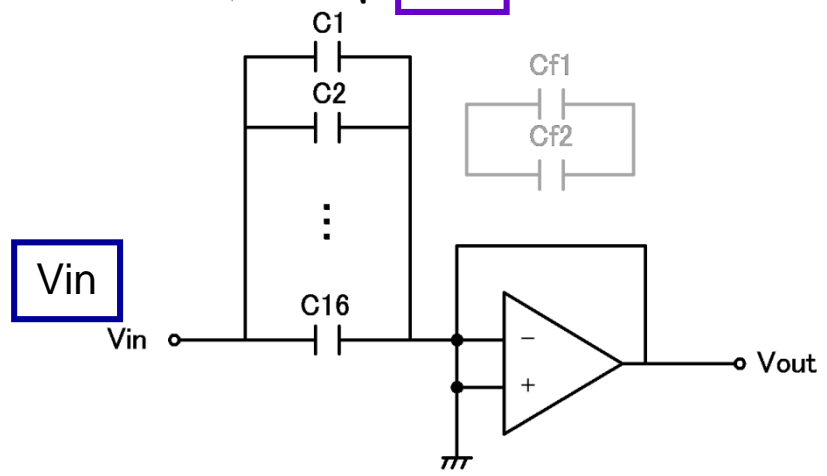


マルチプライDACのゲイン・非線形性測定

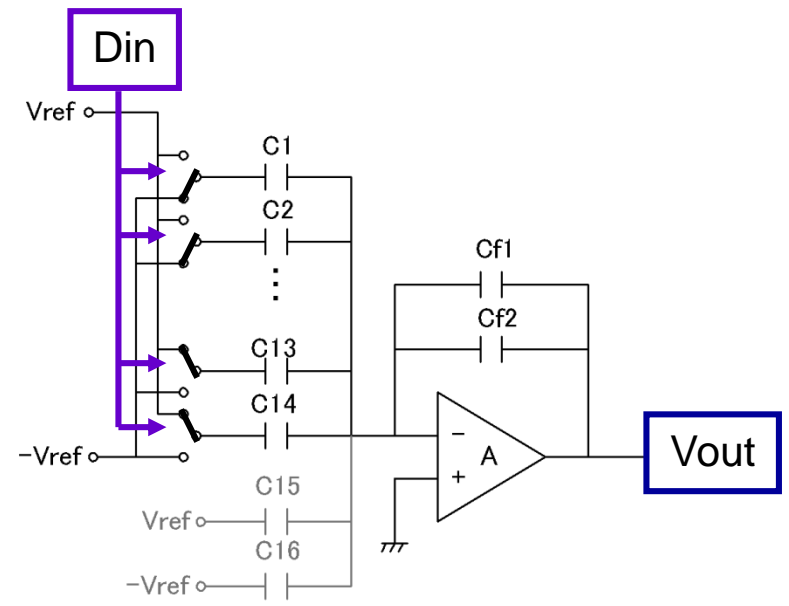
- 内部の容量を後段ADCで測定 -



$$V_{out} = 8 \left(V_{in} - [D_1 + D_2 + \dots + D_{14}] \frac{V_{ref}}{16} \right)$$

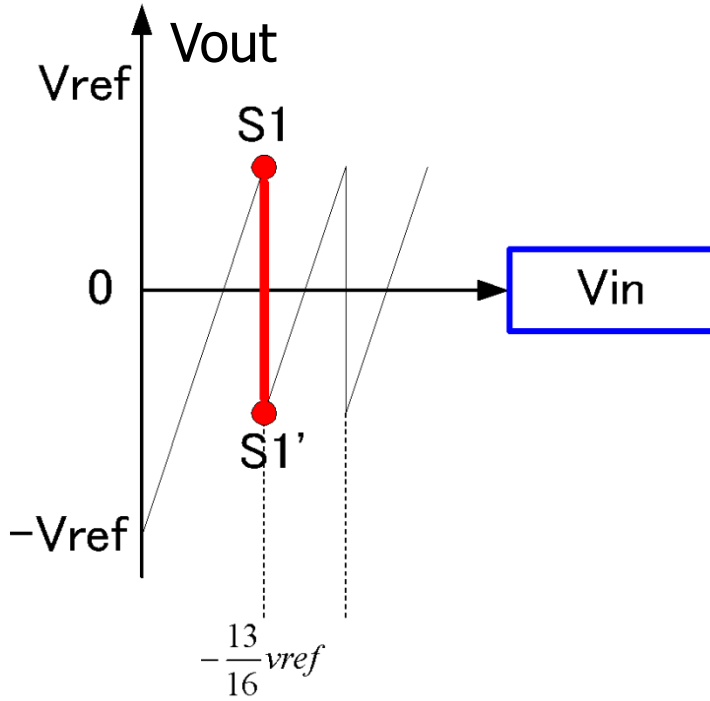


Sampling phase

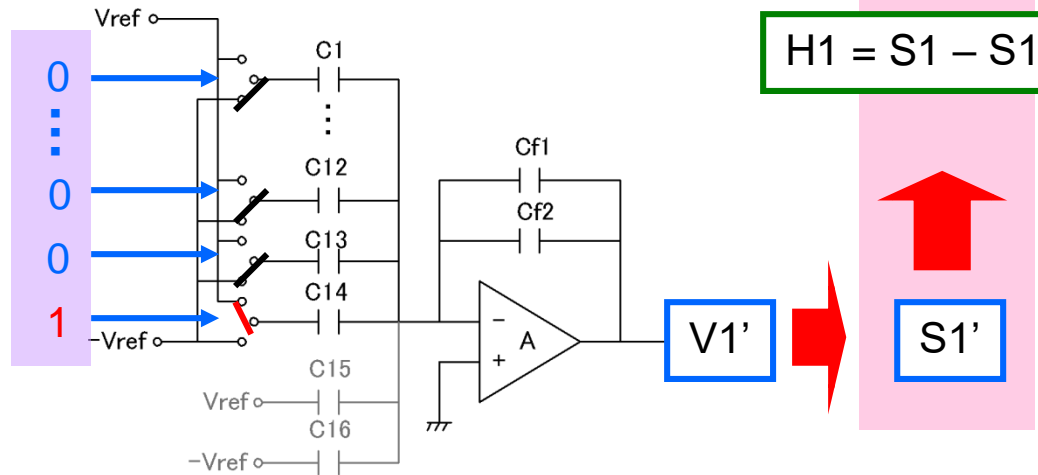
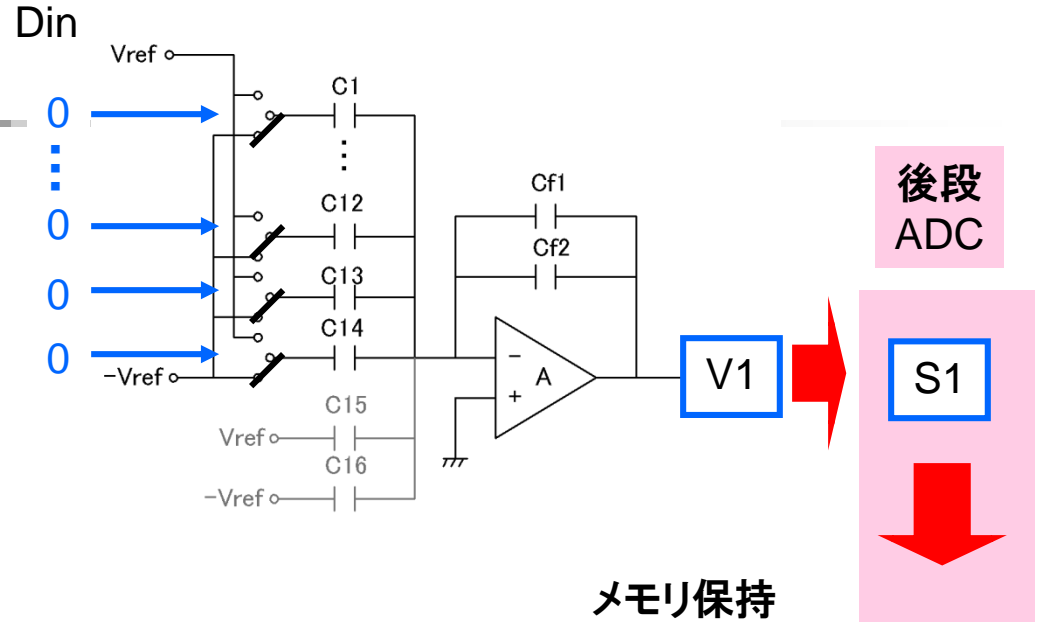


Hold phase

フォアグラウンド自己校正

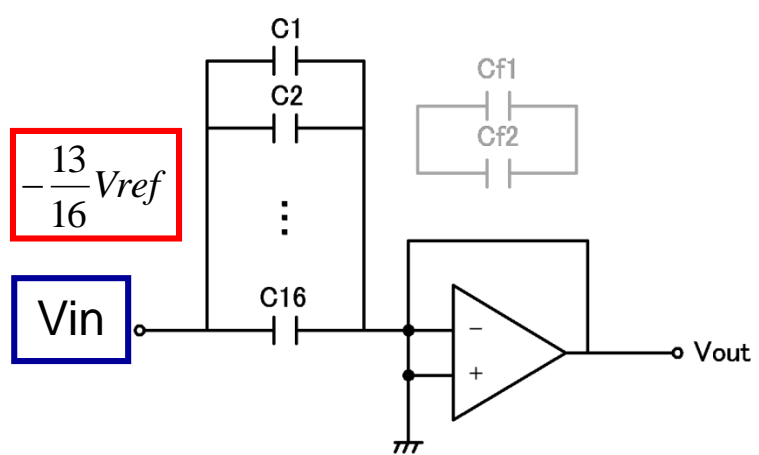


各容量の測定



メモリ保持

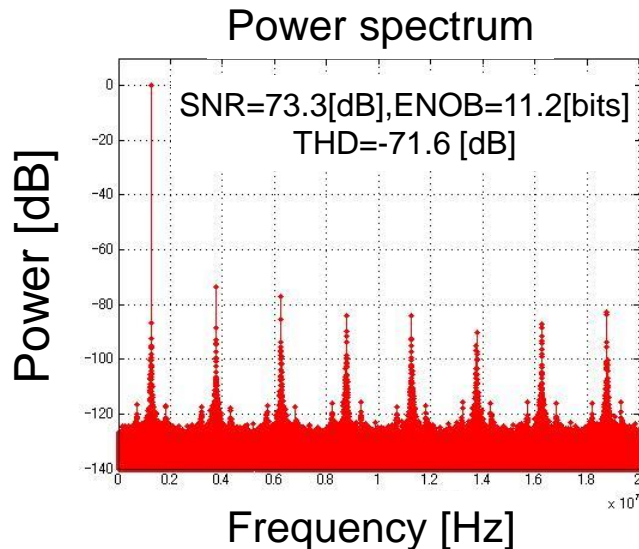
$$H1 = S1 - S1'$$



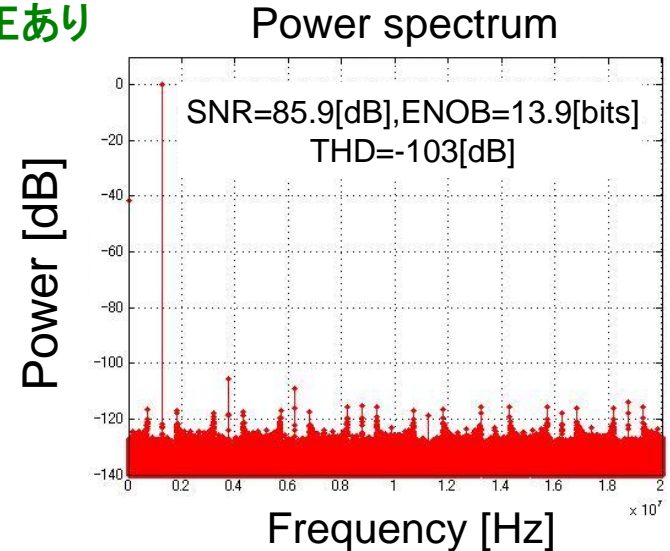
段間アンプのゲイン誤差の自己校正 (シミュレーション)

単一正弦波入力の出カパワースペクトル

自己校正なし



自己校正あり



SNDR 12.7dB (有効ビット2.7bits) 向上

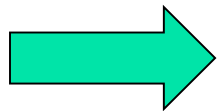


ADC自己校正と計測制御技術

- フォアグラウンド自己校正

通常動作をストップして

自己校正のための時間をもつ



計測技術

- バックグラウンド自己校正

通常動作はストップしない。

自己校正はユーザからは全く見えない。



適応制御技術

フォアグラウンド、バックグラウンド自己校正の
両者のアルゴリズムは全く異なる

ADC自己校正技術の 理論的基礎は未解決

計測制御研究者
の問題

ADC内部回路の誤差

→ ADC内回路自体を用いて測定

→ 測定自体に誤差
測定内容も制限

どの条件で、なぜ自己校正で精度がでるのか？

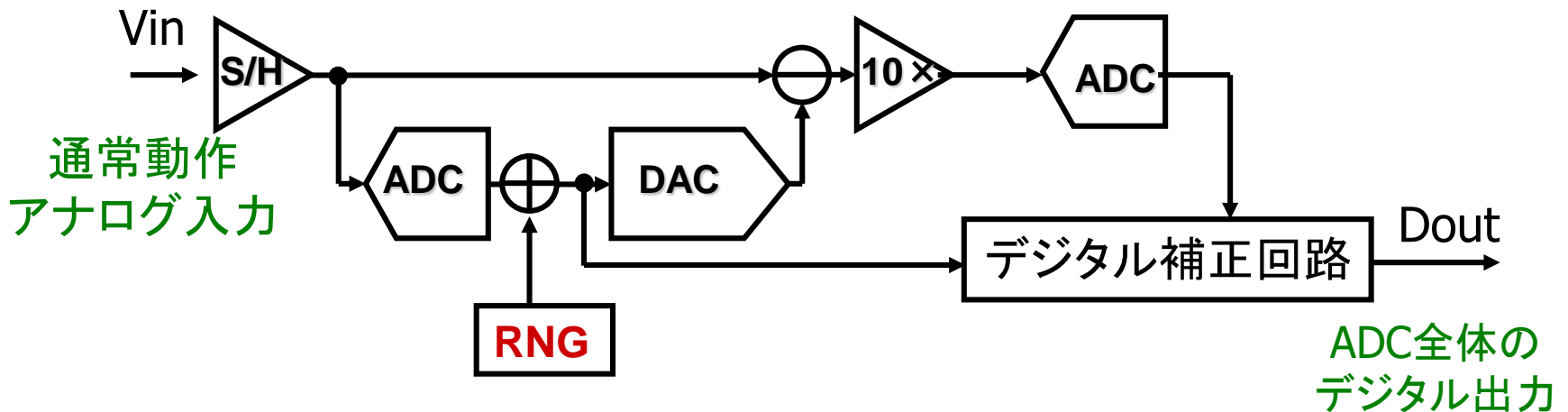
結果としてADC精度確保。

個別技術では解決。

一般論では未解決。

Abidi 先生 (UCLA)
指摘

パイプラインADCの バックグラウンド自己校正の構成例

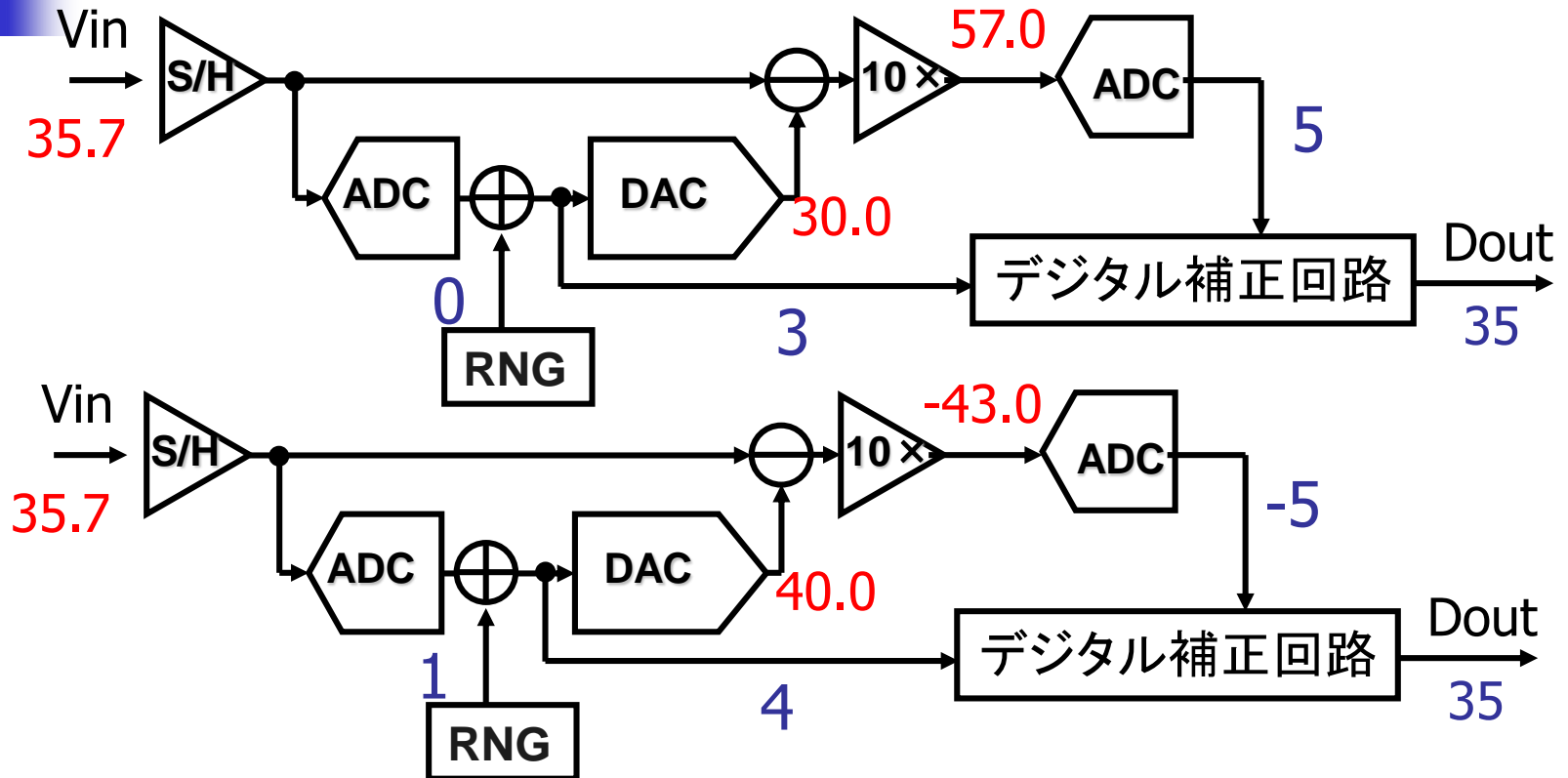


0 or 1 を各50% の確率で発生
入力 V_{in} とは無相関
(Random Number Generator)

統計的考え方を使う

パイプラインADCの バックグラウンド自己校正アルゴリズム

一例の概念的説明



RNG=0 のとき $D_{out}=35$ となる頻度と
RNG=1 のとき $D_{out}=35$ となる頻度が
等しくなるように適応的にデジタル演算係数を調整する。



発表内容

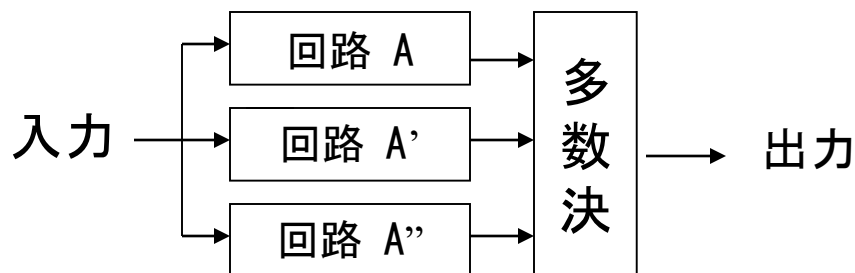
- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ

冗長性によるデジタル誤差補正

- **空間**の冗長性と**時間**の冗長性
- 回路の非理想要因を許容して正解を出力。
- 非理想要因は計測しない。
- デジタル誤差補正技術により
 - 高信頼性化
 - 高速化
- ここで紹介するのは

時間の冗長性を用いた
逐次比較近似ADC

cf. 空間の冗長性の例





逐次比較近似AD変換器の背景

- 高分解能
- 中速
- 低消費電力
- 小型・小チップ面積

産業界で広く使用

- 車載用マイコンに混載
- ペンデジタイザ
- 工業用制御機器

- 大部分がデジタル回路で構成
ナノCMOSでの実現に適す

逐次比較近似ADCの構成と動作

アナログ入力

Analog input u

コンパレータ
天秤
Comparator

S/H

サンプル
ホールド回路

天秤の原理で動作

天秤がコンパレータ
分銅がDAC

SAR

SAR logic

Po1

Po2

Po3

Po4

1

2

3

4

Clock

SAR 論理回路

Analog output

DAC

MSB

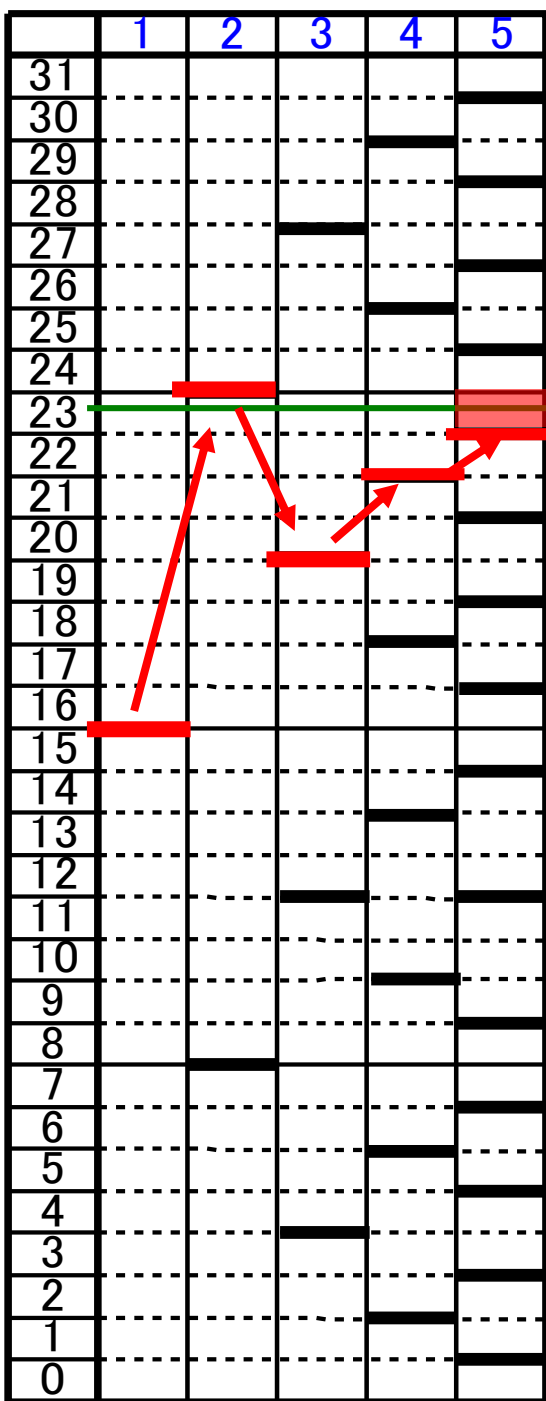
LSB

Digital output

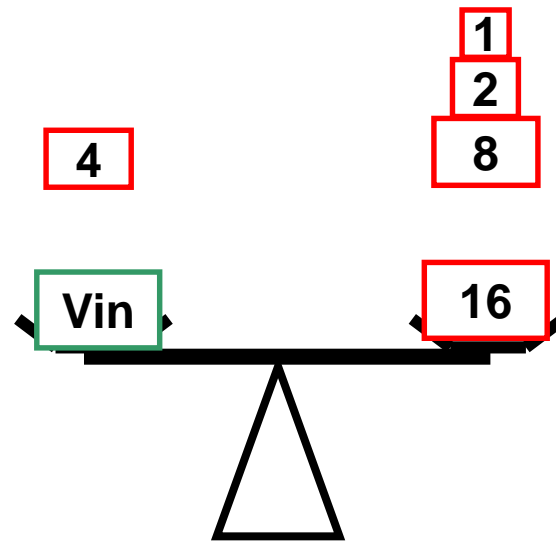
デジタル出力

DA変換器
分銅

5ビット 逐次比較近似ADC 2進探索アルゴリズム動作



23.5 動作例: アナログ入力 23.5 のとき



$$\boxed{\text{Vin}} = \begin{matrix} \boxed{1} \\ \boxed{2} \\ \boxed{8} \\ \boxed{16} \end{matrix} - \boxed{4} = \boxed{23}$$

2進探索アルゴリズム コンパレータ誤判定時の動作



$V_{in}=23.5$ 動作例: アナログ入力 23.5のとき

1ステップ目で誤判定したとき

誤差大

デジタル
出力15

$V_{ref}(1)=16$

$V_{ref}(2)=8$

$V_{ref}(3)=12$

$V_{ref}(4)=14$

$V_{ref}(5)=15$

デジタル出力 15

非2進探索 冗長アルゴリズム

kステップ目の判定 $d(k) : +1$ or -1

2進探索アルゴリズム

$$D_{out} = 2^4 + d(1)2^3 + d(2)2^2 + d(3)2^1 + d(4) + d(5)0.5 - 0.5$$

非2進アルゴリズム: 5ビット分解能を6ステップで実現。

従来の非2進探索アルゴリズム

$$D_{out} = 2^4 + d(1)\gamma^4 + d(2)\gamma^3 + d(3)\gamma^2 + d(4)\gamma^1 + d(5) + d(6)0.5 - 0.5$$

$$1 < \gamma < 2$$

アルゴリズムが一意的に決まる。 $\gamma = 2^{\frac{5}{6}}$

非2進探索アルゴリズムの一般化

$$D_{out} = 2^4 + d(1)p(2) + d(2)p(3) + d(3)p(4) + d(4)p(5) + d(5)p(6) + d(6)0.5 - 0.5$$

$p(k)$ を自由に決める。 $p(k)$: 分銅の重さ

非2進探索アルゴリズムの デジタル誤差補正原理

入力5のとき

2進探索

判定出力:101

$$Dout = 4 + 2 - 1 + 0.5 - 0.5 = 5$$

非2進探索

2通り

判定出力 **1**101

$$Dout = 4 + 1 + 1 - 1 + 0.5 - 0.5 = 5$$

判定出力 **0**111

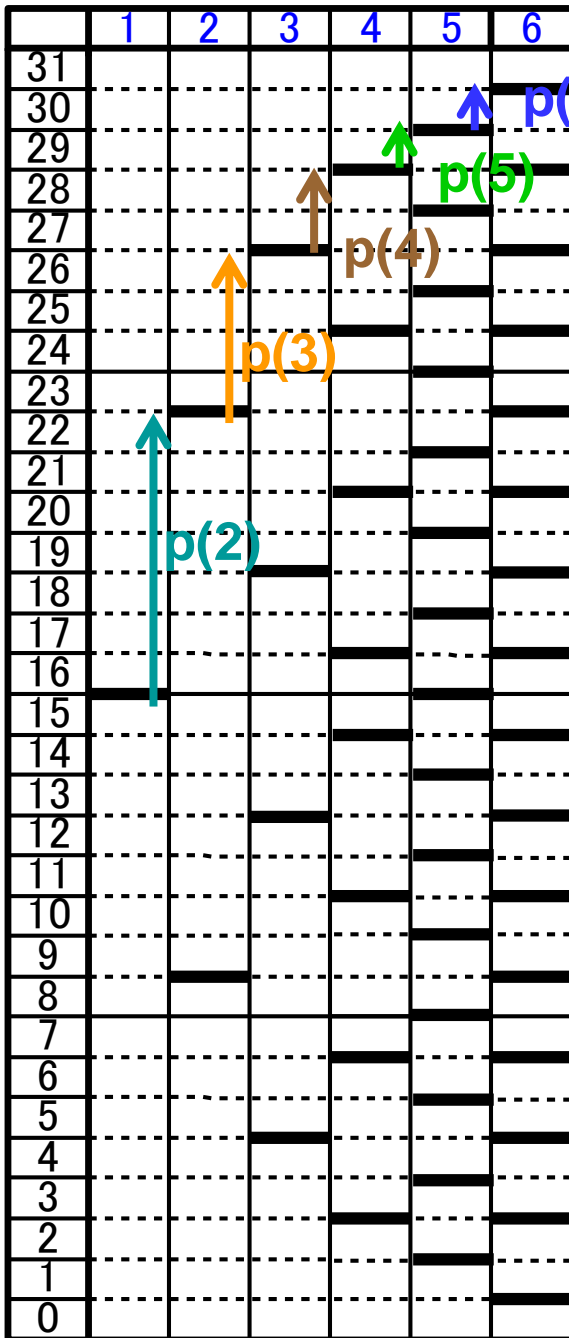
$$Dout = 4 - 1 + 1 + 1 + 0.5 - 0.5 = 5$$

1ステップ目で判定誤りをしてでも補正できる

非2進探索アルゴリズム

5ビット分解能(32レベル)

6ステップ (k=1,...,6)の場合



$$p(2)=7$$

$$p(3)=4$$

$$p(4)=2$$

$$p(5)=1$$

$$p(6)=1$$

分銅の重さに対応

と設計する。

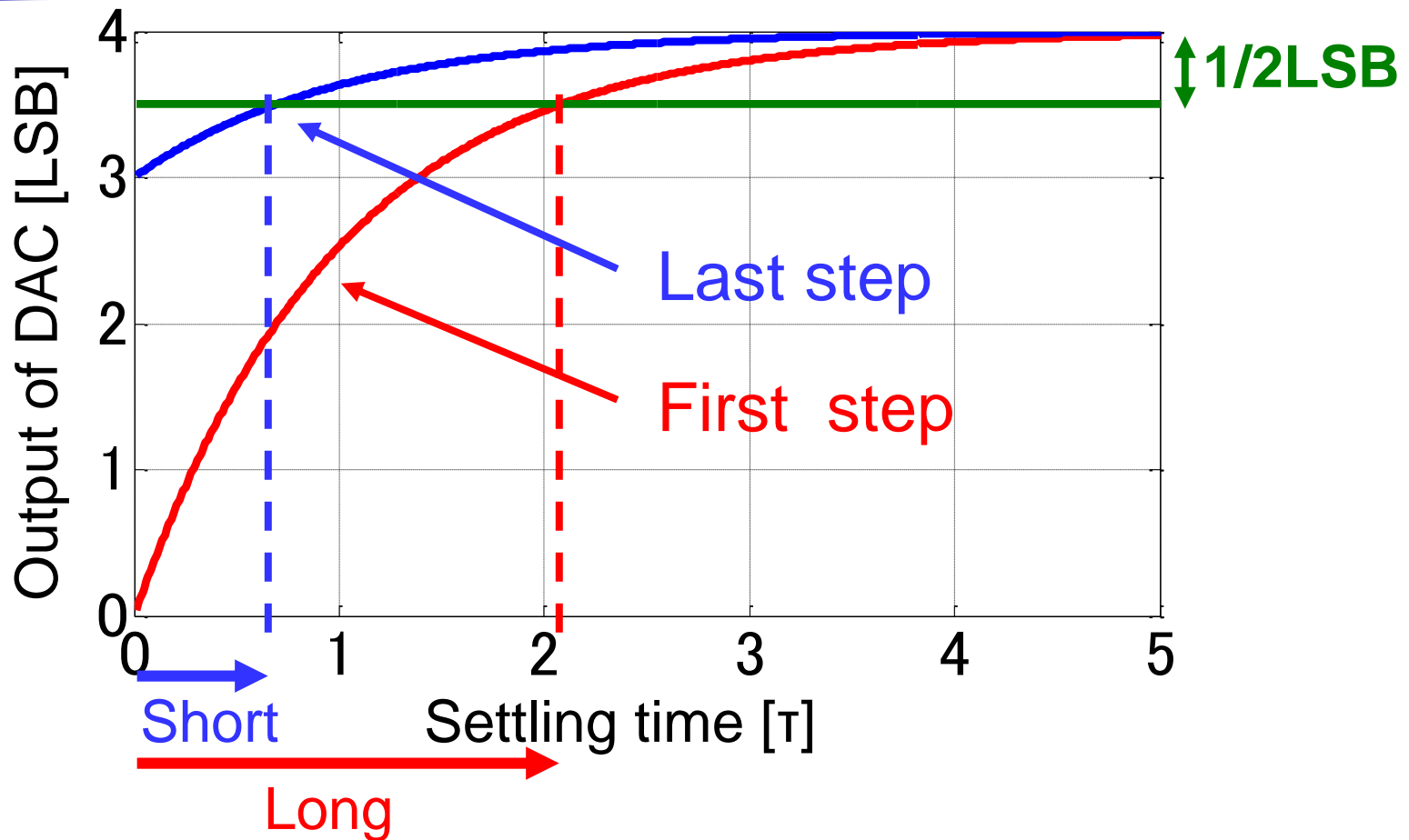
$$2^{5-1} = 1 + p(2) + p(3) + p(4) + p(5) + p(6)$$

$$2^4 = 1 + 7 + 4 + 2 + 1 + 1 = 16$$

$$2^{N-1} = 1 + \sum_{i=2}^M p(i)$$

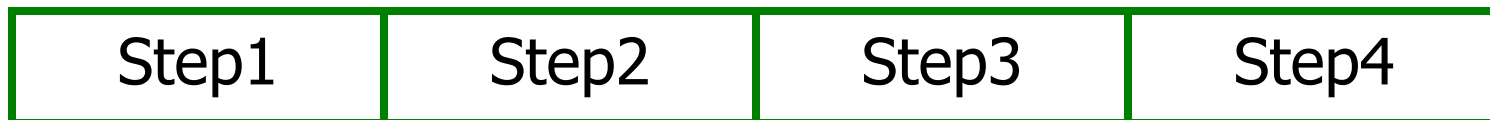
を満たしている

参照電圧発生用の 内部DA変換器の整定時間



非2進探索アルゴリズムによる AD変換 高速化 (原理説明)

Binary search algorithm



Exact DAC settling → Long
time

A/D conversion time

Non-binary search algorithm



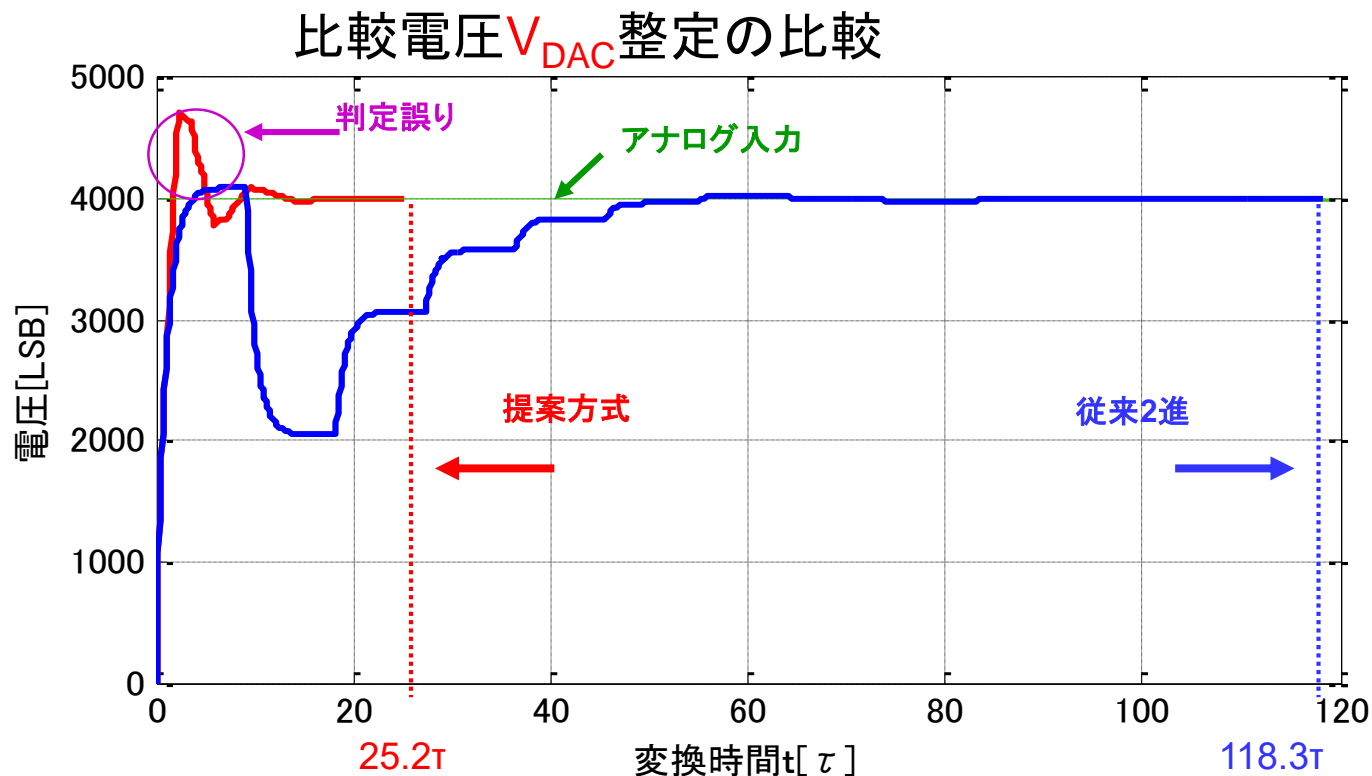
Correct incomplete settling error.

Incomplete DAC settling → Short

非2進探索アルゴリズムによる AD変換 高速化 (シミュレーション確認)

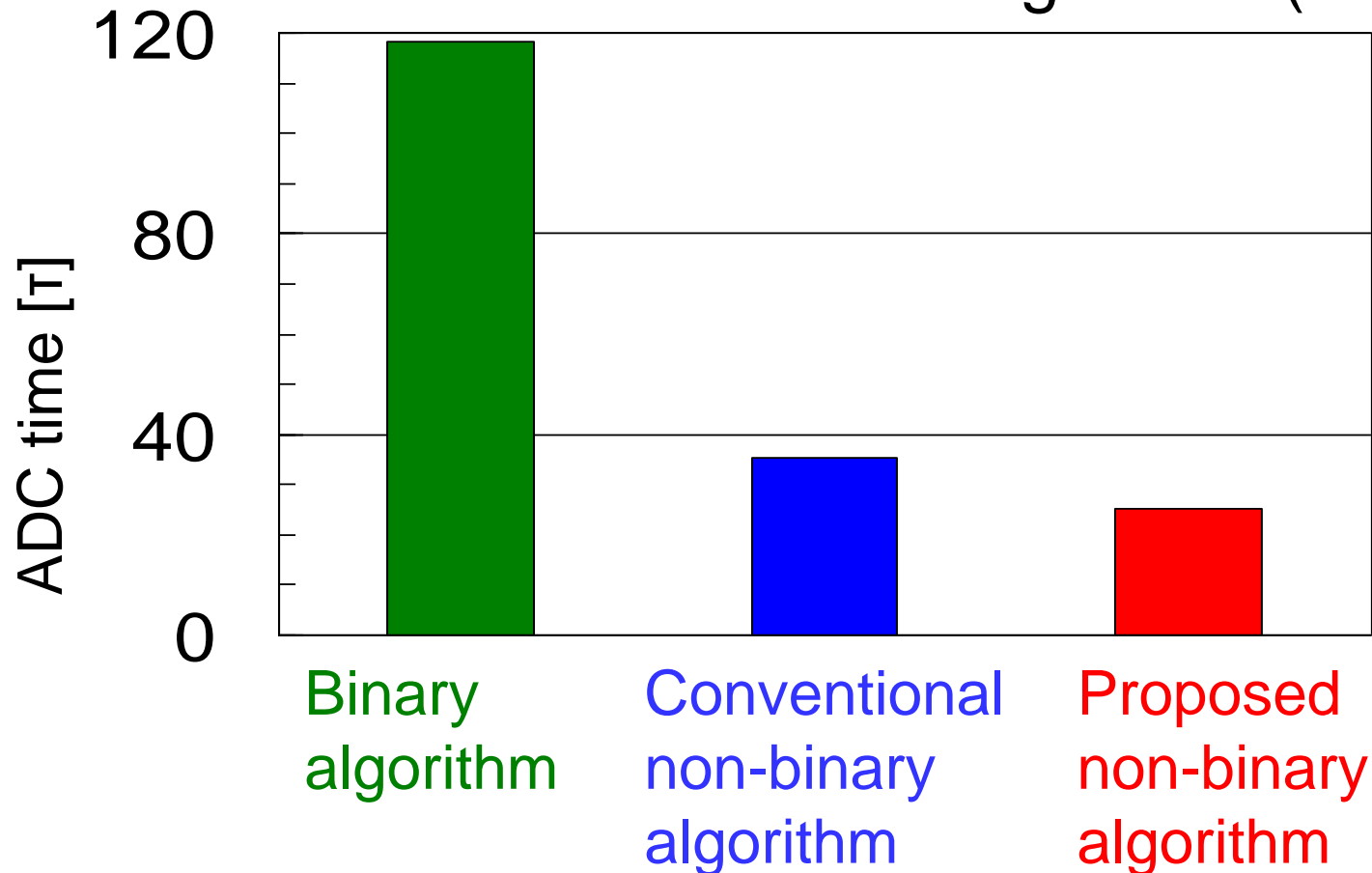
従来2進: 14ビット14ステップ 1サイクル9.1 τ

提案非2進: 14ビット22ステップ 1サイクル1.2 τ



AD変換スピードの比較

Conversion time of each algorithm (14-bit)



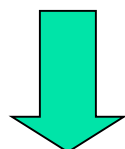


逐次比較ADCへの期待

- 昔からの方式
 - 産業界で広く使用
 - 微細CMOS実現での研究活発
 - 冗長アルゴリズム(信号処理技術)
 - ➡ デジタル回路部だけの設計変更で
 - 高信頼性化
 - 高速化
- が可能。

人生訓のような結果

2進 SAR ADC はADC構成の中で最も効率(Figure of Merit) がよいと期待されて現在研究がホット。

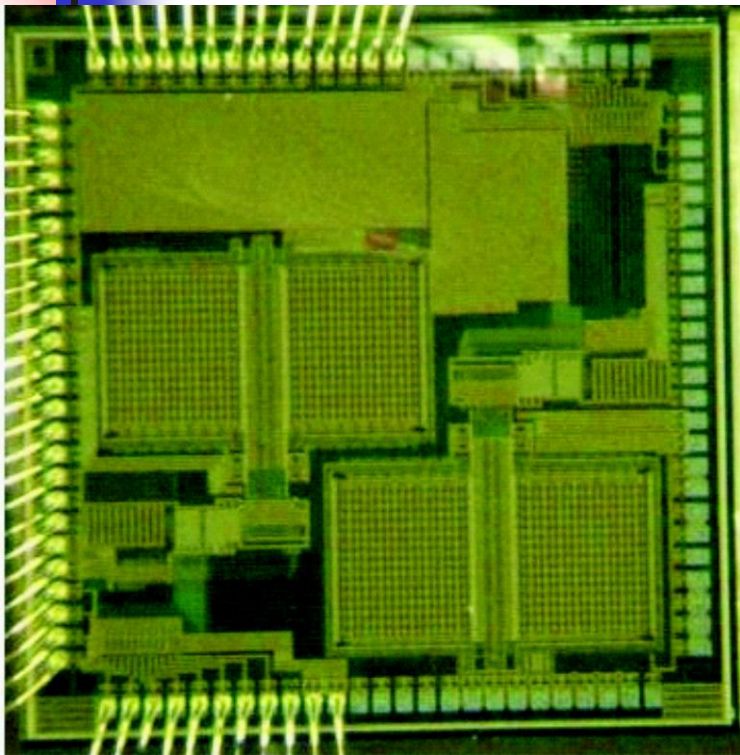


冗長性を持たせることで、より効率が良い。

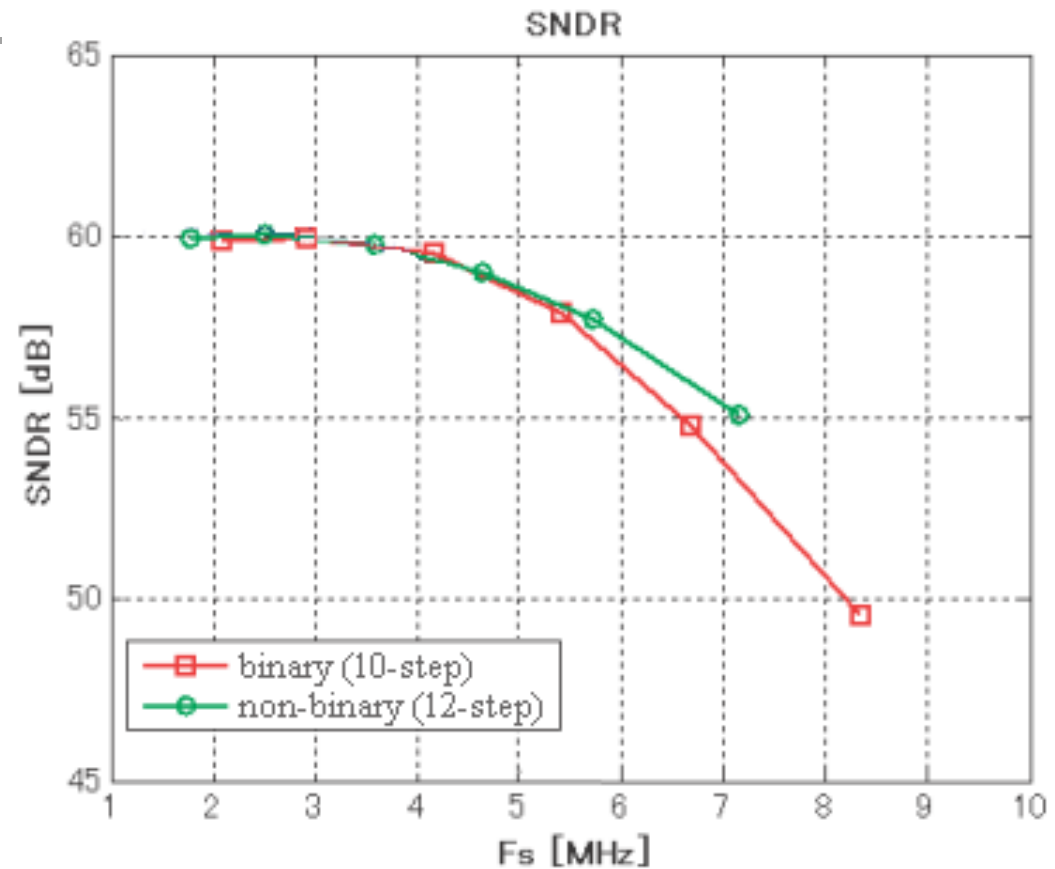
「無用の用」(老子、荘子)

一見役に立たないものが、実は大きく役立つ

Non-Binary SAR ADC Implementation and Measurement Results



0.18um CMOS
2.5mm x 2.5mm
with two SAR ADCs



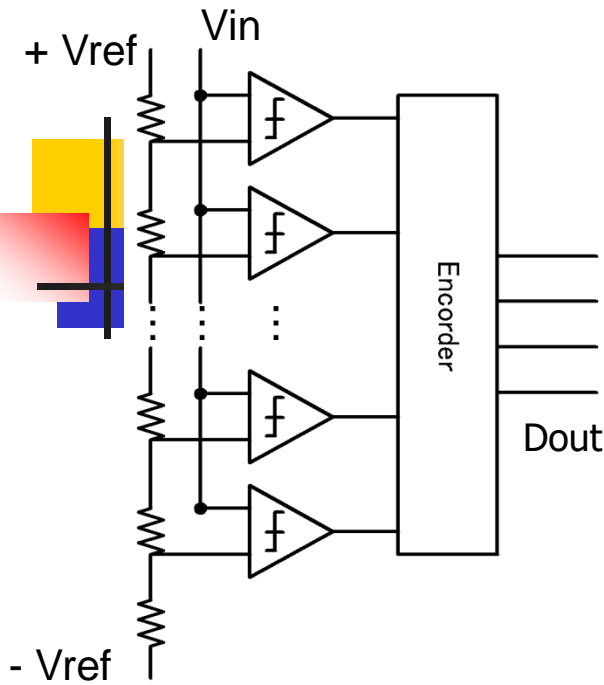
SNDR comparison of
10step (binary) and 12step (non-binary)
 F_{in} : 100kHz



発表内容

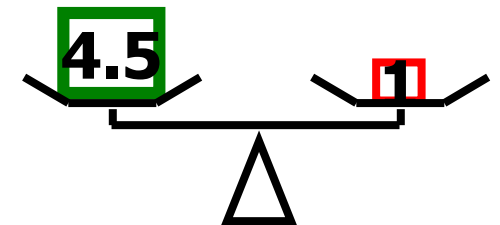
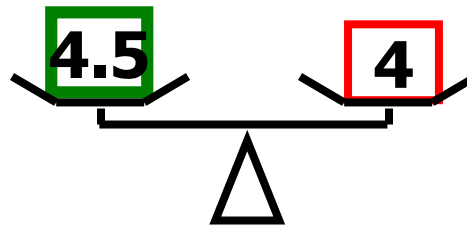
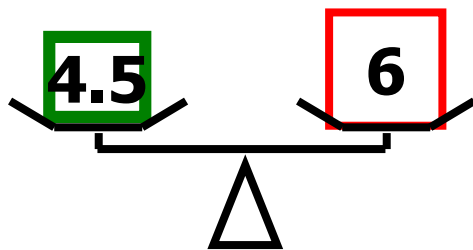
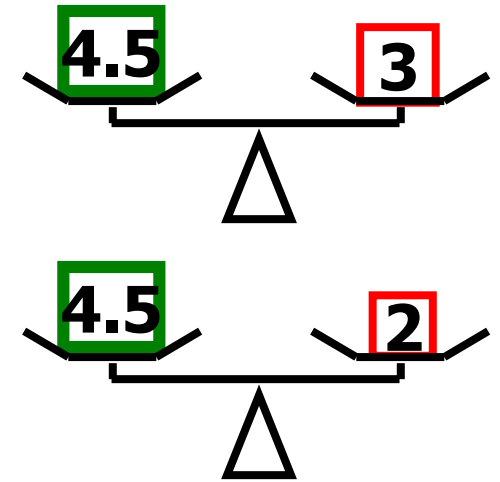
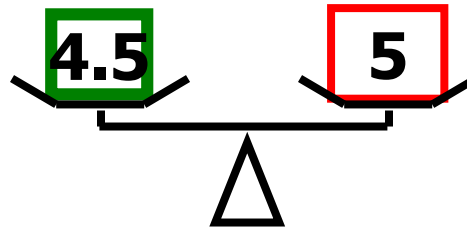
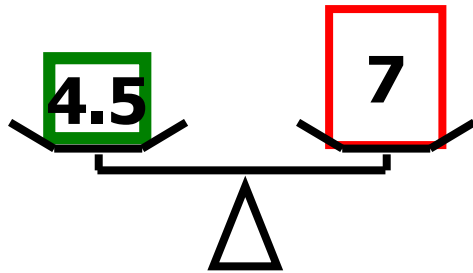
- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ

フラッシュ型ADC - 大きな冗長性の回路 -



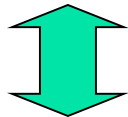
全ての重さの分銅と
それを載せる天秤を用意

入力Vin 4.5



フラッシュ型ADCへの見方

「フラッシュ型ADCは無駄な回路が多く賢い構成ではない」
「6bit フラッシュADC など目をつぶっても実現できる」



「フラッシュ型ADCは偉大な構成」

- 低分解能・超高速ADCのアーキテクチャとしてフラッシュ型を超えようとして、(公表されてないが、まわりで) いくつかの研究が失敗している (UCLA Abidi 先生)
- 産業界で フラッシュ型は生き残っている。



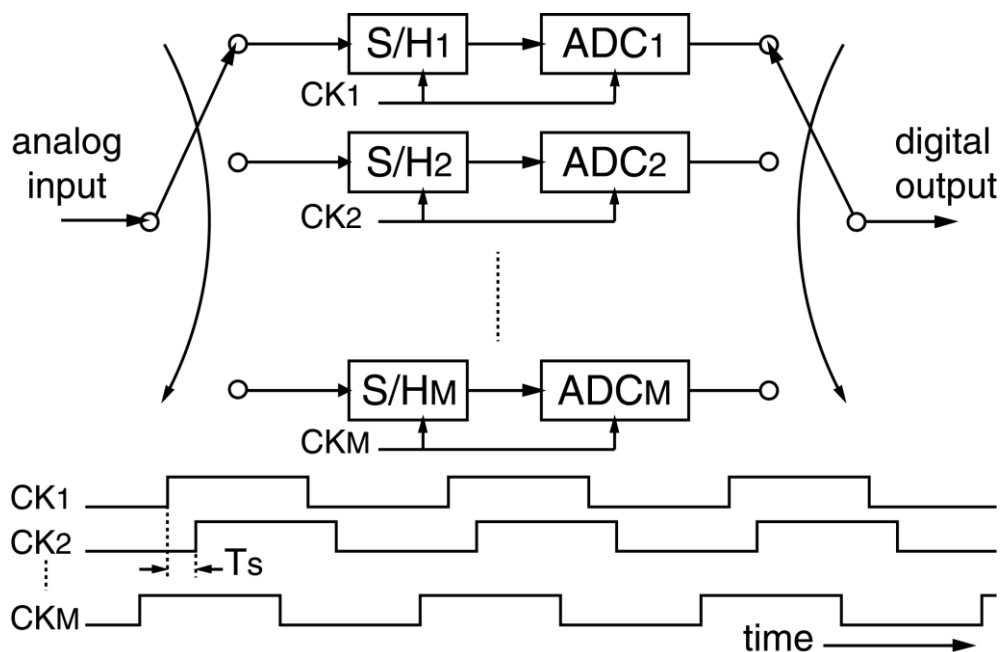
発表内容

- アナログ電子回路と計測制御技術
- AD変換器
 - 計測制御機器のキーコンポーネント
 - 高性能化のためには計測制御技術が必要
- ADCでの計測制御・信号処理技術による高性能化
 - ① パイプラインADC
 - ② 逐次比較近似ADC
 - ③ フラッシュADC
 - ④ インターリーブADC
- まとめ

インターリーブADCの構成と動作

M個のADCのインターリーブでM倍のサンプリングレートを実現

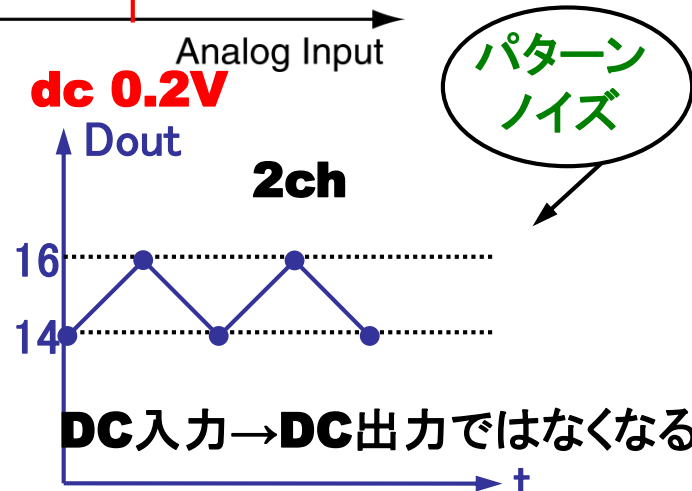
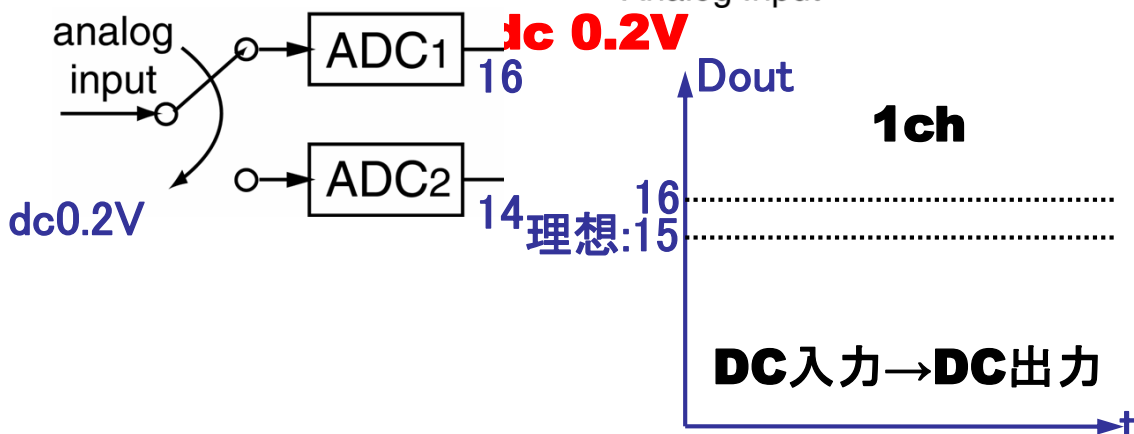
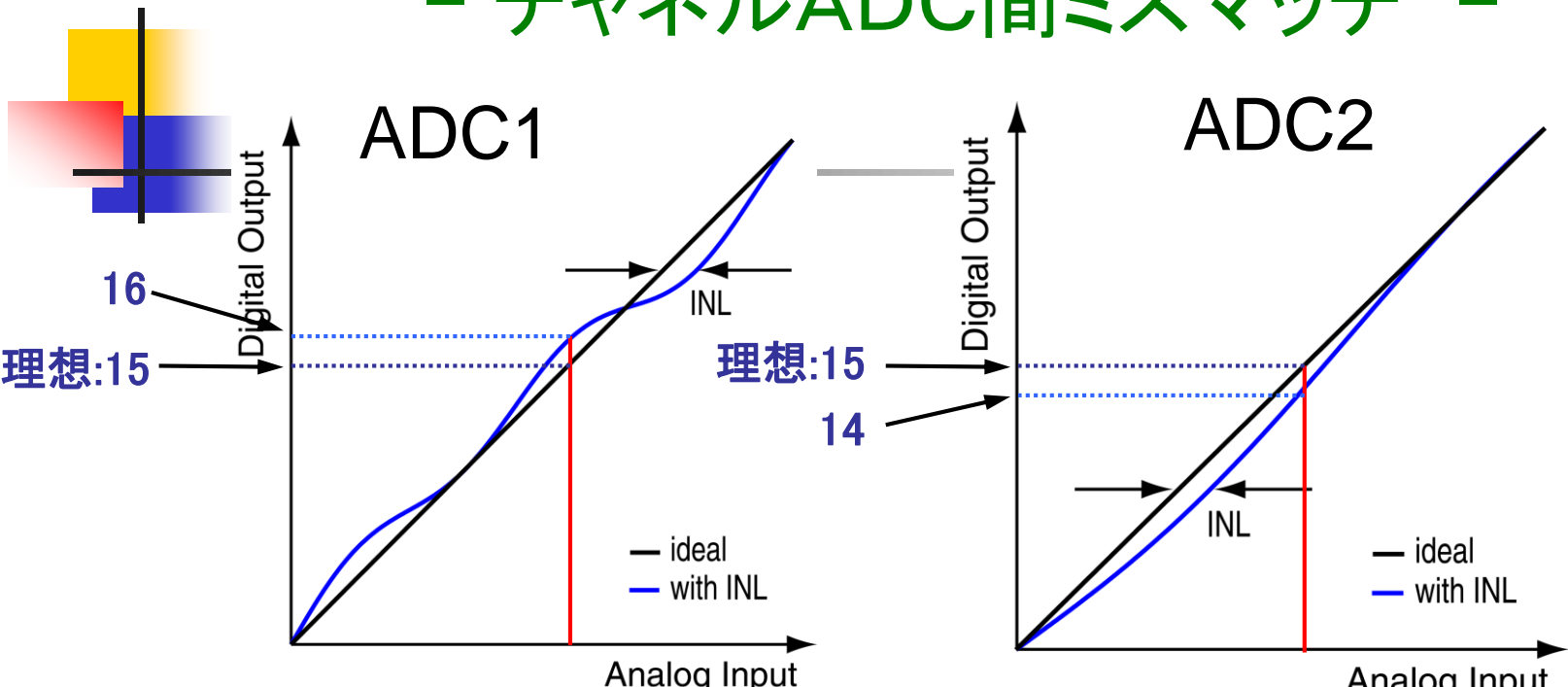
- サンプリングレートの高いADC実現（電子計測器等に使用）
- 最近では低消費電力化の観点からも注目



「一人のスーパーマン」
より
「多数の普通の人
が連携して」

インターリーブADCの問題点

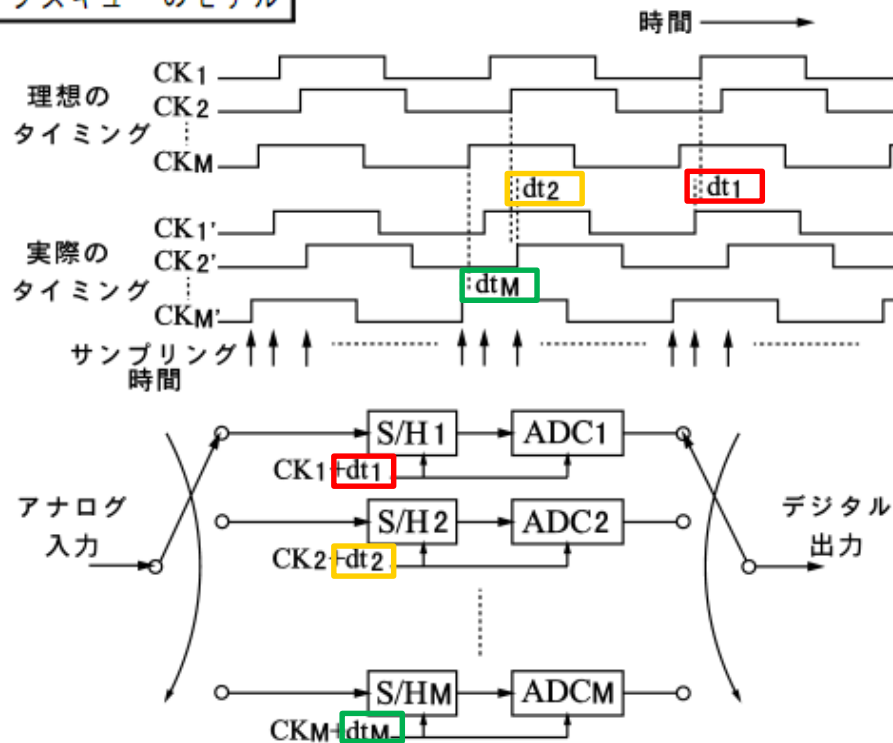
- チャンネルADC間ミスマッチ -



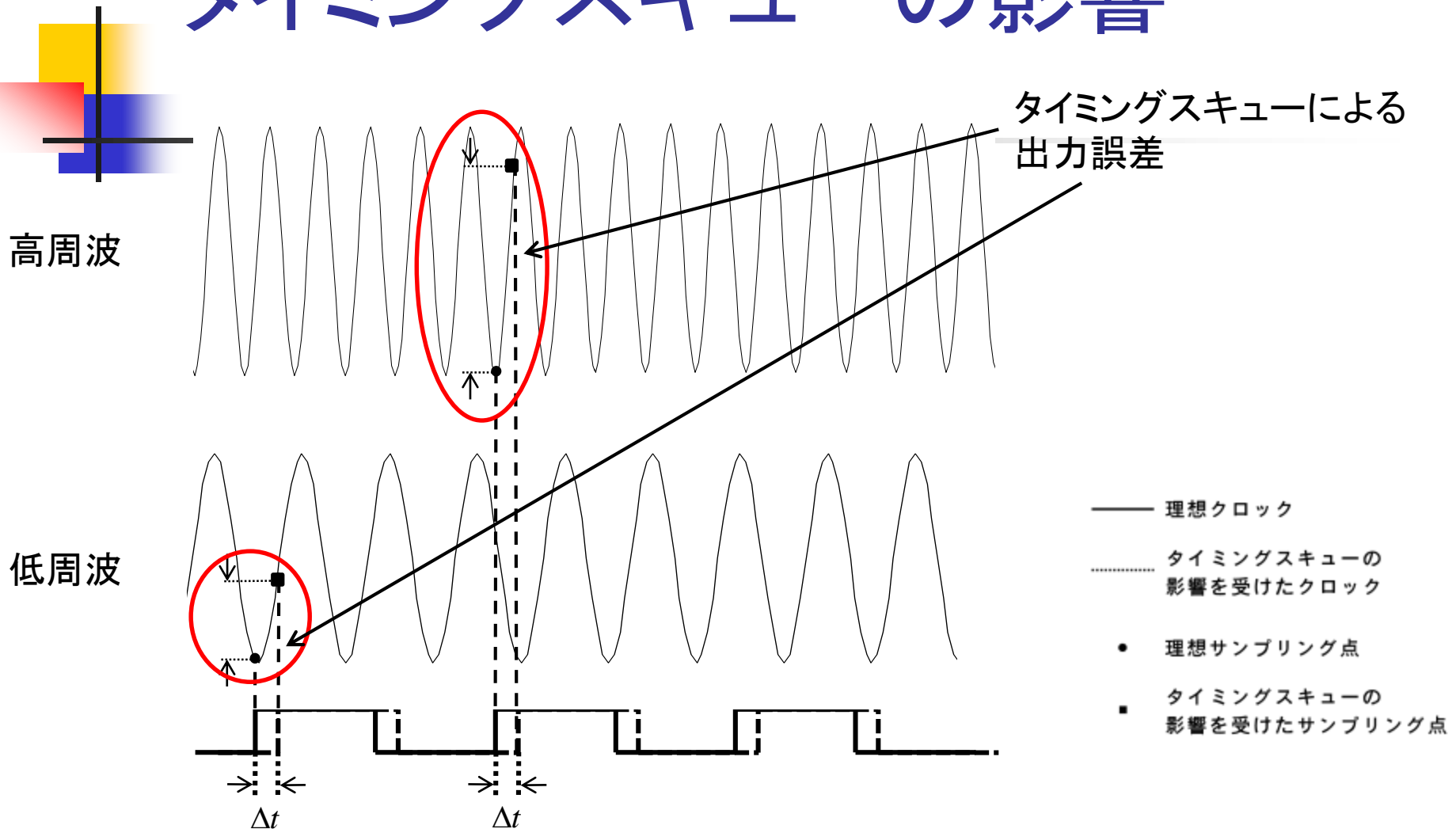
チャンネルADCクロック間 タイミング・スキュー

正確なM相クロックを生成することは難しい

タイミングスキューのモデル



タイミングスキューの影響

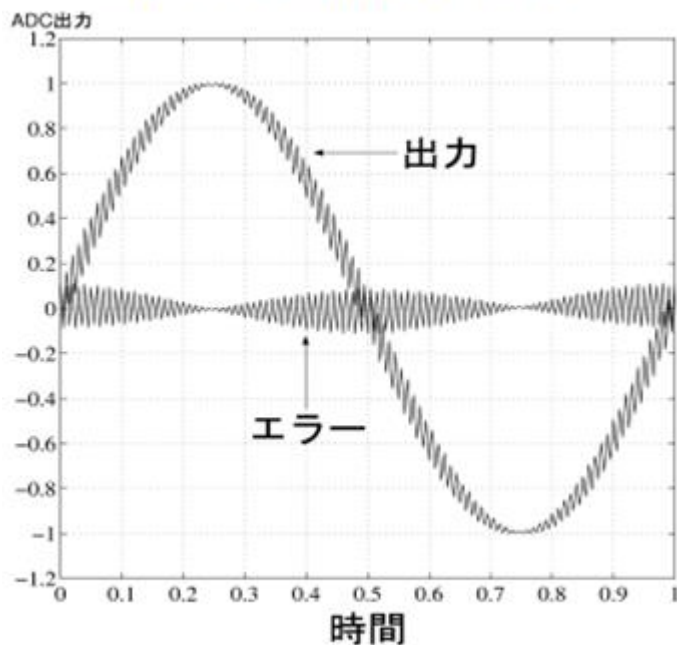


入力信号が高周波になるほど影響が大きくなる

タイミングスキューの 時間・周波数領域での影響

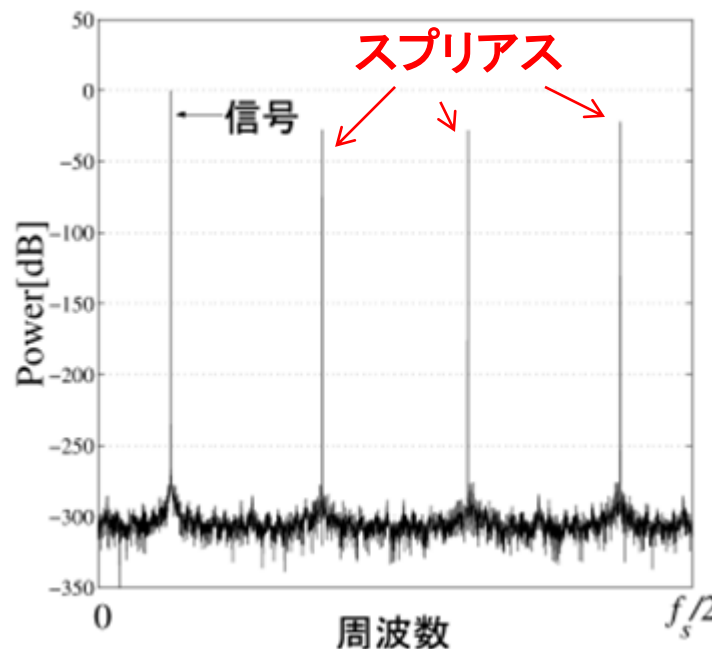
4chインターリーブADC

ADCシステムの出力とエラー



時間領域の影響

ADC出力のパワースペクトラム

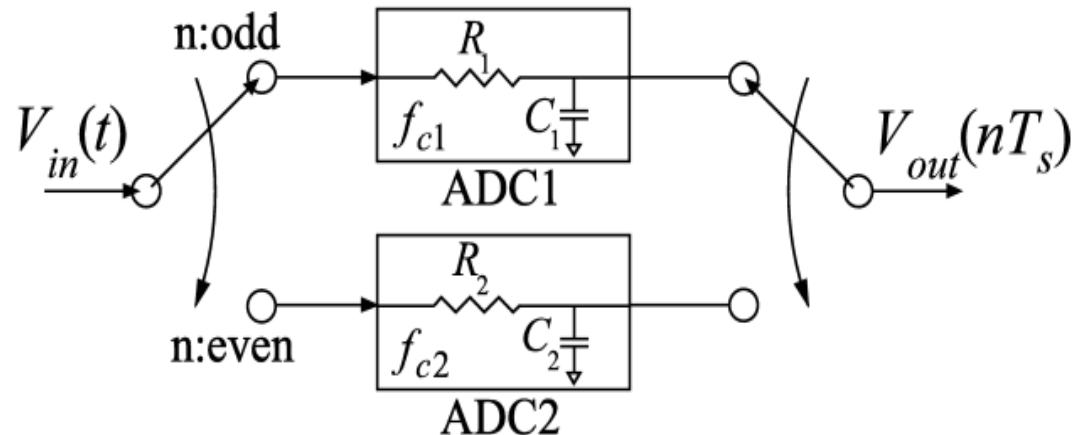


周波数領域の影響

- 入力信号の傾きが大きいほど影響が大。
- 位相変調(PM)的ノイズ

帯域ミスマッチのモデル

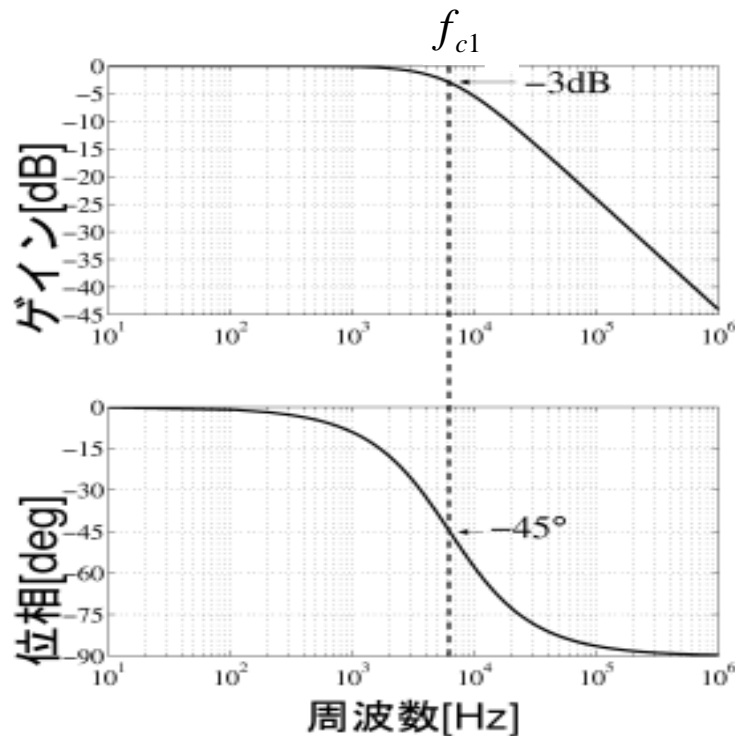
2ch ADCに帯域のミスマッチが存在する場合のモデル



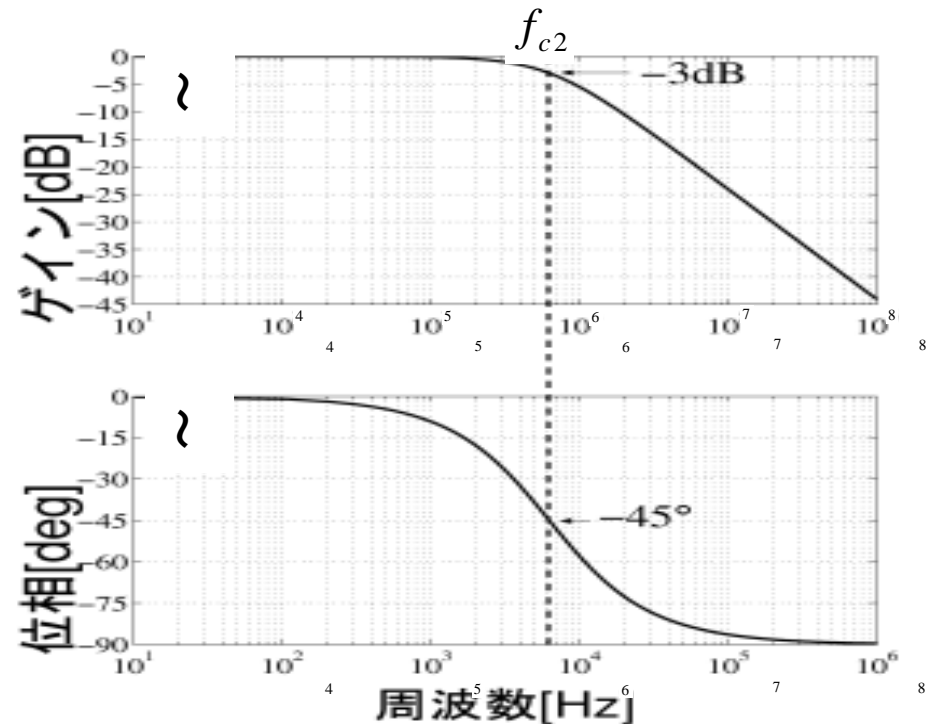
- アナログ素子から成る一次遅れ系近似ADC
- -3dB 周波数はランダムにばらつく

帯域ミスマッチの影響

ADC1の-3dB周波数



ADC2の-3dB周波数



- 入力周波数に依存したゲインのミスマッチ
- 入力周波数に依存した位相遅れ(時間遅れ)のミスマッチ

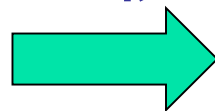
まとめ

キーコンポーネント

- アナログ電子回路  計測制御
高性能化技術

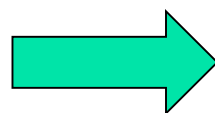
- ADC高性能化の最先端

自己校正(高精度化)



計測制御技術

誤差補正(高速化)



信号処理技術

付録

冗長性を用いたADC設計

「ADC 内に 冗長性を持たせると
各回路構成要素への要求が緩和され
性能向上を達成できる。」



時間の冗長性 (1)

1人の人が、間違いなく 休みもとらずにやれば
6時間で終わる仕事

➡ 7時間を割り当てる。

➡ 途中で間違えても修正・回復できる。

適度に休息をとり 余裕をもって確実に
仕事を完了させることができる。

長い間には効率的。短い時間で大プロジェクトが完了できる。

ADCアーキテクチャ例： 冗長アルゴリズムSAR ADC

[1] T. Ogawa et. al., "SAR ADC Algorithm with Redundancy and Digital Error Correction", IEICE Trans. Fundamentals (Feb. 2010).



時間の冗長性 (2)

ある人が3時間、それを引き継いで
次の人が4時間かかる仕事を
7時間を割り当てる。

→ 引き継ぎの時間がない。

8時間を割り当てる。

→ 引き継ぎの時間が十分で、
仕事が確実に完了できる。

対応するADCアーキテクチャ

[2] 小川 智彦 他「逐次比較近似ADC コンパレータ・オフセット影響の
冗長アルゴリズムによるデジタル補正技術,」
電子情報通信学会誌 和文誌C (2011年3月)



空間の冗長性

5人で7時間で終わる仕事に

6人を7時間で割り当てる。

➡ 休息をとれる。一人が風邪で休んでもOK。

一人が間違えても周りが助ける。

➡ 各自の負担が大幅に軽減でき、

長期的には効率がよい。

対応するADCアーキテクチャ例： 3つの比較器を使用するSAR ADC

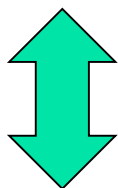
[3] M.Hotta, "SAR ADC Architecture with Digital Error Correction",
IEEJ Transactions on Electrical and Electronic Engineering (Nov. 2010).



冗長ADCのテストは難しくなる

冗長性

誤動作、故障が起こってもシステム全体は
正常に動作する (Fault Tolerant)



異なる思想

LSIテスト

故障がはいらないようにする検査



無用の用

老荘思想（東洋哲学）

一見役に立たないと思われるものが
実は大きな役割を果たす。

学生なら勉強が大事。

だけど、リラックスの時間（飲み会等）も大事。

専門分野を極めるには専門科目の勉強が大事。

だけど、雑学も大事。



一つの解釈

- 「ダム式経営」 松下幸之助

冗長性、余裕をもった経営

- 「在庫を持たない」

冗長性がないので問題点が見えてくる
「在庫を持つ」と冗長性、余裕があるので
少し問題があってもうまくいってしまうので
問題がクリアにならない。