

デジタル技術を用いた アナログ回路の特性向上技術

- Digital-Assisted Analog Circuit -

計測制御工学特論
小林春夫

背景

- 半導体技術の進展によるCMOSの微細化
デジタル回路は大きな恩恵
アナログ回路への恩恵少ない
低電圧化、特性ばらつき大
- デジタル技術の助けにより
アナログ回路の特性向上を図る技術が重要

ノイズのスペクトラム拡散技術

- 特定周波数成分にノイズパワーが集中すると不都合な場合が多い。
- ノイズパワーの周波数拡散を行う。
(Spread-Spectrum Technique)
ノイズパワーの周波数ピークは下がる。
トータルのノイズパワー量は同じ。

SSC (Spread-Spectrum Clocking)

デジタル・プロセッサ
クロックのタイミングを意図的に揺らがせ、
周波数拡散を行ない、EMIの問題を軽減

広く用いられている手法

I、Q経路ダイナミック・マッチングによる 高周波信号発生器の低スプリアス化

群馬大学 電気電子工学科

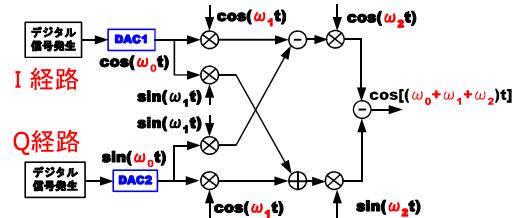
大槻 純 垣 昊 小林 春夫 小室 貴紀 宮本 幸治

発表内容

1. 問題設定
2. I、Q経路ミスマッチによるSFDR劣化
3. ダイナミック・マッチングによる
SFDR向上手法の提案
4. まとめ

1. 問題設定

2ステップ・トランスマッター・アーキテクチャ



- アプリケーション

- ◆ 携帯電話の送信部の信号発生器
- ◆ 計測器の任意波形発生器

- ベースバンド・デジタル信号(ω_0)

⇒ DAC, LO, Mixer

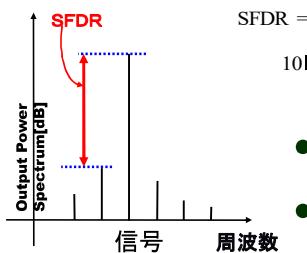
⇒ 高周波のアナログ信号($\omega_0 + \omega_1 + \omega_2$)

Up Conversion

7

8

信号発生器の周波数領域性能指標 - SFDR (Spurious Free Dynamic Range)

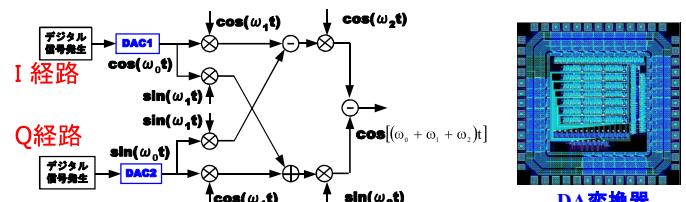


SFDR =

$$10 \log_{10} \left(\frac{\text{信号パワー}}{\text{最大スプuriousパワー}} \right) [\text{dB}]$$

- 信号周波数領域以外の妨害波に対する規格
- このSFDRの値ができるだけ大きくなるように設計する

信号発生器の問題点 -- I, Q 経路のミスマッチ



- 素子回路(DAC, LO, Mixer)のミスマッチにより
⇒ イメージ信号が発生される(SFDR劣化)
⇒ 妨害波となる。

- アナログ回路の特性を合わせるのは困難

◆ 特にDAC回路の規模が大

- 従来式改善法: 可変アナログ・バンドパス・フィル
◆ コスト、サイズ、消費電力が大

9

10

新しい改善法の提案

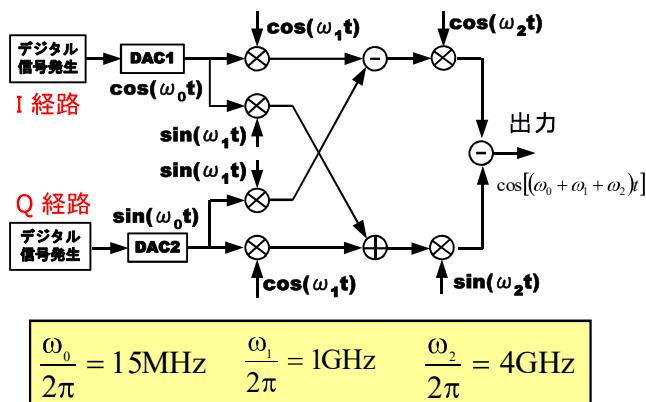
- I, Q 経路(例. 2ch DAC特性)ミスマッチを調べる。
ミラー信号によるSFDR劣化の確認。
- ミスマッチの影響を軽減する手法を提案。
I, Q 経路間ダイナミック・マッチング法により
ミラー信号を周波数領域で拡散する手法を提案。
- MATLABによるシミュレーションを用いて
提案手法の有効性を確認。

2. I, Q 経路ミスマッチによる SFDR劣化

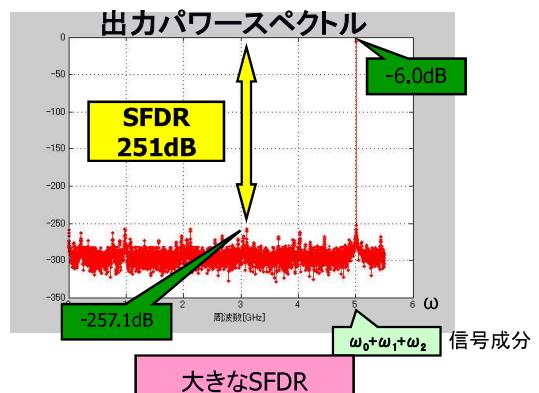
11

12

ミスマッチがない場合



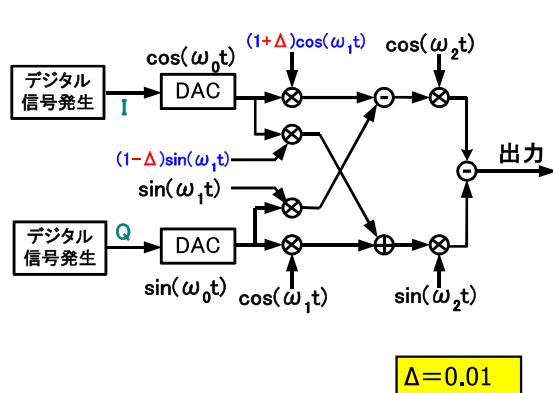
ミスマッチがない場合の出力スペクトル



13

14

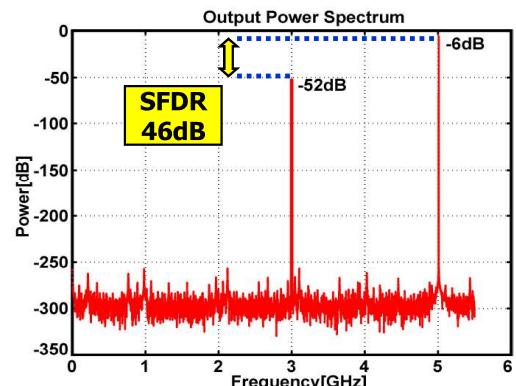
一段目のLOのゲイン・ミスマッチ



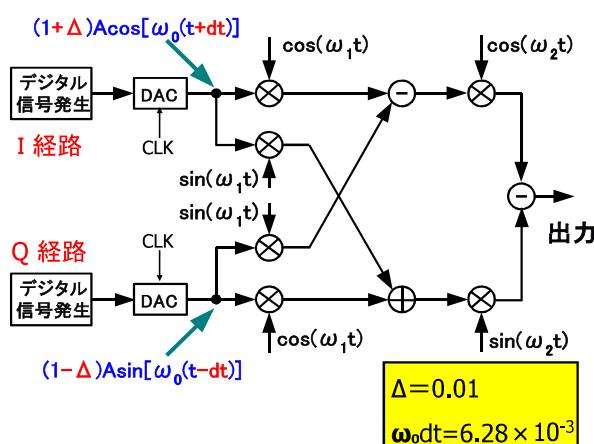
15

16

一段目のLOのゲイン・ミスマッチ



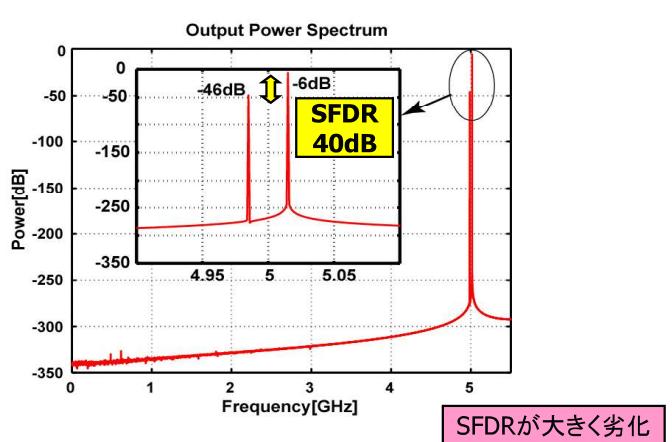
DACのゲイン・ミスマッチ、タイミング・スキュー



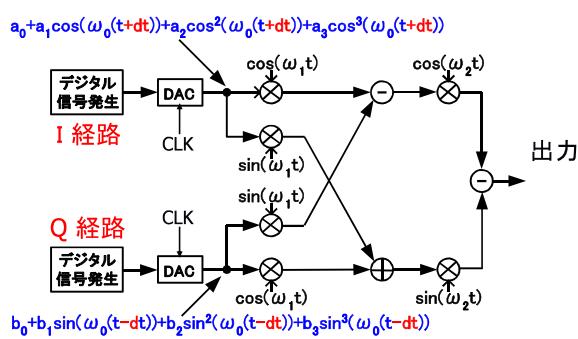
17

18

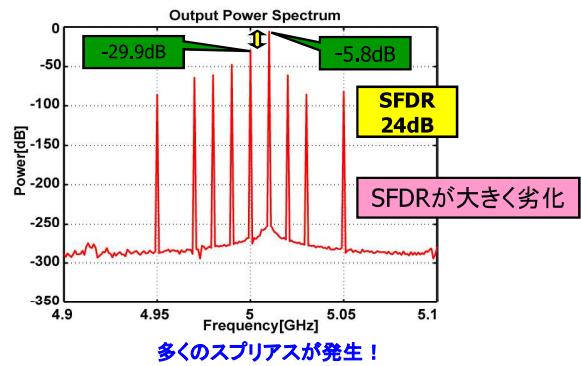
DACのゲイン・ミスマッチ、タイミング・スキュー



DACのゲイン、二次歪、三次歪のミスマッチ タイミング・スキュー



DACのゲイン、二次歪、三次歪のミスマッチ タイミング・スキュー



19

20

3. ダイナミック・マッチングによる SFDR向上手法の提案

2ch DA変換器の入出力特性ミスマッチ

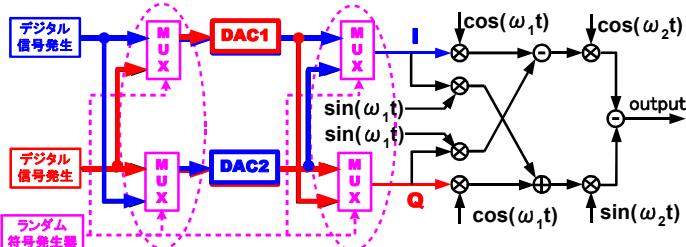
$$\begin{aligned} \text{入力 } X &\rightarrow \boxed{\text{DAC1}} \rightarrow \text{出力 } y_1 = a_0 + a_1 x + a_2 x^2 + a_3 x^3 \\ &\quad \uparrow t+dt \\ \text{入力 } X &\rightarrow \boxed{\text{DAC2}} \rightarrow \text{出力 } y_2 = b_0 + b_1 x + b_2 x^2 + b_3 x^3 \\ &\quad \uparrow t-dt \end{aligned}$$

オフセット $a_0 \neq b_0$, ゲイン $a_1 \neq b_1$
 二次歪 $a_2 \neq b_2$, 三次歪 $a_3 \neq b_3$
 タイミング・スキュー $dt \neq 0$

21

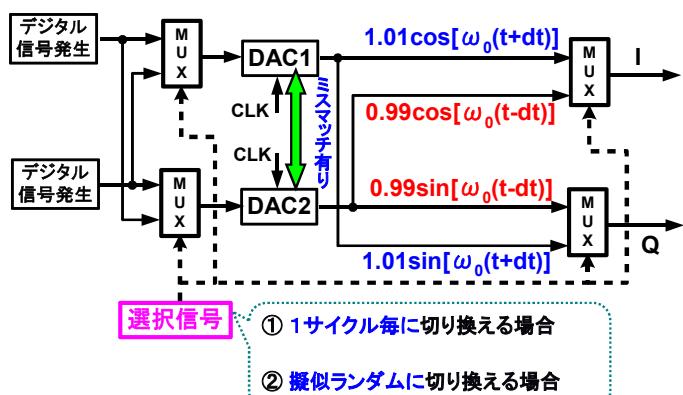
22

2ch DAC に対しダイナミック・ マッチングを用いた回路の提案



- 2Ch DACの前後にMUXを加える。
- デジタル信号よりMUXをコントロールする。
- DAC1,2はI,Q経路に交互で用いられる。

DACのゲイン・ミスマッチ、タイミング・スキューの場合

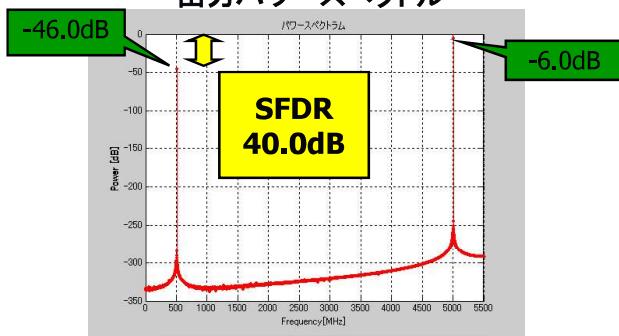


23

24

1サイクル毎にMUXを切り換える場合

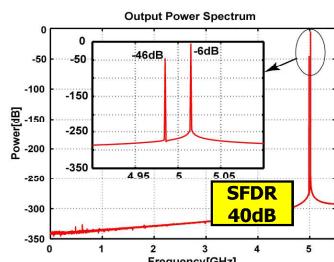
出力パワースペクトル



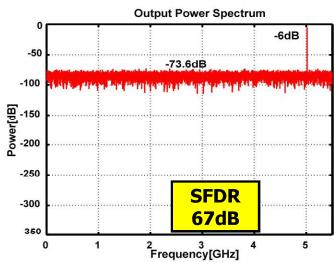
SFDRは改善しない

擬似ランダムにMUXを切り換える場合

Output Power Spectrum



ミスマッチがある場合



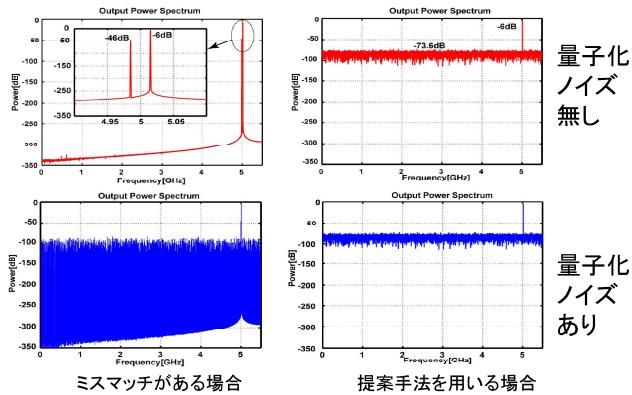
提案手法を用いる場合

SFDRが27dB向上

25

26

10bit DACの量子化ノイズも考慮する場合



提案手法の効果

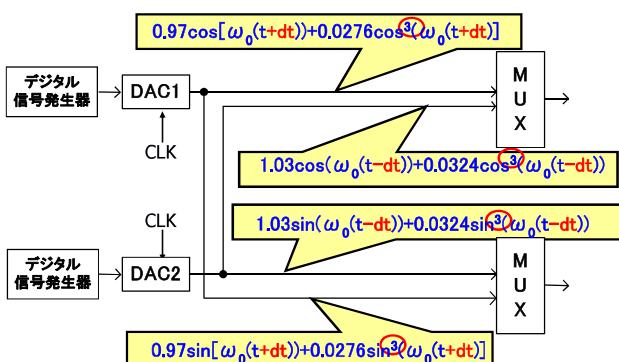
- DACのミスマッチがある場合 SFDR = 40dB
- 1サイクル毎に切り換えるMUX SFDR = 40dB
- 擬似ランダムで切り換えるMUX SFDR = 67dB

**MUXを擬似ランダムに切り換えることで
SFDRは大きく向上**

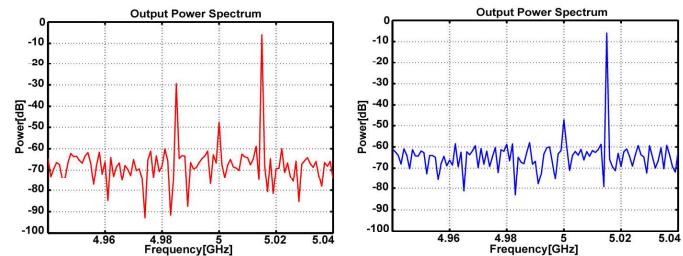
27

28

DACのゲイン、三次歪のミスマッチ、 タイミング・スキーがある場合



DACのゲイン、三次歪、タイミング・ミスマッチの場合

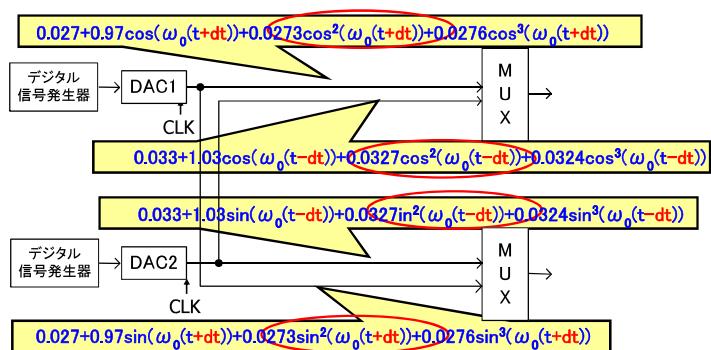


提案手法でSFDRが17.8dB向上

29

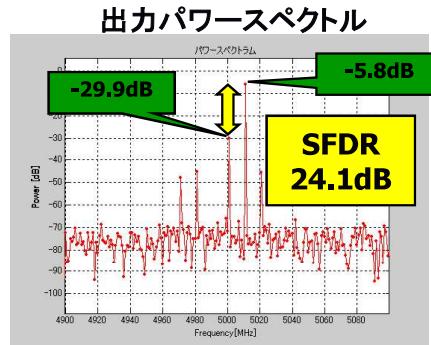
30

二次歪のミスマッチも加えた場合



31

二次歪のミスマッチも加えた場合



SFDRは改善しない

32

差動出力DAC

差動回路の場合

$$V_{sig} = V_{sig+} - V_{sig-}$$

$$\text{ここで、 } V_{sig+} = a_0 + a_1x + a_2x^2 + a_3x^3$$

$$V_{sig-} = a_0 + a_1(-x) + a_2(-x)^2 + a_3(-x)^3 \text{ とおくと、}$$

$$V_{sig+} - V_{sig-} = 2a_1x + 2a_3x^3 \text{ となる。}$$

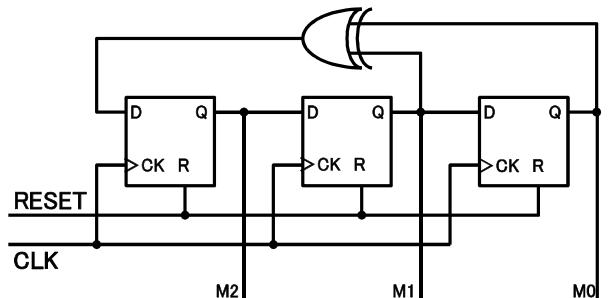
二次歪は差動構成でキャンセルされる。

三次歪が主要歪

33

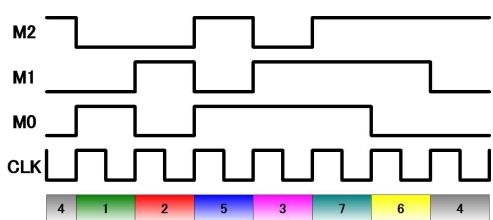
34

ランダム信号発生回路



M系列発生器回路

M系列発生器のタイミング・チャート



35

まとめ

2ステップ構成の送信機・任意波形発生器で

- I, Q経路ミスマッチによるスプリアス発生を確認
- ダイナミック・マッチング手法で
 - ✓ I, Q経路DACのゲインと三次歪のミスマッチ、タイミングスキーによりSFDR劣化が改善
 - ✓ 二次歪の影響は改善できない

→ 差動出力DACを用いれば二次歪なし

提案手法の有効性が示された

簡単なデジタル手法でアナログ回路の性能を改善した

36