

微細化による特性への影響

群馬大学
松田順一

概要

- チャンネル長変調
- 短チャンネルデバイス
 - 短チャンネル効果(電荷配分)、ドレイン～ソース電圧の効果、逆短チャンネル効果
- 狭チャンネルデバイス
 - 狭チャンネル効果、逆狭チャンネル効果
- パンチスルー
- キャリア速度飽和
- ホットキャリア効果
- スケーリング
- ソースとドレイン抵抗
- 薄い酸化膜と高ドーピング効果
- 微細物理モデルの統合
- 付録
 - BSIMでの閾値電圧(短チャンネル効果:擬似2次元)

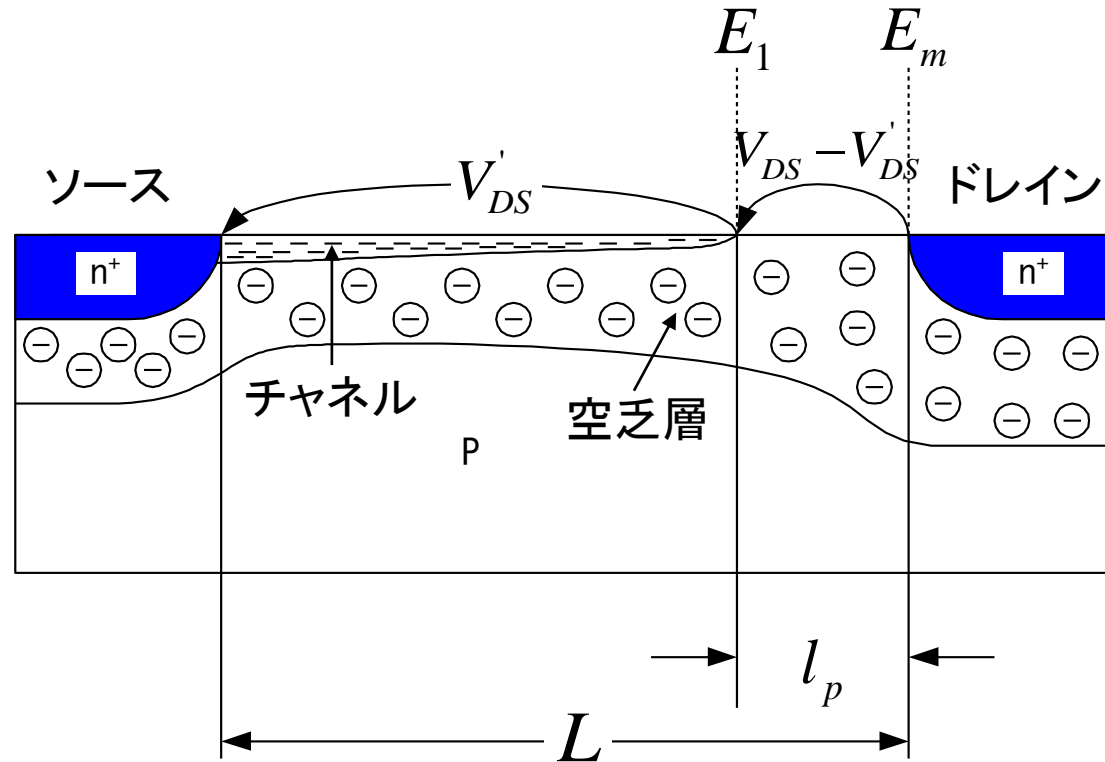
(注)以下の本を参考に、本資料を作成。

(1) Yannis Tsididis, Operation and Modeling of the MOS Transistor Second Edition, McGraw-Hill, New York, 1999.

(2) Yannis Tsididis and Colin McAndrew, Operation and Modeling of the MOS Transistor Third Edition, Oxford University Press, New York, 2011.

チャンネル長変調

(CLM: Channel Length Modulation)



V'_{DS} ピンチオフ電圧
(飽和電圧)

$$V'_{DS} = (V_{GS} - V_T) / \alpha$$

ドレイン側の空乏層によりチャンネル長が変化

ピンチオフ領域の長さ導出(1次元解析)

チャネル方向(x :ドレイン方向正) のポアソンの方程式を解く。

ピンチオフ点を $x=0$ とし、境界条件を

$$E = -E_1 \quad (x=0)$$

ピンチオフ領域にかかる電圧： $V_{DS} - V'_{DS}$

とすると、ピンチオフ領域の長さ l_p は

$$l_p = \sqrt{\frac{2\varepsilon_s}{qN_A}} \left[\sqrt{\phi_D + (V_{DS} - V'_{DS})} - \sqrt{\phi_D} \right]$$

となる。ここで、 ϕ_D は以下で表される。

$$\phi_D = \frac{\varepsilon_s E_1^2}{2qN_A}$$

(注) ピンチオフより先にキャリア速度飽和が起こる場合、 E_1 をそれが起こる電界の値に置き換える。

チャネル長変調による飽和電流(1)

飽和領域の電流 I_{DS} は、 l_p を用いて以下の如く表される。

$$I_{DS} = I'_{DS} \frac{L}{L-l_p} \quad \text{または} \quad \frac{I'_{DS}}{1-l_p/L}$$

I'_{DS} : 飽和電流

$l_p/L \ll 1$ の場合、

$$I_{DS} \approx I'_{DS} \left(1 + \frac{l_p}{L} \right)$$

$$(1+x)^\alpha \cong 1 + \alpha x \quad x \ll 1$$
$$x = -\frac{l_p}{L} \quad \alpha = -1$$

で近似できる。(この形がコンピュータ計算上好まれる。)

ここで、 l_p を以下の形にして用いる。

$$l_p = \frac{B_1}{\sqrt{N_A}} \left[\sqrt{\phi_D + (V_{DS} - V'_{DS})} - \sqrt{\phi_D} \right]$$

$B_1 = (2\varepsilon_s/q)^{1/2}$ で定数であるが、これと ϕ_D は、実測値(電流)に合うように選ばれる。

チャンネル長変調による飽和電流(2)

l_p を $V_{DS} = V'_{DS}$ の周りでテイラー展開すると、以下になる。

$$\left[\begin{array}{l} f(V_{DS}) = f(V'_{DS}) + \frac{df(V_{DS})}{dV_{DS}} \Big|_{V_{DS}=V'_{DS}} (V_{DS} - V'_{DS}) \\ f(V_{DS}) = l_p(V_{DS}) \end{array} \right.$$

$$l_p(V_{DS}) = \frac{B_1}{\sqrt{N_A}} \left[\sqrt{\phi_D + (V_{DS} - V'_{DS})} - \sqrt{\phi_D} \right]$$

$$\approx l_p(V'_{DS}) + \frac{B_1}{\sqrt{N_A}} \frac{1}{2\sqrt{\phi_D + (V_{DS} - V'_{DS})}} \Big|_{V_{DS}=V'_{DS}} (V_{DS} - V'_{DS}) = \frac{B_1}{\sqrt{N_A}} \frac{(V_{DS} - V'_{DS})}{2\sqrt{\phi_D}}$$

I_{DS} は、以下となる。

$$I_{DS} \approx I'_{DS} \left(1 + \frac{l_p}{L} \right) \approx I'_{DS} \left[1 + \frac{1}{L\sqrt{N_A}} \frac{B_1}{2\sqrt{\phi_D}} (V_{DS} - V'_{DS}) \right] = I'_{DS} \left[1 + (V_{DS} - V'_{DS})/V_A \right]$$

となる。ここで、 V_A は以下で表される。

$$V_A = B_2 L \sqrt{N_A}, \quad (\text{但し、} B_2 = 2\sqrt{\phi_D}/B_1)$$

チャンネル長変調による飽和電流(3)

飽和電流 I_{DS} を以下のようにも表す。

$$I_{DS} = I'_{DS} \left[1 + (V_{DS} - V'_{DS}) / (V_A + V'_{DS}) \right]$$

⇒ 飽和点 V'_{DS} で I_{DS} - V_{DS} 特性は不連続

または、

$$I_{DS} = \hat{I}_{DS} \left[1 + (V_{DS} - \hat{V}_{DS}) / (V_A + \hat{V}_{DS}) \right] \quad (V_{DS} > \hat{V}_{DS})$$

$$\hat{I}_{DS} = \frac{W}{L} \mu C'_{ox} \left[(V_{GS} - V_T) \hat{V}_{DS} - \frac{\alpha}{2} \hat{V}_{DS}^2 \right] \quad \Rightarrow \hat{V}_{DS} \text{ で } I_{DS}\text{-}V_{DS} \text{ 特性は連続}$$

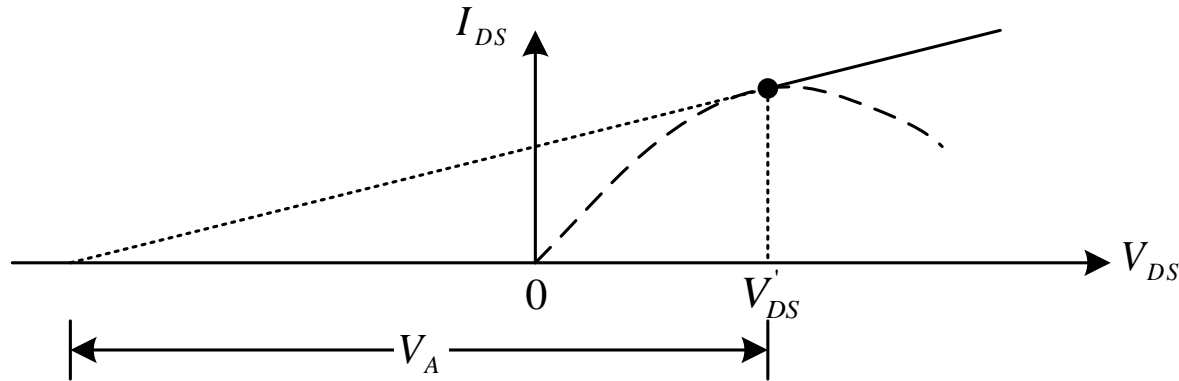
上記の飽和領域と以下の非飽和領域の電流式

$$I_{DS} = \frac{W}{L} \mu C'_{ox} \left[(V_{GS} - V_T) V_{DS} - \frac{\alpha}{2} V_{DS}^2 \right] \quad (V_{DS} \leq \hat{V}_{DS})$$

の dI_{DS}/dV_{DS} を等しいとして \hat{V}_{DS} を求めると、以下になる。

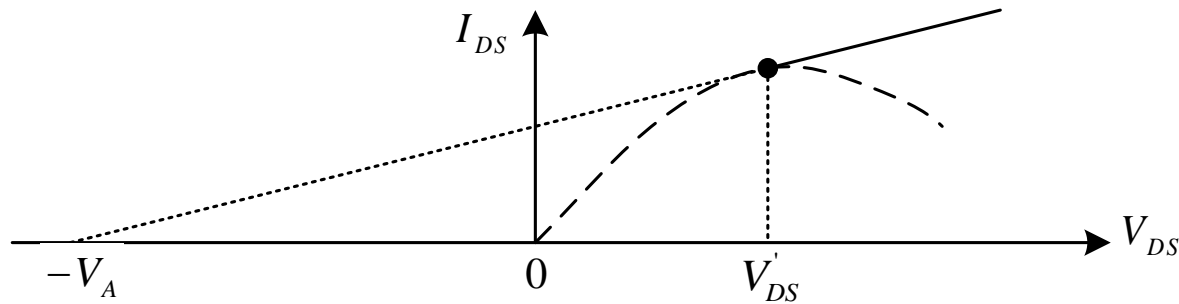
$$\hat{V}_{DS} = V_A \left[\sqrt{1 + \frac{2(V_{GS} - V_T)}{\alpha V_A}} - 1 \right]$$

飽和領域のモデル



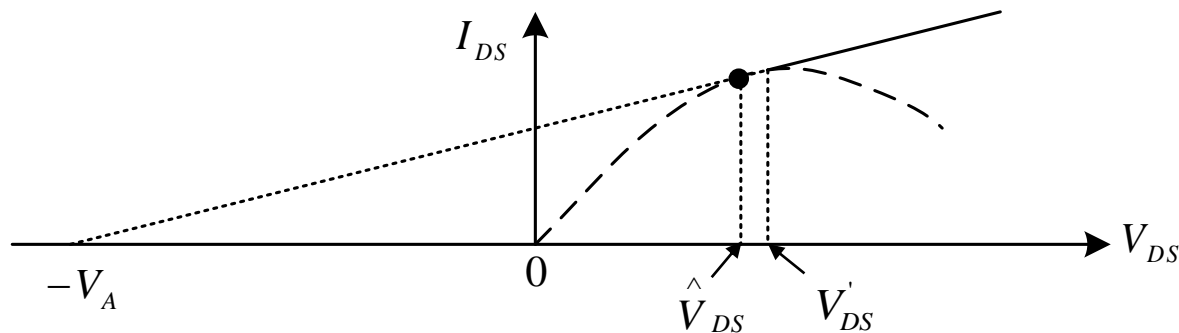
$$I_{DS} = I'_{DS} \left[1 + (V_{DS} - V'_{DS}) / V_A \right]$$

⇒ 飽和点 V'_{DS} で I_{DS} - V_{DS} 特性は**不連続**



$$I_{DS} = I'_{DS} \left[1 + (V_{DS} - V'_{DS}) / (V_A + V'_{DS}) \right]$$

⇒ 飽和点 V'_{DS} で I_{DS} - V_{DS} 特性は**不連続**



$$\hat{V}_{DS} = V_A \left[\sqrt{1 + \frac{2(V_{GS} - V_T)}{\alpha V_A}} - 1 \right]$$

⇒ \hat{V}_{DS} で I_{DS} - V_{DS} 特性は**連続**

ピンチオフ領域の長さ導出（:2次元解析）

2次元解析により l_p を導出すると、 l_p は以下になる*。

$$l_p = l_a \ln \frac{[(V_{DS} - V'_{DS})/l_a] + E_m}{E_1}$$

t_{ox} : ゲート酸化膜厚
 ϵ_s : 半導体(Si)の誘電率
 ϵ_{ox} : ゲート酸化膜(SiO₂)の誘電率

$$E_m = \sqrt{\frac{(V_{DS} - V'_{DS})^2}{l_a^2} + E_1^2}, \quad l_a = \sqrt{\frac{\epsilon_s}{\epsilon_{ox}} t_{ox} d_j} \approx \sqrt{3 t_{ox} d_j}$$

ここで、 E_m はx方向の最大電界、 d_j はドレインの接合深さ、 E_1 は電子または正孔の速度飽和時の電界である。

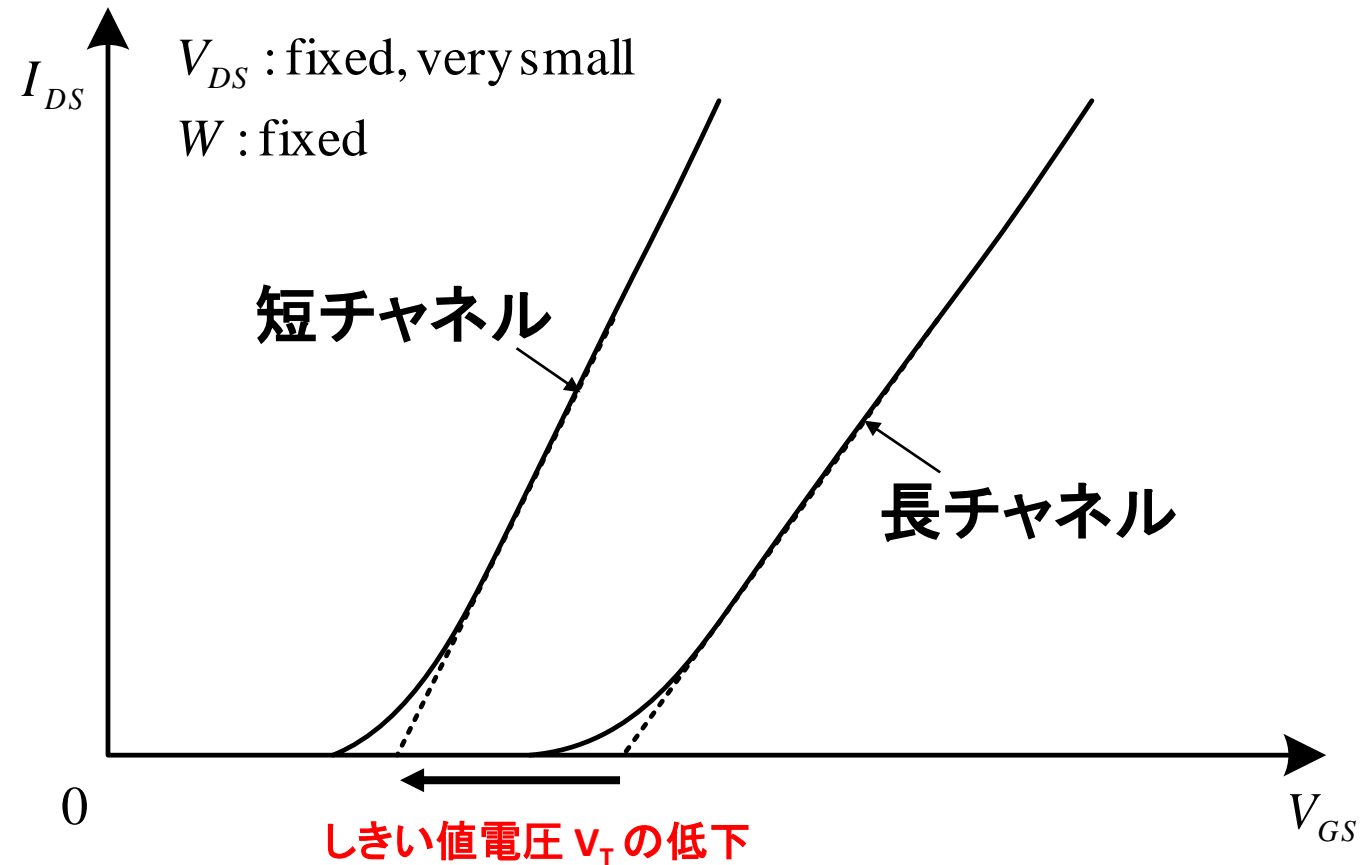
ここで、 E_m を $E_1 + (\text{const})[(V_{DS} - V'_{DS})/l_a]$ で近似すると、 l_p は

$$l_p = l_a \ln \left[1 + \frac{V_{DS} - V'_{DS}}{V_E} \right]$$

となる。 V_E は実験的に決められる。

*Y. A. Elmansy and A. R. Boothroyd, "A Simple two-dimensional model for IGFET operation in the saturation region," IEEE Transaction on Electron Devices, vol. ED-24, pp.254-262, 1977.

チャンネル長の違いによる I_{DS} vs. V_{GS} 特性



短チャネル効果（電荷配分：1）

短チャネルトランジスタの実効閾値電圧 \hat{V}_T は、

$$\hat{V}_T = V_{FB} + \phi_0 + \frac{\hat{Q}_{B1}}{Q_B} \gamma \sqrt{\phi_0 + V_{SB}}$$

である。ここで、 \hat{Q}_{B1} は実効空乏層電荷であり、

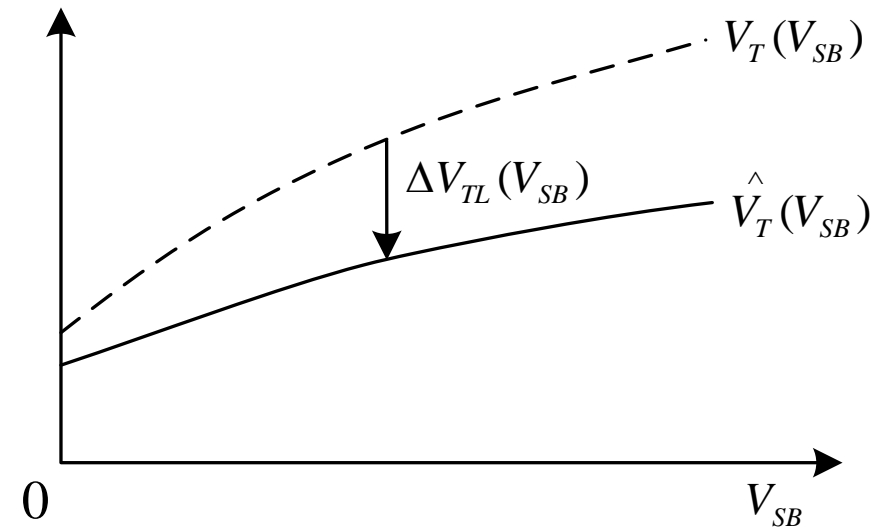
\hat{V}_T はまた、

$$\hat{V}_T = V_T + \Delta V_{TL}$$

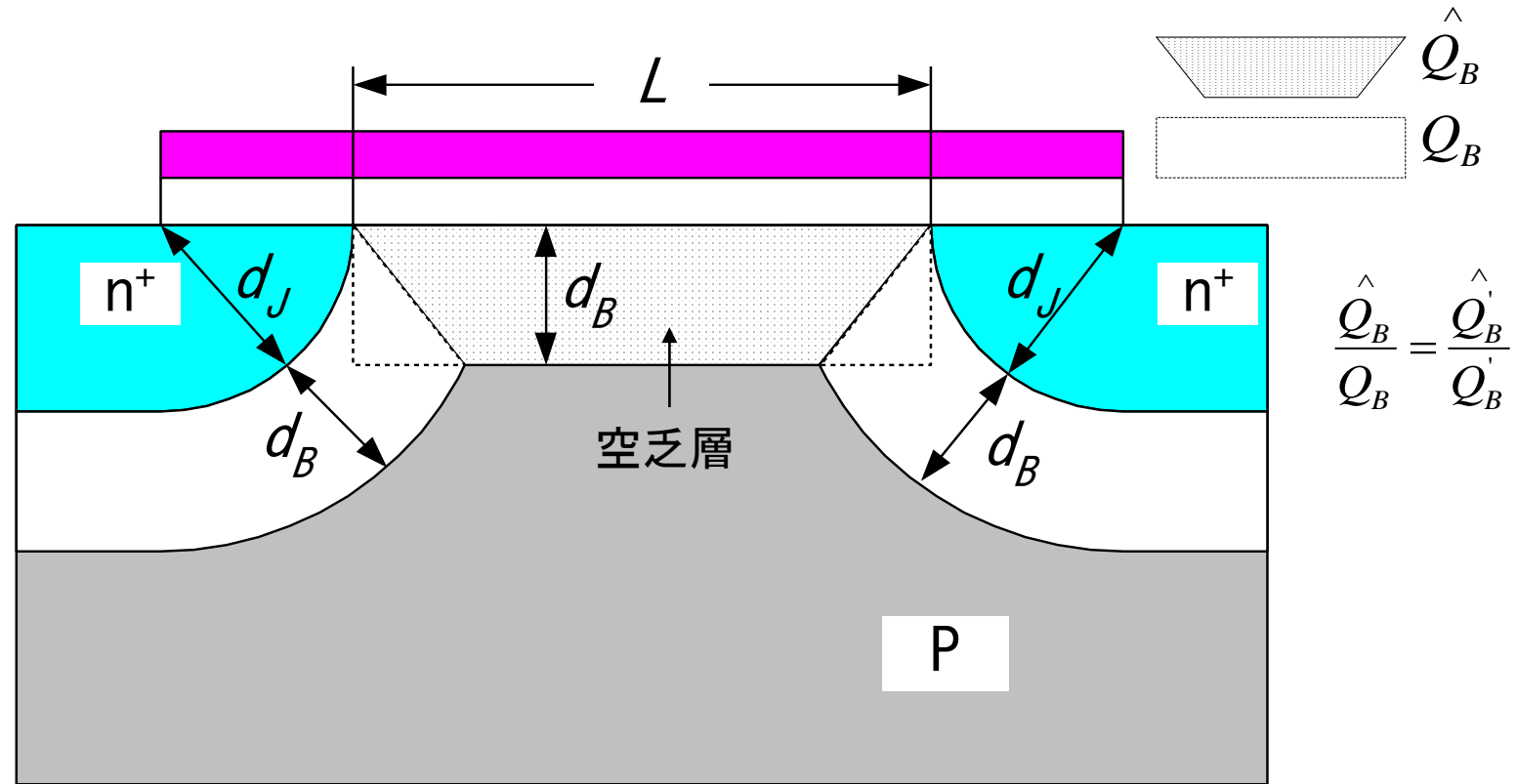
で表される。ここで、

$$V_T = V_{FB} + \phi_0 + \gamma \sqrt{\phi_0 + V_{SB}}, \quad \Delta V_{TL} = \left(\frac{\hat{Q}_{B1}}{Q_B} - 1 \right) \gamma \sqrt{\phi_0 + V_{SB}}$$

である。 ΔV_{TL} は閾値電圧の変化量を表す。



短チャネル効果 (電荷配分)



$$\hat{V}_T = V_{FB} + \phi_0 + \frac{\hat{Q}_{B1}}{Q_B'} \gamma \sqrt{\phi_0 + V_{SB}}$$

$$\frac{\hat{Q}_B'}{Q_B'} = 1 - \frac{d_j}{L} \left(\sqrt{1 + \frac{2d_B}{d_j}} - 1 \right)$$

短チャネル効果（電荷配分：2）

\hat{Q}_B'/Q_B' の導出： 空乏層幅 d_B は

$$d_B = \zeta \sqrt{\phi_0 + V_{SB}} \quad \left(\text{但し、} \zeta = \sqrt{\frac{2\varepsilon_s}{qN_A}} \right)$$

である。これを使うと、 \hat{Q}_B'/Q_B' は

$$\hat{Q}_B'/Q_B' = 1 - \frac{d_j}{L} \left(\sqrt{1 + \frac{2d_B}{d_j}} - 1 \right)$$

となる。 $2d_B/d_j \ll 1$ の場合、 \hat{Q}_B'/Q_B' は

$$\hat{Q}_B'/Q_B' \approx 1 - \frac{d_B}{L}$$

で近似される。 $2d_B/d_j$ が大きい場合も考慮して、以下で表す。

$$\hat{Q}_B'/Q_B' = 1 - \beta_1 \frac{d_B}{L} \quad (\text{但し、} \beta_1 \text{ は定数})$$

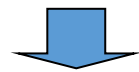
短チャネル効果（電荷配分：3）

β_1 を含む \hat{Q}'_B/Q'_B の近似式を用いると \hat{V}_T は

$$\hat{V}_T = V_{FB} + \phi_0 + \gamma \sqrt{\phi_0 + V_{SB}} \left(1 - \frac{\beta_1 \zeta}{L} \sqrt{\phi_0 + V_{SB}} \right)$$

となる。また、 ΔV_{TL} は以下の如くになる。

$$\Delta V_{TL} = -2\beta_1 \frac{\epsilon_s}{\epsilon_{ox}} \frac{t_{ox}}{L} (\phi_0 + V_{SB})$$



$$\Delta V_{TL} \propto 1/L$$

短チャネル効果 (ドレイン～ソース電圧の影響)

ドレイン電圧が増大した場合、 \hat{Q}_B/Q_B' は以下になる。

$$\hat{Q}_B/Q_B' = 1 - \beta_1 \frac{1}{L} \frac{d_{BS} + d_{BD}}{2} \quad (\text{但し、}\beta_1\text{は定数})$$

ここで、 d_{BS} と d_{BD} はそれぞれソース側とドレイン側の空乏層幅であるため、

$$\begin{aligned} \frac{d_{BS} + d_{BD}}{2} &= \frac{\zeta}{2} \left(\sqrt{\phi_0 + V_{SB}} + \sqrt{\phi_0 + V_{DB}} \right) \quad (\text{但し、}V_{DB} = V_{DS} + V_{SB}) \\ &\cong \zeta \left(\sqrt{\phi_0 + V_{SB}} + \frac{\beta_2 V_{DS}}{\sqrt{\phi_0 + V_{SB}}} \right) \quad (\text{但し、}\beta_2 = 0.25) \end{aligned}$$

となる。上記近似は V_{DS} が小の場合に成り立ち、 \hat{V}_T と ΔV_{TL} は以下になる。

$$\hat{V}_T = V_{FB} + \phi_0 + \gamma \sqrt{\phi_0 + V_{SB}} \left[1 - \frac{\beta_1 \zeta}{L} \left(\sqrt{\phi_0 + V_{SB}} + \frac{\beta_2 V_{DS}}{\sqrt{\phi_0 + V_{SB}}} \right) \right]$$

$$\Delta V_{TL} = -2\beta_1 \frac{\epsilon_s}{\epsilon_{ox}} \frac{t_{ox}}{L} [(\phi_0 + V_{SB}) + \beta_2 V_{DS}]$$

短チャネル効果 (ドレイン～ソース電圧の影響 : 2次元解析)

擬似 2 次元解析によると、 ΔV_{TL} は以下の如くなる*。

$$\Delta V_{TL} \approx -[3(\phi_{bi} - \phi_0) + V_{DS}] e^{-L/\lambda}$$

ここで、 ϕ_{bi} はソースまたはドレインとチャネル間の接合電位であり、 λ (特性長 : Characteristic length) は以下である。

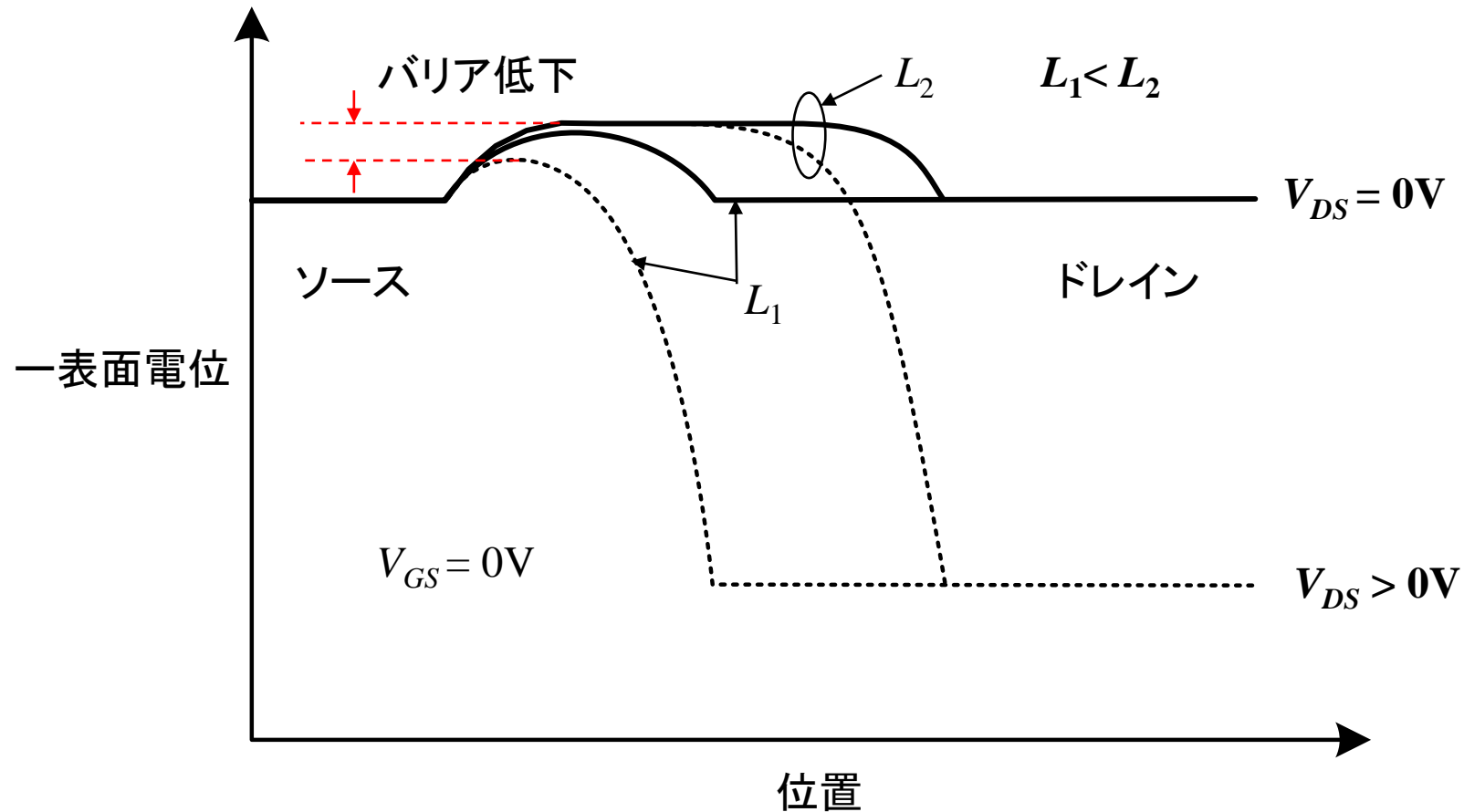
$$\lambda = \sqrt{\frac{\epsilon_s t_{ox} d_B}{\epsilon_{ox} \beta_3}}$$

ここで、 d_B はチャネル下の空乏層深さであり、 $\beta_3 (\approx 1)$ はフィッティングパラメータである。

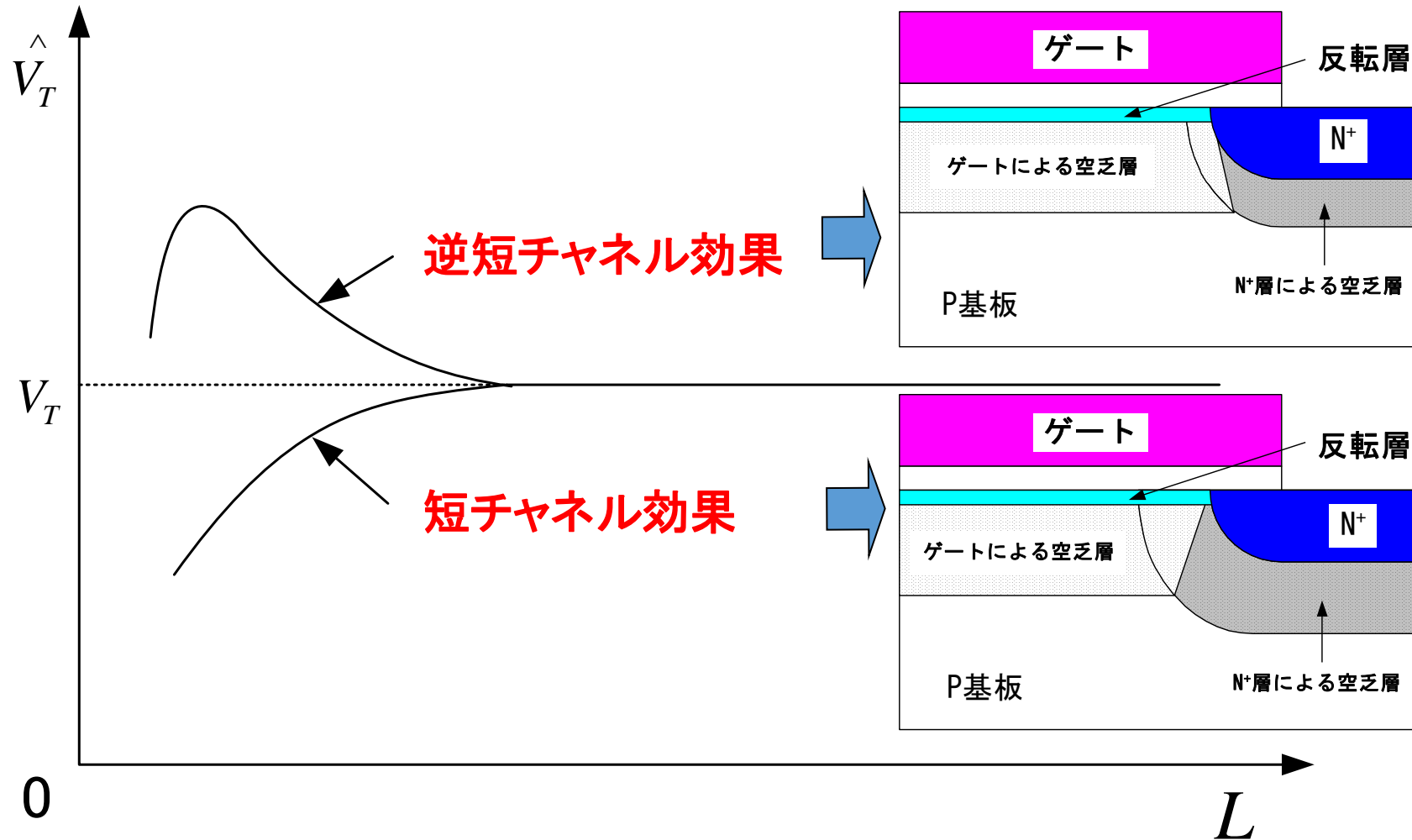
なお、上記 ΔV_{TL} は $L \gg d_B$ で成立する。

*Z-H Liu, et. Al., "Threshold voltage model for deep-submicrometer MOSFET's," IEEE Transaction on Electron Devices, Vol. 40, pp.86-95, 1993.

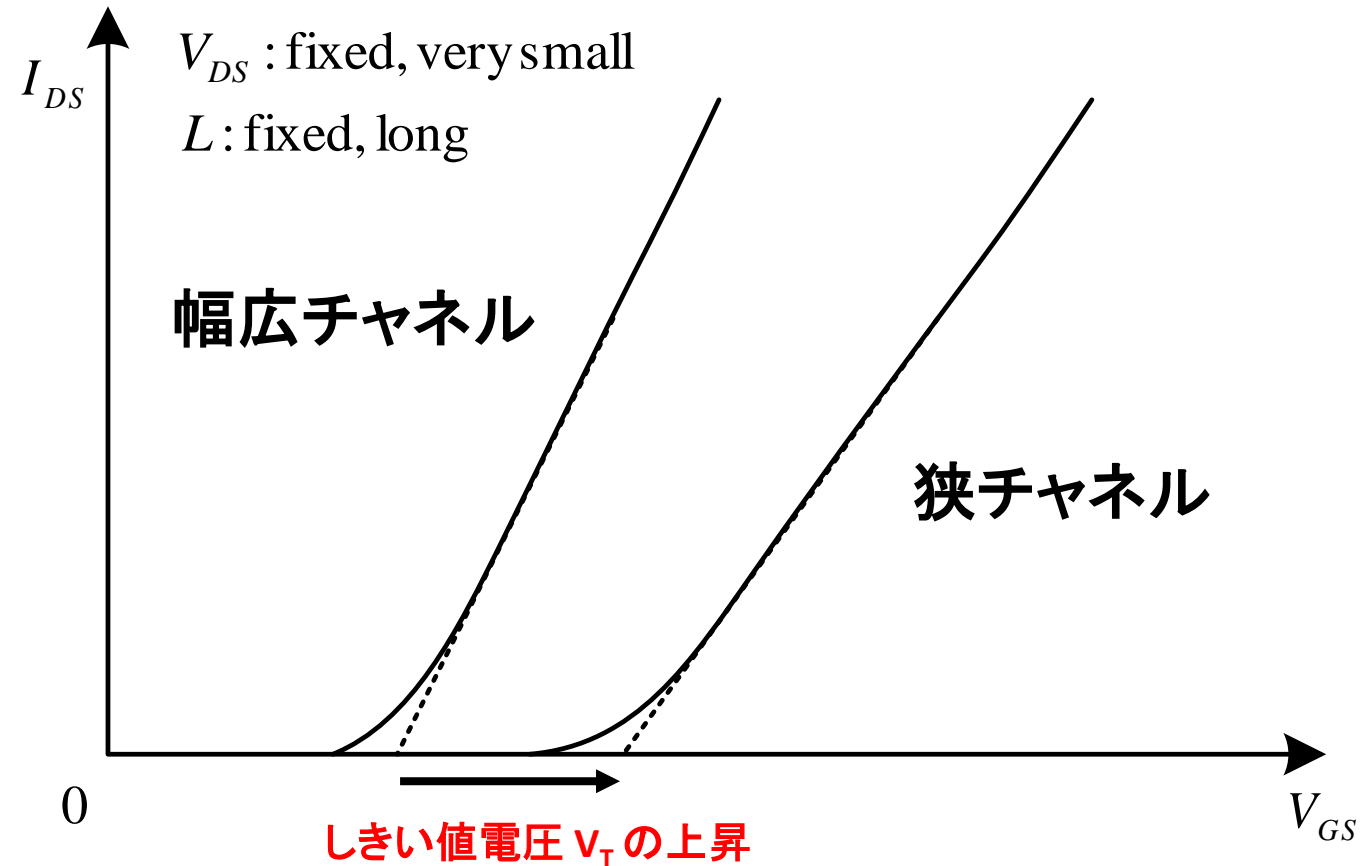
ドレイン電圧/短チャネル化によるバリア低下 (DIBL: Drain Induced Barrier Lowering)



短/逆短チャンネル効果



チャンネル幅の違いによる I_{DS} vs. V_{GS} 特性



LOCOS分離の狭チャネル効果(1)

狭チャネルトランジスタの

実効閾値電圧 \hat{V}_T は、

$$\hat{V}_T = V_{FB} + \phi_0 + \frac{\hat{Q}_{B1}'}{Q_B'} \gamma \sqrt{\phi_0 + V_{SB}}$$

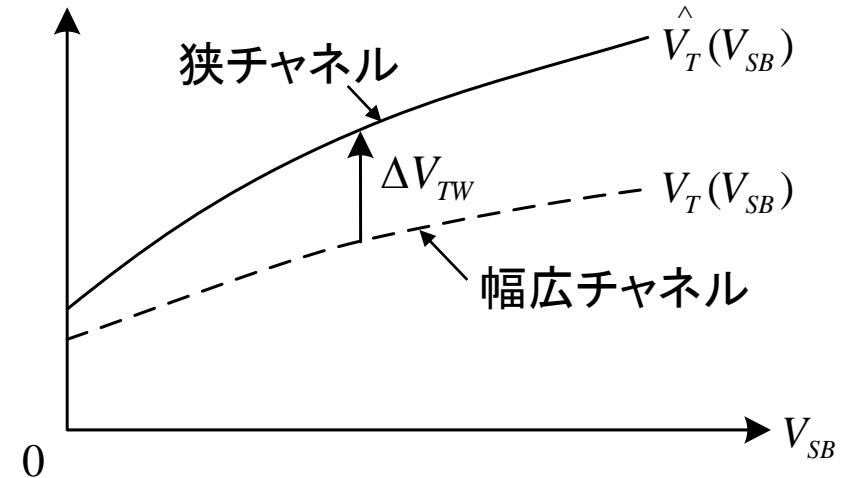
である。ここで、 \hat{Q}_{B1}' は、実効空乏層電荷であり、

$\hat{Q}_{B1}'/Q_B' > 1$ である。 \hat{V}_T はまた、

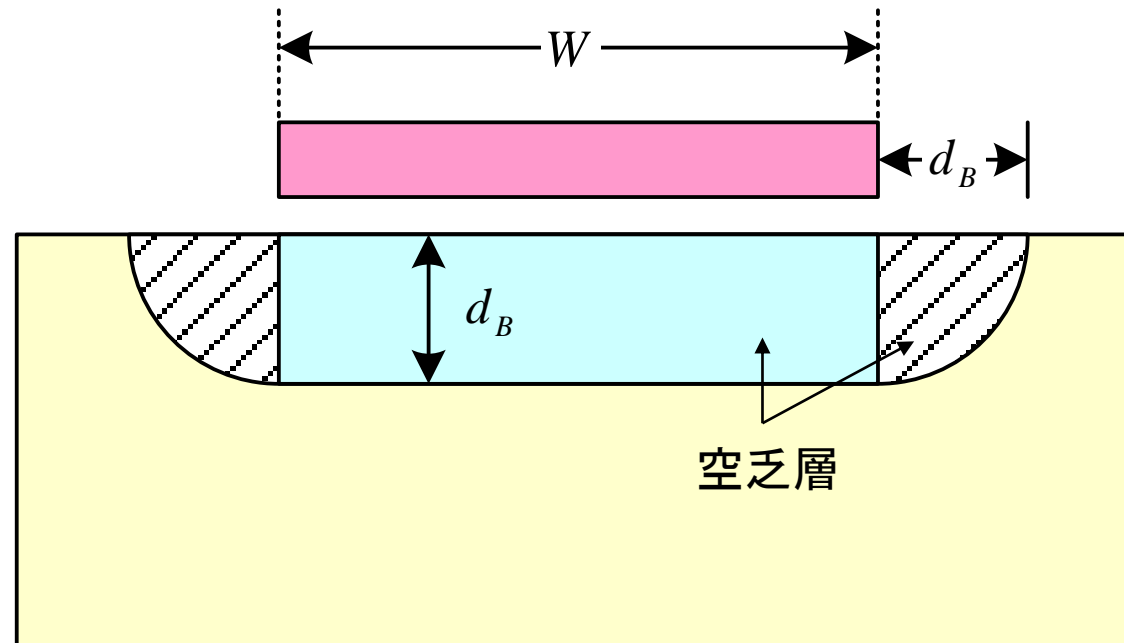
$$\hat{V}_T = V_T + \Delta V_{TW}$$

で表される。ここで、 V_T と ΔV_{TW} は以下である。

$$V_T = V_{FB} + \phi_0 + \gamma \sqrt{\phi_0 + V_{SB}}, \quad \Delta V_{TW} = \left(\frac{\hat{Q}_{B1}'}{Q_B'} - 1 \right) \gamma \sqrt{\phi_0 + V_{SB}}$$



狭チャネル効果（電荷配分）



$$\frac{\hat{Q}_B}{Q_B} = \frac{\hat{Q}_B}{Q_B}$$

LOCOS分離の狭チャネル効果(2)

LOCOSの場合、 \hat{Q}_{B1}/Q_B' を以下の如く近似できる。

$$\frac{\hat{Q}_{B1}}{Q_B'} = 1 + \beta_4 \frac{\pi d_B}{2W}$$

ここで、 β_4 は通常1であり、フィティングパラメータとして用いる。

これから \hat{V}_T は以下になる。

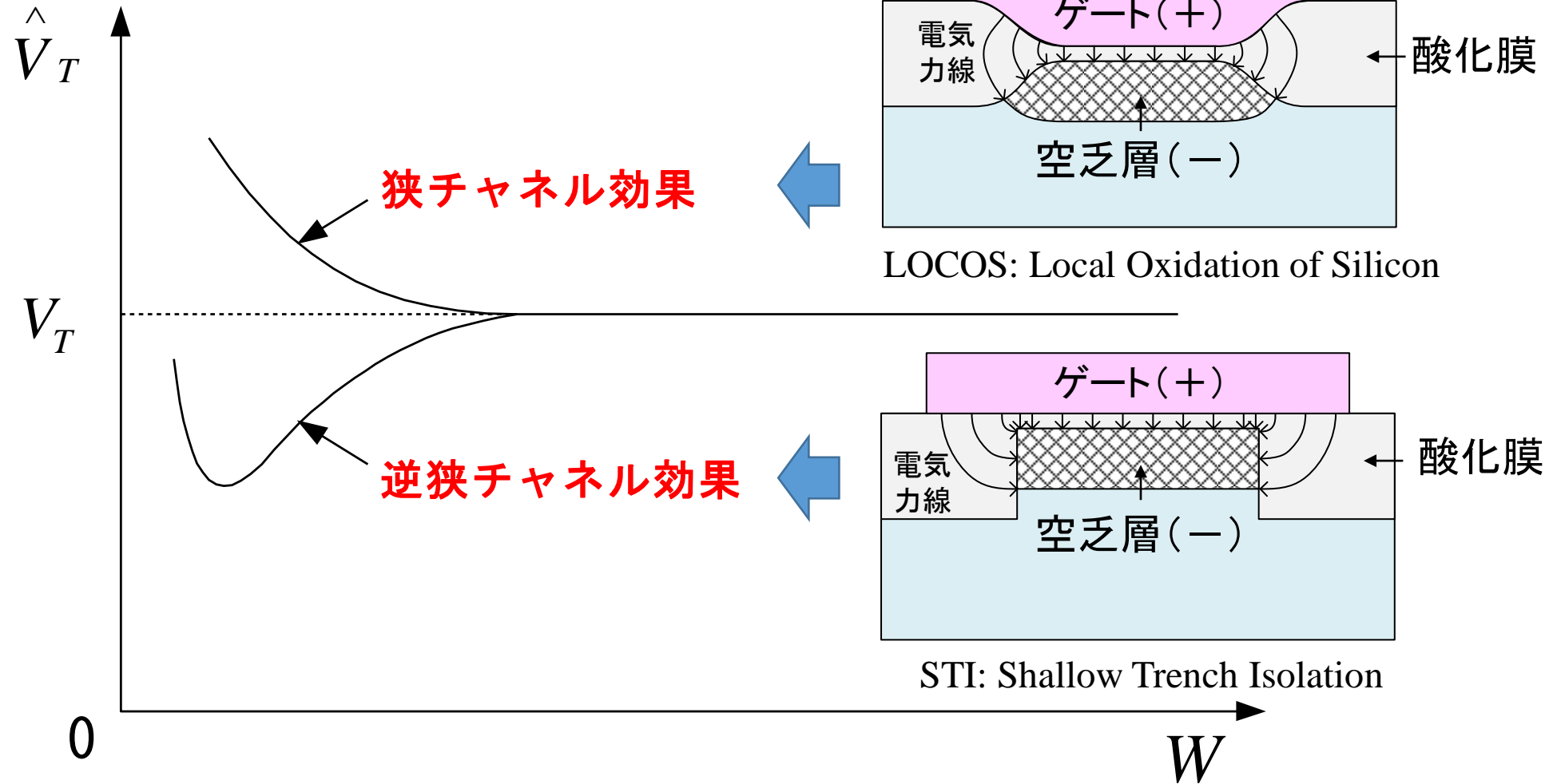
$$\hat{V}_T = V_{FB} + \phi_0 + \gamma \sqrt{\phi_0 + V_{SB}} \left(1 + \beta_4 \frac{\zeta \pi}{2W} \sqrt{\phi_0 + V_{SB}} \right)$$

また、 ΔV_{TW} は以下になる。

$$\begin{aligned} \Delta V_{TW} &= \beta_4 \frac{\zeta \pi}{2W} \sqrt{\phi_0 + V_{SB}} \gamma \sqrt{\phi_0 + V_{SB}} \\ &= \beta_4 \pi \frac{\zeta \gamma}{2W} (\phi_0 + V_{SB}) = \beta_4 \pi \frac{\epsilon_s}{\epsilon_{ox}} \frac{t_{ox}}{W} (\phi_0 + V_{SB}) \end{aligned}$$

$$\begin{aligned} d_B &= \zeta \sqrt{\phi_0 + V_{SB}} \\ \zeta &= \sqrt{\frac{2\epsilon_s}{qN_A}} \\ \gamma &= \frac{\sqrt{2q\epsilon_s N_A}}{C'_{ox}} \end{aligned}$$

狭/逆狭チャンネル効果



STI分離の狭チャネル効果(1)

STIの場合の狭チャネル効果による \hat{V}_T は、以下である。

$$\hat{V}_T = V_{FB} + \phi_0 - \frac{Q_B}{C'_{ox}WL + 2C_F}$$

ここで、 C_F はフリンジング容量である。 \hat{V}_T はまた、以下で表される。

$$\hat{V}_T = V_{FB} + \phi_0 - \frac{\hat{Q}_{B1}}{C'_{ox}WL}$$

ここで、 \hat{Q}_{B1} は実効空乏層電荷である。上2式を比較して、以下を得る。

$$\frac{\hat{Q}_{B1}}{Q_B} = \frac{C'_{ox}WL}{C'_{ox}WL + 2C_F} < 1$$

STI分離の狭チャネル効果(2)

C_F は、以下である*。

$$C_F = \frac{2\varepsilon_{ox}L}{\pi} \ln\left(\frac{2t_{Fox}}{t_{ox}}\right)$$

ここで、 t_{Fox} はフィールド酸化膜厚である。この C_F から以下を得る。

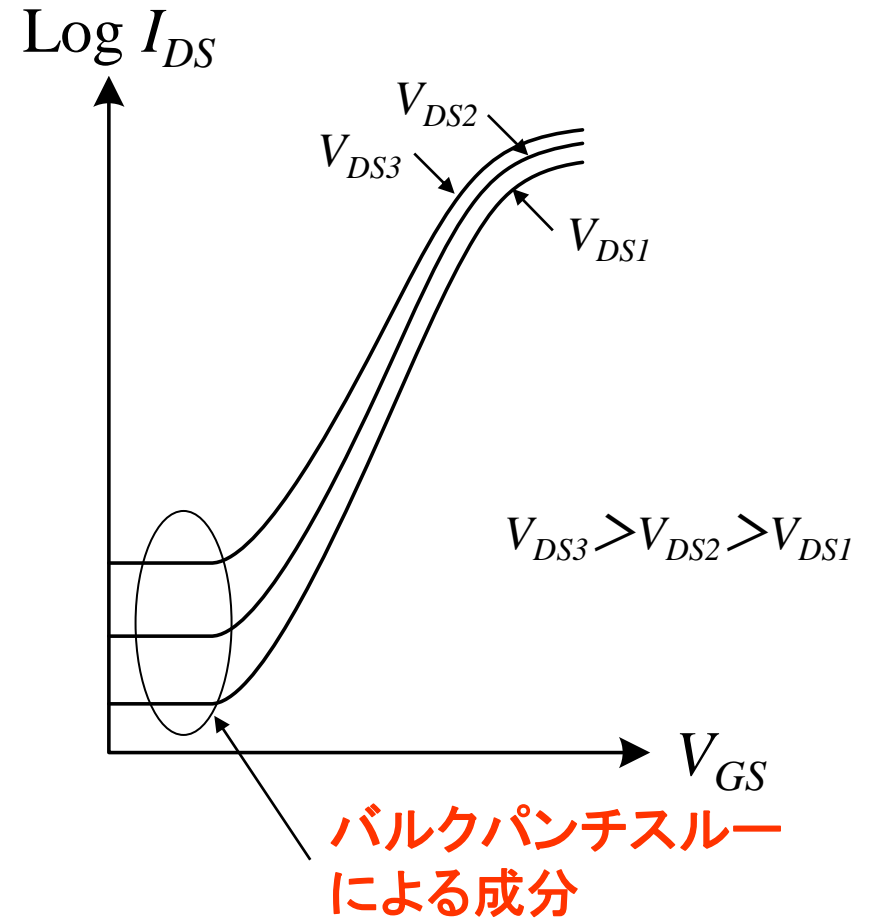
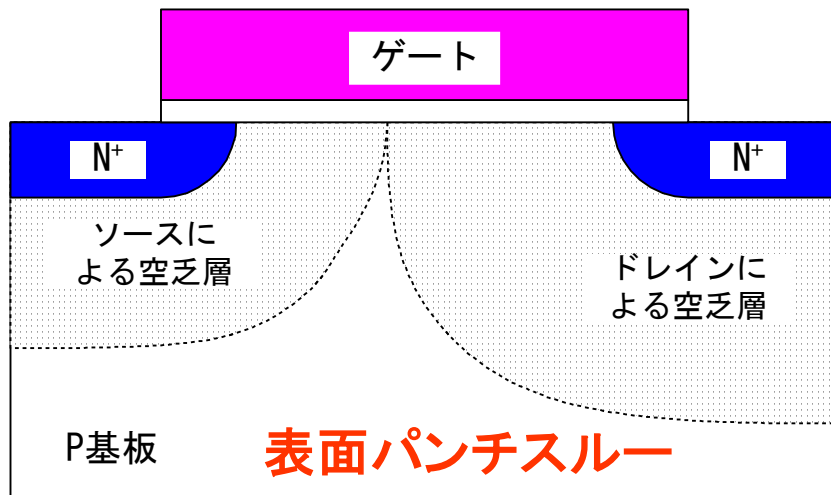
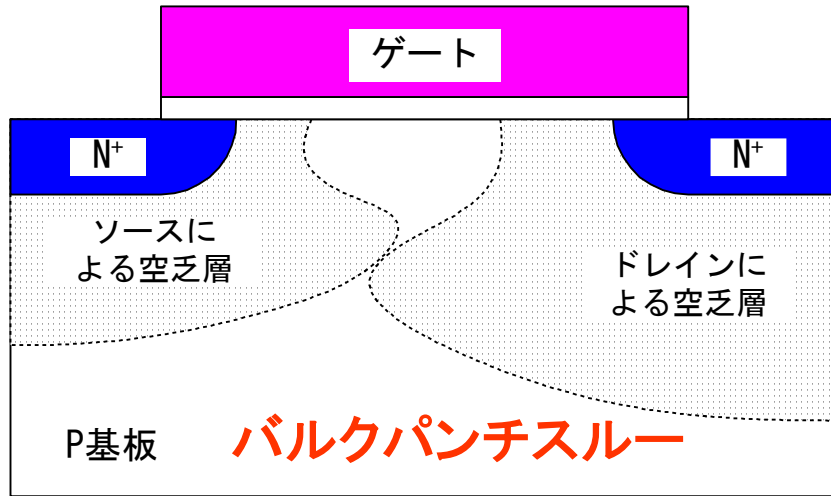
$$\frac{\hat{Q}_{B1}}{Q_B} = \frac{W}{W+F}, \quad \text{但し、} F = \frac{4t_{ox}}{\pi} \ln\left(\frac{2t_{Fox}}{t_{ox}}\right)$$

したがって \hat{V}_T は、以下の如くになる。

$$\hat{V}_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}} \frac{W}{W+F}$$

* L. A. Akers, et. al., "Characterization of the inverse-narrow-width effect," IEEE Transaction on Electron Devices, vol. ED-34, pp. 2476-2484, 1987.

パンチスルー



キャリアの速度飽和

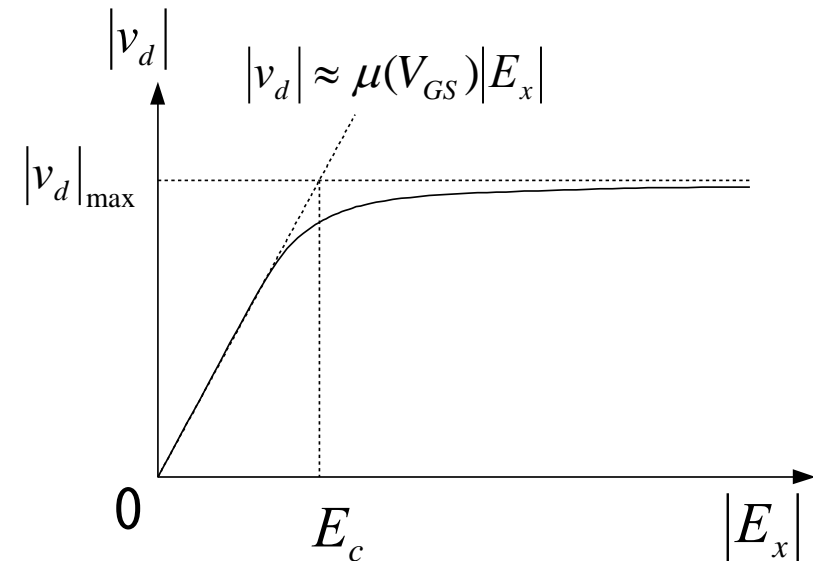
キャリアの速度飽和を含む電流式

$$I_{DSN, \text{速度飽和を含む}} = \frac{I_{DSN, \text{速度飽和を含まない}}}{1 + V_{DS} / (LE_c)}$$

電界が臨界電界より小: $|E_x| \ll E_c \Rightarrow |v_d| \approx \mu |E_x|$

電界が臨界電界より大: $|E_x| \gg E_c \Rightarrow |v_d| \approx |v_d|_{\max}$

$$\text{臨界電界: } E_c = \frac{|v_d|_{\max}}{\mu}$$



$|v_d|$: キャリア速度

μ : 移動度

$|E_x|$: 横方向(チャネルに沿った方向)の電界

キャリア速度飽和の解析(1)

$|v_d|$ を経験的な以下の関係式で表す。

$$|v_d| = |v_d|_{\max} \frac{|E_x|/E_c}{1 + |E_x|/E_c}$$

ここで $|E_x| = dV_{CB}/dx$ であるから、

$$|v_d(x)| = |v_d|_{\max} \frac{(1/E_c)(dV_{CB}/dx)}{1 + (1/E_c)(dV_{CB}/dx)} = \mu \frac{(dV_{CB}/dx)}{1 + (1/E_c)(dV_{CB}/dx)}$$

となる。一方、非飽和領域での電流 I_{DSN} は

$$I_{DSN} = W(-Q_I') |v_d(x)|$$

であるから、

$$I_{DSN} \left(1 + \frac{1}{E_c} \frac{dV_{CB}}{dx} \right) = \mu W(-Q_I') \frac{dV_{CB}}{dx}$$

となる。これを、 $x=0(V_{CB}=V_{SB})$ から $x=L(V_{CB}=V_{DB})$ まで積分する。

キャリア速度飽和の解析(2)

積分の結果、以下を得る。

$$I_{DSN} \left(L + \frac{(V_{DB} - V_{SB})}{E_c} \right) = \mu W \int_{V_{SB}}^{V_{DB}} (-Q'_I) dV_{CB}$$

$$I_{DSN} = \frac{W}{L} \frac{\mu}{1 + V_{DS}/(LE_c)} \int_{V_{SB}}^{V_{DB}} (-Q'_I) dV_{CB}$$

ここで、 $V_{DB} - V_{SB} = V_{DS}$ である。この式を完全対称強反転モデルの式

$$I_{DSN} = \frac{W}{L} \int_{V_{SB}}^{V_{DB}} \mu(-Q'_I) dV_{CB} \quad (\text{直接導出})$$

と μ を一定として比較すると、以下になる。

$$I_{DSN, \text{including velocity saturation}} = \frac{I_{DSN, \text{not including velocity saturation}}}{1 + V_{DS}/(LE_c)}$$

キャリア速度飽和の解析(3)

簡単化されたソース参照強反転モデルの式に速度飽和効果を入れると、

$$I_{DS} = \frac{W}{L} \frac{\mu C'_{ox} \left[(V_{GS} - V_T) V_{DS} - \frac{\alpha}{2} V_{DS}^2 \right]}{1 + V_{DS} / (LE_c)}, \quad V_{DS} \leq V'_{DS}$$

となる。 $dI_{DS}/dV_{DS} = 0$ から飽和時の V_{DS} ($=V'_{DS}$)は以下になる。

$$V'_{DS} = \frac{V_{GS} - V_T}{\alpha} \frac{2}{\sqrt{1 + \left(\frac{V_{GS} - V_T}{\alpha} \right) \cdot \frac{2}{LE_c} + 1}}$$

また、飽和時の電流は V_{DS} を V'_{DS} に、 L を $L-l_p$ に置換えて、以下になる。

$$I_{DS} = \frac{W \mu C'_{ox} \left[(V_{GS} - V_T) V'_{DS} - \frac{\alpha}{2} V_{DS}'^2 \right]}{L \left(1 - \frac{l_p}{L} + \frac{V'_{DS}}{LE_c} \right)}$$

キャリア速度飽和の解析(4)

L が小さくなると、 V'_{DS} も小さくなる。したがって、 I'_{DS} は

$$I'_{DS} \approx \frac{\mu C'_{ox} (W/L)(V_{GS} - V_T)V'_{DS}}{V'_{DS}/(LE_c)} \approx WC'_{ox} (V_{GS} - V_T)\mu E_c \quad I'_{DS} : \text{飽和電流}$$

で近似できる。ここで、 $l_p/L \ll 1$ と仮定してある。

すなわち、 I'_{DS} は $V_{GS} - V_T$ にほぼ比例する。

ここで、チャネル電荷が場所 x に依存しなく、一定であるとする、

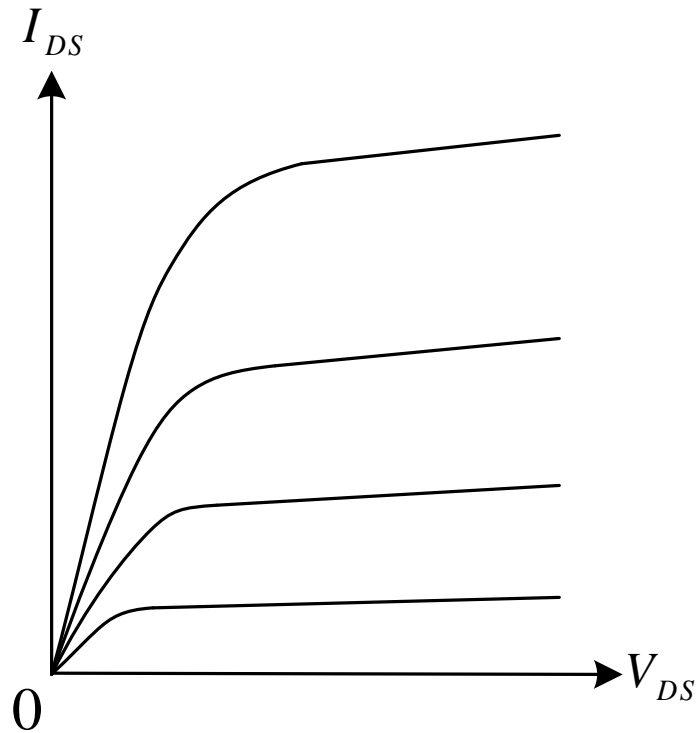
$-Q'_I \approx C'_{ox}(V_{GS} - V_T)$ であるから、以下を得る。

$$I'_{DS} \approx W(-Q'_I)v_d|_{\max}$$

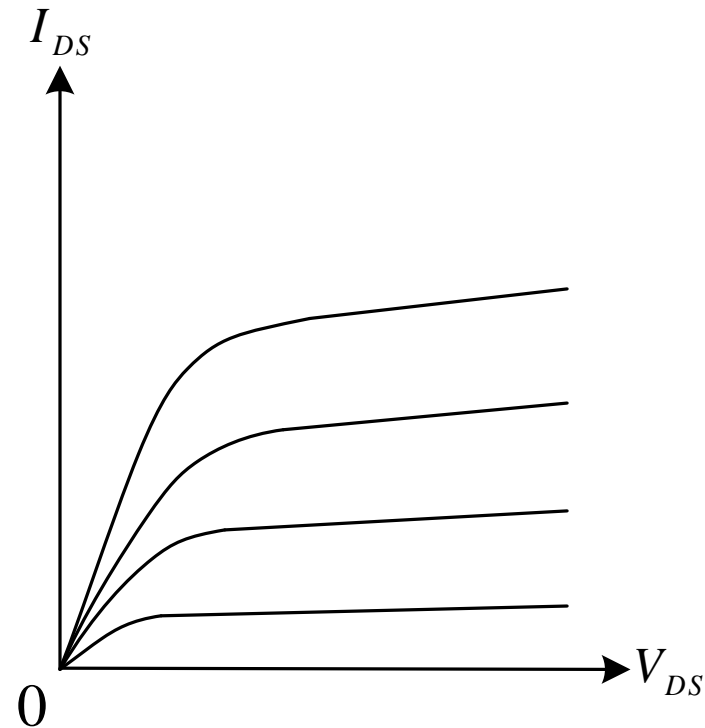
$I_{DS}-V_{DS}$ 特性: 速度飽和の有無

$$I_{DS} = \frac{W}{L} \mu C'_{ox} \frac{(V_{GS} - V_T)^2}{2\alpha}$$

$$I_{DS} \approx WC'_{ox} (V_{GS} - V_T) \mu E_c$$

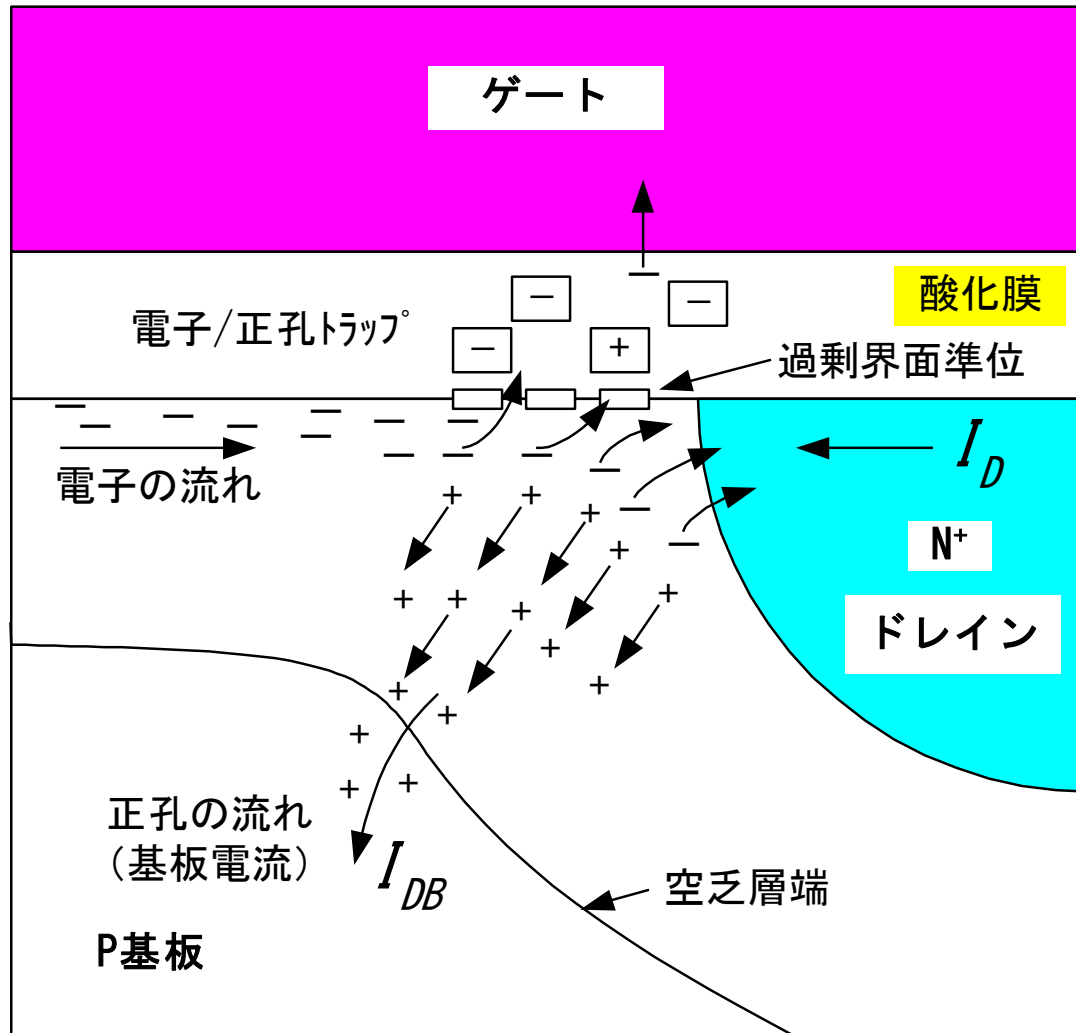


速度飽和のない場合



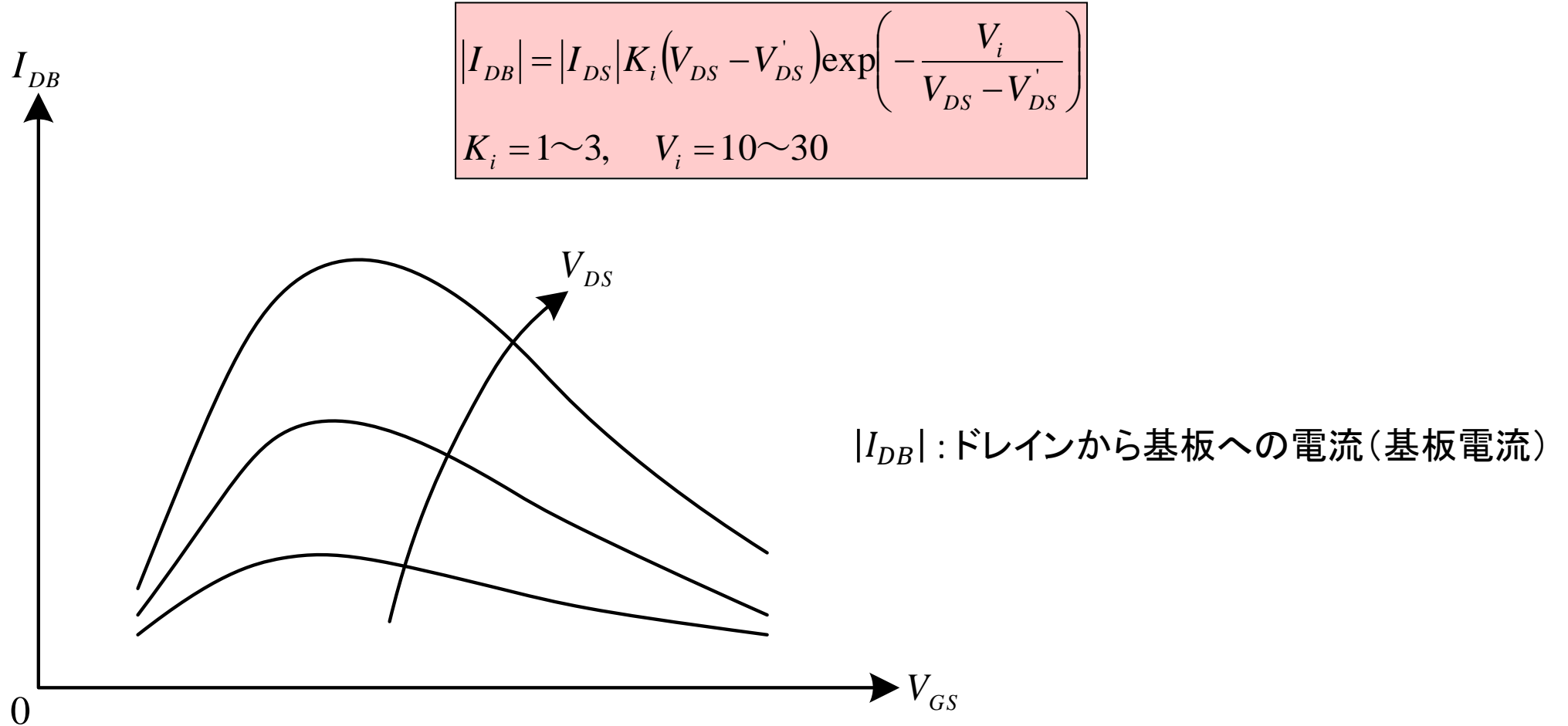
速度飽和のある場合

ホットキャリア効果



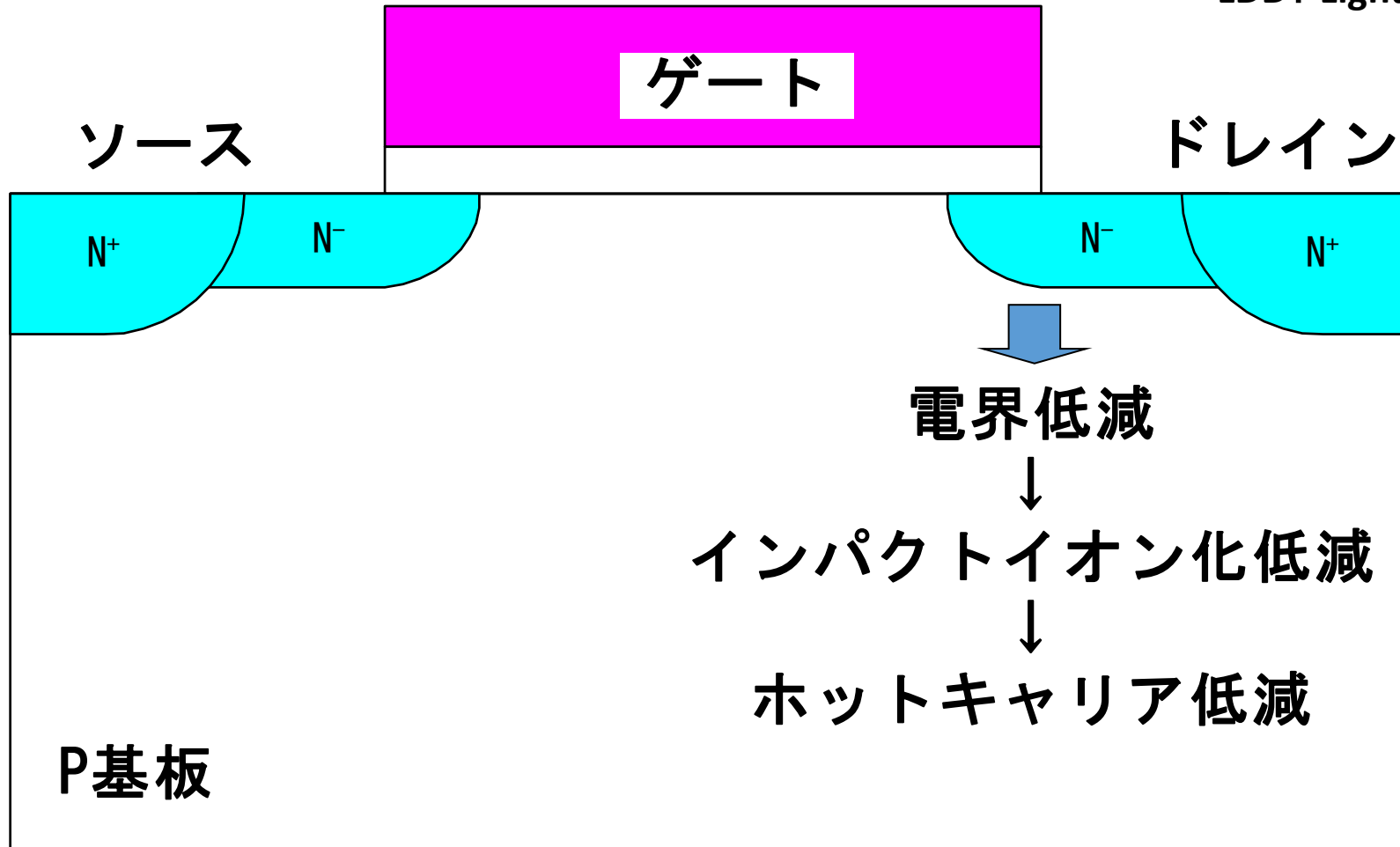
- ・電子/正孔トラップ
 - ・過剰界面準位
- ↓
- ・閾値電圧上昇
ソース・ドレイン逆方向
閾値電圧上昇顕著
 - ・ドライブ能力低下
ドレイン抵抗増加

基板電流 vs. ゲート～ソース電圧

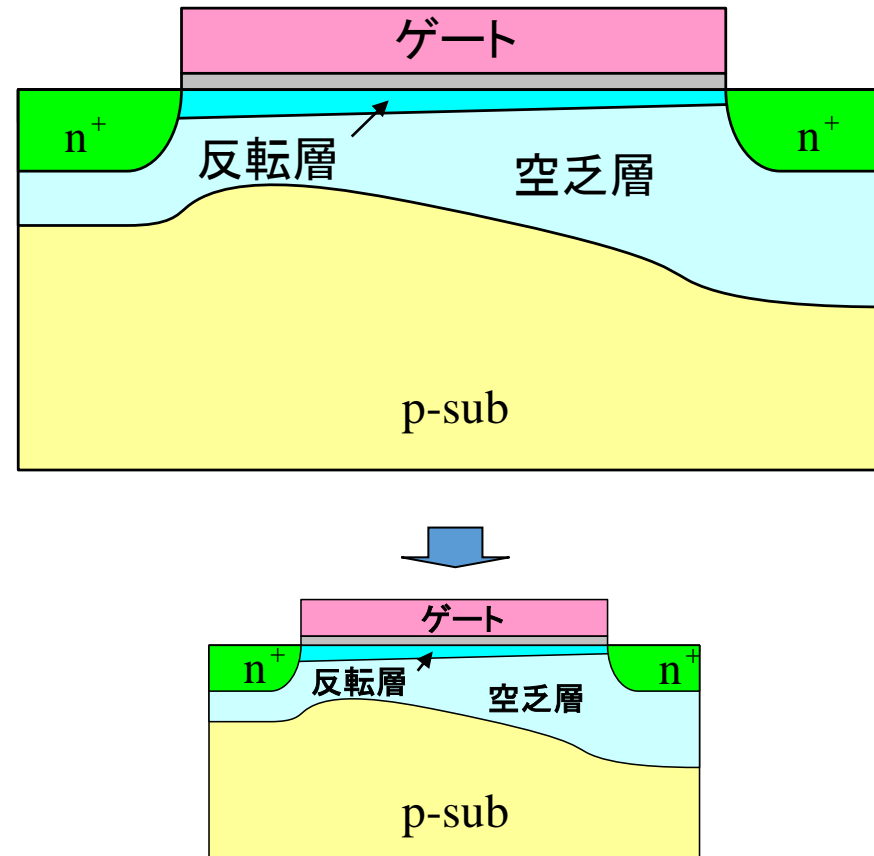


ホットキャリア対策 (LDDトランジスタ)

LDD: Lightly Doped Drain



スケーリング



定電界スケーリング(1)

デバイスが $1/\kappa$ (3次元)になる。

$$\Rightarrow L, W, t_{ox}, d_j : 1/\kappa$$

空乏層幅も $1/\kappa$ にする。

$$\Rightarrow N_A : \kappa, \quad V : 1/\kappa, \quad \left[\text{空乏層幅} : d = \sqrt{\frac{2\varepsilon_s}{qN_A} (\phi_{bi} + V)} \right]$$

この場合、動作電圧及び閾値電圧も、 $1/\kappa$ にする。

容量 C は、単位面積当りの増加と面積縮小から、 $\kappa(1/\kappa^2) = 1/\kappa$ になる。

また、 γ は以下になる。

$$\Rightarrow \gamma : 1/\sqrt{\kappa} \quad \left[\gamma = \sqrt{2q\varepsilon_s N_A / C'_{ox}} \right]$$

Q'_B はスケールされない。 $\left[Q'_B = -\sqrt{2q\varepsilon_s N_A} \sqrt{\phi_0 + V_{CB}} \right]$

$$\Rightarrow Q'_B : 1$$

$$C = \frac{\varepsilon_{ox}}{t_{ox}} S \quad S: \text{容量の面積}$$

定電界スケーリング(2)

ドレイン電流

$$\Rightarrow (\kappa)(1/\kappa^2) = 1/\kappa: \quad (\text{容量}) \bullet (\text{電圧}) \bullet (\text{電圧})$$

$$I_{DS} = \frac{W}{L} \mu C'_{ox} \left[(V_{GS} - V_T) V_{DS} - \frac{\alpha}{2} V_{DS}^2 \right]$$

弱反転領域での $\log I_{DS}$ vs V_{GS} の傾き (V_{DS} 一定)

$$\Rightarrow (1/\sqrt{\kappa}) / (1/\sqrt{\kappa}) = 1: \quad (\gamma) / \sqrt{(\text{電圧})}$$

$$\left(n = 1 + \frac{\gamma}{2\sqrt{2\phi_F + V'_{SB}}} \right)$$

単位面積当り消費電力

$$\Rightarrow (1/\kappa)(1/\kappa) / (1/\kappa^2) = 1: \quad (\text{電圧}) \bullet (\text{電流}) / (\text{面積})$$

定電界スケーリング(3)

容量充電の変化率

$$\Rightarrow (1/\kappa)/(1/\kappa)=1: \quad (\text{電流})/(\text{容量}), \quad dV/dt = I/C$$

容量充電時間

$$\Rightarrow 1/\kappa, \quad (\because \text{容量充電の変化率}=1, \text{電圧}:1/\kappa)$$

回路スピード

$$\Rightarrow \kappa$$

電力遅延積 (パワーディレイプロダクト)

$$\Rightarrow (1/\kappa^2)(1/\kappa)=1/\kappa^3:$$

(トランジスタ当りの消費電力)•(容量充電時間)

定電界スケーリング(4)

配線内の電流密度

$$\Rightarrow (1/\kappa)/(1/\kappa^2) = \kappa \quad (\text{電流})/(\text{配線断面積})$$

配線抵抗

$$\Rightarrow (1/\kappa)/(1/\kappa^2) = \kappa \quad (\text{配線長})/(\text{配線断面積})$$

配線の容量と抵抗からの時定数

$$\Rightarrow (1/\kappa)\kappa = 1 \quad (\text{配線容量}) \cdot (\text{配線抵抗})$$

配線内での電圧低下

$$\Rightarrow (1/\kappa)\kappa = 1 \quad (\text{電流}) \cdot (\text{配線抵抗})$$

コンタクト抵抗

$$\Rightarrow \kappa^2 \quad (\text{コンタクト面積}: 1/\kappa^2)$$

コンタクトでの電圧低下

$$\Rightarrow (1/\kappa)\kappa^2 = \kappa \quad (\text{電流}) \cdot (\text{コンタクト抵抗})$$

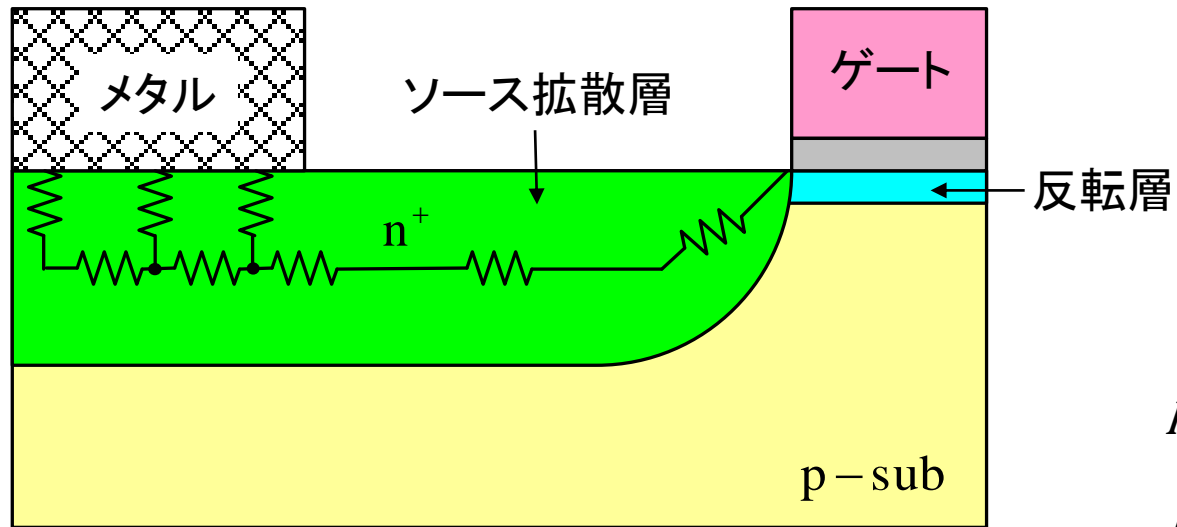
定電界スケーリング・ファクター

量	スケーリング・ファクター
デバイス・ディメンジョン L, W, t_{ox}, d_j	$1/\kappa$
面積	$1/\kappa^2$
パッキング密度(単位チップ当りのデバイス数)	κ^2
ドーピング密度 N_A	κ
バイアス電圧と V_T	$1/\kappa$
バイアス電流	$1/\kappa$
電力消費(一定の回路当り)	$1/\kappa^2$
電力消費(単位チップ当り)	1
容量 C	$1/\kappa$
容量(単位面積当り) C'	κ
電荷 Q	$1/\kappa^2$
電荷(単位面積当り) Q'	1
電界強度	1
基板バイアス係数 γ	$1/\sqrt{\kappa}$
トランジスタ通過時間 τ	$1/\kappa$
トランジスタ電力・遅延積	$1/\kappa^3$

スケーリングの規則

量	スケーリング・ファクター			
	定電界 スケーリング	定電圧 スケーリング $1 < \kappa' < \kappa$	準定電圧 スケーリング $1 < \kappa' < \kappa$	一般化された スケーリング $1 < \kappa' < \kappa$
W, L	$1/\kappa$	$1/\kappa$	$1/\kappa$	$1/\kappa$
t_{ox}	$1/\kappa$	$1/\kappa'$	$1/\kappa$	$1/\kappa$
N_A	κ	κ	κ	κ^2/κ'
V, V_T	$1/\kappa$	1	$1/\kappa'$	$1/\kappa'$

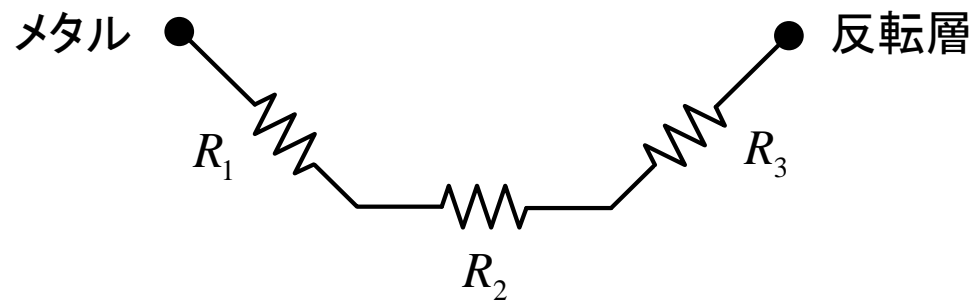
ソースとドレイン抵抗



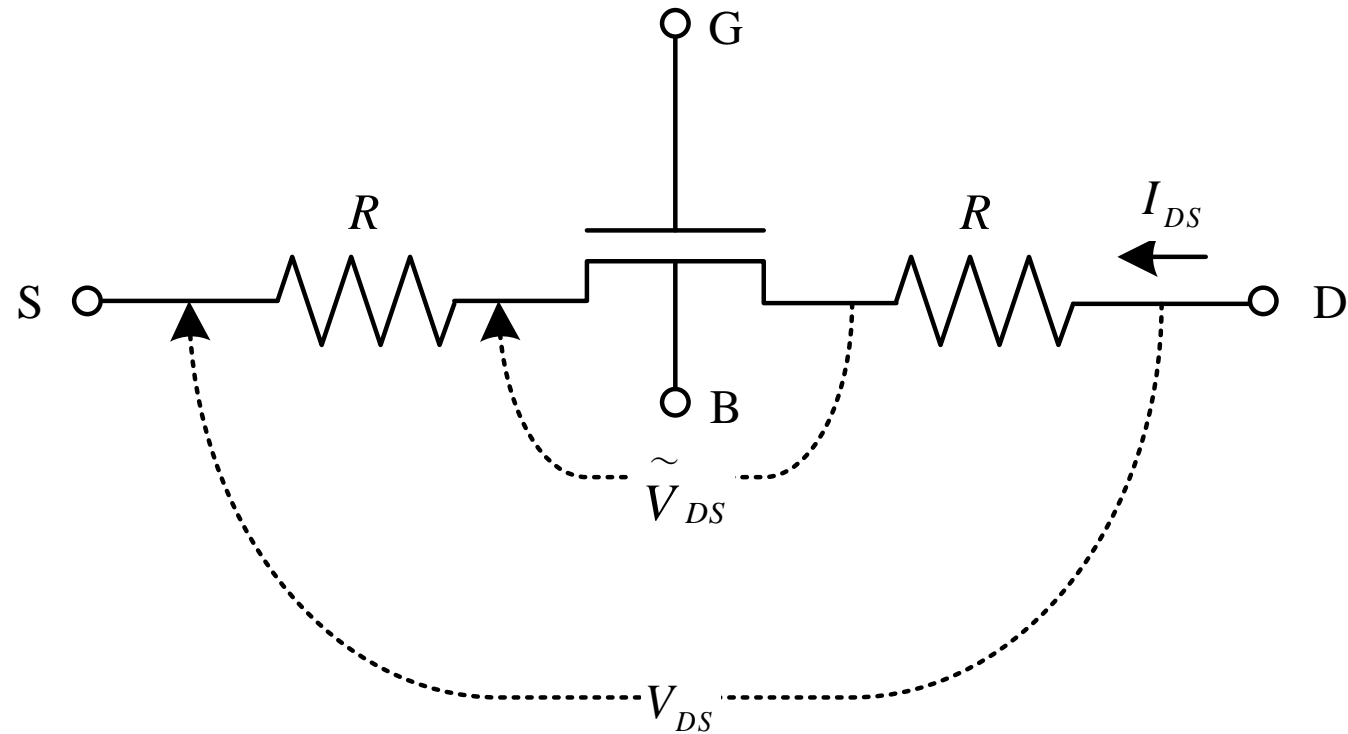
R_1 : メタルと n^+ コンタクト抵抗

R_2 : n^+ 領域の抵抗

R_3 : 広がり抵抗
(反転層から n^+ 領域へ電流の広がり)



ソースとドレイン抵抗を入れたMOSトランジスタ



ソースとドレイン抵抗の解析(1)

実効的なドレイン～ソース電圧 \tilde{V}_{DS} は、

$$\tilde{V}_{DS} = V_{DS} - 2RI_{DS}$$

で表される。以下の式において、 V_{DS} を \tilde{V}_{DS} で置換える。

$$I_{DS} = \frac{W}{L} \mu C'_{ox} \left[(V_{GS} - V_T) \tilde{V}_{DS} - \frac{\alpha}{2} \tilde{V}_{DS}^2 \right]$$

更に、 $V_{GS} - V_T$ への RI_{DS} の寄与は少ないとし、いま V_{DS} の小さい場合を考え $(\alpha/2)\tilde{V}_{DS}^2$ の項は、無視できるものとする、

$$I_{DS} \approx \frac{W}{L} \mu C'_{ox} (V_{GS} - V_T) \tilde{V}_{DS}$$

となる。これから、 I_{DS} を解くと、以下になる。

$$I_{DS} = \frac{\mu C'_{ox} (W/L)}{1 + \beta_R (V_{GS} - V_T)} (V_{GS} - V_T) \tilde{V}_{DS}, \quad \beta_R = \frac{2\mu C'_{ox} RW}{L}$$

ソースとドレイン抵抗の解析(2)

得られた電流式の μ に以下の μ_{eff} を代入すると、

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{GS} - V_T)} \quad (\text{ここで、}\theta_B V_{SB} \text{を無視})$$

$$I_{DS} = \frac{\mu_0}{1 + \theta(V_{GS} - V_T)} \cdot \frac{C'_{ox}(W/L)}{1 + \beta_R(V_{GS} - V_T)} (V_{GS} - V_T)V_{DS}$$
$$\approx \frac{\mu_0 C'_{ox}(W/L)}{1 + (\theta + \beta_R)(V_{GS} - V_T)} (V_{GS} - V_T)V_{DS}$$

となる。ここで、 $\theta(V_{GS} - V_T)\beta_R(V_{GS} - V_T) \ll 1$ と仮定してある。

薄い酸化膜と高ドーピングの効果(1)

(1) 量子効果によるゲート酸化実効膜厚の増大 (1),(2)

(量子論によるキャリア分布:チャージシートモデルの限界)

$$\hat{t}_{ox} = t_{ox} + \frac{\varepsilon_{ox}}{\varepsilon_s} d_m, \quad d_m = B_1 \left| Q'_B + \frac{11}{32} Q'_I \right|^{-1/3}$$

\hat{t}_{ox} : 実効ゲート酸化膜厚
 t_{ox} : ゲート酸化膜厚

$(B_1 \approx 10^{-9} (\text{C} \cdot \text{cm})^{1/3})$ d_m : キャリア分布の表面からのピーク位置

(2) ポリシリコンゲートの空乏化

$$\hat{t}_{ox} = t_{ox} + \frac{\varepsilon_{ox}}{\varepsilon_s} (d_m + d_p)$$

d_p : ポリシリコンゲート内の空乏層幅

(1) F. Stern and W. E. Howard, "Properties of Semiconductor Surface Inversion Layers," CRC Critical Reviews in Solid-State Sciences, pp. 499-514, 1974.

(2) R. Rios and N. D. Arora, "Determination of Ultra-Thin Gate Oxide Thickness for CMOS Structures Using Quantum Effects," IEDM, Technical Digest, pp. 613-616, 1994.

薄い酸化膜と高ドーピングの効果(2)

(3) 量子効果による $|V_{T0}|$ の増大効果(反転層電荷の量子化) (3),(4)

$$|\Delta\psi_s| = B_2|Q'_B|^{2/3} + \frac{|Q'_B|}{\epsilon_s} d_m \quad \Delta\psi_s: \text{強反転での}\psi_s\text{のシフト}$$

$$|\Delta V_{T0}| = |\Delta\psi_s| + \gamma(\sqrt{\varphi_0 + \Delta\psi_s} - \sqrt{\varphi_0})$$

ここで、 $B_2 \approx 500\text{V}/(\text{C}\cdot\text{cm}^{-2})^{2/3}$ である。

(バンドギャップナローイング効果を無視)

(4) ゲート絶縁膜を通してのトンネル効果: ゲート酸化膜の限界 $\approx 15\text{\AA}$

(3) M. J. van Dort, P. H. Woerlee, A. J. Walker, C. A. H. Juffermans, and H. Lifka, "Influence of High Substrate Doping Levels on the Threshold Voltage and the Mobility of Deep-Submicrometer MOSFET," IEEE Transaction on Electron Devices, Vol. ED-39, pp. 932-938, 1994.

(4) J. W. Slotboom and H. C. de Graaf, "Measurements of Bandgap Narrowing in Si Bipolar Transistors," Solid-State Electronics, Vol. 19, pp. 857-862, 1976.

電流式に考慮すべき微細サイズ`効果

- 閾値電圧の変化
 - チャンネル長 L の影響: 短(逆短)チャンネル効果
 - チャンネル幅 W の影響: 狭(逆狭)チャンネル効果
 - ドレイン電圧 V_{DS} の影響(DIBL)
- 高電界による移動度の低下
 - キャリアの表面散乱(電流と垂直方向)
 - キャリアの速度飽和(電流の方向)
- 飽和領域におけるチャンネル長変調

微細サイズ効果を取込んだ電流式

実効閾値電圧

$$\hat{V}_T(L, W, V_{DS}, V_{SB}) = V_T(V_{SB}) + \Delta V_{TL}(L, V_{DS}, V_{SB}) + \Delta V_{TW}(W, V_{SB})$$

非飽和領域の電流: $V_{DS} \ll V'_{DS}$

$$I_{DS} = \frac{\mu C'_{ox} \frac{W}{L} \left\{ \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] V_{DS} - \frac{\alpha}{2} V_{DS}^2 \right\}}{\left\{ 1 + \theta \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] + \theta_B V_{SB} \right\} \left[1 + V_{DS} / (LE_c) \right]}$$

飽和領域の電流: $V_{DS} \gg V'_{DS}$

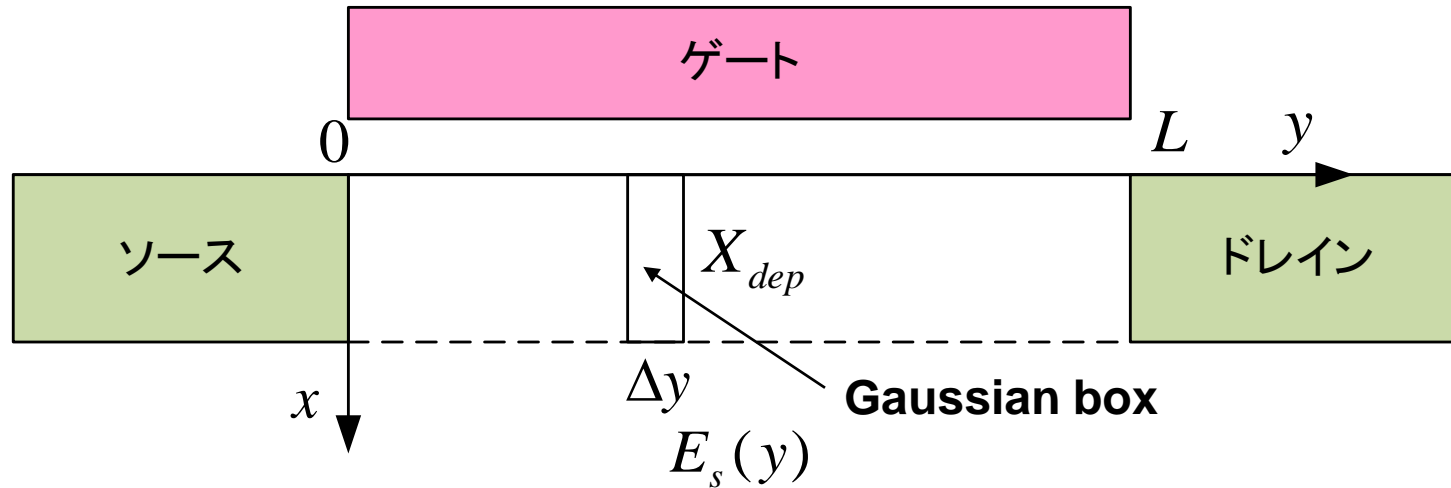
$$I_{DS} = \frac{\mu C'_{ox} \frac{W}{L} \left\{ \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] V'_{DS} - \frac{\alpha}{2} V_{DS}'^2 \right\}}{\left\{ 1 + \theta \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] + \theta_B V_{SB} \right\} \left[1 - \frac{l_p}{L} + V'_{DS} / (LE_c) \right]}$$

付録

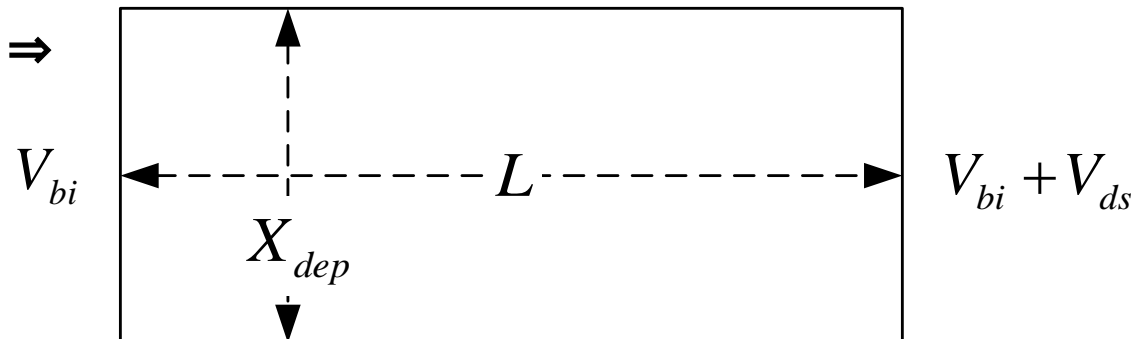
BSIMでのMOSFET閾値電圧 (短チャネル効果: 擬似2次元)

閾値電圧導出：短チャネル効果（擬似2次元）

記号の定義と境界条件



境界条件 ⇒



$$\left. \frac{dV_s(x, y)}{dx} \right|_{X_{dep}} = 0$$

Gaussian boxにGaussの法則適用(1)

y方向電界のフラックス

$$\begin{aligned} & [E_y(x, y + \Delta y) - E_y(x, y)] X_{dep} \\ &= \frac{E_y(x, y + \Delta y) - E_y(x, y)}{\Delta y} X_{dep} \Delta y = \frac{\Delta E_y}{\Delta y} X_{dep} \Delta y \end{aligned}$$

Gaussの法則

$$\int_S \mathbf{E} \cdot \mathbf{n} dS = \int_V \frac{\rho}{\epsilon_{si}} dv$$

x方向電界のフラックス

$$[E_x(X_{dep}, y) - E_x(0, y)] \Delta y = - \frac{(V_{gs} - V_{FB} - V_s(y)) C_{ox}}{\epsilon_{si}} \Delta y$$

$$E_x(X_{dep}, y) = 0$$

$$\epsilon_{si} E_x(0, y) = (V_{gs} - V_{FB} - V_s(y)) C_{ox}$$

Gaussian boxにGaussの法則適用(2)

Gaussの法則の適用

$$\frac{\Delta E_y}{\Delta y} X_{dep} \Delta y - \frac{(V_{gs} - V_{FB} - V_s(y)) C_{ox}}{\epsilon_{si}} \Delta y = -\frac{qN_{peak}}{\epsilon_{si}} X_{dep} \Delta y$$

$$\Delta y \rightarrow 0, \quad E_y(x, y) \rightarrow E_y(0, y) = E_s(y), \quad X_{dep} \rightarrow X_{dep}/\eta$$

$$-\epsilon_{si} \frac{X_{dep}}{\eta} \frac{dE_s(y)}{dy} + (V_{gs} - V_{FB} - V_s(y)) C_{ox} = qN_{peak} X_{dep}$$

$$E_s(y) = -dV_s(y)/dy, \quad C_{ox} = \epsilon_{ox}/T_{ox}$$

$$\epsilon_{si} \frac{X_{dep}}{\eta} \frac{d^2V_s(y)}{dy^2} + \epsilon_{ox} \frac{V_{gs} - V_{FB} - V_s(y)}{T_{ox}} = qN_{peak} X_{dep}$$

$X_{dep}/\eta \Rightarrow$ チャンネルに沿う空乏層幅の平均 $\eta \Rightarrow$ フィットングパラメータ

表面電位の微分方程式

下記微分方程式を解く

境界条件 $V_s(0) = V_{bi}$, $V_s(L) = V_{ds} + V_{bi}$

$$\varepsilon_{si} \frac{X_{dep}}{\eta} \frac{d^2 V_s(y)}{dy^2} + \varepsilon_{ox} \frac{V_{gs} - V_{FB} - V_s(y)}{T_{ox}} = qN_{peak} X_{dep} \quad (1-1)$$

(1-1)式の整理 (基板電位:グラウンド)

$$\frac{d^2 V_s(y)}{dy^2} - AV_s(y) = B \quad (1-2)$$

$$A = \frac{\varepsilon_{ox} \eta}{\varepsilon_{si} X_{dep} T_{ox}}, \quad B = \frac{\eta q N_{peak}}{\varepsilon_{si}} - \frac{\varepsilon_{ox} \eta}{\varepsilon_{si} X_{dep} T_{ox}} (V_{gs} - V_{FB})$$

表面電位の解法：微分方程式を解く(1/5)

(1-2)式と同次式

$$\frac{d^2V_s(y)}{dy^2} - AV_s(y) = 0 \quad (1-3)$$

(1-3)式において、 $V_s(y) = e^{\rho y}$ とおくと、

$$\rho^2 - A = 0 \quad \Rightarrow \quad \rho = \pm\sqrt{A} \quad (1-4)$$

となる。従って、以下を得る。

$$V_s(y) = C_1 e^{\sqrt{A}y} + C_2 e^{-\sqrt{A}y} \quad C_1, C_2 : \text{任意定数} \quad (1-5)$$

次に、

$$\frac{d^2V_s(y)}{dy^2} - AV_s(y) = B \quad (1-6)$$

の解を、 C_1, C_2 を y の関数と見なして

$$V_s(y) = C_1(y)e^{\sqrt{A}y} + C_2(y)e^{-\sqrt{A}y} \quad (1-7)$$

とする。(定数変化法)

表面電位の解法：微分方程式を解く(2/5)

(1-7)式の1階微分は以下となる。

$$\frac{dV_s(y)}{dy} = C_1 \sqrt{A} e^{\sqrt{A}y} - C_2 \sqrt{A} e^{-\sqrt{A}y} \quad (1-8)$$

ここで、以下とおいた。

$$C_1' \sqrt{A} e^{\sqrt{A}y} + C_2' \sqrt{A} e^{-\sqrt{A}y} = 0 \quad (1-9)$$

(1-7)式の2階微分は(1-8)式から以下となる。

$$\frac{d^2V_s(y)}{dy^2} = C_1' \sqrt{A} e^{\sqrt{A}y} + C_1 A e^{\sqrt{A}y} - C_2' \sqrt{A} e^{-\sqrt{A}y} + C_2 A e^{-\sqrt{A}y} \quad (1-10)$$

(1-7)式と(1-10)式を(1-6)式に代入すると、以下を得る。

$$C_1' \sqrt{A} e^{\sqrt{A}y} - C_2' \sqrt{A} e^{-\sqrt{A}y} = B \quad (1-11)$$

表面電位の解法:微分方程式を解く(3/5)

(1-9)式と(1-11)式から以下を得る。

$$C_1' = \frac{B}{2\sqrt{A}} e^{-\sqrt{A}y} \quad (1-12)$$

$$C_2' = -\frac{B}{2\sqrt{A}} e^{\sqrt{A}y} \quad (1-13)$$

(1-12)式と(1-13)式から、以下を得る。

$$C_1(y) = -\frac{B}{2A} e^{-\sqrt{A}y} + D_1 \quad (1-14)$$

$$C_2(y) = -\frac{B}{2A} e^{\sqrt{A}y} + D_2 \quad D_1, D_2 : \text{任意定数} \quad (1-15)$$

(1-14)式と(1-15)式を(1-7)式に代入して、以下を得る。

$$V_s(y) = -\frac{B}{A} + D_1 e^{\sqrt{A}y} + D_2 e^{-\sqrt{A}y} \quad (1-16)$$

表面電位の解法:微分方程式を解く(4/5)

境界条件 $V_s(0) = V_{bi}$, $V_s(L) = V_{ds} + V_{bi}$ を
(1-14)式に適用して、以下を得る。

$$D_1 + D_2 = \frac{B}{A} + V_{bi} \quad (1-17)$$

$$D_1 e^{\sqrt{A}L} + D_2 e^{-\sqrt{A}L} = \frac{B}{A} + V_{ds} + V_{bi} \quad (1-18)$$

これから、 D_1 と D_2 は以下となる。

$$D_1 = \frac{1}{2 \sinh(\sqrt{A}L)} \left[\frac{B}{A} + V_{ds} + V_{bi} - \left(\frac{B}{A} + V_{bi} \right) e^{-\sqrt{A}L} \right] \quad (1-19)$$

$$D_2 = \frac{1}{2 \sinh(\sqrt{A}L)} \left[- \left(\frac{B}{A} + V_{ds} + V_{bi} \right) + \left(\frac{B}{A} + V_{bi} \right) e^{\sqrt{A}L} \right] \quad (1-20)$$

表面電位の解法:微分方程式を解く(5/5)

D_1 と D_2 を(1-16)式に代入して整理すると、 $V_s(y)$ は以下になる。

$$\begin{aligned}
 V_s(y) &= -\frac{B}{A} + \frac{\sinh(\sqrt{A}y)}{\sinh(\sqrt{AL})} \left(\frac{B}{A} + V_{ds} + V_{bi} \right) + \frac{\sinh[\sqrt{A}(L-y)]}{\sinh(\sqrt{AL})} \left(\frac{B}{A} + V_{bi} \right) \\
 &= V_{sL} + (V_{bi} + V_{ds} - V_{sL}) \frac{\sinh\left(\frac{y}{l_t}\right)}{\sinh\left(\frac{L}{l_t}\right)} + (V_{bi} - V_{sL}) \frac{\sinh\left(\frac{L-y}{l_t}\right)}{\sinh\left(\frac{L}{l_t}\right)}
 \end{aligned}$$

ここで、

$$-\frac{B}{A} = V_{gs} - \left(V_{FB} + \frac{qN_{peak} X_{dep} T_{ox}}{\epsilon_{ox}} + \phi_s \right) + \phi_s = V_{gs} - V_{th0} + \phi_s = V_{sL}$$

$$\sqrt{A} = \frac{1}{l_t}$$

表面電位の解

表面電位のチャネル位置依存性

$$V_s(y) = V_{sL} + (V_{bi} + V_{ds} - V_{sL}) \frac{\sinh(y/l_t)}{\sinh(L/l_t)} \\ + (V_{bi} - V_{sL}) \frac{\sinh[(L-y)/l_t]}{\sinh(L/l_t)}$$

$$V_{sL} = V_{gs} - V_{th0} + \phi_s \quad \Rightarrow \text{長チャネル表面電位}$$

$$V_{th0} = V_{FB} + \frac{qN_{peak} X_{dep} T_{ox}}{\epsilon_{ox}} + \phi_s \quad \Rightarrow \text{長チャネル閾値電圧}$$

閾値電圧:短チャネル効果(擬似2次元)

$V_{ds} \ll V_{bi} - V_{sL}$ の場合の表面電位最小位置

$$V_{s\min} = V_s(y_0) \rightarrow y_0 \cong L/2$$

最小表面電位

$$V_{s\min} = V_{sL} + [2(V_{bi} - V_{sL}) + V_{ds}] \frac{\sinh(L/2l_t)}{\sinh(L/l_t)}$$

閾値電圧 $V_{s\min} = \phi_s$, at $V_{gs} = V_{th}$

$$V_{th}(L) = V_{th0} - \frac{[2(V_{bi} - \phi_s) + V_{ds}]}{2 \cosh(L/2l_t) - 2} \equiv V_{th0} - \Delta V_{th}$$

閾値電圧変化:短チャネル効果(擬似2次元)

近似 $l_t \ll L$

$$\begin{aligned} \frac{1}{2 \cosh(L/2l_t) - 2} &= \frac{1}{e^{L/2l_t} - e^{-L/2l_t} - 2} \\ &\cong \frac{e^{-L/2l_t}}{1 - 2e^{-L/2l_t}} \cong e^{-L/2l_t} (1 + 2e^{-L/2l_t}) = (e^{-L/2l_t} + 2e^{-L/l_t}) \end{aligned}$$

短チャネル効果による閾値電圧変化

$$\Delta V_{th}(L) = [2(V_{bi} - \phi_s) + V_{ds}] (e^{-L/2l_t} + 2e^{-L/l_t})$$