

半導体デバイスモデリング技術 前半

2021年6月29日
群馬大学 非常勤講師
岡部裕志郎

■ 自己紹介

* 群大OBです。

1985年： 電子工学科卒

1987年： 修了卒(プラズマ実験)

1991年： 名古屋大学大学院博士後期課程修了

・1991～2012年： 三洋電機(株)で半導体デバイスモデリングを担当。

・2016年～2019年： 群馬大学知的財産活用センター勤務

・現在、ニプロ医工(株)にて英語業務に従事
(群馬県館林市松原二丁目19番64号)

■ 概要

- 回路設計技術向上のため、SPICEモデルの概要に触れる。
- ダイオード、バイポーラトランジスタ、MOSトランジスタ、抵抗、そして容量デバイスの各モデルを説明する。
- 製造工程のバラツキを表すモデル(コーナー、統計)、そして $1/f$ ノイズモデルも扱う。

■内容

§ 1. 回路設計のために

§ 2. 概要

回路シミュレーション、SPICE、モデル、CMC

§ 3. SPICEモデルとは

物理現象の数式化

§ 4. 各素子のモデル1

4-1. ダイオード

4-2. バイポーラトランジスタ

§ 1. 回路設計のために

■ 回路設計のために

設計方法

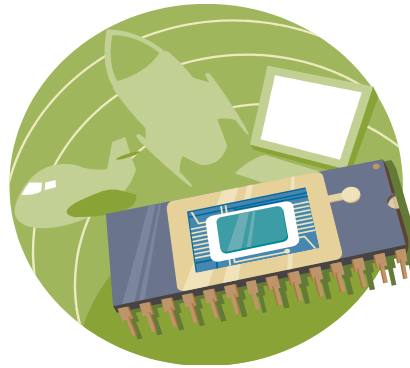
デバイス特性のデータを基に
最適な回路条件になるように
素子を組み合わせる。

設計→試作→評価

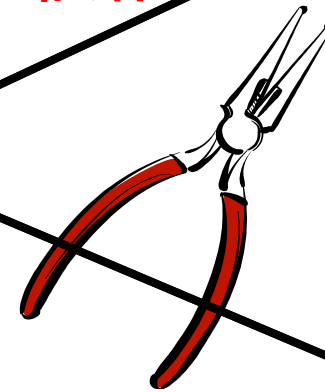
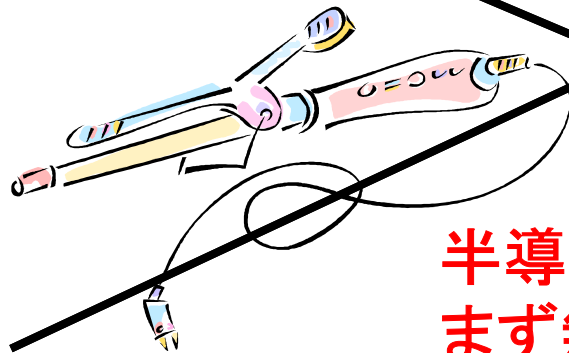
■ 回路設計のために

設計環境

回路設計用ソフトウェア、ハードウェア一式のこと



実物を手作業で試作



**半導体では、
まず無い！**

§ 2. 概要

- ・回路シミュレーション
- ・SPICE
- ・モデル
- ・CMC (Compact Model Coalition)

■ シミュレーション

実物の動作を模倣

別な類似システム



例)

巨大なエネルギーによる破壊現象

× 危険、実現不可能

◎ コンピュータ上で再現



回路シミュレーションと試作の特徴

	シミュレーション	試作
時間	1時間	TAT 30日
変更	簡単	無理
費用	数十万円	1千万円/回
教育	高い(よく考える)	低い
条件	無限	限定
領域	限定	無限
誤差	やや大きい	なし
準備	1ヶ月	即実行

注)数字は目安

■ 回路シミュレーションの利点

1) 短時間

- 実物作製 (TAT): 目安として30~60日
- シミュレーション: 数時間

2) 変更が容易

3) 安価

- 試作: 1回で数千万円
- シミュレーション: ライセンス料+電気代程度

4) 考えること

- シミュレーション結果を考えることで、回路設計の技術が向上する。

5) 条件は無限に設定可

■ 回路シミュレーションの弱い点

1) 万全でない

モデルが用意できない場合がある。

2) 精度

実物に合わない場合がある。

(現状の最高技術だが、完璧ではない)

3) 準備期間

シミュレーションできる環境の準備期間が必要。

■ シミュレータ

結果を体感させるためのシステムのこと

例)

航空シミュレータ、音響シミュレータ



■ SPICE その1

SPICE

Simulation Program with Integrated Circuit
Emphasisの略。IC用の回路シミュレータ。

- ・1975年に米UCLA大, Berkely校で開発。
- ・アナログプログラム。
- ・各回路素子の情報をもとにシミュレーションする。
- ・直流(DC)解析、交流(AC)解析、および過渡解析。

spice

香辛料



■ SPICE その2

表.1 各社のSPICE

社名	シミュレータ名
ケーデンス	Spectre
シノプシス	HSPICE
SimCAD	SmartSpice
アジレント	ADS
メンター・グラフィック	ELDO
アナログ・デバイス	LTspice

全て米国製

■モデル

ある現象を数式を使って表現したもの

例) $Y = aX + b$

半導体モデル

SPICE → 回路設計用

TCAD (Technology CAD) → プロセス
/デバイス開発用

■ 確認__シミュレーションの特徴

1. 利点

短時間

Q.1

安価

教育効果(考えること)

任意の条件

2. 弱い点

万全でない

Q.2

準備期間

§ 3. SPICEモデルとは

物理現象の数式化

■ SPICEモデルとは？

トランジスタ、抵抗、コンデンサなど対象回路を構成する素子レベルの回路情報。

例)

- モデル式(固定): $Y = aX + b$
- 係数 a, b を変えることで普遍的に使える。
- 係数 a, b : SPICEパラメータ

■ SPICEモデル

表.1 各デバイスの代表的なモデル式

デバイス	モデル式
CMOS	BSIM3、4、EKV2 (最新はBSIM6、HiSIM2)
高耐圧MOS、DMOS	HiSIM_HV
バイポーラ	Spice Gummel-Poon、 Mextram504T
抵抗	シミュレータに依存 (温度、電圧特性モデル)
容量	↑

* 赤字は、世界標準モデル

■ CMC (Compact Model Coalition)

概要

- ・モデル式の**世界標準**を決める組織
- ・1996年8月発足
- ・会議は年に4回開催
(2021年 3/22-25、U.S.A(オンライン))
- ・発足前(標準化が無い時代)の問題点
 - ①シミュレータにより使えるモデル式が異なる
 - ②シミュレータへの導入が遅い、または導入されない
 - ③各社で個別モデルを作り、技術が限定された

世界標準化の利点

- ①各シミュレータで使える
- ②シミュレータ間の差が無い
- ③多種多様に使われるためモデル式の改良が容易になる
- ④更に高性能なモデルを作れる

■ 世界標準化の例

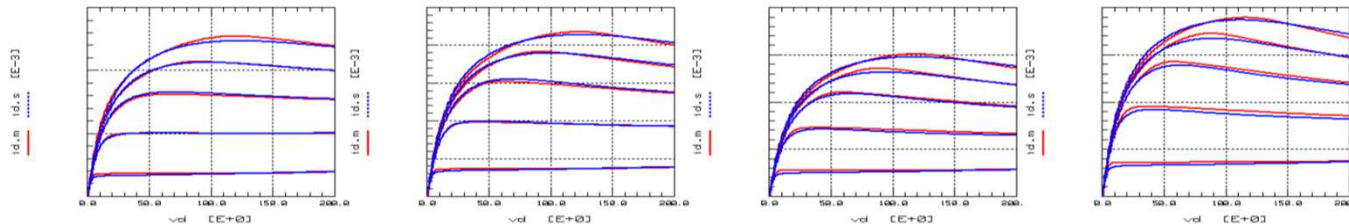
例) 250V Nch_LDMOSのモデル検討

ゲート幅



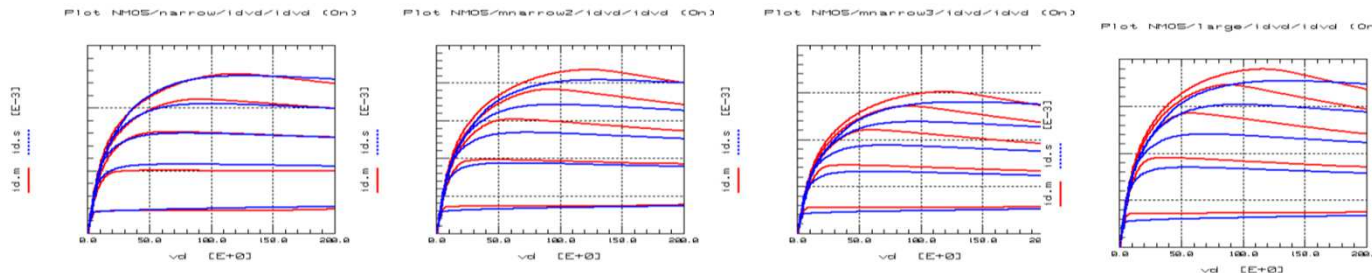
■ HiSIM_HVモデル(HiSIM-LDMOS-100)

Vgs=4V,6V,8V,10V,12V



実測.: — (red)
Sim.: — (blue)

■ MM20 & MM31サブサーキットモデル(ゲート幅スケールング改良後)



改良後もゲート幅スケールングが精度不足

■ 講義の目的

1.回路シミュレーションを効果的に使うため

SPICEモデルを知らなくても回路設計はできる。

しかし、

回路設計の出来る人は、ある程度、SPICEモデルも理解している。

2. 開発部署全体でのSPICEモデルの認識のため

SPICEモデルは素子開発者と回路設計者の**共通項目**

*これが無いと半導体製品は造れない

■ 講義の意味

SPICEモデルの理解

* シミュレーション結果が妥当かの判断ができる。
モデルの理解＝実デバイスの理解。

モデルが分からない、気にしない人

異常に気付かない



試作



不良品の山



倒産！

■ 講義内容の概略

* SPICEモデルのみに限定

- デバイスの物理現象の説明をする。
デバイスの詳細は今までの講義を参照。
- シミュレータ(SPICE)の使い方
習うより慣れろ。
- 回路設計の方法
後続く講義で理解。

■よくある勘違い

・シミュレーション

設計者の予測を確認するもの

設計者はシミュレーション結果が妥当なものか判断する必要がある。

・回路シミュレータの役割

意図した特性、性能を実現し得るかの**確認**、
プロセスパラメータの変動等による特性の変動**評価**など。

・大切なこと

自分で結果の予測を行い、それとシミュレーション結果が異なった場合は**すぐに原因を考えてみる**。 →
バイポーラ、MOS等、能動素子が主因

■ SPICEパラメータ の例

• MOSモデル

(BSIM3Version 3.2モデル式より)

- simulator lang=spectre
- model MN bsim3v3 ¥
- type=n ¥
- version=3.22 ¥
- mobmod=1 ¥
- tnom=27 ¥
- tox=7e-09 ¥
- xj=1e-07 ¥
- nch=1.7e17 ¥
- nsub=6.2e16 ¥
- rsh=100 ¥
- u0=500 ¥
- vth0=0.9276 ¥
- k1=0.53 ¥
- k2=-0.0186 ¥
- k3=100 ¥
- k3b=0 ¥

アルファベットと
数字の羅列？！

各パラメータは
物理的な意味を持つ
(ここでは省略)。

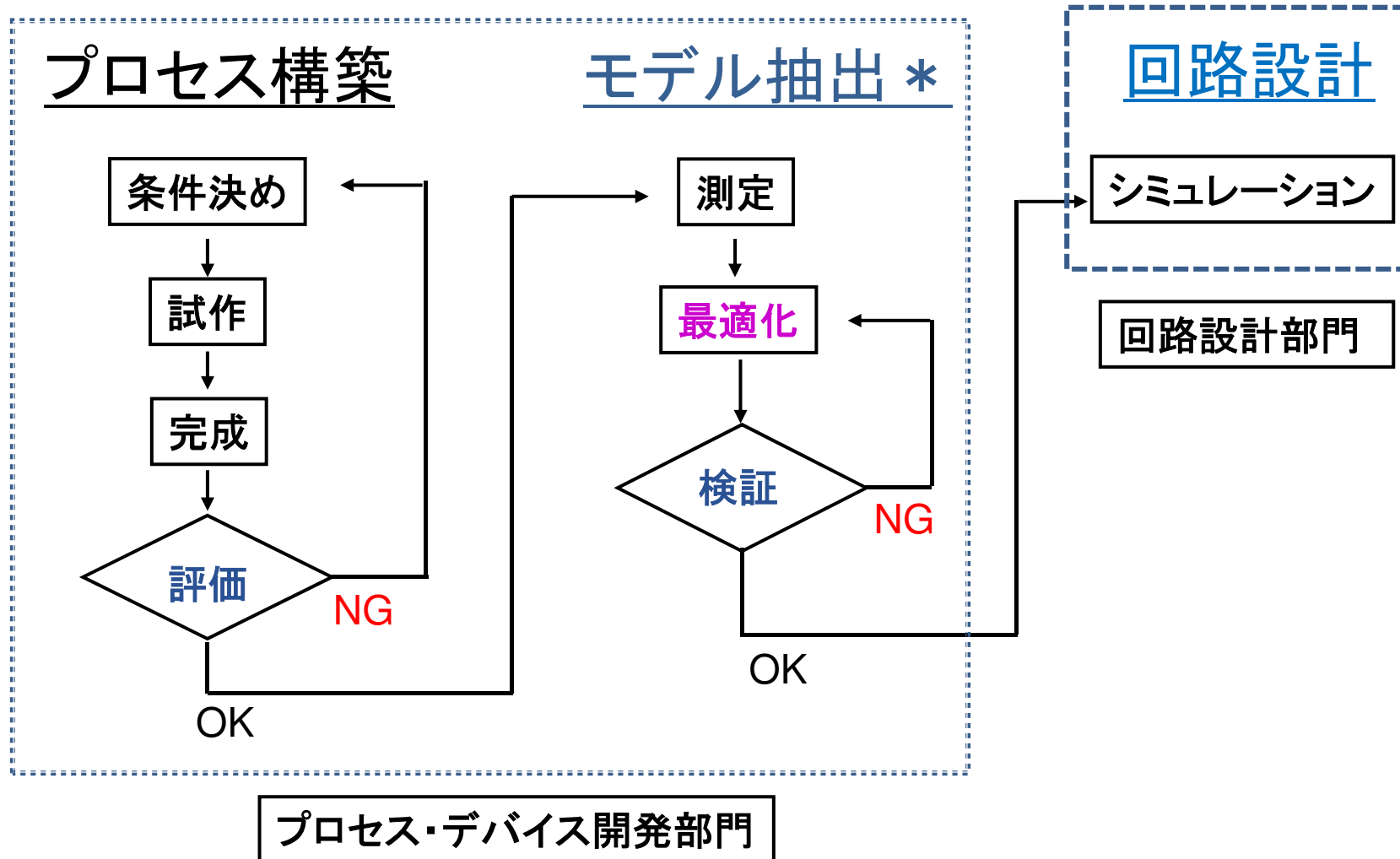
■ SPICEモデル式の例

* 斜字はSPICEパラメータ

$$\begin{aligned}
 V_{th} = & V_{th0} + K_1 \left[\sqrt{\phi_s - V_{bs}} - \sqrt{\phi_s} \right] - K_2 V_{bs} \\
 & + K_1 \left[\sqrt{1 + \frac{NLx}{L} \sqrt{\frac{\phi_s}{\phi_s - V_{bs}}}} - 1 \right] \sqrt{\phi_s} \\
 & + \left[K_3 + K_{3B} V_{bs} \right] \frac{T_{ox}}{W + W_0} \phi_s \\
 & - \theta_{th}(L)(V_{bi} - \phi_s)
 \end{aligned}$$

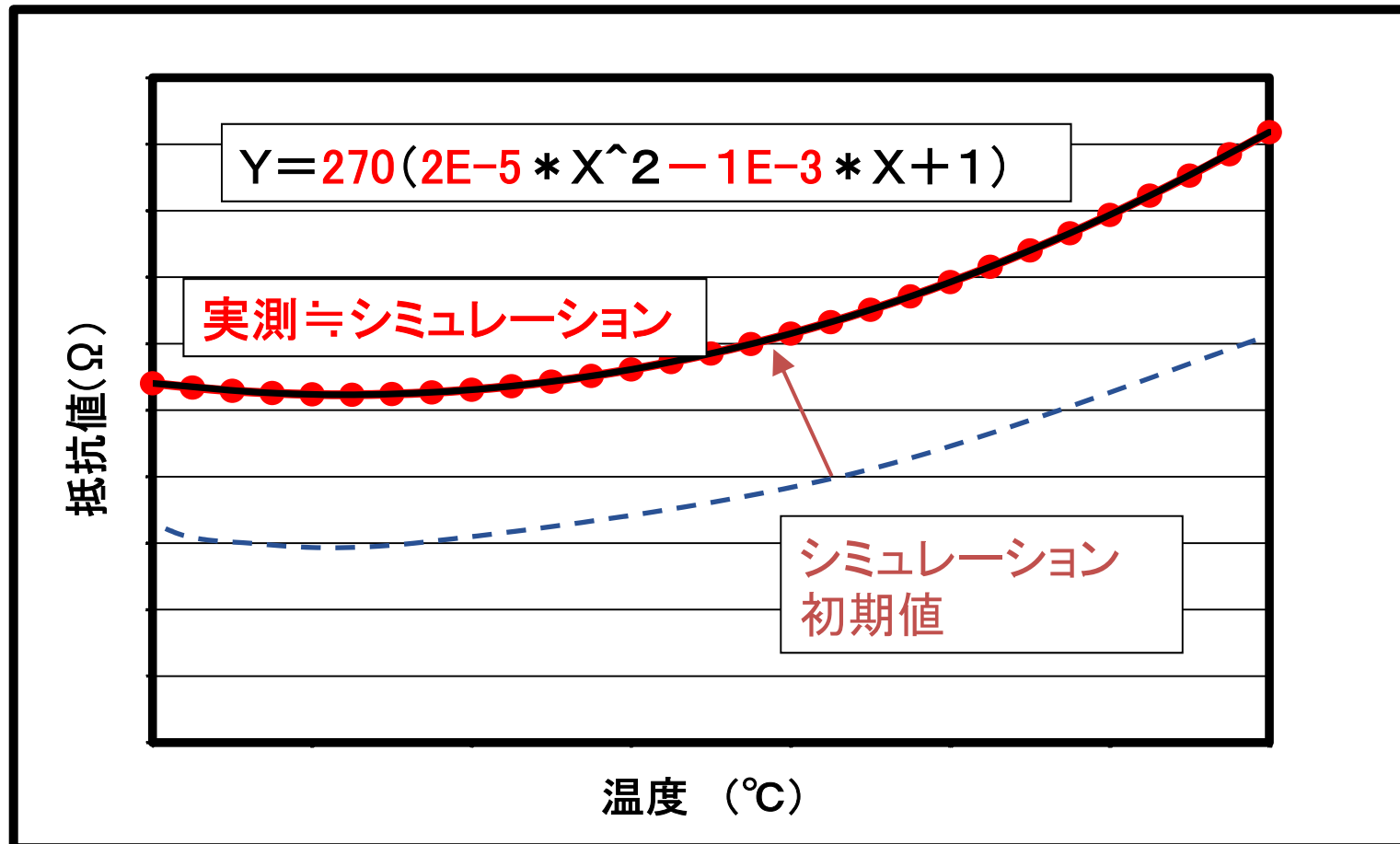
MOSTランジスタのしきい値電圧 V_{th} の式
(BSIM3 Version 3. 2モデル式)

■モデル抽出



* モデル抽出 = SPICEパラメータ値を決める

■ 抽出の例

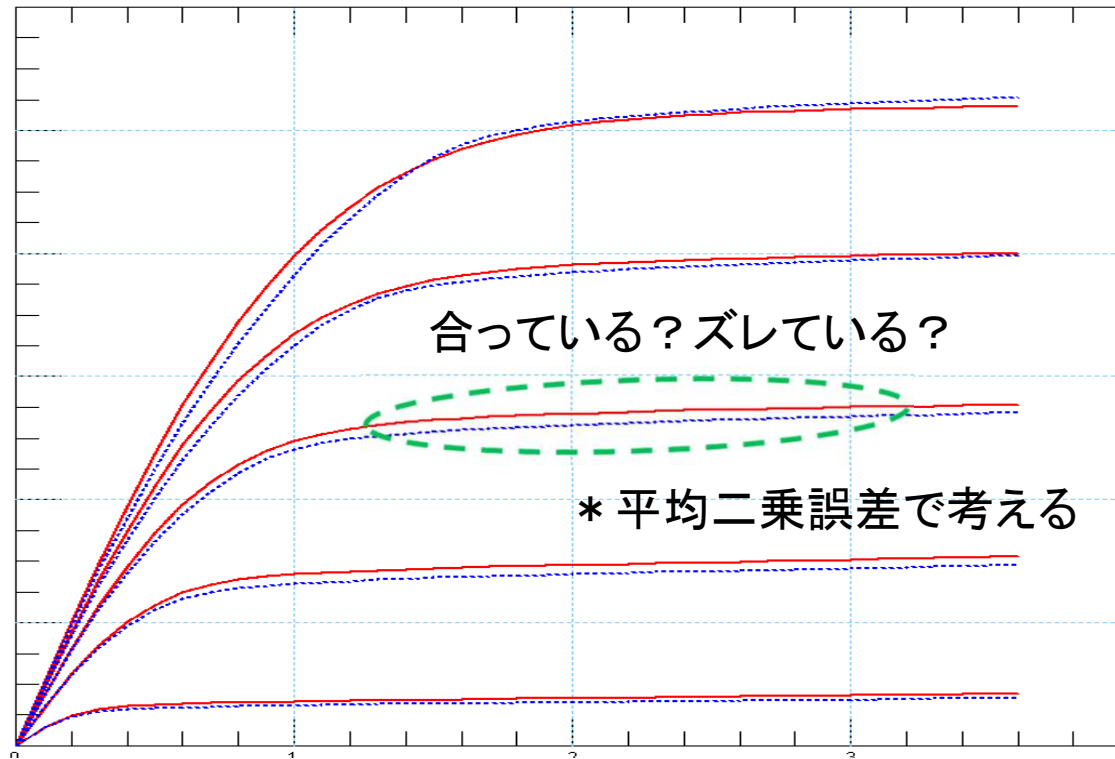


Y=R(A * X² + B * X + 1)の式で
変数A, B、Rを振ることでシミュレーションを実測に合わせた。

結果: R=270、A=2E-5, B=-1E-3

■フィットデータ

実測とシミュレーション結果を重ねた図のこと。
モデルの精度が分かる。



— 実測
·· シミュレーション

■二乗平均誤差 (Root Mean Square Error)

$$S = \sqrt{1/n * \sum_{i=1}^n \xi_i^2}$$

$X_i (i=1, 2, \dots)$ 実測値

$x_i (i=1, 2, \dots)$ シミュレーション値

$\xi_i = X_i - x_i$ 誤差

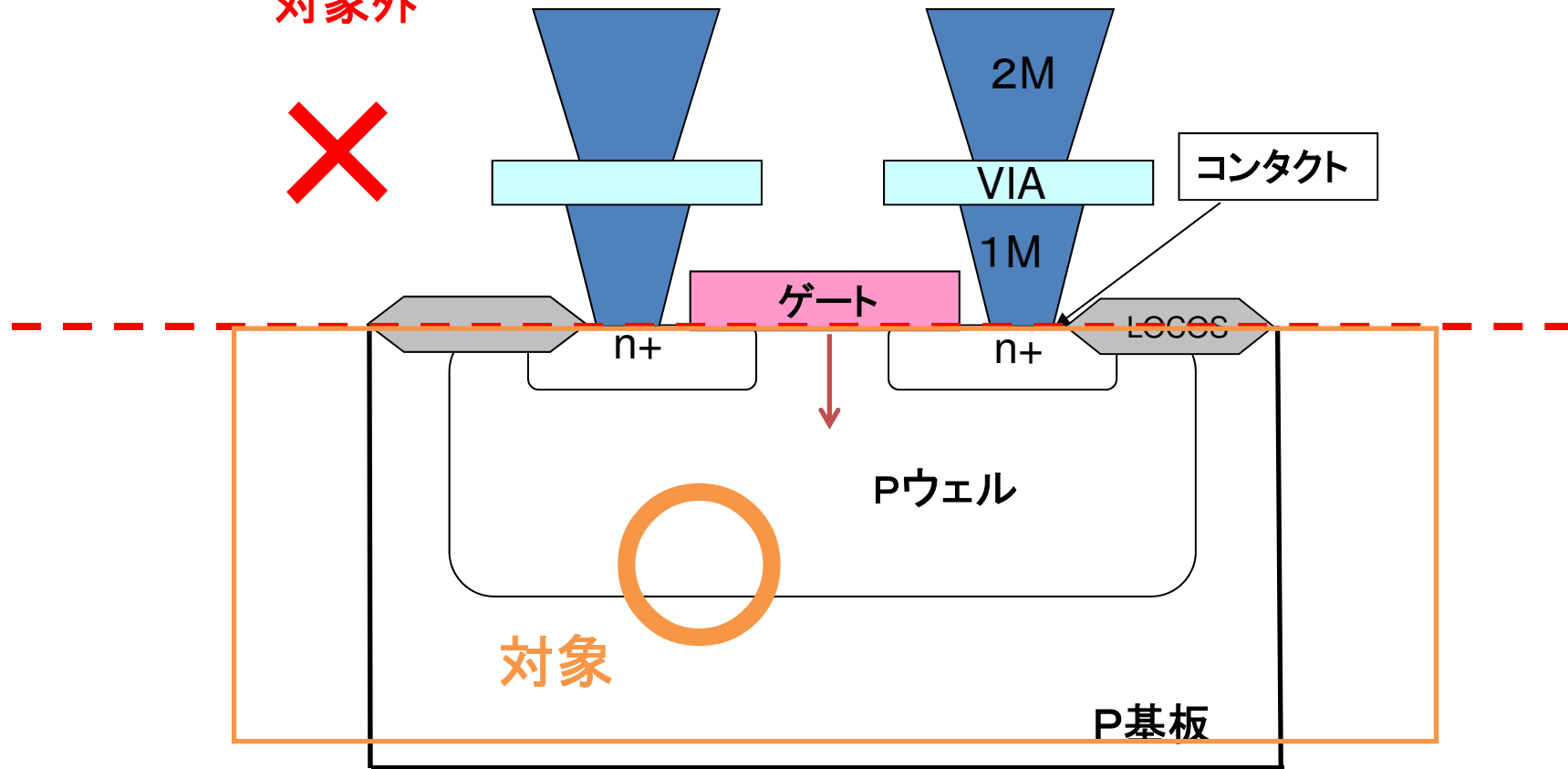
(各シミュレーション値 x_i の実測値との差)

参考)

二乗平均誤差 < 5% が業界標準

■ SPICEモデル化の対象

対象外



基板内部の特性をモデル化

■ 解析手法

1. DC

入力は直流。各部の直流電流、電圧を調べる。

2. 温度

温度を変えた場合の特性を調べる。

3. AC

入力のAC信号の周波数を変化させた際の、
入力信号に対する出力信号の振幅と位相変化を求める。

4. 過渡応答

入力波形を定義する。各端子の電圧値変化を求める。

5. ノイズ

素子の発生する雑音の他への影響を調べる。

6. ばらつき

プロセスが変動した場合の特性を調べる。

■モデル確認

(シミュレーションの前に)

1. 必要なモデルがあるか？

実デバイスに対応したモデルが必須
NchMOSトランジスタにはNMOS用モデル

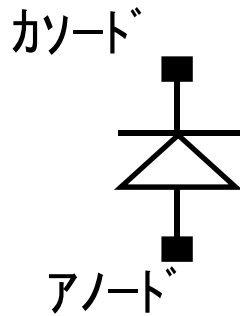
2. 精度

フィットデータと平均二乗誤差でチェック

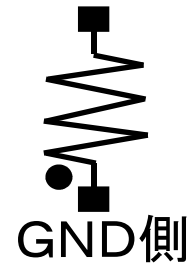
質問.

モデルの二乗平均誤差は、どの程度ならば良いか？

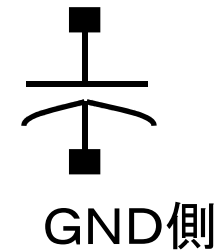
■ 回路記号 (シンボル) (Spectreの例)



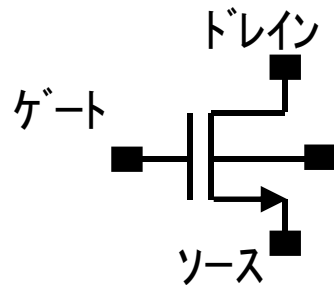
ダイオード



抵抗

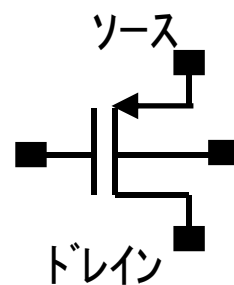


容量

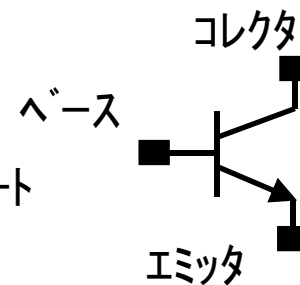


Nch

MOSTランジスタ

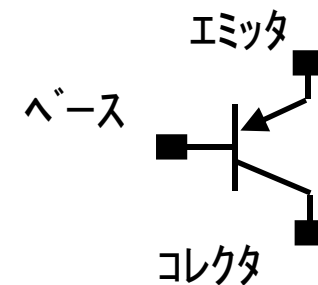


Pch



NPN

バイポーラ



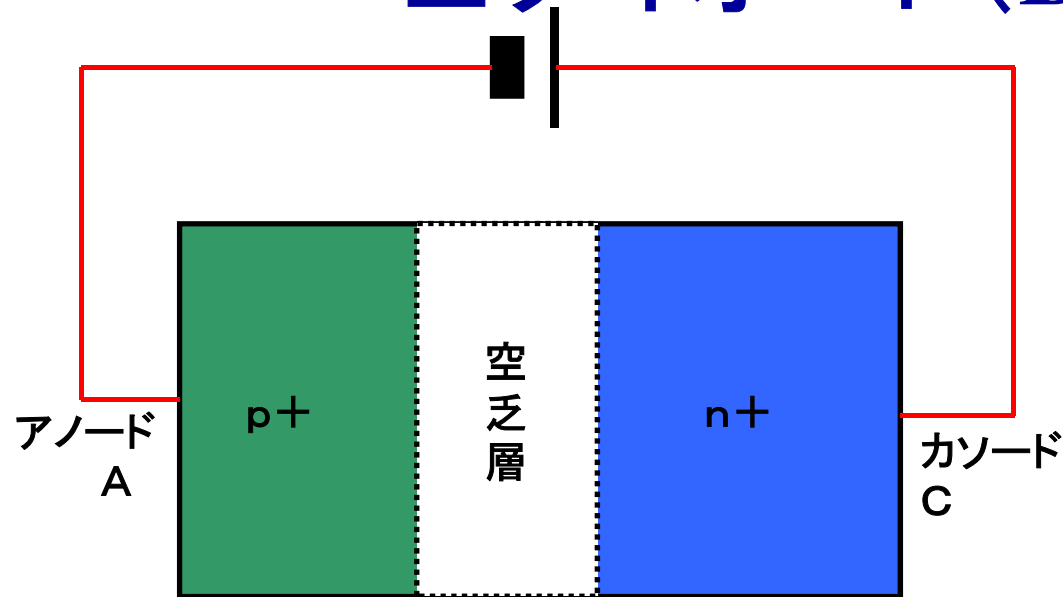
PNP

* 以後の表記は全てSpectreのシンボルを使う

§ 4. 各素子のモデル1

4-1. ダイオード

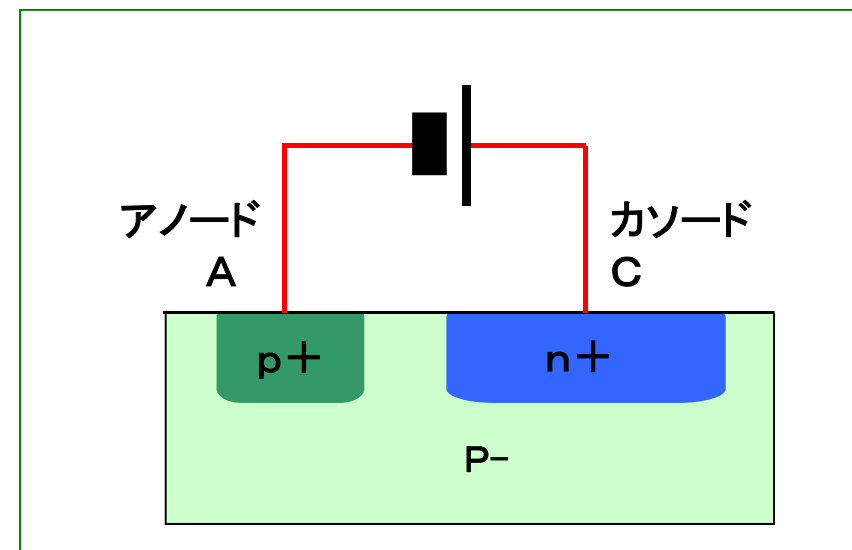
■ダイオード(Diode)



PN接合ダイオード(逆方向バイアス)

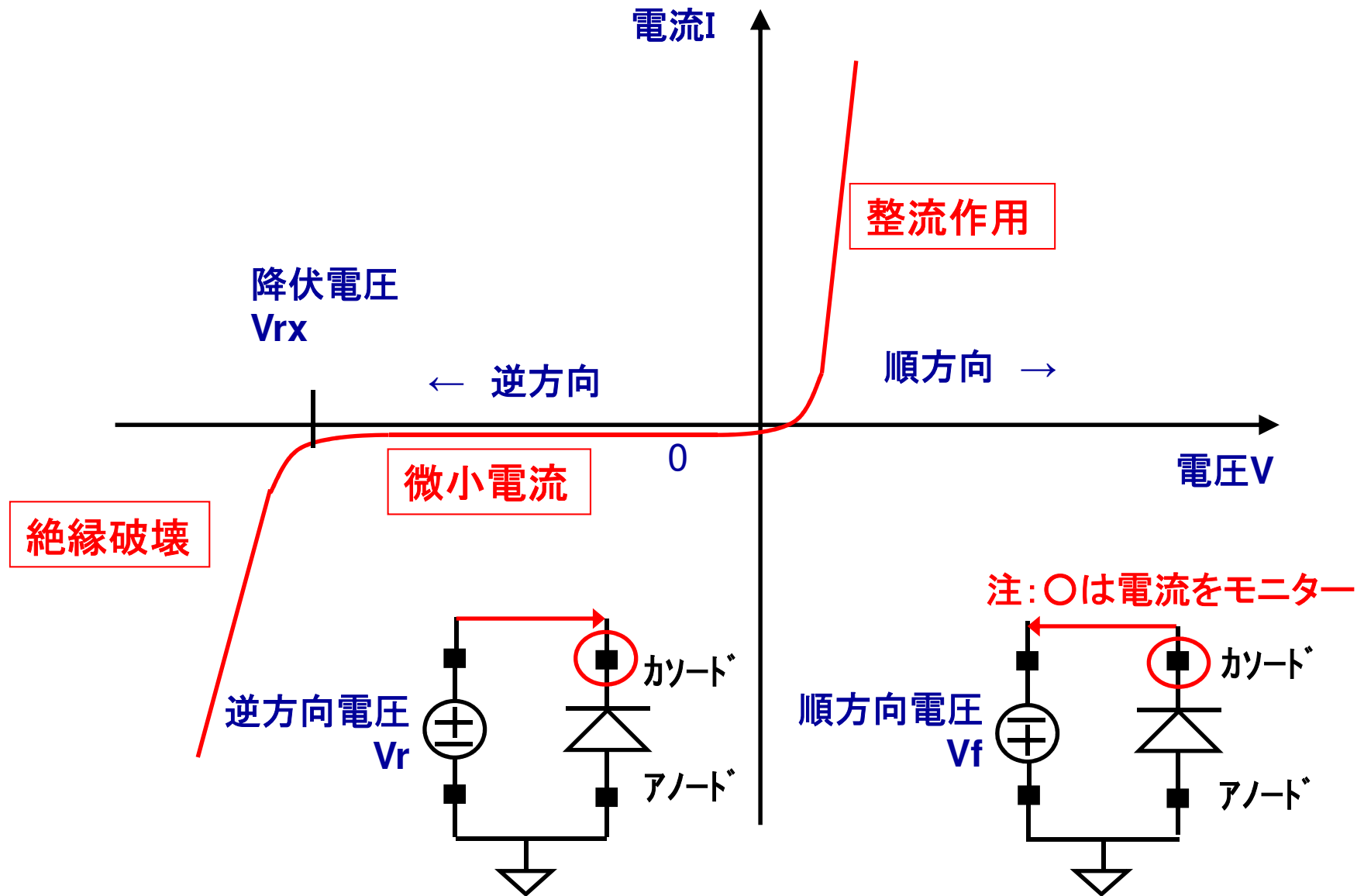
PN接合

N型SiとP型Siを隣接して形成したもの。
ダイオード特性を示す。



PN接合ダイオードの断面図

■ダイオードのDC特性



■ダイオードの容量特性

PN接合は容量になる
(高周波で測定時)

$$C_j = C_{jx} / (1 - V_j / V_{jx})^{M_{jx}}$$

C_{jx} : 0Vバイアス時の容量(F)

V_{jx} : 接合電位(V)

M_{jx} : 電圧依存係数

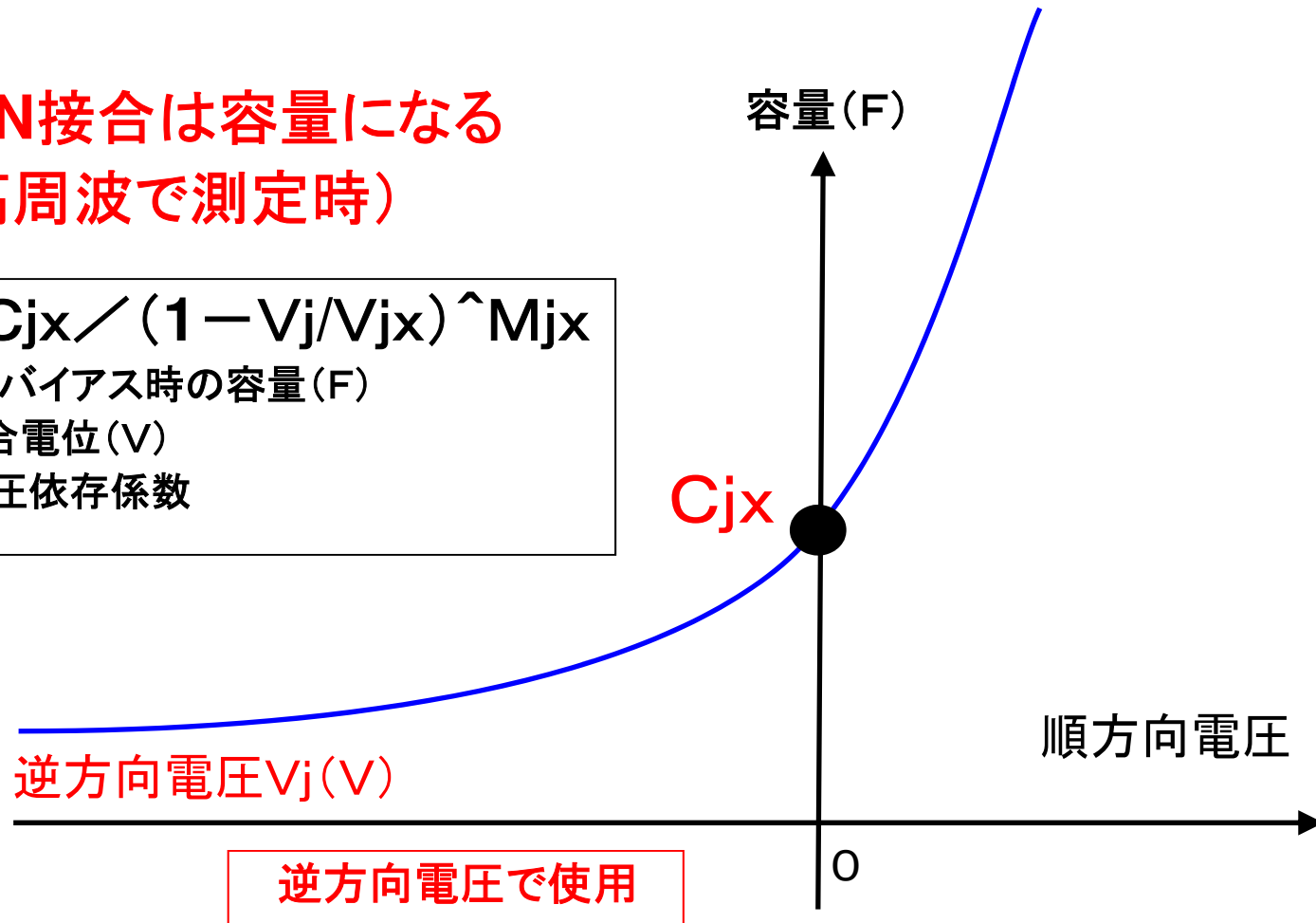
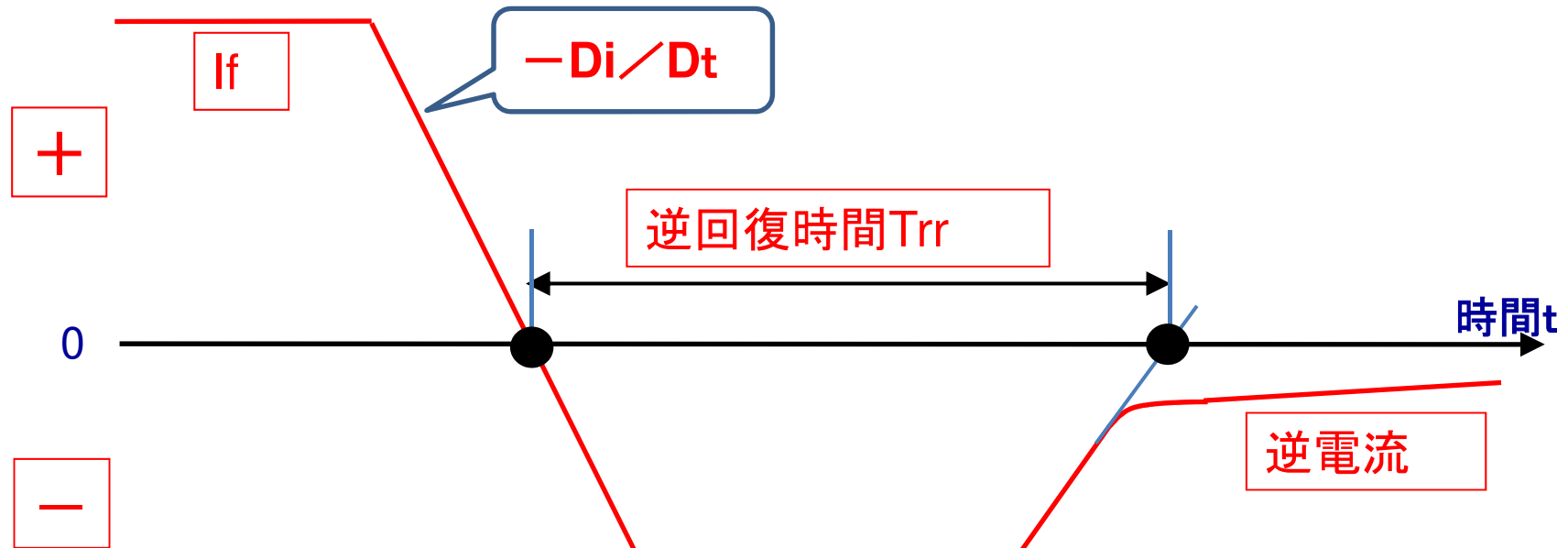


図.1 接合容量—接合電圧特性

■ダイオードの過渡特性

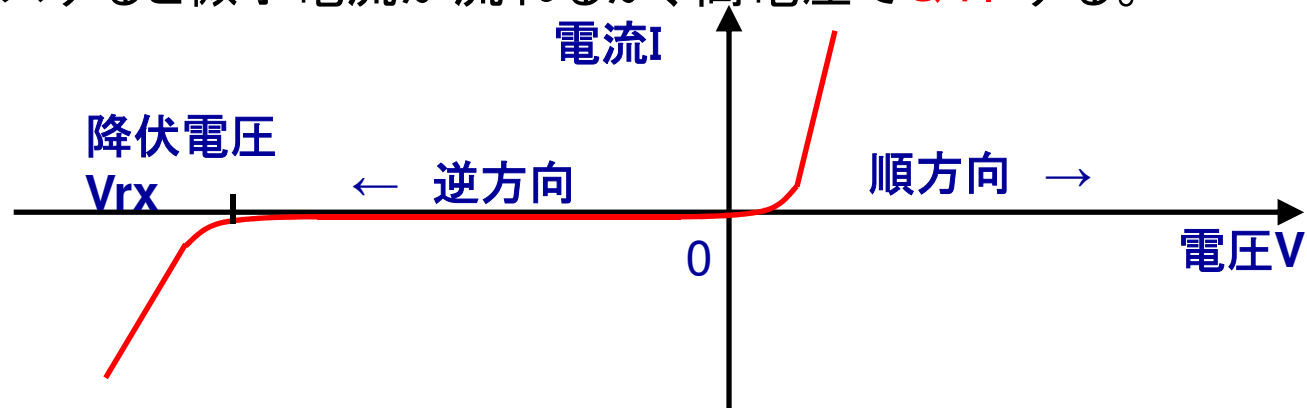


順方向電流が流れた状態で
ステップ的に
逆方向電圧をかけると、
一時的に逆方向に電流が
流れる。

■ 確認__ダイオード特性

1. DC特性

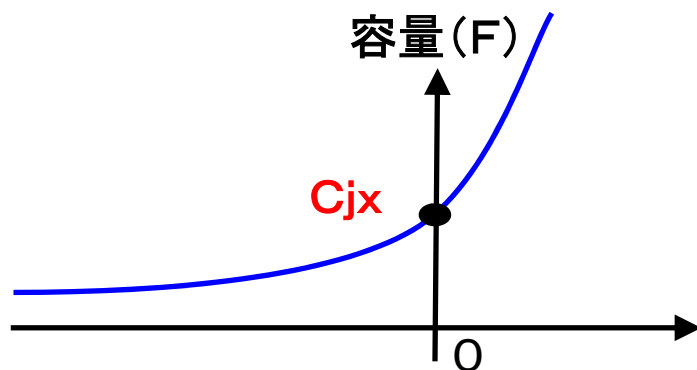
逆方向にバイアスすると微小電流が流れるが、高電圧でQ1. する。



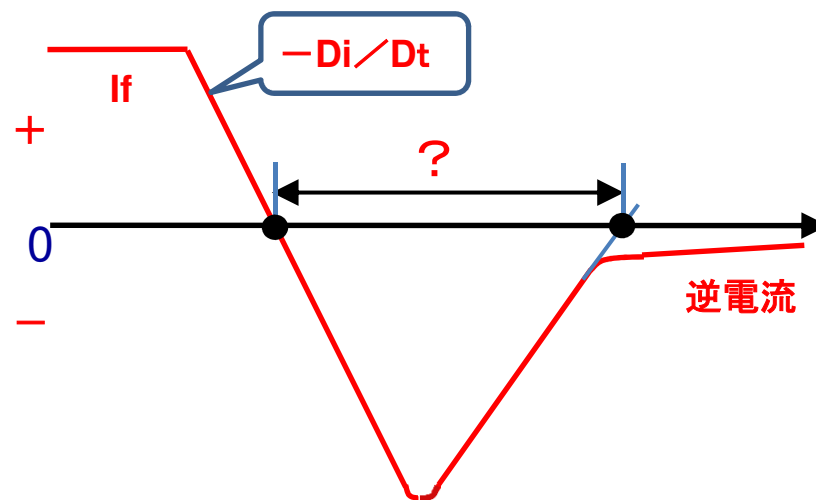
2. 容量特性

PN接合はQ2. となる。

PN接合にQ3. の状態で使用する。



3. 過渡特性



§ 4. 各素子のモデル1

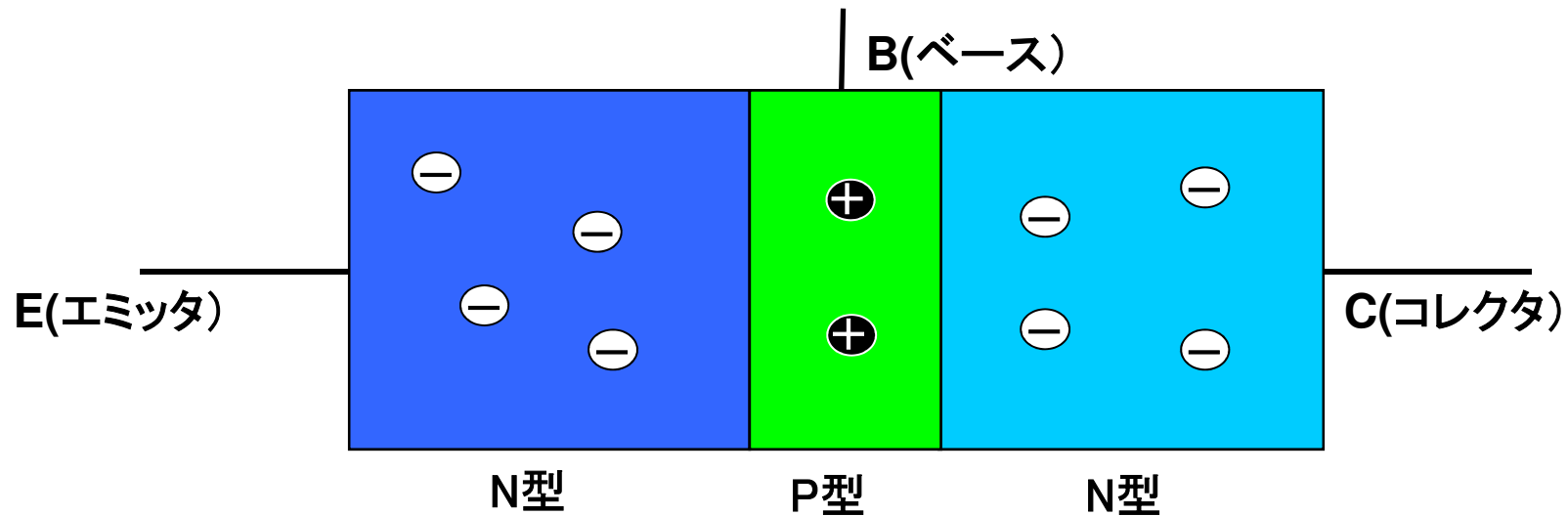
4-2. バイポーラトランジスタ

■バイポーラトランジスタの特徴

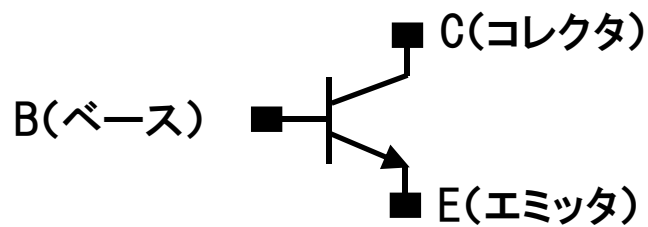
	バイポーラ	MOS
駆動方式	電流	電圧
用途	アナログ	デジタル、アナログ
増幅率	高	中→高*
完成時間TAT	2週間	1~2ヶ月
マスク枚数	10枚	30枚
値段	安価	高価→安価
ミスマッチ	小	大
消費電力	多	少
過渡応答速度	低	高
微小信号	苦手	問題無し

*微細化で高性能、安価になった

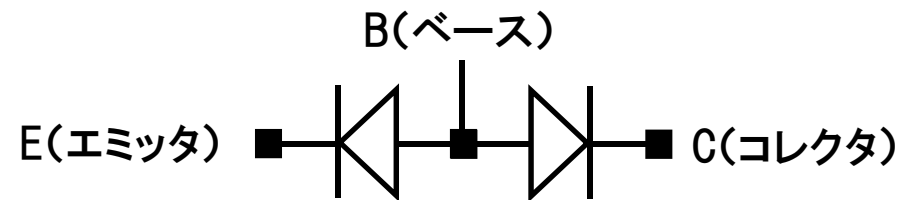
■ バイポーラトランジスタ



バイポーラトランジスタの構造(NPN型)



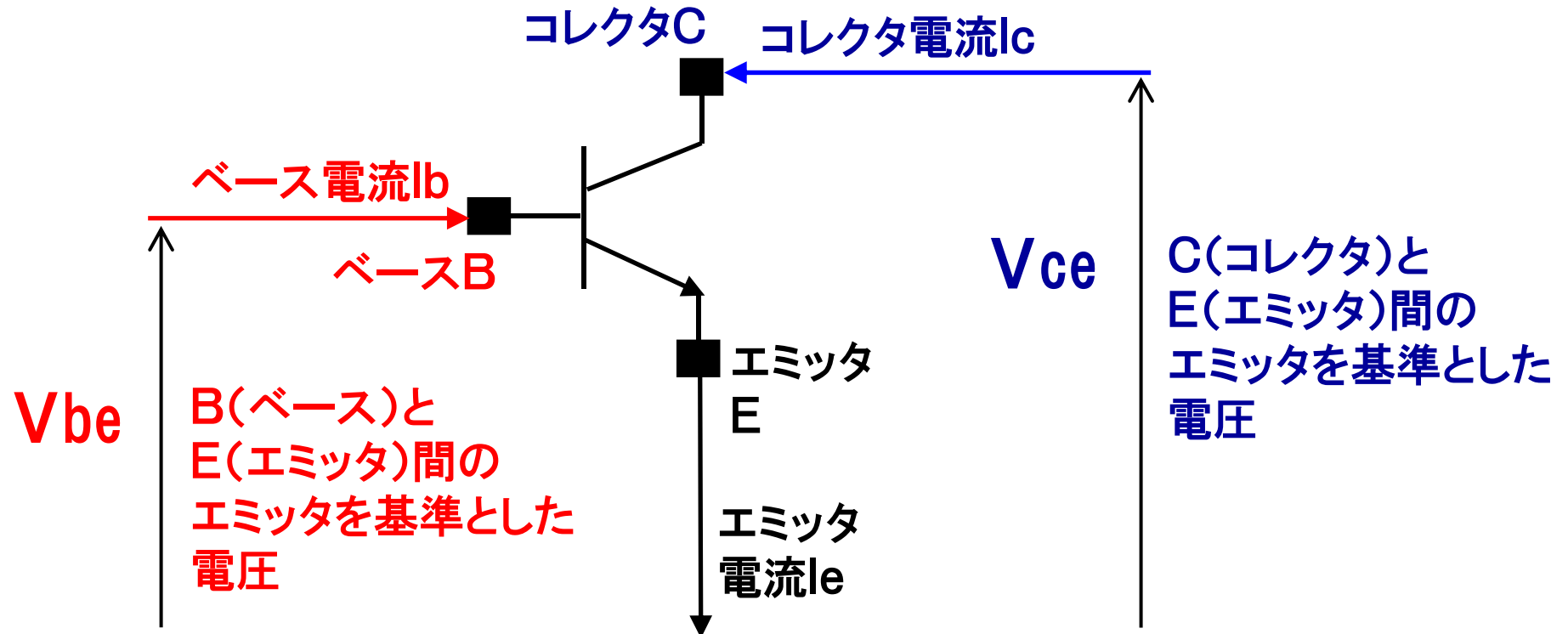
図記号



等価回路(ベース幅が狭いことが条件)

トランジスタ(transistor): trans(遠くから操作する)+resistor(抵抗器)

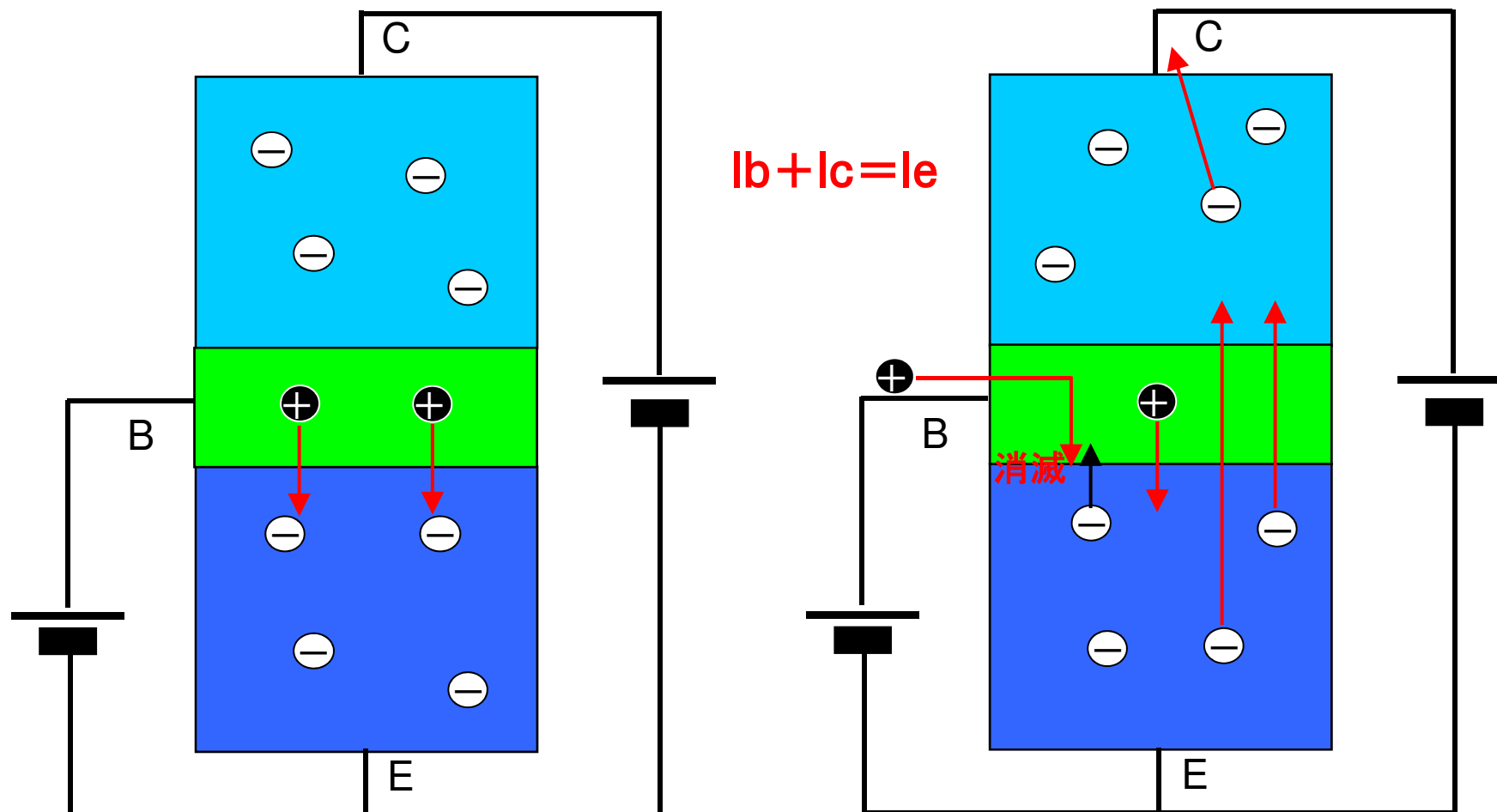
■バイポーラトランジスタを考える準備



電圧・電流の定義

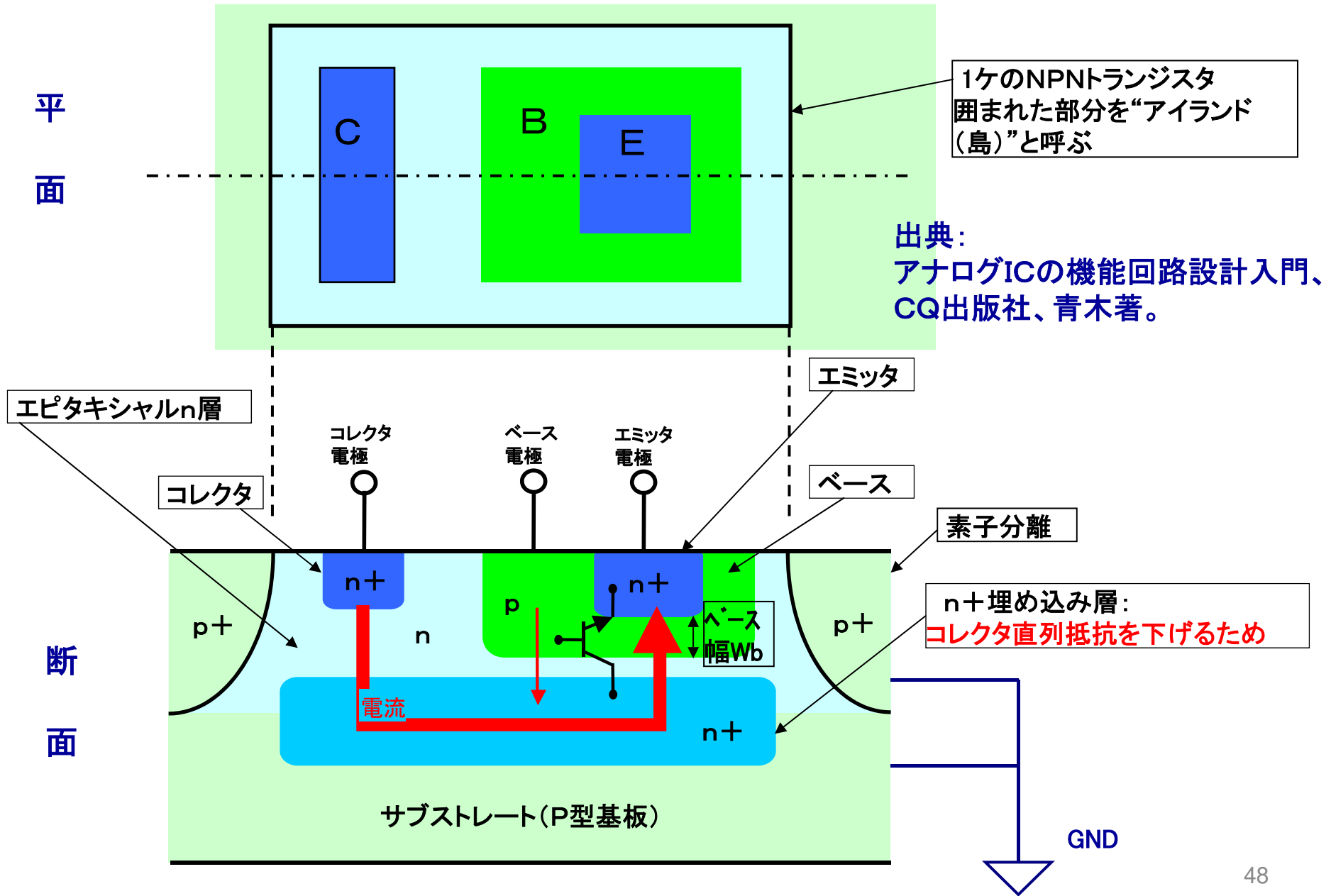
■バイポーラトランジスタの動作

電子と正孔の2種類の極性(Bi-Polar)のキャリアを使うトランジスタ

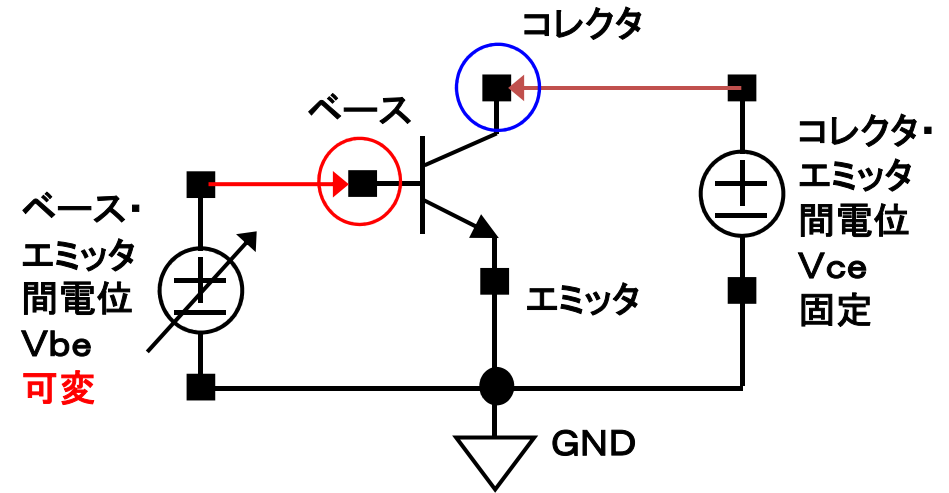
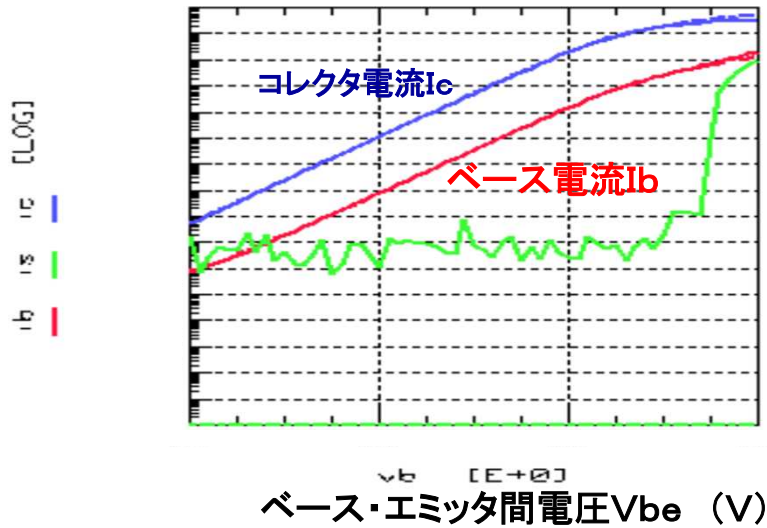


バイポーラトランジスタ中の電子と正孔の動き

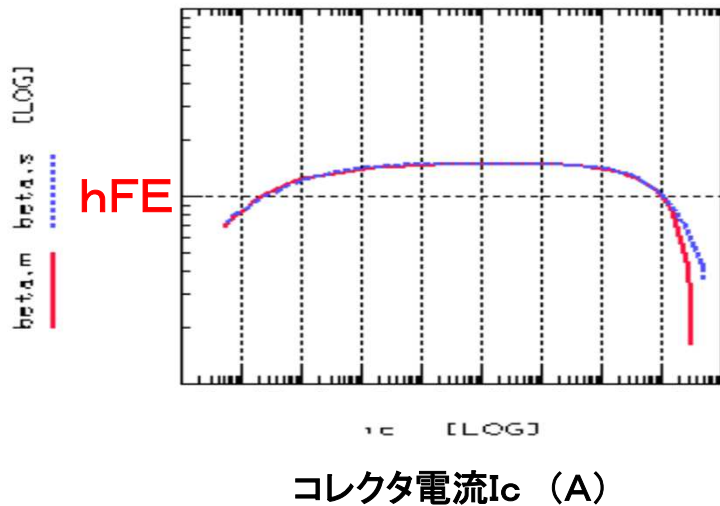
■バイポーラトランジスタの構造 (NPN)



■ DC特性その1 ; 順方向低電流領域



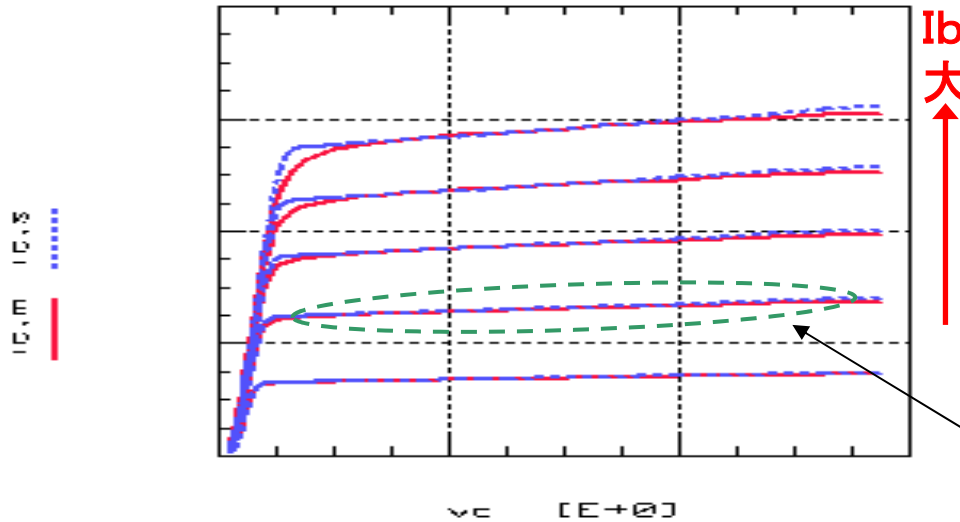
エミッタ接地の回路図



h_{FE} : 増幅率
コレクタ電流 I_c / ベース電流 I_b

■ DC特性その2; $I_c - V_c$ 特性

コレクタ電流 I_c (A)

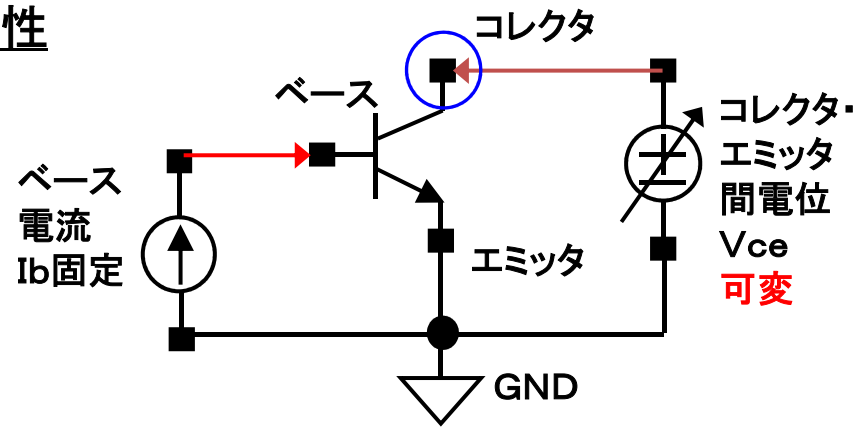


ポイント①
ベース電流 I_b 大で
コレクタ電流 I_c 大

ポイント②
ベース電流 I_b 一定ならば
コレクタ電流 I_c は、ほぼ一定

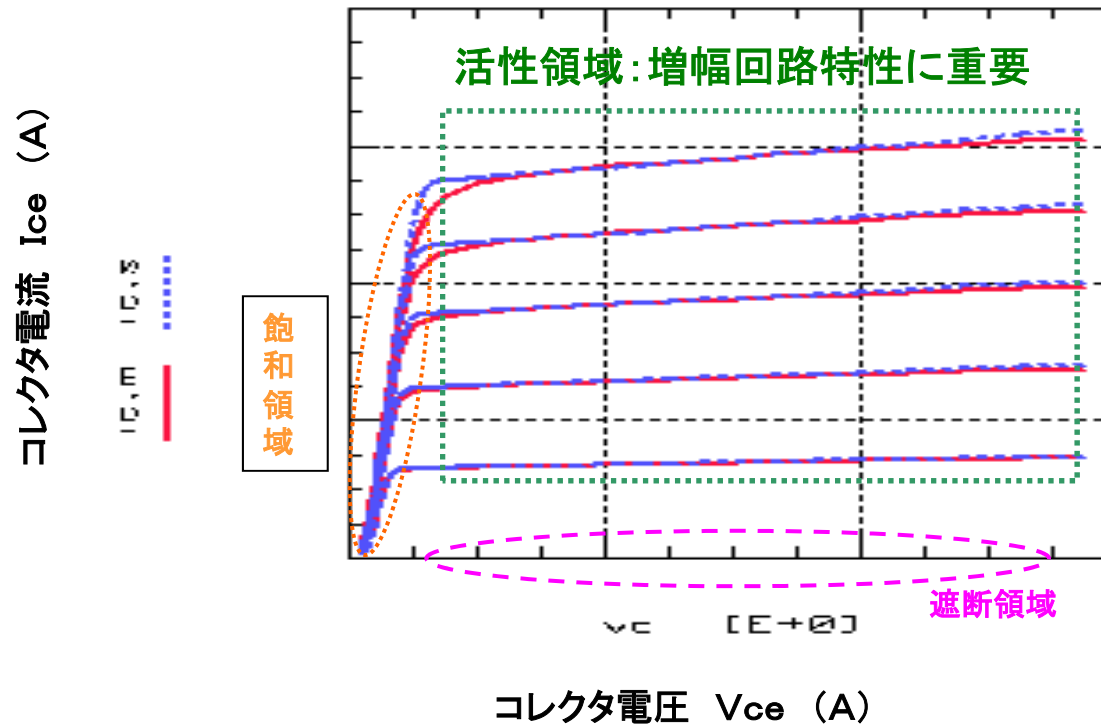
コレクタ電圧 V_{ce} (A)

コレクタ電流 I_c - コレクタ電圧 V_c の特性



エミッタ接地の回路図

■ DC特性その2; $I_c - V_c$ 特性2



遮断領域:

$I_c = 0$ (V_{be} が小さい)。

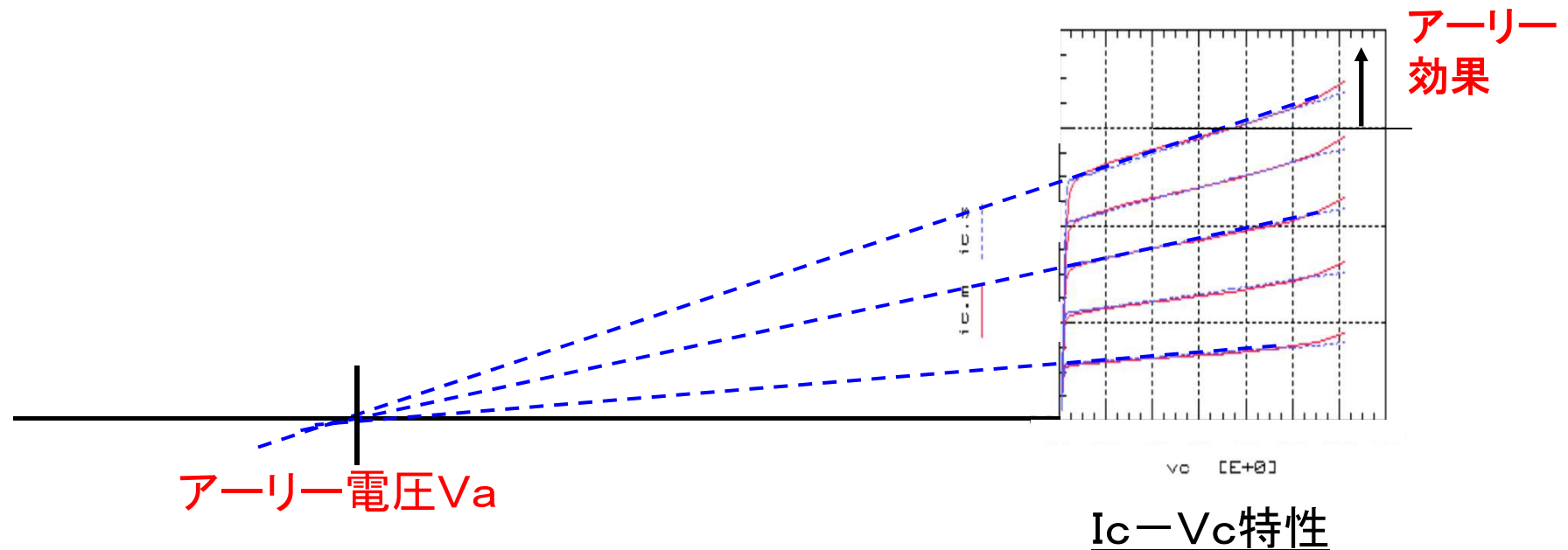
活性領域:

V_{be} の変化に従って I_c が変化する。

飽和領域:

$V_c \doteq 0$ となり、 V_{be} を高くしても、これ以上 I_c が増えない。

■ DC特性: アーリー効果とアーリー電圧



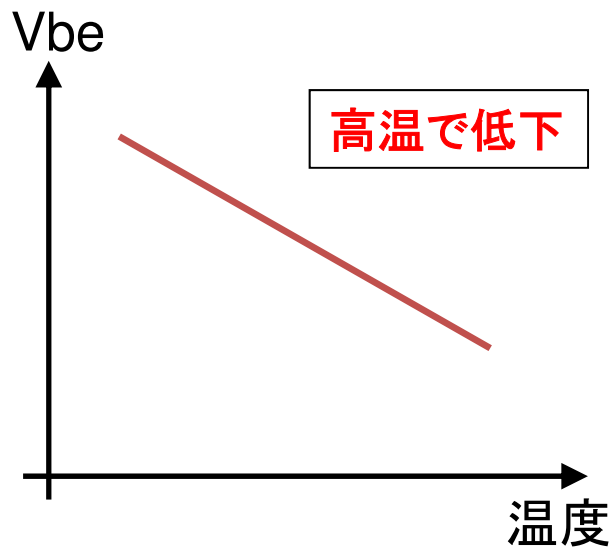
・アーリー効果

V_{ce} が高くなると電流が増える(実効的なベース幅が狭くなるため)。

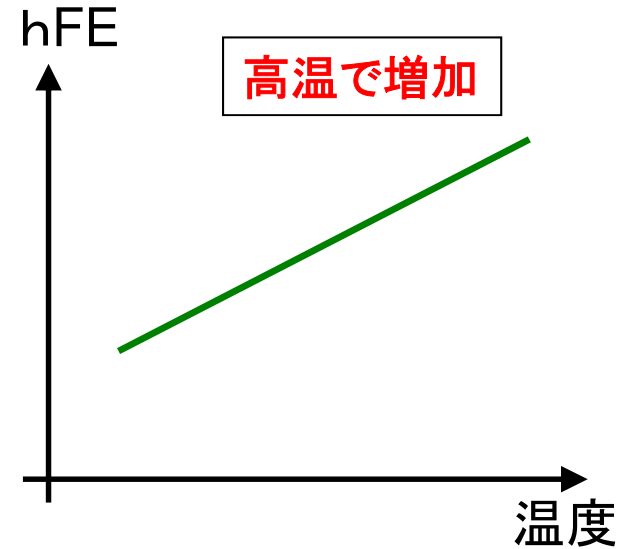
・アーリー電圧

線形領域の外挿線と電圧軸との交点。理想は ∞ = 線形領域の傾きが水平

■ 温度特性その1



ベース・エミッタ接合電位 V_{be} の温度特性



h_{FE} (コレクタ電流/ベース電流)の温度特性

高温ほど電流が流れやすい(非線形)

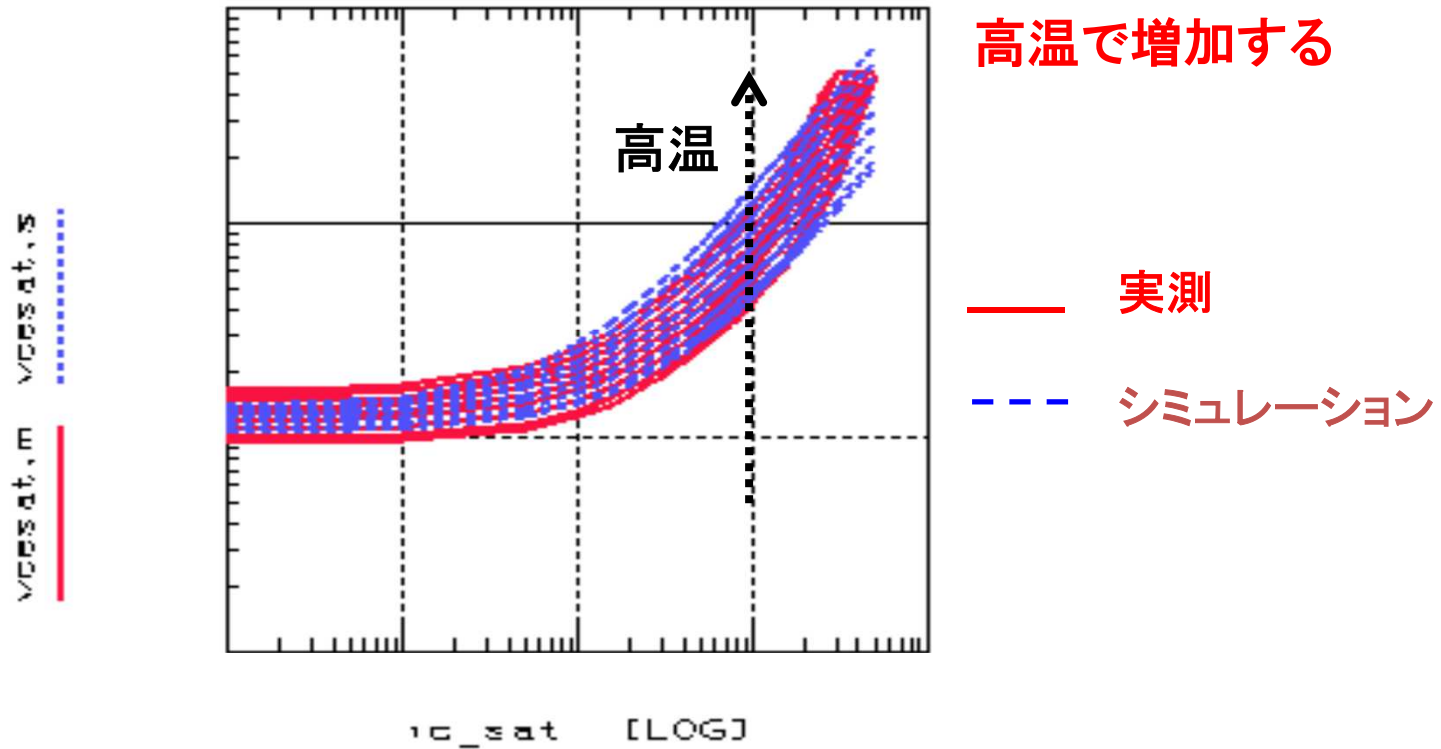
V_{be} は高温で低下→固定バイアスではバイアス電流が増加→発熱



* 高温になりやすい

■ 温度特性その2

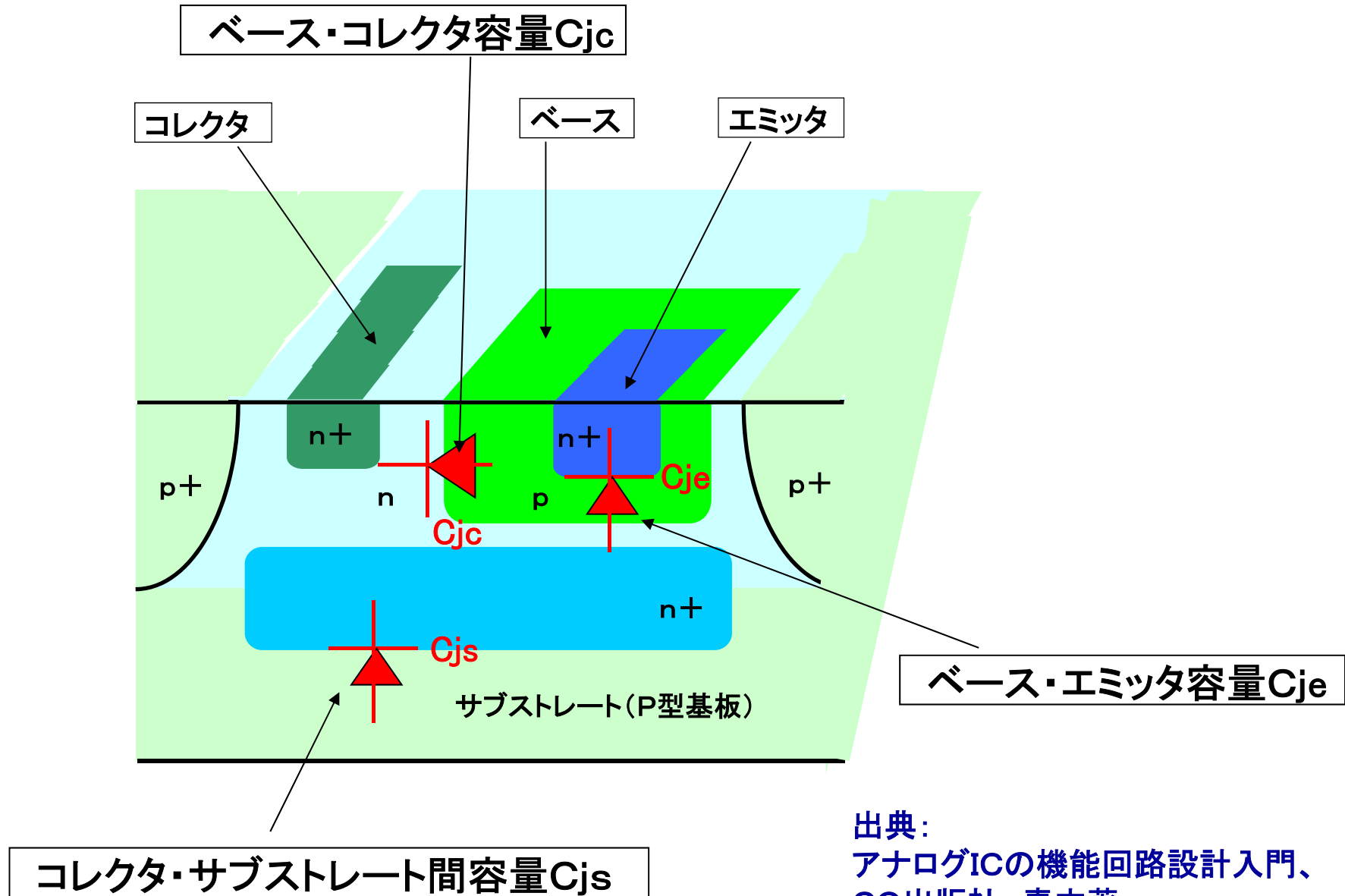
コレクタ・エミッタ間電位 V_{cesat}



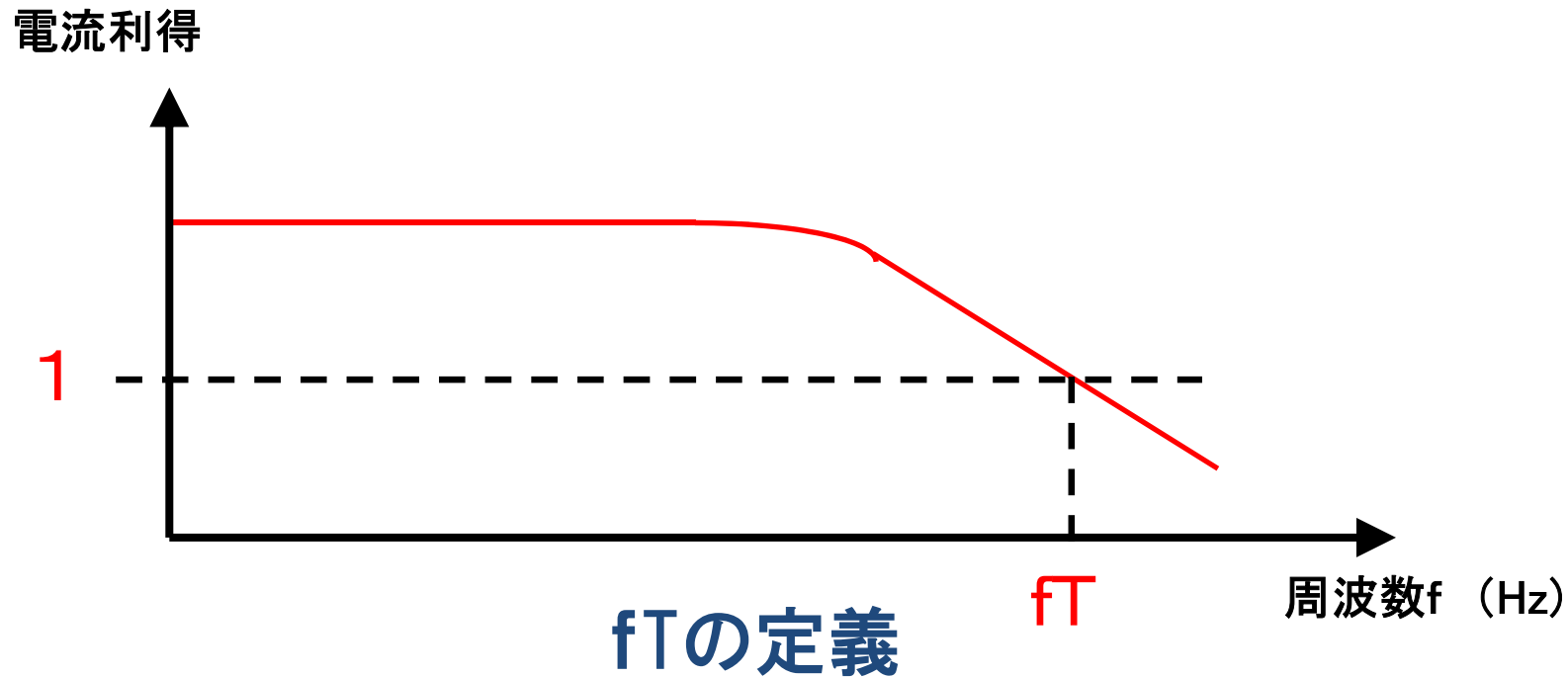
コレクタ電流 I_c (A)

コレクタ抵抗 R_c の温度特性

■ 容量特性



■ 周波数特性



・ f_T (遮断周波数)

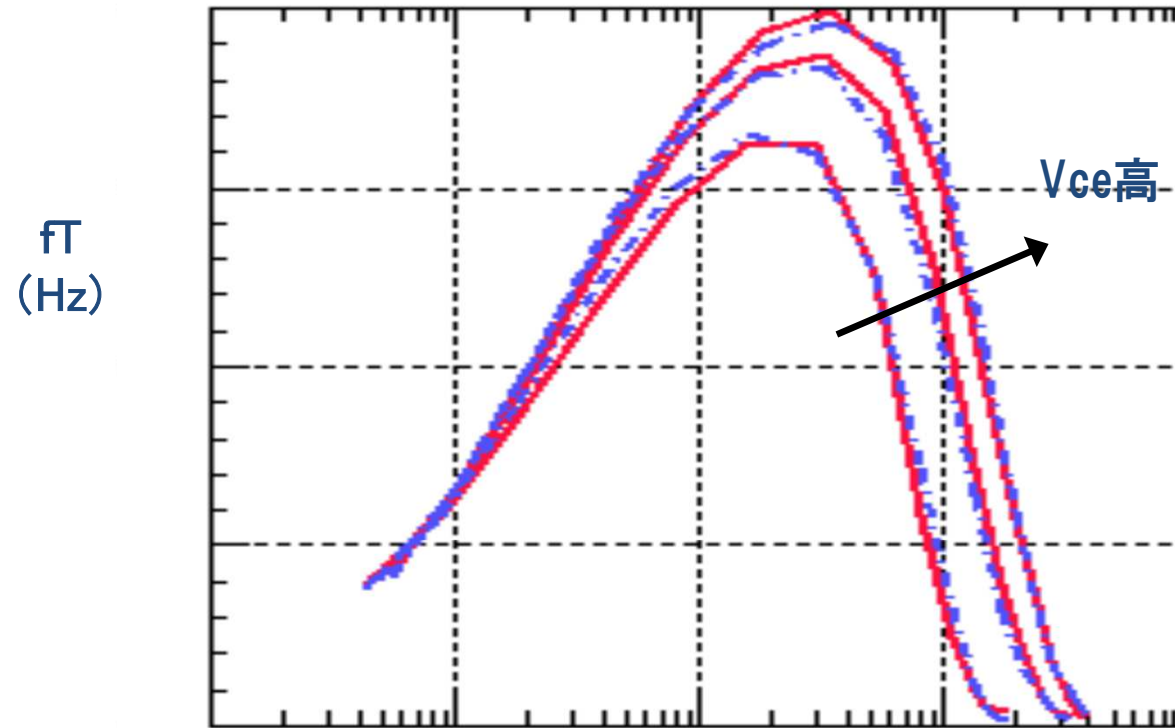
電流利得 = 1 となる周波数

その回路またはデバイスの使用し得る限界周波数

・ f_{max} (最大発振周波数)

電力利得 = 1 となる周波数

■ 周波数特性 (f_T — I_c 特性) の例

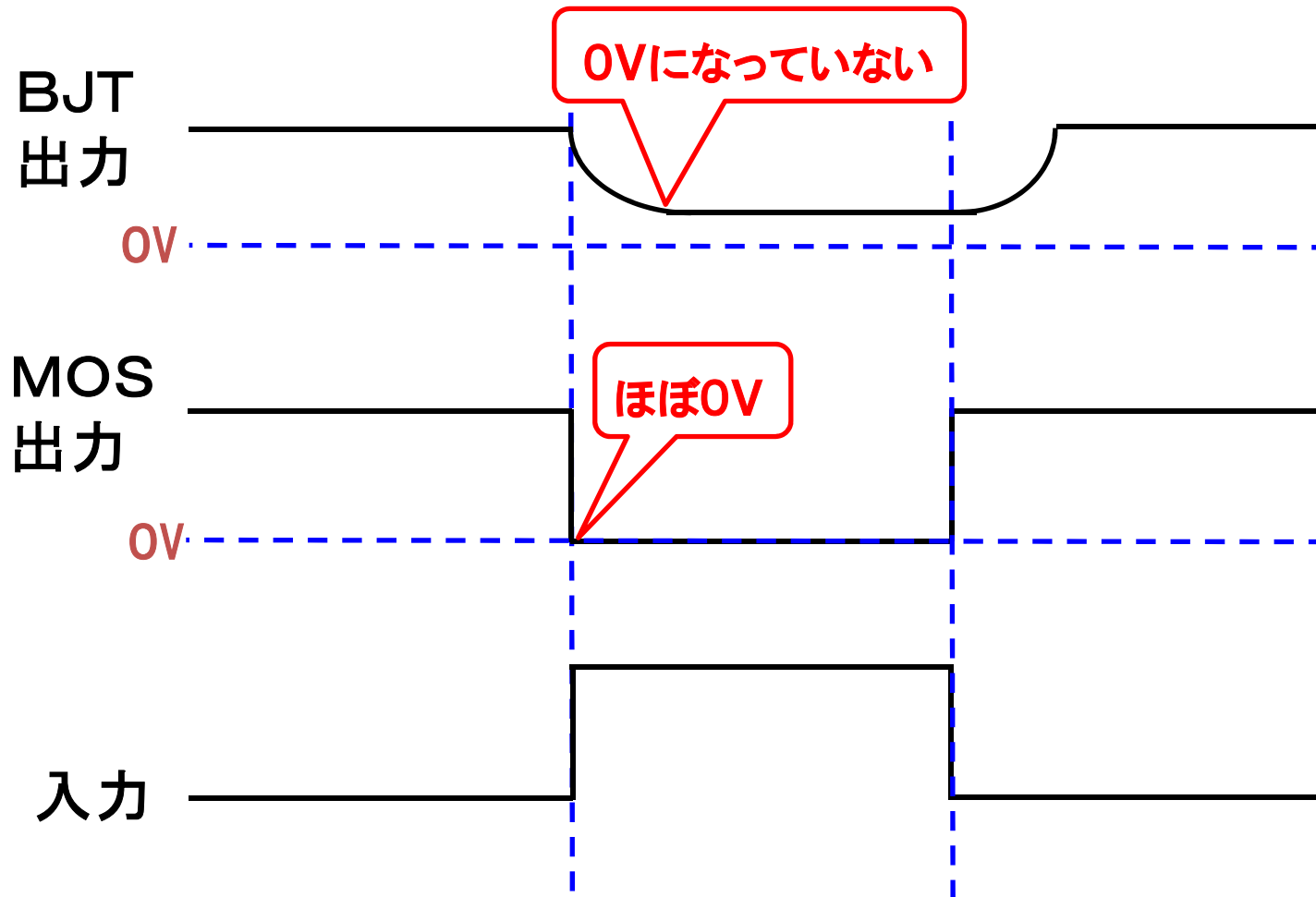


— 実測
--- シミュレーション

コレクタ電流 I_c (A)

■ 過渡応答特性の例

* BJTはMOSに比べて遅い



■ バイポーラモデルの例

* Mextram504Tは高精度モデル。ただしシミュレーション時間はSGP(Spice Gummel-Poon)モデルの3倍。

