令和4年度　集積回路設計技術・次世代集積回路工学特論資料

微細化による特性への影響

群馬大学
松田順一

概要

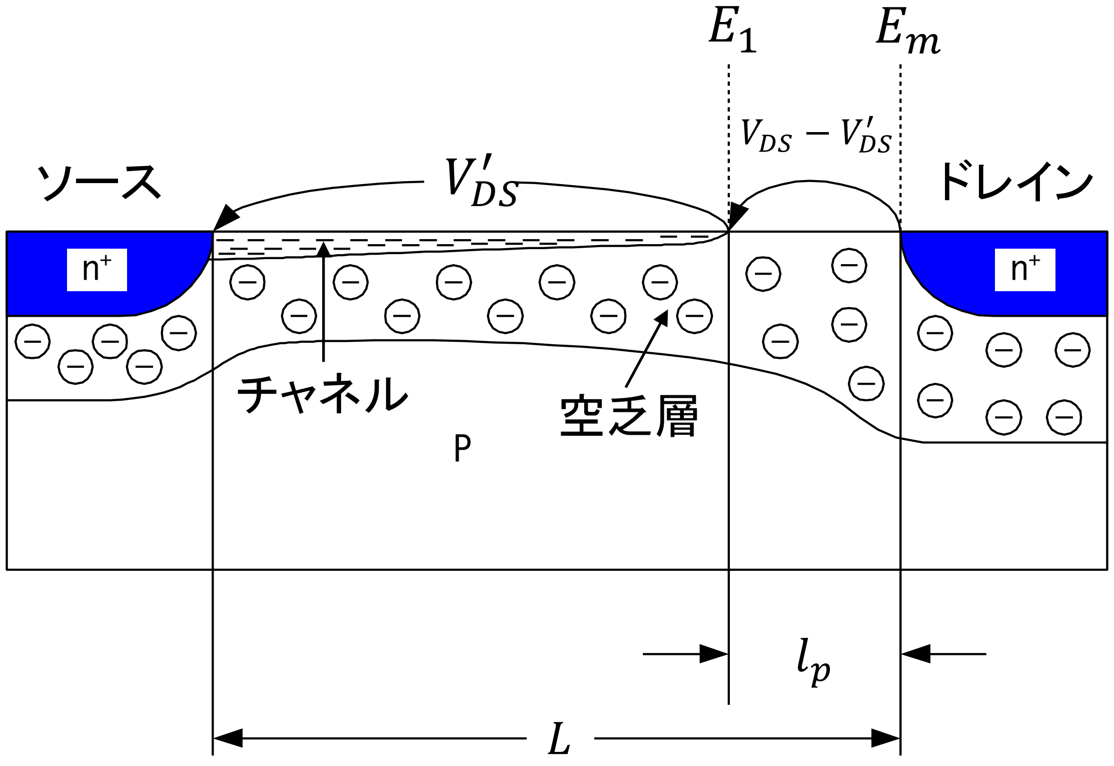
- チャネル長変調
- 短チャネルデバイス
    - 短チャネル効果（電荷配分）、ドレイン～ソース電圧の効果、逆短チャネル効果
- 狭チャネルデバイス
    - 狭チャネル効果、逆狭チャネル効果
- パンチスルー
- キャリア速度飽和
- ホットキャリア効果
- スケーリング
- ソースとドレイン抵抗
- 薄い酸化膜と高ドーピング効果
- 微細物理モデルの統合
- 付録
    - BSIMでの閾値電圧（短チャネル効果：擬似２次元）

（注）以下の本を参考に、本資料を作成。

(1) Yannis Tsividis, Operation and Modeling of the MOS Transistor Second Edition, McGraw-Hill, New York, 1999.

(2) Yannis Tsividis and Colin McAndrew, Operation and Modeling of the MOS Transistor Third Edition, Oxford University Press, New York, 2011.

チャネル長変調（CLM: Channel Length Modulation）



ドレイン側の空乏層によりチャネル長が変化

V'_{DS} ピンチオフ電圧
（飽和電圧）

$$V'_{DS} = (V_{GS} - V_T)/\alpha$$

ピンチオフ領域の長さ導出（１次元解析）

チャネル方向(x:ドレイン方向正)
のポアソンの方程式を解く。

ピンチオフ点を $x = 0$ とし、境界条件を

$\mathrm{E} = -\mathrm{E}_1 \quad (x = 0)$
ピンチオフ領域にかかる電圧:$V_{DS} - V'_{DS}$

とすると、ピンチオフ領域の長さ $\boldsymbol{l_p}$ は

$$l_p = \sqrt{\frac{2\varepsilon_s}{qN_A}}\left[\sqrt{\phi_D + (V_{DS} - V'_{DS})} - \sqrt{\phi_D}\right]$$

となる。

ここで、ϕ_Dは以下で表される。

$$\phi_D = \frac{\varepsilon_s \mathrm{E}_1^2}{2qN_A}$$

(注)
ピンチオフより先にキャリア速度飽和が起こる場合、
E_1をそれが起こる電界の値に置き換える。

チャネル長変調による飽和電流（1）

飽和領域の電流I_{DS}は、l_pを用いて以下で表される。

$$I_{DS} = I'_{DS}\frac{L}{L - l_p} \quad \text{または} \quad \frac{I'_{DS}}{1 - l_p/L}$$

I'_{DS} : 飽和電流

$l_p/L \ll 1$の場合、

$$I_{DS} \approx I'_{DS}\left(1 + \frac{l_p}{L}\right)$$

$$(1+x)^{\alpha} \cong 1 + \alpha x \qquad x \ll 1$$

$$x = -\frac{l_p}{L} \quad \alpha = -1$$

で近似できる。（この形がコンピュータ計算上好まれる。）
ここで、l_pを以下の形にして用いる。

$$\boldsymbol{l_p} = \frac{\boldsymbol{B_1}}{\sqrt{\boldsymbol{N_A}}}\left[\sqrt{\boldsymbol{\phi_D} + (\boldsymbol{V_{DS}} - \boldsymbol{V'_{DS}})} - \sqrt{\boldsymbol{\phi_D}}\right]$$

$B_1 = (2\varepsilon_s/q)^{1/2}$で定数であるが、これと$\phi_D$は、実測値（電流）に合うように選ばれる。

チャネル長変調による飽和電流（2）

l_pを$V_{DS}=V'_{DS}$の周りでテイラー展開すると、以下になる。

$$\begin{cases} f(V_{DS}) = f(V'_{DS}) + \left.\dfrac{df(V_{DS})}{dV_{DS}}\right|_{V_{DS}=V'_{DS}} (V_{DS}-V'_{DS}) \\ f(V_{DS}) = l_p(V_{DS}) \end{cases}$$

$$l_p(V_{DS}) = \frac{B_1}{\sqrt{N_A}}\left[\sqrt{\phi_D + (V_{DS}-V'_{DS})} - \sqrt{\phi_D}\right]$$

$$\approx l_p(V'_{DS}) + \frac{B_1}{\sqrt{N_A}}\left.\frac{1}{2\sqrt{\phi_D + (V_{DS}-V'_{DS})}}\right|_{V_{DS}=V'_{DS}} (V_{DS}-V'_{DS}) = \frac{B_1}{\sqrt{N_A}}\frac{(V_{DS}-V'_{DS})}{2\sqrt{\phi_D}}$$

I_{DS}は、以下となる。

$$I_{DS} \approx I'_{DS}\left(1+\frac{l_p}{L}\right) \approx I'_{DS}\left[1+\frac{1}{L\sqrt{N_A}}\frac{B_1}{2\sqrt{\phi_D}}(V_{DS}-V'_{DS})\right] = \boldsymbol{I'_{DS}[1+(V_{DS}-V'_{DS})/V_A]}$$

となる。ここで、V_Aは以下で表される。

$$V_A = B_2 L\sqrt{N_A}, \quad \text{（但し、} B_2 = 2\sqrt{\phi_D}/B_1\text{）}$$

チャネル長変調による飽和電流(3)

飽和電流I_{DS}を以下のようにも表す。

$$I_{DS} \quad = I'_{DS}[1 + (V_{DS} - V'_{DS})/(V_A + V'_{DS})]$$

⇒ 飽和点 V'_{DS}で I_{DS}-V_{DS} 特性は**不連続**

または、

$$I_{DS} \quad = \hat{I}_{DS}\left[1 + \left(V_{DS} - \hat{V}_{DS}\right)/\left(V_A + \hat{V}_{DS}\right)\right] \qquad (V_{DS} > \hat{V}_{DS})$$

$$\hat{I}_{DS} = \frac{W}{L}\mu C'_{ox}\left[(V_{GS} - V_T)\hat{V}_{DS} - \frac{\alpha}{2}\hat{V}_{DS}^2\right]$$

⇒ $\hat{V}_{DS}$で I_{DS}-V_{DS} 特性は**連続**

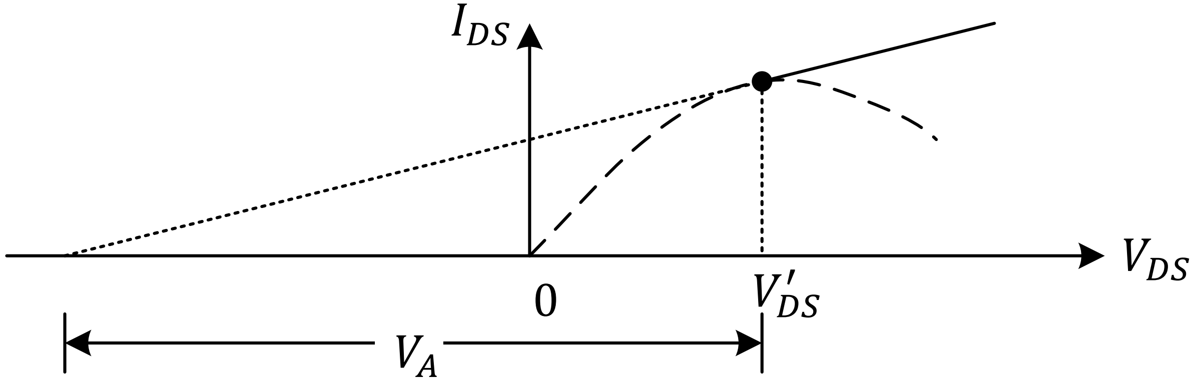
上記の飽和領域と以下の非飽和領域の電流式

$$I_{DS} = \frac{W}{L}\mu C'_{ox}\left[(V_{GS} - V_T)V_{DS} - \frac{\alpha}{2}{V_{DS}}^2\right] \qquad (V_{DS} \le \hat{V}_{DS})$$

の dI_{DS}/dV_{DS}を等しいとして$\hat{V}_{DS}$を求めると、以下になる。

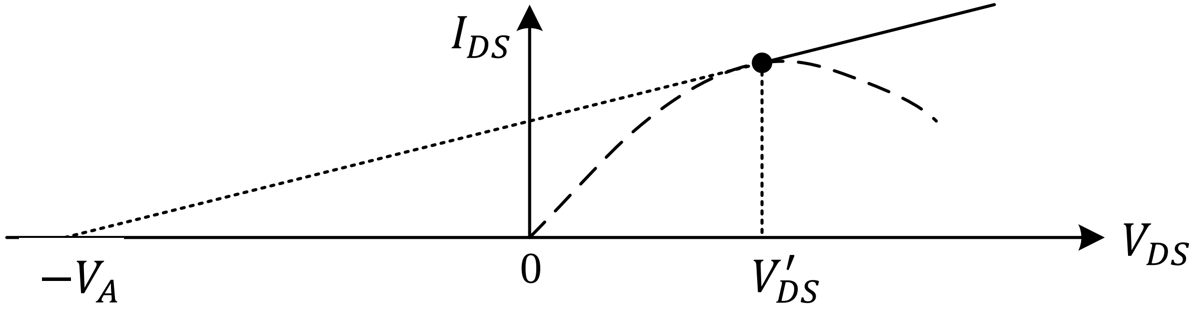
$$\hat{V}_{DS} = V_A\left[\sqrt{1 + \frac{2(V_{GS} - V_T)}{\alpha V_A}} - 1\right]$$

飽和領域のモデル



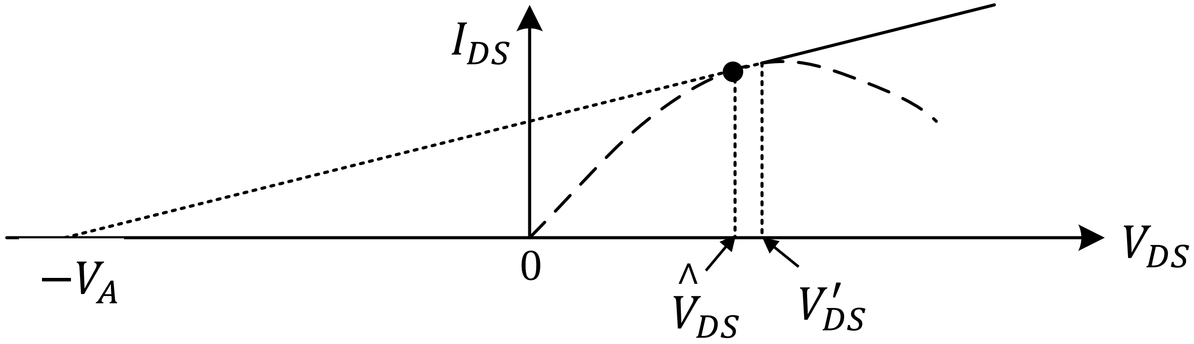
$$I_{DS} = I'_{DS}[1 + (V_{DS} - V'_{DS})/V_A]$$

⇒ 飽和点 V'_{DS}で I_{DS}-V_{DS} 特性は**不連続**



$$I_{DS} = I'_{DS}[1 + (V_{DS} - V'_{DS})/(V_A + V'_{DS})]$$

⇒ 飽和点 V'_{DS}で I_{DS}-V_{DS} 特性は**不連続**



$$\hat{V}_{DS} = V_A\left[\sqrt{1 + \frac{2(V_{GS} - V_T)}{\alpha V_A}} - 1\right]$$

⇒ $\hat{V}_{DS}$で I_{DS}-V_{DS} 特性は**連続**

ピンチオフ領域の長さ導出（：２次元解析）

2次元解析によりl_pを導出すると、l_pは以下になる*。

$$l_p = l_a \ln \frac{[(V_{DS} - V'_{DS})/l_a] + \mathrm{E}_m}{\mathrm{E}_1}$$

$$\mathrm{E}_m = \sqrt{\frac{(V_{DS} - V'_{DS})^2}{l_a^2} + \mathrm{E}_1^2}, \quad l_a = \sqrt{\frac{\varepsilon_s}{\varepsilon_{ox}} t_{ox} d_j} \approx \sqrt{3 t_{ox} d_j}$$

t_{ox}: ゲート酸化膜厚
ε_s: 半導体(Si)の誘電率
ε_{ox}: ゲート酸化膜(SiO_2)の誘電率

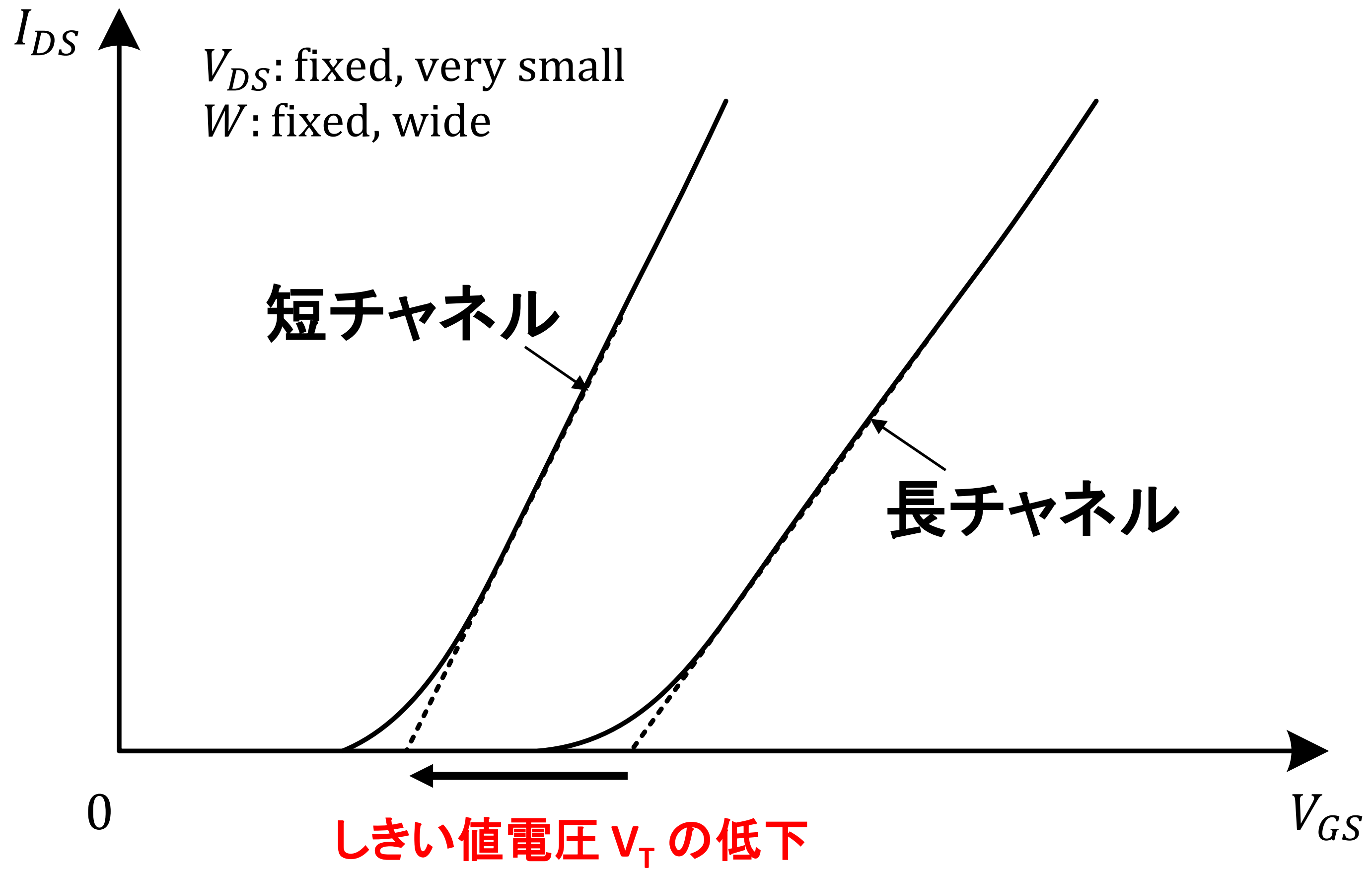
ここで、E_mはx方向の最大電界、d_jはドレインの接合深さ、
E_1は電子または正孔の速度飽和時の電界である。
ここで、E_mを $\mathrm{E}_1 + (\mathrm{const})[(V_{DS} - V'_{DS})/l_a]$ で近似すると、l_pは

$$l_p = l_a \ln \left[1 + \frac{V_{DS} - V'_{DS}}{V_E} \right]$$

となる。V_Eは実験的に決められる。

*Y. A. Elmansy and A. R. Boothroyd, “A Simple two-dimensional model for IGFET operation in the saturation region,” IEEE Transaction on Electron Devices, vol. ED-24, pp.254-262, 1977.

チャネル長の違いによるI_{DS} vs. V_{GS}特性



短チャネル効果（電荷配分：1）

短チャネルトランジスタの実効閾値電圧$\hat{V}_T$は、

$$\hat{V}_T = V_{FB} + \phi_0 + \frac{\hat{Q}'_{B1}}{Q'_B}\gamma\sqrt{\phi_0 + V_{SB}}$$

である。ここで、$\hat{Q}'_{B1}$は実効空乏層電荷であり、

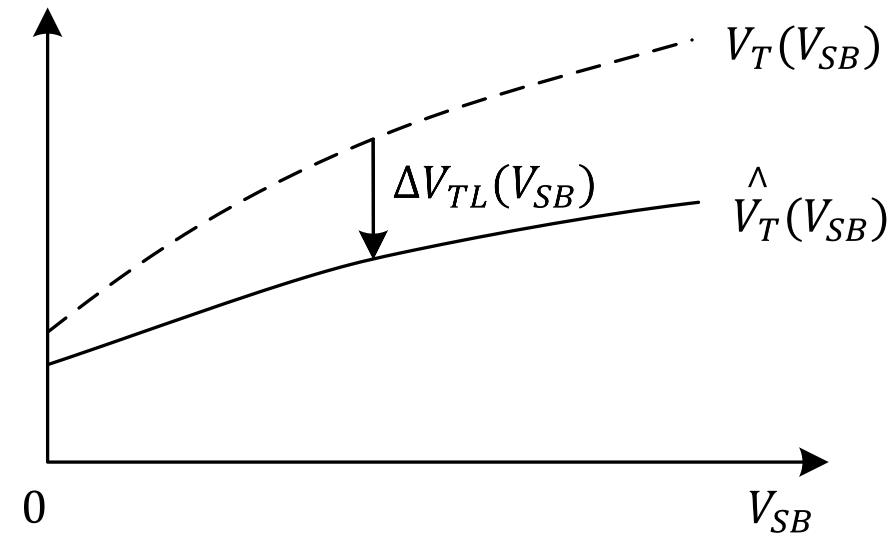
$\hat{V}_T$はまた、

$$\hat{V}_T = V_T + \Delta V_{TL}$$

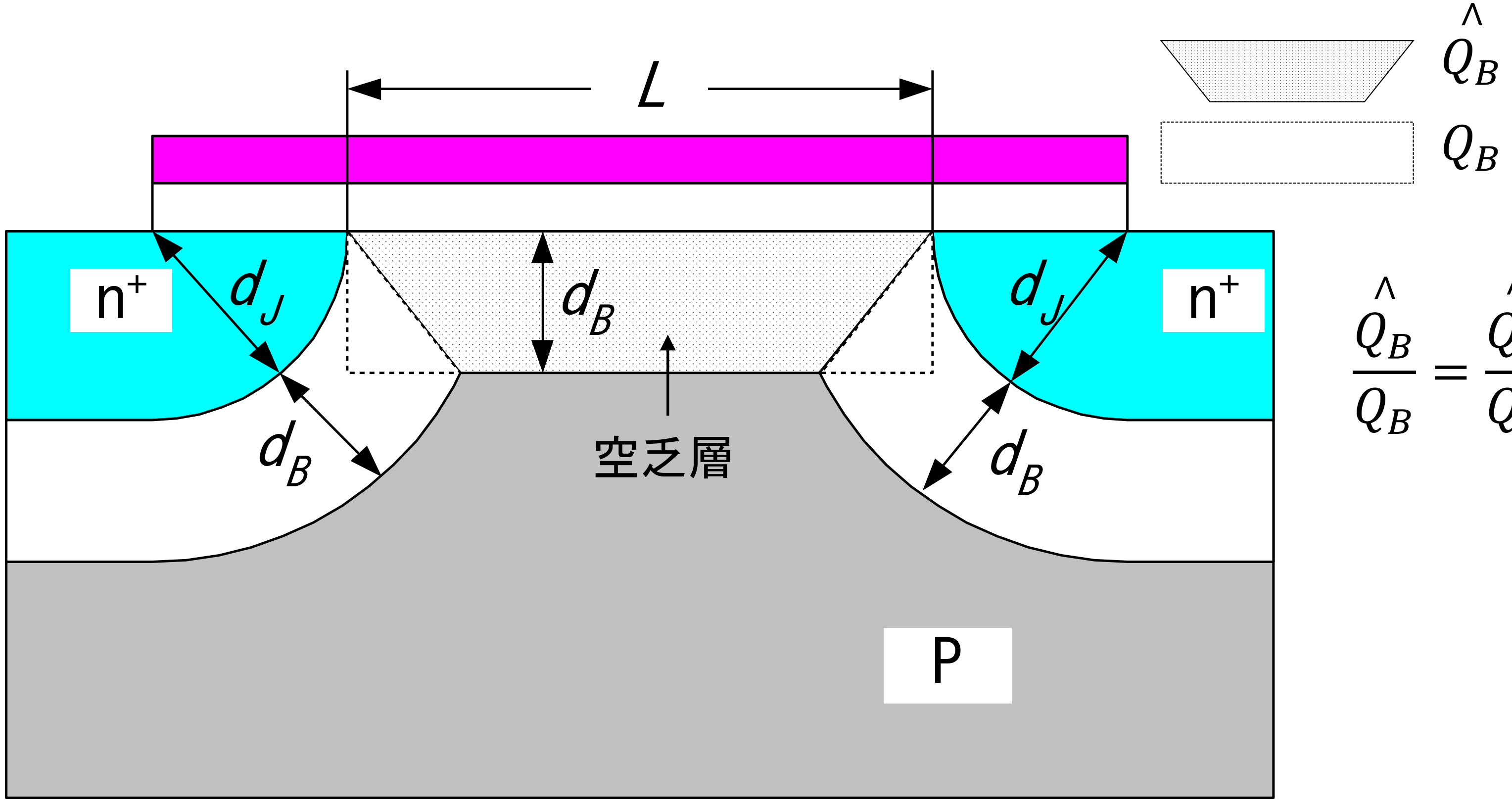
で表される。ここで、

$$V_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}}, \qquad \Delta V_{TL} = \left(\frac{\hat{Q}'_{B1}}{Q'_B} - 1\right)\gamma\sqrt{\phi_0 + V_{SB}}$$

である。ΔV_{TL}は閾値電圧の変化量を表す。



短チャネル効果（電荷配分）



$$\frac{\hat{Q}_B}{Q_B} = \frac{\hat{Q}'_B}{Q'_B}$$

$$\hat{V}_T = V_{FB} + \phi_0 + \frac{\hat{Q}'_{B1}}{Q'_B}\gamma\sqrt{\phi_0 + V_{SB}}$$

$$\hat{Q}'_B/Q'_B = 1 - \frac{d_j}{L}\left(\sqrt{1 + \frac{2d_B}{d_j}} - 1\right)$$

短チャネル効果（電荷配分：２）

$\hat{Q}'_B/Q'_B$ の導出:　空乏層幅d_Bは

$$d_B = \zeta\sqrt{\phi_0 + V_{SB}} \quad \left(\text{但し、}\zeta = \sqrt{\frac{2\varepsilon_s}{qN_A}}\right)$$

である。これを使うと、$\hat{Q}'_B/Q'_B$ は

$$\hat{Q}'_B/Q'_B = 1 - \frac{d_j}{L}\left(\sqrt{1 + \frac{2d_B}{d_j}} - 1\right)$$

となる。

$2d_B/d_j \ll 1$の場合、$\hat{Q}'_B/Q'_B$ は

$$\hat{Q}'_B/Q'_B \approx 1 - \frac{d_B}{L}$$

で近似される。
$2d_B/d_j$ が大きい場合も考慮して、
以下で表す。

$$\hat{Q}'_B/Q'_B = 1 - \beta_1\frac{d_B}{L} \quad (\text{但し、}\beta_1\text{は定数})$$

短チャネル効果（電荷配分：３）

β_1を含む $\hat{Q}'_B/Q'_B$ の近似式を用いると、$\hat{V}_T$は

$$\hat{V}_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}}\left(1 - \frac{\beta_1 \zeta}{L}\sqrt{\phi_0 + V_{SB}}\right)$$

となる。また、ΔV_{TL}は以下になる。

$$\boldsymbol{\Delta V_{TL} = -2\beta_1 \frac{\varepsilon_s}{\varepsilon_{ox}} \frac{t_{ox}}{L}(\phi_0 + V_{SB})}$$

$\boldsymbol{\Delta V_{TL} \propto 1/L}$　　（t_{ox}とV_{SB}を固定した場合）

短チャネル効果（ドレイン～ソース電圧の影響）

ドレイン電圧が増大した場合、$\hat{Q}'_B/Q'_B$ は以下になる。

$$\hat{Q}'_B/Q'_B = 1 - \beta_1 \frac{1}{L}\frac{d_{BS} + d_{BD}}{2}$$ （但し、β_1は定数）

ここで、d_{BS}とd_{BD}はそれぞれソース側とドレイン側の空乏層幅であるため、

$$\frac{d_{BS} + d_{BD}}{2} = \frac{\zeta}{2}\left(\sqrt{\phi_0 + V_{SB}} + \sqrt{\phi_0 + V_{DB}}\right)$$ （但し、$V_{DB} = V_{DS} + V_{SB}$）

$$\cong \zeta\left(\sqrt{\phi_0 + V_{SB}} + \frac{\beta_2 V_{DS}}{\sqrt{\phi_0 + V_{SB}}}\right)$$ （但し、$\beta_2 = 0.25$）

となる。上記近似はV_{DS}が小の場合に成り立ち、$\hat{V}_T$とΔV_{TL}は以下になる。

$$\hat{V}_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}}\left[1 - \frac{\beta_1 \zeta}{L}\left(\sqrt{\phi_0 + V_{SB}} + \frac{\beta_2 V_{DS}}{\sqrt{\phi_0 + V_{SB}}}\right)\right]$$

$$\Delta V_{TL} = -2\beta_1 \frac{\varepsilon_s}{\varepsilon_{ox}}\frac{t_{ox}}{L}\left[(\phi_0 + V_{SB}) + \beta_2 V_{DS}\right]$$

短チャネル効果（ドレイン～ソース電圧の影響：２次元解析）

擬似２次元解析によると、ΔV_{TL}は以下の如くになる*。

$$\Delta V_{TL} \approx -[3(\phi_{bi} - \phi_0) + V_{DS}]e^{-L/\lambda}$$

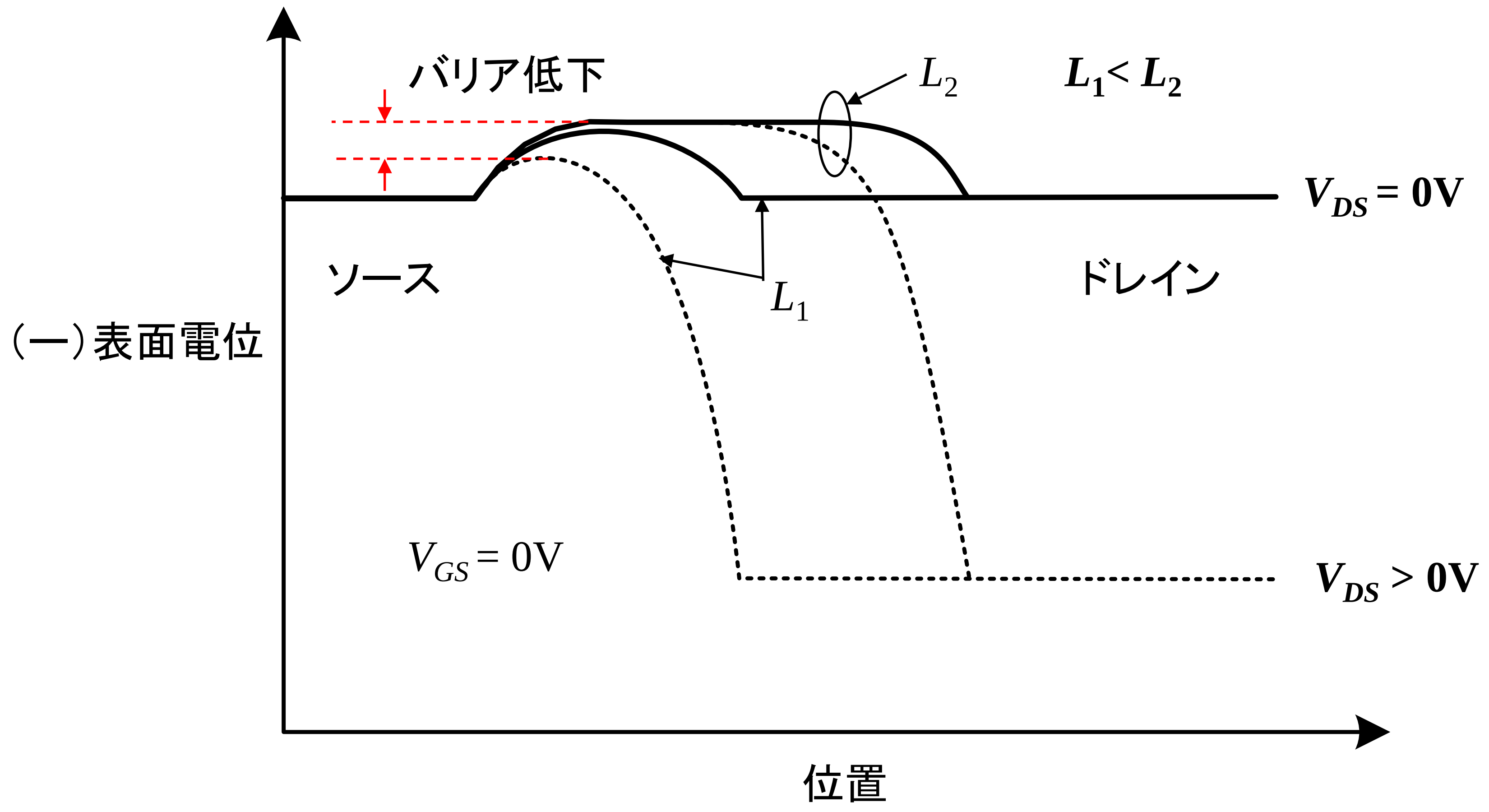
ここで、ϕ_{bi}はソースまたはドレインとチャネル間の接合電位であり、
λ（特性長：Characteristic length）は以下である。

$$\lambda = \sqrt{\frac{\varepsilon_s t_{ox} d_B}{\varepsilon_{ox} \beta_3}}$$

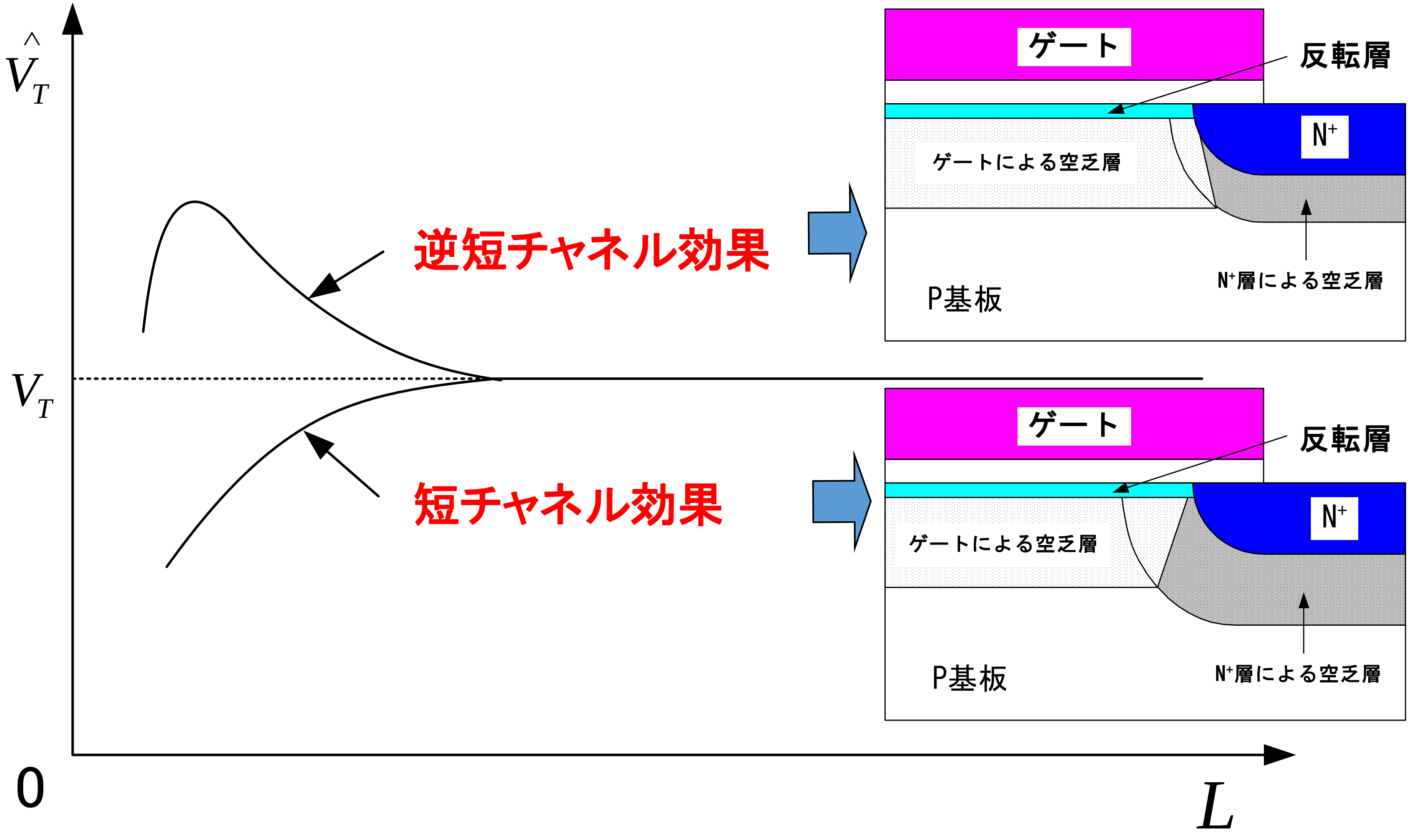
ここで、d_Bはチャネル下の空乏層深さであり、$\beta_3 (\approx 1)$は
フィッティングパラメータである。
なお、上記ΔV_{TL}は$L \gg d_B$で成立する。

*Z-H Liu, et. Al., "Threshold voltage model for deep-submicrometer MOSFET's," IEEE Transaction on Electron Devices, Vol. 40, pp.86-95, 1993.

ドレイン電圧/短チャネル化によるバリア低下
(DIBL: Drain Induced Barrier Lowering)

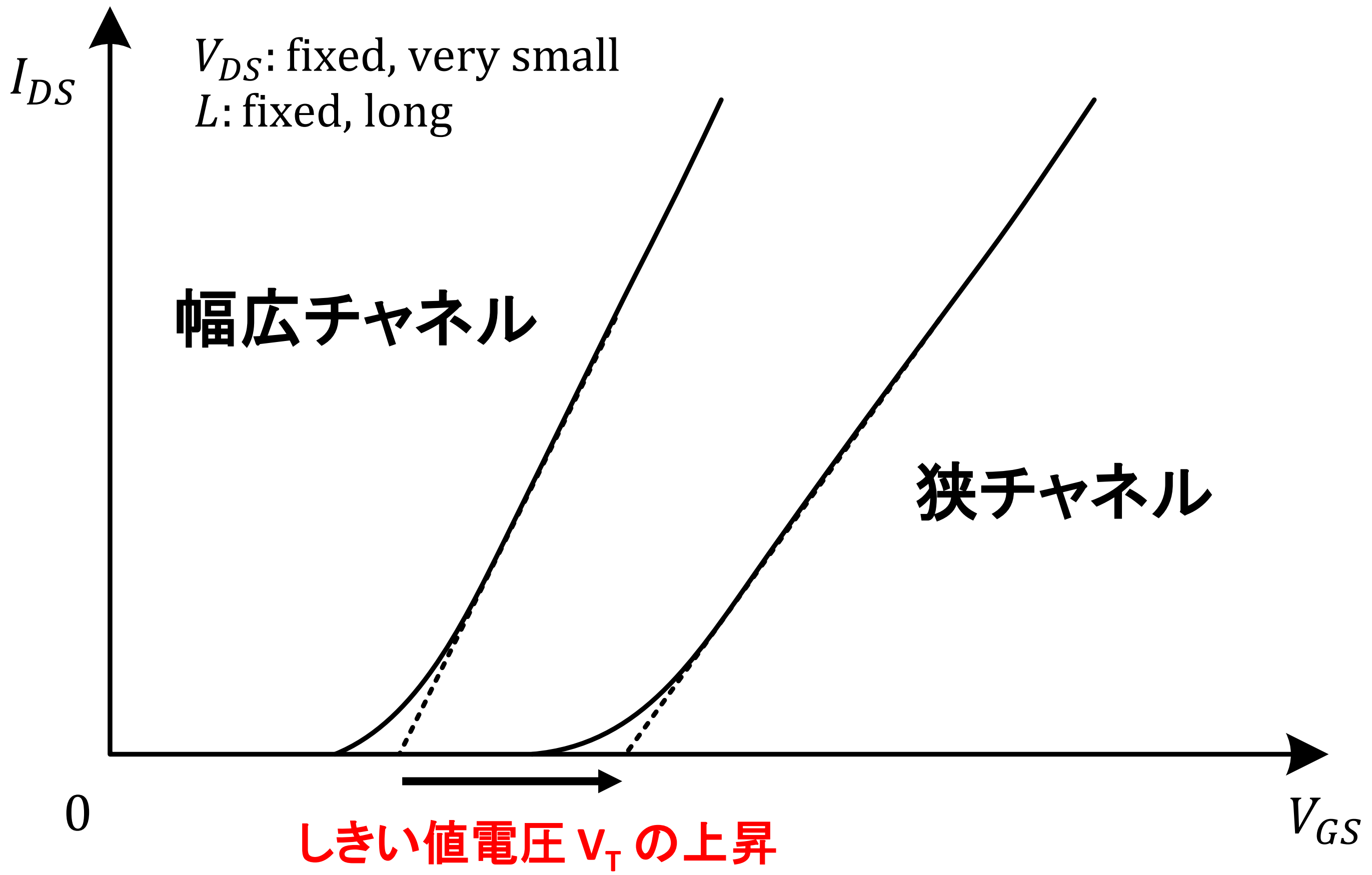


短/逆短チャネル効果



$\hat{V}_T$
V_T
逆短チャネル効果
短チャネル効果
0
L
ゲート
反転層
N+
ゲートによる空乏層
N+層による空乏層
P基板
ゲート
反転層
N+
ゲートによる空乏層
N+層による空乏層
P基板

チャネル幅の違いによるI_{DS} vs. V_{GS}特性



LOCOS分離の狭チャネル効果（1）

狭チャネルトランジスタの実効閾値電圧$\hat{V}_T$は、

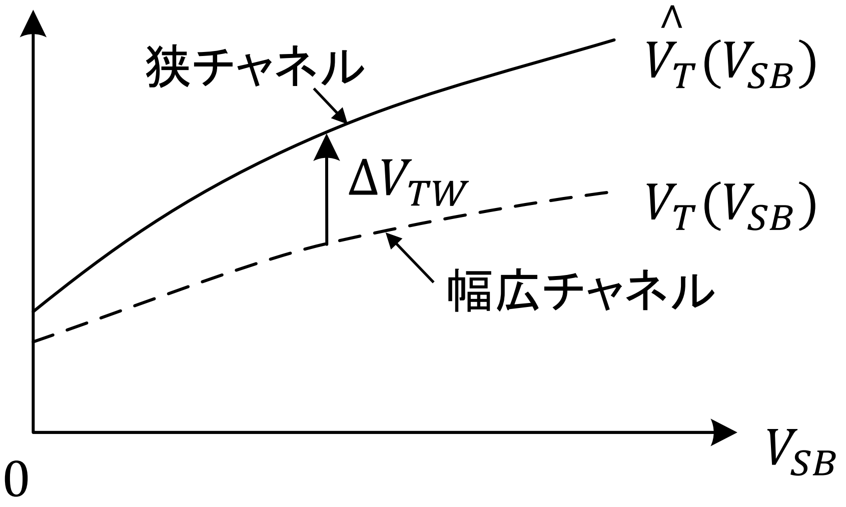
$$\hat{V}_T = V_{FB} + \phi_0 + \frac{\hat{Q}'_{B1}}{Q'_B}\gamma\sqrt{\phi_0 + V_{SB}}$$

である。ここで、$\hat{Q}'_{B1}$は、実効空乏層電荷であり、$\hat{Q}'_{B1}/Q'_B > 1$ である。$\hat{V}_T$はまた、

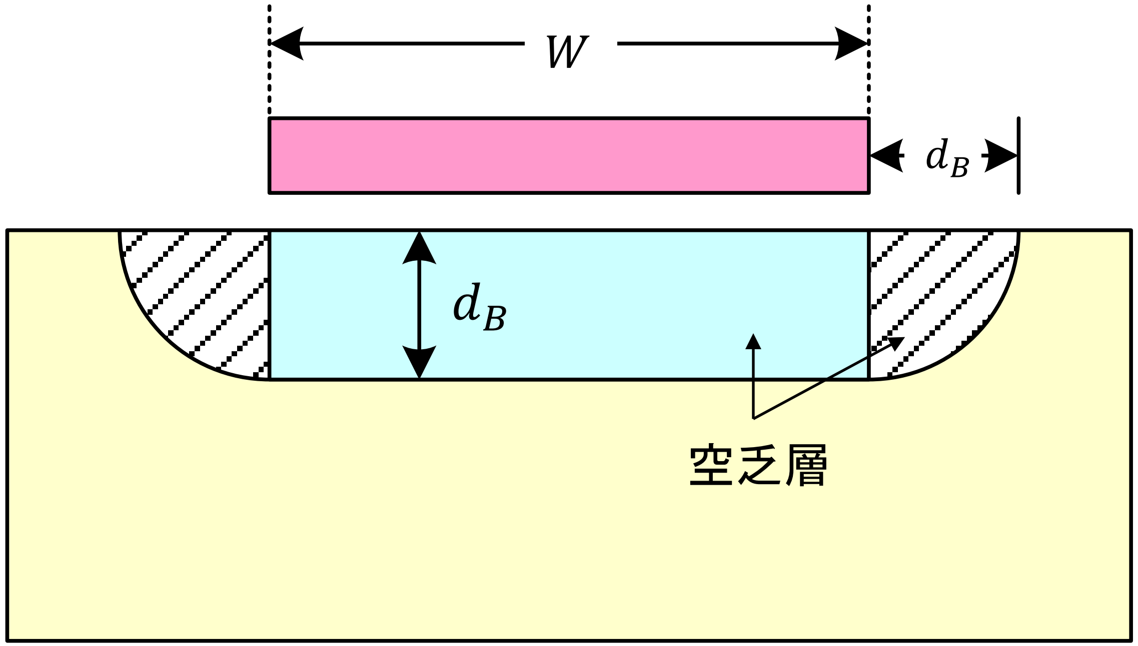
$$\hat{V}_T = V_T + \Delta V_{TW}$$

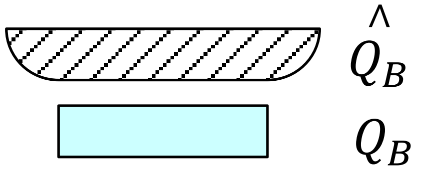
で表される。ここで、V_TとΔV_{TW}は以下である。

$$V_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}}, \qquad \Delta V_{TW} = \left(\frac{\hat{Q}'_{B1}}{Q'_B} - 1\right)\gamma\sqrt{\phi_0 + V_{SB}}$$



狭チャネル効果（電荷配分）





$$\frac{\hat{Q}_B}{Q_B} = \frac{\hat{Q}'_B}{Q'_B}$$

LOCOS分離の狭チャネル効果(2)

LOCOSの場合、$\hat{Q}'_{B1}/Q'_B$を以下の如く近似できる。

$$\frac{\hat{Q}'_{B1}}{Q'_B} = 1 + \beta_4 \frac{\pi}{2} \frac{d_B}{W}$$

ここで、β_4は通常1であり、フィティングパラメータとして用いる。
これから$\hat{V}_T$は以下になる。

$$\hat{V}_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}}\left(1 + \beta_4 \frac{\zeta\pi}{2W}\sqrt{\phi_0 + V_{SB}}\right)$$

また、ΔV_{TW}は以下になる。

$$\Delta V_{TW} = \beta_4 \frac{\zeta\pi}{2W}\sqrt{\phi_0 + V_{SB}}\gamma\sqrt{\phi_0 + V_{SB}}$$

$$= \beta_4\pi \frac{\zeta\gamma}{2W}(\phi_0 + V_{SB}) = \beta_4\pi \frac{\varepsilon_s}{\varepsilon_{ox}} \frac{t_{ox}}{W}(\phi_0 + V_{SB})$$

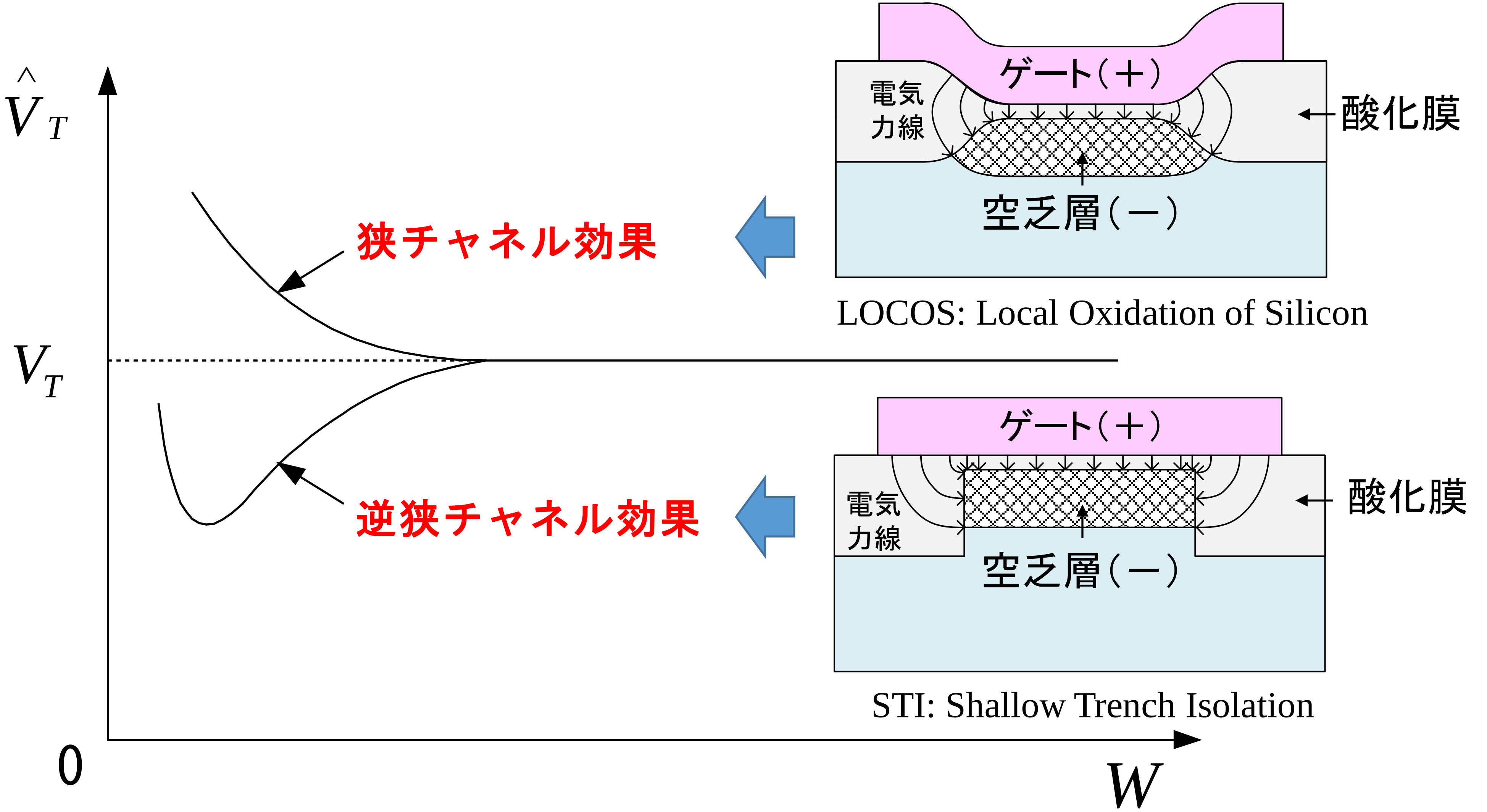
⇒ $\boldsymbol{\Delta V_{TW} \propto 1/W}$ (t_{ox}とV_{SB}を固定した場合)

$$d_B = \zeta\sqrt{\phi_0 + V_{SB}}$$

$$\zeta = \sqrt{\frac{2\varepsilon_s}{qN_A}}$$

$$\gamma = \frac{\sqrt{2q\varepsilon_s N_A}}{C'_{ox}}$$

狭/逆狭チャネル効果



$\hat{V}_T$
V_T
0
W
狭チャネル効果
逆狭チャネル効果
ゲート(+)
電気
力線
空乏層(−)
酸化膜
LOCOS: Local Oxidation of Silicon
ゲート(+)
電気
力線
空乏層(−)
酸化膜
STI: Shallow Trench Isolation

STI分離の狭チャネル効果(1)

STIの場合の狭チャネル効果による $\hat{V}_T$は、以下である。

$$\hat{V}_T = V_{FB} + \phi_0 - \frac{Q_B}{C'_{ox}WL + 2C_F}$$

ここで、C_Fはフリンジング容量である。$\hat{V}_T$はまた、以下で表される。

$$\hat{V}_T = V_{FB} + \phi_0 - \frac{\hat{Q}_{B1}}{C'_{ox}WL}$$

ここで、$\hat{Q}_{B1}$は実効空乏層電荷である。上２式を比較して、以下を得る。

$$\frac{\hat{Q}_{B1}}{Q_B} = \frac{C'_{ox}WL}{C'_{ox}WL + 2C_F} < 1$$

STI分離の狭チャネル効果（２）

C_Fは、以下である*。

$$C_F = \frac{2\varepsilon_{ox}L}{\pi}\ln\left(\frac{2t_{Fox}}{t_{ox}}\right)$$

ここで、t_{Fox}はフィールド酸化膜厚である。このC_Fから以下を得る。

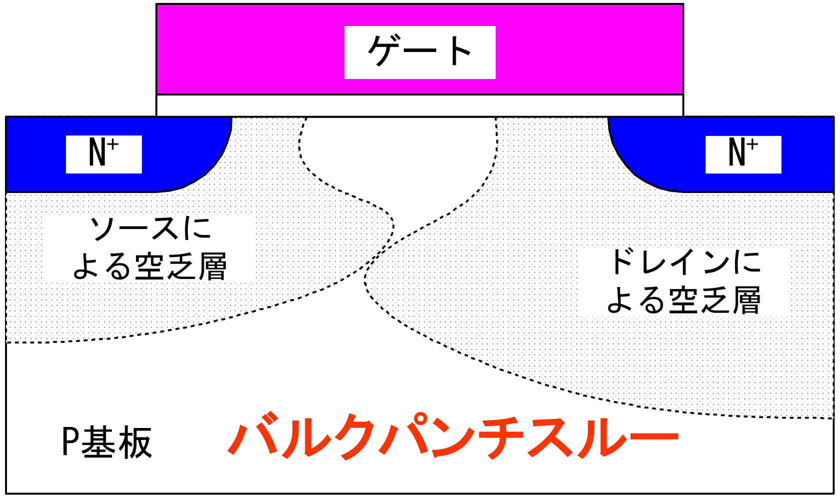
$$\frac{\hat{Q}_{B1}}{Q_B} = \frac{W}{W+F}, \qquad \text{但し、} F = \frac{4t_{ox}}{\pi}\ln\left(\frac{2t_{Fox}}{t_{ox}}\right)$$

したがって$\hat{V}_T$は、以下になる。

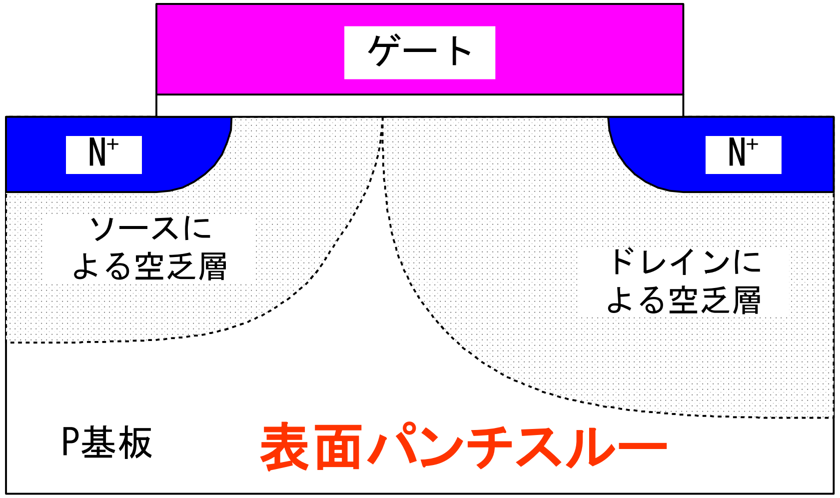
$$\hat{V}_T = V_{FB} + \phi_0 + \gamma\sqrt{\phi_0 + V_{SB}}\,\frac{W}{W+F}$$

* L. A. Akers, et. al., “Characterization of the inverse-narrow-width effect,” IEEE Transaction on Electron Devices, vol. ED-34, pp. 2476-2484, 1987.

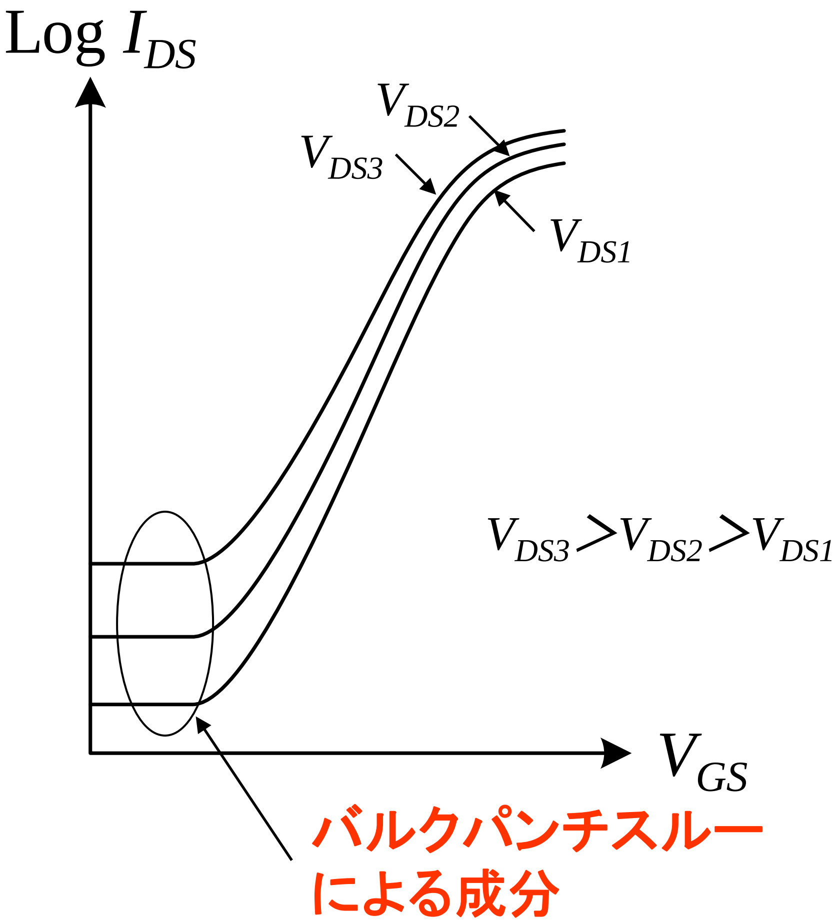
パンチスルー



ゲート
N^+
N^+
ソースに
よる空乏層
ドレインに
よる空乏層
P基板
バルクパンチスルー



ゲート
N^+
N^+
ソースに
よる空乏層
ドレインに
よる空乏層
P基板
表面パンチスルー



$\mathrm{Log}\ I_{DS}$
V_{DS2}
V_{DS3}
V_{DS1}
$V_{DS3}>V_{DS2}>V_{DS1}$
V_{GS}
バルクパンチスルー
による成分

キャリアの速度飽和

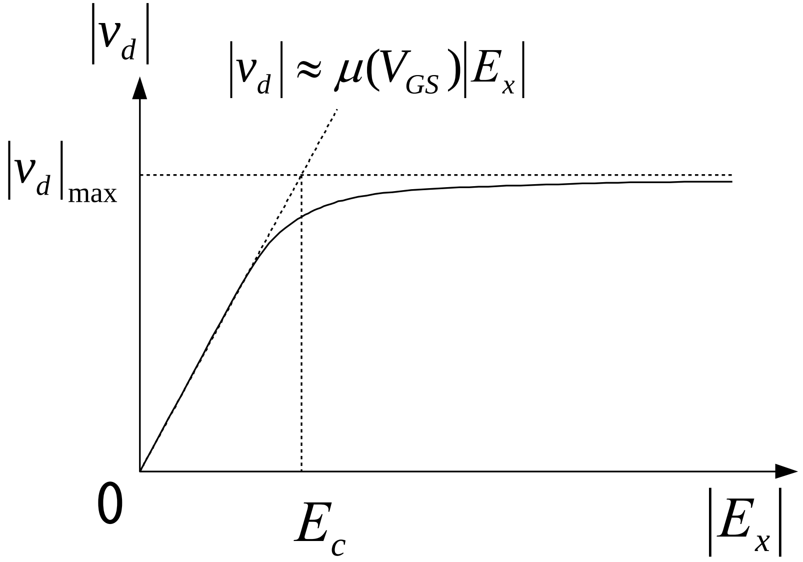
■ キャリアの速度飽和を含む電流式

$$I_{DSN,\text{速度飽和を含む}} = \frac{I_{DSN,\text{速度飽和を含まない}}}{1 + V_{DS}/(L\mathrm{E}_c)}$$

■ 電界が臨界電界より小： $|\mathrm{E}_x| \ll \mathrm{E}_c \Rightarrow |v_d| \approx \mu|\mathrm{E}_x|$

■ 電界が臨界電界より大： $|\mathrm{E}_x| \gg \mathrm{E}_c \Rightarrow |v_d| \approx |v_d|_{\max}$

$$\text{臨界電界: } \mathrm{E}_c = \frac{|v_d|_{\max}}{\mu}$$



$|v_d|$ ：キャリア速度

μ ：移動度

$|E_x|$ ：横方向（チャネルに沿った方向）の電界

キャリア速度飽和の解析（1）

$|v_d|$を経験的な以下の関係式で表す。

$$|v_d| = |v_d|_{\max} \frac{|\mathrm{E}_x|/\mathrm{E}_c}{1 + |\mathrm{E}_x|/\mathrm{E}_c}$$

ここで、$|\mathrm{E}_x| = dV_{CB}/dx$ であるから、

$$|v_d(x)| = |v_d|_{\max} \frac{(1/\mathrm{E}_c)(dV_{CB}/dx)}{1 + (1/\mathrm{E}_c)(dV_{CB}/dx)}$$

$$= \mu \frac{(dV_{CB}/dx)}{1+(1/\mathrm{E}_c)(dV_{CB}/dx)}$$

となる。

一方、非飽和領域での電流I_{DSN}は

$$I_{DSN} = W(-Q_I')|v_d(x)|$$

であるから、

$$I_{DSN}\left(1 + \frac{1}{\mathrm{E}_c}\frac{dV_{CB}}{dx}\right) = \mu W(-Q_I')\frac{dV_{CB}}{dx}$$

となる。これを、$x = 0(V_{CB} = V_{SB})$から
$x = L(V_{CB} = V_{DB})$まで積分する。

キャリア速度飽和の解析（２）

積分の結果、以下を得る。

$$I_{DSN}\left(L+\frac{(V_{DB}-V_{SB})}{\mathrm{E}_c}\right)=\mu W\int_{V_{SB}}^{V_{DB}}(-Q_I')dV_{CB}$$

$$I_{DSN}=\frac{W}{L}\frac{\mu}{1+V_{DS}/(L\mathrm{E}_c)}\int_{V_{SB}}^{V_{DB}}(-Q_I')dV_{CB}$$

ここで、$V_{DB}-V_{SB}=V_{DS}$である。この式を完全対称強反転モデルの式

$$I_{DSN}=\frac{W}{L}\int_{V_{SB}}^{V_{DB}}\mu(-Q_I')dV_{CB} \qquad \text{（直接導出）}$$

とμを一定として比較すると、以下になる。

$$I_{DSN,\ including\ \ velocity\ \ saturation}=\frac{I_{DSN,\ not\ \ including\ \ velocity\ \ saturation}}{1+V_{DS}/(L\mathrm{E}_c)}$$

キャリア速度飽和の解析（３）

簡単化されたソース参照強反転モデルの式に速度飽和効果を入れると、

$$I_{DS} = \frac{W}{L}\frac{\mu C'_{ox}\left[(V_{GS}-V_T)V_{DS}-\frac{\alpha}{2}V_{DS}^2\right]}{1+V_{DS}/(L\mathrm{E}_c)},\quad V_{DS} \le V'_{DS}$$

となる。$dI_{DS}/dV_{DS} = 0$から 飽和時の$V_{DS}(= V'_{DS})$は以下になる。

$$V'_{DS} = \frac{V_{GS}-V_T}{\alpha}\frac{2}{\sqrt{1+\left(\frac{V_{GS}-V_T}{\alpha}\right)\bullet\frac{2}{L\mathrm{E}_c}}+1}$$

また、飽和時の電流は、V_{DS}をV'_{DS}に、Lを$L-l_p$に置換えて、以下になる。

$$I_{DS} = \frac{W\mu C'_{ox}\left[(V_{GS}-V_T)V'_{DS}-\frac{\alpha}{2}V'^2_{DS}\right]}{L\left(1-\frac{l_p}{L}+\frac{V'_{DS}}{L\mathrm{E}_c}\right)}$$

キャリア速度飽和の解析（4）

Lが小さくなると、V'_{DS}も小さくなる。したがって、I'_{DS}は

$$I'_{DS} \approx \frac{\mu C'_{ox}(W/L)(V_{GS} - V_T)V'_{DS}}{V'_{DS}/(L\mathrm{E}_c)} \approx WC'_{ox}(V_{GS} - V_T)\mu\mathrm{E}_c$$

I'_{DS}：飽和電流

で近似できる。ここで、$l_p/L \ll 1$と仮定してある。
すなわち、**I'_{DS}は$V_{GS} - V_T$にほぼ比例**する。

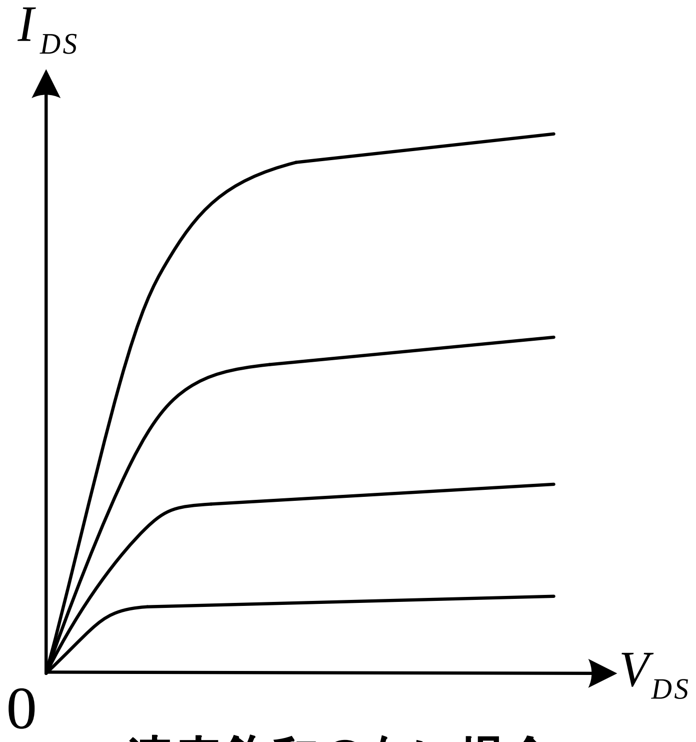
ここで、チャネル電荷が場所xに依存しなく、一定であるとすると、
$-Q'_I \approx C'_{ox}(V_{GS} - V_T)$であるから、以下を得る。

$$I'_{DS} \approx W(-Q'_I)|v_d|_{\max}$$

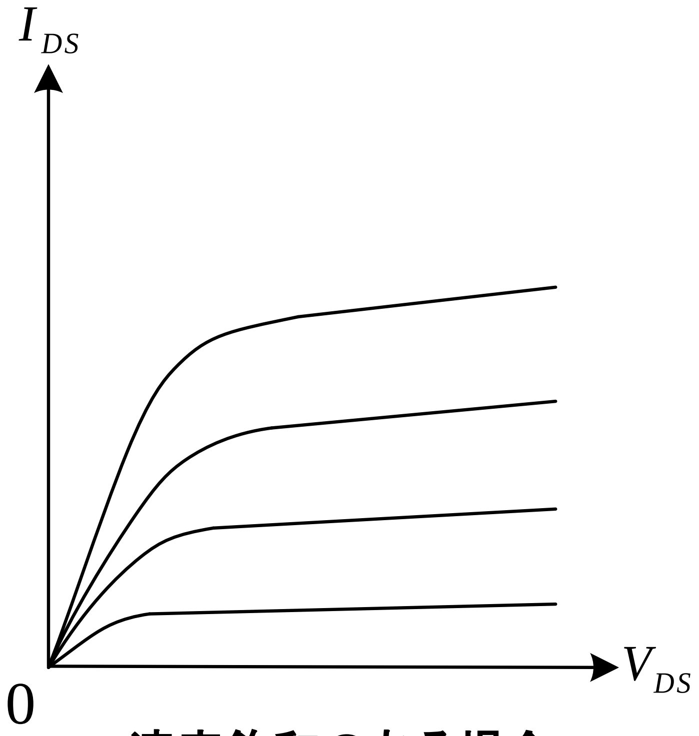
I_{DS}-V_{DS}特性：速度飽和の有無

$$I_{DS} = \frac{W}{L}\mu C'_{ox}\frac{(V_{GS}-V_T)^2}{2\alpha}$$

$$I_{DS} \approx W C'_{ox}(V_{GS}-V_T)\mu \mathrm{E}_c$$

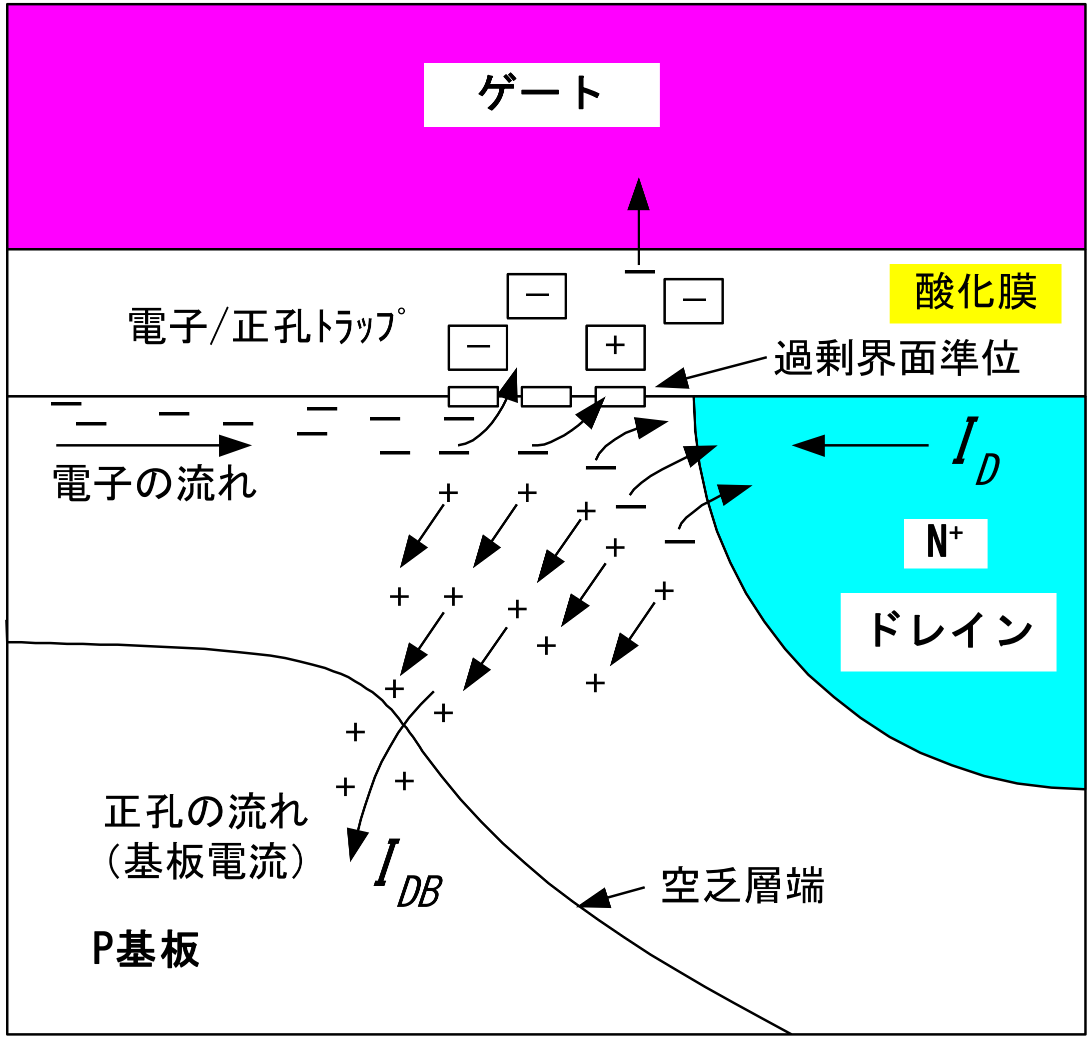


速度飽和のない場合



速度飽和のある場合

ホットキャリア効果



- 電子/正孔トラップ
- 過剰界面準位

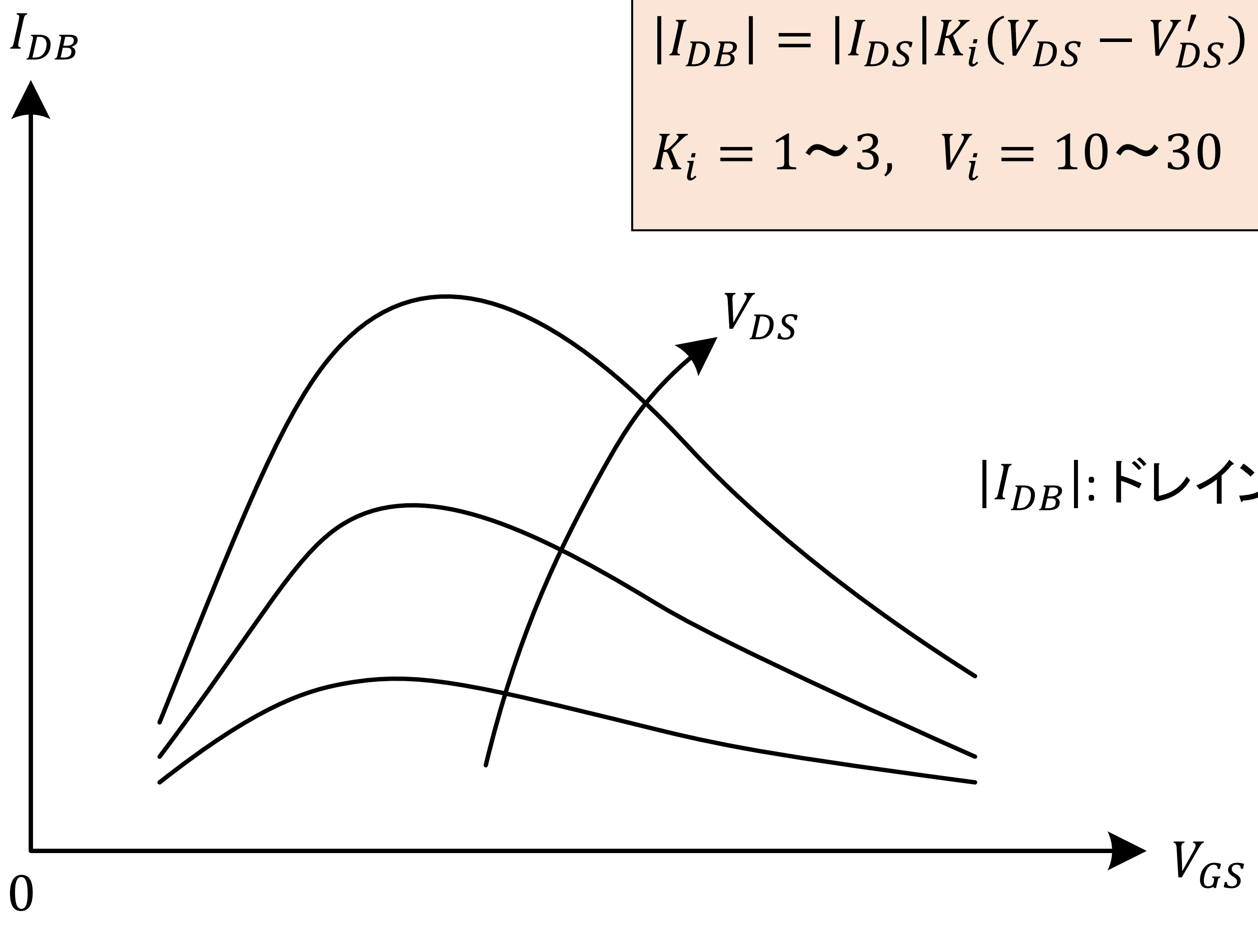
↓

- 閾値電圧上昇
  ソース・ドレイン逆方向
  閾値電圧上昇顕著
- ドライブ能力低下
  ドレイン抵抗増加

基板電流vs.ゲート～ソース電圧

$$|I_{DB}| = |I_{DS}|K_i(V_{DS} - V'_{DS})\exp\left(-\frac{V_i}{V_{DS} - V'_{DS}}\right)$$

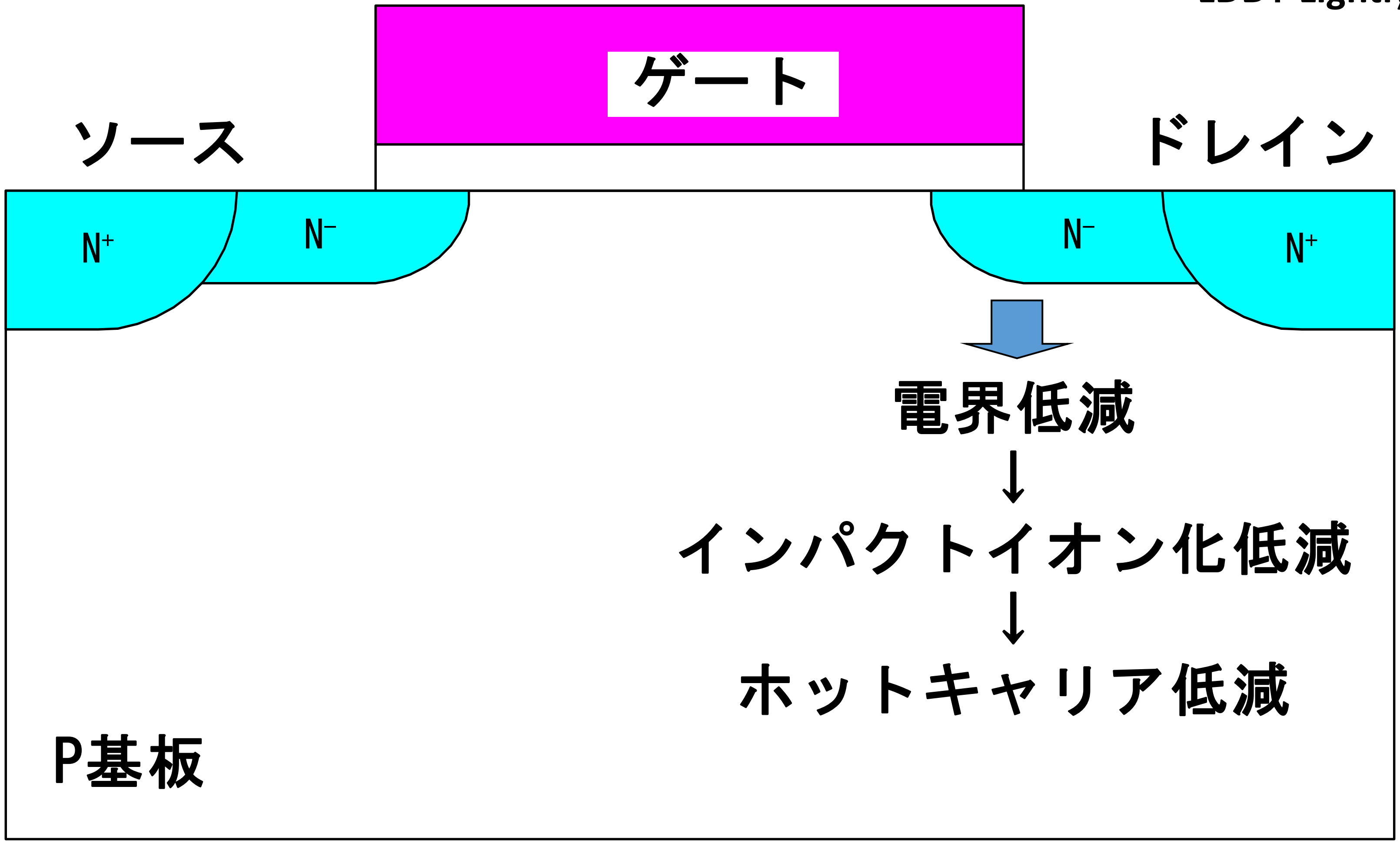
$K_i = 1〜3$，　$V_i = 10〜30$



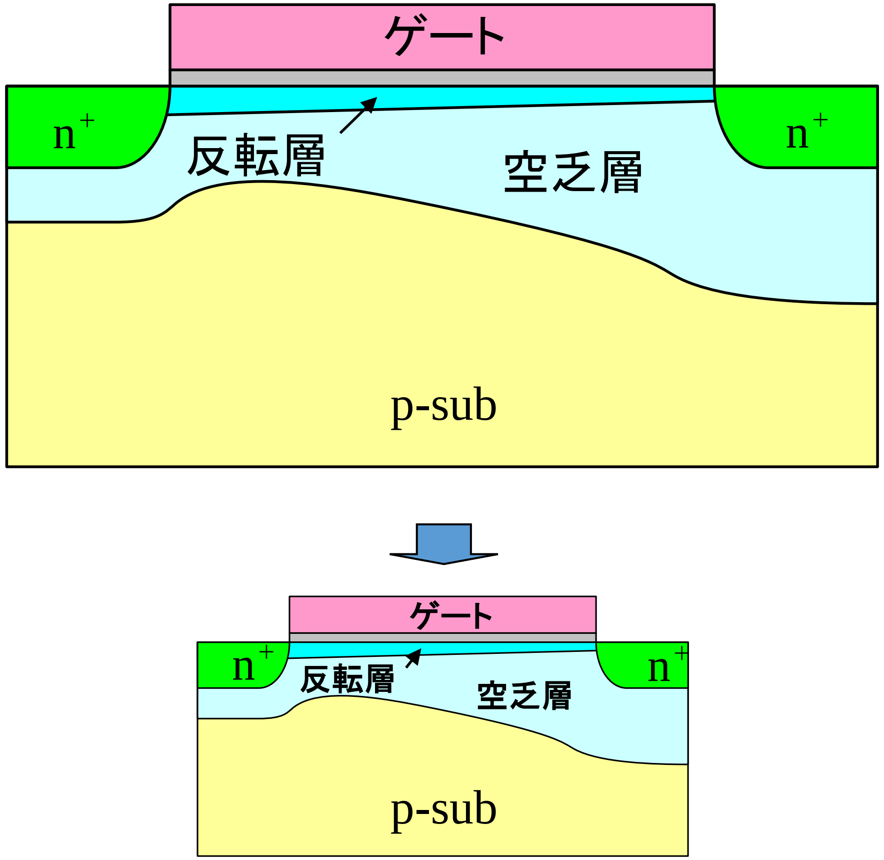
$|I_{DB}|$: ドレインから基板への電流（基板電流）

ホットキャリア対策（LDDトランジスタ）

LDD：Lightly Doped Drain



スケーリング



定電界スケーリング（1）

デバイスが $1/\kappa$（3次元）になる。

$\Rightarrow L, W, t_{ox}, d_j : 1/\kappa$

空乏層幅も $1/\kappa$ にする。

$\Rightarrow N_A : \kappa, \quad V : 1/\kappa,$ $\left[空乏層幅: d = \sqrt{\frac{2\varepsilon_s}{qN_A}(\phi_{bi} + V)} \right]$

この場合、動作電圧及び閾値電圧も、$1/\kappa$ にする。
容量Cは、単位面積当りの増加と面積縮小から、$\kappa(1/\kappa^2) = 1/\kappa$ になる。
また、γは以下になる。

$\Rightarrow \gamma : 1/\sqrt{\kappa}$ $\left[\gamma = \sqrt{2q\varepsilon_s N_A}/C'_{ox}\right]$

$C = \frac{\epsilon_{ox}}{t_{ox}} S$ S: 容量の面積

Q'_Bはスケールされない。$\left[Q'_B = -\sqrt{2q\varepsilon_s N_A}\sqrt{\phi_0 + V_{CB}}\right]$

$\Rightarrow Q'_B : 1$

定電界スケーリング（2）

ドレイン電流

$\Rightarrow (\kappa)(1/\kappa^2) = 1/\kappa$: （容量）•（電圧）•（電圧）

$$I_{DS} = \frac{W}{L}\mu C'_{ox}\left[(V_{GS} - V_T)V_{DS} - \frac{\alpha}{2}{V_{DS}}^2\right]$$

弱反転領域での $\log I_{DS}$ vs.V_{GS}の傾き（V_{DS}一定）

$\Rightarrow (1/\sqrt{\kappa})/(1/\sqrt{\kappa}) = 1$: （$\gamma$）/$\sqrt{（電圧）}$

$$\left(n = 1 + \frac{\gamma}{2\sqrt{2\phi_F + V'_{SB}}}\right)$$

単位面積当り消費電力

$\Rightarrow (1/\kappa)(1/\kappa)/(1/\kappa^2) = 1$: （電圧）•（電流）/（面積）

定電界スケーリング（3）

容量充電の変化率

$\Rightarrow (1/\kappa)/(1/\kappa) = 1$: （電流）/（容量）、 $dV/dt = I/C$

容量充電時間

$\Rightarrow 1/\kappa$, （ $\because$ 容量充電の変化率 $= 1$、電圧: $1/\kappa$ ）

回路スピード

$\Rightarrow \kappa$

電力遅延積（パワーディレイプロダクト）

$\Rightarrow (1/\kappa^2)(1/\kappa) = 1/\kappa^3$: （トランジスタ当りの消費電力）•（容量充電時間）

定電界スケーリング（4）

配線内の電流密度

$\Rightarrow (1/\kappa)/(1/\kappa^2) = \kappa$
（電流）/（配線断面積）

配線抵抗

$\Rightarrow (1/\kappa)/(1/\kappa^2) = \kappa$
（配線長）/（配線断面積）

配線の容量と抵抗からの時定数

$\Rightarrow (1/\kappa)\kappa = 1$
（配線容量）•（配線抵抗）

配線内での電圧低下

$\Rightarrow (1/\kappa)\kappa = 1$
（電流）•（配線抵抗）

コンタクト抵抗

$\Rightarrow \kappa^2$
（コンタクト面積: $1/\kappa^2$ ）

コンタクトでの電圧低下

$\Rightarrow (1/\kappa)\kappa^2 = \kappa$
（電流）•（コンタクト抵抗）

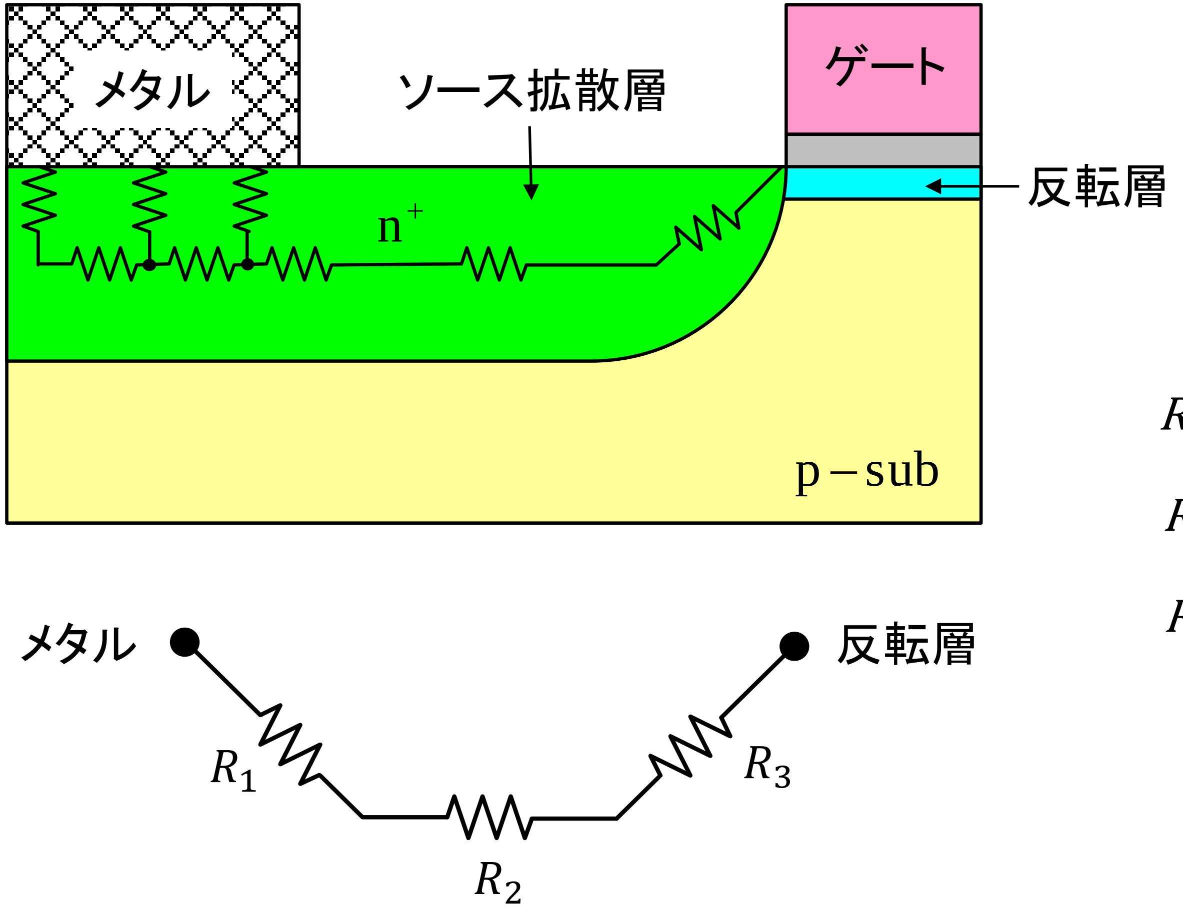
定電界スケーリング・ファクター

量	スケーリング・ファクター
デバイス・ディメンジョン　L, W, t_{ox}, d_j	$1/\kappa$
面積	$1/\kappa^2$
パッキング密度（単位チップ当りのデバイス数）	κ^2
ドーピング密度　N_A	κ
バイアス電圧と V_T	$1/\kappa$
バイアス電流	$1/\kappa$
電力消費（一定の回路当り）	$1/\kappa^2$
電力消費（単位チップ当り）	1
容量　C	$1/\kappa$
容量（単位面積当り）　C’	κ
電荷　Q	$1/\kappa^2$
電荷（単位面積当り）Q’	1
電界強度	1
基板バイアス係数　γ	$1/\sqrt{\kappa}$
トランジスタ通過時間　τ	$1/\kappa$
トランジスタ電力・遅延積	$1/\kappa^3$

スケーリングの規則

量	スケーリング・ファクター			
	定電界スケーリング	定電圧スケーリング $1 < \kappa' < \kappa$	準定電圧スケーリング $1 < \kappa' < \kappa$	一般化されたスケーリング $1 < \kappa' < \kappa$
W, L	$1/\kappa$	$1/\kappa$	$1/\kappa$	$1/\kappa$
t_{ox}	$1/\kappa$	$1/\kappa'$	$1/\kappa$	$1/\kappa$
N_A	κ	κ	κ	κ^2/κ'
V, V_T	$1/\kappa$	1	$1/\kappa'$	$1/\kappa'$

ソースとドレイン抵抗

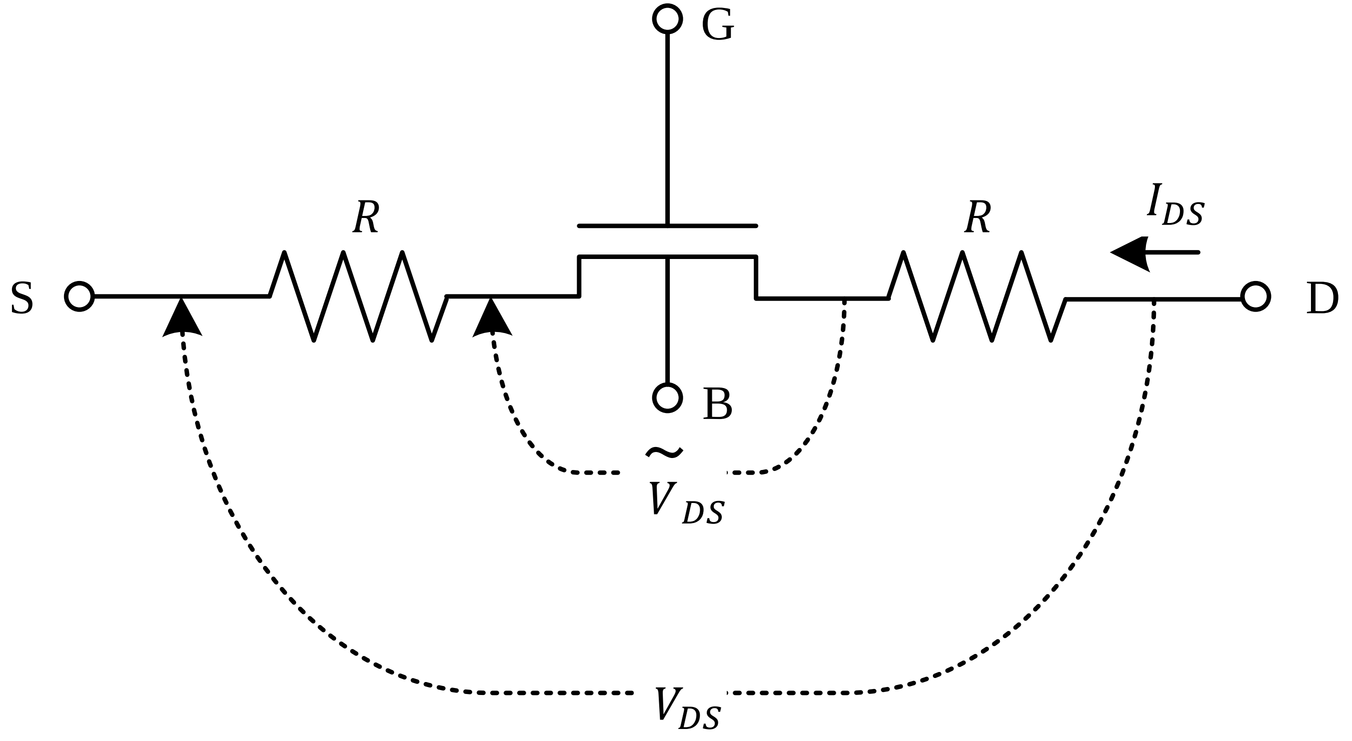


R_1: メタルとn^+コンタクト抵抗

R_2: n^+領域の抵抗

R_3: 広がり抵抗
（反転層からn^+領域へ電流の広がり）

ソースとドレイン抵抗を入れたMOSトランジスタ



ソースとドレイン抵抗の解析（1）

実効的なドレイン～ソース電圧$\tilde{V}_{DS}$は、

$$\tilde{V}_{DS} = V_{DS} - 2RI_{DS}$$

で表される。以下の式において、V_{DS}を$\tilde{V}_{DS}$で置換える。

$$I_{DS} = \frac{W}{L}\mu C'_{ox}\left[(V_{GS} - V_T)V_{DS} - \frac{\alpha}{2}V_{DS}^2\right]$$

更に、$V_{GS} - V_T$へのRI_{DS}の寄与は少ないとし、いまV_{DS}の
小さい場合を考え、$(\alpha/2)V_{DS}^2$の項は、
無視できるものとすると、

$$I_{DS} \approx \frac{W}{L}\mu C'_{ox}(V_{GS} - V_T)\tilde{V}_{DS}$$

となる。

これから、I_{DS}を解くと、以下になる。

$$I_{DS} = \frac{\mu C'_{ox}(W/L)}{1 + \beta_R(V_{GS} - V_T)}(V_{GS} - V_T)V_{DS}$$

$$\beta_R = \frac{2\mu C'_{ox}RW}{L}$$

ソースとドレイン抵抗の解析（２）

得られた電流式のμに以下のμ_{eff}を代入すると、

$$\mu_{eff} = \frac{\mu_0}{1+\theta(V_{GS}-V_T)}$$ （ここで、$\theta_B V_{SB}$を無視）

$$I_{DS} = \frac{\mu_0}{1+\theta(V_{GS}-V_T)} \bullet \frac{C'_{ox}(W/L)}{1+\beta_R(V_{GS}-V_T)}(V_{GS}-V_T)V_{DS}$$

$$\approx \boldsymbol{\frac{\mu_0 C'_{ox}(W/L)}{1+(\theta+\beta_R)(V_{GS}-V_T)}(V_{GS}-V_T)V_{DS}}$$

となる。ここで、$\theta(V_{GS}-V_T)\beta_R(V_{GS}-V_T) \ll 1$
と仮定してある。

薄い酸化膜と高ドーピングの効果（1）

（１）量子効果によるゲート酸化実効膜厚の増大 (1),(2)

（量子論によるキャリア分布：チャージシートモデルの限界）

$$\hat{t}_{ox} = t_{ox} + \frac{\varepsilon_{ox}}{\varepsilon_s} d_m, \quad d_m = B_1 \left| Q'_B + \frac{11}{32} Q'_I \right|^{-1/3}$$

$\hat{t}_{ox}$ ：実効ゲート酸化膜厚

t_{ox} ：ゲート酸化膜厚

$$(B_1 \approx 10^{-9} (\mathrm{C \cdot cm})^{1/3})$$

d_m: キャリア分布の表面からのピーク位置

（２）ポリシリコンゲートの空乏化

$$\hat{t}_{ox} = t_{ox} + \frac{\varepsilon_{ox}}{\varepsilon_s} \left(d_m + d_p \right)$$

d_p: ポリシリコンゲート内の空乏層幅

(1) F. Stern and W. E. Howard, “Properties of Semiconductor Surface Inversion Layers,” CRC Critical Reviews in Solid-State Sciences, PP. 499-514, 1974.

(2) R. Rios and N. D. Arora, “Determination of Ultra-Thin Gate Oxide Thickness for CMOS Structures Using Quantum Effects,” IEDM, Technical Digest, pp. 613-616, 1994.

薄い酸化膜と高ドーピングの効果（2）

（3）量子効果による$|V_{T0}|$の増大効果（反転層電荷の量子化）(3),(4)

$$|\Delta\psi_s| = B_2 |Q_B'|^{2/3} + \frac{|Q_B'|}{\varepsilon_s} d_m \qquad \Delta\psi_s\text{: 強反転での}\psi_s\text{のシフト}$$

$$|\Delta V_{T0}| = |\Delta\psi_s| + \gamma\left(\sqrt{\phi_0 + \Delta\psi_s} - \sqrt{\phi_0}\right)$$

ここで、$B_2 \approx 500\mathrm{V}/(\mathrm{C}\cdot\mathrm{cm}^{-2})^{2/3}$である。

（バンドギャップナローイング効果を無視）

（4）ゲート絶縁膜を通してのトンネル効果：ゲート酸化膜の限界 $\approx 15\text{Å}$

(3) M. J. van Dort, P. H. Woerlee, A. J. Walker, C. A. H. Juffermans, and H. Lifka, “Influence of High Substrate Doping Levels on the Threshold Voltage and the Mobility of Deep-Submicrometer MOSFET,” IEEE Transaction on Electron Devices, Vol. ED-39, pp. 932-938, 1994.

(4) J. W. Slotboom and H. C. de Graaf, “Measurements of Bandgap Narrowing in Si Bipolar Transistors,” Solid-State Electronics, Vol. 19, pp. 857-862, 1976.

電流式に考慮すべき微細ｻｲｽﾞ効果

- 閾値電圧の変化
  - チャネル長Lの影響：短（逆短）チャネル効果
  - チャネル幅Wの影響：狭（逆狭）チャネル効果
  - ドレイン電圧V_{DS}の影響（DIBL）
- 高電界による移動度の低下
  - キャリアの表面散乱（電流と垂直方向）
  - キャリアの速度飽和（電流の方向）
- 飽和領域におけるチャネル長変調

微細サイズ効果を取込んだ電流式

実効閾値電圧

$$\hat{V}_T(L, W, V_{DS}, V_{SB}) = V_T(V_{SB}) + \Delta V_{TL}(L, V_{DS}, V_{SB}) + \Delta V_{TW}(W, V_{SB})$$

非飽和領域の電流:　$V_{DS} \ll V'_{DS}$

$$I_{DS} = \frac{\mu C'_{ox} \frac{W}{L} \left\{ \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] V_{DS} - \frac{\alpha}{2} V_{DS}^2 \right\}}{\left\{ 1 + \theta \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] + \theta_B V_{SB} \right\} \left[1 + V_{DS}/(L\mathrm{E}_c) \right]}$$

飽和領域の電流:　$V_{DS} \gg V'_{DS}$

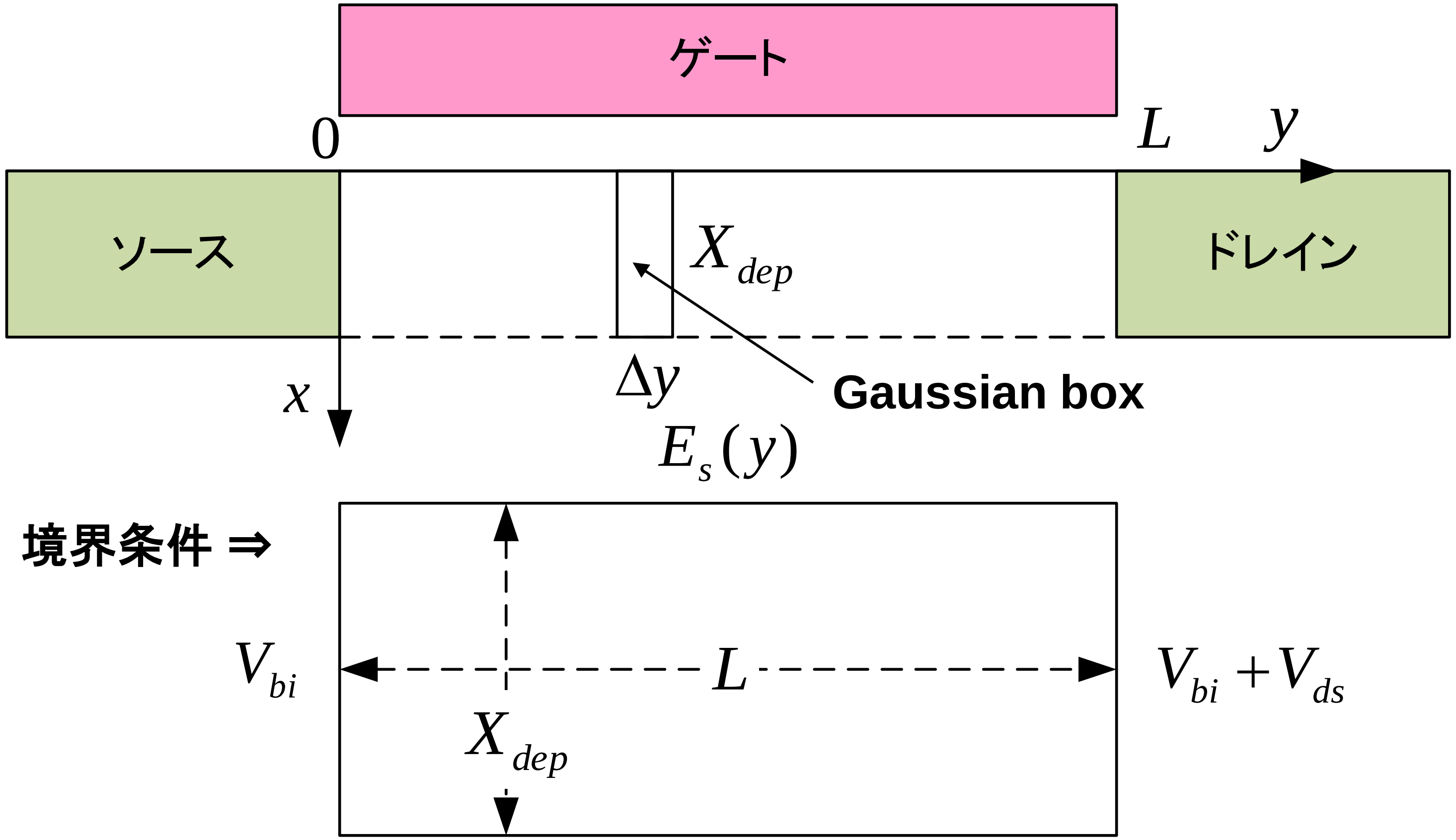
$$I_{DS} = \frac{\mu C'_{ox} \frac{W}{L} \left\{ \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] V'_{DS} - \frac{\alpha}{2} V'^2_{DS} \right\}}{\left\{ 1 + \theta \left[V_{GS} - \hat{V}_T(L, W, V_{DS}, V_{SB}) \right] + \theta_B V_{SB} \right\} \left[1 - \frac{l_p}{L} + V'_{DS}/(L\mathrm{E}_c) \right]}$$

付録

BSIMでのMOSFET閾値電圧
（短チャネル効果：擬似２次元）

閾値電圧導出:短チャネル効果(擬似2次元)

記号の定義と境界条件



$$\left.\frac{dV_s(x,y)}{dx}\right|_{X_{dep}} = 0$$

Gaussian boxにGaussの法則適用（1）

Gaussの法則

$$\int_S \mathbf{E} \bullet \mathbf{n}\, dS = \int_V \frac{\rho}{\varepsilon_{si}} dv$$

y方向電界のフラックス

$$\left[E_y(x, y+\Delta y) - E_y(x,y)\right] X_{dep}$$

$$= \frac{E_y(x, y+\Delta y) - E_y(x,y)}{\Delta y} X_{dep} \Delta y = \frac{\Delta E_y}{\Delta y} X_{dep} \Delta y$$

x方向電界のフラックス

$$\left[E_x(X_{dep}, y) - E_x(0,y)\right] \Delta y = -\frac{\left(V_{gs} - V_{FB} - V_s(y)\right) C_{ox}}{\varepsilon_{si}} \Delta y$$

$$E_x(X_{dep}, y) = 0$$

$$\varepsilon_{si} E_x(0,y) = \left(V_{gs} - V_{FB} - V_s(y)\right) C_{ox}$$

Gaussian boxにGaussの法則適用（2）

Gaussの法則の適用

$$\frac{\Delta E_y}{\Delta y}X_{dep}\Delta y-\frac{\left(V_{gs}-V_{FB}-V_s(y)\right)C_{ox}}{\varepsilon_{si}}\Delta y=-\frac{qN_{peak}}{\varepsilon_{si}}X_{dep}\Delta y$$

$\Delta y\rightarrow 0$,　$E_y(x,y)\rightarrow E_y(0,y)=E_s(y)$,　$X_{dep}\rightarrow X_{dep}/\eta$

$$-\varepsilon_{si}\frac{X_{dep}}{\eta}\frac{dE_s(y)}{dy}+\left(V_{gs}-V_{FB}-V_s(y)\right)C_{ox}=qN_{peak}X_{dep}$$

$E_s(y)=-dV_s(y)/dy$,　$C_{ox}=\varepsilon_{ox}/T_{ox}$

$$\varepsilon_{si}\frac{X_{dep}}{\eta}\frac{d^2V_s(y)}{dy^2}+\varepsilon_{ox}\frac{V_{gs}-V_{FB}-V_s(y)}{T_{ox}}=qN_{peak}X_{dep}$$

X_{dep}/η ⇒ **チャネルに沿う空乏層幅の平均**　　η ⇒ **フィッテングパラメータ**

表面電位の微分方程式

下記微分方程式を解く

境界条件　$V_s(0) = V_{bi}$,　　　$V_s(L) = V_{ds} + V_{bi}$

$$\varepsilon_{si}\frac{X_{dep}}{\eta}\frac{d^2V_s(y)}{dy^2} + \varepsilon_{ox}\frac{V_{gs} - V_{FB} - V_s(y)}{T_{ox}} = qN_{peak}X_{dep} \qquad (1\text{-}1)$$

(1-1)式の整理　　**（基板電位：グラウンド）**

$$\frac{d^2V_s(y)}{dy^2} - AV_s(y) = B \qquad (1\text{-}2)$$

$$A = \frac{\varepsilon_{ox}\eta}{\varepsilon_{si}X_{dep}T_{ox}}, \qquad B = \frac{\eta qN_{peak}}{\varepsilon_{si}} - \frac{\varepsilon_{ox}\eta}{\varepsilon_{si}X_{dep}T_{ox}}\left(V_{gs} - V_{FB}\right)$$

表面電位の解法：微分方程式を解く（1/5）

$(1-2)$式の同次式

$$\frac{d^2V_s(y)}{dy^2} - AV_s(y) = 0 \qquad \text{(1-3)}$$

$(1-3)$式において、$V_s(y) = e^{\rho y}$とおくと、

$$\rho^2 - A = 0 \quad \Rightarrow \quad \rho = \pm\sqrt{A} \qquad \text{(1-4)}$$

となる。従って、以下を得る。

$$V_s(y) = C_1 e^{\sqrt{A}y} + C_2 e^{-\sqrt{A}y} \qquad \text{(1-5)}$$

C_1, C_2: 任意定数

次に、

$$\frac{d^2V_s(y)}{dy^2} - AV_s(y) = B \qquad \text{(1-6)}$$

の解を、C_1, C_2をyの関数と見なして

$$V_s(y) = C_1(y)e^{\sqrt{A}y} + C_2(y)e^{-\sqrt{A}y} \qquad \text{(1-7)}$$

とする。（定数変化法）

表面電位の解法：微分方程式を解く(2/5)

$(1-7)$式の1階微分は以下となる。

$$\frac{dV_s(y)}{dy}=C_1\sqrt{A}e^{\sqrt{A}y}-C_2\sqrt{A}e^{-\sqrt{A}y} \tag{1-8}$$

ここで、以下とおいた。

$$C_1'\sqrt{A}e^{\sqrt{A}y}+C_2'\sqrt{A}e^{-\sqrt{A}y}=0 \tag{1-9}$$

$(1-7)$式の2階微分は$(1-8)$式から以下となる。

$$\frac{d^2V_s(y)}{dy^2}=C_1'\sqrt{A}e^{\sqrt{A}y}+C_1Ae^{\sqrt{A}y}-C_2'\sqrt{A}e^{-\sqrt{A}y}+C_2Ae^{-\sqrt{A}y} \tag{1-10}$$

$(1-7)$式と$(1-10)$式を$(1-6)$式に代入すると、以下を得る。

$$C_1'\sqrt{A}e^{\sqrt{A}y}-C_2'\sqrt{A}e^{-\sqrt{A}y}=B \tag{1-11}$$

表面電位の解法:微分方程式を解く(3/5)

$(1-9)$式と$(1-11)$式から以下を得る。

$$C_1' = \frac{B}{2\sqrt{A}} e^{-\sqrt{A}y} \qquad (1\text{-}12)$$

$$C_2' = -\frac{B}{2\sqrt{A}} e^{\sqrt{A}y} \qquad (1\text{-}13)$$

$(1-12)$式と$(1-13)$式から、以下を得る。

$$C_1(y) = -\frac{B}{2A} e^{-\sqrt{A}y} + D_1 \qquad (1\text{-}14)$$

$$C_2(y) = -\frac{B}{2A} e^{\sqrt{A}y} + D_2 \qquad (1\text{-}15)$$

D_1 ,D_2: 任意定数

$(1-14)$式と$(1-15)$式を$(1-7)$式に代入して、以下を得る。

$$V_s(y) = -\frac{B}{A} + D_1 e^{\sqrt{A}y} + D_2 e^{-\sqrt{A}y} \qquad (1\text{-}16)$$

表面電位の解法:微分方程式を解く(4/5)

境界条件$V_s(0) = V_{bi}, V_s(L) = V_{ds} + V_{bi}$を
$(1-14)$式に適用して、以下を得る。

$$D_1 + D_2 = \frac{B}{A} + V_{bi} \tag{1-17}$$

$$D_1 e^{\sqrt{A}L} + D_2 e^{-\sqrt{A}L} = \frac{B}{A} + V_{ds} + V_{bi} \tag{1-18}$$

これから、D_1とD_2は以下となる。

$$D_1 = \frac{1}{2\sinh\left(\sqrt{A}L\right)}\left[\frac{B}{A} + V_{ds} + V_{bi} - \left(\frac{B}{A} + V_{bi}\right)e^{-\sqrt{A}L}\right] \tag{1-19}$$

$$D_2 = \frac{1}{2\sinh\left(\sqrt{A}L\right)}\left[-\left(\frac{B}{A} + V_{ds} + V_{bi}\right) + \left(\frac{B}{A} + V_{bi}\right)e^{\sqrt{A}L}\right] \tag{1-20}$$

表面電位の解法:微分方程式を解く(5/5)

D_1とD_2を$(1-16)$式に代入して整理すると、$V_s(y)$は以下になる。

$$V_s(y)=-\frac{B}{A}+\frac{\sinh\left(\sqrt{A}y\right)}{\sinh\left(\sqrt{A}L\right)}\left(\frac{B}{A}+V_{ds}+V_{bi}\right)+\frac{\sinh\left[\sqrt{A}(L-y)\right]}{\sinh\left(\sqrt{A}L\right)}\left(\frac{B}{A}+V_{bi}\right)$$

$$=V_{sL}+\left(V_{bi}+V_{ds}-V_{sL}\right)\frac{\sinh\left(\frac{y}{l_t}\right)}{\sinh\left(\frac{L}{l_t}\right)}+\left(V_{bi}-V_{sL}\right)\frac{\sinh\left(\frac{L-y}{l_t}\right)}{\sinh\left(\frac{L}{l_t}\right)}$$

ここで、

$$-\frac{B}{A}=V_{gs}-\left(V_{FB}+\frac{qN_{peak}X_{dep}T_{ox}}{\varepsilon_{ox}}+\phi_s\right)+\phi_s=V_{gs}-V_{th0}+\phi_s=V_{sL}$$

$$\sqrt{A}=\frac{1}{l_t}$$

表面電位の解

表面電位のチャネル位置依存性

$$V_s(y) = V_{sL} + (V_{bi} + V_{ds} - V_{sL})\frac{\sinh(y/l_t)}{\sinh(L/l_t)} + (V_{bi} - V_{sL})\frac{\sinh[(L-y)/l_t]}{\sinh(L/l_t)}$$

$$V_{sL} = V_{gs} - V_{th0} + \phi_s$$ ⇒ **長チャネル表面電位**

$$V_{th0} = V_{FB} + \frac{qN_{peak}X_{dep}T_{ox}}{\varepsilon_{ox}} + \phi_s$$ ⇒ **長チャネル閾値電圧**

閾値電圧:短チャネル効果（擬似２次元）

$V_{ds} \ll V_{bi} - V_{sL}$　の場合の表面電位最小位置

$$V_{s\min} = V_s(y_0) \ \rightarrow \ y_0 \cong L/2$$

最小表面電位

$$V_{s\min} = V_{sL} + [2(V_{bi} - V_{SL}) + V_{ds}] \frac{\sinh(L/2l_t)}{\sinh(L/l_t)}$$

閾値電圧　$V_{s\min} = \phi_s, \qquad \text{at}\, V_{gs} = V_{th}$

$$V_{th}(L) = V_{th0} - \frac{[2(V_{bi} - \phi_s) + V_{ds}]}{2\cosh(L/2l_t) - 2} \equiv V_{th0} - \Delta V_{th}$$

閾値電圧変化:短チャネル効果（擬似２次元）

近似　$l_t \ll L$

$$\frac{1}{2\cosh(L/2l_t)-2} = \frac{1}{e^{L/2l_t}-e^{-L/2l_t}-2}$$

$$\cong \frac{e^{-L/2l_t}}{1-2e^{-L/2l_t}} \cong e^{-L/2l_t}\left(1+2e^{-L/2l_t}\right)$$

$$= \left(e^{-L/2l_t}+2e^{-L/l_t}\right)$$

短チャネル効果による閾値電圧変化

$$\boldsymbol{\Delta V_{th}(L) = [2(V_{bi}-\phi_s)+V_{ds}]\left(e^{-L/2l_t}+2e^{-L/l_t}\right)}$$