

第216回群馬大学アナログ集積回路研究会

初めてのデバイスモデリング

デバイスモデリングの基礎

青木 均

2013年4月19日

アウトライン

- 0. 半導体シミュレーション事情
- 1. 回路シミュレータSPICEの仕組み
- 2. 受動素子と能動素子のモデル
- 3. CコードモデルとVerilog-Aモデル
- 4. トランジスタモデルの種類
 - MOS系
 - BJT系
 - 化合物系
- 5. MOSFETモデルの基礎物性とモデル化
- 6. サブミクロン/ナノメータMOS用モデル概要
(BSIM6について)

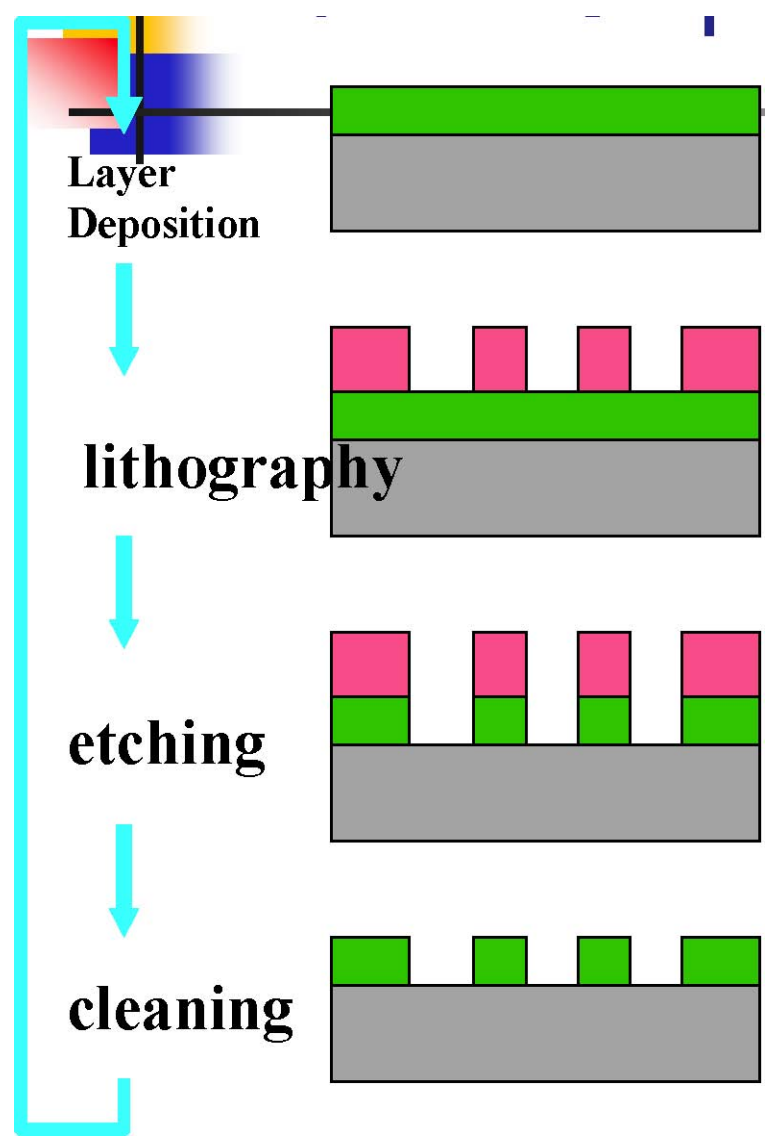
半導体シミュレーション事情

- シミュレーション・ソフトウェア・ツール
- 海外と日本の違い

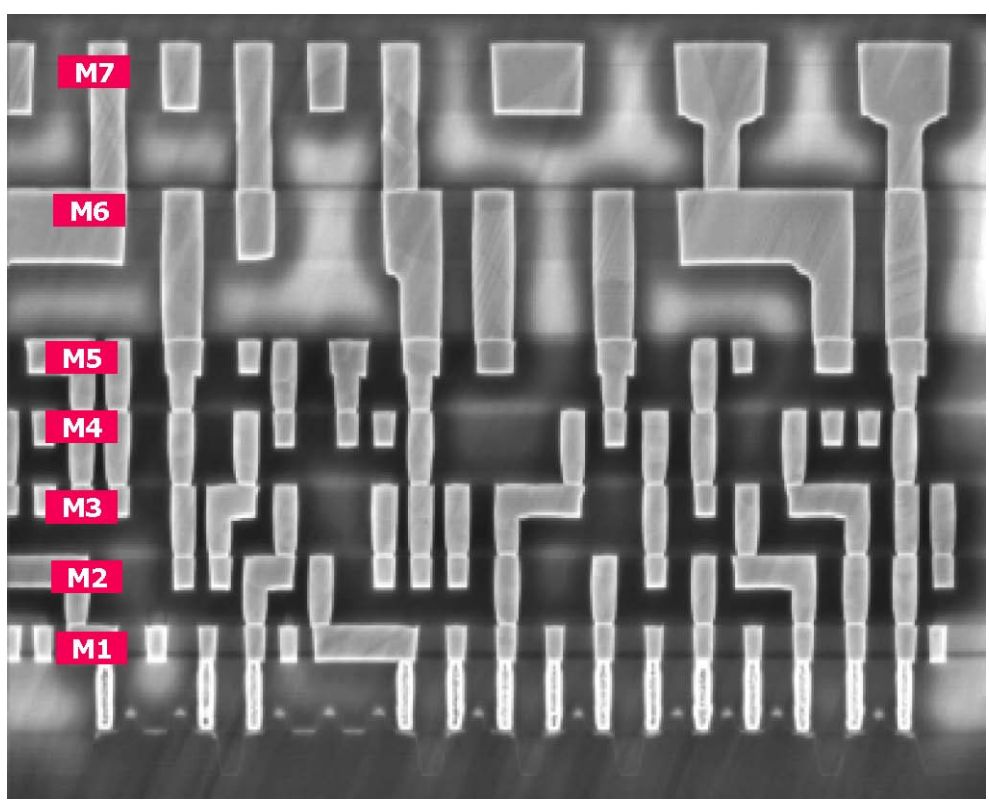
シミュレーション・ソフトウェア・ツール

- LSIプロセス設計
 - 化学的な行程
- デバイス設計
 - 物理的な行程
- 回路設計
 - 電氣的な行程

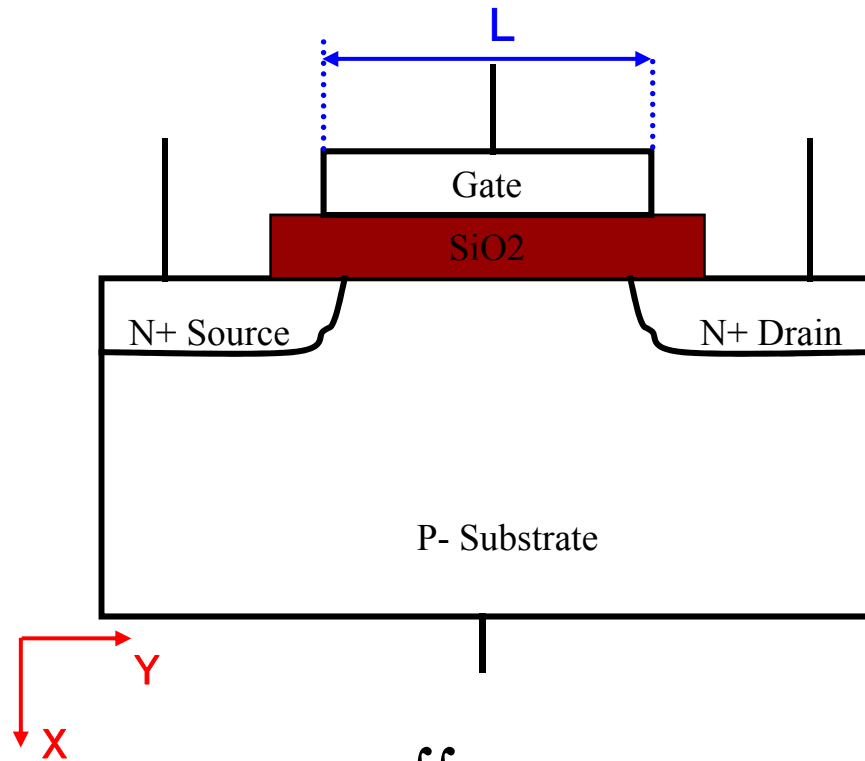
LSIプロセス設計



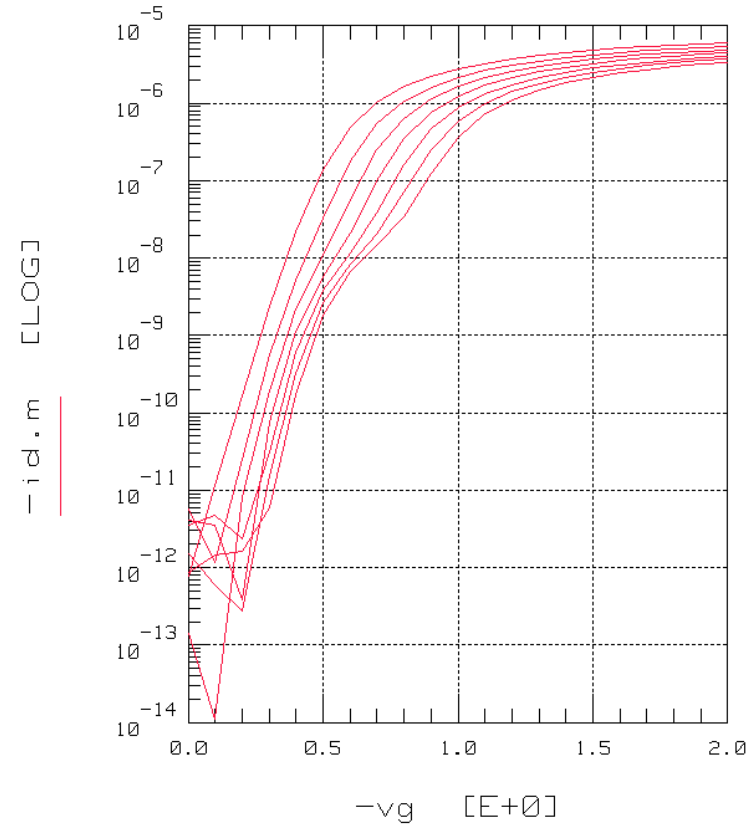
ロジックLSIのSEM写真



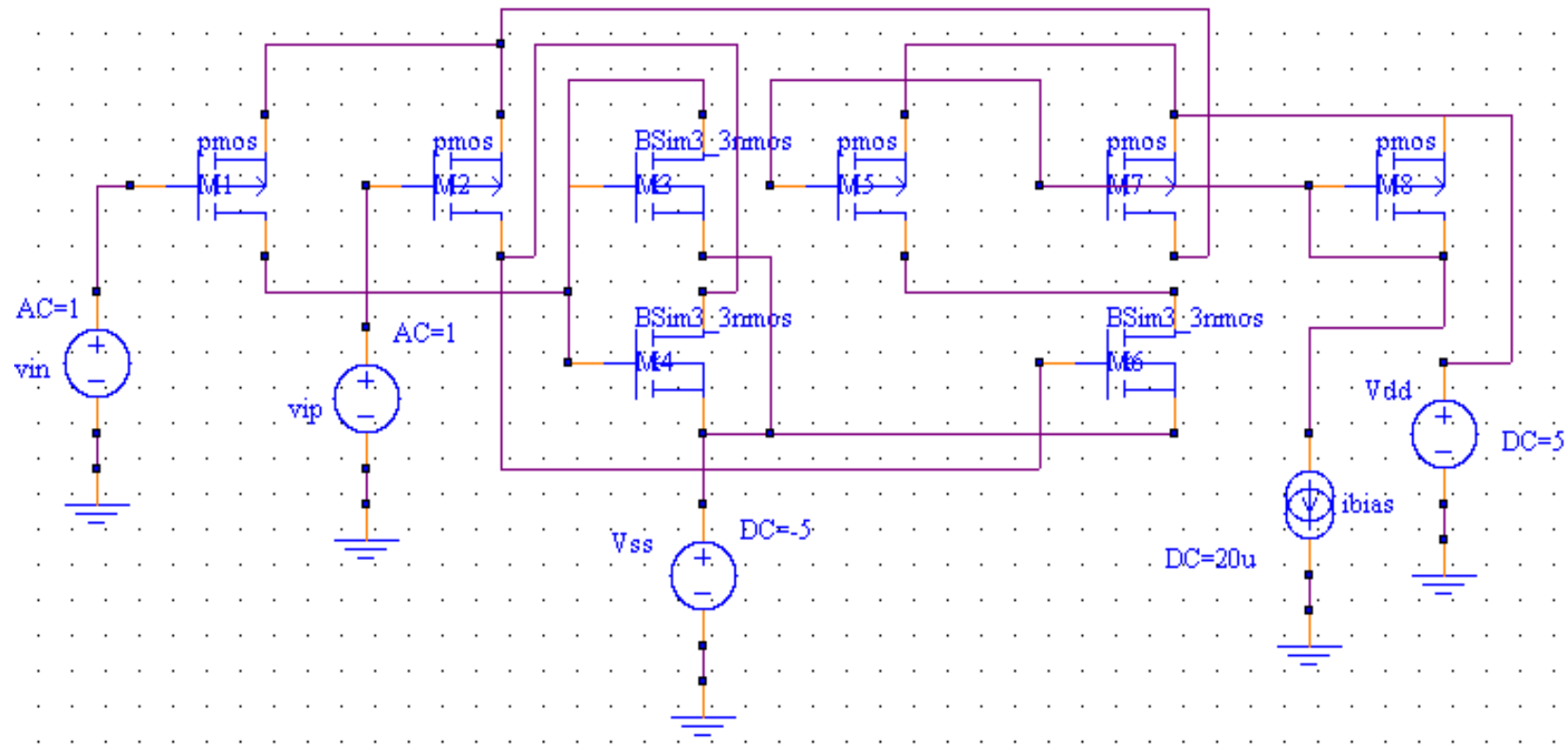
MOSFETデバイス設計



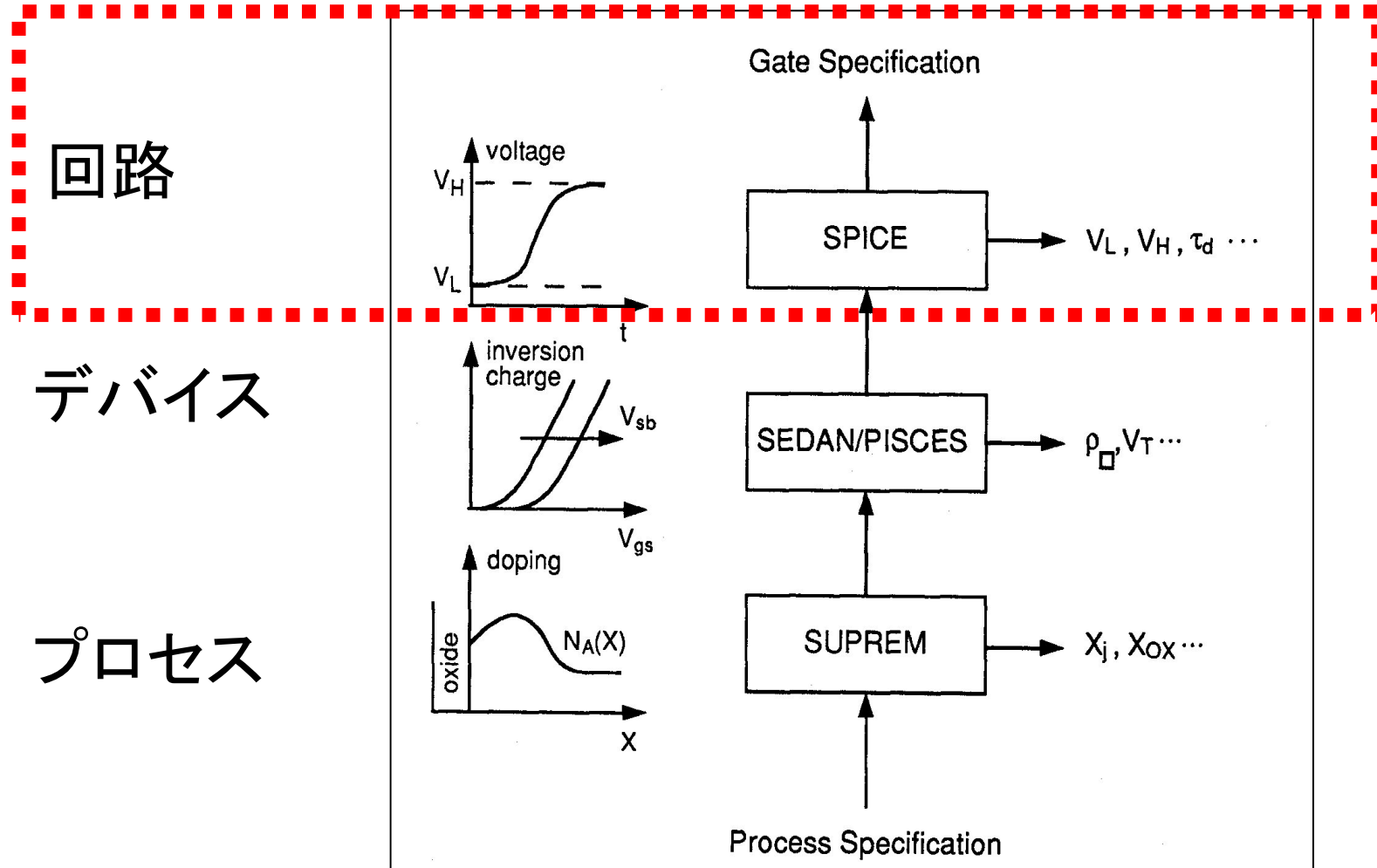
$$I_D = - \iint J_n dx \cdot dz$$



LSI回路設計



半導体デザインのT-CADツール



回路シミュレーション, 海外と日本の違い

- シミュレーションツールの90%以上が欧米製品
- 総合LSI設計ツールでは, ほぼ100%が欧米製品
- 欧米ではシミュレーション技術, デバイスマデリング技術の研究がモチベートされている
 - 大学 – UCB, Stanford, MIT. . .
 - 企業 – Motorola, NXP, Xerox, TI, ST-Semicon...
- 日本では, LSIを作る研究がモチベートされている
 - STARC-広島大学がMOSFETモデルHiSIM-HV, HiSIM2の研究実施

1. 回路シミュレータSPICEの仕組み

- SPICEとは
- デバイスモデルの重要性

SPICEの起源

SPICEは、Electronics Research Laboratory の the Integrated Circuit Group および the University of California, Berkeley, California の the Department of Electrical Engineering and Computer Sciencesによって、1960年代後半に開発され、1972年に一般にリリースされた(1)。最初にSPICEを開発したのはLaurence Nagel博士で、彼の博士論文には、SPICEで使用するアルゴリズムと数値法について記述されている。

何年にもわたり、SPICEはアップグレードを重ねてきた。なかでもSPICE2は最も重要で、その核となるアルゴリズムはアップグレードされて最も進んだ統合システム法をサポートしている。この方法の多くは、ICの性能に関連したものである。SPICE2は、SPICEの改定版として実質上SPICE1に取って代わり、多種類のメインフレーム コンピュータやパソコン、さまざまなオペレーティング システムに移植されてきた。SPICE2の開発は、一般からの寄付により援助されたので、このソフトウェアは、パブリックドメイン ソフトになっている。つまり米国民であれば自由に使用できるのである(訳注：実際はシェアウェア、つまり著作権はthe University of California, Berkeley, California にあり、適正な料金を支払って使用するものである)。SPICE2は業界標準となり、単にSPICEと呼ばれている。これは、回路解析およびIC設計用の大規模(FORTRANのソースコードで17,000行以上)でパワフル、かつ、非常に汎用性に富む業界標準プログラムである。

最近、SPICE2はSPICE3にアップグレードされた。最新版では、プログラムは移植性工場のためFORTRANからCに代わった。そのうえ、バラクタ、半導体抵抗器、損失のあるRC伝送線路モデルなど、複数のデバイスがプログラム ライブラリに加わった。しかしながら、核となるアルゴリズムは変わらず、外部デバイス モデリング技術を使用すれば、SPICE3に組み込まれたデバイスすべてをSPICE2でシミュレートできるので、付け加えられた構成部品はそれほど重要ではない。

今日、35以上のSPICEプログラムがあり、HSPICE、RAD-SPICE (Meta-Software)、IG-SPICE (A. B. Associates)、I-SPICE (NCSS timesharing)、PSpice (MicroSim)、IS-Spice (Intusoft)、SLICE (Harris)、ADVICE (AT&T Bell Laboratories)、Precise (Electronic Engineering Software)、ASPEC (Control Data Corporation) (2)などの名前で知られている。

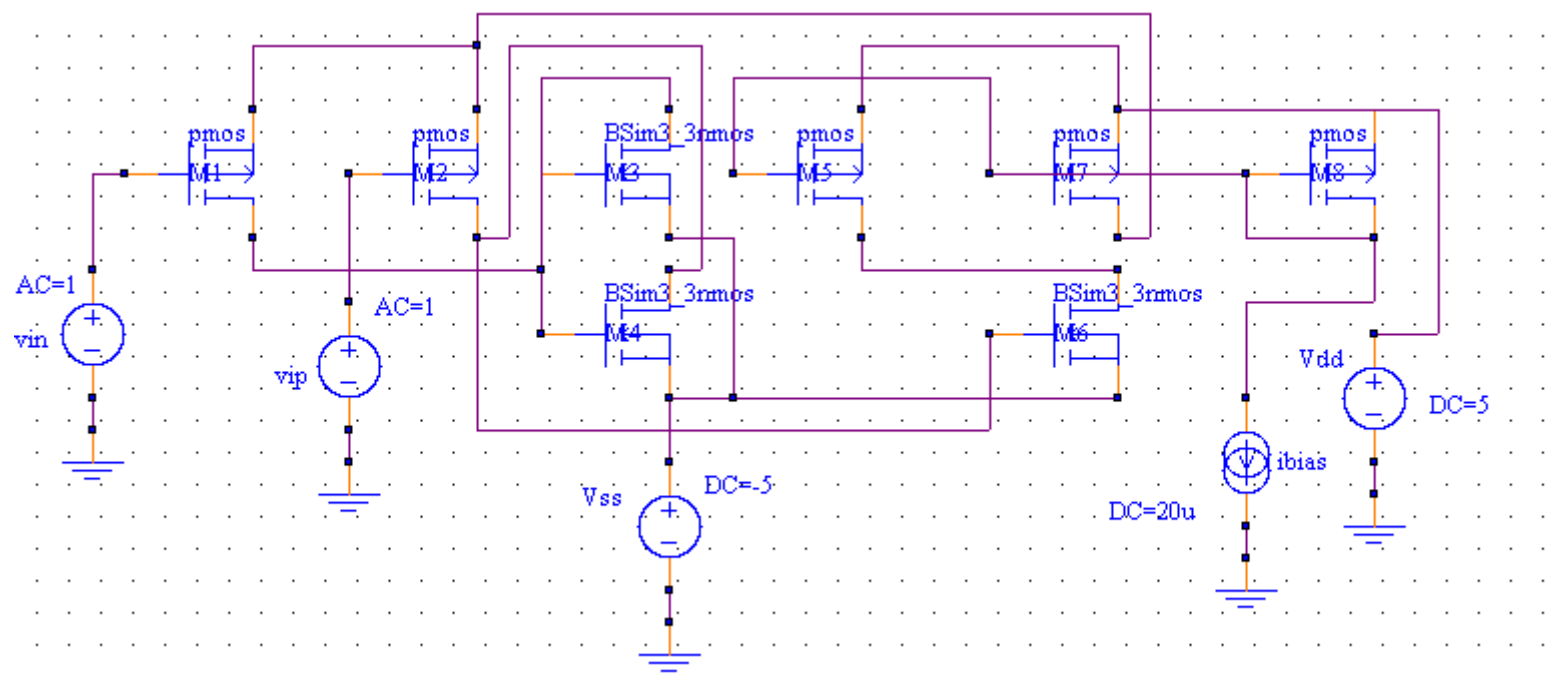
1984年、MicroSimがPSpiceと呼ばれる2つのバージョンのSPICEを世に出したが、これはIBMのパソコン用である。教育、学生バージョンのPSpiceは、MicroSimが無料で提供している。これによって非常に多くの学生がSPICEを利用できるようになり、授業や研究所で教えられているやり方について再考を促す結果となった。PCが基本となっている学生バージョンのPSpiceは、約10個以下のトランジスタを持つ回路に限定されている。しかしながら専門家(商品)バージョンは、200個までのバイポーラトランジスタ、あるいは150個のMOSFETを持つ回路をシミュレートできる。

SPICEなどのシミュレーション プログラムは、今後も末長く普及していくであろう。学生は、回路解析および回路設計を学ぶ際に、また大半の大学の研究室で簡単にはできなかった手法を使って電子回路をテストする際に、SPICEが重要なツールであることを認識するであろう。

SPICEとは

- 最初にSPICEを開発したのはLaurence Nagel博士
- SPICE2は最も重要で、その核となるアルゴリズムはアップグレードされて最も進んだ統合システム法をサポート
- SPICE2は業界標準となり、単にSPICEと呼ばれている
- SPICE2はSPICE3にアップグレードされた。最新版では、プログラムは移植性向上のためFORTRANからCに代わった
- バラクタ、半導体抵抗器、損失のあるRC伝送線路モデルなど、複数のデバイスがプログラム ライブラリに加わった

SPICEを使用する-OP-Amp AC (1)



SPICEを使用する-OP-Amp AC (2)

```
Cmos Opamp
vdd 9 0 dc 5
vss 6 0 dc -5
ibias 7 0 dc 20ua
vin 1 0 dc 0.0 ac 1.0 0.0
vip 2 0 dc 0.0 ac 1.0 180.0
m1 4 1 3 3 ptype l=20u w=180u
m2 5 2 3 3 ptype l=20u w=180u
m3 4 4 6 6 ntype l=20u w=30u
m4 5 4 6 6 ntype l=20u w=30u
m5 8 7 9 9 ptype l=20u w=60u
m6 8 5 6 6 ntype l=20u w=180u
m7 3 7 9 9 ptype l=20u w=20u
m8 7 7 9 9 ptype l=20u w=20u
.model ptype pmos(level=2 vto=-0.7 kp=8.5e-6 gamma=0.4 phi=0.65 lambda=0.05 xj=0.5e-6)
.model ntype nmos(level=2 vto=0.7 kp=24e-6 gamma=0.15 phi=0.65 lambda=0.015 xj=0.5e-6)
.ac dec 20 100 100E6
.print ac i(vdd)
.plot ac i(vdd)
```

SPICEを使用する-OP-Amp AC (3)

Title: Cmos Opamp
Date: Mon Dec 30 23:08:53 2002
Plotname: AC Analysis
Flags: complex
No. Variables: 14
No. Points: 121
Variables:

0	frequency	frequency grid=3
1	v(1)	voltage
2	v(2)	voltage
3	v(3)	voltage
4	v(4)	voltage
5	v(5)	voltage
6	v(6)	voltage
7	v(7)	voltage
8	v(8)	voltage
9	v(9)	voltage
10	vdd#branch	current
11	vin#branch	current
12	vip#branch	current
13	vss#branch	current

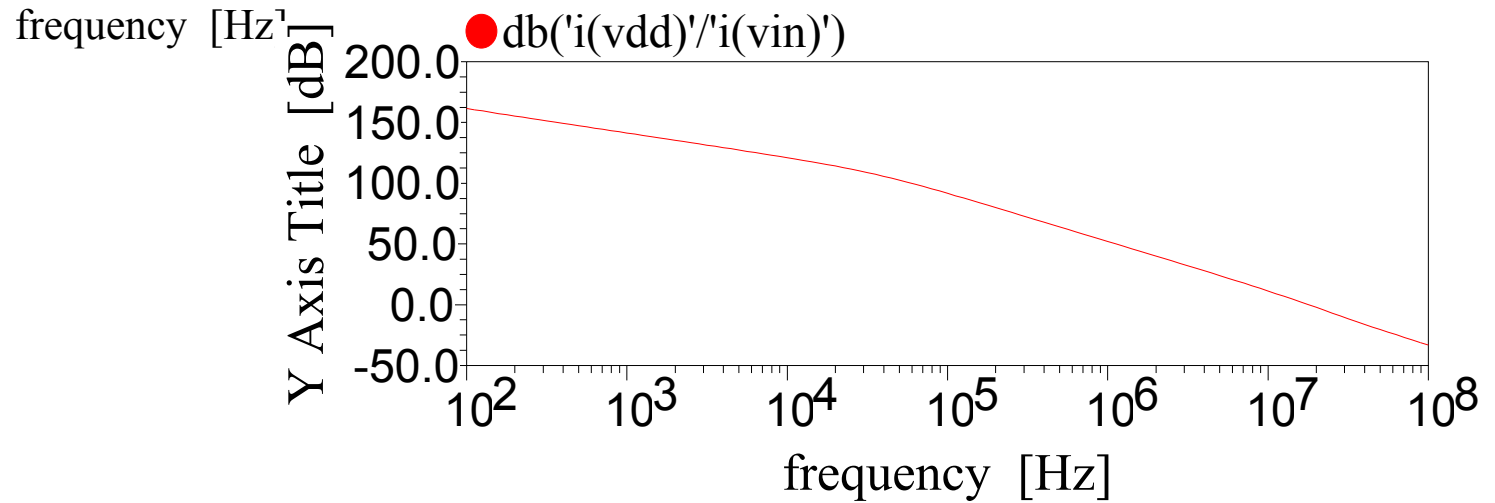
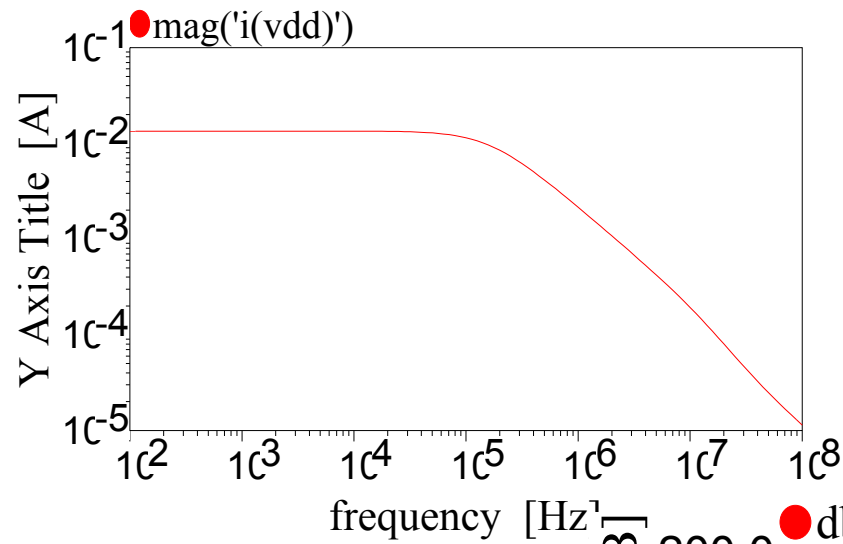


Values:

0	1.0000000000000000e+002,0.0000000000000000e+000
	1.0000000000000000e+000,0.0000000000000000e+000
	-1.0000000000000000e+000,1.224606353822377e-016
	7.799213417512202e-001,-4.996867650922939e-004
	-3.117903957345967e-001,-7.624180427292367e-004
	9.775755129282742e+001,-6.049470639452233e-002
	0.0000000000000000e+000,0.0000000000000000e+000
	0.0000000000000000e+000,0.0000000000000000e+000
	-3.050333469136880e+003,1.887619167833630e+000
	0.0000000000000000e+000,0.0000000000000000e+000
	-1.343573548988659e-002,8.314331638666904e-006
	2.601978003791163e-013,-1.145997588632209e-010
	2.601978003791801e-013,9.268438756547229e-010
	1.343573548936619e-002,-8.315143882783693e-006
1	1.122018454301963e+002,0.0000000000000000e+000
	1.0000000000000000e+000,0.0000000000000000e+000
	-1.0000000000000000e+000,1.224606353822377e-016
	7.799212620198267e-001,-5.606577167273796e-004
	-3.117905189313652e-001,-8.554470287218404e-004
	9.775754164910589e+001,-6.787617030071136e-002
	0.0000000000000000e+000,0.0000000000000000e+000
	0.0000000000000000e+000,0.0000000000000000e+000
	-3.050333168223383e+003,2.117943333143673e+000



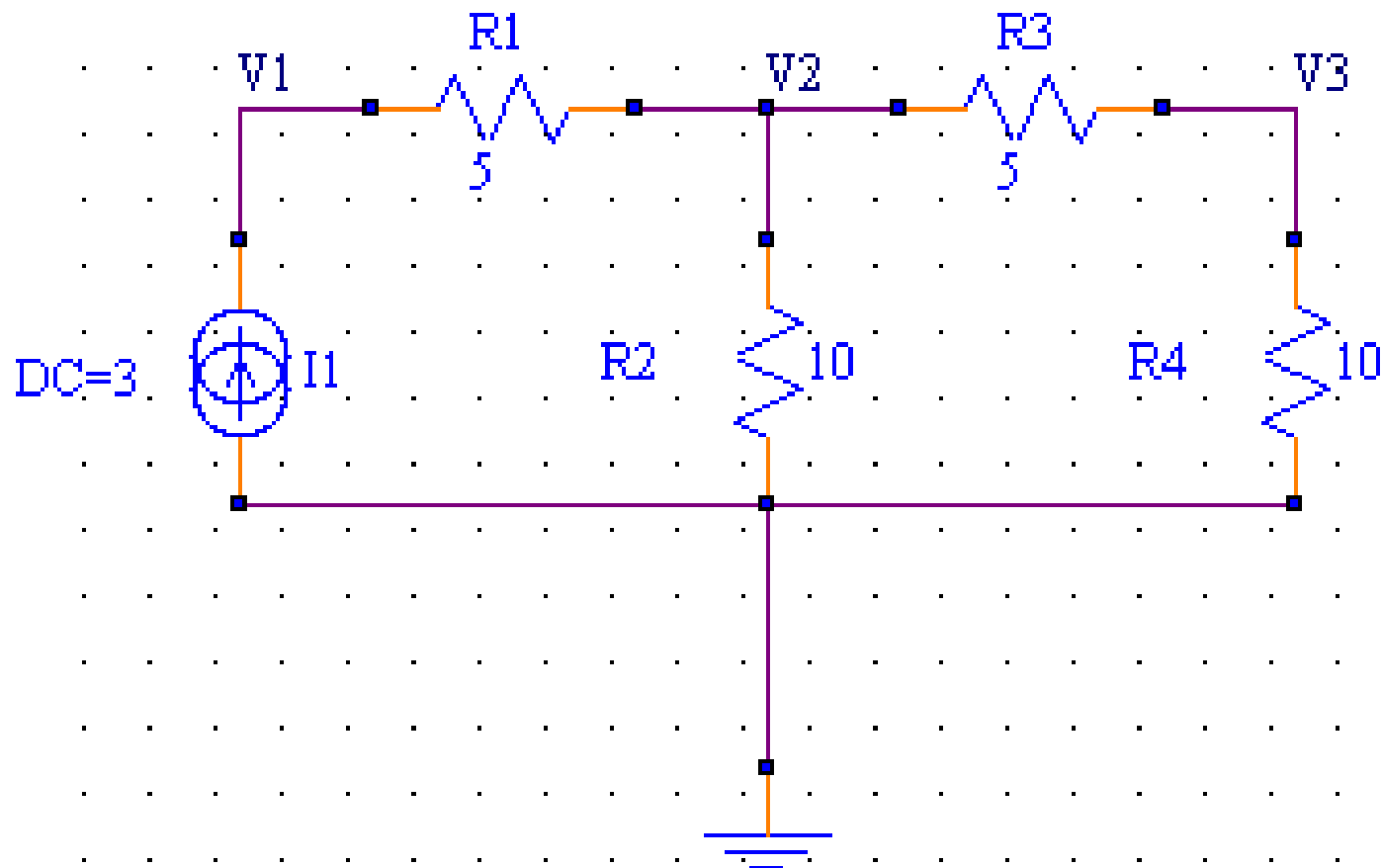
SPICEを使用する-OP-Amp AC (4)



SPICEの原理

- Kirchhoff's law
- Admittance matrix (**Complex Y-matrix**)
Solutions
- Newton-Raphson algorithm (successive **approximations** based on the iterations)
- **Terminating the iterations** to converge relatively accurate results

Kirchhoff's law (1)



Kirchhoff's law (2)

$$-3 + \frac{V_1 - V_2}{5} = 0 \quad (1)$$

$$\frac{V_2 - V_1}{5} + \frac{V_2}{10} + \frac{V_2 - V_3}{5} = 0 \quad (2)$$

$$\frac{V_3 - V_2}{5} + \frac{V_3}{10} = 0 \quad (3)$$

Admittance matrix (1)

$$\begin{bmatrix} 0.2 & -0.2 & 0 \\ -0.2 & 0.5 & -0.2 \\ 0 & -0.2 & 0.3 \end{bmatrix} \times \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} = \begin{bmatrix} 3 \\ 0 \\ 0 \end{bmatrix}$$



$$\begin{bmatrix} 0.2 & -0.2 & 0 \\ 0 & 0.3 & -0.2 \\ 0 & 0 & 0.25 \end{bmatrix} \times \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} = \begin{bmatrix} 3 \\ 3 \\ 3 \end{bmatrix}$$

Admittance matrix (2)

$$V_1 = 12\text{V}$$

$$V_2 = 18\text{V}$$

$$V_3 = 33\text{V}$$

Newton-Raphson algorithm

- 多くのエレメントにおける、DCバイアス電位は一意的には求まらない
- 多くの非線形エレメントのモデル (Diode, MOSFET, BJT, MESFET, TFT,) には、未知変数 (モデル・パラメータ) が多くあり、近似的な解法が必要である
- Transient解析など、過渡現象をシミュレートするにはさらに多くの不確定要素が存在する

2. 受動素子と能動素子のモデル

- 受動素子のモデル
 - ソースコードで理解
- 能動素子のモデル
 - 概要
 - ソースコードで確認

能動素子のモデル

- デバイスモデルの重要性
- SPICEモデルの種類
- モデル作成の流れ
- SPICEの代表的なCソースコード

デバイスモデルの重要性

- 能動素子の電氣的応答を忠実に再現する必要がある
- できるだけ高速に動作する必要がある
- 能動素子のモデルがLSI全体の回路シミュレーションを支配している

SPICEモデルの種類

- 物理的なモデル
- 経験的なモデル
- **半経験的な解析モデル**
- CADモデル(ファンクションモデル)
- マクロモデル
- Table-lookupモデル(表参照型)

モデル作成の流れ(物理的モデル)

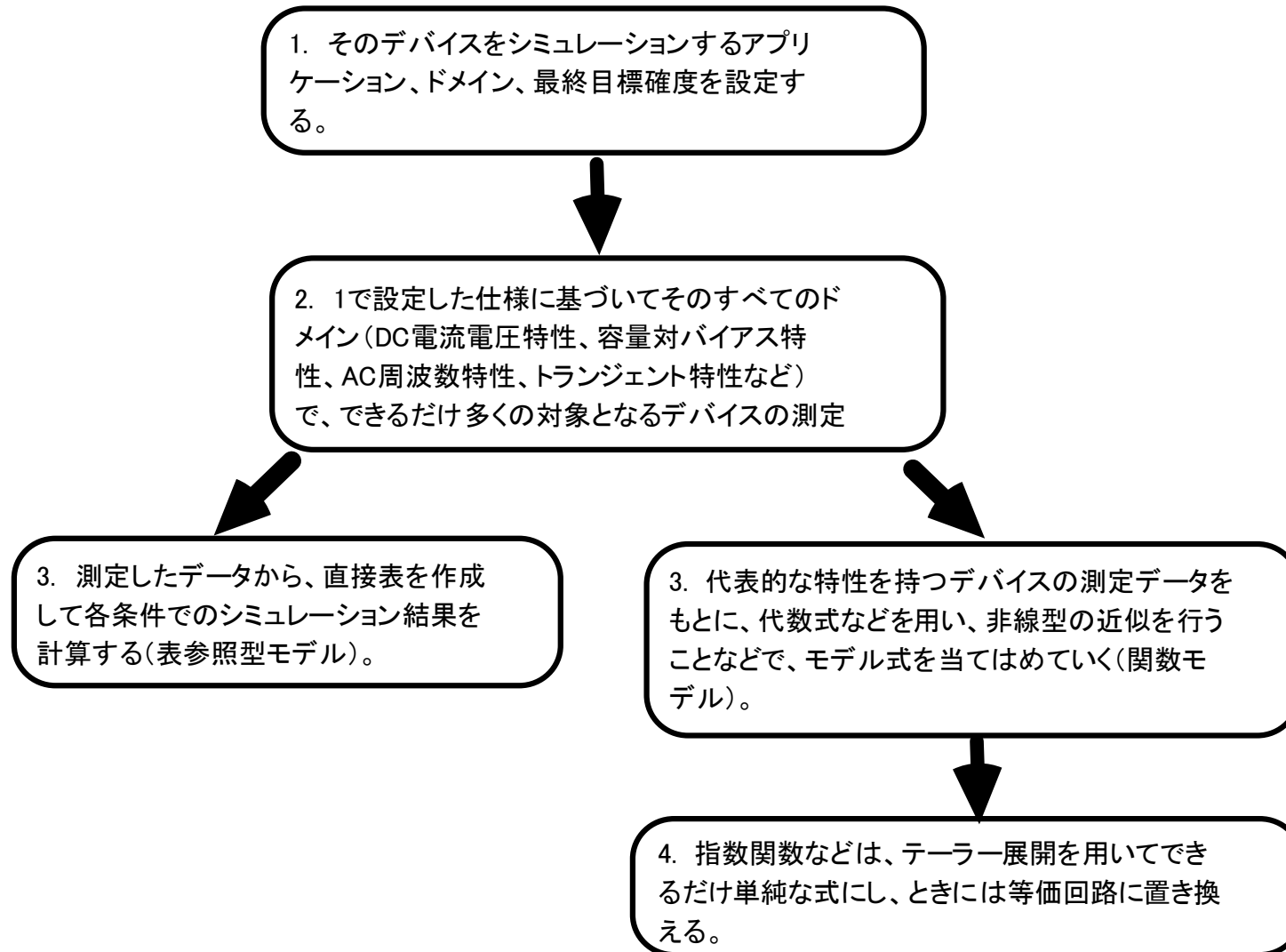
1. そのデバイスの物性を理論的に解析し、式を導く。

2. プロセスモデルから一貫したモデルになるように心がける(できれば、モデルパラメータはプロセスパラメータから算出可能であることが望ましい)。

3. コンピュータの演算時間を最小限に保つため、簡略化をする。

4. 使用されるモデルパラメータは、デバイスの電気的特性に直感的に対応しているようにする(例えば、FETのしきい値電圧 V_{th} などのように作成)。

モデル作成の流れ(経験的モデル)



半経験的なモデルの要素

- **物理式に基づいた方程式**
 - 指数項、対数項が少ない
 - 微分方程式は境界条件を与える必要あり
 - 不連続点が出にくい
- **等価回路のY-Matrix**
 - どのデバイス・ノードを基準に作成するか
 - 対称型の方が収束有利
- (データベース・モデルは、回路設計用途のみに可能)

3. CコードモデルとVerilog-Aモデル

- BSIM3モデルを例に比較

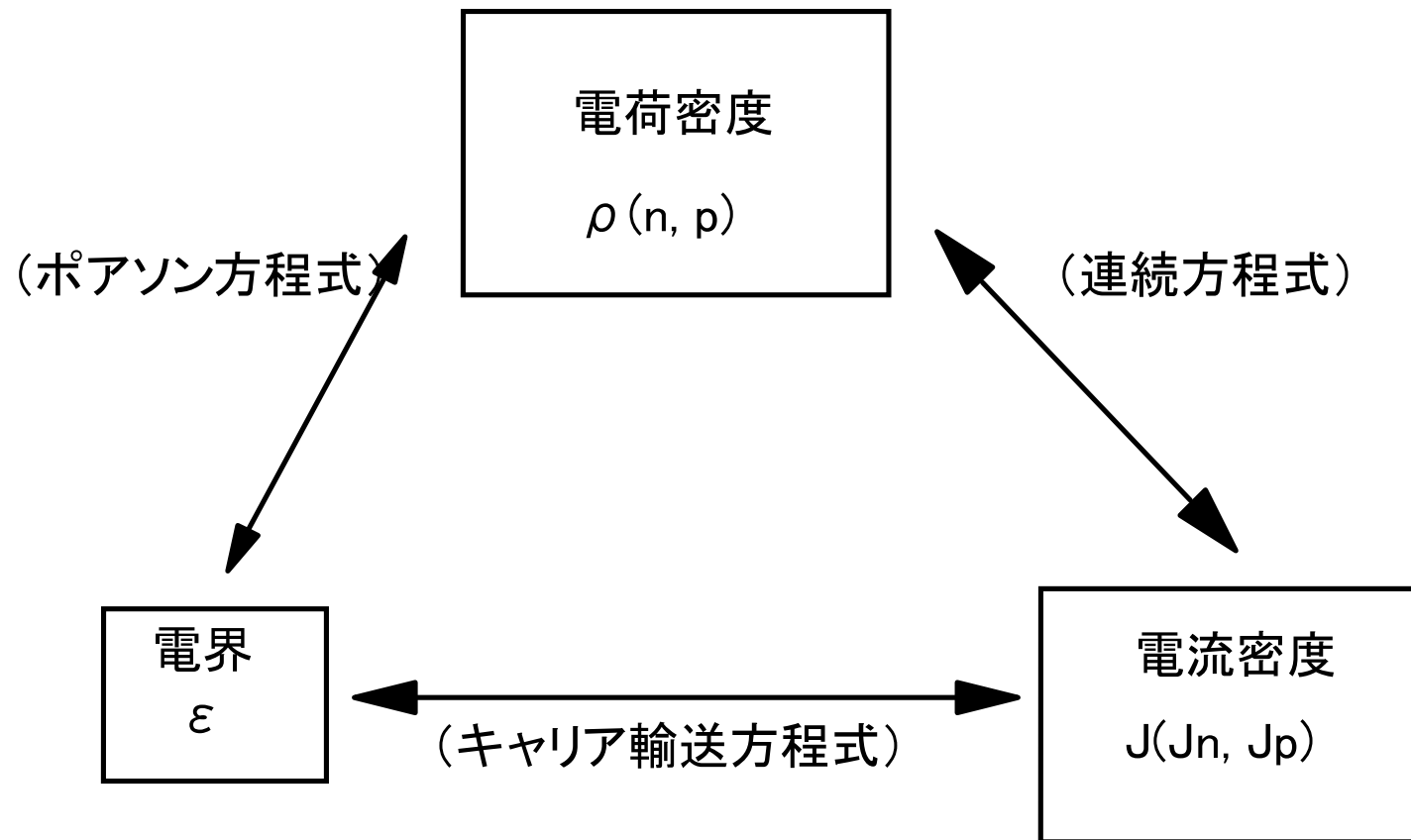
4. トランジスタモデルの種類

デバイスの種類	一般的なモデル	最新のモデル(β を含む)	
アクティブ・デバイス			
	JFET	UCBモデルの改良型	
	Bulk CMOS	BSIM3	PSP-表面電位型
		BSIM4	HiSIM2-表面電位型
		RFマクロモデル	BSIM6-電荷ベース
	SOI CMOS	BSIMSOI3, 4	
	D MOS, LDMOS HVMOS	HiSIM-HV, カスタムマクロモデル	
	BJT/SiGeBJT	HiCUM2.1	
		MEXTRAM504	
		Gummel-Poon	Enhanced G-P
	TFT	RPI-TFT (a-Si)	UOTFT (有機TFT用)
		HPATFT (a-Si)	AA-TFT (a-Si)
ダイオード	混成改良型(元はUCB Diode)		
GaAs MESFET, HEMT	Curtice Statz Parker その他多く存在		
GaAs HBT	UCSD, Agilent HBT		
パッシブ・デバイス			
	スパイラルインダクタ	シミュレータの種類に依存	
	キャパシタ	シミュレータの種類に依存	
	抵抗	シミュレータの種類に依存	

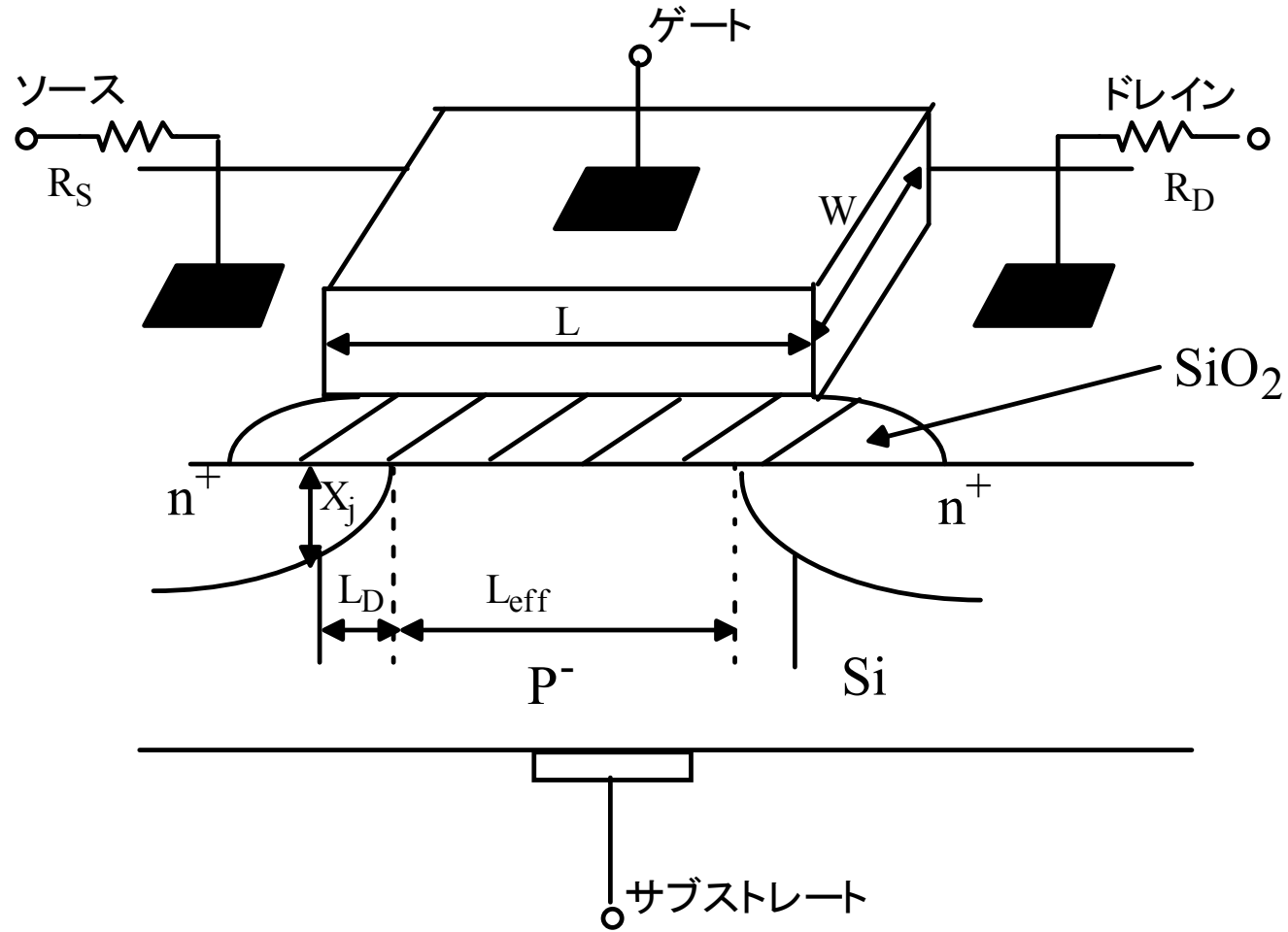
5. MOSFETモデルの基礎物性とモデル化

- デバイス構造、物性などから物理式を導出
- 多くのプロセスデバイスの測定データを元に、二次効果などを加える（不確定項はモデルパラメータとする）
- シミュレーション確度にあまり影響しない、方程式の項を定数化
- 関数を簡略化（Polynomial近似、テーラー展開など）
- モデルパラメータを、測定データから抽出・最適化してシミュレーション結果を測定と比較

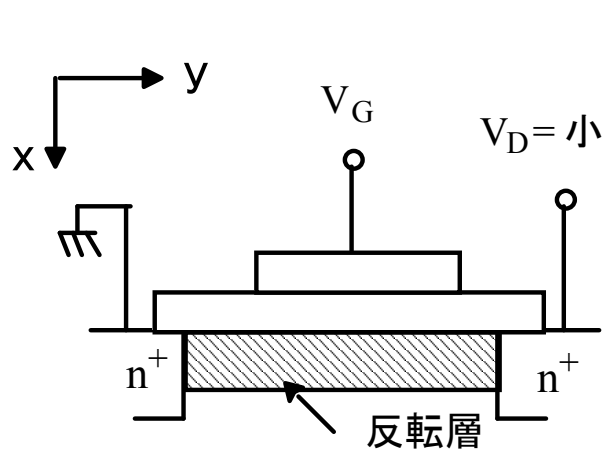
半導体方程式の関係



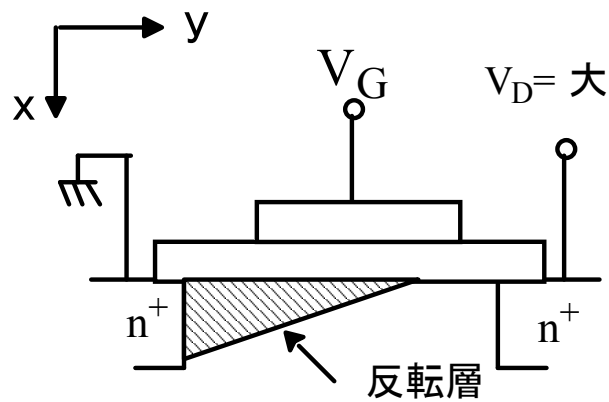
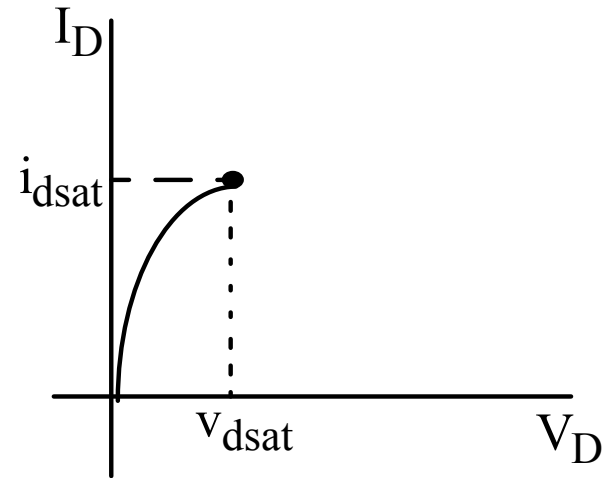
古いMOSFETの断面図



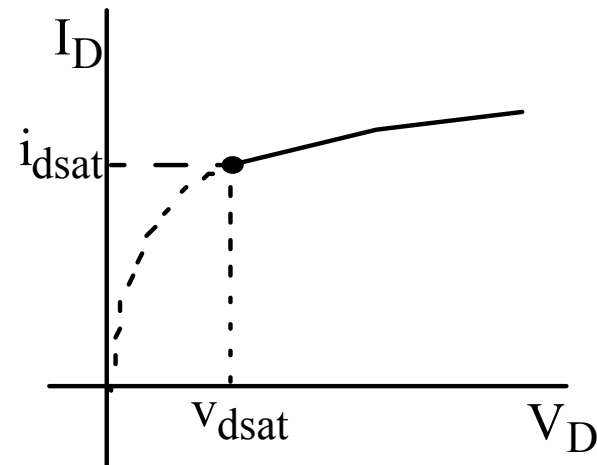
MOSFETの2領域動作



(a) 線形領域特性



(b) 飽和領域特性



UCB MOSFET レベル2 モデルの例

- 基板バイアス効果、短チャネル・狭チャネル効果、ドレインからゲートへの静電帰還効果のしきい値電圧への影響
- キャリアのドリフト速度飽和と、有限の電圧依存出力コンダクタンスによる飽和特性
- 表面電界依存の移動度
- 弱反転状態での導電特性

UCB MOSFET レベル2

ドレイン電流式

ドレイン・ソース間の電流は、

$$I_{DS} = -\frac{Z\bar{\mu}_n}{L} \int_0^{V_D} Q_n(y) dy$$

ここで $Q_n(y)$ は、チャンネルに沿った方向の反転層における電荷であった。
 $Q_n(y)$ に、表面空乏層における電荷 $Q_{sc}(y)$ を考慮して表すと、

$$Q_n(y) = -C_{ox}(V_G - V_T - \phi) - Q_{sc}(y)$$

$$Q_{sc}(y) = -q \cdot N_a \cdot W_{\max} = -\sqrt{2\varepsilon_s \cdot q \cdot N_a} \left[V(y) + 2\phi_B \right]$$

$$I_{DS} = \frac{W}{L} \cdot \mu_n \cdot C_{ox} \left\{ \left[V_G - V_T - \frac{V_D}{2} \right] V_D - \frac{2}{3} \frac{\sqrt{2 \cdot \varepsilon_s \cdot q \cdot N_a}}{C_{ox}} \left[(V_D + 2\phi_B)^{3/2} - (2\phi_B)^{3/2} \right] \right\}$$

しきい値電圧

しきい値電圧 V_T はチャネル幅の変化によって空乏電荷が変化することから、式(2.15)のようになる.

$$V_T = V_{FB} + 2\phi_B + \delta \frac{\pi \cdot \epsilon_{si}}{4 \cdot C_{ox} \cdot W} (2\phi_B - V_{BS}) + \gamma \sqrt{2\phi_B - V_{BS}} \quad (2.15)$$

またさらに、式(2.15)中の γ はドレインからゲートへの静電帰還によって、以下のように置き換えられる.

$$\gamma = \gamma' (1 - \alpha_S - \alpha_D) \quad (2.16)$$

ここで、 α_S, α_D はそれぞれソース、ドレインでの空乏電荷用補正係数である。これらは、

$$\alpha_S = \frac{1}{2} \frac{X_J}{L} \left[\sqrt{1 + 2 \frac{W_{SS}}{X_J}} - 1 \right] \quad (2.17)$$

$$\alpha_D = \frac{1}{2} \frac{X_J}{L} \left[\sqrt{1 + 2 \frac{W_{SD}}{X_J}} - 1 \right] \quad (2.18)$$

となっている。ここで X_J は接合の深さ、空乏層幅 W_{SS}, W_{SD} はそれぞれ、

$$W_{SS} = X_d \sqrt{2\phi_B - V_{BS}} \quad (2.19)$$

$$W_{SD} = X_d \sqrt{2\phi_B - V_{BS} + V_{DS}} \quad (2.20)$$

$$X_d = \sqrt{\frac{2\epsilon_{si}}{q \cdot N_a}} \quad (2.21)$$

飽和領域でのドレイン電流

飽和領域では、 $X=L'$ のドレイン端での電荷は大体ゼロである。つまり、

$$Q_n(L') = (V_{GS} - V_{DSAT} - 2\phi_B - V_{FB})C_{ox} - \gamma \cdot C_{ox} \sqrt{V_{DSAT} - V_{BS} + 2\phi_B} \doteq 0 \quad (2.22)$$

これを V_{DSAT} について整理すると、

$$V_{DSAT} = V_{GS} - V_{FB} - 2\phi_B + \gamma^2 \left[1 - \sqrt{1 + \frac{2}{\gamma^2} (V_{GS} - V_{FB} - V_{BS})} \right] \quad (2.23)$$

この V_{DSAT} でのドレイン電流を式(2.14)から求めれば、 I_{DSAT} が求まる。

飽和領域での出力コンダクタンスは、チャネル長とチャネル幅の比によって左右される。チャネル長変調によって L は ΔL だけ短くなるので、

$$\frac{W}{L - \Delta L} = \frac{W}{L \cdot (1 - \lambda \cdot V_{DS})} \quad (2.24)$$

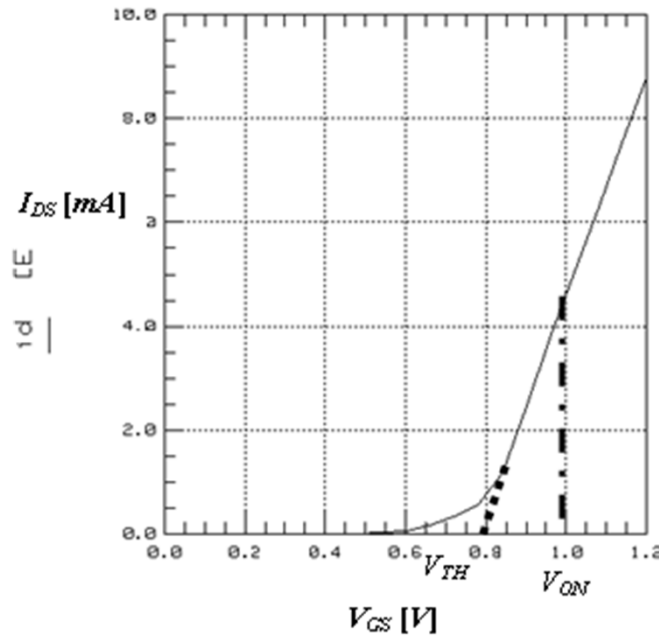
$$\lambda = \frac{\Delta L}{L \cdot V_{DS}} \quad (2.25)$$

飽和領域のドレイン電流は、

$$I_{DS} = I_{DSAT} \frac{1}{1 - \lambda V_{DS}} \quad (2.26)$$

弱反転領域でのドレイン電流

弱反転領域から強反転領域をスムーズにモデル化するため、もう1つのしきい値電圧として V_{ON} を定義する。これは図 2.3 に示すように、 V_{TH} より高い電流が流れる電圧にとり、電流の傾きが徐々に変化できるように指定される。



$$V_{ON} = V_T + \frac{nkT}{q} \quad (2.30)$$

ここで、

$$n = 1 + \frac{C_{FS}}{C_{ox}} + \frac{C_D}{C_{ox}} \quad (2.31)$$

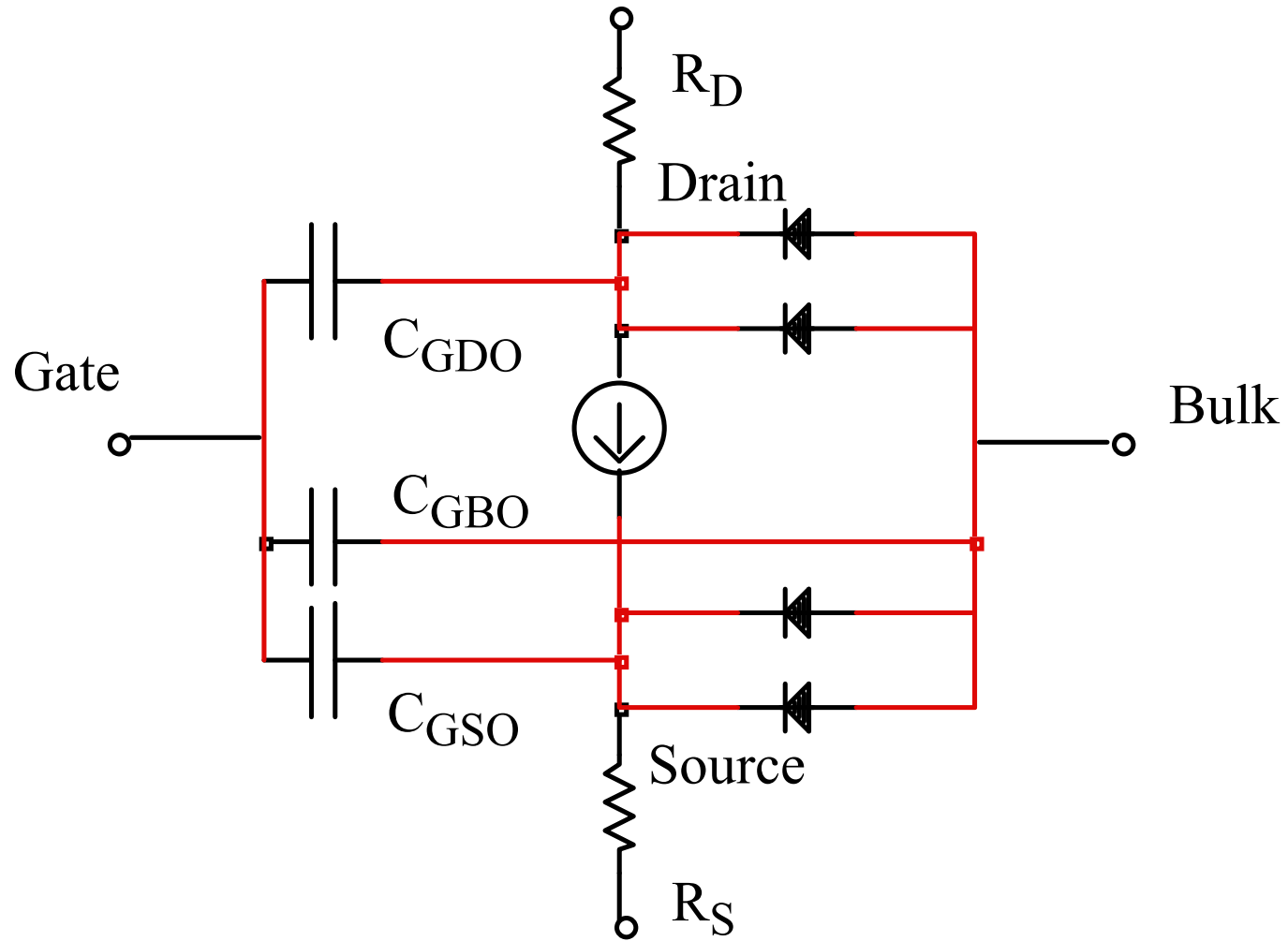
$$C_{FS} = q \times N_{FS} \quad (2.32)$$

$$C_D = \frac{\partial Q_B}{\partial V_{BS}} \quad (2.33)$$

N_{FS} は物理的な意味はなく、フィッティング・パラメータである。弱反転領域での電流式は、 $V_{GS} < V_{ON}$ の条件下で、

$$I_{DS} = \mu_s \cdot C_{ox} \cdot \frac{W}{L} \left\{ \left(V_{ON} - V_T - \frac{\eta V_{DS}}{2} \right) \cdot V_{DS} - \frac{2}{3} \gamma_s \left[(2\phi_B - V_{BS} + V_{DS})^{\frac{3}{2}} - (2\phi_B - V_{BS})^{\frac{3}{2}} \right] \right\} \times e^{\frac{q}{nkT}(V_{GS} - V_{ON})} \quad (2.34)$$

MOSFETの等価回路



6. サブミクロン/ナノメータMOS用 モデル概要 (BSIM6)

- **BSIM6: Charge based Symmetric MOSFET Model**
 - Charge based core
 - BSIM4 physics models and parameters

BSIM6の特長

- 正確な高調波ひずみシミュレーションのための正しいモデル式導入
- DCとACシミュレーションにおいて、対称性を満足する ($V_{DS}=0$ [V]時)
- BSIM4コンパチブル
- 全動作領域においてモデルが連続
- 異常動作のないスムーズな電流・容量動作
- 電荷方程式は近似を用いずに計算—2次Newton-Raphson法

BSIM6 (Beta8B)

- BSIM6 Beta 8bをシミュレートしてみよう!