

システム集積回路工学論

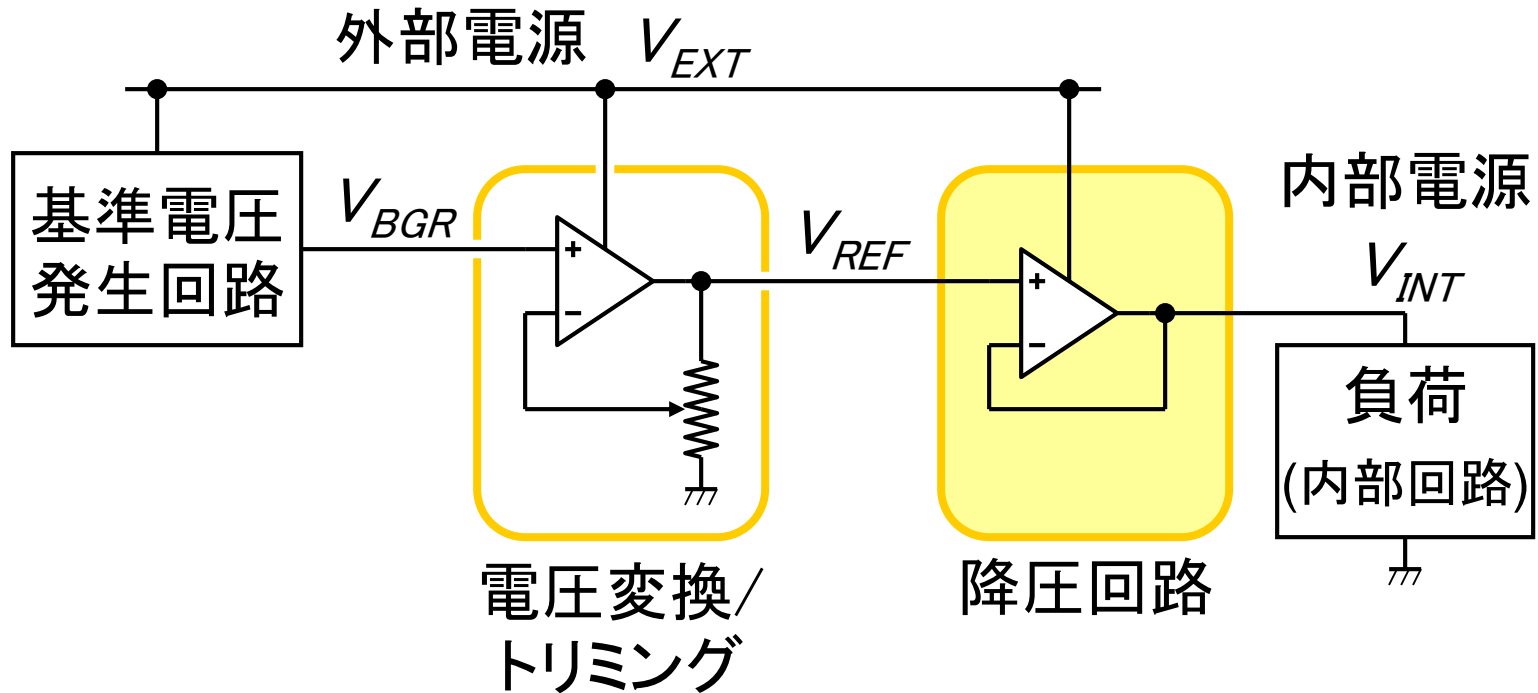
第3回 降圧回路

群馬大学客員教授 堀口真志

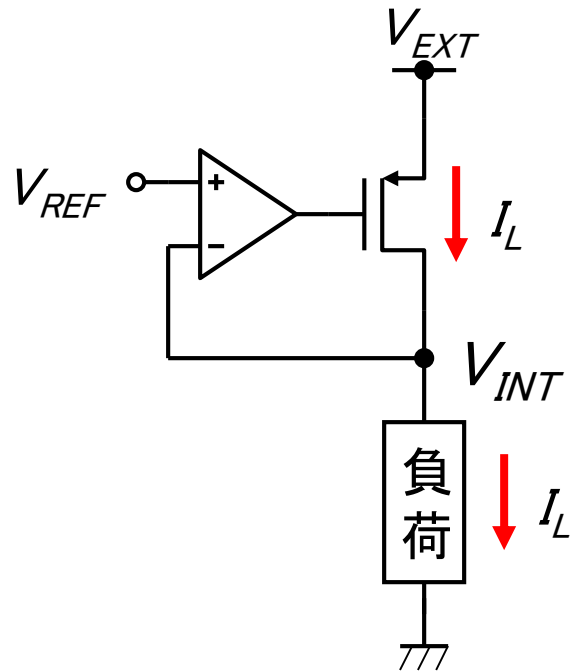
目次

- 1 降圧回路の種類
- 2 シリーズ型降圧回路
電流供給能力
ループ安定性(位相余裕)
PSRR
- 3 スイッチング降圧回路
- 4 スイッチトキャパシタ降圧回路
- 5 レイアウト上の注意

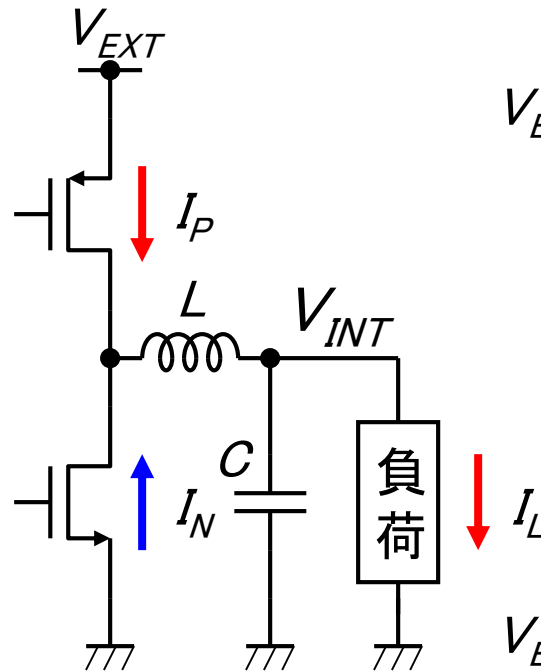
オンチップ電源回路の基本構成(降圧)



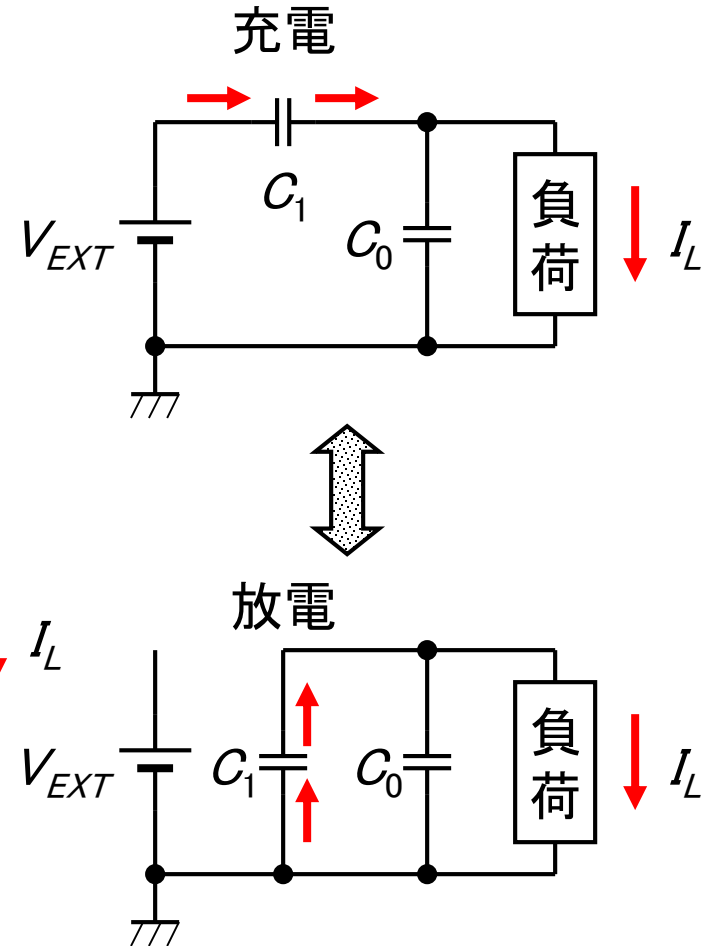
降圧回路の種類



シリーズ

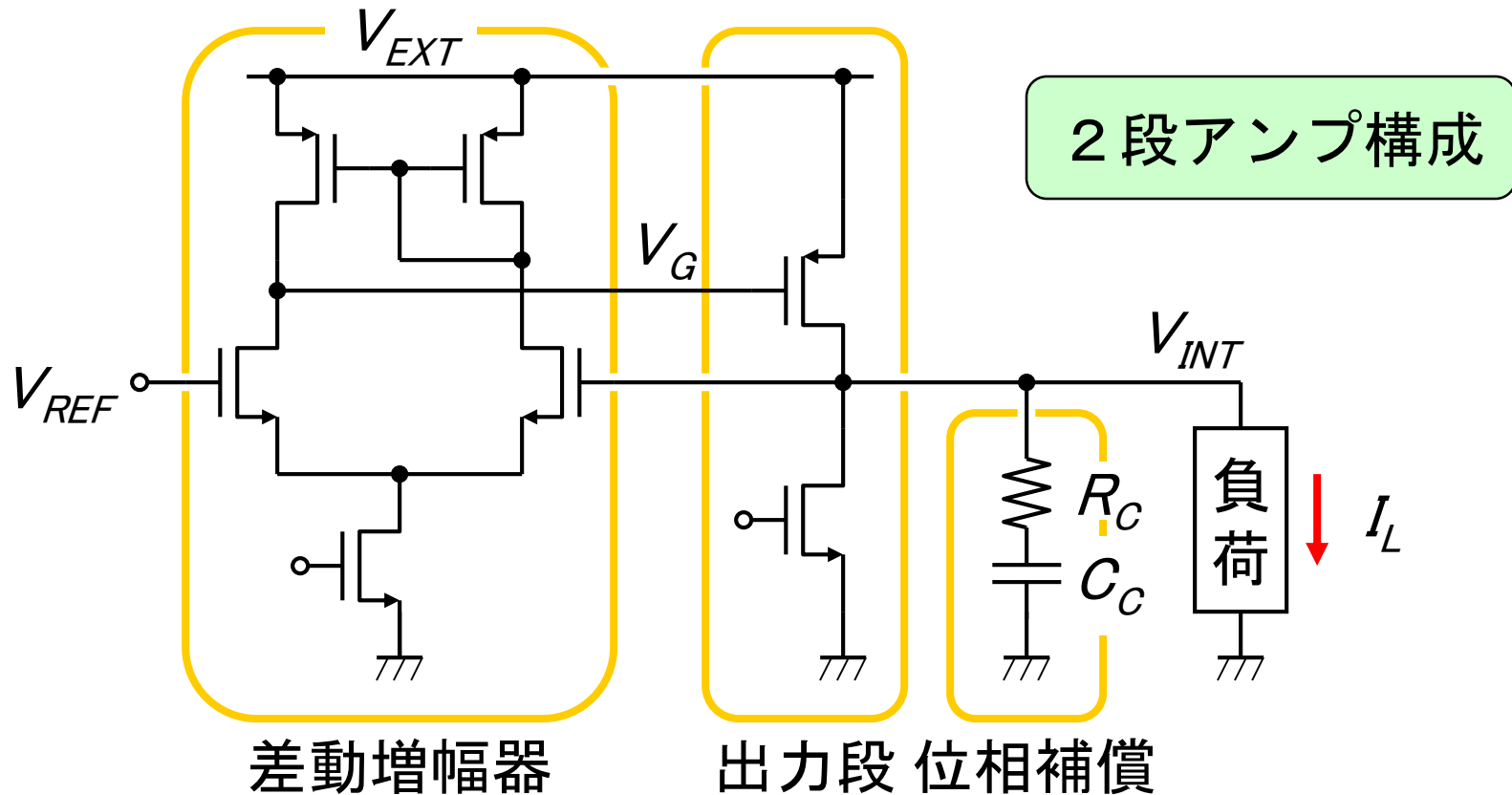


スイッチング



スイッチトキャパシタ

シリース降圧回路 (Series Regulator)



シリーズ降圧回路の特性

Requirements

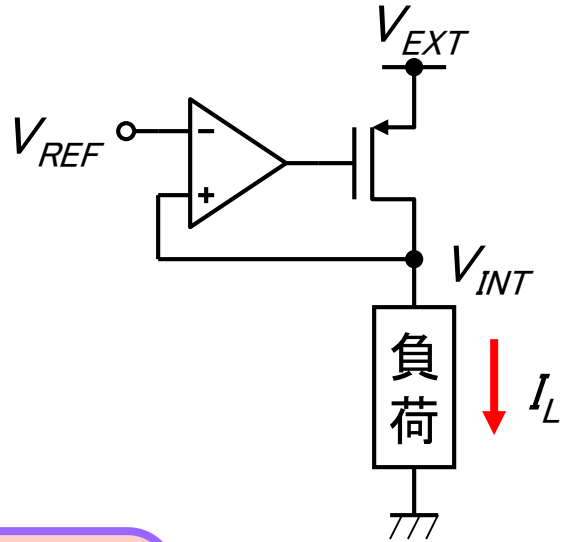
- 電流供給能力
- 負荷変動耐性 ($\Delta V_{INT} / V_{INT} < 5\%$)
- ループ安定性 (位相余裕 $> 45^\circ$)
- 電源除去比 (PSRR $< -20\text{dB}$)
- 低消費電力

Simulation

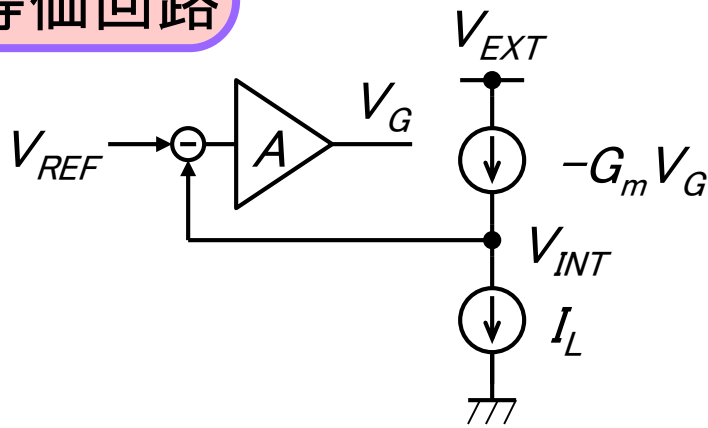
DC
Transient
AC
AC
DC

PSRR: Power Supply Rejection Ratio

降圧回路の電流供給能力 (PMOS出力)



等価回路

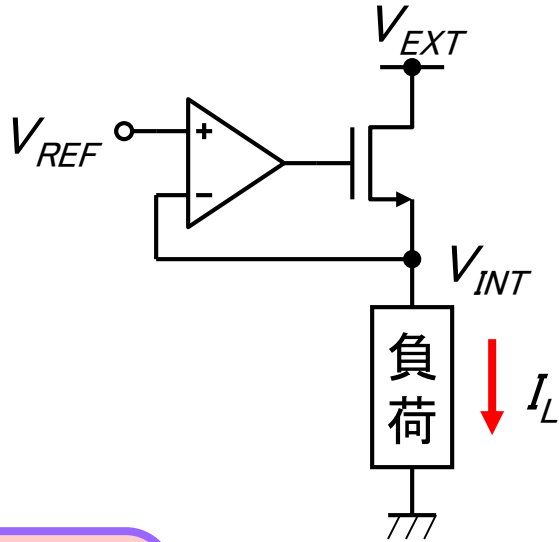


A : voltage gain of differential amp.
 G_m : transconductance of P-ch driver

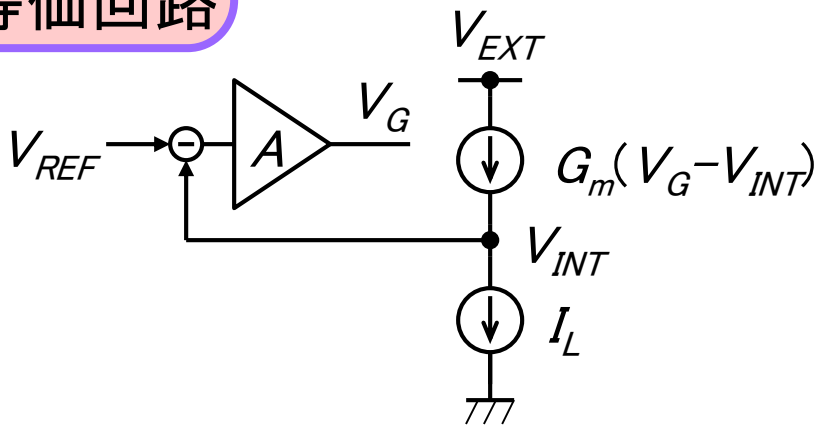
$$\begin{cases} -G_m V_G = I_L \\ V_G = A(V_{INT} - V_{REF}) \end{cases}$$

$$V_{INT} = V_{REF} - \underbrace{\frac{1}{A \cdot G_m}}_{R_{OUT}} I_L$$

降圧回路の電流供給能力 (NMOS出力)



等価回路



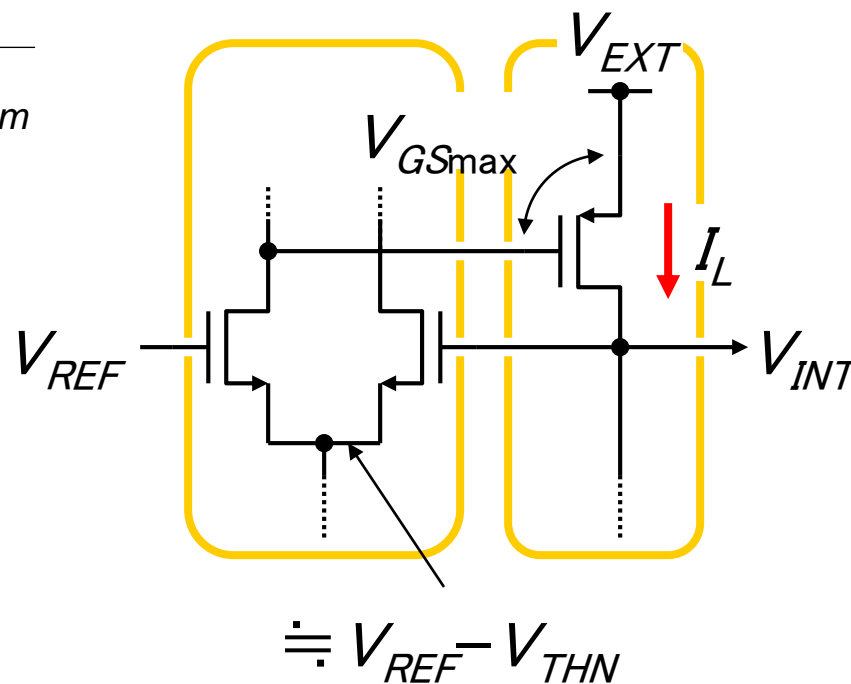
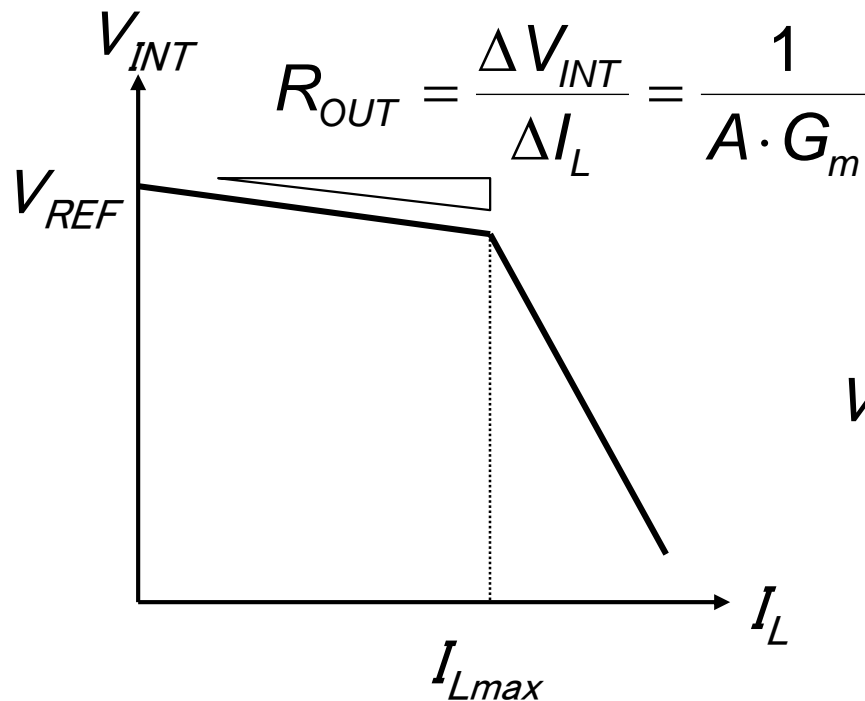
A : voltage gain of differential amp.
 G_m : transconductance of N-ch driver

$$\begin{cases} G_m(V_G - V_{INT}) = I_L \\ V_G = A(V_{REF} - V_{INT}) \end{cases}$$

$$V_{INT} = \frac{A}{A+1} V_{REF} - \underbrace{\frac{1}{(A+1)G_m}}_{R_{OUT}} I_L$$

- R_{OUT} はPMOS出力と同等
- ループ安定性良好
- $V_{EXT} - V_{INT}$ 小は困難

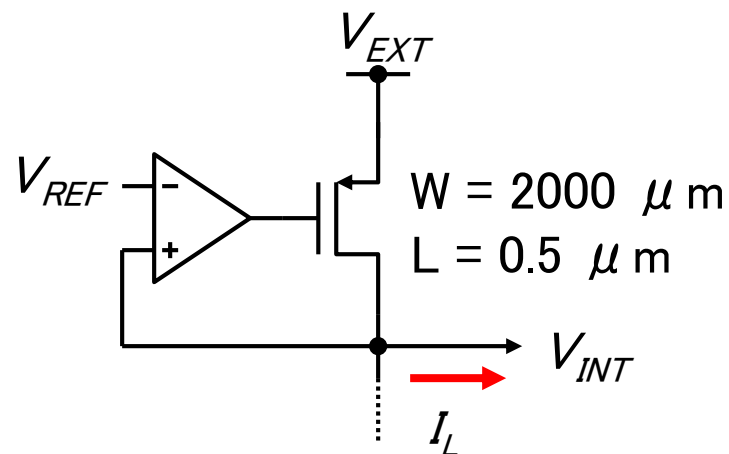
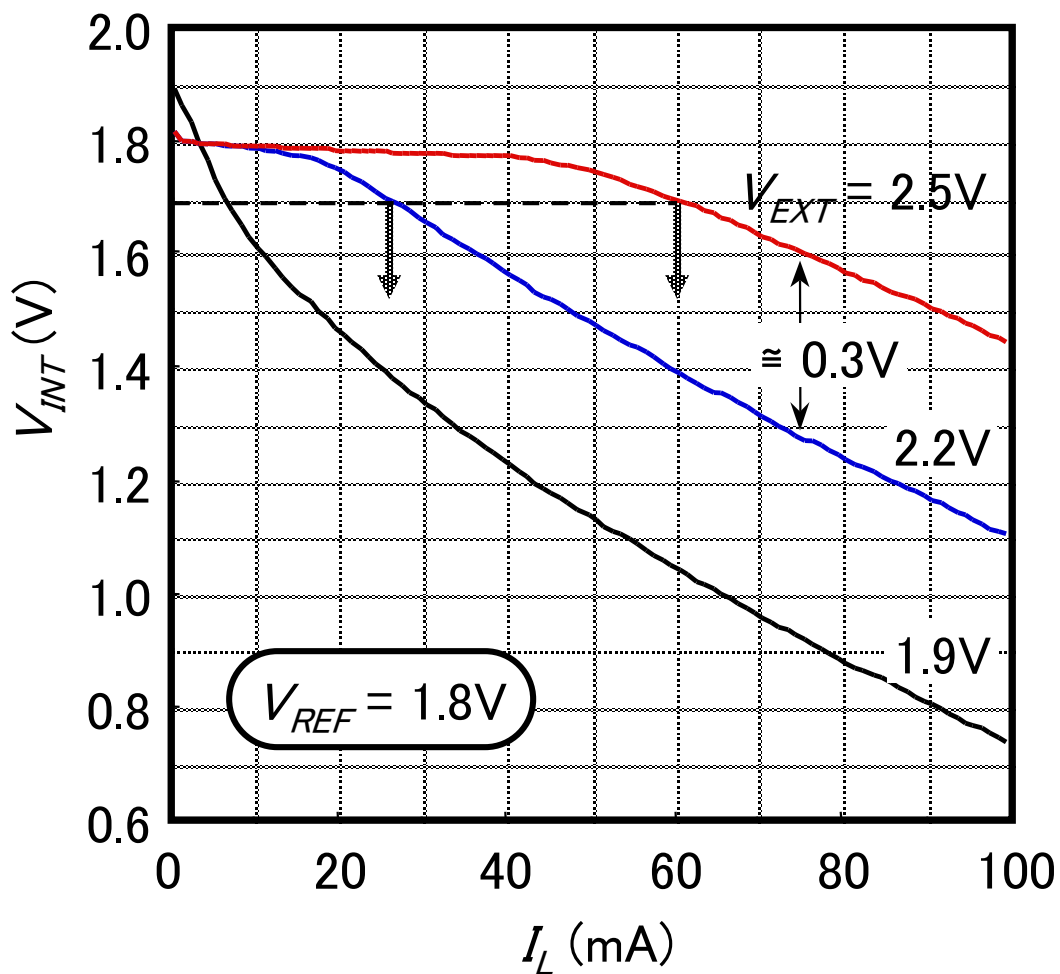
降圧回路の電流供給能力



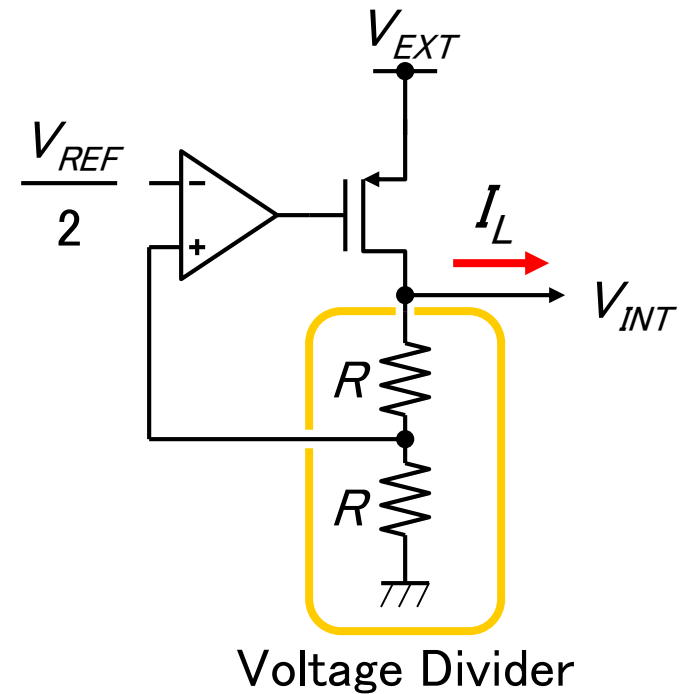
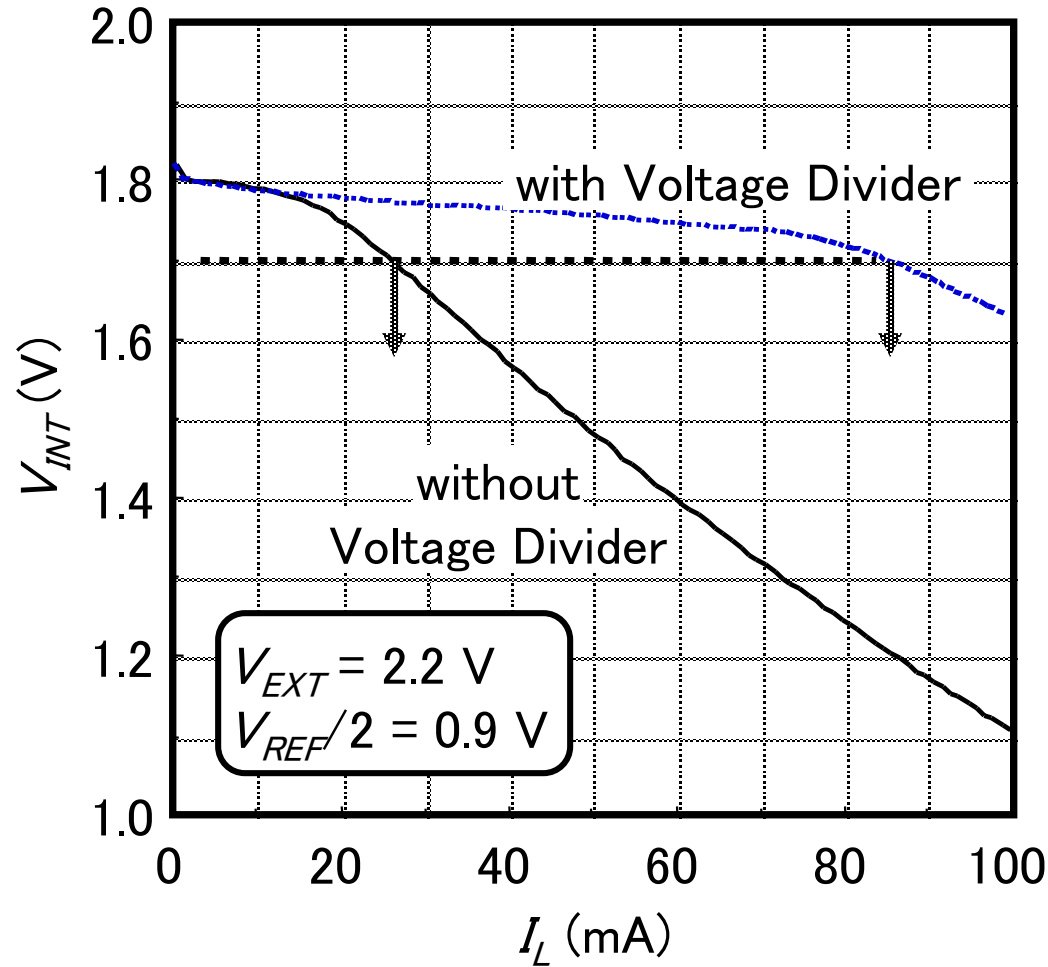
$$V_{GSmax} = V_{EXT} - V_{REF} + V_{THN}$$

$$\begin{aligned}
 I_{Lmax} &= G_m (V_{GSmax} - |V_{THP}|) \\
 &= G_m (V_{EXT} - V_{REF} + V_{THN} - |V_{THP}|)
 \end{aligned}$$

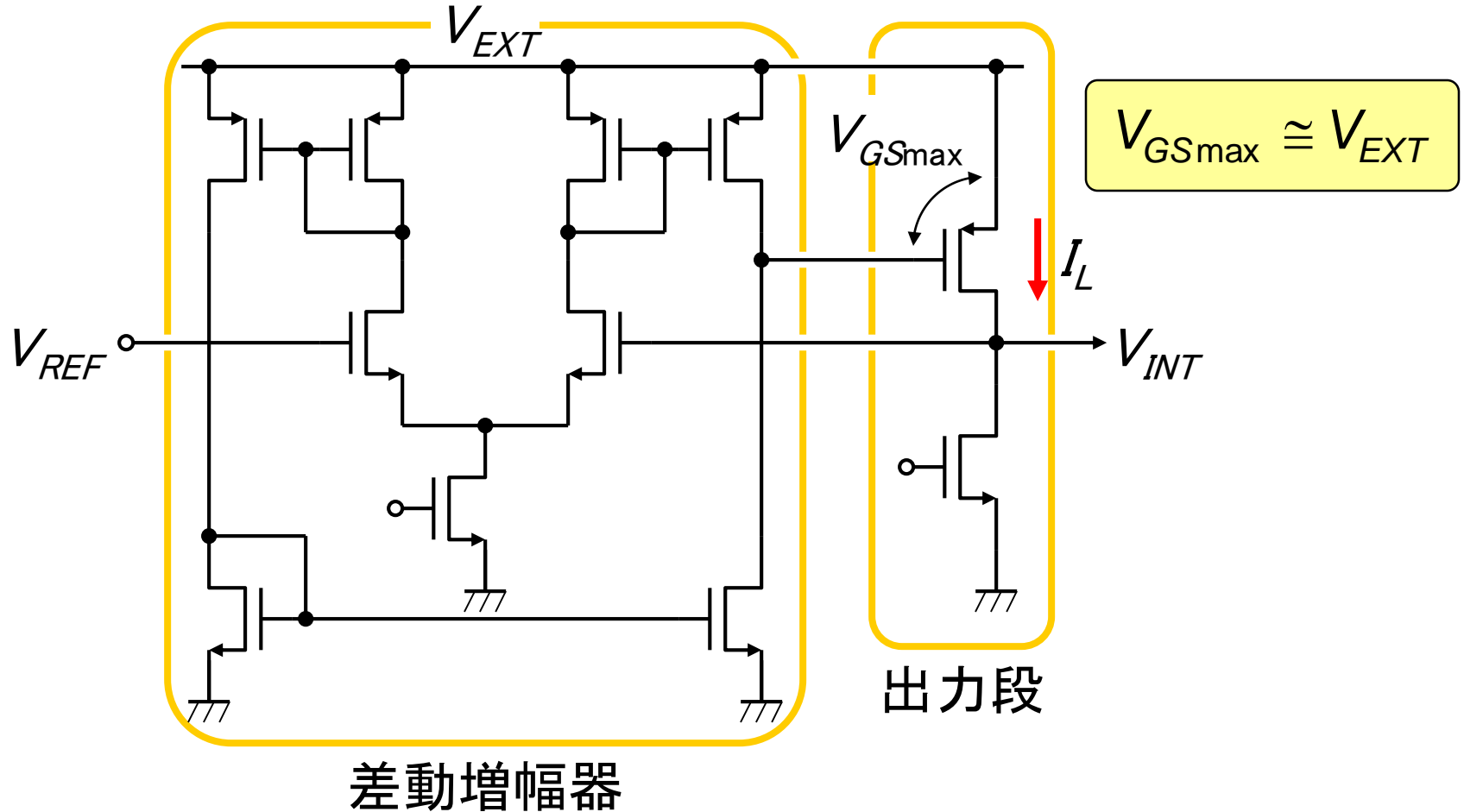
電流供給能力シミュレーション



電流供給能力の改善(1)

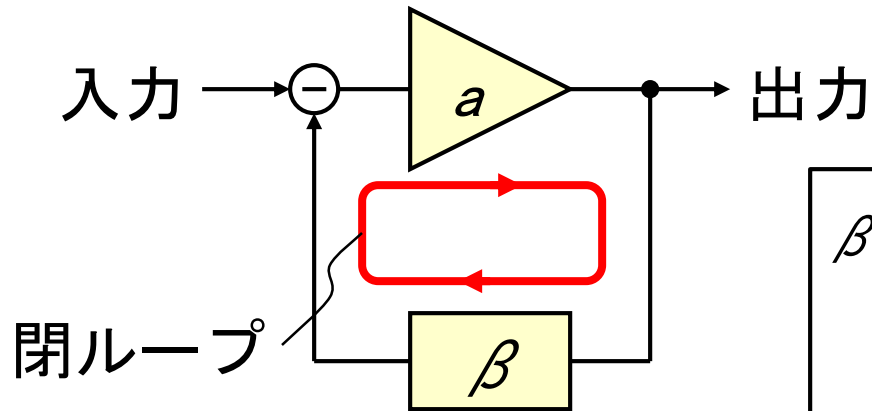


電流供給能力の改善(2)



ループ安定性

帰還アンプは発振する場合がある



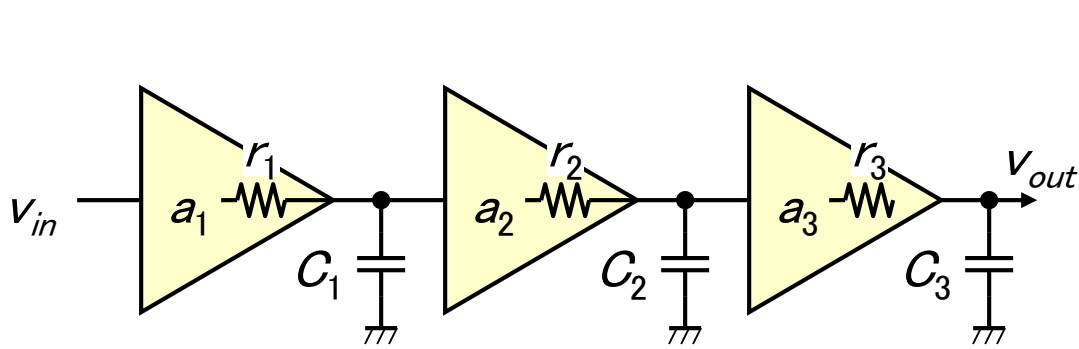
β : 出力のうち入力に帰還される割合
降圧回路の場合普通は $\beta = 1$
出力を分圧している場合は $\beta < 1$
安定性にとっては $\beta = 1$ が最も厳しい

発振する条件

- (1) 閉ループの一周の位相シフトが 360° (正帰還)
- (2) 閉ループの一周の利得が 1 (0dB) 以上

これらは周波数の関数

アンプの周波数特性(1)



伝達関数

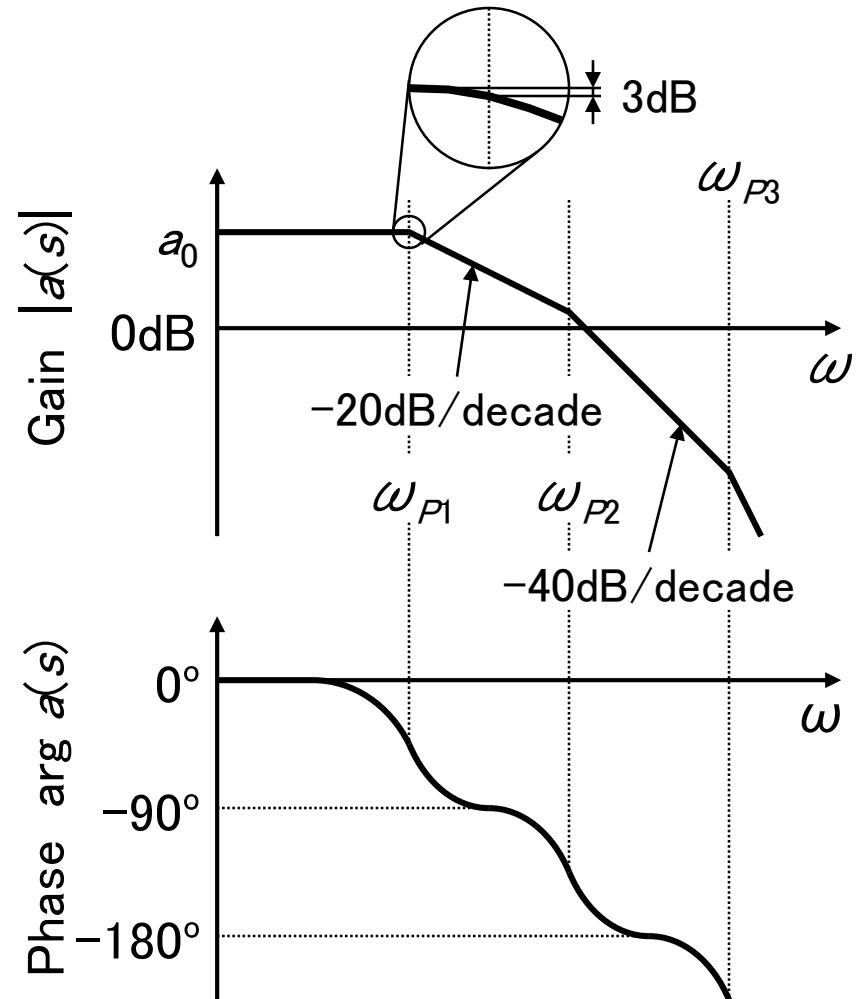
$$a(s) = \frac{V_{out}}{V_{in}} = \frac{a_0}{\left(1 + \frac{s}{\omega_{P1}}\right) \left(1 + \frac{s}{\omega_{P2}}\right) \left(1 + \frac{s}{\omega_{P3}}\right)}$$

$a_0 = a_1 a_2 a_3$: 低周波利得

$\omega_{P1} = 1/r_1 C_1, \omega_{P2} = 1/r_2 C_2, \omega_{P3} = 1/r_3 C_3$: 極 (pole)

ω_{P1} : 主要極 (dominant pole)

$s \leftarrow j\omega$: 周波数特性



アンプの周波数特性(2)

伝達関数

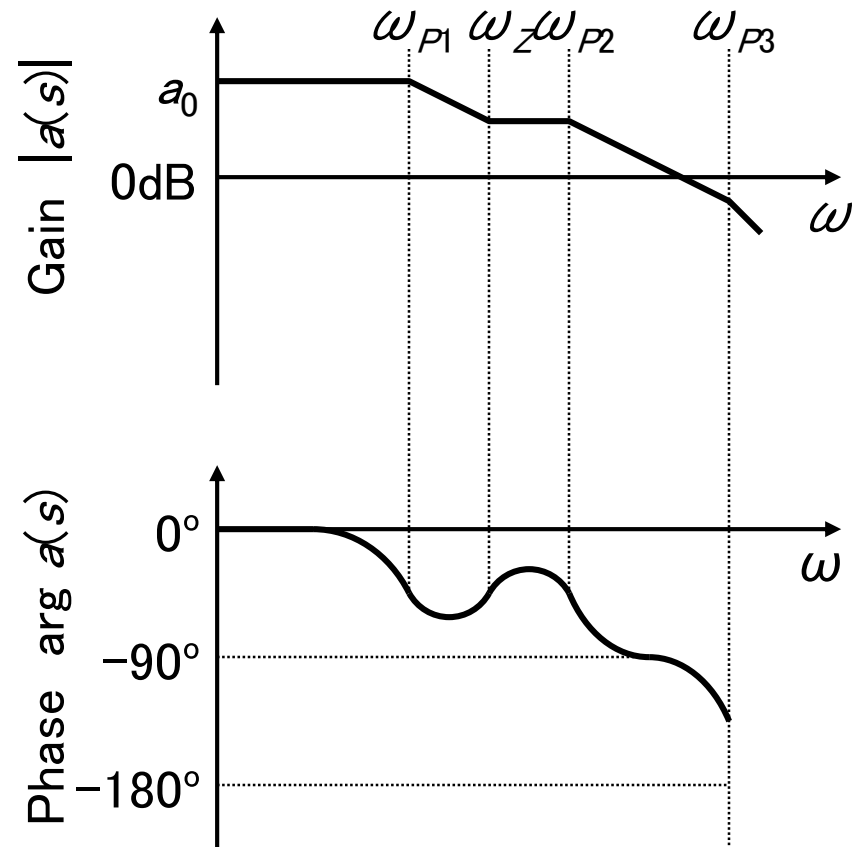
$$a(s) = \frac{V_{out}}{V_{in}} = \frac{a_0 \left(1 + \frac{s}{\omega_Z}\right)}{\left(1 + \frac{s}{\omega_{P1}}\right) \left(1 + \frac{s}{\omega_{P2}}\right) \left(1 + \frac{s}{\omega_{P3}}\right)}$$

a_0 : 低周波利得

$\omega_{P1}, \omega_{P2}, \omega_{P3}$: 極 (pole)

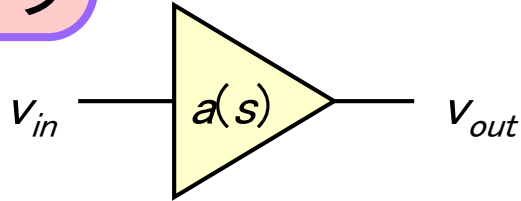
ω_Z : 零点 (zero)

$\omega_Z = \omega_{Pi}$ ならば、“pole-zero cancellation”

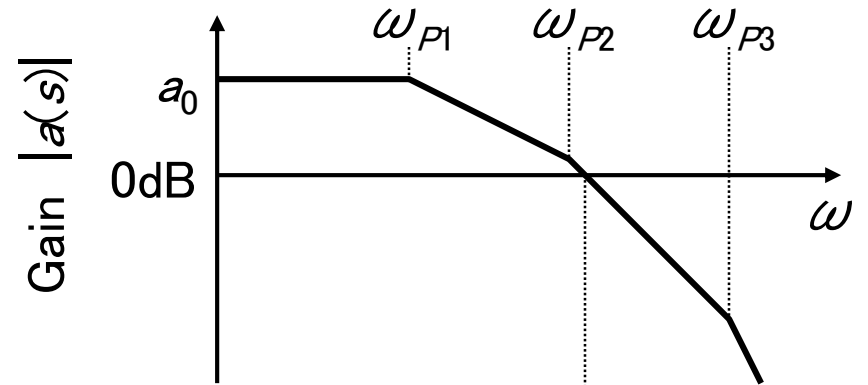


開ループ伝達関数と閉ループ伝達関数

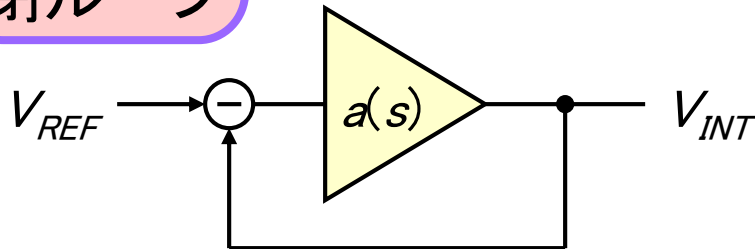
開ループ



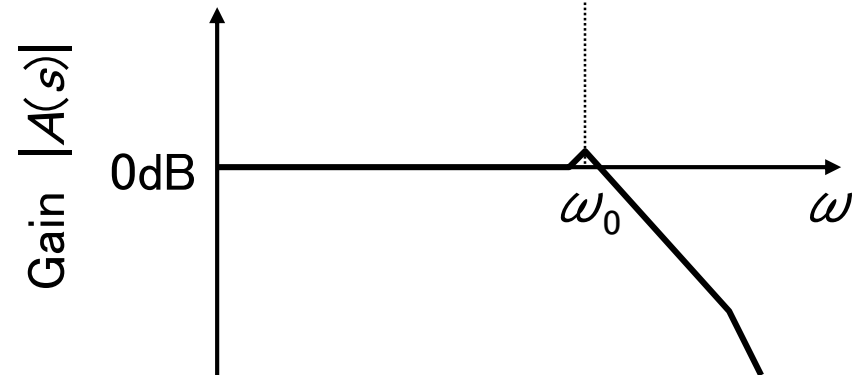
$$a(s) = \frac{V_{out}}{V_{in}} = \frac{a_0}{\left(1 + \frac{s}{\omega_{P1}}\right) \left(1 + \frac{s}{\omega_{P2}}\right) \left(1 + \frac{s}{\omega_{P3}}\right)}$$



閉ループ



$$A(s) = \frac{V_{INT}}{V_{REF}} = \frac{a(s)}{1 + a(s)}$$



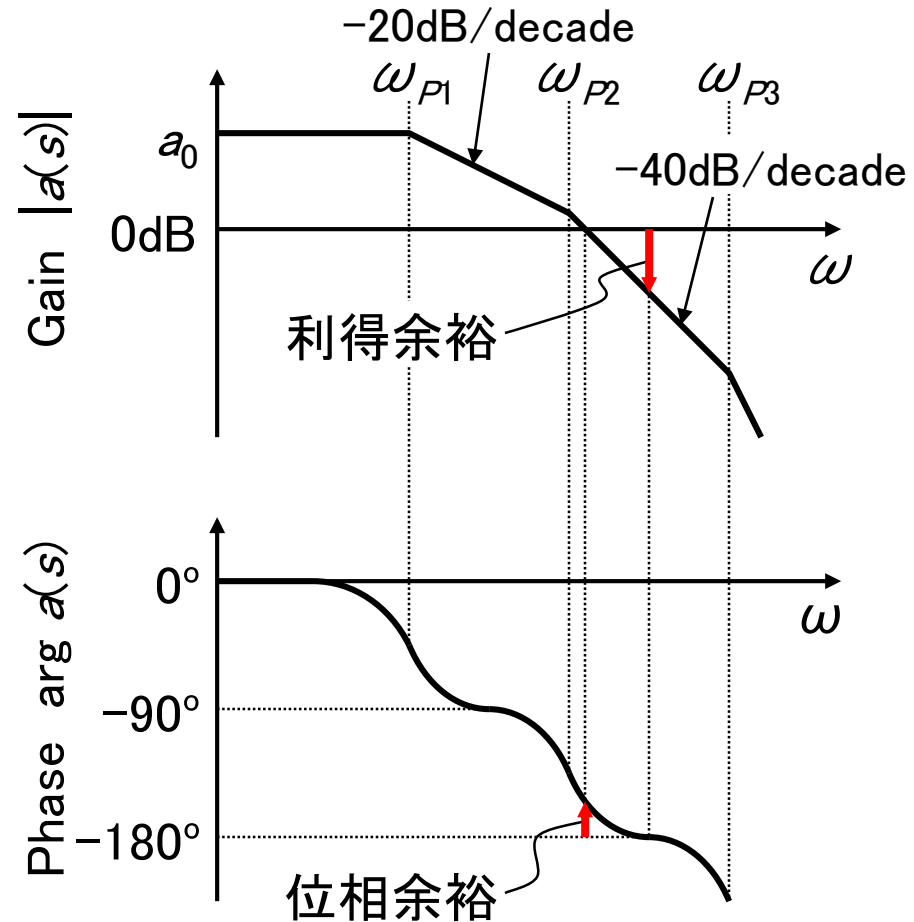
位相余裕

利得余裕:

—(開ループ伝達関数の位相が
— -180° になる周波数における利得)

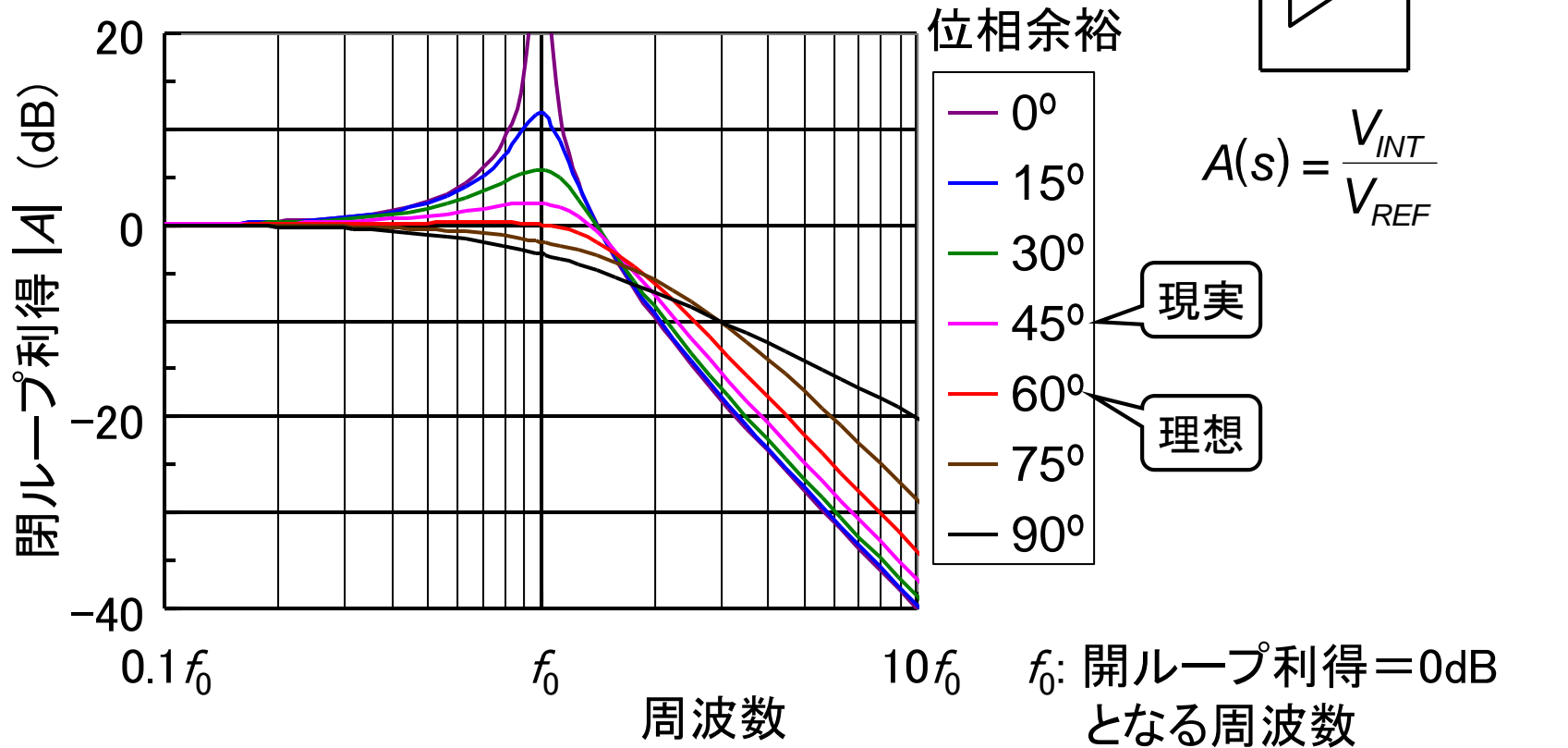
位相余裕:

(開ループ伝達関数の利得が 0dB にな
る周波数における位相) + 180°

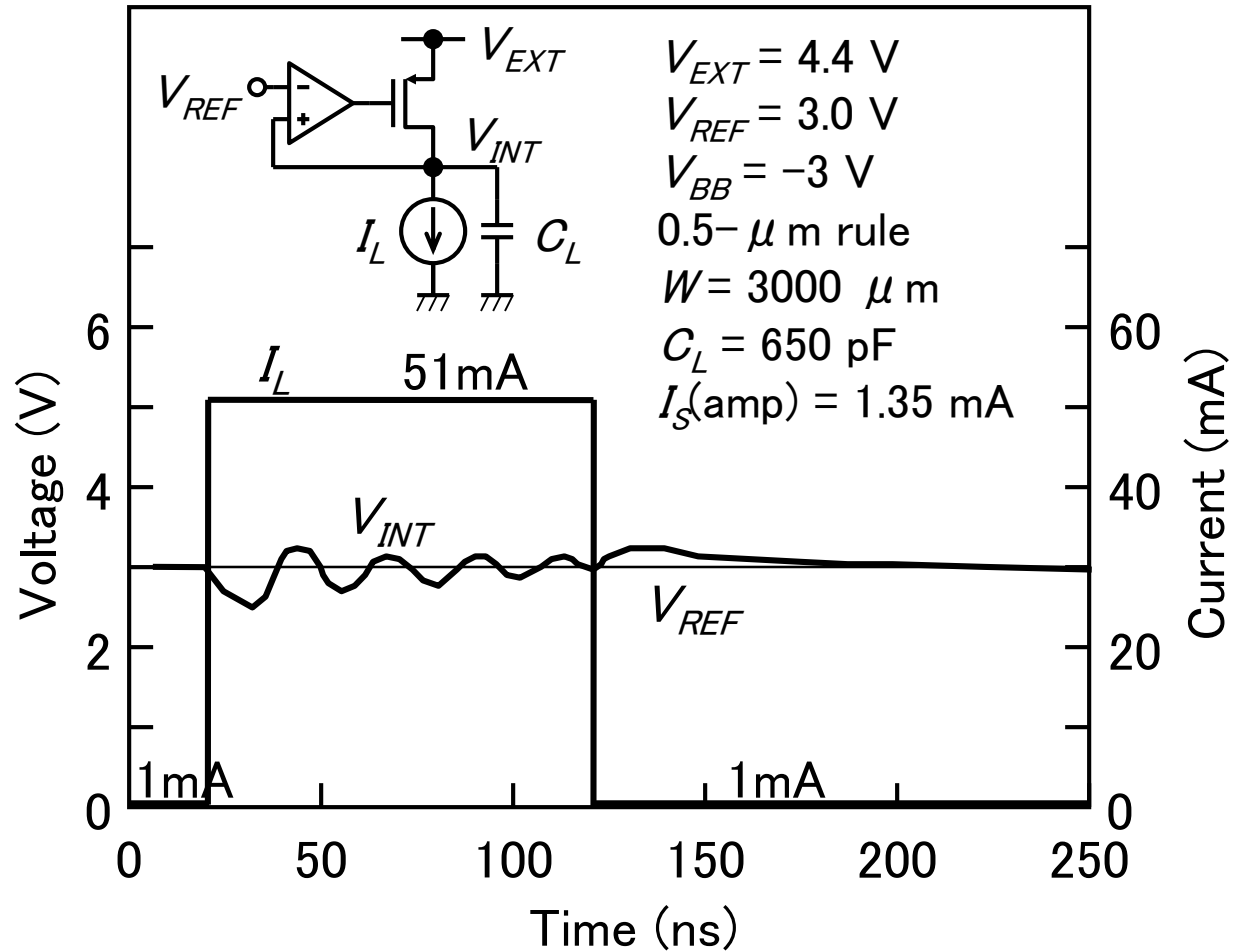


なぜ位相余裕が必要か？

1. PVT (Process, Voltage, Temperature) 変動
2. 閉ループ周波数応答のpeaking

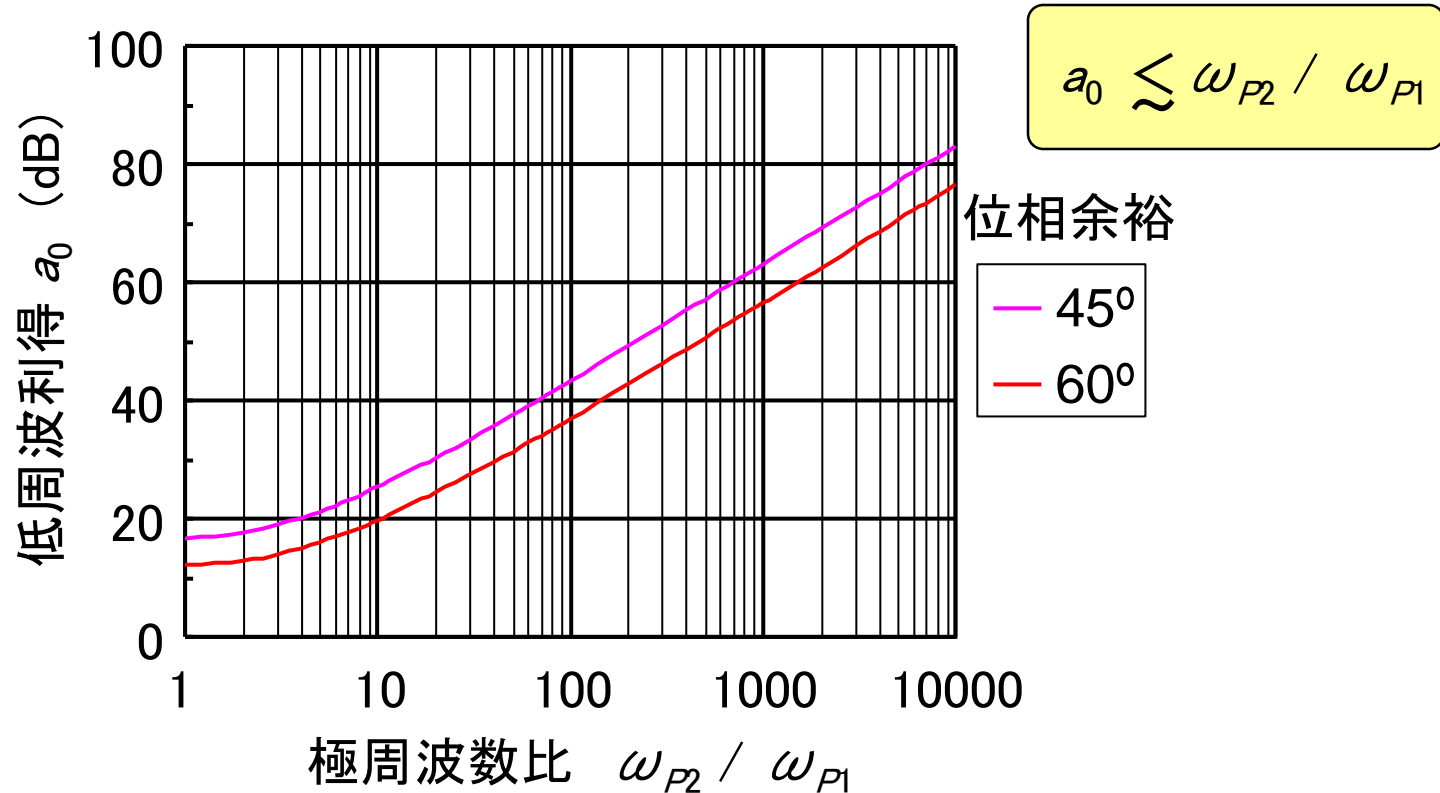


位相余裕が不十分だと……

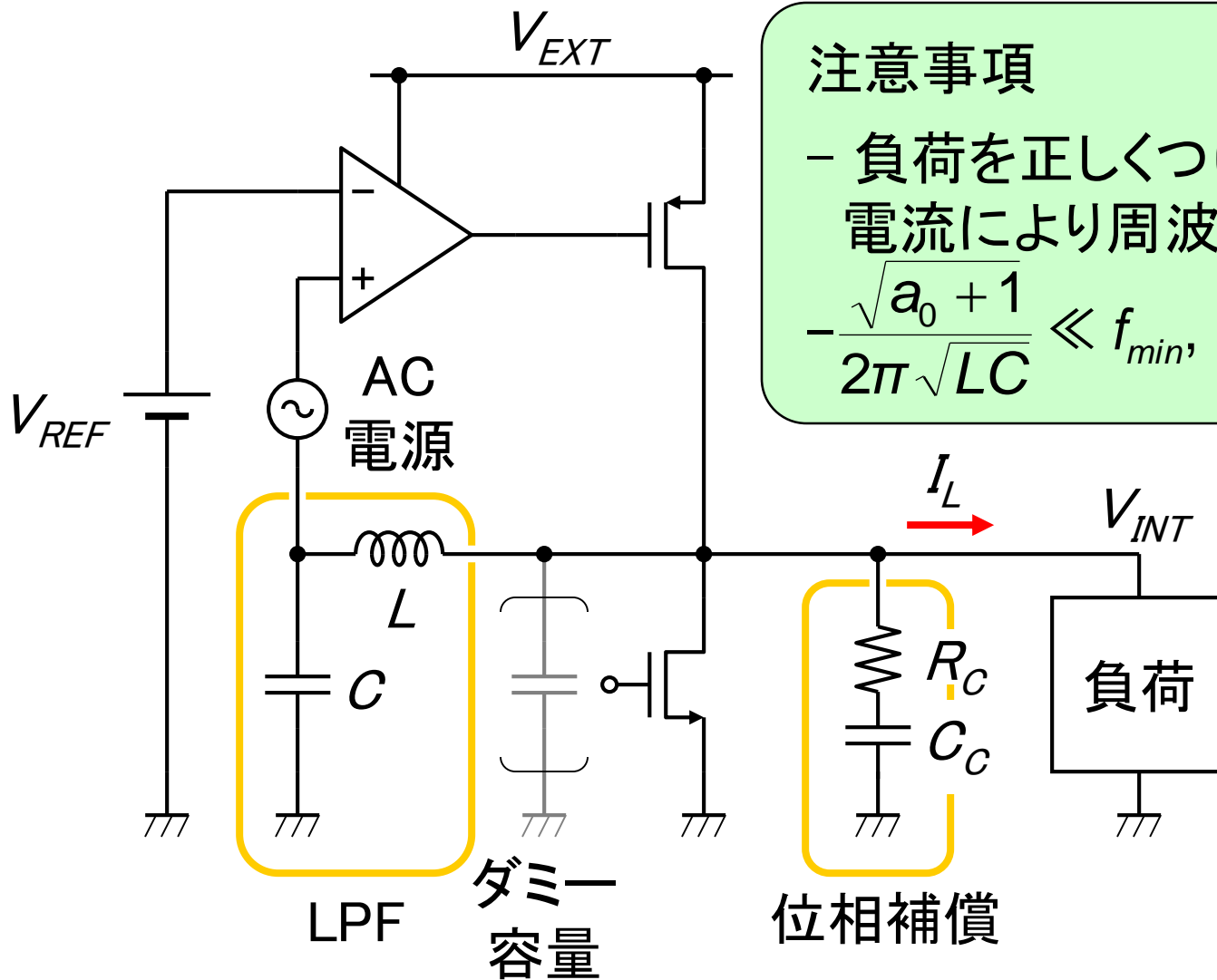


位相余裕確保のための方針

1. 段数を最小に(2~(3)段)
2. 極 ω_{P1} と ω_{P2} とを離す
3. 利得の適正化(不必要に大きくしない)



位相余裕のシミュレーション方法 (開ループ)

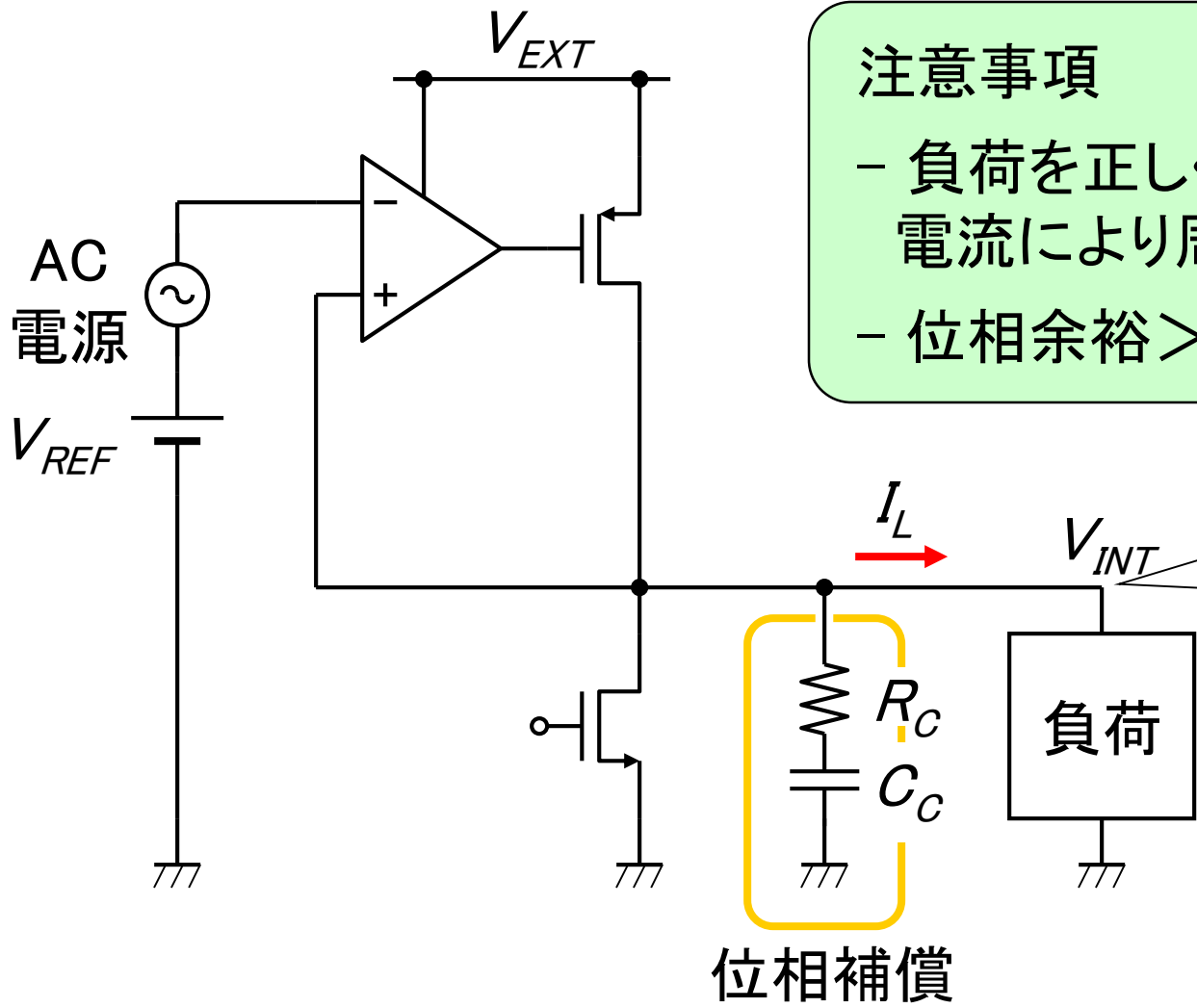


注意事項

- 負荷を正しくつける(負荷容量、電流により周波数特性変化)

$$-\frac{\sqrt{a_0 + 1}}{2\pi\sqrt{LC}} \ll f_{min}, 2\pi f_{min}L \gg Z(V_{INT})$$

位相余裕のシミュレーション方法 (閉ループ)



注意事項

- 負荷を正しくつける(負荷容量、電流により周波数特性変化)
- 位相余裕 $> 45^\circ$ では誤差大

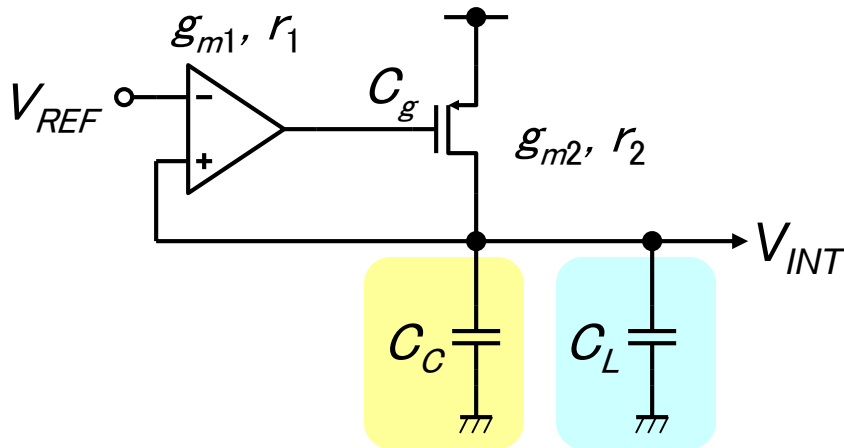
閉ループ利得のピークを観測

位相余裕

$$= 2 \arcsin \frac{1}{2|A|_{\max}}$$

$|A|_{\max}$ は真数 (dBではない)

Dominant pole方式位相補償

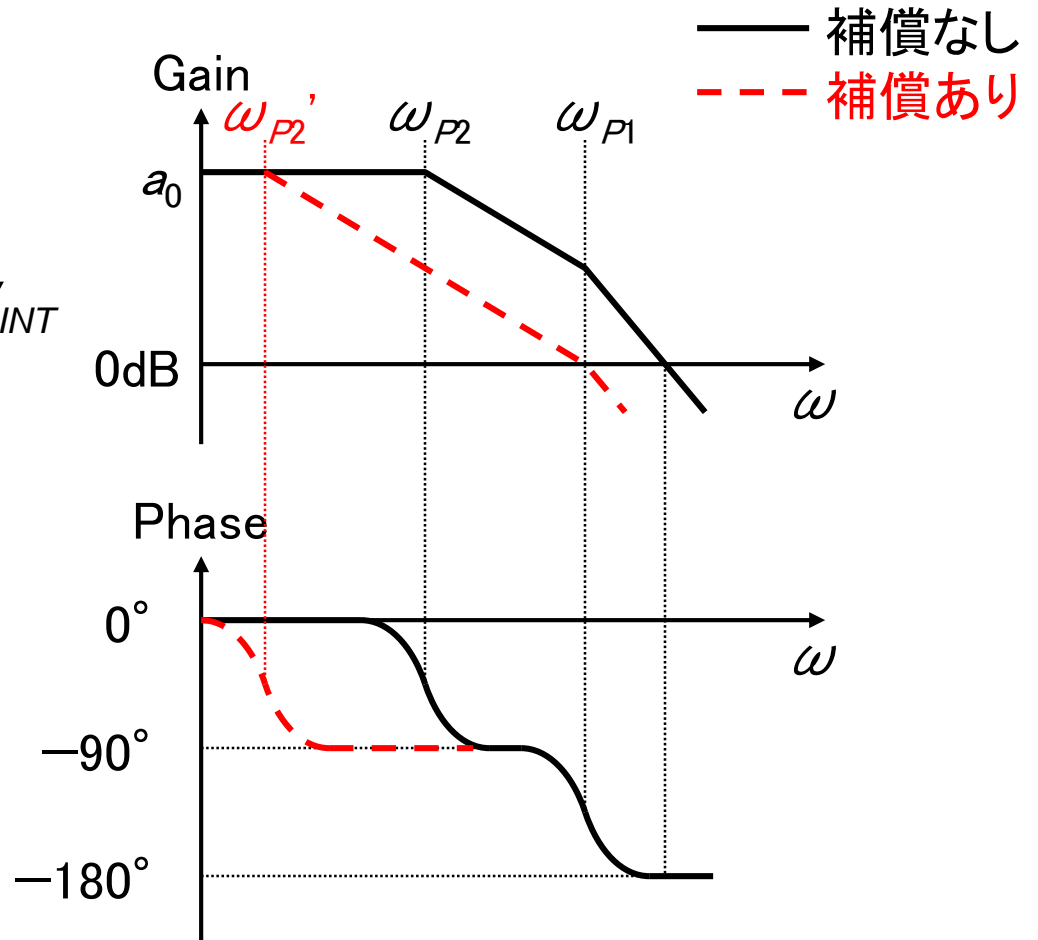


位相補償 負荷

位相余裕45° 確保の条件

$$C_C \geq \frac{a_0 C_g r_1}{\sqrt{2} \cdot r_2} - C_L$$

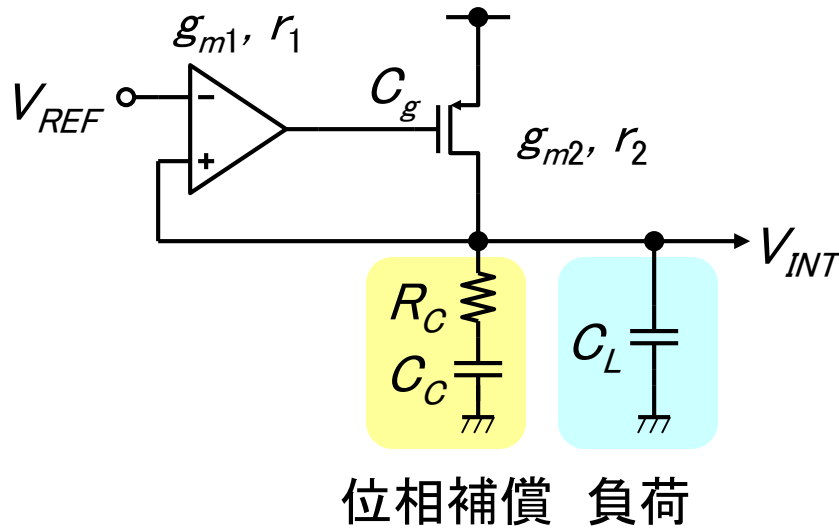
～数千～数万pF



$$\omega_{P1} = 1/C_g r_1, \quad \omega_{P2} = 1/C_L r_2$$

$$\omega_{P2'} = 1/(C_C + C_L) r_2$$

Pole-zero方式位相補償

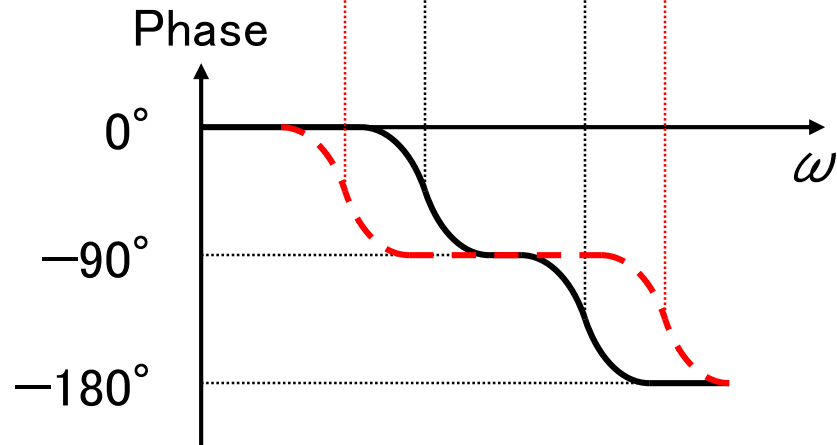
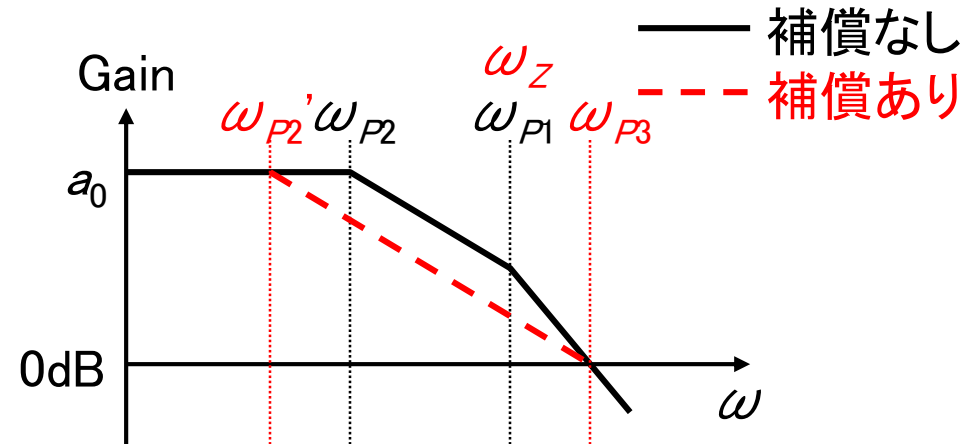


位相余裕45° 確保の条件

$$C_C R_C = C_g r_1$$

$$C_C \geq \sqrt{\frac{a_0 C_L C_g r_1}{\sqrt{2} \cdot r_2}} - C_L$$

~数百-数千pF



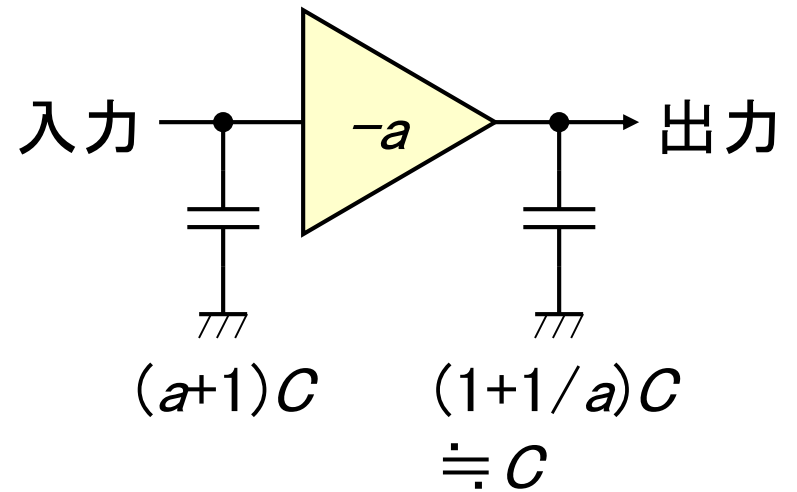
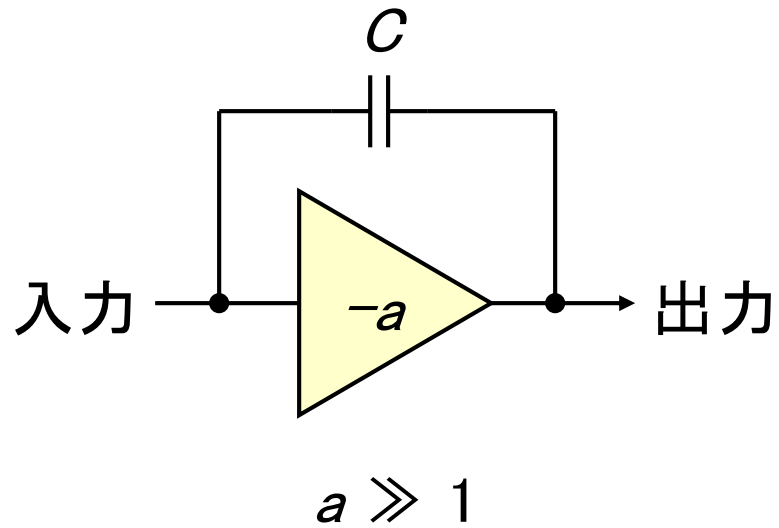
$$\omega_{P1} = 1/C_g r_1, \quad \omega_{P2} = 1/C_L r_2$$

$$\omega_{P2}' \sim 1/(C_C + C_L) r_2$$

$$\omega_{P3} = (C_C + C_L)/C_C C_L R_C, \quad \omega_Z = 1/C_C R_C$$

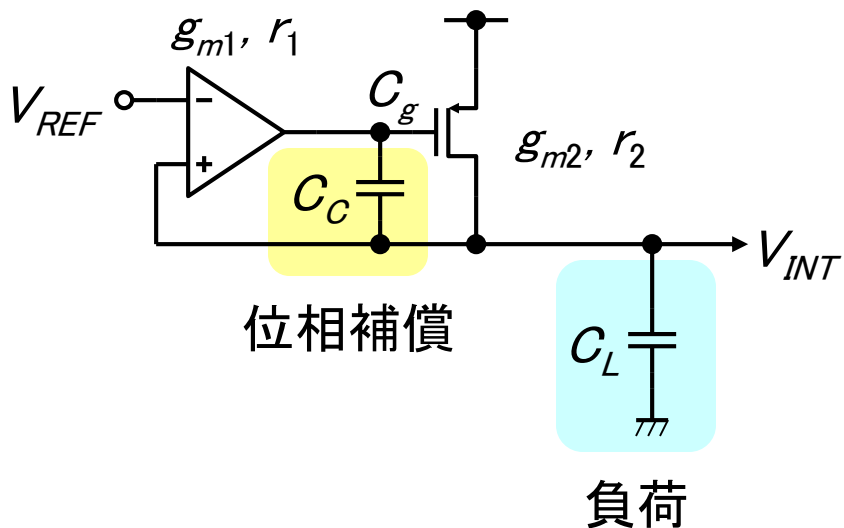
Miller効果

等価回路



注) Millerは人名

Miller方式位相補償

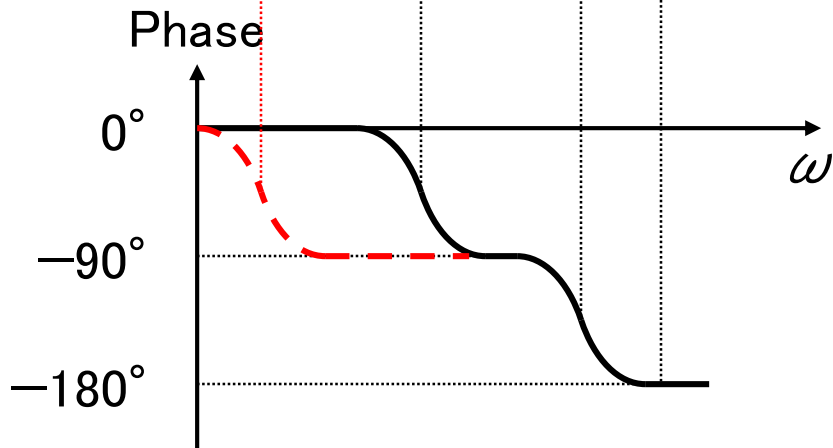
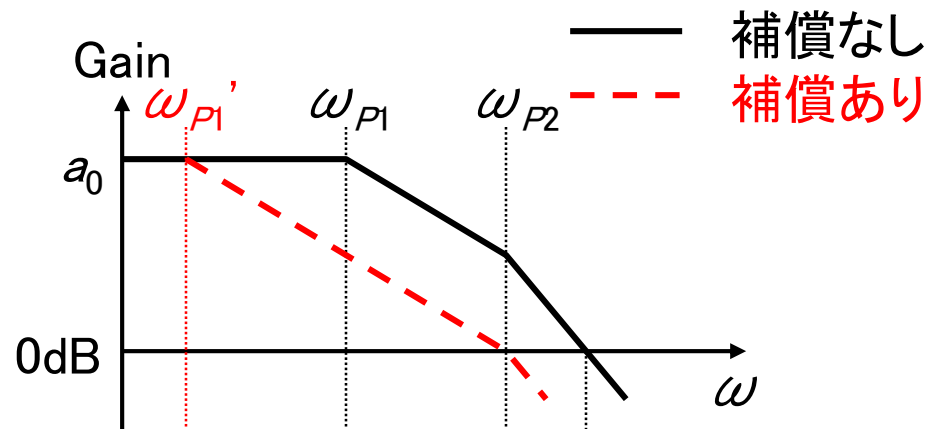


位相余裕45° 確保の条件

$$C_C \geq \frac{C_L g_{m1}}{\sqrt{2} \cdot g_{m2}}$$

~数十pF

PSRR(電源除去比)要注意



$$\omega_{P1} = 1/C_g r_1, \quad \omega_{P2} \sim g_{m2}/C_L$$

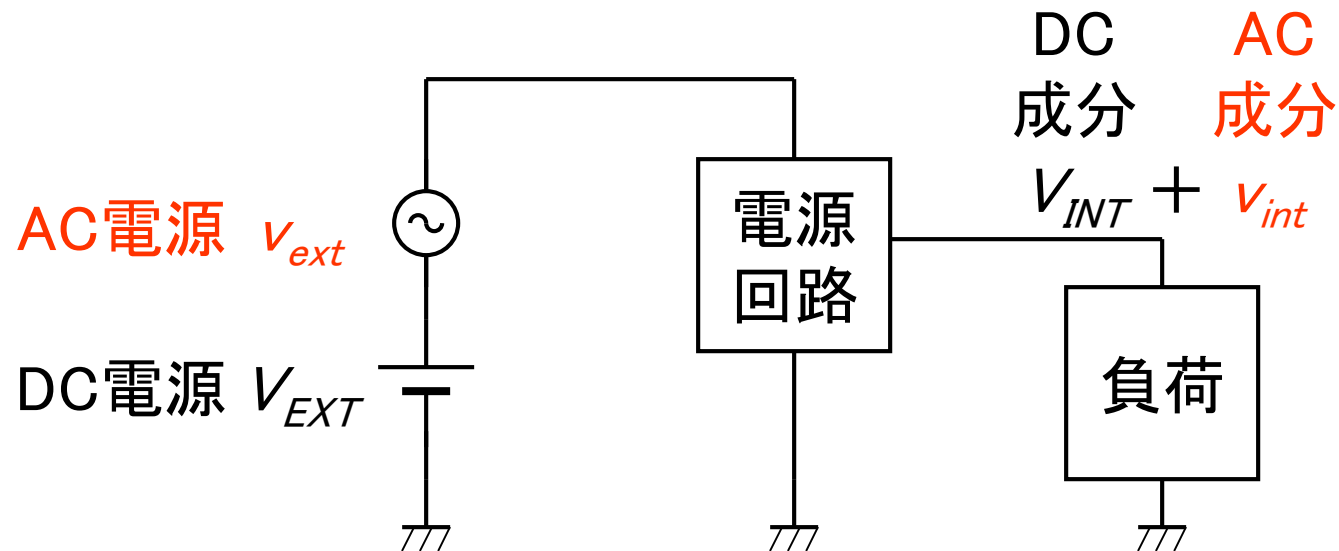
$$\omega_{P1}' \sim 1/C_C g_{m1} r_1 r_2$$

電源除去比 (PSRR) のシミュレーション方法

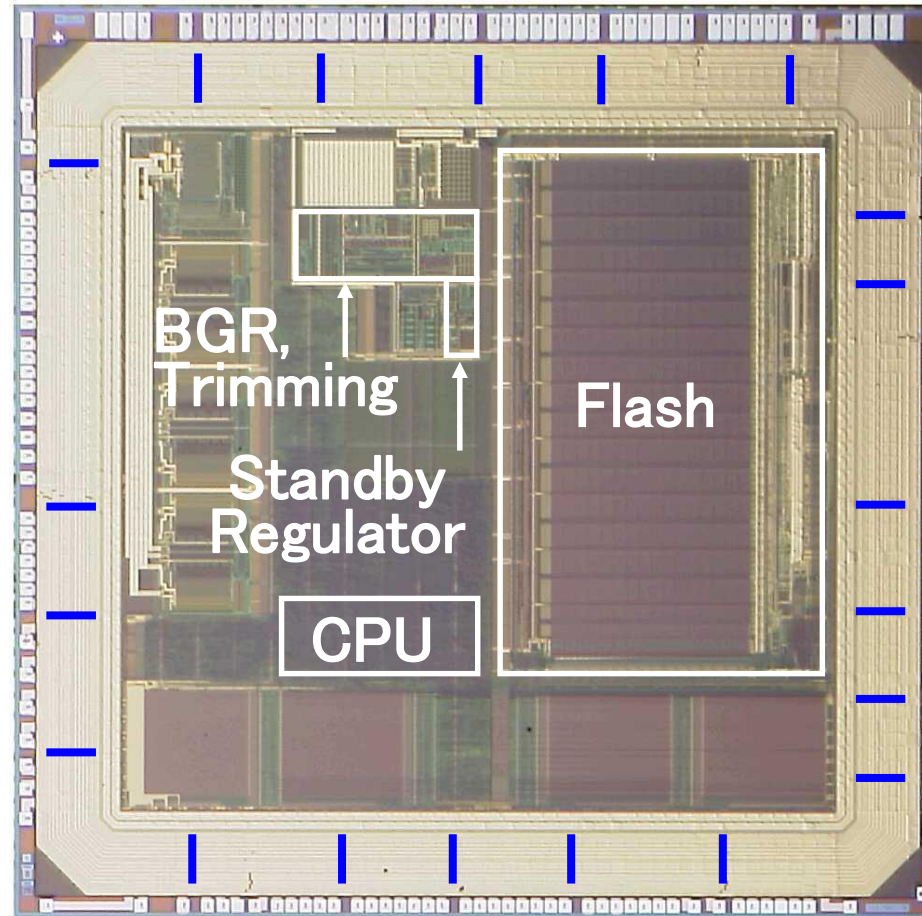
$$\text{PSRR} = 20 \log \frac{|V_{int}|}{|V_{ext}|} \text{ (dB)}$$

注意事項

- 大振幅ノイズによる動作点の変動は解析できない

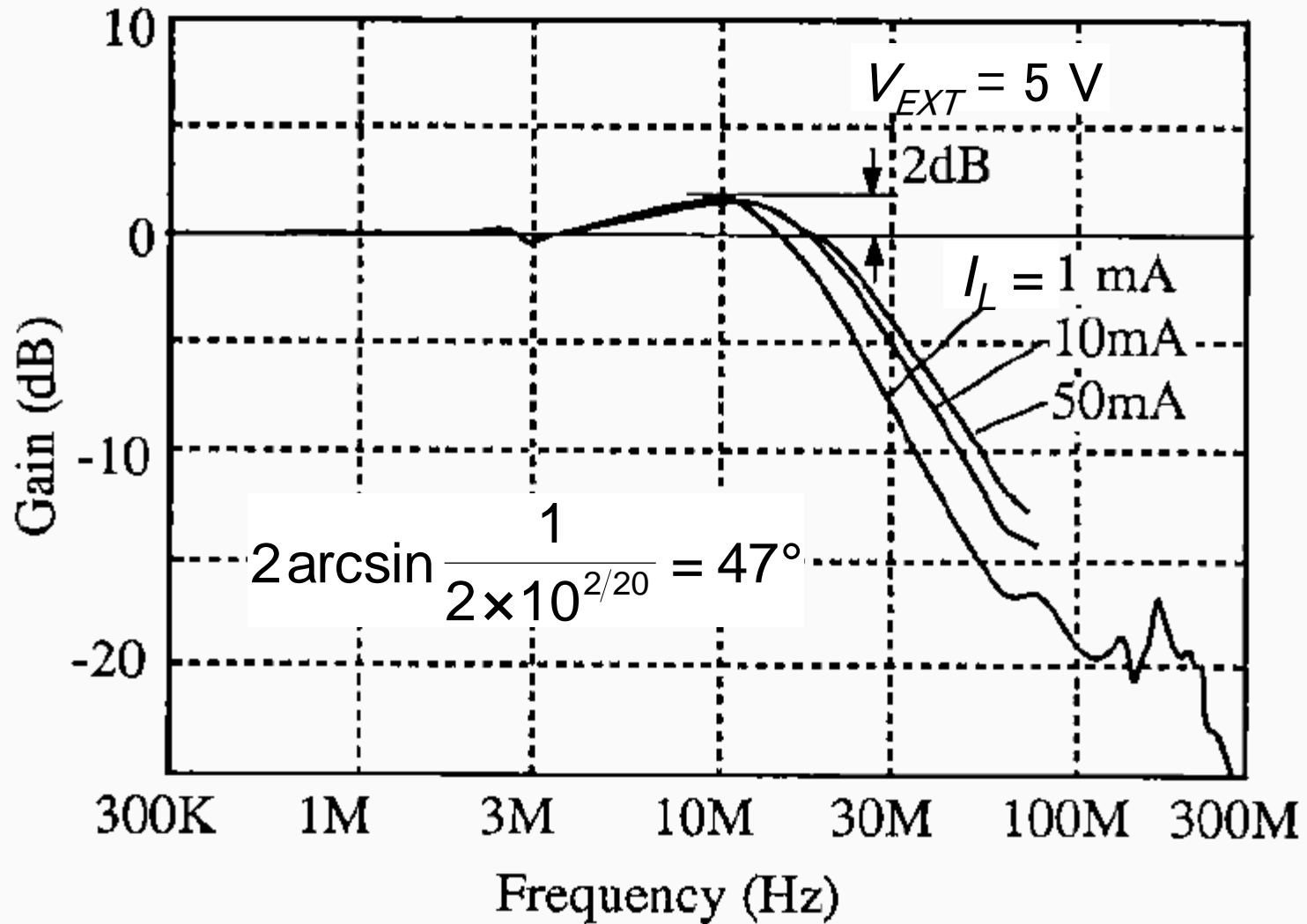


マイコンへの適用例



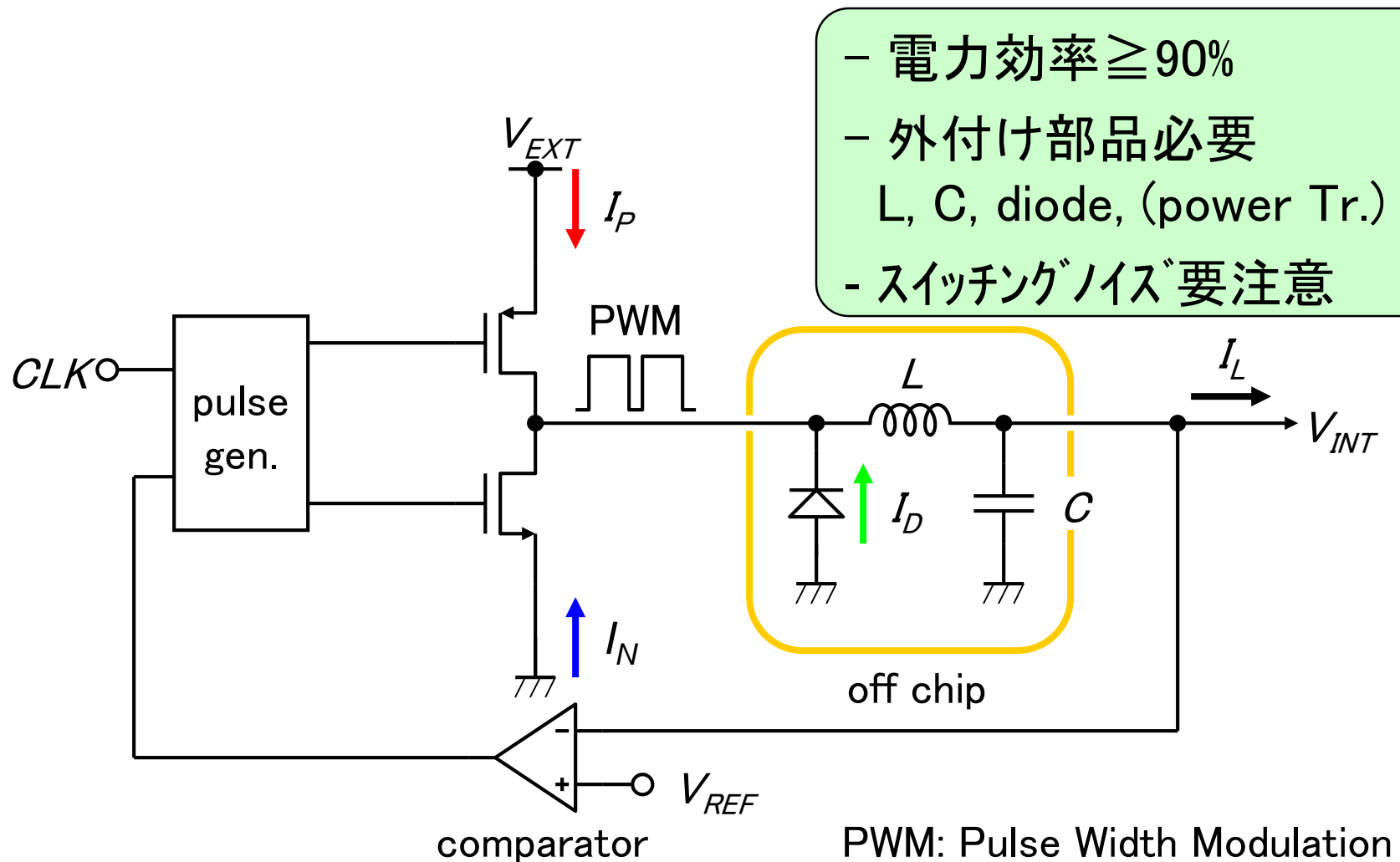
— Regulator for Active Mode

位相余裕の実測

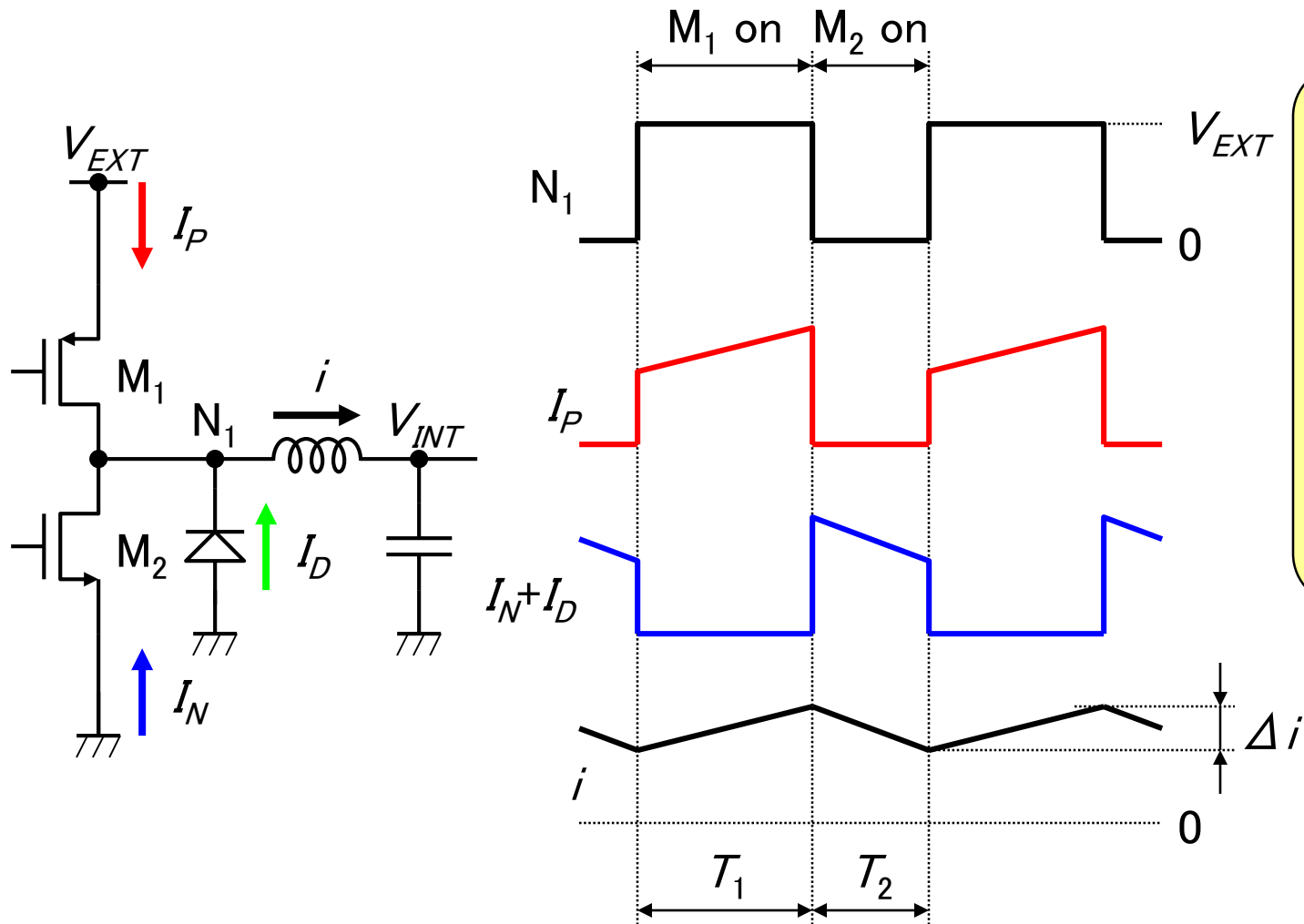


H. Tanaka, IEICE Elec., p.1333, Nov. 1992

スイッチング降圧回路 (Switching Regulator)



スイッチング降圧回路の動作波形

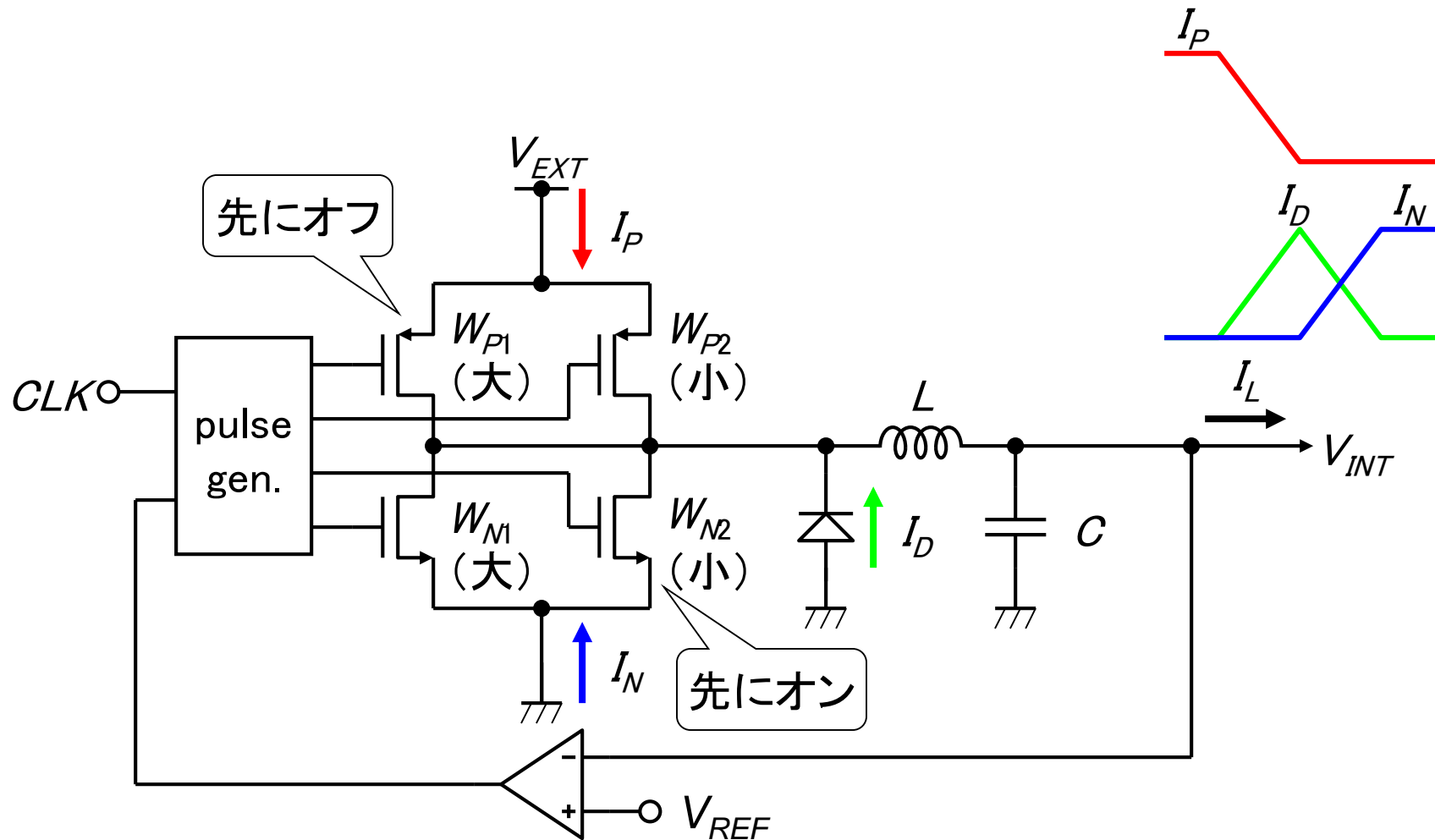


$$L \cdot \frac{\Delta i}{T_1} = V_{EXT} - V_{INT}$$

$$L \cdot \left(-\frac{\Delta i}{T_2} \right) = -V_{INT}$$

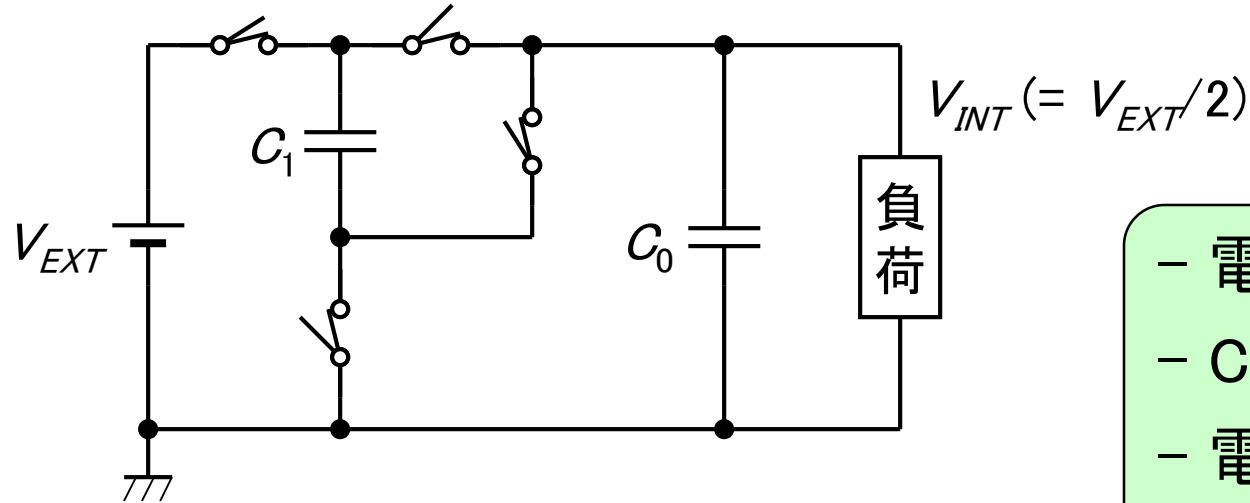
$$V_{INT} = \frac{T_1}{T_1 + T_2} \cdot V_{EXT}$$

スイッチングノイズの低減



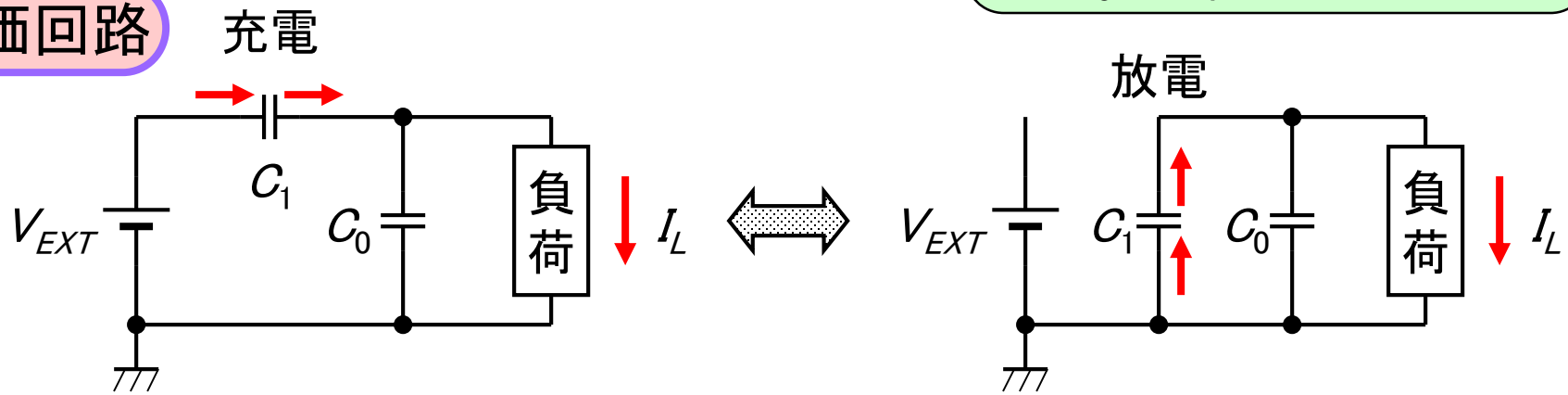
S. Sakiyama, ISSCC, Feb. 1999, p. 156.

スイッチトキャパシタ降圧回路(1)



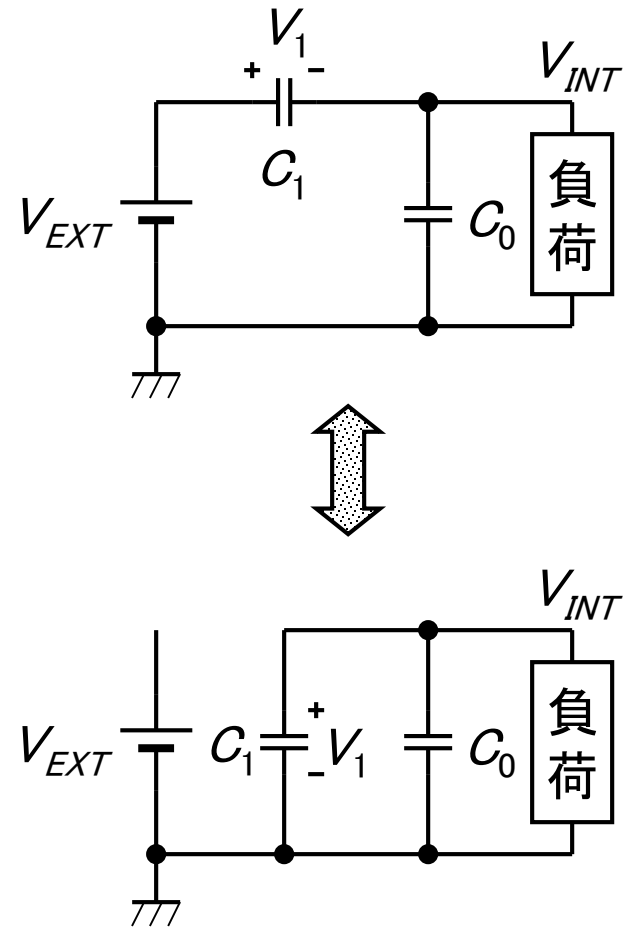
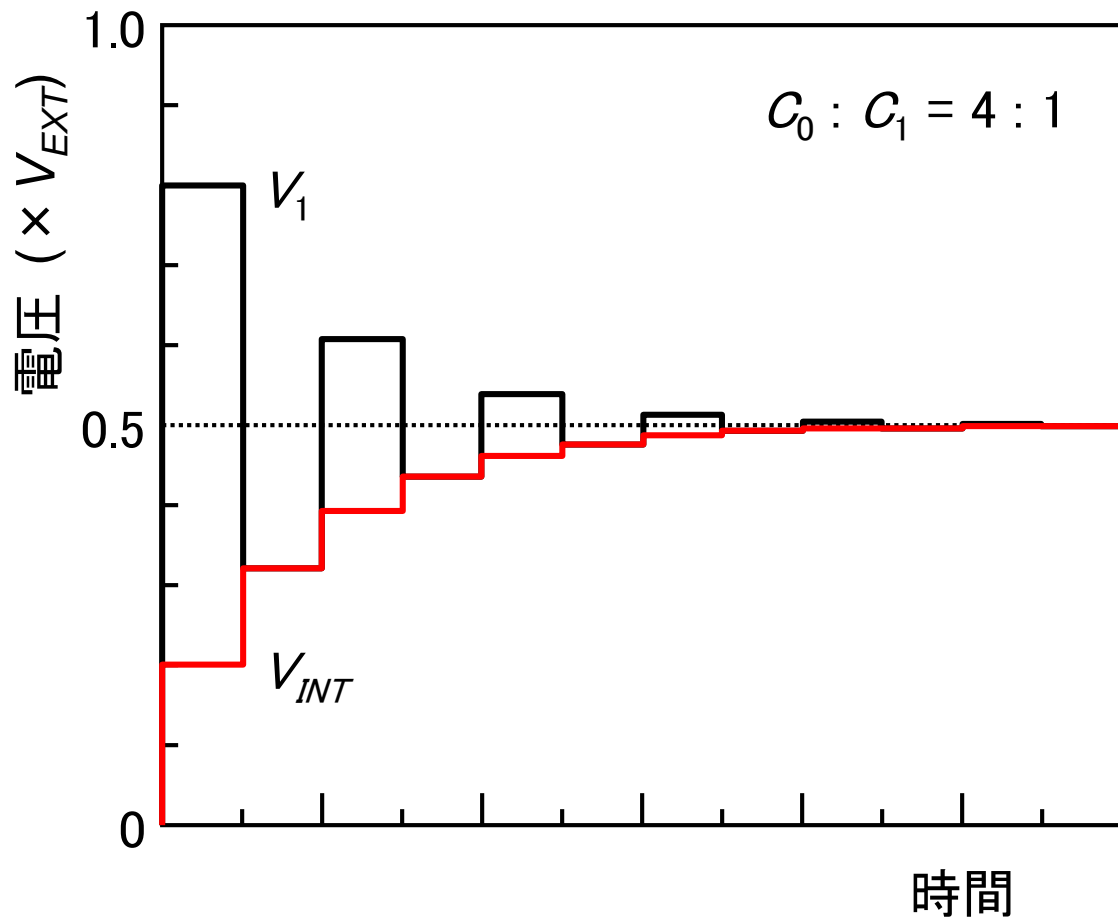
- 電力効率 > 80%
- C外付け必要
- 電圧変換比 = 整数比
($C_0 : C_1$ によらない)

等価回路



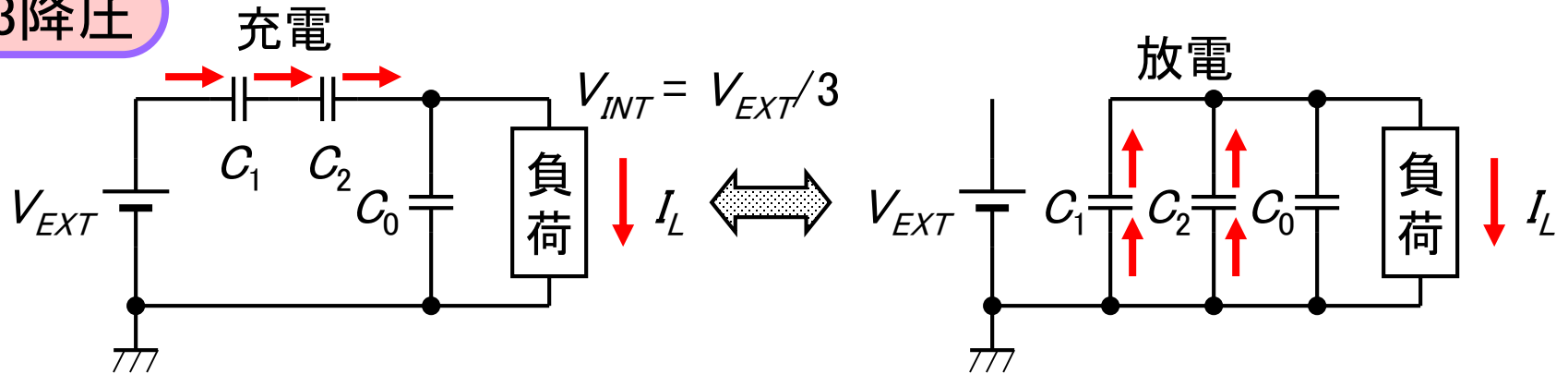
大田, 信学論文誌, J66-C, p. 576, 1983年8月

スイッチトキャパシタ降圧回路の動作

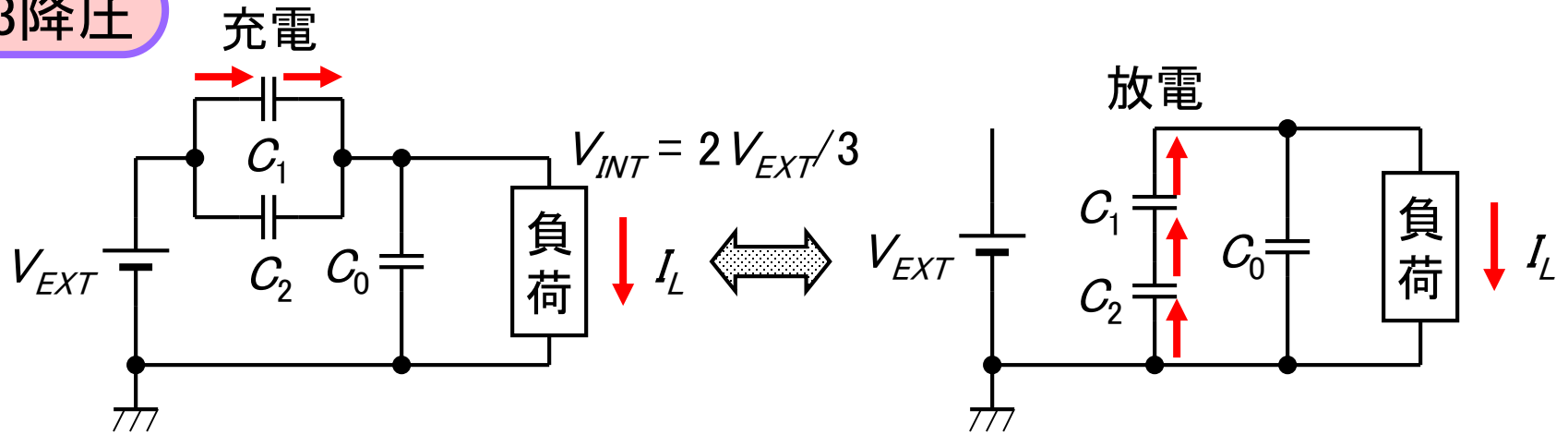


スイッチトキャパシタ降圧回路(2)

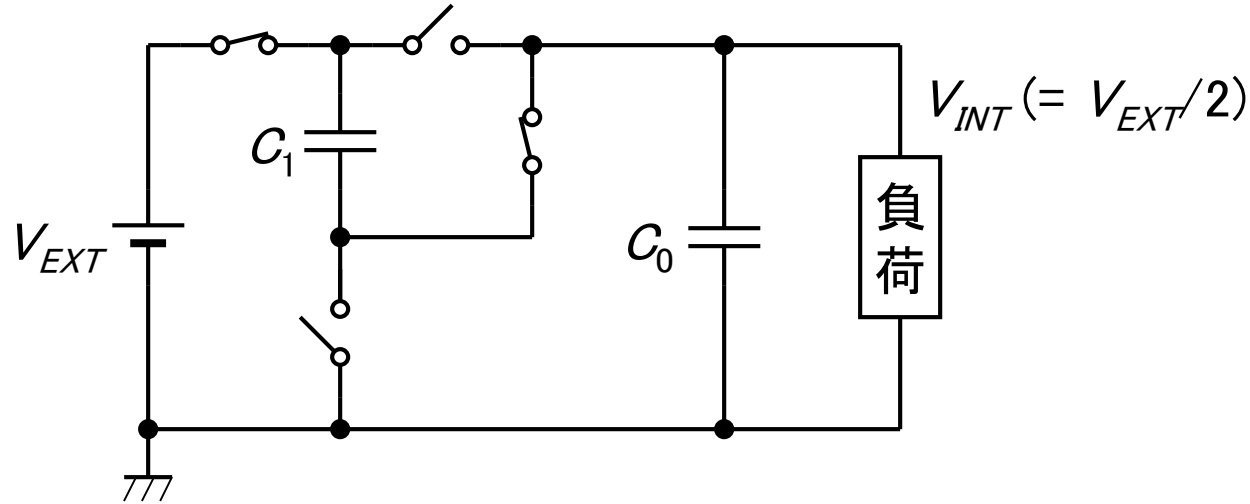
1/3降圧



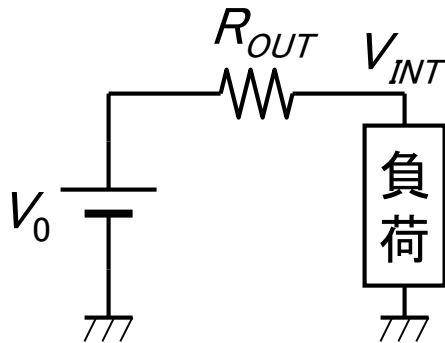
2/3降圧



スイッチトキャパシタ降圧回路の出力抵抗



等価回路



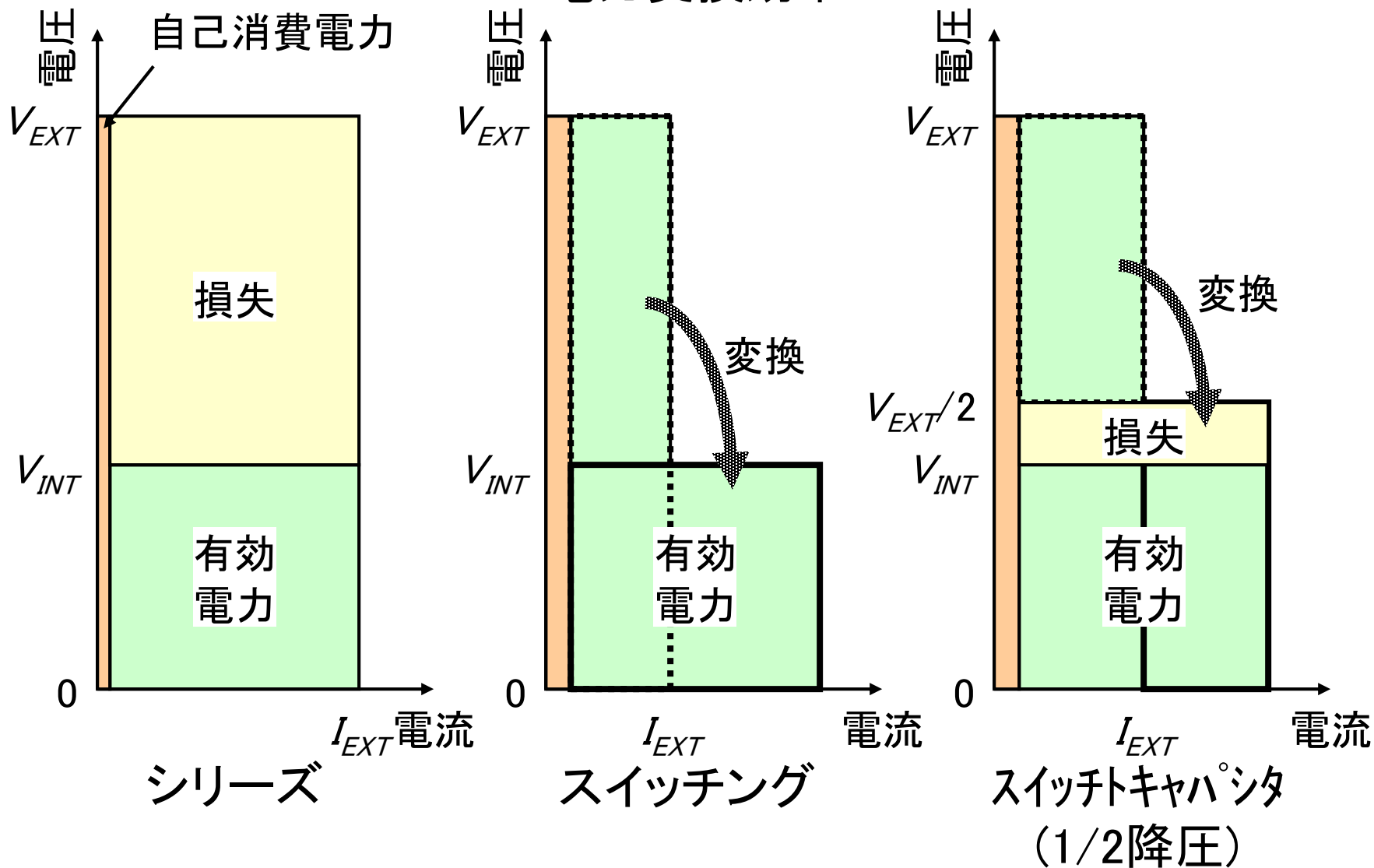
$$V_{INT} \cong \frac{V_{EXT}}{2} - \frac{1}{4fC_1} \cdot I_L \quad (C_0 \gg C_1)$$

f : クロック周波数

$$V_0 = \frac{V_{EXT}}{2}, \quad R_{OUT} = \frac{1}{4fC_1}$$

降圧回路方式比較

電力変換効率



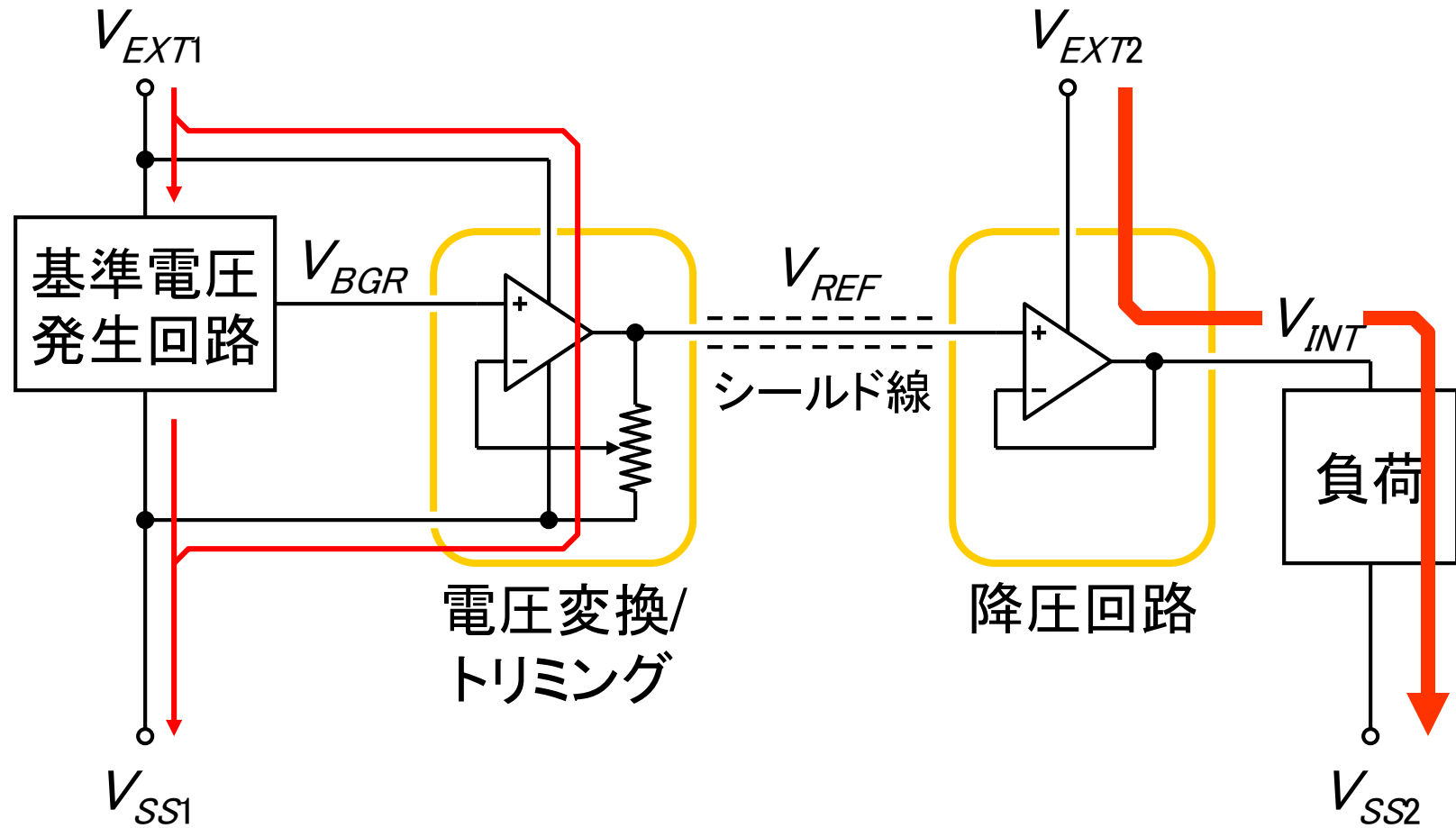
降圧回路方式比較

	シリーズ	スイッチング	スイッチトキャパシタ
電圧 変換比	任意 $\left[\begin{array}{l} V_{EXT} \doteq V_{INT} \\ \text{は困難} \end{array} \right]$	任意	整数比
電力変換 効率	$< \frac{V_{INT}}{V_{EXT}}$	$> 90\%$	$> 80\%$
外付け 部品数	0~1	3~5	n
端子数 増加	0~1	≥ 2	$2n-1$
過渡応答	$< 10\text{ns}$	$> T_c/2$	$> T_c/2$
EMI	小	大	中

EMI: Electromagnetic Interference

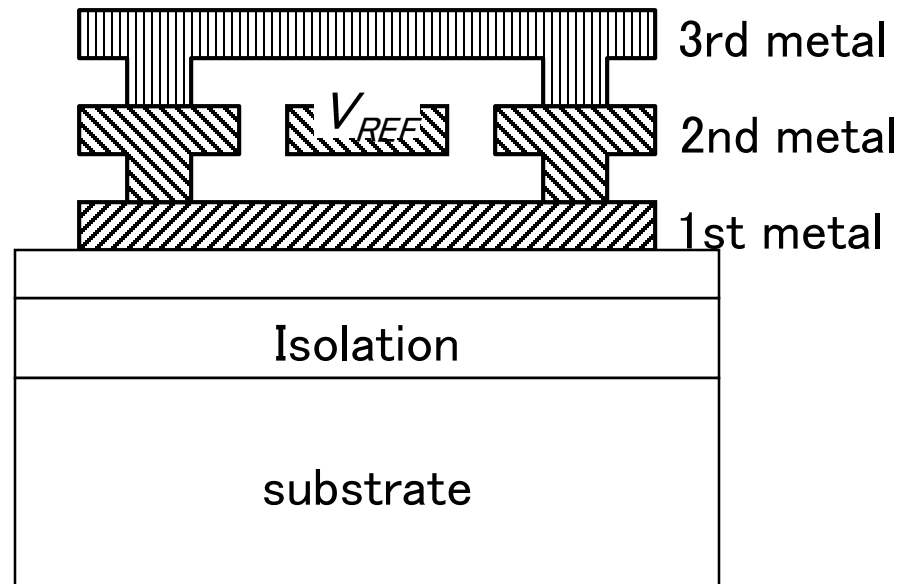
レイアウト上の注意……ノイズ

電源分離



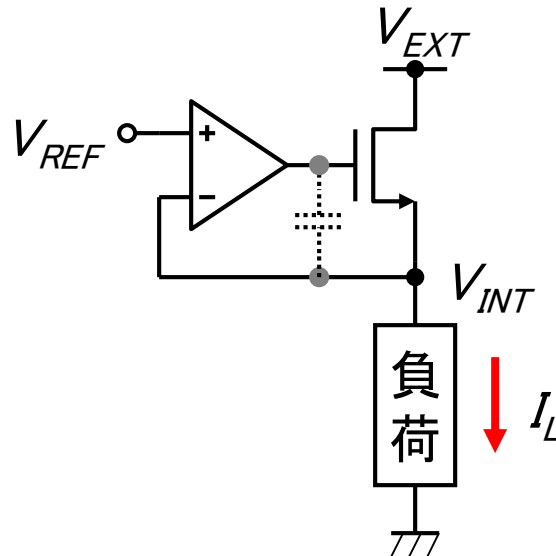
レイアウト上の注意……ノイズ

シールド線の断面図



問題

出カトランジスタがNMOSであるシリーズ降圧回路では、位相補償の方式としてMiller方式を用いることができない。その理由を述べよ。



ヒント：p. 25。Miller効果を得るための条件は？

