

1976年 東大・工・計数卒, 1978 同大学院修士課程了
1978年 日立製作所・中央研究所入所
アナログ信号処理LSI、画像信号処理LSI、AD/DA変換器
ミックスドシグナルLSI等について研究
1995年 日立製作所・半導体グループ
2003年 株式会社ルネサステクノロジ(発足)
2010年 ルネサスエレクトロニクス株式会社(発足)
技術開発本部、ミックスドシグナルコア開発統括部
主管技師長
2012年11月 独立行政法人科学技術振興機構 FIRST合原最先端数理モデル
プロジェクト研究員 東京都市大学在勤
2014年4月 東京理科大学 電気電子情報工学科 嘱託助教
2018年4月 東京理科大学 電気電子情報工学科 非常勤講師
2019年4月 東京都市大学 電気電子通信工学科 教育講師



IEEE会員、電子情報通信学会、電気学会、応用科学学会会員
1996-2002年 CICC技術プログラム委員
2006-2010年 ISSCC技術プログラム委員
2010年～群馬大学 客員教授
工学博士(東工大)

群馬大学・客員教授

ATN
アナログ技術ネットワーク 2

2019年度 群馬大学電気電子工学特別講義II (集積電子回路工学)

1. ミックスドシグナル信号処理LSIとは

2019/10/01(火) 16:00-17:30 (90分) 89頁

■ アナログ技術ネットワーク ATN (Analog Technology Network)	■ 東京理科大学 電気電子情報工学科 松浦 達治 matsuura.t@rs.tus.ac.jp
■ 群馬大学 理工学部 電子情報理工学科 客員教授	■ 元ルネサスエレクトロニクス 主管技師長

Rev. 1.00 00000-A

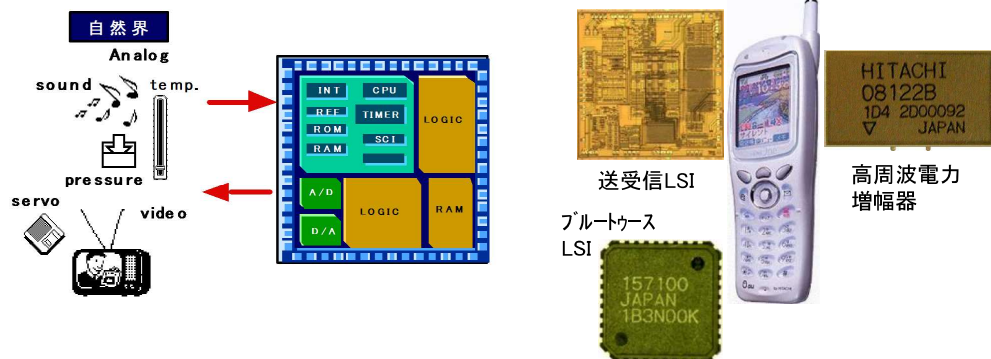
目次

1. ミックスドシグナルLSIの基礎
 - 1.1 ミックスドシグナル信号処理IC/LSIの例
 - 1.2 ハードディスク用PRML信号処理LSI
2. Bluetooth送受信機の概略
 - 2.1 Bluetoothとは
 - 2.2 送信部(変調)の設計
 - 2.3 受信部(復調)の設計
3. AD/DA搭載マイコンとその応用
 - 3.1 アナログ・デジタル処理の4分類
 - 3.2 AD/DA搭載マイコンと応用例
 - 3.3 マイコンによるモータ制御・電源制御の例

1. ミックスドシグナルLSIの基礎 ミックスドシグナルIC/LSIの例

1.1 A/D, D/A変換器搭載アナ・デジ混載CMOS-LSI

「デジタルはメインの技術、アナログはキーの技術」



アナログ信号とシステムLSI

自然界の信号はアナログ信号

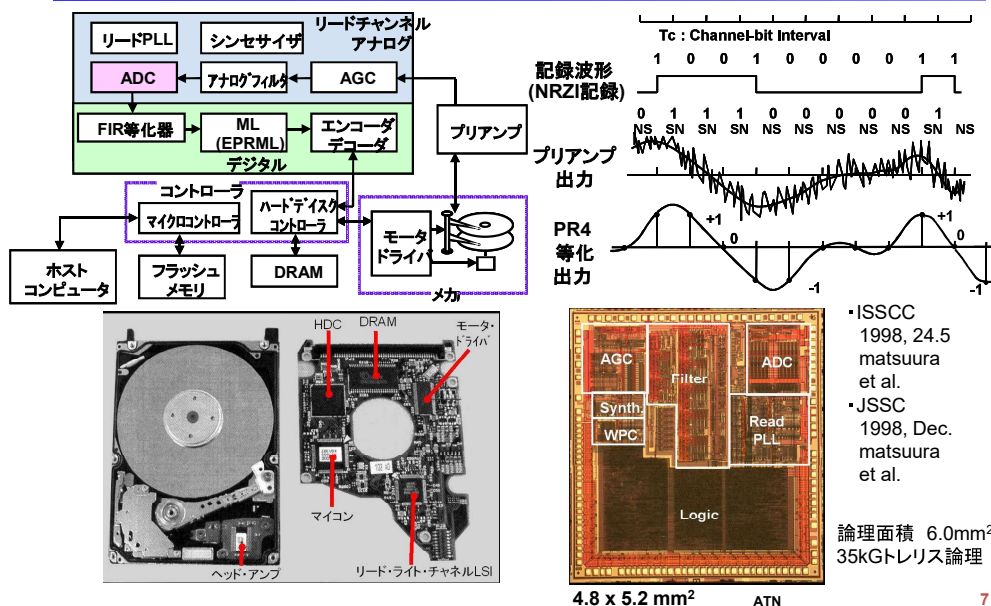
自然界の信号をマイコンやデジタル信号処理チップが扱えるデジタル信号に変換してやる必要がある。

携帯電話用高周波LSI

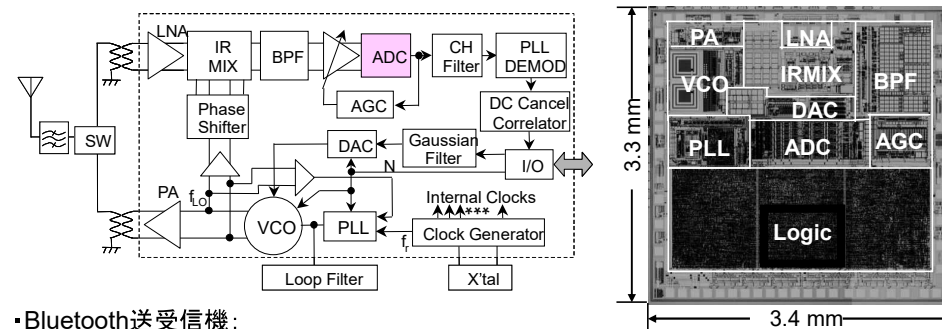
RF信号はアナログ

無線で使われるRF信号はアナログ
デジタル変調を使っても最後はアナログ

ハードディスク・リードチャンネルLSI 0.35- μ m CMOS



Bluetooth用トランシーバIC 0.35- μ m CMOS



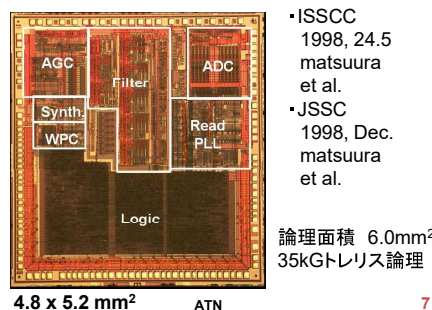
- Bluetooth送受信機:
デジタルで復調するアーキテクチャを採用。
デジタル信号処理でチャンネル選択フィルタを実現して小面積化。
- 13MHz, 6bit, 3.2mA パイプラインADCを開発。

電源電圧 2.7V
電流 送信 35mA
受信 45mA
論理面積 2.94x1.11=3.27mm²
18kG程度

0.35um BiCMOS
ISSCC 2002 5.5 Kokubo, Matsuura et al.
ESSCIRC 2001 p544-547 Kudoh, Matsuura et al.

11) A Small-Chip-Area Transceiver IC for Bluetooth Featuring a Digital Channel-Selection Filter,
Masaru Kokubo, Tatsuji Matsuura, et. al.
IEICE Trans. Electron, Vol. E87-C, No. 6, June 2004

1.2 ハードディスク用PRML信号処理LSI



ISSCC 1998, 24.5 matsuura et al.
JSSC 1998, Dec. matsuura et al.

論理面積 6.0mm²
35kGトレリス論理

1.2.1 ハードディスク(HDD)システム

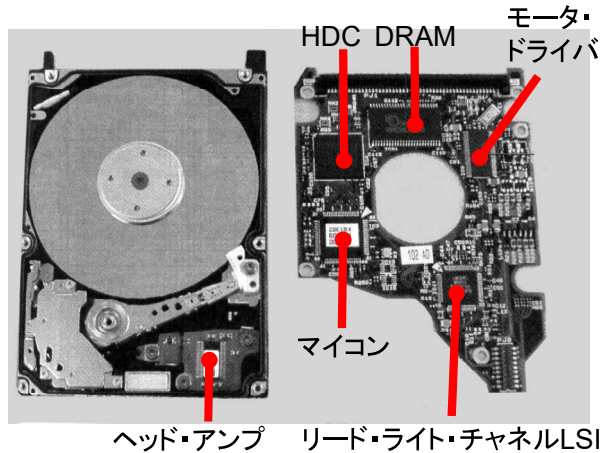


図1 ハードディスクシステム

群馬大学・客員教授

ATN
アナログ技術ネットワーク 9

- ・ハードディスク=外部記憶装置。
- ・磁性体を円盤の表面に塗布し、ヘッドに電流を流して磁性体の磁気の向きをS/NかN/Sかに反転させることにより、ディスク上に1, 0のデジタルデータを記録させる。
- ・ディスクの周りの機構
 - 1) ディスクを回転させるスピンドルモータ、とその回転数を一定に保つサーボ制御。
 - 2) データ書読する磁気ヘッドの位置を制御するボイスコイルモータ、とそのサーボ制御。

(3/11)

ハードディスクシステムの信号処理チェーン

PRML信号処理:

1) パーシャルレスポンス

(Partial Response: PR)

符号間干渉を積極的に利用し、狭帯域チャンネルの伝送効率を上げる通信技術。

2) 最尤復号

(Maximum Likelihood Decoding: ML)

データ復号をビット毎でなく、前後のデータと共に尤も確からしさ(尤度)の高いという条件で行う。

ビタビアルゴリズムが代表的。

群馬大学・客員教授

ATN
アナログ技術ネットワーク 11

ハードディスクPRML信号処理システム

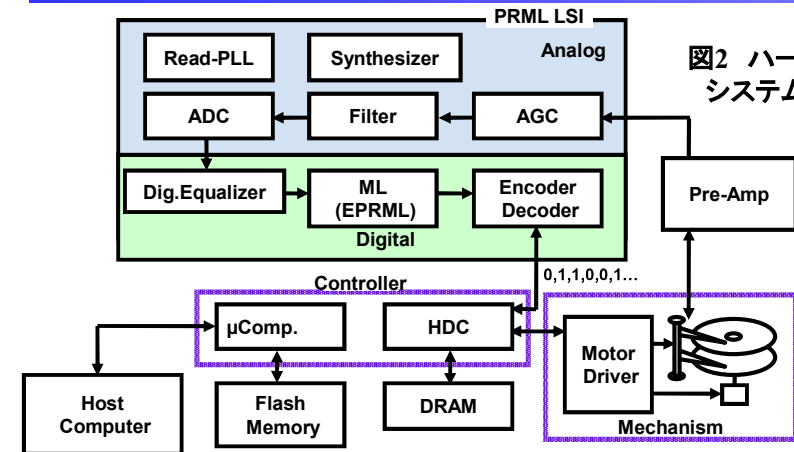


図2 ハードディスクシステムブロック図

信号読み出し: 磁気ヘッドからの微弱な信号をプリアンプで増幅し、PRMLリードチャンネルで信号を読み取る。

読取った1, 0データはHDC (ハードディスクコントローラ)でエラー訂正信号処理をされ、一時的にDRAMメモリに蓄えられ、適切なタイミングで読出される。

これらはマイコンで制御され、読取られたデータはホストコンピュータに送られる。

群馬大学・客員教授

アナログ技術ネットワーク 10

(4/11)

読出し再生信号: ピークディテクト→PR4へ

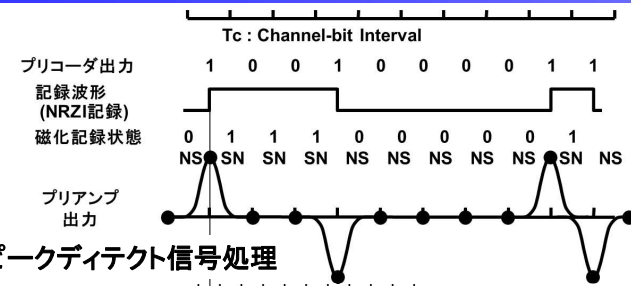


図3 ピークディテクト信号処理

磁気記録密度の向上で起きる課題。

波形の幅がサンプリング間隔のいくつかに跨る。

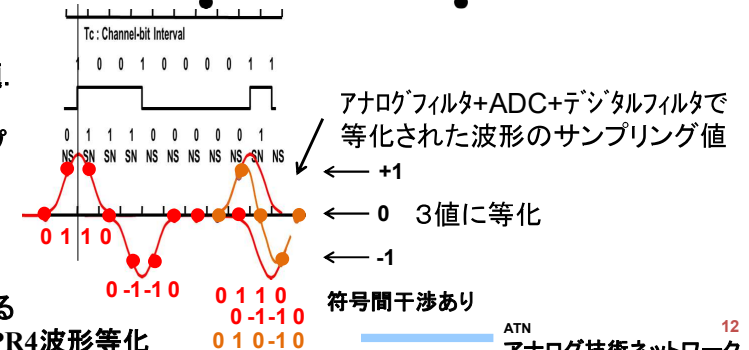


図4 高密度化による波形の変化とPR4波形等化

符号間干渉あり

ATN
アナログ技術ネットワーク 12

パーシャルレスポンス PR4 等化性能

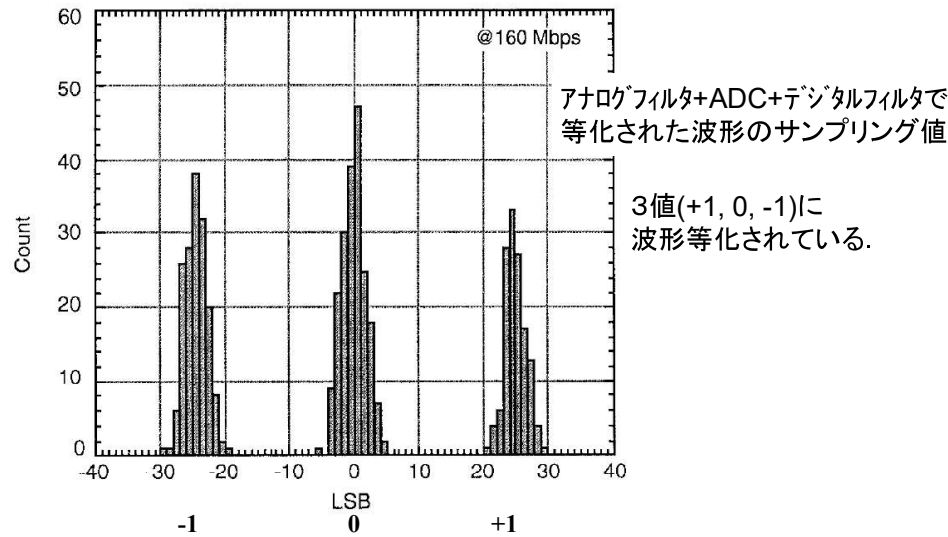


図5 パルスのPR4等化波形実測値

ATN
アナログ技術ネットワーク 13

ハードディスク用リードチャンネルLSIのブロック図

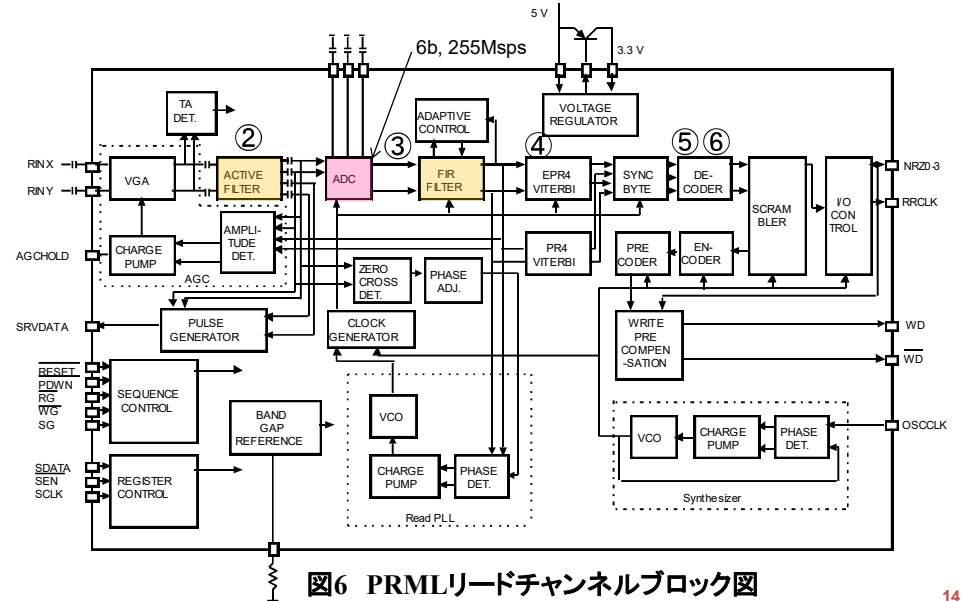
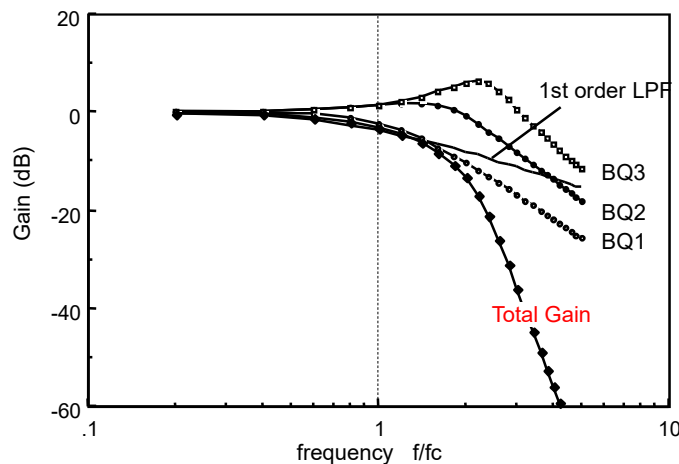


図6 PRMLリードチャンネルブロック図

7次イクイリップルフィルタ②の利得特性



HD円盤の内周を読む時と外周を読む時では線速度が異なる。

カットオフ周波数 f_c はそれに応じて、変更する必要がある。
 $f_c = 60 \sim 110 \text{ MHz}$

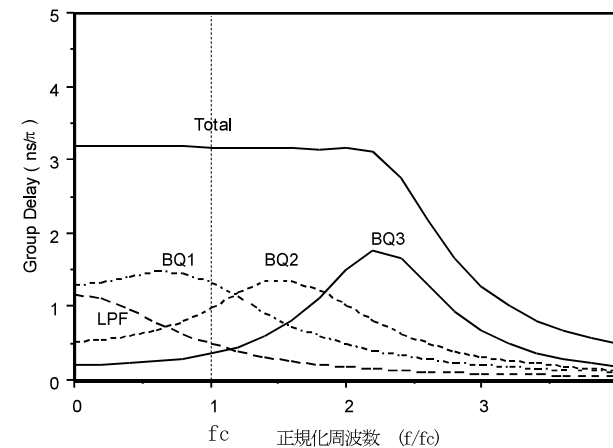
なお、このフィルタは高周波を扱うフィルタなのでgm-C形の回路で設計した。

2次BQを縦続接続してフィルタを作る。

図7 7次イクイリップルローパスフィルタの利得特性

ATN
アナログ技術ネットワーク 15

7次イクイリップルフィルタ②の群遅延特性



波形等化のアナログフィルタは群遅延が一定なことが必要。

群遅延とは、各周波数成分毎の信号遅延時間を示す。

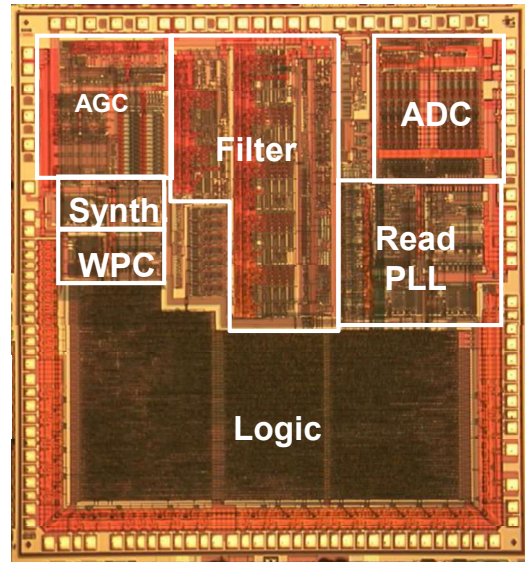
群遅延がフラットなのは信号遅延時間が周波数に寄らないことを示し、従って波形が歪まない。

イクイリップルフィルタは群遅延がフラット。

図8 7次イクイリップルローパスフィルタの群遅延特性

ATN
アナログ技術ネットワーク 16

PRMLチップ写真

4.8 x 5.2 mm²ATN
アナログ技術ネットワーク 17

群馬大学・客員教授

(11/11)

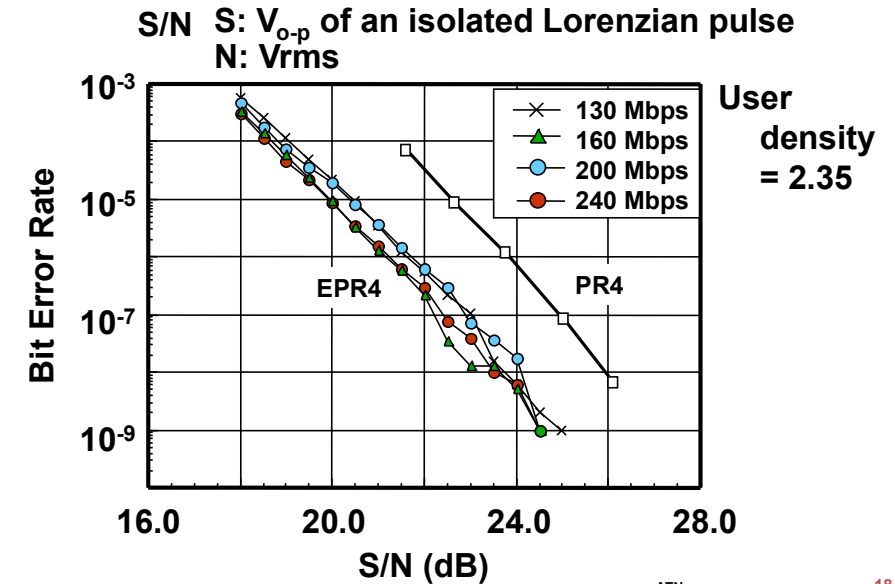
ハードディスク用PRML信号処理LSIのまとめ

- 1) ハードディスク信号処理では、磁気ディスク上に高密度に1, 0信号を記録する。
- 2) 従来のピークディテクト方式では記録密度があげられない。パーシャルレスポンスという、エッジの読み出し波形を複数の点で表す方式を用いて、高密度化する。
- 3) パーシャルレスポンスの波形等化により、磁気ディスク上で磁石のSN, NSが交代するエッジで発生するピーク波形が、3値で表現される。
- 4) 波形等化に使うフィルタは、アナログフィルタとデジタルフィルタの組合せ。
- 5) アナログフィルタでは、高域の雑音を除くと同時に、波形をひずませないよう、遅延時間が周波数によらない群遅延一定のフィルタが必要。
- 6) このため、7次イクイリップル(アナログ)フィルタが用いられる。
- 7) アナログフィルタはバイクワッドセクションの縦続接続で実現される。
- 8) ハードディスク・PRMLリードチャンネルの性能: SNR=24dBで、ビットエラーレートBER=10⁻⁸の性能が得られた。

ATN
アナログ技術ネットワーク 19

群馬大学・客員教授

SNRに対する実測ビットエラーレート



群馬大学・客員教授

ATN
アナログ技術ネットワーク 18

アナ・デジ混在信号処理の一般化

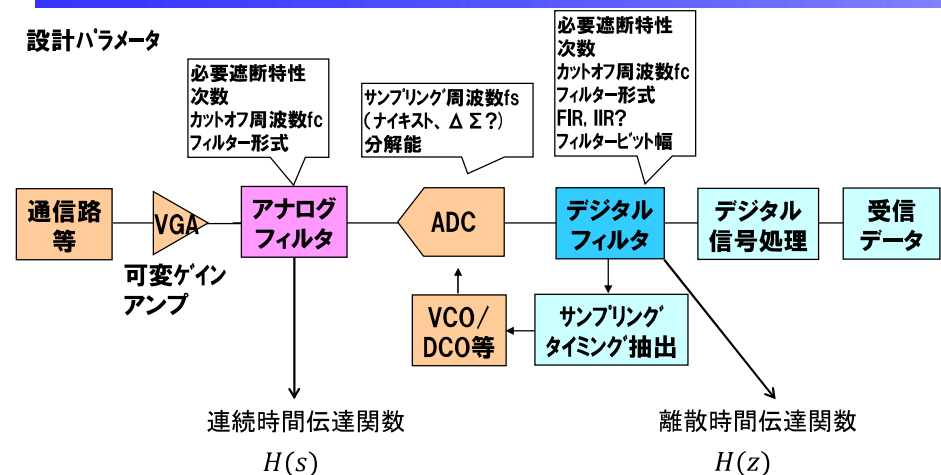
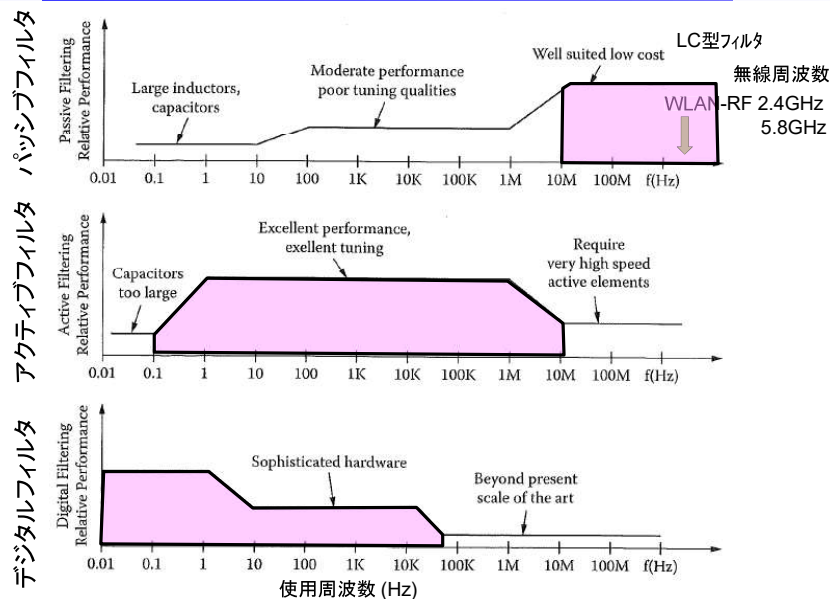


図 ミックスドシグナル信号処理システムの一般的構成

群馬大学・客員教授

ATN
アナログ技術ネットワーク 20

デジタル・アナログフィルタのカバー領域



目次(2)

2.1 Bluetoothとは

- 2.1.1 Bluetoothの送受信方式
- 2.1.2 周波数ホッピング・スプレッドスペクトラム通信
- 2.1.3 Bluetoothの送受信機の概略

2.2 送信部(変調)の設計

- 2.2.1 VCO直接変調方式
- 2.2.2 ガウスフィルタによる狭帯域化

2.3 受信部(復調)の設計

- 2.3.1 受信復調方式(ローIF方式)
- 2.3.2 受信用チャンネル選択フィルタの設計

Bluetoothチップまとめ

2. Bluetooth送受信機の概略

2002年

2.1 Bluetoothとは

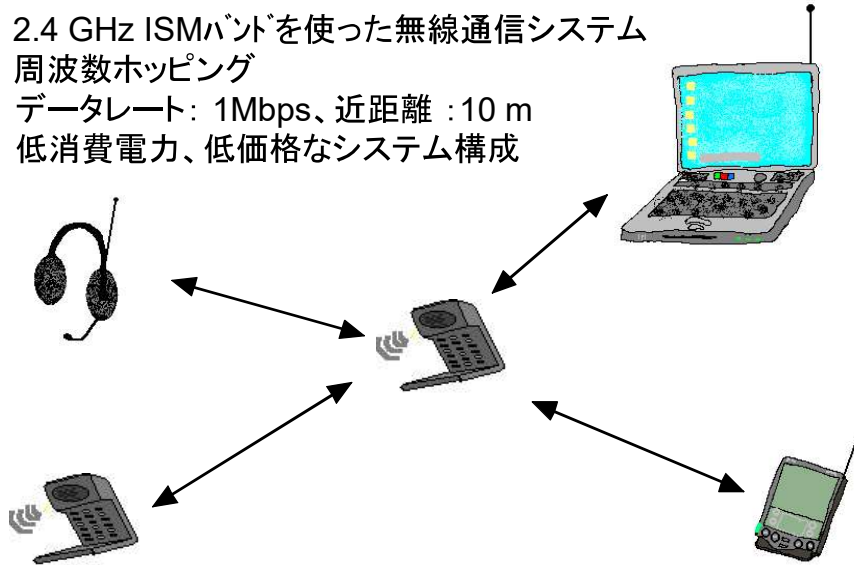


10世紀デンマーク

2代目デンマーク王:
ハラルド青歯(Bluetooth)王
(940年頃~986年頃)
デンマークとスウェーデン全土を
キリスト教で征服.
(スカンジナビアの聖徳太子)

Bluetoothとは

- 1) 2.4 GHz ISMバンドを使った無線通信システム
- 2) 周波数ホッピング
- 3) データレート: 1Mbps、近距離: 10 m
- 4) 低消費電力、低価格なシステム構成

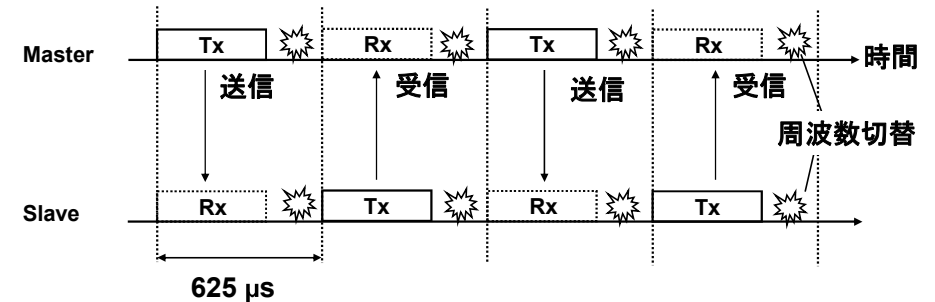


2.1.1 Bluetoothの通信方式(1)

FH/TDD

625 μ s毎にキャリア周波数および送受を切り替え

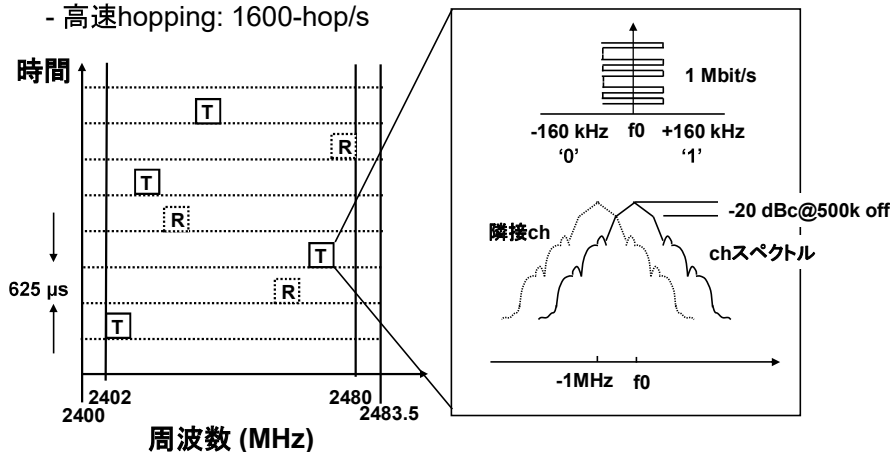
高速PLL必要 < 220 μ s



2.1.2 Bluetooth通信方式(2)-スプレッドスペクトラム

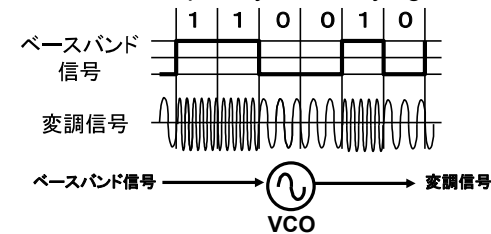
FH: Frequency Hopping

- デバイスID(48-bit)固有のhop-pattern
- 高速hopping: 1600-hop/s

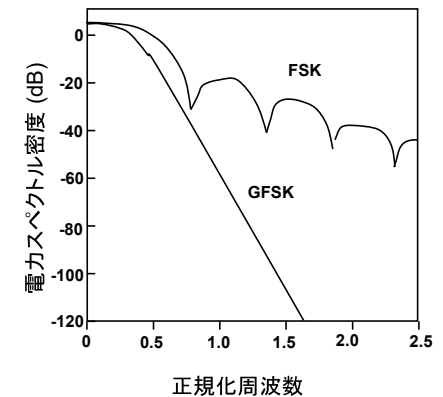
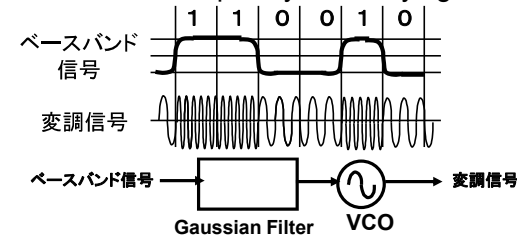


Bluetoothの通信方式(3)-ベースバンド変調方式

FSK: Frequency Shift Keying



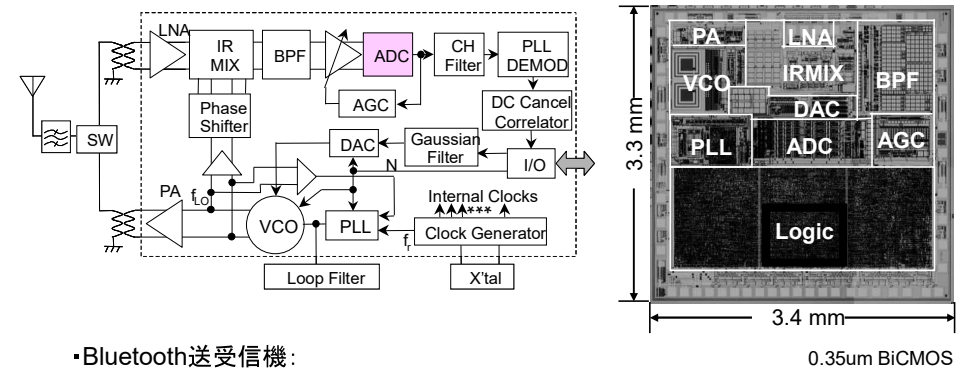
GFSK: Gaussian Filtered Frequency Shift Keying



フィルタをかけて必要周波数帯域幅を狭める

2.1.3 Bluetooth送受信機の概略

Bluetooth用トランシーバIC



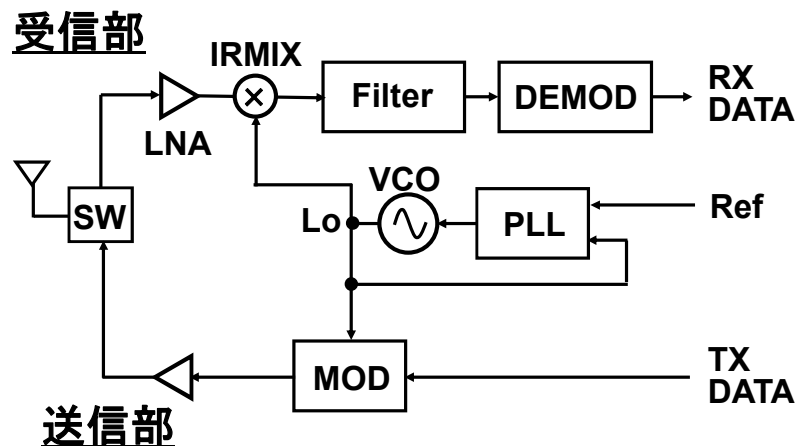
- Bluetooth送受信機:
デジタルで復調するアーキテクチャを採用。
デジタル信号処理でチャンネル選択フィルタを実現して小面積化。
- 13MHz, 6bit, 3.2mA パイプラインADCを開発。

ISSCC 2002 5.5 kokubo, matsuura et al.
IEICE 2004, Kokubo, et al.

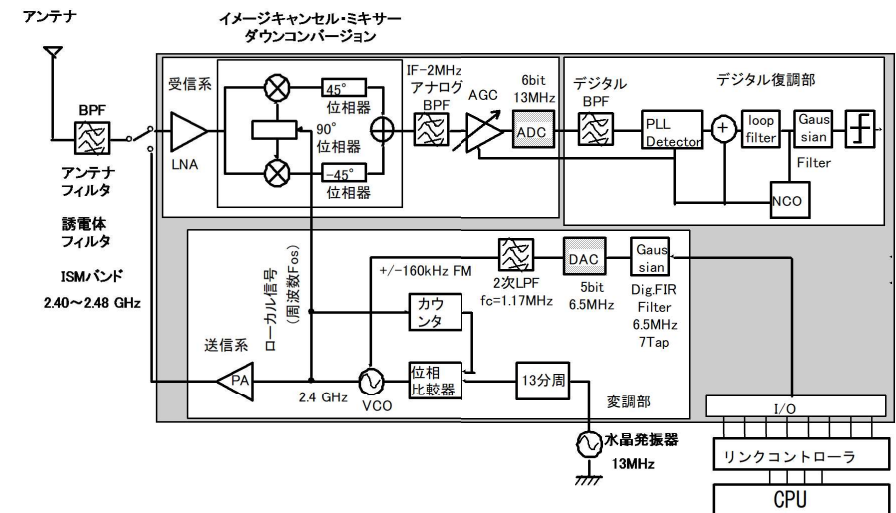
ESSCIRC 2001 p544-547 Kudoh,
matsuura et al. (ADC部のみ)

Bluetoothトランシーバの構成

- 課題
 - フィルタのチップ占有面積が大きい。



Bluetoothトランシーバの構成(2)



開発基本思想

チップ面積の小さいBluetooth ICを開発

受信部

- ◆ プリアンブル期間に高速収束するAGCを用いた
デジタル主体のチャンネル選択フィルタを用いる。

送信部

- ◆ 変調度補正を用いた、
VCO(電圧制御発振器)直接変調方式。

2.2 送信部(変調)の設計

トランシーバの設計要素

1) 送信部

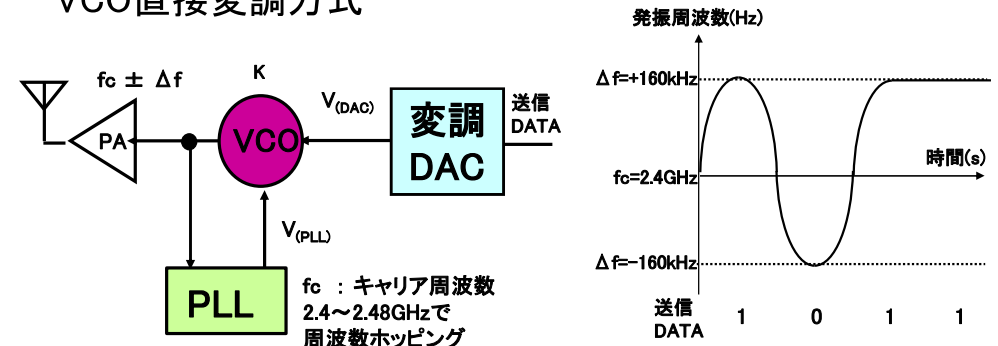
できるだけ簡単な構成の送信部
(低消費電力化、小面積化)

2) 受信部

大きな面積を必要とするアナログベースバンドフィルタ対策
ADCが比較的小さく出来るなら、デジタルフィルタ化が有効

2.2.1 VCO直接変調方式

VCO直接変調方式

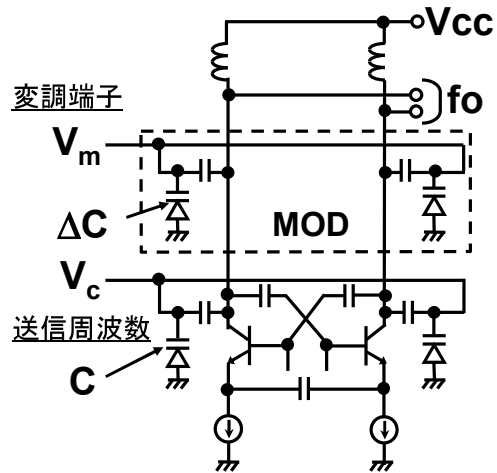


$$\Delta f = K \times V_{(DAC)}$$

変調周波数 変調感度 変調DAC振幅

変調周波数の設計仕様
 $\Delta f = 160 \pm 15 \text{ kHz}$

変調端子 V_m 付LC-VCO



LC-VCO発振周波数

$$f \pm \Delta f = \frac{1}{2\pi\sqrt{L(C \mp \Delta C)}}$$

変調指数

$$M = \left. \frac{\Delta f}{\Delta C} \right|_{f=f_c}$$

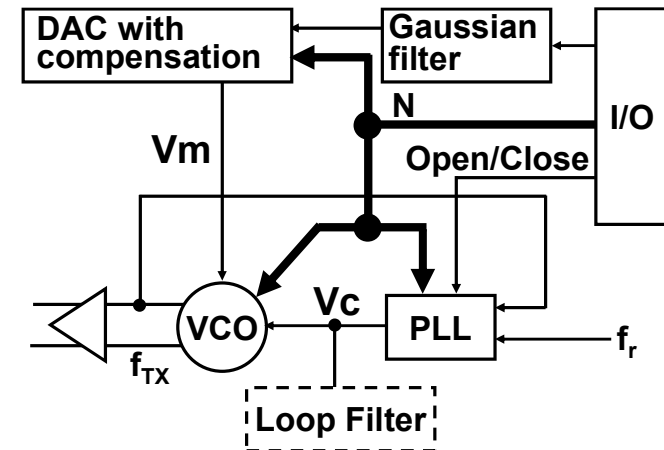
変調度の f_c 依存変動

$$\frac{\Delta M}{M} = \left(\frac{f}{f_c} \right)^3 - 1$$

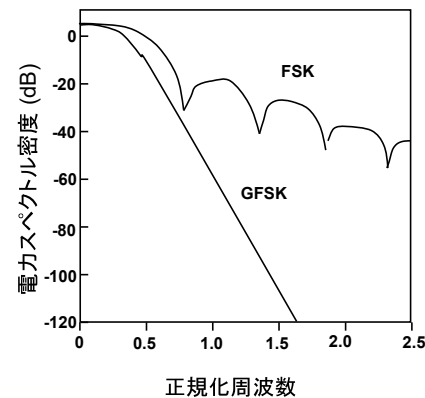
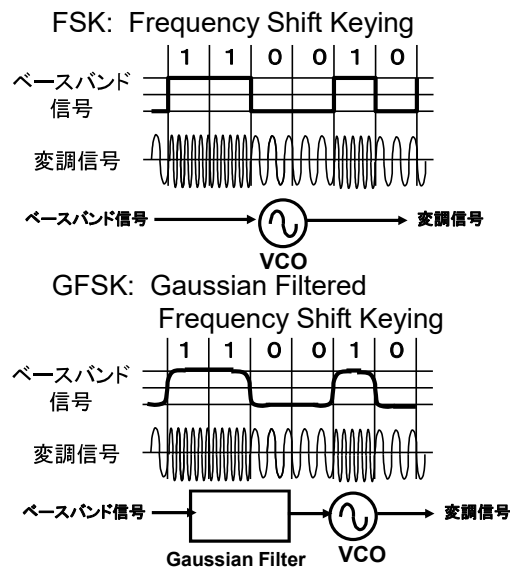
変調端子付LC-VCO

開発した送信部

◆変調指数の変動を補正したDACによるVCO直接変調



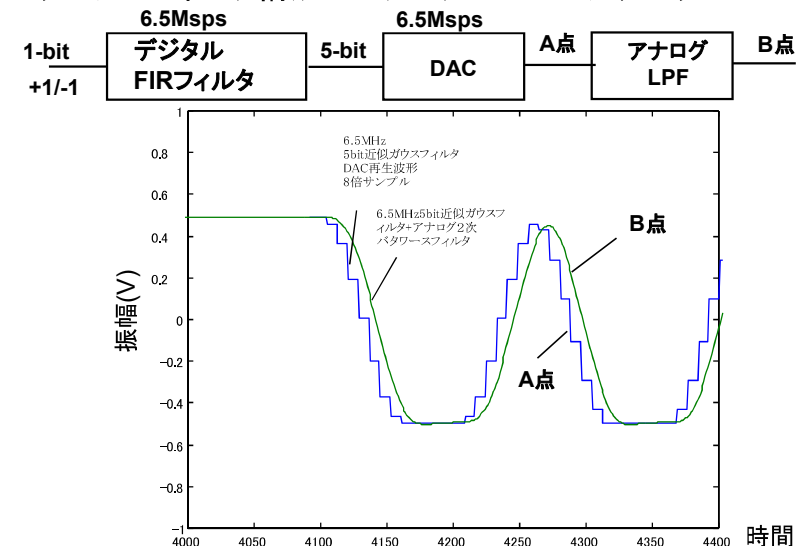
2.2.2 ガウスフィルタを使った狭帯域化



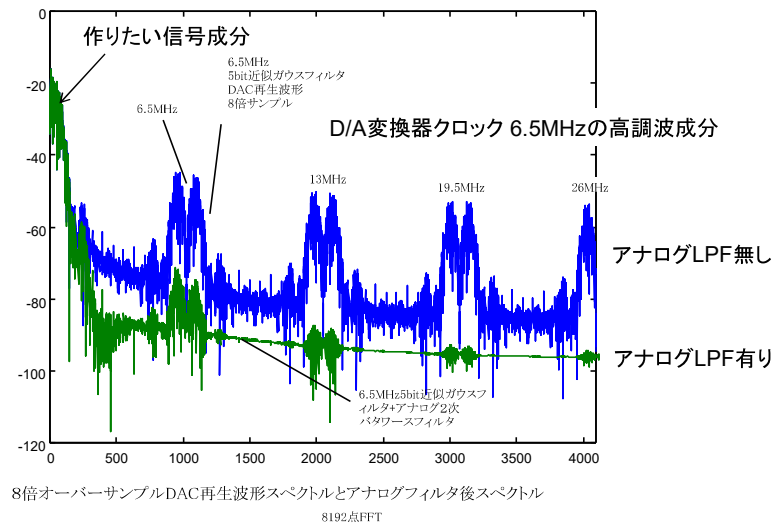
フィルタをかけて必要周波数
帯域幅を狭める

送信用ガウスフィルタ: デジタル+DAC+アナログ

ガウシアンフィルタ構成: デジタルFIR+アナログLPF

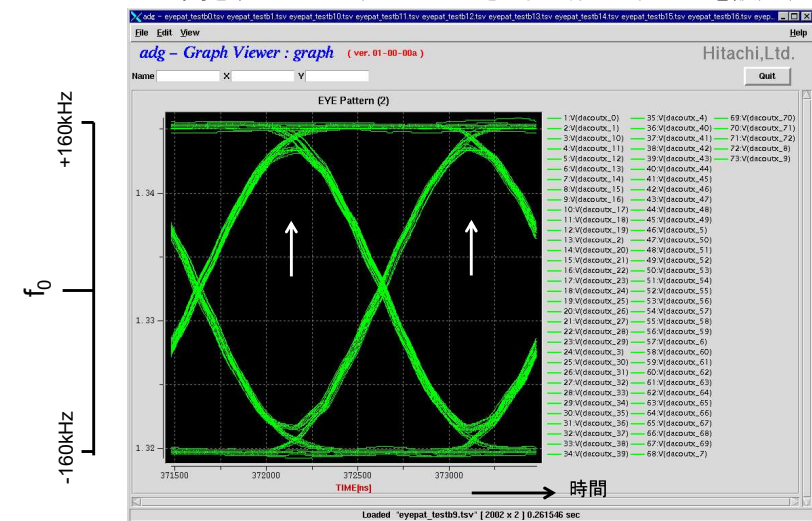


DAC後アナログLPFの効果



送信アイパターンのシミュレーション結果

- ・フィルタを強くかけすぎると送信データのアイがつぶれる。
- ・アイが開き、かつスプリアスが小さくなる所へフィルタfcを設定する。

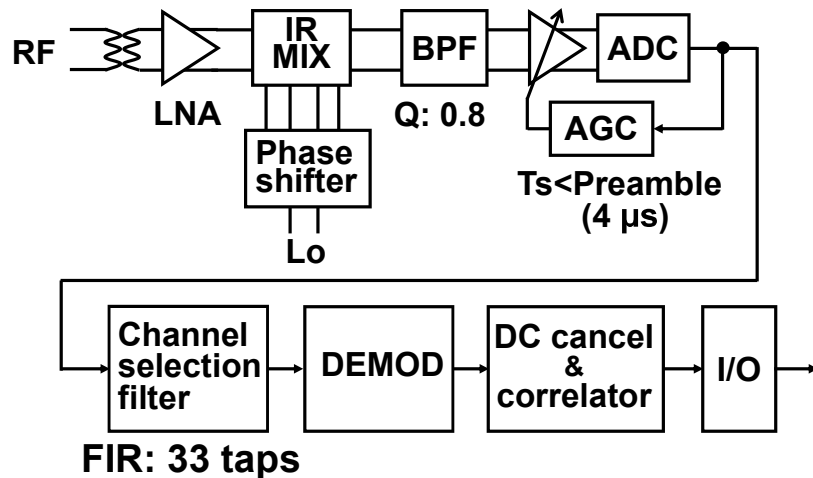


送信側フィルタのまとめ

- ・Bluetooth送信方式では、ガウスフィルタを使うことにより、送信の周波数帯域を狭め、周波数利用効率を高めている。
- ・ガウスフィルタは、デジタルフィルタとD/A変換器で作られた階段型の波形を、更にアナログフィルタで平滑化して作成する。
- ・これによりD/A変換器のクロック6.5MHzの高調波成分がスプリアスとして発生し、送信スペクトルを汚すことを防止する。
- ・ただしアナログフィルタを強くかけすぎるとアイパターンがつぶれるのでトレードオフとなる。

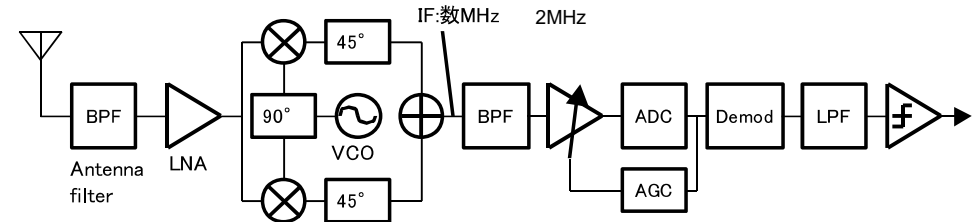
2.3 受信部(復調)の設計

2.3.1 受信ブロック構成 (ローIF方式)



受信復調方式

ローIF方式



IF周波数を数MHzとした方式。IF周波数を数MHzにすることで、ADCを介してデジタル処理することができ、IC化に適した方式の一つ。一方イメージ周波数をフィルタで除去することができないため、**イメージリジェクションミキサ**が必要となる。
イメージ信号は希望波と同じ周波数に折り返され、Co-channel妨害波と同等の振舞いとなる。必要なイメージリジェクション量は、イメージ信号のCI比が-9dBであることから、11dB(Co-channel信号のCI比)-(-9dB)=20dBと計算される。

2.3.2 チャンネル選択フィルタの設計

・チップ面積の小さいBluetooth ICを開発

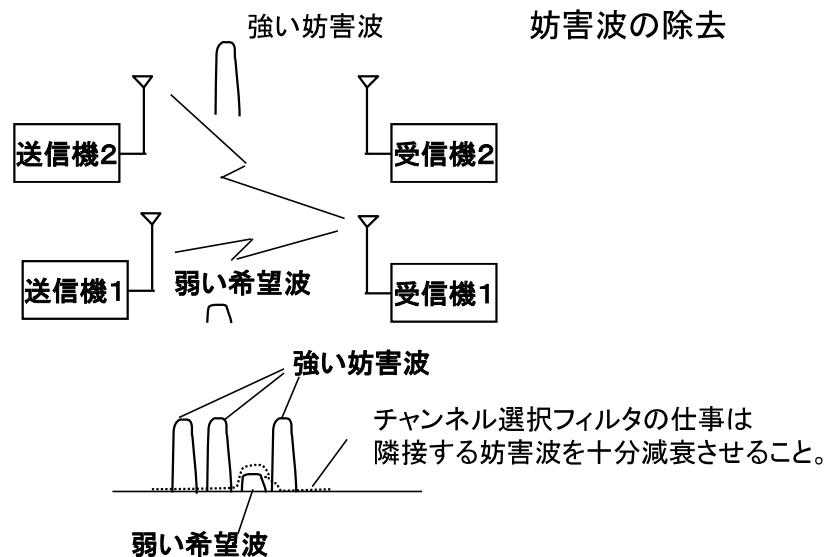
受信部

- ➡ プリアンブル期間に高速収束するAGCを用いたデジタル主体のチャンネル選択フィルタを用いる。

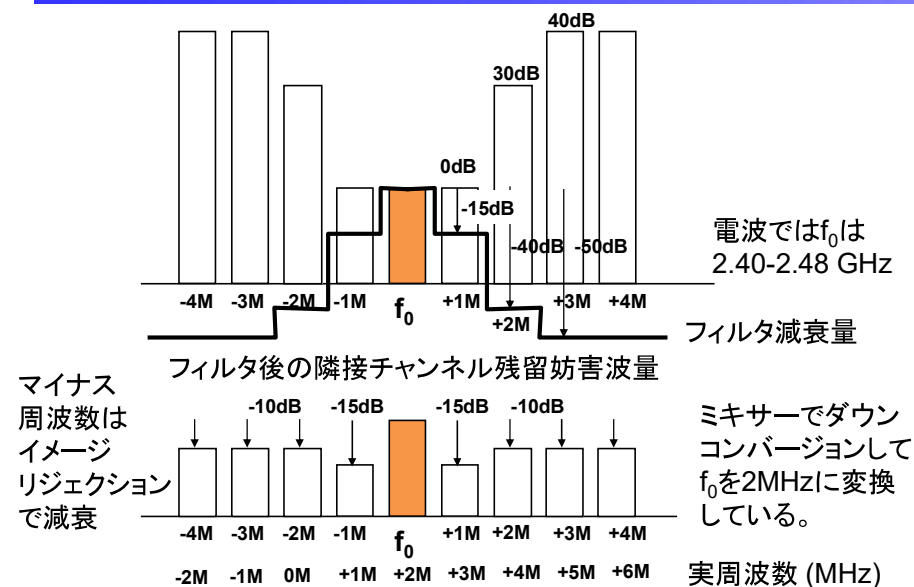
送信部

- 変調度補正を用いた、VCO(電圧制御発振器)直接変調方式。

受信フィルタ: チャンネル選択フィルタ



Bluetoothの妨害波スペック

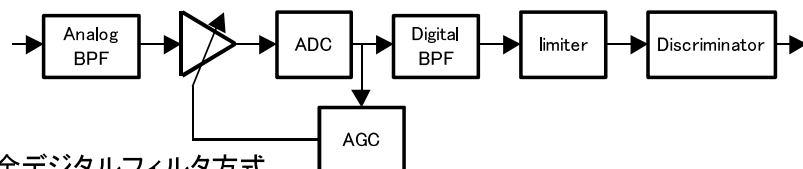


チャンネル選択フィルタの構成比較

1) 全アナログフィルタ方式



2) アナログ・デジタル混在方式

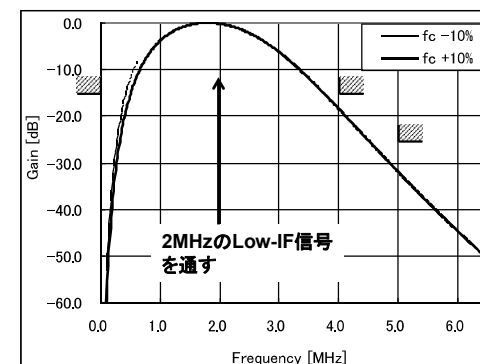
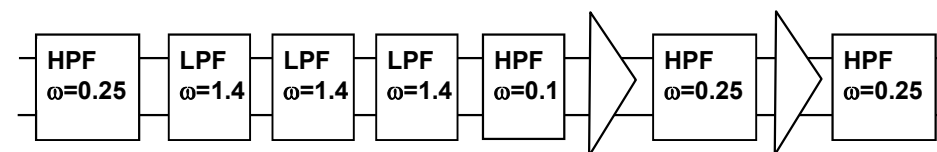


3) 全デジタルフィルタ方式

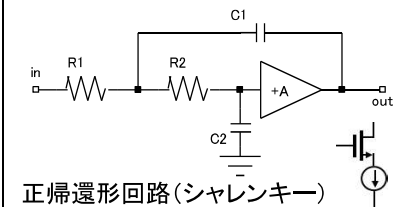
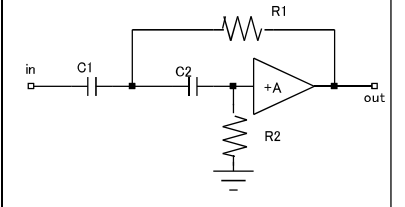
#		1)全アナログフィルタ	2)アナログ・デジタル混在	3)デジタル(アンチエイリス)
1	1MHz 妨害波抑圧度	15dB	0 dB +15dB	0 dB +15 dB
2	2MHz 妨害波抑圧度	40dB	15 dB +25 dB	0 dB +40 dB
3	3MHz 妨害波抑圧度	50dB	25 dB +25 dB	0 dB +50 dB
4	アナログフィルタ次数 (括弧内は必要なQ)	25 次以上 (7 以上)	5 次 (2.563)	4 次 (1.307)
5	ADC ビット数	ADC 不要	6 ビット	10 ビット
6	判定	×	○	×

2)の混在方式が、ADC要求精度が高すぎず、アナログフィルタも実現できる範囲なので、良い。

アナログBPFの構成と特性



アナログフィルタ: アクティブフィルタの構成法

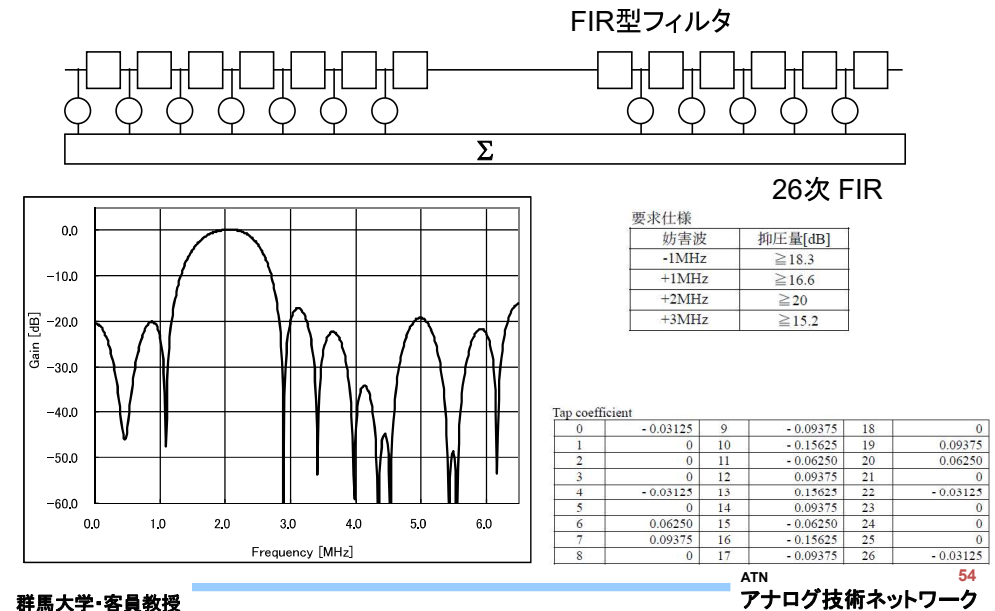
	LPFの構成	HPFの構成
伝達関数	$H(s) = \frac{\omega^2}{s^2 + \frac{\omega}{Q}s + \omega^2}$	$H(s) = \frac{s^2}{s^2 + \frac{\omega}{Q}s + \omega^2}$
回路構成	 正帰還形回路(シャレンキー)	
計算式	$Q = \frac{1}{(1-A) \frac{\sqrt{C_1 R_1}}{\sqrt{C_2 R_2}} + \frac{\sqrt{C_2 R_1}}{\sqrt{C_1 R_2}} + \frac{\sqrt{C_2 R_2}}{\sqrt{C_1 R_1}}}$ $\omega = \frac{1}{\sqrt{C_1 C_2 R_1 R_2}}$	$Q = \frac{1}{(1-A) \frac{\sqrt{C_2 R_2}}{\sqrt{C_1 R_1}} + \frac{\sqrt{C_2 R_1}}{\sqrt{C_1 R_2}} + \frac{\sqrt{C_1 R_1}}{\sqrt{C_2 R_2}}}$ $\omega = \frac{1}{\sqrt{C_1 C_2 R_1 R_2}}$

群馬大学・客員教授

ATN
アナログ技術ネットワーク

53

デジタルフィルタの構成と特性

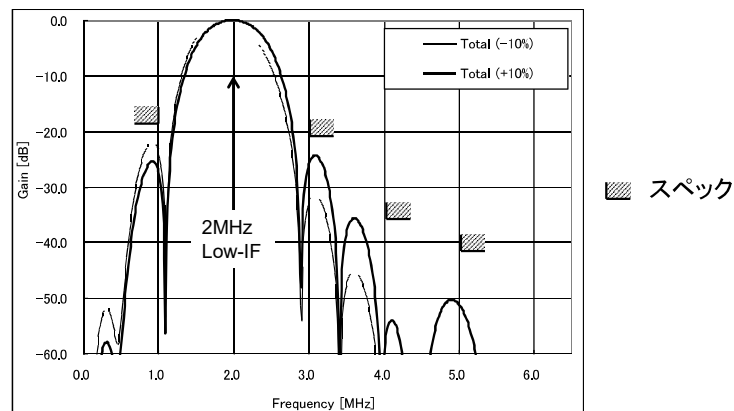


群馬大学・客員教授

ATN
アナログ技術ネットワーク

54

アナログフィルタ+デジタルフィルタ合成の特性



各妨害波の周波数で必要な減衰量を取ることができた。

群馬大学・客員教授

ATN
アナログ技術ネットワーク

55

受信フィルタのまとめ

- 受信フィルタの役目: 隣接チャンネルの妨害波を減衰させるチャンネル選択フィルタ。
- アナログフィルタはR,Cのプロセスばらつき+/-10%を考慮する必要がある。(アナログフィルタだけで安定度の良い鋭いフィルタを作るのは難しい。)
- 一方デジタルフィルタは必要な精度に設計できるが、デジタルだけでチャンネル選択を行うと、A/D変換器に高分解能(>10bit)が必要になる。
- アナログとデジタルフィルタの両方を使ってチャンネル選択フィルタを実現することが望ましい。

群馬大学・客員教授

ATN
アナログ技術ネットワーク

56

Bluetoothチップ評価性能まとめ

2002年

Supply voltage	2.7 V
Current TX	35 mA
RX	45 mA
Actual sensitivity level	-83 dBm
Interference performance	-42 dB (> 3 MHz)
VCO phase noise at 3 MHz	-127 dBc/Hz
Output power	+1 dBm
Modulation-index variation	+/-1.8 %
Frequency drift (5 packets)	20 kHz
Initial frequency offset	3.4 kHz
Eye-opening ratio	0.83

Bluetoothチップまとめ

- ・0.35 μ m-BiCMOSにて、小チップ面積のBluetooth RF-ICを開発した。

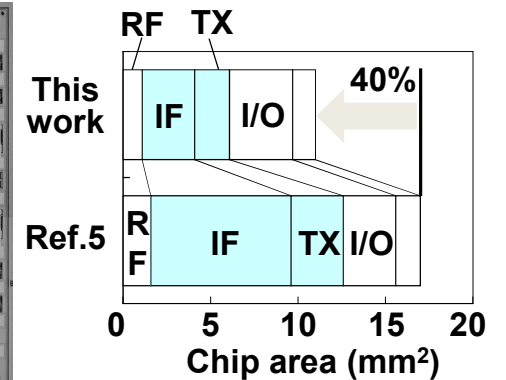
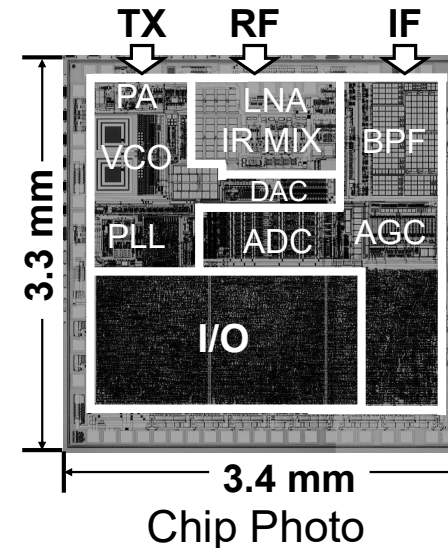
特徴は

- ・受信： 高速収束するAGCと、6-bit ADCとで、デジタル主体のチャンネル選択フィルターを実現した。
(アナログフィルタには簡単な妨害波除去の役割を持たせ、ADC分解能の増加を防止 (10bit→6bit))
これによりアナログ主体のフィルタを使うよりチップ面積が小さくなる。
- ・送信： 変調感度変化の補正機能を開発することにより、VCO直接変調方式送信回路を実現した。
- ・送信スペクトラム狭帯域化のためガウスフィルタを用いる。
デジタルFIRとアナログフィルタで実現。

⇒

- ・小チップサイズ実現
- ・低コスト実現

Bluetoothチップ面積の比較



Ref.5: ISSCC2001 13.4 N. Filiol

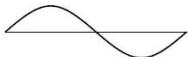
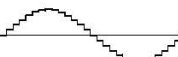
Chip area comparison

3. AD/DA搭載マイコンとその応用

3.1 アナログ・デジタル処理の4分類

アナログ信号をA/D、D/A変換器でデジタル化する他に
中間的な処理はあるのか？

アナログ・ミックスドシグナルの4分類

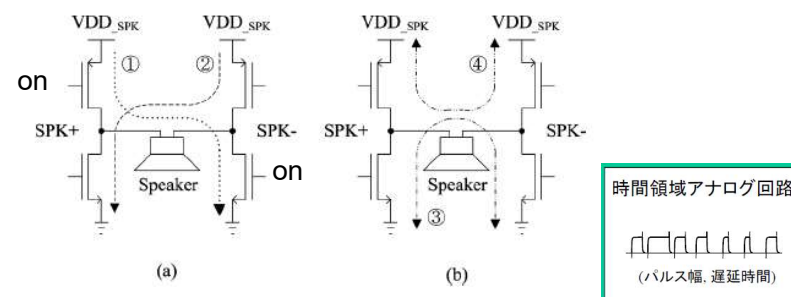
	連続時間	離散時間
連続値 (連続 振幅)	領域1: 連続時間アナログ回路 古典的アナログ: バイポーラが得意 連続時間アナログ回路 	領域2: 離散時間アナログ回路 スイッチドキャパシタ回路、サンプリング回路 CMOSが得意 離散時間アナログ回路 
離散値 (離散 振幅)	領域3: 時間領域アナログ回路 PWM回路、PDM回路、TDC等 時間領域アナログ回路  (パルス幅、遅延時間)	領域4: デジタル信号処理回路 デジタル回路 

(領域3) 振幅離散・時間連続アナログ回路 (1/3)

PWM (Pulse Width Modulation) : 振幅2値

パワーエレクトロニクス

PWM技術・AudioクラスDアンプ



パワーエレクトロニクスでは、アナログの中間的な値を扱うことが難しい(*)ためスイッチング回路(ON/OFF)が多用される。

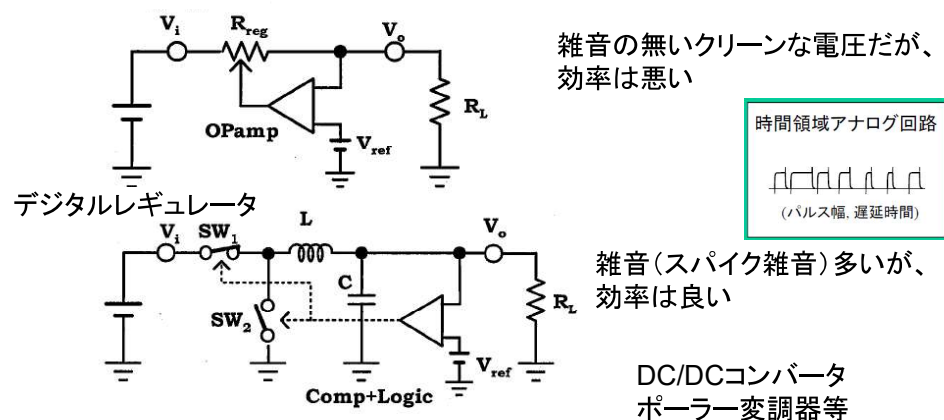
(*)電力効率が非常に悪くなるため。(A級だと25%以下)

(領域3) 振幅離散・時間連続アナログ回路 (3/3)

スイッチング電源

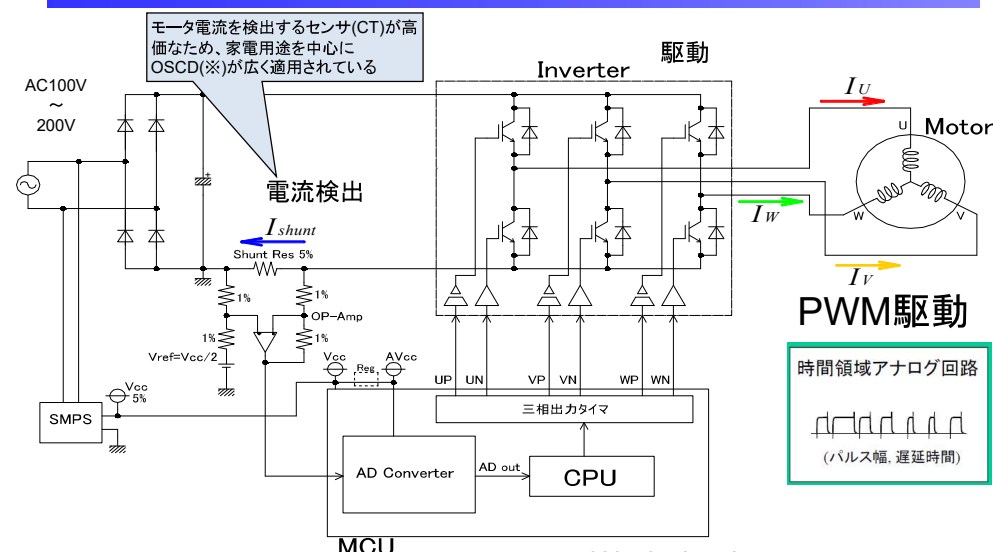
デジタル(ON,OFF)制御は原理的にロスのない変換が可能

アナログレギュレータ



理想的な効率100%近くが得られる。

インバータモータシステム ハードウェア構成図



※ OSCD: One Shunt Current Detection
1本の電流検出抵抗によってモータ電流を検出する方法

1シャント電流検出方式

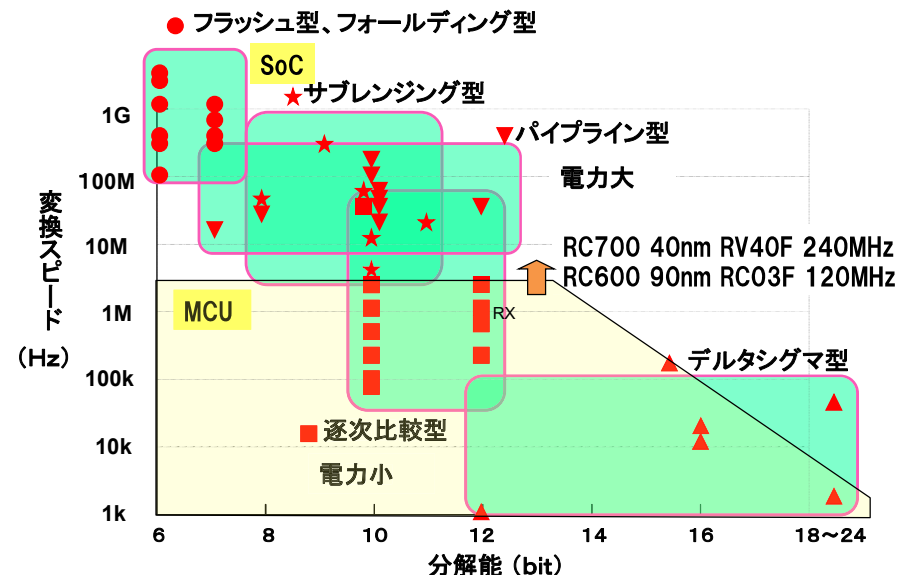
3.2 AD/DA搭載マイコンと応用例

アナログ信号をA/D、D/A変換器でデジタル化して、
マイコンでソフトウェア的にデジタル処理を行なうシステム

(SoCではほとんどをハードウェア化するが)

3.3 マイコンによる モーター制御・電源制御の例

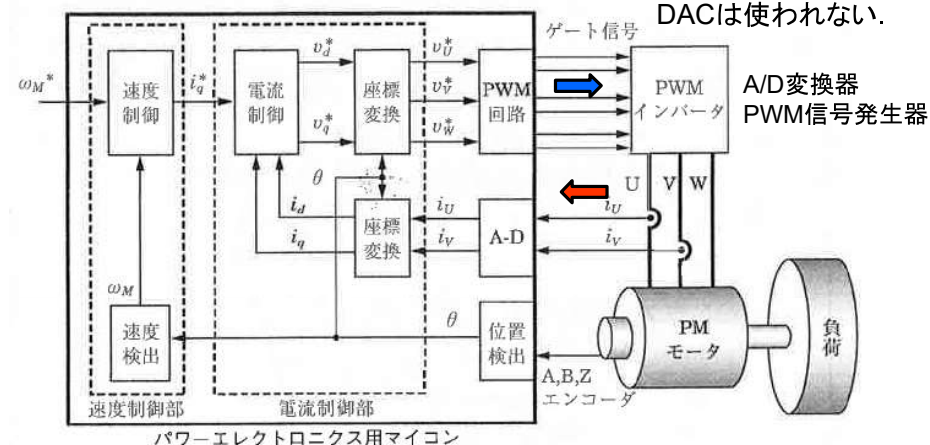
ADCの性能と変換方式 (MCU/SoC境界: 数Mpsps)



パワーエレクトロニクス

プロセッサを用いたモータ制御システム

パワーエレクトロニクスでは、出力側はミックスドシグナルの領域3(PWM)が使われる。
DACは使われない。



パワーエレクトロニクス用プロセッサを用いたPMモータの速度制御システム

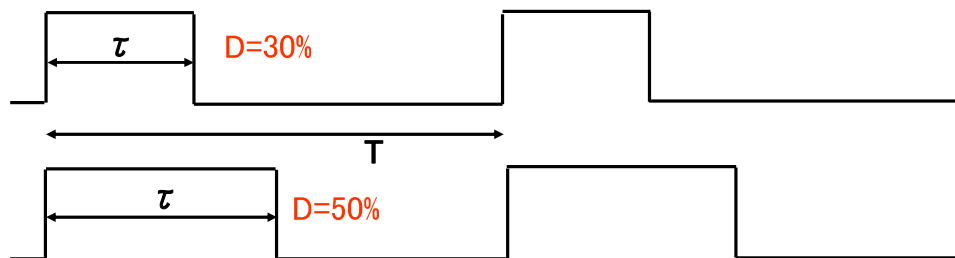
永久磁石型同期電動機: 回転子に永久磁石
従来の誘導モータに比べ損失の低減が可能。

PWM(パルス幅変調)とは

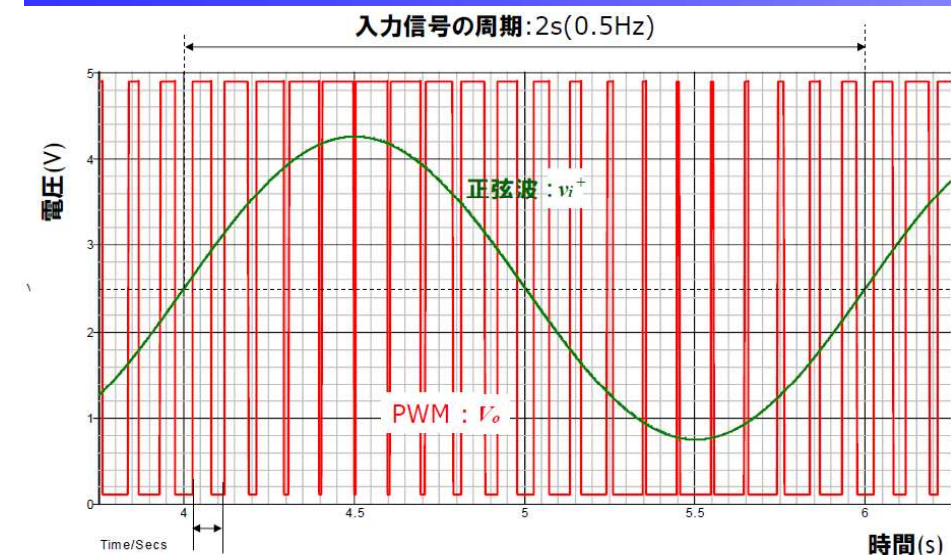
Pulse Width Modulationは、パルス波のデューティ比(D)を変化させて信号を表現する変調方法。
デューティ比(D)とは周期的なパルス波の周期(T)とパルス幅(τ)の比。

$$D = \frac{\tau}{T}$$

D:デューティ比
T:パルス周期
 τ :パルス幅



インバータ制御用PWM波形と出力正弦波のイメージ



PWMの周期: 100ms(10Hz)

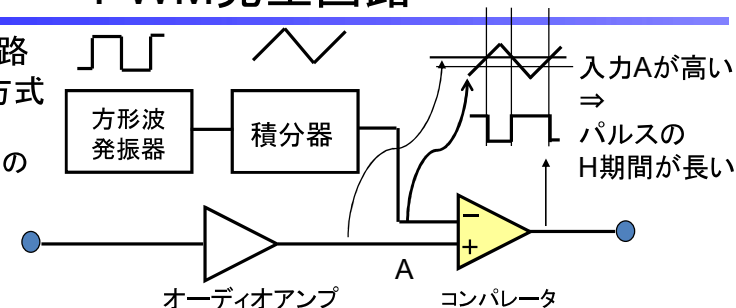
(正弦波をPWMに変換して生成した)

10MHzクロックを使えば
1/1000の精度でPWM幅を制御できる

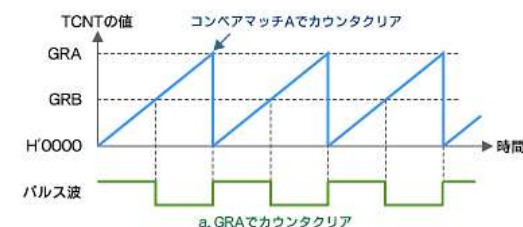
PWM発生回路

(1) PWM生成回路
従来アナログ方式

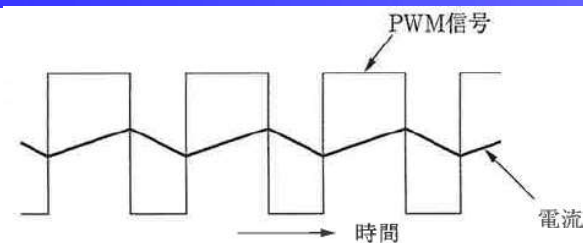
オーディオ信号の
PWM変換



(2) マイコンでは、パルス幅の調整はカウンタで可能
マイコン方式

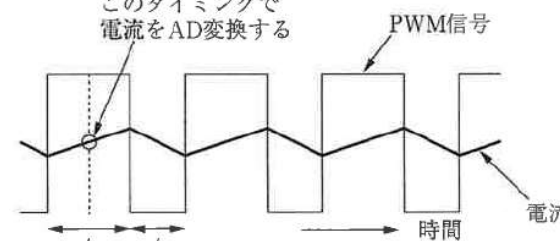


モーター制御技術



PWM信号と電流の関係

このタイミングで
電流をAD変換する



PWM信号の $t_1/2$ のときAD変換が行われる。

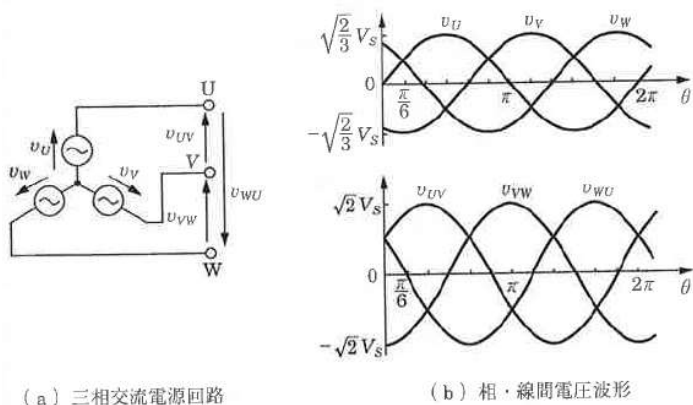
PWM信号とAD変換のタイミング

モーターの電流は
インダクターLに流れる
電流なので、スイッチを
オンオフしても値は
徐々に変化するのみ。

「インダクターLは電流を
保存する性質がある。」

スイッチングでも比較的
ゆっくりした変動になる。

デジタル電源などパワー
エレクトロニクスでは
インダクターを用いるので
同様。

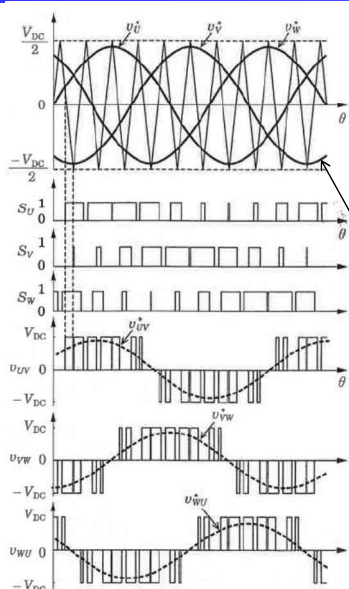


(a) 三相交流電源回路

(b) 相・線間電圧波形

発電所では50Hzないし60Hzの三相交流が発電されている。従来の誘導モータはその三相電圧が作り出す回転磁界でモータが駆動されており、50Hz, 60Hzの整数倍の回転周波数であった。

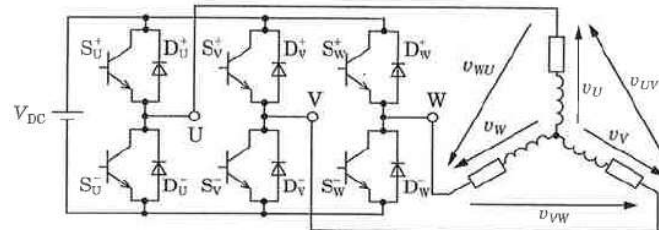
三相インバータのPWM制御法(3)



三相インバータのPWM制御では、スイッチング周波数を基本周波数に対して十分高くする。

三角波比較PWM制御

図では指令電圧 u_u^* の周波数に対して三角波周波数を9倍にしているが、実際は、例えば60Hzの指令電圧 u_u^* に対して、三角波の周波数は12~18kHz程度が使われており、200~300倍程度。



インバータ：直流を交流に変換する回路(装置)

DC電源から、パワースイッチ S_u 等を順次オンオフすることで任意の周波数の三相交流を作り出すことが出来、三相誘導モータを駆動することが出来る。

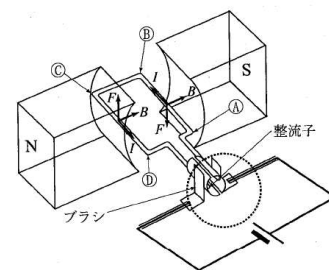
周波数を可変に出来るので回転数も可変に出来る。

参考 DCサーボモータのモデル化と制御

DCサーボモータの等価回路

モータの 1)電気子・電流制御(トルク制御)、2) 速度制御、3) 位置制御、など自動制御に必要なとされるモータのモデル化：つまり、等価回路を説明。

(制御の面から見るとすべてのモータはDCサーボモータに帰着する。
交流モータであるACサーボモータもベクトル制御を用いることで、等価回路はDCサーボモータと同一に扱うことが出来る。)

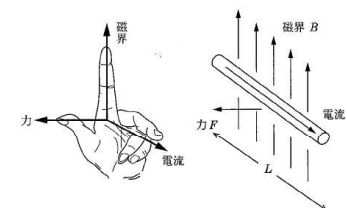


DCサーボモータの原理的構成

磁界中に電気子電流が流れると、電磁力が発生し、それが回転力・トルクとなる。磁束を Φ 、電気子電流を i_a 、トルクを T_q とすると、

$$T_q = K_T \Phi i_a$$

Φ は永久磁石の強さで決まる一定値で、トルクは電気子電流に比例する。 K_T はトルク係数で、捲数、有効長などで決まる定数。



フレミングの左手の法則

参考

DCサーボモータのモデル化

逆起電力 E_B

電気子捲き線が磁界の中で運動すると
電磁誘導により逆起電力 E_B が発生する。
回転速度を ω [rad/s]とすると、

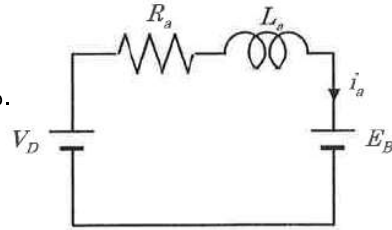
$$E_B = K_T \Phi \omega$$

逆起電力は回転速度に比例する。
係数はトルク係数と同じ。

DCサーボモータの電氣的等価回路

電気回路としての要素は、直流電源 V_D
電気子捲線の抵抗 R_a 、インダクタンス L_a 、
および逆起電力 E_B である。

$$L_a \frac{di_a(t)}{dt} + R_a i_a(t) = V_D - E_B(t)$$



DCサーボモータの等価回路

[2] 永久磁石(PM)モータ制御の基礎と応用
～ハイブリッド自動車/家庭電器製品/情報機器～、トリケプス

2006年3月 52,290円

ATN
アナログ技術ネットワーク 80

群馬大学・客員教授

参考文献[2]

参考

DCサーボモータのモデル化

モータの特性の式をまとめてラプラス変換すると、

$$I_a(s) = \frac{1}{L_a s + R_a} \{V_D(s) - E_B(s)\}$$

・電源電圧と逆起電力の差電圧に対して
電気子電流が応答

$$T_q(s) = K_T \Phi I_a(s)$$

・電気子電流に比例したトルク T_q が発生

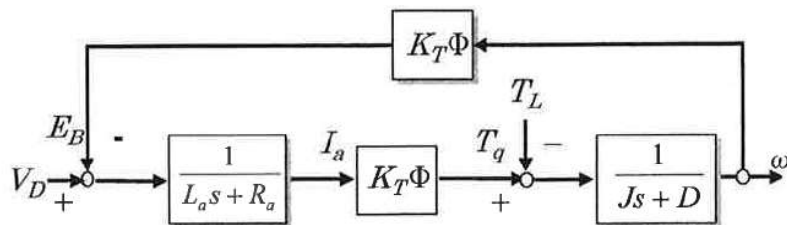
$$\Omega(s) = \frac{1}{Js + D} \{T_q(s) - T_L(s)\}$$

・ T_q と負荷トルク T_L の差に対して速度が応答

$$E_B(s) = K_T \Phi \Omega(s)$$

・速度に比例した逆起電力が発生

以上から、DCサーボモータのブロック図として下記が得られる。



速度変化を考慮したモデル

ATN
アナログ技術ネットワーク 82

群馬大学・客員教授

参考

DCサーボモータのモデル化

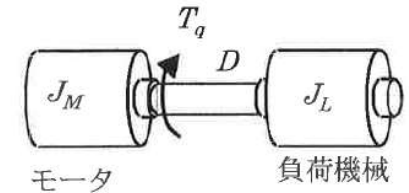
機械系の運動方程式

回転速度を ω [rad/s]、
モータの慣性モーメントを J_M
負荷のトルクを T_L 、
慣性モーメントを J_L
軸受けの摩擦や空気抵抗などの
機械的損失を D とすると、

$$J \frac{d\omega}{dt} + D\omega = T_q - T_L$$

ただし、 $J = J_M + J_L$

ある程度以上の大きさのモータ駆動系では、
機械的損失 D は無視できることが多い。



モータと負荷機械

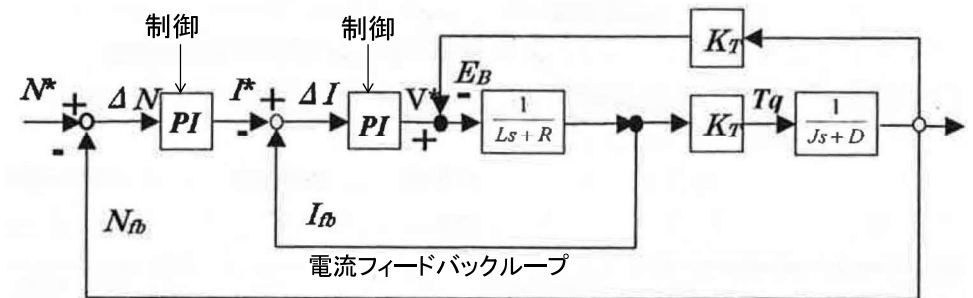
群馬大学・客員教授

参考文献[2]

参考

DCサーボモータのモデル化と制御

DCサーボモータに、速度フィードバックを掛ける時の制御ブロック図を下記に示す。



速度フィードバック制御ブロック図

速度フィードバック制御ブロック図

簡単な制御では、電流フィードバックだけで回転トルクをコントロールする。

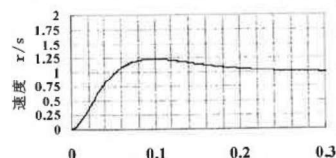
ATN
アナログ技術ネットワーク 83

群馬大学・客員教授

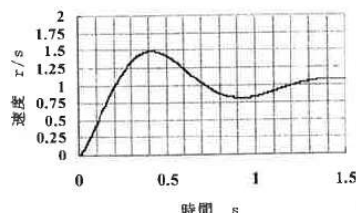
参考 速度フィードバック制御の性能

前頁の制御モデルを用いて、(z変換を用いた)離散時間の制御系を作りモータをコントロールする。下図はその性能の例である。

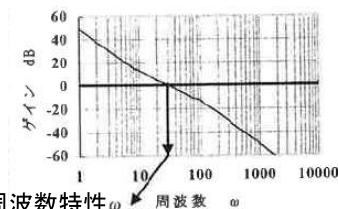
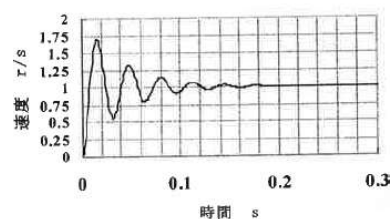
速度制御系 ゲイン線図

速度応答 $KI=1500$ $\omega PI=10$ 

速度のステップ応答

速度応答 $KI=200$ $\omega PI=10$ 

Ks小のステップ応答

ゲイン-周波数特性 ω_c 周波数 ω 速度応答 $KI=20,000$ $\omega PI=10$ 

Ks大のステップ応答

84

アナログ技術ネットワーク

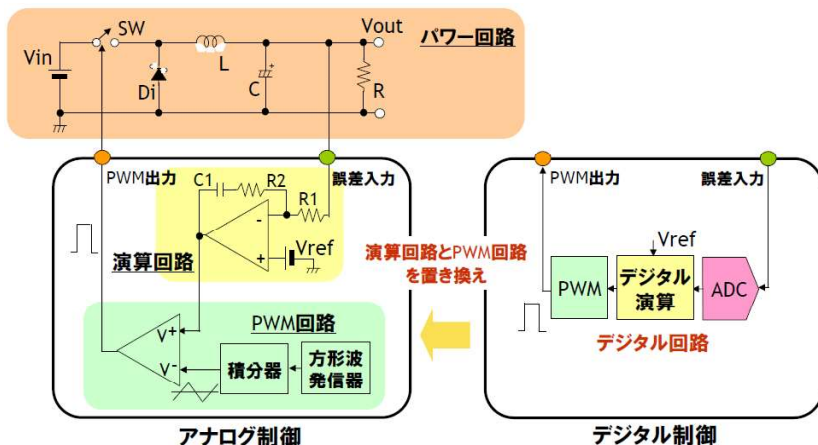
群馬大学・客員教授

マイコン制御 デジタル電源の例

(1/3)

デジタル電源

- アナログ制御の演算回路とPWM回路を、デジタル回路で構成したもの
- パワー回路(主回路)は、アナログ制御でもデジタル制御でも変わらない



アナログ制御

デジタル制御

ルネサス「デジタル電源分野向けRX62G新製品セミナー: デジタル電源の基礎 2011/11/24」から一部引用(7頁)させていただきました。 86

群馬大学・客員教授

アナログ技術ネットワーク

3.3.2 マイコン制御 デジタル電源の例

群馬大学・客員教授

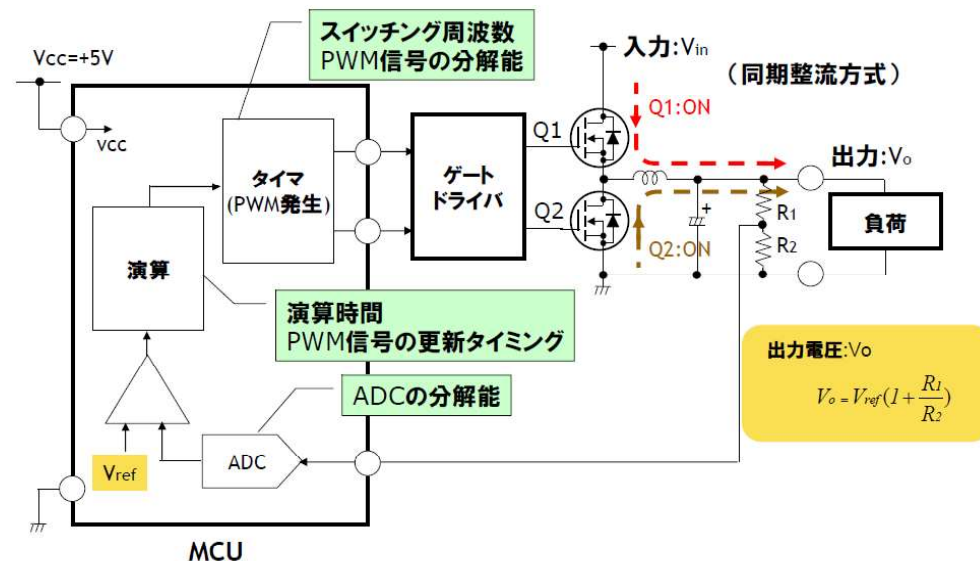
ATN

アナログ技術ネットワーク

85

デジタル電源のシステム構成: 降圧DC-DCコンバータ

(2/3)



MCU

群馬大学・客員教授

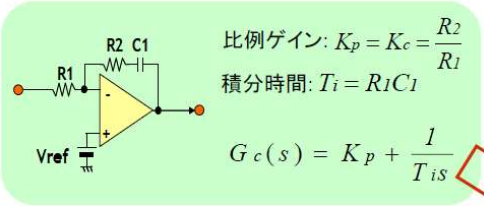
ATN

アナログ技術ネットワーク

87

演算回路のデジタル化手順 (3/3)

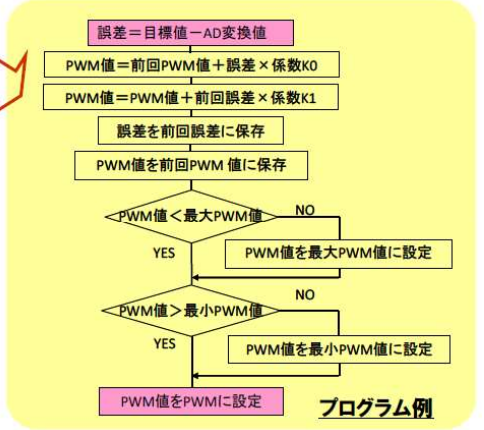
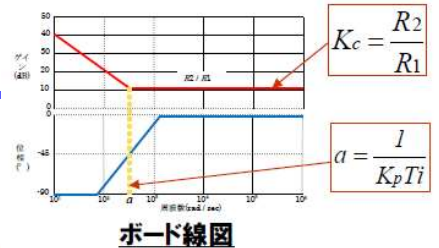
1. 演算式(伝達関数)の作成と係数の決定



2. 演算式の離散化(デジタル化)

3. 差分方程式に変換

4. プログラムの作成



88

AD/DA搭載マイコンとその応用 まとめ

1. アナログデジタル処理の4分類を示した. パワーエレクトロニクス関連では電圧方向には2値で時間方向に情報のあるPWMが良く使われる.
2. AD/DA搭載マイコンの応用では各種センサからの信号をA/D変換して、制御や情報処理に使う例が多い.
3. AD搭載マイコンによるモーターコントロールや、デジタル電源では、PWM情報で電源スイッチを高速にオンオフしてインダクターに流れる電流を制御し、モーターを動かしたり、電源の値を安定化する制御が行われている.
4. これら制御はソフトウェアで記述されているため仕様変更に対応しやすいなど各種のメリットがある.

89