

第489回 群馬大学アナログ集積回路研究会
2022年7月4日(月) 12:40-14:10

CMOSアナログ設計実務からの ノウハウと備忘録

元澤 篤史

(email: atsushi.motozawa.kx@renesas.com)

Renesas Electronics Corporation

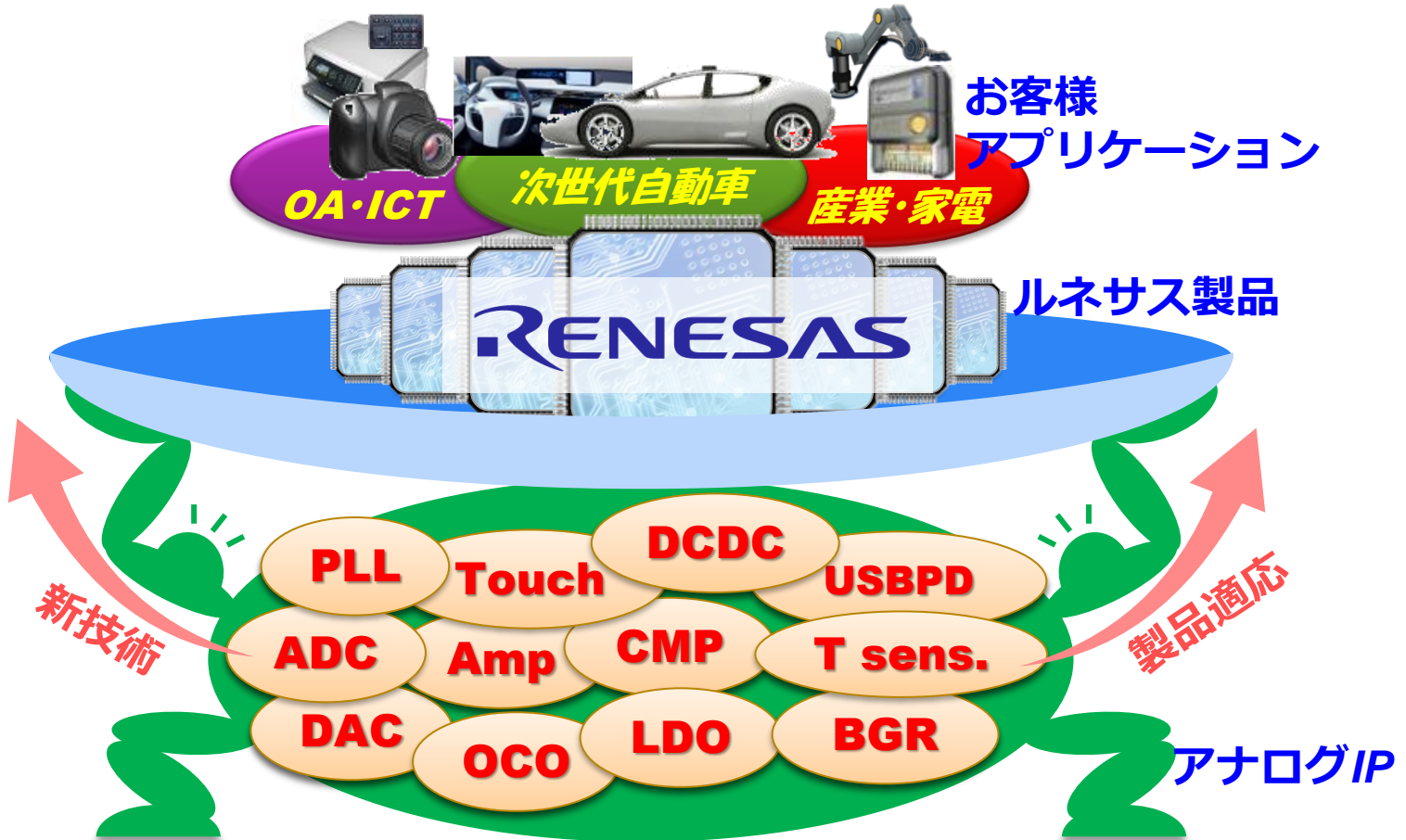
自己紹介

元澤 篤史



Biography: Atsushi Motozawa received B.S. and M.S. degrees in electrical engineering from Gunma University, Gunma, Japan, in 2006 and 2008, respectively. He joined Renesas Technology Corp., Takasaki, Japan, in 2008, where he was engaged in development of an RX analog front end for NFC LSIs. From 2010 to 2014, he was with Renesas Electronics Corp., Kawasaki, Japan, where he was engaged in designing sensors and a low power BGR for industrial ICs, and PLLs for automotive ICs. From 2014, he was with Renesas System Design, Co., Ltd. Since 2017, he has been with Renesas Electronics Corp., Kodaira, Japan. He is engaged in designing PLLs for SoCs.

アナログ技術は縁の下の力持ち!!



回路設計業務



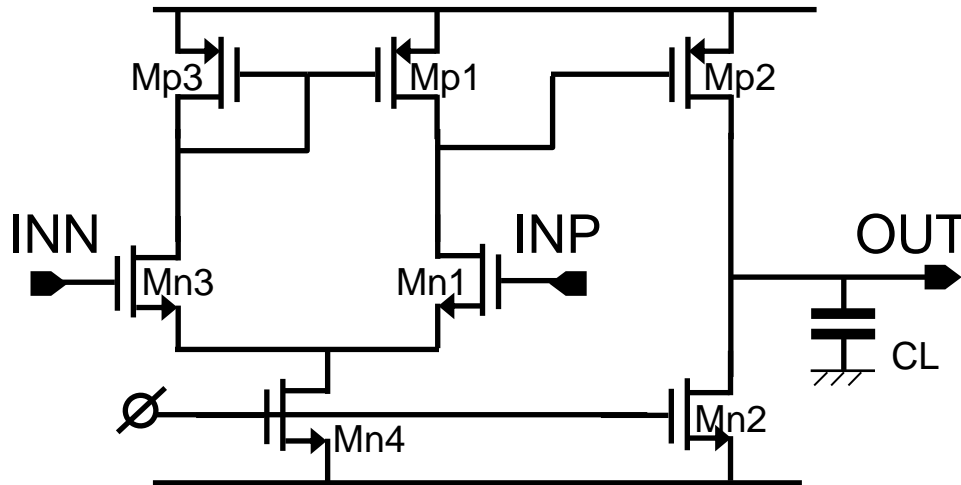
回路設計業務の中のAMPと負帰還

■ 回路設計においてAMPと負帰還は避けて通れない

Biographyより

- 学生時代
 - ✓ $\Delta\Sigma$ ADC
- 企業での設計業務
 - ✓ RX analog front end for NFC
 - ✓ Rail-to-rail monitor circuit
 - ✓ BGR
 - ✓ PLL
 - ✓ $\Delta\Sigma$ DAC
 - ✓ OSC

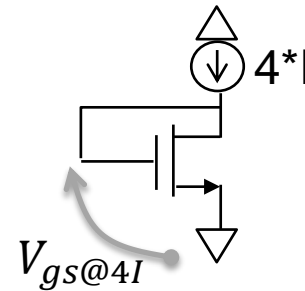
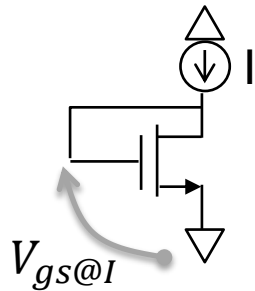
2stage amp



- 差動対
- ソース接地増幅回路
- カレントミラー
- 位相補償---ミラー効果

キャラクタライズ—— $\mu C_{ox} [A/V^2]$

- μC_{ox} を把握しておくで便利
- DC解析で V_{gs} の差電圧と既知のパラメータから求められる



$$V_{gs@I} = \sqrt{\frac{2I}{\mu C_{ox} \frac{W}{L}}} + V_{th}$$

$$V_{gs@4I} = \sqrt{\frac{2 \cdot (4I)}{\mu C_{ox} \frac{W}{L}}} + V_{th}$$

$$\mu C_{ox} = \frac{2I}{\frac{W}{L} (V_{gs@4I} - V_{gs@I})^2}$$

マクローリン級数を使った近似

- x を微小とし $x^n (n \geq 2)$ の項を無視した近似式を把握しておくと便利

$$\checkmark (1+x)^\alpha \approx 1 + \alpha x \quad \longrightarrow \quad \frac{1}{1+x} \approx 1 - x, \quad \frac{1}{\sqrt{1+x}} \approx 1 - \frac{x}{2}$$

$$\checkmark (1-x)^\alpha \approx 1 - \alpha x \quad \longrightarrow \quad \frac{1}{1-x} \approx 1 + x, \quad \frac{1}{\sqrt{1-x}} \approx 1 + \frac{x}{2}$$

$$\checkmark \sin(x) \approx x$$

$$\checkmark \frac{\sin(x)}{x} \approx 1$$

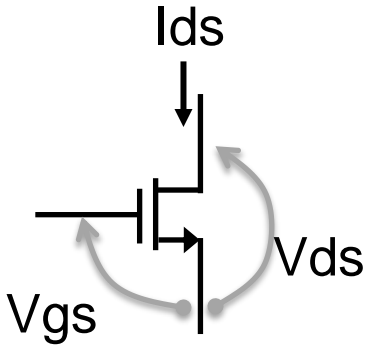
$$\checkmark \cos(x) \approx 1$$

$$\checkmark \ln(1+x) \approx x$$

$$\checkmark \log_{10}(1+x) \approx 0.43 \ln(1+x) = 0.43x$$

MOSの諸特性

➤ Ids特性



$V_{th} \setminus V_{ds}$	$V_{ds} < V_{gs} - V_{th}$	$V_{ds} > V_{gs} - V_{th}$
$V_{gs} > V_{th}$	非飽和 $\mu C_{ox} \frac{W}{L} \left[(V_{gs} - V_{th}) - \frac{1}{2} V_{ds} \right] V_{ds}$	飽和 $\lambda \propto 1/L$ $\frac{\mu C_{ox} W}{2 L} (V_{gs} - V_{th})^2 (1 + \lambda V_{ds})$
$V_{gs} < V_{th}$	弱反転 V_T : 熱電圧 ($k_B T/q$) η : DIBL係数 (~0.5以下程度) N : sub threshold swing係数 (1 - 2.5) $\mu C_{ox} \frac{W}{L} \exp\left(\frac{V_{gs} - V_{th} + \eta V_{ds}}{N V_T}\right) \cdot \left(1 - \exp\left(\frac{-V_{ds}}{V_T}\right)\right)$	

➤ 飽和時のgm

$$g_m = \frac{\partial I_{ds}}{\partial V_{gs}} = \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})$$

$$= \frac{2I_{ds}}{V_{gs} - V_{th}}$$

$$= \sqrt{2\mu C_{ox} \frac{W}{L} I_{ds}}$$

➤ 飽和時のVgs

$$V_{gs} = \sqrt{\frac{I_{ds}}{\mu C_{ox} \frac{W}{L}}} + V_{th}$$

➤ オーバドライブ電圧

$$V_{ov} = \sqrt{\frac{I_{ds}}{\mu C_{ox} \frac{W}{L}}}$$

➤ 出力抵抗 ro

$$r_o = \frac{1}{\lambda I_{ds}}$$

➤ 飽和時の入力換算ノイズ

✓ 熱ノイズ $\gamma \sim 2/3$

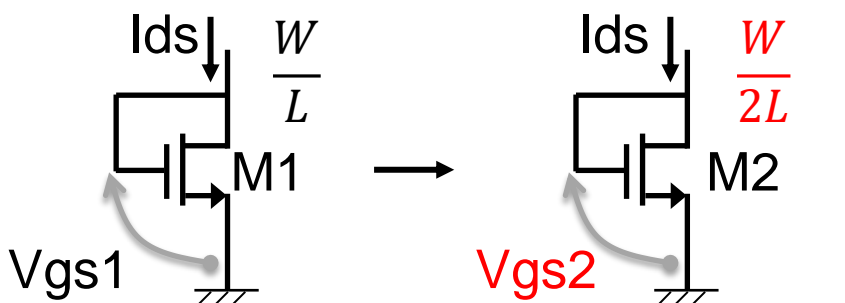
$$\overline{V_n^2} = 4k_B T \gamma \frac{1}{g_m} \quad [V^2/Hz]$$

✓ フリッカノイズ (1/fノイズ)

$$K \sim 10^{-24} - 10^{-23}$$

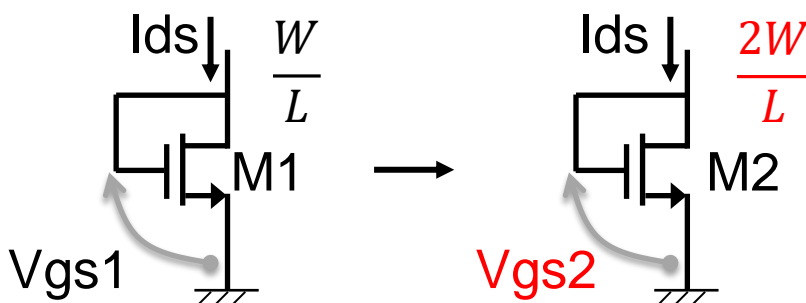
$$\overline{V_n^2} = \frac{K}{\mu C_{ox} W L} \cdot \frac{1}{f} \quad [V^2/Hz]$$

定数変更と電気的特性の変化

回路	
V_{ov}	$V_{ov1} = V_{gs1} - V_{th}$ $= \sqrt{\frac{I_{ds}}{\mu C_{ox} \frac{W}{2} \frac{L}{L}}} \rightarrow \sqrt{\frac{I_{ds}}{\mu C_{ox} \frac{W}{2} \frac{2L}{L}}} = \sqrt{2} V_{ov1}$
g_m	$g_{m1} = \mu C_{ox} \frac{W}{L} V_{ov1} \rightarrow \mu C_{ox} \frac{W}{2L} \sqrt{2} V_{ov1}$ $= \frac{1}{\sqrt{2}} g_{m1}$

- W/Lを1/2とすると、
- ・ V_{ov} は基の $\sqrt{2}$ 倍
 - ・ g_m も基の $1/\sqrt{2}$ 倍

定数変更と電気的特性の変化

回路	
V_{ov}	$V_{ov1} = V_{gs1} - V_{th}$ $= \sqrt{\frac{I_{ds}}{\frac{\mu C_{ox}}{2} \frac{W}{L}}} \rightarrow \sqrt{\frac{I_{ds}}{\mu C_{ox} \frac{2W}{L}}} = \frac{1}{\sqrt{2}} V_{ov1}$
g_m	$g_{m1} = \mu C_{ox} \frac{W}{L} V_{ov1} \rightarrow \mu C_{ox} \frac{2W}{L} \frac{1}{\sqrt{2}} V_{ov1}$ $= \sqrt{2} g_{m1}$

- W/Lを2倍とすると、
- ・ V_{ov} は基の $1/\sqrt{2}$ 倍
 - ・ g_m も基の $\sqrt{2}$ 倍

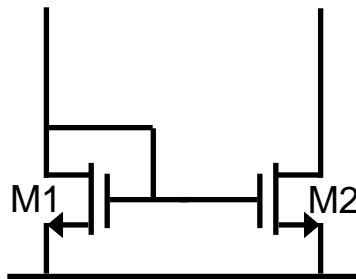
定数変更と電気的特性の変化

回路	
V_{ov}	$V_{ov1} = V_{gs1} - V_{th}$ $= \sqrt{\frac{I_{ds}}{\frac{\mu C_{ox} W}{2 L}}} \rightarrow \sqrt{\frac{2I_{ds}}{\frac{\mu C_{ox} W}{2 L}}} = \sqrt{2} V_{ov1}$
g_m	$g_{m1} = \frac{2I_{ds}}{V_{ov1}} \rightarrow \frac{2 \cdot 2I_{ds}}{\sqrt{2} V_{ov1}} = \sqrt{2} g_{m1}$

- W/Lを固定として、
M1に基の2倍の電流を流すと
- V_{ov} は基の $\sqrt{2}$ 倍
 - g_m も基の $\sqrt{2}$ 倍

カレントミラーのレイアウト

- 電流の向きをそろえる
- ソースのインピーダンスを合わせる
- M2のゲートの接続法に注意
- シールド電位に注意



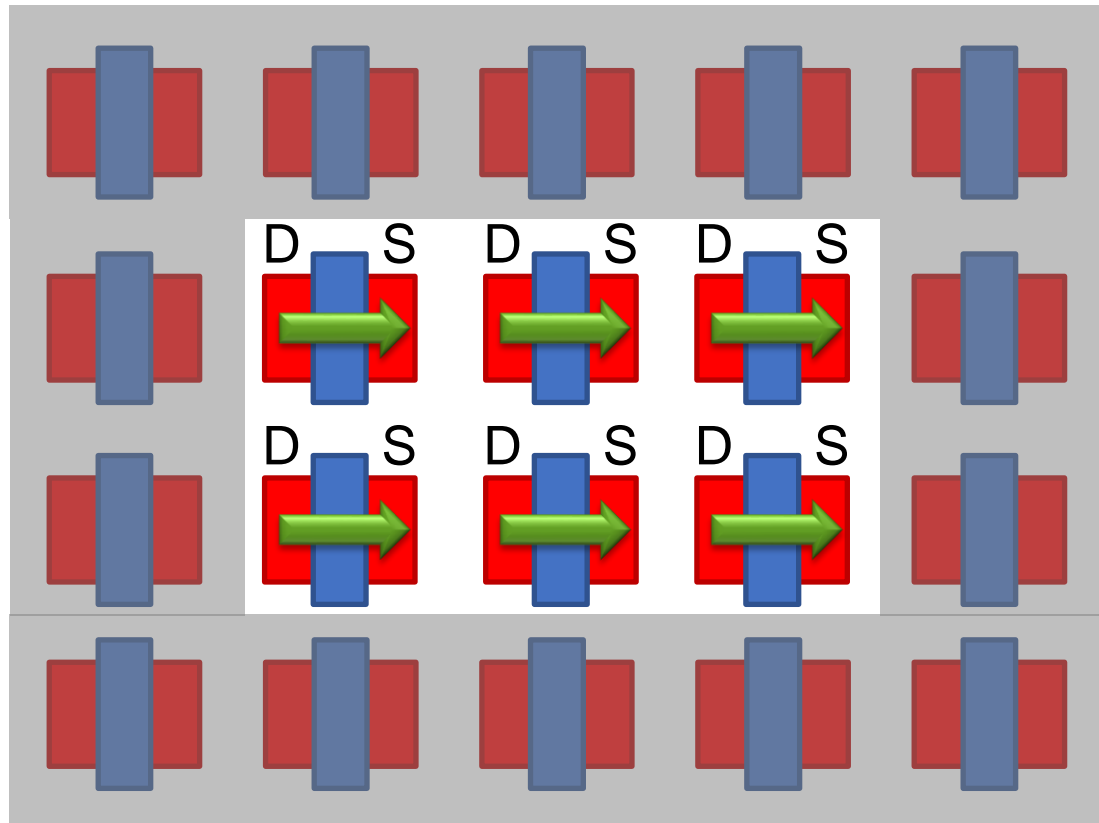
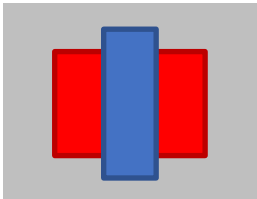
相対精度が必要なMOSのレイアウト

- 電流の向きを合わせる
- 周囲にダミー素子を配置する
- 差動対、カレントミラーなど

電流の向き

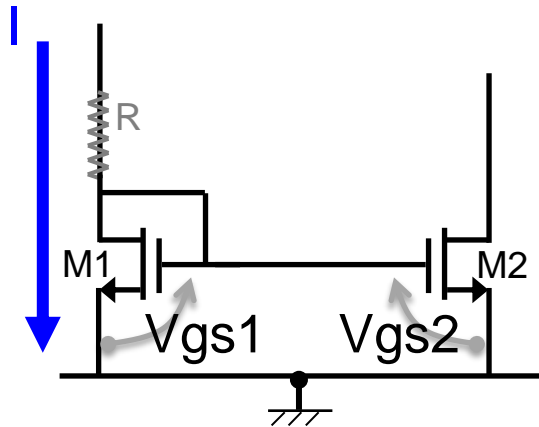


ダミー-MOS



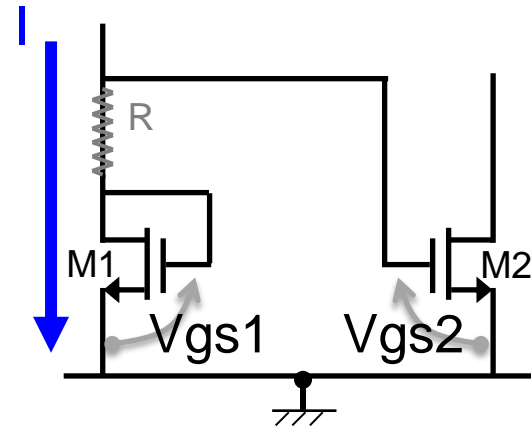
カレントミラーのレイアウト; M2ゲートの接続法

☺GOOD



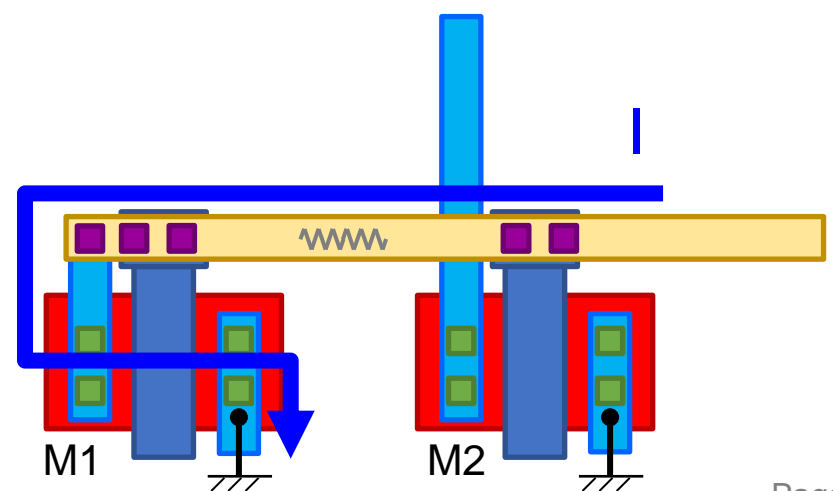
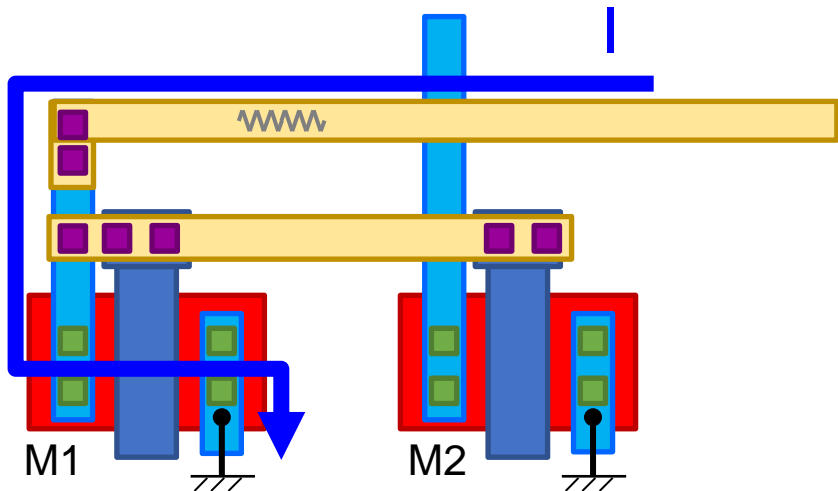
$$V_{gs1} = V_{gs2}$$

☹BAD



$$V_{gs1} \neq V_{gs2}$$
$$V_{gs2} = V_{gs1} + IR$$

IRによってVgsが変化。
Iが大きい場合
注意が必要



信号シールド

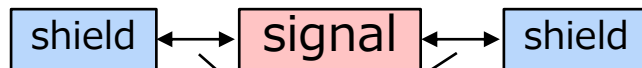
- 特性を決める重要な信号は低インピーダンス電位(VSSやVDD)の配線でシールドをする。
- 左右シールド、上下シールド、同軸状シールド。
- 回路内のノードを下記のように分類して整理する
 - ✓ アナログ信号---重要な信号。被保護信号
 - ✓ クロック信号---ダイナミックに動く信号
 - ✓ ロジック信号---設定制御のための信号。

○:カップリング許容
△:許容可、ただ要注意
×:避けるべき

	アナログ	クロック	ロジック
アナログ	×	×	△
クロック	×	×	△
ロジック	△	△	○

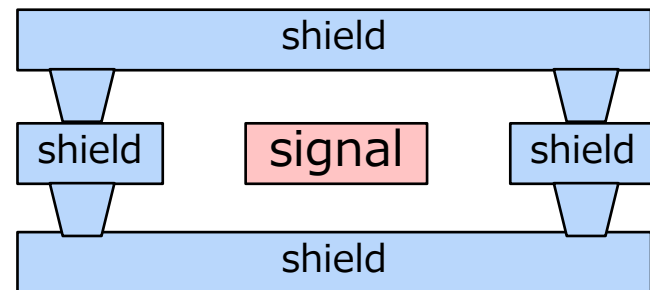
--左右シールド

※他信号とのクロスの際はシールドが必要



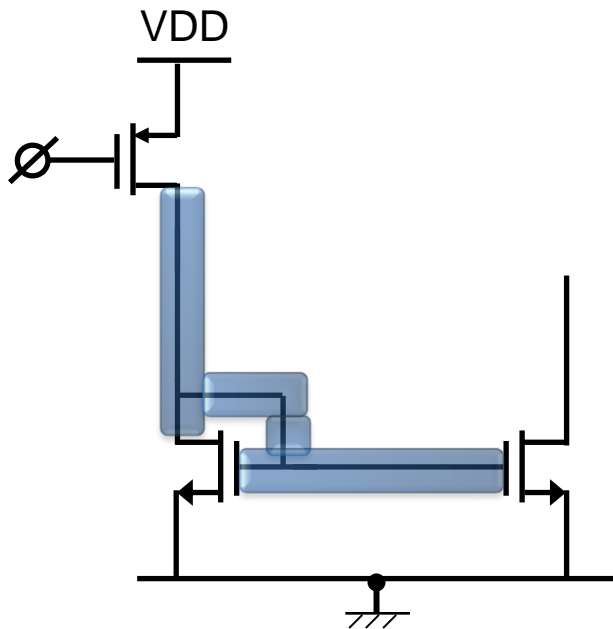
シールド-信号間隔

--同軸状シールド

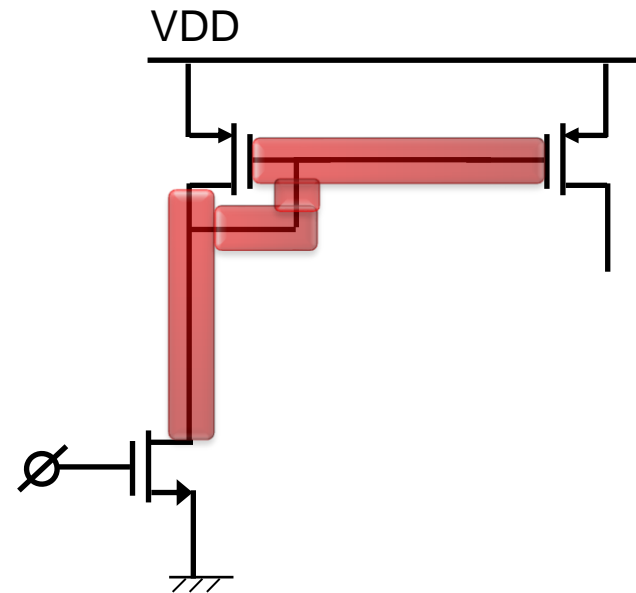


カレントミラーのレイアウト; シールド電位

- NMOSのG-S間電圧の安定が理想的
⇒GNDシールド

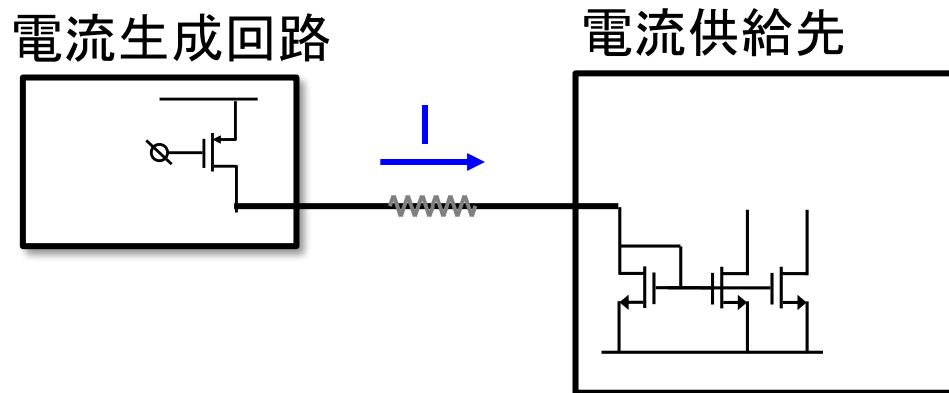


- PMOSのG-S間電圧の安定が理想的
⇒VDDシールド



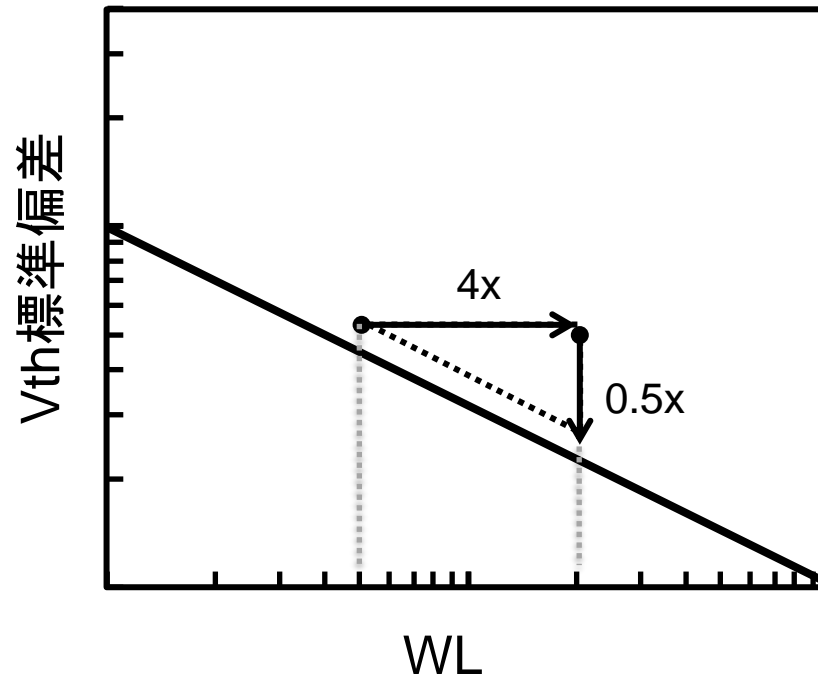
電流供給

- 電流生成回路と電流供給先の距離が離れている場合、供給電流と寄生抵抗による電圧に注意
- TOP階層でのback-annotation(BA)検証やレイアウト図からの寄生抵抗見積もりが重要
- 例: $I=50\mu\text{A}$, 配線距離=200 μm , 配線幅=0.2 μm , シート抵抗=1 Ω/\square とすると40mVの電圧



ばらつき

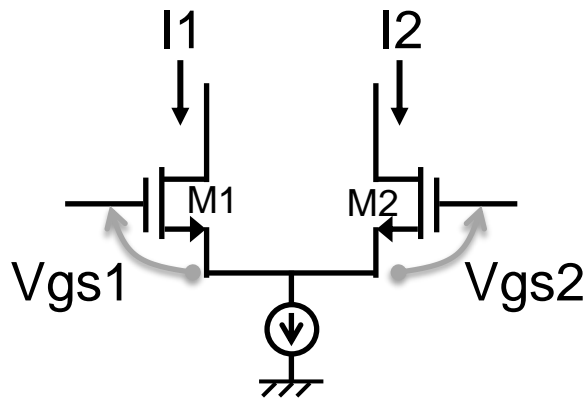
- V_{th} のばらつきはゲート面積WLの平方根に反比例する
⇒ばらつきを1/2にする場合、4倍の面積増加が必要



ばらつきを意識したVgs設計

$$\beta = \mu C_{ox} \frac{W}{L}$$

➤ 差動対

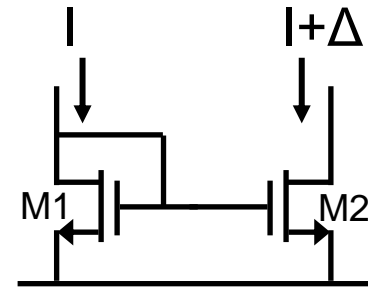


$$V_{ost}^2 = (V_{gs1} - V_{gs2})^2$$

$$\text{ばらつき} \Rightarrow V_{ost} = \sqrt{\Delta V_{th}^2 + \left(\frac{\Delta\beta}{2\beta} V_{ov}\right)^2}$$

- ✓ V_{ov} を小さく設計すると $\Delta\beta$ の影響低減
⇒ V_{ost} が低減

➤ カレントミラー



$$I = \frac{\beta}{2} V_{ov}^2$$

$$I + \Delta I = \frac{\beta + \Delta\beta}{2} (V_{ov} + \Delta V_{th})^2$$

$$\text{ばらつき} \Rightarrow \frac{\Delta I}{I} = \sqrt{\left(\frac{2\Delta V_{th}}{V_{ov}}\right)^2 + \left(\frac{\Delta\beta}{\beta}\right)^2}$$

- ✓ V_{ov} を大きく設計すると ΔV_{th} の影響低減
⇒ V_{ost} が低減

ばらつきを意識したVgs設計

$$\beta = \mu C_{ox} \frac{W}{L}$$

➤ 差動対

$I_1=I_2$ なので

$$\frac{\beta + \Delta\beta}{2} (V_{gs1} - (V_{th} - \Delta V_{th}))^2 = \frac{\beta}{2} (V_{gs2} - V_{th})^2$$

$$\sqrt{\frac{\beta + \Delta\beta}{\beta}} = \frac{V_{gs2} - V_{th}}{V_{gs1} - (V_{th} - \Delta V_{th})}$$

ここで、

$$\sqrt{\frac{\beta + \Delta\beta}{\beta}} = \sqrt{1 + \frac{\Delta\beta}{\beta}} \approx 1 + \frac{\Delta\beta}{2\beta}$$

よって、

$$V_{gs2} - V_{gs1} = \Delta V_{th} \left(1 + \frac{\Delta\beta}{2\beta}\right) + \frac{\Delta\beta}{2\beta} (V_{gs1} - V_{th})$$

ここで、 $V_{gs2} = \overline{V_{gs}} + V_{ost}$ 、 $V_{gs1} = \overline{V_{gs}}$ とする。

また、 $1 + \Delta\beta/\beta \approx 1$

$$\text{ばらつき} \Rightarrow V_{ost} = \sqrt{\Delta V_{th}^2 + \left(\frac{\Delta\beta}{2\beta} V_{ov}\right)^2}$$

➤ カレントミラー

$$I = \frac{\beta}{2} (V_{gs} - V_{th})^2$$

$$I + \Delta I = \frac{\beta + \Delta\beta}{2} (V_{gs} - (V_{th} - \Delta V_{th}))^2$$

$$\approx \frac{\beta + \Delta\beta}{2} \left((V_{gs} - V_{th})^2 + 2(V_{gs} - V_{th})\Delta V_{th} \right)$$

$$= \frac{\beta}{2} V_{ov}^2 + \frac{\Delta\beta}{2} V_{ov}^2 + (\beta + \Delta\beta) V_{ov} \Delta V_{th}$$

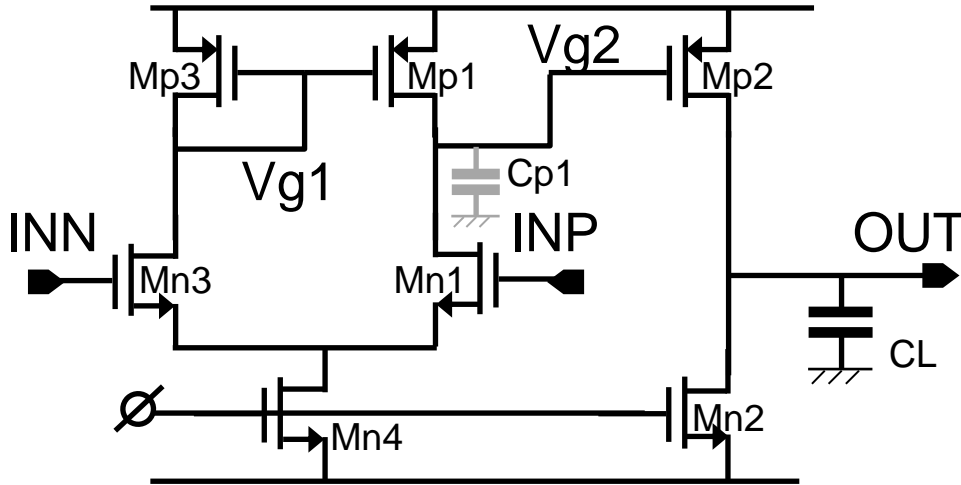
よって、

$$\Delta I = \frac{\Delta\beta}{2} V_{ov}^2 + (\beta + \Delta\beta) V_{ov} \Delta V_{th}$$

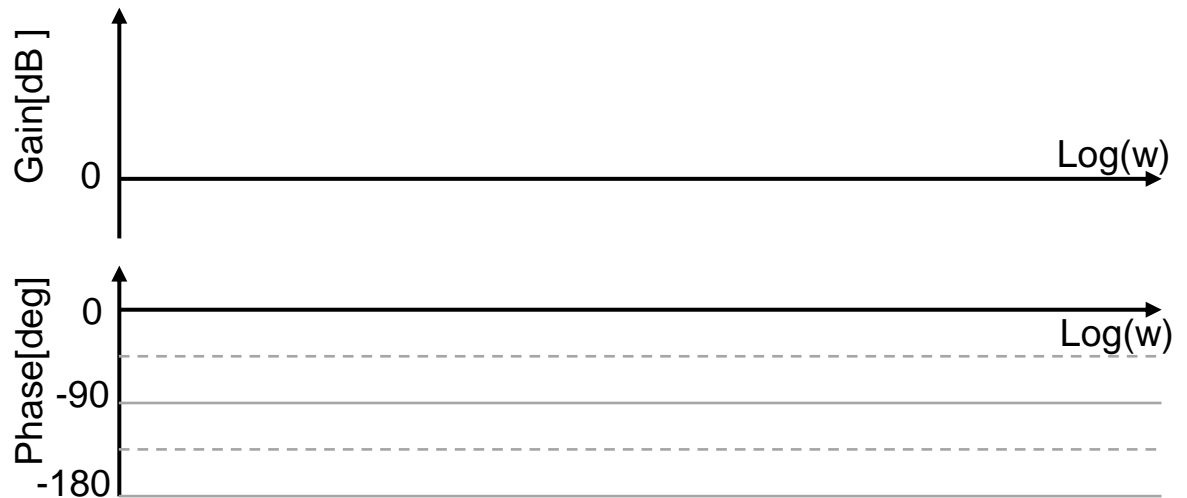
$$\frac{\Delta I}{I} = 2 \left(1 + \frac{\Delta\beta}{\beta}\right) \frac{\Delta V_{th}}{V_{ov}} + \frac{\Delta\beta}{\beta} \approx \frac{2\Delta V_{th}}{V_{ov}} + \frac{\Delta\beta}{\beta}$$

$$\text{ばらつき} \Rightarrow \frac{\Delta I}{I} = \sqrt{\left(\frac{2\Delta V_{th}}{V_{ov}}\right)^2 + \left(\frac{\Delta\beta}{\beta}\right)^2}$$

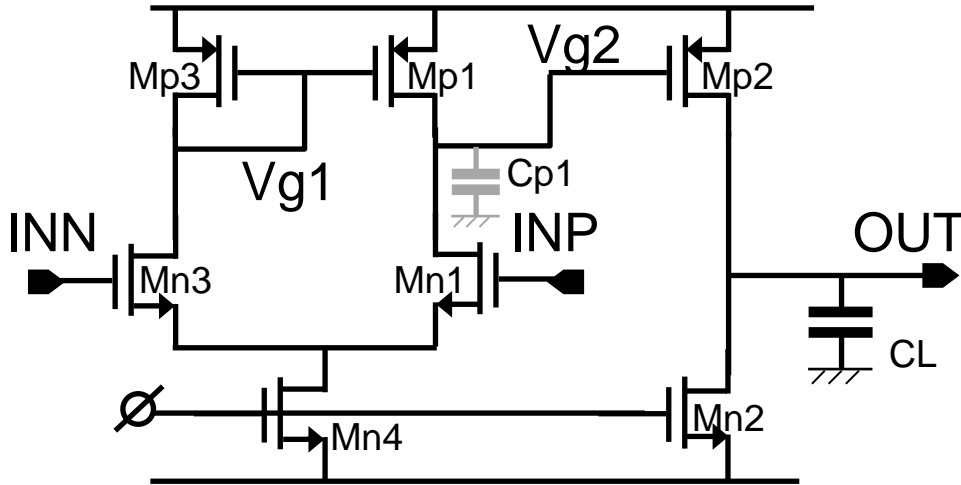
2stage amp



- g_{m1} : 差動対のコンダクタンス
- r_{o1} : ノードVg2の出力抵抗($r_{op1} // r_{on1}$)
- C_{p1} : 寄生容量
- r_{o2} : ノードOUTの出力抵抗($r_{op2} // r_{on2}$)
- C_L : 負荷容量
- g_{m2} : Mp2のコンダクタンス



2stage amp

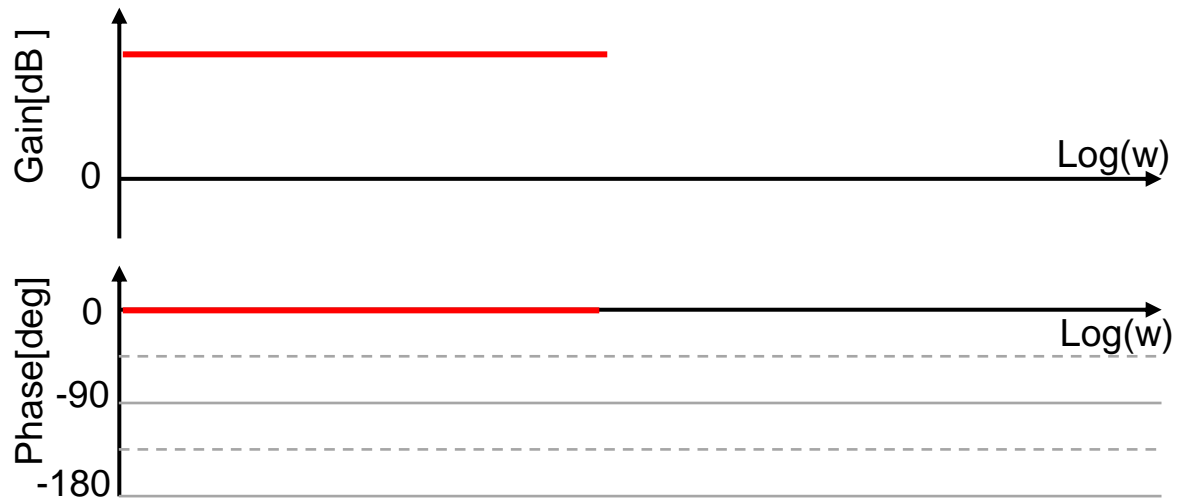


入力の電圧信号は差動対のトランスコンダクタによって電流に変換される。その電流が出力抵抗に流れ、電圧に変換される。その時、電圧ゲインは $g_{m1} \cdot r_{o1}$ 。(初段ゲイン) 同様に、次段のゲインは $g_{m2} \cdot r_{o2}$ 。

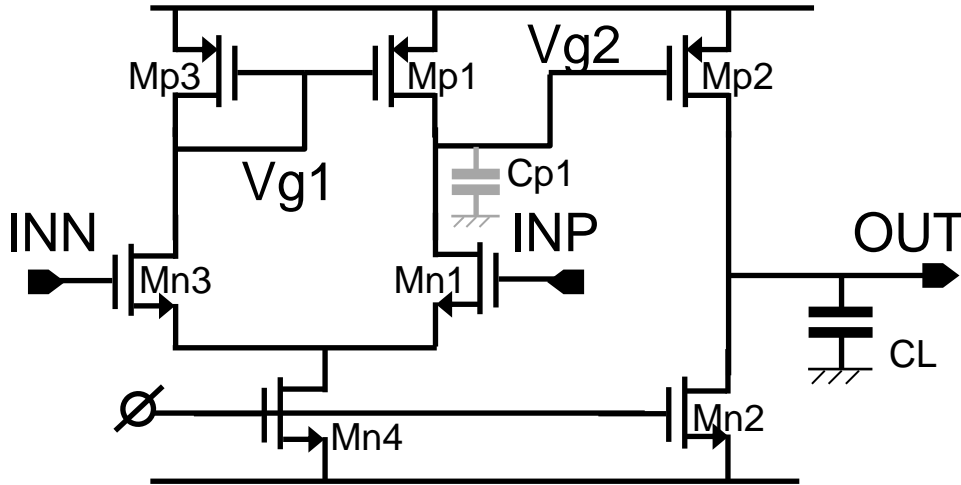
従ってトータルのDCゲインは $g_{m1} \cdot r_{o1} \cdot g_{m2} \cdot r_{o2}$

DC Gain

$$g_{m1} r_{o1} g_{m2} r_{o2}$$



2stage amp



信号伝達経路において、
高い出力抵抗や大きい容量が
接続されたノードに
低周波のポールが存在する。

0dBの時に位相が-180degであり、
ゲイン1倍のバッファとしてAMPを
使用すると安定性がBAD
⇒位相補償が必要

DC Gain

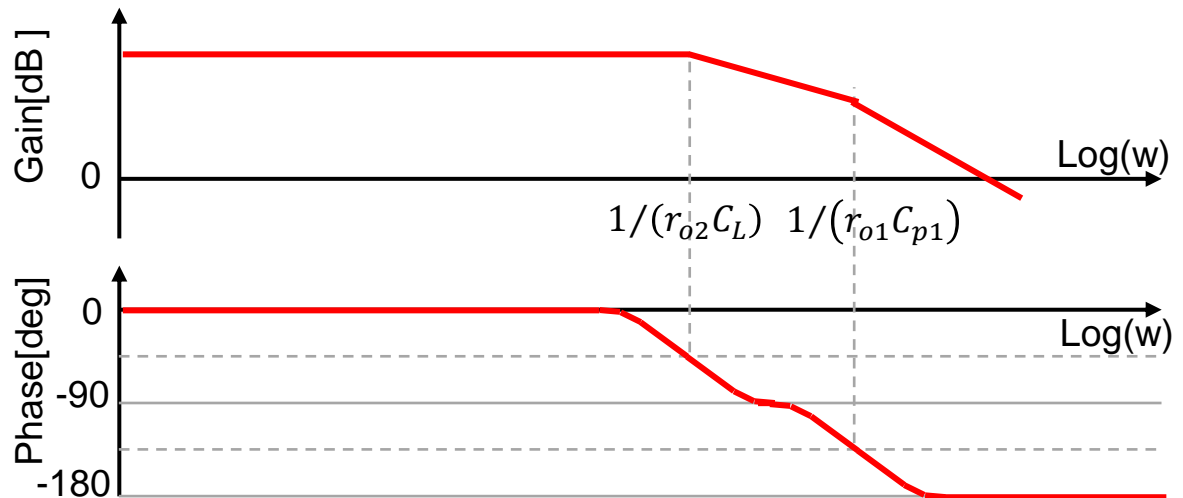
$$g_{m1}r_{o1}g_{m2}r_{o2}$$

1st pole in rad/s

$$1/(r_{o2}C_L)$$

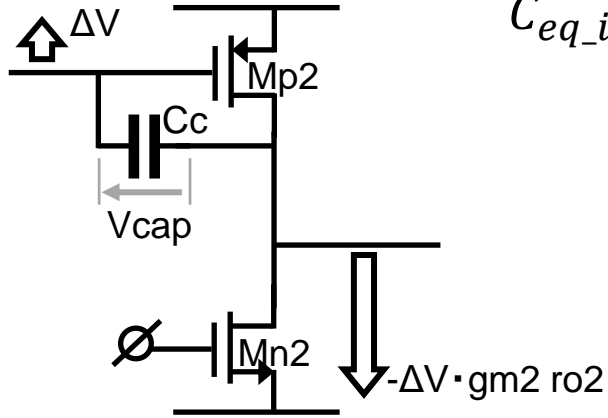
2nd pole in rad/s

$$1/(r_{o1}C_{p1})$$



ミラー効果(Miller effect)

➤ 入力容量



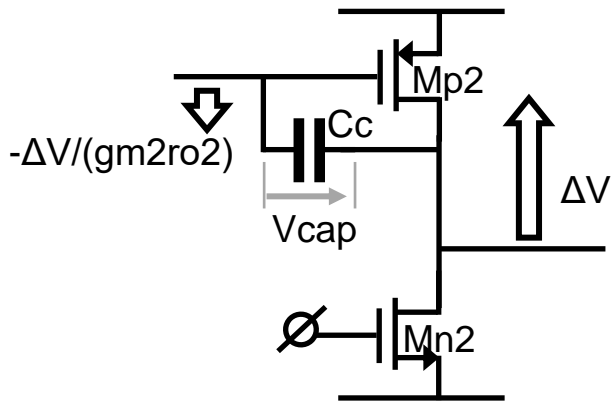
$$C_{eq_in} = \frac{\Delta Q}{\Delta V} = \frac{C_c V_{cap}}{\Delta V}$$

$$= \frac{C_c \cdot \Delta V (1 + g_{m2} r_{o2})}{\Delta V}$$

$$= C_c (1 + g_{m2} r_{o2})$$

入力等価容量が
反転増幅ゲイン倍される

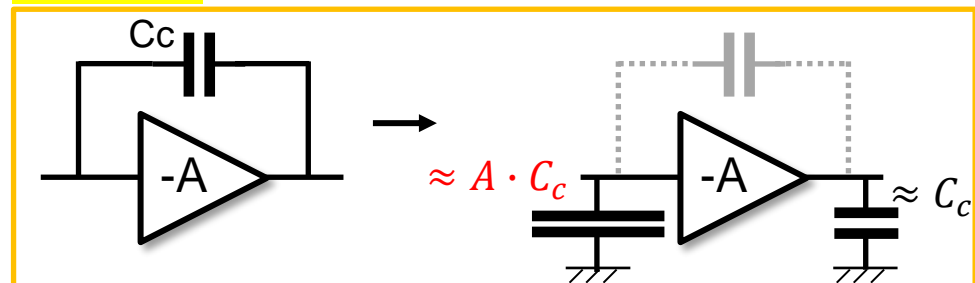
➤ 出力容量



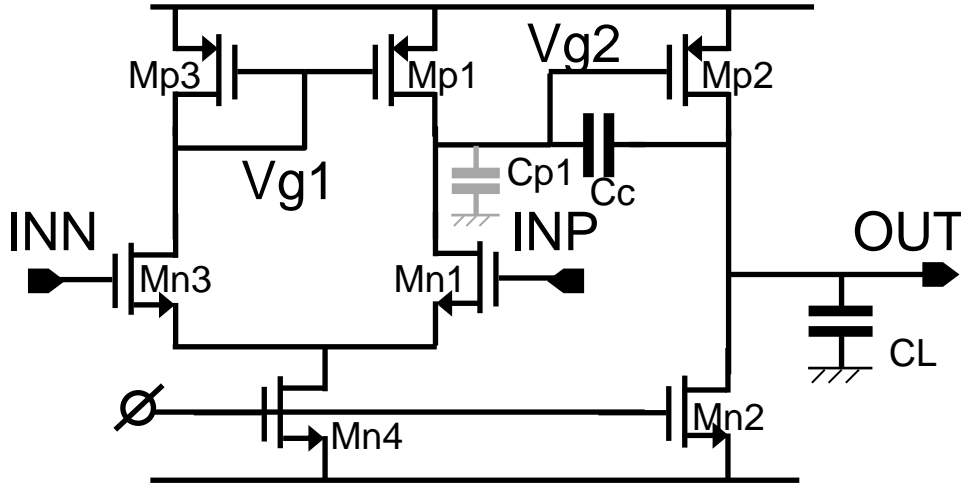
$$C_{eq_out} = \frac{\Delta Q}{\Delta V} = \frac{C_c V_{cap}}{\Delta V} = C_c \left(1 + \frac{1}{g_{m2} r_{o2}} \right)$$

出力等価容量にはCcが見える

ミラー容量



2stage amp



ミラー効果によりVg2ノードには $\sim g_{m2}r_{o2}C_c$ の容量が等価的につく。 \Rightarrow 1st pole 算出

GB積一定よりユニティゲイン周波数が算出される。

高周波では C_c のインピーダンスが低下し、Mp2がダイオード接続としてみなせる。 \Rightarrow 2nd pole算出

OUTノードでの異なる位相の信号達の加算によりゼロ点が生
 \Rightarrow 右半平面(RHP)のゼロ。
 位相を回転させるので、ない方が望ましい

DC Gain

$$g_{m1}r_{o1}g_{m2}r_{o2}$$

1st pole in rad/s

$$1/(r_{o1}g_{m2}r_{o2}C_c)$$

2nd pole in rad/s

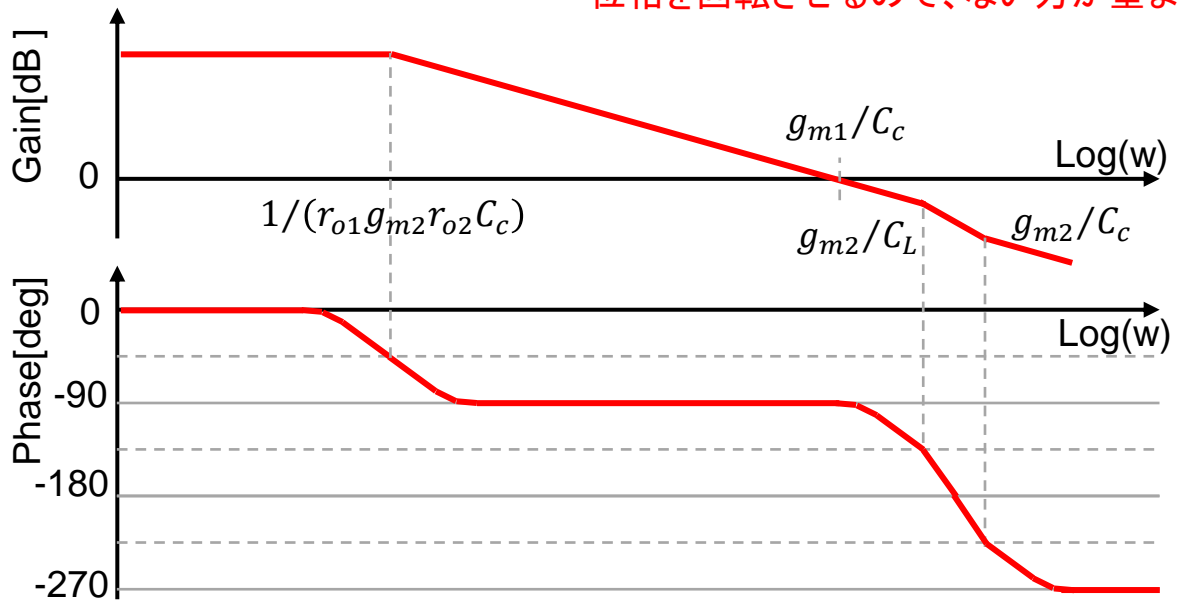
$$g_{m2}/C_L$$

Unity-gain freq. in rad/s

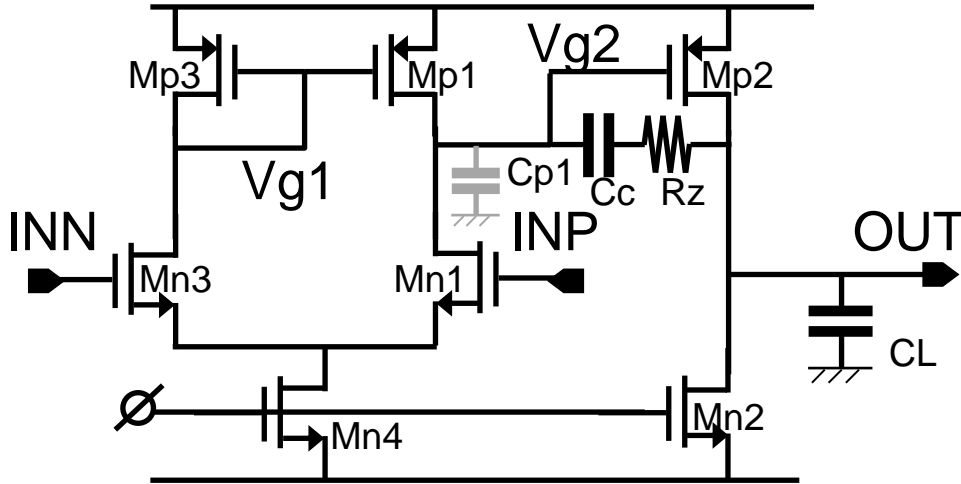
$$g_{m1}/C_c$$

RHP zero in rad/s

$$g_{m2}/C_c$$



2stage amp



LHP zeroとするためRzを挿入する。
Rz>1/gm2を満たすように設計する。

■ 位相補償によりゼロ点が発生しdoubletができる。

DC Gain

$$g_{m1}r_{o1}g_{m2}r_{o2}$$

1st pole in rad/s

$$1/(r_{o1}g_{m2}r_{o2}C_c)$$

2nd pole in rad/s

$$g_{m2}/C_L$$

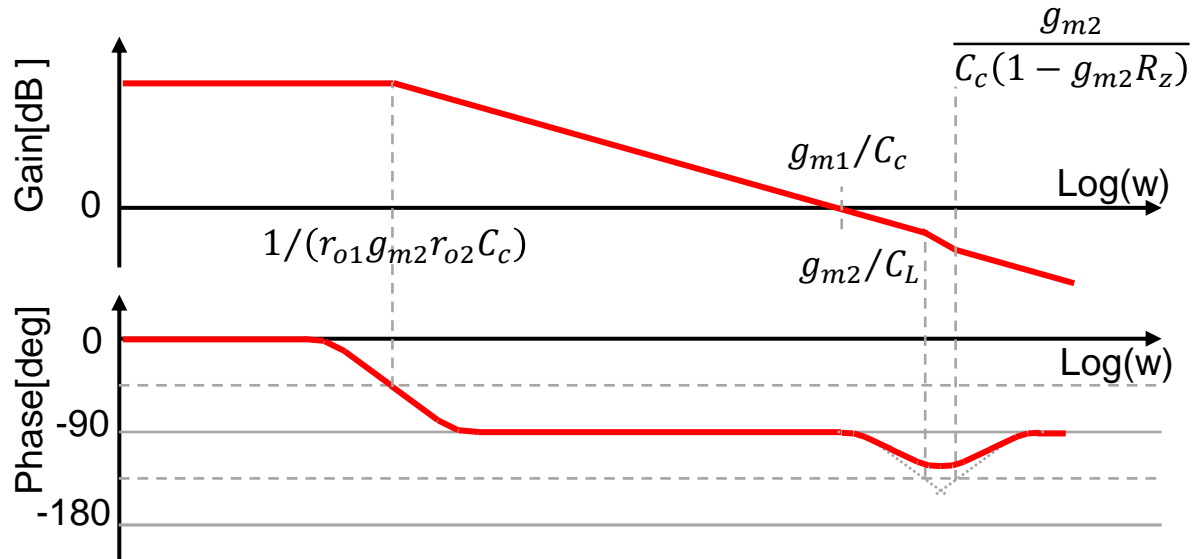
Unity-gain freq. in rad/s

$$g_{m1}/C_c$$

zero in rad/s

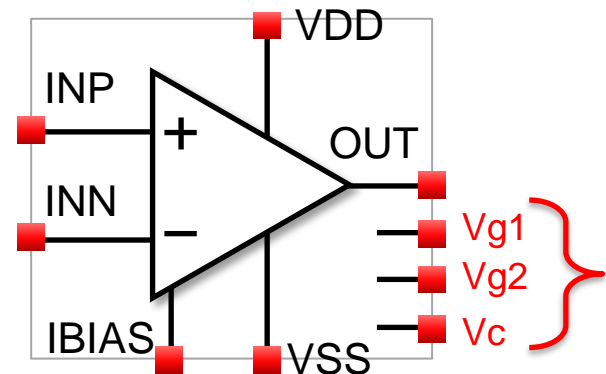
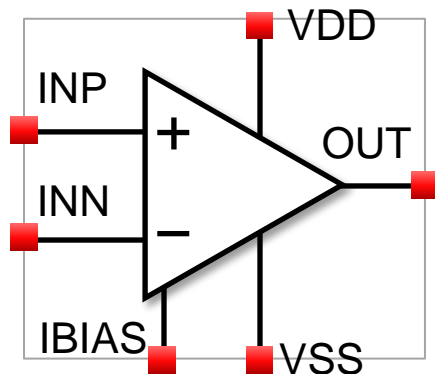
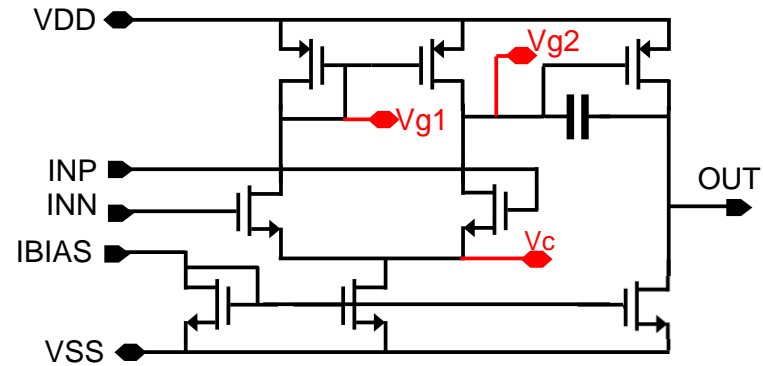
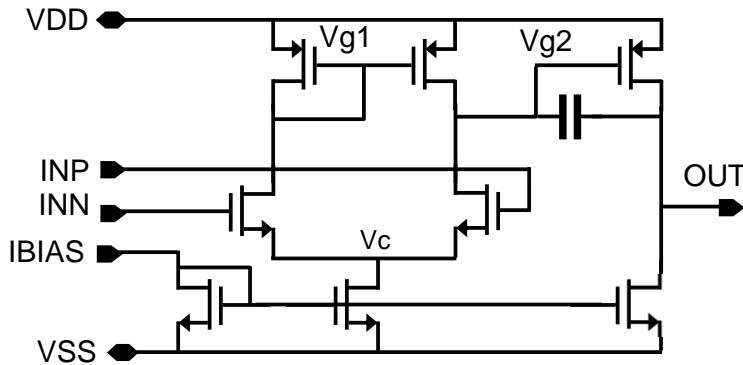
$$g_{m2}$$

$$A. Mo \frac{g_{m2}}{C_c(1 - g_{m2}R_z)}$$



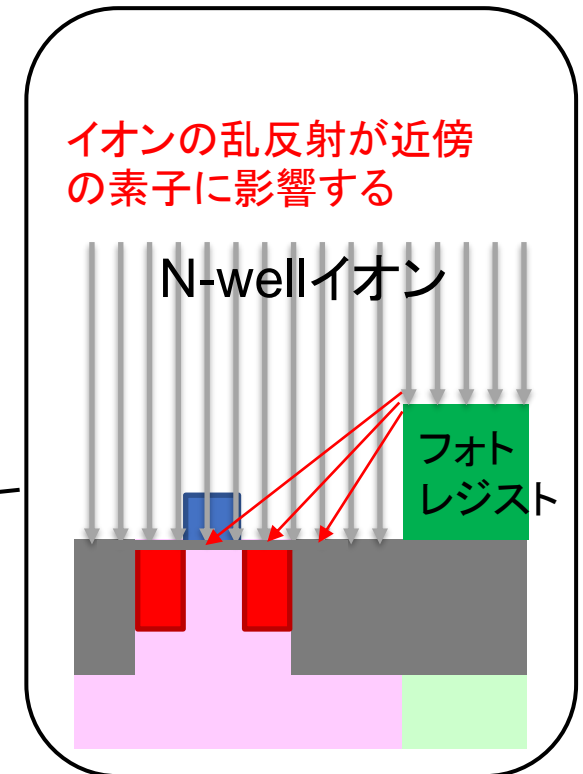
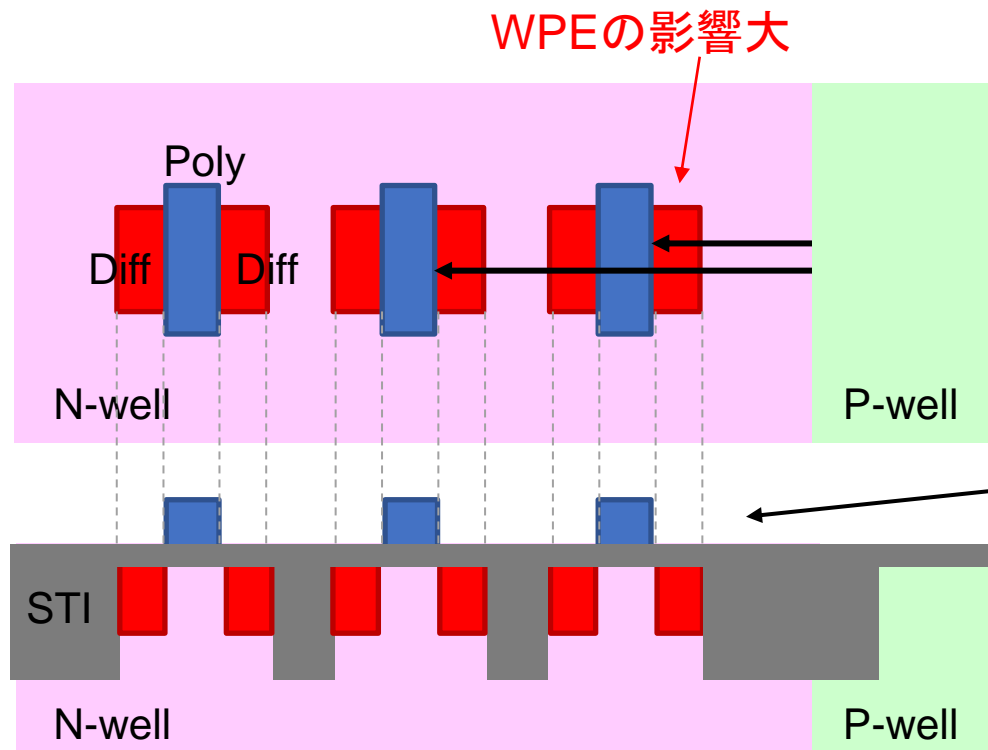
実負荷検証時の工夫

- 実負荷検証時の内部ノードの観測は手間
⇒あらかじめ重要ノードを信号観測用に端子出しておくと便利



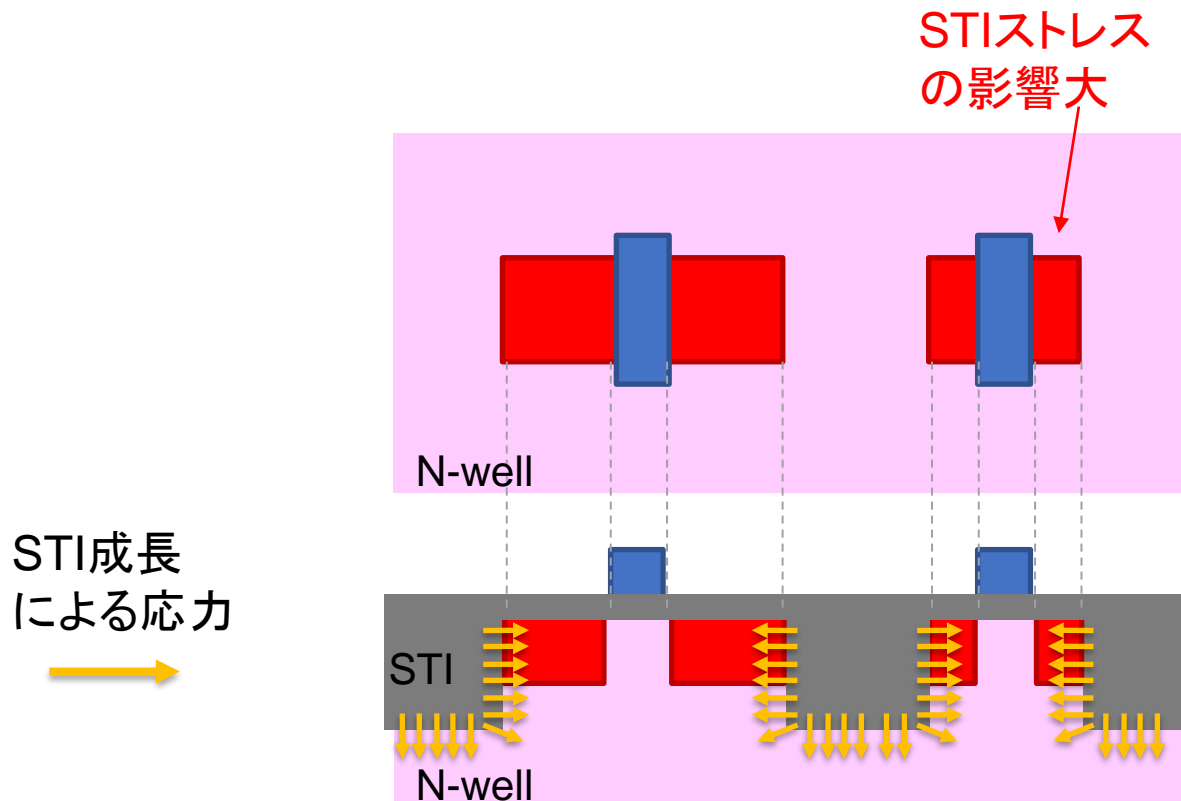
Layout Dependent Effect

- Well近接効果(WPE: Well Proximity Effect)
- WELL端からの距離の違いが不純物濃度の違いを生じることでMOSの特性に変化が出る。
- フォトレジストによるイオンの乱反射が原因



Layout Dependent Effect

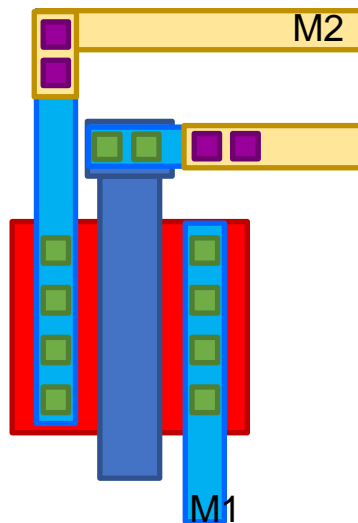
- STIストレス (STI: Shallow Trench Isolation)
- 素子分離酸化膜STI成長時の応力によりMOSの特性に変化が出る。



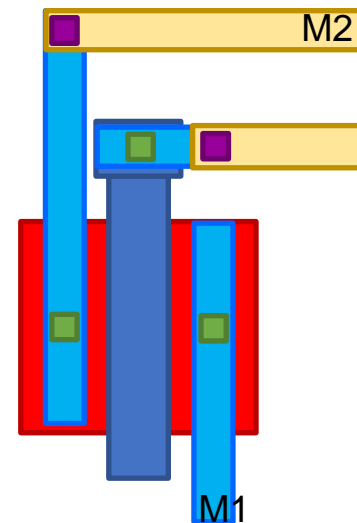
コンタクト、ビアについて

- オープン故障の確率を低減するため、できるだけ2個以上配置する

😊GOOD



☹️BAD



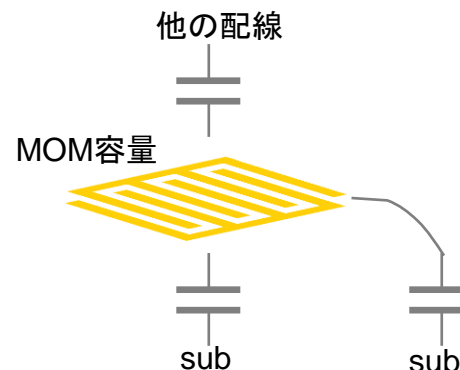
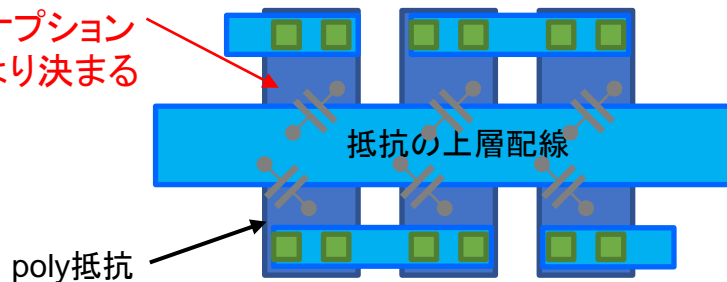
VIA12 ■

CT ■

LPEネット生成時のオプション

- Layout Parasitic Extraction (LPE)で抜けがちな項目
(若しくはデフォルトでは含まれない項目)
 - ✓ POLY抵抗素子に関して、POLY-配線間の寄生容量
⇒大きな値の抵抗を使用している場合影響大
 - ✓ MOM容量素子に関して、Substrateとの寄生容量
⇒抽出オプションによりPcell Boundary定義の変化する

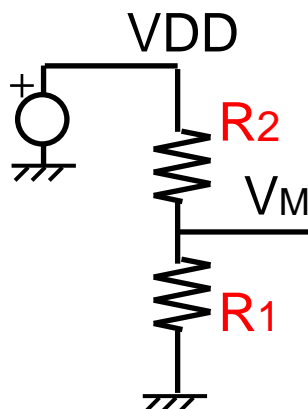
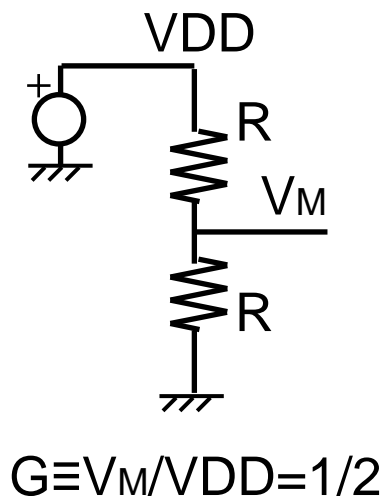
カップリング
抽出の有無
がオプション
により決まる



抽出オプションに
より抽出/無視され
る容量が異なる

ばらつき計算 --IDENTICAL but NOT SAME

- 二つの抵抗は等しい抵抗値であるが、同一のものではない
- IDENTICAL but NOT SAME



同一でない抵抗の変数
を変える。

$$G' = \frac{R_1}{R_1 + R_2}$$

$$\sigma_G^2 = \left(\frac{\partial G'}{\partial R_1} \right)^2 \sigma_{R_1}^2 + \left(\frac{\partial G'}{\partial R_2} \right)^2 \sigma_{R_2}^2$$

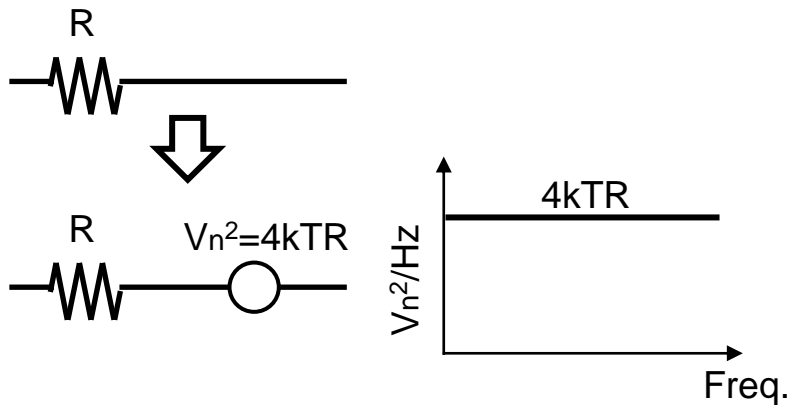
$$= \frac{R_1^2 \sigma_{R_1}^2 + R_2^2 \sigma_{R_2}^2}{(R_1 + R_2)^4} \overset{R_1 = R_2 = R}{=} \frac{1}{8} \frac{\sigma_R^2}{R^2}$$

$$\sigma_G = \frac{1}{2\sqrt{2}R} \sigma_R \rightarrow \frac{\sigma_G}{G} = \frac{1}{\sqrt{2}} \left(\frac{\sigma_R}{R} \right)$$

抵抗のノイズ

➤ 抵抗

$$\overline{V_n^2} = 4k_B T R \quad [V^2/Hz]$$



$$R=5k[\Omega], T=300[K]$$

$$\rightarrow 8.28 \times 10^{-17} [V^2/Hz]$$

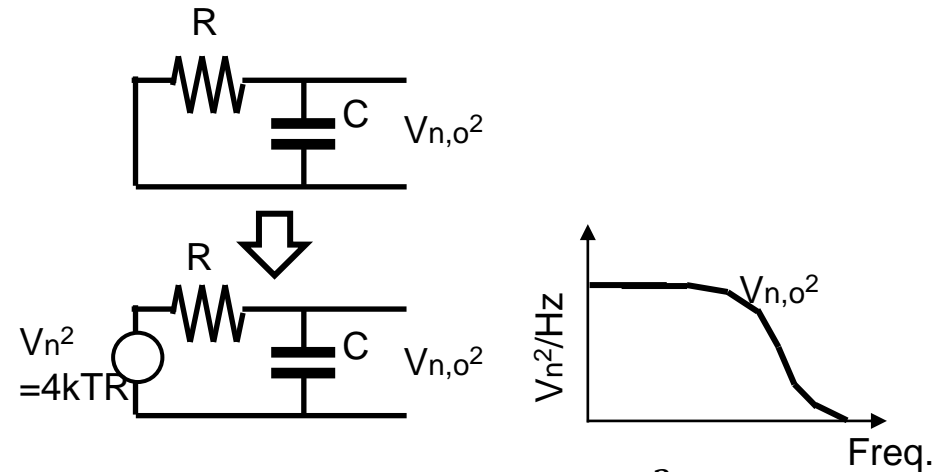
$$\rightarrow 9.1 [nV/\sqrt{Hz}]$$

1MHzの帯域のノイズ
電圧は9.1uVrms

➤ 抵抗+容量

トータルノイズ電力
はRに依存しない
[V²]

$$V_{n,o,total}^2 = \frac{k_B T}{C}$$



$$V_{n,o}^2 = 4k_B T R \left(\frac{1}{RCs + 1} \right)^2 \quad [V^2/Hz]$$

Total noise power $V_{n,o,total}^2$ は

$$\begin{aligned} V_{n,o,total}^2 &= \int_0^{\infty} V_{n,o}^2 df \\ &= \frac{k_B T}{C} \quad [V^2] \end{aligned}$$

抵抗+容量ノイズ

$$V_{n,o,total}^2 = \int_0^{\infty} V_{n,o}^2 df$$

$$= \int_0^{\infty} \frac{4k_B TR}{(2\pi RC)^2 f^2 + 1} df$$

$$= 4k_B TR \int_0^{\frac{\pi}{2}} \cos^2 \theta \frac{d\theta}{2\pi RC \cos^2 \theta}$$

$$= \frac{2k_B T}{\pi C} \int_0^{\frac{\pi}{2}} d\theta$$

$$= \frac{2k_B T}{\pi C} [\theta]_0^{\frac{\pi}{2}}$$

$$= \frac{2k_B T}{\pi C} \left(\frac{\pi}{2} - 0 \right) = \frac{k_B T}{C} [V^2]$$

$$2\pi RCf = \tan \theta$$

$$\begin{aligned} (2\pi RCf)^2 + 1 &= \tan^2 \theta + 1 \\ &= \frac{1}{\cos^2 \theta} \end{aligned}$$

$$\begin{aligned} 2\pi RC \frac{df}{d\theta} &= \frac{1}{\cos^2 \theta} \\ df &= \frac{d\theta}{2\pi RC \cos^2 \theta} \end{aligned}$$

スタンバイ電流

■ サブスレッショルドリークがスタンバイ電流の大きな寄与者

➤ サブスレッショルドリーク

$$I_d = \frac{\mu C_{ox} W}{2 L} \exp\left(\frac{V_{gs} - V_{th} - \gamma V_{sb} + \eta V_{ds}}{NV_T}\right) \cdot \left(1 - \exp\left(\frac{-V_{ds}}{V_T}\right)\right)$$

スタンバイ時を考えると

$V_{ds}=VDD$, $V_{gs}=0V$. 更に $V_{sb}=0$ とすると、下記となる

$$I_{d_stby} = \frac{\mu C_{ox} W}{2 L} \exp\left(\frac{-V_{th} + \eta VDD}{NV_T}\right) \quad e^{-2.71828}$$

ここで $N=1-2.5$ (プロセスによって決まる係数)

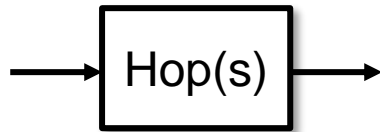
$$V_T = \frac{k_B T}{q} \quad \begin{array}{l} k_B = 1.381 \times 10^{-23} \text{ [J/K] ; Boltzmann constant} \\ q = 1.602 \times 10^{-19} \text{ [C] ; 電子電荷} \end{array}$$

- ✓ V_{th} が NV_T だけ下がる と I_{d_stby} は e 倍になる
- ✓ ηVDD が NV_T だけ上がる と I_{d_stby} は e 倍になる

Doublet

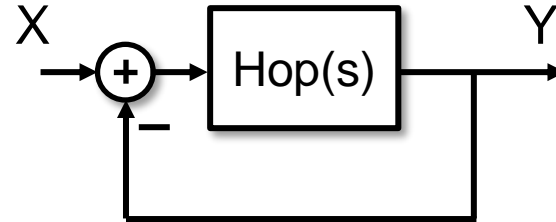
- Doubletを有する系の挙動を解析する
- $1/\tau_z$ と $1/\tau_p \Rightarrow$ Doublet

➤ オープンループ



$$\frac{A}{s\tau_0} \cdot \frac{s\tau_z + 1}{s\tau_p + 1}$$

➤ クローズドループ



$$H_{cl} \equiv \frac{Y}{X} = \frac{A(s\tau_z + 1)}{s^2\tau_0\tau_p + (\tau_0 + A\tau_z)s + A}$$

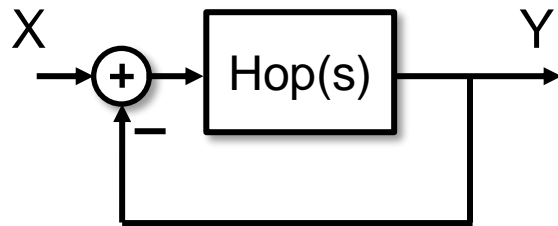
$$= \frac{A(s\tau_z + 1)}{s^2\tau_0\tau_p + (\tau_0 + A\tau_z)s + A}$$

Doublet

- Doubletをつくる極とゼロ点の位置関係によって特性が異なる。

Zero: $\omega_z = 1/\tau_z$

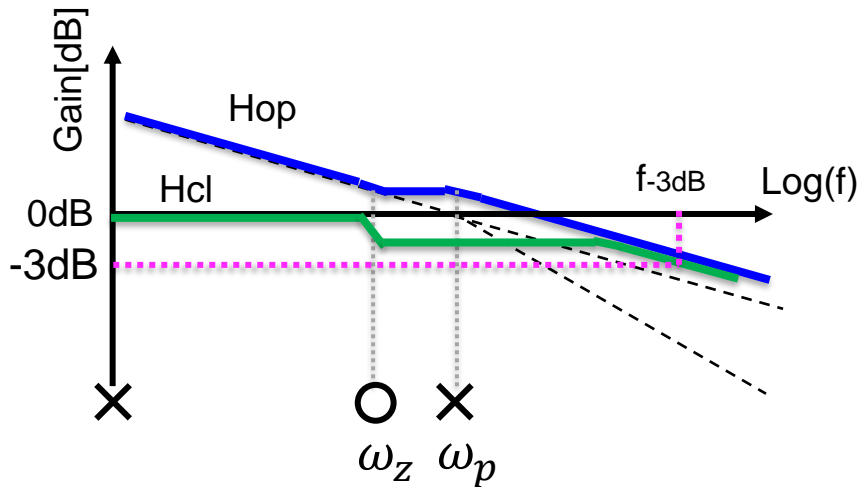
Pole: $\omega_p = 1/\tau_p$



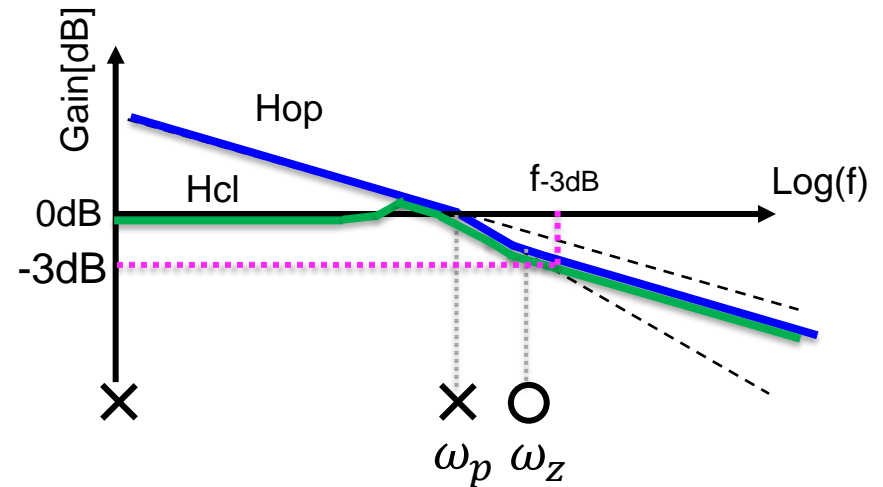
$$H_{op} = \frac{A}{s\tau_0} \cdot \frac{s\tau_z + 1}{s\tau_p + 1}$$

$$H_{cl} \equiv \frac{Y}{X} = \frac{A(s\tau_z + 1)}{s^2\tau_0\tau_p + (\tau_0 + A\tau_z)s + A}$$

➤ $\omega_z < \omega_p$



➤ $\omega_z > \omega_p$



Doublet---f特と時間応答---

- ゼロ点による位相補償回路ではセリング時間に注意
 ⇒閉ループのf-3dB周波数が高くても4b精度以降のセリング時間大

Hclのステップ応答を求める。

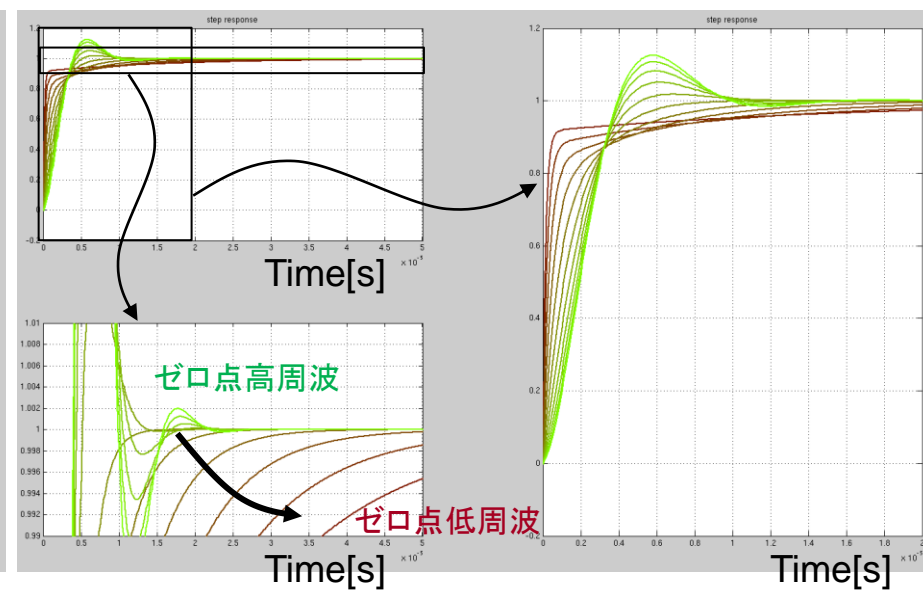
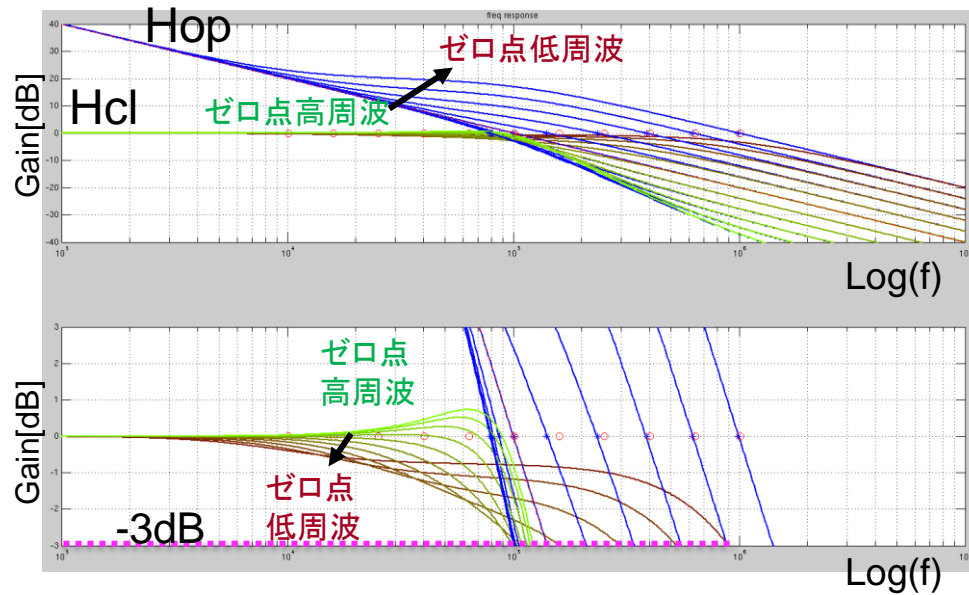
$$\frac{1}{s} \cdot H_{cl} = \frac{1}{s} \cdot \frac{A(s\tau_z + 1)}{s^2\tau_0\tau_p + (\tau_0 + A\tau_z)s + A}$$

Hclのステップ応答

$$\mathcal{L}^{-1} \rightarrow 1 - \alpha \exp\left(-\frac{t}{\tau_{cp1}}\right) - \beta \exp\left(-\frac{t}{\tau_{cp2}}\right)$$

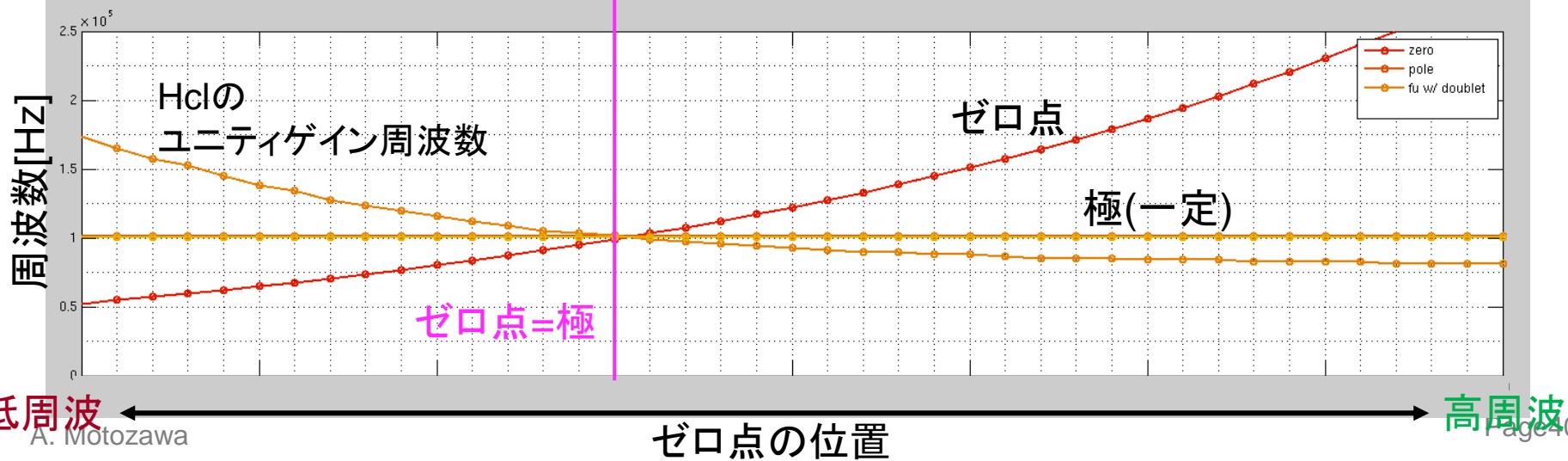
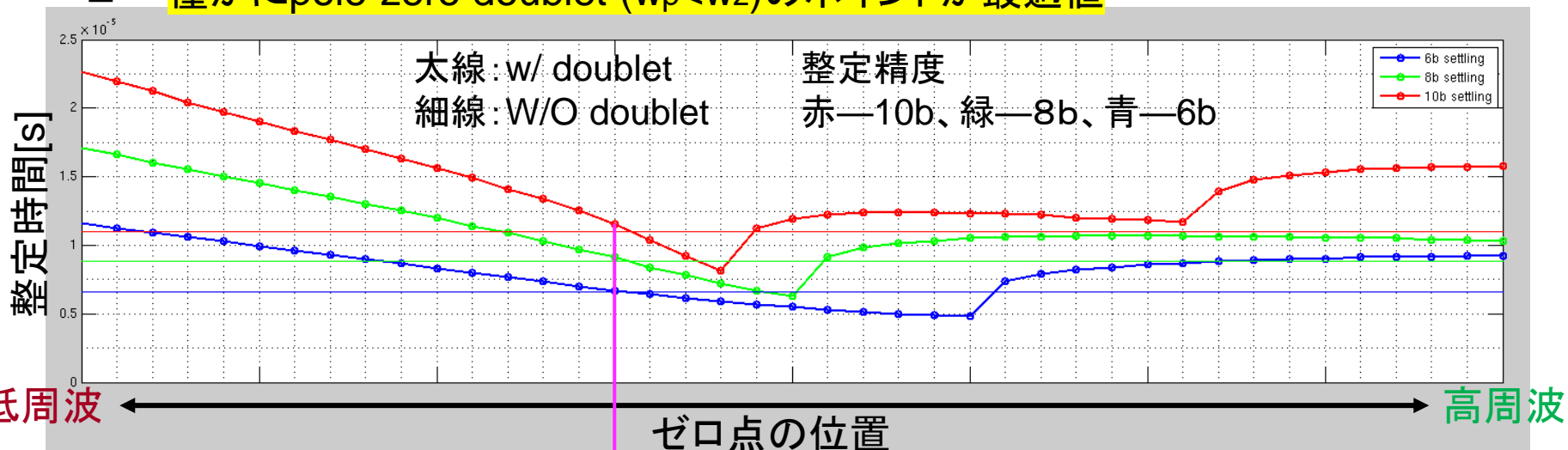
➤ 周波数特性

➤ ステップ応答



Doublet---極・ゼロと整定時間---

- ゼロ点と極が同値となるとセトリング時間はdoubletなしの場合と同じ特性
- 僅かにpole-zero doublet ($w_p < w_z$)のポイントが最適値

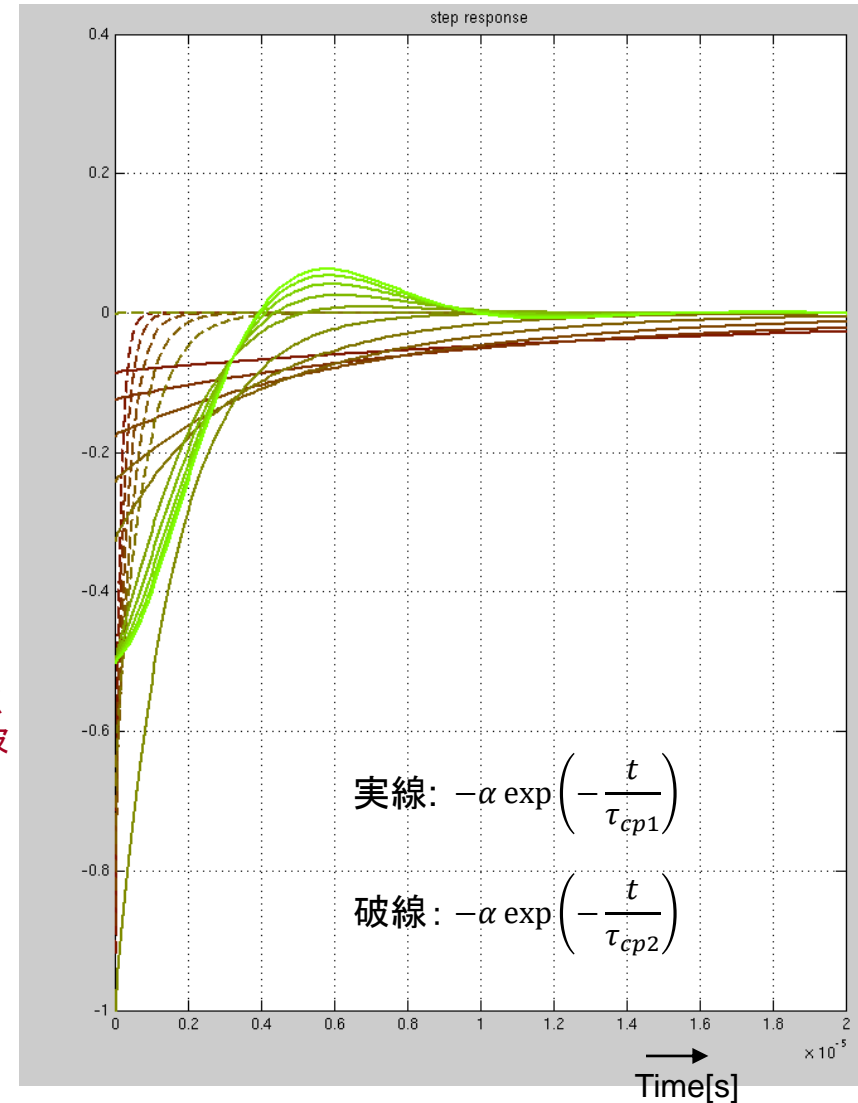
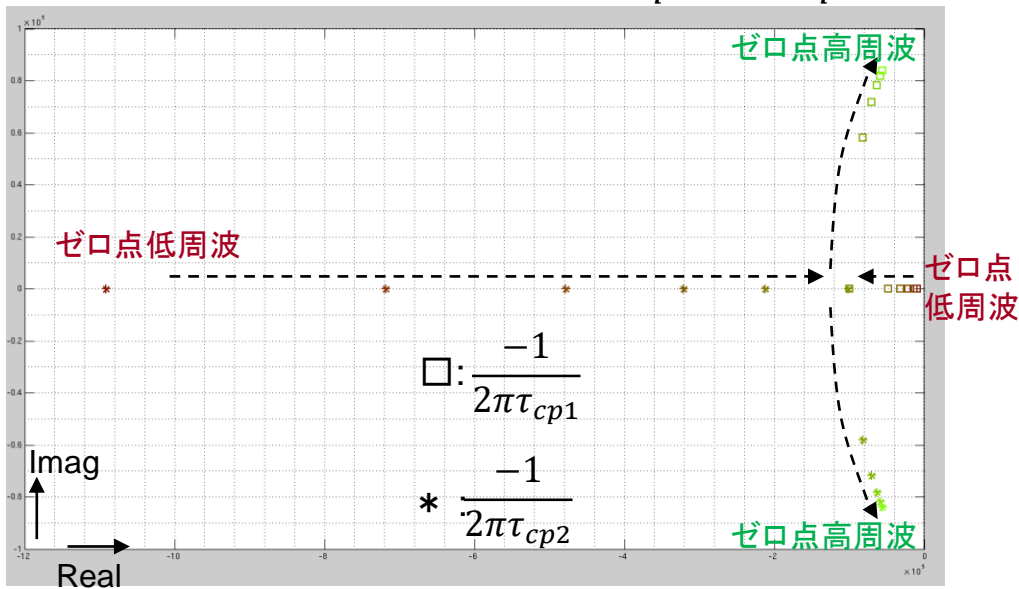


Doublet---ステップ応答---

Hclのステップ応答

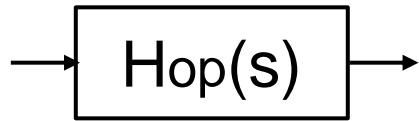
$$1 - \alpha \exp\left(-\frac{t}{\tau_{cp1}}\right) - \beta \exp\left(-\frac{t}{\tau_{cp2}}\right)$$

ゼロ点を変化させたときの $\frac{-1}{2\pi\tau_{cp1}}, \frac{-1}{2\pi\tau_{cp2}}$

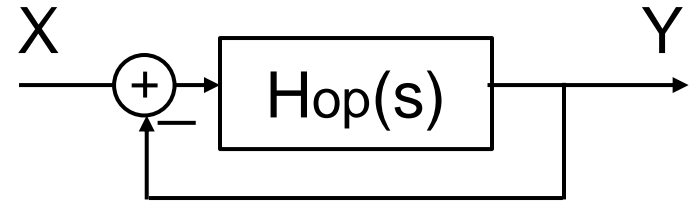


開ループと閉ループ

【開ループ】



【閉ループ】



$$H_{clsd} = \frac{Y}{X} = \frac{H_{op}}{1 + H_{op}}$$

開ループ、閉ループの伝達関数をそれぞれ次のようにおく。

$$H_{op} = |H_{op}|e^{j\varphi}$$

$$H_{clsd} = |H_{clsd}|e^{j\alpha}$$

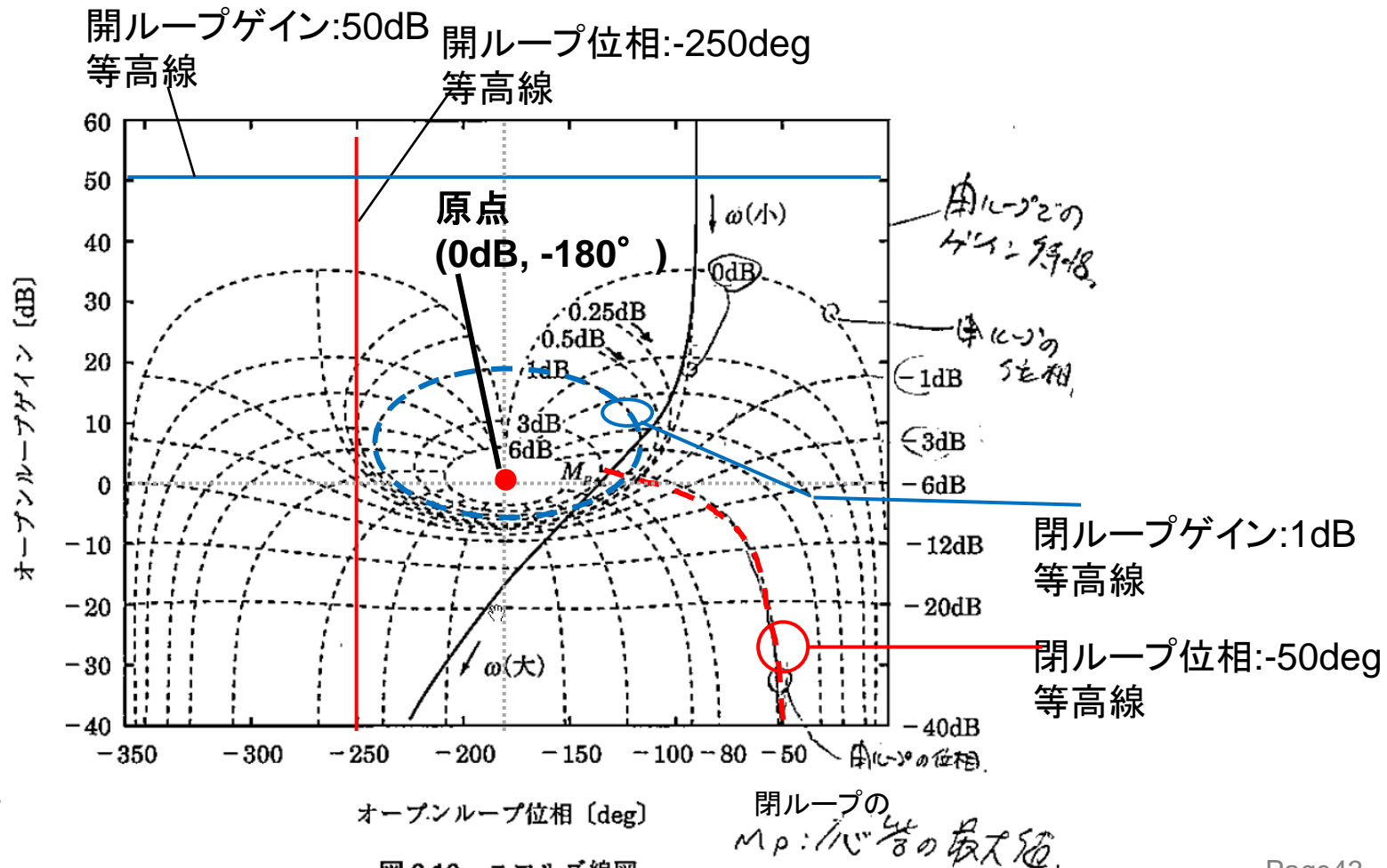
$(|H_{op}|, \varphi)$, $(|H_{clsd}|, \alpha)$ は下記のように書ける。

$$|H_{clsd}| = \frac{1}{\sqrt{1 + \frac{1}{|H_{op}|} \cos \varphi + \frac{1}{|H_{op}|^2}}}$$

$$\alpha = -\tan^{-1} \left(-\frac{\sin \varphi}{|H_{op}| + \cos \varphi} \right)$$

ニコルズ線図

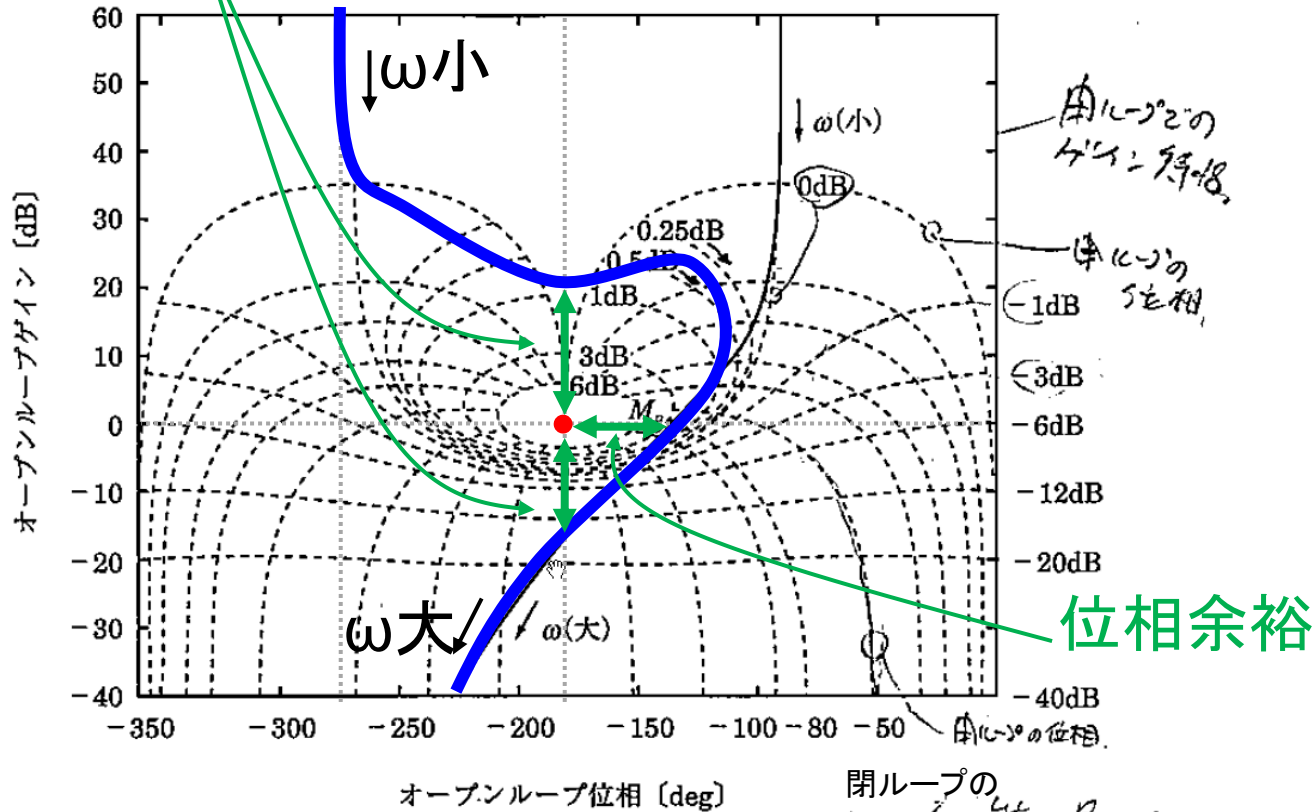
- 開ループ、閉ループのゲイン/位相特性が読み取れる
- ナイキスト線図の(-1, j0)はニコルズ線図では(0dB, -180deg)に投影される



ニコルズ線図

原点が軌跡の左側に位置する場合は安定

利得余裕



位相余裕

オープンループ位相 [deg]

図 6.10 ニコルズ線図

ボード線図とニコルズ線図

安定

$$\frac{A}{s\tau + 1}$$

安定

$$\frac{A}{(s\tau_1 + 1)(s\tau_2 + 1)}$$

安定

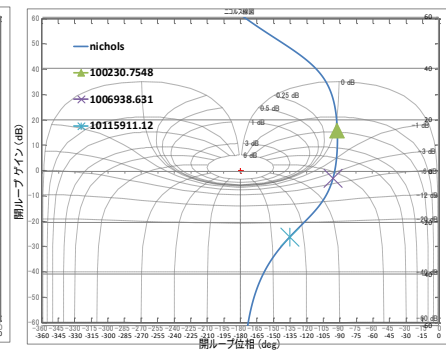
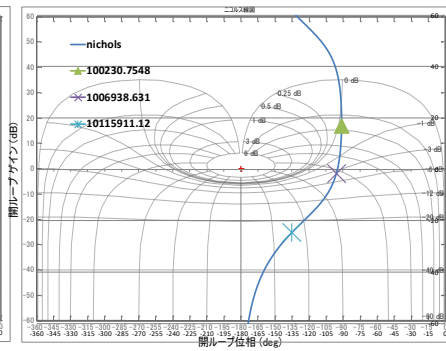
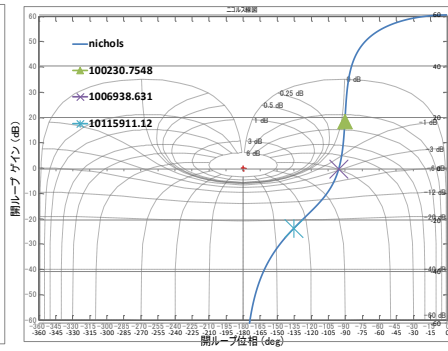
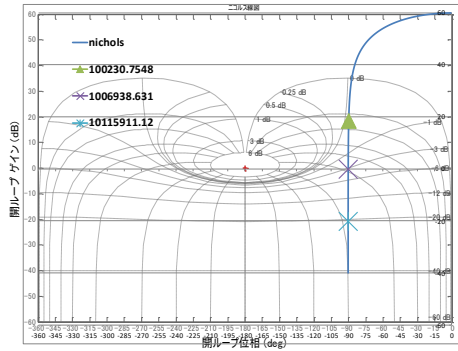
$$\frac{A}{s^2} \frac{s\tau_2 + 1}{s\tau_1 + 1}$$

安定

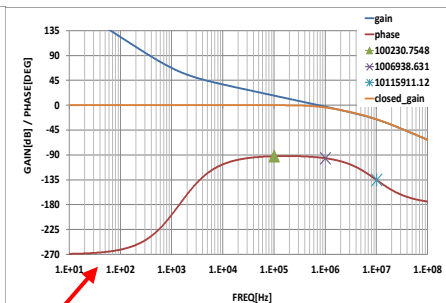
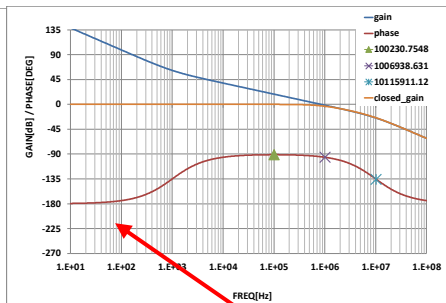
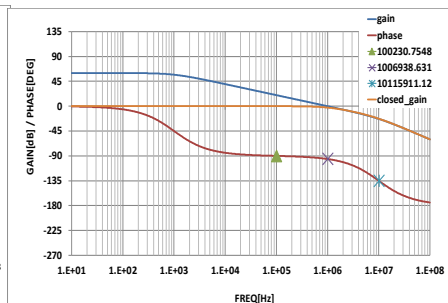
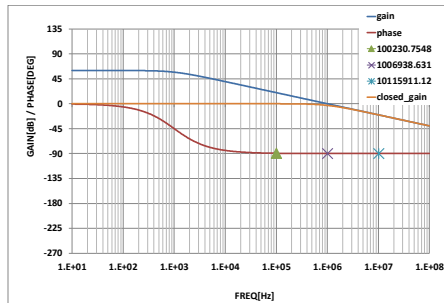
$$\frac{A}{s^3} \frac{(s\tau_2 + 1)^2}{s\tau_1 + 1}$$

開ループ
特性

ニコルズ線図

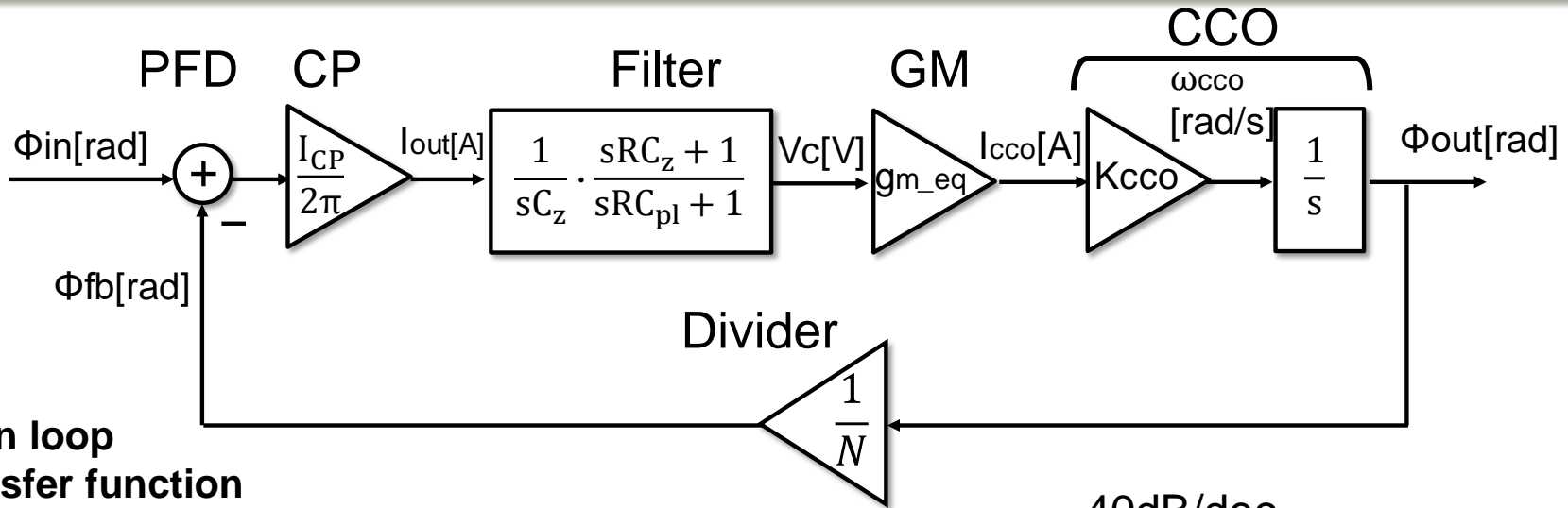


ボード線図



位相が-180degでも
利得があれば安定！

PLL transfer function and Bode Plot



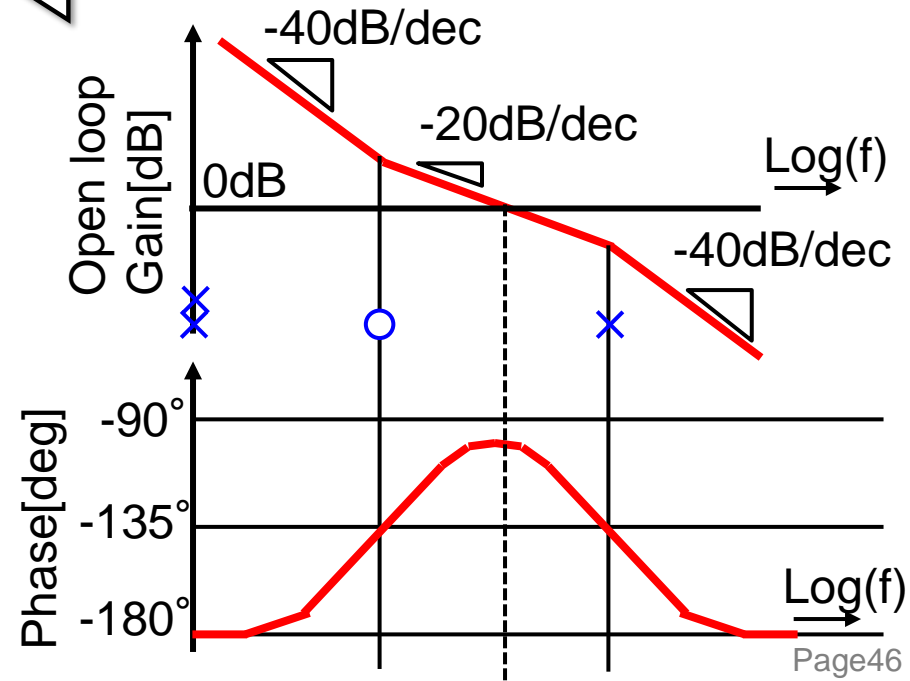
Open loop
Transfer function

$$H_{op} = \frac{K_{CCO} I_{cp}}{2\pi N} \cdot \frac{1}{s^2} \cdot \frac{g_{m_eq}}{C_z} \cdot \frac{sRC_z + 1}{sRC_{pl} + 1}$$

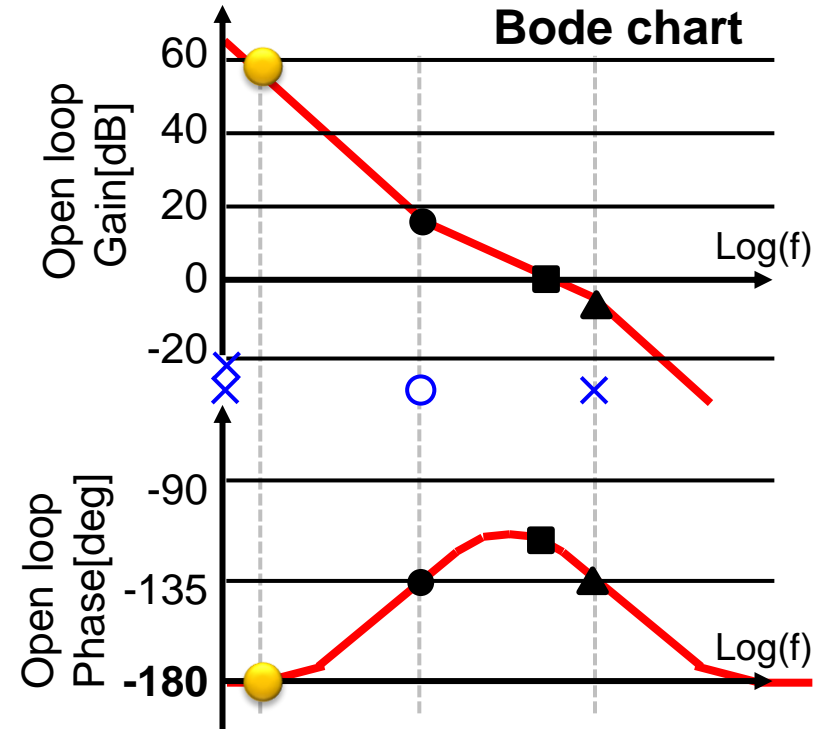
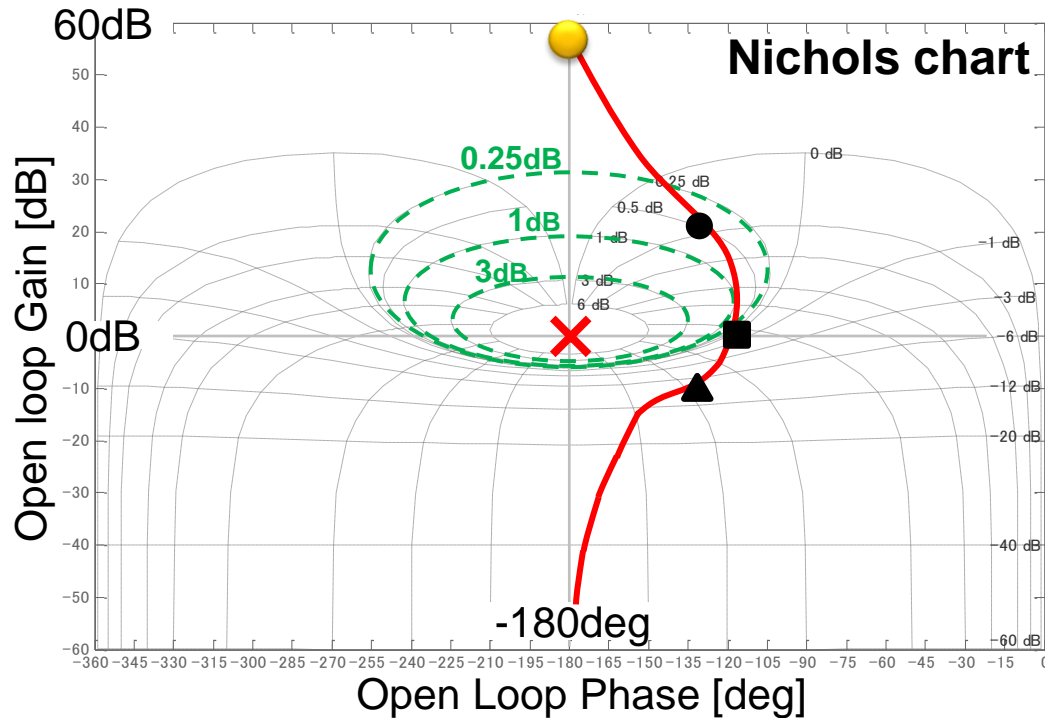
Poles[Hz] 0, 0, $\frac{1}{2\pi RC_{pl}}$

Zero[Hz] $\frac{1}{2\pi RC_z}$

Crossover freq.[Hz] $\approx \frac{K_{CCO} I_{cp} g_{m_eq} R}{(2\pi)^2 N}$



PLL open loop line on Nichols Chart



- The X-axis: Open loop Phase
The Y-axis: Open loop Gain
Dashed circles: Closed loop Gain
- If the open loop line passes by the right side of the red cross(-180deg, 0dB), the system is stable.
- System is stable as long as the open loop gain is large enough

まとめ

- アナログ回路設計においてAMPと負帰還の技術は避けては通れない
- Two-stage AMPの設計
 - ✓要素回路の電気的特性
 - ✓レイアウトの工夫
- 閉ループの挙動の理解
 - ✓バッファ回路の大信号特性
 - ✓Doubletの解析
- 安定性解析
 - ✓ニコルズ線図
- PLLのシステム設計、ループ解析
 - ⇒ 2022年07月12日(火)

第490回群馬大学アナログ集積回路研究会
「PLL設計基礎」

https://kobaweb.ei.st.gunma-u.ac.jp/analog-web/a_data/data-2022-07-12.html



参考文献

- [1]谷口研二 著「LSI設計者のためのCMOSアナログ回路入門」CQ出版, 2005年
- [2]黒田忠広 監訳, Behzad Razavi 著「アナログCMOS集積回路の設計, 応用編」丸善, 2003年
- [3]野波健蔵, 西村秀和 著「MATLABによる制御理論の基礎」東京電機大学出版局, 1998年