

マルチバンドパス $\Delta\Sigma$ 変調器の DWAアルゴリズム

群馬大学 工学部 電気電子工学科

萩原広之 元澤篤史 小林春夫

小室貴紀 傘 昊

発表内容

- 研究目的
- マルチバンドパス $\Delta\Sigma$ 変調器
- 電子部品の線形性計測への応用
- マルチバンドパス用DWAアルゴリズム
- マルチバンドパス用DWAアルゴリズムの応用
- まとめ

発表内容

- **研究目的**
- マルチバンドパス $\Delta\Sigma$ 変調器
- 電子部品の線形性計測への応用
- マルチバンドパス用DWAアルゴリズム
- マルチバンドパス用DWAアルゴリズム
の応用
- まとめ

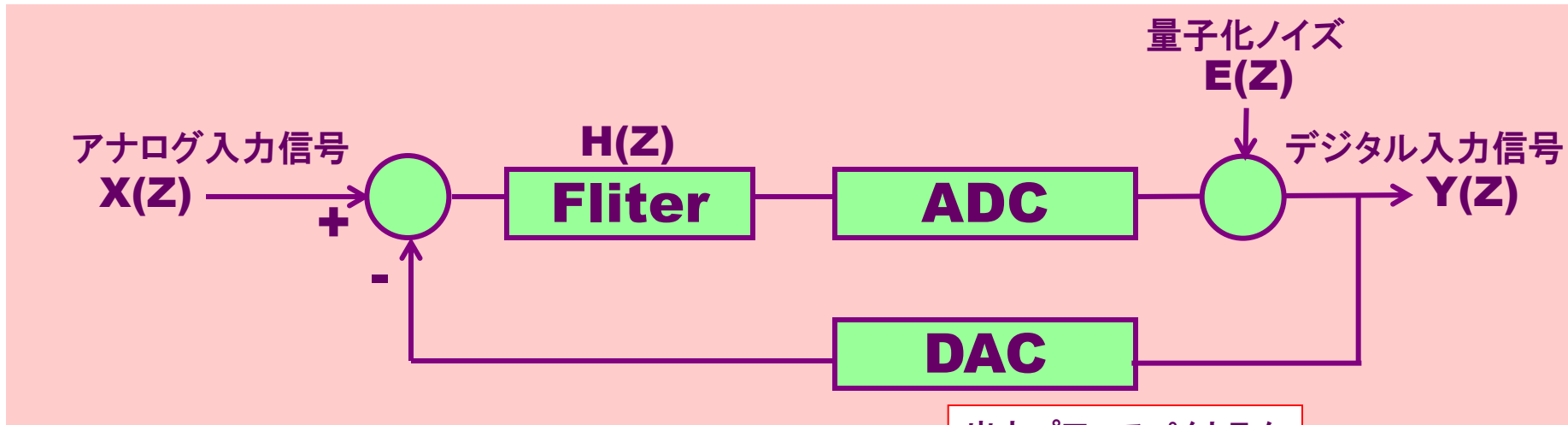
研究目的

- マルチバンドパス $\Delta\Sigma$ 変調器の新たな応用の提案を行う。
- マルチバンドパス用**DWA**アルゴリズムを開発する。
- そのアルゴリズムの他の変調器への応用を行う。

発表内容

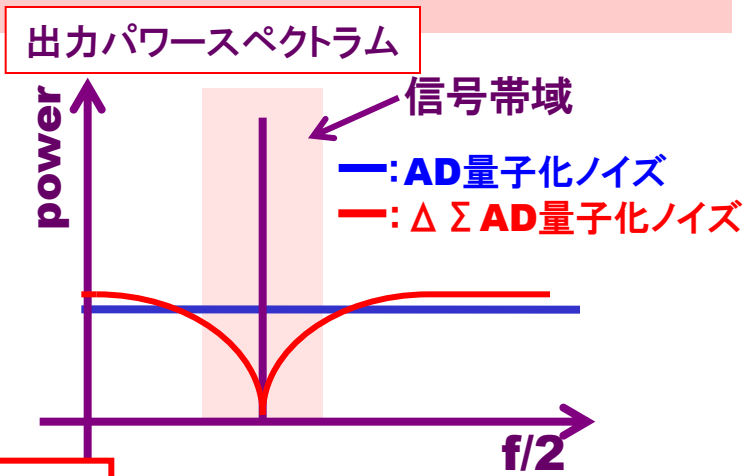
- 研究目的
- **マルチバンドパス $\Delta\Sigma$ 変調器**
- 電子部品の線形性計測への応用
- マルチバンドパス用DWAアルゴリズム
- マルチバンドパス用DWAアルゴリズム
の応用
- まとめ

ΔΣAD変調器



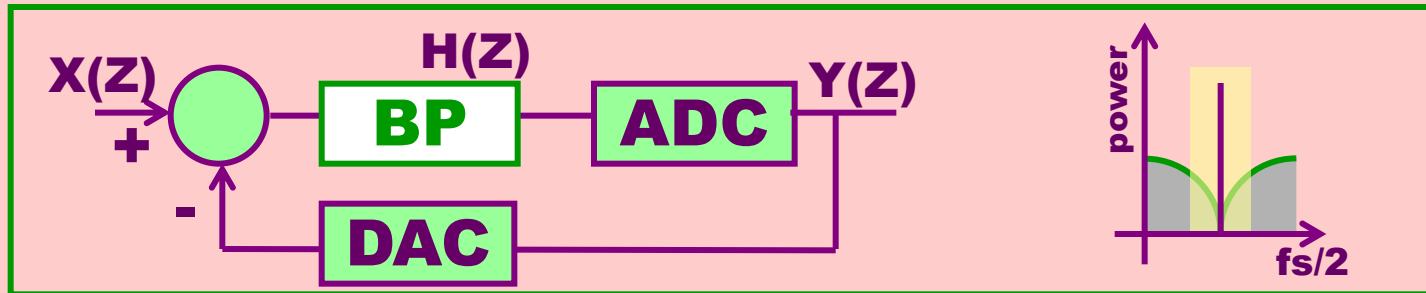
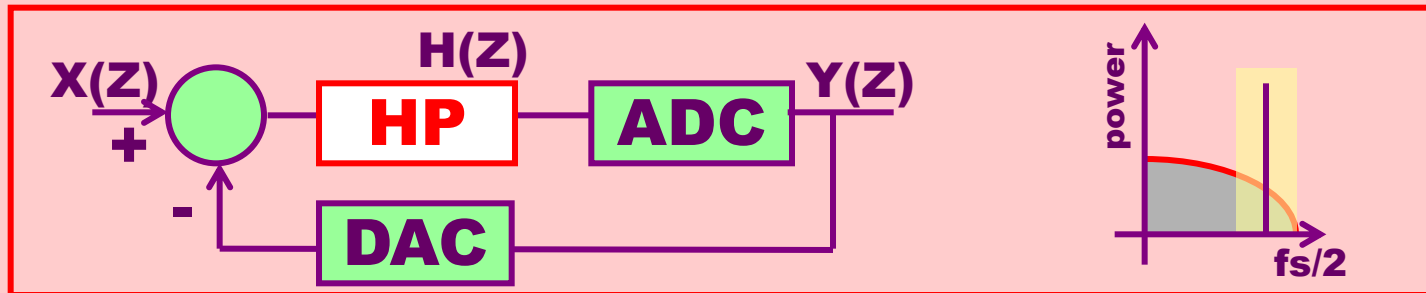
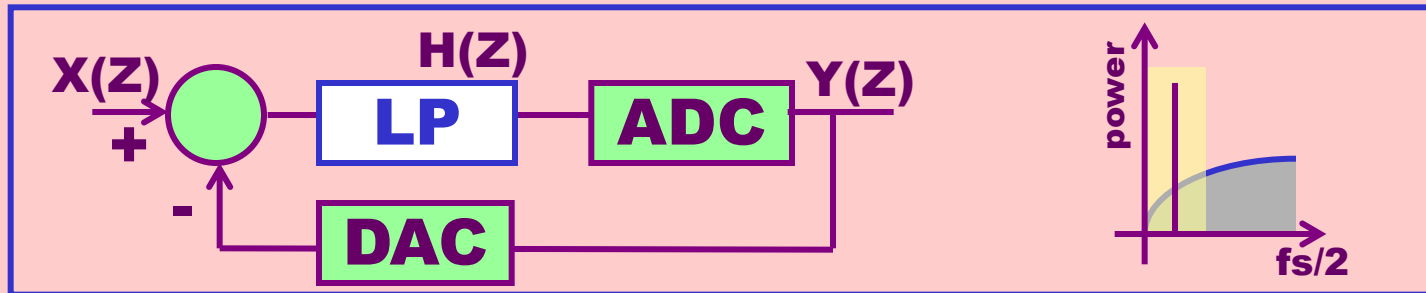
$$Y(Z) = \frac{H(Z)}{1+H(Z)} X(Z) + \frac{1}{1+H(Z)} E(Z)$$

↓ 1 ↓ 0

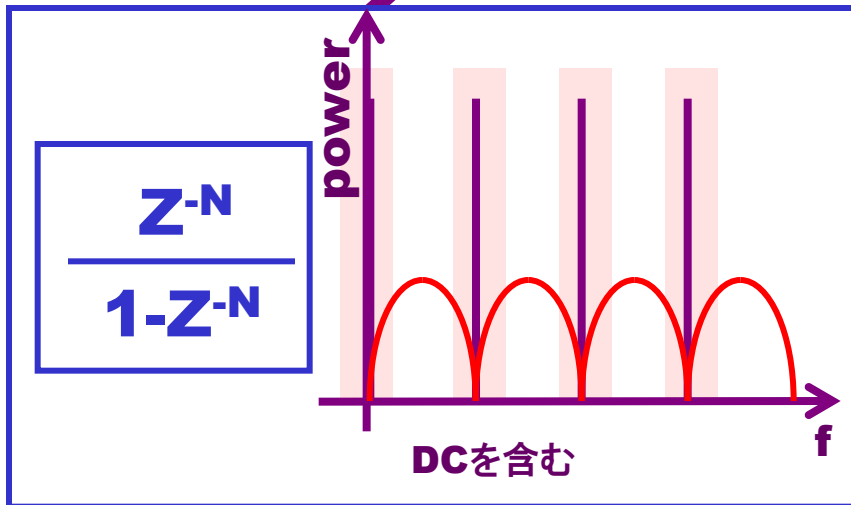
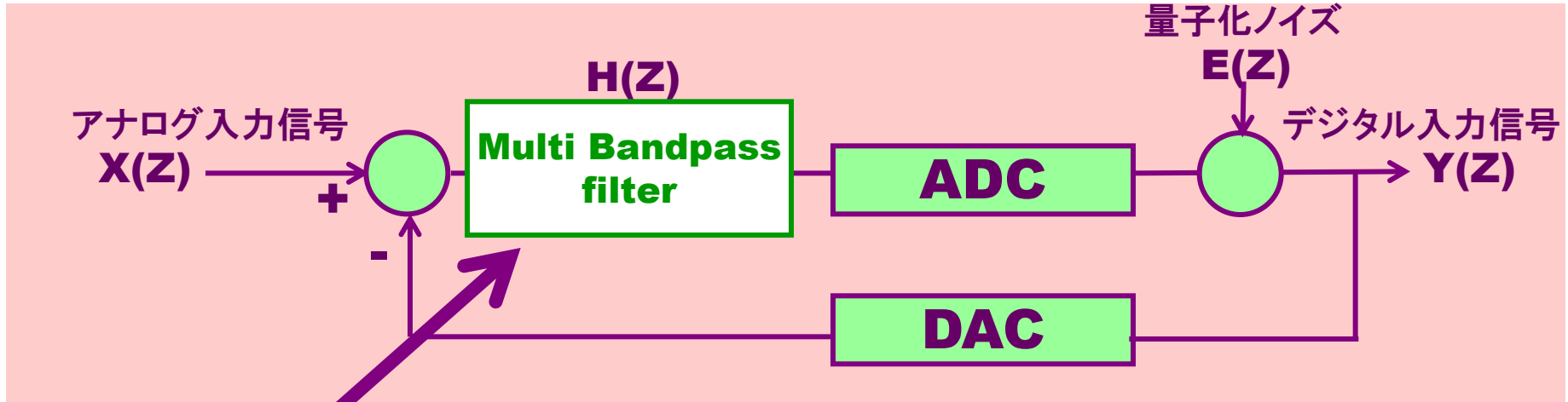


高精度なAD変換を実現

これまでの $\Delta\Sigma$ AD変調器



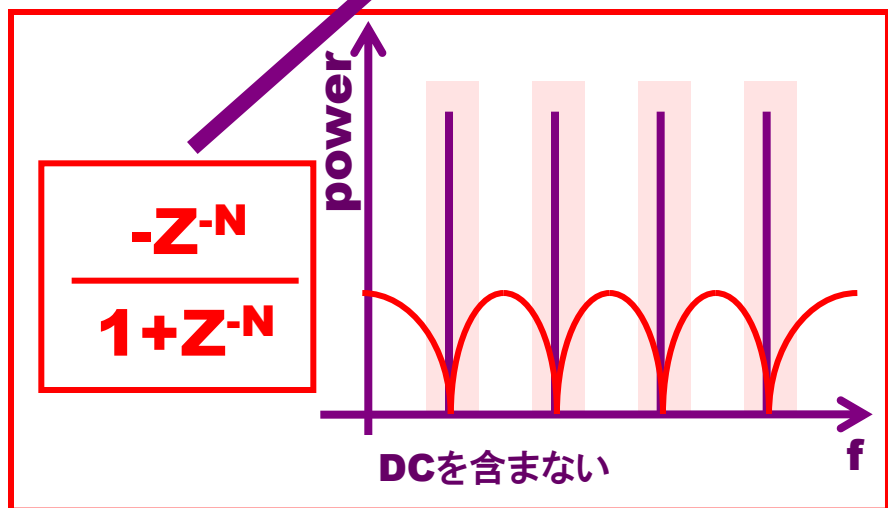
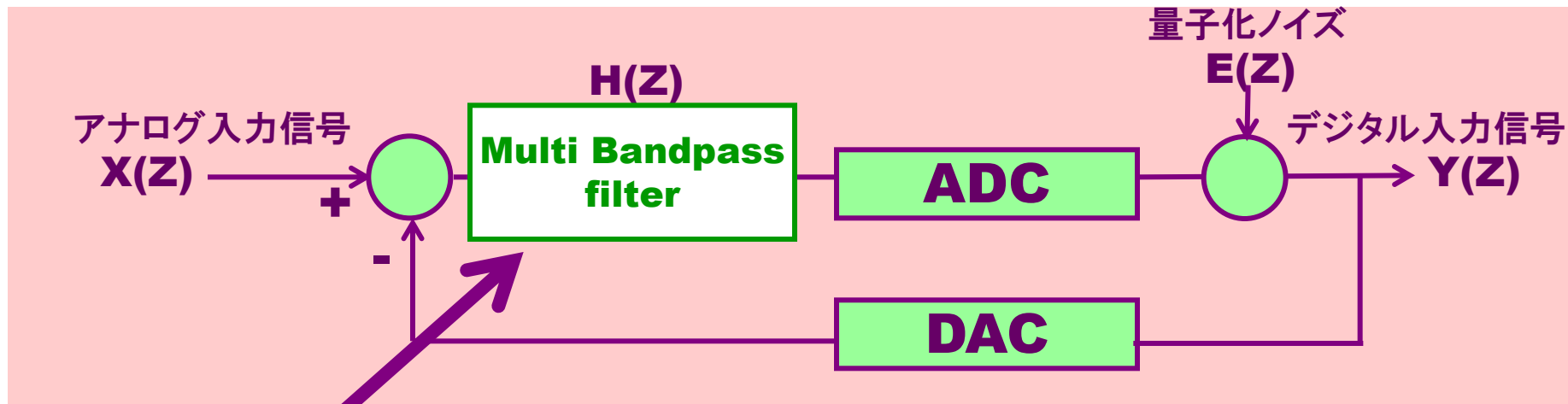
マルチバンドパス $\Delta\Sigma$ AD変調器 タイプ 1



信号帯域が複数

その中心周波数は
サンプリング周波数の
0, 1/N, 2/N, 3/N, 5/N,

マルチバンドパス $\Delta\Sigma$ AD変調器 タイプ2



信号帯域が複数

その中心周波数は
サンプリング周波数の
 $1/N, 3/N, 5/N, 7/N, \dots$

発表内容

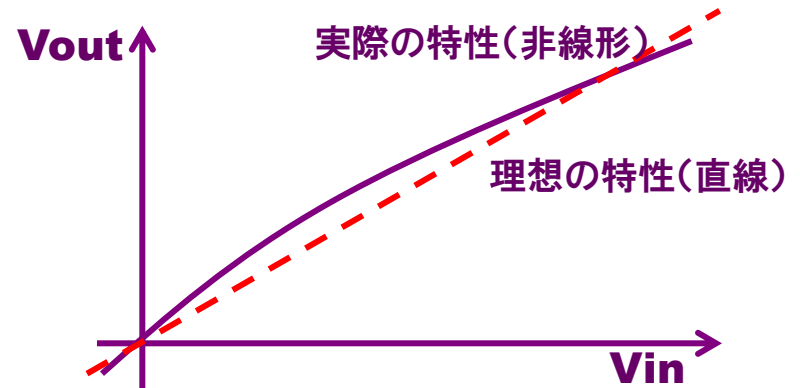
- 研究目的
- マルチバンドパス $\Delta\Sigma$ 変調器
- **電子部品の線形性計測への応用**
- マルチバンドパス用DWAアルゴリズム
- マルチバンドパス用DWAアルゴリズム
の応用
- まとめ

リニア・アナログ回路と非線形性

リニア・アナログ回路
(アンプ、DA変換器、スイッチ等)



非線形性により歪みが生じる



$$X(t) = \cos(\omega t)$$



$$Y(t) = A_1 \cos(\omega t) + A_2 \cos(2\omega t) + A_3 \cos(3\omega t) + \dots$$

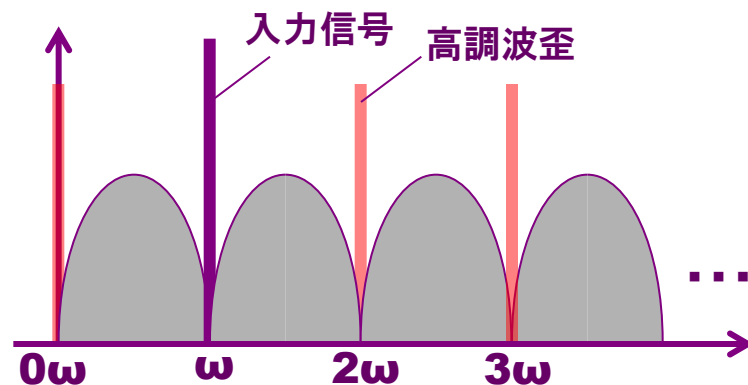
マルチバンドパス $\Delta\Sigma$ AD変調器の 高調波歪み測定への応用の提案

シングルエンド回路・信号のリニア・アナログ回路の場合
基本波とともに
0次、2次、3次、4次、.... の高調波を高精度に**AD変換**

タイプ I のマルチバンドパス変調器を使用

内部フィルタ

$$\frac{Z^{-N}}{1-Z^{-N}}$$



マルチバンドパス $\Delta\Sigma$ AD変調器の 高調波歪み測定への応用の提案

差動回路・信号のリニア・アナログ回路の場合
偶数次の高調波はキャンセルされる

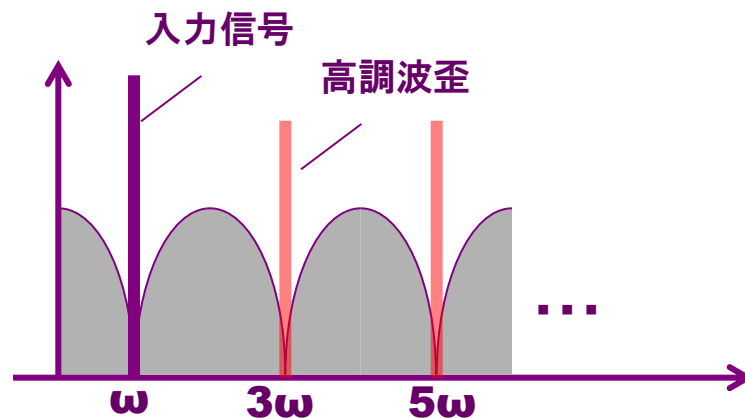
基本波とともに

3次、5次、7次、.... の高調波を高精度にAD変換

タイプ II のマルチバンドパス変調器を使用

内部フィルタ

$$\frac{-Z^{-N}}{1+Z^{-N}}$$

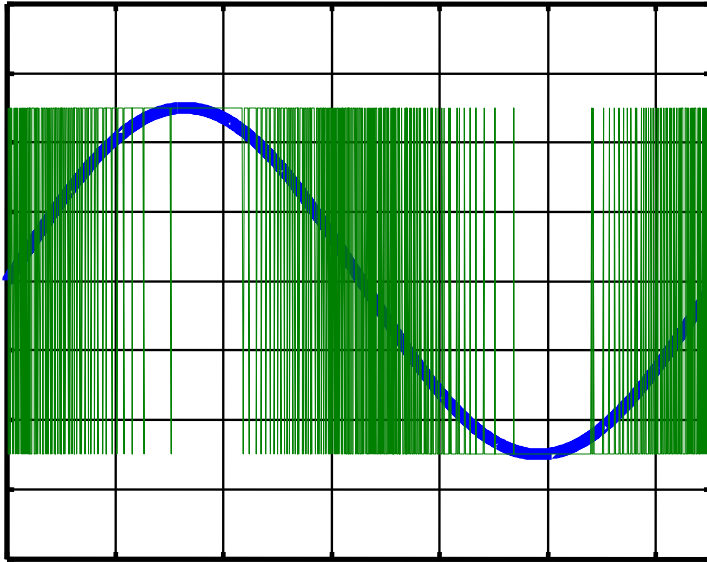


発表内容

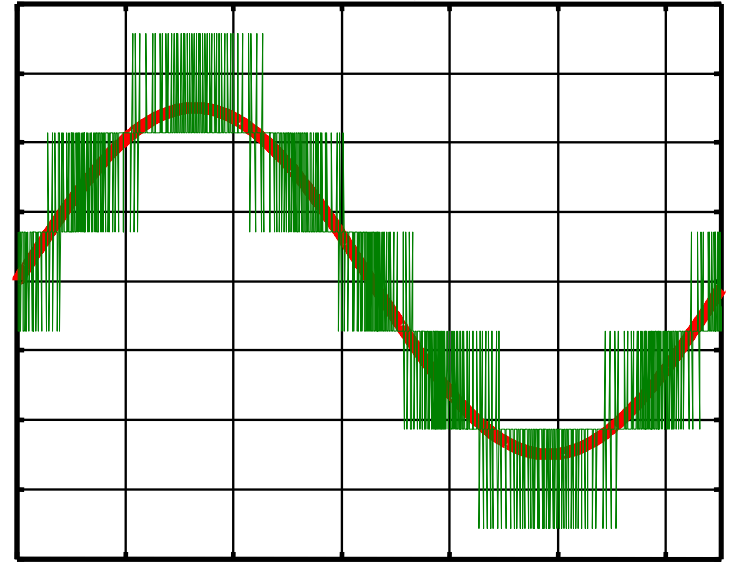
- 研究目的
- マルチバンドパス $\Delta\Sigma$ 変調器
- 電子部品の線形性計測への応用
- **マルチバンドパス用DWAアルゴリズム**
- マルチバンドパス用DWAアルゴリズム
の応用
- まとめ

変調器内ADC/DAC

1ビット



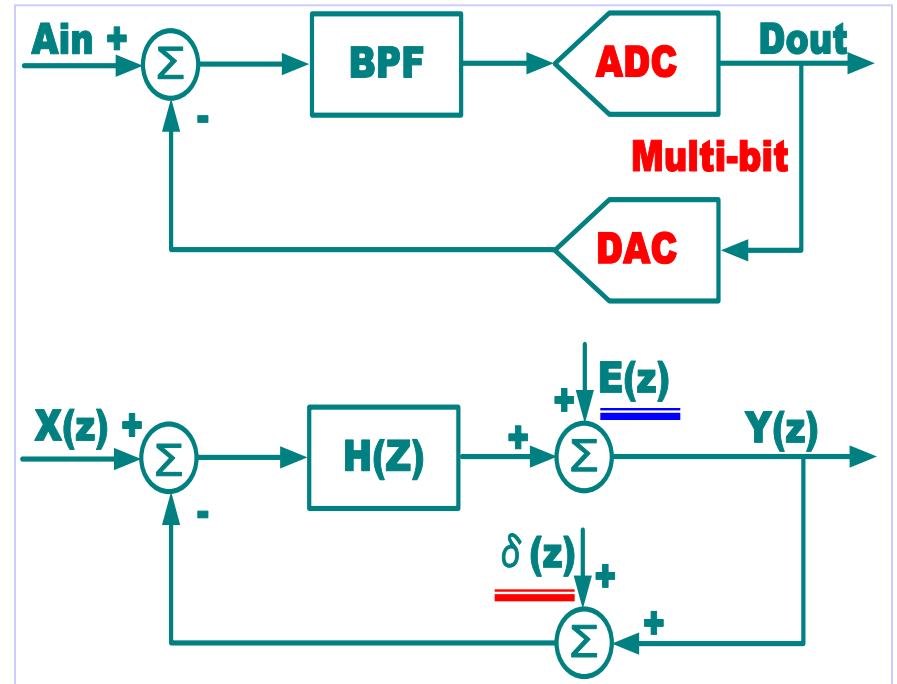
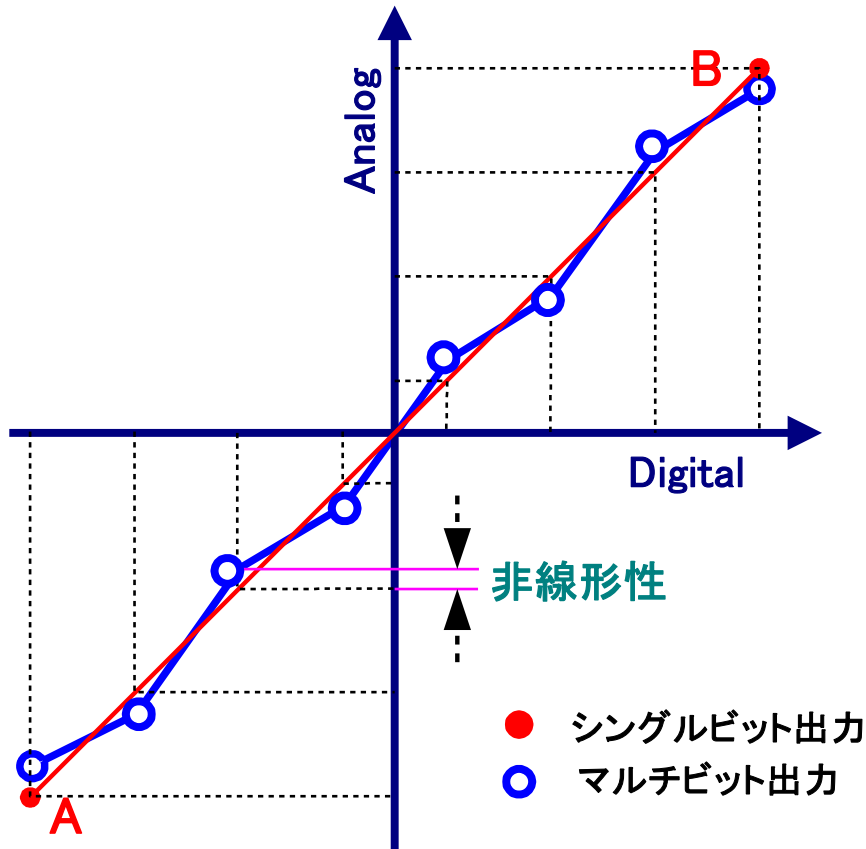
マルチビット



- 1ビット変調器
 - フィードバックの**DAC**の線形性が保証される
 - 回路構成が比較的容易
- マルチビット変調器
 - 低消費電力化（アンプのスルーレート要求緩和）

マルチビット**DAC**の非線形性が問題

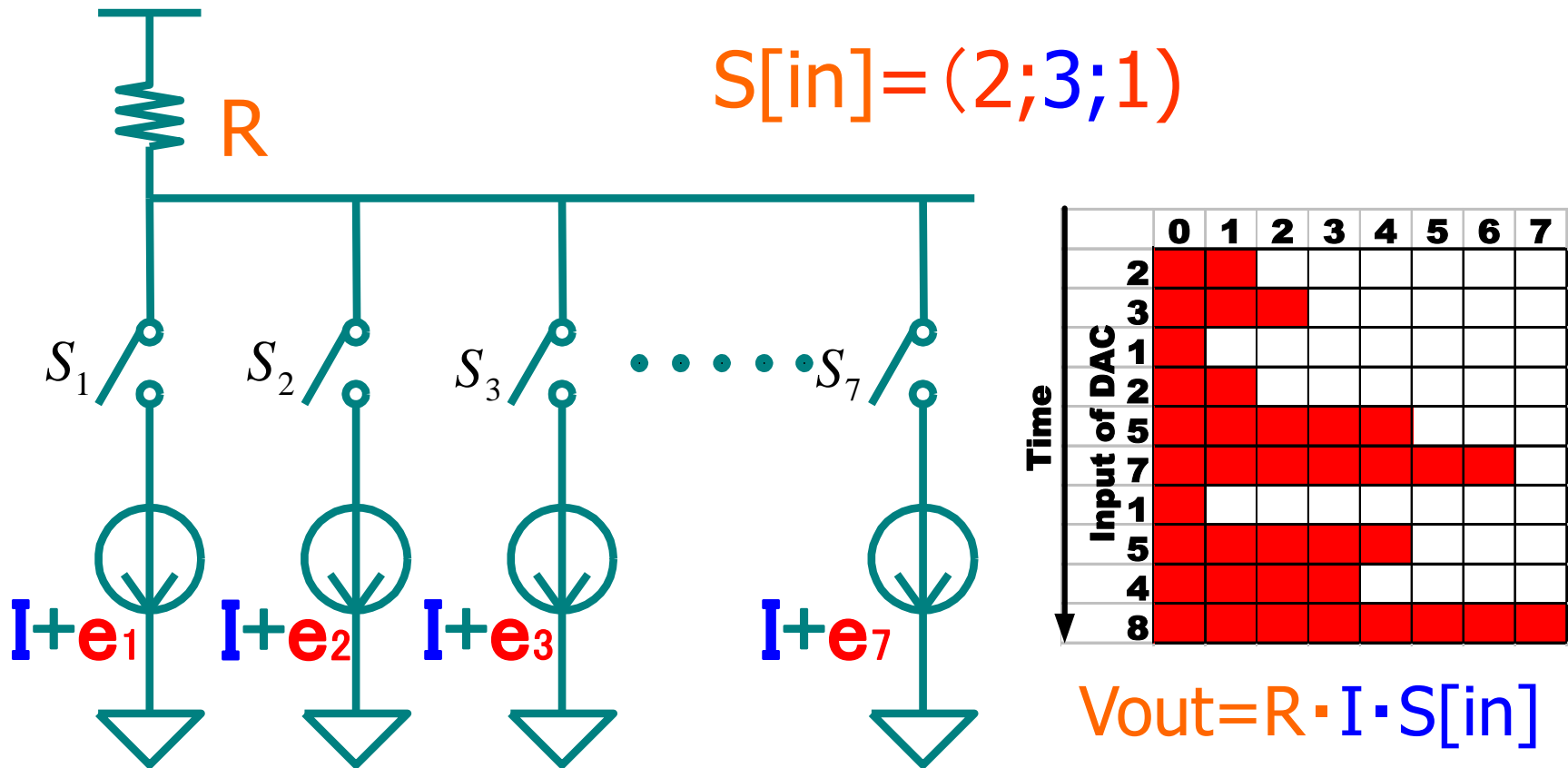
Multi-bit DACの非線形性



$$Y(z) = \frac{H(z)}{1+H(z)} \cdot [X(z) - \delta(z)] + \frac{1}{1+H(z)} \cdot E(z)$$

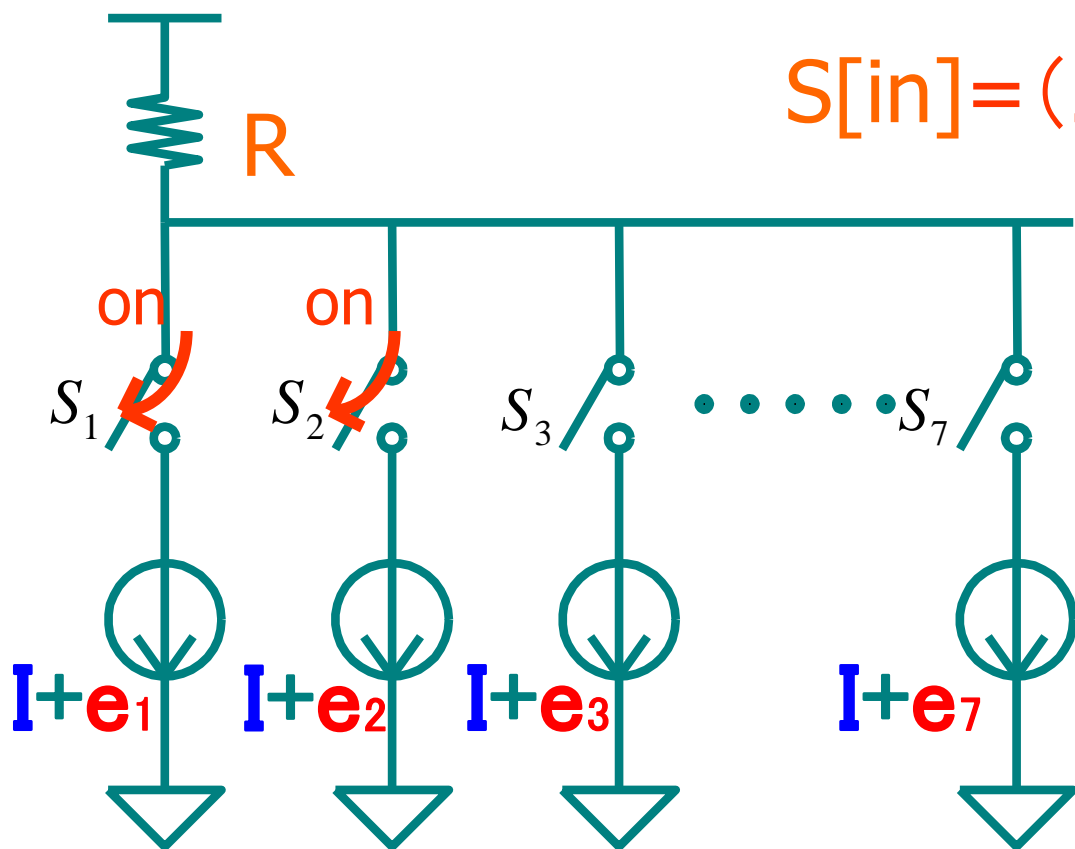
$\delta(z)$: ノイズ・シェープされない。
高精度化の障害

セグメント・電流セル型DACの非線形性

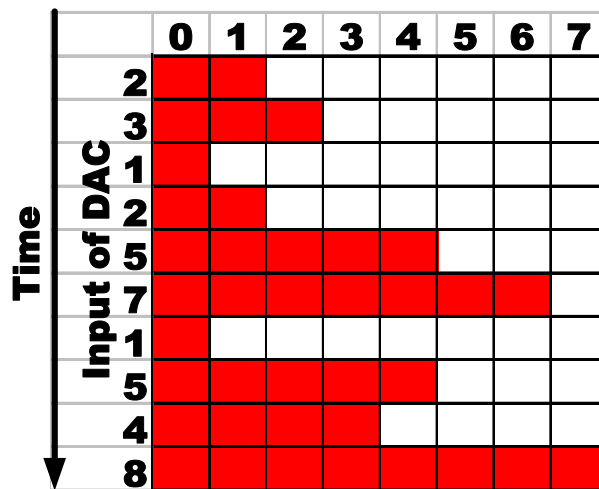


電流セルのミスマッチ ($e_1, e_2, e_3, \dots, e_7$) がDACの非線形性

セグメント・電流セル型DACの非線形性



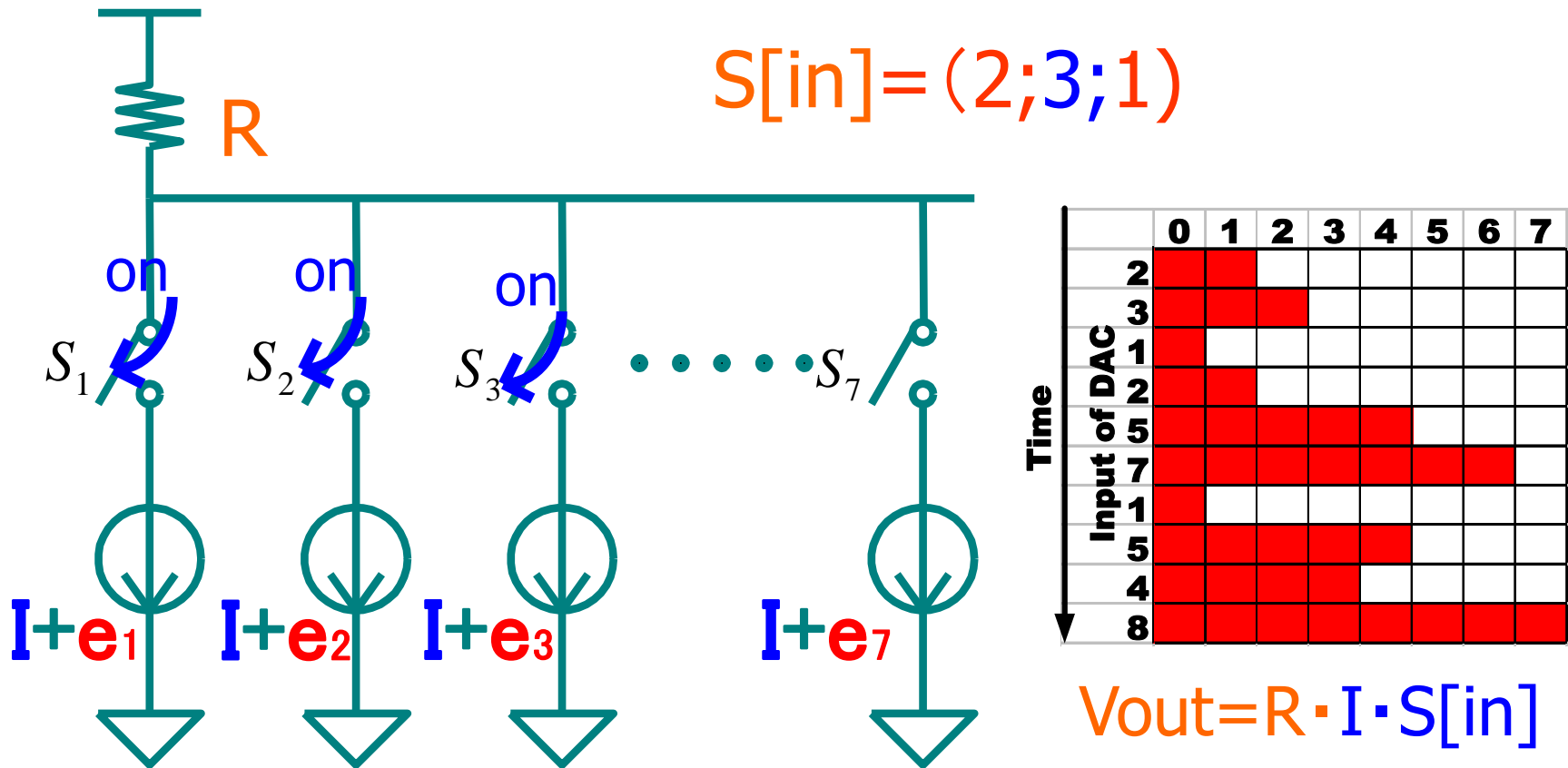
$$S[in] = (2; 3; 1)$$



$$V_{out} = R \cdot I \cdot S[in]$$

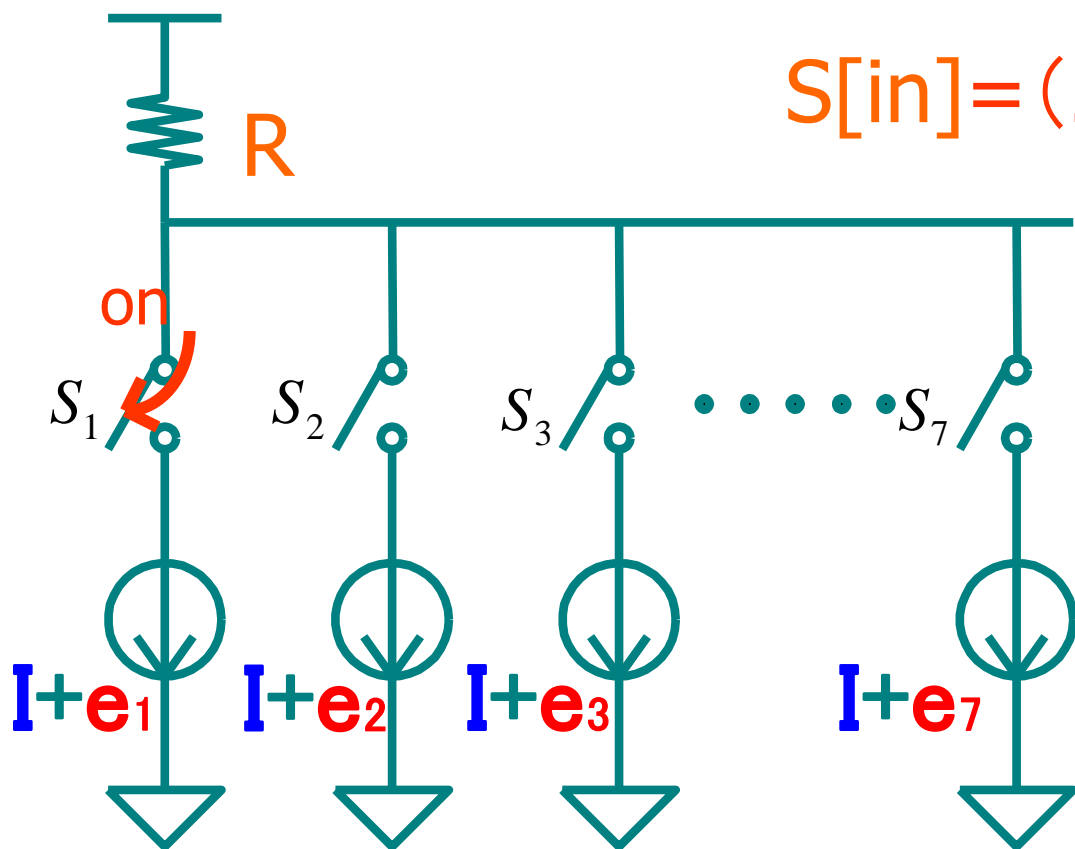
電流セルのミスマッチ ($e_1, e_2, e_3, \dots, e_7$) がDACの非線形性

セグメント・電流セル型DACの非線形性

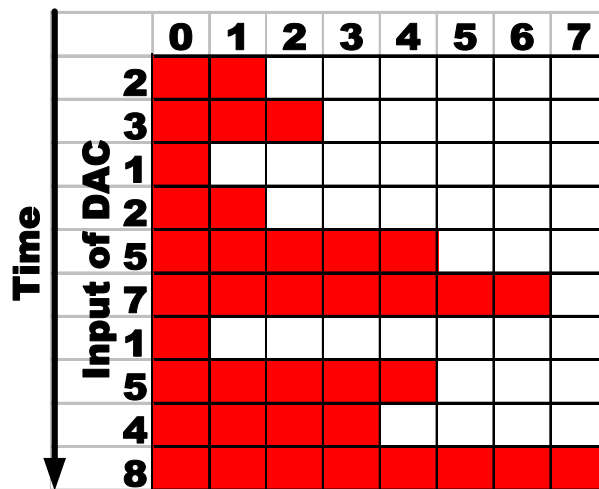


電流セルのミスマッチ ($e_1, e_2, e_3, \dots, e_7$) がDACの非線形性

セグメント・電流セル型DACの非線形性



$$S[in] = (2; 3; 1)$$

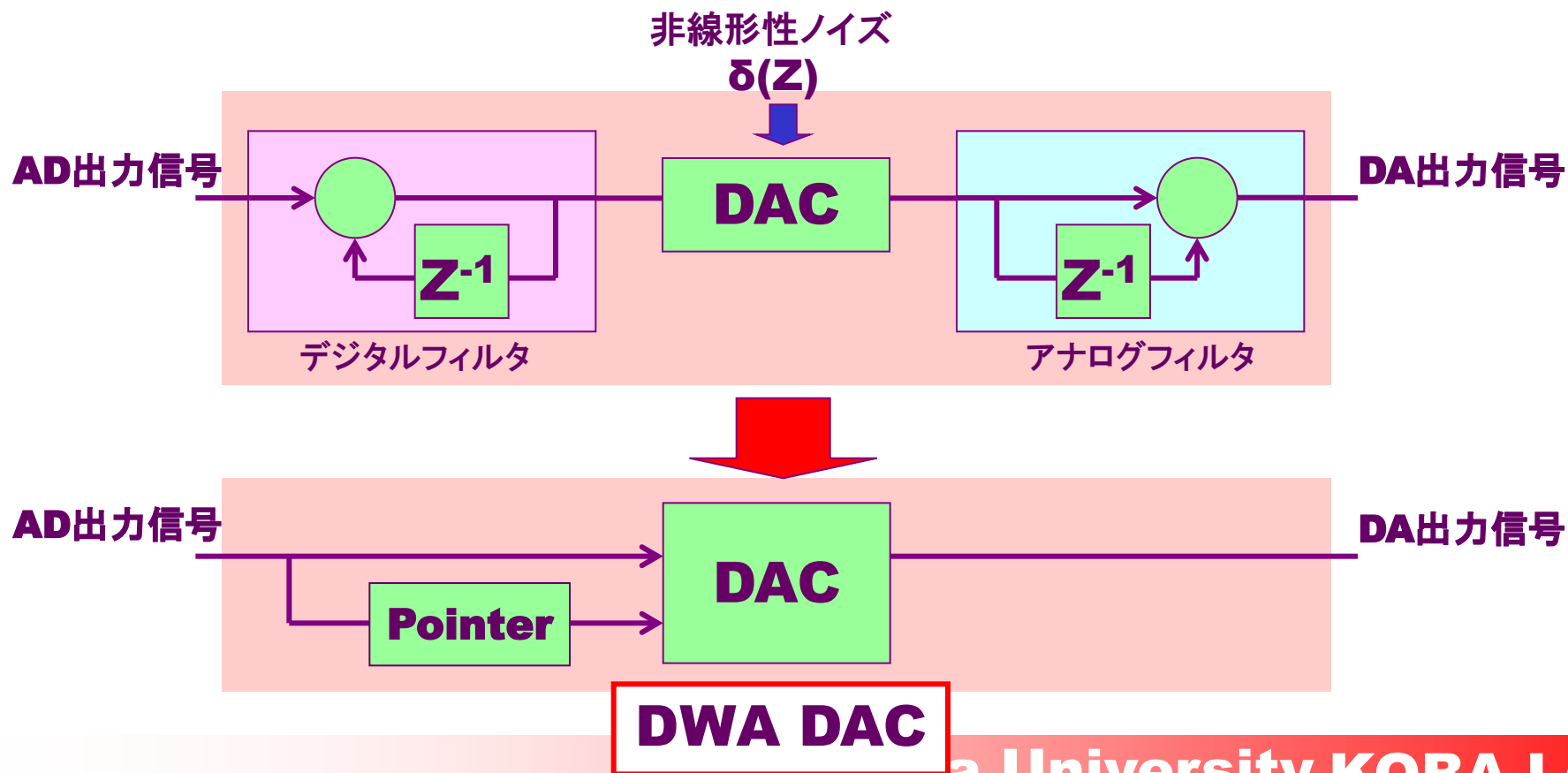


$$V_{out} = R \cdot I \cdot S[in]$$

電流セルのミスマッチ ($e_1, e_2, e_3, \dots, e_7$) がDACの非線形性

DWA手法

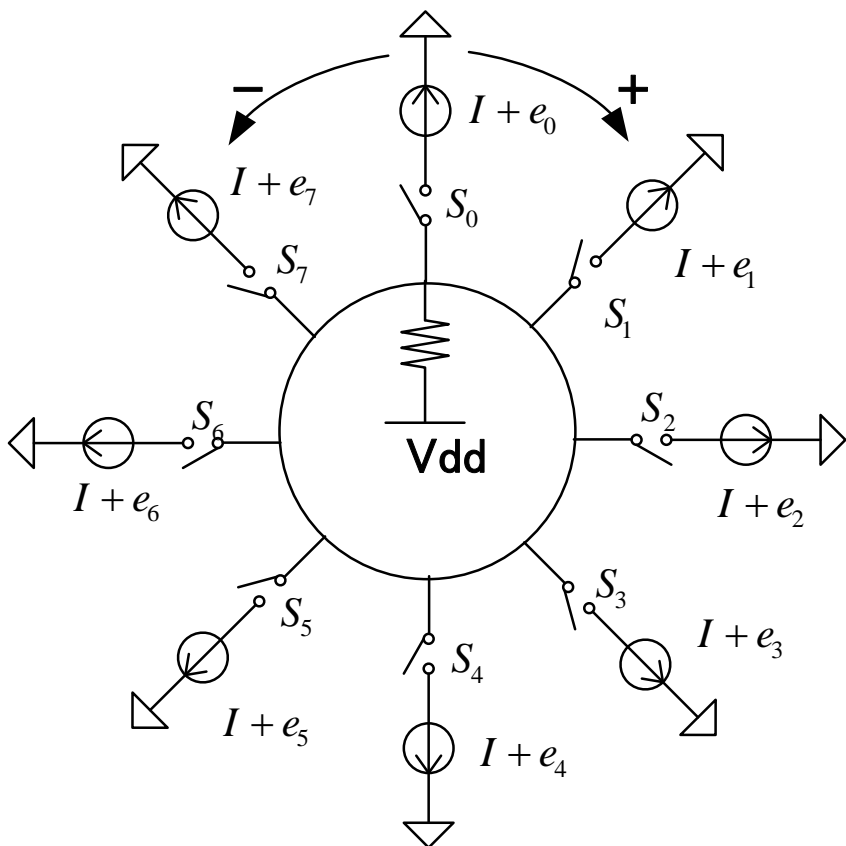
一定のアルゴリズムの下で素子を選択し、非線形性を軽減する手法



タイプI マルチバンドパス DWAアルゴリズム

- セグメント型DACセルを選択するため
N個のポインタ使用
- LP DWAアルゴリズムを
Nチャンネル・インターリーブ

LowPass DAC非線形性 ノイズ・シェープ・アルゴリズム



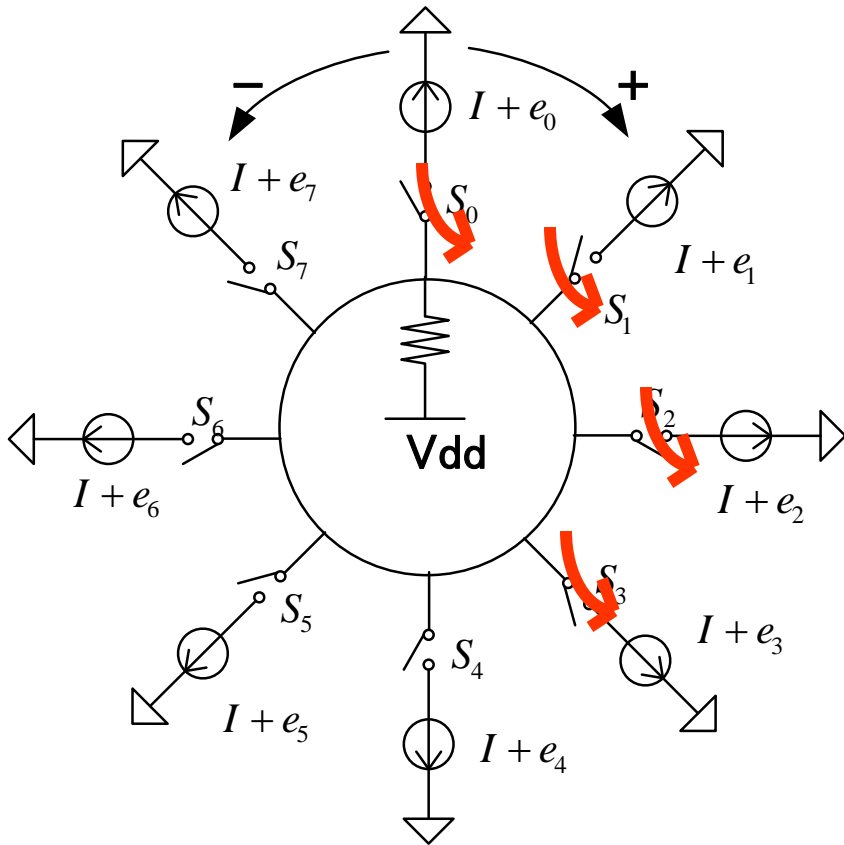
$$H(z) = 1/(1 - Z^{-1})$$

Time

	0	1	2	3	4	5	6	7
4								
3								
2								
2								
5								
7								
1								
5								
4								
8								

Input of DAC

LowPass DAC非線形性 ノイズ・シェープ・アルゴリズム

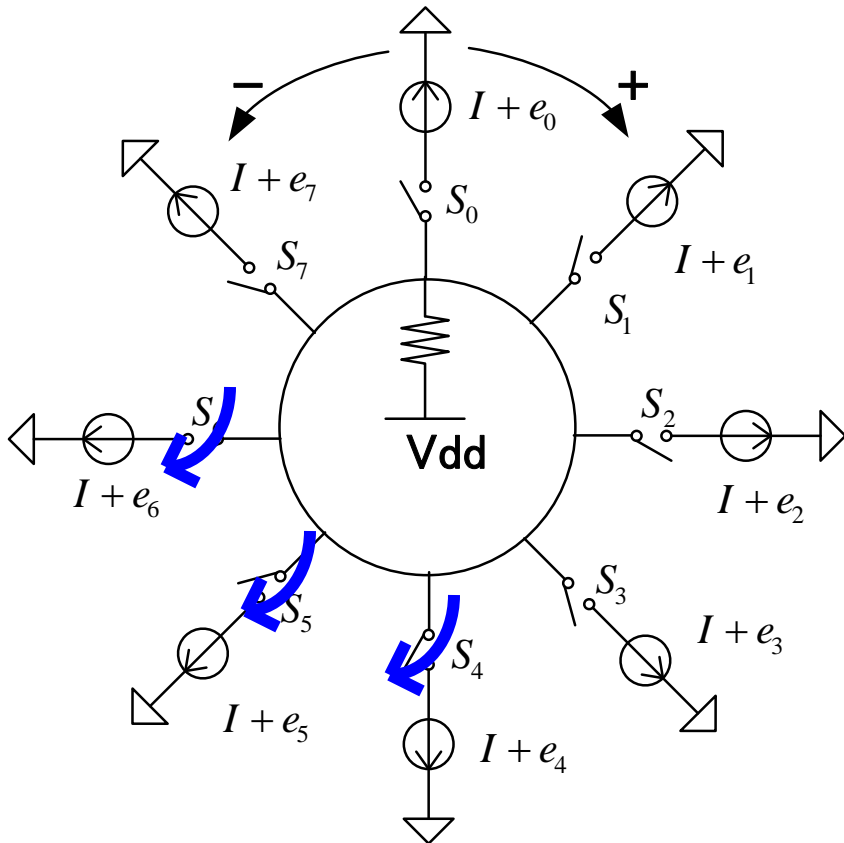


$$H(z) = 1/(1 - Z^{-1})$$

Time ↓

Input of DAC	0	1	2	3	4	5	6	7
4	Red	Red	Red	Red				
3					Red	Red	Red	Red
2	Red							Red
2		Red	Red					
5				Red	Red	Red	Red	Red
7	Red	Red	Red	Red	Red	Red	Red	
1								Red
5	Red	Red	Red	Red	Red			
4	Red					Red	Red	Red
8	Red	Red	Red	Red	Red	Red	Red	Red

LowPass DAC非線形性 ノイズ・シェープ・アルゴリズム

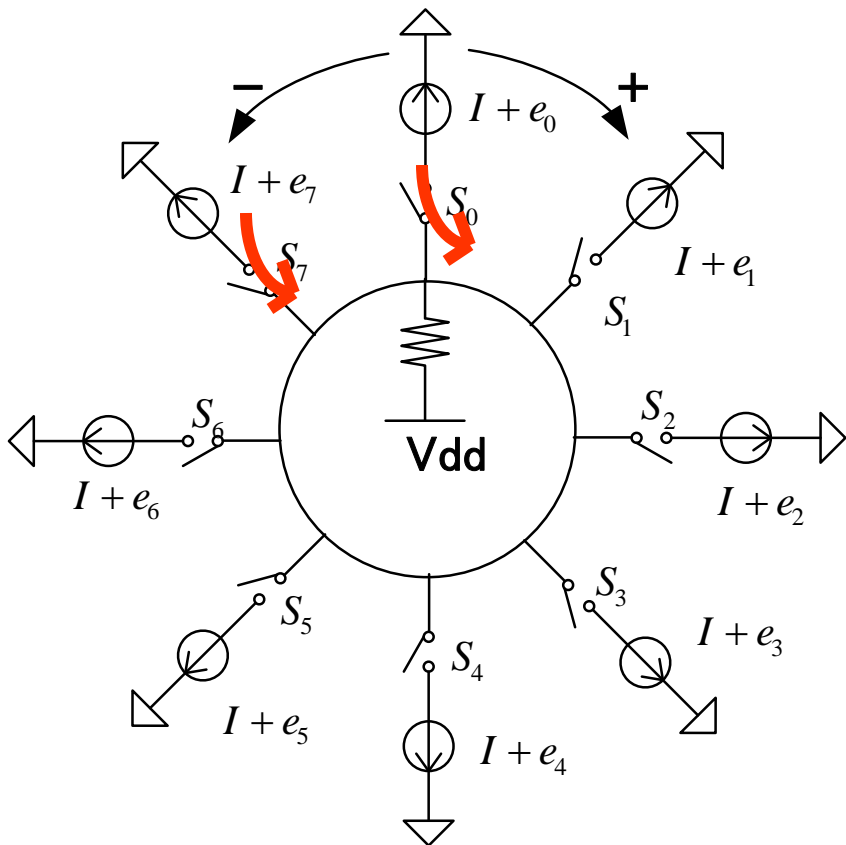


$$H(z) = 1 / (1 - Z^{-1})$$

Time ↓

Input of DAC	0	1	2	3	4	5	6	7
4								
3								
2								
2								
5								
7								
1								
5								
4								
8								

LowPass DAC非線形性 ノイズ・シェープ・アルゴリズム



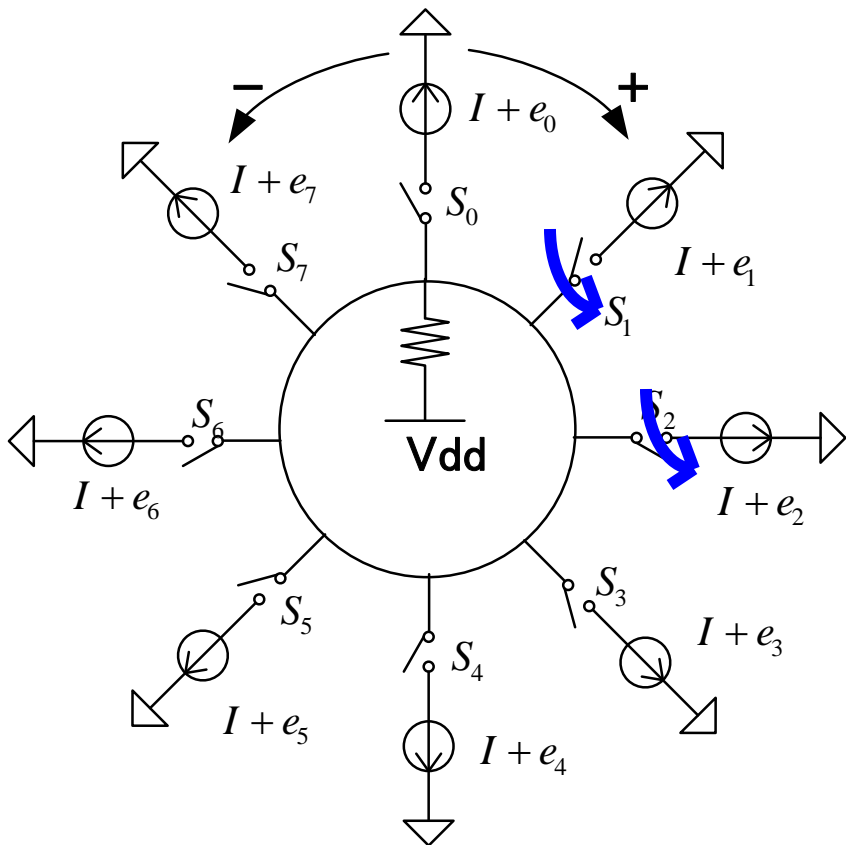
$$H(z) = 1 / (1 - Z^{-1})$$

Time

	0	1	2	3	4	5	6	7
4								
3								
2								
2								
5								
7								
1								
5								
4								
8								

Input of DAC

LowPass DAC非線形性 ノイズ・シェープ・アルゴリズム



$$H(z) = 1/(1 - Z^{-1})$$

Time ↓

Input of DAC	0	1	2	3	4	5	6	7
4								
3								
2								
2								
5								
7								
1								
5								
4								
8								

$$\frac{Z^N}{1-Z^N}$$

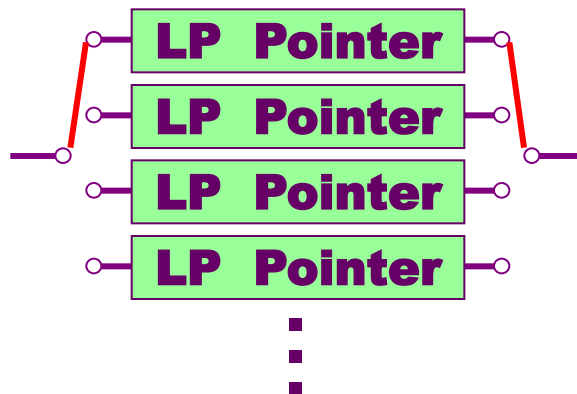
LP ⇒ マルチ BP

LP アルゴリズム



	0	1	2	3	4	5	6	7
4	→							
2				→				
6	→						→	
5	→			→				
5		→						
3	→						→	
7		→						

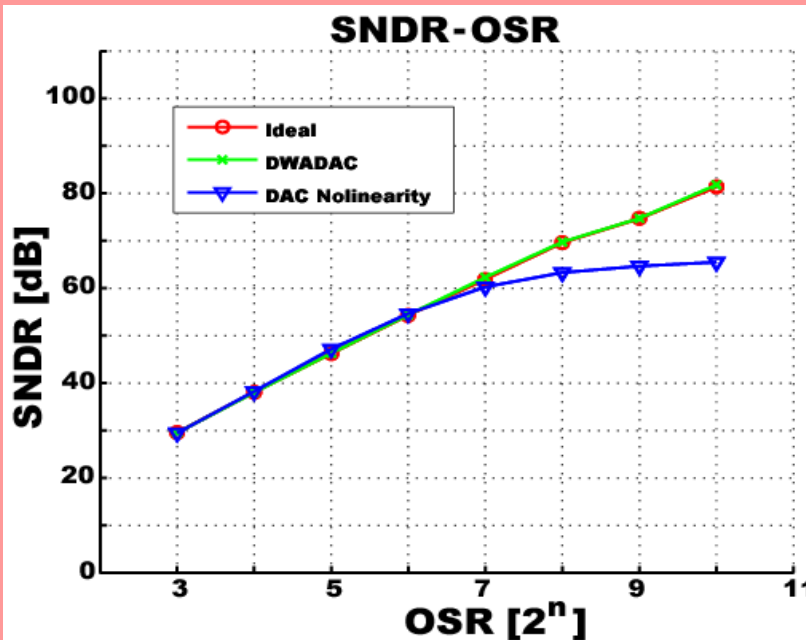
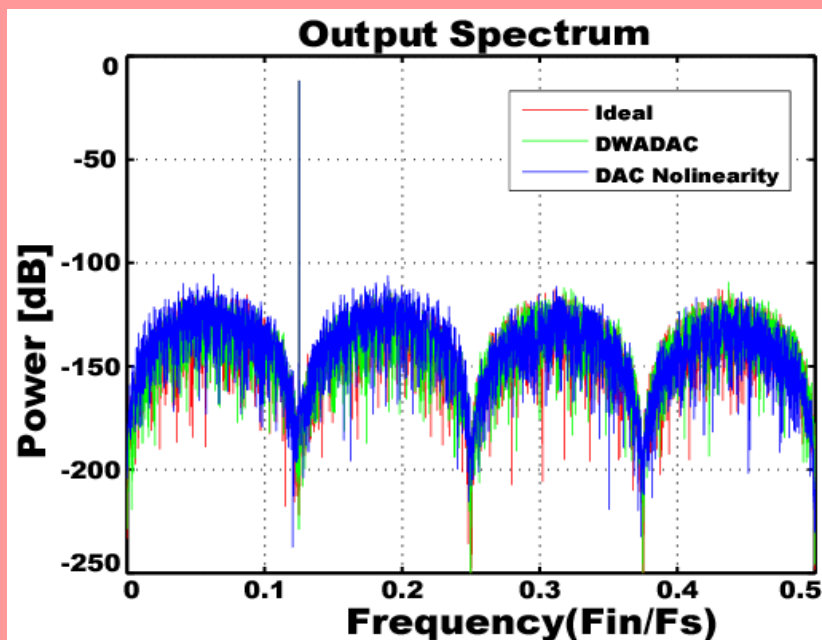
マルチBP アルゴリズム



N=4

	0	1	2	3	4	5	6	7
4	→							
2	→							
6	→							
5	→							
5	→					→		
3			→					
7	→							

N=8の場合のタイプI マルチバンドパス変調器

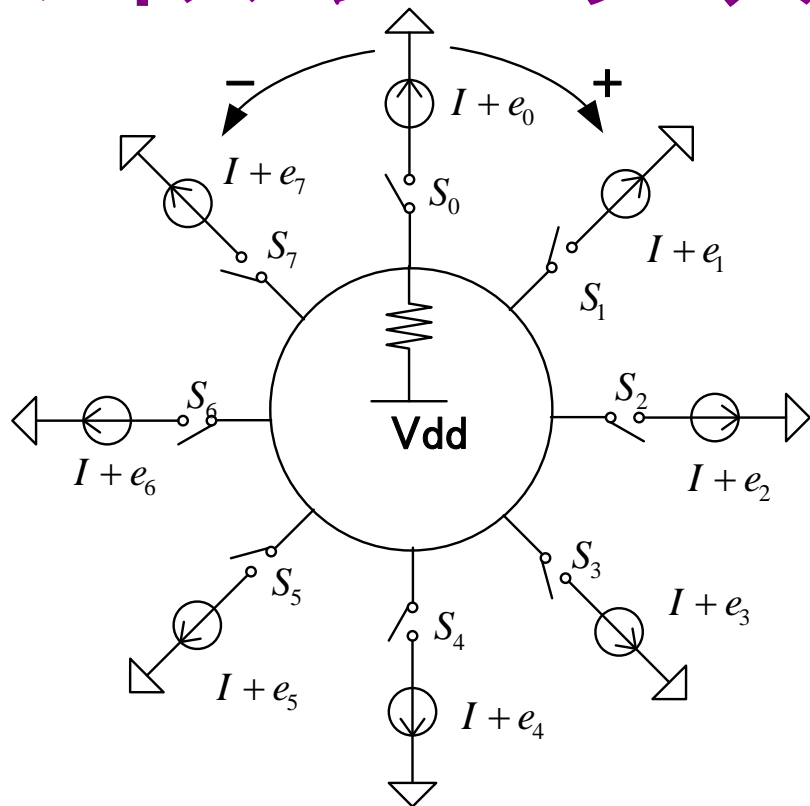


提案DWAアルゴリズムの効果を
シミュレーションで確認

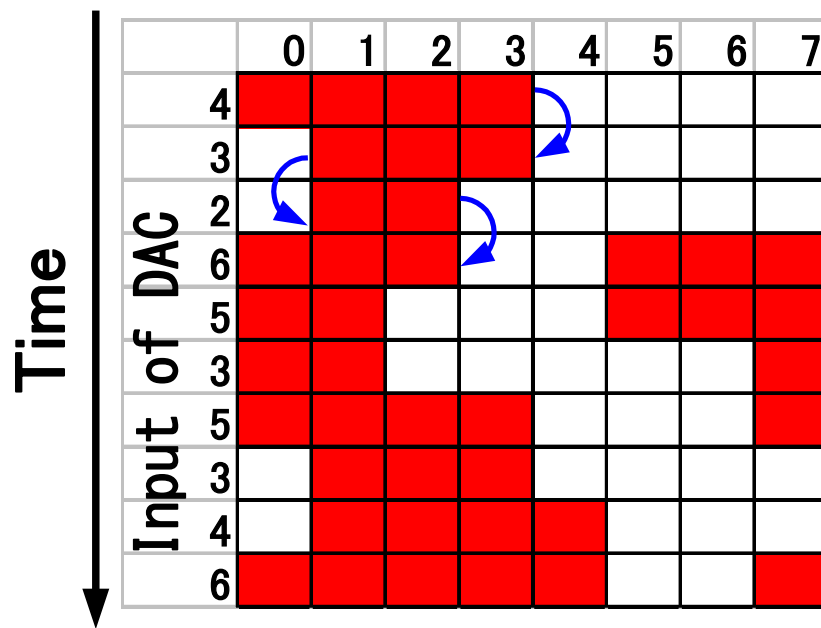
タイプII マルチバンドパス DWAアルゴリズム

- セグメント型**DAC**セルを選択するため
N個のポインタ使用
- **HP DWA**アルゴリズムを
Nチャンネル・インターリーブ

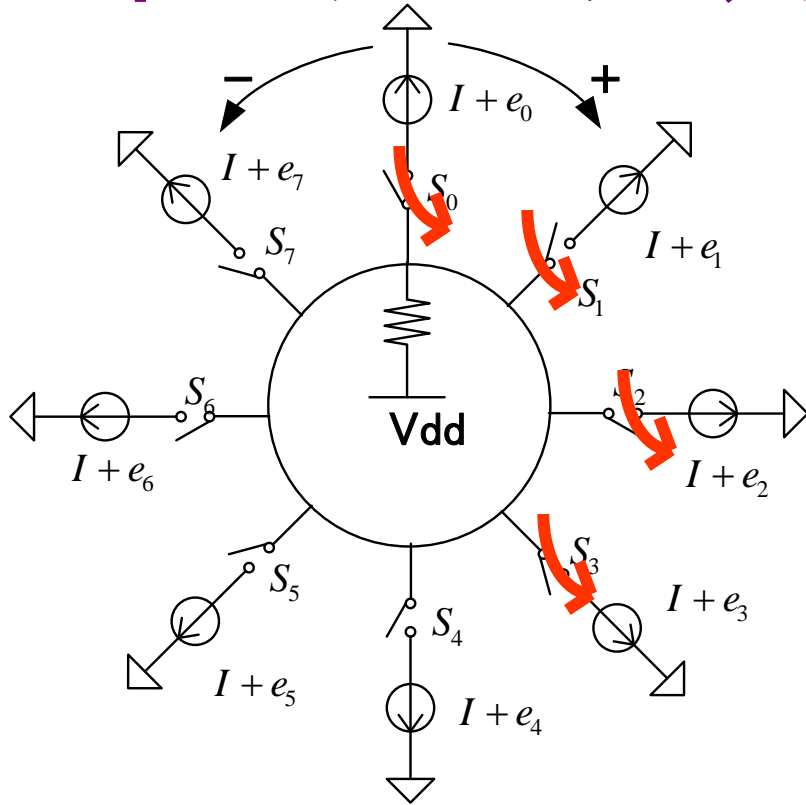
High Pass DAC非線形性 ノイズ・シェープ・アルゴリズム



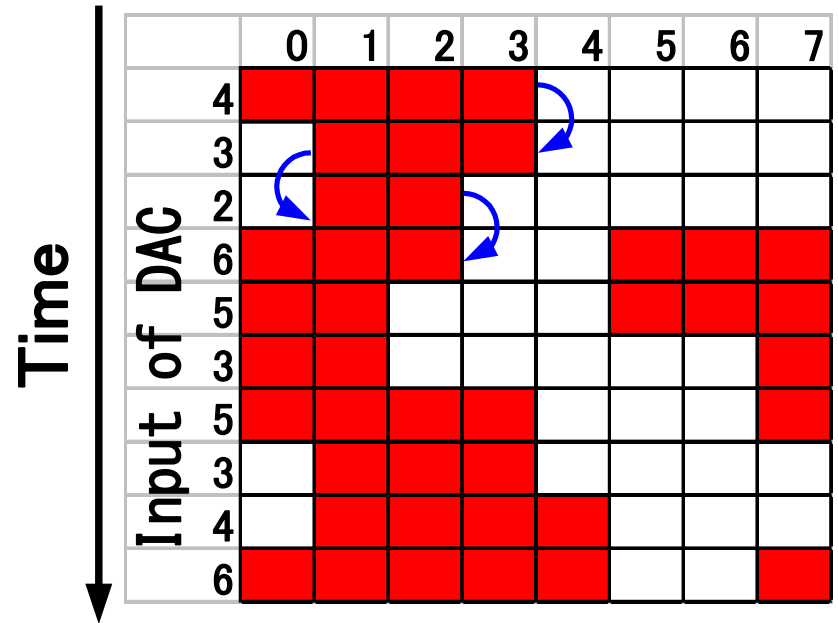
$$H(z) = 1/1 + Z^{-1}$$



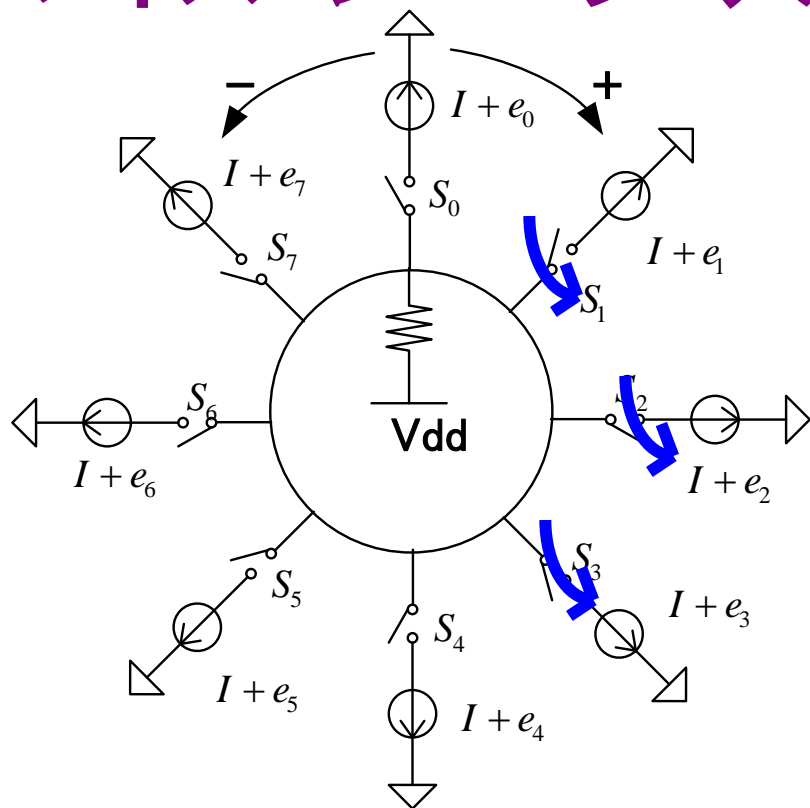
High Pass DAC非線形性 ノイズ・シェープ・アルゴリズム



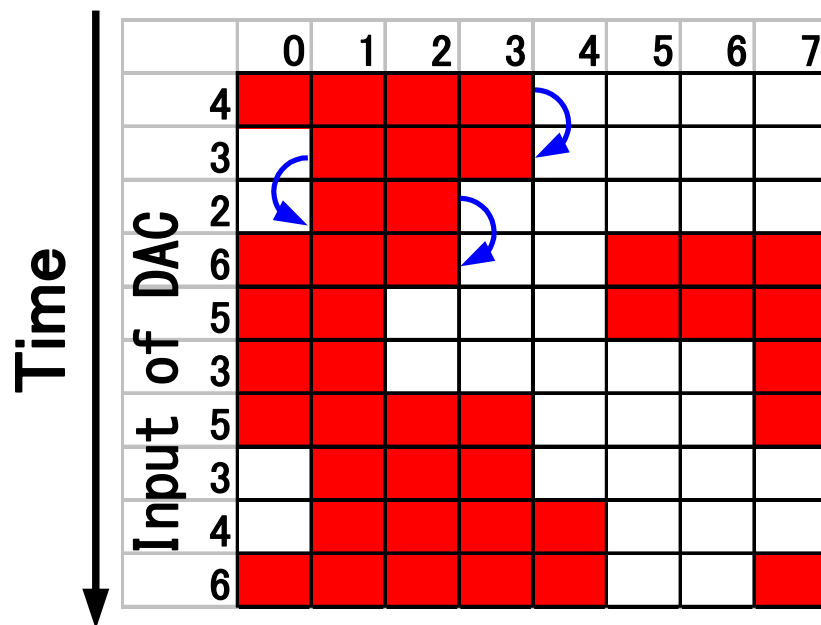
$$H(z) = 1/1 + Z^{-1}$$



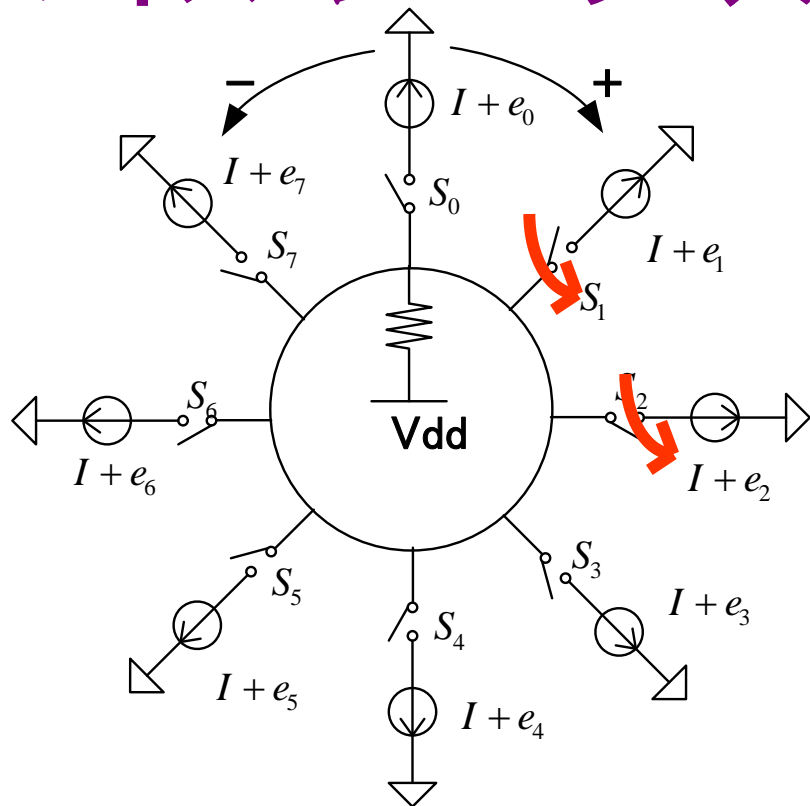
High Pass DAC非線形性 ノイズ・シェープ・アルゴリズム



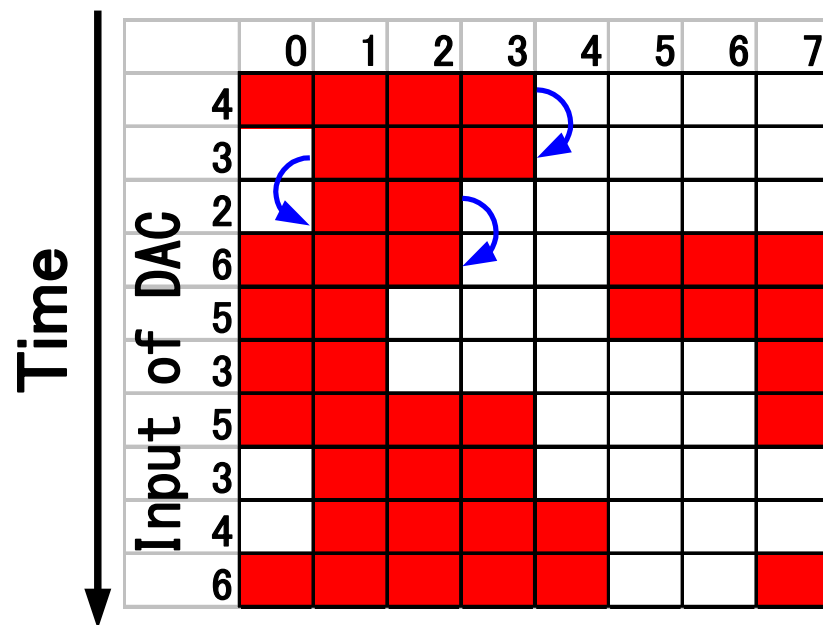
$$H(z) = 1/1 + Z^{-1}$$



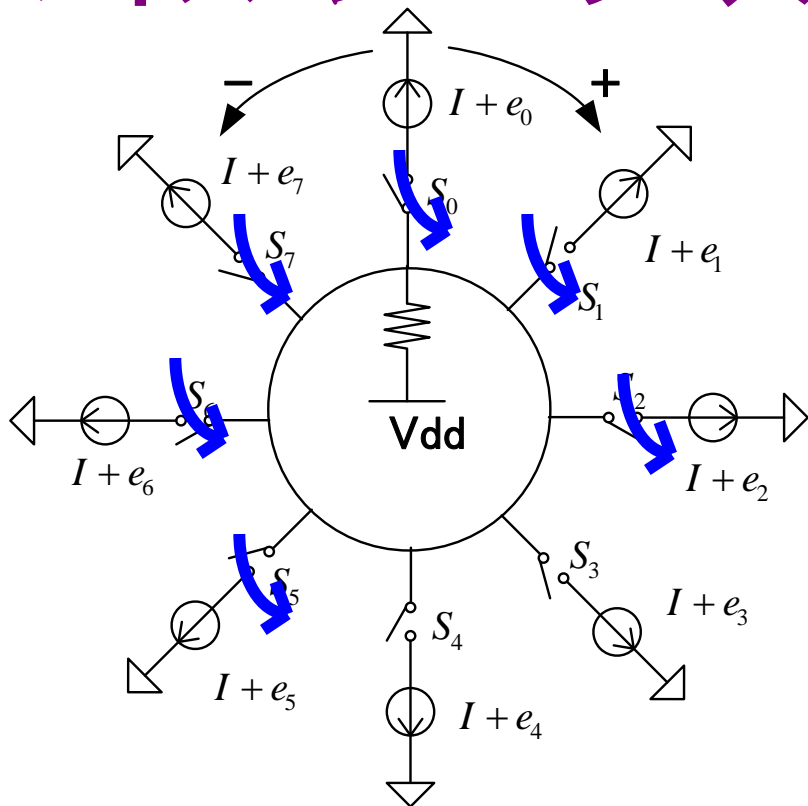
High Pass DAC非線形性 ノイズ・シェープ・アルゴリズム



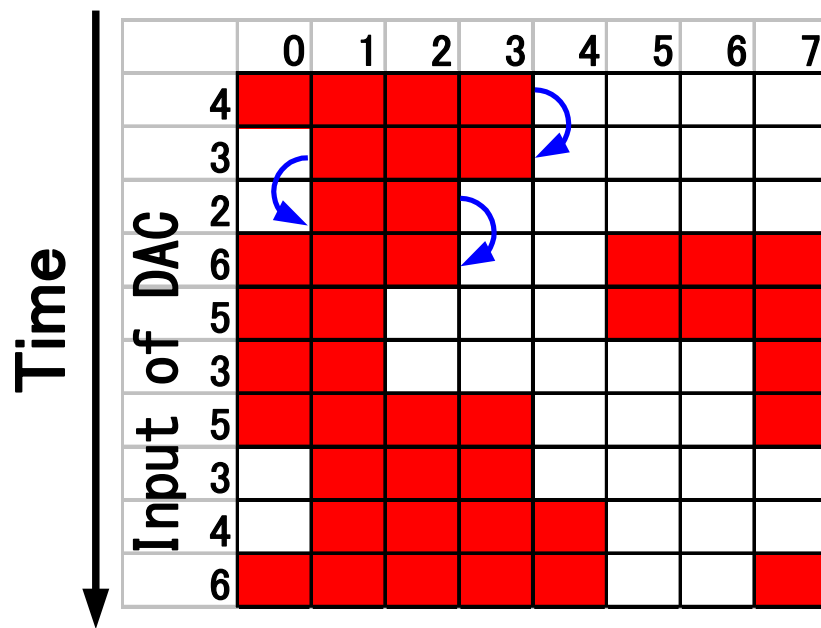
$$H(z) = 1/1 + Z^{-1}$$



High Pass DAC非線形性 ノイズ・シェープ・アルゴリズム



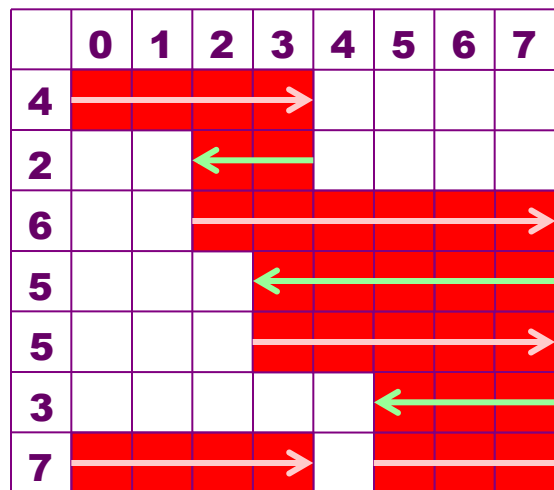
$$H(z) = 1/1 + Z^{-1}$$



$$\frac{-Z^{-N}}{1+Z^{-N}}$$

HP ⇒ BP ⇒ マルチBP

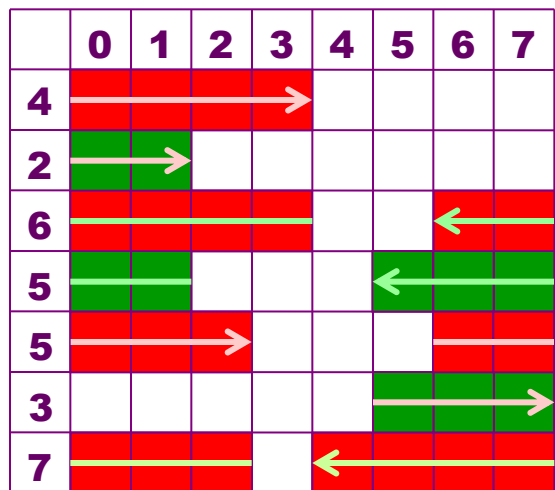
HPアルゴリズム



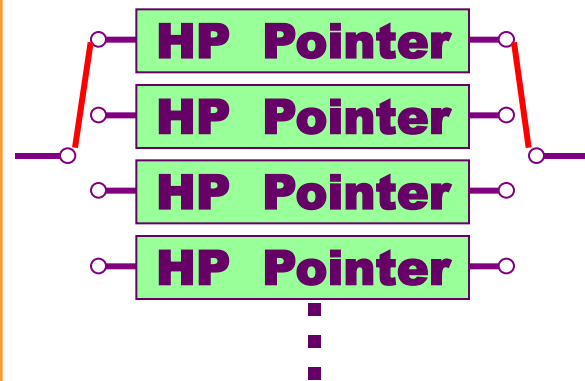
BPアルゴリズム



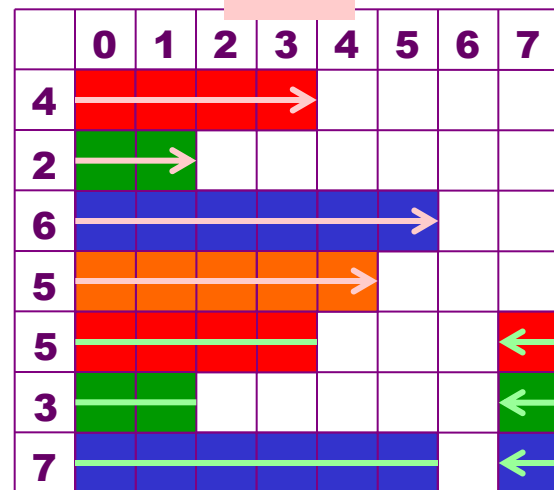
1回の出力ごとに切り替える



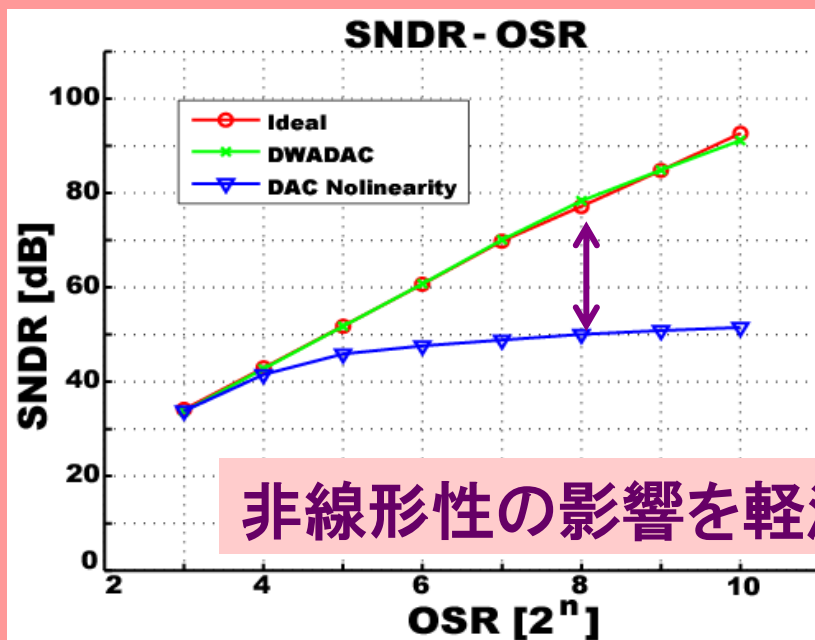
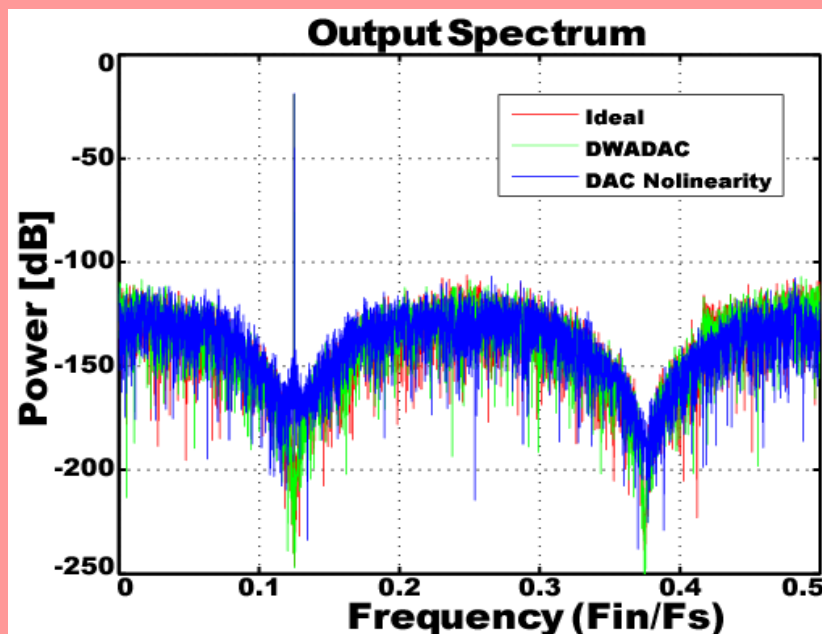
マルチBPアルゴリズム



N=4

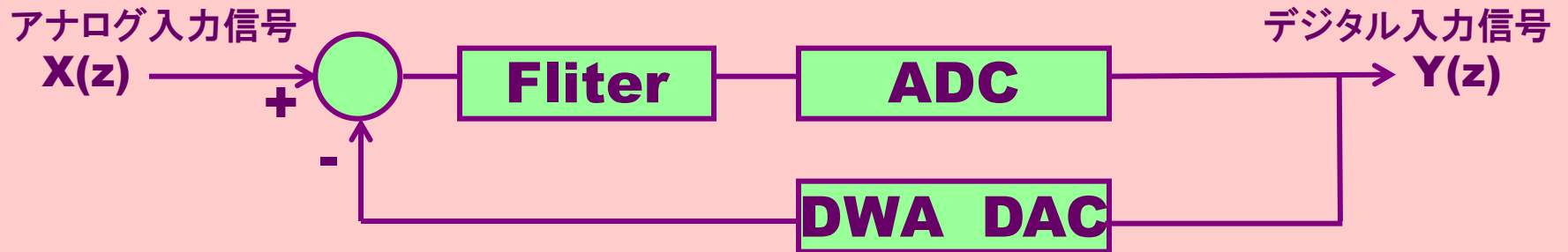


N=4の場合のタイプII マルチバンドパス変調器



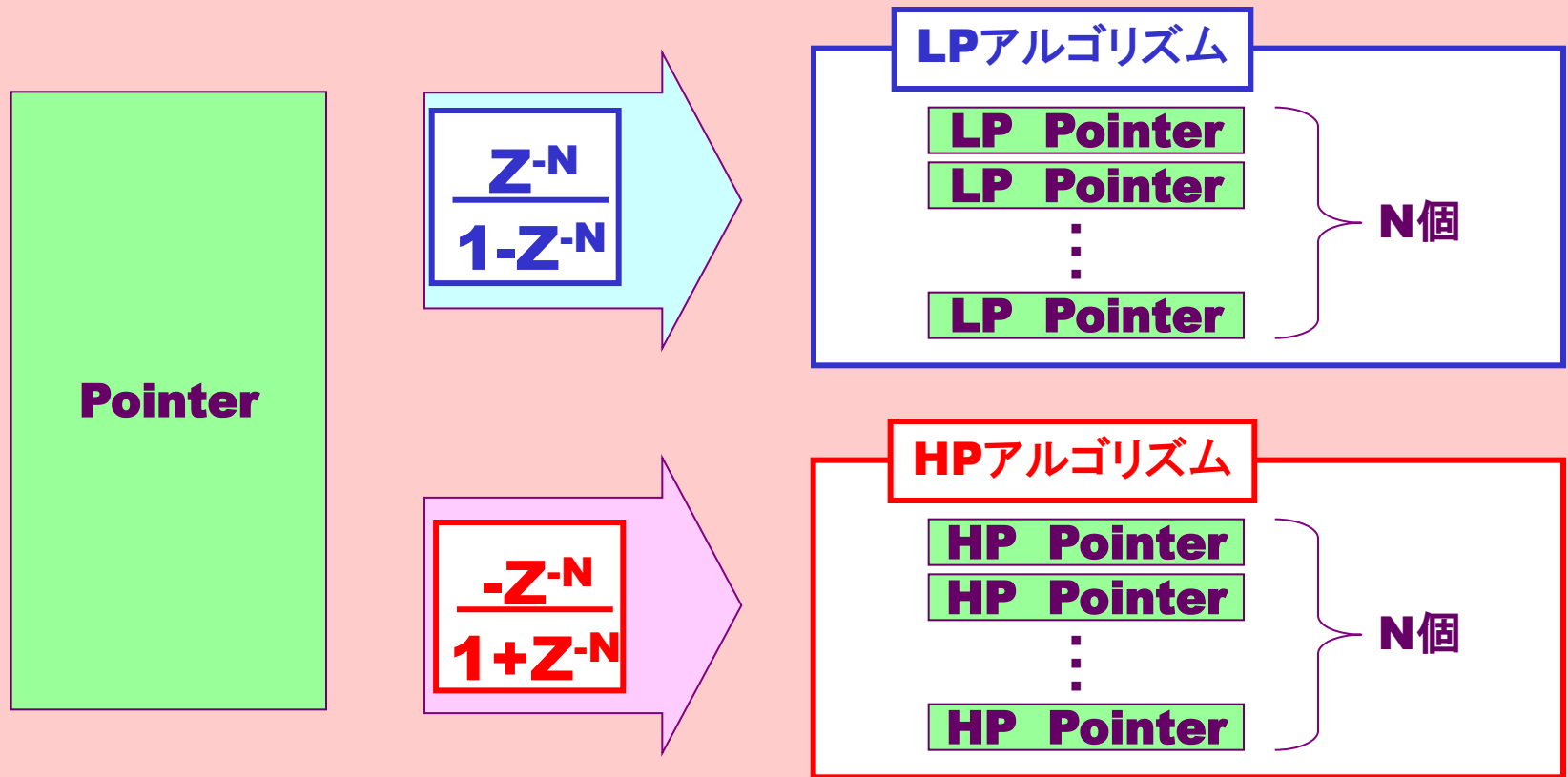
提案DWAアルゴリズムの効果を
シミュレーションで確認

DWA DAC



$\frac{-Z^{-N}}{1+Z^{-N}}$	$H(z) = 1/(1+Z^{-1})$	$H(z) = 1/(1-Z^{-1})$	$\frac{Z^{-N}}{1-Z^{-N}}$
	$H(z) = 1/(1+Z^{-2})$	$H(z) = 1/(1-Z^{-2})$	
	$H(z) = 1/(1+Z^{-3})$	$H(z) = 1/(1-Z^{-3})$	
	⋮	⋮	

DWAアルゴリズムを実現する Pointer



発表内容

- 研究目的
- マルチバンドパス $\Delta\Sigma$ 変調器
- 電子部品の線形性計測への応用
- マルチバンドパス用DWAアルゴリズム
- **マルチバンドパス用DWAアルゴリズム
の応用**
- まとめ

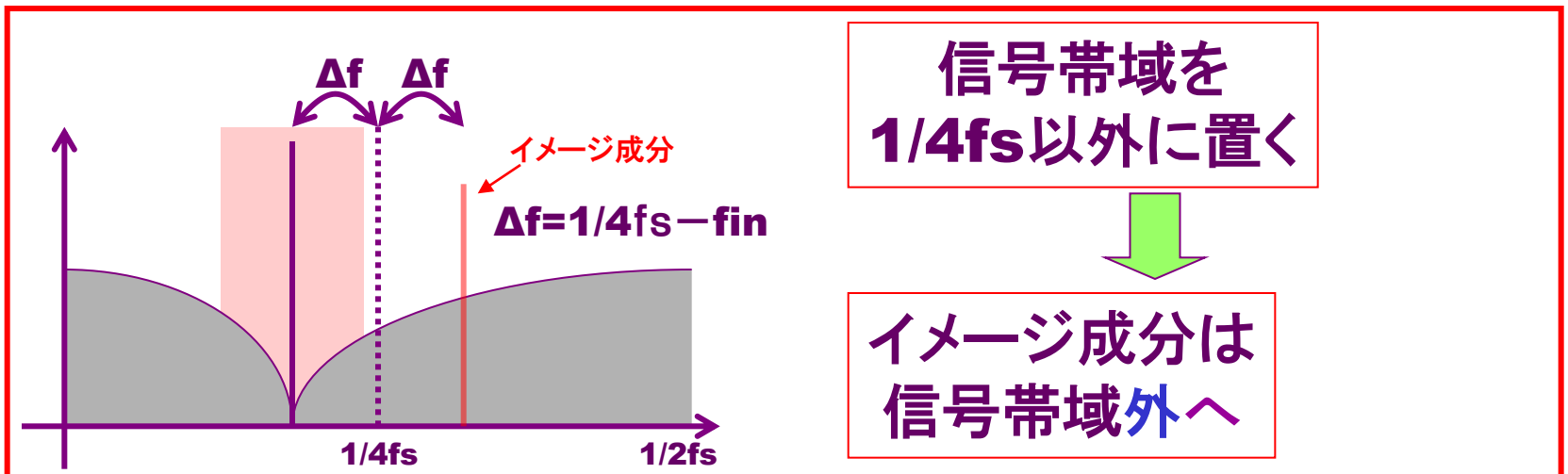
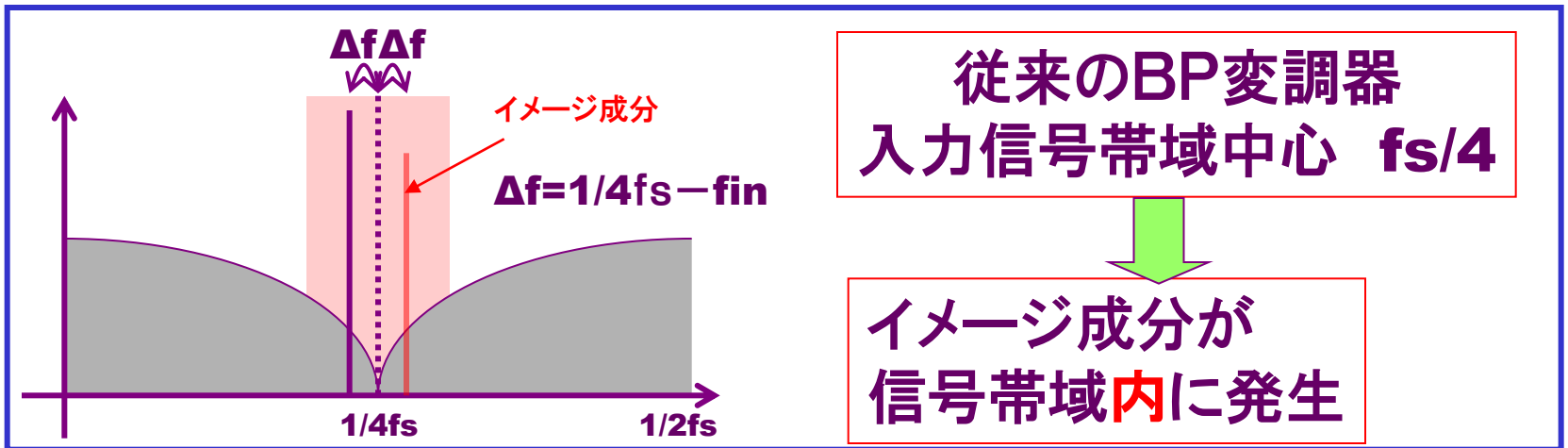
マルチバンドDWAアルゴリズム の応用 1

中心周波数 $f_s/6$ の

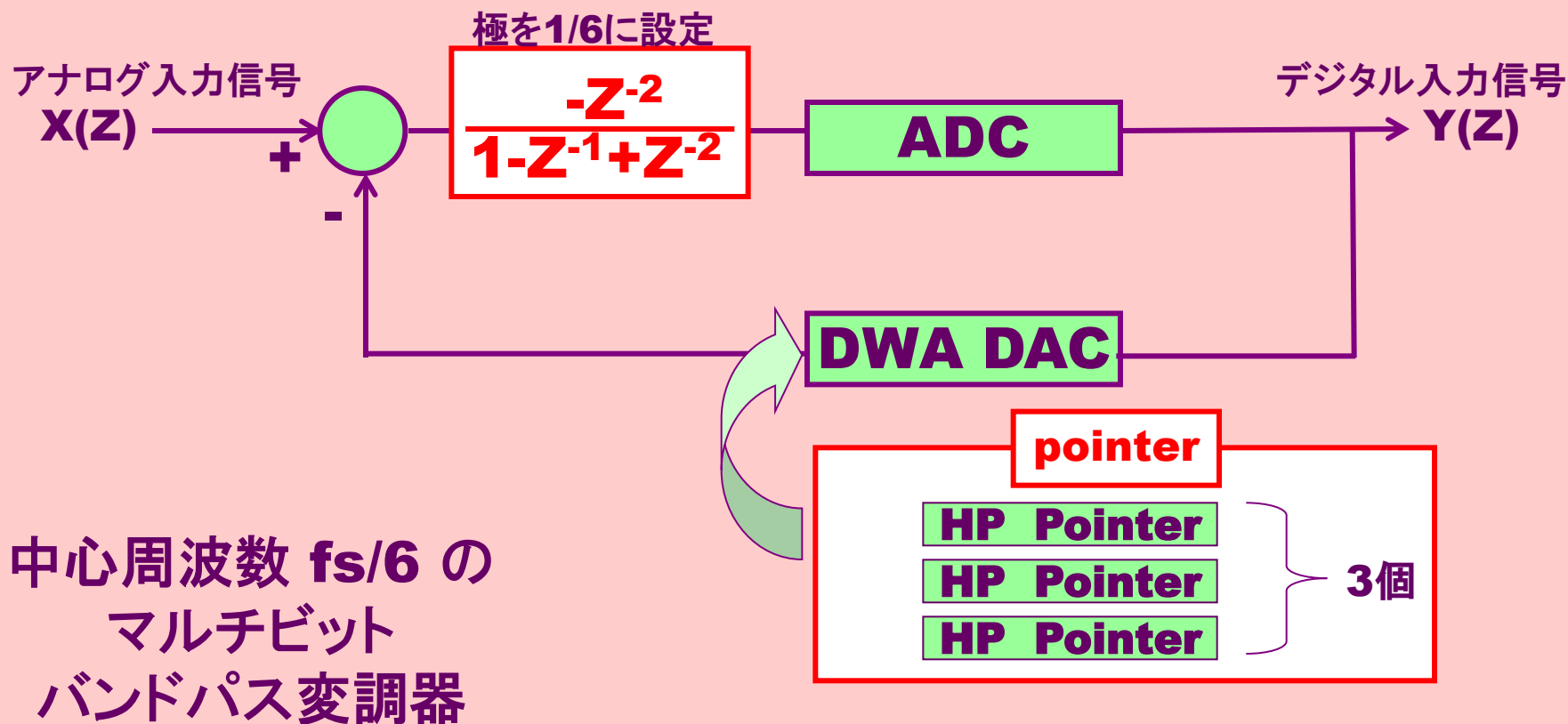
単一帯域 マルチビットバンドパス

$\Delta\Sigma$ AD変調器への応用

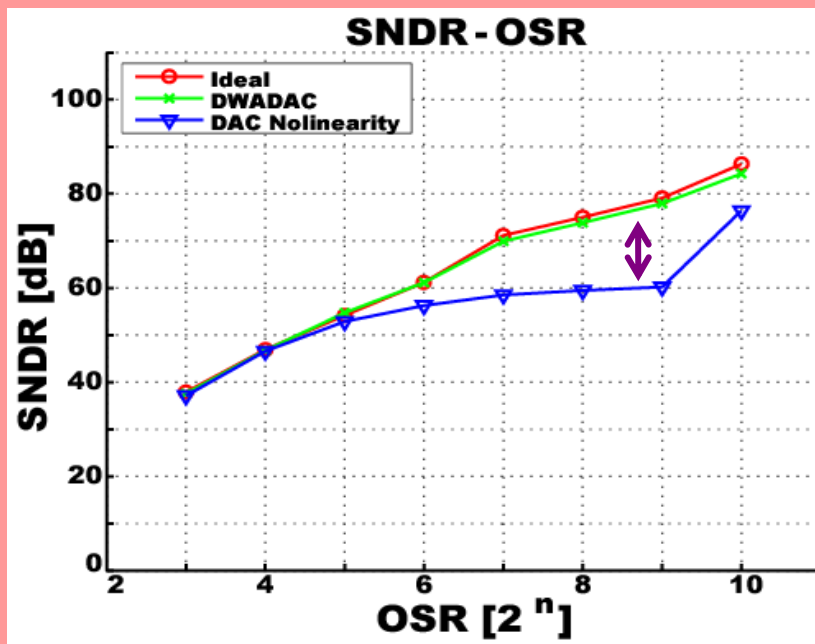
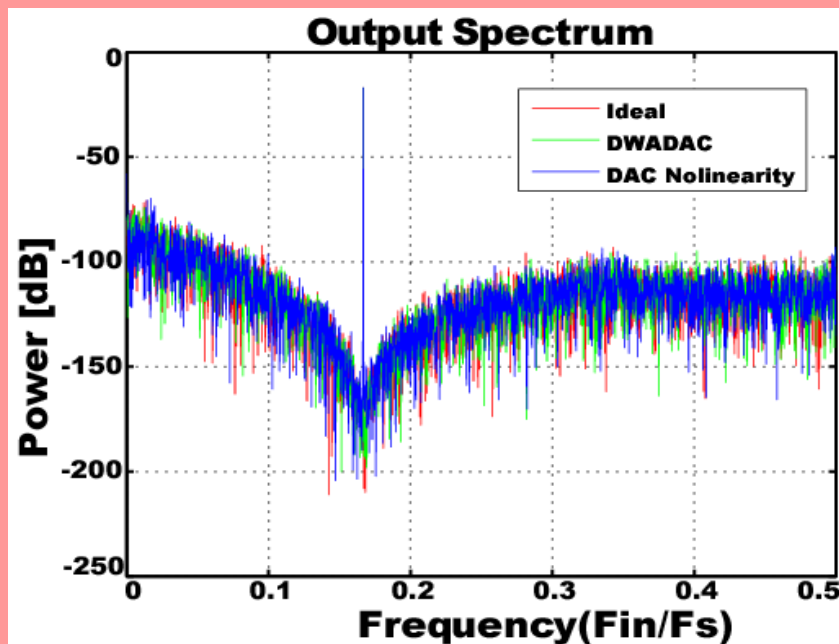
単一帯域のバンドパス変調器の イメージ回避



マルチバンドパス DWAを用いた バンドパス $\Delta\Sigma$ AD変調器の構成



シミュレーションによる DWAアルゴリズムの効果確認

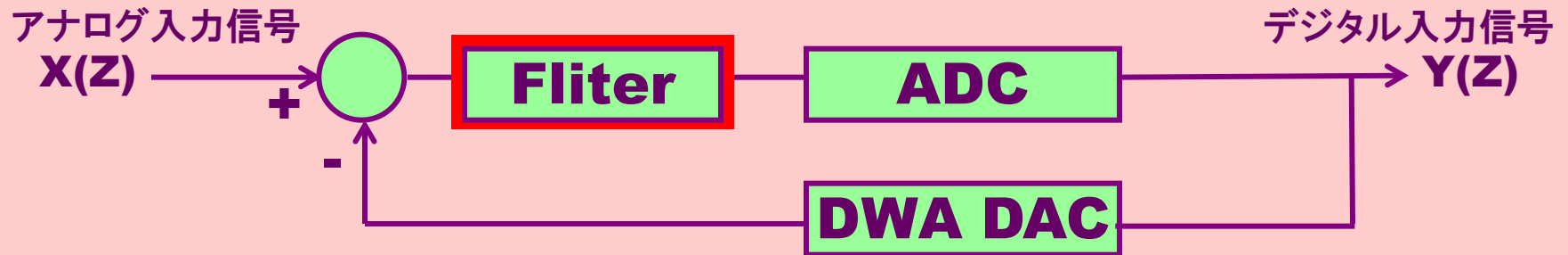


提案したマルチバンドパス用DWAアルゴリズムで
DAC非線形性によるSNDR劣化の影響を軽減

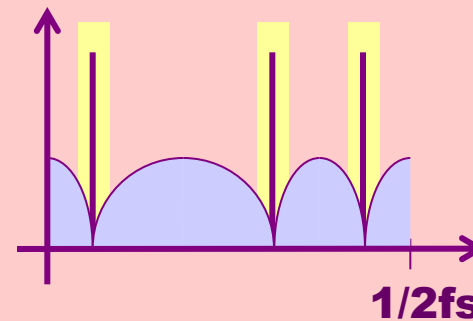
マルチバンドDWAアルゴリズム の応用 2

等間隔ではない複数帯域の
マルチビット・バンドパスAD変調器
への応用

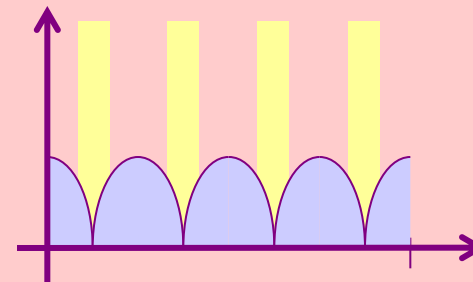
等間隔ではない複数帯域 マルチビット・バンドパスAD変調器



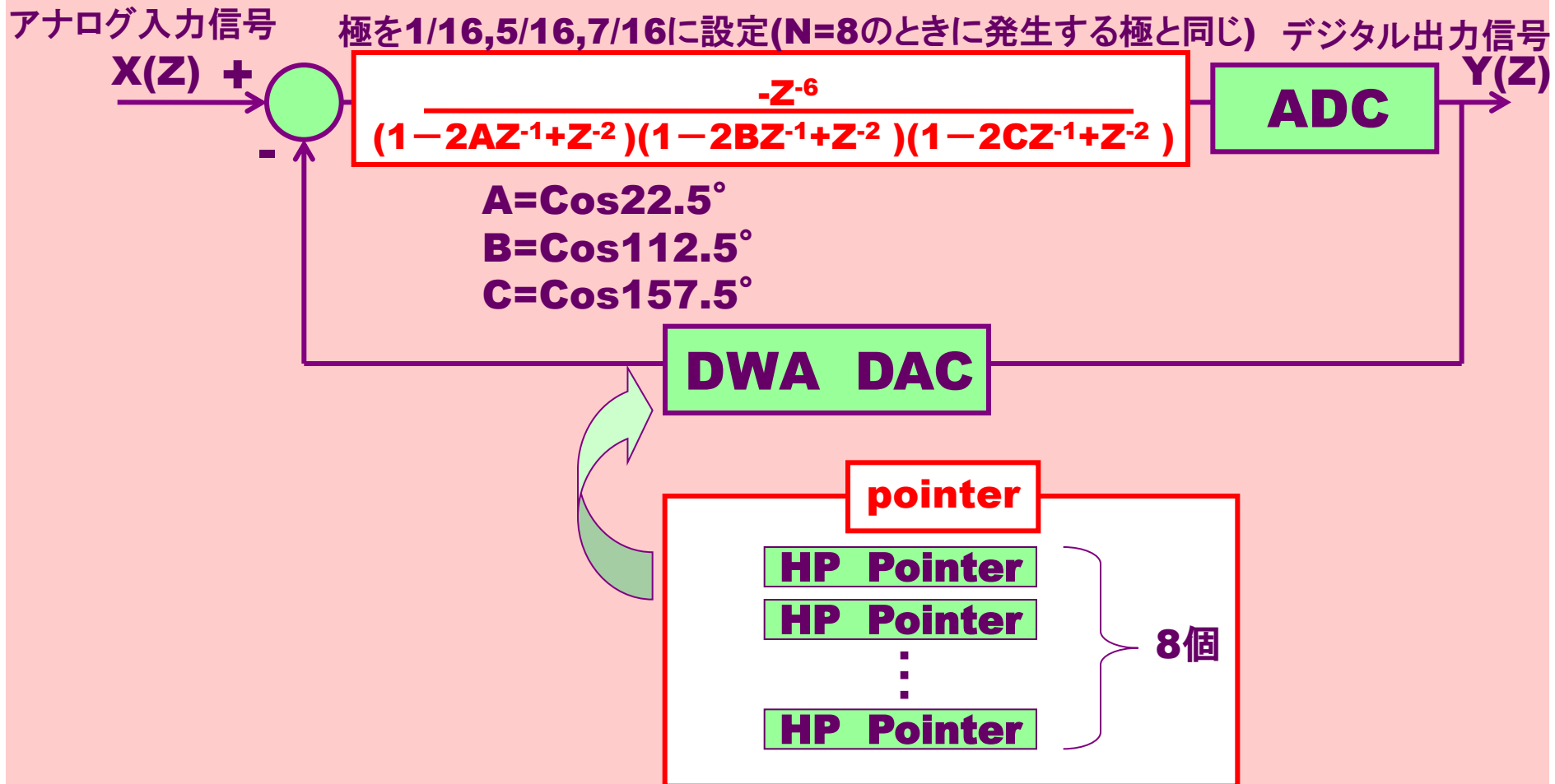
変調器出力



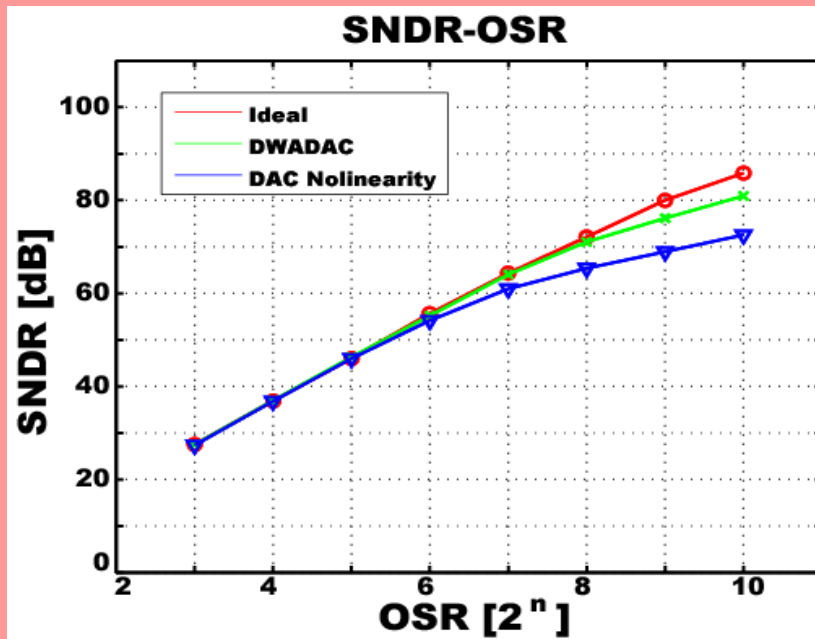
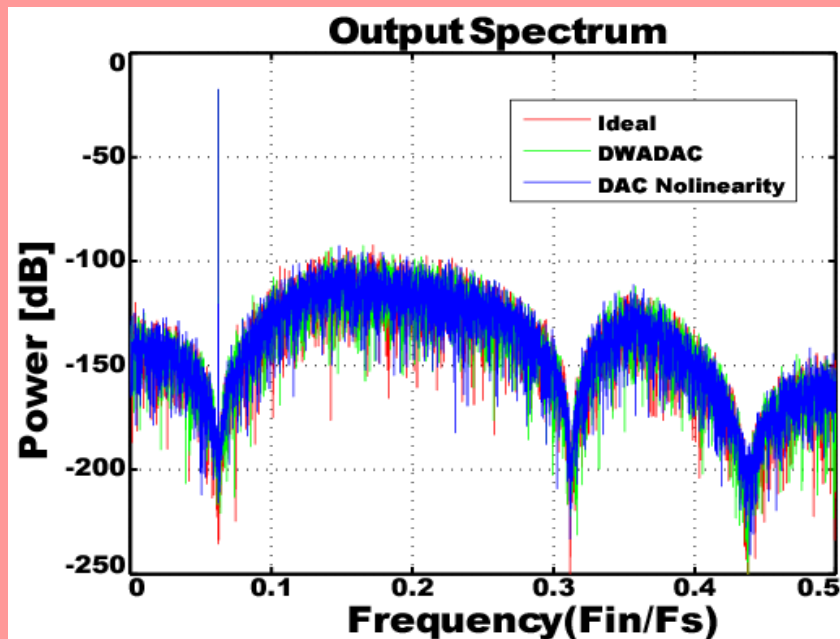
マルチバンドDWAによる
DAC非線形性
のノイズシェープ



等間隔ではない複数帯域 バンドパスAD変調器の構成



シミュレーションによる 提案DWAアルゴリズムの効果確認



提案したマルチバンドパス用DWAアルゴリズムで
DAC非線形性によるSNDR劣化の影響を軽減

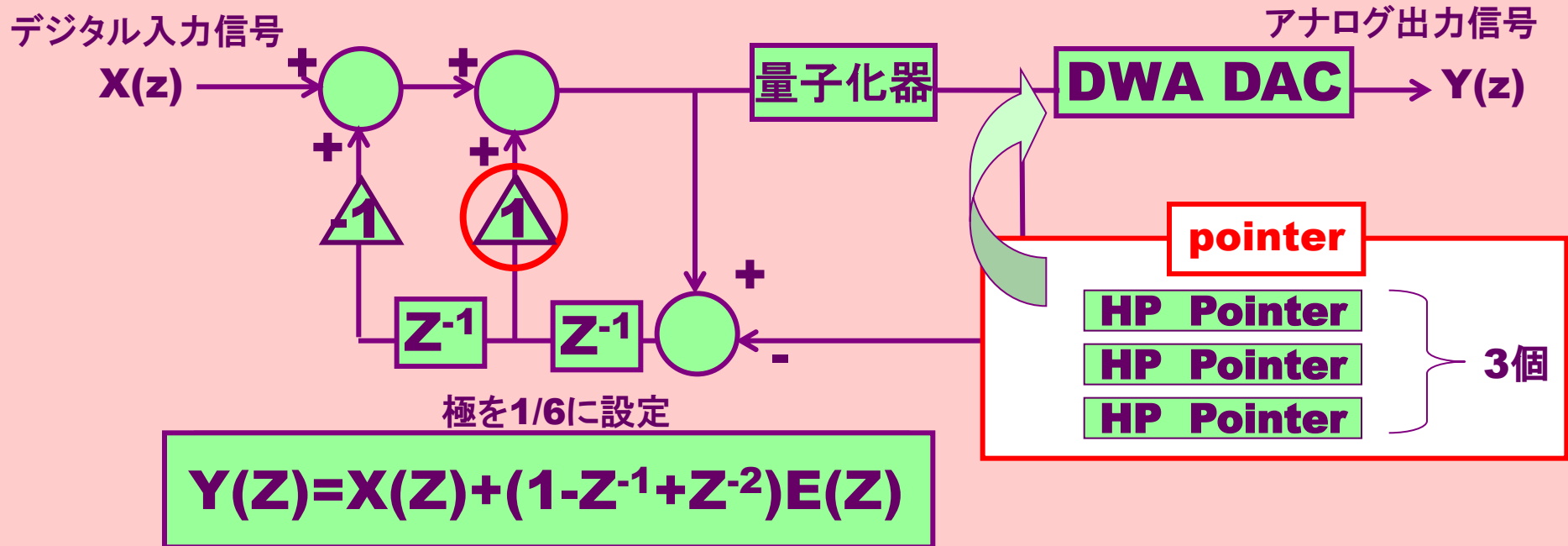
マルチバンドDWAアルゴリズム の応用 3

中心周波数 $f_s/6$ の

単一帯域 マルチビットバンドパス

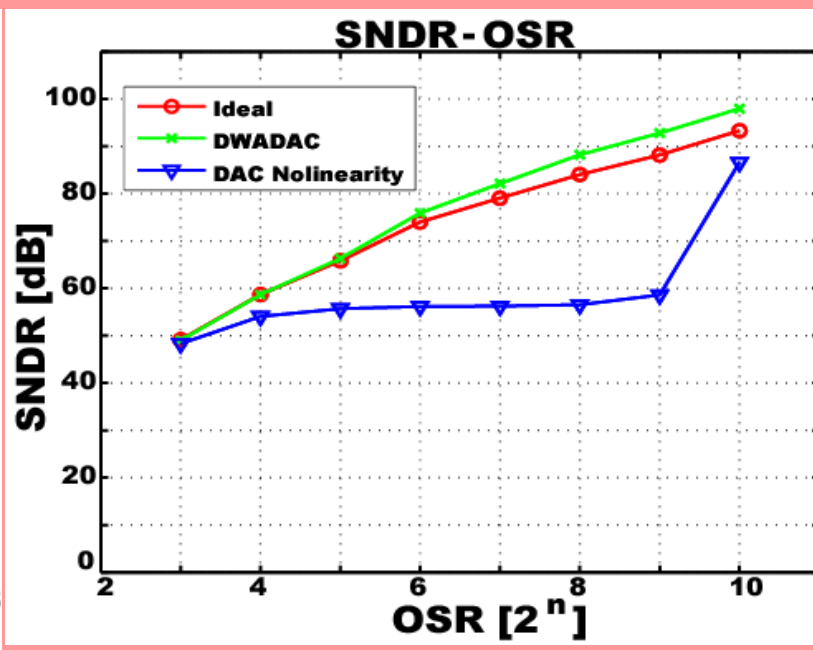
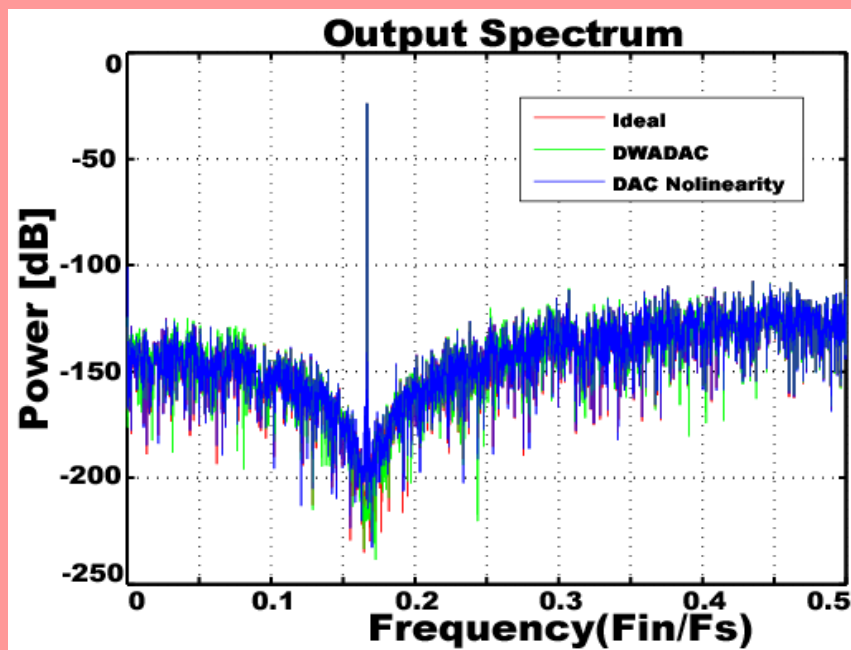
$\Delta\Sigma$ DA変調器への応用

中心周波数 $f_s/6$ の $\Delta\Sigma$ DA変調器



$\Delta\Sigma$ DAでは2段目のフィードバックゲインの調整で極の位置を可変にできる

シミュレーションによる 提案DWAアルゴリズムの効果確認



提案したマルチバンドパス用DWAアルゴリズムで
DAC非線形性によるSNDR劣化の影響を軽減

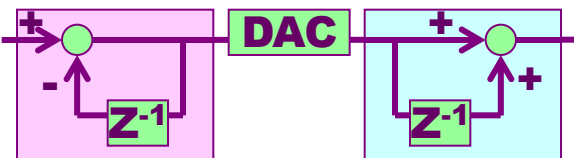
まとめ

- マルチバンドパス $\Delta\Sigma$ 変調器の**DWA**アルゴリズムを提案した。
- マルチバンドパス $\Delta\Sigma$ 変調器の利用例を提案した。

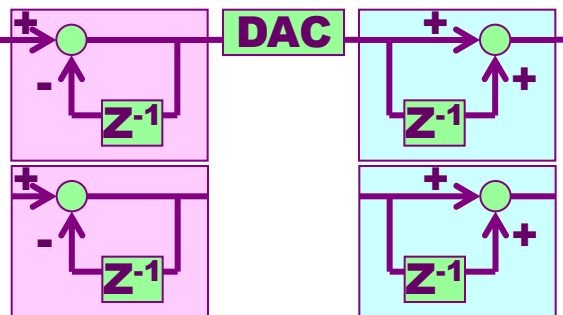
$$\frac{1 - z^{-N}}{1 + z^{-N}}$$

HP ⇒ BP ⇒ Multi BP

HPアルゴリズム

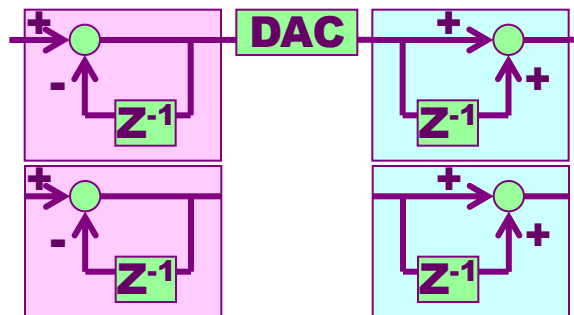


BPアルゴリズム

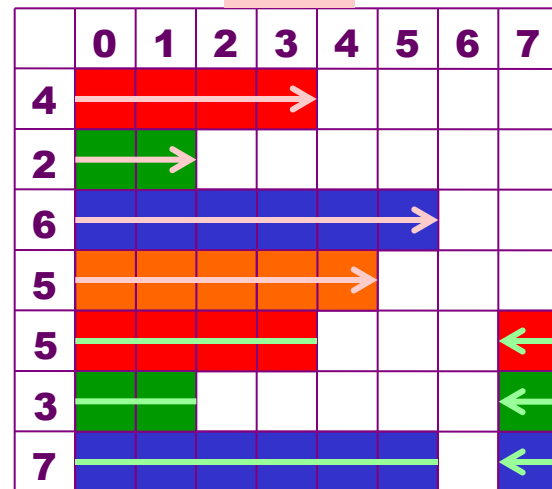
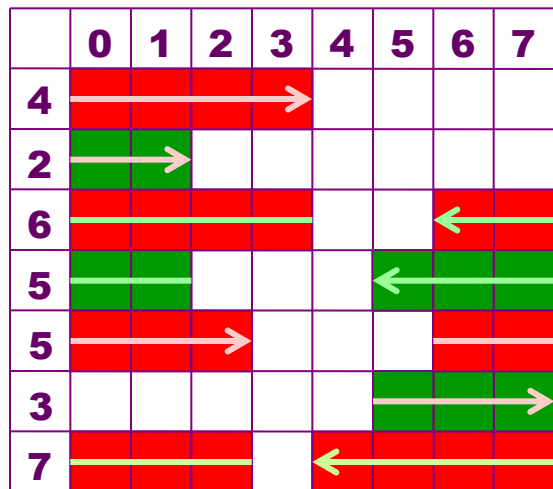
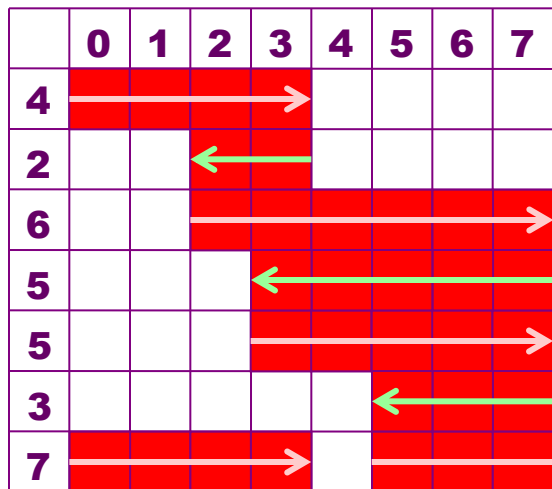


1回の出力ごとに切り替える

マルチBPアルゴリズム



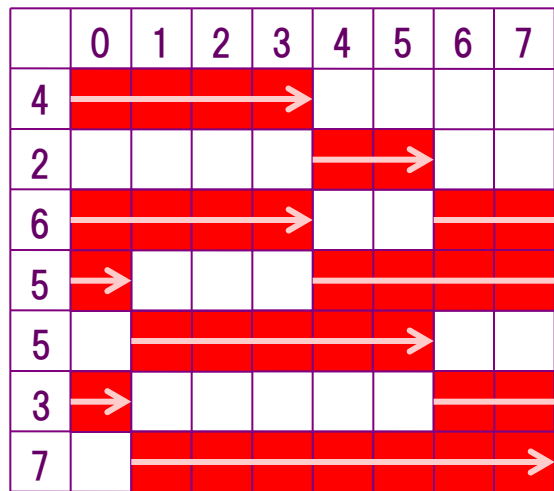
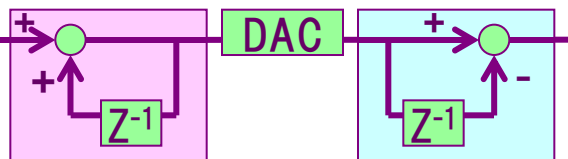
N=4



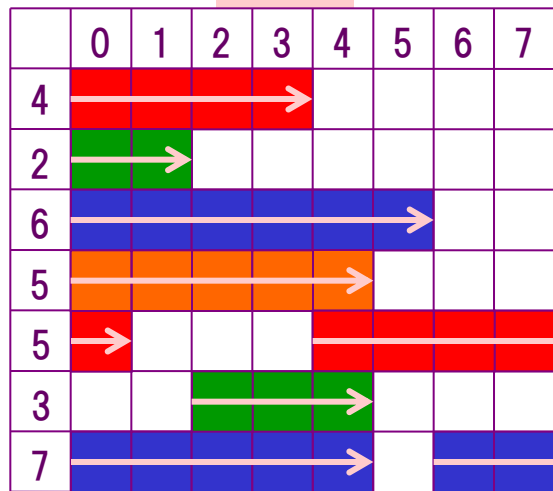
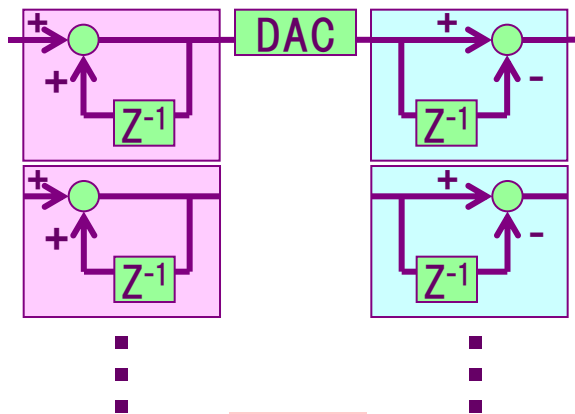
$$\frac{z^{-N}}{1-z^{-N}}$$

LP \Rightarrow Multi BP

LPアルゴリズム

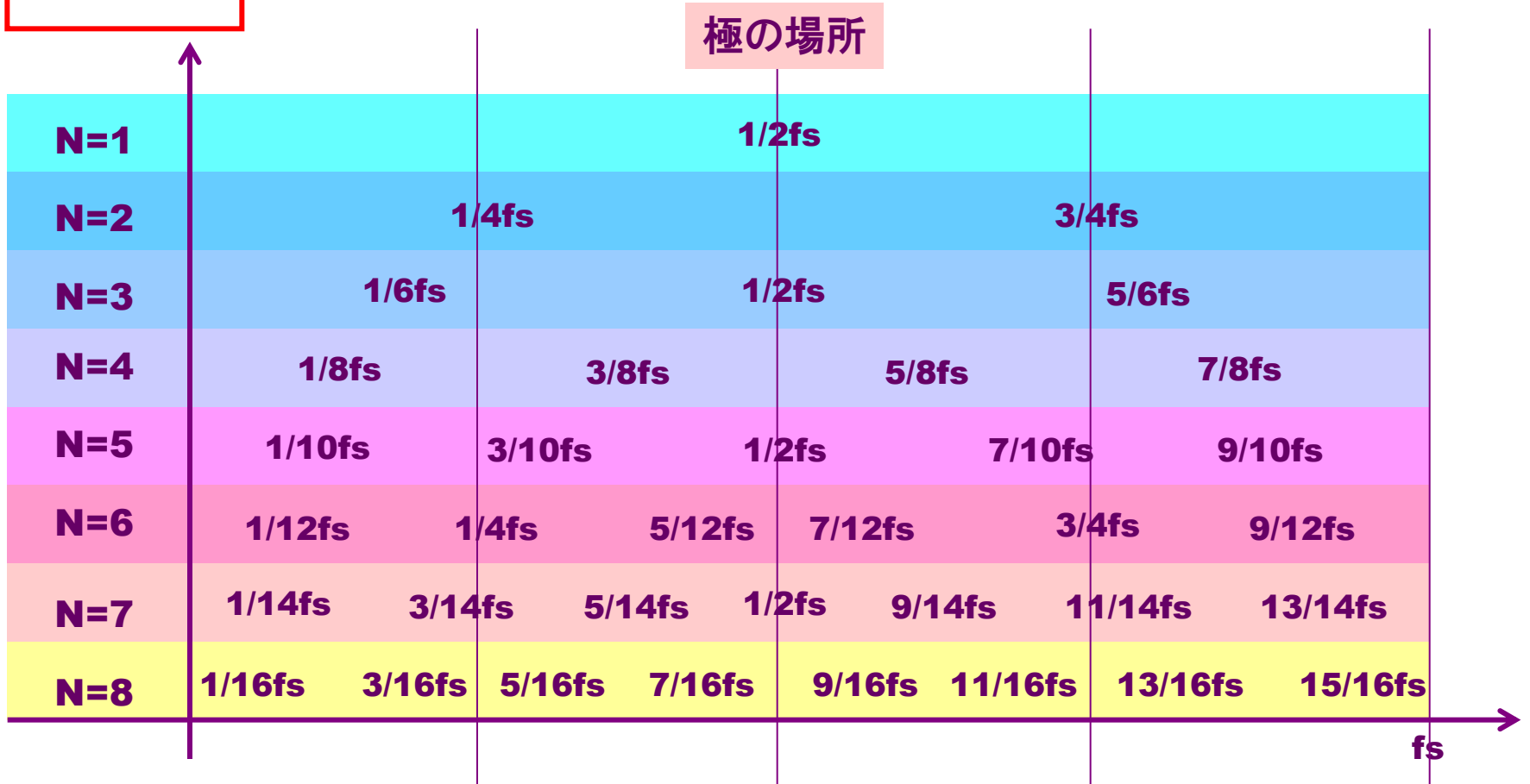


マルチBPアルゴリズム



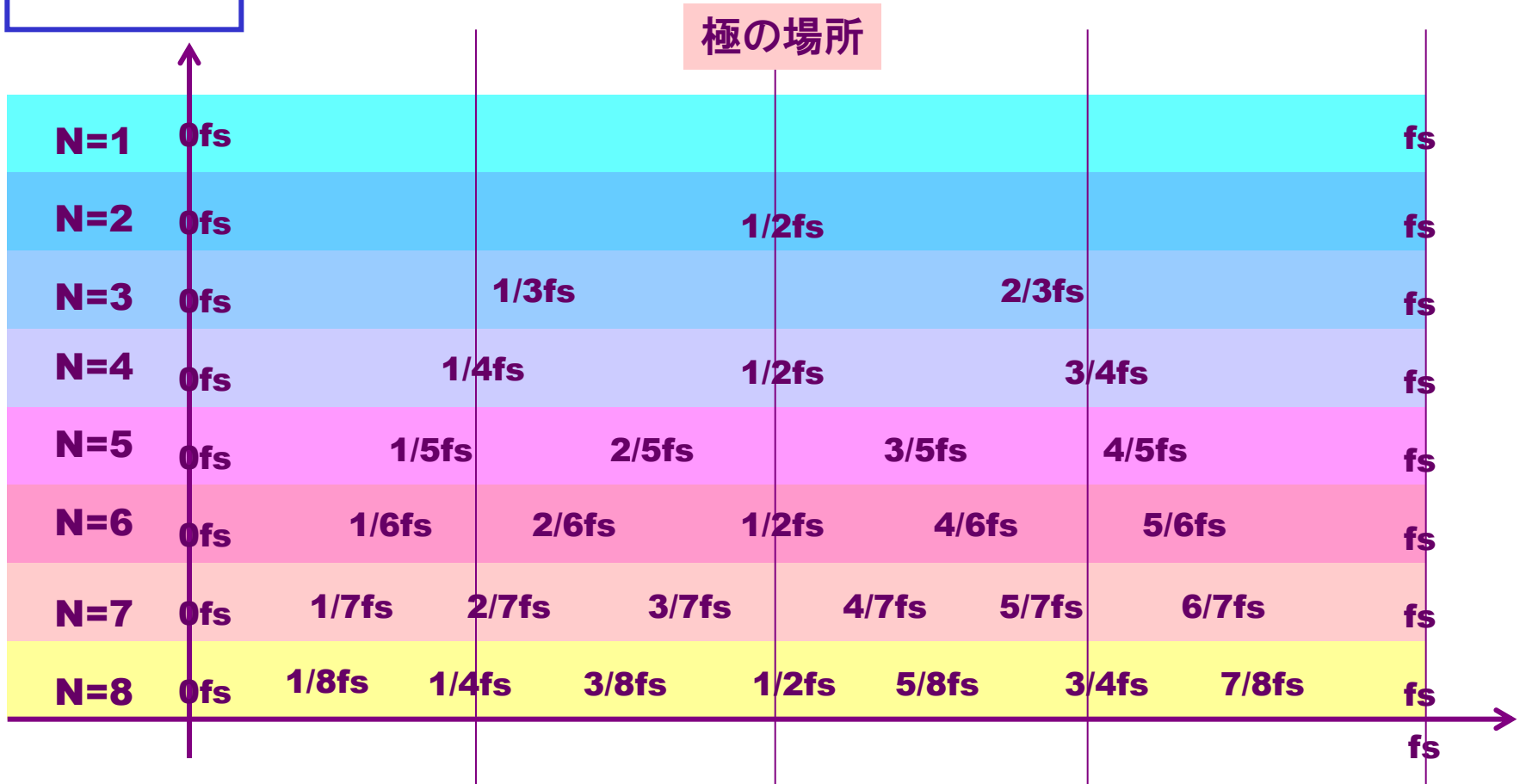
$$\frac{1 - Z^{-N}}{1 + Z^{-N}}$$

DWAの周波数特性

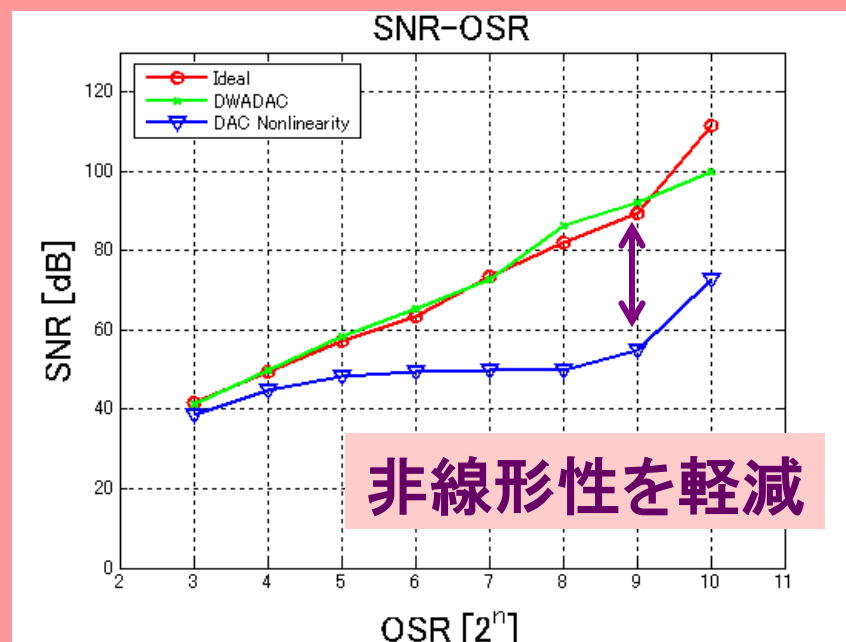
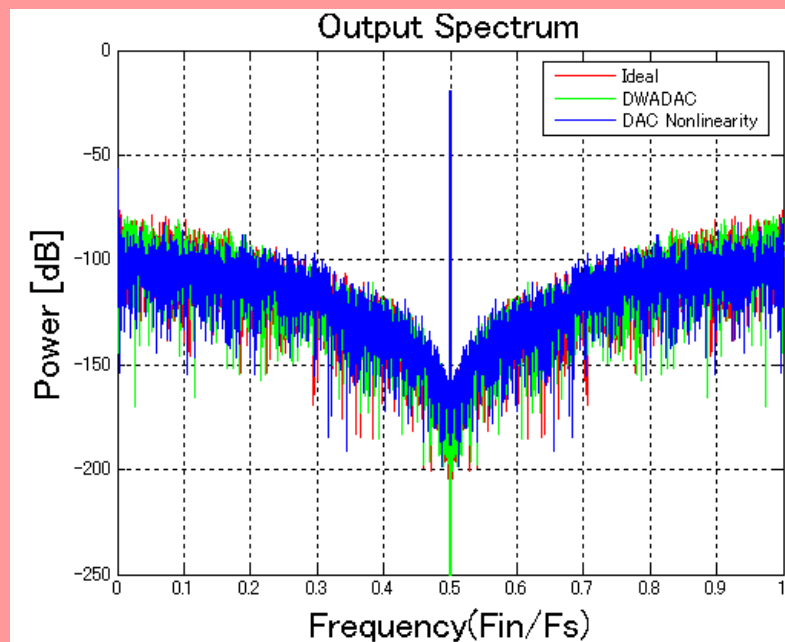


$$\frac{z^{-N}}{1-z^{-N}}$$

DWAの周波数特性



HPアルゴリズムの効果確認



$$\text{SNR[dB]} = 10 \cdot \log \frac{\text{Signal Power}}{\text{Noise Power}} = 10 \cdot \log \frac{V_{\text{Signal(rms)}}^2}{V_{\text{Noise(rms)}}^2} = 20 \cdot \log \frac{V_{\text{Signal(rms)}}}{V_{\text{Noise(rms)}}$$