



発表内容

ナノCMOS時代のアナログ回路 私論

マルチバンドパス AD変調器

連続時間バンドパス AD変調器

- RF サンプリングを目指して

複素バンドパス AD変調器

まとめ



群馬大学

高速 連続時間バンドパス AD変調器アーキテクチャ —RF DAC によるサブサンプリングの実 現—

群馬大学工学部電気電子工学科

通信処理システム工学第二研究室

01305006

上森 将文

指導教官 小林 春夫 教授



発表内容

1. 研究目的
2. バンドパス AD変調器の検討
3. RF DACの原理と動作
4. クロックジッタの
 バンドパス AD変調器精度への影響
5. まとめと今後の課題



群馬大学

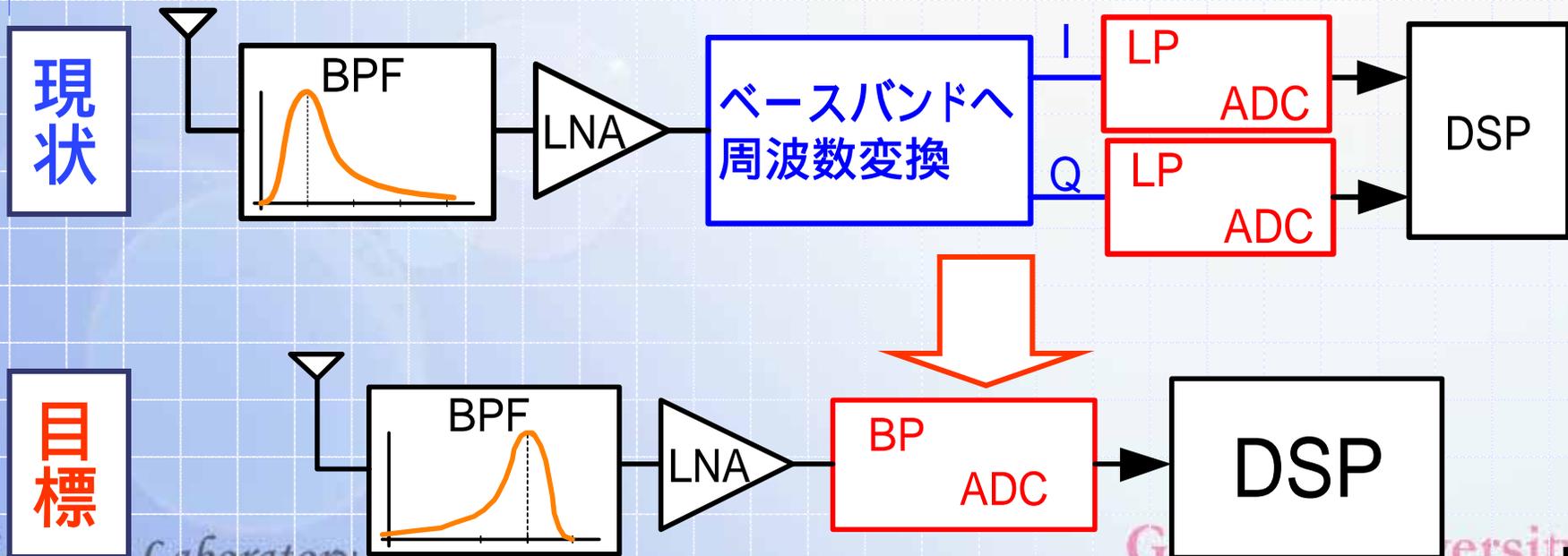
研究目的



研究目標

◆ 携帯電話、無線LAN等の受信機アナログフロントエンド部
ソフトウェア無線

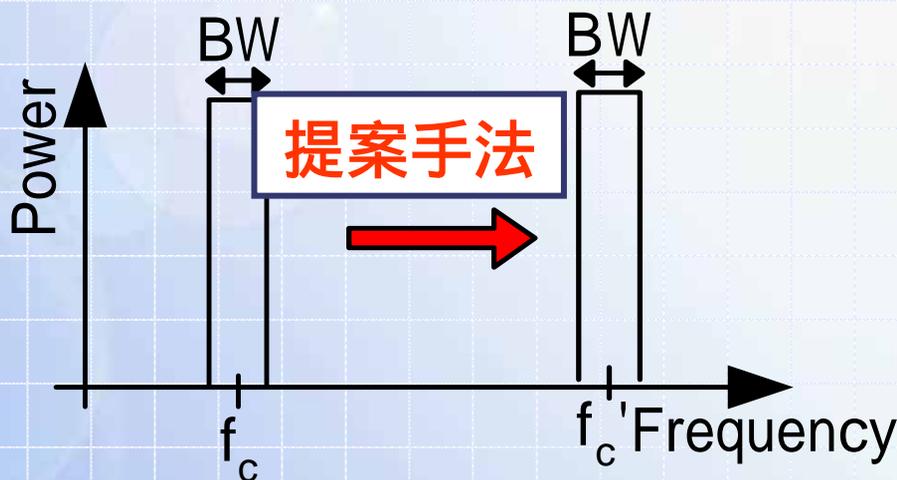
- RF信号を直接AD変換
- 低消費電力、高精度
- アナログ最小、デジタルリッチな回路構成





AD変換器の実現アプローチ

- ◆ 低消費電力 連続時間バンドパス AD変調器
- ◆ 高周波 サブサンプリング
- ◆ 高精度 ジッタ影響小のDAC
- マルチビット
- インターリーブ



3倍の中心周波数



群馬大学

バンドパス

AD変調器
の検討



AD変調器の構成

◆ 離散時間 AD変調器

提案構成では連続時間 AD変調器の

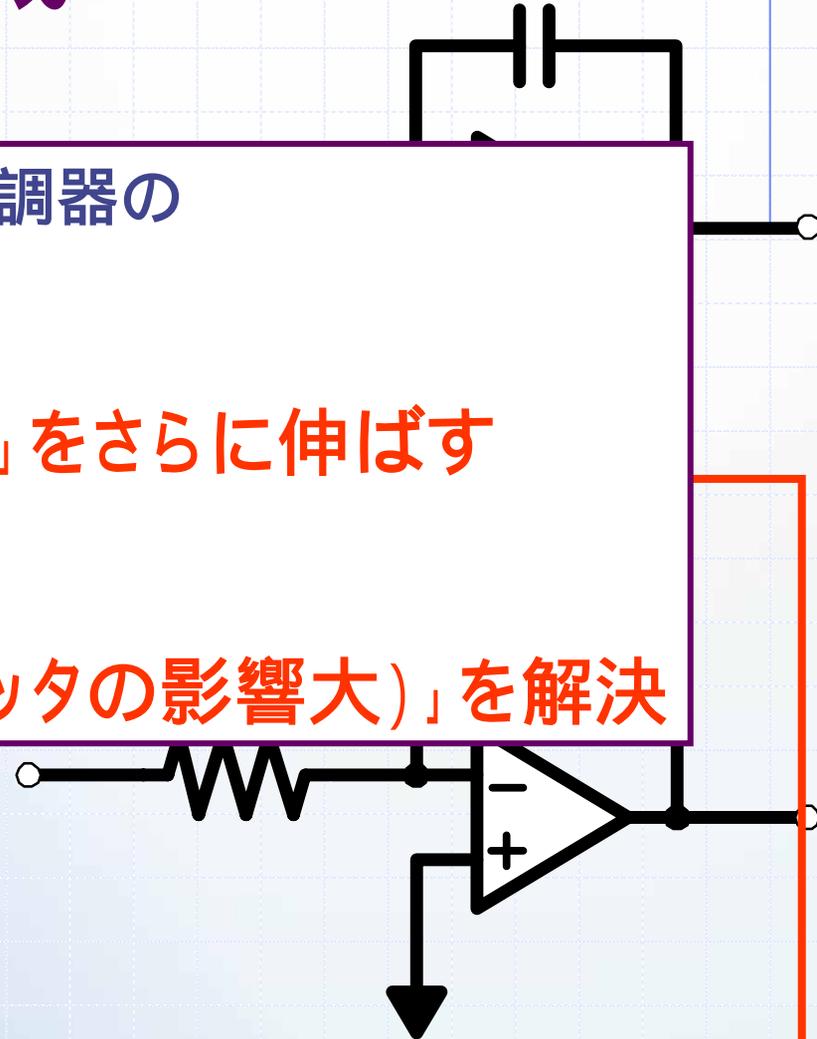
メリットの

「高周波信号を扱える」をさらに伸ばす

デメリットの

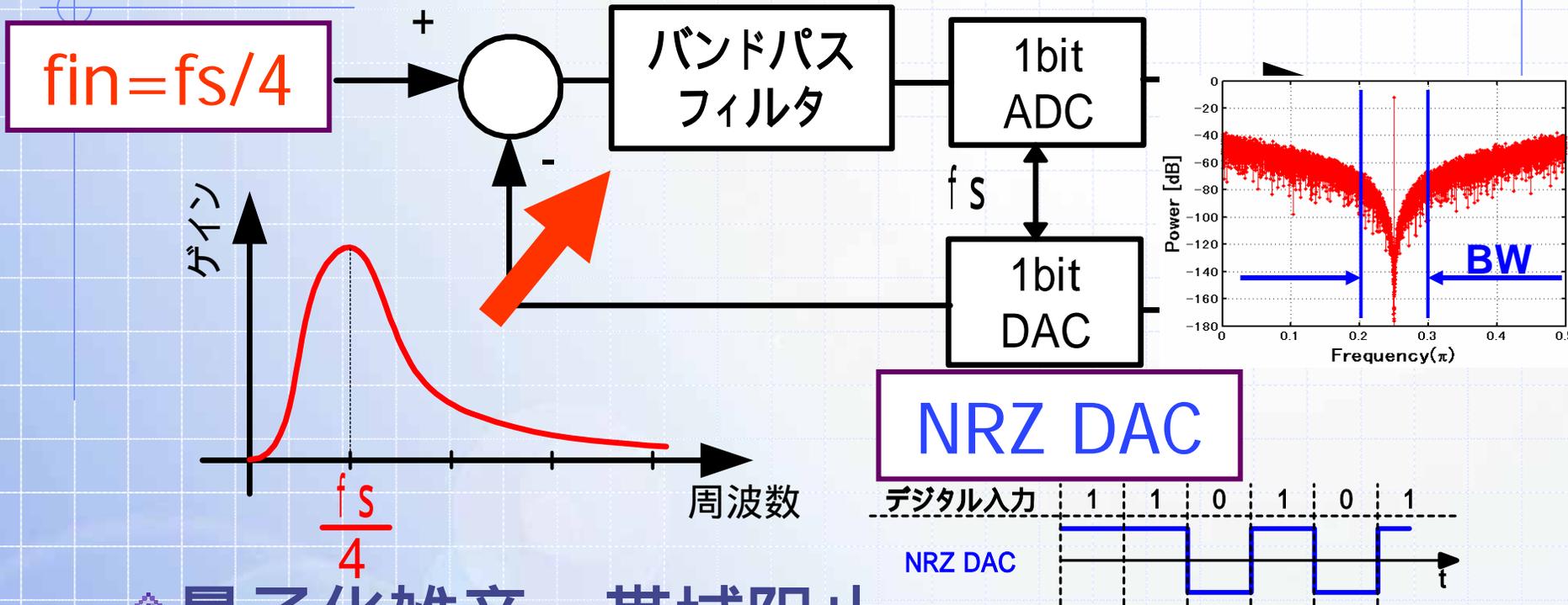
「低精度(DACのクロックジッタの影響大)」を解決

- 低消費電力
- 高速・高周波信号を扱える



従来の 連続時間バンドパス

AD変調器



◆量子化雑音 帯域阻止

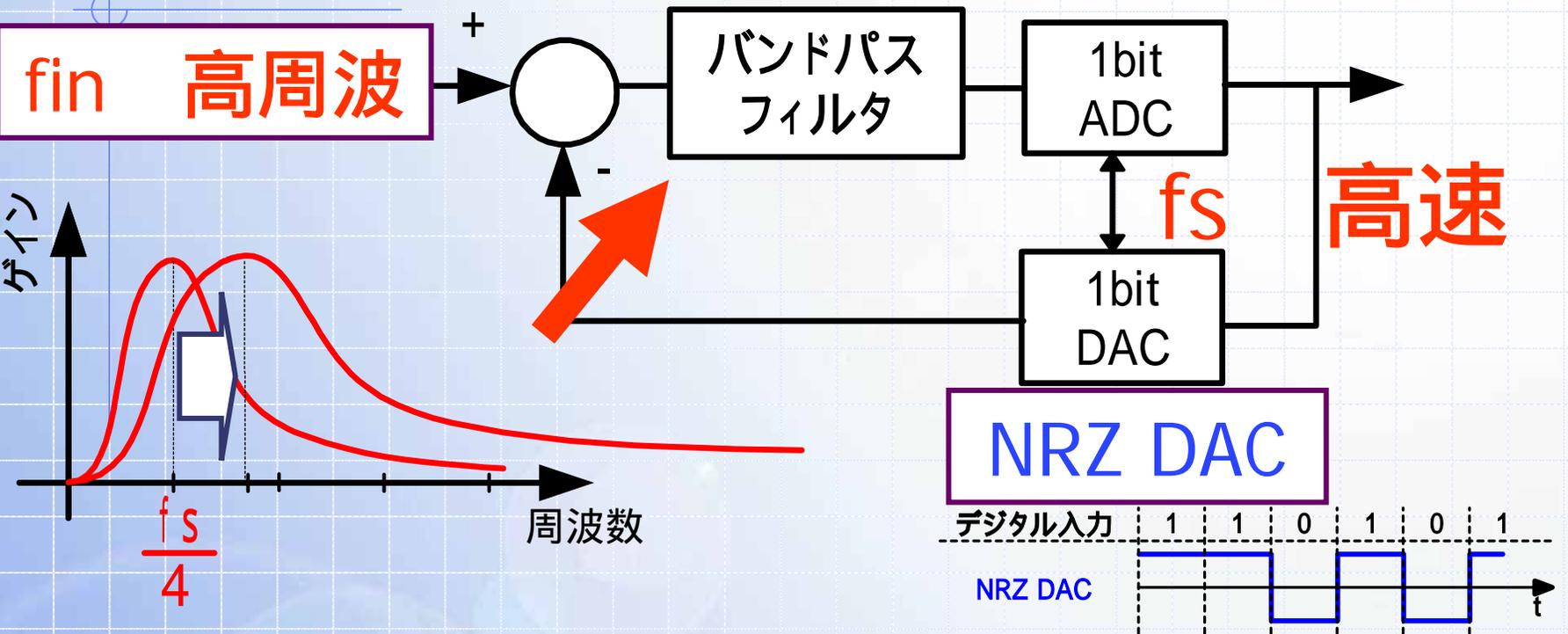
信号帯域での高精度AD変換を実現

◆最大入力中心周波数 = $f_s/4$



従来の 連続時間バンドパス

AD変調器



最大入力中心周波数 f_{in}

内部ADC・DACの速度 f_s により制限

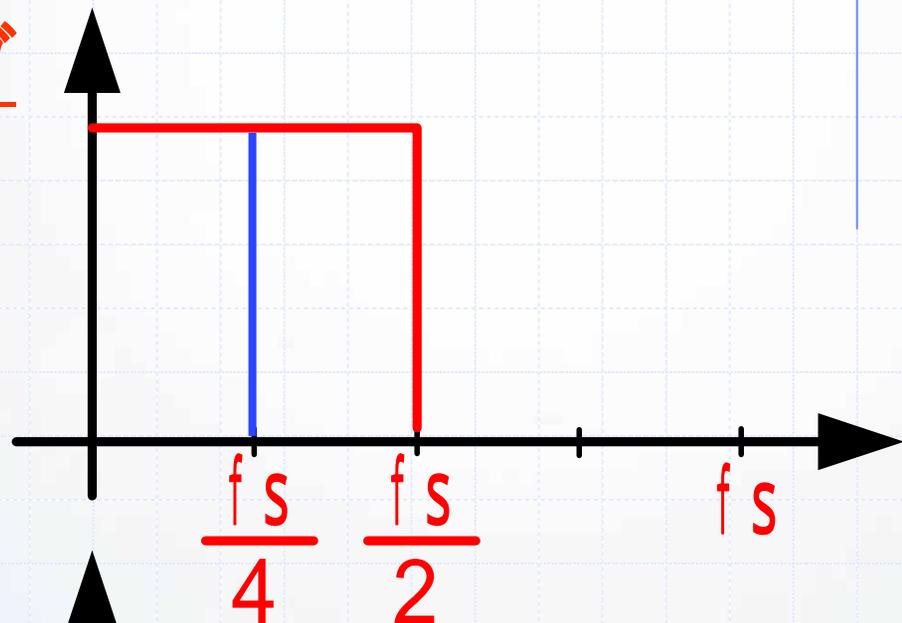
($f_{in} = f_s/4$)

サブサンプリング

◆従来のバンドパス AD変調器

○ ナイキストサンプリング

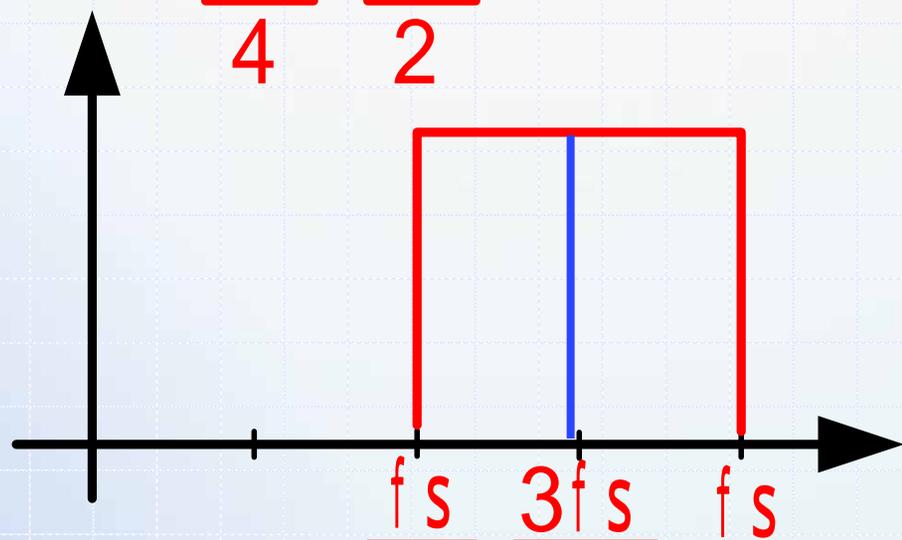
- 中心周波数: $f_s/4$
- 信号帯域: $0 \sim f_s/2$



◆提案手法

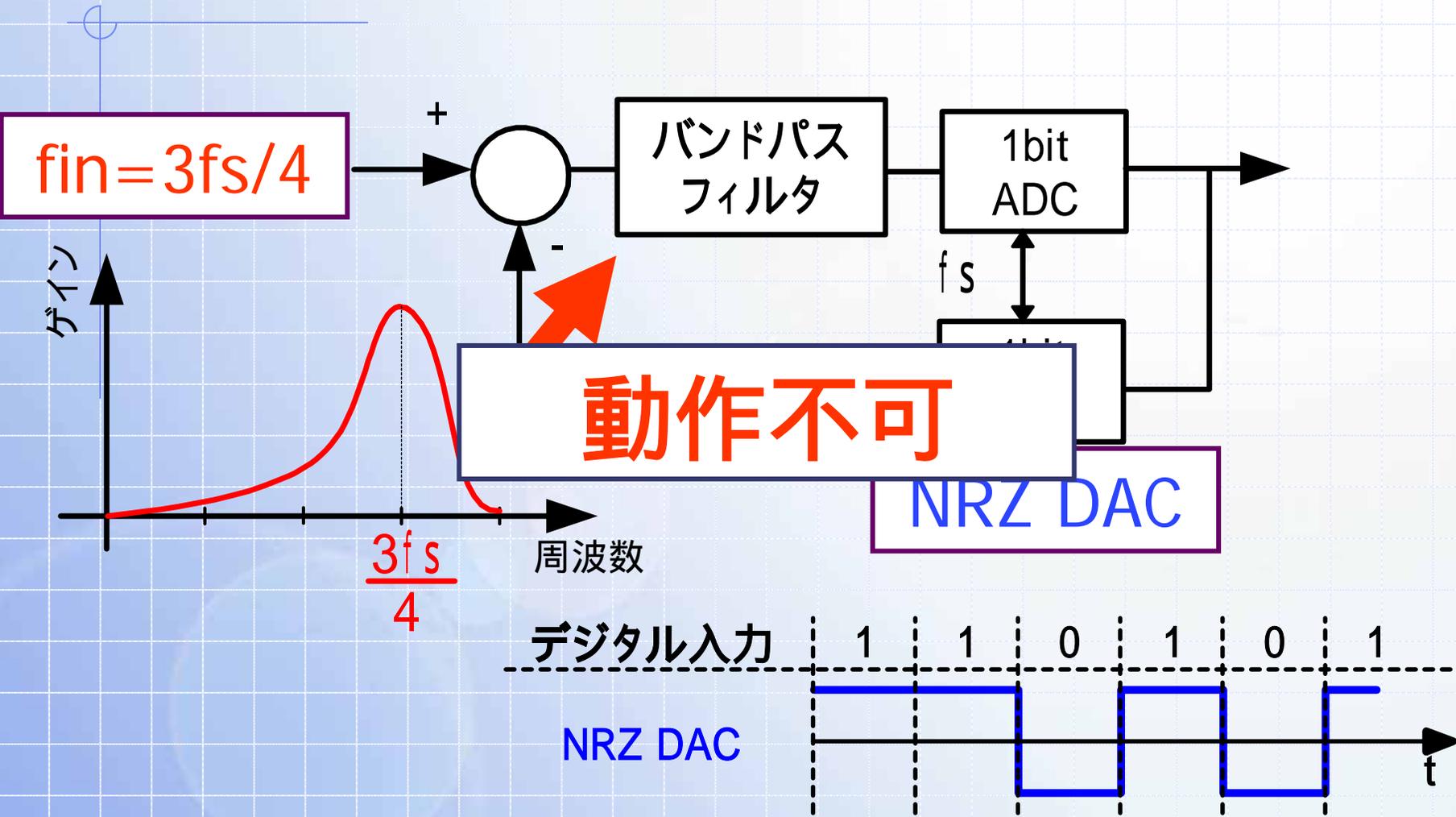
サブサンプリング

- 中心周波数: $3f_s/4$
- 信号帯域: $f_s/2 \sim f_s$

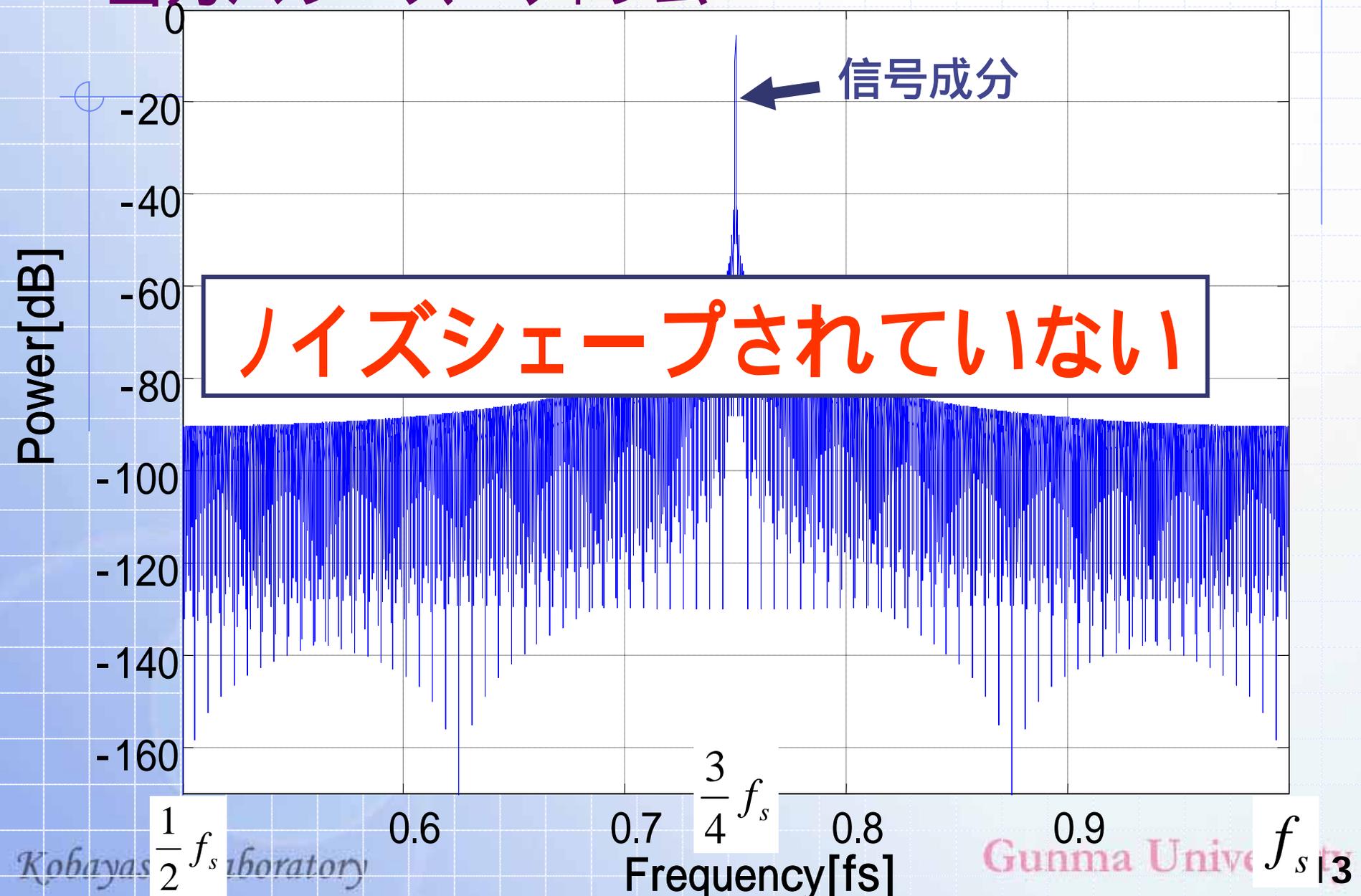


サブサンプリング 連続時間バンドパス

AD変調器(1)

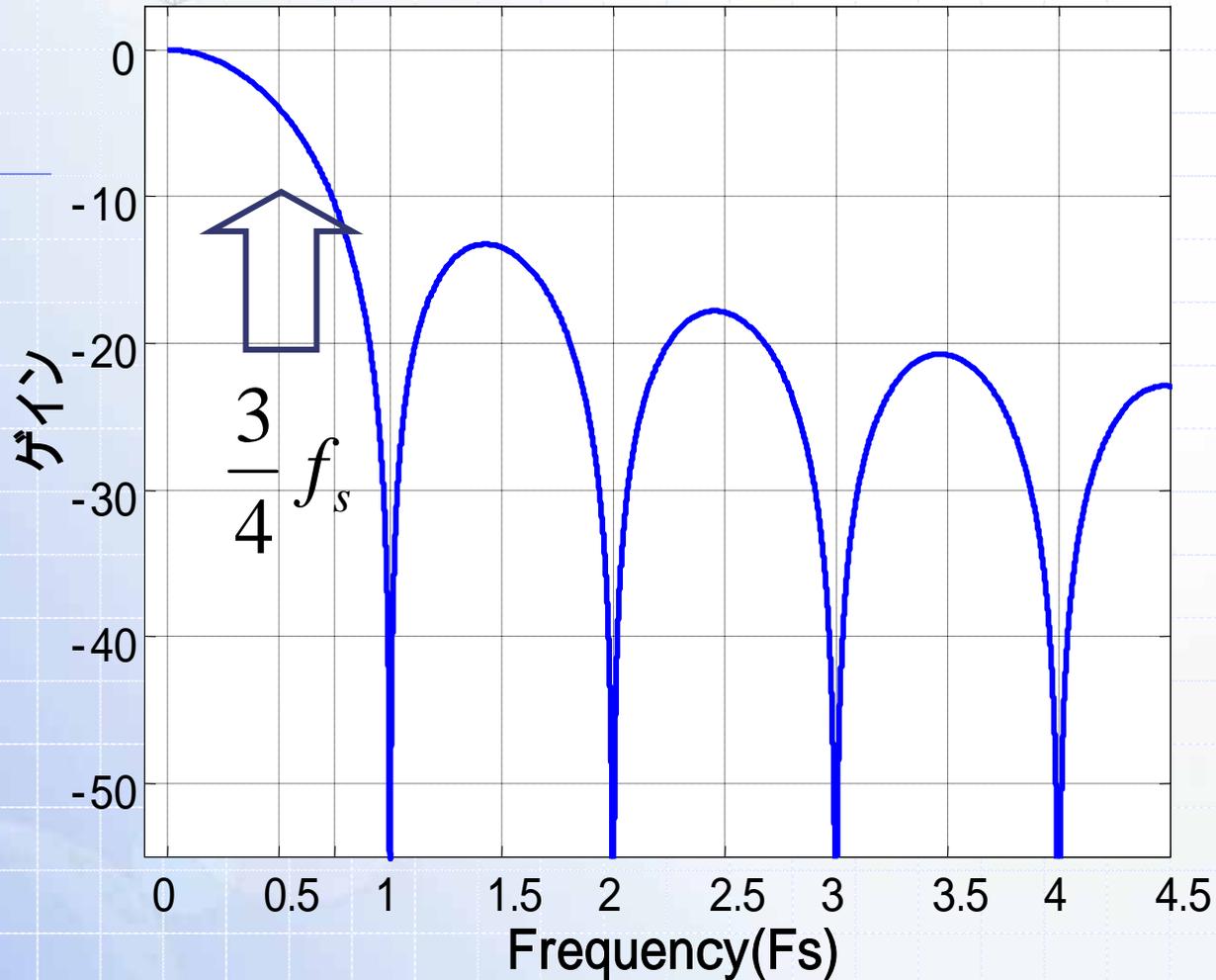


NRZ DAC使用のバンドパス AD変調器 出力パワースペクトラム



NRZ DACのインパルス応答のゲイン特性

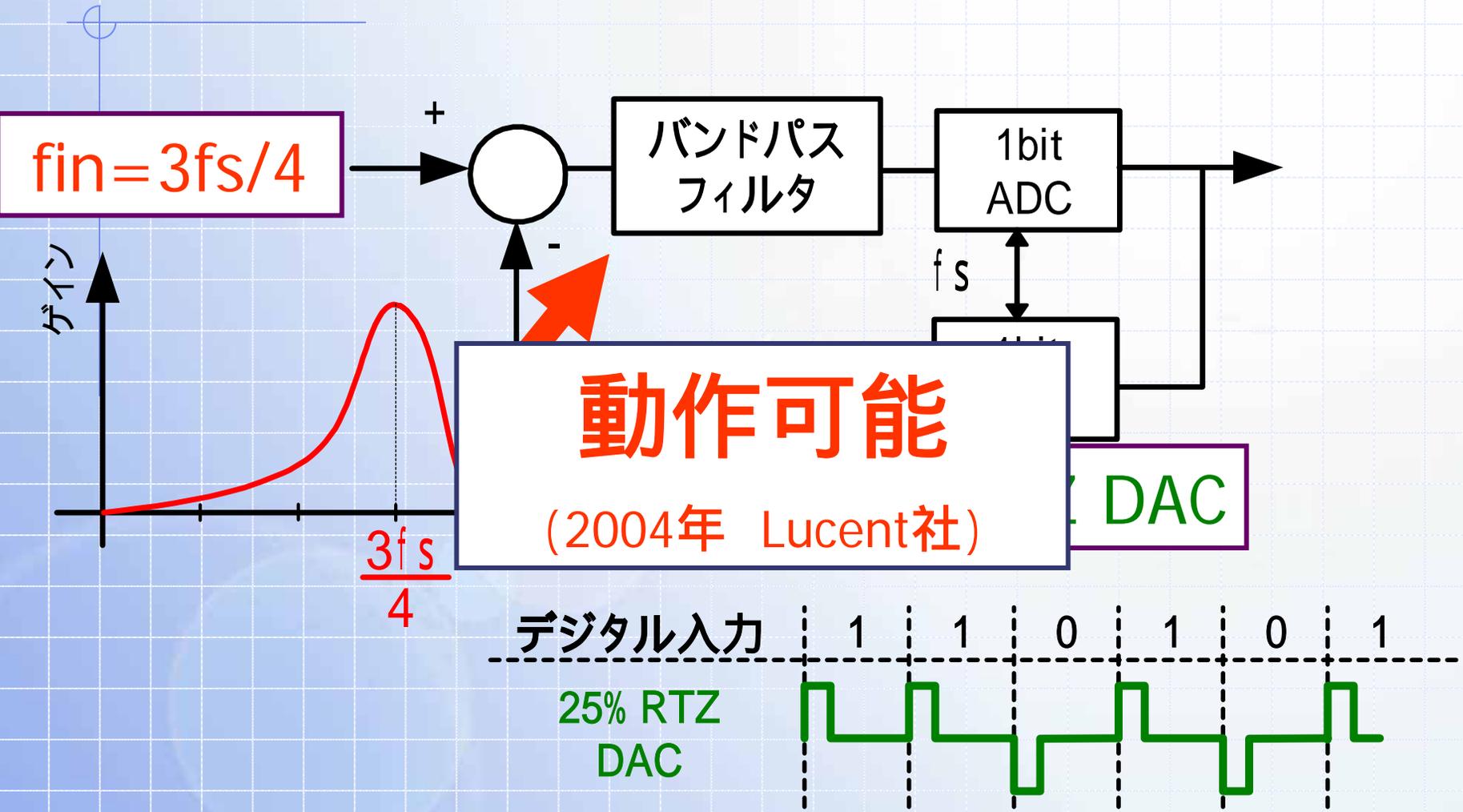
考察



◆ NRZ DACでは $3f_s/4$ の成分を上手く伝達できない
サブサンプリング動作不可

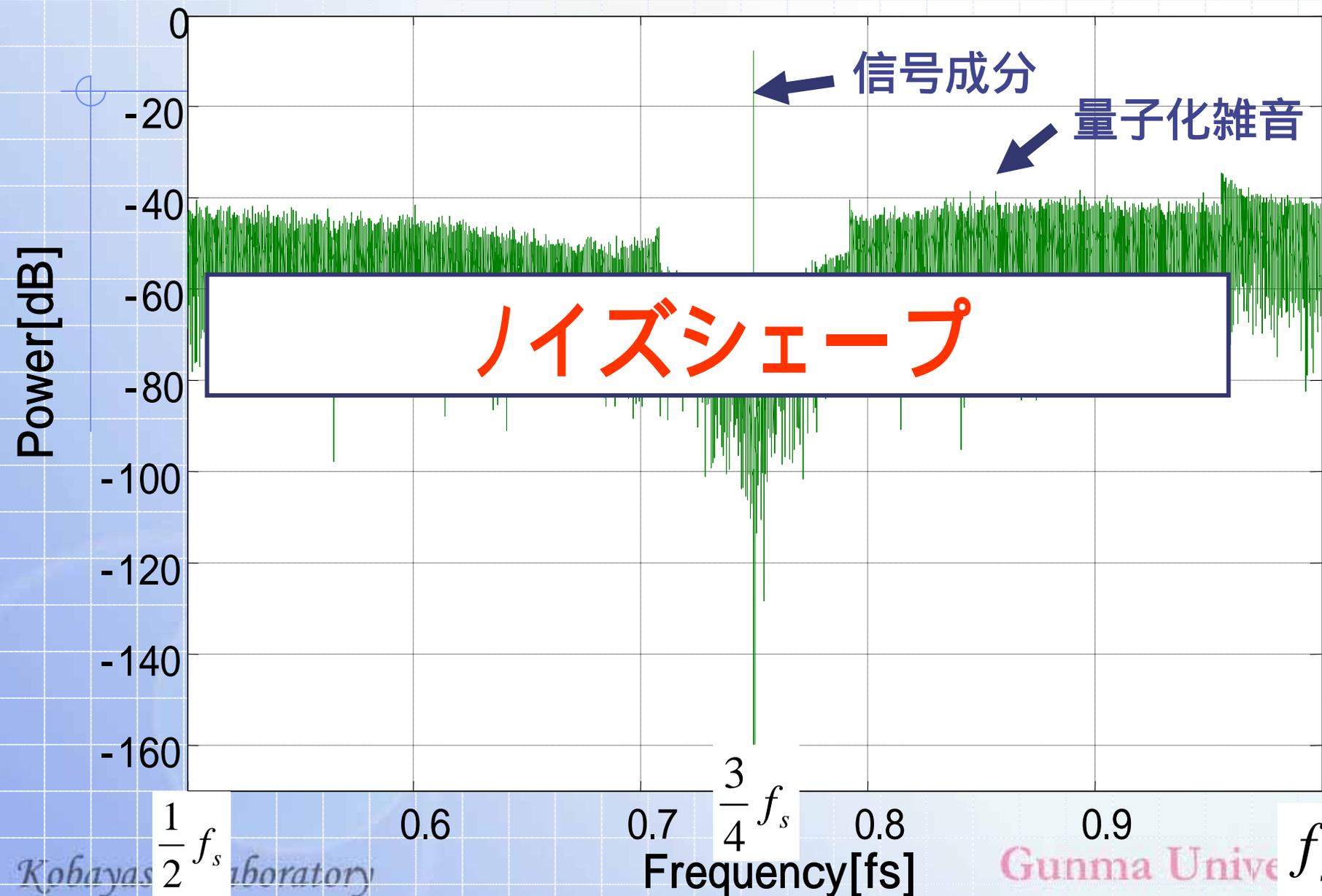
サブサンプリング 連続時間バンドパス

AD変調器(2)



25% RTZ DAC使用のバンドパス 出力パワースペクトラム

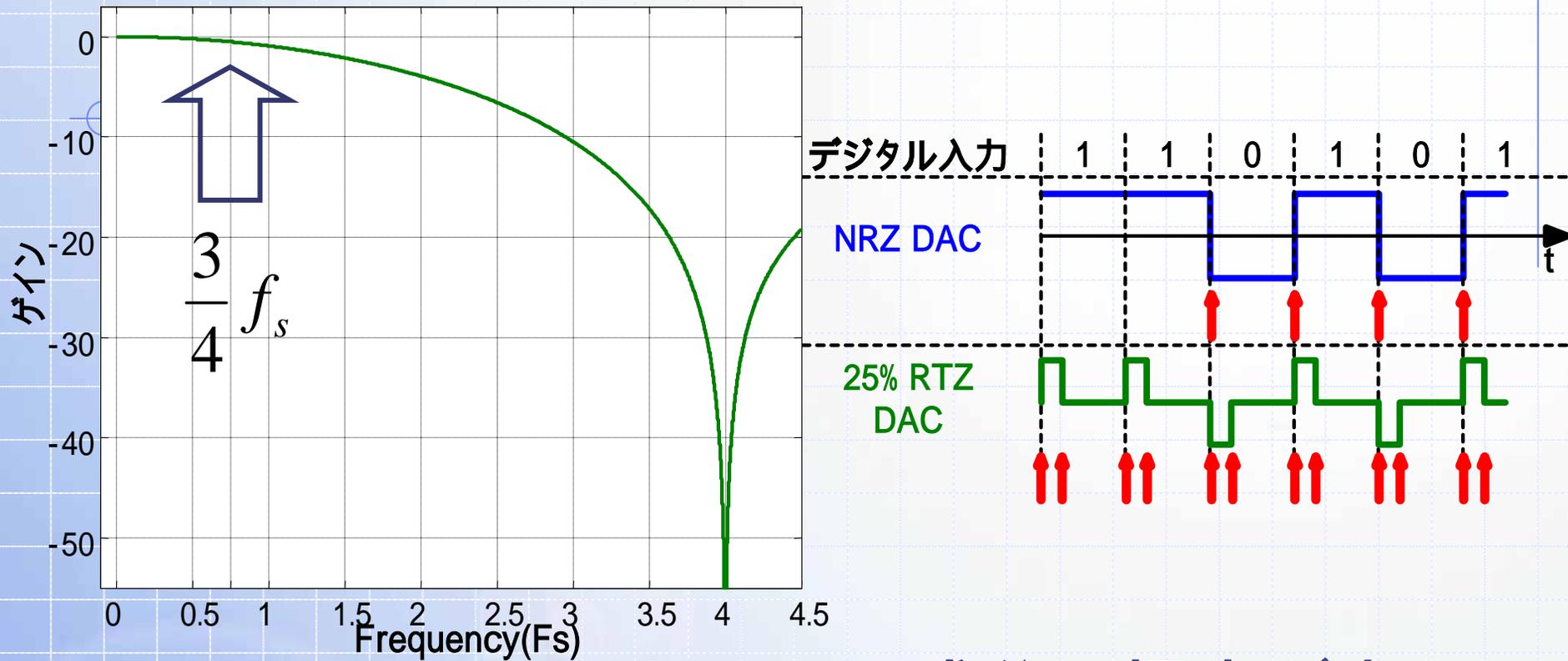
AD変調器



考察



25% RTZ DACのインパルス応答のゲイン特性



◆ 25% RTZ DACでは $3f_s/4$ の成分の損失が少ない

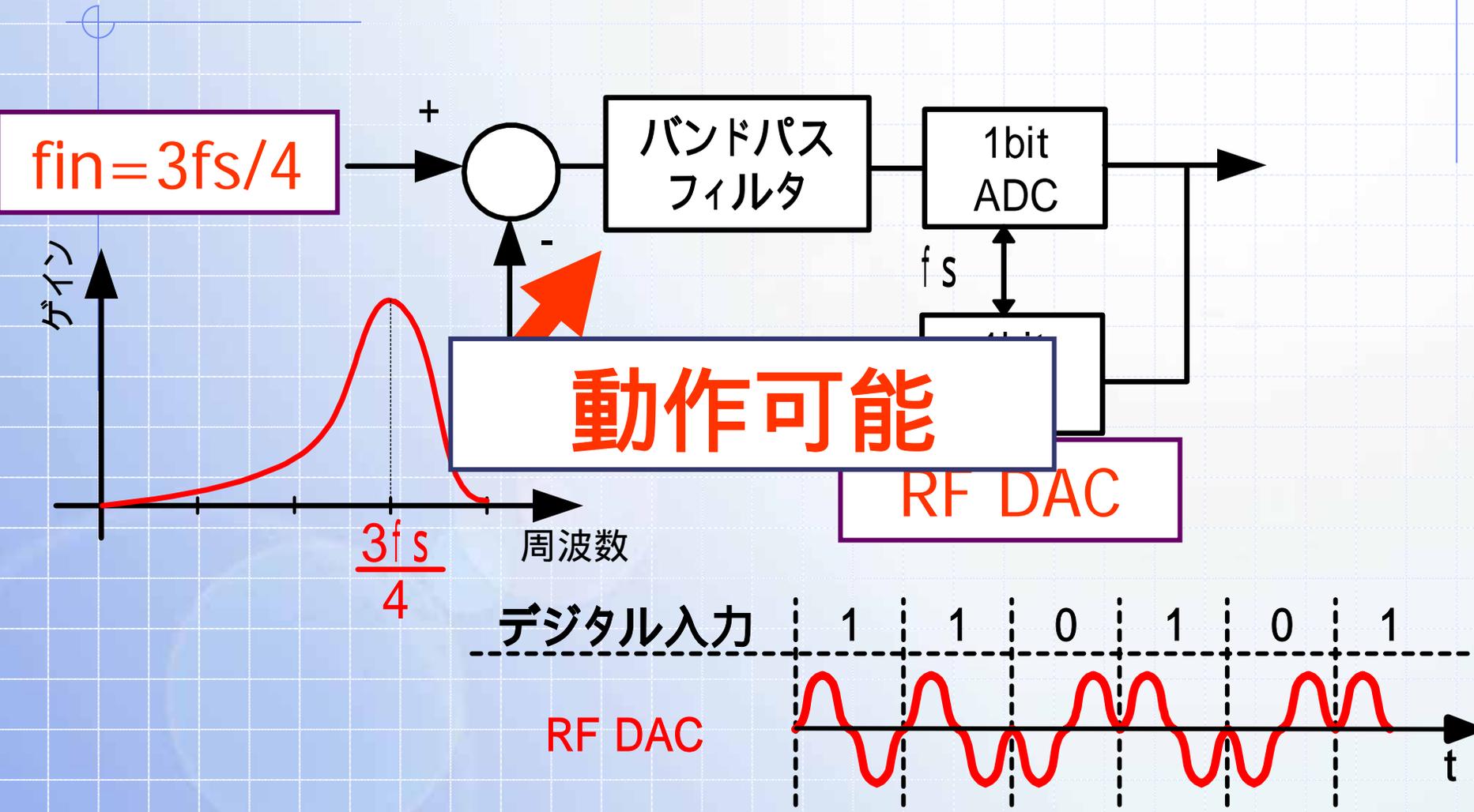
サブサンプリング動作可能

◆ 信号の立ち上がり、立下り共に影響

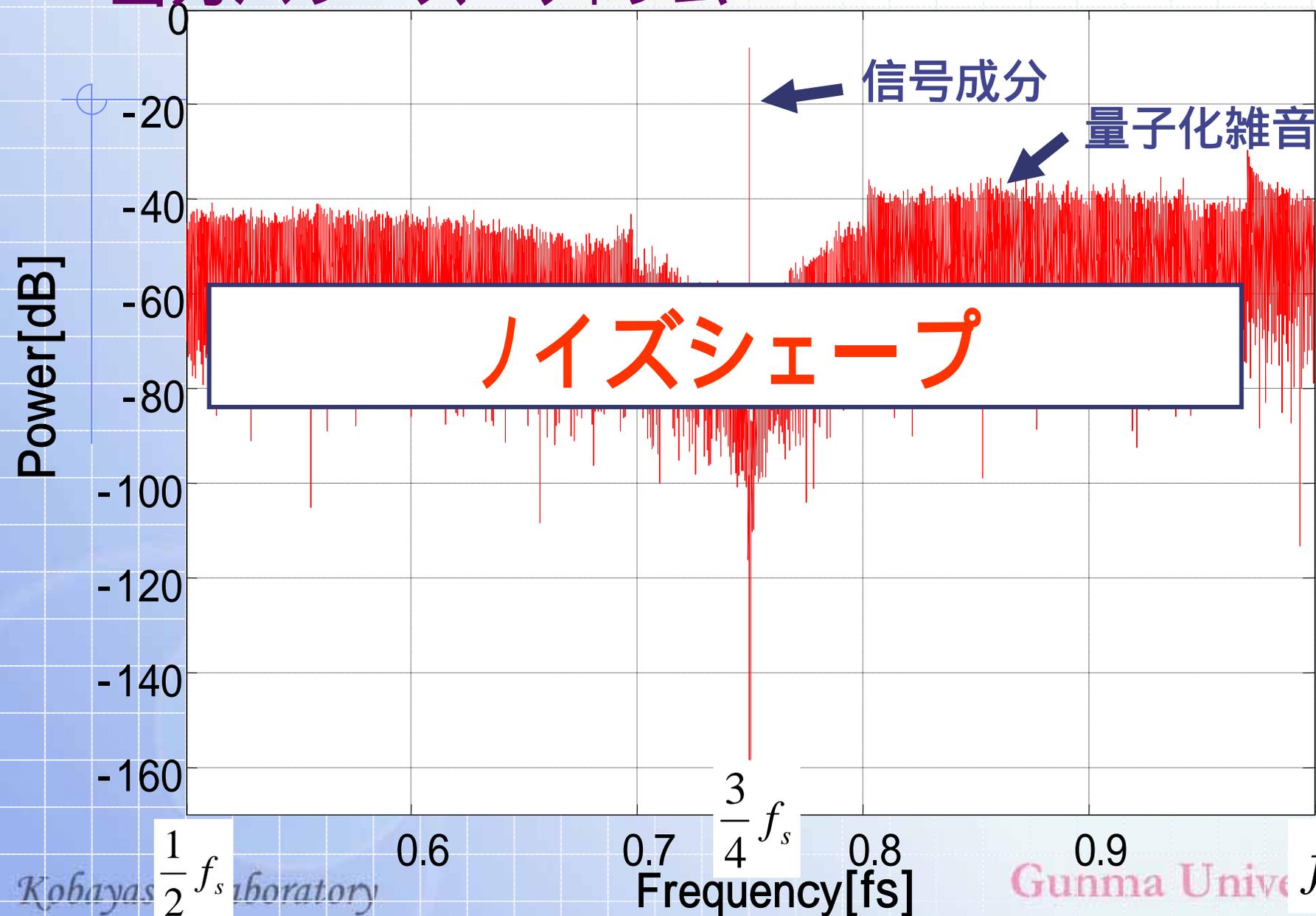
ジッタの影響大

提案サブサンプリング 連続時間バンドパス

AD変調器(3)

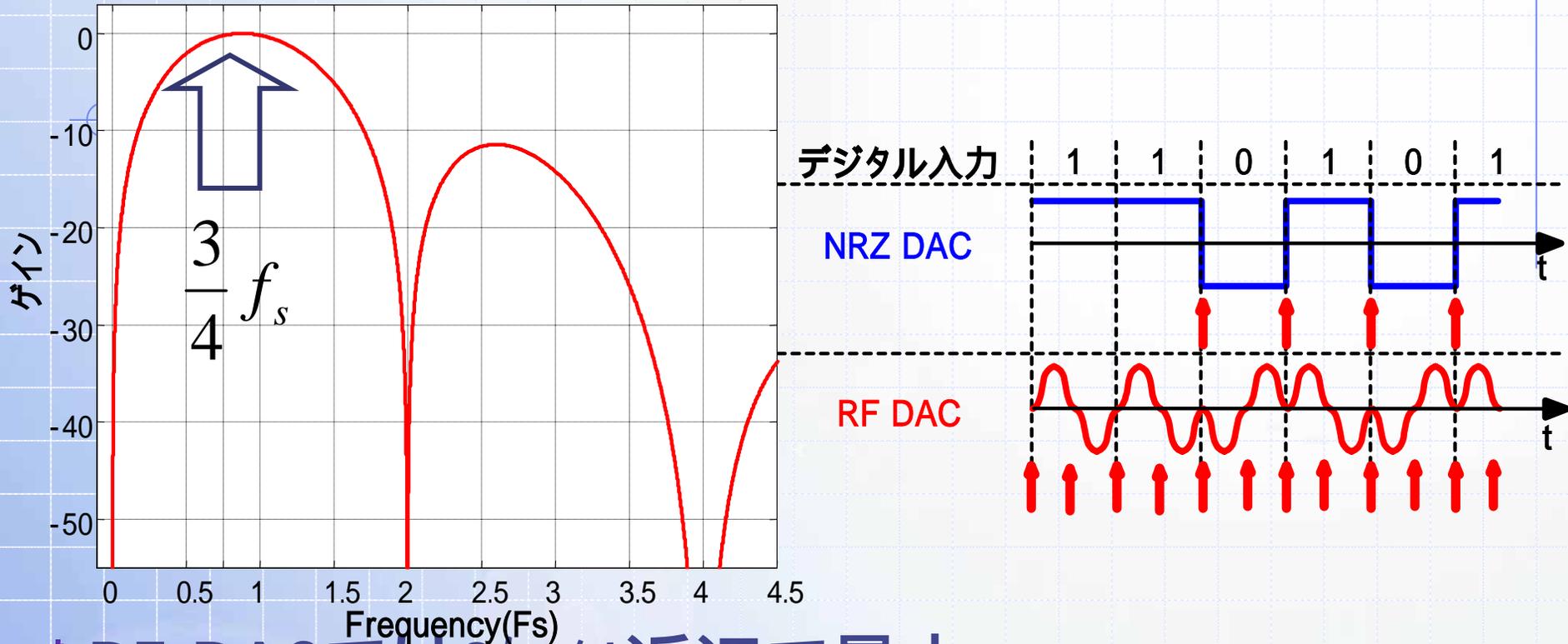


RF DAC使用のバンドパス AD変調器 出力パワースペクトラム



考察

RF DACのインパルス応答のゲイン特性



◆ RF DACでは $3f_s/4$ 近辺で最大

サブサンプリング動作可能

◆ クロックタイミングでスルーレート0

ジッタによるAD変換精度劣化小



RF DACの原理と動作 (Radio Frequency DAC)

DAC単体は2004年M.I.Tより提案

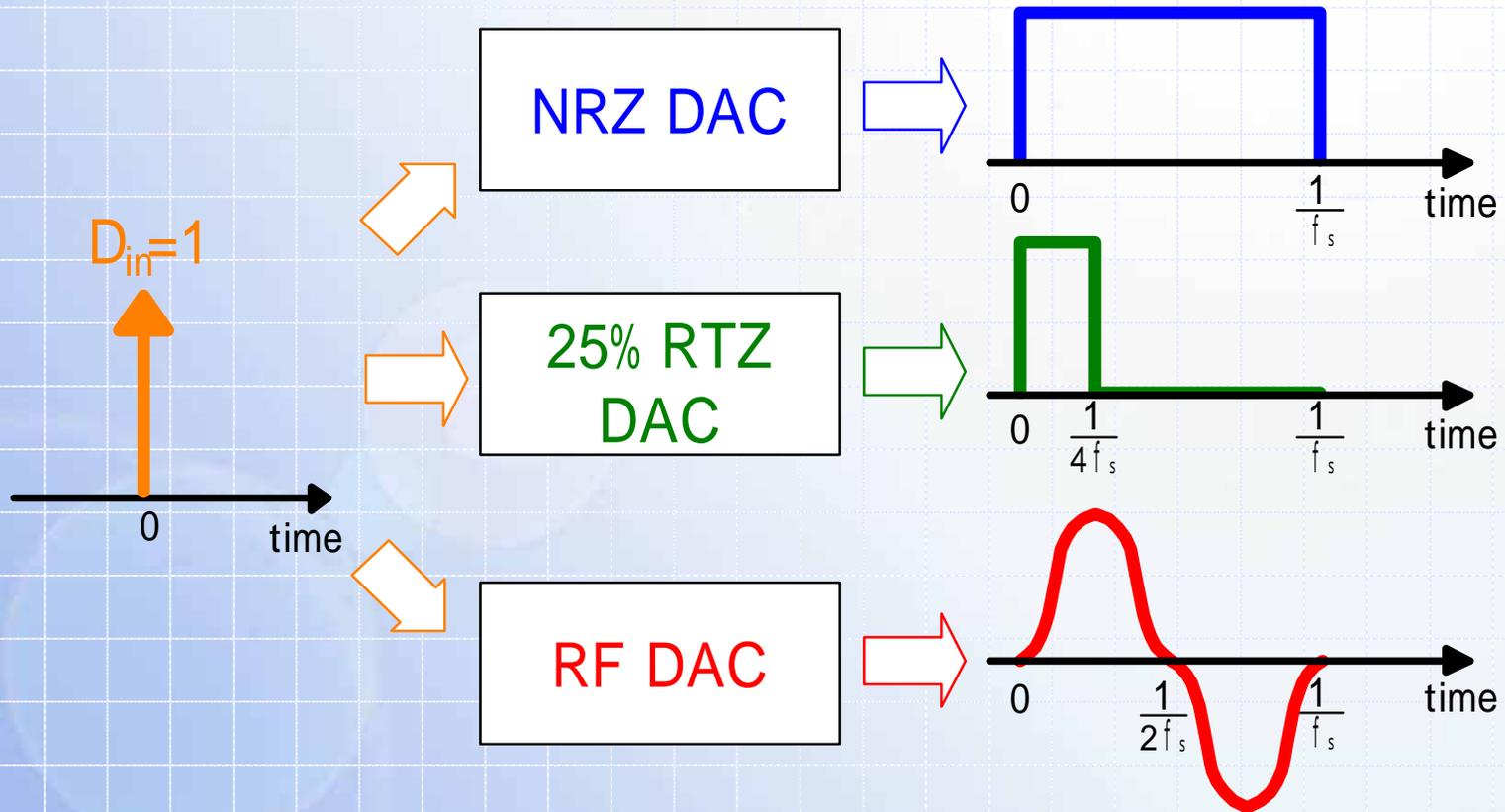
2005年群大 バンドパス

AD変調器への応用



RF DACの動作(1)

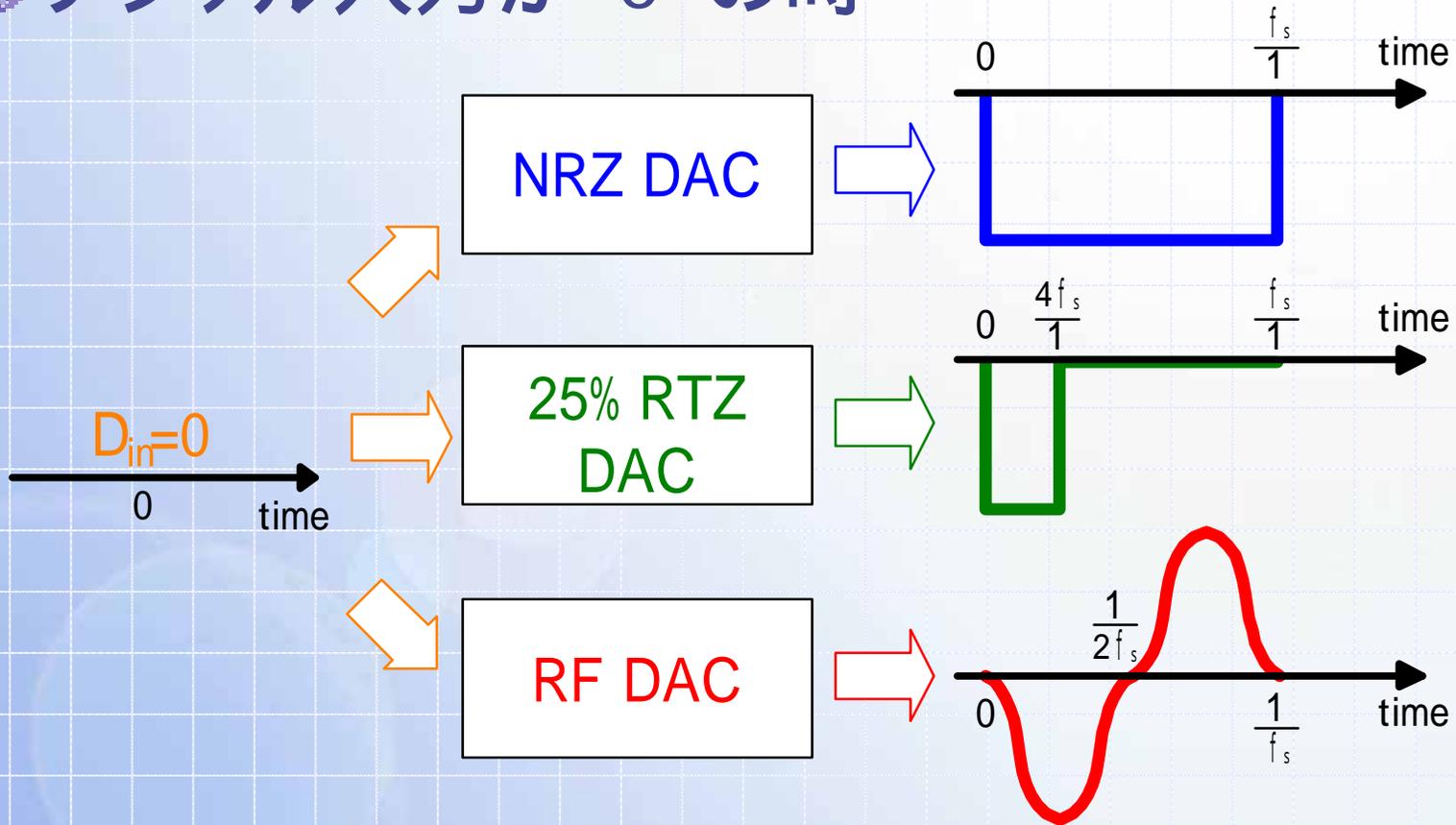
◆ デジタル入力が“1”の時





RF DACの動作(2)

◆ デジタル入力が“0”の時



NRZ DAC と RF DAC と 25% RTZ DAC

—動作の比較—

◆ 例えば、

デジタル入力

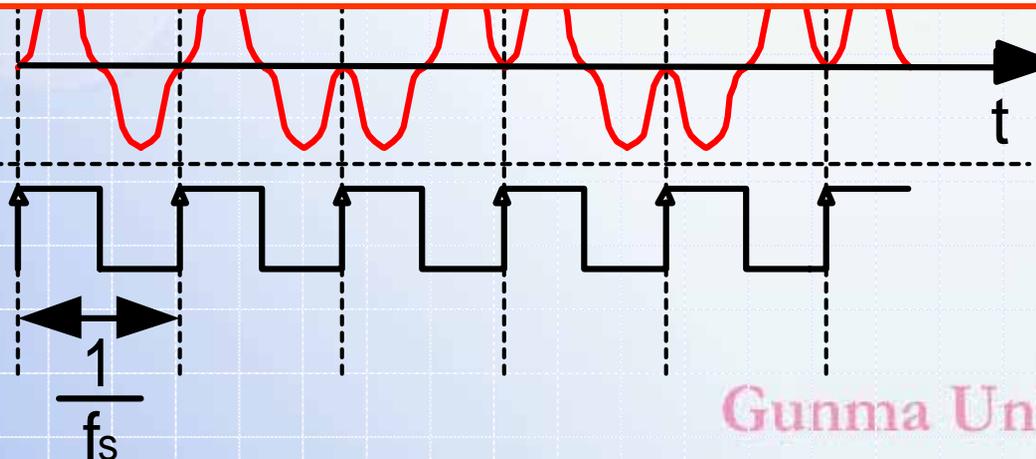
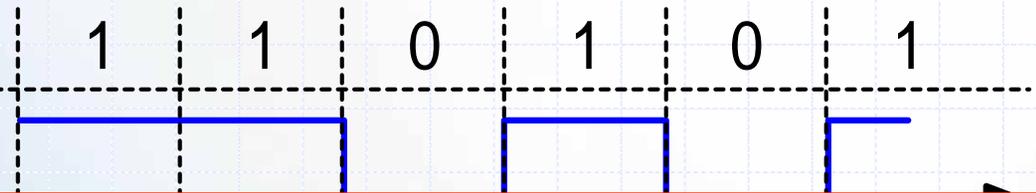
1 1 0 1 0 1

サンプリングタイミングで

RF DACはスルーレートが0

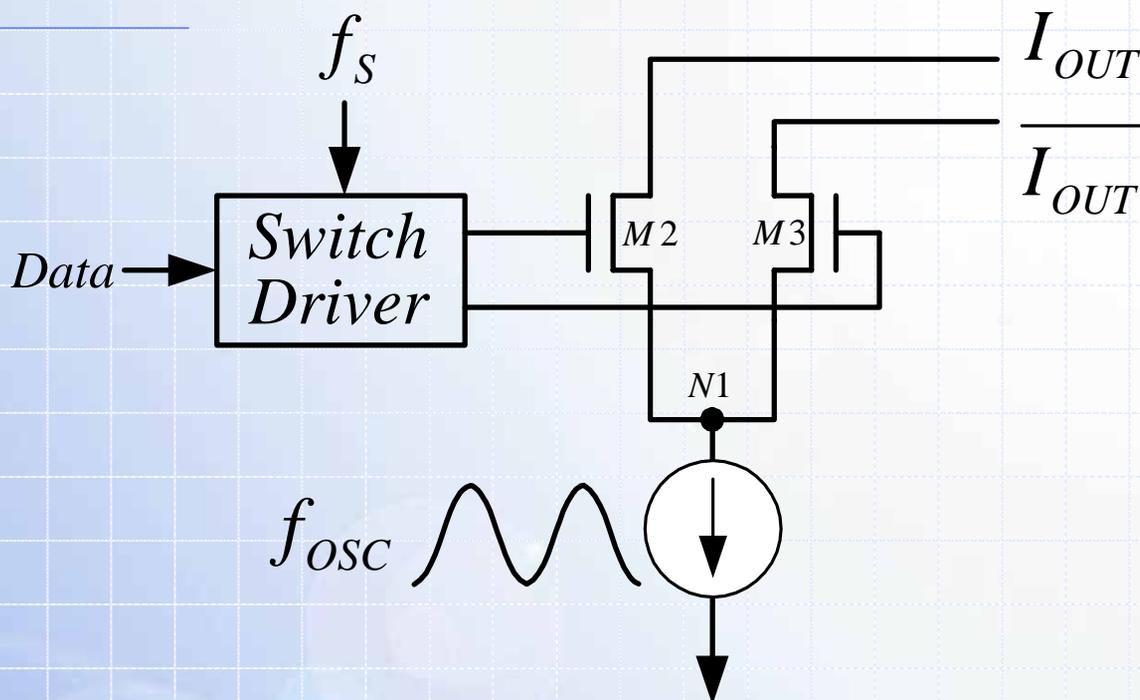
RF DAC

サンプリング
クロック





RF DACの実現回路構成

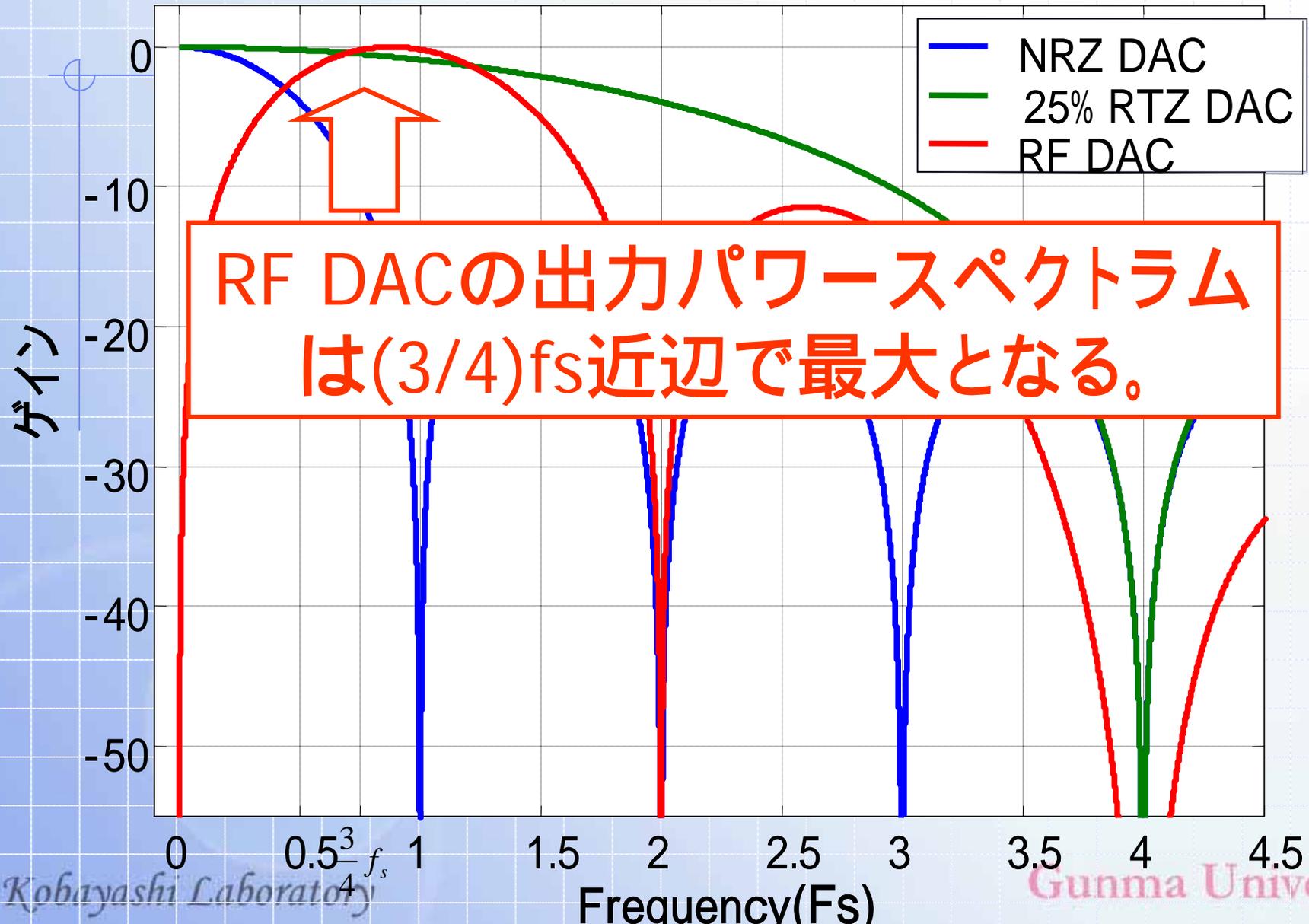


- ◆ 差動対と $\cos(2 \quad (2f_s)t)$ の交流テール電流源
- ◆ 比較的簡単な回路構成で実現可能

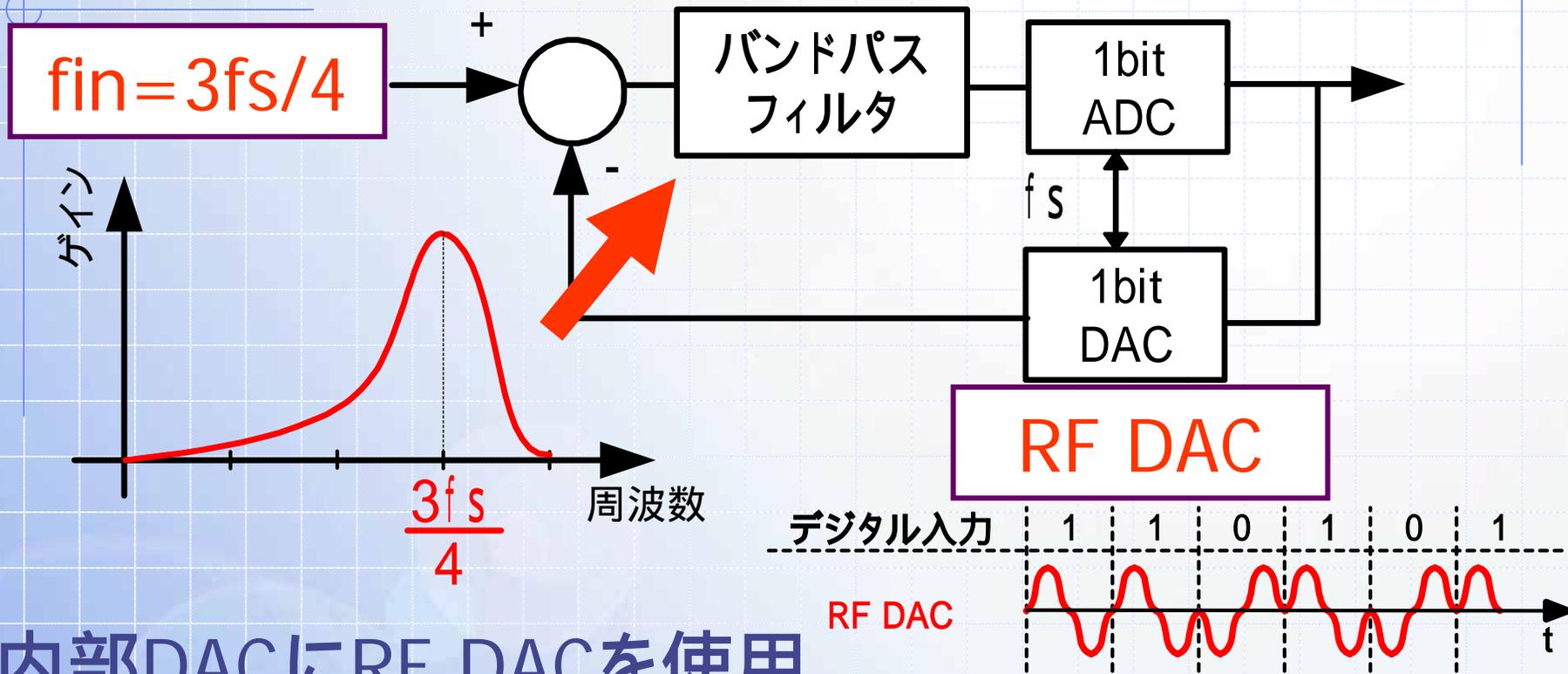
現在、修士課程1年の市川が動作確認中

NRZ DAC と RF DAC と RTZ DAC

—インパルス応答のゲイン特性—



提案回路構成でのシミュレーション

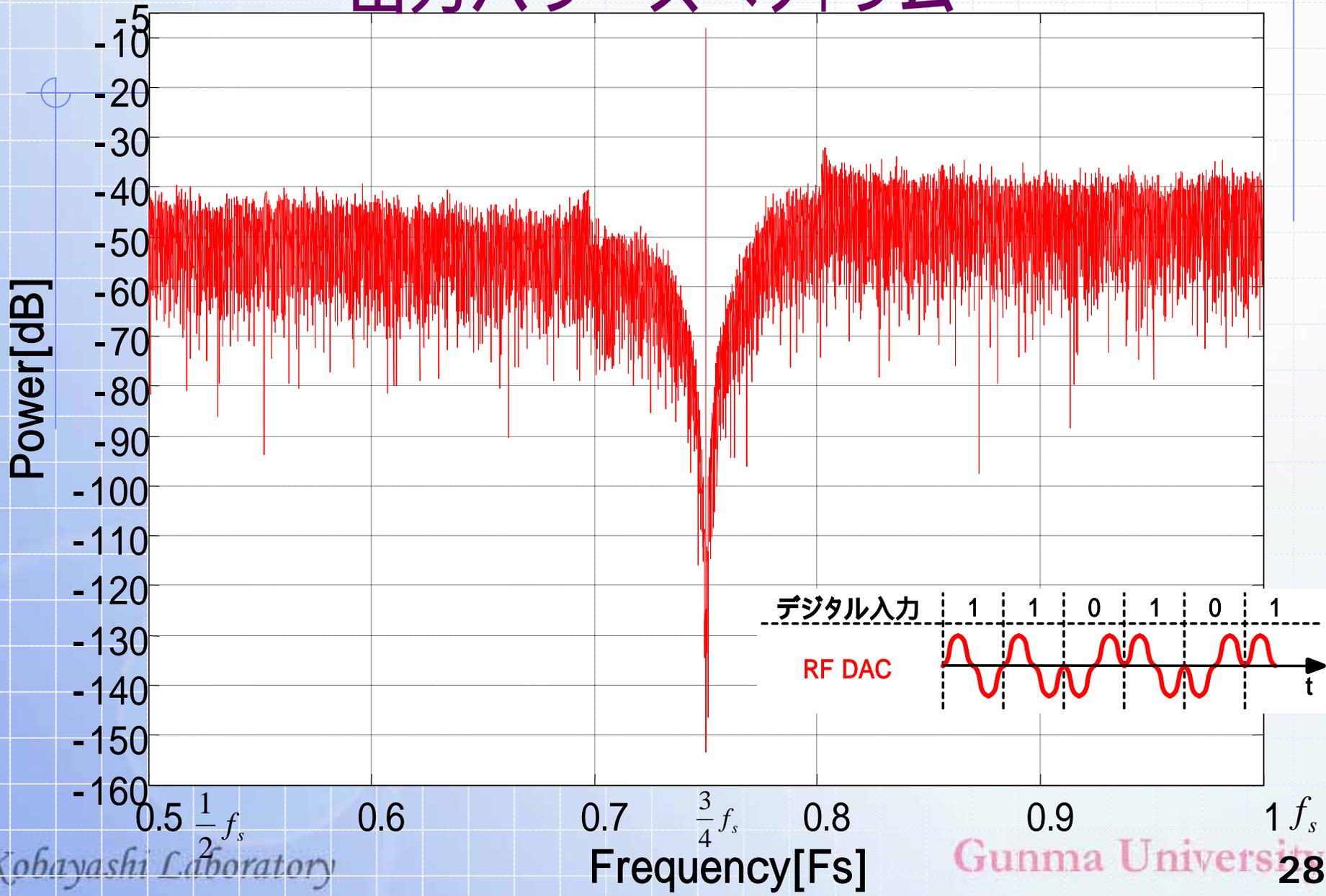


◆ 内部DACにRF DACを使用

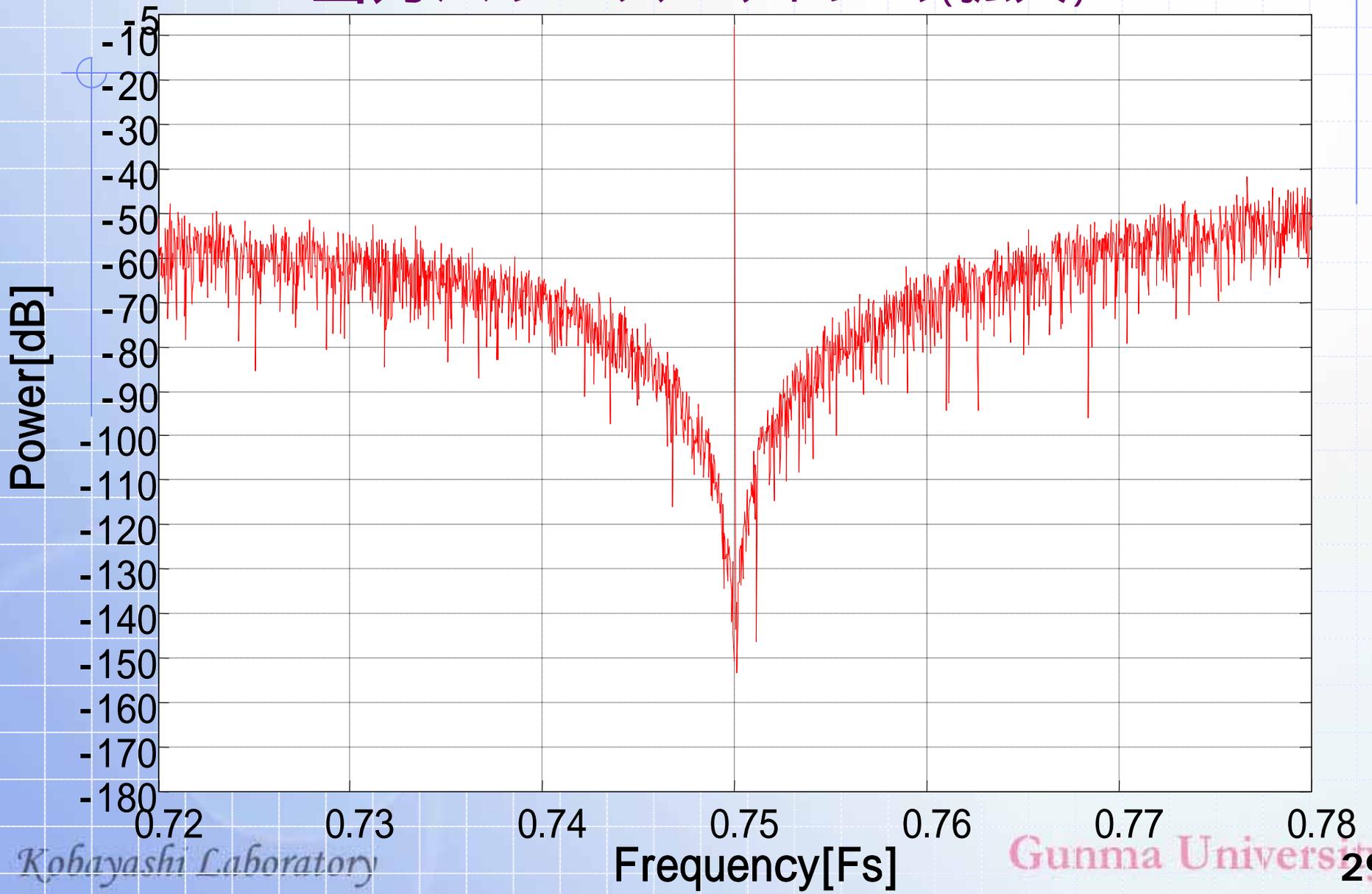
◆ $f_{in} = 3f_s/4$ のsin波を入力

◆ フィルタ部に2次連続時間バンドパスフィルタ

RF DAC使用のバンドパス AD変調器 出力パワースペクトラム

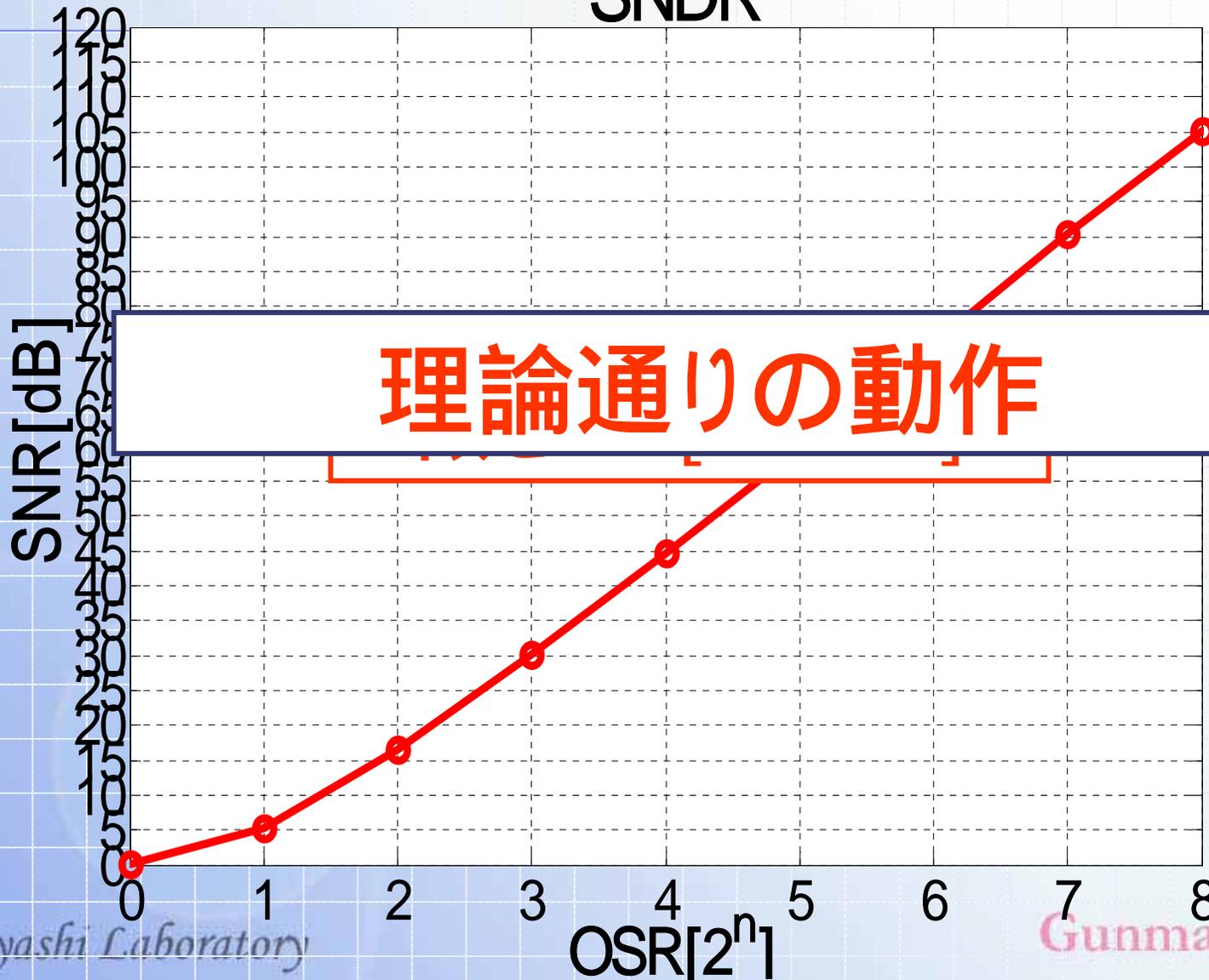


RF DAC使用のバンドパス AD変調器 出力パワースペクトラム(拡大)



RF DAC使用の AD変調器 SNDRとOSRの関係

SNDR



理論通りの動作

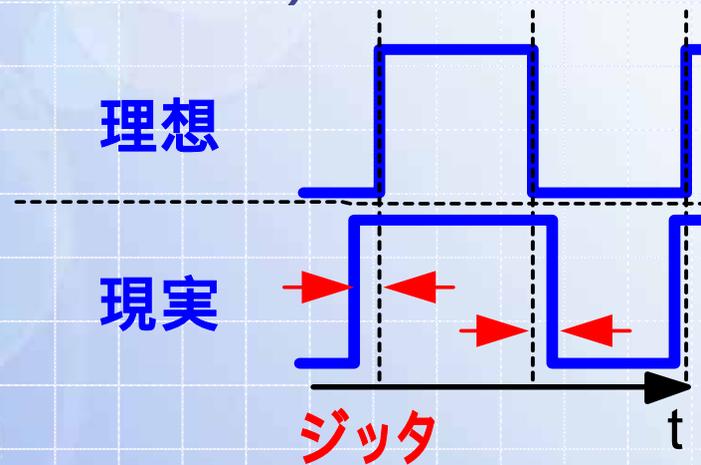


クロックジッタの バンドパス

AD変調器

精度への影響

ジッタ (時間雑音) : クロックタイミングの揺らぎ



クロックジッタの バンドパス

AD変調器への影響

サンプリングタイミングのずれにより精度劣化

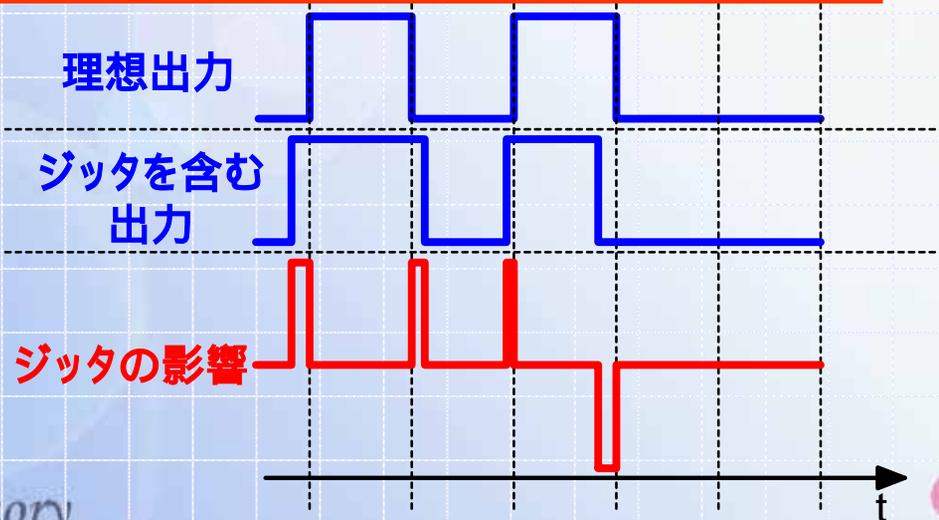
◆ 離散時間方式: 影響小

◆ 連続時間方式

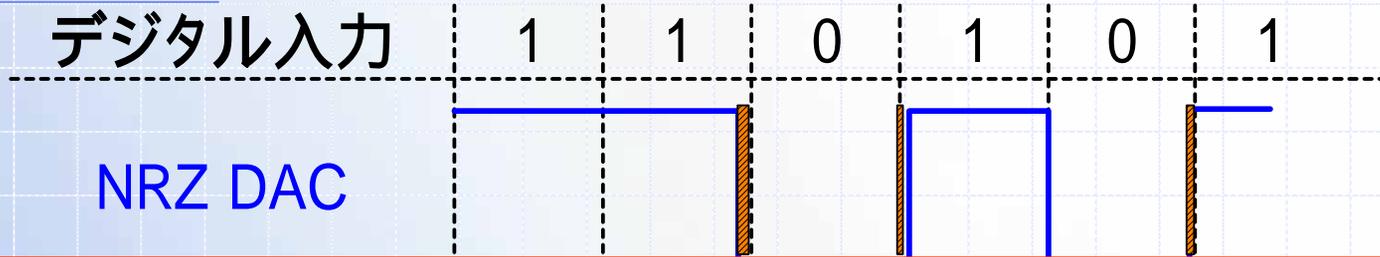
■ 内部ADC: 影響小 (ノイズシェープ)

■ 内部DAC: 影響大 (積分時間の影響)

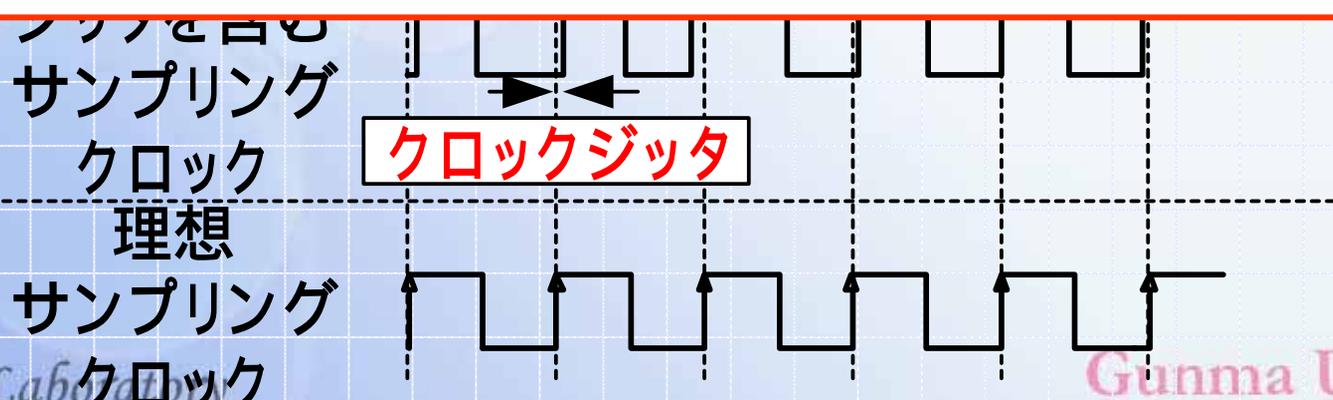
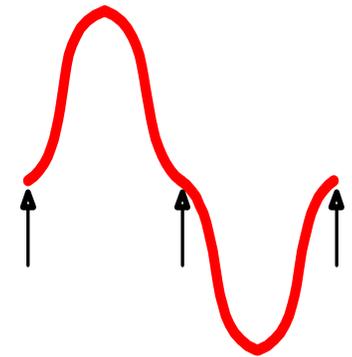
AD変調器全体の
精度劣化



クロックジッタの連続時間 AD変調方式への影響



RF DACはジッタの影響小



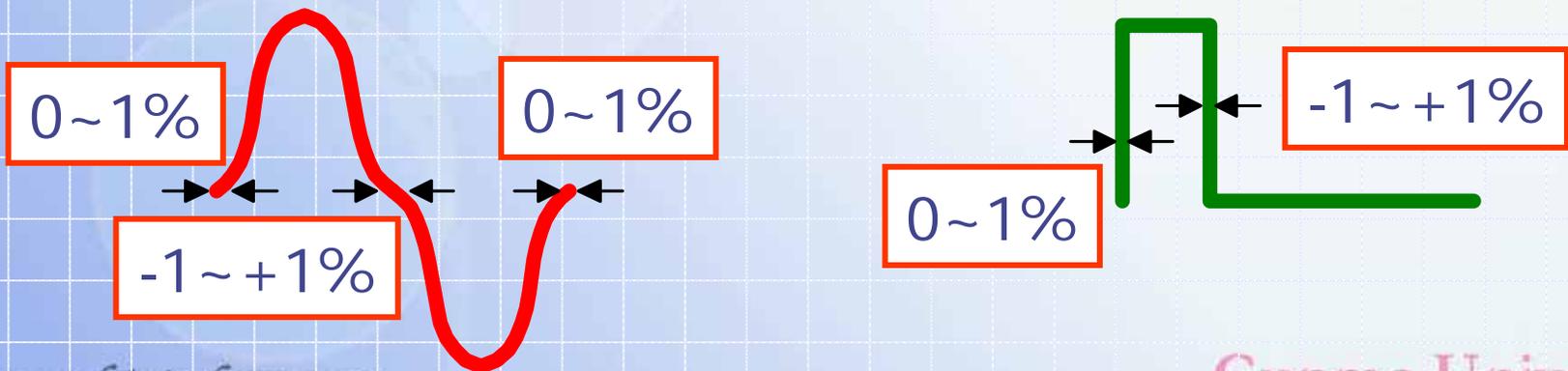


シミュレーション条件

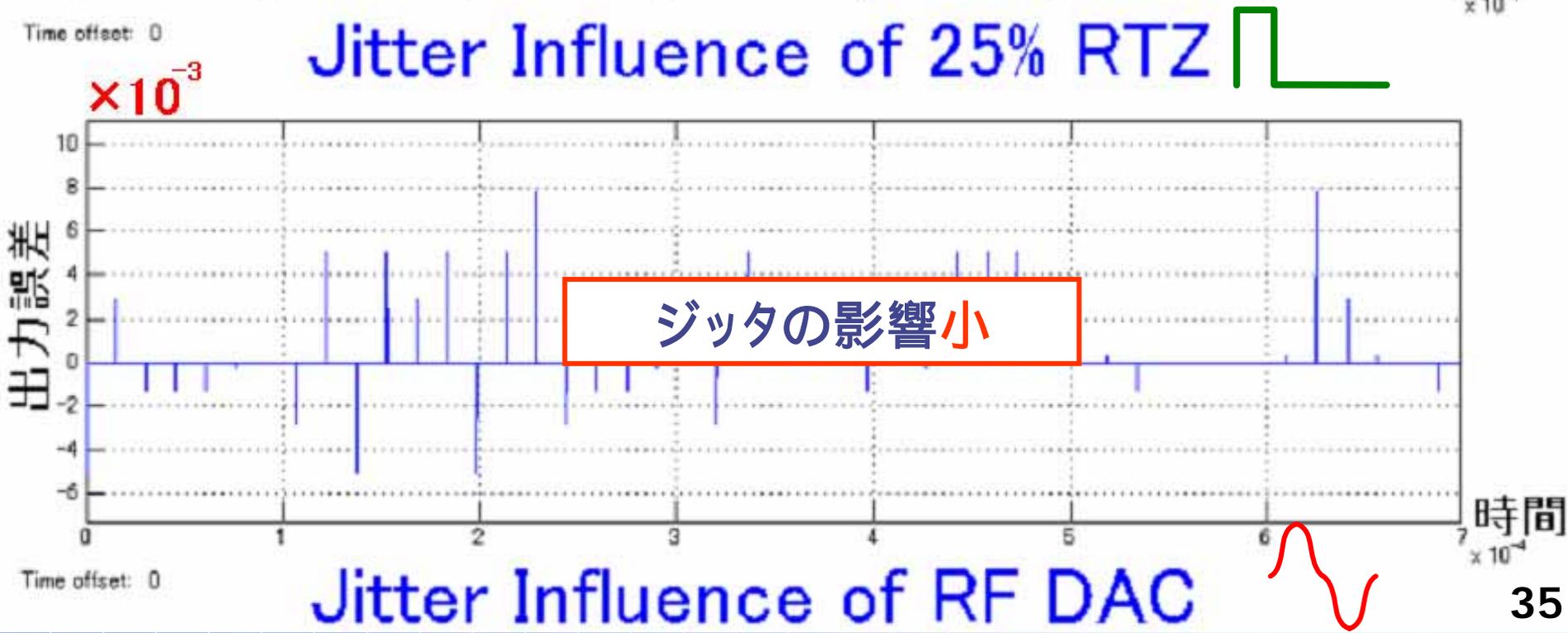
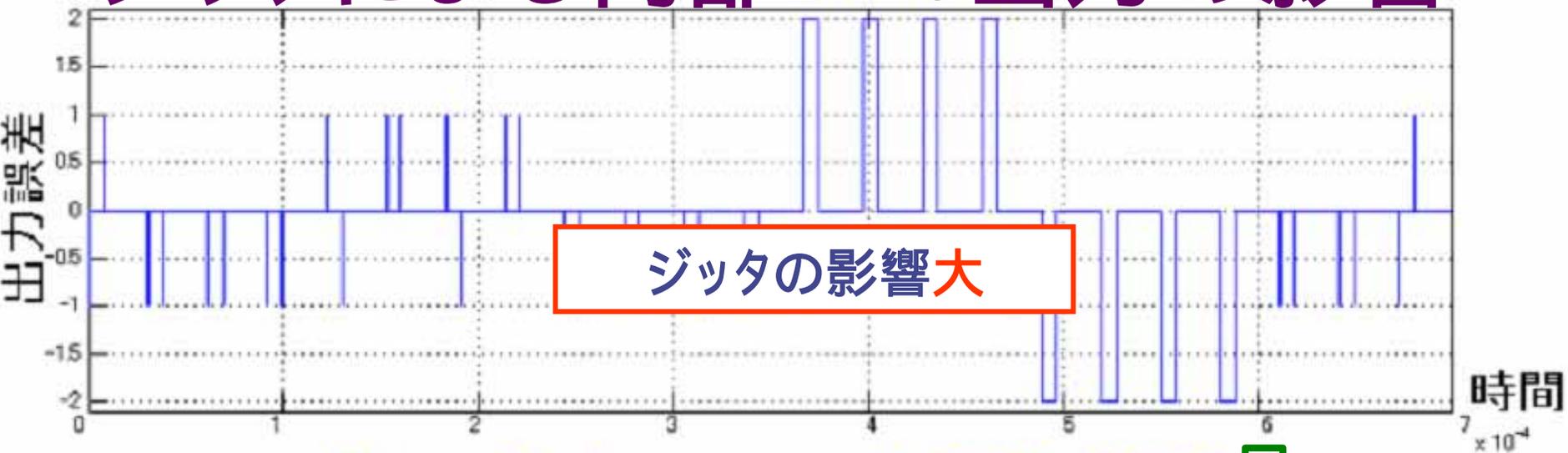
◆ 連続時間バンドパス AD変調器の
内部DACのCLKにジッタ

- 内部DACが
 - ◆ パルス幅25%のRTZ DAC
 - ◆ RF DAC

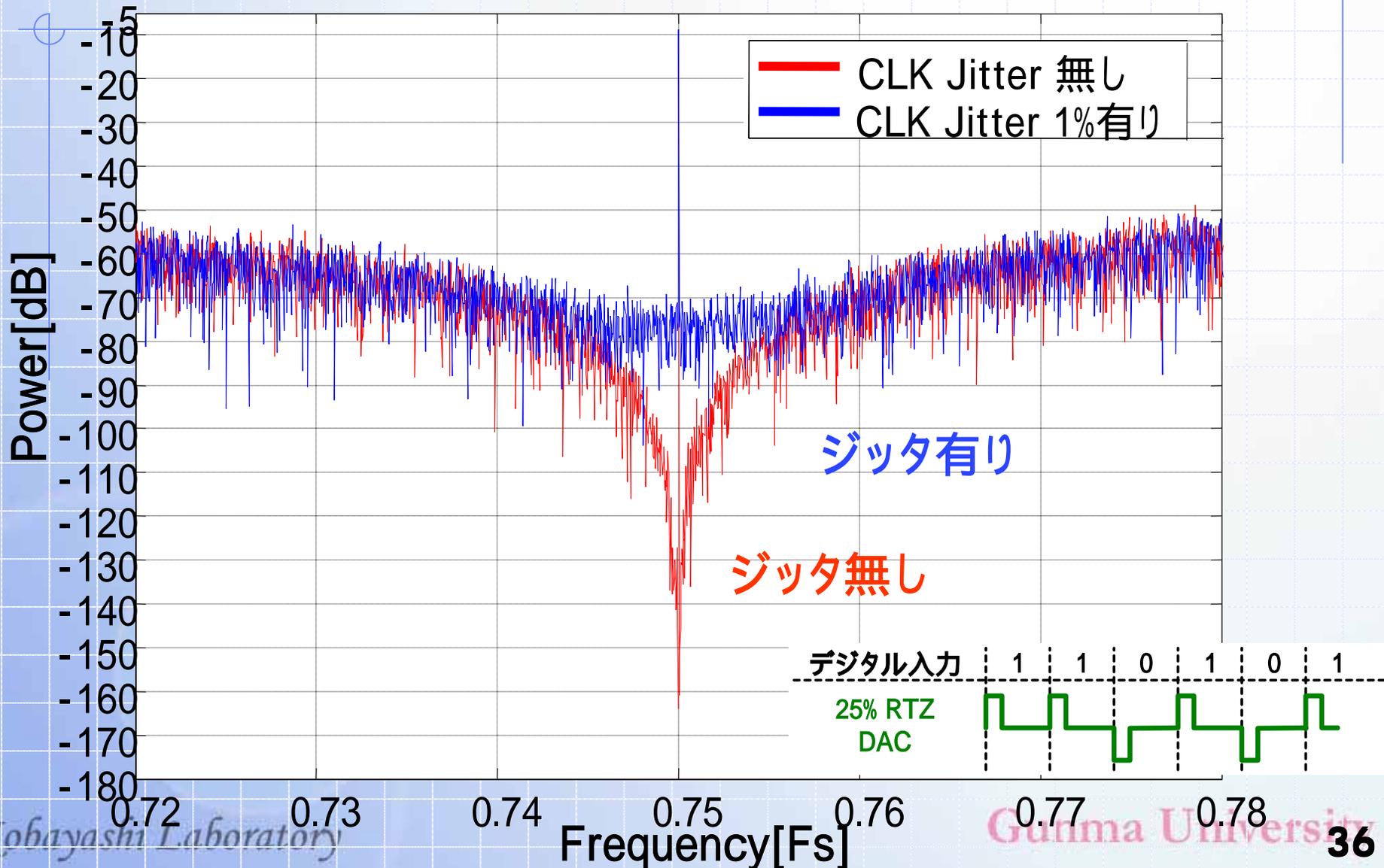
◆ CLK周期 $1/f_s$ の $\pm 1\%$ で一様分布



ジッタによる内部DAC出力の影響



25% RTZ DAC使用の AD変調器 ジッタによる出力パワースペクトラムの変化

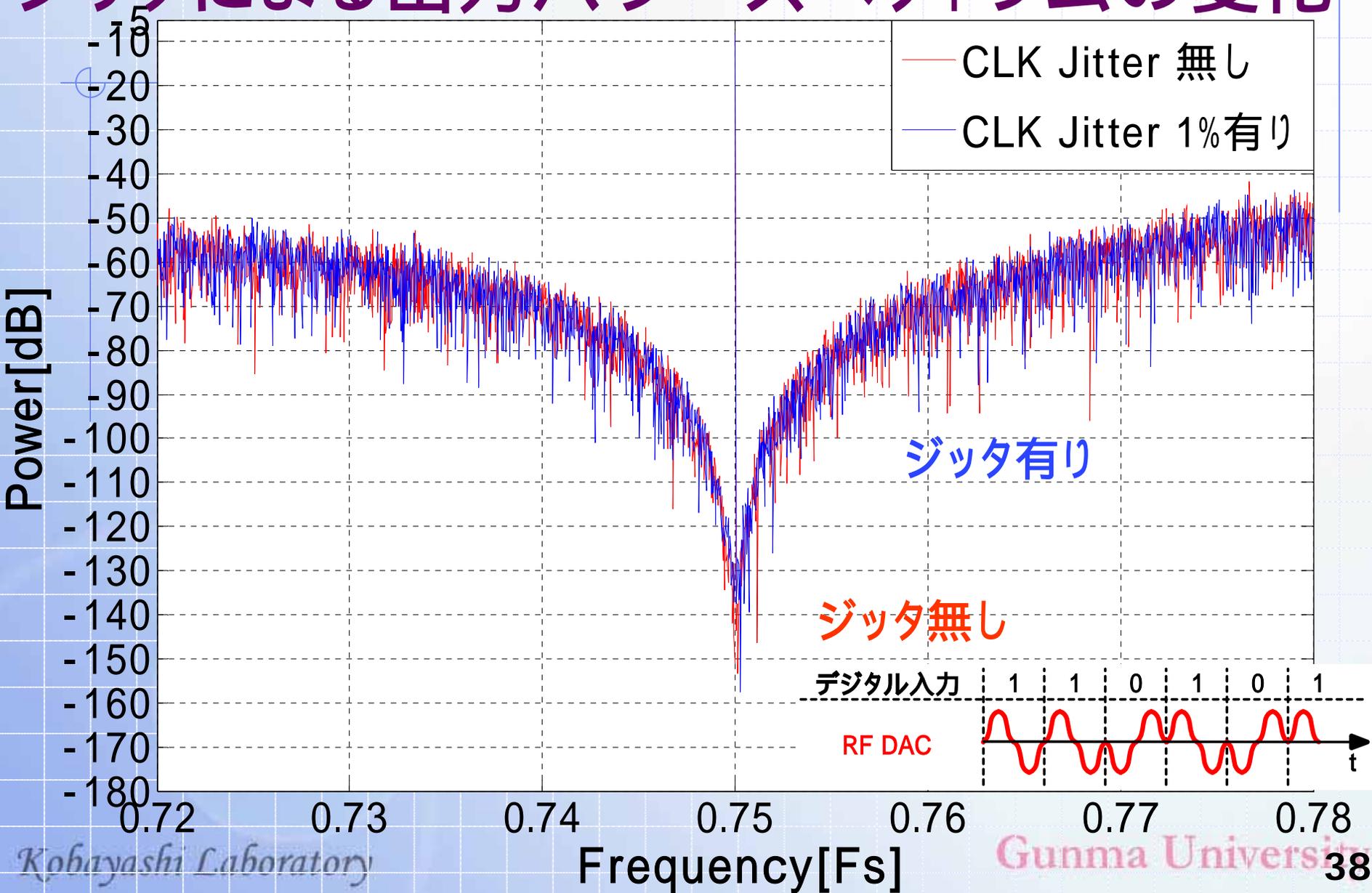


25% RTZ DAC使用の AD変調器 ジッタによるSNDRの変化



RF DAC使用の AD変調器

ジッタによる出力パワースペクトラムの変化



RF DAC使用の AD変調器 ジッタによるSNDRの変化





群馬大学

まとめと今後の課題



まとめ

- ◆ 高周波狭帯域信号を高精度・低消費電力でAD変換するアーキテクチャを提案
 - 連続時間バンドパス AD変調器
 - RF DACによるサブサンプリングの実現
- ◆ MATLABにより提案アーキテクチャの効果を確認

今後の課題

- ◆ マルチビット
- ◆ 2chインターリーブ
- ◆ トランジスタ回路レベルの設計