

ノイズ結合型複素バンドパス $\Delta\Sigma$ AD 変調器

Noise-Coupled Complex Bandpass $\Delta\Sigma$ AD Modulators

傘 昊 小林 春夫
 群馬大学大学院 工学研究科 電気電子工学専攻

Hao SAN Haruo KOBAYASHI
 Department of Electronic Engineering, Graduate School of Engineering, Gunma University
 Email: san@el.gunma-u.ac.jp

概要

低中間周波数 (Low-IF) 受信機回路で用いられる ADC の高精度化を低消費電力で実現するため、複素バンドパス $\Delta\Sigma$ AD 変調器の使用は有効な手法である。この論文では、ローパス $\Delta\Sigma$ AD 変調器で用いられるノイズ結合手法を複素 $\Delta\Sigma$ AD 変調器に適用し、ノイズ・シェーブ機能を強化できる複素バンドパス $\Delta\Sigma$ AD 変調器の構成手法を提案する。複素変調器の後段にエラー・フィードバック経路を追加し、二つ内部 ADC の量子化ノイズを複素的に結合させ、再び ADC 回路の入力端へ注入することで、オペアンプ回路を追加せず、変調器の次数の増加を実現できる。受動回路だけで複素ノイズ結合回路を構成でき、効率的に高次のノイズ・シェーブ機能を実現し、低消費電力でより高精度の AD 変換を実現できる。MATLAB によるシミュレーションで提案手法の有効性を確認した。

キーワード: 複素バンドパス $\Delta\Sigma$ AD 変調器、ノイズ結合、スイッチド・キャパシタ回路、マルチビット

1 はじめに

携帯電話や無線 LAN 等の通信システムの RF 受信回路において、低中間周波数 (Low-IF) 受信機アーキテクチャは有力な方式の一つである。ダイレクト・コンバージョン (Zero-IF) 受信機アーキテクチャと異なり、DC 領域から離れた周波数帯域で信号処理を行うため、DC オフセットとフリッカノイズの影響による受信性能の劣化を回避できる [1, 2]。この方式において、2つの「1入力1出力」実バンドパス $\Delta\Sigma$ AD 変調器を用いる場合、信号成分のみならず、イメージ成分も AD 変換を行うため、消費電力が大きくなってしまい、非効率である。一方、Low-IF 受信機回路において、「2入力2出力」複素バンドパス $\Delta\Sigma$ AD 変調器を用い

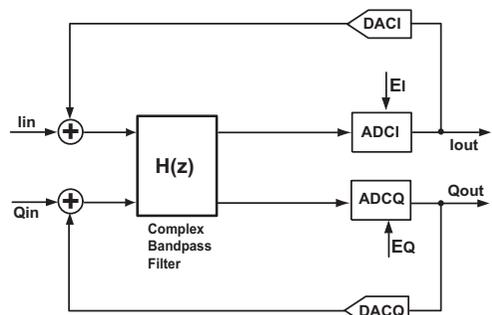


図 1: 複素バンドパス $\Delta\Sigma$ AD 変調器

る場合、信号成分のみの AD 変換を行うため、より低消費電力で高い SQNDR (Signal-to-Quantization-Noise and Distortion Ratio) が得られ、高精度の AD 変換が実現でき、このアプリケーションに適している [3, 4]。

2 複素バンドパス $\Delta\Sigma$ AD 変調器

図 1 には複素バンドパス $\Delta\Sigma$ AD 変調器を示す [2]。2 入力 2 出力の複素バンドパスフィルタ、二つのマルチビット量子化器 (ADC) と DA 変換器 (DAC) から構成される

$$\begin{aligned} \text{入力信号を} & X(z) = I_{in} + jQ_{in}, \\ \text{出力信号を} & Y(z) = I_{out} + jQ_{out}, \\ \text{ADC の量子化ノイズを} & E(z) = E_I + jE_Q, \end{aligned}$$

複素フィルタの伝達関数を $H(z)$ とすると、その入出力関係は以下となる。

$$I_{out} + jQ_{out} = \frac{H(z)}{1 + H(z)}(I_{in} + jQ_{in}) + \frac{1}{1 + H(z)}(E_I + jE_Q) \quad (1)$$

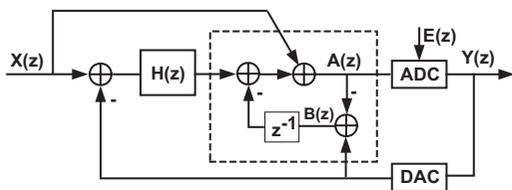


図 2: ノイズ結合型ローパス ΔΣAD 変調器

ここで信号伝達関数 $STF(z)$ 、ノイズ伝達関数 $NTF(z)$ を次のように定義する。

$$STF(z) = \frac{H(z)}{1 + H(z)} \quad (2)$$

$$NTF(z) = \frac{1}{1 + H(z)} \quad (3)$$

式 (1) から、I と Q の 2 入力 2 出力を持つ複素バンドパス ΔΣAD 変調器は二つのアナログ入力信号に対し、同時に ΔΣAD 変調を行い、二つのデジタル信号を出力する。内部二つの ADC の量子化ノイズ E_I と E_Q は複素的にノイズ・シェーブされ、所望信号帯域内では高い SQNDR を実現する。

複素変調器内の複素バンドパスフィルタの周波数特性は $\omega = 0$ に対して非対称であるため、 $\omega > 0$ と $\omega < 0$ の周波数特性は異なり、一方が信号帯域 (通過域) で、他方がイメージ帯域 (阻止域) となる。この性質があるため、Low-IF 受信機で複素バンドパス ΔΣAD 変調器を用いる場合、I と Q の信号帯域のみを AD 変換するので、高精度の AD 変換を低消費電力で実現できる。2 つの (1 入力 1 出力) の実バンドパス ΔΣAD 変調器で AD 変換を行う構成では、信号帯域とイメージ帯域の両方を AD 変換するので、イメージ帯域成分の AD 変換は無駄となってしまう、消費電力の増加につながる。

3 ノイズ結合型 ΔΣAD 変調器

図 2 にはノイズ結合型ローパス ΔΣAD 変調器を示す [5]。この構成はフィードフォワード型 ΔΣAD 変調器に量子化ノイズのエラー・フィードバック経路を加えたものである。点線で囲むエラー・フィードバック部分において、

$$\begin{aligned} \text{ノード A の信号は } A(z) &= Y(z) - E(z) \text{ なので、} \\ \text{ノード B の信号は } B(z) &= E(z) \text{ となる。} \end{aligned}$$

すなわち、DAC の出力から内部 ADC の入力の値を減算し、量子化によって生じる信号の差分を算出し、

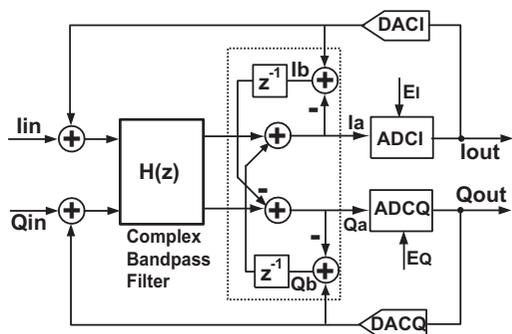


図 3: 提案したノイズ結合型複素バンドパス ΔΣAD 変調器

量子化ノイズ $E(z)$ を取り出す。その後、量子化ノイズ $E(z)$ を z^{-1} で遅延させ、再び ADC の入力にフィードバックする [6]。エラー・フィードバックを持たない ΔΣAD 変調器のノイズ伝達関数は $NTF(z)$ の場合、図 2 で示すノイズ結合型 ΔΣAD 変調器の入出力は以下で表せる。

$$Y(z) = X(z) + NTF'(z)E(z) \quad (4)$$

$$NTF'(z) = NTF(z)(1 - z^{-1}) \quad (5)$$

式 (5) より内部 ADC の量子化ノイズを結合・遅延させ、エラー・フィードバックさせる手法で、前段のループ・フィルタ回路を変更せず、ΔΣAD 変調器のノイズ伝達関数 $NTF'(z)$ は本来の $NTF(z)$ に対し、さらに 1 次のノイズ・シェーブ $(1 - z^{-1})$ をかけたこととなる。等価的に変調器の次数が 1 次増加することができ、低周波数領域では、より高い SQNDR を実現できる。ノイズ結合型 ΔΣAD 変調器では、量子化ノイズを再び ADC に注入する手法は、カスケード (MASH) 型 ΔΣAD 変調器の実現手法に類似し、変調器内部でマルチビット ADC を用いる場合、エラー・フィードバックされた信号の振幅は小さく、量子化器に入力されたディザ信号とみなすことができるので、変調器全体の安定性を劣化させることなく、高次のノイズ・シェーブを実現できる [7]。

4 ノイズ結合型複素バンドパス ΔΣAD 変調器の提案

4.1 ノイズ結合型複素 ΔΣAD 変調器の構成

上記のノイズ結合手法を複素バンドパス ΔΣAD 変調器に適用し、新たに複素のノイズ結合を実現できる

構成を提案し、その変調器の構成を図3で示す。提案する変調器は図1の複素バンドパス $\Delta\Sigma\text{AD}$ 変調器に対し、量子化ノイズのエラー・フィードバック経路を複素的に追加した構成となる。点線で囲む部分に注目すると、IとQのそれぞれの経路において、

$$I_a = I_{out} - E_I \quad (6)$$

$$Q_a = Q_{out} - E_Q \quad (7)$$

なので、各経路のDACの出力から内部ADCの入力の値を減算した結果は $I_b = E_I$, $Q_b = E_Q$ となる。すなわち、上記過程でIとQ経路の量子化によって生じる信号の差分を算出し、ADC_IとADC_Qの量子化ノイズ E_I と E_Q を取り出す。

IとQ経路の量子化ノイズ E_I と E_Q を算出し、それぞれ z^{-1} で遅延させた後、各経路の量子化器ADC_IとADC_Qではなく、クロスしてから、それぞれをQとI経路の量子化器ADC_QとADC_Iに入力し、等価的に j を掛けることになるので、複素領域においては、

$$\begin{aligned} I_b + jQ_b &= (-I_a + I_{out}) + j(-Q_a + Q_{out}) \\ &= E_I + jE_Q \end{aligned}$$

となり、変調器全体の入出力関係は下式となる：

$$\begin{aligned} Y(z) &= STF(z) \cdot X(z) + NTF'(z) \cdot E_q(z) \\ NTF'(z) &= NTF(z) \cdot (1 - jz^{-1}) \end{aligned} \quad (8)$$

式(5)と式(8)を比べ、下記の特性が明らかである。

- 図2のローパス $\Delta\Sigma\text{AD}$ 変調器において、量子化ノイズを z^{-1} で遅延させ、ADCの入力へ再注入することで、ローパス・ノイズシェープ特性の $1 - z^{-1}$ を実現する。
- 提案する図3の複素バンドパス $\Delta\Sigma\text{AD}$ 変調器では、IとQ回路の二つADCの量子化ノイズを z^{-1} で遅延させ、クロスしてから、それぞれをQとI経路のADCへ再注入する手法で、等価的に jz^{-1} を掛けることとなり、複素バンドパス・ノイズシェープ特性の $1 - jz^{-1}$ を実現する。

提案手法で二つのADCの量子化ノイズに対し、複素のノイズ結合を実現できる。前段の複素フィルタ回路を変更せず、提案複素バンドパス $\Delta\Sigma\text{AD}$ 変調器のノイズ伝達関数 $NTF'(z)$ は従来式複素変調器の

$NTF(z)$ に $1 - jz^{-1}$ を掛けることとなる。すなわち、さらに1次のバンドパス・ノイズ・シェープをかけたこととなる。等価的にバンドパス $\Delta\Sigma\text{AD}$ 複素変調器の有効次数が1次増加し、信号帯域内の量子化ノイズのパワーを効率的に抑えることができ、高いSQNDRを実現できる。

変調器内部ではマルチビットADC/DACを用いるため、全体の安定性の劣化も無く、効率的にノイズ・シェープ機能を強化した回路構成となり、高次の $\Delta\Sigma\text{AD}$ 変調器を実現できる。マルチビット複素バンドパス $\Delta\Sigma\text{AD}$ 変調器では、内部の二つマルチビットDACには非線形性を持つため、変調器全体のSQNDRは劣化するが、複素DWAアルゴリズム[8]を実現できる信号処理手法を用いることで、マルチビットDACの非線形性による変調器の性能劣化を軽減できる。また、提案構成の実現回路は容量とスイッチの受動素子のみの追加で実現でき従来手法のオペアンプを用いたフィルタの追加は不要で、より低消費電力で高次のノイズ・シェープ機能と高いSQNDRを実現できる。

4.2 シミュレーションによる動作確認

提案するノイズ結合型複素バンドパス $\Delta\Sigma\text{AD}$ 変調器の動作を確認するため、図1と図3に示す変調器のビヘイビアモデルの比較を行い、MATLABによるシミュレーションで検証を行った。図1のビヘイビアモデルは[4]で示す2次3bit内部ADC/DACの複素バンドパス $\Delta\Sigma\text{AD}$ 変調器の構成を用いるが、図3で示すビヘイビアモデルは図1の変調器に提案する複素ノイズ結合経路を加えた構成を用いる。

図4には複素バンドパス $\Delta\Sigma\text{AD}$ 変調器の出力パワー・スペクトラムのシミュレーション結果の比較を示す。入力信号の中心周波数(IF)領域($F_{in}=F_s/4$, F_s は $\Delta\Sigma\text{AD}$ 変調器のサンプリング周波数)において、図1の従来式複素バンドパス $\Delta\Sigma\text{AD}$ 変調器に比べ、信号のパワーは同レベルであるが、提案構成の出力パワー・スペクトラムでは、ノイズのフロアが低くなり、従来構成よりノイズのパワーが抑えられていることが分かる。

図5には、上記パワー・スペクトラムから計算で得られたSQNDR-OSRのシミュレーション結果の比較を示す。図1の従来式複素バンドパス $\Delta\Sigma\text{AD}$ 変調器では、SQNDR-OSRは約15dB/Octで増加し、2次の $\Delta\Sigma\text{AD}$ 変調器の特性に対して、提案構成では、SQNDR-OSRは約21dB/Octで増加し、3次の

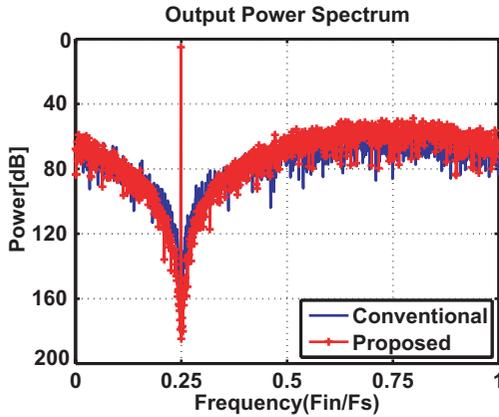


図 4: 出力パワー・スペクトラムの比較 ($F_{in} = F_s/4$).

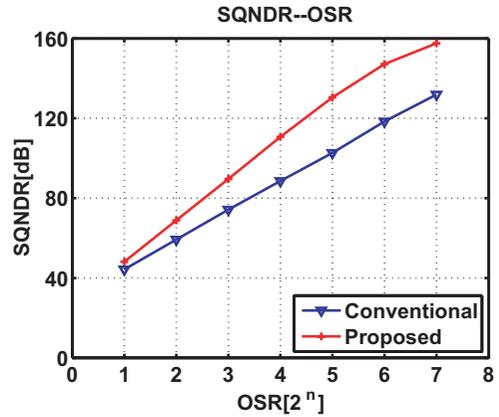


図 5: SQNDR-OSR のシミュレーション結果の比較

$\Delta\Sigma$ AD 変調器の特性となっている。すなわち、提案変調器では、複素ノイズ結合経路を追加することで、高次のノイズ・シェープを実現し、効率的に信号帯域内のノイズのパワーを抑え、より高い SQNDR を得られたことが確認できた。

5 任意信号帯域のノイズ結合型複素バンドパス $\Delta\Sigma$ AD 変調器の提案

5.1 提案する任意信号帯域ノイズ結合の構成

前節で提案したノイズ結合構成では、二つの ADC 量子化ノイズを取り出し、 z^{-1} で遅延させ、従来の複素バンドパス $\Delta\Sigma$ AD 変調器の NTF に対し、さらに $1-jz^{-1}$ をかけることを実現するが、その NTF のゼロ点は $z = j$ なので、変調器のサンプリング周波数 F_s は入力信号周波数 F_{in} の 4 倍 (すなわち、 $F_{in} = F_s/4$) に限定される。しかし $F_s = 4F_{in}$ の関係では、入力信号の 3 次高調波はサンプリングにより信号帯域に折り返され、変調器全体の SQNDR を劣化させてしまう。この高調波歪みの影響による性能劣化を避けるために、複素バンドパス $\Delta\Sigma$ AD 変調器のサンプリング周波数を入力信号周波数の 4 倍ではなく、それ以外の任意周波数を選択する方式が有効である [9]。前述した複素ノイズ結合手法をを拡張し、任意信号帯域に対応できるノイズ結合型複素バンドパス $\Delta\Sigma$ AD 変調器を提案し、その構成を図 6 で示す。提案構成は図 1 の複素バンドパス $\Delta\Sigma$ AD 変調器に対し、後段に量子化ノイズのエラー・フィードバック経路を追加したものとなる。図 6 において、点線で囲む部分に

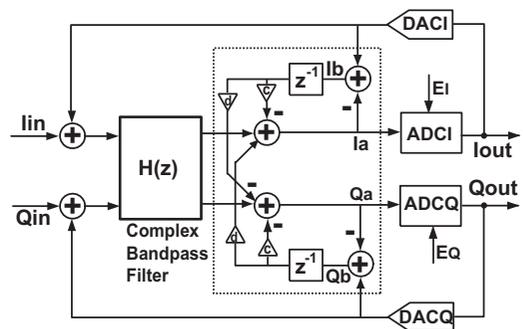


図 6: 提案した任意信号帯域のノイズ結合型複素バンドパス $\Delta\Sigma$ AD 変調器。

注目すると、まずは I と Q のそれぞれの経路において、ADCI と ADCQ の量子化ノイズ E_I と E_Q を取り出す。算出した I と Q 経路量子化ノイズは z^{-1} で遅延させ、 c と d の係数をかけた後、それぞれの量子化器 ADCI と ADCQ の経路、及びクロスしてから、Q と I 経路の量子化器 ADCQ と ADCI に入力する。

追加したノイズ結合構成では、信号の前進パスに対する変更はなく、量子化ノイズをフィードバックするだけなので、追加前の変調器に比べ、STF の変更はなく、NTF のみ変更することを実現できる。量子化ノイズクロスして入力手法は等価的に j を掛けることを実現しているため、図 6 で示す変調器全体の

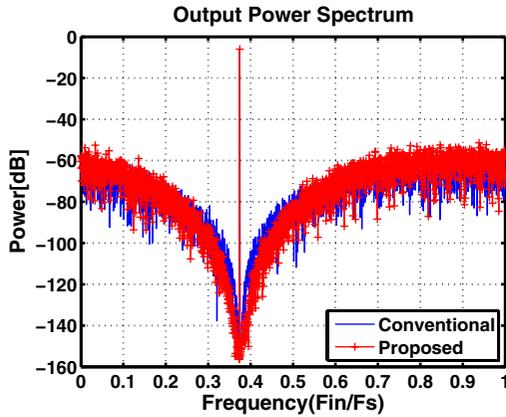


図 7: 出力パワー・スペクトラムの比較 ($F_{in} = 3F_s/8$).

入出力関係は下式となる：

$$Y(z) = STF(z) \cdot X(z) + NTF''(z) \cdot E_q(z)$$

$$NTF''(z) = NTF(z) \cdot [1 - (c + jd)]z^{-1} \quad (9)$$

式 (9) のゼロ点は $z = c + jd$ なので、 c と d の値を変更することにより、 $NTF''(z)$ のノッチ点を任意に変更することができる。従って、複素変調器の中心周波数の変更に対応し、ノイズ結合の中心周波数を任意に変更することができる。所望帯域内の量子化ノイズに対し、さらに 1 次のバンドパス・ノイズ・シェープをかけたことを実現でき、等価的にバンドパス $\Delta\Sigma AD$ 複素変調器の有効次数が 1 次増加し、信号帯域内の量子化ノイズのパワーを効率的に抑えることができ、高い SQNDR を実現できる。

5.2 シミュレーションによる動作確認

提案するノイズ結合型複素バンドパス $\Delta\Sigma AD$ 変調器の動作を確認するため、図 1 と図 6 に示す変調器のビヘイビアモデルの比較を行い、MATLAB によるシミュレーションで検証を行った。図 1 のビヘイビアモデルは [9] で示す 2 次の複素バンドパス $\Delta\Sigma AD$ 変調器の構成を用い、変調器の中心周波数は $f_{in} = 3F_s/8$ である。図 6 で示すビヘイビアモデルは図 1 の変調器に提案する任意信号帯域の複素ノイズ結合経路を加えた構成を用い、 $c = -\sqrt{2}/2$ 、 $d = \sqrt{2}/2$ に設定し、 $z = -\sqrt{2}/2 + j \cdot \sqrt{2}/2$ のノッチ点を実現する。

図 7 には複素バンドパス $\Delta\Sigma AD$ 変調器の出力パワー・スペクトラムのシミュレーション結果の比較を示す。入力信号の中心周波数領域 $F_{in}=F_s/4$ では

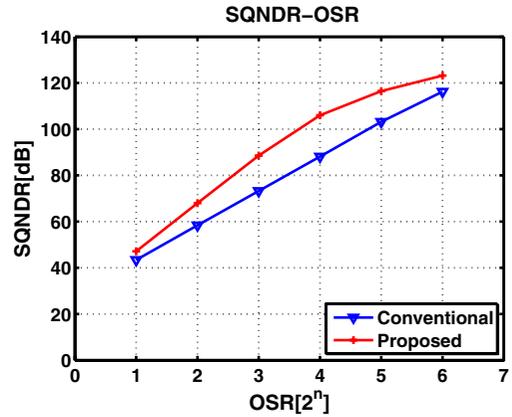


図 8: SQNDR-OSR のシミュレーション結果の比較。

なく、 $F_{in}=3F_s/8$ を中心に量子化ノイズに対し、複素ノイズシェープ特性を現している。また、従来式複素バンドパス $\Delta\Sigma AD$ 変調器に比べ、提案構成の出力パワー・スペクトラムでは、信号のパワーは同レベルであるが、所望帯域内のノイズのフロアが低くなり、従来構成よりノイズのパワーが抑えられていることが分かる。

図 8 には、上記パワー・スペクトラムから計算で得られた SQNDR-OSR のシミュレーション結果の比較を示す。従来式複素バンドパス $\Delta\Sigma AD$ 変調器では、SQNDR-OSR は約 15dB/Oct で増加し、2 次の $\Delta\Sigma AD$ 変調器の特性に対して、提案構成では、SQNDR-OSR は約 21dB/Oct で増加し、3 次の $\Delta\Sigma AD$ 変調器の特性となっている。すなわち、提案する手法を用いることで、任意信号帯域に対応できる複素ノイズ結合経路を実現することができ、任意信号帯域に対し、高次の複素ノイズ・シェープを実現し、効率的に信号帯域内のノイズのパワーを抑え、より高い SQNDR を得られたことが確認できた。

6 まとめ

ノイズ結合型複素バンドパス $\Delta\Sigma AD$ 変調器の構成手法を提案した。エラー・フィードバック経路を經由して、二つの内部 ADC の量子化ノイズを複素的に結合させ、再び ADC 回路へ注入することで、2 次の複素バンドパス $\Delta\Sigma$ 変調器に対し、効率的に 3 次のノイズ・シェープ機能を実現できる。受動回路だけで複素ノイズ結合回路を構成し、オペアンプ回路を追加せず、変調器の次数の増加を実現でき、低消費電力

でより高い SQNDR を達成できる。MATLAB によるシミュレーションで提案手法の有効性を確認した。

謝辞

本研究は科学技術振興機構のご支援で行われたであり、深く感謝致します。

参考文献

- [1] J. Crols, M. Steyeart, “Low-IF Topologies for High-Performance Analog Front Ends of Fully Integrated Receivers,” *IEEE Trans. on Circuits & Systems II*, vol.45, no.3, pp.269-282 (March 1998).
- [2] S. A. Jantzi, K. W. Martin, A. S. Sedra, “Quadrature bandpass $\Sigma\Delta$ modulator for digital radio,” *IEEE J. of Solid-State Circuits*, vol.32, no.12, pp.1935-1949, Dec. 1997.
- [3] L. Breems, R. Rutten, R. Veldhoven and G. Weide, “A 56mW Continuous-Time Quadrature Cascaded $\Sigma\Delta$ Modulator With 77dB DR in a Near Zero-IF 20MHz Band,” *IEEE J. of Solid-State Circuits*, vol.42, no.12, pp.2696-2705, Dec. 2007
- [4] H. San, Y. Jingu, H. Wada, H. Hagiwara, A. Hayakawa, H. Kobayashi, T. Matsuura, K. Yahagi, J. Kudoh, H. Nakane, M. Hotta, T. Tsukada, K. Mashiko, and A. Wada, “A Second-Order Multi-bit Complex Bandpass $\Delta\Sigma$ AD Modulator With I, Q Dynamic Matching and DWA algorithm,” *IEICE Trans. on Electronics*, Vol.E90-C, No.6, pp.1181-1188, June 2007.
- [5] K. Lee, M. Bonu and G.C. Temes, “Noise-coupled delta-sigma ADCs,” *Electron. Lett.*, Vol. 42, No. 24, pp. 1381-1382, Nov. 2006.
- [6] R. Schreier and G.C. Temes, “Understanding Delta-Sigma Data Converters,” *IEEE Press*, 2004.
- [7] K. Lee, J. Chae, M. Aniya, K. Hamashita, K. Takasuka, S. Takeuchi and G.C. Temes, “A Noise-Coupled Time-Interleaved $\Delta\Sigma$ ADC with 4.2MHz BW, -98dB THD, and 79dB SNDR,” *ISSCC Digest of Technical Papers*, pp.494-495, February 2008.
- [8] H. San, H. Kobayashi, S. Kawakami, N. Kuroiwa, “A Noise-Shaping Algorithm of Multi-bit DAC Nonlinearities in Complex Bandpass $\Delta\Sigma$ AD Modulators,” *IEICE Trans on Fundamentals*, Vol.E87-A No.4, pp.792-800, April 2004.
- [9] H. San, A. Hagiwara, A. Motozawa, H. Kobayashi, “DWA Algorithms for Multibit Complex Bandpass $\Delta\Sigma$ AD Modulators of Arbitrary Signal Band,” *IEEJ International Analog VLSI Workshop*, Hangzhou, China (Nov. 2006).