

インターリーブADCでの タイミングスキュー影響の デジタル補正技術

浅見 幸司[†] 黒沢 烈士[‡] 立岩 武徳[‡] 宮島 広行[‡] 小林 春夫[‡]
[†](株)アドバンテスト [‡]群馬大学

目次

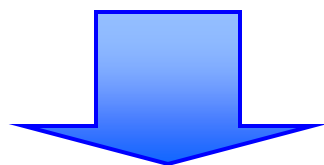
1. 研究背景・目的
2. インターリーブADCの原理
3. チャネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

目次

1. 研究背景・目的
2. インターリーブADCの原理
3. チャンネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

研究背景

電子計測器への性能要求大
絶え間ない電子デバイスの高速化

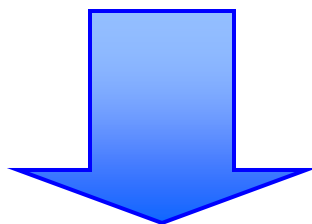


電子計測器内で
高速サンプリング動作するADCが要求
インターリーブADCシステムの採用

チャンネルADC間の特性ミスマッチ
SNDR, SFDRが低下

研究目的

- インターリーブADCシステムのデジタル補正技術の開発



アナログの問題をデジタルで解く
技術の確立

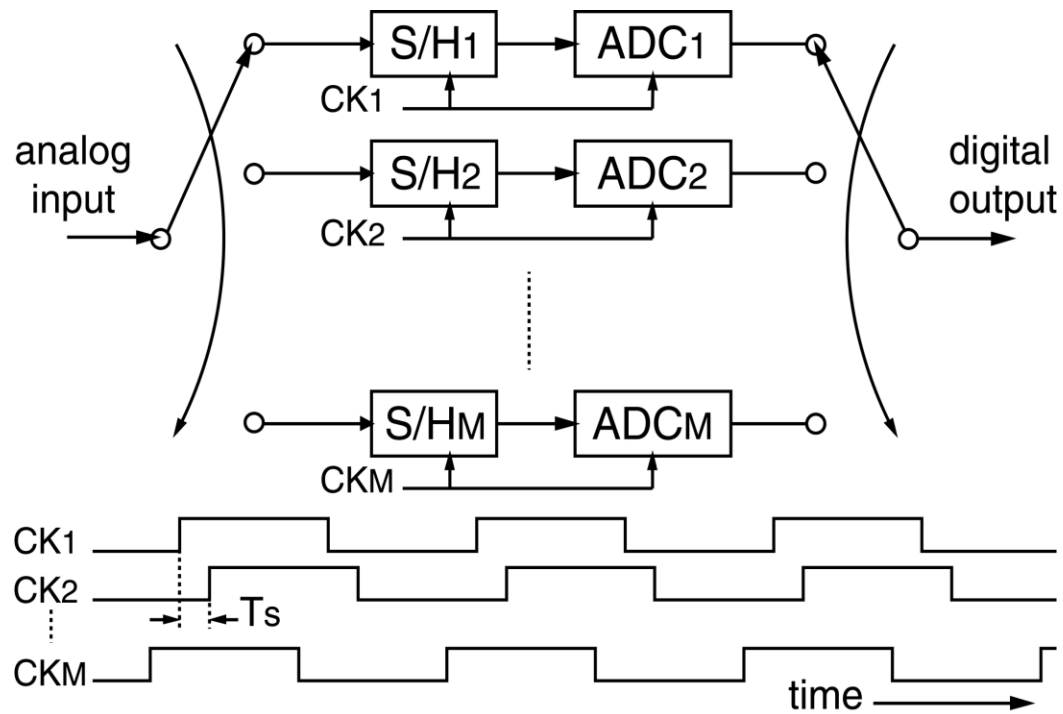
インターリーブADCで最も難しい
タイミングスキューの問題を解く

目次

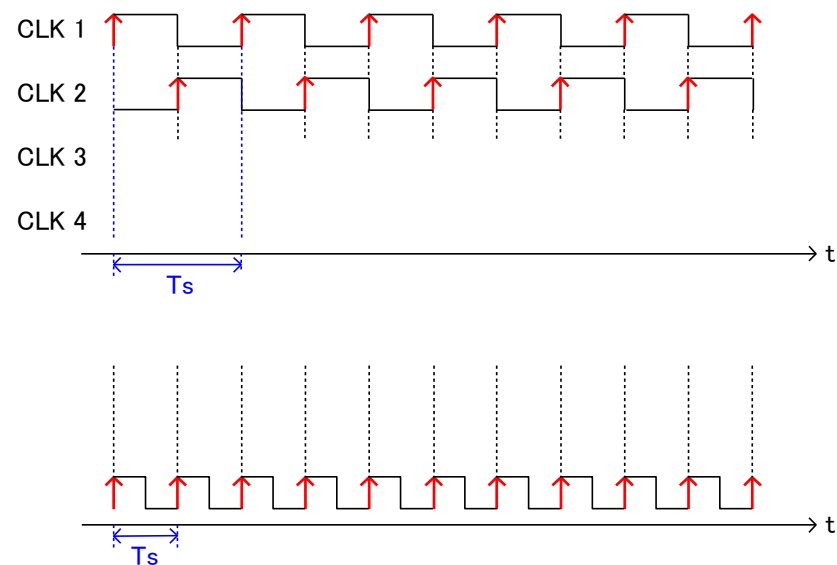
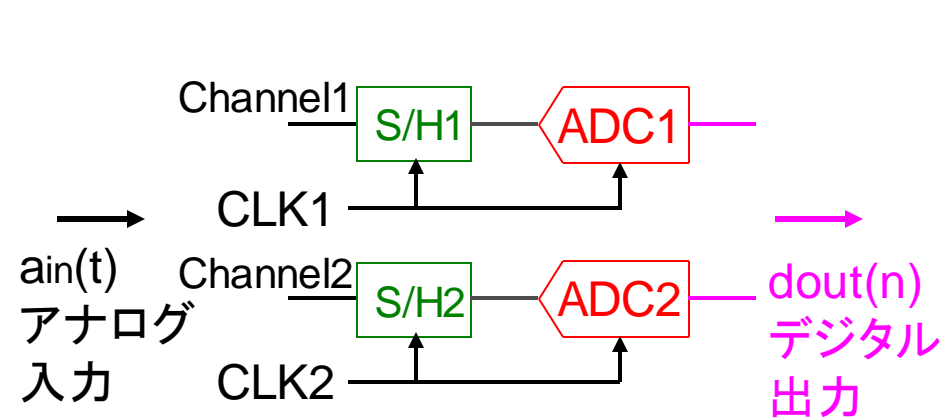
1. 研究背景・目的
2. インターリーブADCの原理
3. チャネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

インターリーブADCの原理

- M個のADCのインターリーブでM倍のサンプリングレートを実現
 - サンプリングレートの高いADC実現

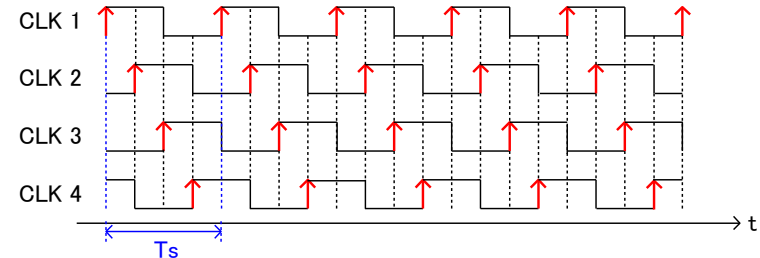
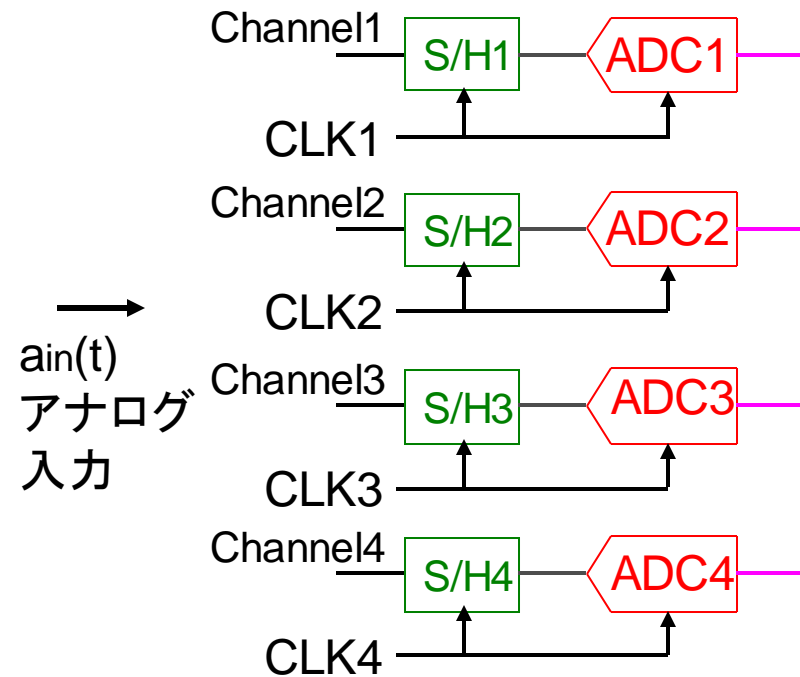


2-chインターリーブADC

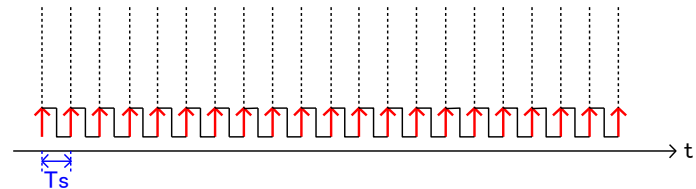


- CLK1を基準
- CLK2を半クロック遅延
- 2倍のサンプリングレート実現

4-chインターリーブADC

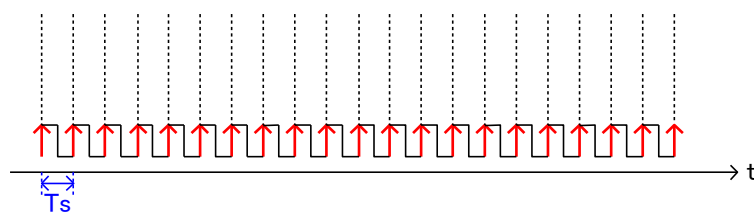
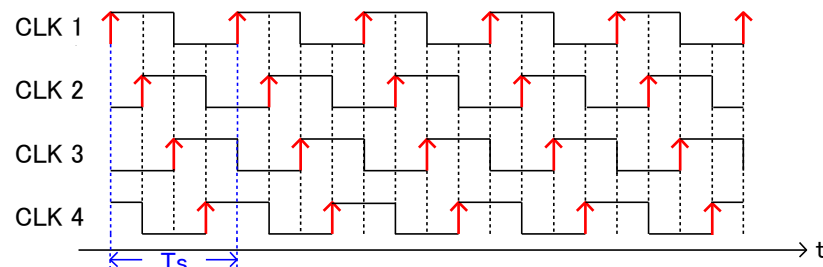
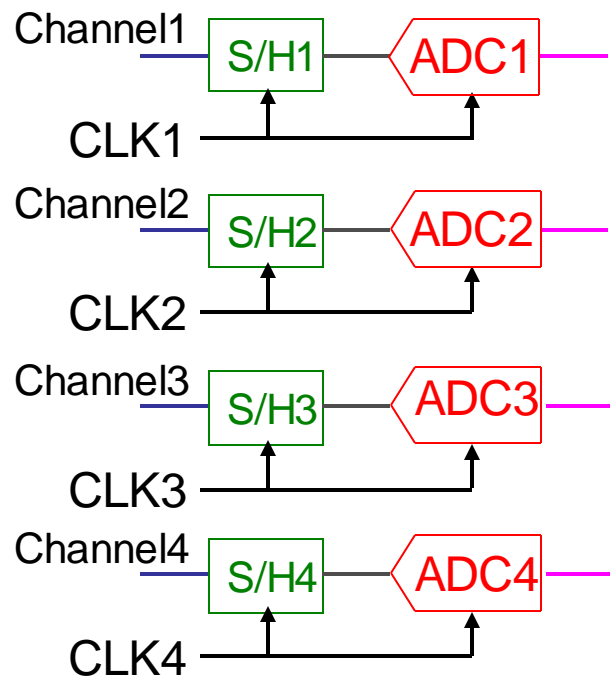


dout(n)
デジタル
出力



- CLK1を基準
- CLK2を1/4クロック遅延
- CLK3を半クロック遅延
- CLK4を3/4クロック遅延
- 4倍のサンプリングレート実現

インターリーブADCの特徴



メリット

高速サンプリング

デメリット

回路規模: 大

ADC間の特性ミスマッチ

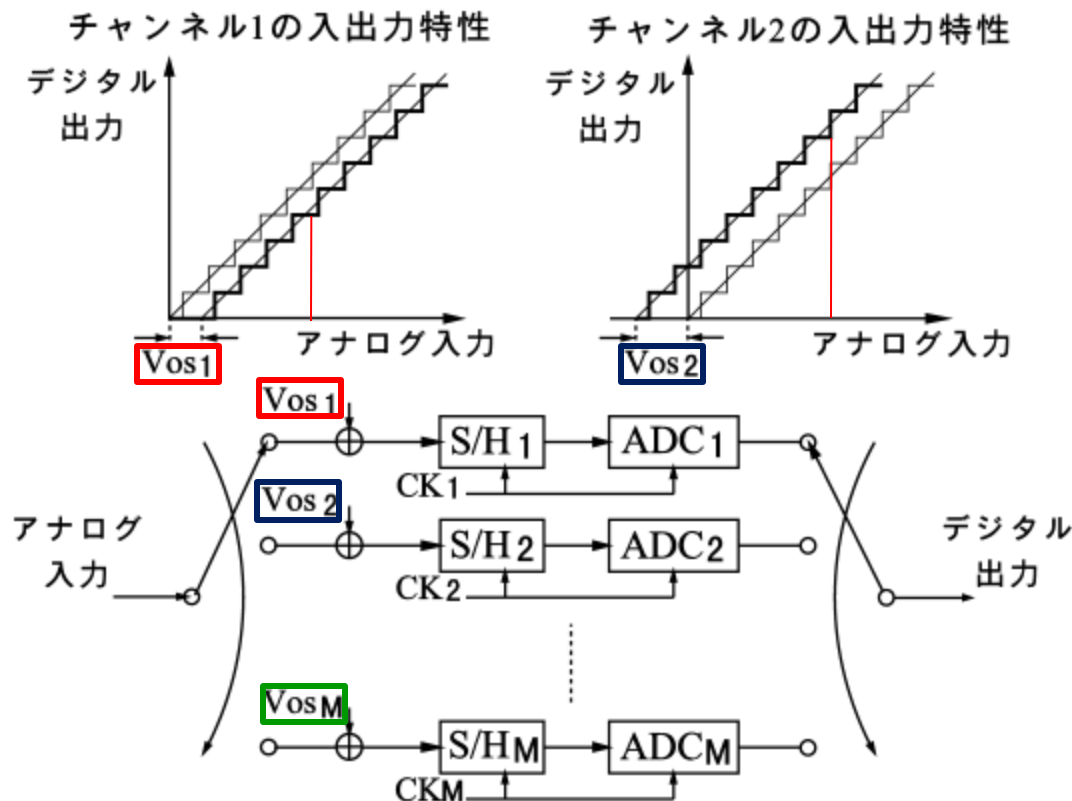
↓
精度劣化

目次

1. 研究背景・目的
2. インターリーブADCの原理
3. チャンネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

オフセットミスマッチの影響

オフセットミスマッチのモデル



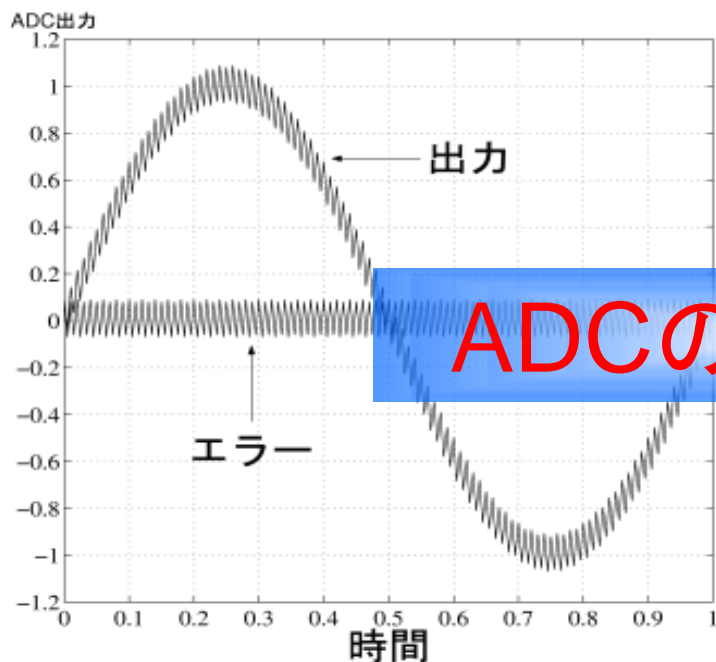
各ADCのオフセットがランダムにばらつく

— オフセットミスマッチが発生

オフセットミスマッチの影響

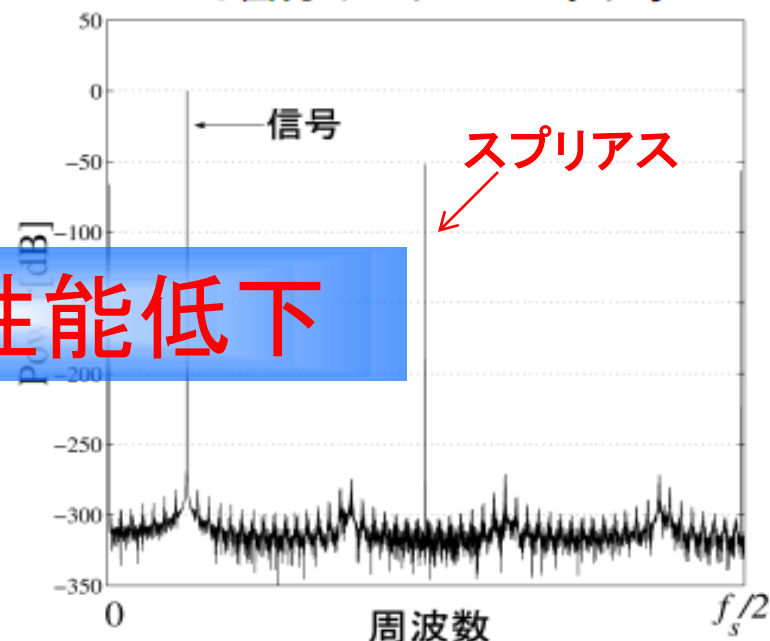
4chインターリーブADC

ADCシステムの出力和エラー



時間領域の影響

ADC出力のパワースペクトラム



周波数領域の影響

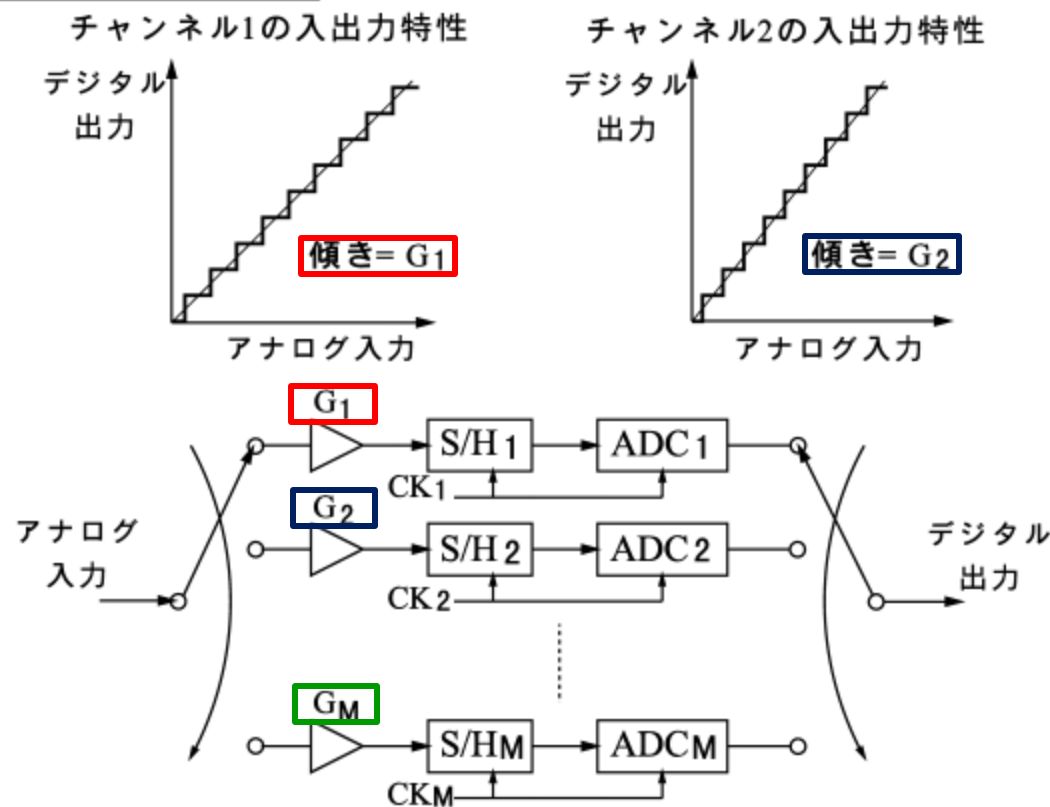
入力信号とほぼ独立して影響が生じる

目次

1. 研究背景・目的
2. インターリーブADCの原理
3. **チャンネル間ミスマッチの影響**
 - 3.1. オフセットミスマッチの影響
 - 3.2. **ゲインミスマッチの影響**
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

ゲインミスマッチの影響

ゲインミスマッチのモデル



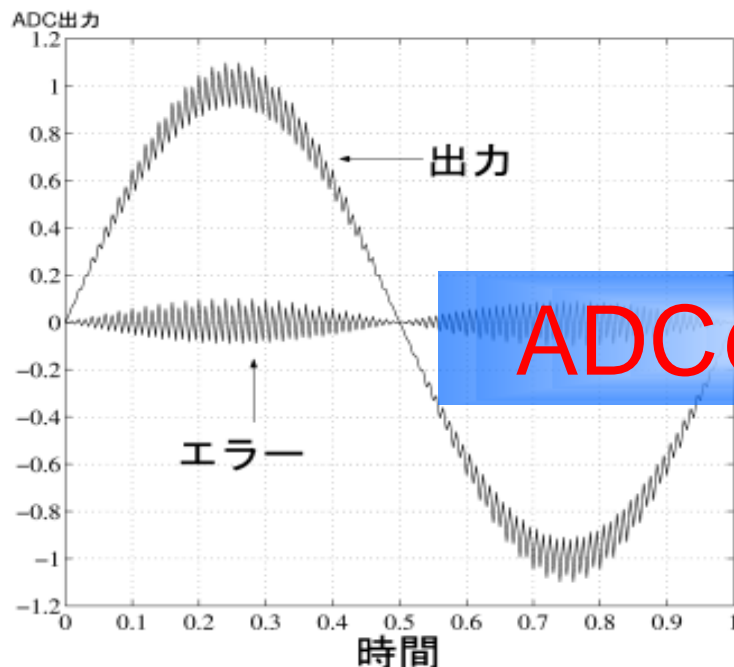
各ADCのゲインがランダムにばらつく

—ゲインミスマッチが発生

ゲインミスマッチの影響

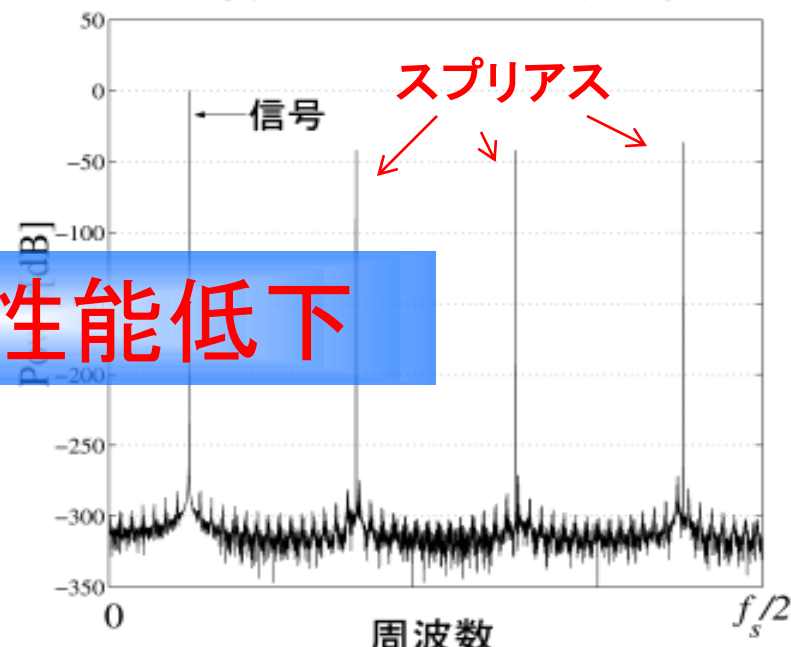
4chインターリーブADC

ADCシステムの出力和エラー



時間領域の影響

ADC出力のパワースペクトラム



周波数領域の影響

ADCの性能低下

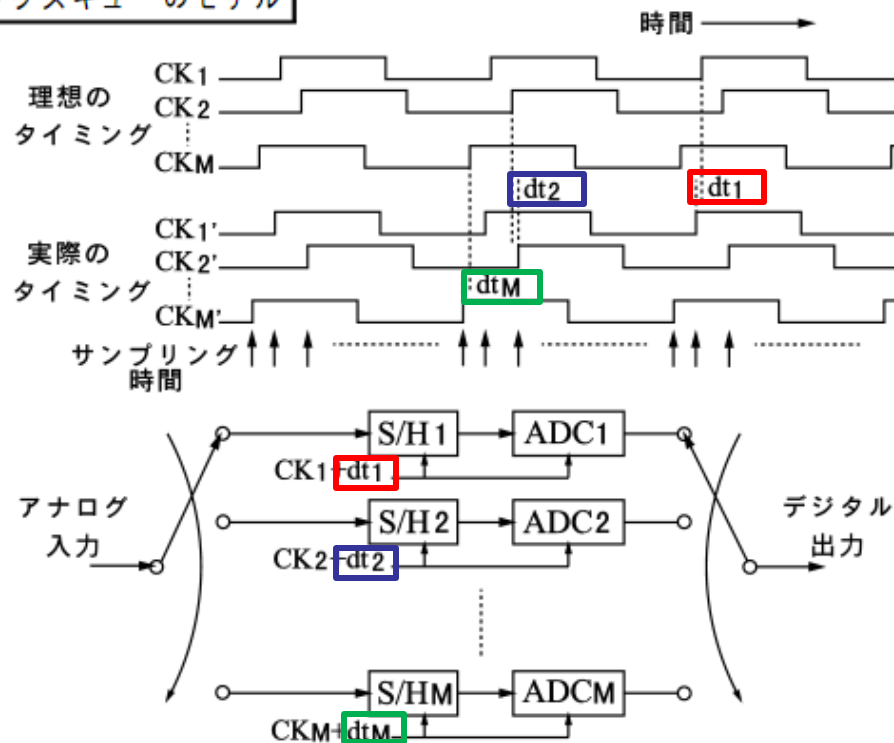
入力信号が大きいほど影響も大きい生じる

目次

1. 研究背景・目的
2. インターリーブADCの原理
3. **チャンネル間ミスマッチの影響**
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. **タイミングスキューの影響**
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

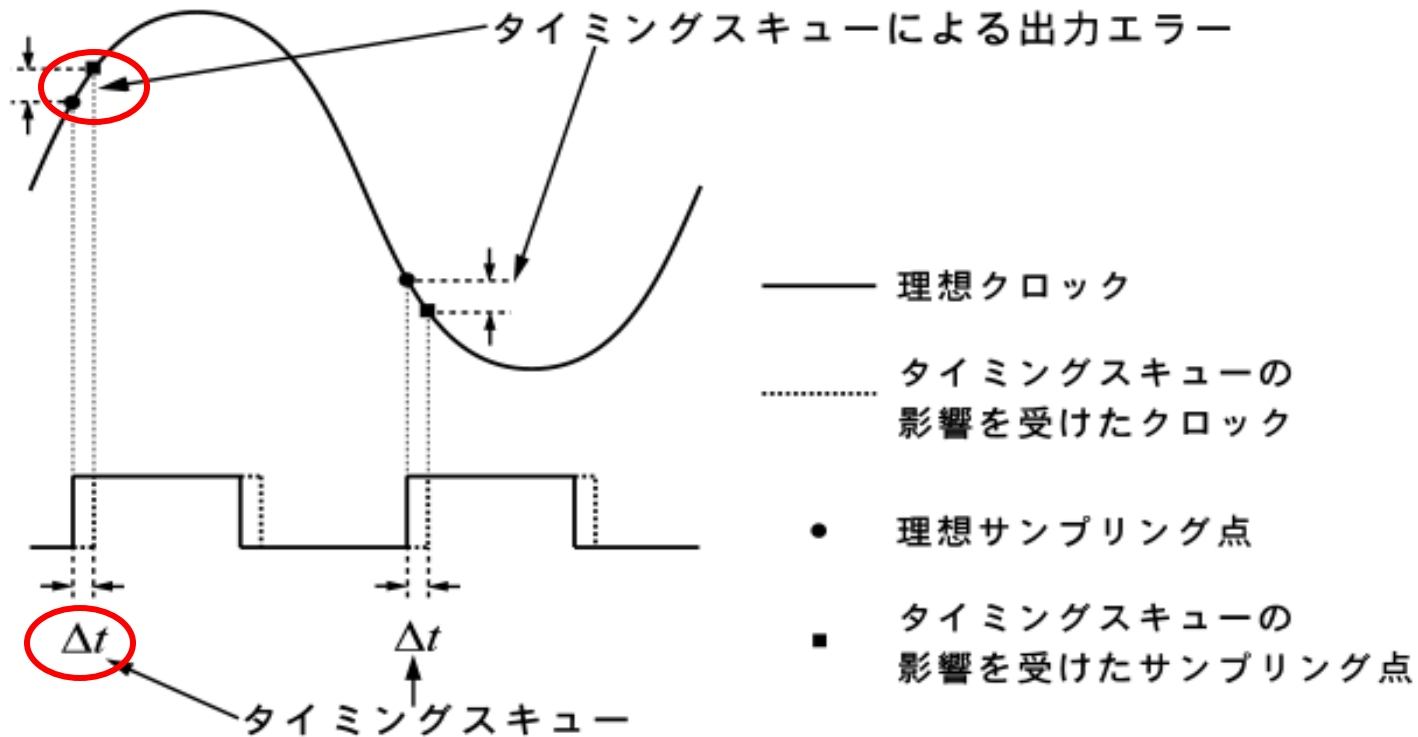
タイミングスキューの影響

タイミングスキューのモデル



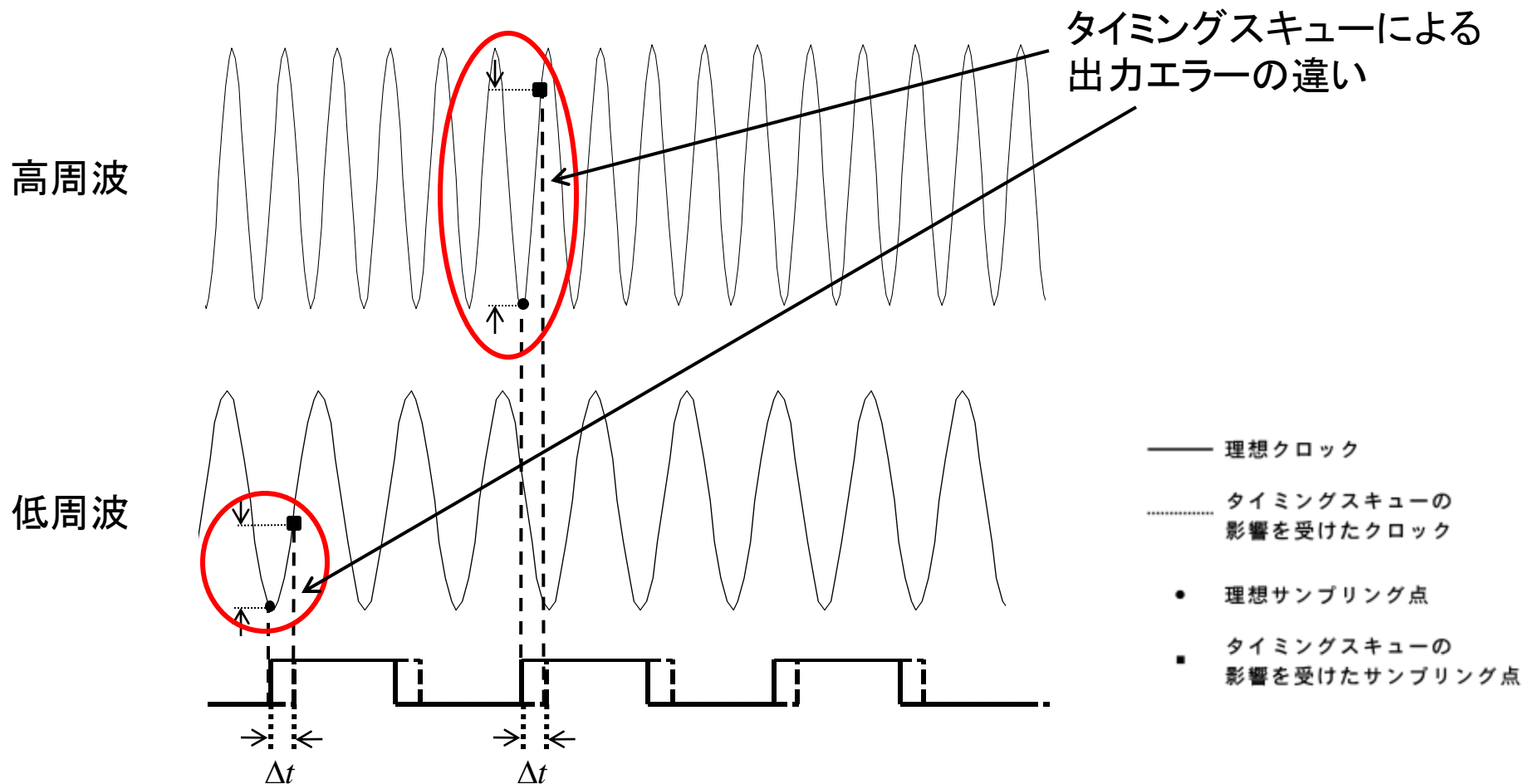
正確なM相クロックを生成することは難しい
—タイミングスキューが発生

タイミングスキューの出力への影響



タイミングスキューの発生により、サンプリング点が理想とずれる

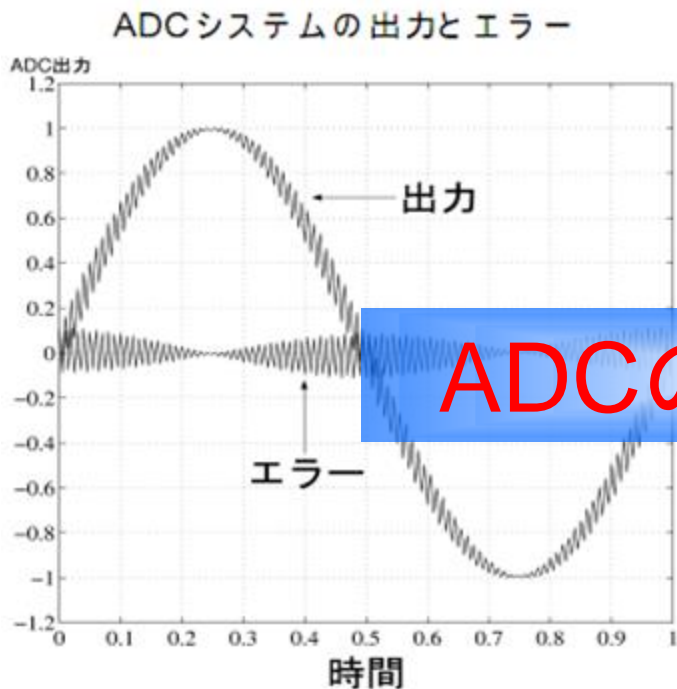
タイミングスキューの影響



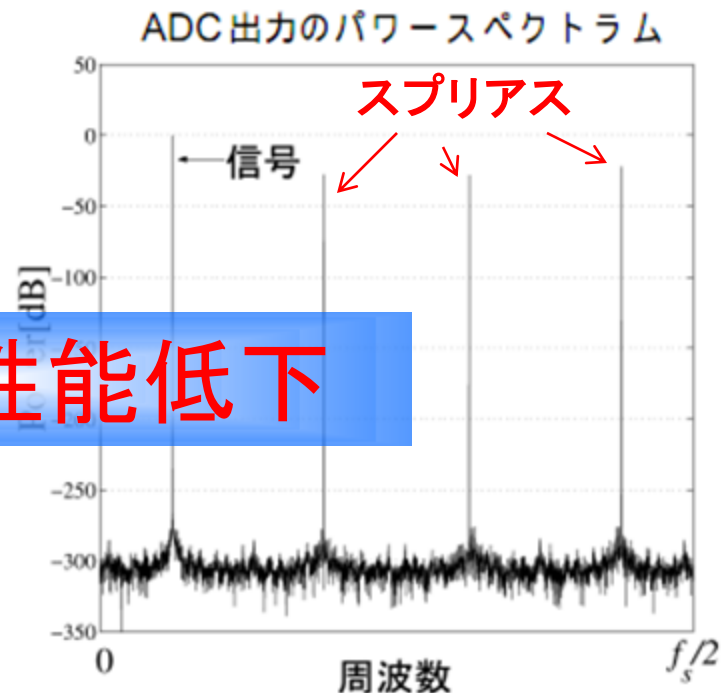
入力信号が高周波になるほど影響が大きくなる

タイミングスキューの影響

4chインターリーブADC



時間領域の影響



周波数領域の影響

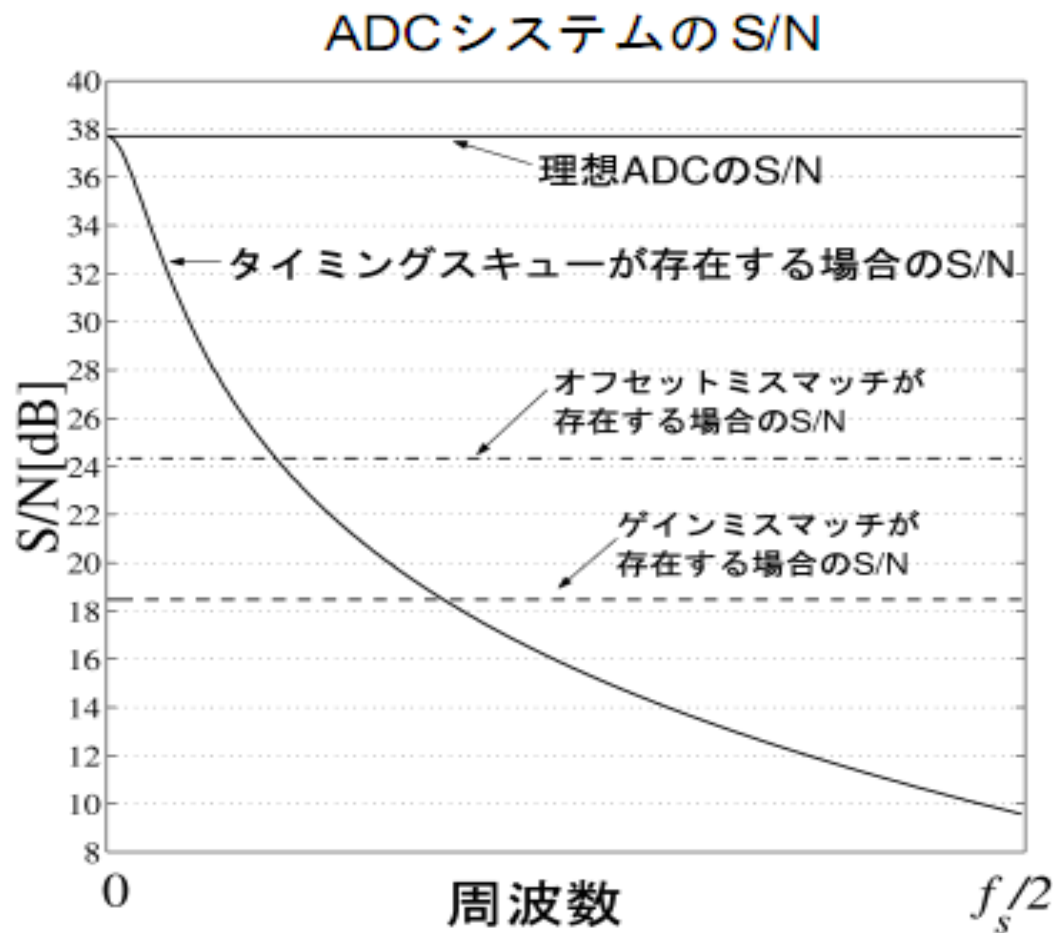
入力信号の傾きが大きくなるほど影響が大きくなる

ミスマッチのS/Nに対する影響

インタリーブ・アーキテクチャは
高速動作がメリット



高周波に対してS/Nが劣化する
タイミングスキューの影響が問題

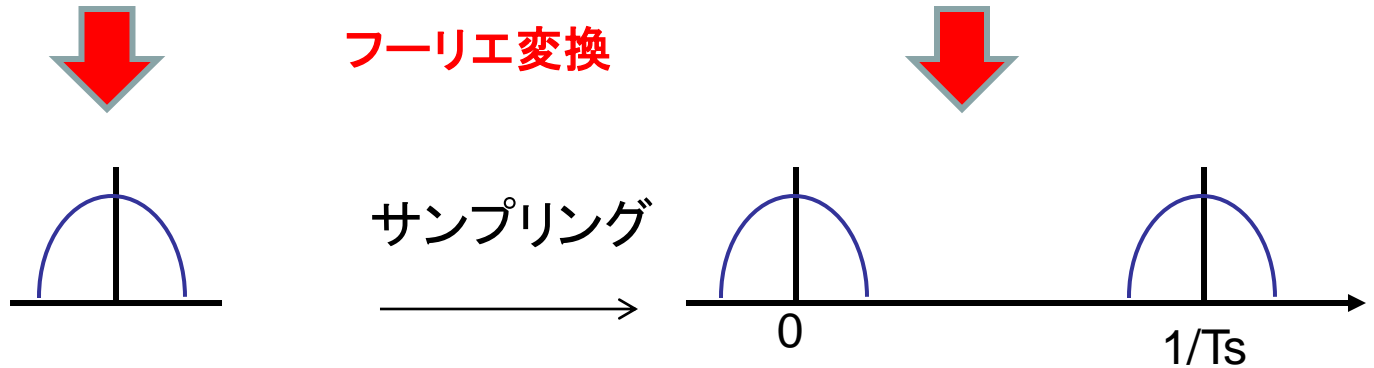
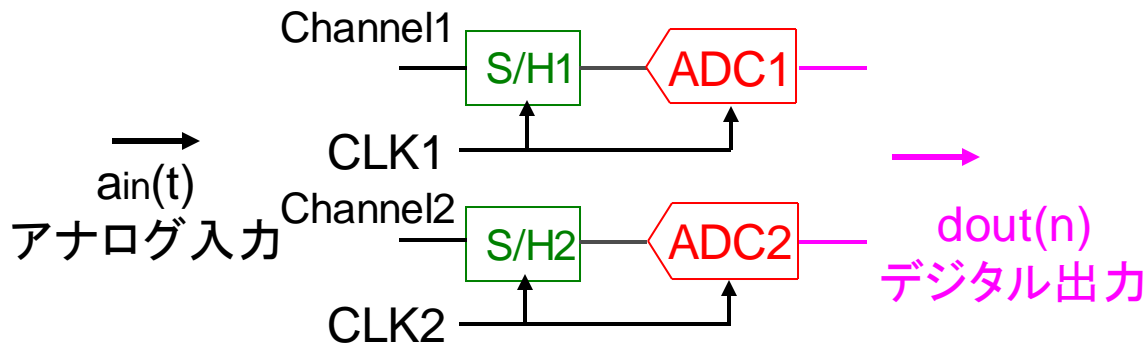


目次

1. 研究背景・目的
2. インターリーブADCの原理
3. チャネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

インターリーブADCのタイミング ミスマッチの周波数領域での解析

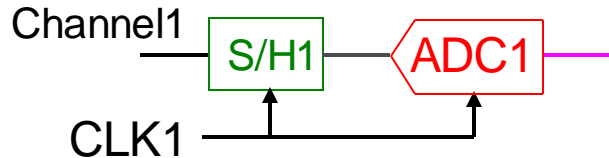
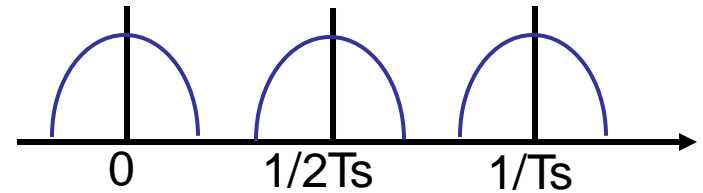
理想のクロックの場合



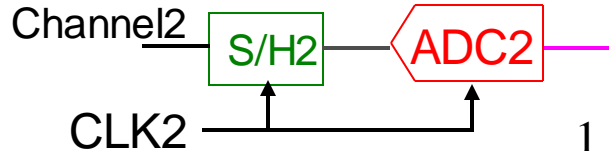
インターリーブADCのタイミング ミスマッチの周波数領域での解析

理想のクロックの場合

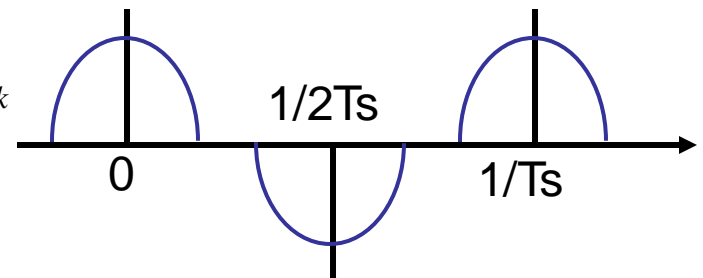
$$X_1(f) = \frac{1}{2T_s} \sum_{k=-\infty}^{\infty} X(f - \frac{k}{2T_s})$$



各ADCの単出力のスペクトラム



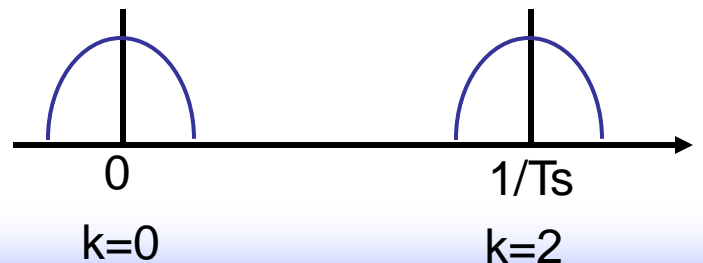
$$X_2(f) = \frac{1}{2T_s} \sum_{k=-\infty}^{\infty} X(f - \frac{k}{2T_s}) e^{-j\pi k}$$



インターリーブ後のスペクトラム

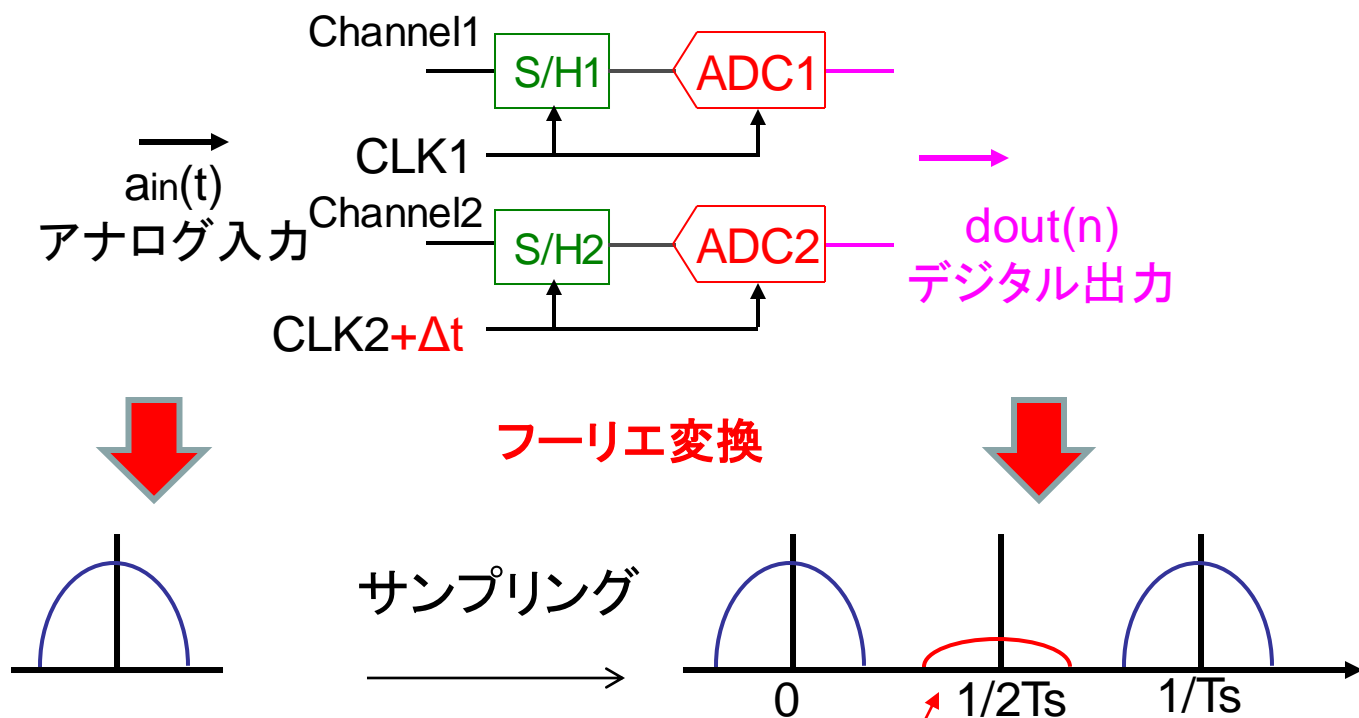


$$X(f) = \frac{1}{T_s} \sum_{k=-\infty}^{\infty} X(f - \frac{1}{T_s})$$



インターリーブADCのタイミング ミスマッチの周波数領域での解析

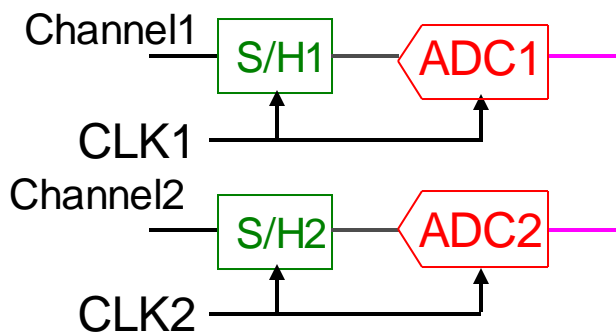
クロックのタイミングが Δt ずれている場合



インターリーブADCのタイミング ミスマッチの周波数領域での解析

クロックのタイミングが Δt ずれている場合

$$X_1(f) = \frac{1}{2T_s} \sum_{k=-\infty}^{\infty} X(f - \frac{k}{2T_s})$$

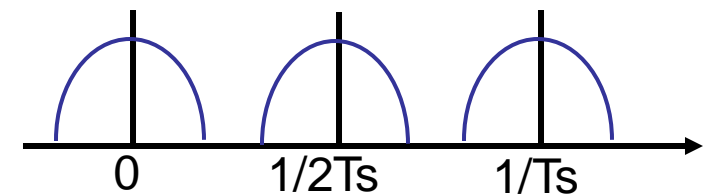


$$X_2(f) = \frac{1}{2T_s} \sum_{k=-\infty}^{\infty} X(f - \frac{k}{2T_s}) e^{-j\pi\Delta t(f - k/(2T_s))} e^{-j\pi k}$$

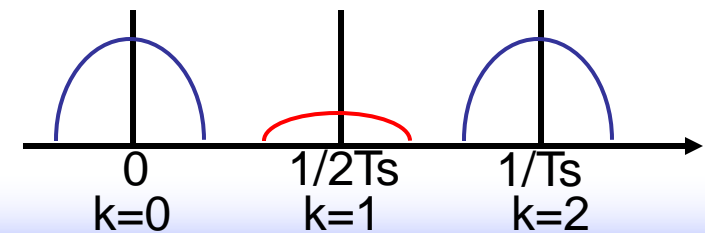
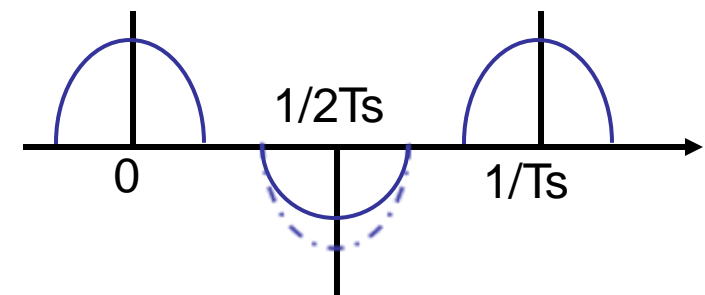
インターリーブ後のスペクトラム

$$X(f) = \frac{1}{2T_s} \sum_{k=-\infty}^{\infty} X(f - \frac{k}{2T_s}) (1 + e^{-j\pi\Delta t(f - k/(2T_s))} e^{-j\pi k})$$

スプリアスが発生してしまう



各ADCの単出力のスペクトラム

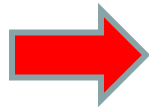


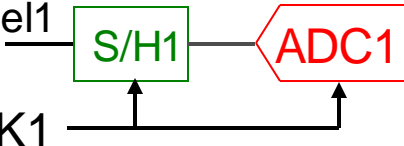
インターリーブADCのタイミング ミスマッチの周波数領域での解析

チャンネルADC fs

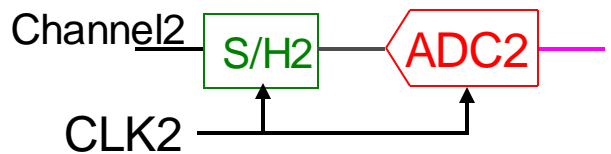
2チャンネル

信号帯域 DC~M·(fs/2)



Channel1  $X_1(f) = \frac{1}{2T_s} \sum_{k=0}^2 X(f - \frac{k}{2T_s})$

$= \frac{1}{2T_s} \left[X(f) + X(f - \frac{1}{2T_s}) + X(f - \frac{1}{T_s}) \right]$



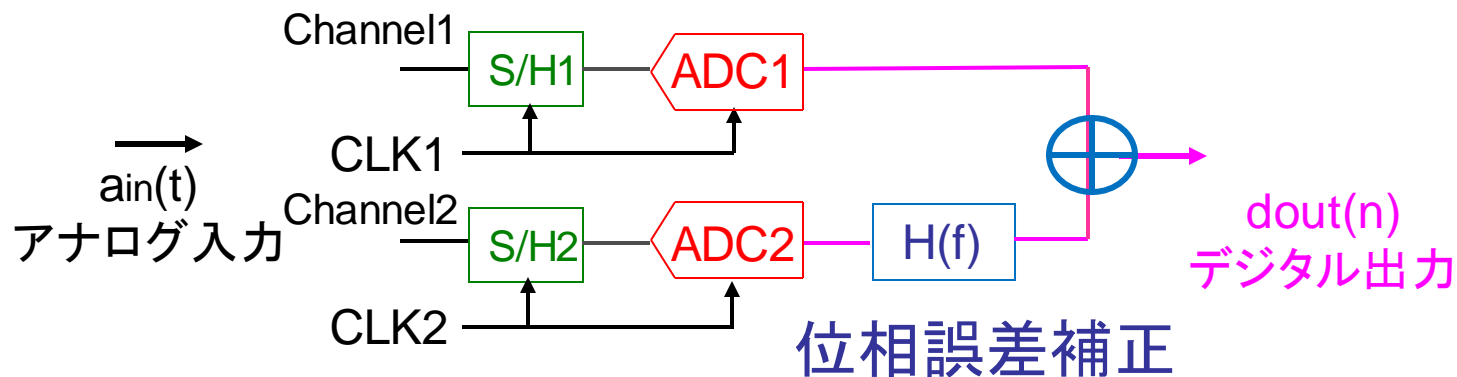
$$X_2(f) = \frac{1}{2T_s} \sum_{k=0}^2 X(f - \frac{k}{2T_s}) e^{-j2\pi\Delta t(f - k/(2T_s))} e^{-j\pi k}$$

$$= \frac{1}{2T_s} \left[X(f) e^{-j2\pi\Delta t} + X(f - \frac{1}{2T_s}) e^{-j2\pi\Delta t(f - 1/(2T_s))} e^{-j\pi} \right.$$

$$\left. + X(f - \frac{1}{T_s}) e^{-j2\pi\Delta t(f - 1/(T_s))} e^{-j2\pi} \right]$$

この逆関数を用いる

インターリーブADCのタイミング ミスマッチの周波数領域での解析



補正用フィルタ

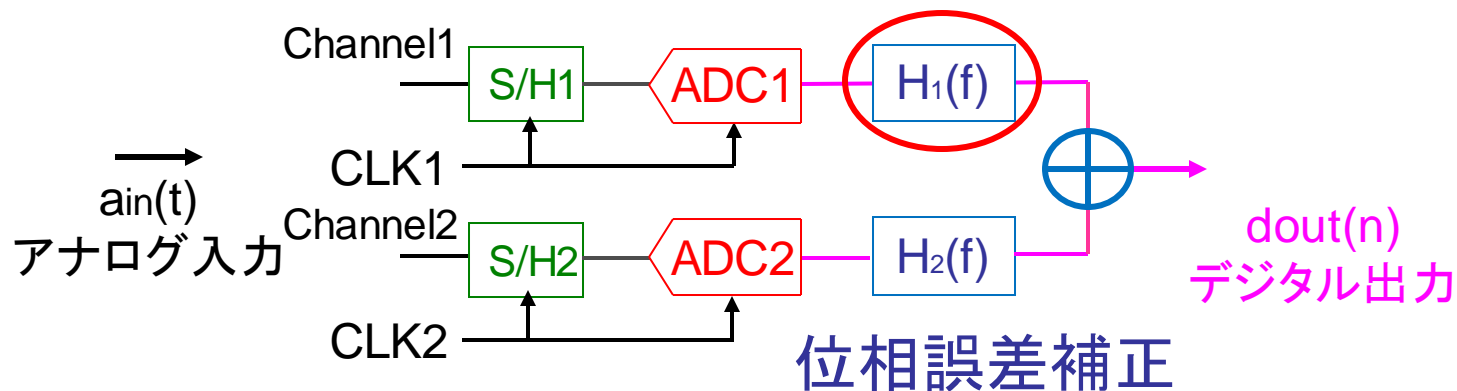
$$H(f) = e^{j2\pi\Delta t(f - 1/(2T_s))}$$

$$X_1(f) + X_2(f)e^{j2\pi\Delta t(f - 1/(2T_s))} = \frac{1}{T_s} [X'(f) + X'(f - \frac{1}{T_s})]$$

スプリアスがなくなる

インターリーブADCのタイミング ミスマッチの周波数領域での解析

実際の設計上では、タイミングを合わせなければならない



出力のタイミングを合わせるためにch1の出力にフィルタを取り付ける

$H_1(f)$ の特性に補正用の関数を掛けたものが $H_2(f)$ となる

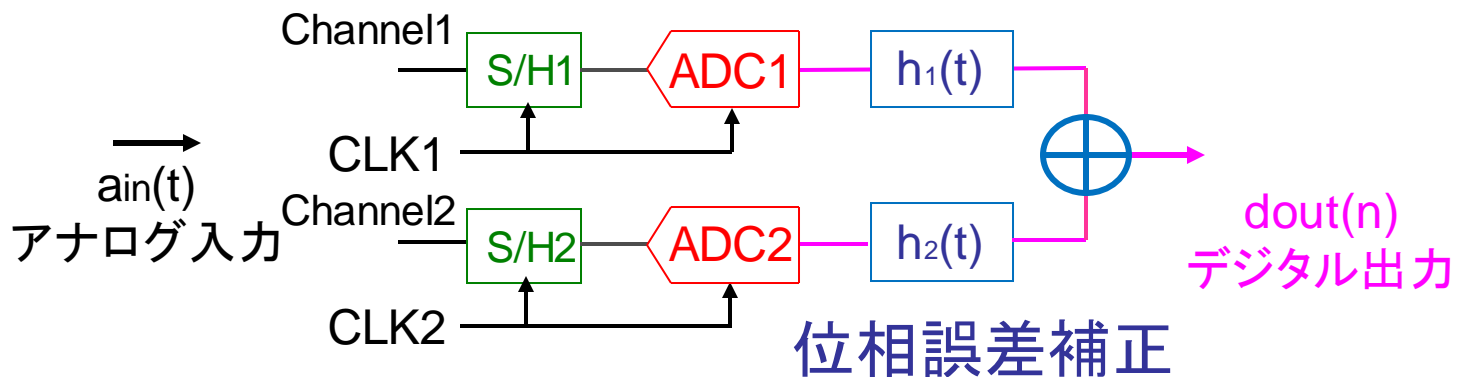
$$H_1(f) = e^{-j2\pi f\xi}$$

$$H_2(f) = e^{-j2\pi f\xi} e^{j2\pi\Delta t(f-1/(Ts))}$$

ξ : フィルタによる群遅延

補正用フィルタの設計

実際に処理を行うのは時間上なので、時間で考える



$H_1(f)$ の特性に補正用の関数を掛け、逆フーリエ変換したものが $h_2(t)$ となる

$$H_1(f) = e^{-j2\pi f\xi}$$

$$H_2(f) = e^{-j2\pi f\xi} e^{j2\pi\Delta t(f-1/(Ts))}$$

逆フーリエ変換



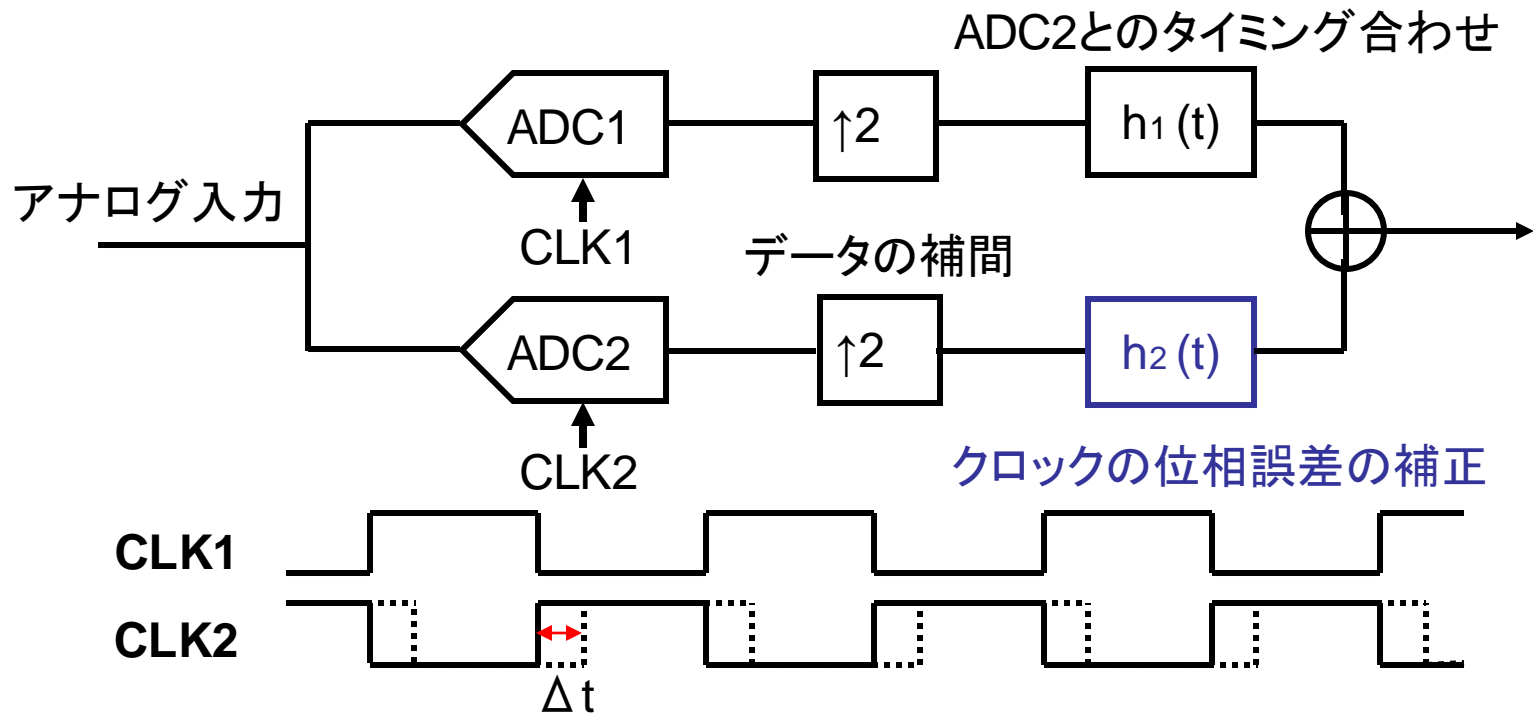
$$h_1(t)$$

$$h_2(t)$$

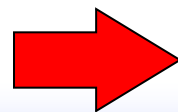
目次

1. 研究背景・目的
2. インターリーブADCの原理
3. チャンネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

インターリーブタイミング mismatch 補正用のフィルタのシュミレーション

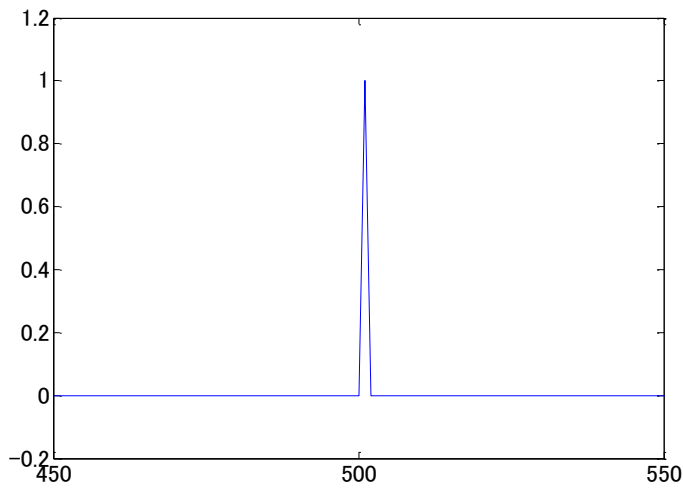


提案デジタルフィルタによりタイミングのずれを補正

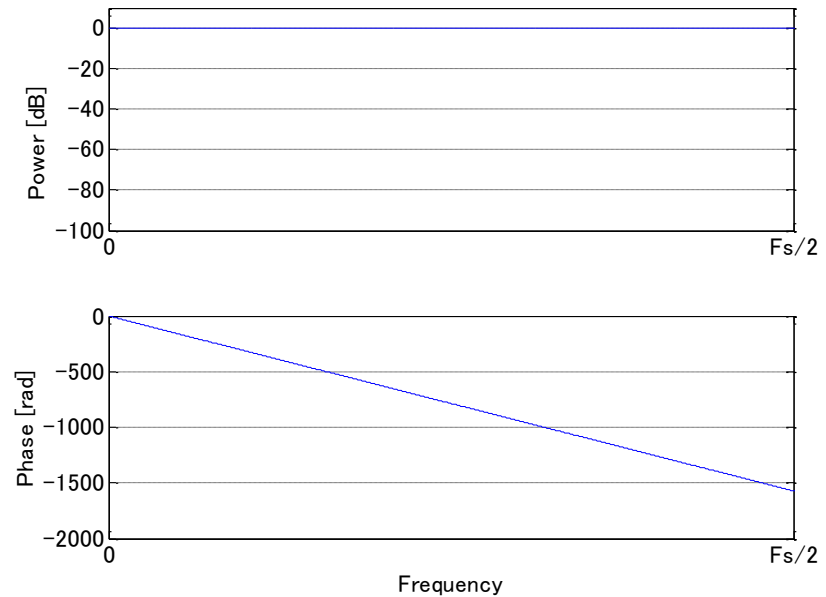


FFTにより、効果を確認

フィルタ $h_1(t)$ の特性



インパルス応答



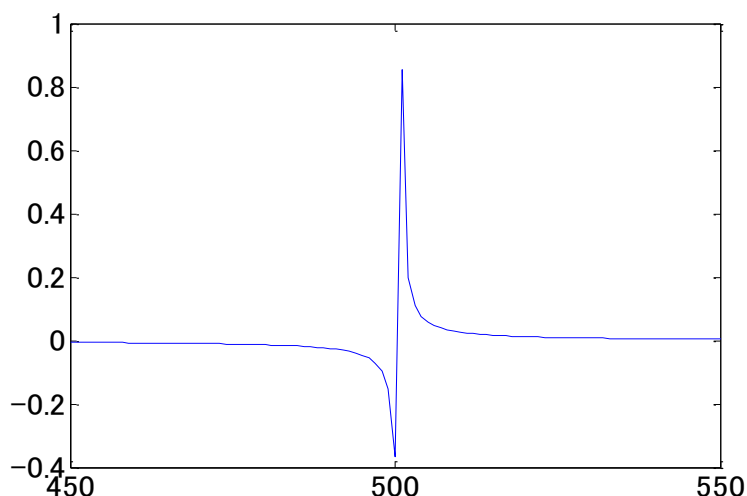
位相応答

群遅延を合わせるために使用する
今回はオールパスフィルタを用いる

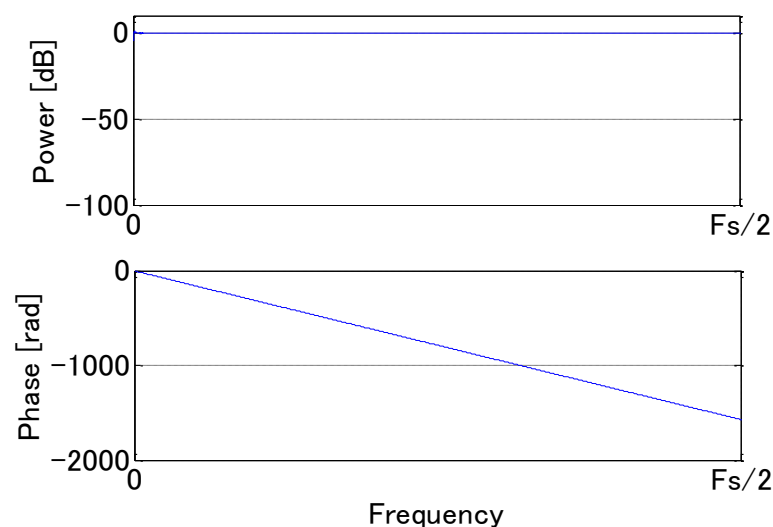
補正用フィルタ $h_2(t)$ の特性

$\Delta t=0.1T$

TAP数=1001



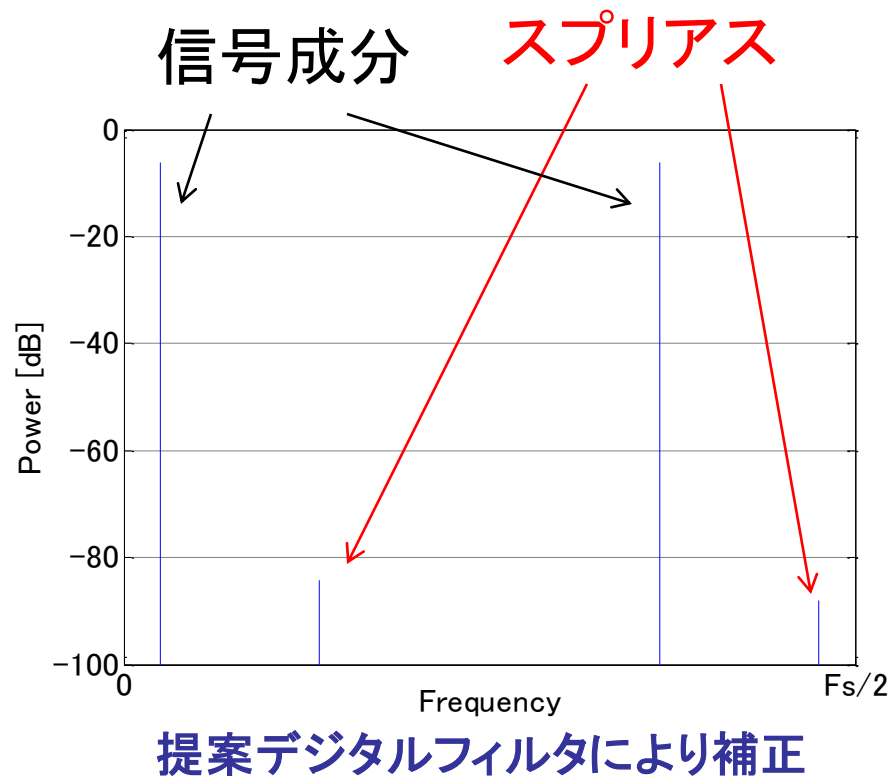
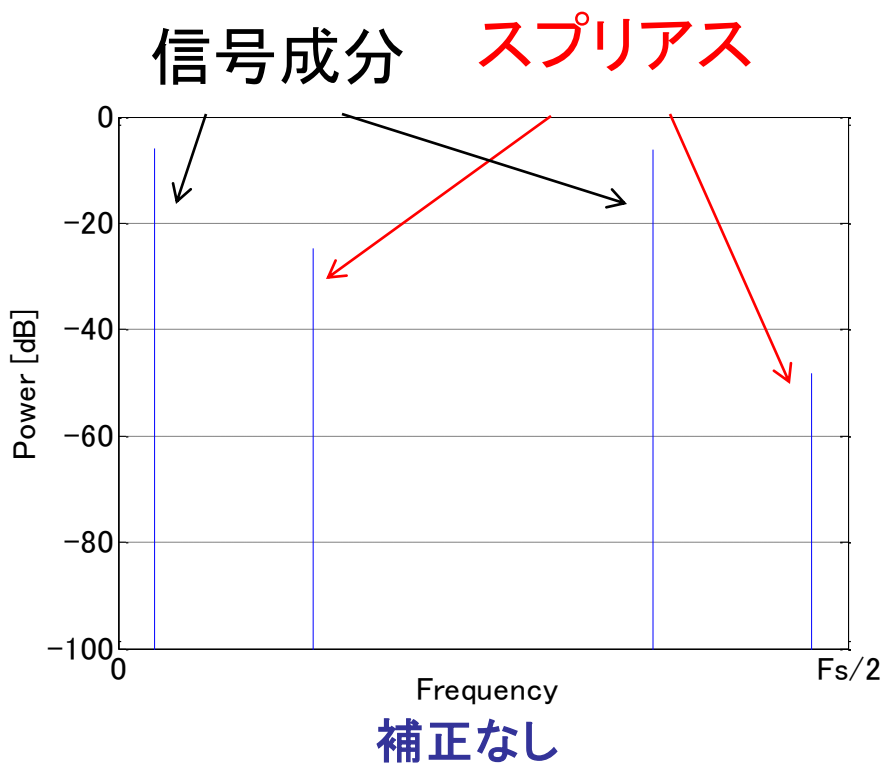
インパルス応答



位相応答

奇対称のインパルス応答となる
線形位相である

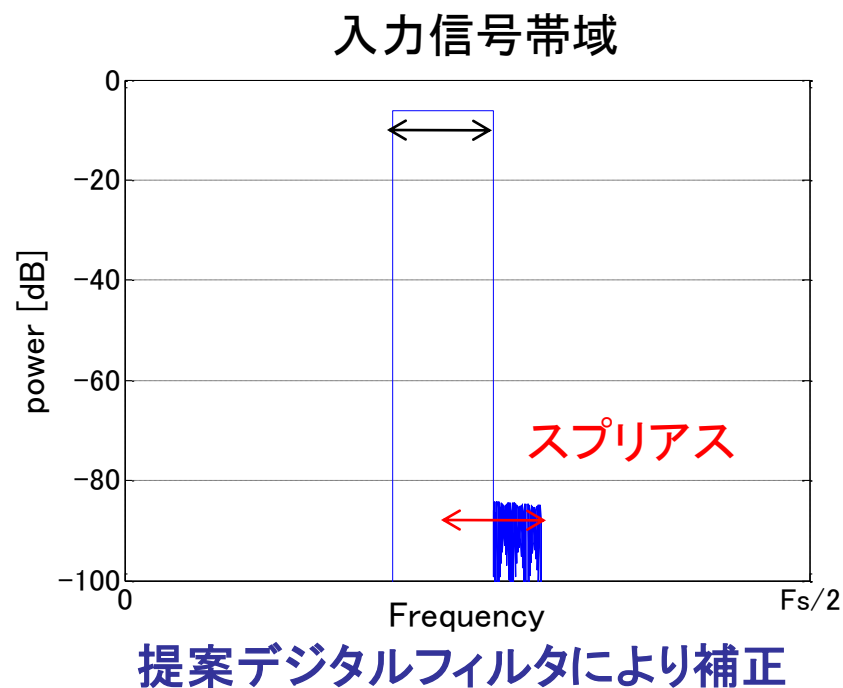
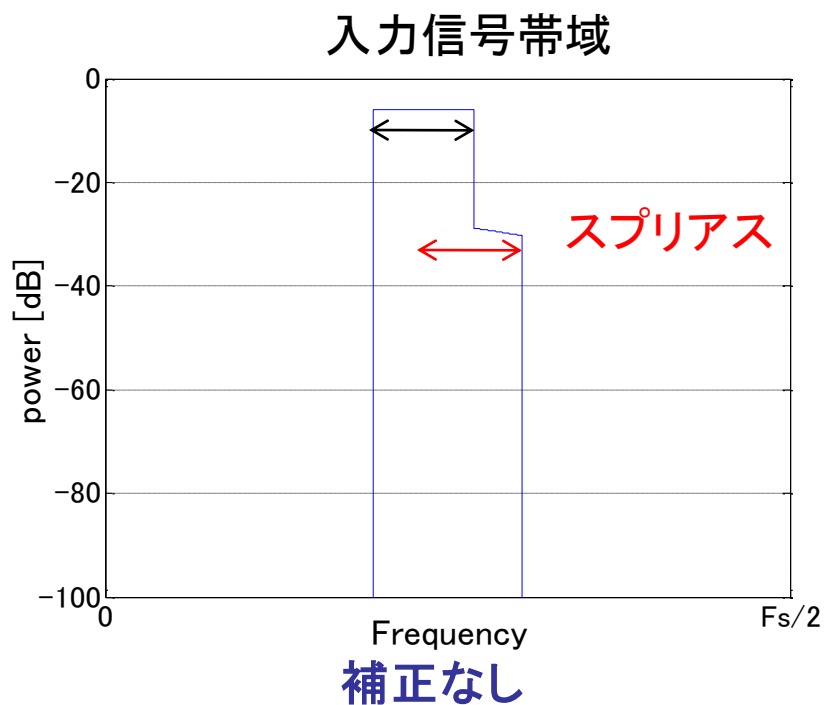
入力信号に2つの周波数成分がある場合のシュミレーション結果



インターリーブADCのナイキスト周波数まで補正できた

広い周波数帯域でのシュミレーション結果

信号帯域にスプリアスが混在



信号成分に混ざっていたスプリアスも抑制された

目次

1. 研究背景・目的
2. インターリーブADCの原理
3. チャネル間ミスマッチの影響
 - 3.1. オフセットミスマッチの影響
 - 3.2. ゲインミスマッチの影響
 - 3.3. タイミングスキューの影響
4. 提案手法
 - 4.1. インターリーブタイミングミスマッチ補正フィルタ
 - 4.2. シミュレーション
5. 研究成果・今後の課題

研究成果

- デジタルフィルタによるインターリーブADC タイミングスキュー校正を検討・シミュレーションで確認

今後の課題

- 検討した応用事例の実験による有効性の検証
- 制約条件
 - 係数ビット長と精度の関係
 - タップ数、窓関数の影響
 - 補正可能帯域

参考文献

- N. Kurosawa, H. Kobayashi, K. Maruyama, H. Sugawara, and K. Kobayashi , “Explicit Analysis of Channel Mismatch Effects in Time-Interleaved ADC Systems”, *IEEE Trans. on Circuits and Systems I: Fundamental Theory and Applications*, vol.48, no.3, pp.261-271 (March 2001).
- N. Kurosawa, H. Kobayashi and K. Kobayashi, “Channel Linearity Mismatch Effects in Time-Interleaved ADC Systems”, *IEICE Trans. on Fundamentals*, vol. E85-A, no. 4, pp.749-756 (April 2002).
- K. Asami, “An Algorithm to Improve the Performance of M-channel Time-Interleaved A-D Converters”, *IEICE Trans. Fundamentals*, vol.E90-A, no.12, pp.2846-2852, Dec. 2007.
- K. Asami, T. Suzuki, H. Miyajima, T. Taura, and H.Kobayashi, “Technique to Improve the Performance of Time-Interleaved A-D Converters with Mismatches of Non-linearity”, *IEICE Trans. Fundamentals*, vol.E92-A, no.2, pp.374-380, Feb. 2009.
- K. Asami, “Technique to Improve the Performance of Time-Interleaved A-D Converters,” *Proc. of IEEE International Test Conference*, Paper 34.1, Austin (Nov.2005).

御清聴ありがとうございました