

Non-Inverted Buck-Boost Converters with Dual Delta-Sigma Modulators

Yasunori Kobori Member (Gunma University, kobori@el.gunma-u.ac.jp)

Masashi Kono Student Member (Gunma University, zbh03923a@olive.zero.ad.jp)

Toshihiko Shimizu Non-member (Renesas Technology, shimizu.toshihiko@renesas.com)

Haruo Kobayashi Member (Gunma University, k_haruo@el.gunma-u.ac.jp)

Keywords : switching regulator, buck-boost converter, DC-DC converter, delta-sigma modulation, full bridge circuit

A secondary battery for cellular phone has been improved and its output range is wider than that of conventional one. The switching converter system with the conventional battery needs only Buck converter, that is step down the input voltage to 2.5V. An output range of a new battery is from 4.2V to 2.2v, so the new converter system needs both Buck converter and Boost converter.

A full bridge configuration of Fig.2 is well known to work for Buck converter or Boost converter. When the input voltage is higher than the output voltage, this circuit works for Buck (Step Down) converter. When the input voltage is lower than the output voltage, this circuit works for Boost (Step Up) converter. In this case, there is non-controllable voltage gap shown in Fig.1. It is important to control the output ripple small among this gap. For this gap, we have developed 3 ideas to control seamlessly, mixed Buck/Boost converter, Delta-Sigma Buck/Boost converter and Dual Delta-Sigma Buck/Boost converter.

The 1st idea “mixed control method” is that Boost PWM signals are mixed between Buck PWM signals for this gap period. The mixed U/D ratio is smoothly controlled to change from 1:4 to 4:1 according to the input voltage. In this method, there needs a counter of the number of the PWM signals or mixed Boost/Buck (Up/Down, U/D) ratio controller.

The 2nd idea is to use Delta-Sigma Modulator (DSM) instead of mixed U/D controller. In this method, the mixed U/D ratio is automatically controlled and the ripple of output voltage is better than the 1st idea.

The 3rd idea is to use dual Delta-Sigma Modulators to control the switches as shown in Fig.2. In this circuit DSM1 mainly works to make output voltage down, and DSM2 works up. They work independently and are controlled by only the error signal of the output voltage. To minimize the ripple, the coefficients of these DSMs are also adjusted independently. The clock phase of these DSMs is shifted 180 degree each other to make the response quick for the change of the output voltage.

The result of the experimental discrete circuit is shown in Fig.3 and Fig.4. Fig.3. shows the output voltage change with the output current step 0.25A. The voltage offset is less than 5mV and the dynamic load regulation is so good. The ripple by the current step is 15mVpp (that is mainly high frequency resonant wave). Fig.4 shows the efficiency of this converter without synchronized rectifiers, when the input voltage and the output voltage is 2.5V. It is more than 83% at $I_o=0.8A$. Using synchronized rectifiers makes the efficiency much better.

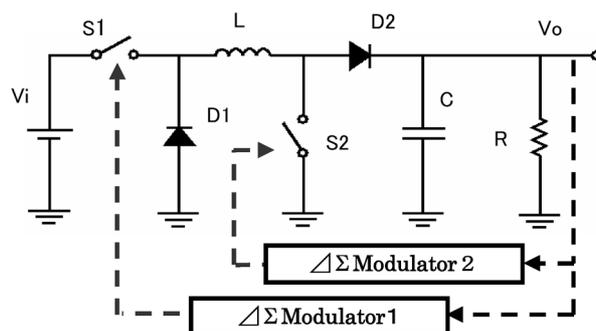


Fig. 2. Buck-Boost Converter with Dual $\Delta\Sigma$ Modulators

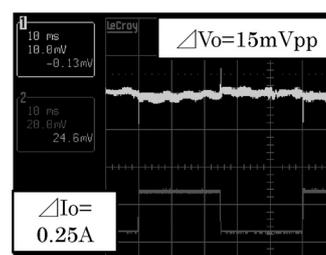


Fig. 3. Output Ripple vs. I_o Step

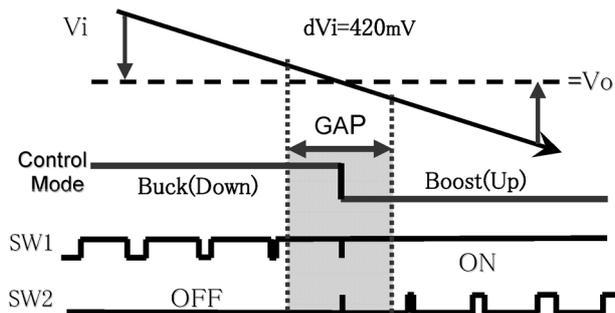


Fig. 1. Mix Controlled Buck-Boost Converter

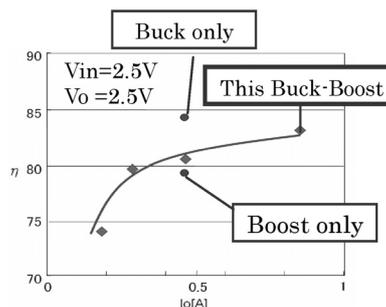


Fig. 4. Efficiency vs I_o

デュアル $\Delta\Sigma$ 変調による非反転昇降圧形コンバータの検討

正員 小堀 康功* 学生員 光野 正志*
 非会員 清水 敏彦** 正員 小林 春夫*

Non-Inverted Buck-Boost Converters with Dual Delta Sigma Modulators

Yasunori Kobori*, Member, Masashi Kono*, Student Member, Toshihiko Shimizu**, Non-member, Haruo Kobayashi*, Member

This paper presents a new control circuit to create high-performance non-inverted Buck-Boost converter with dual $\Delta\Sigma$ modulations. Experimental load regulation, corresponding to load current steps of $\pm 0.5A$, is within 45mVpp, and the efficiency without synchronized rectifier is 83% at input voltage 2.5V and load current 0.8A.

キーワード：スイッチングレギュレータ，昇降圧形コンバータ，DC-DC コンバータ， $\Delta\Sigma$ 変調，フルブリッジ回路

Keywords : switching regulator, buck-boost converter, DC-DC converter, delta-sigma modulation, full bridge circuit

1. まえがき

モバイル機器に使用する二次電池は，その出力電圧範囲や出力容量が改良されつつあり，広範囲な入力電圧の変化に対して安定に所定電圧を出力すべく，連続的に制御可能な昇降圧形電源の開発が急務となっている。

例えば携帯電話では，回路電圧が 2.5V に対して，従来のリチウムイオン電池出力は 4.2~3.0V であり，降圧形電源のみで十分であった。ところが改良電池では，電池出力は 4.2~2.2V と低電圧側に拡大され，降圧形から昇圧形動作へと自動的にかつ連続的に切換える必要が生じた。

筆者達はこれまでこのような連続制御の昇降圧形電源を提案し，シミュレーションおよび試作による性能改善を報告^{(1)~(5)}し，デュアル $\Delta\Sigma$ 変調制御方式の非反転昇降圧形電源を開発した。

2. フルブリッジ構成の昇降圧形電源

(2-1) 提案 1: ミックス制御方式 スwitching 電源では通常，PWM (Pulse Width Modulation) 信号により，出力電圧を制御する。PWM のデューティ (時比率) には，例えば 10~90% 程度の制限がある。したがって入力電圧がゆっくり低下し，電源制御方式を降圧形から昇圧形に切換える

場合，理想的な切換え点の前後に制御不能となる入力電圧帯 (電圧ギャップ) が存在する。

この電圧ギャップ内において，降圧形と昇圧形の制御方式をミックスして，そのミックス比率を順次変化させる制御方式⁽¹⁾を検討した。この方式の動作概念を図 1 に示す。入出力電圧差よりギャップ内の電圧差 (ギャップ電圧) を測定し，降圧形と昇圧形の制御比率を PWM 周期単位で切換える。つまり，ギャップ電圧に従って，ミックス比率 (昇圧: 降圧) を順次切換えていく。本提案による構成を図 2 に示す。同図の U/D コントローラ部が，電圧ギャップ検出とミックス比率制御部に相当する。

図 2 において，2つのスイッチ S1, S2 は，どちらか一方のみ PWM 信号でスイッチング動作する。降圧形では，S2 を常時 OFF にして，S1 をスイッチング動作させる。昇圧形では，S1 を常時 ON にして，S2 をスイッチング動作させる。これらを PWM 周期毎に U/D SW 部で切換え制御する。

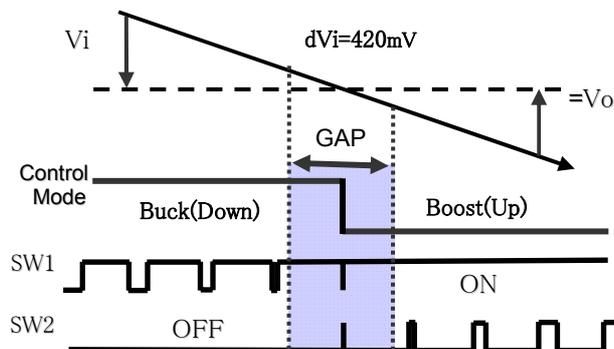


図 1 ミックス制御 昇降圧形コンバータ
 Fig. 1. Mix Controlled Buck-Boost Converter

* 群馬大学 工学部
 〒376-8515 群馬県桐生市天神町 1-5-1
 Faculty of Engineering, Gunma University,
 1-5-1 Tenjin-cho, kiryu-city, Gunma 376-8515
 ** ルネサステクノロジ (株)
 〒370-0021 群馬県高崎市西横手町 111
 Advanced Analog Technology Div., Renesas Technology Corp.,
 111 Nishiyokote-machi, Takasaki-city, Gunma 370-0021

〈2・2〉 ミックス制御方式の電圧変換式

(1) 降圧形, 昇圧形電源の基本電圧変換式 降圧形電源および昇圧形電源における電圧変換式 $M (=Vo/Vi)$ は, 理想的には次式で表される。

$$\text{降圧形: } M_D = D \quad [< 1] \quad \dots\dots(1)$$

$$\text{昇圧形: } M_U = 1 / (1 - D) = 1 / D' \quad [> 1] \quad \dots\dots(2)$$

ここで D はデューティである。

実際の電源では, スイッチ素子やコイルの内部抵抗や負荷抵抗 R にも影響され, 電圧変換率は次式のような複雑な式となることが知られている⁽⁶⁾。

$$\text{降圧形: } M_D' = D / (1 + Z_o/R) \quad [< M_D] \quad \dots\dots(3)$$

$$\text{昇圧形: } M_U' = 1 / D' \cdot (1 + Z_o'/R) \quad [< M_U] \quad \dots\dots(4)$$

ここで, 各内部抵抗 Z_o は, コイルの内部抵抗を r_L , ダイオードの導通抵抗を r_D , スイッチの導通抵抗を r_S とすると, 次式で表される。

$$Z_o = r_L + D \cdot r_S + D' \cdot r_D \quad \dots\dots(5)$$

$$Z_o' = (r_L + D \cdot r_S + D' \cdot r_D) / D^2 \quad \dots\dots(6)$$

したがって, 固定電圧を出力する場合, 実際の入力電圧範囲は更に余裕が必要であり, 電圧ギャップはより広がる。

(2) ミックス制御方式の電圧変換式 ミックス制御方式の昇降圧形電源における電圧変換率は, 状態平均化法⁽⁶⁾を用いて次のように考えることができる。ミックス状態では降圧形・昇圧形とも, 電圧ギャップ内でのデューティは最大値に制御されている。したがって, それぞれの電圧変換率を M_{UM} , M_{DM} とし, ミックス比率(昇圧:降圧)を $M:N$ とすると, 昇降圧動作による電圧変換式は次式となる。

$$M_{UD} = (M \cdot M_{UM} + N \cdot M_{DM}) / (M + N) \quad \dots\dots(7)$$

$$\text{よって } M_{UM} > M_{UD} > M_{DM} \quad \dots\dots(8)$$

〈2・3〉 提案2: $\Delta\Sigma$ 変調ミックス制御方式

ミックス制御方式では, 電圧ギャップの検出とそのギャップ内においてミックス比率の制御が必要であった。この場合, ミックス比率の順次制御等が必要であり, 回路構成や制御手順が複雑である。そこで U/D コントロール部に $\Delta\Sigma$ 変調回路を利用する, $\Delta\Sigma$ 変調ミックス制御方式を検討した。(構成は図2と同様) この方式では電圧ギャップの検出が不要であり, 全ての入力電圧範囲においてミックス比率が自動的

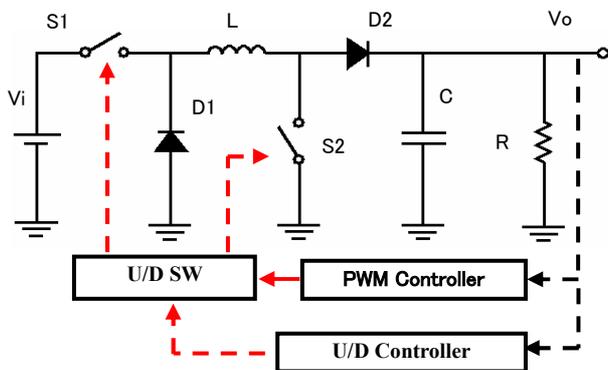


図2 U/D コントローラを用いた昇降圧形コンバータ
Fig. 2. Buck-Boost Converter with U/D Controller

に切換えられる。

〈2・4〉 提案3: デュアル $\Delta\Sigma$ 変調制御方式⁽³⁾⁽⁴⁾

(1) デュアル $\Delta\Sigma$ 変調方式の構成 図2の $\Delta\Sigma$ 変調ミックス制御方式では, 両スイッチ $S1 \cdot S2$ を PWM 信号で個別に切換え制御する。各スイッチの動作は, $S1$ が降圧形, $S2$ が昇圧形として主に動作することより, PWM 周期内で両スイッチを個別に制御しても昇降圧形動作は可能と考えた。そこで図3のように独立の2つの $\Delta\Sigma$ 変調回路を設けて各スイッチを制御する方式を検討した。なお, 両変調回路のクロックを逆位相として, 高速応答化を図っている。

図3の構成において, 各パラメータを $L=1.6\mu H$, $C=200\mu F$ および $\Delta\Sigma$ 変調用クロックを $f_{ck}=2MHz$ とし, まずオープンループによる昇降圧形制御の動作をチェックした。各 $\Delta\Sigma$ 変調回路の入力端に同一の正弦波を加えたときの, 出力電圧と各変調回路の出力パルス (MOS ゲート制御パルス) を図4に示す。ここでパルスが「H」レベルで MOS は ON となる。同図から出力電圧が上昇モードでは両 MOS の ON 状態が長く, 下降モードでは両 MOS の OFF 状態が長く続く。なお最小パルス幅は, クロック周期と同じ $0.5\mu s$ である。

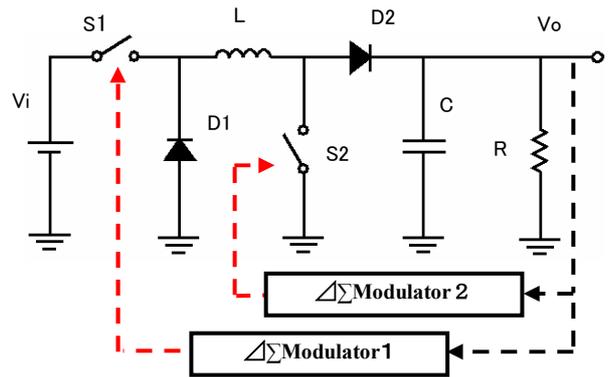


図3 デュアル $\Delta\Sigma$ 変調 昇降圧形コンバータ
Fig. 3. Buck-Boost Converter with Dual $\Delta\Sigma$ Modulators

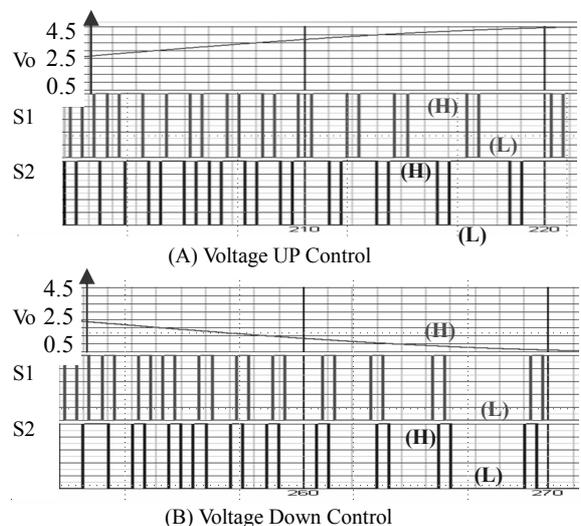


図4 $\Delta\Sigma$ 変調器の出力パルス

Fig. 4. Output Pulses of Dual $\Delta\Sigma$ Modulators

(2) $\Delta\Sigma$ 変調制御方式の特性 PWM 制御方式の電源におけるフィードバック制御では、増幅された誤差電圧に対して、高分解能でPWMのパルス幅(つまりデューティ)を制御し出力電圧を安定化する。一方、デュアル $\Delta\Sigma$ 変調方式では、増幅された誤差電圧よりクロック周期でON/OFF制御する2値パルスを出力する。したがって1発のパルスでは制御精度は悪いが、この制御誤差成分を逐次フィードバックして以降のパルス精度を高めている。この場合、 $\Delta\Sigma$ 変調回路の出力は、電源出力誤差成分と変調回路誤差成分の和により、クロック毎にON/OFF出力が決定される。最小パルス幅はクロック周期 T_0 で固定され、ON/OFFの連続パルス数で周期 T が決定される。この場合、周期が変化することによりデューティが変化する、いわゆるPFM(Pulse Frequency Modulation)制御である。このとき平均的な電圧変換率は、PWM制御と同様にデューティで決定され、瞬時毎の降圧形動作や昇圧形動作にしたがって(3)(4)式で表わされる。

3. デュアル $\Delta\Sigma$ 昇降圧形コンバータ(シミュレーション)

(3-1) 定常動作と各部波形 図3のデュアル $\Delta\Sigma$ 変調昇降圧形コンバータの動作および特性をシミュレーションにより検討した。このときのダイオードD2を通る電流 i_{d2} と出力電圧 V_o および両MOSのゲートパルスを図5に示す。出力電圧の上昇/下降モードと各MOSのパルス波形は適切に動作している。ここで入力電圧 $V_i=2.5V$ 、出力電圧 $V_o=2.5V$ 、負荷電流 $I_o=0.5A$ における定常リプルはわずかに $V_{rip}=3mV_{pp}$ と非常に小さい。

低負荷時の電流 $I_o=0.5A$ に対して、電流変化量がそれぞれ $\Delta I_o=0.5, 1.0, 1.5A$ 時の出力リプル波形を図6に示す。

(3-2) 負荷変動応答とリプル 同様の構成において、負荷変動に対する応答特性(出力リプル電圧)を確認した。当初、リプルは大きく、ポジとネガで大きなアンバランスが発生した。そこで2つの $\Delta\Sigma$ 回路の特性(ゲインと位相補償特性)を各リプルに対して個々に合わせることで、図6のようにリプルを上下バランスよく $35mV_{pp}$

にできた。このときの負荷電流変動 ΔI_o に対するリプルの改善効果を、先に提案の2方式と比較して図7に示す。デュアル $\Delta\Sigma$ 制御方式では、 ΔI_o が大きい場合にもリプルを低減できることがわかった。

(3-3) 効率の検討 電源性能ではリプルに加え、効率 η も重要である。出力電圧 $V_o=2.5V$ 、クロック周波数

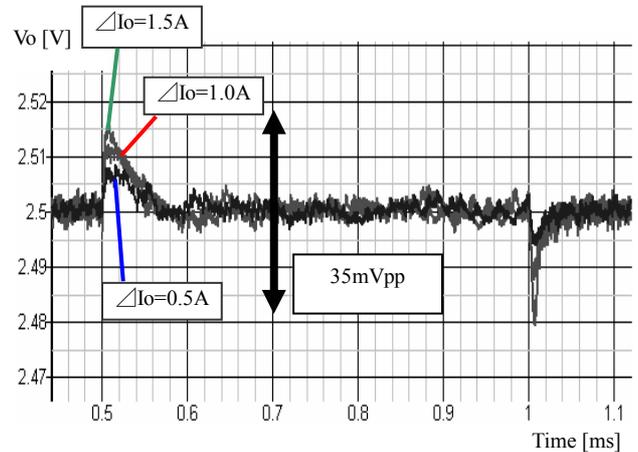


図6 出力電圧リプルの改善

Fig. 6. Improvement of Output Voltage Ripple

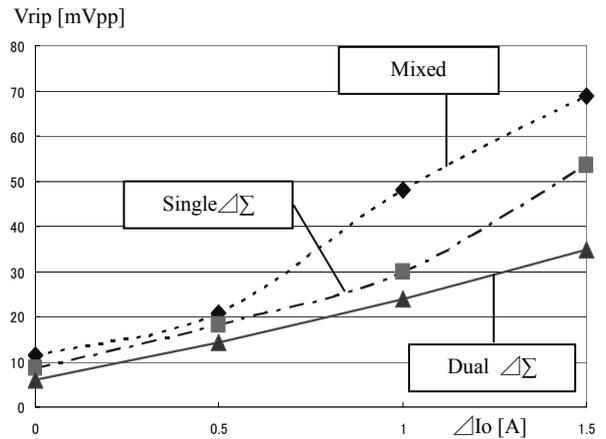


図7 負荷電流変動 対 出力リプル

Fig. 7. Output Ripple vs. Load Current Step

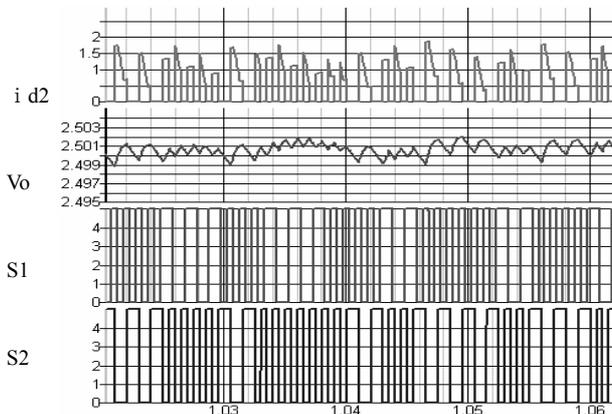


図5 デュアル $\Delta\Sigma$ 電源の動作波形

Fig. 5. Waveform of Dual $\Delta\Sigma$ Converter

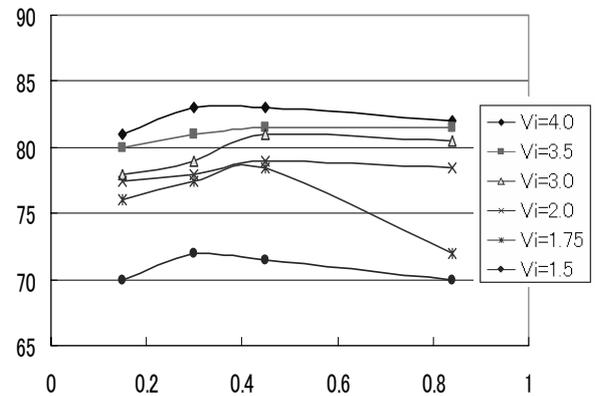


図8 出力電圧 対 効率

Fig. 8. Efficiency vs. Input Voltage

$f=500\text{kHz}$, $L=1.5\mu\text{H}$, $C=300\mu\text{F}$, 各 $\text{SW}\cdot\text{Di}$ の導通抵抗 $R_{on}=50\text{m}\Omega$ としたときの、各入力電圧 V_i における出力電流 I_o たい効率 η のシミュレーション結果を図 8 に示す。同図において入力電圧の凡例は、上側特性より順次対応している。実際の回路では、ダイオードに並列に MOS スイッチを用いる同期整流方式の制御が困難なことより、非同期整流方式の昇降圧形電源とした。なお、同期整流方式は効率改善を目的として使用されるので、非同期整流方式では数%程度効率は低下する。

図 8 の特性では入力電圧が 3.0V 付近が全体的に最も効率がよく、 $I_o=0.5\text{A}$ 付近で最大効率が 83% である。この状態における降圧形電源の動作は、昇降圧形制御状態から降圧形制御が主流に切替った状態である。入力電圧が 3V より低い場合には、昇圧形動作の比率が多くなり、等価的な内部抵抗が大きくなって導通損が増え効率を低下させる。また入力電圧が降圧形の限界電圧 3V より高くなると、電圧変換率およびデューティが徐々に小さくなり、理論的に効率はわずかながら低下傾向にある。出力電流に対する効率をみると、出力電流が 0.3A より小さくなると、出力電流に無関係なスイッチング損失の比率が高くなり、結果として徐々に効率は低下していく。一方、出力電流が 0.5A 以上になると、スイッチやダイオードにおける導通損失が比例的に増えて、効率はわずかに低下傾向にある。今回のシミュレーション条件においては $I_o=0.5\text{A}$ 程度で最大効率となる。なお、最大効率を得る出力電流 I_o を高めるには、内部抵抗の低減が必要である。

4. 実験確認 (デュアル $\Delta\Sigma$ 制御方式)

4.1) 実験回路 試作した $\Delta\Sigma$ 変調器の回路図を図 9 に示す。通常の $\Delta\Sigma$ 変調器では、AD 変換器と DA 変換器が必要であるが、スイッチ制御には 1 ビットで十分であり、これらを D-ラッチ 1 個で実現することができる。また加算器はオペアンプの反転加算とし、加算抵抗は同一とした。

4.2) 実験回路における効率改善⁽⁵⁾ デュアル $\Delta\Sigma$ 制御方式に対して、実験により動作確認と性能測定をおこなった。実験当初、小さめの MOSFET やダイオードを使用したためオン抵抗による損失が大きく、また自作のコイル

の線径が細く内部抵抗が大ききなものであった。そこで MOSFET の内部抵抗を $10\text{m}\Omega$ 、ダイオードの順方向電圧 $V_F=0.3\text{V}$ 程度として、コイルは内部抵抗を半減し $r=50\text{m}\Omega$ とした。このように各素子を見直し効率改善を試みたが、平均的に効率は 75% 程度と低い値であった。

そこで回路素子以外に効率を低下させる要因を検討した。まずスイッチ S1 の大型化によるゲート容量の増加に起因した、スイッチング損失の増加を検討した。クロック周波数を下げれば効率は上がるはずであるが、しかし実際は大きな効率の変化は無かった。そこでデュアル $\Delta\Sigma$ 変調の各出力パルス状態を検討し、2つのスイッチ状態には降圧形や昇圧形動作に無いモードが存在することに気付いた。つまり各変調器は独立に動作することより、各スイッチの状態により $\text{SW1}:\text{SW2} = (\text{ON}:\text{ON}), (\text{ON}:\text{OFF}), (\text{OFF}:\text{ON}), (\text{OFF}:\text{OFF})$ なる 4 モードが存在する。

ここで (OFF:ON) なるモードは、コイル電流あるいはコイルのエネルギーを維持する状態であり、出力電圧の制御にはほとんど寄与しないアイドル状態である。このときコイル電流は、 $\text{D1}\Rightarrow\text{L}\Rightarrow\text{S2}\Rightarrow\text{D1}$ と流れて、各素子の内部抵抗により大きな損失が発生していることが判明した。ロジック的にこのモードを他のモードに強制的に割り当てることにより、平均的に 5% 以上の効率改善ができた。

4.3) 各種効率の実測 以上のようにアイドル状態を除去し、 $V_{in}=2.5\text{V}$ 時の負荷電流に対する実測効率を図 10 に示す。今回の実測ではディスクリートのパワー MOS を用いて試作し、手作りコイルを使用した。この場合、ゲート容量に配線や IC ピンの容量が付加され、また浮遊インダクタンスによりスイッチング損失がわずかに増加して効率を低下させている。

今回の実測では、 $I_o < 0.2\text{A}$ では効率は大きく低下しているが、従来の低負荷時効率改善対策のない電源と類似である。一方、 $I_o=0.9\text{A}$ では、 $\eta=82\%$ 以上であり、 I_o のさらなる増加に対して効率は微増傾向にあり、非同期制御方式電源とほぼ同等の性能である。

なお、図中の $I_o=0.5\text{A}$ における上部の丸は、同一回路における従来構成の降圧形単体 ($V_{in}=2.5\text{V}$) の効率、下の丸は

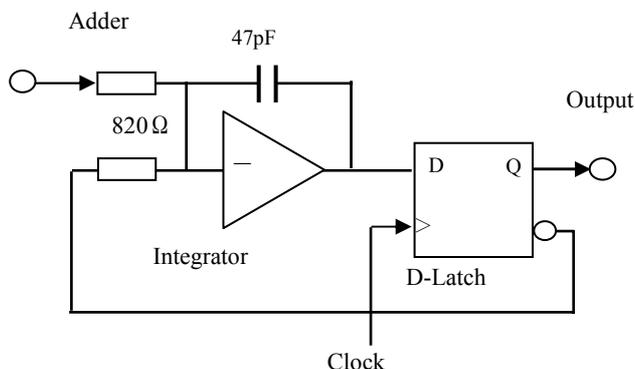


図 9 試作 $\Delta\Sigma$ 変調器回路
Fig. 9. Circuit of $\Delta\Sigma$ Modulator

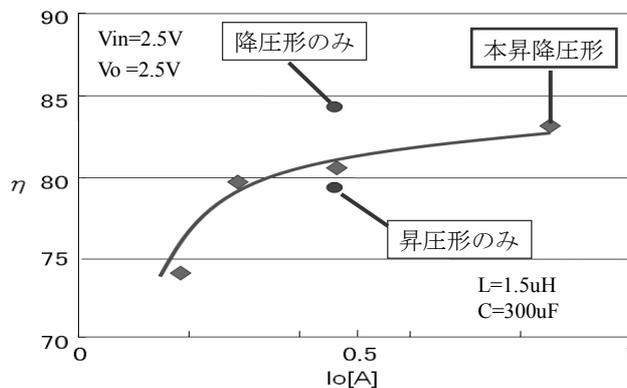


図 10 負荷電流 対 効率 (実測)
Fig. 10. Efficiency vs I_o (Experiment)

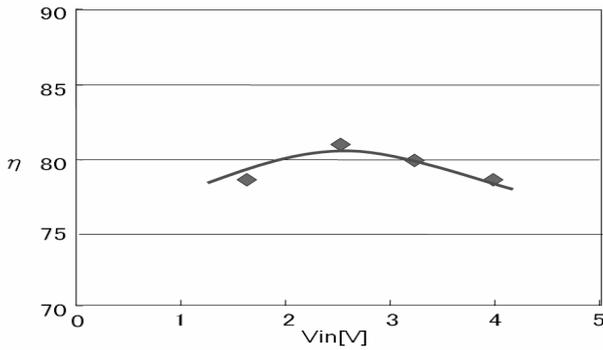


図 11 入力電圧 対 効率 (実測)

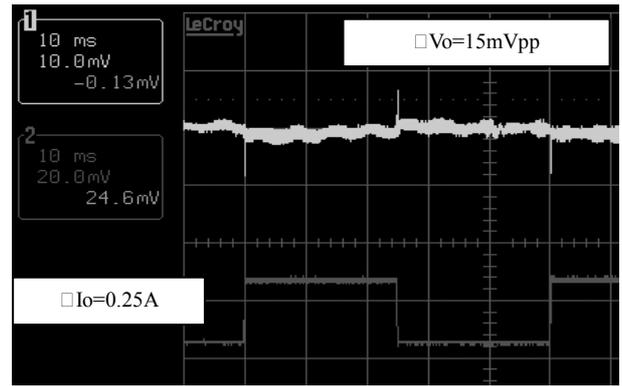
Fig. 11. Efficiency vs V_{in} (Experiment)

図 13 負荷電流変化 対 リプル

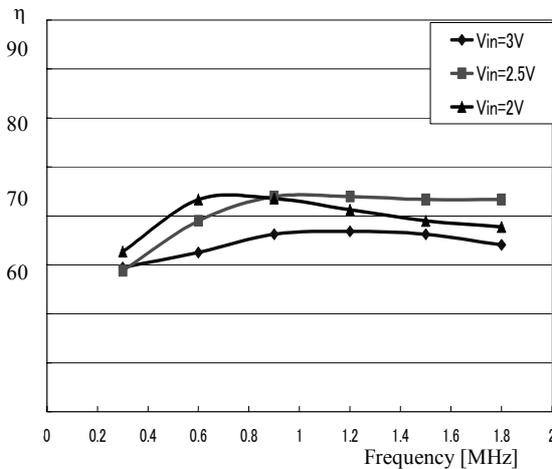
Fig. 13. Output Voltage Ripple vs. I_o Step

図 12 クロック周波数 対 効率 (実測)

Fig. 12. Efficiency vs Clock Frequency

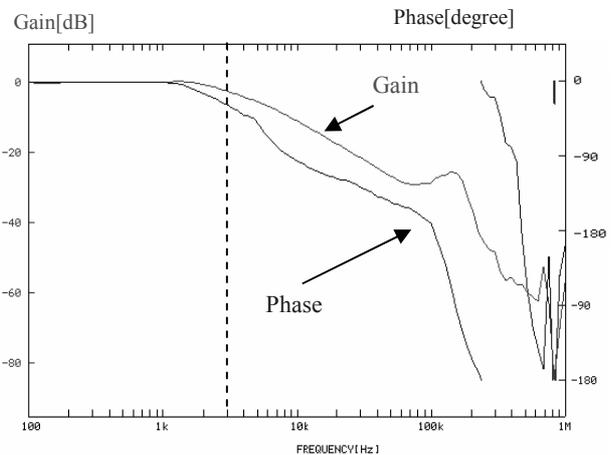


図 14 試作回路のクロズド・ループ特性

Fig. 14. Closed Loop Characteristics of Experimental Circuit

昇圧形単体 ($V_{in}=2.5V$) の効率であり、不要なスイッチやダイオードを削除して測定した。従来の昇圧型・降圧形のシリーズ接続電源の効率は 2 つの効率の乗算となり $\eta=66\%$ と予想されるが、これと比較するとデュアル $\Delta\Sigma$ 制御方式も十分使用可能な効率であることがわかる。

次に負荷電流を一定 ($I_o=0.46A$) としたときの、入力電圧 V_{in} 対効率 η の実測値を図 11 に示す。デルタシグマ変調によるミックス比率が最も高い付近で、最大効率 $\eta=81\%$ となっている。平均効率は 80% 程度であり、2 つのダイオードの同期整流化などより、更なる効率改善が見込まれる。

また、負荷電流を一定 ($I_o=0.47A$) とし各入力電圧における、クロック周波数と効率の関係を図 12 に示す。周波数が高くなるとスイッチング損失が増加し、通常のスイッチング電源と同様に効率はやや低下していく。また、低域では $\Delta\Sigma$ 変調器の動作が遅くなり、コイル電流のリプル増大による損失が増え、効率は低下している。

〈4・4〉 負荷電流変動に対する電圧リプル 試作回路において負荷抵抗を周期的に切換え、出力電圧リプルを測定した (図 13)。負荷電流変化 $\Delta I_o=0.25A$ に対して電圧偏差は $\Delta V_o=2mV$ であり、十分なロードレギュレーション特性を有する。またオーバーシュートは見られないが、切換え時

の高周波振動が約 $\Delta V_o=15mV$ も発生している。しかし、これはディスクリート部品で回路を作成したことに起因することが大きい。通常の電源のように、IC 化やモジュール化で解決できると考えられる。

なお、今回試作したデュアル $\Delta\Sigma$ 変調による昇降圧形電源のループ特性は、図 14 のように遮断周波数は 3.0kHz である。インダクタンスおよび出力キャパシタンスを小さくすれば応答周波数特性を高めることはできるが、電流・電圧リプルが増大する。負荷電流の変化量とリプル仕様により決めることが好ましい。

5. むすび

デュアル $\Delta\Sigma$ 変調を用いた非反転昇降圧形コンバータを検討し、シミュレーションにてその動作を確立した。また、実際の回路にて安定動作の確認とリプル・効率を実測した。負荷電流変化 0.25A に対して、電圧偏差 2mV、オーバーシュート 8mV であった。また効率は、同期整流方式を不採用で平均的に 80% 程度であり、十分実用化の可能性を示した。

(平成 19 年 9 月 19 日受付, 平成 20 年 5 月 20 日再受付)

文 献

- (1) 古谷哲也・小堀康功・津金民人・小林春夫：「携帯機器用 DC-DC コンバータの制御切替方式の検討」, 電学電子回路研資, ECT-05-53, pp.61-66 (2005)
- (2) Y. Kobori, T. Furuya, M. Kono, T. Shimizu, and H. Kobayashi : "A New Control Method for Switched Buck-Boost DC-DC Converters with Delta-Sigma Modulation for Mobile Equipment", 2006 International Symposium on Intelligent Signal Processing and Communication Systems, pp.127-130 (2006)
- (3) Y. Kobori, T. Furuya, M. Kono, T. Shimizu, and H. Kobayashi : "A New Control Method for Buck-Boost DC-DC Converters Using Dual Delta-Sigma Modulations for Mobile Equipment Applications", 2006 IEEJ Analog VLSI Workshop, CD-ROM (2006)
- (4) 小堀康功・古谷哲也・小林春夫・光野正志・清水敏彦：「ワイド入力レンジ対応のデュアル Δ/Σ 変調方式シームレス制御昇降圧形コンバータ」, 平 19 電学大全, 4, pp.82-83 (2007)
- (5) Y. Kobori, M. Kono, H. Kobayashi, and T. Shimizu : "Advanced Seamless Control for Buck-Boost Converters with Dual Delta Sigma Modulators", 2007 IEEJ International Analog VLSI Workshop, CD-ROM (2007)
- (6) 原田耕介・二宮 保・顧 文 建：「スイッチングコンバータの基礎」, コロナ社, pp.41-47 (1992)

小 堀 康 功



(正員) 1974年3月東京工業大学卒業。同年, (株)日立製作所に入社。2002年4月松江工業専門学校に勤務。2004年8月, 群馬大学工学部に勤務, 現在に至る。客員教授。博士(工学)(東京工業大学)。電子情報通信学会, IEEE(シニア)の会員。

光 野 正 志



(学生員) 2003年群馬大学工学部電気電子工学科卒業。2005年同大学院修士課程修了。現在同大学院博士課程に在学中。アナログ集積回路, スイッチング電源, MEMS技術, 計測制御技術を研究中。電子情報通信学会, エレクトロニクス実装学会, IEEEの学生員。2003年電気学会学術奨励賞受賞。

清 水 敏 彦



(非会員) 1981年慶應義塾大学卒業, 1983年同大学院修士前期課程修了。同年, 日立製作所に入社。2003年(株)ルネサステクノロジに転籍, 同社アナログ技術統括部高周波アナログ開発部に勤務, 現在に至る。電子情報通信学会会員。

小 林 春 夫



(正員) 1980東大・工・計数卒業。1982同大学院修士課程修了。同年横河電機製作所入社。1989米国カルフォルニア大学ロサンゼルス校(UCLA)電気工学科修士課程修了。1997群馬大学助教授。2002同教授。ミックスド・シグナル集積回路設計, 信号処理アルゴリズムに関心をもつ。2003年横山科学技術賞受賞。IEEE会員。工博(早稲田大学)。