

シリコン・サイクルと研究開発

山口 隆弘
アドバンテスト研究所

takahiro.yamaguchi@jp.advantest.com

Analog Integrated Circuit Society
群馬大学科学技術振興会

November 19, 2010

All Rights Reserved - Advantest Corporation

「英国策論」は西郷に影響をあたえた



1860年		桜田門外の変
1862年	19歳	アーネスト・サトウ横浜着
1863年		長州藩による外国船砲撃
1863年		薩英戦争
1864年		下関戦争（長州 vs 英・仏・米・蘭）
1866年		薩長連合
1866年	23歳	横浜のジャパントイムに「英国策論」を寄稿
1867年		土佐藩と薩摩藩による王政復古の密約

薩摩藩, 宇和島藩, 土佐藩, 長崎, 兵庫, 大阪, 加賀藩
E. Satow 「そういう趣旨のことを横浜の新聞に書いた。」
伊達宗城「ああそれなら読んだことがある。」
さらに、『英和口語辞典』を編纂。



アーネスト・サトウ, 一外交官の見た明治維新: 上, 山下 岩波文庫, 1960, Advantest Corporation

a

ITC1999におけるインテルの基調講演

Discontinuities Driven by a Billion Connected Machines

Pat Gelsinger
Vice President and General Manager
Intel Desktop Products Group

Explosion of Data... Fueled by the Internet

Driving need for high performance clients

- Visualization in Data Mining / Data Warehousing
- 3D Business Visualization Front End

Metric	1998	2000
Avg. Size of OSS DB	270	6500 (24X)
End Users Accessing Databases	2176	91392 (42X)

Source: Michael Burwin 6/98
The Consortium for Business Intelligence & Data Warehousing Research

A	低価格ストラクチャルATE--被試験VLSIのピン数より少ないチャンネル数.
B	高性能のATPG開発--ストラクチャル・テストへの対応.
C	高速定電圧供給源--ダイナミックな電流変化 (di/dt) への対応)

b

ITC1999におけるインテルの基調講演(続)

Discontinuities Driven by a Billion Connected Machines

Pat Gelsinger
Vice President and General Manager
Intel Desktop Products Group

In Summary ...

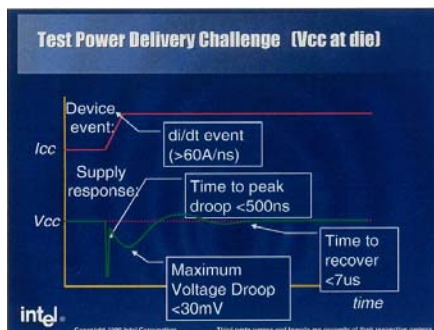
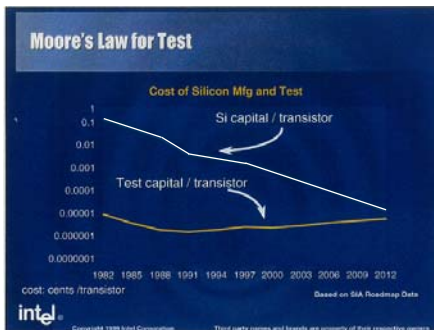
- Internet accelerating move to higher performance AND lower cost testing
- With the industry, Intel is driving major changes to HVM test:
 - New DFT, ATPG for silicon
 - New solution space for power delivery
 - Full featured ATE role for silicon & mfg verification but...
 - New HVM test platforms, integration & methods

Only the Paranoid Survive

A	低価格ストラクチャルATE--被試験VLSIのピン数より少ないチャンネル数.
B	高性能のATPG開発--ストラクチャル・テストへの対応.
C	高速定電圧供給源--ダイナミックな電流変化 (di/dt) への対応)

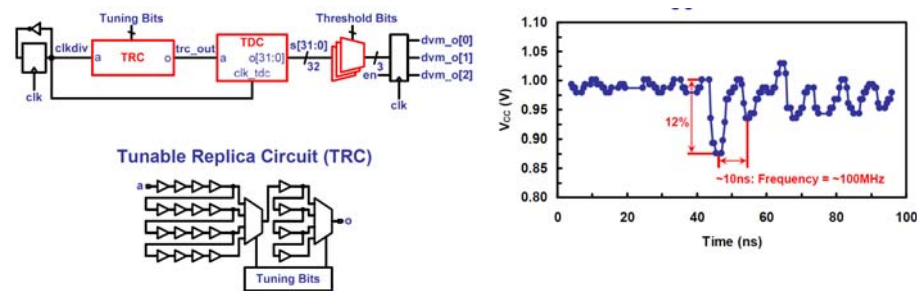
c

試験にたいするムーア則



A1	生産試験コストをスケーリング可能とし、ビジネスニーズに対応させる。
A2	デバイスの高性能化に対応する高精度ATEが必要。
B	欠陥検出率向上 (> Stuck-atモデル) 可能なテスト法が、製品サイクル短縮とデバイス技術進歩に必須。
C	電力: di/dt と P_{avg} と P_{max} 。

オン・チップの電圧Droopモニター CICC2010

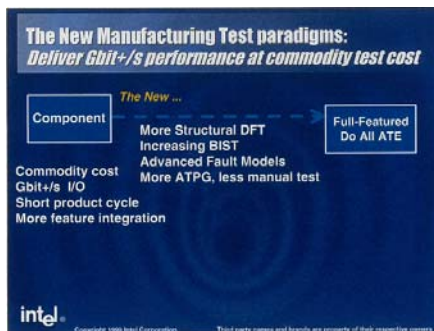
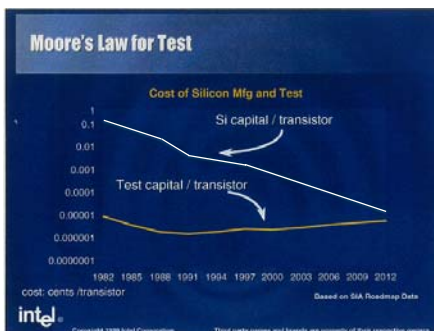


C	2000年当時は、オフチップの装置にたいするニーズ。
C	2010年には、さらにオンチップのニーズに。
キー	実現方法は、オフチップとオンチップで大きく異なる

All Rights Reserved - Advantest Corporation

e

機能試験からストラクチャル・テストに

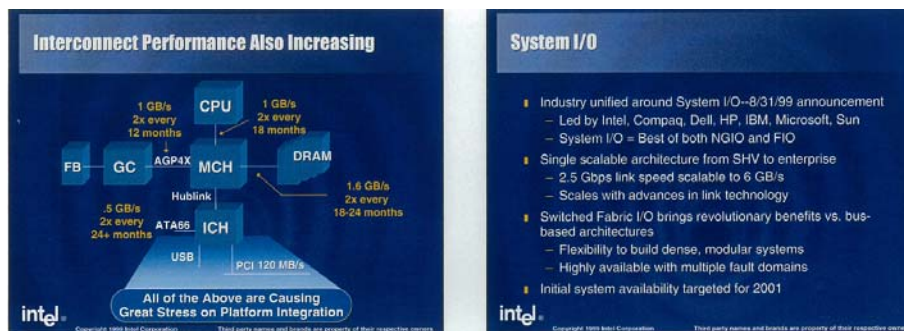


B	欠陥検出率向上 (> Stuck-atモデル) 可能なテスト法が、製品サイクル短縮とデバイス技術進歩に必須。
B	1997年 100%機能試験 2001年 30%機能試験, 70%ストラクチャル・テスト

All Rights Reserved - Advantest Corporation

f

インタコネクットの高性能化

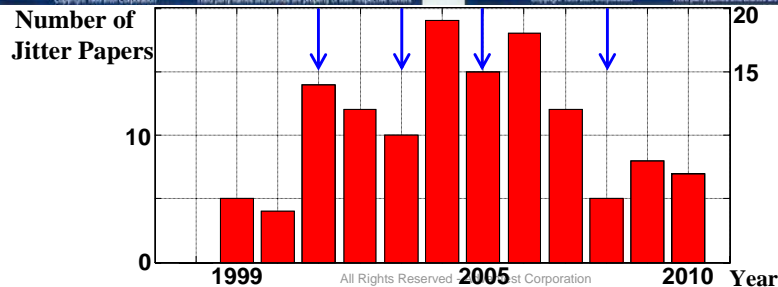


D1	シリコン・スピードの高速化。
D2	規格化により、パラレルバスをシリアルリンクに。
D3	評価ツール -- タイムインターバルアナライザ, オシロスコープ, ビット誤り率測定器 -- の市場が急成長。

All Rights Reserved - Advantest Corporation

9

ジッタ試験が重要に



h

論文発表: 入口でいつも「ATE購入義務？」

1	1999年10月	Motorola (Austin) 訪問. PowerPCデータ.
	1999年12月	$\Delta\phi$ 法による測定とタイムインターバルアナライザ測定が一致!
2	2000年5月	Tektronix (OR) 訪問.
	2000年1月	$\Delta\phi$ 法とTDSJIT2とのベンチマーキング
3	2000年10月	Agere Systems (Maine) 訪問. 10Gb/s SerDes Demo Board.
4	2000年10月	Bell研究所 (Princeton) 訪問.
5	2001年7月	Intel (Hillsboro) 訪問.
6	2002年5月	IBM (Poughkeepsie NY) 訪問.
7	2002年10月	Intel (Hillsboro) 訪問.
8	2005年4月	IBM T. J. Watson研究所 (NY) 訪問.
9	2007年4月	Bogdan Staszewski博士 (TI Dallas) 訪問

All Rights Reserved - Advantest Corporation

最初の幸運の女神



Mani Soma received the B.S.E.E. degree from California State University at Fresno in 1975, and the M.S. and Ph.D. degrees from Stanford University, Stanford, CA, in 1977 and 1980, respectively.

From 1980 to 1982, he was at the General Electric Research and Development Center (Schenectady, NY), working on design and test methodologies for VLSI integrated circuits and systems. He then joined the Department of Electrical Engineering at the University of Washington and has been a Professor since 1988. He was the Associate Director of the NSF Center for Design of Analog-Digital ICs from 1989 to 1994. He has published papers in electronic design, test, and reliability, and has more recently focused on research in mixed analog-digital system design and test.

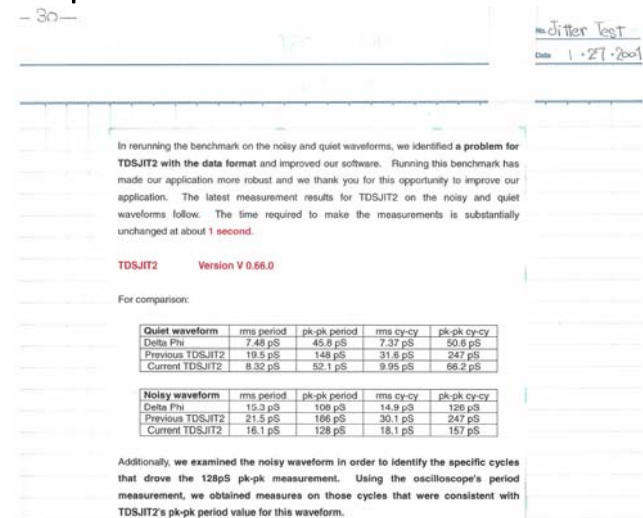
Dr. Soma founded and chaired the IEEE Mixed-Signal Test Bus Standard Working Group (1149.4) from 1991 to 1995, and remains active in standard development. He was Technical Program Chair for ISCAS 1995 and helped found the Pacific Northwest Test Workshop, which has become the annual IEEE International Mixed-Signal Testing Workshop. For these works, he received the IEEE Computer Society Meritorious Service Award (1995) and the IEEE Computer Society Golden Core Award (1997). He is a Fellow of the IEEE for "contributions to mixed analog-digital system design-for-test."

0 M. Soma教授 (UW) ジッタ試験法の研究を提案される。

All Rights Reserved - Advantest Corporation

j

$\Delta\phi$ 法とTDSJIT2とのベンチマーキング



2 オシロスコープに組み込まれているツールより高性能。

All Rights Reserved - Advantest Corporation

k

