

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-166157  
(P2010-166157A)

(43) 公開日 平成22年7月29日(2010.7.29)

(51) Int.Cl.	F I	テーマコード(参考)
<b>H03F 1/02 (2006.01)</b>	H03F 1/02	5J500
<b>H03F 3/217 (2006.01)</b>	H03F 3/217	

審査請求 未請求 請求項の数 4 O L (全 15 頁)

(21) 出願番号 特願2009-5026 (P2009-5026)  
(22) 出願日 平成21年1月13日(2009.1.13)

(71) 出願人 504145364  
国立大学法人群馬大学  
群馬県前橋市荒牧町四丁目2番地  
(71) 出願人 000002130  
住友電気工業株式会社  
大阪府大阪市中央区北浜四丁目5番33号  
(74) 代理人 110000280  
特許業務法人サンクレスト国際特許事務所  
(72) 発明者 神戸 章宏  
群馬県桐生市天神町1丁目5番1号 国立  
大学法人群馬大学内  
(72) 発明者 金田 雅人  
群馬県桐生市天神町1丁目5番1号 国立  
大学法人群馬大学内

最終頁に続く

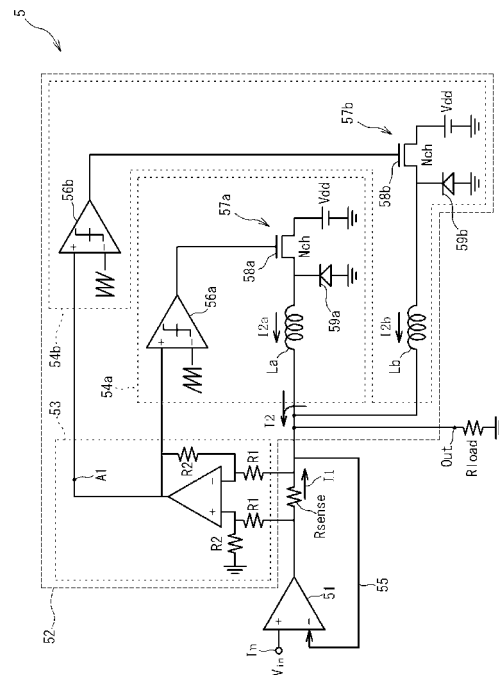
(54) 【発明の名称】 包絡線追跡電源回路及び増幅装置

(57) 【要約】

【課題】 包絡線追跡電源回路を、高効率化又は広帯域化する。

【解決手段】 高周波信号の包絡線に応じた出力を生成する包絡線追跡電源回路であって、包絡線信号が入力されるとともに高周波増幅器への第1出力を生成するオペアンプ51と、オペアンプ51の第1出力を補完する第2出力を生成する第2電源部と、を備え、オペアンプ出力及び第1出力を補完する第2出力によって包絡線信号に応じた出力が生成されるよう構成されている。前記第2電源部は、オペアンプ51の出力の検出信号と三角波とを比較してから生成されたPWM信号によって、直流電源をスイッチングしてスイッチング出力を生成し、そのスイッチング出力がインダクタを介して出力されるスイッチング電源部54a, 54bを複数備え、複数のスイッチング電源部54a, 54bの三角波の位相がそれぞれ異なっている。

【選択図】 図8



## 【特許請求の範囲】

## 【請求項 1】

高周波信号の包絡線に応じた出力を生成する包絡線追跡電源回路であって、包絡線信号が入力されるとともに高周波増幅器への第 1 出力を生成する第 1 電源部と、前記第 1 電源部の第 1 出力を補完する第 2 出力を生成する第 2 電源部と、を備え、  
前記第 1 電源部と前記第 2 電源部とが並列接続されて、前記第 1 出力及び第 1 出力を補完する第 2 出力によって前記包絡線信号に応じた出力が生成されるよう構成されており、前記第 2 電源部は、  
前記第 1 電源部の第 1 出力を検出する検出部と、  
前記検出部の検出信号と三角波とを比較してから生成された P W M 信号によって、直流電源をスイッチングしてスイッチング出力を生成し、そのスイッチング出力がインダクタを介して出力されるスイッチング電源部と、を有し、  
前記スイッチング電源部は複数設けられ、複数のスイッチング電源部の出力が並列的に接続されて前記第 2 出力となるよう構成され、  
前記複数のスイッチング電源部は、それぞれ前記三角波の位相が異なっていることを特徴とする包絡線追跡電源回路。

10

## 【請求項 2】

前記複数のスイッチング電源部の数を N とすると、  
前記複数のスイッチング電源部におけるそれぞれの前記三角波は、互いに、ほぼ  $(360 / N)$  [ d e g ] の位相差を持っている請求項 1 記載の包絡線追跡電源回路。

20

## 【請求項 3】

前記検出部の出力と前記スイッチング電源部との間には、前記検出部の出力におけるノイズをカットするノイズカットフィルタが設けられている請求項 1 又は 2 記載の包絡線追跡電源回路。

## 【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載の包絡線追跡電源回路と、  
前記包絡線追跡電源回路の出力を電源供給として受けて、前記高周波信号の増幅を行う高周波増幅器と、  
を備えていることを特徴とする増幅装置。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、包絡線追跡電源回路及び増幅装置に関するものである。

## 【背景技術】

## 【0002】

近年、移動通信用の無線基地局等において使用される高周波増幅器の効率化、及び広帯域化に対する要望が高まっている。高周波増幅器の効率化を図るための電源回路の一例としては、増幅器に入力される無線信号の包絡線に追従して増幅器に印加する電力を変化させる包絡線追跡 (Envelope Tracking) 電源回路が知られている。

40

## 【0003】

包絡線追跡電源回路としては、非特許文献 1 記載のものがある。非特許文献 1 の包絡線追跡電源回路 (可変電源装置) は、包絡線信号における比較的低い周波数範囲において高効率で動作するスイッチモードレギュレータと、効率は低い包絡線信号における比較的高い周波数範囲において動作する線形増幅器と、が並列的に接続され、スイッチモードレギュレータと線形増幅器とで、高周波増幅器 (パワーアンプ) に対して、並列的に電源供給を行うよう構成されている。

## 【0004】

前記スイッチモードレギュレータは、前記線形増幅器の出力電流を検出し、その検出値をコンパレータにて三角波と比較し、パルス幅変調 (P W M) を行い、ドライバ及びイン

50

ダクタを介して、高周波増幅器（パワーアンプ）へ与える電流を出力する。

したがって、包絡線信号（電圧）が増加すると、線形増幅器の出力電流が増加するものの、その分、スイッチモードレギュレータの出力電流も増加する。

ここで、前記線形増幅器は、その出力側が、入力側へフィードバックされているため、スイッチモードレギュレータの出力電流が増加すると、線形増幅器の出力電流は減少する。この結果、スイッチモードレギュレータは、線形増幅器の出力の変動を補って動作することができ、高効率のスイッチモードレギュレータによって効率化を図ることができる。

【先行技術文献】

【非特許文献】

【0005】

10

【非特許文献1】Wing-Yee Chu, Bertan Bakkaloglu, Sayfe Kiaei "A 10MHz-Bandwidth 2mV-Ripple PA-Supply Regulator for CDMA Transmitters" 2008 IEEE international Solid-State Circuits Conference, pp448-449,629, February 6, 2008

【発明の概要】

【発明が解決しようとする課題】

【0006】

上述のように、前記スイッチモードレギュレータは、包絡線信号における比較的低い周波数範囲において動作するものであり、狭帯域である。スイッチモードレギュレータの帯域を広くするには、スイッチモードレギュレータに含まれるインダクタの値を小さくすることが考えられる。

20

しかし、本発明者らが、検証を重ねた結果、上記の包絡線追跡電源回路において、単純にインダクタの値を小さくして広帯域化しようとする、包絡線追跡電源回路の効率が低下してしまい、逆に、効率を確保しようとする、インダクタの値を大きくする必要があり、帯域と効率がトレードオフの関係にあることが判明した。

【0007】

そこで、本発明は、上記のような包絡線追跡電源回路において、帯域と効率がトレードオフの関係となっていることを解消し、高効率化又は広帯域化を容易にするための手段を提供することを目的とする。

【課題を解決するための手段】

【0008】

30

(1)本発明は、高周波信号の包絡線に応じた出力を生成する包絡線追跡電源回路であって、包絡線信号が入力されるとともに高周波増幅器への第1出力を生成する第1電源部と、前記第1電源部の第1出力を補完する第2出力を生成する第2電源部と、を備え、前記第1電源部と前記第2電源部とが並列接続されて、前記第1出力及び第1出力を補完する第2出力によって前記包絡線信号に応じた出力が生成されるよう構成されており、前記第2電源部は、前記第1電源部の第1出力を検出する検出部と、前記検出部の検出信号と三角波とを比較してから生成されたPWM信号によって、直流電源をスイッチングしてスイッチング出力を生成し、そのスイッチング出力がインダクタを介して出力されるスイッチング電源部と、を有し、前記スイッチング電源部は複数設けられ、複数のスイッチング電源部の出力が並列的に接続されて前記第2出力となるよう構成され、前記複数のスイッチング電源部は、それぞれ前記三角波の位相が異なっていることを特徴とする包絡線追跡電源回路である。

40

【0009】

スイッチング電源部のインダクタは、第2電源部の第2出力の遅延の原因となり、インダクタの値が大きいと広帯域化が妨げられるが、本発明では、複数のスイッチング電源部が並列的に設けられているため、個々のスイッチング電源のインダクタの値を比較的大きくしても、複数のインダクタの合成値は小さくなる。この結果、広帯域化が容易となる。

また、上記のようなスイッチング電源部の出力にはリップルが含まれており、このリップルが大きくなると第1電源部の第1出力のリップルも大きくなり、第1出力が増大する。第1出力が増大すると高効率のスイッチング電源部を備えた第2電源部の第2出力が小

50

さくなるため、全体として効率が低下する。

しかし、上記本発明によれば、複数のスイッチング電源部が並列的に設けられているとともに、それぞれのスイッチング電源部の三角波の位相が異なるため、それぞれのスイッチング電源部からの出力におけるリップルの位相も異なり、この結果、リップルが相殺され、第2出力のリップルが小さくなる。第2電源の第2出力のリップルが小さくなると、第1電源部の第1出力のリップルも少なくなる。

したがって、第1電源部の出力を抑え、高効率のスイッチング電源部を有する第2電源部からの電源供給を大きくして、全体として効率を上げることができる。

【0010】

(2) 前記複数のスイッチング電源部の数をNとすると、前記複数のスイッチング電源部におけるそれぞれの前記三角波は、互いに、ほぼ $(360/N)$  [deg]の位相差を持っているのが好ましい。この場合、各スイッチング電源部からの出力におけるリップルの相殺効果を最大化することができる。

10

【0011】

(3) 前記検出部の出力と前記スイッチング電源部との間には、前記検出部の出力におけるノイズをカットするノイズカットフィルタが設けられているのが好ましい。この場合、検出部から出力される検出信号のノイズがカットされて、スイッチング電源部の動作が安定する。

【0012】

(4) 他の観点からみた本発明は、包絡線追跡電源回路と、前記包絡線追跡電源回路の出力を電源供給として受けて、前記高周波信号の増幅を行う高周波増幅器と、を備えていることを特徴とする増幅装置である。

20

【発明の効果】

【0013】

本発明によれば、包絡線追跡電源回路において、帯域と効率がトレードオフの関係となっていることを解消し、高効率化又は広帯域化を容易にすることができる。

【図面の簡単な説明】

【0014】

【図1】増幅器の概略構成を示す回路図である。

【図2】包絡線追跡電源回路の基本回路を示す回路図である。

30

【図3】基本回路に100kHzの入力を与えた場合の動作波形を示す波形図である。

【図4】基本回路に200kHzの入力を与えた場合の動作波形を示す波形図である。

【図5】基本回路のインダクタを小さくした場合における、三角波と検出信号との関係を示す波形図である。

【図6】基本回路において三角波の振幅を変更した場合における、オペアンプ電流を示す波形図である。

【図7】基本回路においてインダクタを小さくした場合における、オペアンプ電流にリップルを示す波形図である。

【図8】第1実施形態に係る包絡線追跡電源回路の回路図である。

【図9】図9(a)は、第1実施形態に係る包絡線追跡電源回路の動作波形図であり、図9(b)は基本回路の動作波形図である。

40

【図10】図9(a)のA部分拡大図である。

【図11】第1実施形態の変形例に係る包絡線追跡電源回路の回路図である。

【図12】第2実施形態に係る包絡線追跡電源回路の回路図である。

【図13】第1実施形態に係る包絡線追跡電源回路における検出部出力(検出信号)の波形図である。

【図14】第2実施形態に係る包絡線追跡電源回路における検出部出力(検出信号)の波形図である。

【発明を実施するための形態】

【0015】

50

以下、本発明の実施形態を図面に基づいて説明する。

図1は、実施形態に係る増幅装置1の概略構成を示している。この増幅装置1は、例えば、移動体通信用の無線基地局において無線信号を増幅するために用いられ、包絡線検出部3、包絡線追跡電源回路5、及びパワーアンプ（高周波増幅器）4を備えている。なお、増幅装置1には、パワーアンプ4の歪補償を行うための歪補償回路を含めても良い。

【0016】

パワーアンプ4は、包絡線追跡電源回路5からの電力の供給を受けて、入力された高周波の無線信号（以下、RF信号という）を増幅して出力する。

包絡線検出部3は、RF信号を検波して、RF信号の包絡線を検出し、検出された包絡線信号を包絡線追跡電源回路5に入力する。包絡線追跡電源回路5は、RF信号の包絡線の時間的变化に応じた出力電圧を生成する。これにより、パワーアンプに固定電圧の電源回路を接続した場合に比較して、全体の消費電力を削減することが可能になる。

【0017】

以下、本実施形態に係る包絡線追跡電源回路5の構成を説明する前に、本実施形態に係る包絡線追跡電源回路5が前提とする基本回路（比較例）を説明する。この基本回路は、非特許文献1に記載の包絡線追跡電源回路とほぼ共通するものである。

【0018】

[包絡線追跡電源回路の基本回路（比較例）]

図2に示すように、包絡線追跡電源回路の基本回路500は、包絡線信号が入力される入力端Inと、包絡線信号に応じた出力電流Ioutを出力する出力端Outと、を備えている。なお、図2において、パワーアンプ4は、負荷抵抗Rloadに等価的に置き換えており、実際の増幅装置1では、出力端Outとパワーアンプ4の電源端子とが接続される。

【0019】

この基本回路500は、第1電源部としてのオペアンプ501と、オペアンプ501の出力（第1出力）I1を補完する第2出力I2を生成する第2電源部502とを備えている。

第1電源部501と第2電源部502とは、出力端Outからみて並列接続されており、第1電源部501の出力電流I1と第2電源部502の出力電流I2との和が、基本回路500の出力電流Ioutとなる。

【0020】

オペアンプ501の出力端と出力端Outとの間には、検出抵抗Rsenseが設けられている。また、オペアンプ501の負入力には、出力端Out側からのフィードバックループ505が接続されている。

【0021】

第2電源部502は、オペアンプ501の出力を検出する検出部503と、オペアンプ501の出力に応じたスイッチング出力を生成するスイッチング電源部504とを有している。

検出部503は、前記検出抵抗Rsenseの両端の電位差を検出することで、検出抵抗Rsenseに流れる電流値、すなわちオペアンプ501の出力電流I1の値を検出する。なお、検出部503の出力値は、 $(R2/R1) \times$ （検出抵抗Rsenseの両端の電位差）となる。

この検出部503の出力（検出信号）は、オペアンプ501の出力電流I1の値を示しており、スイッチング電源部504に与えられる。

【0022】

スイッチング電源部504は、検出部503から出力された検出信号と三角波とを比較して、検出信号の大きさをパルス幅に変換したPWM信号を生成するコンパレータ506と、コンパレータ506の出力（PWM信号）を受けてスイッチングするスイッチング部507と、を有している。

【0023】

10

20

30

40

50

スイッチング部507は、直流電源V<sub>dd</sub>をスイッチングしてスイッチング出力を生成し、そのスイッチング出力がインダクタを介して出力するものである。より具体的には、スイッチング部507は、ドレイン端子に直流電源V<sub>dd</sub>の電圧が印加され、ゲート端子にコンパレータ506の出力が接続されたパワーMOSFET(Nch MOS-FET)等の半導体スイッチ508と、半導体スイッチ508のソース端子にカソードが接続され、アノードが接地されたダイオード509と、半導体スイッチ508のソース端子と基本回路500の出力端Outとの間に接続されたインダクタLと、を有している。

【0024】

半導体スイッチ508は、コンパレータ506から出力されたPWM信号に応じて、直流電源V<sub>dd</sub>を出力端Out側に接続したり切り離したりするON/OFF切替を行って、PWM信号に応じた、スイッチング出力を生成する。このスイッチング出力は、インダクタLによって平滑化されて、基本回路500の出力端Outに出力される。

10

【0025】

図3は、基本回路500の動作波形を示している。ここでは、基本回路500の入力端Inへは、100kHzの正弦波を入力した。なお、図3の左側部分は、過渡応答範囲であり、この範囲は、下記の説明に関係せず、他の動作波形図においても同様である。

【0026】

図3(a)は、入力端子Inへの入力電圧(包絡線信号)V<sub>in</sub>と、コンパレータ506の出力(PWM信号)と、を示している。また、図3(b)は、第1電源部であるオペアンプ501の出力電流I<sub>1</sub>と、第2電源部502(スイッチ部507)の出力電流I<sub>2</sub>と、基本回路の出力端Outからの出力電流I<sub>out</sub>と、を示している。

20

【0027】

図3(b)に示すように、出力電流I<sub>1</sub>と出力電流I<sub>2</sub>との和が、出力電流I<sub>out</sub>となる。これは、例えば、入力端子Inへの入力電圧(包絡線信号)V<sub>in</sub>が増加した場合、オペアンプ501の出力電流I<sub>1</sub>も増加することになる。この増加した出力電流I<sub>1</sub>は、検出部503によって検出され、その検出信号に応じたスイッチング出力を第2電源部502が出力する。このため、出力端Outの電位は、オペアンプ501からの電流値I<sub>1</sub>がさほど小さくなくても、所望の値(包絡線信号に応じた値)が確保でき、出力端Outの電位は、オペアンプ501にフィードバックされているため、オペアンプ501の出力電流I<sub>1</sub>は減少する。

30

【0028】

上記のように、動作することで、100kHz程度の比較的低い周波数においては、第1電源501からの出力電流I<sub>1</sub>はわずかであり、第2電源502からの出力電流I<sub>2</sub>が大部分を補って出力電流I<sub>out</sub>となる。第2電源502は、第1電源501に比べて高効率であるため、比較的低い周波数においては、第2電源502がメインとなって動作することにより高効率を達成できる。

【0029】

ただし、出力電流I<sub>2</sub>には、所望の出力電流I<sub>out</sub>よりも遅延が生じる。この遅延分の電流は、図3(b)に示すように、オペアンプ501から出力電流I<sub>1</sub>として供給されることになる。なお、図3(b)の出力電流I<sub>1</sub>における遅延分の電流は、この出力電流I<sub>1</sub>において入力電圧V<sub>in</sub>と同じ周波数(100kHz)で変動する成分である。

40

このようなオペアンプ501からの電流供給分は、包絡線信号の周波数が大きくなるほど、大きくなるため、効率が低下する。

【0030】

図4は、例えば、入力端Inへ、200kHzの正弦波を入力した場合を示している。この場合、第2電源部502からの出力電流I<sub>2</sub>の遅延は、さらに大きくなっており、その分、オペアンプ501からの出力電流I<sub>1</sub>(I<sub>1</sub>において200kHzで変動する成分)が増加している。

さらに包絡線信号の周波数を上げると、さらに遅延分が大きくなり、例えば、500kHz程度で、出力電流I<sub>out</sub>の交流成分は、すべてオペアンプ501から供給されるよ

50

うになり、効率が低下する。

【0031】

[包絡線追跡電源回路の基本回路(比較例)についての考察]

上記のように、基本回路500において、効率を上げるには、第2電源部502からの電流 $I_2$ の供給を多くすることが必要であるが、第2電源部502は比較的低い周波数でしか十分に動作できず、第2電源部502の広帯域化が、全体の効率を上げるために必要である。

【0032】

ここで、第2電源部502において生じた前記遅延の原因としては、スイッチング部507のインダクタLが挙げられる。インダクタLは、遅延素子として機能するため、第2電源部502の応答を速くするためには、インダクタLの値を小さくすることが考えられる。

10

【0033】

しかし、インダクタLの値を小さくすると、第2電源部502の出力電流 $I_2$ が高い周波数で変化できるようになり、そうすると、第1電源部503の出力電流 $I_1$ も高い周波数で変化できるようになる。このため、図5に示すように、検出抵抗 $R_{sens}$ 間の電位差の変化が、コンパレータ506の三角波の周波数よりも短い周期で生じてしまい、検出抵抗 $R_{sens}$ 間の電位差の変化が、三角波の傾斜よりも急峻になったところで、PWM信号のパルスが生成され、三角波の周波数よりも高い周波数のPWM信号が生成されることになる。

20

ところが、基本回路500は、PWM信号の周波数(スイッチング周波数)が、三角波の周波数であることを前提に回路設計されているため、PWM信号の周波数(スイッチング周波数)の変動は好ましくない。

このように、単にインダクタLの値を小さくすると、PWM信号の周波数(スイッチング周波数)が維持できないという問題が発生する。

【0034】

そこで、本発明者らは、インダクタLの値を小さくしつつも、PWM信号の周波数(スイッチング周波数)を維持(固定)するために、三角波の振幅を大きくすることを検討した。三角波の振幅を大きくすると、三角波の傾斜がより急峻となり、検出抵抗 $R_{sens}$ 間の電位差の変化の傾きよりも急峻にすることが可能である。

30

【0035】

しかし、基本回路500において、三角波の振幅を大きくすると、図6に示すように、オペアンプ501の出力電流 $I_1$ が増大する現象が観測された。図6は、三角波の振幅が50mVの場合のオペアンプ501の出力電流 $I_1$ と、三角波の振幅が100mVの場合のオペアンプ501の出力電流 $I_1$ を示している。

この現象の原因は、三角波の振幅を大きくすると、同じデューティを発生させるために、より多くのオペアンプ501の電流 $I_1$ が必要となるためと考えられる。

このように、第2電源部2の帯域を広げて全体の効率を上げるために、インダクタLを小さくしたとしても、PWM信号の周波数(スイッチング周波数)を維持するために三角波の振幅を大きくすると、オペアンプ501の電流 $I_1$ が増大して、却って全体の効率が下がってしまう。

40

【0036】

また、基本回路500において、インダクタLを小さくすると、図7に示すように、オペアンプ501の出力電流 $I_1$ のリプルが増加し、この観点からも、全体の効率が下がってしまう。

【0037】

このように、基本回路500では、第2電源部2の帯域を広げて全体の効率を上げようとしてインダクタLの値を小さくしても、却って効率が悪化する。

【0038】

[実施形態に係る包絡線追跡電源回路]

50

[ 第 1 実施形態 ]

図 8 は、第 1 実施形態に係る包絡線追跡回路 5 を示している。第 1 実施形態に係る包絡線追跡回路 5 は、上記問題点を解消するためのものである。なお、第 1 実施形態に係る包絡線追跡回路 5 に関し、特に説明しない点は、前記基本回路 5 0 0 と同様である。

【 0 0 3 9 】

図 8 の包絡線追跡回路 5 が、前記基本回路 5 0 0 と異なる点は、第 2 電源部 5 2 のスイッチング電源部 5 4 a , 5 4 b が、複数並列的に設けられている点、及び、各スイッチング電源部 5 4 a , 5 4 b における三角波の位相が互いに異なる点、である。

【 0 0 4 0 】

つまり、図 8 の包絡線追跡電源回路は、包絡線信号が入力される入力端  $I_n$  と、包絡線信号に応じた出力電流  $I_{out}$  を出力する出力端  $O_{ut}$  と、を備えている。

第 1 電源部としては、オペアンプ 5 1 が設けられ、オペアンプ出力側と前記出力端  $O_{ut}$  との間には、検出抵抗  $R_{sense}$  が接続されている。出力端  $O_{ut}$  の電位は、オペアンプ 5 1 の負入力に与えられるようフィードバックループ 5 5 が設けられている。

【 0 0 4 1 】

第 2 電源部 5 2 は、検出抵抗  $R_{sense}$  間の電位差を検出する検出部 5 3 と、この検出部 5 3 の出力に応じたスイッチング出力を生成する複数のスイッチング電源部 5 4 a , 5 4 b を並列的に備えている。つまり、検出部 5 3 の出力（検出信号）は、両スイッチング電源部 5 4 a , 5 4 b に与えられ、それぞれがスイッチング出力  $I_{2a}$  ,  $I_{2b}$  を出力する。

【 0 0 4 2 】

各スイッチング電源部 5 4 a , 5 4 b は、それぞれ、検出部 5 3 から出力された検出信号と三角波とを比較して、検出信号の大きさをパルス幅に変換した PWM 信号を生成するコンパレータ 5 6 a , 5 6 b と、コンパレータ 5 6 a , 5 6 b の出力（PWM 信号）を受けてスイッチングするスイッチング部 5 7 a , 5 7 b と、を有している。

【 0 0 4 3 】

各スイッチング部 5 7 a , 5 7 b は、それぞれ、ドレイン端子に直流電源  $V_{dd}$  の電圧が印加され、ゲート端子にコンパレータ 5 6 a , 5 6 b の出力が接続されたパワー MOS FET（Nch MOS - FET）等の半導体スイッチ 5 8 a , 5 8 b と、半導体スイッチ 5 8 a , 5 8 b のソース端子にカソードが接続され、アノードが接地されたダイオード 5 9 a , 5 9 b と、半導体スイッチ 5 8 a , 5 8 b のソース端子と基本回路 5 0 0 の出力端  $O_{ut}$  との間に接続されたインダクタ  $L_a$  ,  $L_b$  と、を有している。なお、 $L_a = L_b$  が好ましい。

【 0 0 4 4 】

第 1 実施形態の 2 つのコンパレータ 5 6 a , 5 6 b に比較のために与えられる三角波は、180 度位相がずらされている。このため、各コンパレータ 5 6 a , 5 6 b から出力される各 PWM 信号も、180 度位相がずれている。

【 0 0 4 5 】

図 9 は、入力（包絡線信号）として 100 kHz の正弦波を与えた場合の動作波形を示しており、図 9（a）は、第 1 実施形態の包絡線追跡電源回路 5 の動作波形であって、当該回路 5 の 2 つのインダクタ  $L_a$  ,  $L_b$  の値を、それぞれ、20  $\mu$ H とし、 $L_a$  ,  $L_b$  の合成値が 10  $\mu$ H となるようにした場合のものである。また、図 9（b）は、基本回路 5 0 0 の動作波形であって、当該回路 5 0 0 のインダクタ  $L$  の値を 10  $\mu$ H とした場合のものである。

【 0 0 4 6 】

図 9（a）に示すように、第 2 電源部 5 2 の出力電流  $I_2 = I_{2a} + I_{2b}$  である。図 9（a）及び図 9（b）それぞれの  $I_2$  の波形の比較から明らかのように、 $I_2$  の遅延は、同程度である。

また、図 9（a）の A 部分の拡大図である図 10 に示すように、各スイッチング部 5 7 a , 5 7 b から出力される出力電流  $I_{2a}$  ,  $I_{2b}$  において、スイッチングのために生じ

10

20

30

40

50



るリップルは、位相が反転しており、両出力電流  $I_{2a}$  ,  $I_{2b}$  における一方の電流のリップルが、山となると、他方の電流のリップルはほぼ谷となる。

このため、図9(a)に示すように、両出力電流  $I_{2a}$  ,  $I_{2b}$  の和である第2電源部52の出力電流  $I_2$  におけるリップルは、図9(b)に示す出力電流  $I_2$  のリップルよりも小さくなっている。

【0047】

第1実施形態においては、第2電源部52の出力電流  $I_2$  におけるリップルが小さくなっていることにより、図9(a)に示すように、第1電源部であるオペアンプ51の出力電流  $I_1$  のリップルは、図9(b)に示すオペアンプ出力電流  $I_1$  のリップルよりも小さくなっている。

10

【0048】

第1実施形態においては、各スイッチング電源部54a , 54bにおける個々のインダクタ  $L_a$  ,  $L_b$  の値は、 $20\mu\text{H}$  であって、基本回路500のインダクタ  $L$  の値 ( $=10\mu\text{H}$ ) よりも大きくなっているため、PWM信号の周波数(スイッチング周波数)を維持することが可能であり、三角波の振幅を大きくする必要はなく、したがって、三角波の振幅を大きくすることによるオペアンプ出力電流  $I_1$  の増大は生じない。

しかも、第1実施形態における個々のインダクタ  $L_a$  ,  $L_b$  の値 ( $=20\mu\text{H}$ ) は、基本回路500のインダクタ  $L$  の値 ( $=10\mu\text{H}$ ) よりも大きくしているにもかかわらず、第2電源部52全体で見ると、2つのインダクタ  $L_a$  ,  $L_b$  の合成値は、基本回路500と同じ  $10\mu\text{H}$  であり、この結果、第2電源部52の出力  $I_2$  に生じる遅延は、基本回路100における遅延と同程度となっている。

20

【0049】

このように、第1実施形態では、インダクタ  $L_a$  ,  $L_b$  の値を基本回路500でのインダクタ  $L$  の値よりも、(小さくするのではなく)大きくしても、リップルを小さくして効率を上げつつ、電流  $I_2$  の遅延を、基本回路500における電流  $I_2$  の遅延と同程度にすることができる。

つまり、第1実施形態によれば、インダクタ  $L_a$  ,  $L_b$  の値を大きくしても、効率を上げることができる。

【0050】

また、効率化及び広帯域化を図る場合、2つのインダクタ  $L_a$  ,  $L_b$  の値を、それぞれ、例えば基本回路500のインダクタ  $L$  と同じ  $10\mu\text{H}$  として、小さくすればよい。この場合、スイッチング電源部54a , 54bそれぞれのインダクタ  $L_a$  ,  $L_b$  の値は、基本回路500のインダクタ  $L$  の値と同様であるので、PWM信号の周波数(スイッチング周波数)を維持することが可能であり、三角波の振幅を大きくする必要はなく、したがって、三角波の振幅を大きくすることによるオペアンプ出力電流  $I_1$  の増大は生じない。

30

そして、2つのインダクタ  $L_a$  ,  $L_b$  の値がそれぞれ、小さくなっていることにより、 $I_2$  の遅延が小さくなり、広帯域化を図ることができる。

【0051】

しかも、2つのスイッチング電源部54a , 54bの三角波の位相がそれぞれ異なることにより、各スイッチング部54a , 54bで生じたリップルを相殺できるため、2つのインダクタ  $L_a$  ,  $L_b$  の値を小さくして、それぞれの出力電流  $I_{2a}$  ,  $I_{2b}$  のリップルが大きくなっても、それらの和である第2電源部52の出力電流  $I_2$  のリップルは小さくなる。この結果、オペアンプ出力電流  $I_1$  のリップルも小さくなり、効率の低下を抑えることができる。

40

【0052】

なお、2つのスイッチング電源部54a , 54bの三角波の位相は、異なっていれば良く、 $180$ 度位相差でなくてもよい。つまり、2つの三角波の位相が完全に一致していると、一つのスイッチング電源部504を有する基本回路500と機能的に等価になってしまうが、2つの三角波の位相が多少なりともずれていれば、互いにリップルを打ち消し合う効果は生じる。

50

## 【 0 0 5 3 】

また、スイッチング電源部 5 4 a , 5 4 b の数は、2 つに限定されるものではなく、3 以上とすることができる。この場合、スイッチング電源部の数を N とすると、各スイッチング電源部の三角波の位相は、互いにほぼ  $(360 / N)$  [ d e g ] 異なっているのが好ましい。つまり、N = 2 の場合、上記のように、180 度の位相差とし、N = 3 の場合、120 度の位相差とし、N = 4 の場合、90 度の位相差とするのが好ましい。

ほぼ  $(360 / N)$  [ d e g ] の位相差とすることで、リップルの相殺効果を最大化することができる。

また、N の数を増加させることで、さらなる高効率・広帯域化を図ることができる。

## 【 0 0 5 4 】

10

## [ 第 1 実施形態の変形例 ]

図 1 1 は、図 8 に示す包絡線追跡電源回路 5 の変形例を示している。図 8 では、半導体スイッチ 5 8 a , 5 8 b が N c h MOS - F E T によって構成されていたが、図 1 1 では、P c h MOS - F E T によって構成されている。この場合、コンパレータ 5 6 a , 5 6 b の入力のプラスとマイナスは、図 8 の回路とは逆になる。その他の点については、図 1 1 の回路 5 は、図 8 の回路 5 と同様であり、図 1 1 に示す変形例においても、図 8 の回路 5 と同様に動作することができる。

## 【 0 0 5 5 】

## [ 第 2 実施形態に係る包絡線追跡電源回路 ]

図 1 2 は、第 2 実施形態に係る包絡線追跡電源回路 5 を示している。なお、第 2 実施形態に関して特に説明しない点については、第 1 実施形態と同様である。

20

第 2 実施形態の回路 5 が、第 1 実施形態の回路 5 と異なる点は、検出部 5 3 の出力側にノイズカットフィルタ 6 0 を設けて、検出部 5 3 から出力される検出信号のノイズをカットするようにした点である。

## 【 0 0 5 6 】

このノイズカットフィルタ 6 0 は、抵抗 6 1 及びコンデンサ 6 2 を有し、ローパスフィルタとして構成されている。

## 【 0 0 5 7 】

図 1 3 は、第 1 実施形態の回路 5 ( ノイズカットフィルタ無し ) の A 1 点 ( 検出部 5 3 の出力 ) における波形を測定したものであり、図 1 4 は、第 2 実施形態の回路 5 ( ノイズカットフィルタ有り ) の A 2 点 ( 検出部 5 3 の出力 ) における波形を測定したものである。図 1 3 と図 1 4 の対比から明らかなように、第 2 実施形態の回路 5 では、検出部 5 3 の出力 ( 検出信号 ) からノイズが除去されており、これにより、回路 5 の動作をより安定させることができる。なお、ノイズカットフィルタ 6 0 は、基本回路 5 0 0 に設けることも可能である。

30

## 【 0 0 5 8 】

本発明に関して、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した意味ではなく、特許請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

## 【 符号の説明 】

40

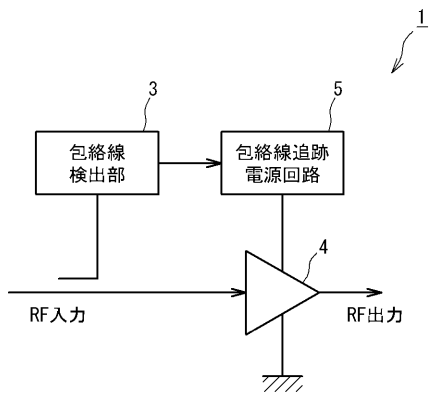
## 【 0 0 5 9 】

- 1 増幅装置
- 3 包絡線検出部
- 4 高周波増幅器
- 5 包絡線追跡電源回路
- 5 1 オペアンプ ( 第 1 電源部 )
- 5 2 第 2 電源部
- 5 3 検出部
- 5 4 a スwitching電源部
- 5 4 b スwitching電源部

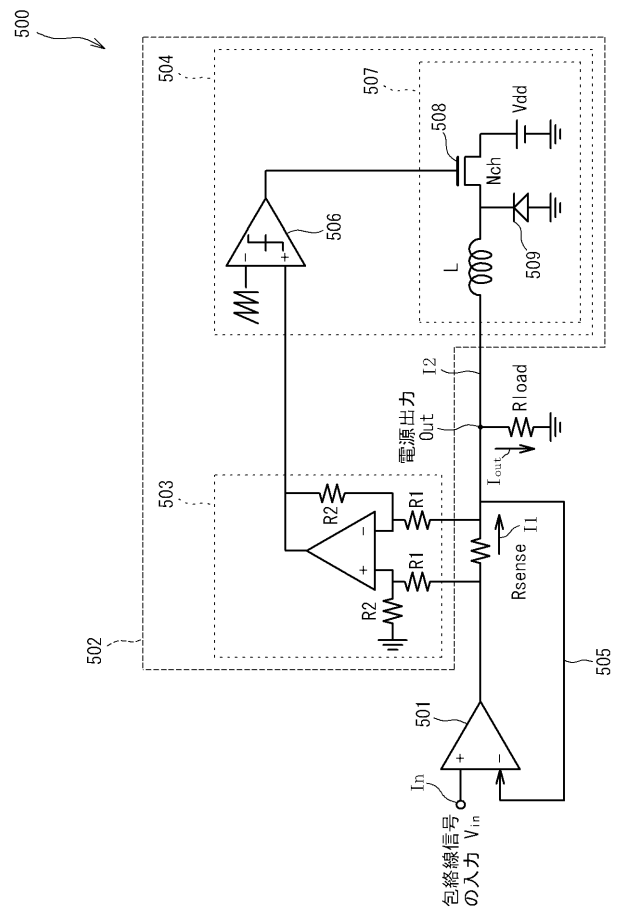
50

- L a インダクタ
- L b インダクタ
- I 1 第1電源部の出力電流
- I 2 第2電源部の出力電流
- I o u t 包絡線追跡電源回路の出力電流
- I n 入力端
- O u t 出力端
- V d d 直流電源

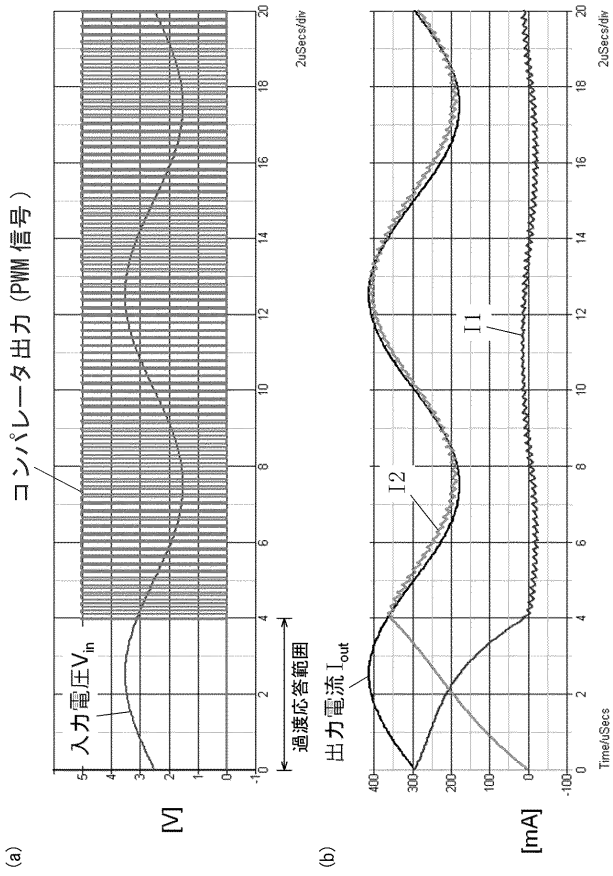
【図1】



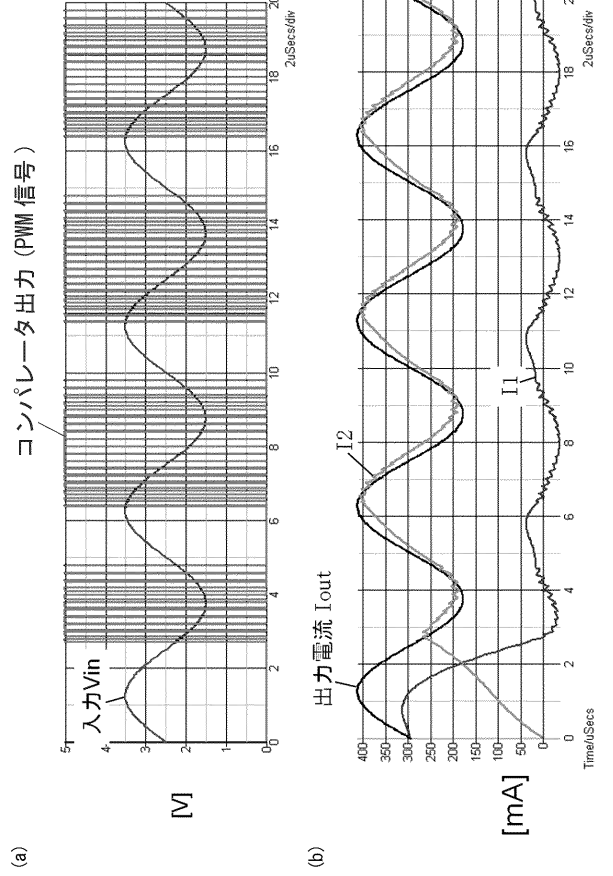
【図2】



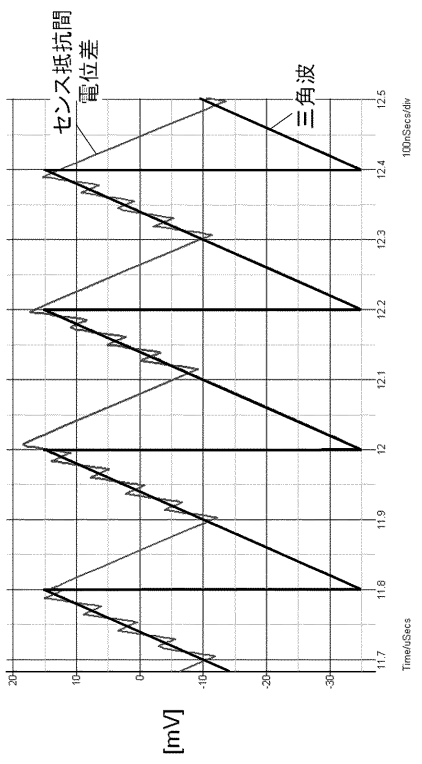
【 図 3 】



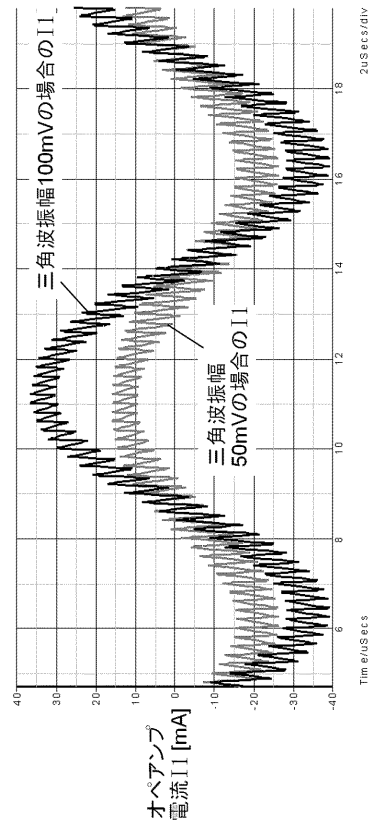
【 図 4 】



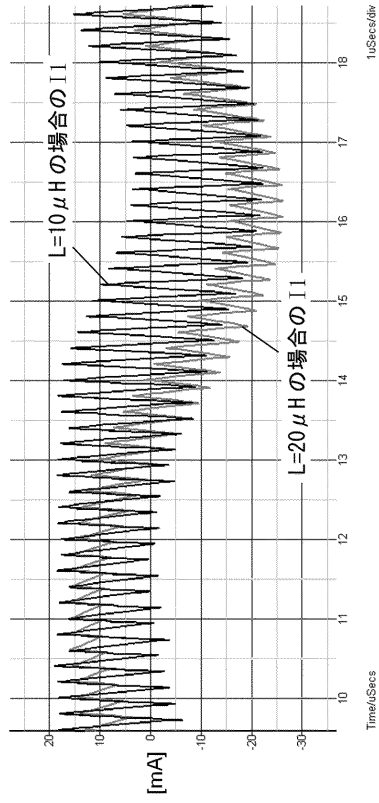
【 図 5 】



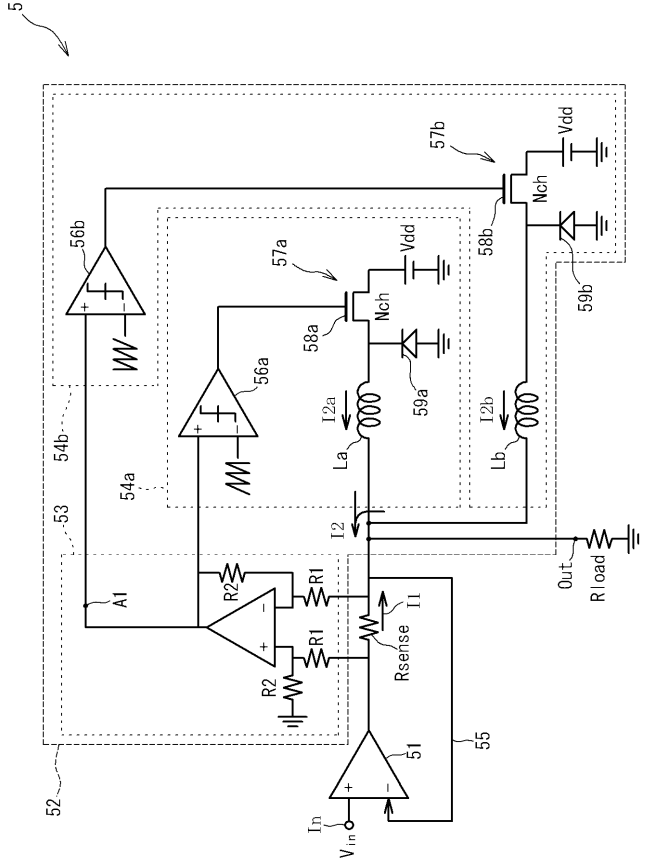
【 図 6 】



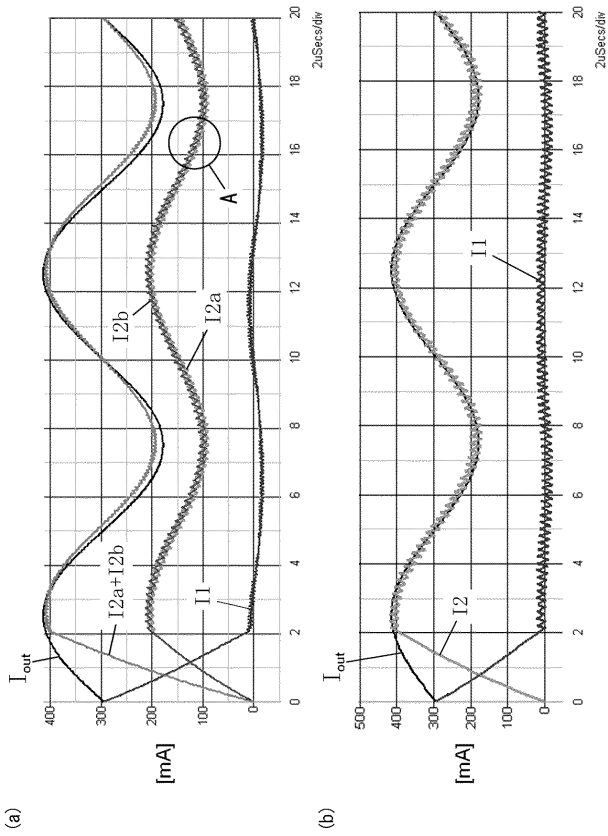
【 図 7 】



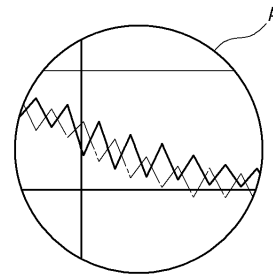
【 図 8 】



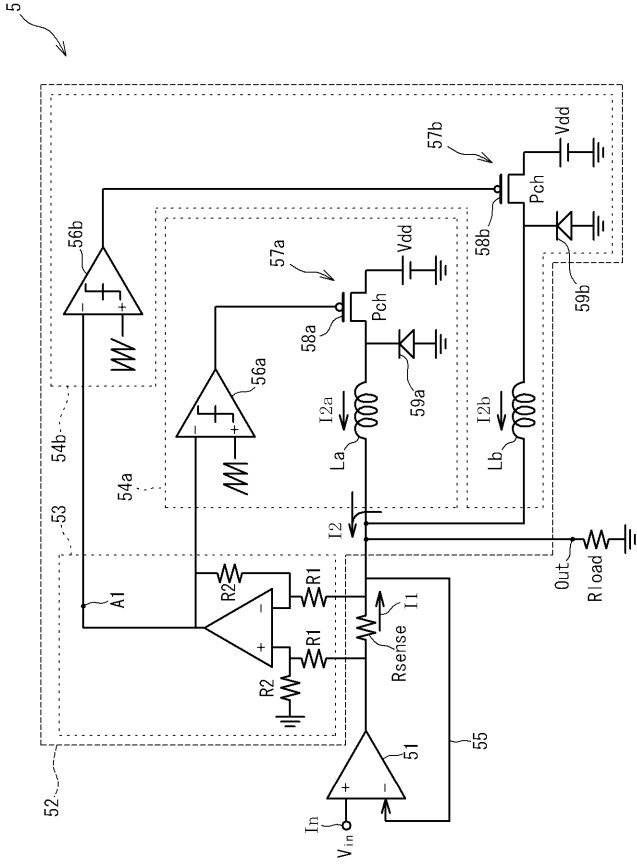
【 図 9 】



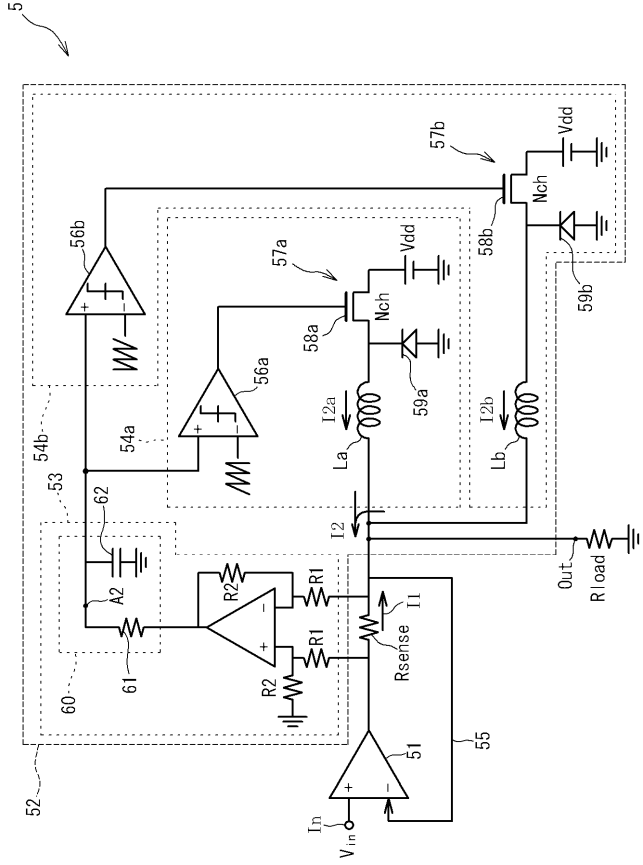
【 図 10 】



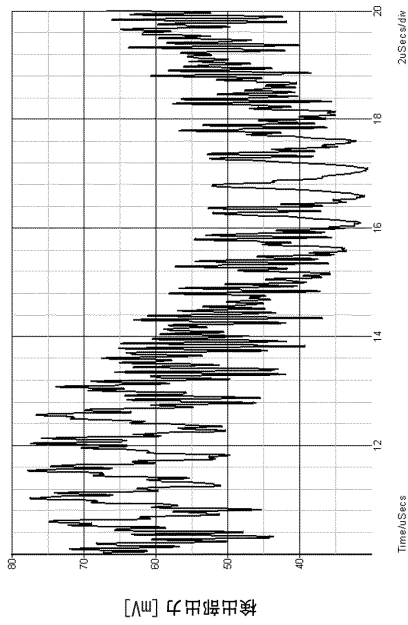
【 図 1 1 】



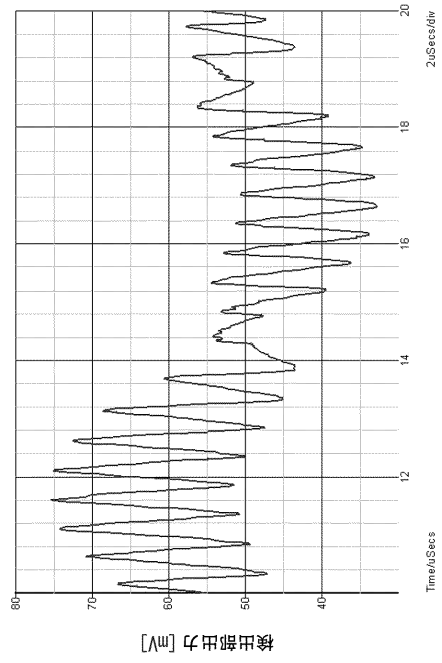
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



---

フロントページの続き

(72)発明者 小林 春夫

群馬県桐生市天神町1丁目5番1号 国立大学法人群馬大学内

(72)発明者 平田 仁士

大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内

(72)発明者 志村 竜宏

大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内

Fターム(参考) 5J500 AA01 AA41 AC36 AF10 AF15 AH10 AH19 AH25 AH33 AK01

AK17 AK42 AS13 AT01 AT06 RG04 WU03