

高次 $\Delta\Sigma$ DAC 信号発生回路での歪キャンセル・ノイズ低減技術

Distortion and Noise Reduction Technique in High-order Delta-Sigma DACs

山田貴文^{*1} 若林和行^{*1} 上森聡史^{*1} 加藤啓介^{*1} 小林修^{*2} 新津葵一^{*1} 宮下博之^{*2} 小林春夫^{*1}
 Takafumi Yamada^{*1} Kazuyuki Wakabayashi^{*1} Satoshi Uemori^{*1} Keisuke Kato^{*1}
 Osamu Kobayashi^{*2} Kiichi Niitsu^{*1} Hiroyuki Miyashita^{*2} Haruo Kobayashi^{*1}

^{*1} 群馬大学
 Gunma University

^{*2} 半導体理工学研究センター
 Semiconductor Technology Academic Research Center

1. 研究の目的と手法

半導体デバイス試験のための単一正弦波および 2 トーン信号発生用デルタシグマ($\Delta\Sigma$)DAC 回路で 3 次高調波歪 (HD3), 3 次相互変調歪 (IMD3) をキャンセルする手法を先に提案した(図 1)[1]. ここではデジタル入力を工夫し最終段のマルチビット DAC, アナログフィルタの非線形性をプリデステーションする. しかしながら, 1 次変調器の場合には有効であるが(図 2), 高次変調器になると信号帯域でノイズフロアが上昇してしまう(図 3). ここではノイズ伝達関数に $Fs/2$ でゼロ点を持たせることで(図 4) ノイズフロア上昇を抑制する手法を提案する.

2. 歪キャンセル手法と高次変調器での問題点

任意波形発生器は, DSP で生成するデジタル信号を DAC でアナログ信号に変換しアナログ信号を出力する. このとき, DAC 特性が 3 次歪みを有すると出力信号に HD3 や IMD3 が発生してしまう. そこで, 図 1 のように入力信号に 1 クロック毎に 60 度の位相差を持つ信号を用いることで単一正弦波出力の際は HD3, 2 トーン信号出力のときは IMD3 をキャンセルする[1]. Matlab を用いた 1 次 $\Delta\Sigma$ DAC のシミュレーション結果より IMD3 のキャンセルが確認できる(図 2). しかし, 2 次 $\Delta\Sigma$ DAC でシミュレーションを行うと図 3 となり, $Fs/2$ 近辺の量子化ノイズと f_{in} の相互変調により量子化ノイズが低周波側に回り込み, 信号付近のノイズフロアが大きく上昇していることが分かる. また, 図 2 (b) と 図 3 (b) を比較すると信号付近のノイズフロアのレベルがほぼ等しく $\Delta\Sigma$ DA 変調の高次化の効果が実現できていないことが分かる. この結果から歪キャンセル手法を用いた $\Delta\Sigma$ DAC 信号発生回路の高精度化を行うためには新たな工夫を行う必要がある.

3. マルチバンドパス変調器によるノイズ抑制

ノイズフロア上昇は内部 DAC の非線形性による $Fs/2$ 付近の量子化ノイズの信号帯域へのまわりこみと考えられる. そこで, マルチバンドパス変調器[2]を用いて $Fs/2$ 付近の量子化ノイズを減衰させ(図 4), 信号付近のノイズフロア上昇を抑制する. 2 次 $\Delta\Sigma$ 変調器の入力 X , 量子化ノイズ E , 出力 Y の関係式を式(1)に示す. 式(1)の変数 n に 1 を代入すると式(2)となり, これは従来 2 次 $\Delta\Sigma$ 変調器の伝達関数となる. 変数 n に 2 以上の数を代入すると n の値に対応した数のバンドパスを持つマルチバンドパス $\Delta\Sigma$ 変調器を作ることが出来る. ここでは, $fs/2$ にゼロ点を持たせるため変数 n を 2 とし式(3)の伝達関数を持つ $\Delta\Sigma$ 変調器を使用する.

$$Y = X + (1 - z^{-n})^2 E \dots \dots \dots (1)$$

$$Y = X + (1 - z^{-1})^2 E \dots \dots \dots (2)$$

$$Y = X + (1 - z^{-2})^2 E \dots \dots \dots (3)$$

2 次 $\Delta\Sigma$ 変調器内部のフィルタを 2 バンド化し Matlab シミュレーションを行い図 5 の結果を得た. 従来のシングルバンド 2 次 $\Delta\Sigma$ 変調器に比べノイズフロアの上昇が抑制されていることが確認できる. また, SNDR では, 最大でシングルバンドの約 80dB (13bit 精度)からマルチバンドの約 100dB (16bit 精度)と約 20dB (3bit 程度)改善されていることが確認できる(図 6).

4. まとめ

LSI 試験のための単一正弦波および 2 トーン信号発生用 $\Delta\Sigma$ DAC 回路での歪キャンセル手法の高次変調器での問題点とその改善方法を提案し, その有効性をシミュレーションにより確認した. 今後は実機による効果の検証を行うていく.

<参考文献> [1] 山田貴文, 他「デルタシグマ DAC 信号発生回路でのデジタル歪補正技術」電気学会 電子回路研究会, 山梨 (2010年10月)
 [2] 元澤篤史, 他「マルチバンドパス $\Delta\Sigma$ 変調器技術とその応用」電子情報通信学会誌 和文誌 C vol. J90-C, no.2, pp.143-158 (2007年2月)

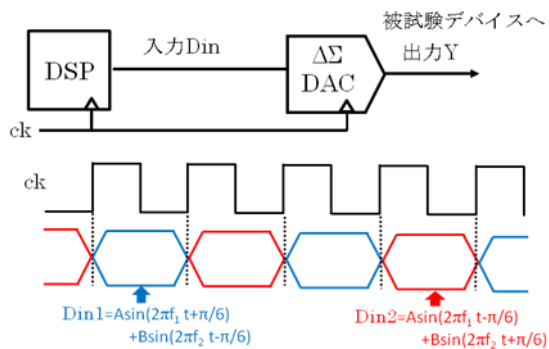


図 1. HD3, IMD3 歪キャンセル信号発生構成 [1]

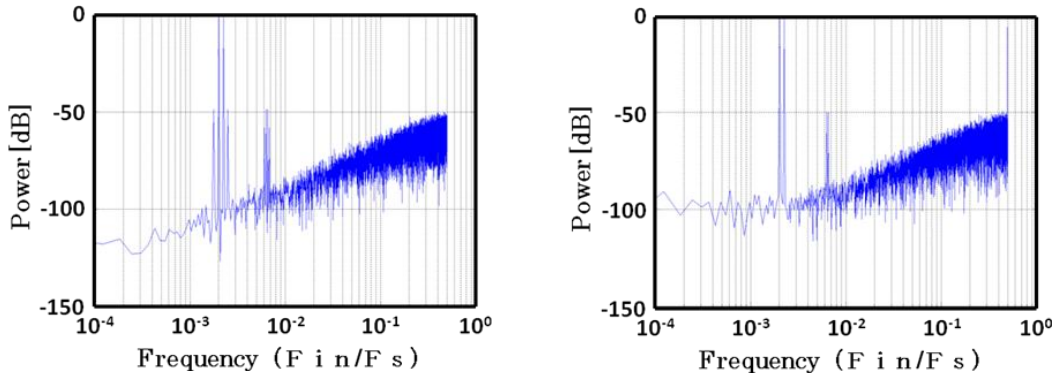


図2. 1次 $\Delta\Sigma$ 変調器でのIMD3歪キャンセルの効果

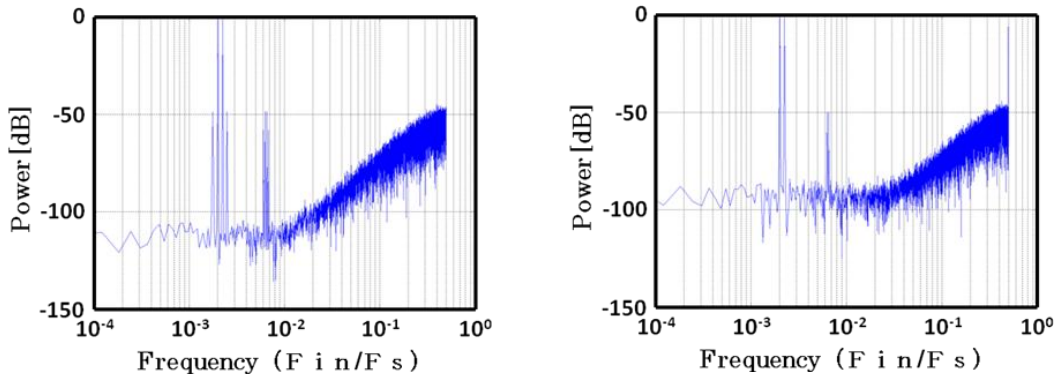


図3. 2次変調器での歪キャンセルのノイズフロア影響

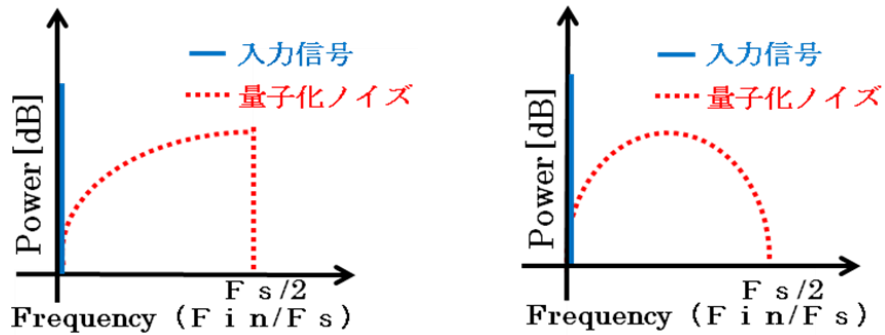


図4. シングル, マルチバンド変調器の量子化ノイズ

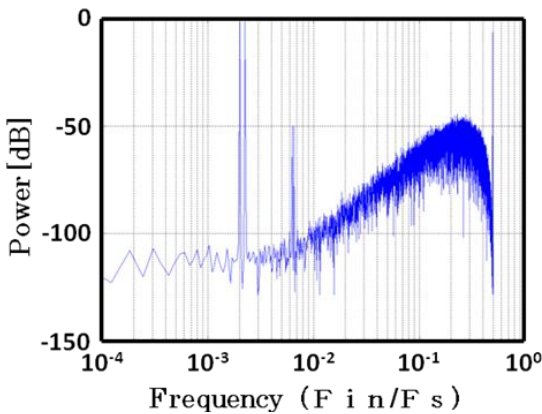


図5. 2次 $\Delta\Sigma$ 変調器での提案手法の効果

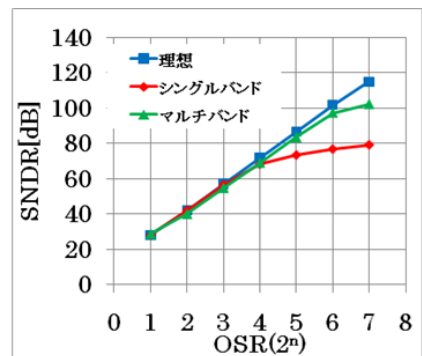


図6. 2次 $\Delta\Sigma$ 変調器でのOSR vs SNDR