

開ループアンプを用いた パイプラインADCの”Split ADC”構成による バックグラウンド自己校正法

八木拓哉 上森聡

丹陽平 伊藤聡志(群馬大学)

松浦達治 臼井邦彦(ルネサステクノロジ)

小林春夫(群馬大学)

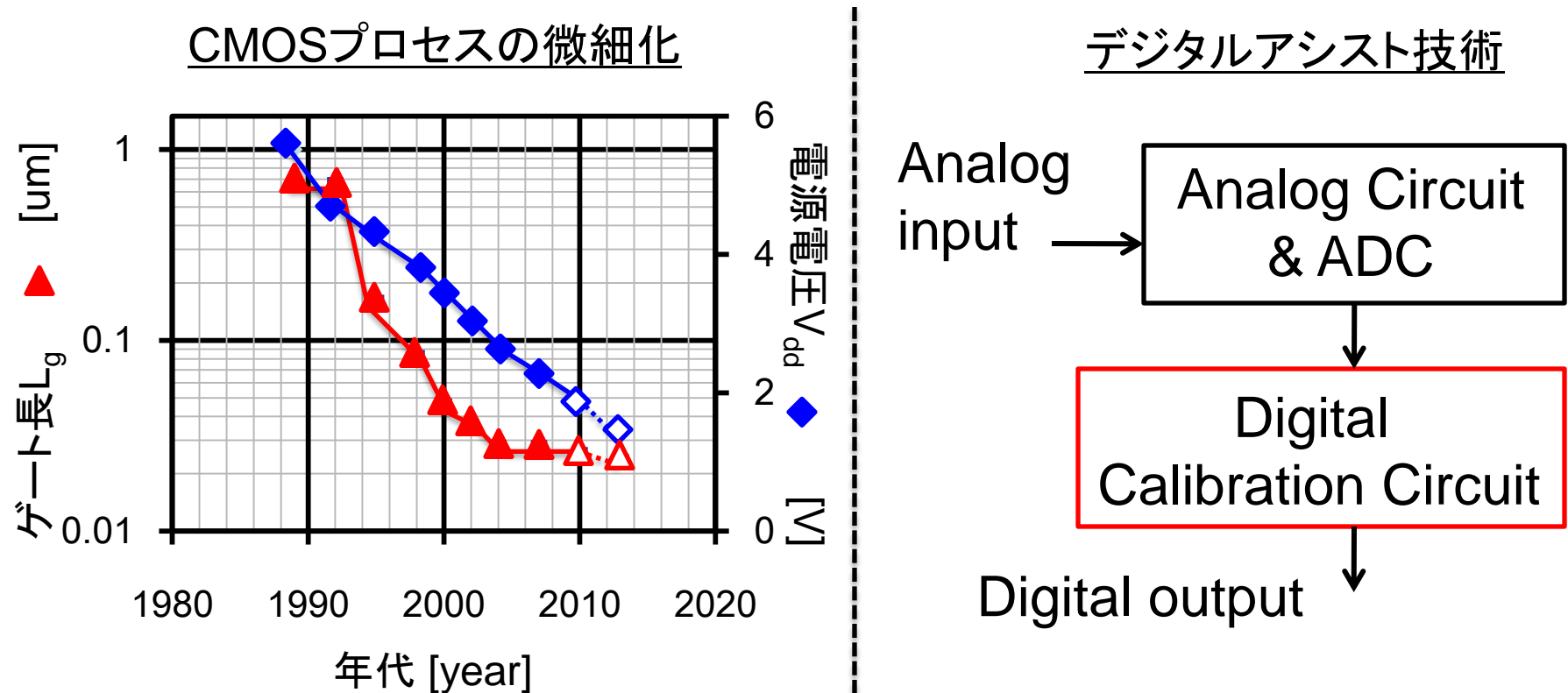
アウトライン

- 研究背景と目的
- パイプラインAD変換器のバックグラウンド自己校正法の提案
 - ✓ 3次の非線形性の補正方法
 - ✓ 有限ゲイン誤差、容量ミスマッチの補正方法
- バックグラウンド自己校正法を用いた
パイプラインAD変換器の全体構成
- MATLABシミュレーションによる検証
- 結論

アウトライン

- **研究背景と目的**
- **パイプラインAD変換器のバックグラウンド自己校正法の提案**
 - ✓ 3次の非線形性の補正方法
 - ✓ 有限ゲイン誤差、容量ミスマッチの補正方法
- **バックグラウンド自己校正法を用いた**
パイプラインAD変換器の全体構成
- **MATLABシミュレーションによる検証**
- **結論**

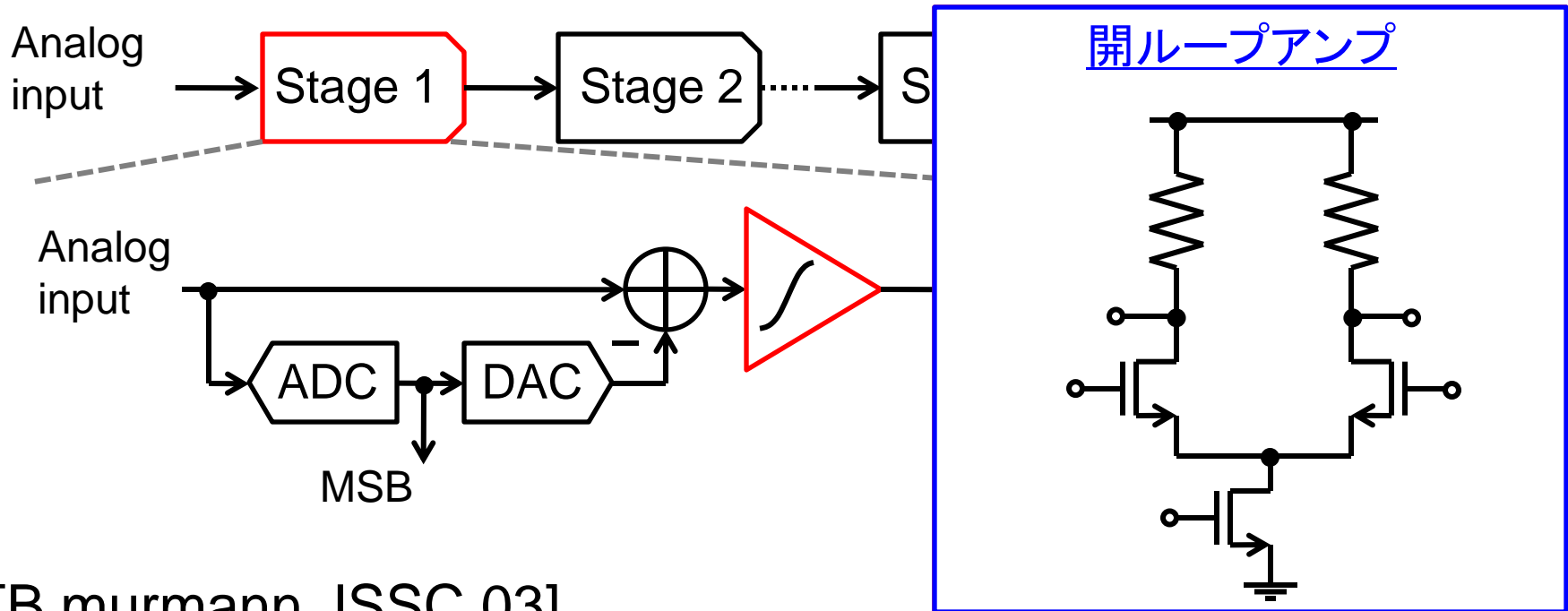
研究背景



- デジタル回路 : 微細化の恩恵
- アナログ回路 : 性能の厳しい制約
- デジタルアシスト技術 : アナログ回路の要求性能の緩和

パイプラインAD変換器の低消費電力

- 初段の段間アンプ: 高利得、高速、高線形性 → **高消費電力**



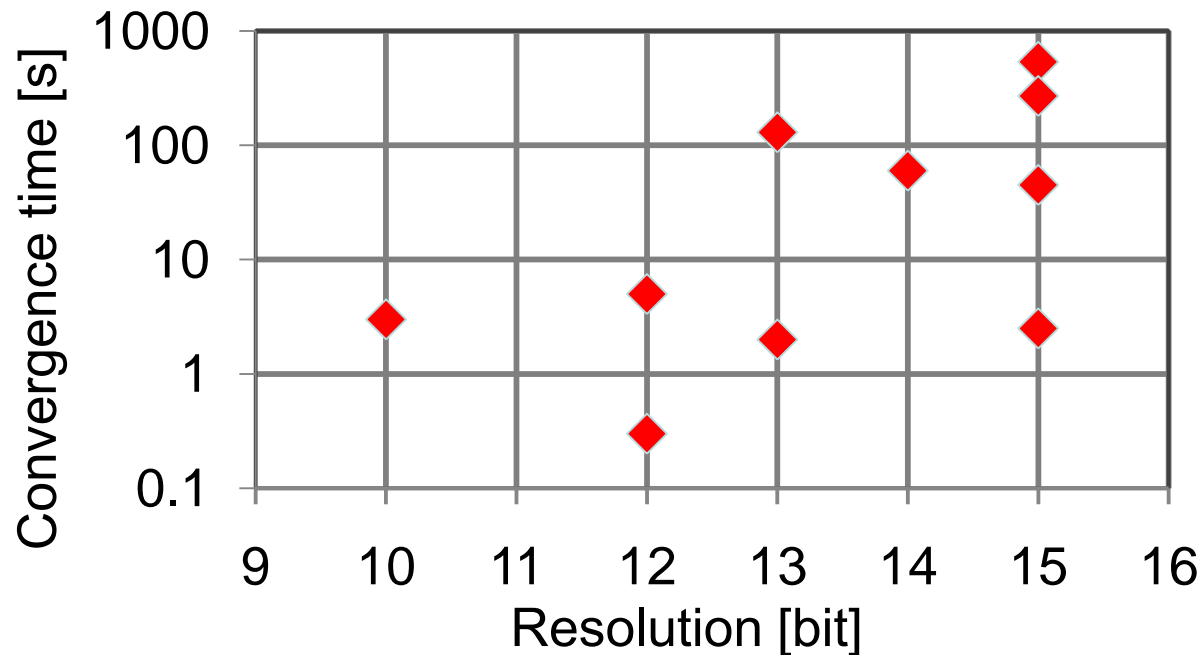
- [B murmann JSSC 03]

- ✓ 初段に開ループアンプ : シンプル、低消費電力
- ✓ 従来技術[Kelly ISSCC 01]と比べて消費電力を62%低減

- バックグラウンド自己校正 : アンプの非線形性

バックグラウンド自己校正を用いた パイプラインAD変換器

- バックグラウンドデジタル自己校正 → 長い収束時間



- 長い収束時間はテスト時間の増加の要因 → テストコストの増加
- [B murmann JSSC 03] 12b 75MS/sのパイプラインAD変換器
 - ✓ 収束時間が約0.5s

研究目的

- パイプラインAD変換器の低消費電力化
 - ✓ 初段に開ループアンプの適用
- バックグラウンド自己校正の収束時間の短縮
 - ✓ スプリットADC構成の応用
 - ✓ バックグラウンド自己校正法の提案：
初段の開ループアンプで生じる非線形性、有限ゲイン誤差、乗算型DACの容量ミスマッチの補正

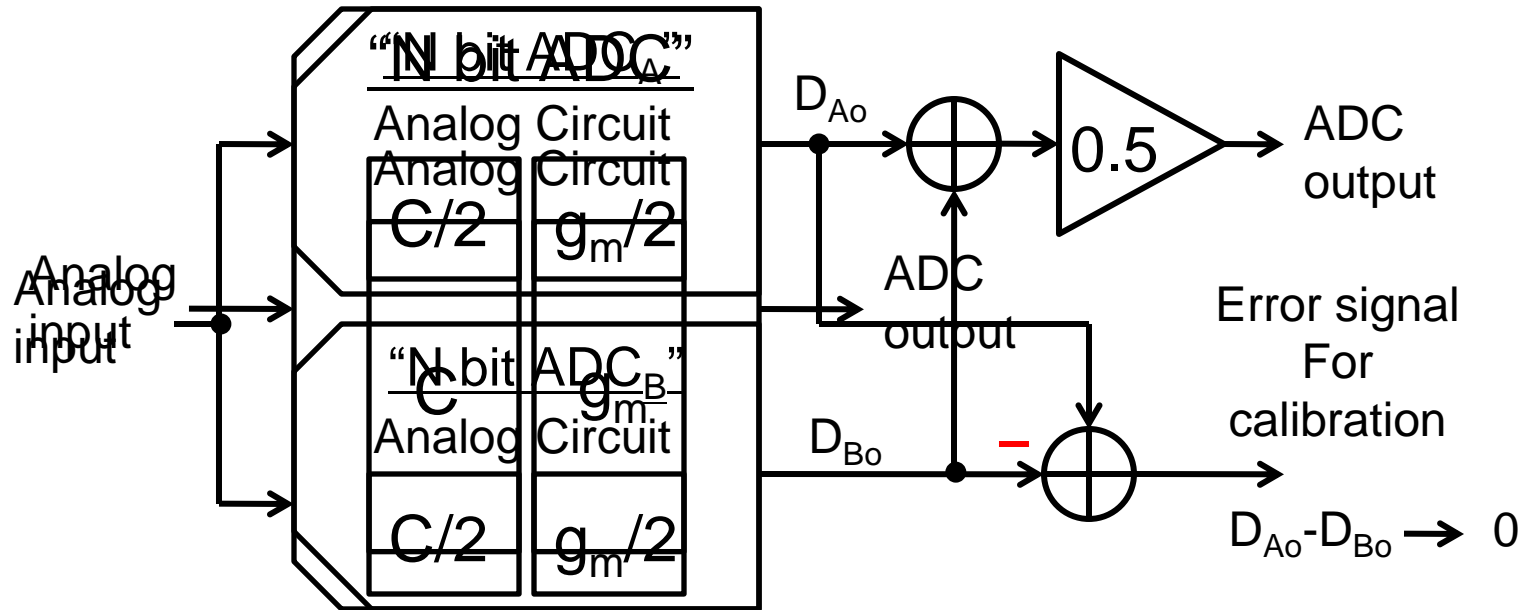
従来のスプリットADC構成を適用した有限ゲイン誤差と容量ミスマッチの補正方法を応用し、補正方法が複雑な非線形性の補正も実現可能

- 目標：12ビット、10MS/sのパイプラインAD変換器

アウトライン

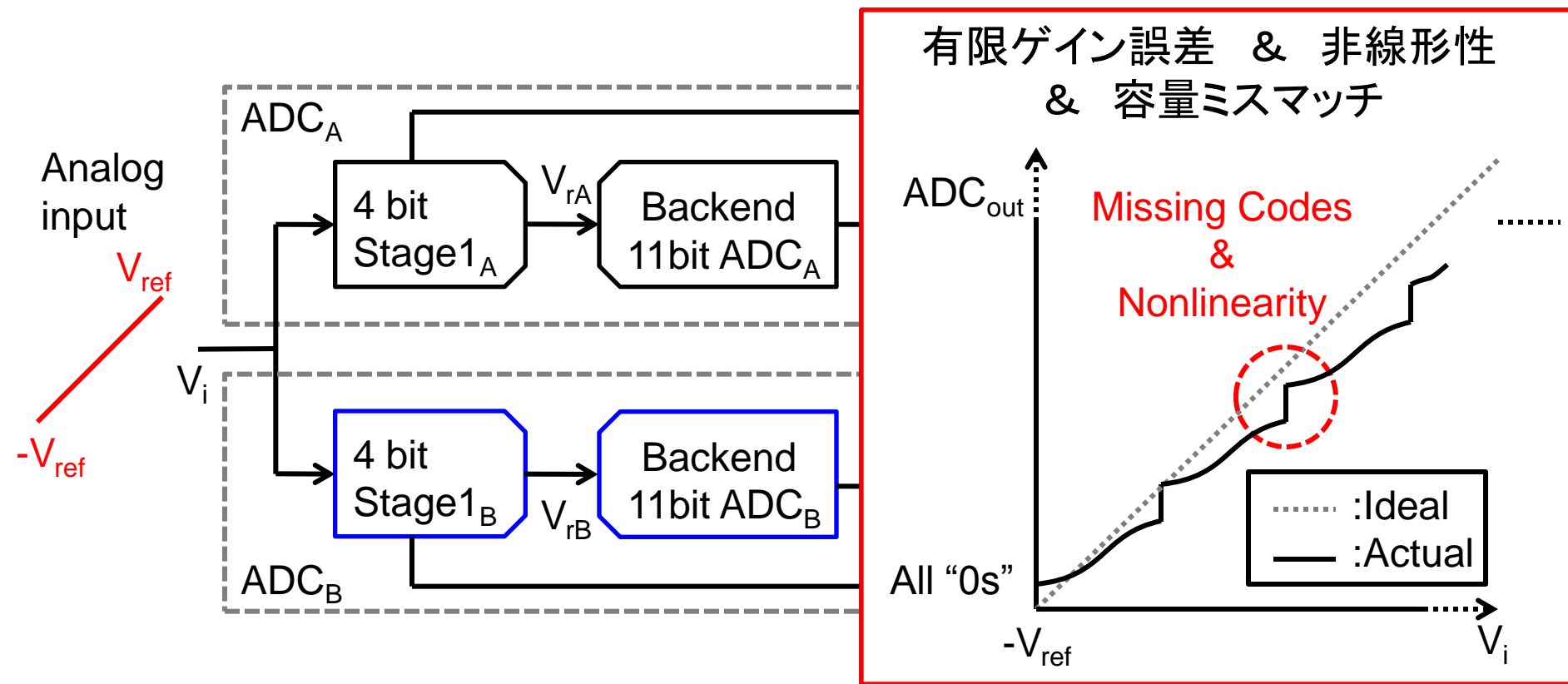
- 研究背景と目的
- **パイプラインAD変換器のバックグラウンド自己校正法の提案**
 - ✓ **3次の非線形性の補正方法**
 - ✓ 有限ゲイン誤差、容量ミスマッチの補正方法
- バックグラウンド自己校正法を用いた
パイプラインAD変換器の全体構成
- MATLABシミュレーションによる検証
- 結論

スプリットAD変換器構成の特徴



- 単一NビットのADCを2チャンネルのNビット ADC_A 、 ADC_B に分割
 - ✓ チップ面積は不変
- ADCの出力データは ADC_A と ADC_B の出力を平均化
 - ✓ ノイズ特性も不変
- 自己校正法の適用する場合、回路構成の工夫が必要

スプリットAD変換器構成を用いた補正法

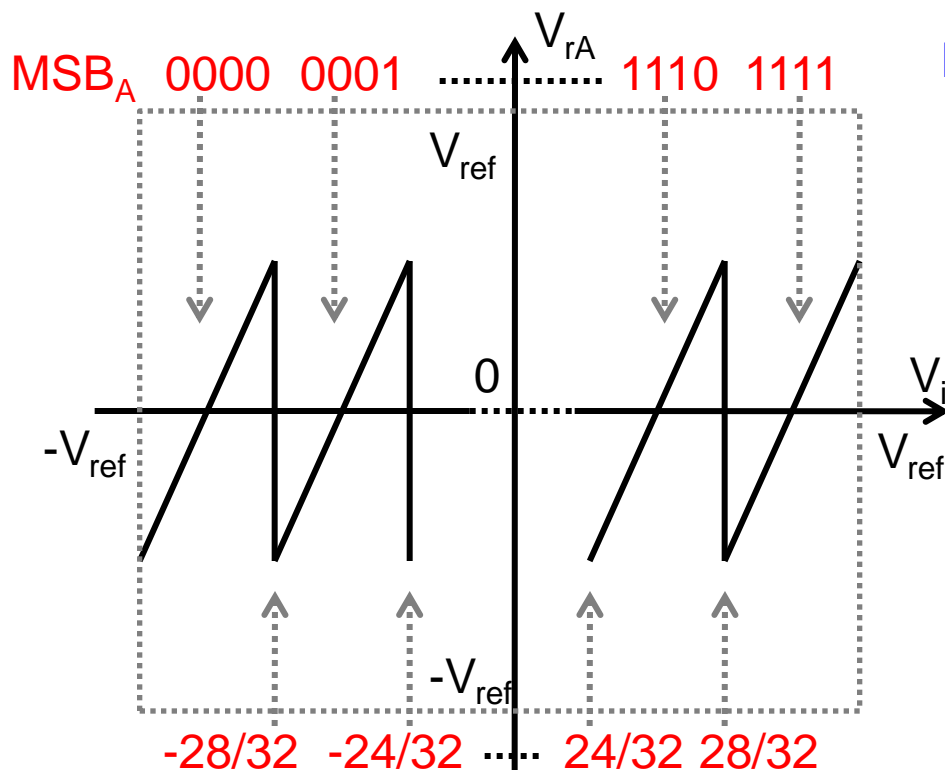


•[I.Ahmed ESSCIRC 2007]

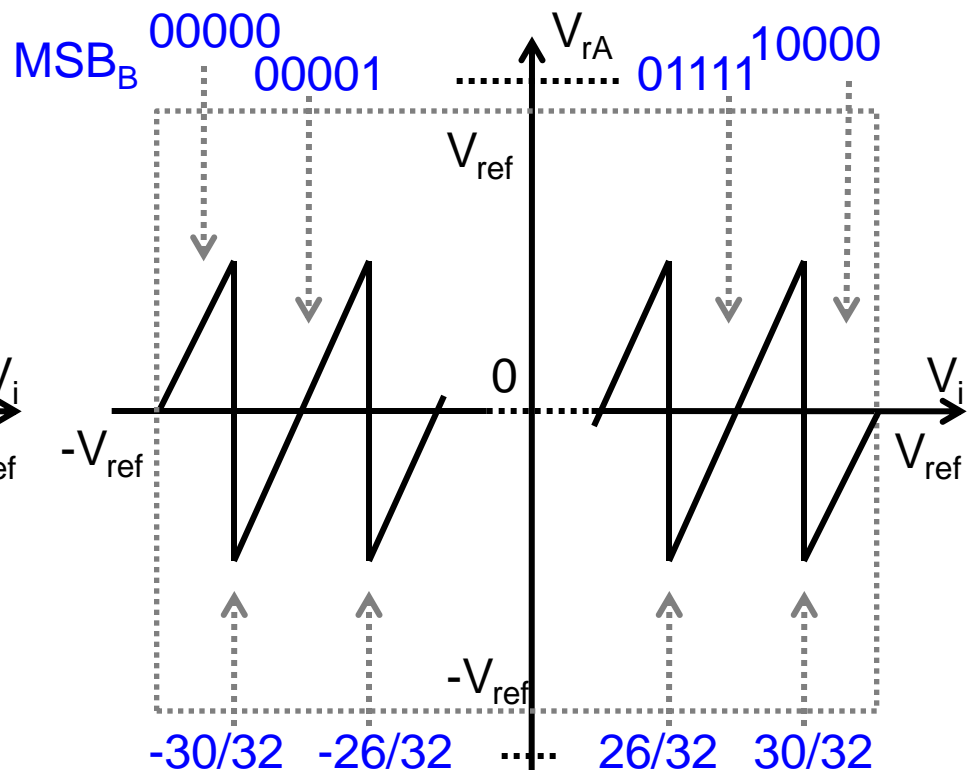
- ✓ オペアンプの有限ゲイン誤差、容量ミスマッチを短時間で補正
- オペアンプの非線形性も補正する手法を提案

初段の残差電圧

•Stage1_Aの残差電圧



•Stage1_Bの残差電圧

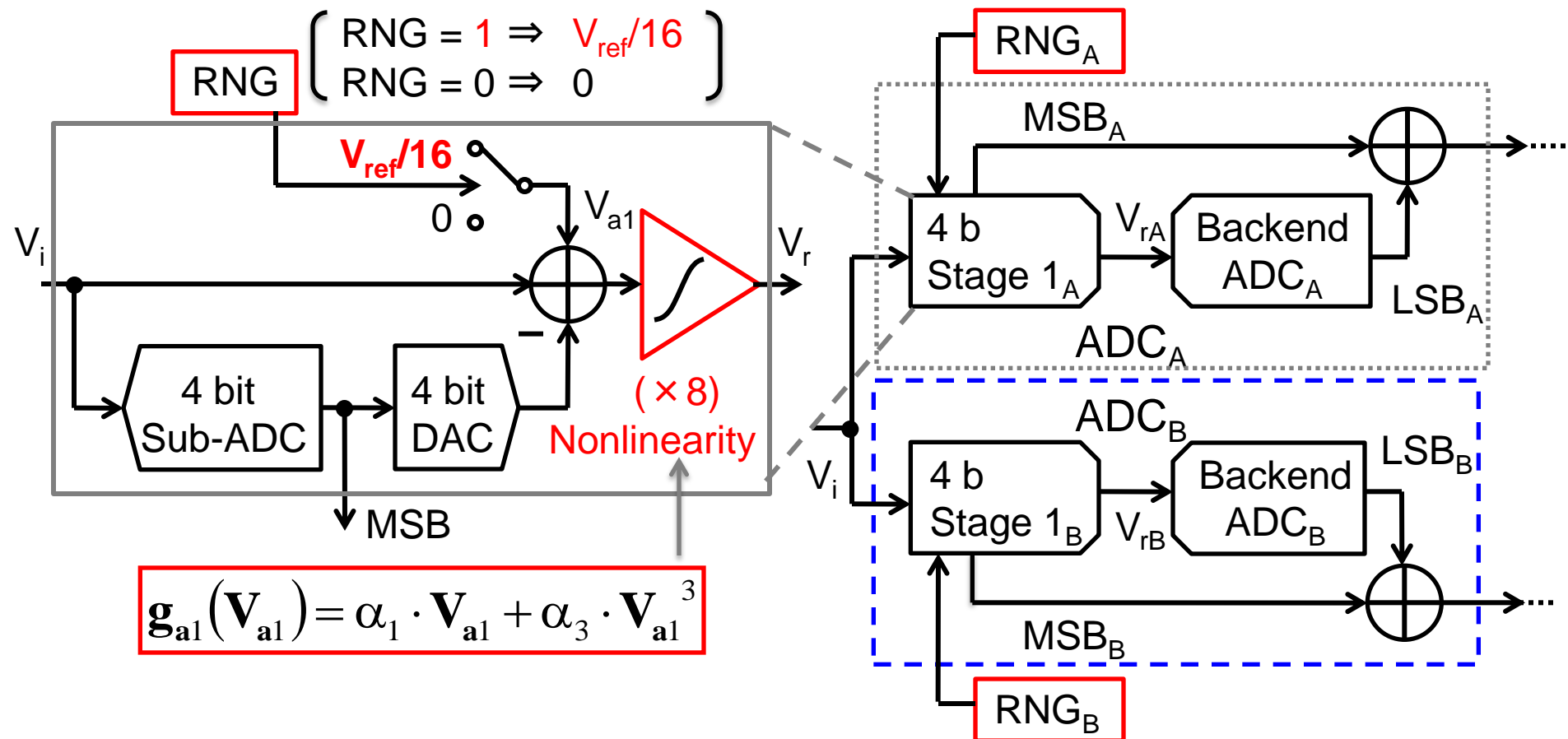


•ADC_AとADC_Bの残差電圧をずらす

- ✓ ADC_AとADC_Bの誤差が同じ場合:

自己校正によって共に理想に近づける

疑似ランダム信号による 開ループアンプの非線形性の推定

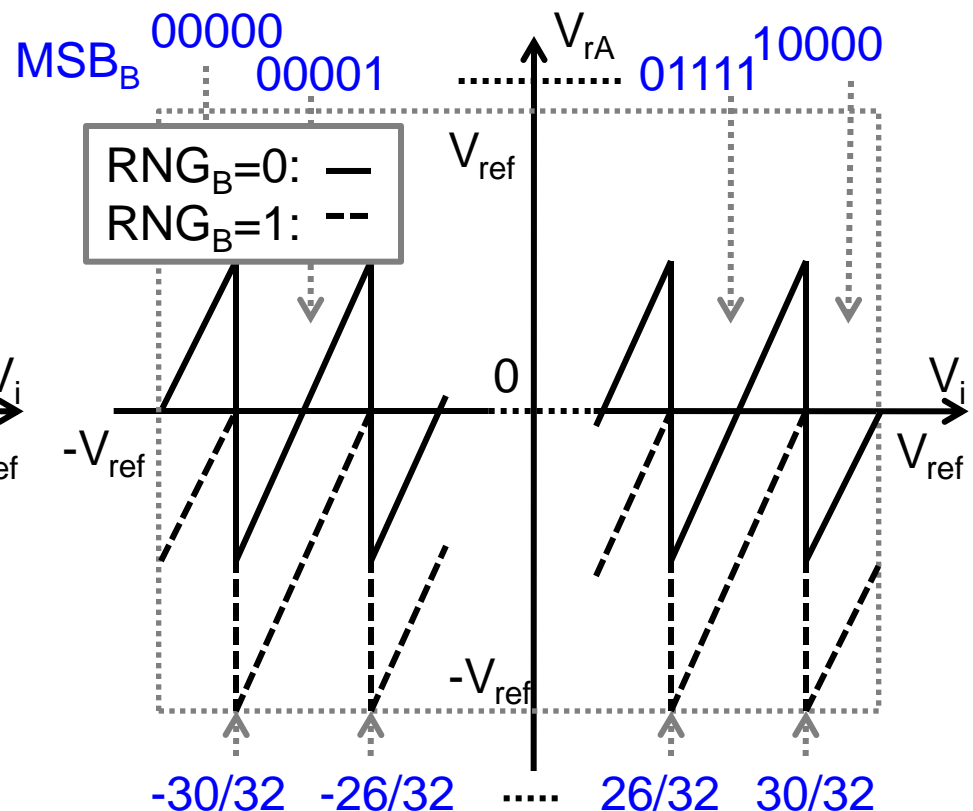
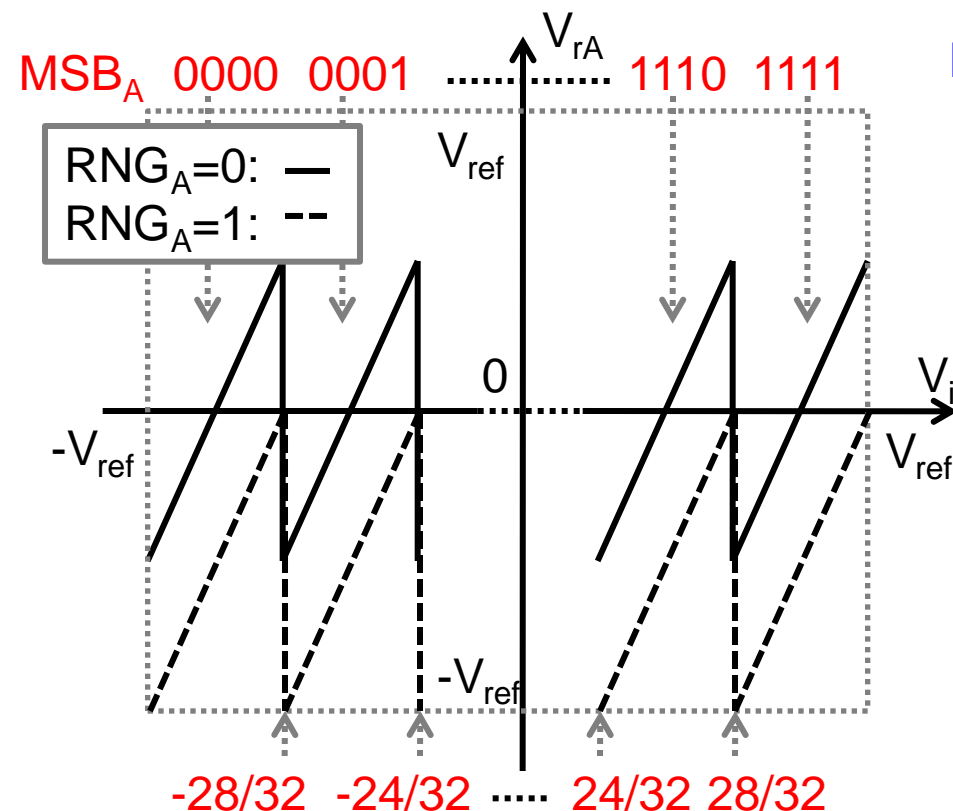


- 初段に疑似ランダム信号を付加
 - ✓ 二つの残差波形の生成
- ADC_A と ADC_B の疑似ランダム信号は異なる初期値で周期をずらす

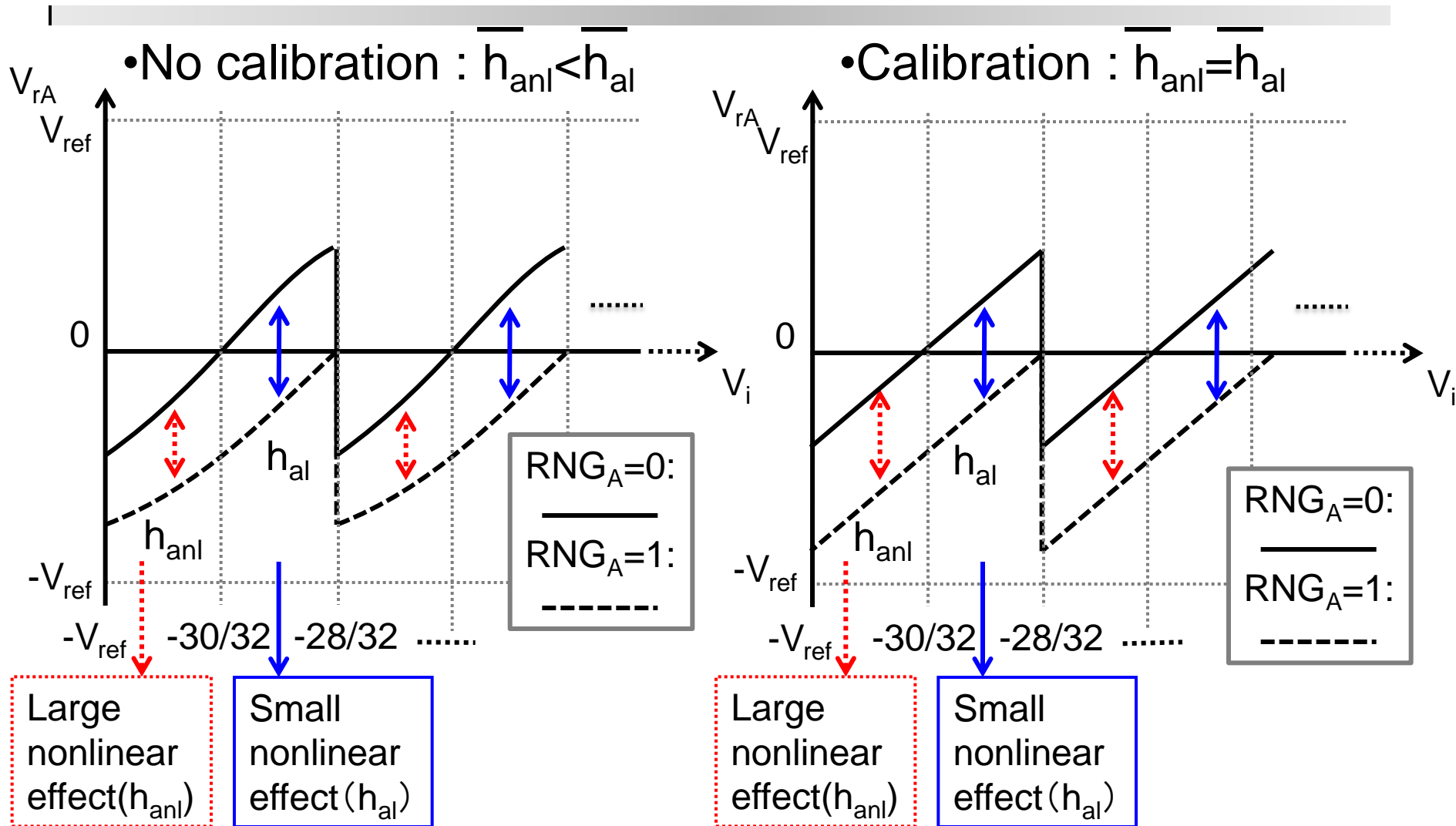
疑似ランダム信号の付加による 2つの残差電圧の生成

•Stage1_Aの残差電圧

•Stage1_Bの残差電圧

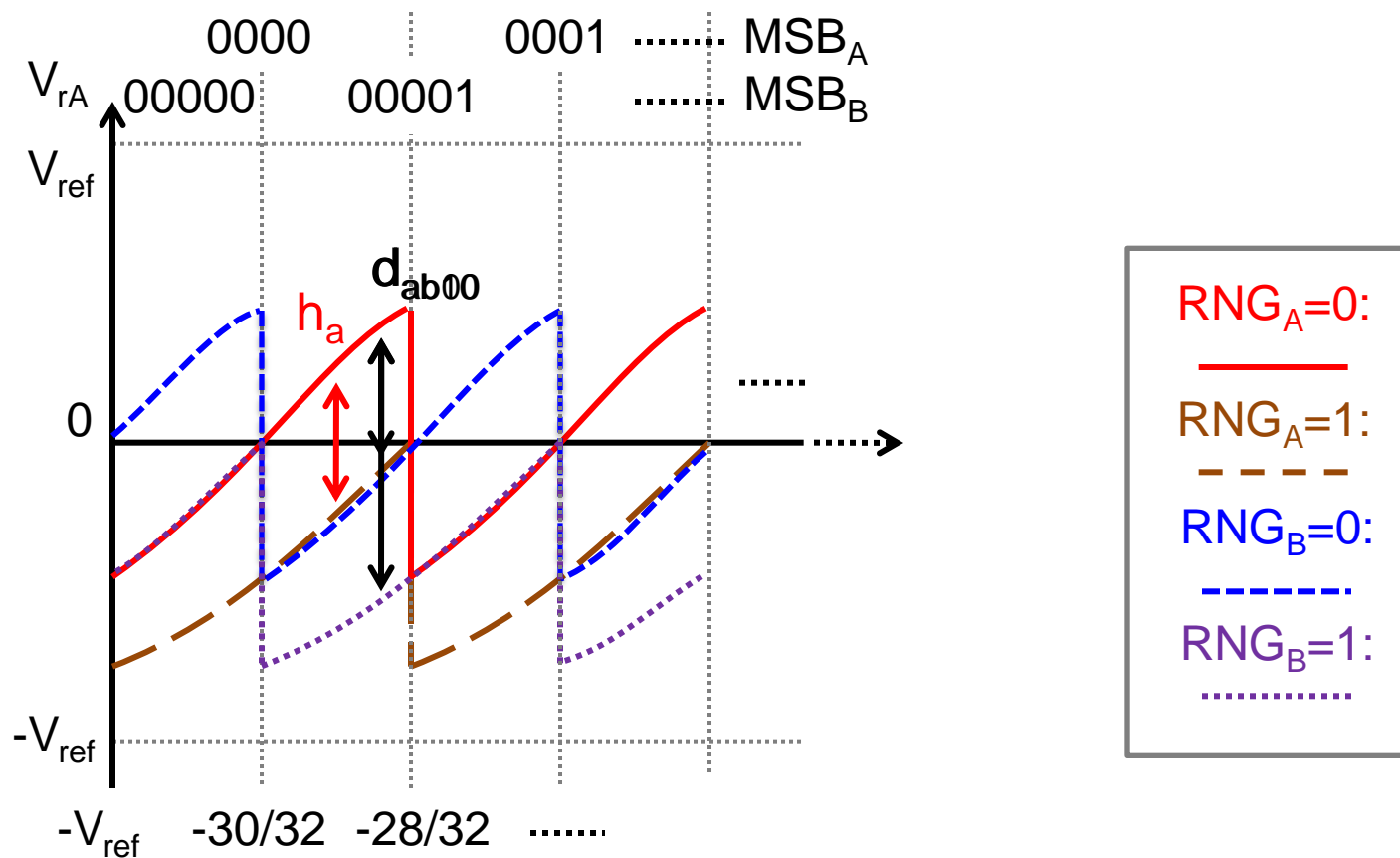


3次の非線形性の補正



•差($\overline{h_{anl}} - \overline{h_{al}}$)を0に近づける : 残差電圧は直線に収束

距離 h の推定



•ステージ 1_A (h_a) の場合

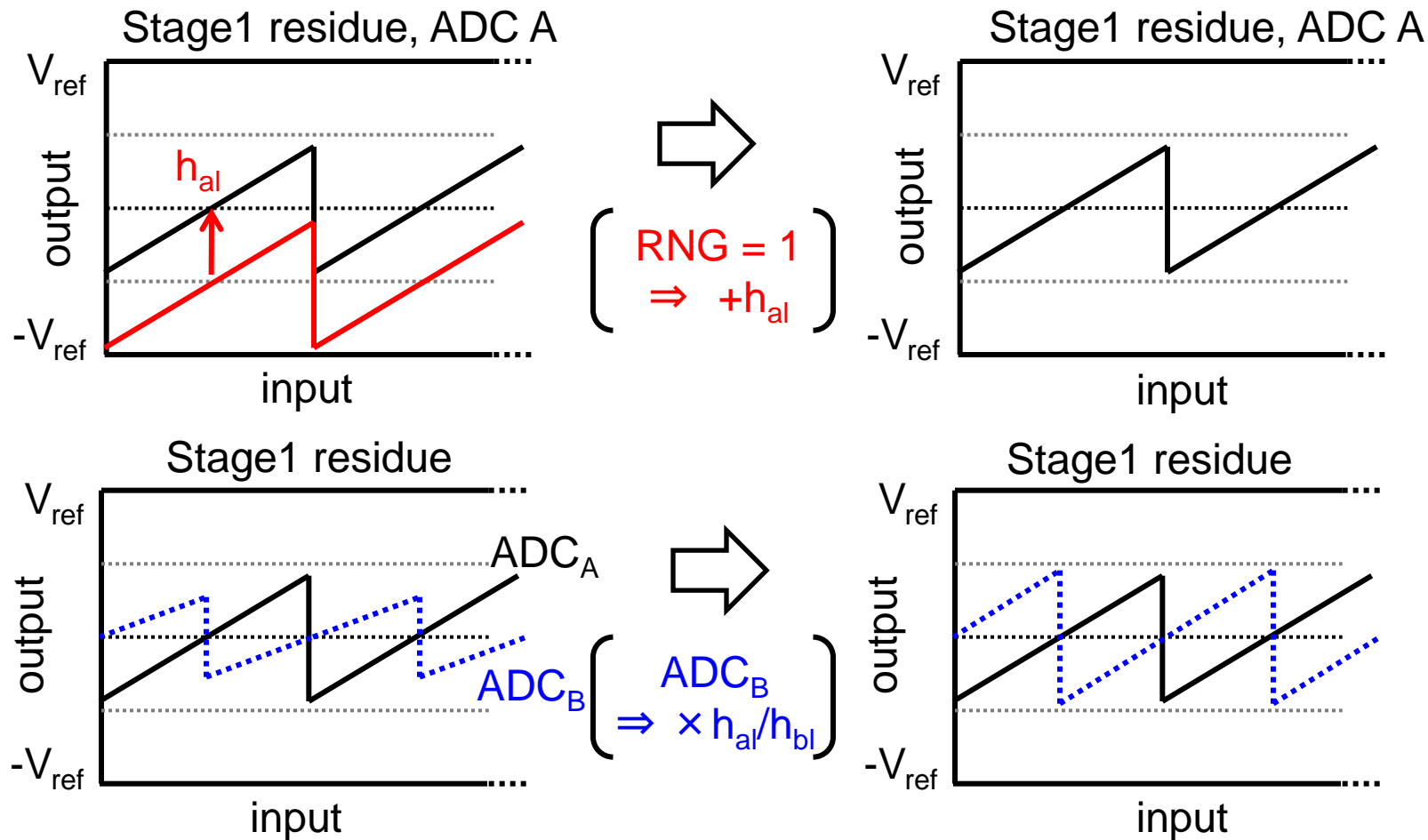
✓ $\overline{d_{ab00}} - \overline{d_{ab10}} = \overline{h_a}$

✓ステージ 1_b (h_b) の場合も同様

アウトライン

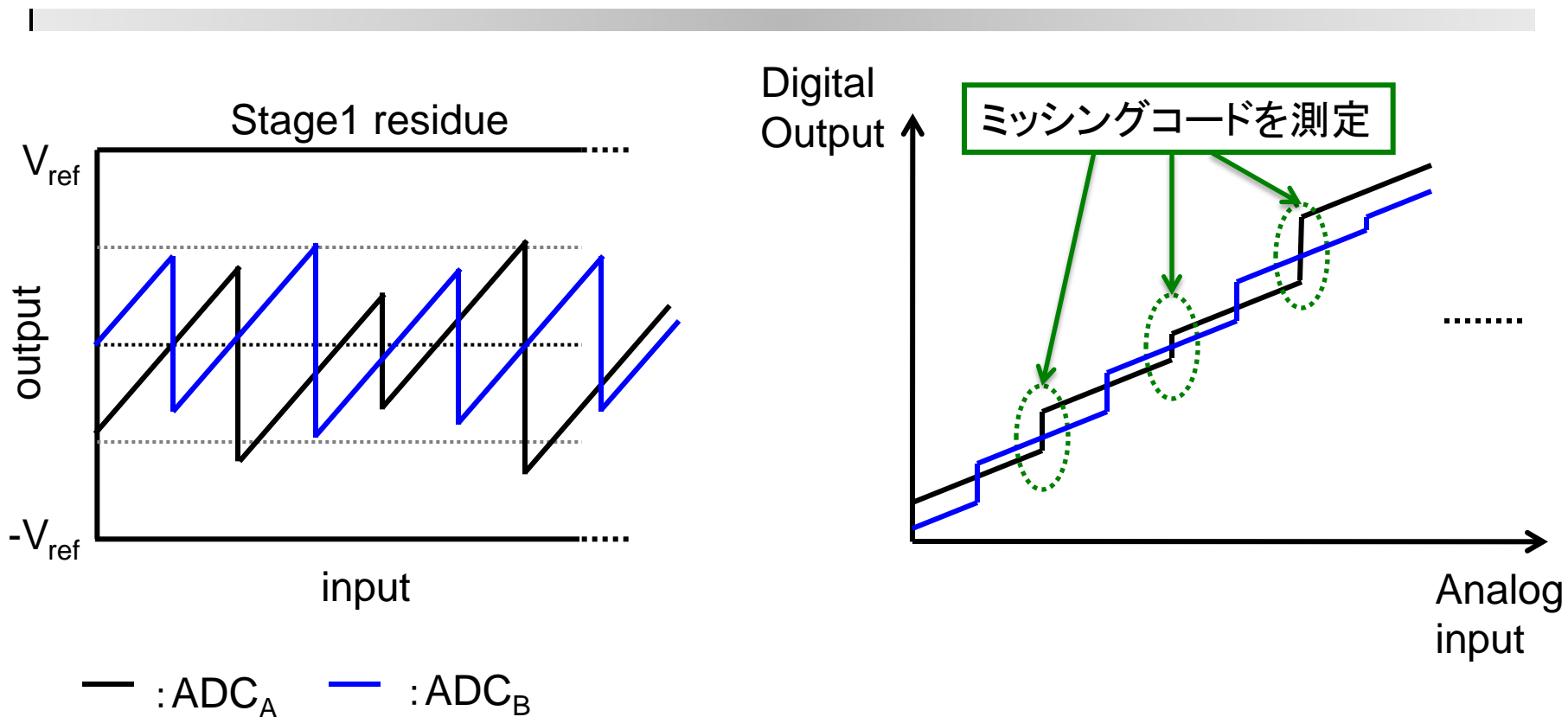
- 研究背景と目的
- **パイプラインAD変換器のバックグラウンド自己校正法の提案**
 - ✓ 3次の非線形性の補正方法
 - ✓ **有限ゲイン誤差、容量ミスマッチの補正方法**
- バックグラウンド自己校正法を用いた
パイプラインAD変換器の全体構成
- MATLABシミュレーションによる検証
- 結論

2つの残差電圧から 1つの残差電圧の生成



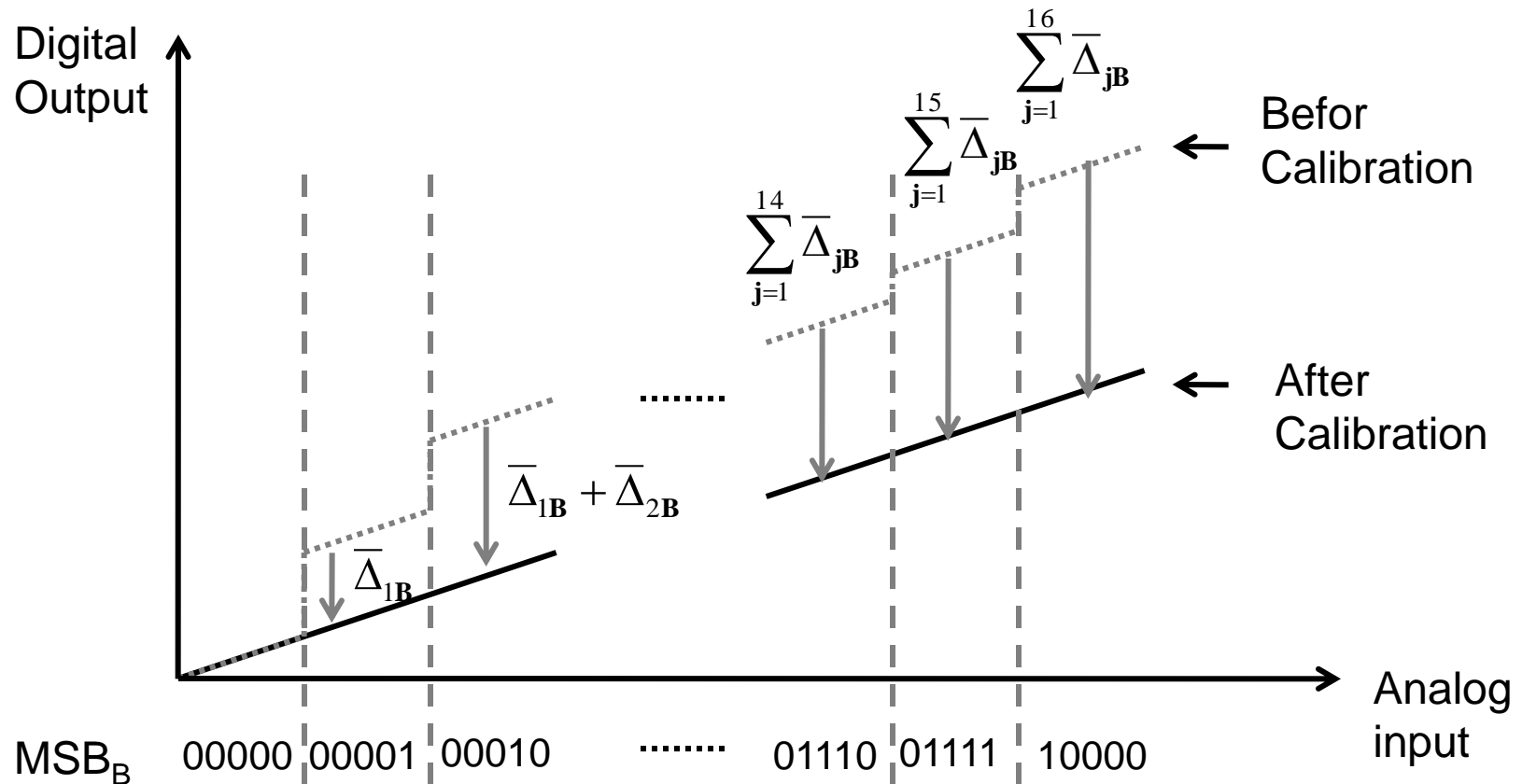
- $\text{RNG}_A = \text{RNG}_B = 1$ のとき、 h を減算 : 一つの残差波形を生成
- ADC_A 、 ADC_B の残差電圧の傾きのミスマッチを補正

有限ゲイン誤差、容量ミスマッチの補正



- ステージ1のCミスマッチ、有限ゲイン誤差によって
ミッシングコードが発生
- ADC_A、ADC_B、片側の出力データを参考にそれぞれの
ミッシングコードを測定

有限ゲイン誤差、容量ミスマッチの補正



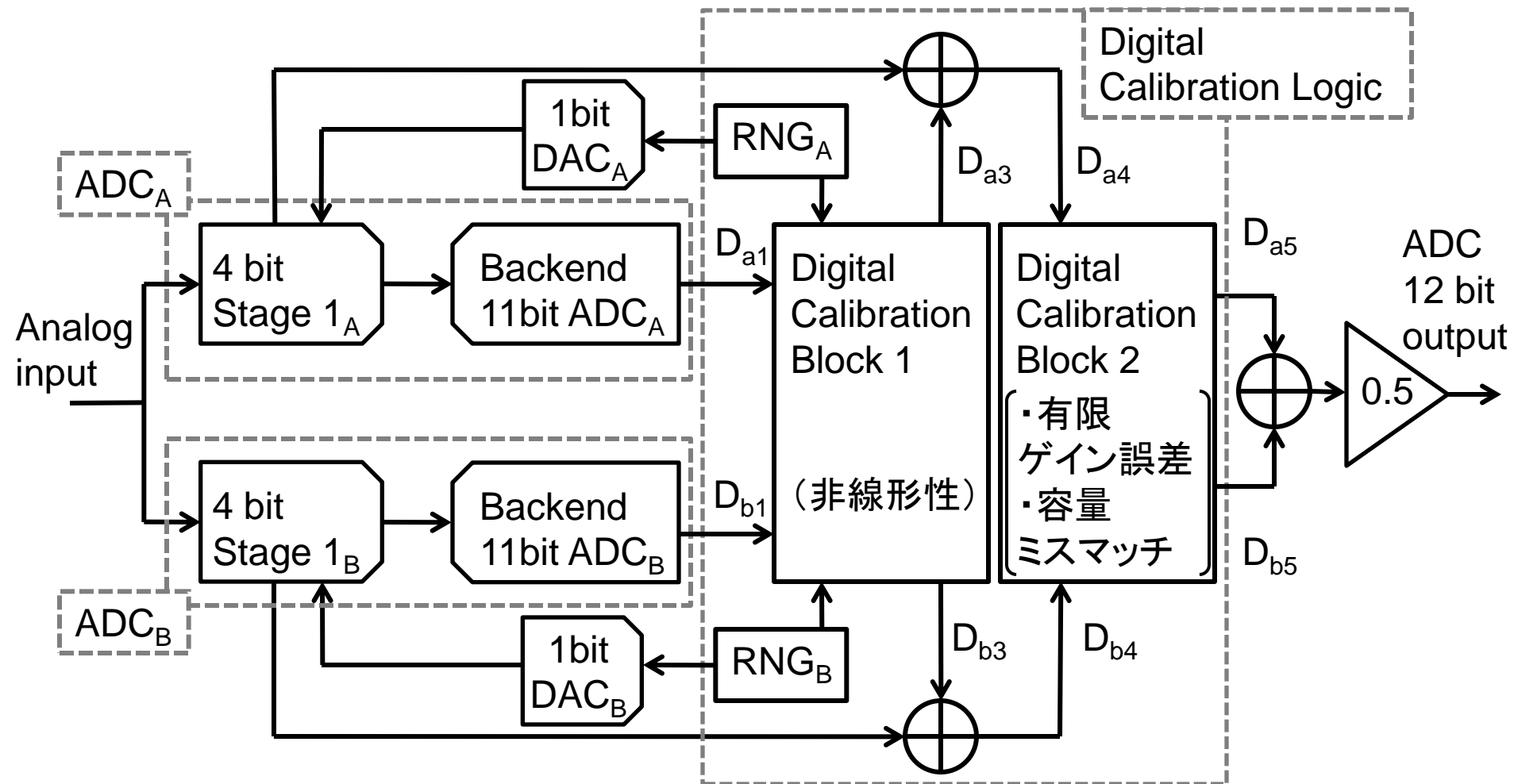
• ADC_B の場合 (ADC_A も同様)

- ✓ 測定し平均化したミッシングコード Δ_j を加算

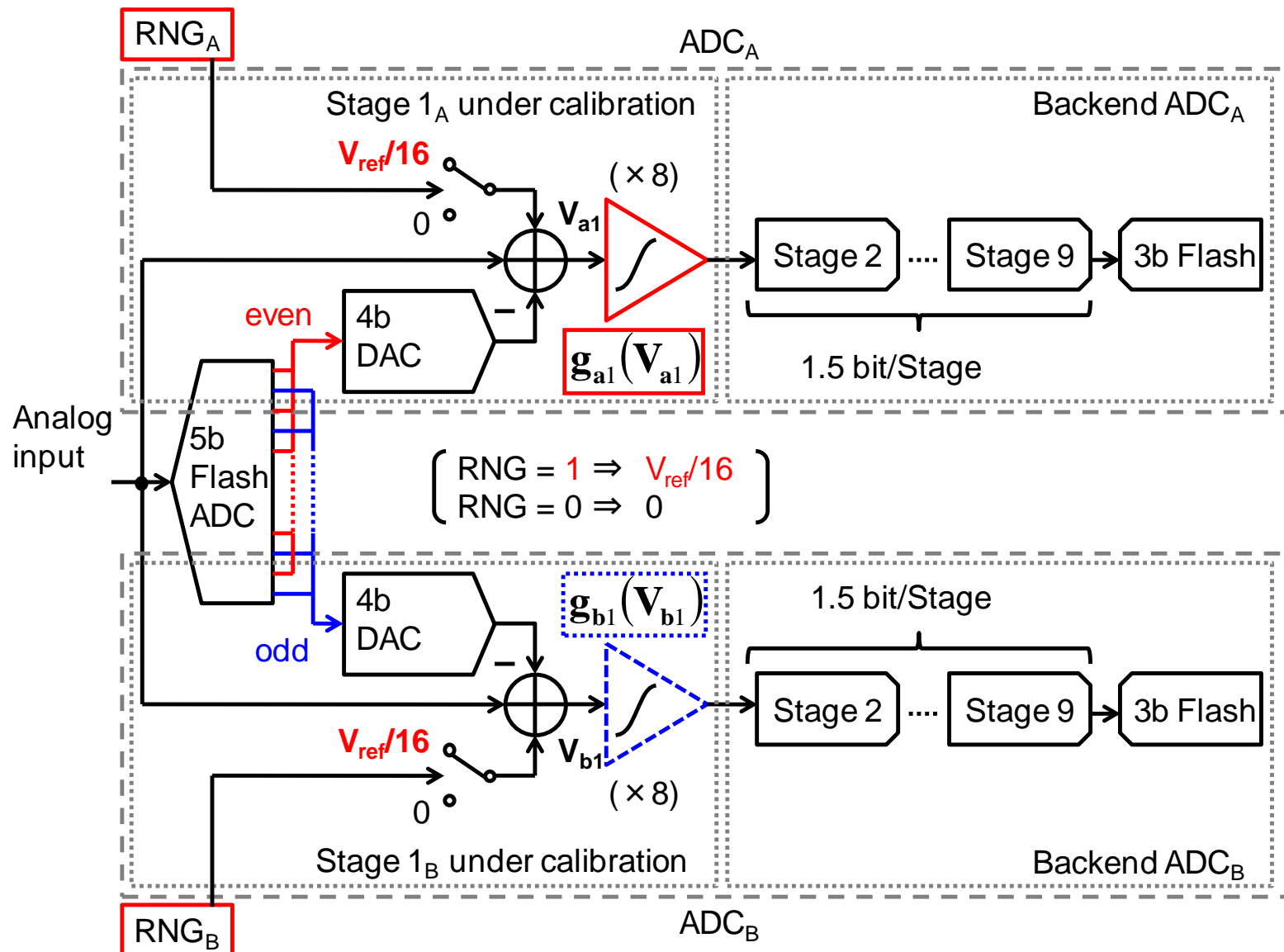
アウトライン

- 研究背景と目的
- パイプラインAD変換器のバックグラウンド自己校正法の提案
 - ✓ 3次の非線形性の補正方法
 - ✓ 有限ゲイン誤差、容量ミスマッチの補正方法
- **バックグラウンド自己校正法を用いた
パイプラインAD変換器の全体構成**
- MATLABシミュレーションによる検証
- 結論

全体構成

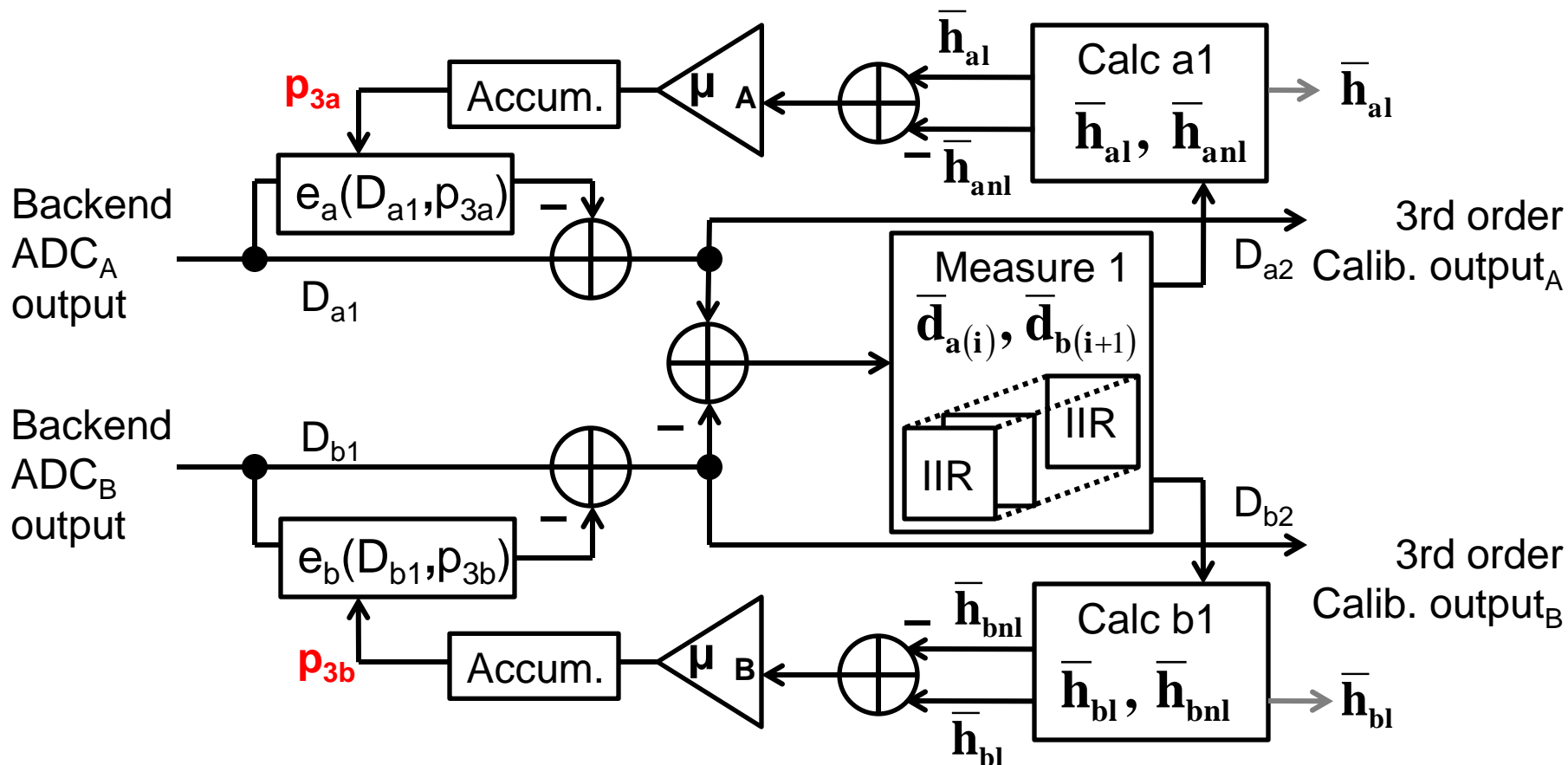


パイプラインAD変換器の構成



デジタル自己校正ブロック1-1

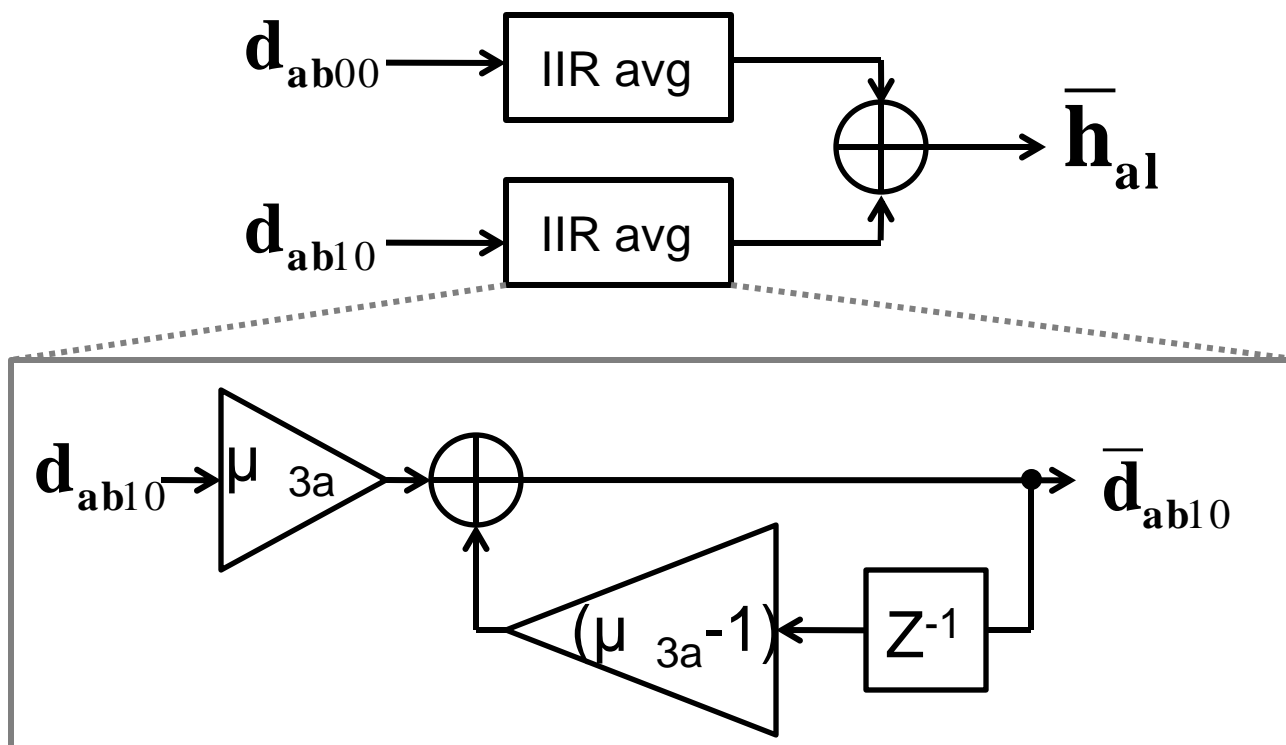
3次の非線形性の補正



• 逆関数 $e(D_1)$ を用いて $h_1 = h_{nl}$ となるように補正係数 p_3 を更新

$$\mathbf{p}_3(\mathbf{n}) = \mathbf{p}_3(\mathbf{n}-1) + \mu(\mathbf{h}_1 - \mathbf{h}_{nl}) \quad (\mathbf{n}: \text{iteration})$$

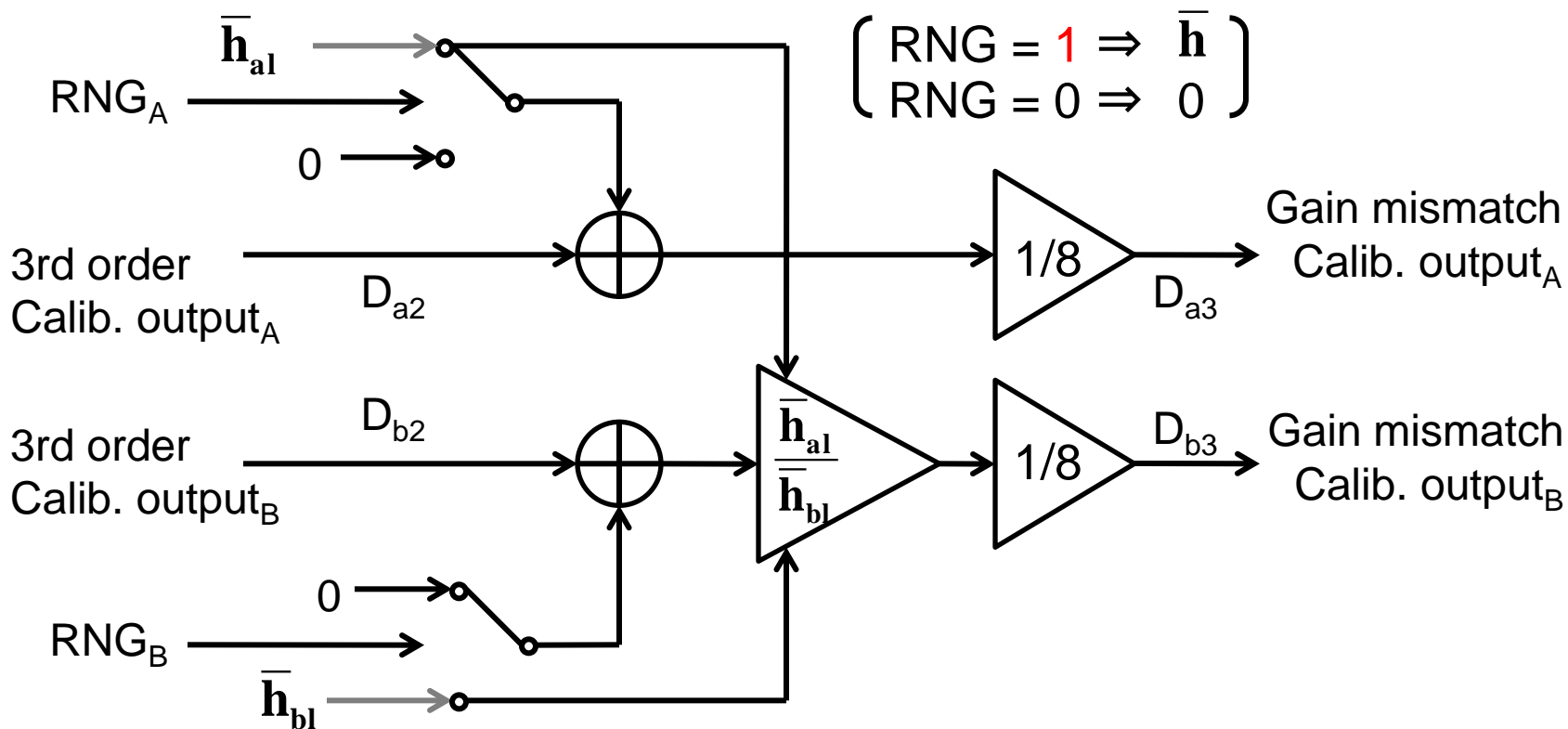
距離hの平均化



- デジタルフィルタを用いて差 d の移動平均値を計算
- 差 d の平均値から距離 h の平均値を計算

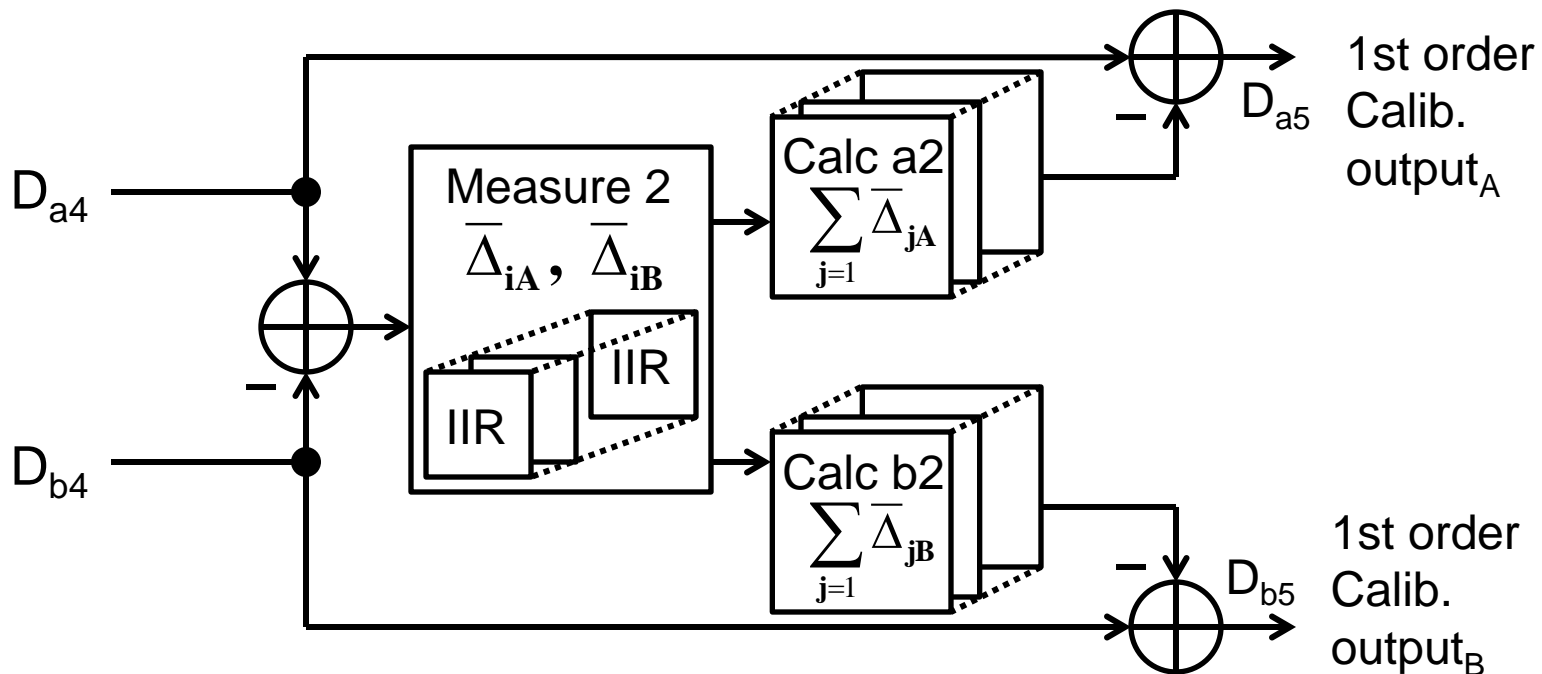
デジタル自己校正ブロック1-2

2つの残差電圧から1つの残差電圧の生成



デジタル自己校正ブロック2

有限ゲイン誤差、容量ミスマッチの補正



- 測定したミッシングコードをIIRフィルタを用いて移動平均値を計算

アウトライン

- 研究背景と目的
- パイプラインAD変換器のバックグラウンド自己校正法の提案
 - ✓ 3次の非線形性の補正方法
 - ✓ 有限ゲイン誤差、容量ミスマッチの補正方法
- バックグラウンド自己校正法を用いた
パイプラインAD変換器の全体構成
- MATLABシミュレーションによる検証
- 結論

MATLABシミュレーションによる検証

ADC_A (Stage1_A)

- サブDACのCミスマッチ: 2% (σ)
- オペアンプの非線形性:

$$g_{a1}(V_{a1}) = 7.5 \cdot V_{a1} + (-15) \cdot V_{a1}^3$$

- 3次の非線形性の補正
 - ✓ LMSループのステップサイズ:
 $\mu_A = 1/8192$
 - ✓ IIRフィルタのゲイン:
 $\mu_{3a} = 1/512$
- 有限ゲイン誤差、
容量ミスマッチの補正
 - ✓ IIRフィルタのゲイン:
 $\mu_{1a} = 1/1024$

ADC_B (Stage1_B)

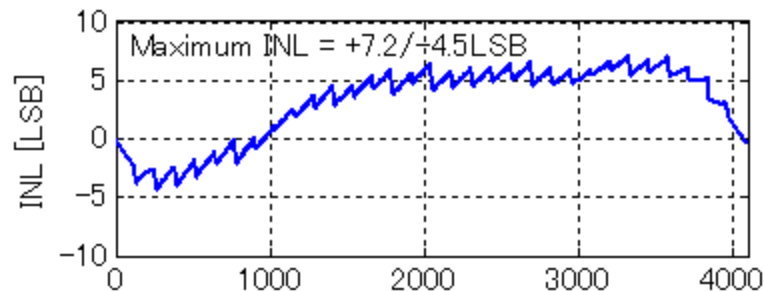
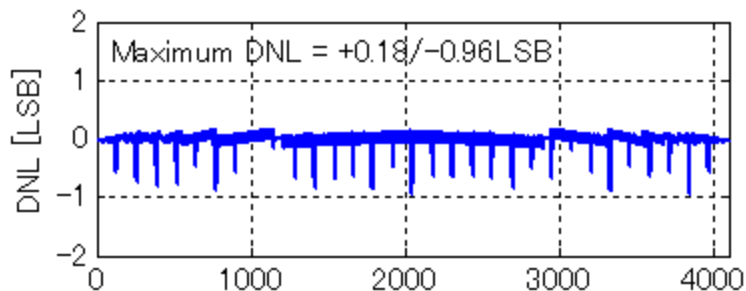
- サブDACのCミスマッチ: 2% (σ)
- オペアンプの非線形性:

$$g_{b1}(V_{b1}) = 7.6 \cdot V_{b1} + (-15.2) \cdot V_{b1}^3$$

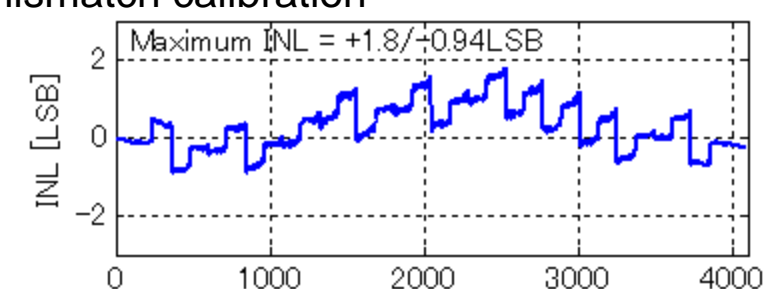
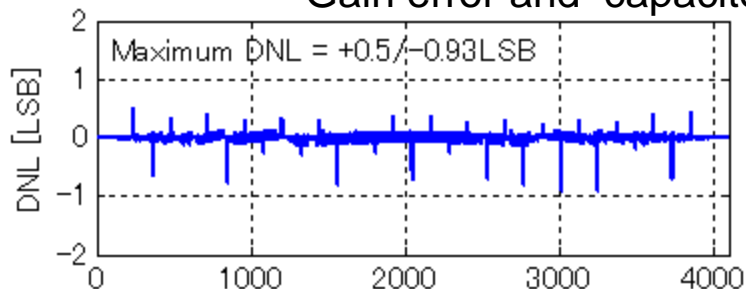
- 3次の非線形性の補正
 - ✓ LMSループのステップサイズ:
 $\mu_B = 1/8192$
 - ✓ IIRフィルタのゲイン:
 $\mu_{3b} = 1/512$
- 有限ゲイン誤差、
容量ミスマッチの補正
 - ✓ IIRフィルタのゲイン:
 $\mu_{1b} = 1/1024$

DNLとINL

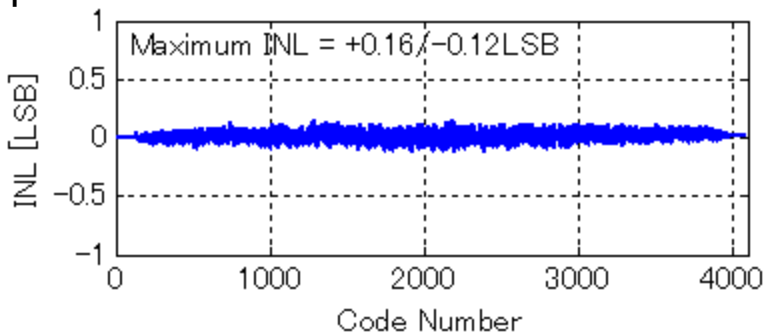
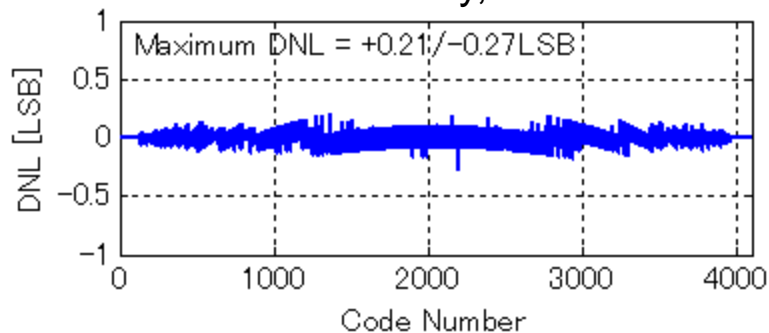
No calibration



Gain error and capacitor mismatch calibration

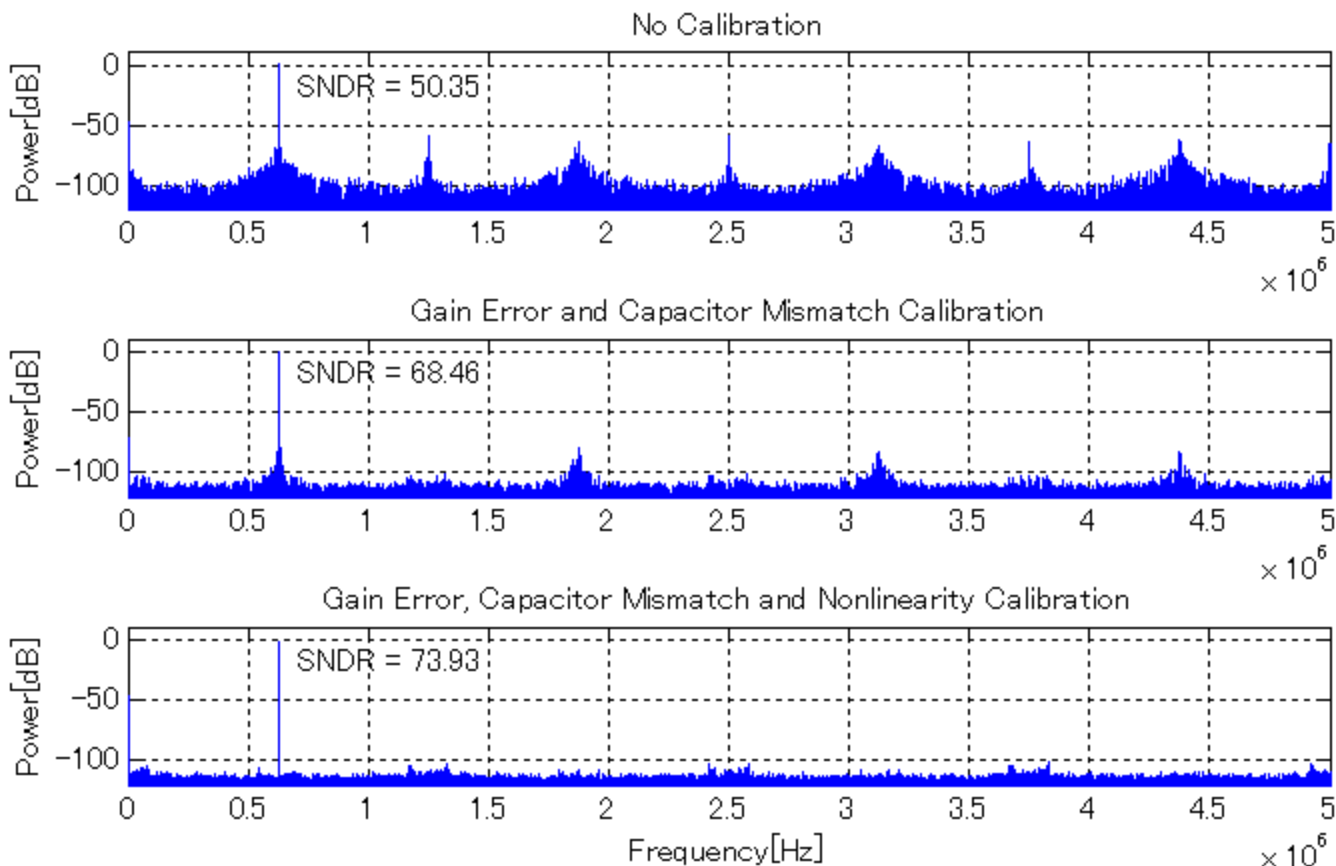


Nonlinearity, Gain error and capacitor mismatch calibration



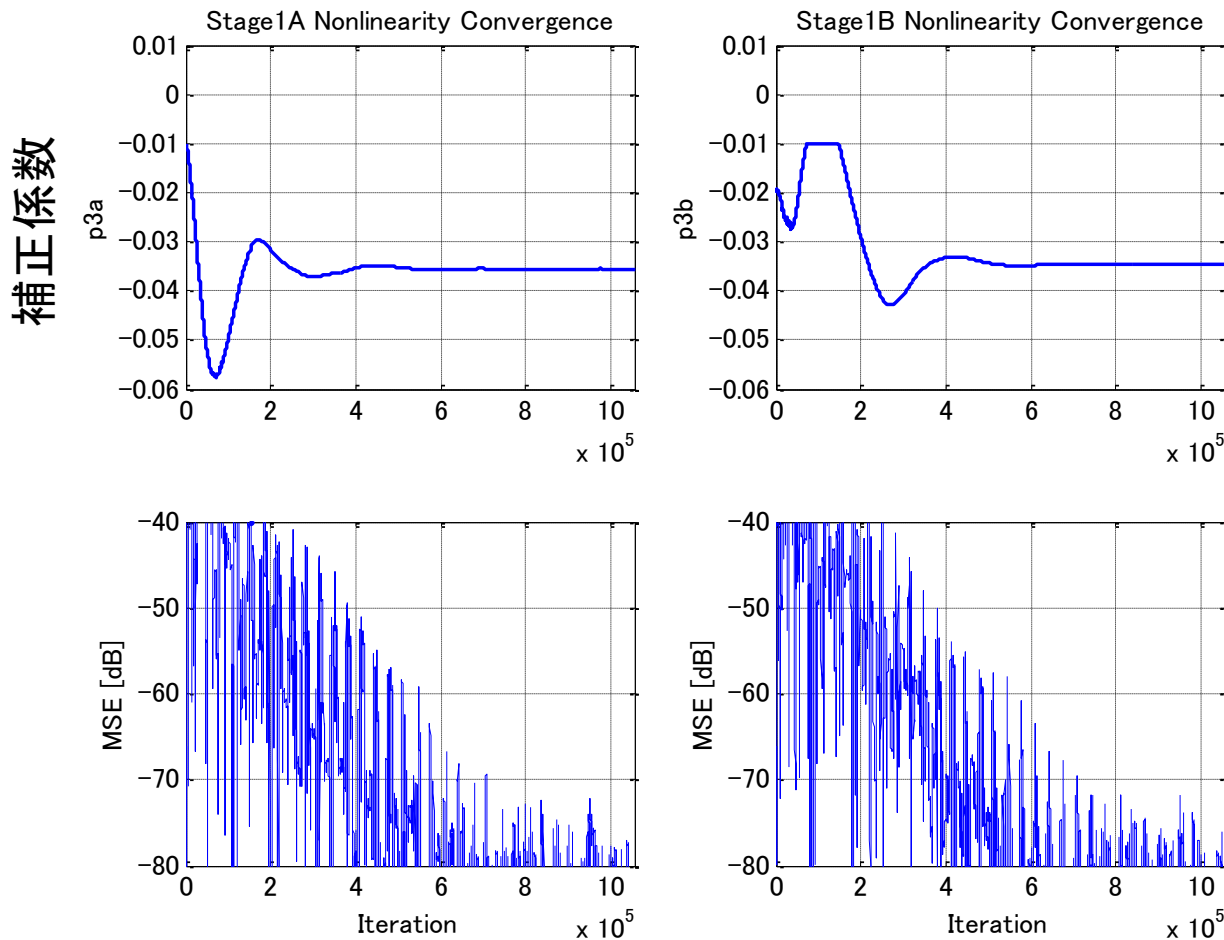
• 全ての誤差を補正 : DNL、INLが ± 0.5 LSB以内

出力パワースペクトラム



- 全ての誤差を補正 : SNDR=73.9dB
 - ✓ ADCのENOB≒12ビットを達成

補正係数p3の収束と LMSループ内の平均二乗誤差



平均二乗誤差:
(推定値-平均値)²
(MSE:
Mean Square Error)

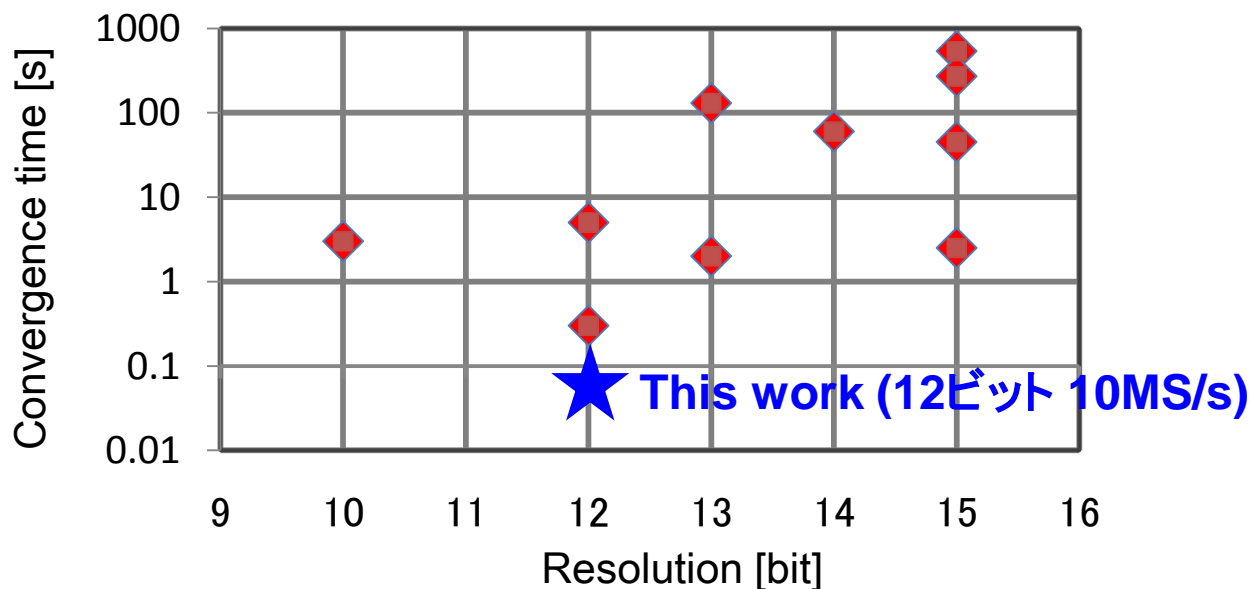
- 約 6×10^5 で MSE が -60 dB 以下 (10MS/s: 約 0.06 秒)
 - ✓ バックエンドの ADC は 10 ビットの精度を得る
- 収束時間を従来技術 [B murmann JSSC 03] と比較して、約 1/100 に短縮

アウトライン

- 研究背景と目的
- パイプラインAD変換器のバックグラウンド自己校正法の提案
 - ✓ 3次の非線形性の補正方法
 - ✓ 有限ゲイン誤差、容量ミスマッチの補正方法
- バックグラウンド自己校正法を用いた
パイプラインAD変換器の全体構成
- MATLABシミュレーションによる検証
- **結論**

結論

- パイプラインAD変換器の低消費電力化
 - ✓ 初段に開ループアンプを用いて低消費電力化
- バックグラウンド自己校正法の提案
 - ✓ アンプの非線形性、有限ゲイン誤差、容量ミスマッチを補正
 - ↳ 有効分解能12ビットの精度を得る
 - ✓ スプリットAD変換器構成を適用
 - ✓ 従来技術と比べて、収束時間を短縮



補足

- 有限ゲイン誤差の補正について、開ループアンプの場合は1次の係数の誤差の補正である