

|--|

林	海軍 ^{†a)}	元澤	篤史 [†]	田邊	朋之 [†]	ロレ	パスカル††
飯塚	邦彦††	小林	春夫 ^{†b)}	傘	旲 [†]	高井	伸和†

Study of Q Factor and Loop Delay Effects in a Continuous-Time Bandpass $\Delta \Sigma AD$ Modulator

Haijun LIN^{†a)}, Atsushi MOTOZAWA[†], Tomoyuki TANABE[†], Pascal LO RE^{††}, Kunihiko IIZUKA^{††}, Haruo KOBAYASHI^{†b)}, Hao SAN[†], and Nobukazu TAKAI[†]

あらまし この論文では RF サンプリングの実現のためにサブサンプリング技術を用いたバンドパス高速連続 時間 ΔΣAD 変調回路の解析と設計を論じる,変調回路内部のループ発振回路の有限 Q 値によって A-D 変換精 度(SNDR)に及ぼす影響を解析した,この有限 Q 値の影響の対策としてディジタルフィルタを追加しノイズ伝 達関数にゼロ点を加え全体 SNDR 向上する手法を検討,SNDR が 20 dB 改善したことを確認した.また変調回 路のループ遅延による SNDR 劣化に対し,変調回路のパラメータをループ遅延値に対して調整し,更にフィード フォワード構成でループ遅延の影響軽減手法を検討した,これらの手法によってループ遅延の影響に対し SNDR が 20 dB 改善したことを確認した.Matlab によるシステムレベルシミュレーションと変調器の CMOS 構成で の SPICE による回路レベルシミュレーションで検討方法の有効性を確認した.

キーワード バンドパス,連続時間 $\Delta \Sigma AD$ 変調器, Q 値, ループ遅延, サブサンプリング

1. まえがき

筆者らは無線 LAN・携帯電話等の受信機アナログ・フロントエンド部で高周波狭帯域信号を高精度・低消 費電力で直接 RF 信号を A-D 変換するための,サブ サンプリングを用いた連続時間バンドパス^(注1) $\Delta\Sigma$ AD 変調回路を検討している [1] ~ [3].その変調回路内に 用いる共振回路(resonator, Q 値の高い帯域フィル g)は LC 型共振回路や Gm-C 型共振回路で実現で きる [4] ~ [7].この論文では変調器をインダクタ L を 用いずに小さなチップ面積で実現し,システムのすべ てを CMOS プロセスで構成する為に Gm-C 型共振回 路を用いることを考え,その際のループ発振回路の有 限 Q 値とループ遅延の影響の解析と対策を検討する.

[†]群馬大学大学院工学研究科電気電子工学専攻,桐生市 Electronic Engineering Department, Graduate School of Engineering Gunma University, 1-5-1 Tenjin-cho, Kiryu-shi, 376-8515 Japan

^{††} シャープ株式会社,大阪市 SHARP Corporation, Osaka-shi, 545-8522 Japan

a) E-mail: lin@el.gunma-u.ac.jp

b) E-mail: k_haruo@el.gunma-u.ac.jp

この論文では以下のことを記述する.

(i) 今回の検討変調回路では先に提案したよう
 に[1]~[3] クロックジッタ影響を低減しサブサンプリング実現のため,内部 DAC に RFDAC [1],[8] を用いている.ここではその構成で変調器内共振回路のQ値,変調器のループ遅延(Excess Loop Delay)[3] による SNDR 劣化への影響を調べる.

(ii) ディジタルフィルタを用いてノイズ伝達関数 に新たなゼロ点を追加し,共振回路のQ値が低くても 高い SNDR が実現できる手法を検討する.

(iii) あらかじめループ遅延の値を見積もって,遅 延量に応じて共振回路のパラメータを調整し,更に フィードフォワード構成を用いてループ遅延による変 調回路の SNDR 劣化を補う手法を検討する.

- 2. 連続時間 $\Delta \Sigma AD$ 変調器の伝達関数
- RF サンプリングと連続時間バンドパス
 ΔΣAD 変調器

通信用応用での高周波狭帯域信号帯域を通常のナイ

⁽注1):本論文では「帯域」を「バンドパス」と呼ぶ.



図 1 (a) DC から高周波までの信号帯域 (b) 高周波狭帯 域の信号帯域 (通信応用用)

Fig. 1 (a) Frequency band from DC to high frequency. (b) High frequency, narrow band for communication application.



- 図 2 (a) 離散時間バンドパス ΔΣAD 変調器 (b) 連続時 間バンドパス ΔΣAD 変調器
- Fig. 2 (a) Discrete-time bandpass $\Delta\Sigma AD$ modulator. (b) Continuous-time bandpass $\Delta\Sigma AD$ modulator.

キスト型 A-D 変換器で DC から高周波帯(図1(a)) を直接 A-D 変換しようとすると大きな消費電力を必 要とする.一方,連続時間バンドパス $\Delta\Sigma$ AD 変調回路 を用いれば必要な高周波・狭帯域の信号帯域(図1(b)) のみ変換できるので,低消費電力での RF サンプリン グが実現でき得る[1]~[3].

2.2 モデルとなる離散時間変調器の伝達関数

図 2(a) に離散時間帯域 ΔΣAD 変調回路のブロッ ク図を示す.Z 領域での伝達関数は次のようになる.

$$Y(z) = \frac{H(z)}{1 + H(z)}X(z) + \frac{1}{1 + H(z)}E(z).$$
 (1)

ここで X(z) は入力信号, Y(z) は出力信号, E(z) は 変調回路内部 A-D 変換器の量子化ノイズである.信 号伝達関数 (STF: Signal Transfer Function) とノ イズ伝達関数 (NTF: Noise Transfer Function)は それぞれ次のようになる.

$$STF(z) = \frac{H(z)}{1 + H(z)}, \quad NTF(z) = \frac{1}{1 + H(z)}.$$

ー次離散時間ループ内共振回路の伝達関数が $H(z) = -\frac{z^{-2}}{1+z^{-2}}$ であり、このときのSTF、NTF は次のようになる.

$$STF(z) = -z^{-2}, \quad NTF(z) = 1 + z^{-2}.$$
 (2)

2.3 連続時間変調器の設計

NTF は $\Delta\Sigma$ AD 変調回路のノイズシェーピング特 性を決める.そこで連続時間一次 $\Delta\Sigma$ AD 変調回路 (図 2 (b))をその NTF が離散時間一次 $\Delta\Sigma$ AD 変調 器と等しくなるように設計する.ここでは z 変換と Modified z 変換を用いる [2], [3], [9]. 変調器内 Gm-C 共振回路の伝達関数を次の式で表す.

$$H_f(s) = \frac{a \cdot \omega_0 s + b \cdot \omega_0^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2}.$$
(3)

 ω_0 は入力信号帯域の中心角周波数 ($\omega_0 = 2\pi \cdot f_{in}$) であり, Qは共振回路の Q値を表す. 共振回路の極 s_1, s_2 は次のようになる.

$$s_1 = -\frac{\omega_0}{2Q} + j\omega_0\sqrt{1 - 1/4Q^2} \tag{4}$$

$$s_2 = -\frac{\omega_0}{2Q} - j\omega_0\sqrt{1 - 1/4Q^2}.$$
 (5)

変調回路に用いる内部 DAC を RF DAC [1] で構成す
 ると,そのs 領域での伝達関数は次のようになる[3].

$$H_{dac}(s) = \frac{1}{2} (1 - e^{-\frac{1}{2}sT_s})^2 \frac{4\omega_s^2}{s(s^2 + 4\omega_s^2)} \tag{6}$$

ここで, T_s はサンプリング周期, ω_s はサンプリング 角周波数($\omega_s = 2\pi \cdot f_s$)である.連続時間伝達関数 を等価離散時間伝達関数にマッピングして次の NTF を得る(付録 1. で詳細を記す).

$$NTF(z) = \frac{1 - 2\cos(\beta\omega_0 T_s)e^{\alpha\omega_0 T_s} z^{-1} + e^{2\alpha\omega_0 T_s} z^{-2}}{d_1 + d_2 z^{-1} + d_3 z^{-2}}.$$
(7)

ここで, $\alpha = -1/2Q$, $\beta = \sqrt{1-1/4Q^2}$ である, d_1, d_2, d_3 はループ共振回路のパラメータ a, b 及び α, β の関数である (付録 1. で定義). $d_1 = 1, d_2 = 0,$ $d_3 = 0$ になるように a, b の値を設定すると,連続時間 一次 BP $\Delta\Sigma$ AD 変調回路の NTF は次のようになる.

$$NTF(z) = 1 - 2\cos(\beta\omega_0 T_s)e^{\alpha\omega_0 T_s} z^{-1} + e^{2\alpha\omega_0 T_s} z^{-2}.$$
(8)

3. サブサンプリング技術での Q 値の影響

高速信号を処理する場合,変調器内回路の高速サ ンプリング動作の要求を緩和するため連続時間変調 回路にサブサンプリング技術を用いる(入力信号帯 域 f_{in} が $\frac{3}{4}f_s$)($\omega_0 = 3\pi/2T_s$,[1]). 共振回路のQ値 が無限大の場合, $\alpha = 0$, $\beta = 1$ となり,式(8) は $NTF = 1 + z^{-2}$ となり,式(2)で表したモデルの離 散時間変調回路のNTFと等しくなる(離散時間及び 連続時間変調回路が同じノイズシェーピング特性が得 られる).

しかし,現実に共振回路の Q 値は無限大ではない. 有限 Q 値の影響の解析を簡単化するため,式 (8) の z^{-1} の係数 $\cos(\beta 3\pi/2)e^{\alpha 3\pi/2}$ が $\alpha \approx 0, \beta \approx 1$ の条 件で ≈ 0 になるので,式 (8) は次のように近似する.

$$NTF(z) = 1 + z^{-2} e^{-\omega_0 T_s/Q}.$$
(9)

Q値が有限であるため, $e^{-\omega_0 T/Q}$ が1より小さく







図 4 連続時間一次 $BP\Delta\Sigma AD$ 変調器の SNDR Fig. 4 SNDR of the continuous-time 1st-order $BP\Delta\Sigma AD$ modulator.

なるので式 (9) のノイズシェーピング特性が劣化する. この原因は次の理由にある,図3で示すように NTF の z^{-2} 項が1の場合は NTF のゼロ点は z領域の単位 円上の $\pm j$ にあるが, z^{-2} 項がQ値の影響で1より小 さくなり,NTF のゼロ点がz領域の単位円内に入っ てしまう.

サンプリング技術 $(f_{in} = \frac{1}{4}f_s)$ (正規化した入力 信号帯域中心周波数は $\omega_0 = \pi/2T_s$)を用いる場合の NTF とサプサンプリング技術を用いた場合の NTF が 式 (8) により次のようになる.

$$NTF_{\text{sampling}}(z) = 1 + z^{-2}e^{-\pi/2Q}.$$
 (10)

$$NTF_{\text{subsampling}}(z) = 1 + z^{-2}e^{-3\pi/2Q}.$$
 (11)

上式から分かるように,同じノイズシェーピング特性 を得るためにはサブサンプリングの場合は共振回路の Q値が3倍必要であることが分かる(別の表現をす れば同じQ値ならサブサンプリングの場合はノイズ シェーピング特性が劣化する).

図 4 に同じ Q 値でサンプリング技術とサプサンプ リング技術を用いた連続時間一次 $\Delta\Sigma$ AD 変調回路の SNDR のシミュレーション結果を示す.サンプリング 技術を用いた場合, Q = 50 で変調回路の SNDR 劣 化は少ないが,サプサンプリング技術を用いた場合, SNDR 劣化を防ぐのに Q = 200 程度が必要である (Q = 200 は CMOS 回路内では実現困難である).

4. 有限 Q 値の影響の改善法

内部共振回路の有限 Q 値の問題を解決するため, 図 5 に示すように変調回路の出力と内部 RFDAC の 間にディジタルフィルタを用いて,NTF に新たなゼ ロ点を追加して NTF 特性を補償する手法を検討する. ディジタルフィルタの入力は1ビットであり,また出 力も量子化して MSB の1ビットだけのものである.



図 5 ディジタルフィルタを用いた変調回路 Fig.5 Modulator block diagram with digital filter.



- 図 6 ディジタルフィルタを用いた変調器の NTF ゼロ点 Fig. 6 NTF zeros of the modulator with digital filter. o: Zeros, ×: Poles
- 表 1 異なる Q 値に対し最適化したシステムのパラメー タ値
- Table 1 Optimized paramter values with different Q values.

	Q = 35	Q = 40	Q = 50	Q = 100
a	0.346	0.347	0.349	0.552
b	-0.337	-0.340	-0.343	-0.355
p_0	1.000	1.000	1.000	1.000
p_1	8.542×10^{-4}	6.595×10^{-4}	4.271×10^{-4}	1.093×10^{-4}
p_2	1.049	1.067	1.092	1.145
p_3	7.662×10^{-5}	6.016×10^{-5}	3.989×10^{-5}	1.070×10^{-5}
p_4	0.120	0.124	0.130	0.143
q_1	1.753×10^{-3}	1.354×10^{-3}	8.766×10^{-4}	2.244×10^{-4}
q_2	1.923	1.956	2.002	2.099
q_3	1.688×10^{-3}	1.325×10^{-3}	8.786×10^{-4}	2.357×10^{-4}
q_4	0.922	0.954	1.000	1.100

図 5 の開ループ伝達関数は次のようになる.

$$H_{eq}(z) = H_{df}(z)Z[H_{dac}(s)H_f(s)].$$
 (12)

 $H_{df}(z)$ は次のような二次 IIR ディジタルフィルタの 伝達関数である.

$$H_{df}(z) = \frac{1 + f_{n2} z^{-2}}{1 + f_{d2} z^{-2}}.$$
(13)

ディジタルフィルタのパラメータ f_{n2}, f_{d2} は Q の関数 である.ディジタルフィルタ使用の際の変調器の NTF は次のようになる.

$$NTF(z) = \frac{1}{1 + H_{eq}(z)}$$

= $\frac{1 + q_1 z^{-1} + q_2 z^{-2} + q_3 z^{-3} + q_4 z^{-4}}{p_0 + p_1 z^{-1} + p_2 z^{-2} + p_3 z^{-3} + p_4 z^{-4}}.$

NTF のパラメータ q₁ … p₄ により共振回路のパラメー タ a, b とディジタルフィルタのパラメータを決める. 結果として, NTF の伝達関数から z 領域で単位円の 外側に新たなゼロ点を作り出し,全体的に NTF の特 性を補正する.ディジタルフィルタを追加することで 変調器 STF も影響を受け次のようになる.



- 図 7 ディジタルフィルタを用いた変調回路の NTF と STF のゲイン特性
- Fig. 7 NTF, STF gain characteristics of modulator with digital filter.



図 8 内部共振器 Q 値と A-D 変換器全体の SNDR Fig. 8 SNDR comparison with different Q values.

$$STF(z) = \frac{H_f(s)}{1 + H_{eq}(z)} \bigg|_{s=i\omega, z=e^{j\omega T_s}}$$
(14)

ループ発振回路の Q 値による NTF 式のパラメータ の値を表 1 で示す.表 1 でのパラメータ p_1, p_3, q_1, q_3 をゼロにしてもシステムの SNDR 値は変化しない.

ディジタルフィルタを用いた一次連続時間 $\Delta \Sigma AD$ 変調器の Q = 40 の場合の NTF と STF の伝達 関数の計算結果を図 7 で示す.NTF が信号帯域 ($f_{in} = (3/4)f_s$)で減衰するが,STF も入力信号帯域 で減衰している(出力信号のパワーが信号帯域で減衰 する).STF の減衰量と NTF の減衰量のトレードオ フの関係によって $|\frac{STF}{NTF}|$ が信号帯域($\approx \frac{3}{4}f_s$)での値 を最大にするようにディジタルフィルタのパラメータ の最適値を決める.

Q 値の変化に対して (1) サンプリング技術を用い た場合のシステムの SNDR (2) サブサンプリング技



図 9 ディジタルフィルタを用いた変調回路の出力スペク トル





術を用いた場合のシステムの SNDR (3) ディジタル フィルタを追加したサブサンプリング技術を用いた場 合のシステムの SNDR の比較を図 8 で示す.図 8 か ら分かるように,サブサンプリング技術だけの場合, システムの SNDR はかなり劣るが,ディジタルフィ ルタを追加したサブサンプリング技術を用いた場合は サンプリング技術を用いた場合と同様な SNDR が得 られる(ディジタルフィルタを追加することで SDNR は 20 dB 以上改善する).

例として Q = 40 の場合ディジタルフィルタを用い た変調器の Matlab でのシミュレーション結果を図 9 に示す.サブサンプリング技術を用いた一次連続時間 $\Delta\Sigma$ AD 変調器でディジタルフィルタを追加した場合, 追加してない場合及びサンプリング技術を用いた変調 回路の SNDR の結果比較を図 10 に示す.図 10 から 分かるように,サブサンプリングでディジタルフィル



図 11 遅延が小さいディジタルフィルタの構成 Fig. 11 Digital filter with small latency.

タを追加した場合は OSR が小さいときは (STF ゲイ ン減衰により)出力パワーが小さいため SNDR がディ ジタルフィルタを追加しない場合より低いが, OSR が 大きくなると SNDR が良くなる (サンプリング技術 を用いた場合と同様な SNDR が得られる), すなわち 有限 Q 値ループ共振回路の変調回路に対しディジタ ルフィルタによる精度補正の有効性が確認できる.

式 (13) のディジタルフィルタが二次 IIR 型になる ため,直接的実現ではディジタル演算分の遅延が生じ る,解決法として変調回路の内部 ADC 出力(すなわ ちディジタルフィルタ入力)が1ビットであることを 利用する,時刻 n-1 での内部 ADC 出力 Dout(n-1) を得た時点で時刻 *n* での内部 ADC 出力 *Dout*(*n*) が 1の場合と0の場合それぞれを計算する.時刻 n で内 部 ADC の1または0の出力に応じ各計算結果をマ ルチプレクサで選択し,時刻 n でのディジタルフィル タの出力とする.これはキャリー選択加算器(Carry Select Adder)と同じ考え方である.ディジタルフィ ルタ出力の MSB の1 ビットを内部1 ビット DAC の 入力とする.このような構成(図11)によってディジ タルフィルタ追加による信号遅延は2入力マルチプレ クサの遅延のみにすることができる (詳細は付録 2. で示す)ディジタルフィルタの追加による消費電力の 増加はその実現法に依存するので,今後低消費電力実 現法を検討していく.

5. ループ遅延の影響の補正法

連続時間 $\Delta\Sigma$ AD 変調回路ではループ内の ADC の 出力と内部 DAC の出力間のループ遅延 (ELD: Excess Loop Delay) により, AD 変調回路全体の精度 が劣化する問題がある [10], [11]. この問題を解決する ため,二つの手法を検討する.



- 図 12 ループ遅延が大きくなると NTF の極が単位円の 外へ移動
- Fig. 12 NTF' poles move outside the unit circle as ELD increase. $\circ:$ Zeros, $\times:$ Poles



図 13 フィードフォワード型一次 BPΔΣAD 変調器構成 Fig.13 1st-order ΔΣAD modulator with feedforward structure.

(1) ループ遅延の量によって,変調回路のパラ メータを調整し精度劣化を補償する手法.

(2) 変調回路にフィードフォワード経路を追加し ループ遅延による変調回路全体の精度劣化を補正する 手法.

ループ遅延の影響による変調回路の *z* 領域での等価 伝達関数を *Modifed-z* 変換で計算した.NTF は次の ようになる.

$$NTF(z) \approx \frac{(1 + e^{2\alpha\omega_0 T_s} z^{-2})(1 - z^{-1})}{1 + g_1 z^{-1} + g_2 z^{-2} + g_3 z^{-3} + g_4 z^{-4}}$$
(15)

ここで, $g_1 \cdots g_4$ の値はループ共振回路のパラメー タ値とループ遅延値によって決定する.式 (15) か ら分かるように, ループ遅延量により NTF に新た なゼロ点と極が生じ, ループ遅延値によって極が *z* 領域の単位円内及び単位円外に移動し変調回路が 不安定になり得る(図 12).高次項(z^{-4})によっ て生じたポールの影響を低減するため, ループ遅 延量によって $g_1 = -1, g_2 = 0, g_3 = 0, g_4 = 0$ に なるように共振回路のパラメータ a, b等を設定し $NTF(z) \approx 1 + e^{2\alpha\omega_0 T_s} z^{-2}$ とすることで, ループ遅 延の影響を補正することができる.共振回路パラメー タ値の設定が完了後, その設定値を基準として Q 値補 正用ディジタルフィルタのパラメータ値設定をする.

次に,ループ遅延量によるパラメータ値の調整に加



- 図 14 フィードフォワード型一次 BPΔΣAD 変調回路の NTF と STF のゲイン特性
- Fig. 14 NTF and STF of $\Delta\Sigma$ AD modulator with feed-forward structure.
- 表 2 ループ遅延の量に対し最適化したシステムのパラ メータ値
- Table 2 Optimized paramter values with different ELD values.

	ELD = 10%	ELD = 20%	ELD = 50%
a_{ff}	0.075	0.145	0.356
b_{ff}	-0.614	-0.542	-0.543
a	0.151	0.171	0.474
b	-0.454	-0.470	-0.201
	ELD = 60%	ELD = 80%	ELD = 90%
a_{ff}	0.502	0.670	0.543
b_{ff}	-0.971	-0.109	-0.175
a	0.508	0.268	0.138
b	-0.264	-0.434	-0.441

えて変調回路にフィードフォワードのパスを追加する 構成を検討する(図13).入力信号から内部 ADC 入 力まで直接に経路を追加した構成を考える.フィード フォワード経路により変調回路の NTF は影響を受け ないが,STF は影響を受けて次のようになる.

$$STF(z) = \frac{1 + H_f(s)}{1 + Z[H_{dac}(s)H_f(s)]} \bigg|_{s=j\omega, z=e^{j\omega T_s}}.$$
(16)

NTF,STFの計算結果を図 14 に示す.ループ遅延 量に対するシステムのループフィルタのパラメータ *a*,*b*の値を表2で示す.ここでパラメータ*a*_{ff},*b*_{ff} は フィードフォワードの経路を追加した(ディジタルフィ ルタ付き)システムのループ遅延量に合わせたパラ メータ値であり,*a*,*b*ではフィードフォワード構造を 用いていない(ディジタルフィルタなし)システムの ループ遅延量に合わせたパラメータ値である.

TSMCの $0.18 \mu m$ CMOS プロセスでは NMOS は $f_T \approx 45 \text{ GHz}$ である(内部の ADC と DAC の構成を 検討している回路では PMOS は負荷として用いてい るため回路の速度への影響は少ない). 文献 [4] の

$$\rho_d \approx \frac{n_t f_s}{f_T} \tag{17}$$

を利用する.ここで, ρ_d はループ遅延の T_s に対する 比であり, n_t は内部 ADC と内部 DAC 回路の縦続 段数である.入力帯域中心周波数 $f_{in} = 2.4 \text{ GHz}$ に 対するサプサンプリングでのクロック周波数周波数 $f_s = 3.2 \text{ GHz}$ の場合には(内部 ADC と内部 DAC の 合計縦続段数 6 段である)ループ遅延を次の式で見積 もることができる.

$$\rho_d \approx \frac{6 \times 3.2}{45} \approx 43\% \tag{18}$$

すなわち,ループ遅延 T_d がサンプリング周期 T_s の



図 15 フィードフォワード型一次 ΔΣAD 変調回路の出 カパワースペクトル

Fig. 15 Output power spectrum of the $\Delta\Sigma$ AD modulator with feed-forward structure.



図 16 フェードフォワード構成による SNDR の効果 Fig. 16 SNDR simulation result of the feed-forward structure in Fig. 12.

約 43% であるので, $T_d \approx 50\% T_s$ を想定してシステム解析を行った.ループ遅延が T_s の50%の場合のフィードフォワード型一次変調回路(Q値補正用ディジタルフィルタ付き)の出力パワーの解析結果を図 15 で示す.

また,ループ遅延量が T_sの 50% のとき変調回路 のパラメータ値を調整しない場合,調整した場合及び フィードフォワード型でパラメータ値を調整した場合 の変調回路の SNDR の比較を図 16 で示す.図 16 か ら,ループ遅延を見積もり,変調回路のパラメータを 調整することで,SNDR が 20 dB 以上の補正ができ たと確認した(連続時間フィードフォワード型変調回 路がループ遅延影響軽減に有効であることが確認で きた).

6. CMOS 回路構成と解析

TSMC の $0.18 \mu m$ CMOS プロセスを用いて,共振回路を設計し回路解析を行った(内部 ADC と内部 DAC は Verilog-A を用いてモデル化した).共振回路 を図 17 で示すようにすべてを CMOS インバータ回路で構成する[12].図 17 で用いた内部回路は図 18 で示す.図 18(a) は G_m セル回路であり,図 18(b) はコモンモード制御回路であり,図 18(c) は回路の Q値を高くするための正帰還回路である.





Fig. 17 Gm-C resonator circuit in the modulator.



図 18 $\Delta\Sigma$ 変調回路に用いる共振回路の内部回路 Fig. 18 Circuit components of the resonator.



図 19 ΔΣ 変調回路に用いる共振回路のゲイン特性 Fig.19 Gain characteristics of the resonator in Fig. 16.



図 20 設計した ΔΣ 変調回路出力パワーの SPICE 解析 結果





図 21 SPICE と Matlab での ΔΣ 変調回路の SNDR 結 果比較

Fig. 21 SNDR comparison between SPICE and Maltlab simulations. 図 19 に共振回路の AC 解析と過渡解析(入力信号は 2 mVpp)によって得られた周波数特性(ゲイン特性) の結果を示す.Q値はほぼ40が得られた.この共振回 路(Q = 40)を用いて,入力周波数 $f_{in} = 2.4$ GHz, サンプリング周波数 $f_s = 3.2$ GHz の条件でSPICEシ ミュレーションを行った(図 20).SPICE と Matlab の SNDR 解析結果の比較を図 21 で示す(Q = 40 の 場合).両者はほぼ同等であることが確認できた.

7. む す び

本論文では RF サンプリング用サプサンプリング連 続時間バンドパス $\Delta\Sigma$ AD 変調回路の内部共振回路の Q値の影響を明確化し、ディジタルフィルタの補正に よって有限 Q値による SNDR 劣化を(20 dB 以上) 補正できることを確認した.またループ遅延に対する 変調回路の精度劣化に関し、遅延量によって変調回路 のパラメータ値を調整しフィードフォワード構成を用 いることを検討した、検討手法を用いることでループ 遅延量がサンプリング周期 T_s の50%の場合 SNDR を (20 dB 以上)補正できることを確認した.Matlab と SPICE を用いたシミュレーションで提案手法の有効 性を確認した.今後は高次変調器の設計、解析を行っ ていく.

文 献

- [1] M. Uemori, H. Kobayashi, T. Ichikawa, A. Wada, K. Mashiko, T. Tsukada, and M. Hotta, "High-speed continuous-time subsampling bandpass $\Delta\Sigma$ AD modulator architecture," IEICE Trans. Fundamentals, vol.E89-A, no.4, pp.916–923, April 2006.
- [2] 元澤篤史,清水一也,上森将文,ロレ パスカル,高橋 洋介,飯塚邦彦,小林春夫,傘 吴,高井伸和,岡本直樹, 西田修造,"RF サンプリング連続時間パンドパス ΔΣ 変 調器の設計論"電子情報通信学会第 20 回回路とシステム (軽井沢)ワークショップ, April 2007.
- [3] 元澤篤史, ロレ パスカル, 林 海軍, 田邊朋之, 上森 将文, 飯塚邦彦, 小林春夫, 傘 昊, 高井伸和, "RF サン プリング連続時間パンドパス ΔΣ 変調器アーキテクチャ の検討", 電気学会電子回路研究会, ECT-08-23, March 2008.
- [4] J. Cherry and W. Snelgrove, Continuous Time Delta-Sigma Modulators For High Speed A/D Conversion, Kluwer Academic Publishers, 2002.
- [5] R. Schreier and G. Times, Understanding Delta-Sigma Data Converters, Willy-IEEE Press, 2004.
- [6] B.K. Thandri and J. Silva-Martinez, "A 60 dB 75 mW bandpass RFADC at 950 MHz using 3.8 GHz clock in 0.25 μm SiGe BiCMOS technology," IEEE J. Solid-State Circuits, vol.42, no.2, pp.269–279, Feb. 2007.
- [7] J. Ryckaert, J. Borremans, B. Verbruggen, and

G. Van der Plas, "A 2.4 GHz 40 mW 40 dB SFDR 60 MHz bandwidth mirrored-image RF bandpass $\Delta\Sigma$ ADC in 90 nm CMOS," IEEE Asian Solid-State Circuits Conference, pp.361–364, Nov. 2008.

- [8] S. Luschas, "Radio frequency digital to analog converter," PHD.dissertation Massachusetts Institute of Technology, 2003.
- [9] C.L. Phillips and H.T. Nagle, Digital Control System, Prentice-Hall, 1990.
- [10] J. Engelen, Stability Analysis and Design of Bandpass Sigma Delta Modulators, 1999.
- [11] J. Engelen and R. Plassche, Bandpass Sigma Delta Modulators, Kluwer Academic Publishers, 1999.
- [12] 林 海軍,田辺朋之,傘 昊,小林春夫,"インバータタ イプ Gm - C バンドパスフィルタの解析と設計,"電子情 報通信学会第 22 回回路とシステム(軽井沢)ワークショッ プ, April 2009.

付 録

 連続時間 ΔΣAD 変調回路 NTF の計算及び パラメータの決め方

この付録では一次連続時間 $\Delta \Sigma AD$ 変調回路の NTF の計算行い,等価離散時間の NTF にマッピングした 式 (7)の導出を示し, d_1, d_2, d_3 の計算結果を示す.

図 2 (b) で示す連続時間一次バンドパス $\Delta\Sigma$ AD 変調 回路の開ループ伝達関数 $H_{loop}(s) = H_f(s) \cdot H_{dac}(s)$ とする.その離散時間等価伝達関数を $H_{loop}(z)$ とす ると,連続時間一次バンドパス $\Delta\Sigma$ AD 変調回路の / イズ伝達関数 (NTF) は次の式で表せる.

$$NTF(z) = \frac{1}{1 + Z[H_{loop}(s)]} = \frac{1}{1 + H_{loop}(z)}$$
(A·1)

RFDAC の伝達関数 *H_{dac}*(*s*) は式 (6) で表し,二つの 式に分けられる.

$$H_{dac}(s) = H_{dac1}(s) \cdot H_{dac2}(s) .$$

ここで

$$\begin{split} H_{dac1}(s) &= \frac{1}{2}(1 - e^{-\frac{1}{2}sT_s})^2 \\ &= \frac{1}{2}(1 - 2e^{-\frac{1}{2}sT_s} + e^{-sT_s}) \\ H_{dac2}(s) &= \frac{4\omega_s^2}{s(s^2 + 4\omega_s^2)} \\ \mathbf{C} \mathbf{C} \mathbf{C} \ z^{-1} &= e^{-sT_s} \ \mathbf{\mathcal{E}} \mathbf{U} \mathbf{C}$$
計算を行う
$$\begin{split} H_{dac1}(s) &= \frac{1}{2}(1 + z^{-1}) - \frac{1}{2}(2e^{-\frac{1}{2}sT_s}) \\ H_{dac1p}(s) &= \frac{1}{2}(1 + z^{-1}) \ \mathbf{\mathcal{E}}$$
定義し, $H_{dac1m}(s) = \mathbf{\mathcal{E}}$

$$\frac{1}{2}(2e^{-\frac{1}{2}sT_s})$$
と定義すると

$$H_{dac1}(s) = H_{dac1p}(s) - H_{dac1m}(s)$$

 $H_{loop}(s)$ を $H_{loop}(s) = H_{loop1}(s) - H_{loop2}(s)$

と表示することができる.

$$H_{loop1}(s) = H_f(s)H_{dac1p}(s)H_{dac2}(s)$$
$$H_{loop2}(s) = H_f(s)H_{dac1m}(s)H_{dac2}(s) .$$

ここで

$$H_d(s) = H_f(s)H_{dac2}(s)$$

と表すと次のようになる.

$$H_d(s) = \frac{a \cdot \omega_0 s + b \cdot \omega_0^2}{(s - s_1)(s - s_2)} \frac{4\omega_s^2}{s(s^2 + 4\omega_s^2)}$$
(A·2)

すなわち

$$H_{loop1}(s) = H_{dac1p}(s)H_d(s)$$
$$H_{loop2}(s) = H_{dac1m}(s)H_d(s)$$

に表せる.それを離散時間伝達関数にマッピングする 場合,その等価伝達関数を次の式で表す.

$$H_{loop1}(z) = Z[H_{dac1p}(s)H_d(s)]$$
$$H_{loop2}(z) = Z[H_{dac1m}(s)H_d(s)] .$$

 $H_{loop1}(z)$ はz変換によって計算する[9], $H_{dac1m}(s)$ の中に $e^{-\frac{1}{2}sT_s}$ があるが,これは $0.5T_s$ の遅延を意味し,遅延が ΔT の場合,計算上 $\Delta = 1 - m$ になる. Modifed-z変換[9]を用いて $H_{loop2}(z)$ の計算を行う.

$$\begin{split} H_{loop1}(z) &= \frac{1}{2}(1+z^{-1})\sum_{n=1}^{N} \frac{Res}{s=s_n} \frac{H_d(s)}{1-e^{sT_s}z^{-1}} \\ H_{loop2}(z) &= z^{-1}\sum_{n=1}^{N} \frac{Res}{s=s_n} e^{msT_s} \frac{H_d(s)}{1-e^{sT_s}z^{-1}}. \end{split}$$

ここで m = 0.5 である . $H_d(s)$ の留数は $0, s_1, s_2, \pm 2j\omega$ である . 各留数に対し計算を行う ,

$$\begin{split} &Z[H_d(0)] = \frac{b}{1-z^{-1}}, \\ &Z[H_d(s_1)] = \frac{C_3 + jC_4}{C_1 + jC_2} \frac{1}{1-z^{-1}e^{s_1\omega_0 T_s}}, \\ &Z[H_d(s_2)] = \frac{C_3 - jC_4}{C_1 - jC_2} \frac{1}{1-z^{-1}e^{s_2\omega_0 T_s}}, \\ &Z[H_d(2j\omega)] = \frac{b+2j\gamma a}{C_5 - jC_6} \frac{1}{1-z^{-1}e^{j2\omega T_s}}, \end{split}$$

$$Z[H_d(-2j\omega)] = \frac{b - 2j\gamma a}{C_5 + jC_6} \frac{1}{1 - z^{-1}e^{-j2\omega T_s}}.$$

- ここで, 各パラメータの値は次のようになる.
 - $\omega = \frac{2\pi}{T_s}$ (正規化したサンプリング角周波数), $\gamma = 4/3$ (サブサンプリング係数), $\omega_0 = \gamma \omega$, $t_u = \alpha^2 - \beta^2 + 4\gamma^2$.

 $C_1 \cdots C_6$ は次のようになる.

$$C_{1} = -2\gamma^{2}(t_{u} + 2\alpha^{2}); C_{2} = 2\alpha\beta(t_{u} - 2\beta^{2});$$

$$C_{3} = (a\alpha + b)4\gamma^{2}; C_{4} = 4\gamma^{2}a\beta;$$

$$C_{5} = -2(1 - 4\gamma^{2}); C_{6} = -8\alpha\gamma.$$

また $H_d(z) = Z[H_d 0] + \dots + Z[H_d(-2j\omega)]$ とすると $H_d(z)$ は次のようになる .

$$H_d(z) = \frac{t_{p3} - t_{p4}z^{-1}}{1 - f_1 z^{-1} + f_2 z^{-2}} + \frac{t_{p8}}{1 - z^{-1}} \quad (A.3)$$

ここで ,
$$f_1 = 2cos(eta\omega_0 T_s)e^{lpha\omega_0 T_s}$$
 , $f_2 = e^{2lpha\omega_0 T_s}$

$$\begin{split} t_{p1} &= C1C_3 + C_2C_4 \text{ ,} t_{p2} = C_1C_4 - C_2C_3 \text{ ,} \\ t_{p3} &= \frac{2t_{p1}}{C_1^2 + C_2^2} \text{ ,} \\ t_{p4} &= \frac{2e^{\alpha\omega_0T_s}(t_{p1}cos(\beta\omega_0T_s) + t_{p2}sin(\beta\omega_0T_s))}{C_1^2 + C_2^2} \text{ ,} \\ t_{p5} &= bC_5 - 2\gamma aC_6 \text{ ,} t_{p6} = bC_6 + 2\gamma aC_5 \text{ ,} \\ t_{p7} &= \frac{2t_{p5}}{C_5^2 + C_6^2} \text{ ,} t_{p8} = t_{p7} + b \text{ .} \end{split}$$

 $H_{loop2}(z)$ の計算にあたって, $H_d(z)$ はModified-z 変換によって計算され, $H_d(z,m)$ と表示する.同様に各留数に対し計算を行う.

$$\begin{split} Z[H_d(0,m)] &= \frac{b}{1-z^{-1}}, \\ Z[H_d(s_1,m)] &= \frac{C_3 + jC_4}{C_1 + jC_2} \frac{e^{ms_1\omega_0 T_s}}{1-z^{-1}e^{s_1\omega_0 T_s}}, \\ Z[H_d(s_2,m)] &= \frac{C_3 - jC_4}{C_1 - jC_2} \frac{e^{ms_2\omega_0 T_s}}{1-z^{-1}e^{s_2\omega_0 T_s}}, \\ Z[H_d(2j\omega,m)] &= \frac{b+2j\gamma a}{C_5 - jC_6} \frac{e^{m2j\omega T_s}}{1-z^{-1}e^{j2\omega T_s}}, \\ Z[H_d(-2j\omega,m)] &= \frac{b-2j\gamma a}{C_5 + jC_6} \frac{e^{-m2j\omega T_s}}{1-z^{-1}e^{-j2\omega T_s}}, \end{split}$$

ここで

$$H_d(z,m) = Z[H_d(0,m] + \dots + Z[H_d(-2j\omega,m)]$$

$$=\frac{t_{p9}-t_{p10}z^{-1}}{1-f_1z^{-1}+f_2z^{-2}}+\frac{t_{p12}}{1-z^{-1}}$$

と計算できる.各パラメータの値は次のようになる.

$$\begin{split} t_{p9} &= \frac{2e^{m\alpha\omega T_s}(t_{p1}cos(m\beta\omega_0T_s) - t_{p2}sin(m\beta\omega_0T_s))}{C_1^2 + C_2^2} \text{ ,} \\ t_{p10} &= \\ \frac{2e^{(1-m)\alpha\omega T_s}(t_{p1}cos((1-m)\beta\omega_0T_s) + t_{p2}sin((1-m)\beta\omega_0T_s)))}{C_1^2 + C_2^2} \text{ ,} \\ t_{p11} &= 2\frac{t_{p5}cos(2m\omega T_s) - t_{p6}sin(2m\omega T_s)}{C_5^2 + C_6^2} \text{ ,} \\ t_{p12} &= b + t_{p11} \text{ .} \end{split}$$

これらの計算によって,開ループの伝達関数 $H_{loop}(s)$ の等価離散時間伝達関数 $H_{loop}(z)$ は以下のように計算できる.

$$H_{loop}(z) = H_{loop1}(Z) - H_{loop2}(z)$$

= $\frac{1}{2}[(1 + z^{-1})H_d(z) - 2z^{-1}H_d(z,m)]$

 $m=0.5,\,\omega=2\pi$ を代入すると, $t_{p8}=t_{p12}$ が分かる. $H_{loop}(z)$ を計算すると

$$H_{loop}(z) = \frac{1}{2} \left(\frac{t_{p3} + t_{p13}z^{-1} + t_{p14}z^{-2}}{1 - f_1 z^{-1} + f_2 z^{-2}} + t_{p8} \right)$$
(A·4)

ここで, $t_{p13} = t_{p3} - t_{p4} - 2t_{p9}, t_{p14} = 2t_{p10} - t_{p4}$ 連 続時間一次 $\Delta\Sigma$ AD 変調回路の z 領域での等価 NTF 式 (A·1) に $H_{loop}(z)$ を代入し, NTF は次のように表 現できる(式 (7)).

$$NTF(z) = \frac{1 - f_1 z^{-1} + f_2 z^{-2}}{d_1 + d_2 z^{-1} + d_3 z^{-2}}$$
(A·5)

ここで

$$d_{1} = \frac{t_{p3} + t_{p8}}{2} + 1$$
$$d_{2} = \frac{t_{p13}}{2} - f_{1} \left(\frac{t_{p8}}{2} + 1\right)$$
$$d_{3} = \frac{t_{p14}}{2} + f_{2} \left(\frac{t_{p8}}{2} + 1\right)$$

となる.この計算によって,サブサンプリング技術 ($f_{in} = \frac{3}{4}f_s$)より RFDAC を用いた連続時間一次 $\Delta\Sigma$ AD 変調回路の等価離散時間 NTF が得られる.ま たディジタルフィルタを追加した場合やループ遅延を 考慮する場合の NTF の計算は以上の計算によって算 出することができる. ディジタルフィルタ設計のコンセプト 式 (13) から図 11 で示した有限 Q 値補正用ディジ タルフィルタの時間領域表現は次のようになる,帯域 フィルタなので入力,出力共に一次項はゼロである.

$$y[n] = x[n] + f_{n2}x[n-2] - f_{d2}y[n-2] \quad (A \cdot 6)$$

ここでの x[n] は変調回路出力 $D_{out}[n]$ であり, y[n]は計算ブロックで計算された $D_{out}[n] = 0$ または 1 の 場合の出力である.また z[n] は y[n] の量子化された 値であり,マルチプレクサの選択入力である.

$$z[n] = \begin{cases} 1 & (\text{when } y[n] \ge 0) \\ 0 & (\text{when } y[n] \le 0) \end{cases}$$
(A·7)

時刻 n-2 では次の計算を行う.

$$y_n^1 = 1 + f_{n2}x[n-2] - f_{d2}y[n-2]$$
 (A·8)

$$z_n^1 = \begin{cases} 1 & (\text{when } y_n^1 \ge 0) \\ 0 & (\text{when } y_n^1 \le 0) \end{cases}$$
(A·9)

また,

$$y_n^0 = f_{n2}x[n-2] - f_{d2}y[n-2]$$
 (A·10)

$$z_n^0 = \begin{cases} 1 & (\text{when } y_n^0 \ge 0) \\ 0 & (\text{when } y_n^0 \le 0) \end{cases}$$
(A·11)

時刻 n-1 では同様な計算を行う.

 $y_{n+1}^{1} = 1 + f_{n2}x[n-1] - f_{d2}y[n-1]$ $y_{n+1}^{0} = f_{n2}x[n-1] - f_{d2}y[n-1]$

時刻 n のとき,マルチプレクサの n 時刻での出力 $D_{out}[n]$ を出力させる.

$$x[n] = 1$$
 のとき $\Longrightarrow D_{out}[n] = z_n^1$ $x[n] = 0$ のとき $\Longrightarrow D_{out}[n] = z_n^0$

すなわち,入出力とも一次項がゼロであるので(1 クロック周期余裕をもって)時刻 *n* - 2 から時刻 *n* の 場合の出力の計算を始めることができる.

(平成 21 年 6 月 5 日受付, 9 月 17 日再受付)



林 海軍

2004 群馬大・工・電気電子卒.2006 同 大大学院修士課程了.同年フリースケール・ セミコンダクタジャパン入社.現在同大学 院博士課程在学中.高速 A-D 変換回路, 高周波アナログフィルタ, ADPLL に関心 をもつ.



元澤 篤史

2006 群馬大・工・電気電子卒 . 2008 同 大大学院修士課程了.同年ルネサステクノ ロジ(株)入社.高速 A-D 変換回路,高 周波アナログフィルタに関心をもつ.



田邊 朋之

2007 群馬大・工・電気電子卒.2009 同 大大学院修士課程了.同年旭化成エレクト ロニクス(株)入社.高周波アナログフィ ルタ, ADPLL に関心をもつ.



ロレ パスカル

2003 Ecole Superieure d'Ingenieurs en Electronique et Electrotechnique Paris (ESIEE Paris) 修士課程了.同年 シャープ(株)入社.ΔΣAD 変換回路,高 周波回路,アナログ回路に関心をもつ.



飯塚邦彦(正員)

1981 大阪大学大学院理学研究科数学専 攻博士前期課程了.1984 同後期課程単位 取得退学.同年シャープ(株)入社.以来, ニューラルネットワーク,ビジョンシステ ム,超並列アナログ信号処理回路,高精 度 AD 変換回路の研究,無線通信用,放

送受信用ミックストシグナル LSI の開発に従事.ボストン大 学客員研究員(1991~1993).本会関西支部評議員(1998~ 1999),同庶務幹事(2000~2001),IEEE ISSCC プログラム 委員(2002~2008).IEEE ISSCC 極東委員会委員長(2006~ 2007).IEEE A-SSCC プログラム委員(2007~).IEEE A-SSCC データコンパータ分科会委員長(2008~).群馬大地域共 同研究センター客員教授(2007~2008).IEEE SSCS Kansai Chapter 副委員長(2009~).IEEE Journal of Solid-State Circuits 編集委員(2009~).IEEE Journal of Solid-State Circuits 編集委員(2009~).本会英文論文誌特集号編集長 (2009).電気学会高周波集積回路効率的設計のための基盤技術 調査専門委員会委員(2009~).IEEE 会員.工博(2009,東 工大).



小林春夫(正員)

1980 東大・工・計数卒.1982 同大大学 院修士課程了.同年横河電機製作所入社. 1989 米国カリフォルニア大学ロサンジェ ルス校(UCLA)電気工学科修士課程了. 1997 群馬大学助教授,2002 同教授.2007 同大大学院教授.ミックスド・シグナル集

積回路設計,信号処理アルゴリズムに関心をもつ.IEEE 会員. 工博(早大)



傘 昊 (正員)

2000 群馬大学大学院修士課程了.2004 同大学院博士課程了.博士(工学).同年 群馬大・工助手,2007 から同工学研究科 助教,2009 東京都市大学準教授.アナロ グ集積回路に関する研究に従事.2005 回 路とシステム(軽井沢)ワークショップ奨

励賞受賞.IEEE 会員.



高井 伸和 (正員)

1993 東京理科大卒.1995 同大大学院修 士課程了.1999 東京工業大学大学院博士 課程了.博士(工学).同年東京工芸大学・ 講師,2004 から群馬大学・講師.アナログ 集積回路に関する研究に従事.1999 IEEJ ベストペーパ受賞.IEEE,IEEJ 各会員.