

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-159534
(P2009-159534A)

(43) 公開日 平成21年7月16日(2009.7.16)

(51) Int.Cl. F I テーマコード (参考)
H03M 1/08 (2006.01) H03M 1/08 A 5J022

審査請求 未請求 請求項の数 12 O L (全 19 頁)

(21) 出願番号	特願2007-338228 (P2007-338228)	(71) 出願人	390005175 株式会社アドバンテスト 東京都練馬区旭町1丁目32番1号
(22) 出願日	平成19年12月27日(2007.12.27)	(71) 出願人	504145364 国立大学法人群馬大学 群馬県前橋市荒牧町四丁目2番地
		(74) 代理人	100104156 弁理士 龍華 明裕
		(72) 発明者	浅見 幸司 東京都練馬区旭町1丁目32番1号 株式会社アドバンテスト内
		(72) 発明者	小林 春夫 群馬県桐生市天神町一丁目5-1 国立大学法人群馬大学内

最終頁に続く

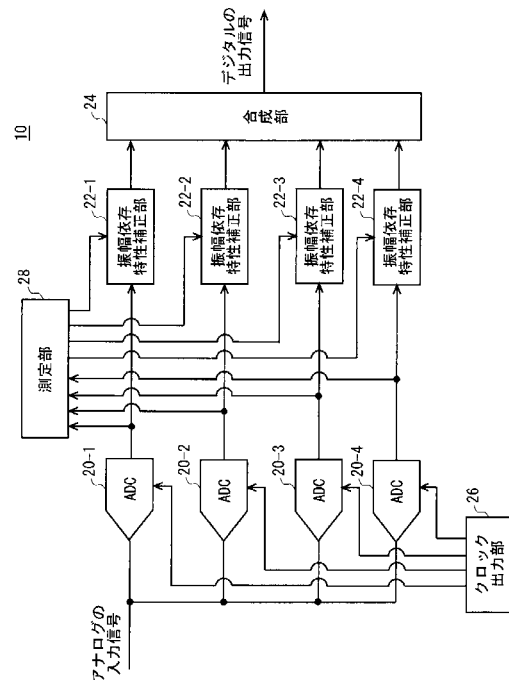
(54) 【発明の名称】 アナログデジタル変換装置、アナログデジタル変換方法、制御装置及びプログラム

(57) 【要約】

【課題】 出力信号に含まれるスプリアスを削減する。

【解決手段】 アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置であって、所定位相ずつ異なるサンプリングクロックが与えられ、それぞれが、与えられたサンプリングクロックにより入力信号をデジタル化した個別信号を出力する複数のADコンバータと、複数のADコンバータに対応して設けられ、それぞれが、対応するADコンバータが出力した個別信号を、個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、複数の補正済個別信号を合成して出力信号を生成する合成部と、を備えるアナログデジタル変換装置を提供する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置であって、

所定位相ずつ異なるサンプリングクロックが与えられ、それぞれが、与えられた前記サンプリングクロックにより前記入力信号をデジタル化した個別信号を出力する複数の A/D コンバータと、

前記複数の A/D コンバータに対応して設けられ、それぞれが、対応する前記 A/D コンバータが出力した前記個別信号を、前記個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、

複数の前記補正済個別信号を合成して前記出力信号を生成する合成部と、
を備えるアナログデジタル変換装置。

10

【請求項 2】

前記複数の振幅依存特性補正部のそれぞれは、前記補正済個別信号を基準値に近づけるように、対応する前記 A/D コンバータが出力した前記個別信号を補正する

請求項 1 に記載のアナログデジタル変換装置。

【請求項 3】

前記複数の振幅依存特性補正部のそれぞれは、基準とするアナログデジタル変換器から出力されるべき信号に対する、対応する前記 A/D コンバータから出力される前記個別信号の割合を表す特性の逆特性に応じた前記補正係数を、前記個別信号に乗算して前記補正済個別信号を生成する

請求項 2 に記載のアナログデジタル変換装置。

20

【請求項 4】

前記複数の振幅依存特性補正部のそれぞれは、

対応する前記 A/D コンバータが出力した前記個別信号を、複素数により表される複素個別信号に変換する複素数化部と、

複素数により表される前記補正係数により前記複素個別信号を補正して、複素補正済個別信号を生成する複素補正部と、

前記複素補正済個別信号を、実数により表される前記補正済個別信号に変換する実数化部と、

を有する

請求項 1 に記載のアナログデジタル変換装置。

30

【請求項 5】

前記複素補正部は、

基準とするアナログデジタル変換器が出力するべき信号を複素数化した信号の位相及び振幅に対する、対応する前記 A/D コンバータが出力した前記個別信号を複素数化した複素化個別信号の位相及び振幅の割合を表す特性の逆特性に応じた前記補正係数を、対応する前記 A/D コンバータが出力した前記個別信号の振幅に応じて出力する係数出力部と、

前記複素個別信号及び前記補正係数を複素乗算した前記複素補正済個別信号を出力する複素乗算部と、

を含む

請求項 4 に記載のアナログデジタル変換装置。

40

【請求項 6】

前記複素補正部は、前記個別信号の振幅毎に前記補正係数を記憶するテーブルを更に含み、

前記係数出力部は、対応する前記 A/D コンバータが出力した前記個別信号の振幅に応じた前記補正係数を、前記テーブルから読み出して前記複素乗算部に与える

請求項 5 に記載のアナログデジタル変換装置。

【請求項 7】

入力信号の各振幅に対して出力される個別信号の特性を一の前記 A/D コンバータについ

50

て予め測定し、測定結果に基づき一の前記 A D コンバータに対応する前記補正係数を生成する測定部を更に備える

請求項 1 に記載のアナログデジタル変換装置。

【請求項 8】

前記複数の A D コンバータに対応して設けられ、それぞれが、対応する前記 A D コンバータが出力した前記個別信号を、対応する前記 A D コンバータの周波数特性に応じて補正する複数の周波数依存特性補正部を更に備える

請求項 1 に記載のアナログデジタル変換装置。

【請求項 9】

前記複数の周波数依存特性補正部のそれぞれは、対応する前記振幅依存特性補正部により生成された前記補正済個別信号を、対応する前記 A D コンバータの周波数特性に応じて補正し、

前記合成部は、前記複数の振幅依存特性補正部により生成された複数の前記補正済個別信号に代えて、前記複数の周波数依存特性補正部により生成された複数の前記補正済個別信号を合成して前記出力信号を生成する

請求項 8 に記載のアナログデジタル変換装置。

【請求項 10】

複数の A D コンバータを用いて、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換方法であって、

前記複数の A D コンバータに対して所定位相ずつ異なるサンプリングクロックを与え、前記複数の A D コンバータのそれぞれに、与えられた前記サンプリングクロックにより前記入力信号をデジタル化した個別信号を出力させ、

前記複数の A D コンバータのそれぞれについて、対応する前記 A D コンバータが出力した前記個別信号を、前記個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成し、

生成された複数の前記補正済個別信号を合成して前記出力信号を生成するアナログデジタル変換方法。

【請求項 11】

複数の A D コンバータを用いて、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置として動作する制御装置であって、

前記複数の A D コンバータに対して所定位相ずつ異なるサンプリングクロックを与え、前記複数の A D コンバータのそれぞれに、与えられた前記サンプリングクロックにより前記入力信号をデジタル化した個別信号を出力させるクロック出力部と、

前記複数の A D コンバータに対応して設けられ、それぞれが、対応する前記 A D コンバータが出力した前記個別信号を、前記個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、

複数の前記補正済個別信号を合成して前記出力信号を生成する合成部と、
を備える制御装置。

【請求項 12】

複数の A D コンバータを用いて、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置として制御装置を動作させるプログラムであって、

前記制御装置を、

前記複数の A D コンバータに対して所定位相ずつ異なるサンプリングクロックを与え、前記複数の A D コンバータのそれぞれに、与えられた前記サンプリングクロックにより前記入力信号をデジタル化した個別信号を出力させるクロック出力部と、

前記複数の A D コンバータに対応して設けられ、それぞれが、対応する前記 A D コンバータが出力した前記個別信号を、前記個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、

複数の前記補正済個別信号を合成して前記出力信号を生成する合成部として機能させるプログラム。

10

20

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アナログデジタル変換装置、アナログデジタル変換方法、制御装置及びプログラムに関する。特に本発明は、複数のA/Dコンバータを用いてアナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置、アナログデジタル変換方法、制御装置及びプログラムに関する。

【背景技術】

【0002】

見かけ上のサンプリングレートを高くしたインターリーブ型のアナログデジタル変換装置が知られている（例えば、特許文献1参照。）。インターリーブ型のアナログデジタル変換装置は、所定位相ずつ異なるサンプリングクロックが与えられる複数のA/Dコンバータと、複数のA/Dコンバータから出力された信号を1サンプル毎に順次に選択して合成する合成部とを備える。

10

【0003】

また、特許文献1に記載されたアナログデジタル変換装置は、複数のA/Dコンバータのそれぞれから出力された信号を対応するA/Dコンバータの周波数特性に応じて補正する。これにより、特許文献1に記載されたアナログデジタル変換装置は、各A/Dコンバータの周波数特性が異なる場合であっても、アナログの入力信号をデジタルの出力信号に精度良く変換することができる。

20

【特許文献1】特開2005-347967号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、A/Dコンバータは、諸所の誤差の影響により、入力信号の振幅とA/D変換後の出力信号のデータ値との関係を表す曲線が、理想線（例えば直線）から外れる。入力信号の振幅と出力信号のデータ値との関係を表す曲線が理想線から外れる特性を、非線形特性という。インターリーブ型のアナログデジタル変換装置は、複数のA/Dコンバータの非線形特性が互いに異なる場合、出力信号にスプリアスを含んでしまい、この結果、ダイナミックレンジが狭くなってしまふ。

30

【0005】

そこで本発明は、上記の課題を解決することのできるアナログデジタル変換装置、アナログデジタル変換方法、制御装置及びプログラムを提供することを目的とする。この目的は特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明の第1の形態においては、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置であって、所定位相ずつ異なるサンプリングクロックが与えられ、それぞれが、与えられたサンプリングクロックにより入力信号をデジタル化した個別信号を出力する複数のA/Dコンバータと、複数のA/Dコンバータに対応して設けられ、それぞれが、対応するA/Dコンバータが出力した個別信号を、個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、複数の補正済個別信号を合成して出力信号を生成する合成部と、を備えるアナログデジタル変換装置を提供する。

40

【0007】

本発明の第2の形態においては、複数のA/Dコンバータを用いて、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換方法であって、複数のA/Dコンバータに対して所定位相ずつ異なるサンプリングクロックを与え、複数のA/Dコンバータのそれぞれに、与えられたサンプリングクロックにより入力信号をデジタル化した個別信号

50

を出力させ、複数の A/D コンバータのそれぞれについて、対応する A/D コンバータが出力した個別信号を、個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成し、生成された複数の補正済個別信号を合成して出力信号を生成するアナログデジタル変換方法を提供する。

【0008】

本発明の第3の形態においては、複数の A/D コンバータを用いて、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置として動作する制御装置であって、複数の A/D コンバータに対して所定位相ずつ異なるサンプリングクロックを与え、複数の A/D コンバータのそれぞれに、与えられたサンプリングクロックにより入力信号をデジタル化した個別信号を出力させるクロック出力部と、複数の A/D コンバータに対応して設けられ、それぞれが、対応する A/D コンバータが出力した個別信号を、個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、複数の補正済個別信号を合成して出力信号を生成する合成部と、を備える制御装置を提供する。

10

【0009】

本発明の第4の形態においては、複数の A/D コンバータを用いて、アナログの入力信号をデジタルの出力信号に変換するアナログデジタル変換装置として制御装置を動作させるプログラムであって、制御装置を、複数の A/D コンバータに対して所定位相ずつ異なるサンプリングクロックを与え、複数の A/D コンバータのそれぞれに、与えられたサンプリングクロックにより入力信号をデジタル化した個別信号を出力させるクロック出力部と、複数の A/D コンバータに対応して設けられ、それぞれが、対応する A/D コンバータが出力した個別信号を、個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する複数の振幅依存特性補正部と、複数の補正済個別信号を合成して出力信号を生成する合成部として機能させるプログラムを提供する。

20

【0010】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【発明を実施するための最良の形態】

【0011】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

30

【0012】

図1は、本実施形態に係るアナログデジタル変換装置10の構成の一例を示す。アナログデジタル変換装置10は、アナログの入力信号をデジタルの出力信号に変換して出力する。アナログデジタル変換装置10は、複数の A/D コンバータ20（本例においては4個の A/D コンバータ20-1～20-4）と、複数の振幅依存特性補正部22（本例においては4個の振幅依存特性補正部22-1～20-4）と、合成部24と、クロック出力部26と、測定部28とを備える。

【0013】

複数の A/D コンバータ20のそれぞれには、A/D変換対象となる入力信号が与えられる。複数の A/D コンバータ20のそれぞれは、所定位相ずつ異なるサンプリングクロックが与えられる。サンプリングクロックについては、図2において詳細を説明する。複数の A/D コンバータ20のそれぞれは、与えられたサンプリングクロックによりアナログの入力信号をサンプリングしてデジタル化した個別信号を出力する。

40

【0014】

複数の振幅依存特性補正部22は、複数の A/D コンバータ20に対応して設けられる。複数の振幅依存特性補正部22のそれぞれは、対応する A/D コンバータ20が出力した個別信号を、個別信号の振幅に応じた補正係数により補正して、補正済個別信号を生成する。

50

【 0 0 1 5 】

複数の振幅依存特性補正部 2 2 のそれぞれは、一例として、補正済個別信号を基準値に近づけるように（例えば補正済個別信号を基準値に一致させるように）、対応する A D コンバータ 2 0 が出力した個別信号を補正してよい。基準値は、一例として、基準とするアナログデジタル変換器が入力信号を A D 変換した場合に出力すべきデータ値であってよい。基準とするアナログデジタル変換器は、一例として、入力信号の振幅と A D 変換後の出力信号のデータ値との関係が理想直線となる理想的なアナログデジタル変換器であってよい。これに代えて、基準とするアナログデジタル変換器は、入力信号の振幅と A D 変換後の出力信号のデータ値との関係が直線とはならない一のアナログデジタル変換器（例えば、当該アナログデジタル変換装置 1 0 に備えられるいずれか一の A D コンバータ 2 0 ）

10

【 0 0 1 6 】

複数の振幅依存特性補正部 2 2 のそれぞれは、一例として、対応する A D コンバータ 2 0 の非線形特性の逆特性に応じた補正係数を、対応する A D コンバータ 2 0 から出力された個別信号に乗算して補正してよい。ここで、A D コンバータ 2 0 の非線形特性は、基準とするアナログデジタル変換器が出力すべき信号に対する、当該 A D コンバータ 2 0 が出力する個別信号の割合を表す特性をいう。

【 0 0 1 7 】

また、複数の振幅依存特性補正部 2 2 のそれぞれは、一例として、対応する A D コンバータ 2 0 の非線形特性の逆特性を表す関数であって、個別信号の振幅を変数とした関数を、予め取得する。そして、複数の振幅依存特性補正部 2 2 のそれぞれは、対応する A D コンバータ 2 0 が出力した個別信号の振幅を当該関数の変数に代入して得られた結果を補正係数としてもよい。

20

【 0 0 1 8 】

また、複数の振幅依存特性補正部 2 2 のそれぞれは、一例として、個別信号の振幅毎に補正係数をテーブル等に予め記憶させる。そして、複数の振幅依存特性補正部 2 2 のそれぞれは、対応する A D コンバータ 2 0 が出力した個別信号の振幅に応じてテーブル等から一つの補正係数を選択して、選択した補正係数により当該個別信号を補正してよい。

【 0 0 1 9 】

合成部 2 4 は、複数の振幅依存特性補正部 2 2 が出力した複数の補正済個別信号を合成して出力信号を生成する。より詳しくは、合成部 2 4 は、複数の振幅依存特性補正部 2 2 が出力した補正済個別信号を 1 サンプル毎に巡回的に順次に選択して 1 本のデータ系列を生成する。合成部 2 4 は、与えられたサンプリングクロックの位相がより早い A D コンバータ 2 0 から順番に補正済個別信号を選択する。そして、合成部 2 4 は、生成したデータ系列を出力信号として出力する。

30

【 0 0 2 0 】

なお、合成部 2 4 は、一例として、任意の一のアナログデジタル変換器に特性を合わせる補正を行った複数の補正済個別信号を合成した後に、出力信号の各データ値を理想値に一致させるように補正してよい。合成部 2 4 は、一例として、振幅依存特性補正部 2 2 と同様の処理を合成後の信号に行うことにより、出力信号の各データ値を理想値に一致させるように補正してよい。これにより、合成部 2 4 は、振幅依存特性補正部 2 2 が、理想的なアナログデジタル変換器以外のアナログデジタル変換器が出力するデータ値に補正された補正済個別信号を出力する場合であっても、入力信号の振幅と出力信号のデータ値との関係を理想直線に一致させることができる。

40

【 0 0 2 1 】

クロック出力部 2 6 は、所定位相ずつ互いに異なる同一周波数のサンプリングクロックを複数の A D コンバータ 2 0 に対して与える。これにより、クロック出力部 2 6 は、複数の A D コンバータ 2 0 のそれぞれに、同一周波数であって且つ互いに所定位相ずつずれたタイミングにおいて入力信号をサンプルして、デジタル化した個別信号を出力させることができる。

50

【 0 0 2 2 】

測定部 28 は、入力信号の各振幅に対して出力される個別信号の特性を、一の A/D コンバータ 20 について予め測定する。そして、測定部 28 は、測定結果に基づき一の A/D コンバータ 20 に対応する補正係数を生成して、対応する振幅依存特性補正部 22 に与える。測定部 28 は、一例として、各 A/D コンバータ 20 に対して、入力信号に代えて予め定められたアナログの測定信号を供給して、各 A/D コンバータ 20 が出力する個別信号を測定する。そして、A/D コンバータ 20 は、測定結果に基づいて各 A/D コンバータ 20 の非線形特性を算出して、算出した非線形特性に基づき補正係数を生成してよい。このような測定部 28 は、工場出荷時及びキャリブレーション時において、各振幅依存特性補正部 22 に補正係数を設定することができる。

10

【 0 0 2 3 】

なお、アナログデジタル変換装置 10 は、測定部 28 を備えない構成であってもよい。この場合、アナログデジタル変換装置 10 は、一例として、外部の測定器が入力信号の各振幅に対して出力される個別信号の特性を各 A/D コンバータ 20 について予め測定でき、且つ、外部から各振幅依存特性補正部 22 に対して補正係数を設定することができる構成であってもよい。

【 0 0 2 4 】

以上のようなアナログデジタル変換装置 10 によれば、複数の A/D コンバータ 20 の互いの非線形特性が異なる場合であっても、出力信号に含まれるスプリアスを削減することができる。これにより、アナログデジタル変換装置 10 によれば、出力信号のダイナミックレンジを広くすることができる。

20

【 0 0 2 5 】

図 2 は、各 A/D コンバータ 20 に与えられるサンプリングクロックの一例を示す。アナログデジタル変換装置 10 が N 個 (N は 2 以上の整数。) の A/D コンバータ 20 を備える場合、クロック出力部 26 は、周期が (N × T_s) であるサンプリングクロックを、互いの位相を時間 T_s ずつずらして N 個の A/D コンバータ 20 に与える。本例の場合、アナログデジタル変換装置 10 が 4 個の A/D コンバータ 20 を備えるので、クロック出力部 26 は、互いの位相が時間 T_s ずつずらされた周期が 4 × T_s であるサンプリングクロックを生成する。これにより、アナログデジタル変換装置 10 によれば、サンプリングクロックの N 倍のレートで出力信号を出力することができる。

30

【 0 0 2 6 】

図 3 は、各 A/D コンバータ 20 の非線形特性の違いが、当該アナログデジタル変換装置 10 が出力する出力信号に与える影響について説明するための図を示す。各 A/D コンバータ 20 に入力される入力信号を x(t) とする。また、入力信号 x(t) に対して一の A/D コンバータ 20 の非線形特性の影響を加えた信号を、下記式 (1) により表される信号と定義する。また、入力信号 x(t) に対して一の A/D コンバータ 20 の非線形特性の影響を加えた信号をフーリエ変換した結果を、下記式 (2) の右式により表される信号と定義する。

【 0 0 2 7 】

【 数 1 】

$$\tilde{x}_m(t) = \sum_k b_{m,k} x(t)^k \quad \dots (1)$$

40

【 0 0 2 8 】

【 数 2 】

$$\tilde{x}_m(t) \Leftrightarrow \tilde{X}_m(f) \quad \dots (2)$$

【 0 0 2 9 】

50

なお、 t は、時間を表す。 m は、一の A/D コンバータ 20 を指定する値であって、0 以上 ($N - 1$) 以下の整数を表す。 $b_{m, k}$ は、一の A/D コンバータ 20 における k 次の非線形特性を表す。 k は、次数を表す。

【0030】

一の A/D コンバータ 20 は、式 (2) の右式により表される信号を、位相が $m \times (2 / N)$ ずれた周期 ($N \times T_s$) のサンプリングクロックによりサンプリングする。従って、一の A/D コンバータ 20 から出力される個別信号は、下記式 (3) により表される。

【0031】

【数 3】

$$\tilde{X}_m(f) = \frac{1}{N \cdot T_s} \sum_{K=-\infty}^{\infty} \tilde{X}_m \left(f - \frac{k}{N \cdot T_s} \right) e^{-j2\pi mk/N} \dots (3)$$

10

【0032】

アナログデジタル変換装置 10 は、複数の A/D コンバータ 20 から出力された複数の個別信号を合成した信号を出力する。複数の A/D コンバータ 20 から出力された複数の個別信号を合成した信号は、 $m = 0$ から $m - (N - 1)$ まで、式 (3) に表される信号を加算した信号となる。例えば、4 個の A/D コンバータ 20 から出力された信号を合成した信号は、下記式 (4) のように表される。式 (4) から、各 A/D コンバータ 20 が互いに異なる非線形特性を有する場合、複数の A/D コンバータ 20 から出力された複数の個別信号を合成した信号は、見かけ上のサンプリングクロックの $1 / N$ 周期 (式 (4) の場合、 $T_s / 4$ 周期) 毎にイメージ成分 (スプリアスおよびスプリアスのエイリアス成分) を含むことがわかる。

20

【0033】

【数 4】

$$\tilde{X}(f) = \frac{1}{4T_s} \sum_{k=-\infty}^{\infty} \left[\tilde{X}_0 \left(f - \frac{k}{4T_s} \right) + \tilde{X}_1 \left(f - \frac{k}{4T_s} \right) e^{-j\pi k/2} + \tilde{X}_2 \left(f - \frac{k}{4T_s} \right) e^{-j\pi k} + \tilde{X}_3 \left(f - \frac{k}{4T_s} \right) e^{-j3\pi k/2} \right] \dots (4)$$

30

【0034】

ここで、各 A/D コンバータ 20 の非線形特性が互いに同一である場合、入力信号 $x(t)$ に各 A/D コンバータ 20 の非線形特性の影響を加えた信号は、下記式 (5) により表されるように互いに同一となる。

【0035】

【数 5】

$$\tilde{X}_1(f) = \tilde{X}_2(f) = \tilde{X}_3(f) = \tilde{X}_4(f) = \tilde{X}_n(f) \equiv \tilde{X}(f) \dots (5)$$

40

【0036】

式 (5) を式 (4) に代入すると、Exponential の項が打ち消しあって、下記式 (6) のように表される。これにより、各 A/D コンバータ 20 の非線形特性が互いに同一である場合、複数の A/D コンバータ 20 から出力された複数の個別信号を合成した信号から、見かけ上のサンプリングクロックの $1 / N$ 周期毎のイメージ成分が除去されることがわかる。

【0037】

【数 6】

$$\tilde{X}(f) = \frac{1}{T_S} \sum_{K=-\infty}^{\infty} \tilde{X}\left(f - \frac{k}{T_S}\right) \quad \dots(6)$$

【0038】

アナログデジタル変換装置 10 は、複数の A/D コンバータ 20 のそれぞれが出力した個別信号を、非線形特性の逆特性に応じた補正係数を乗じた後に合成する。すなわち、アナログデジタル変換装置 10 の出力信号は、非線形特性が互いに同一の複数の A/D コンバータ 20 から出力された複数の個別信号を合成した信号と同一となる。従って、アナログデジタル変換装置 10 は、式 (6) で示された信号と同様の、スプリアスを含まない信号を出力することができる。

10

【0039】

図 4 は、本実施形態に係る振幅依存特性補正部 22 の構成の一例を示す。複数の振幅依存特性補正部 22 のそれぞれは、一例として、複素数化部 40 と、複素補正部 42 と、実数化部 44 とを有してよい。

【0040】

複素数化部 40 は、対応する A/D コンバータ 20 が出力した個別信号を、複素数により表される複素個別信号に変換する。複素数化部 40 は、一例として、ヒルベルト変換を用いて、実数により表される個別信号を複素数により表される複素個別信号に変換してよい。

20

【0041】

複素補正部 42 は、複素数により表される補正係数により複素個別信号を補正して、複素補正済個別信号を生成する。複素補正部 42 は、一例として、テーブル 50 と、係数出力部 52 と、複素乗算部 54 とを含んでよい。

【0042】

テーブル 50 は、個別信号の振幅毎に補正係数を記憶する。テーブル 50 は、対応する A/D コンバータ 20 の非線形特性の逆特性に応じた補正係数を、個別信号の振幅に対応させて記憶してよい。この場合において、A/D コンバータ 20 の非線形特性は、基準とするアナログデジタル変換器が出力するべき信号を複素数化した信号の位相及び振幅に対する、対応する A/D コンバータ 20 が出力した個別信号を複素数化した複素化個別信号の位相及び振幅の割合を表す特性であってよい。

30

【0043】

係数出力部 52 は、補正係数を、対応する A/D コンバータ 20 が出力した個別信号の振幅に応じて出力する。より詳しくは、係数出力部 52 は、対応する A/D コンバータ 20 が出力した個別信号の振幅に応じた補正係数を、テーブル 50 から読み出して複素乗算部 54 に与える。

【0044】

複素乗算部 54 は、複素数化部 40 が出力した複素個別信号と係数出力部 52 から与えられた補正係数とを複素乗算する。そして、複素乗算部 54 は、複素乗算結果を複素補正済個別信号として出力する。このようにして複素補正部 42 は、複素補正済個別信号を生成することができる。

40

【0045】

実数化部 44 は、複素補正部 42 が出力した複素補正済個別信号を、実数により表される補正済個別信号に変換する。実数化部 44 は、一例として、逆ヒルベルト変換を用いて、複素数により表される複素補正済個別信号を、実数により表される補正済個別信号に変換してよい。

【0046】

また、実数化部 44 は、一例として、FFT (Fast Fourier Trans

50

form) および逆FFTを用いて、複素補正済個別信号を補正済個別信号に変換してよい。すなわち、実数化部44は、複素補正済個別信号をFFTする。続いて、実数化部44は、FFT変換結果の複素共役を周波数0を中心に鏡像とした成分(鏡像成分)を生成して、FFT変換結果に加算する。この鏡像成分は、FFT変換結果の正の各周波数に対する成分について、当該成分の複素共役を当該周波数と絶対値が一致する負の周波数の成分としたものである。そして、実数化部44は、FFT変換結果と鏡像成分とを加算した結果を逆FFT変換することにより、補正済個別信号を生成してもよい。

【0047】

このような振幅依存特性補正部22は、入力信号の振幅に応じて個別信号の振幅及び位相が変化する場合であっても、対応するADコンバータ20から出力された個別信号をより精度良く補正することができる。これにより、アナログデジタル変換装置10によれば、出力信号に含まれるスプリアスをより精度良く削減することができる。

10

【0048】

図5の(A)は、ADコンバータ20の非線形特性(振幅成分)の一例を示す。図5の(B)は、ADコンバータ20の非線形特性(位相成分)の一例を示す。

【0049】

測定部28は、複数のADコンバータ20のそれぞれについて、入力信号の振幅に対する複素個別信号の振幅および位相を測定して、非線形特性の振幅成分及び位相成分を算出してよい。測定部28は、一例として、振幅が変化する測定信号(例えば、三角波および正弦波等)を複数のADコンバータ20のそれぞれに与えて複素個別信号の振幅変化および位相変化を測定して、測定結果に基づき非線形特性の振幅成分及び位相成分を算出してよい。

20

【0050】

そして、測定部28は、非線形特性の逆特性に応じて、複素数で表される補正係数を個別信号の振幅毎に算出して、図4において示したテーブル50に格納してよい。このようにして、測定部28は、複素個別信号を補正するための補正係数を生成することができる。

【0051】

図6は、補正係数を算出するためにADコンバータ20に与える測定信号の一例を示す。測定部28は、一例として、ADコンバータ20の動作周波数帯域の全域に亘る周波数成分を含んだ予め定められた測定信号をADコンバータ20に与えてもよい。これにより、測定部28は、ADコンバータ20の動作周波数帯域の全域に亘って平均化した非線形特性を算出することができる。

30

【0052】

図7は、本実施形態の第1変形例に係るアナログデジタル変換装置10の構成を示す。本変形例に係るアナログデジタル変換装置10は、図1に示した本実施形態に係るアナログデジタル変換装置10と略同一の構成および機能を採用するので、本実施形態に係るアナログデジタル変換装置10が備える部材と略同一の構成および機能の部材に同一の符号を付け、以下相違点を除き説明を省略する。

【0053】

本変形例に係るアナログデジタル変換装置10は、複数の周波数依存特性補正部60(本例においては4個の周波数依存特性補正部60-1~60-4)を更に備える。複数の周波数依存特性補正部60は、複数のADコンバータ20に対応して設けられる。複数の周波数依存特性補正部60のそれぞれは、対応するADコンバータ20が出力した個別信号を、対応するADコンバータ20の周波数特性に応じて補正する。

40

【0054】

複数の周波数依存特性補正部60は、一例として、特開2005-347967号公報(特許第3947185号)に開示された方法により対応するADコンバータ20が出力した個別信号を補正してよい。この場合において、複数の周波数依存特性補正部60は、フーリエ変換段階と、補正段階とを実行する。フーリエ変換段階において、複数の周波数

50

依存特性補正部 60 は、複数の A/D コンバータ 20 がサンプリングしたデータをそれぞれフーリエ変換し、複数の A/D コンバータ 20 に対応する複数の周波数領域信号を生成する。続いて、補正段階において、複数の周波数依存特性補正部 60 は、それぞれの周波数領域信号に、全ての A/D コンバータ 20 の周波数特性に基づく補正係数を乗ずることにより、対応する A/D コンバータ 20 の周波数特性が理想的である場合に得られる周波数領域信号に変換する。

【0055】

補正段階においてより詳細には、まず、複数の周波数依存特性補正部 60 は、算出するべきデジタル信号の周波数帯域を、A/D コンバータ 20 の個数に応じて分割する。続いて、複数の周波数依存特性補正部 60 は、分割された周波数帯域毎に、それぞれの A/D コンバータ 20 の周波数特性により生じる、それぞれの周波数領域信号のスプリアス成分がうち消し合うように、それぞれの周波数領域信号に乗ずるそれぞれの第 1 補正係数を、全ての A/D コンバータ 20 の周波数特性に基づいて算出する。続いて、複数の周波数依存特性補正部 60 は、分割された周波数帯域毎に、第 1 補正係数を乗じたことにより生じる、周波数領域信号の信号成分の位相の誤差を補正するための第 2 補正係数を、それぞれの第 1 補正係数及びそれぞれの周波数特性に基づいて算出する。そして、複数の周波数依存特性補正部 60 は、それぞれの周波数領域信号に、対応する第 1 補正係数及び対応する第 2 補正係数を乗じる。

10

【0056】

そして、本変形例において、合成部 24 は、補正段階において得られたそれぞれの周波数領域信号を合成し、デジタル信号の周波数スペクトルを生成する。このようにして、本変形例に係るアナログデジタル変換装置 10 によれば、スプリアス成分を除去した周波数スペクトルを得ることができる。

20

【0057】

なお、本変形例に係るアナログデジタル変換装置 10 は、複数の周波数依存特性補正部 60 が補正段階においてそれぞれの周波数領域信号に対応する第 1 補正係数を乗じ、合成部 24 が第 1 補正係数が乗算されたそれぞれの周波数領域信号を合成し、合成した信号に第 2 補正係数を乗じてよい。このようにしても、本変形例に係るアナログデジタル変換装置 10 によれば、スプリアス成分を除去した周波数スペクトルを得ることができる。

30

【0058】

また、複数の周波数依存特性補正部 60 のそれぞれは、一例として、対応する振幅依存特性補正部 22 の後段に設けられてよい。すなわち、複数の周波数依存特性補正部 60 のそれぞれは、一例として、対応する振幅依存特性補正部 22 により生成された補正済個別信号を、対応する A/D コンバータ 20 の周波数特性に応じて補正する。そして、合成部 24 は、一例として、複数の振幅依存特性補正部 22 により生成された複数の補正済個別信号に代えて、複数の周波数依存特性補正部 60 により生成された複数の補正済個別信号を合成して出力信号を生成してよい。

【0059】

アナログデジタル変換器は、サンプル/ホールド回路と、D/A コンバータおよびコンパレータ等の変換処理部とを備える。アナログデジタル変換器において、入力信号の周波数に依存する誤差の発生要因は、変換処理部よりもサンプル/ホールド回路による影響がより大きい。これに対して、入力信号の振幅に依存する誤差の発生要因は、サンプル/ホールド回路よりも変換処理部による影響がより大きい。

40

【0060】

ここで、サンプル/ホールド回路は、変換処理部の前段に設けられる。すなわち、アナログデジタル変換器の出力信号には、まず、入力信号の周波数に依存する誤差が加わり、次に、入力信号の振幅に依存する誤差が加わる。従って、アナログデジタル変換器の出力信号から誤差を除去する場合、誤差が加わる順序とは逆に、まず、入力信号の振幅に依存する誤差を除去して、続いて、入力信号の周波数に依存する誤差を除去するのが好ましい。このことから、変形例に係るアナログデジタル変換装置 10 は、複数の周波数依存特性

50

補正部 60 のそれぞれが対応する振幅依存特性補正部 22 の後段に設けられることにより、A/Dコンバータ 20 において加わる誤差を効率よく除去することができる。

【0061】

図 8 は、本実施形態の第 2 変形例に係るアナログデジタル変換装置 10 の構成を示す。本変形例に係るアナログデジタル変換装置 10 は、図 7 に示した本実施形態の第 1 変形例に係るアナログデジタル変換装置 10 と略同一の構成および機能を採用するので、第 1 変形例に係るアナログデジタル変換装置 10 が備える部材と略同一の構成および機能の部材に同一の符号を付け、以下相違点を除き説明を省略する。

【0062】

本変形例において、複数の周波数依存特性補正部 60 のそれぞれは、対応する A/Dコンバータ 20 の後段であって、対応する振幅依存特性補正部 22 の前段に設けられる。すなわち、複数の周波数依存特性補正部 60 のそれぞれは、対応する A/Dコンバータ 20 が出力した個別信号を、対応する A/Dコンバータ 20 の周波数特性に応じて補正する。そして、複数の振幅依存特性補正部 22 は、対応する A/Dコンバータ 20 が出力した個別信号に代えて、対応する周波数依存特性補正部 60 が出力した信号を補正して補正済個別信号を生成する。

10

【0063】

このような本変形例に係るアナログデジタル変換装置 10 によれば、スプリアス成分を除去した周波数スペクトルを得ることができる。また、本変形例に係るアナログデジタル変換装置 10 は、複数の振幅依存特性補正部 22 の前段に設けられた複数の第 1 の周波数依存特性補正部 60 と、複数の振幅依存特性補正部 22 の後段に設けられた複数の第 2 の周波数依存特性補正部 60 とを備えてもよい。これにより、本変形例に係るアナログデジタル変換装置 10 によれば、スプリアス成分をより精度良く除去することができる。

20

【0064】

図 9 は、4 個の A/Dコンバータを備えるインターリーブ型のアナログデジタル変換装置に、単一周波数の入力信号を与えた場合に出力される出力信号の周波数特性のシミュレーション結果を示す。図 10 は、4 個の A/Dコンバータと、各 A/Dコンバータの周波数特性を補正する 4 個の補正部を備えたインターリーブ型のアナログデジタル変換装置に、単一周波数の入力信号を与えた場合に出力される出力信号の周波数特性のシミュレーション結果を示す。図 11 は、図 7 の本実施形態の変形例に係るアナログデジタル変換装置 10 に、単一周波数の入力信号を与えた場合に出力される出力信号の周波数特性のシミュレーション結果を示す。

30

【0065】

図 9、図 10、図 11 に示されるように、それぞれのアナログデジタル変換装置から出力された出力信号には、入力信号の周波数に対応する周波数位置（各図の周波数が 0 の近傍位置）に、入力信号の主信号成分が含まれる。さらに、これらの出力信号には、入力信号の周波数からサンプリング周波数 F_s の n 倍（ n は任意の整数）離れた周波数位置（例えば各図の周波数が 4000 の近傍位置）に、入力信号のオーバーサンプリング成分（またはアンダーサンプリング成分）が含まれる。

40

【0066】

ここで、図 9 に示される出力信号には、さらに、サンプリング周波数 F_s の略 $1/4$ の周波数（ $F_s/4$ ）毎に、複数のスプリアスが含まれる。さらに、図 9 に示される出力信号には、全帯域に亘って、スプリアスのエイリアスが含まれる。従って、図 9 に示される出力信号は、このような複数のスプリアス及びスプリアスのエイリアスの影響により、ダイナミックレンジが狭い。

【0067】

また、図 10 に示される出力信号にも、複数のスプリアス、及び、これらスプリアスのエイリアスが含まれる。しかし、図 10 に示される出力信号は、図 9 に示される出力信号よりも、スプリアスが抑制されるので、ダイナミックレンジが広い。

【0068】

50

これに対して、図 1 1 に示される本変形例に係るアナログデジタル変換装置 1 0 の出力信号には、スプリアス（およびスプリアスのエイリアス）が含まれない。従って、図 1 1 に示される本変形例に係るアナログデジタル変換装置 1 0 の出力信号は、図 9 および図 1 0 に示される出力信号と比較して、ダイナミックレンジが広い。

【 0 0 6 9 】

図 1 2 は、本実施形態に係るコンピュータ 1 9 0 0 のハードウェア構成の一例を示す。本実施形態に係るコンピュータ 1 9 0 0 は、ホスト・コントローラ 2 0 8 2 により相互に接続される CPU 2 0 0 0、RAM 2 0 2 0、グラフィック・コントローラ 2 0 7 5、及び表示装置 2 0 8 0 を有する CPU 周辺部と、入出力コントローラ 2 0 8 4 によりホスト・コントローラ 2 0 8 2 に接続される通信インターフェイス 2 0 3 0、ハードディスクドライブ 2 0 4 0、及び CD-ROM ドライブ 2 0 6 0 を有する入出力部と、入出力コントローラ 2 0 8 4 に接続される ROM 2 0 1 0、フレキシブルディスク・ドライブ 2 0 5 0、及び入出力チップ 2 0 7 0 を有するレガシー入出力部とを備える。

10

【 0 0 7 0 】

ホスト・コントローラ 2 0 8 2 は、RAM 2 0 2 0 と、高い転送レートで RAM 2 0 2 0 をアクセスする CPU 2 0 0 0 及びグラフィック・コントローラ 2 0 7 5 とを接続する。CPU 2 0 0 0 は、ROM 2 0 1 0 及び RAM 2 0 2 0 に格納されたプログラムに基づいて動作し、各部の制御を行う。グラフィック・コントローラ 2 0 7 5 は、CPU 2 0 0 0 等が RAM 2 0 2 0 内に設けたフレーム・バッファ上に生成する画像データを取得し、表示装置 2 0 8 0 上に表示させる。これに代えて、グラフィック・コントローラ 2 0 7 5 は、CPU 2 0 0 0 等が生成する画像データを格納するフレーム・バッファを、内部に含んでもよい。

20

【 0 0 7 1 】

入出力コントローラ 2 0 8 4 は、ホスト・コントローラ 2 0 8 2 と、比較的高速な入出力装置である通信インターフェイス 2 0 3 0、ハードディスクドライブ 2 0 4 0、CD-ROM ドライブ 2 0 6 0 を接続する。通信インターフェイス 2 0 3 0 は、ネットワークを介して他の装置と通信する。ハードディスクドライブ 2 0 4 0 は、コンピュータ 1 9 0 0 内の CPU 2 0 0 0 が使用するプログラム及びデータを格納する。CD-ROM ドライブ 2 0 6 0 は、CD-ROM 2 0 9 5 からプログラム又はデータを読み取り、RAM 2 0 2 0 を介してハードディスクドライブ 2 0 4 0 に提供する。

30

【 0 0 7 2 】

また、入出力コントローラ 2 0 8 4 には、ROM 2 0 1 0 と、フレキシブルディスク・ドライブ 2 0 5 0、及び入出力チップ 2 0 7 0 の比較的低速な入出力装置とが接続される。ROM 2 0 1 0 は、コンピュータ 1 9 0 0 が起動時に実行するブート・プログラムおよびコンピュータ 1 9 0 0 のハードウェアに依存するプログラム等を格納する。フレキシブルディスク・ドライブ 2 0 5 0 は、フレキシブルディスク 2 0 9 0 からプログラム又はデータを読み取り、RAM 2 0 2 0 を介してハードディスクドライブ 2 0 4 0 に提供する。入出力チップ 2 0 7 0 は、フレキシブルディスク・ドライブ 2 0 5 0 および、例えばパラレル・ポート、シリアル・ポート、キーボード・ポート、マウス・ポート等を介して各種の入出力装置を接続する。

40

【 0 0 7 3 】

RAM 2 0 2 0 を介してハードディスクドライブ 2 0 4 0 に提供されるプログラムは、フレキシブルディスク 2 0 9 0、CD-ROM 2 0 9 5、又は IC カード等の記録媒体に格納されて利用者によって提供される。プログラムは、記録媒体から読み出され、RAM 2 0 2 0 を介してコンピュータ 1 9 0 0 内のハードディスクドライブ 2 0 4 0 にインストールされ、CPU 2 0 0 0 において実行される。

【 0 0 7 4 】

コンピュータ 1 9 0 0 にインストールされ、コンピュータ 1 9 0 0 を複数の AD コンバータ 2 0 を制御する制御装置として機能させるプログラムは、複数の振幅依存特性補正モジュールと、合成モジュールと、クロック出力モジュールと、測定モジュールとを備える

50

。これらのプログラム又はモジュールは、CPU 2000等に働きかけて、コンピュータ1900を、複数の振幅依存特性補正部22、合成部24、クロック出力部26および測定部28としてそれぞれ機能させる。また、コンピュータ1900を複数のADコンバータ20を制御する制御装置として機能させるプログラムは、周波数依存特性補正モジュールを更に備えてもよい。この場合、これらのプログラム又はモジュールは、CPU 2000等に働きかけて、コンピュータ1900を、複数の周波数依存特性補正部60として更に機能させる。

【0075】

以上に示したプログラム又はモジュールは、外部の記憶媒体に格納されてもよい。記憶媒体としては、フレキシブルディスク2090、CD-ROM 2095の他に、DVDおよびCD等の光学記録媒体、MO等の光磁気記録媒体、テープ媒体、ICカード等の半導体メモリ等を用いることができる。また、専用通信ネットワークおよびインターネットに接続されたサーバシステムに設けたハードディスク又はRAM等の記憶装置を記録媒体として使用し、ネットワークを介してプログラムをコンピュータ1900に提供してもよい。

10

【0076】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

20

【図面の簡単な説明】

【0077】

【図1】図1は、本発明の実施形態に係るアナログデジタル変換装置10の構成の一例を示す。

【図2】図2は、各ADコンバータ20に与えられるサンプリングクロックの一例を示す。

【図3】図3は、各ADコンバータ20の非線形特性の違いが、当該アナログデジタル変換装置10が出力する出力信号に与える影響について説明するための図を示す。

【図4】図4は、本発明の実施形態に係る振幅依存特性補正部22の構成の一例を示す。

【図5】図5は、ADコンバータ20の非線形特性の一例を示す。

30

【図6】図6は、補正係数を算出するためにADコンバータ20に与える測定信号の一例を示す。

【図7】図7は、本発明の実施形態の第1変形例に係るアナログデジタル変換装置10の構成を示す。

【図8】図8は、本発明の実施形態の第2変形例に係るアナログデジタル変換装置10の構成を示す。

【図9】図9は、4個のADコンバータを備えるインターリーブ型のアナログデジタル変換装置に、単一周波数の入力信号を与えた場合に出力される出力信号の周波数特性のシミュレーション結果を示す。

【図10】図10は、4個のADコンバータと、各ADコンバータの周波数特性を補正する4個の補正部を備えたインターリーブ型のアナログデジタル変換装置に、単一周波数の入力信号を与えた場合に出力される出力信号の周波数特性のシミュレーション結果を示す。

40

【図11】図11は、図7の本実施形態の変形例に係るアナログデジタル変換装置10に、単一周波数の入力信号を与えた場合に出力される出力信号の周波数特性のシミュレーション結果を示す。

【図12】図12は、本発明の実施形態に係るコンピュータ1900のハードウェア構成の一例を示す。

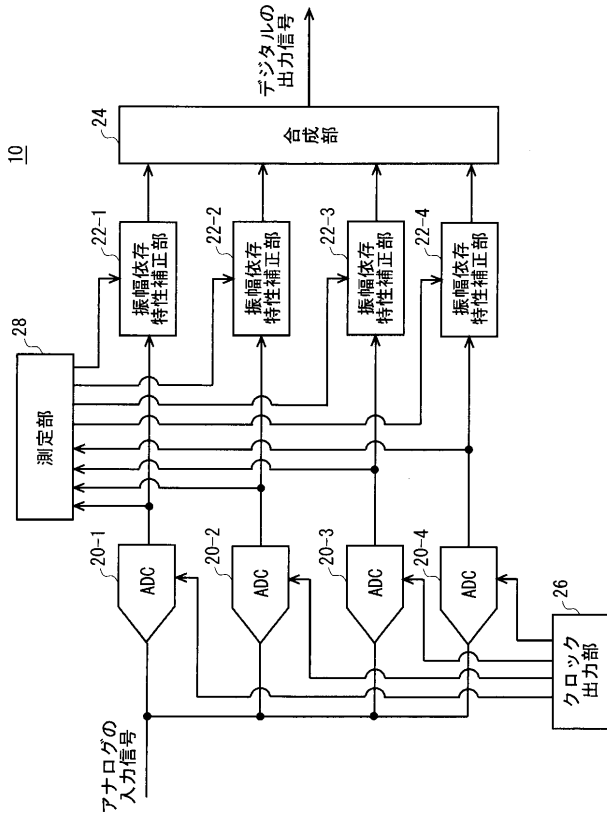
【符号の説明】

【0078】

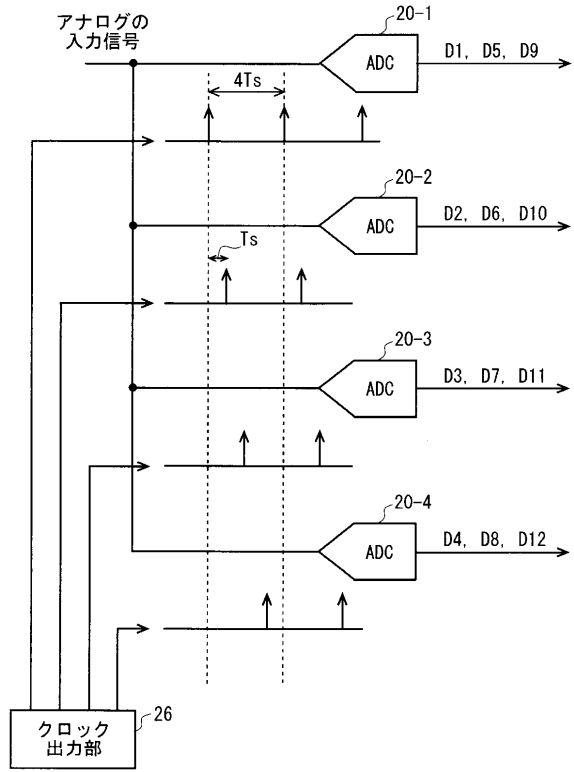
50

1 0	アナログデジタル変換装置	
2 0	A Dコンバータ	
2 2	振幅依存特性補正部	
2 4	合成部	
2 6	クロック出力部	
2 8	測定部	
4 0	複素数化部	
4 2	複素補正部	
4 4	実数化部	
5 0	テーブル	10
5 2	係数出力部	
5 4	複素乗算部	
6 0	周波数依存特性補正部	
1 9 0 0	コンピュータ	
2 0 0 0	C P U	
2 0 1 0	R O M	
2 0 2 0	R A M	
2 0 3 0	通信インターフェイス	
2 0 4 0	ハードディスクドライブ	
2 0 5 0	フレキシブルディスク・ドライブ	20
2 0 6 0	C D - R O Mドライブ	
2 0 7 0	入出力チップ	
2 0 7 5	グラフィック・コントローラ	
2 0 8 0	表示装置	
2 0 8 2	ホスト・コントローラ	
2 0 8 4	入出力コントローラ	
2 0 9 0	フレキシブルディスク	
2 0 9 5	C D - R O M	

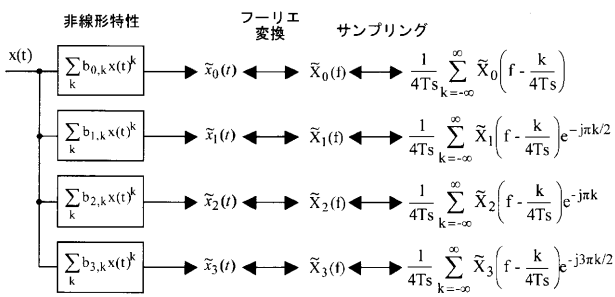
【図1】



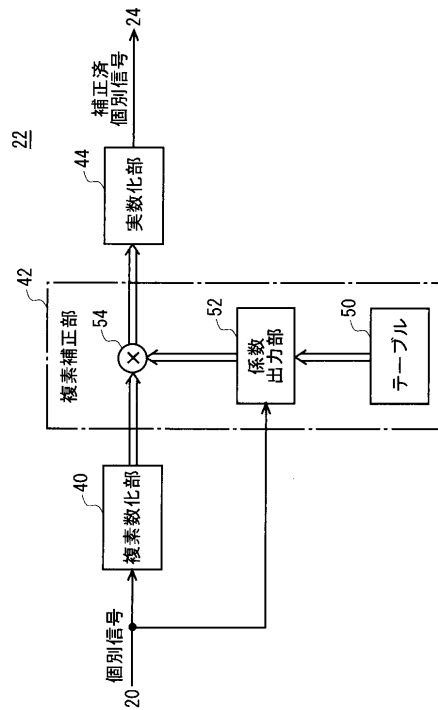
【図2】



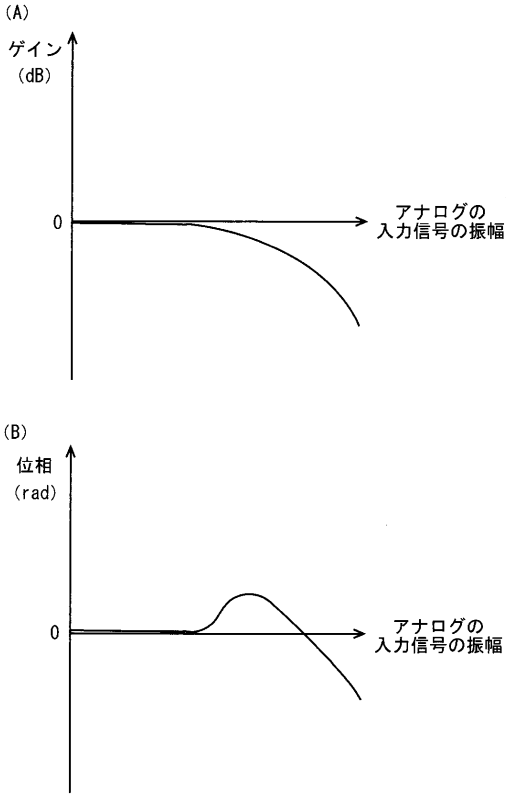
【図3】



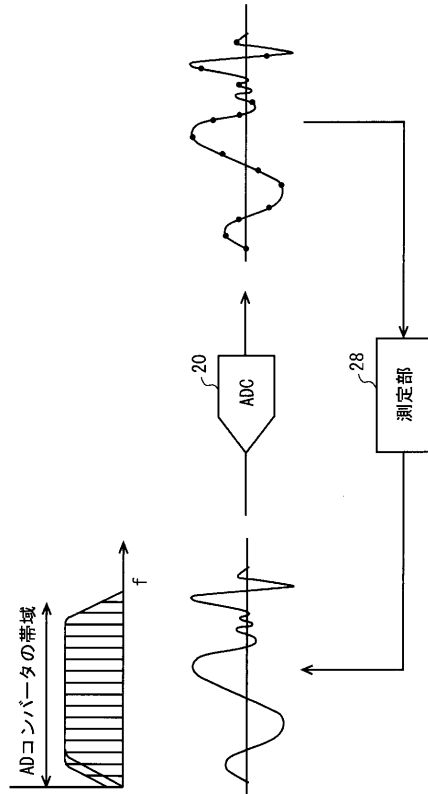
【図4】



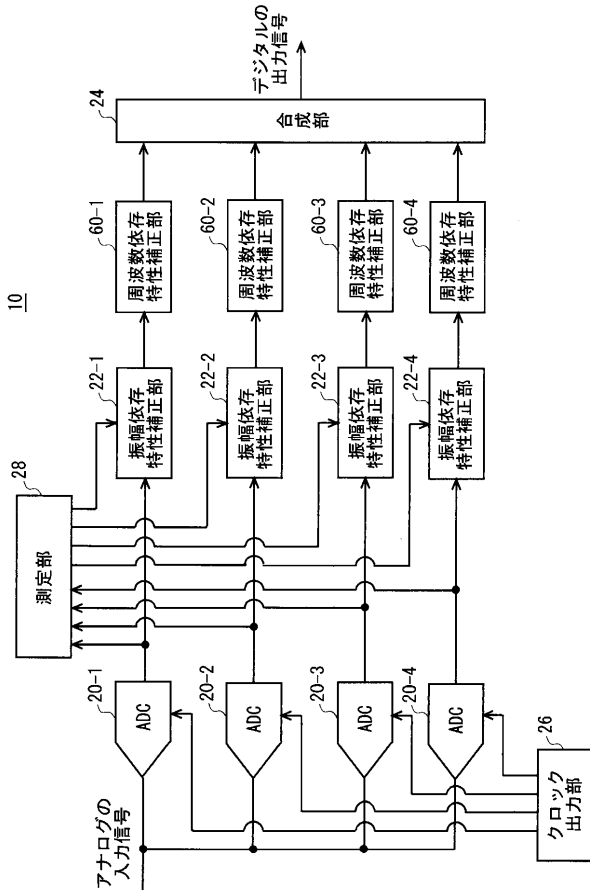
【図5】



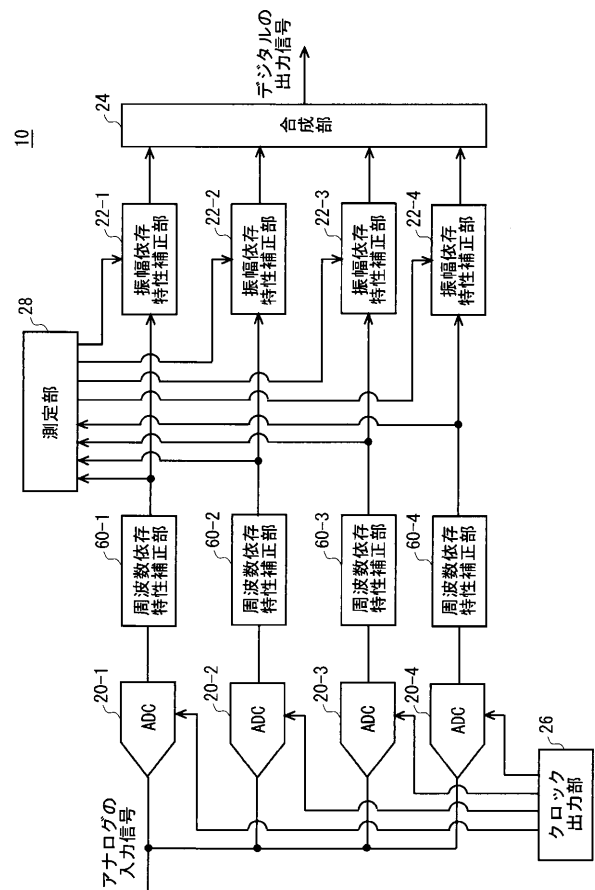
【図6】



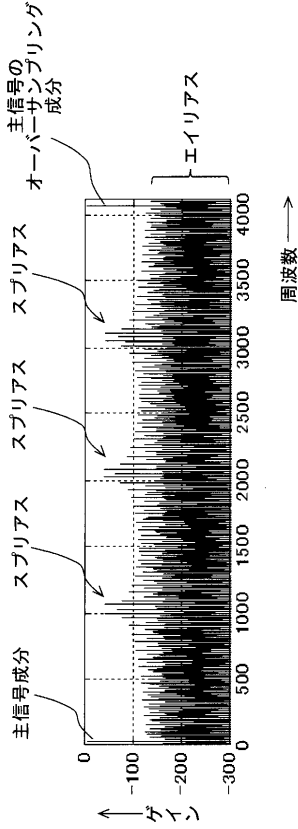
【図7】



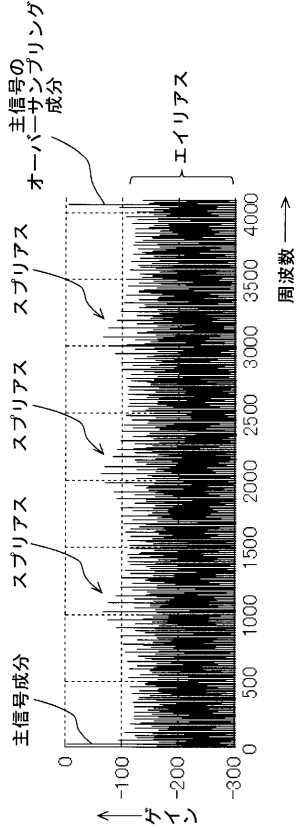
【図8】



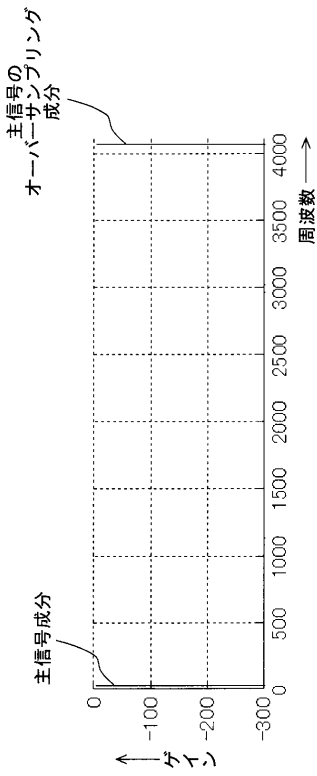
【 図 9 】



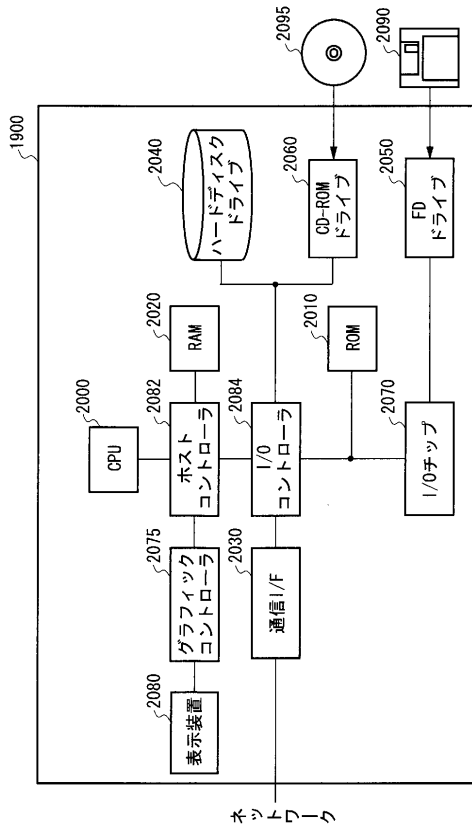
【 図 10 】



【 図 11 】



【 図 12 】



フロントページの続き

- (72)発明者 田浦 哲也
群馬県桐生市天神町一丁目5 - 1 国立大学法人群馬大学内
- (72)発明者 鈴木 孝秀
群馬県桐生市天神町一丁目5 - 1 国立大学法人群馬大学内
- (72)発明者 宮島 広行
群馬県桐生市天神町一丁目5 - 1 国立大学法人群馬大学内
- Fターム(参考) 5J022 AA01 BA02 BA04 CB06 CC03 CE01