

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-189215

(P2009-189215A)

(43) 公開日 平成21年8月20日(2009.8.20)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO2M 3/155 (2006.01)</b>	HO2M 3/155 H	5H730
<b>HO3F 3/24 (2006.01)</b>	HO3F 3/24	5J500
<b>HO3F 1/02 (2006.01)</b>	HO3F 1/02	
	HO2M 3/155 W	

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2008-29333 (P2008-29333)  
 (22) 出願日 平成20年2月8日(2008.2.8)

(71) 出願人 000002130  
 住友電気工業株式会社  
 大阪府大阪市中央区北浜四丁目5番33号  
 (74) 代理人 100088155  
 弁理士 長谷川 芳樹  
 (74) 代理人 100092657  
 弁理士 寺崎 史朗  
 (74) 代理人 100113435  
 弁理士 黒木 義樹  
 (74) 代理人 100108257  
 弁理士 近藤 伊知良  
 (74) 代理人 100124800  
 弁理士 諏澤 勇司

最終頁に続く

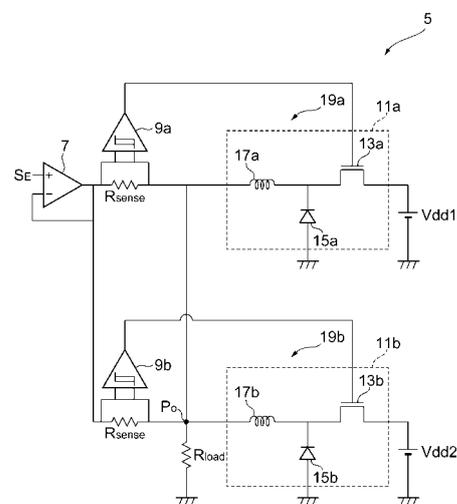
(54) 【発明の名称】 包絡線追跡電源回路及びそれを含む高周波増幅器

(57) 【要約】

【課題】 広帯域な包絡線を有する高周波信号に対しても効率を高く維持すること。

【解決手段】 この包絡線追跡電源回路5は、高周波信号の包絡線に応じた出力電圧を生成する電源回路であって、包絡線信号が入力されて、該包絡線信号  $S_E$  に応じた電圧を出力するボルテージフォロア回路7と、ボルテージフォロア回路7の出力と出力端子  $P_O$  との間に並列に接続された2つの並列抵抗  $R_{sense}$  と、並列抵抗  $R_{sense}$  におけるそれぞれの電圧降下を検出して、該電圧降下に応じた電圧を生成するヒステリシスコンパレータ9a, 9bと、ヒステリシスコンパレータ9a, 9bのそれぞれが出力する電圧に応じてスイッチングして、出力端子  $P_O$  に電圧を出力するスイッチングコンバータ11a, 11bとを備える。

【選択図】 図7



**【特許請求の範囲】****【請求項 1】**

高周波信号の包絡線に応じた出力電圧を生成する包絡線追跡電源回路であって、  
前記包絡線に対応する包絡線信号が入力されて、該包絡線信号に応じた電圧を出力する  
ボルテージフォロア回路部と、

前記ボルテージフォロア回路の出力と前記出力電圧の出力端子との間に並列に接続され  
た第 1 及び第 2 の並列抵抗と、

前記第 1 及び第 2 の並列抵抗におけるそれぞれの電圧降下を検出して、該電圧降下に  
応じた電圧を生成する第 1 及び第 2 のヒステリシスコンパレータ部と、

前記第 1 及び第 2 のヒステリシスコンパレータ部のそれぞれが出力する電圧に応じてス  
イッチングして、前記出力端子に電圧を出力する第 1 及び第 2 のスイッチングコンバー  
タ部と、

を備えることを特徴とする包絡線追跡電源回路。

**【請求項 2】**

前記第 1 及び第 2 のスイッチングコンバータ部は、それぞれ、前記第 1 及び第 2 のヒス  
テリシスコンパレータ部の出力する電圧に応じてオン/オフする第 1 及び第 2 のスイ  
ッチと、前記第 1 及び第 2 のスイッチを流れる電流を受ける第 1 及び第 2 のインダクタ  
とを有し、

前記第 1 のインダクタのインダクタンスは、前記第 2 のインダクタのインダクタンスよ  
りも小さい、

ことを特徴とする請求項 1 記載の包絡線追跡電源回路。

**【請求項 3】**

前記第 1 のヒステリシスコンパレータ部のヒステリシス幅は、前記第 2 のヒステリシス  
コンパレータ部のヒステリシス幅よりも大きい、

ことを特徴とする請求項 2 記載の包絡線追跡電源回路。

**【請求項 4】**

請求項 1 ~ 3 のいずれか 1 項に記載の包絡線追跡電源回路と、

前記包絡線追跡電源回路の前記出力端子からの出力電圧の供給を受けて、前記高周波信  
号を増幅する増幅器と、

を備えることを特徴とする高周波増幅器。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、包絡線追跡電源回路及びそれを含む高周波増幅器に関するものである。

**【背景技術】****【0002】**

近年、移動通信用の無線基地局等において使用される高周波増幅器の高効率化、および  
広帯域化に対する要望が高まっている。高周波パワーアンプの効率化を図るための電源回  
路の一例としては、高周波増幅器に入力される無線信号の包絡線に追従して高周波増幅器  
に印加する電源電圧を変化させる包絡線追跡電源回路が知られている（下記非特許文献 1  
~ 4 参照）。包絡線追跡電源回路は、パワーアンプの入力信号の包絡線に対応する信号が  
入力され、広帯域な電源であるオペアンプを含む部分と、狭帯域であるがオペアンプに比  
較して高効率な電源であるスイッチングコンバータを含む部分とからなる。このような包  
絡線追跡電源回路は、WCDMA（Wideband Code Division Multiple Access）やOFDM（  
Orthogonal Frequency Division Multiplexing）などの通信方式に使用する場合であって  
、平均電力に対してピーク電力が高い信号を増幅する無線基地局用パワーアンプとして使  
用する場合に効果的である。

**【非特許文献 1】** D. F. Kimball, et al., "High-Efficiency Envelope-Tracking W-CDMA  
Base-Station Amplifier Using GaN HFETs", IEEE Trans. on Microwave Theory and Te

10

20

30

40

50

chniques, vol.54, no.11, November 2006

【非特許文献2】F. Wang, "High Efficiency Linear Envelope Tracking and Envelope Elimination and Restoration Power Amplifier for WLAN OFDM Applications", Ph.D.Dissertation, University of California, San Diego, 2006

【非特許文献3】P. Draxler, S. Lanfranco, et al., "High Efficiency Envelope Tracking LDMOS Power Amplifier for W-CDMA", IEEE MTT-S International Microwave Symposium, pp.1534-1537, June 2006

【非特許文献4】P. Asbeck, D. Kimball, et al., "Next Generation High-Efficiency RF Transmitter Technology for Basestations", Extended Abstracts of 2007 International Conference on Solid State Devices and Materials, pp. 146-147, Tsukuba, September 2007

10

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、一般に入力される包絡線信号のスルーレートは広く分布しており、上述した従来の包絡線追跡電源回路においてはスルーレートの平均値に対して最適化されるように設計されているため、平均スルーレートから外れるような多くの時間帯では効率が低下してしまう。すなわち、包絡線信号のスルーレートがスイッチングコンバータで対応できるスルーレートを越えた場合、オペアンプから全ての交流電流を賄うため効率が低下する。これに対して、包絡線信号のスルーレートがスイッチングコンバータで対応できるスルーレートを下回る場合、スイッチングコンバータを平均スルーレートに合わせて設計した分だけ効率が低下しており、どんなに包絡線信号のスルーレートが小さくてもその低い効率が一定に保たれてしまう。

20

【0004】

そこで、本発明は、かかる課題に鑑みて為されたものであり、広帯域な包絡線を有する高周波信号に対しても効率を高く維持することが可能な包絡線追跡電源回路及び高周波増幅器を提供することを目的とする。

【課題を解決するための手段】

【0005】

上記課題を解決するため、本発明の包絡線追跡電源回路は、高周波信号の包絡線に応じた出力電圧を生成する包絡線追跡電源回路であって、包絡線に対応する包絡線信号が入力されて、該包絡線信号に応じた電圧を出力するボルテージフォロア回路部と、ボルテージフォロア回路の出力と出力電圧の出力端子との間に並列に接続された第1及び第2の並列抵抗と、第1及び第2の並列抵抗におけるそれぞれの電圧降下を検出して、該電圧降下に応じた電圧を生成する第1及び第2のヒステリシスコンパレータ部と、第1及び第2のヒステリシスコンパレータ部のそれぞれが出力する電圧に応じてスイッチングして、出力端子に電圧を出力する第1及び第2のスイッチングコンバータ部と、を備える。

30

【0006】

このような包絡線追跡電源回路によれば、ボルテージフォロア回路部から第1の並列抵抗を介して出力される電流と、その電流の第1のヒステリシスコンパレータ部による検出に応じてスイッチングする第1のスイッチングコンバータ部から出力される電流と、ボルテージフォロア回路部から第2の並列抵抗を介して出力される電流と、その電流の第2のヒステリシスコンパレータ部による検出に応じてスイッチングする第2のスイッチングコンバータ部から出力される電流とが合成されて出力端子に出力される。これにより、出力端子には包絡線信号のレベルに応じた出力が得られるとともに、第1のヒステリシスコンパレータ部と第1のスイッチングコンバータ部とからなる回路部と、第2のヒステリシスコンパレータ部と第2のスイッチングコンバータ部とからなる回路部とを包絡線信号の帯域に対する応答特性が異なるように設計することで、2つの回路部を広い帯域で補完しながら動作させることができる。その結果、広帯域な包絡線入力に対して全体の効率を高く維持することができる。

40

50

## 【 0 0 0 7 】

第 1 及び第 2 のスイッチングコンバータ部は、それぞれ、第 1 及び第 2 のヒステリシスコンパレータ部の出力する電圧に応じてオン/オフする第 1 及び第 2 のスイッチと、第 1 及び第 2 のスイッチを流れる電流を受ける第 1 及び第 2 のインダクタとを有し、第 1 のインダクタのインダクタンスは、第 2 のインダクタのインダクタンスよりも小さい、ことが好ましい。

## 【 0 0 0 8 】

この場合、第 1 のスイッチングコンバータ部は包絡線に対して応答する帯域が広くなる一方、第 2 のスイッチングコンバータ部は包絡線に対して応答する帯域が狭いが、第 1 のスイッチングコンバータ部に比較して効率が高くなる。その結果、包絡線のスルーレートに対応して第 1 及び第 2 のスイッチングコンバータ部が補完しながら出力電流を供給するので、ボルテージフォロア回路部からの出力電流が増大することがなく、広帯域な包絡線入力に対して全体の効率を高く維持することができる。

10

## 【 0 0 0 9 】

また、第 1 のヒステリシスコンパレータ部のヒステリシス幅は、第 2 のヒステリシスコンパレータ部のヒステリシス幅よりも大きい、ことも好ましい。

## 【 0 0 1 0 】

かかる構成を採れば、包絡線のスルーレートが大きいときに動作する第 1 のスイッチングコンバータ部のスイッチング周波数と、包絡線のスルーレートが小さいときに動作する第 2 のスイッチングコンバータ部のスイッチング周波数とを近づけることができるので、スイッチングコンバータを構成する回路素子の共通化により回路設計を容易にすることができる。

20

## 【 0 0 1 1 】

或いは、本発明の高周波増幅器は、上述した包絡線追跡電源回路と、包絡線追跡電源回路の出力端子からの出力電圧の供給を受けて、高周波信号を増幅する増幅器と、を備える。このような高周波増幅器によれば、広帯域な包絡線を有する高周波信号入力に対して全体の効率を高く維持することができる。

## 【 発明の効果 】

## 【 0 0 1 2 】

本発明の包絡線追跡電源回路によれば、広帯域な包絡線を有する高周波信号に対しても効率を高く維持することができる。

30

## 【 発明を実施するための最良の形態 】

## 【 0 0 1 3 】

以下、図面を参照しつつ本発明に高周波増幅器の好適な実施形態について詳細に説明する。なお、図面の説明においては同一又は相当部分には同一符号を付し、重複する説明を省略する。

## 【 0 0 1 4 】

## [ 第 1 実施形態 ]

図 1 は、本発明の好適な一実施形態にかかる高周波増幅器 1 の概略構成を示す回路図である。同図に示す高周波増幅器 1 は、移動通信用の無線基地局において無線信号を増幅するためのものであり、包絡線検出部 3 と包絡線追跡電源回路 5 とパワーアンプ 4 とによって構成されている。

40

## 【 0 0 1 5 】

パワーアンプ 4 は、包絡線追跡電源回路 5 からの電力の供給を受けて、入力された高周波の無線信号（以下、RF 信号という）を増幅して出力する。包絡線検出部 3 は、検波等により包絡線を検出し包絡線信号を包絡線追跡電源回路 5 に入力する。図 2 には、パワーアンプ 4 の出力 RF 信号の電圧  $S_{out}$  及び包絡線追跡電源回路 5 の出力電圧  $S_{out1}$  の時間変化の一例を示す。このように、包絡線追跡電源回路 5 は、RF 信号の包絡線の時間変化に応じた出力電圧を生成する。これにより、パワーアンプ 4 に固定電圧の電源回路を接続した場合に比較して、全体の消費電力を削減することが可能になる。

50

## 【 0 0 1 6 】

以下、本実施形態にかかる包絡線追跡電源回路5の構成を説明する前に、包絡線追跡方式の原理について説明する。図3は、包絡線追跡方式の原理を説明するための基本回路図である。

## 【 0 0 1 7 】

包絡線追跡方式の基本回路905は、包絡線信号 $S_E$ が入力されるオペアンプからなるボルテージフォロア回路907と、ボルテージフォロア回路907と基本回路905の出力との間に接続された抵抗素子 $R_{s e n s e}$ と、抵抗素子 $R_{s e n s e}$ における電圧降下を検出してその両端の電位を比較するヒステリシスコンパレータ909と、このヒステリシスコンパレータ909の出力を受けてスイッチングするスイッチングコンバータ911によって構成されている。スイッチングコンバータ911は、ドレイン端子にバイアス電圧 $V_{dd}$ が印加され、ゲート端子にヒステリシスコンパレータ909の出力が接続されたパワーMOSFET等の半導体スイッチ913と、アノード端子が接地され、カソード端子が半導体スイッチ913のソース端子に接続されたダイオード915と、半導体スイッチ913のソース端子と基本回路905の出力との間に接続されたインダクタ917とから構成されている。同図においては、パワーアンプ4を負荷抵抗 $R_{l o a d}$ に等価的に置き換えている。

10

## 【 0 0 1 8 】

このような基本回路905は、ボルテージフォロア回路907から負荷抵抗 $R_{l o a d}$ に供給される電流と、スイッチングコンバータ911から負荷抵抗 $R_{l o a d}$ に供給される電流が合成されることによって、包絡線信号 $S_E$ に対応した出力電圧を負荷抵抗 $R_{l o a d}$ に生成して出力する。

20

## 【 0 0 1 9 】

具体的には、ヒステリシスコンパレータ909の出力電圧がハイであり半導体スイッチ913がオン状態にある場合は、スイッチングコンバータ911からの電流が増加し、それに伴ってボルテージフォロア回路907から負荷抵抗 $R_{l o a d}$ に流れる電流が減少する。その結果、抵抗素子 $R_{s e n s e}$ の電圧降下が低下してヒステリシスコンパレータ909の出力がローになることにより、半導体スイッチ913がオフ状態となる。半導体スイッチ913がオフ状態にある場合は、スイッチングコンバータ911からの電流が減少し、それに伴ってボルテージフォロア回路907から負荷抵抗 $R_{l o a d}$ に流れる電流が増加する。その結果、抵抗素子 $R_{s e n s e}$ の電圧降下が上昇してヒステリシスコンパレータ909の出力電圧がハイになることにより、半導体スイッチ913がオン状態となる。

30

## 【 0 0 2 0 】

上記のような動作を繰り返すことにより、スイッチングコンバータ911における出力電圧の高周波成分(リップル)がボルテージフォロア回路907の出力電圧によって補完(キャンセル)されて、包絡線信号 $S_E$ に対応した出力電圧が負荷抵抗 $R_{l o a d}$ に生成される。このとき、オペアンプからなるボルテージフォロア回路907は、広帯域であるが低効率な電源である一方、スイッチングコンバータ911は、狭帯域であるが高効率な電源である。ここで、図4に示すように、WCDMAの移動通信方式における包絡線信号のスペクトル分布は、直流成分を含む低周波帯に集中している。従って、包絡線の直流成分および低周波成分に対しては、高効率なスイッチングコンバータ911から電力を供給し、包絡線の高周波成分に対しては、広帯域なボルテージフォロア回路907から電力を供給することにより、電源回路全体で効率を維持する。

40

## 【 0 0 2 1 】

次に、基本回路905の動作について各回路部が出力する信号波形を参照しながら、より詳細に説明する。今、基本回路905のインダクタ917のインダクタンスを $L$ 、ヒステリシスコンパレータ909のヒステリシス幅を $h$ とする。

## 【 0 0 2 2 】

図5には、(a)スイッチングコンバータ911からの出力電圧 $V_o(t)$ 、及び(b)

50

スイッチングコンバータ911からの出力電流 $I_o(t)$ を簡略化して示している。ここで、図5(a)におけるDはデューティ比であり、包絡線信号の直流成分を電源電圧 $V_{dd}$ で除した値を意味している。このように、時間 $t=0$ で半導体スイッチ913がオンすると出力電流 $I_o$ が増え始め、ヒステリシスコンパレータ909のヒステリシス幅 $h$ によって決まる上限値 $h/R_{sense}$ に達すると、ヒステリシスコンパレータ909の出力が反転し、半導体スイッチ913がオフになる(時間 $t=T_1$ )。半導体スイッチ913がオフになると、スイッチングコンバータ911からの出力電流 $I_o$ が減り始め、ヒステリシス幅 $h$ によって決まる下限値 $-h/R_{sense}$ に達すると、ヒステリシスコンパレータ909の出力が反転し、半導体スイッチ913がオンになる(時間 $t=T_2$ )。

#### 【0023】

図6は、基本回路905における包絡線信号 $S_E$ の電圧 $V_E$ 、ボルテージフォロア回路907からの出力電流 $I_{op}$ 、ヒステリシスコンパレータ909からの出力電圧 $V_c$ 、スイッチングコンバータ911の出力電流 $I_o$ 、及び負荷抵抗 $R_{load}$ への出力電流 $I_{out}$ の時間変化の測定結果を示している。このように、基本回路905は内部発振を起こすが、出力電流 $I_{out}$ においてはリップルが除去されている。このときのスイッチングコンバータ911のスイッチング周波数は、インダクタンス $L$ とヒステリシス幅 $h$ によって決まり、それぞれに反比例する。

#### 【0024】

次に、本実施形態にかかる包絡線追跡電源回路5の構成について説明する。図7は、包絡線追跡電源回路5の構成を示す回路図である。

#### 【0025】

同図に示すように、包絡線追跡電源回路5は、ヒステリシスコンパレータ及びスイッチングコンバータを含む回路を2系統有している。具体的には、包絡線追跡電源回路5は、包絡線信号 $S_E$ の電圧 $V_E$ に応じた電圧を出力するボルテージフォロア回路7と、ボルテージフォロア回路7の出力と負荷抵抗 $R_{load}$ に繋がる出力端子 $P_o$ との間に接続された2つの並列抵抗 $R_{sense}$ と、2つの並列抵抗 $R_{sense}$ のそれぞれに対応して設けられた2系統の電力発生部19a, 19bとを備えている。

#### 【0026】

この電力発生部19aは、ヒステリシスコンパレータ9aとスイッチングコンバータ11aとから構成されている。ヒステリシスコンパレータ9aは、その入力端子が一方の並列抵抗 $R_{sense}$ の両端に接続されて、その並列抵抗 $R_{sense}$ における電圧降下を検出して、その電圧降下に応じてハイ状態またはロー状態の電圧を生成する。なお、ヒステリシスコンパレータ9aは、ヒステリシス幅が $h_1$ に設定されている。

#### 【0027】

スイッチングコンバータ11aは、ヒステリシスコンパレータ9aの出力する電圧に応じてスイッチング駆動されることにより、出力端子 $P_o$ に電圧を出力する電源回路である。このスイッチングコンバータ11aは、ドレイン端子にバイアス電圧 $V_{dd1}$ が印加され、ゲート端子にヒステリシスコンパレータ9aの出力が接続されたパワーMOSFET等の半導体スイッチ13aと、アノード端子が接地され、カソード端子が半導体スイッチ13aのソース端子に接続されたダイオード15aと、半導体スイッチ13aのソース端子と出力端子 $P_o$ との間に接続されたインダクタ17aとから構成されている。半導体スイッチ13aは、ヒステリシスコンパレータ9aの出力電圧に応じてオン/オフし、インダクタ17aは、半導体スイッチ13aを流れる電流を受けてその電流の変化を抑制するように機能する。なお、インダクタ17aのインダクタンスは $L_1$ に設定されている。

#### 【0028】

また、電力発生部19bは、電力発生部19aと同様な構成を有し、他方の並列抵抗 $R_{sense}$ の両端に接続されたヒステリシスコンパレータ9bと、ヒステリシスコンパレータ9bによってスイッチング駆動されるスイッチングコンバータ11bとを備えている。スイッチングコンバータ11bは、ドレイン端子にバイアス電圧 $V_{dd2}$ が印加され、ゲート端子にヒステリシスコンパレータ9bの出力が接続された半導体スイッチ13bと

10

20

30

40

50

、アノード端子が接地され、カソード端子が半導体スイッチ 13 b のソース端子に接続されたダイオード 15 b と、半導体スイッチ 13 b のソース端子と出力端子 P<sub>o</sub> との間に接続されたインダクタ 17 b とから構成されている。なお、ヒステリシスコンパレータ 9 b のヒステリシス幅 h<sub>2</sub> はヒステリシスコンパレータ 9 a のヒステリシス幅 h<sub>1</sub> よりも小さい値に設定されており、インダクタ 17 b のインダクタンス L<sub>2</sub> は、インダクタ 17 a のインダクタンス L<sub>1</sub> よりも大きい値に設定されている。

【0029】

以下、本実施形態にかかる高周波増幅器 1 の作用効果について、基本回路 905 を用いた場合と比較しながら述べる。

【0030】

基本回路 905 を用いる場合に回路設計時に調整可能なパラメータとしては、インダクタンス L とヒステリシス幅 h が考えられる。ここで、負荷抵抗 R<sub>load</sub> への電流の供給はなるべくスイッチングコンバータから行う方が効率が良いので、インダクタンス L を小さくすれば帯域を広く確保することができる。しかしながら、インダクタンス L を小さくするとスイッチング周波数が上がってしまい、スイッチングコンバータにおける上限値を超えてしまう場合がある。これに対して、L の値に対応してヒステリシス幅 h を大きくするとボルテージフォロア回路から供給する電流が増加して効率が低下する。従って、回路全体の効率と帯域とはトレードオフの関係になっていることがわかる。

【0031】

そこで、基本回路 905 を用いる場合は、包絡線信号 S<sub>E</sub> の平均スルーレートとスイッチングコンバータのスルーレートが一致するときが最も効率が高いという条件を利用して、下記式 (1) ;

【数 1】

$$L_{match} = \frac{2(1-D)V_{S\_dc} \cdot R_{load}}{|\Delta V_S(t)/\Delta t|} \quad \dots(1)$$

により、インダクタンス L の最適値を決定する。式 (1) において、V<sub>s\_dc</sub> は、包絡線信号 S<sub>E</sub> の直流成分を示し、D は、V<sub>s\_dc</sub> / V<sub>dd</sub> で計算される平均デューティ比を示し、分母は、包絡線信号 S<sub>E</sub> の時間変化量を平均化したものを示している。また、このときのスイッチング周波数は、下記式 (2) ;

【数 2】

$$f_{sw} = \frac{R_{sense}}{L} \cdot \frac{V_{dd}}{2h} \cdot D \cdot \left( 1 - D \cdot \frac{V_{s\_rms}^2}{V_{s\_dc}^2} \right) \quad \dots(2)$$

により表される。式 (2) において、V<sub>s\_rms</sub> は、包絡線信号 S<sub>E</sub> の 2 乗平均を示している。これにより、ヒステリシス幅 h 以外は既知であるので、スイッチング周波数を決めるとヒステリシス幅 h の最適値を決定できる。

【0032】

上記のような設計手法を用いてヒステリシス幅 h 及びインダクタンス L を設計した場合でも、包絡線信号 S<sub>E</sub> のスルーレートは広く分布しているので (図 4 参照)、基本回路 905 は平均スルーレートに対してのみ最適化されているだけであり、平均スルーレートが

ら外れる多くの時間帯では効率が大幅に低下する。また、包絡線信号  $S_E$  のスルーレートがスイッチングコンバータのスルーレートを下回る場合は、広帯域にするためにインダクタンス  $L$  を小さくした分だけ効率が低下しており、入力スルーレートがどんなに小さくてもその低い効率で一定に保たれてしまう。

#### 【0033】

それに対して、本実施形態の包絡線追跡電源回路5においては、ヒステリシスコンパレータ9aとスイッチングコンバータ11aとからなる電力発生部19aと、ヒステリシスコンパレータ9bとスイッチングコンバータ11bとからなる電力発生部19bとを、包絡線信号  $S_E$  の帯域に対する応答特性が異なるように設計することで、2つの電力発生部19a, 19bを広い帯域で互いに補完しながら動作させることができる。その結果、広帯域な包絡線入力に対して全体の効率を高く維持することができる。

10

#### 【0034】

すなわち、電力発生部19aのインダクタンス  $L_1$  は電力発生部19bのインダクタンス  $L_2$  よりも小さく、電力発生部19aのヒステリシス幅  $h_1$  は、電力発生部19bのヒステリシス幅  $h_2$  よりも大きくなっている。これにより、電力発生部19aは、広帯域で低効率な電源として動作し、電力発生部19bは、狭帯域で高効率な電源として動作するとともに、それぞれのスイッチング周波数を近づけることもできる。

#### 【0035】

図8は、包絡線信号  $S_E$  のスルーレートが低い場合の包絡線追跡電源回路5における出力波形の測定結果を示す図であり、 $I_{Op}$  はボルテージフォロア回路7からの出力電流、 $V_{C1}$ ,  $V_{C2}$  はそれぞれヒステリシスコンパレータ9a, 9bからの出力電圧、 $I_{O1}$ ,  $I_{O2}$  はスイッチングコンバータ11a, 11bの出力電流を示している。このように、動作開始から時間が経過するとインダクタンスが大きくヒステリシス幅が小さい狭帯域/高効率の電力発生部19bのみの動作に切り替わることが分かる。その際、インダクタンスが小さくヒステリシス幅が大きい広帯域/低効率の電力発生部19aは動作しなくなる。

20

#### 【0036】

一方、図9は、包絡線信号  $S_E$  のスルーレートが高い場合の包絡線追跡電源回路5における出力波形の測定結果を示す図であり、この場合は電力発生部19a, 19bの両方が動作するが、出力電流が大きいのはインダクタンスが小さくヒステリシス幅の大きい電力発生部19aのほうになる。

30

#### 【0037】

これらの測定結果を見てもわかるように、入力スルーレートが小さいときは狭帯域/高効率のスイッチングコンバータに切り替え、入力スルーレートが大きいときは広帯域なスイッチングコンバータが動作して最も低効率なボルテージフォロア回路からの電流が増大することを防げるので、入力スルーレートによらず一定の低効率となる基本回路905に比較して、効率の大幅な改善が実現される。

#### 【0038】

なお、本発明は、前述した実施形態に限定されるものではない。例えば、本実施形態の包絡線追跡電源回路5は2系統の電力発生部19a, 19bを備えていたが、インダクタンス及びヒステリシス幅を多段階に変化させた3系統以上の電力発生部を備えていてもよい。

40

#### 【0039】

また、本実施形態の電力発生部19a, 19bは、インダクタンス  $L_1$  がインダクタンス  $L_2$  より小さく、ヒステリシス幅  $h_1$  がヒステリシス幅  $h_2$  よりも大きければ、様々なインダクタンス及びヒステリシス幅に設定してもよいが、スイッチング周波数を近づけて半導体スイッチ13a, 13b等に同一のデバイスを採用して設計を容易にするという点では、インダクタンス  $L$  とヒステリシス幅  $h$  との積がほぼ同一となるように設定することが好ましい。

#### 【図面の簡単な説明】

50

【 0 0 4 0 】

【 図 1 】 本 発 明 の 好 適 な 一 実 施 形 態 に か か る 高 周 波 増 幅 器 の 概 略 構 成 を 示 す 回 路 図 で あ る 。

【 図 2 】 図 1 の パ ワ ー ア ンプ の 出 力 R F 信 号 の 電 圧 及 び 包 絡 線 追 跡 電 源 回 路 の 出 力 電 圧 の 時 間 変 化 を 示 す グ ラ フ で あ る 。

【 図 3 】 包 絡 線 追 跡 方 式 の 原 理 を 説 明 す る た め の 基 本 回 路 図 で あ る 。

【 図 4 】 W C D M A の 移 動 通 信 方 式 に お け る 包 絡 線 信 号 の ス ペ ク ト ル 分 布 を 示 す グ ラ フ で あ る 。

【 図 5 】 ( a ) は 、 図 3 の ス イ ッ チ ング コ ン バ ー タ か ら の 出 力 電 圧 の 時 間 変 化 を 示 す グ ラ フ 、 ( b ) は 、 図 3 の ス イ ッ チ ング コ ン バ ー タ か ら の 出 力 電 流 の 時 間 変 化 を 示 す グ ラ フ で あ る 。

10

【 図 6 】 図 3 の 基 本 回 路 に お け る 入 出 力 波 形 を 示 す グ ラ フ で あ る 。

【 図 7 】 図 1 の 包 絡 線 追 跡 電 源 回 路 の 構 成 を 示 す 回 路 図 で あ る 。

【 図 8 】 図 7 の 包 絡 線 追 跡 電 源 回 路 に お け る 出 力 波 形 を 示 す グ ラ フ で あ る 。

【 図 9 】 図 7 の 包 絡 線 追 跡 電 源 回 路 に お け る 出 力 波 形 を 示 す グ ラ フ で あ る 。

【 符 号 の 説 明 】

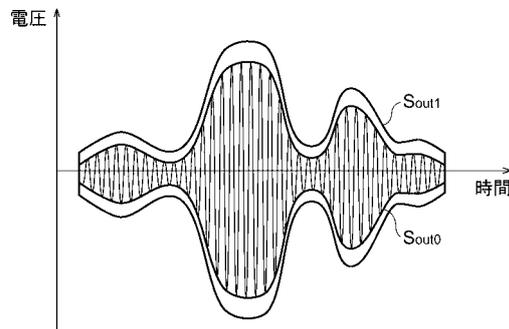
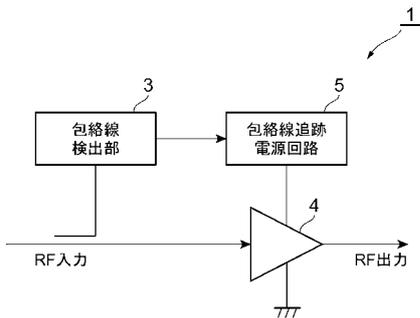
【 0 0 4 1 】

1 ... 高 周 波 増 幅 器 、 5 ... 包 絡 線 追 跡 電 源 回 路 、 7 ... ボ ル テ ー ジ フ ォ ロ ア 回 路 、 9 a , 9 b ... ヒ ス テ リ シ ス コ ン パ レ ー タ 、 1 1 a , 1 1 b ... ス イ ッ チ ング コ ン バ ー タ 、 1 3 a , 1 3 b ... 半 導 体 ス イ ッ チ 、 1 7 a , 1 7 b ... イ ン ダ ク タ 、 1 9 a , 1 9 b ... 電 力 発 生 部 、 R s e n s e ... 並 列 抵 抗 。

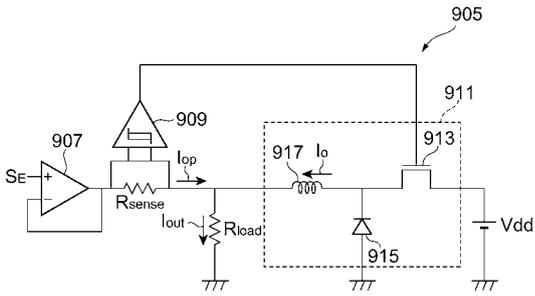
20

【 図 1 】

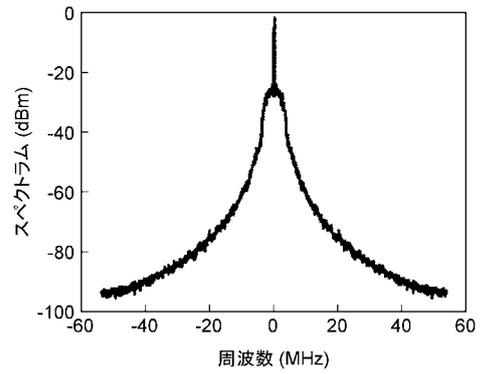
【 図 2 】



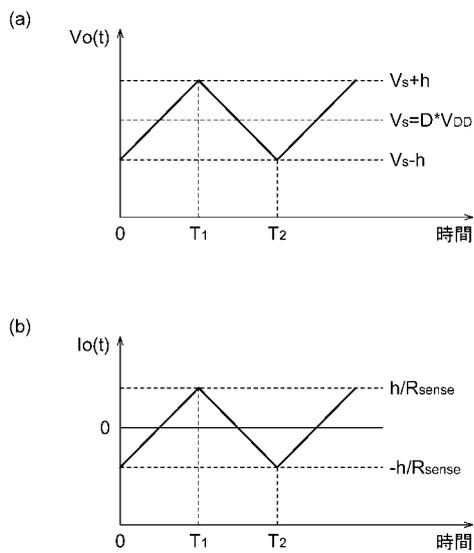
【 図 3 】



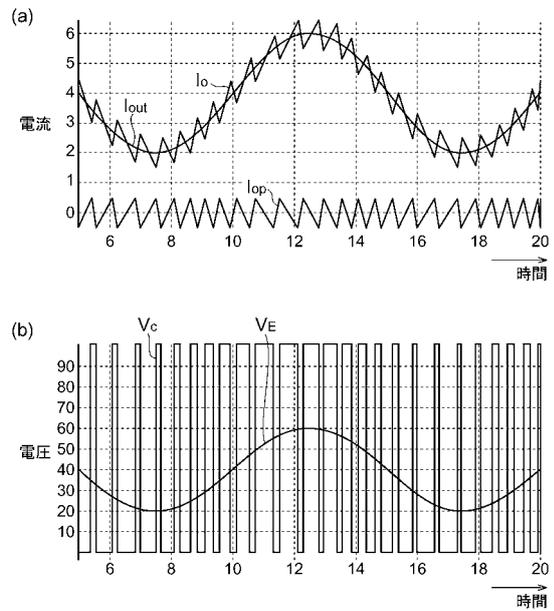
【 図 4 】



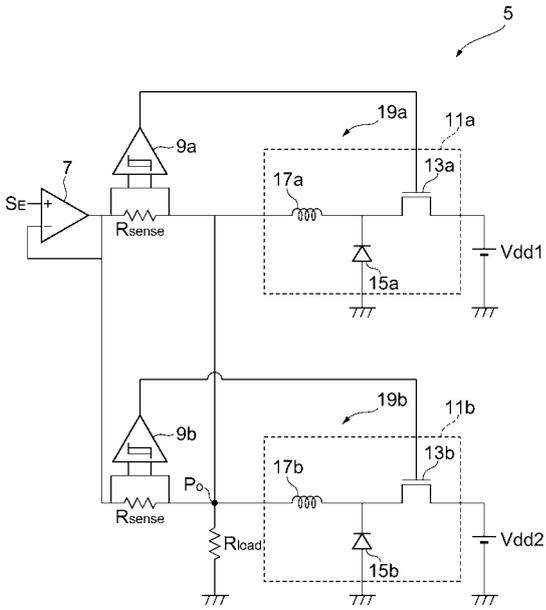
【 図 5 】



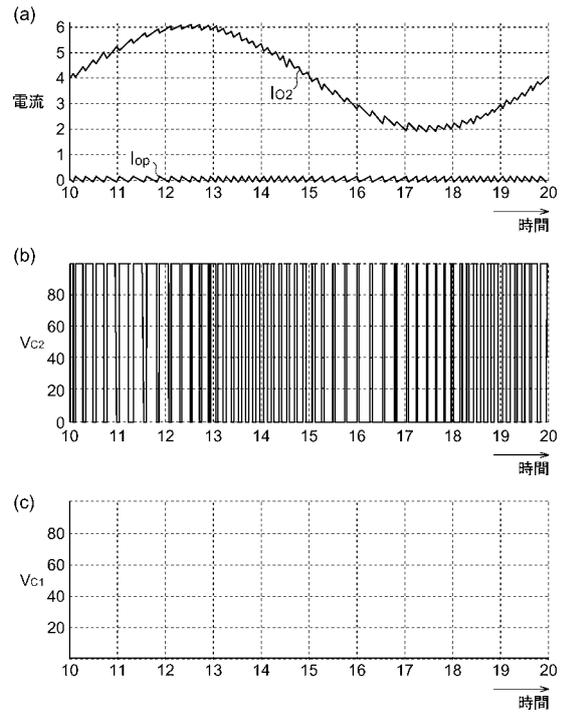
【 図 6 】



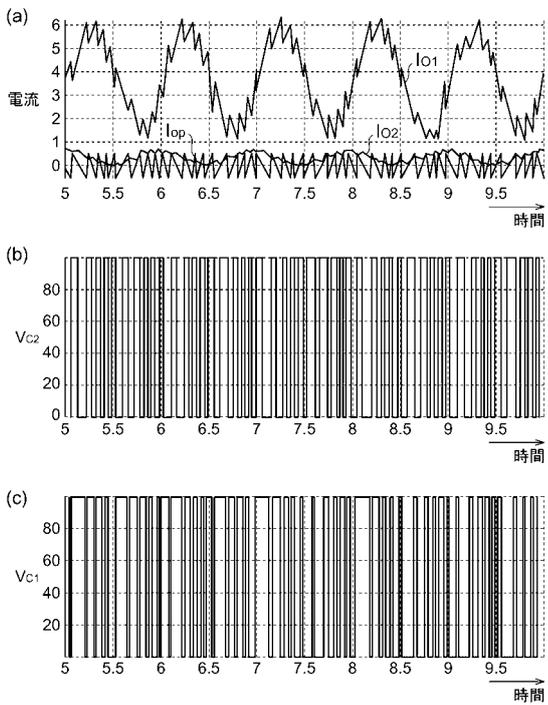
【 図 7 】



【 図 8 】



【 図 9 】



## フロントページの続き

- (72)発明者 神戸 章宏  
群馬県桐生市天神町1丁目5番1号 国立大学法人群馬大学内
- (72)発明者 金田 雅人  
群馬県桐生市天神町1丁目5番1号 国立大学法人群馬大学内
- (72)発明者 小林 春夫  
群馬県桐生市天神町1丁目5番1号 国立大学法人群馬大学内
- (72)発明者 平田 仁士  
大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- (72)発明者 志村 竜宏  
大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- Fターム(参考) 5H730 AA14 BB13 BB82 BB88 DD04 EE59 FD31 FG05  
5J500 AA01 AA41 AC36 AC62 AF10 AF15 AH09 AH19 AH25 AH33  
AK01 AK12 AK49 AS14 AT06 RG02