

インターリーブを用いた 低歪み2トーン信号発生技術

電気学会電子回路研究会

ECT-11-084

2011.10.21

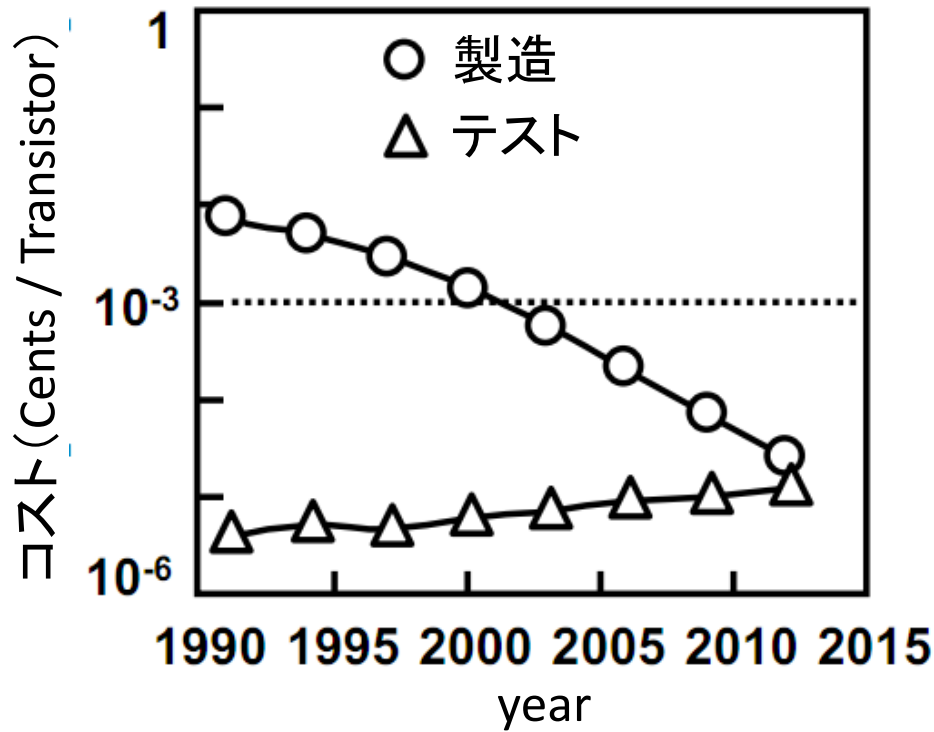
群馬大学

©安部文隆 加藤啓介 若林和行 山田貴文(群馬大学)
小林修(STARC) 小林春夫 新津葵一(群馬大学)

- 研究背景
- 従来手法
- 提案手法(位相差切り替え手法)
- シミュレーション解析
- まとめ

- **研究背景**
- 従来手法
- 提案手法(位相差切り替え手法)
- シミュレーション解析
- まとめ

システムLSIのテスト動向

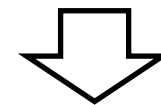


テストコストの傾向
(ITRS 2001)

製造コスト : 減少

テストコスト : 増加
(トランジスタ当たり)

低価格通信用デバイス
大量生産



低コストテスト必須



大量のテスト装置で
大量のデバイスを試験

テスト品質を保ち
低テストコスト化したい

システムLSIアナログ部の
通信用デバイスのテスト容易化を検討

線形性テスト

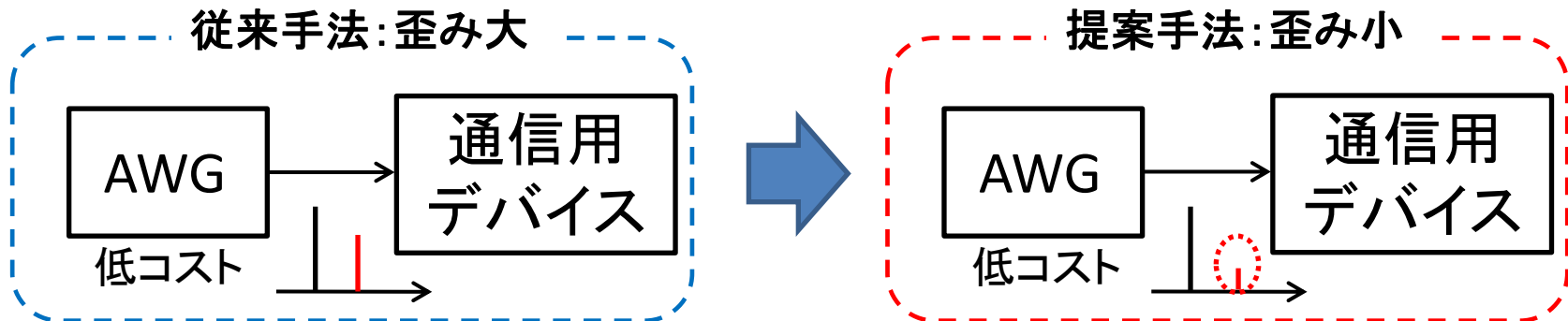
通信用デバイスの線形性テストは必須

線形性テストには歪みの少ないテスト信号が必要

従来手法ではテスト信号に歪み成分有り

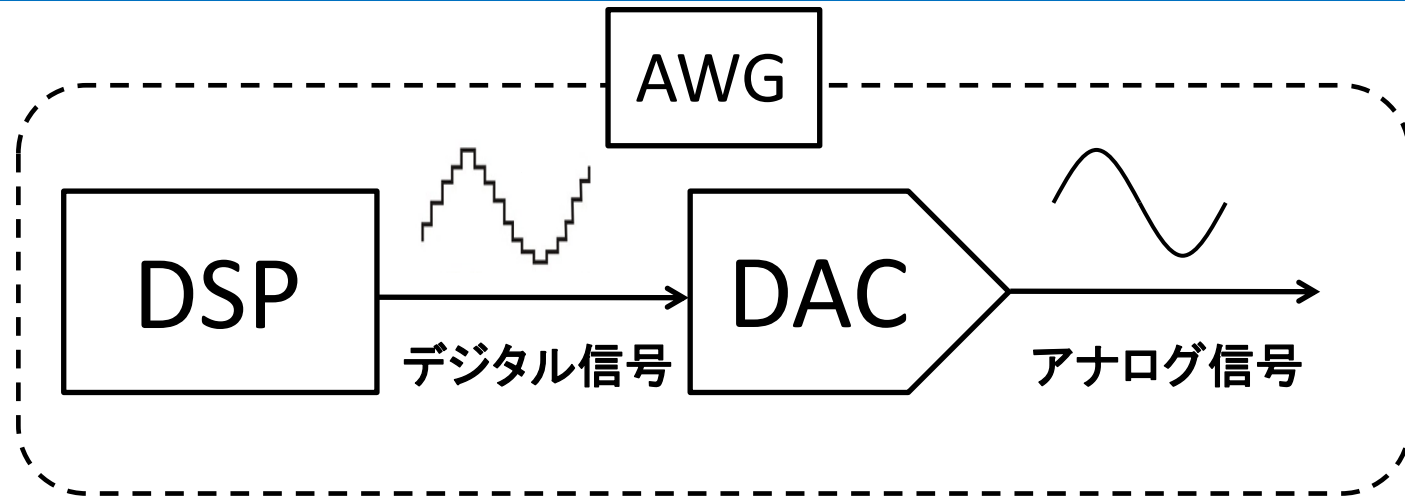


歪みの小さいテスト信号発生手法を提案！

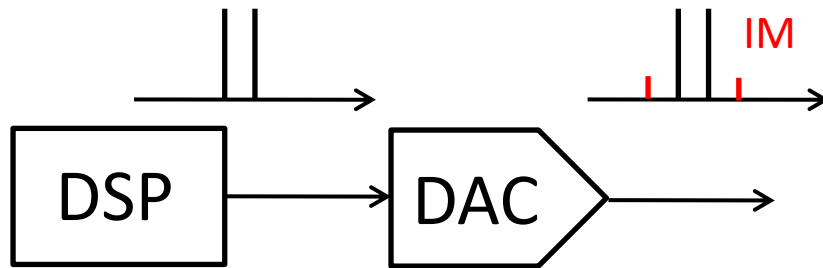


AWG: Arbitrary Waveform Generator (任意波形発生器)

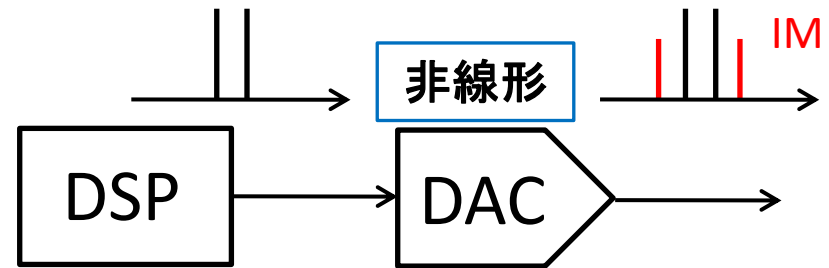
AWG (任意波形発生器)



AWGの構成



高コストAWG



低コストAWG

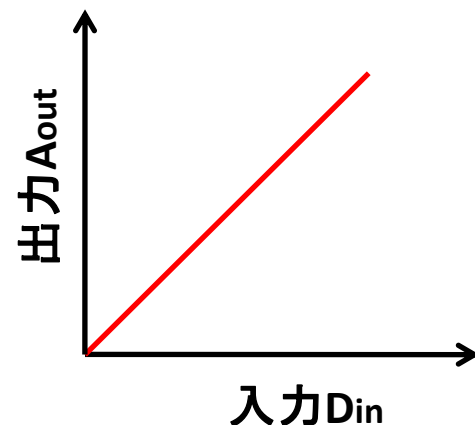
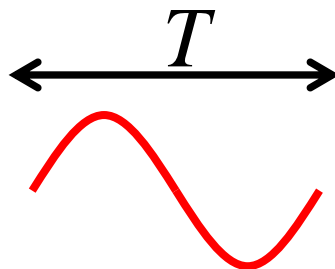
※今回は2トーンのテスト信号を採用

歪み(IM成分)
IM: Inter-Modulation(相互変調)

DACの伝達特性

理想DACの出力
 $Y = a_1 X$

線形



線形性テスト可 😊

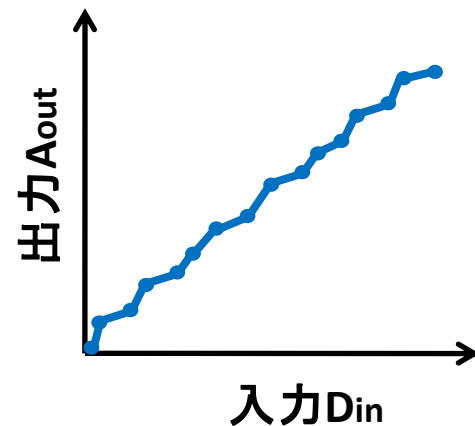
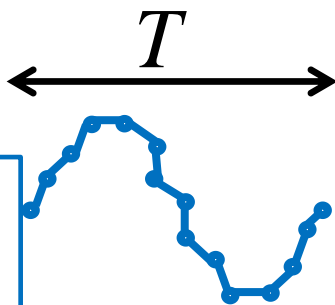
線形性テスト不可 😞



入力Din

出力Aout (テスト信号)

非線形



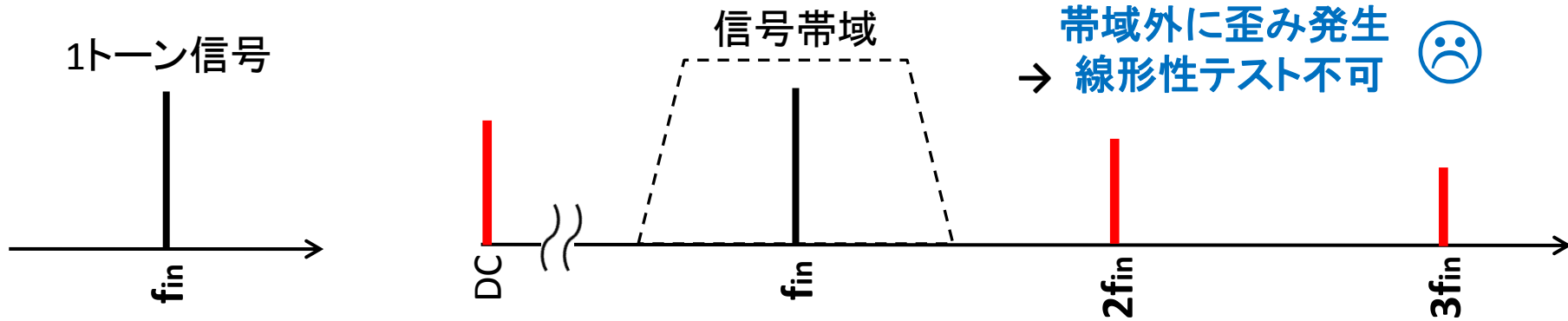
現実DACの出力

$$Y = a_0 + a_1 X + a_2 X^2 + a_3 X^3 \dots$$

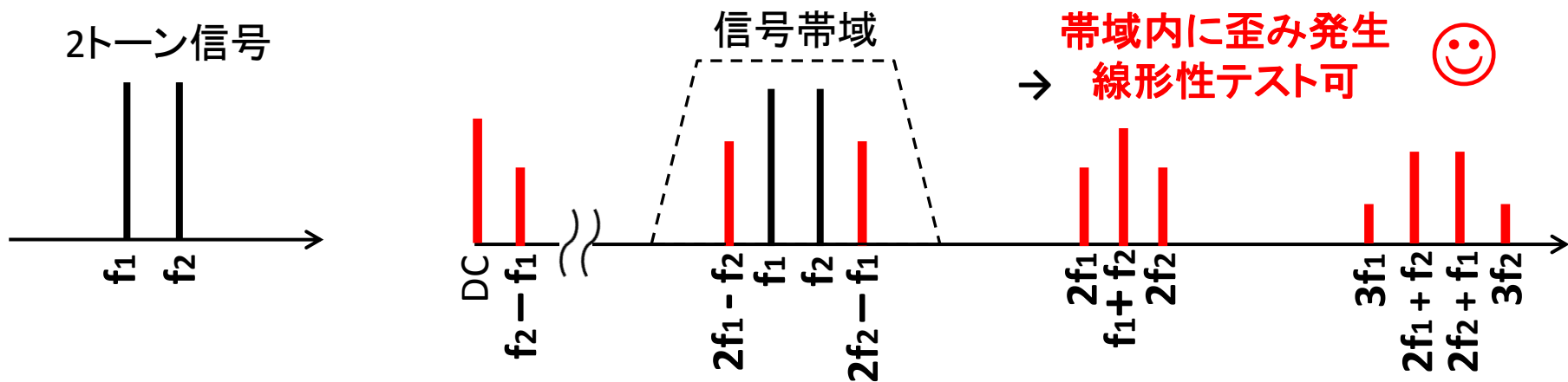
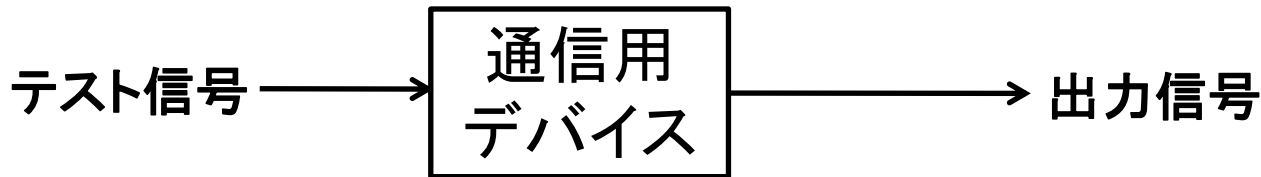
2次歪み 3次歪み ...

1トーン、2トーンテスト信号の比較

通信用デバイス：狭帯域・高周波信号を受信

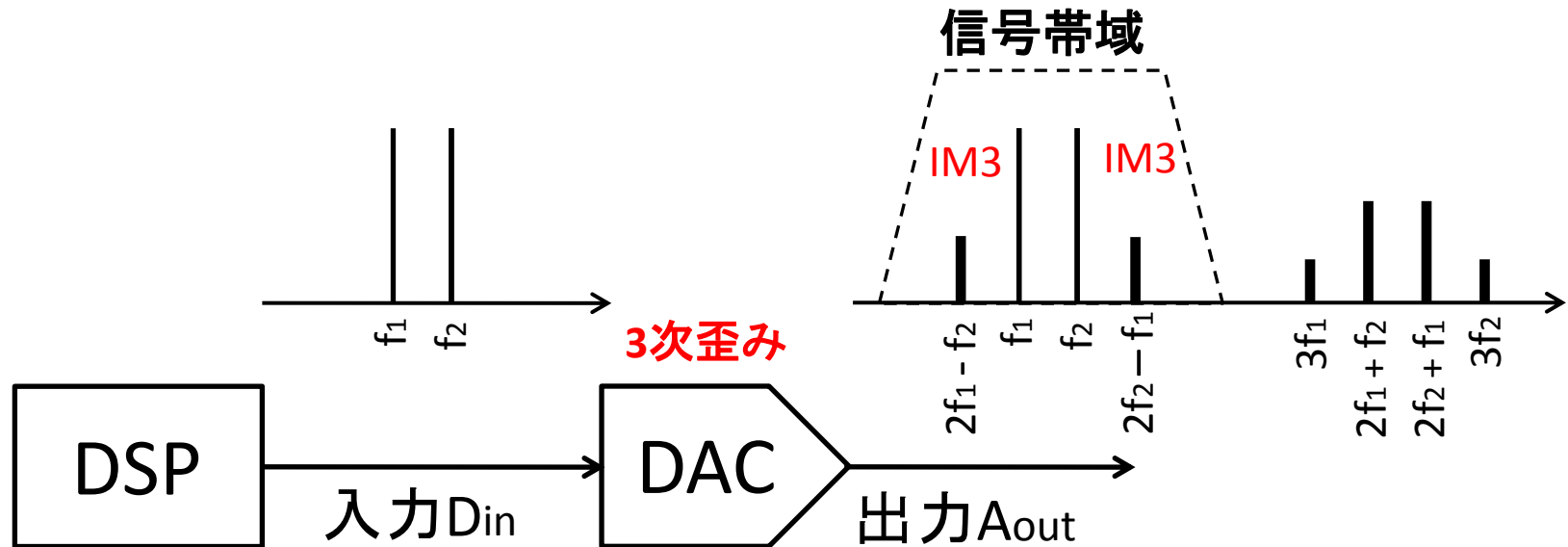


非線形(3次まで考慮)



- 研究背景
- **従来手法**
- 提案手法(位相差切り替え手法)
- シミュレーション解析
- まとめ

従来手法

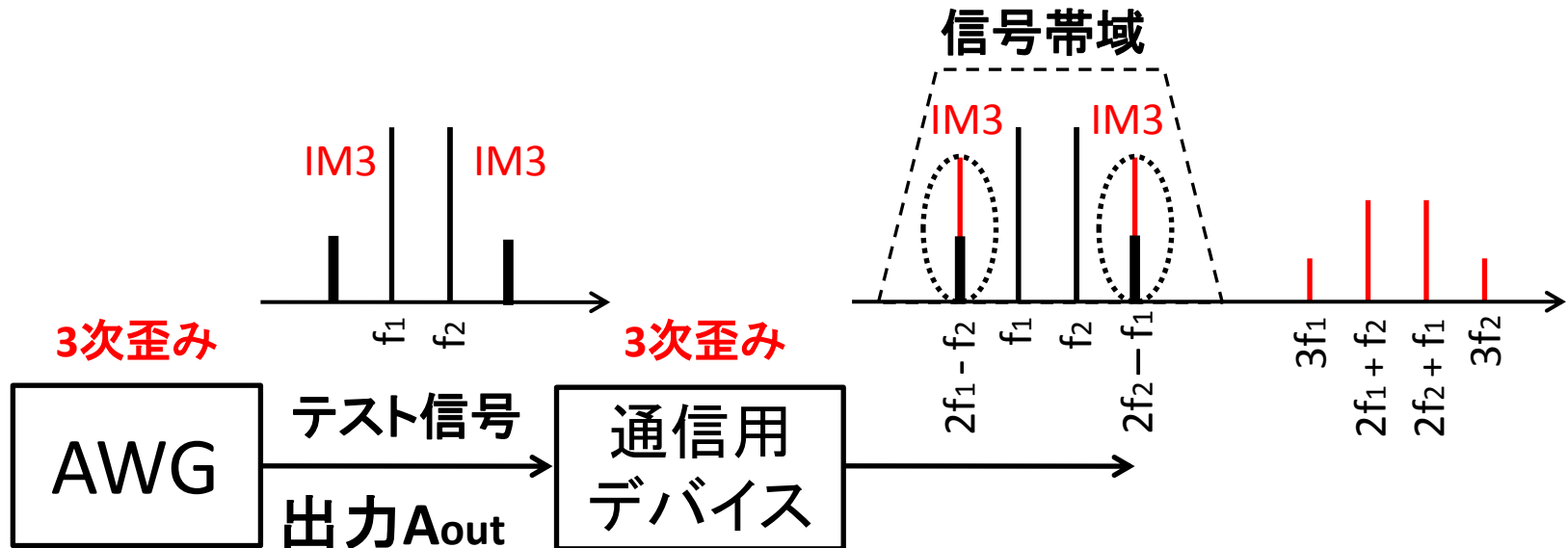


$$D_{in} = A_1 \sin(2\pi f_1 t) + A_2 \sin(2\pi f_2 t)$$

IM3発生

※ DACを差動構成にすることにより偶数次歪み除去可能

従来手法



テスト信号に歪み成分が発生

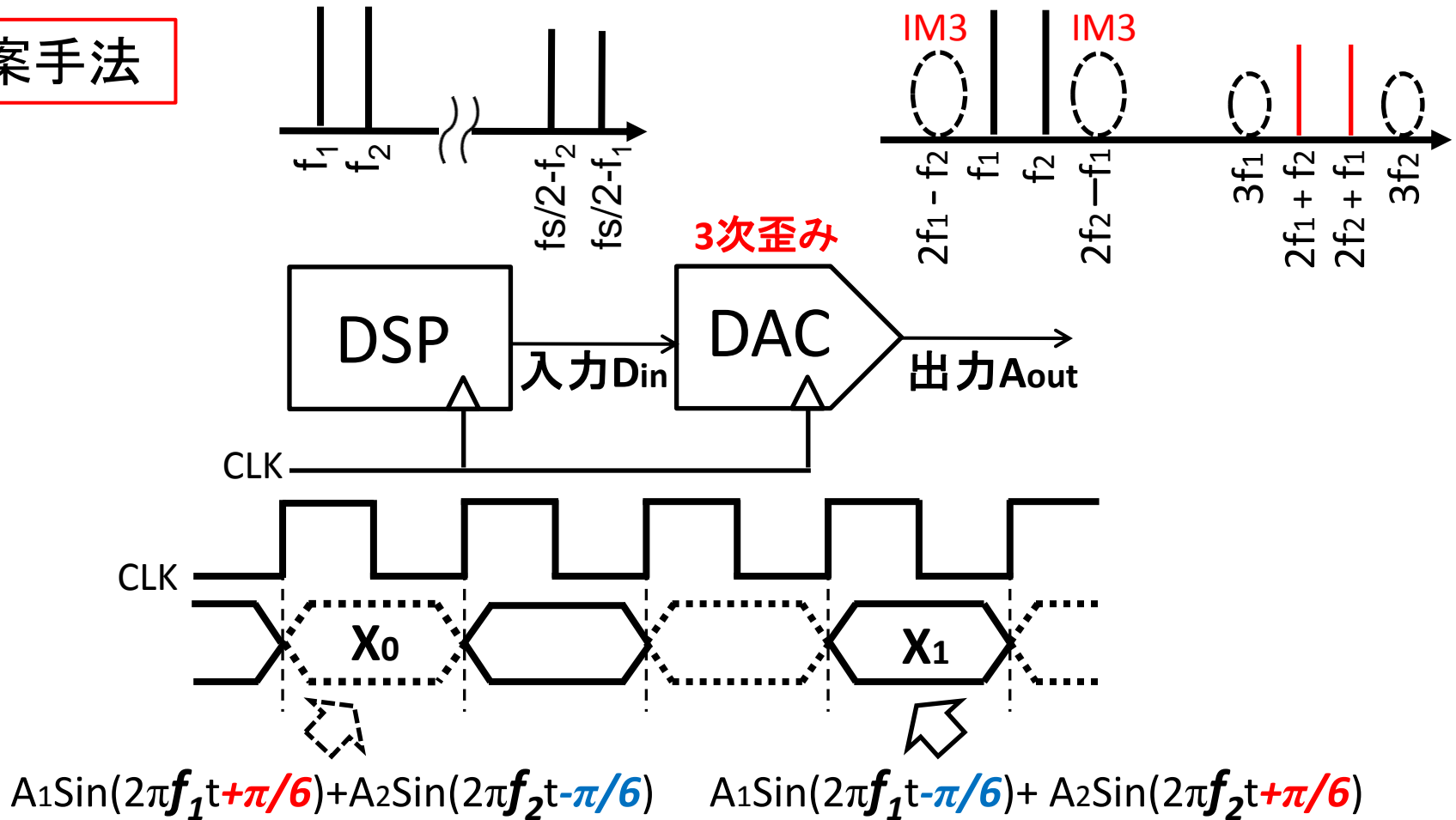


高精度な計測が不可
(帯域近傍に発生⇒フィルタでのカットも困難)

- 研究背景
- 従来手法
- **提案手法(位相差切り替え手法)**
- シミュレーション解析
- まとめ

位相差切り替え手法

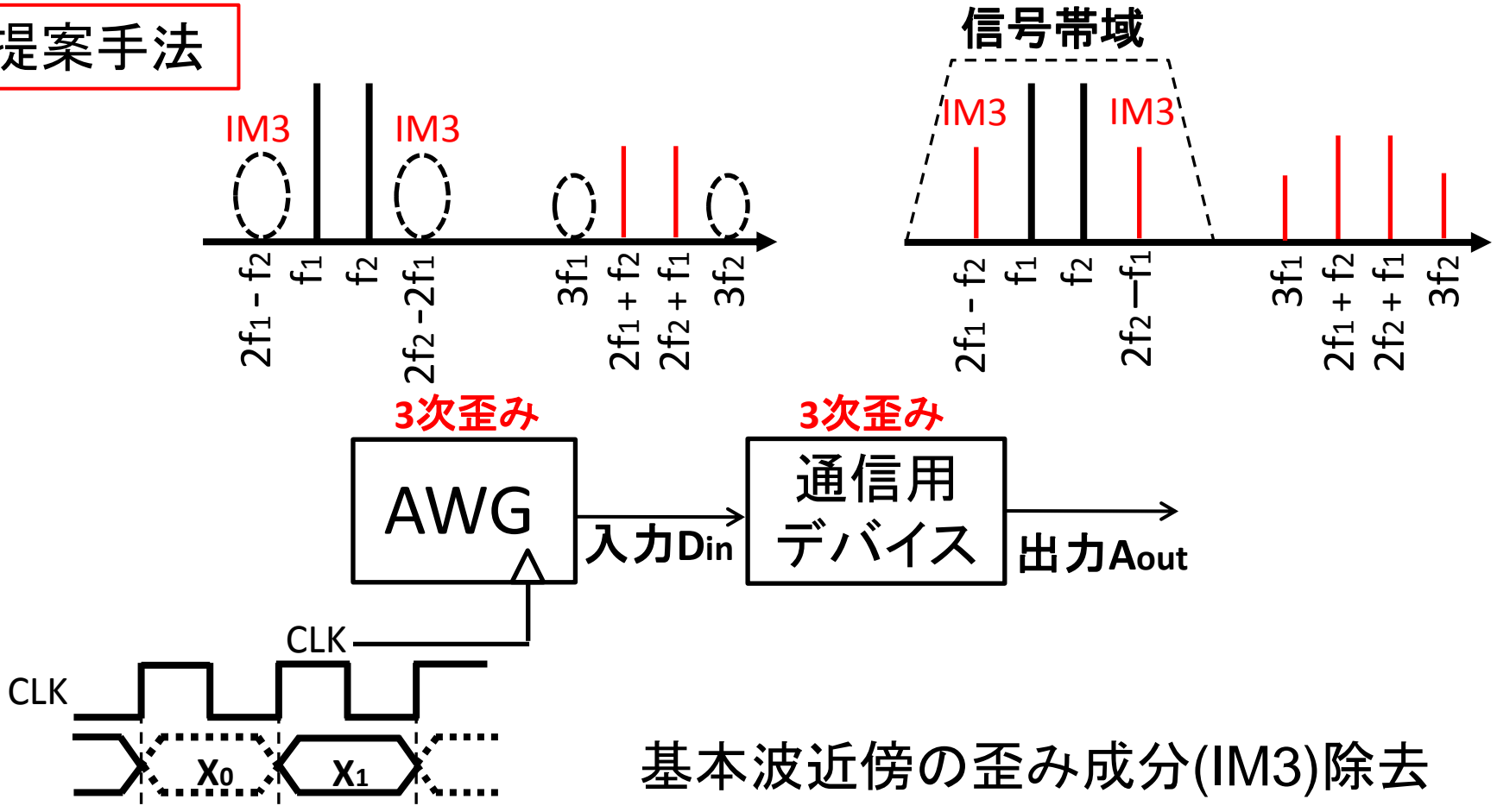
提案手法



位相の異なる信号 X_0, X_1 を1クロック毎に切り替え入力信号を生成

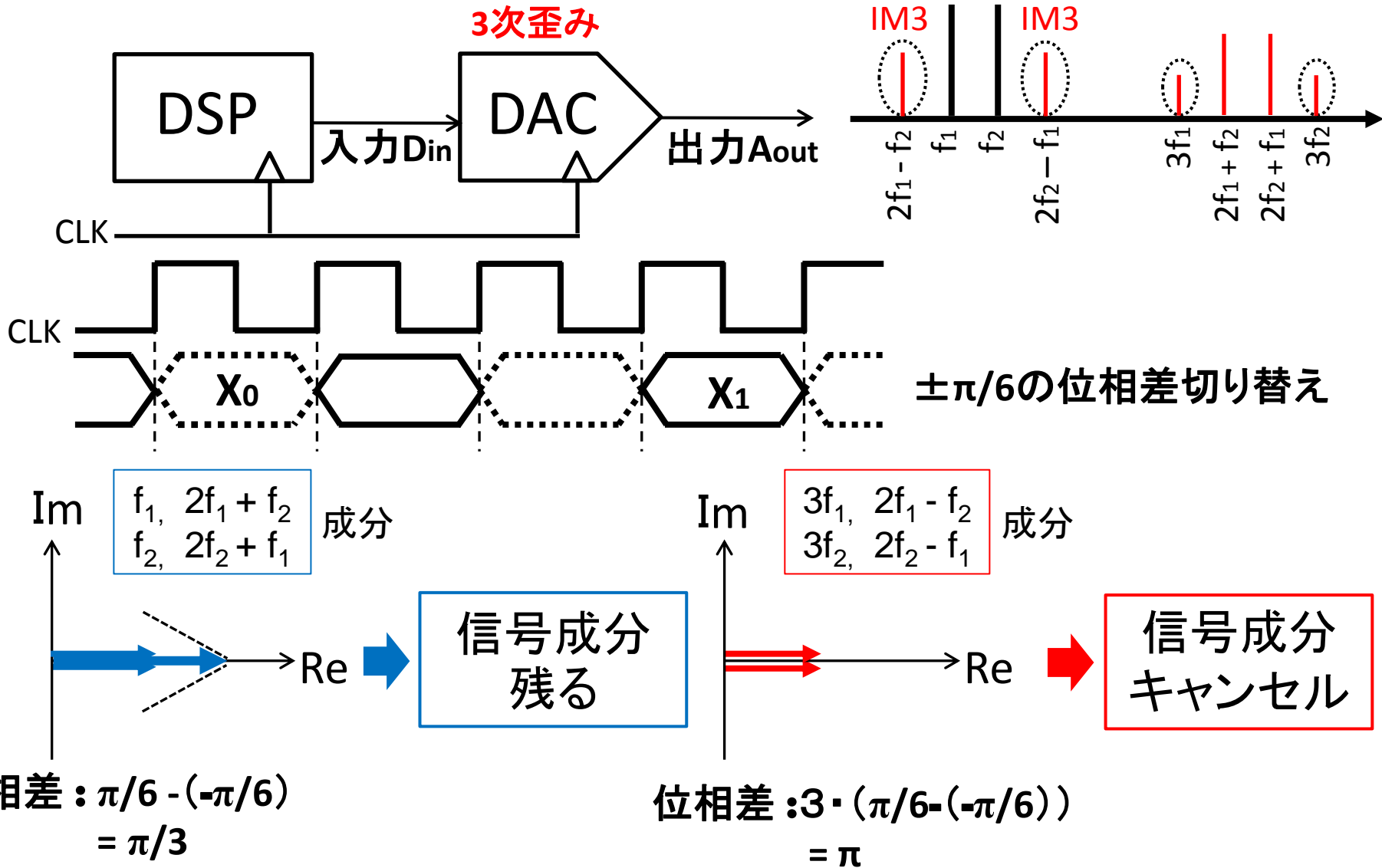
歪み成分キャンセル

提案手法



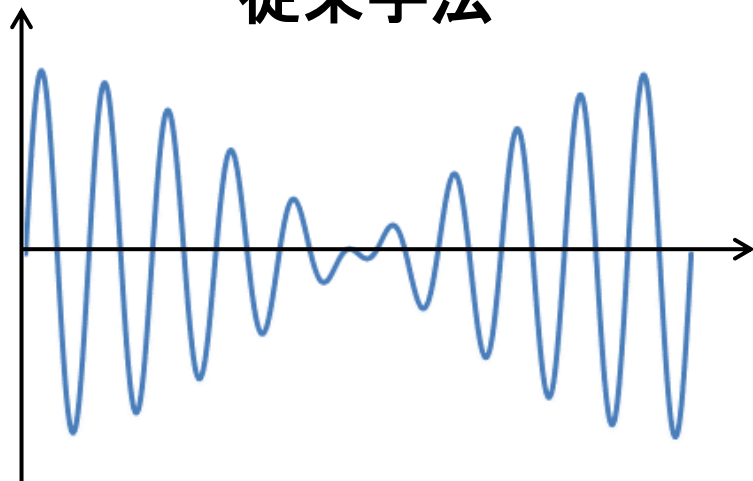
通信用デバイスの歪み成分(IM3)の高精度な計測が可能

位相差切り替え手法の原理



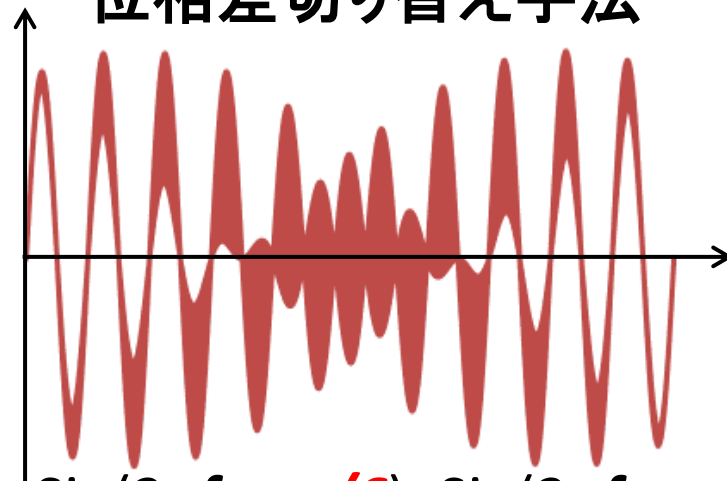
テスト信号(時間波形)の比較

従来手法



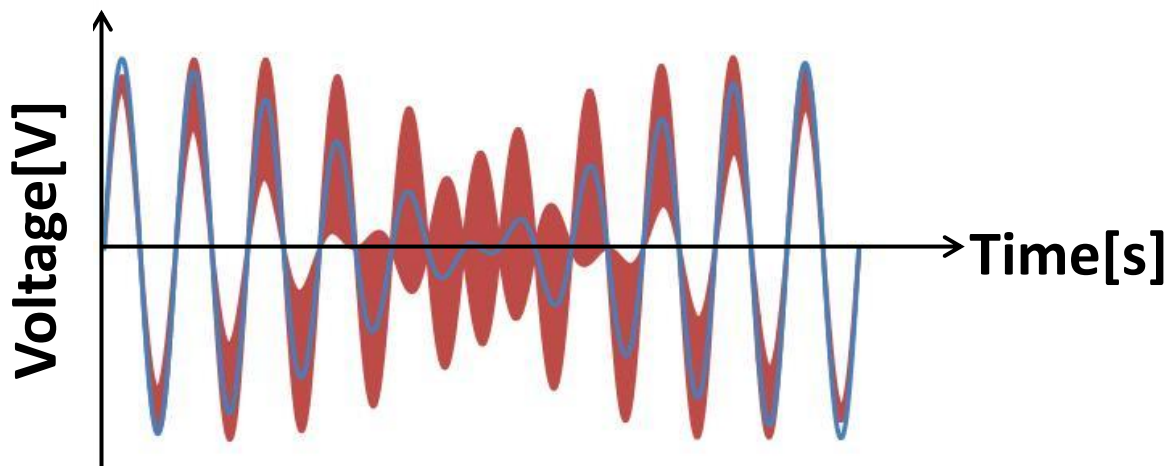
$$\sin(2\pi f_1 t) + \sin(2\pi f_2 t)$$

位相差切り替え手法



$$\begin{aligned} &\sin(2\pi f_1 t + \pi/6) + \sin(2\pi f_2 t - \pi/6) \\ &\sin(2\pi f_1 t - \pi/6) + \sin(2\pi f_2 t + \pi/6) \end{aligned}$$

2相インターリーブ



Distortion-Shaping

従来手法



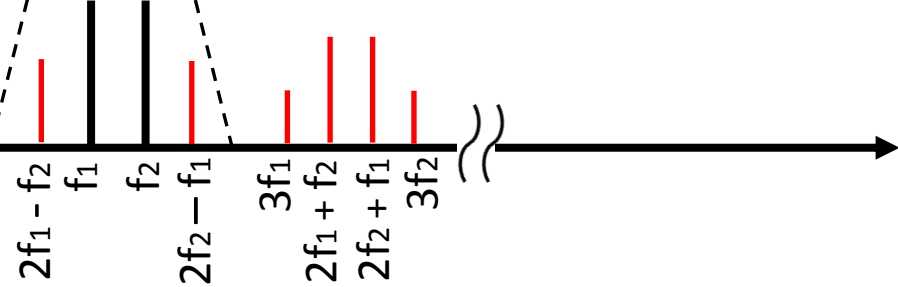
入力 D_{in}



出力 A_{out}

3次歪み

信号帯域



提案手法



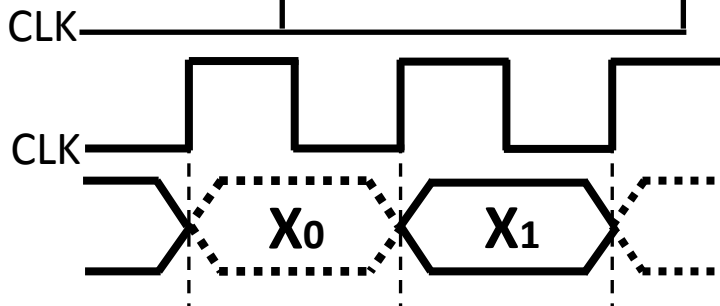
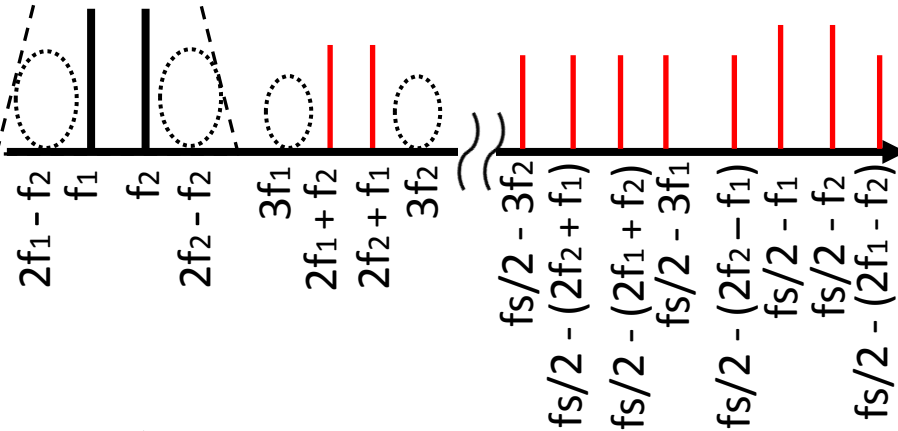
入力 D_{in}



出力 A_{out}

3次歪み

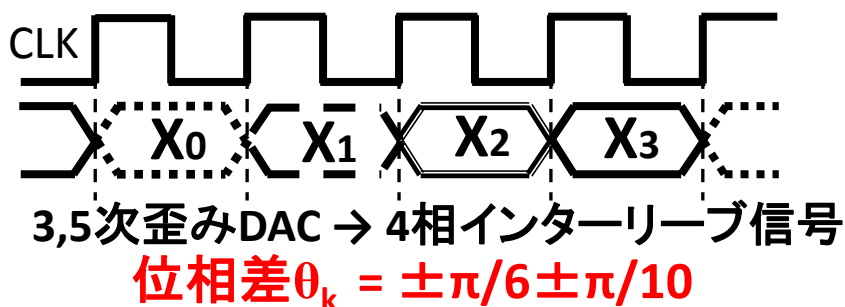
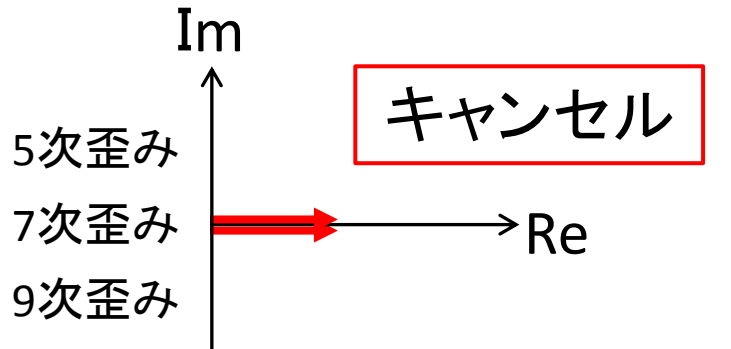
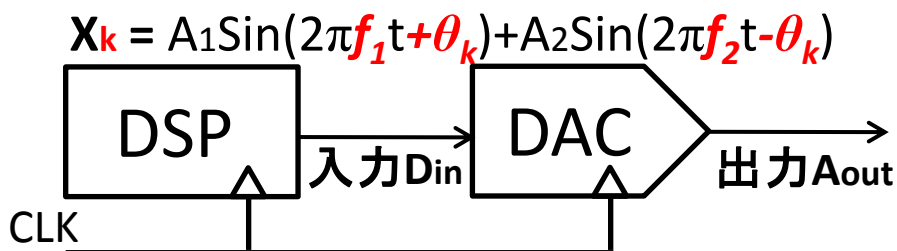
信号帯域



バンドパス
ディストーションシェイピング

※ $\Delta\Sigma$ 変調器のノイズシェイピング機能

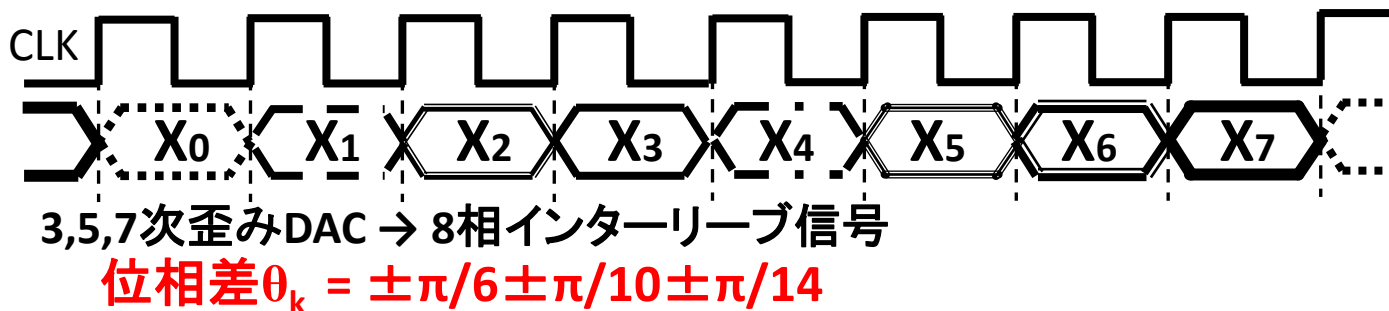
DACの高次歪みキャンセル手法



$$:5 \cdot (\pi/10 - (-\pi/10)) = \pi$$

$$\text{位相差} :7 \cdot (\pi/14 - (-\pi/14)) = \pi$$

$$:9 \cdot (\pi/18 - (-\pi/18)) = \pi$$



- AWG内部のDSPプログラム部の変更で実現
- AWG内部のDACの非線形性の同定必要なし
- アナログ部のキャリブレーション・調整必要なし
- 基本波近傍の歪み除去
信号帯域から十分離れているスプリアス発生
⇒ アナログフィルタで除去可能

ディストーションシェイピング機能

- 研究背景
- 従来手法
- 提案手法(位相差切り替え手法)
- シミュレーション解析
- まとめ

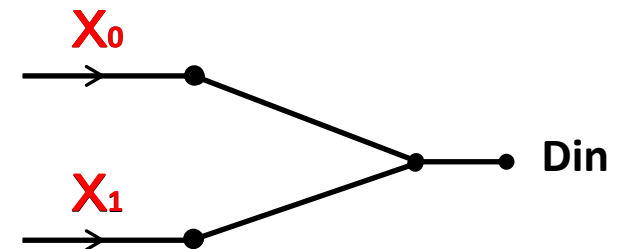
- ① DACの3次歪みを考慮した場合
- ② // 3,5次歪みを考慮した場合
- ③ // 3,5,7次歪みを考慮した場合
- ④ // 3,5,7,9次歪みを考慮した場合
- ⑤ 位相差切り替え順序による影響

従来手法

入力信号 D_{in}	$\sin(2\pi f_1 t) + \sin(2\pi f_2 t)$
入力周波数 f_1, f_2	$f_1=100$, $f_2=150$
サンプリング周波数 f_s	2048
DACの伝達特性	$X + (-0.005) X^3$

提案手法

信号 X_k ($k:0\sim 1$)	$\sin(2\pi f_1 t + \theta_k) + \sin(2\pi f_2 t - \theta_k)$
位相 θ_0, θ_1	$+\pi/6, -\pi/6$
入力信号 D_{in}	$k = 0, 1$ のインターリーブ
入力周波数 f_1, f_2	$f_1=100$, $f_2=150$
サンプリング周波数 f_s	2048
DACの伝達特性	$X + (-0.005) X^3$

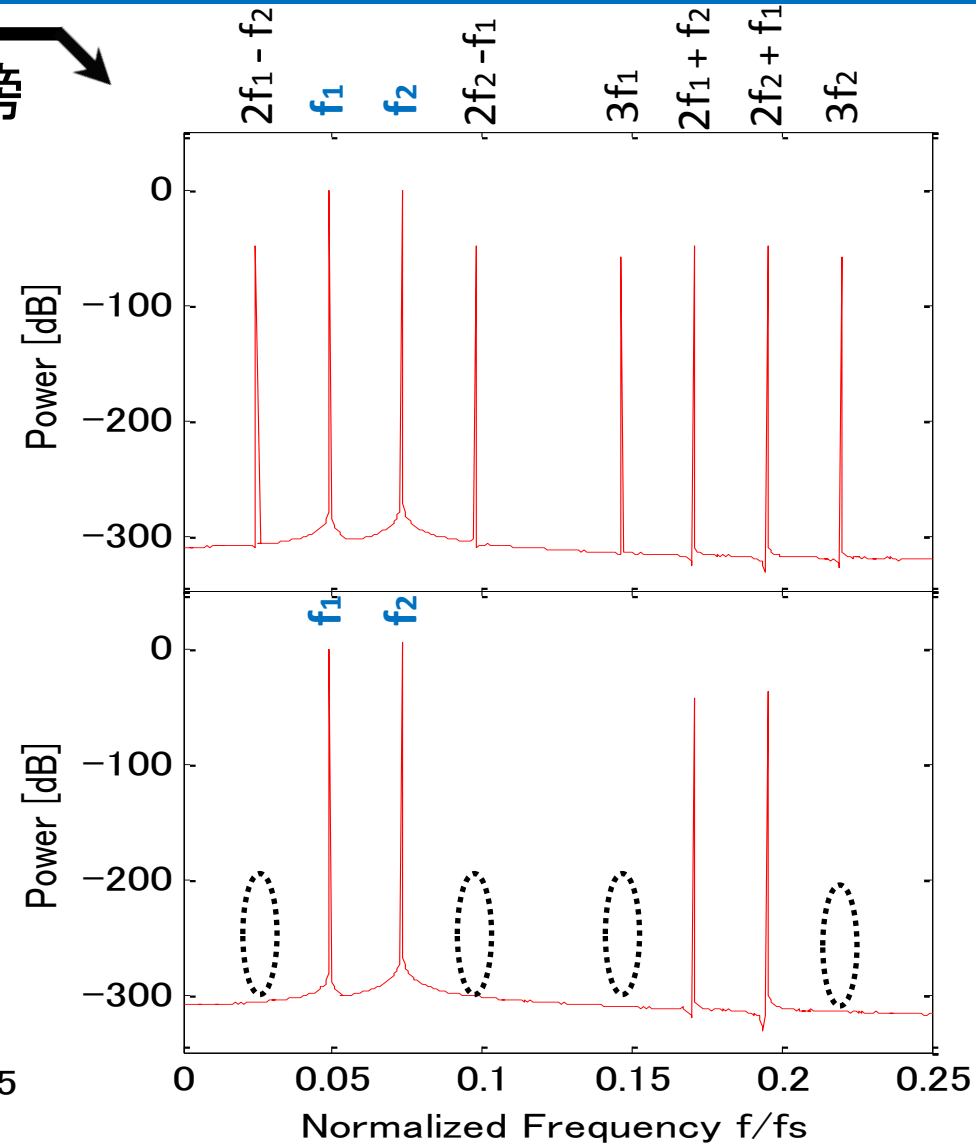
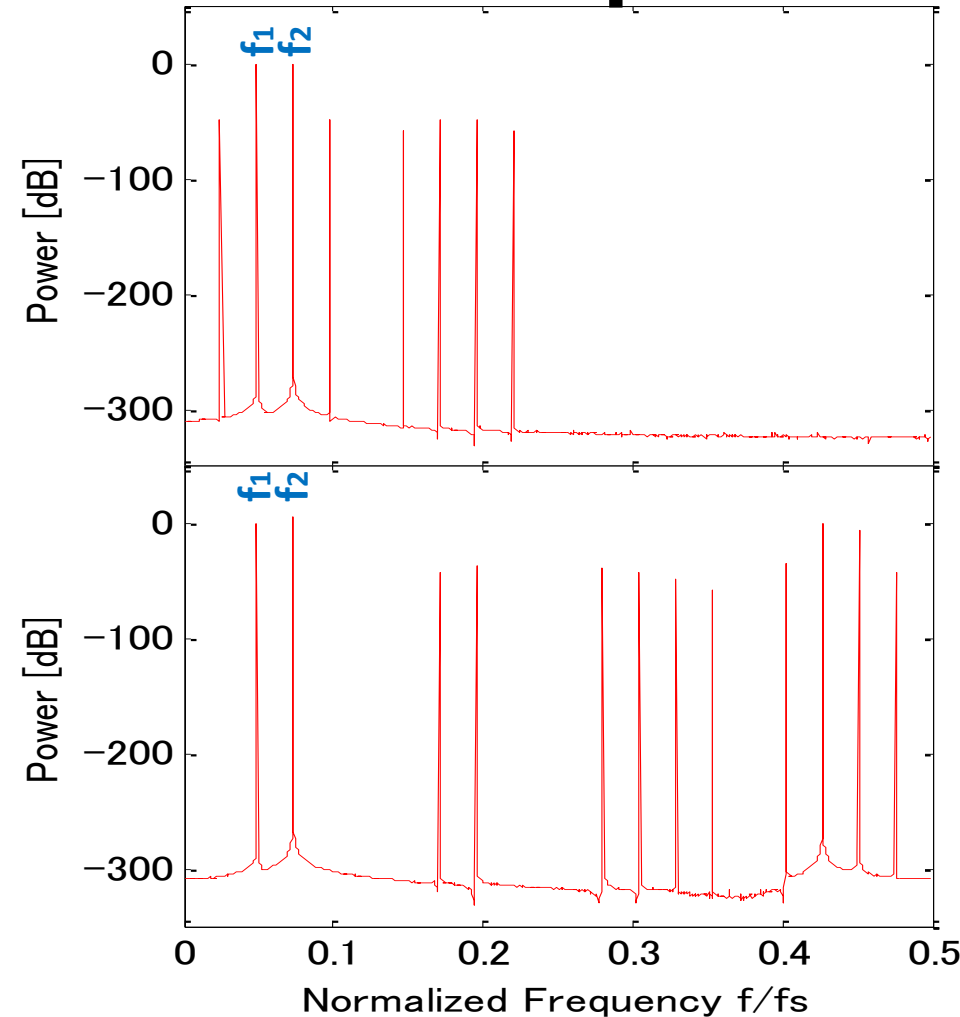


※位相 θ_k : $\pm\pi/6$

上図：従来手法

下図：提案手法

基本波近傍



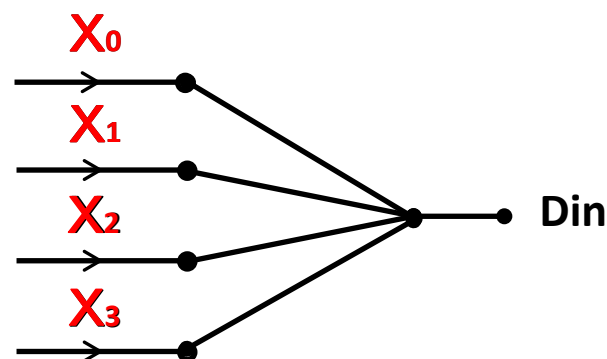
基本波近傍の歪み成分キャンセル

従来手法

入力信号 D_{in}	$\sin(2\pi f_1 t) + \sin(2\pi f_2 t)$
入力周波数 f_1, f_2	$f_1=51, f_2=81$
サンプリング周波数 f_s	4096
DACの伝達特性	$X + (-0.005) X^3 + (-0.0005) X^5$

提案手法

信号 X_k ($k:0\sim3$)	$\sin(2\pi f_1 t + \theta_k) + \sin(2\pi f_2 t - \theta_k)$
位相 $\theta_0, \theta_1, \theta_2, \theta_3$	$4\pi/15, \pi/15, -\pi/15, -4\pi/15$
入力信号 D_{in}	$k = 0\sim3$ のインターリーブ
入力周波数 f_1, f_2	$f_1=51, f_2=81$
サンプリング周波数 f_s	4096
DACの伝達特性	$X + (-0.005) X^3 + (-0.0005) X^5$



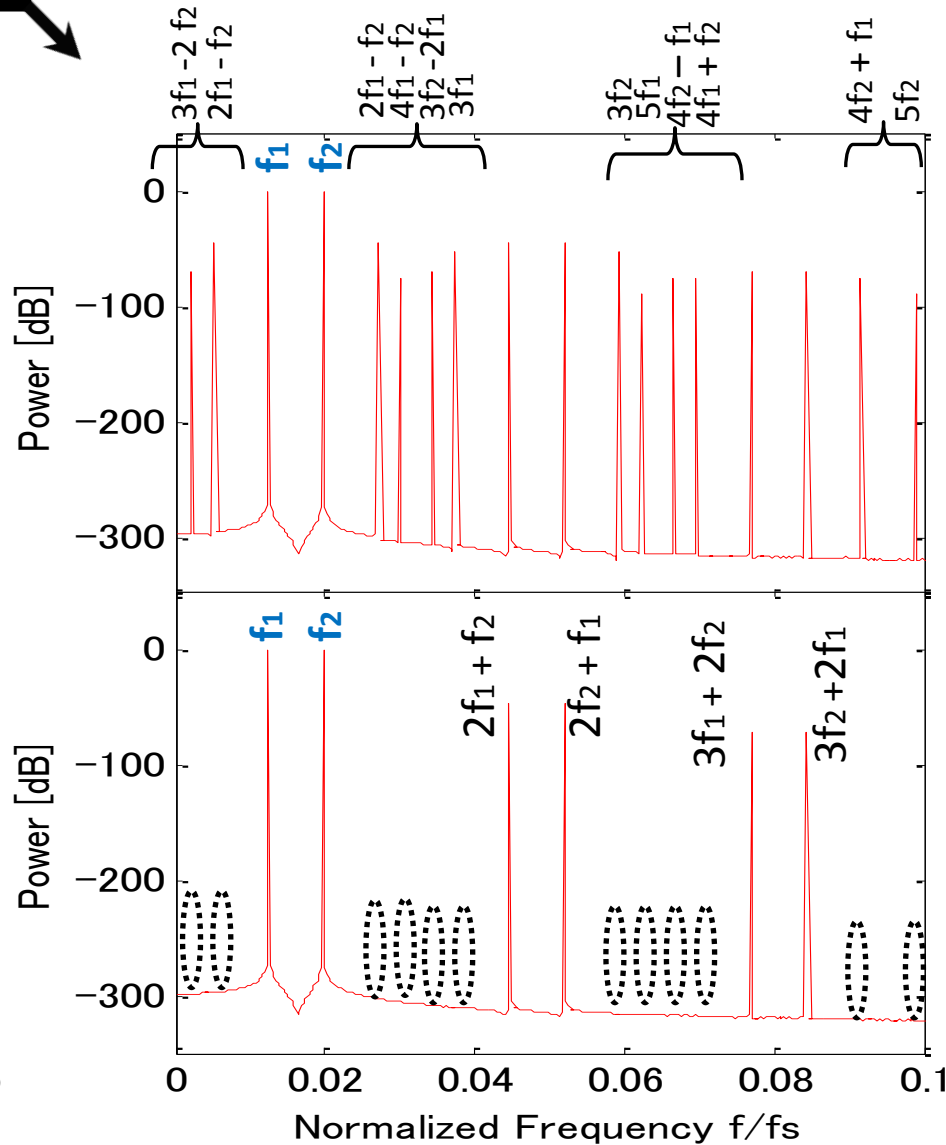
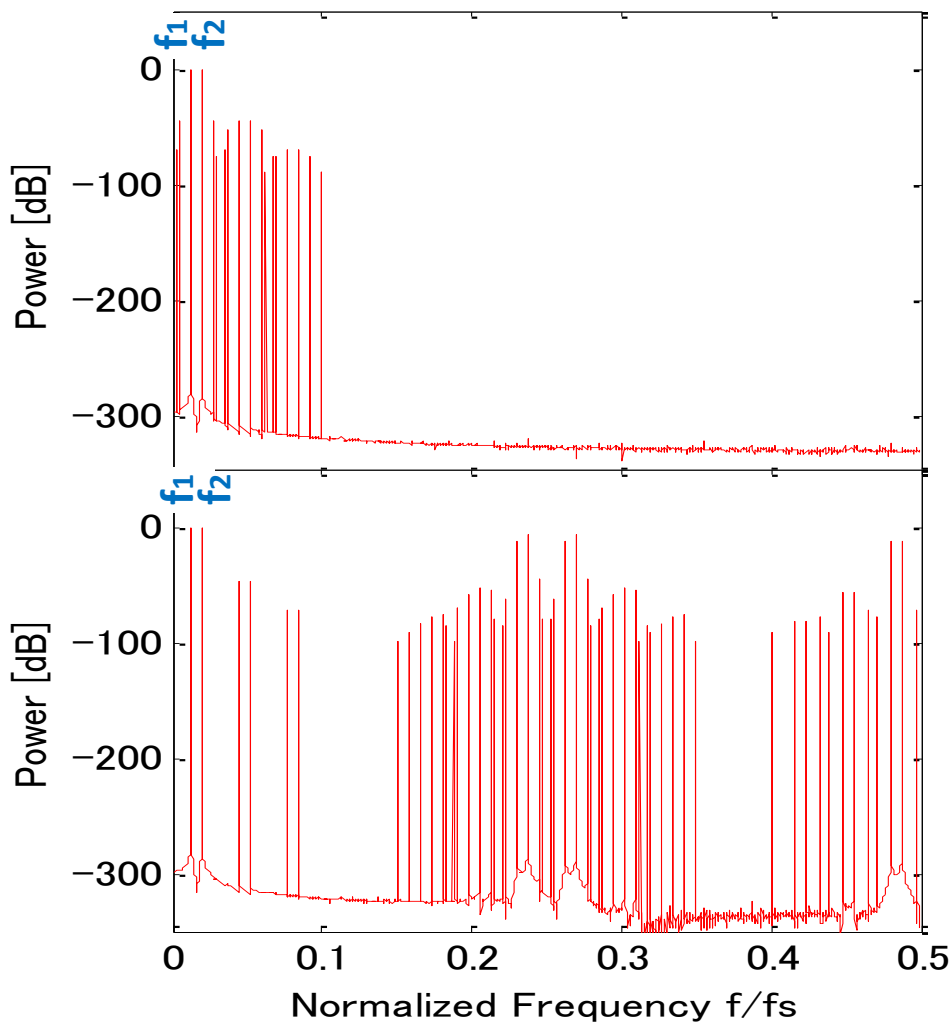
※位相 θ_k : $\pm\pi/6 \pm\pi/10$

$= 4\pi/15, \pi/15, -\pi/15, -4\pi/15$

上図：従来手法

下図：提案手法

基本波近傍



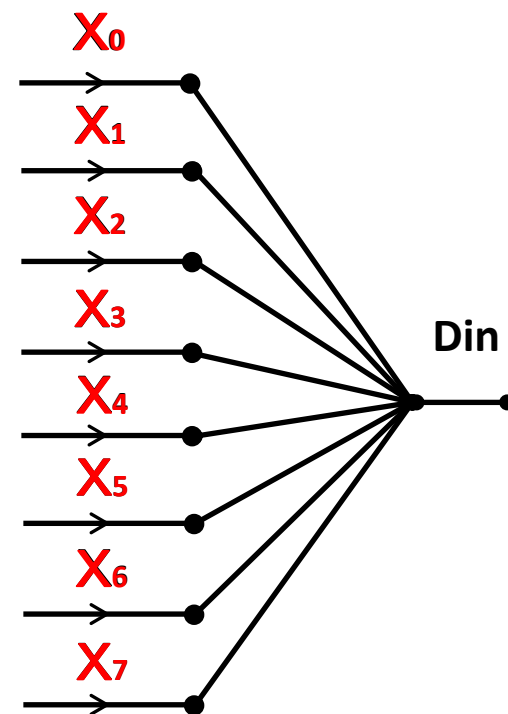
基本波近傍の歪み成分キャンセル

従来手法

入力信号 D_{in}	$\sin(2\pi f_1 t) + \sin(2\pi f_2 t)$
入力周波数 f_1, f_2	$f_1=19, f_2=31$
サンプリング周波数 f_s	4096
DACの伝達特性	$X + (-0.005) X^3 + (-0.0005) X^5 + (-0.00005) X^7$

提案手法

信号 X_k ($k:0\sim7$)	$\sin(2\pi f_1 t + \theta_k) + \sin(2\pi f_2 t - \theta_k)$
位相 $\theta_0, \theta_1, \theta_2, \theta_3, \theta_4, \theta_5, \theta_6, \theta_7$	$71\pi/210, 41\pi/210, 29\pi/210, \pi/210, -\pi/210, -29\pi/210, -41\pi/210, -71\pi/210$
入力信号 D_{in}	$k = 0\sim7$ のインターリーブ
入力周波数 f_1, f_2	$f_1=19, f_2=31$
サンプリング周波数 f_s	4096
DACの伝達特性	$X + (-0.005) X^3 + (-0.0005) X^5 + (-0.00005) X^7$

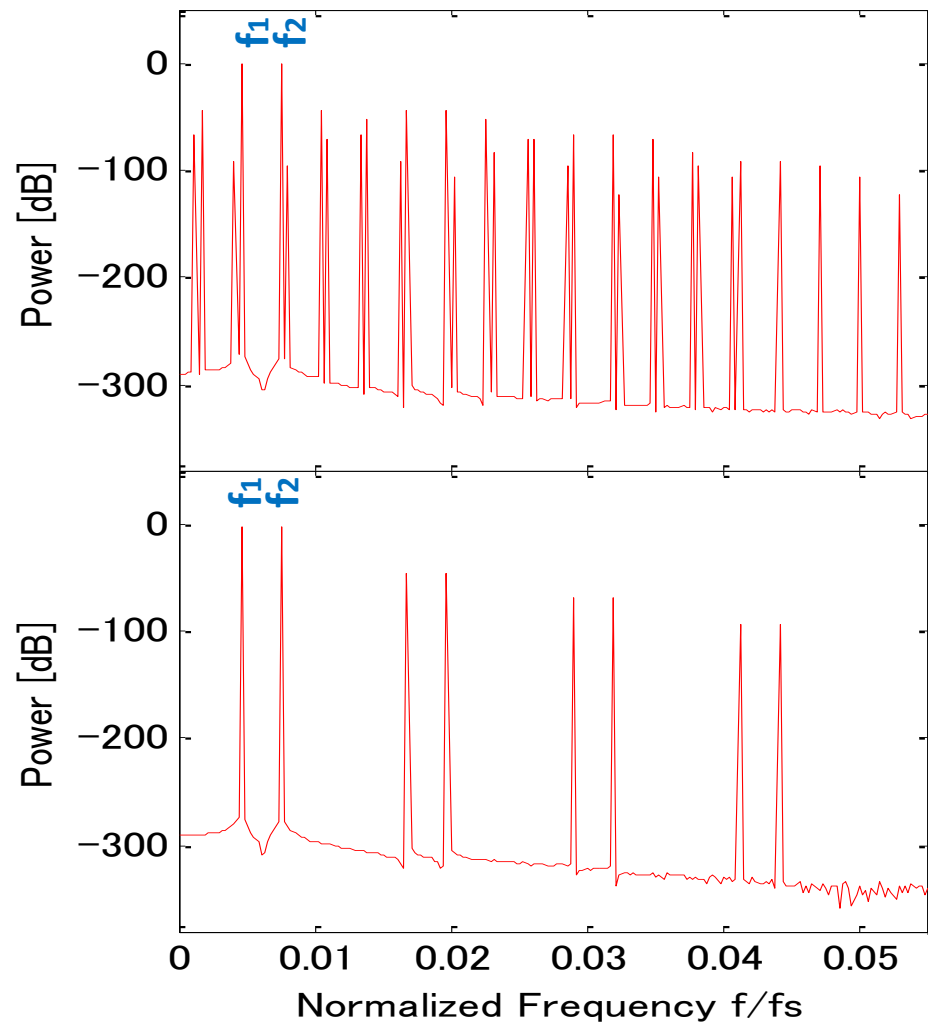
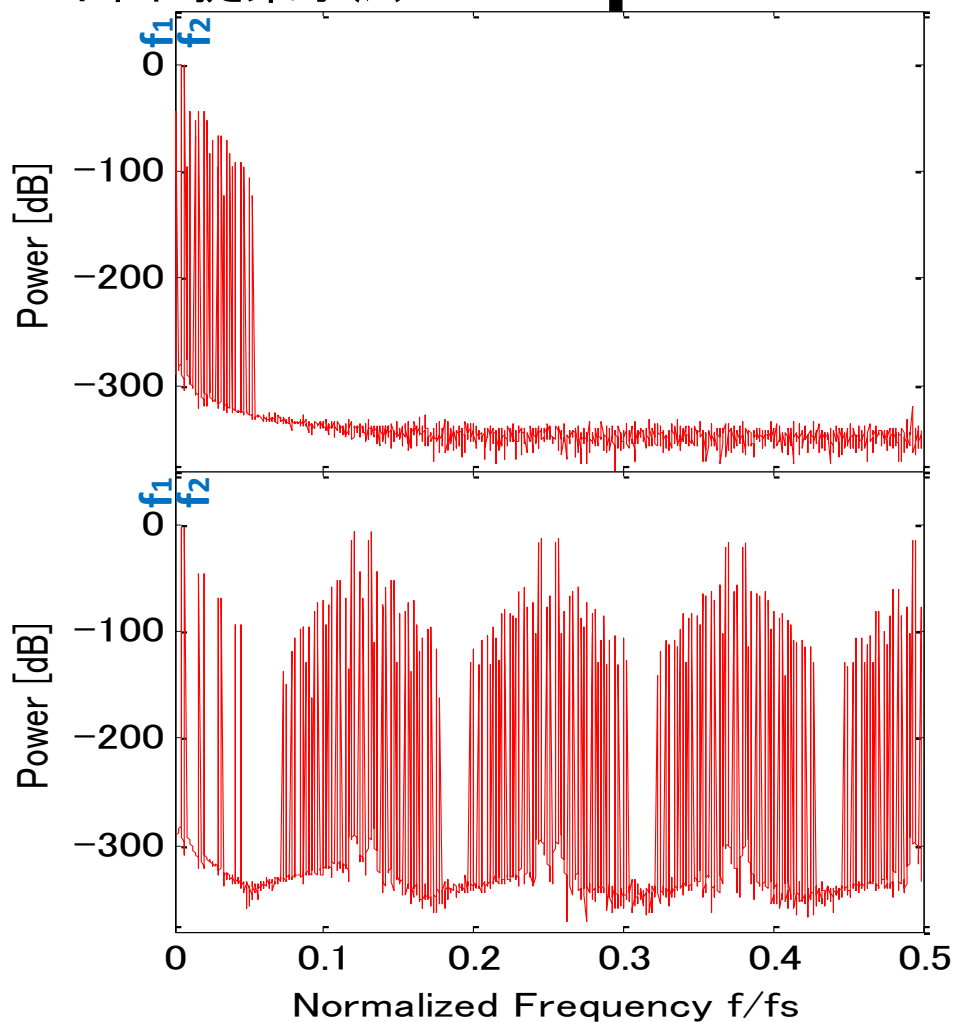


※位相 $\theta_k = \pm\pi/6 \pm\pi/10 \pm\pi/14$

上図：従来手法

下図：提案手法

基本波近傍



基本波近傍の歪み成分キャンセル

④DAC3,5,7,9次歪み

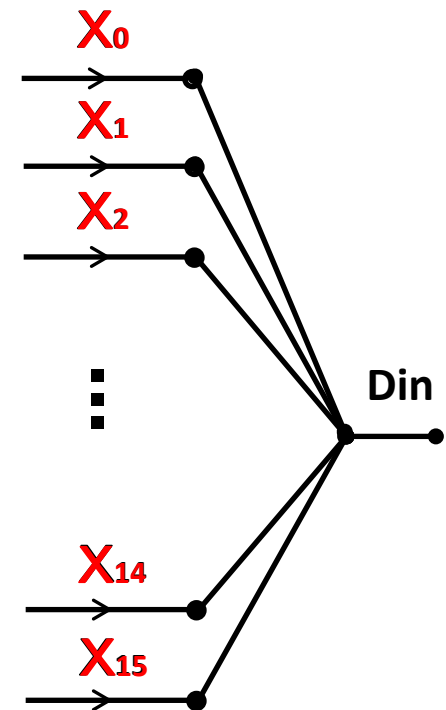
シミュレーション条件

従来手法

入力信号 D_{in}	$\sin(2\pi f_1 t) + \sin(2\pi f_2 t)$
入力周波数 f_1, f_2	$f_1 = 15, f_2 = 19$
サンプリング周波数 f_s	8192
DACの伝達特性	$X + (-0.005) X^3 + (-0.0005) X^5 + (-0.00005) X^7 + (-0.000005) X^9$

提案手法

信号 X_k ($k:0\sim7$)	$\sin(2\pi f_1 t + \theta_k) + \sin(2\pi f_2 t - \theta_k)$
位相 $\theta_0, \theta_1, \theta_2, \theta_3, \theta_4, \theta_5, \theta_6, \theta_7, \theta_8, \theta_9, \theta_{10}, \theta_{11}, \theta_{12}, \theta_{13}, \theta_{14}, \theta_{15}$	$124\pi/315, 89\pi/315, 79\pi/315, 61\pi/315, 19\pi/315, 44\pi/315, 26\pi/315, -16\pi/315, 16\pi/315, -26\pi/315, -44\pi/315, -19\pi/315, -61\pi/315, -79\pi/315, -89\pi/315, -124\pi/315$
入力信号 D_{in}	$k = 0\sim15$ のインターリーブ
入力周波数 f_1, f_2	$f_1 = 15, f_2 = 19$
サンプリング周波数 f_s	8192
DACの伝達特性	$X + (-0.005) X^3 + (-0.0005) X^5 + (-0.00005) X^7 + (-0.000005) X^9$

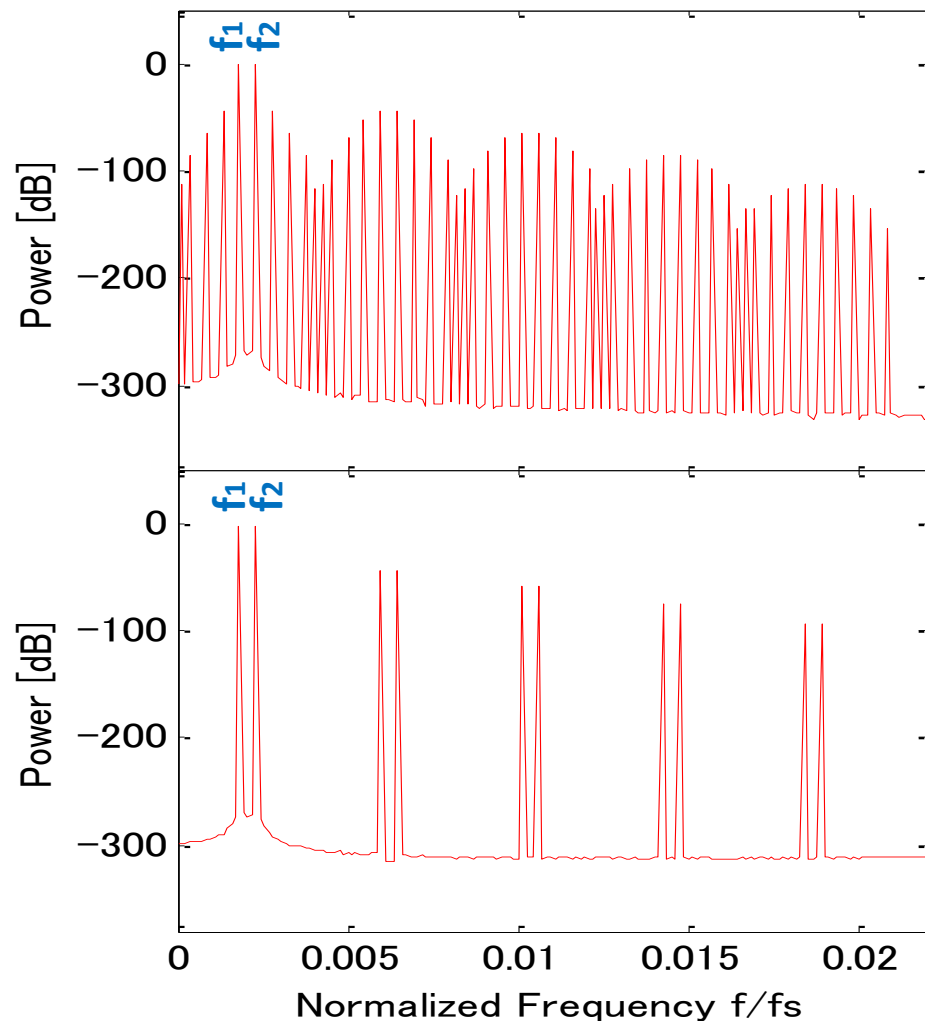
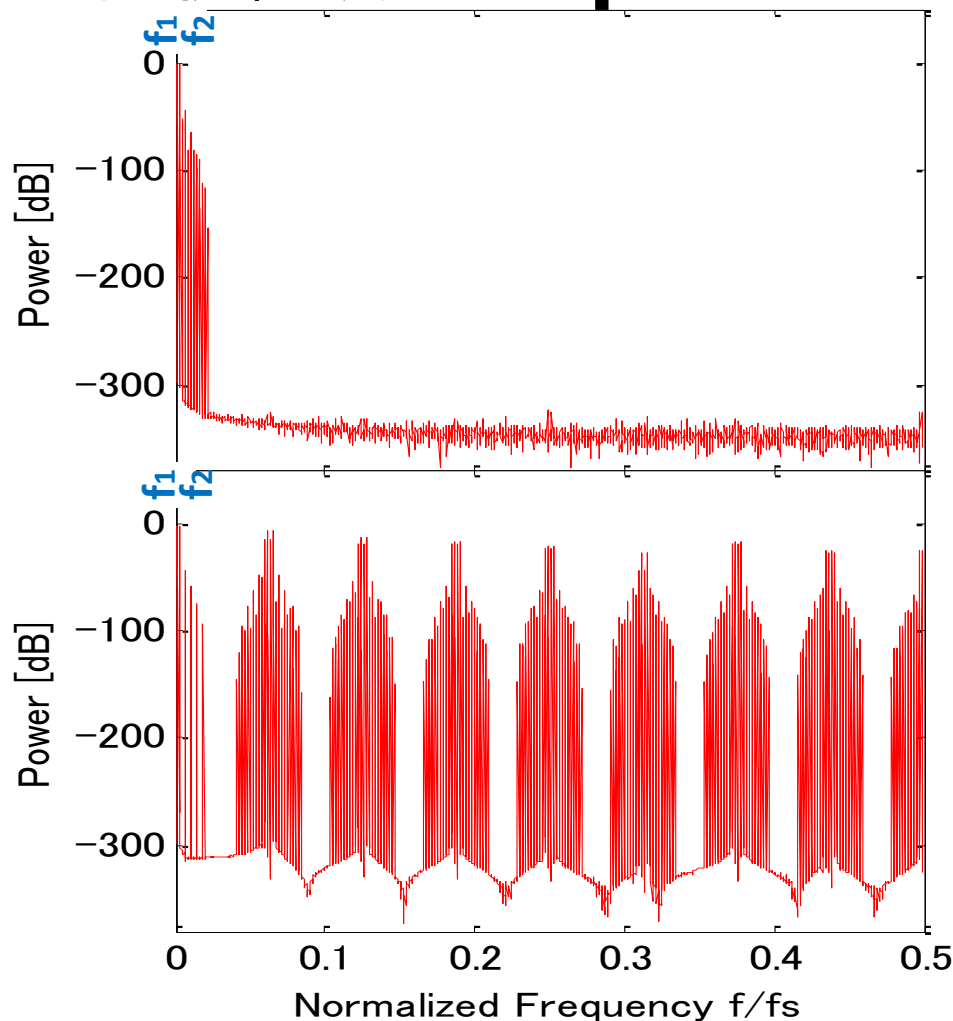


※位相 $\theta_k = \pm\pi/6 \pm\pi/10 \pm\pi/14 \pm\pi/18$

上図：従来手法

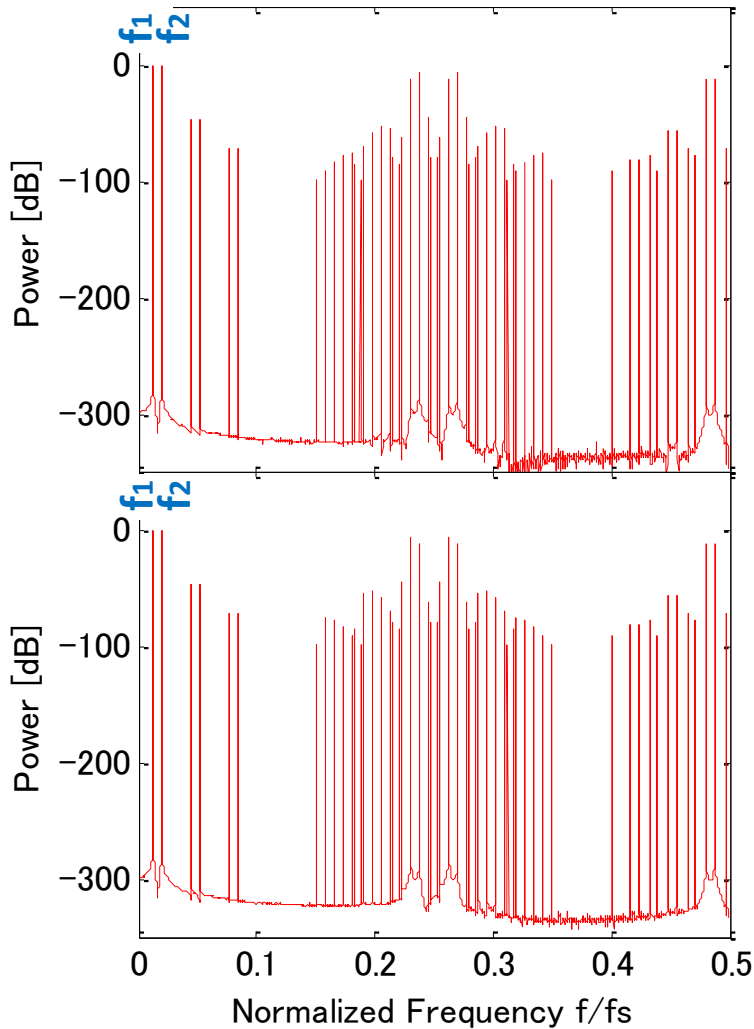
下図：提案手法

基本波近傍



基本波近傍の歪み成分キャンセル

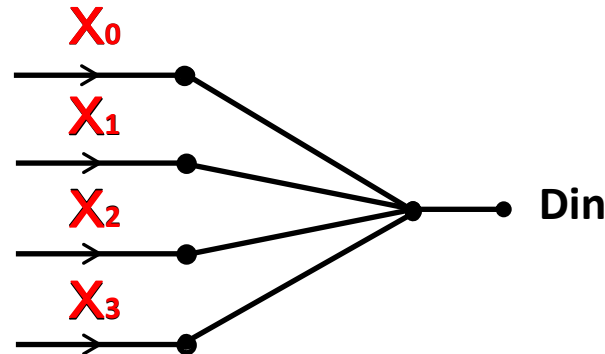
位相差切り替え順序変更による影響 31



$$X_k = \sin(2\pi f_1 t + \theta_k) + \sin(2\pi f_2 t - \theta_k)$$

DAC3,5次歪み

$$\theta_0 \rightarrow \theta_1 \rightarrow \theta_2 \rightarrow \theta_3$$



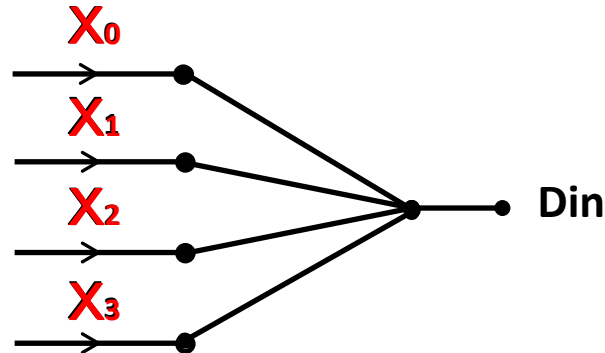
$$\theta_0 = 4\pi/15$$

$$\theta_1 = \pi/15$$

$$\theta_2 = -\pi/15$$

$$\theta_3 = -4\pi/15$$

$$\theta_0 \leftarrow \theta_1 \leftarrow \theta_2 \leftarrow \theta_3$$



基本波近傍の影響なし

※位相差切り替え6パターンの内違いが最も顕著に見られたものを示した。

- 基本波近傍の歪みキャンセル効果を確認
- 提案手法では信号帯域外にスプリアス発生
(アナログフィルタで除去可能)
- 位相差切り替え回数増加に伴い
スプリアスが基本波近傍に接近
- 位相差切り替え順序変更による基本波
近傍の影響なし

- 研究背景
- 従来手法
- 提案手法(位相差切り替え手法)
- シミュレーション解析
- まとめ

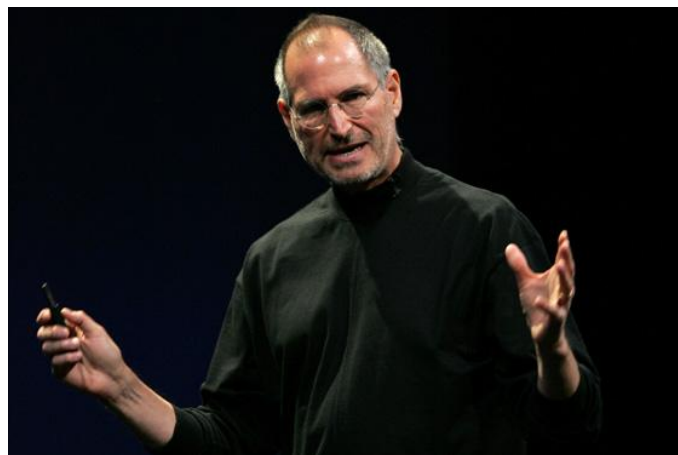
- 位相差切り替え手法を提案
- 問題となる2トーン基本波近傍の歪み成分除去（ディストーションシェイピング）
- シミュレーションにより提案手法の妥当性を検証
- 位相差の順序を変更したことによる影響なし
- 実機による検証を今後検討していきたい

提案アルゴリズムを $\Delta\Sigma$ 変調器の
ノイズシェーピングと関連させる。



新概念：ディストーションシェイピング

「創造力とは、いろいろなものをつなぐ力だ」
(Steve Jobs, Apple社)



Q 実測へ向けての課題、予想等は？結果が出たら知りたい。

A 完全にキャンセルは厳しいと思うが色々と検討していきたいと考えている。

Q 位相がずれた時の影響は？

A キャンセルされない。ただ、DSP部でデジタル的に位相差を与えているのでその大きさは正確に与えられると考えられる。クロックのタイミングのずれの検証は行っていない。

Q 先行研究として2005年NAUTAの文献と比較してみてもどうか？

A 確認していない。後で確認したい。

Q オーバーサンプリング比はいくつでやっているのか？

A シミュレーション条件のページで示したサンプリング周波数 f_s と入力周波数 f で行っている。

Q DACの分解能はいくつを想定しているのか？

A 無限分解能を想定している。

Q DACを測定してDSPで逆補正するという手法は検討しているか？また、それと今回手法の比較はしているか？

A 検討していない。

Q 実際には高周波の歪みが低周波にくることがあるため高周波側に追いやれば良いということではないのでは？

A 検討してみます。

Q 従来手法ではDSPとDACがCLKなし、提案手法ありその意図は？従来手法にはCLKいらない？

A DSPはデジタルなので基本的にCLKで動作している。提案手法であえてCLKを付け加えたのは1クロック毎に位相の異なる信号を出力するため説明の便宜をはかるために付け加えてある。従来手法ではCLK毎に同じ信号を出力しているのであえて書いていない。

Q CLKがばらついた時の影響はどうか？クロックスキューなど。

A 検討していないが大丈夫ではないかと考えている。
→デジタルの人は信用しないと思いますと言われる。

Q $\pm\pi/6$ は簡単に作れる？ずれたら？

A 作れる。位相がずれてしまったら基本的にはキャンセルされない。

Q 位相差切り替え信号を生成する際に回路のオーバーヘッドは？

A ない。DSPプログラム部の変更のみなのでハードウェア変更がいらぬ。

Q 付加コストは？

A ない。ただ、プログラム量が増える可能性はある。

Q スプリアスは実際にはどうなるのか？

A 通常のDACのは0次ホールドとなっているためシミュレーション結果のスプリアスよりは減衰すると考えている。

Q 偶数次の歪みは？

A 差動構成を仮定しているため奇数次歪みを検討している。また、特に2トーンの場合は2次よりも3次の歪みの方が基本波近傍に発生するため、3次を優先的に検討している。

Q コストの概念は？（面積など）最初かなりコストを強調しているような印象を受けた。説明の最後でコストに関するもう少し議論、検討をしてみてもどうか？

A はい。

Q 位相差切り替え順序変更を検討する理由

A 高周波のスプリアスが減少するのではないかの検討を行うため。

Q フィルタはどのようなものを使用？

A 高周波の部分をカットし信号帯域内の信号が減衰しないようなフィルタを選べばよい。

Q スペクトルのサイドローブがやや広がっているように見えるが何か理由があるのか？

A 検討してみます。