

# 低歪み信号発生用DA変換器 アーキテクチャ

電気学会電子回路研究会

ECT-12-020

2012.3.29

## 群馬大学

©高川 若林和行 加藤啓介 安部文隆 小林春夫(群馬大学)  
小林修(STARC) 松浦達治 新津葵一 高井伸和(群馬大学)

# OUTLINE

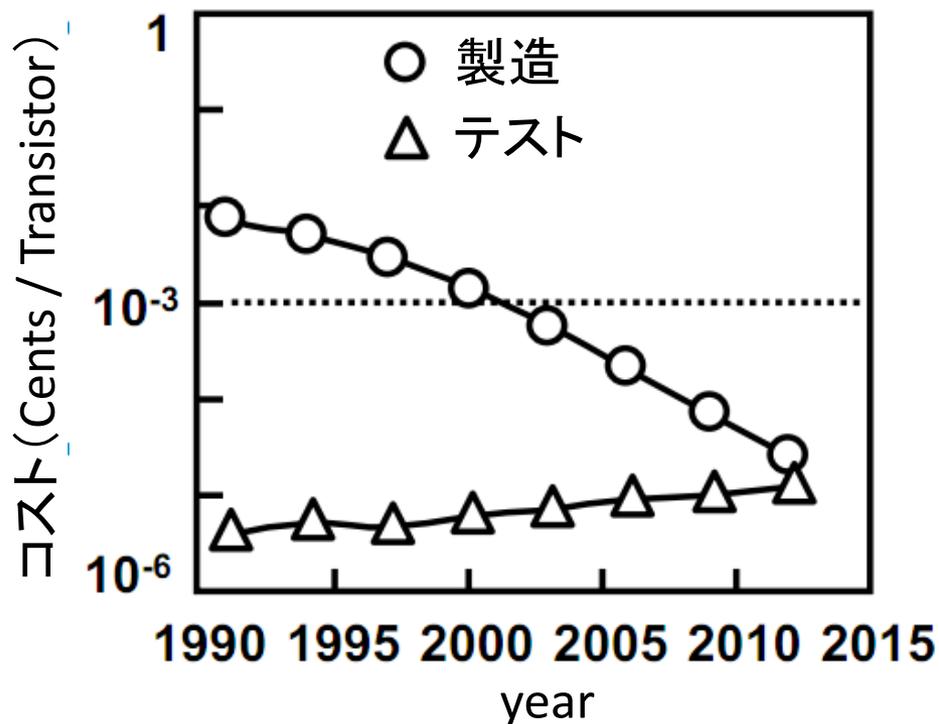
- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

# OUTLINE

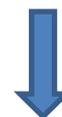
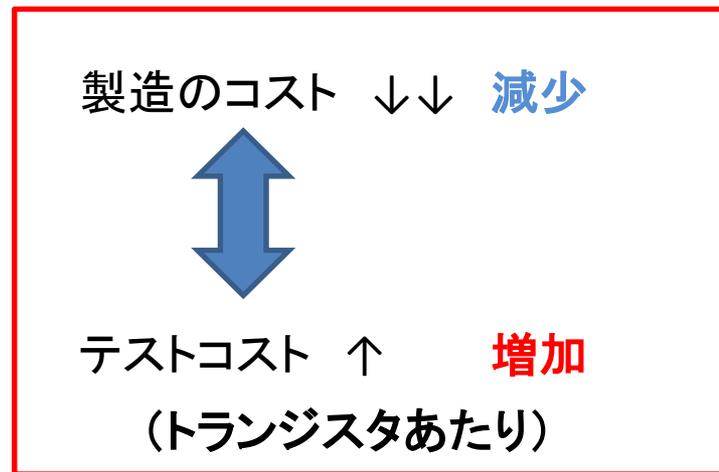
- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

# 研究背景

## システムLSIテスト動向



テストコストの傾向  
(ITRS 2001)

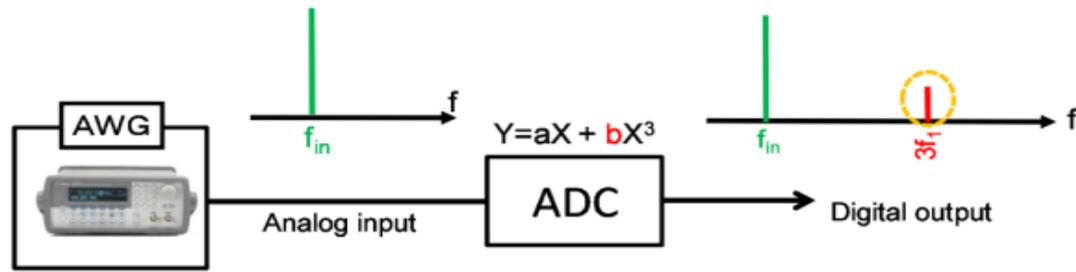


低価格デバイスの大量生産のため、  
低コストのテストが必須

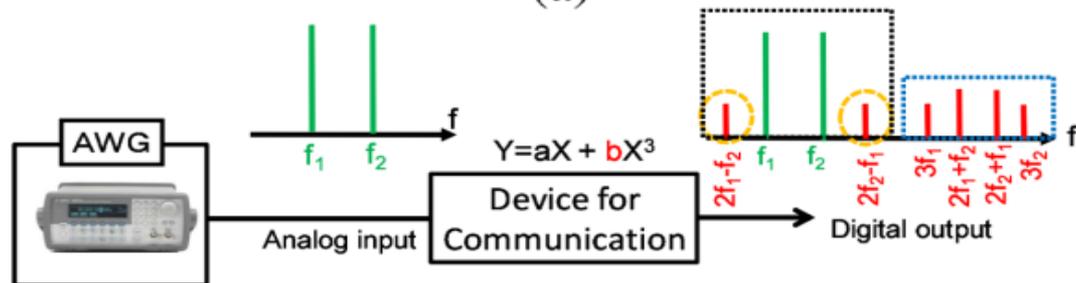
# 線形性テスト

ADC, 通信用デバイスの線形性テストは必須

線形性テストには歪みの少ないテスト信号が必要



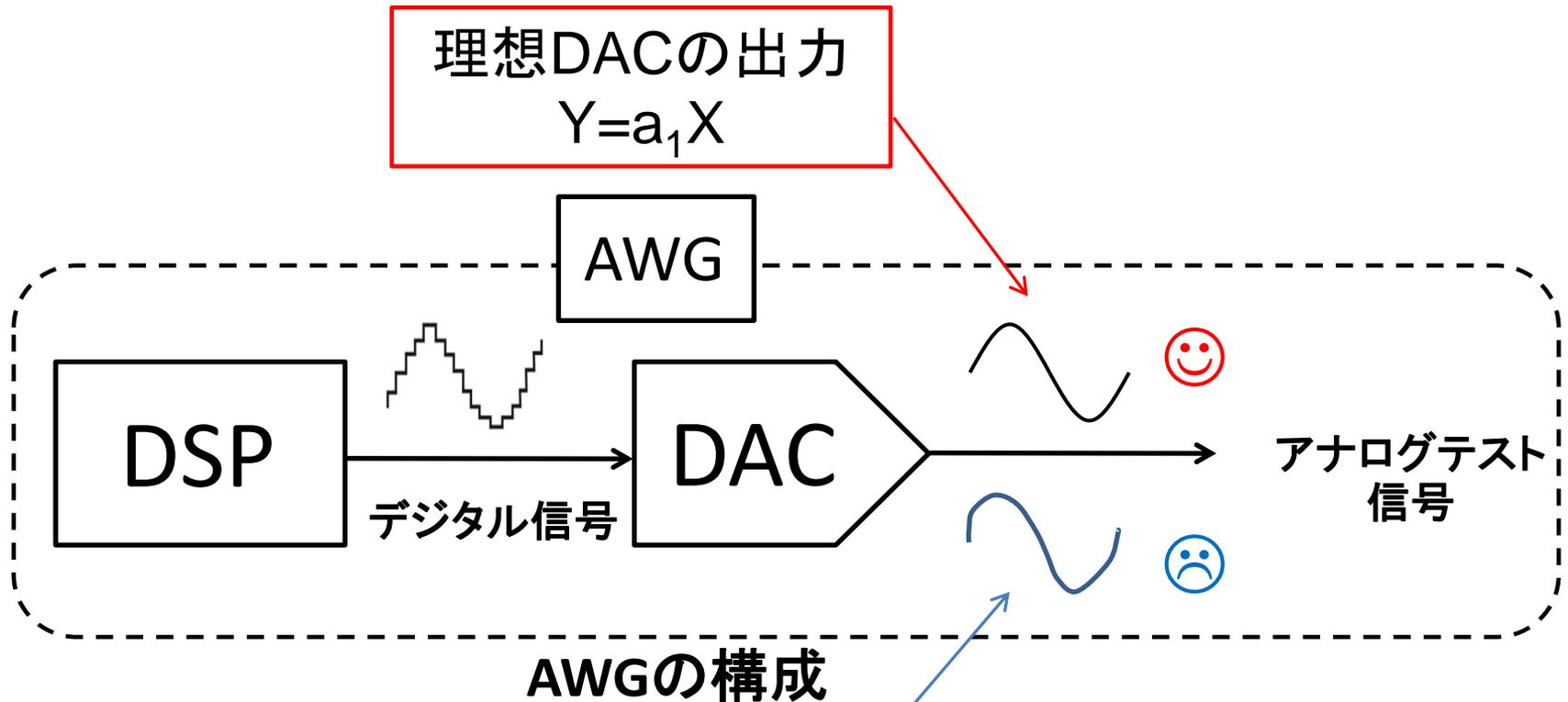
(a)



(b)

AWGによるテスト信号生成とADCと通信デバイス非線形性テスト.  
(a)単一正弦波の場合. (b)2トーン信号の場合.

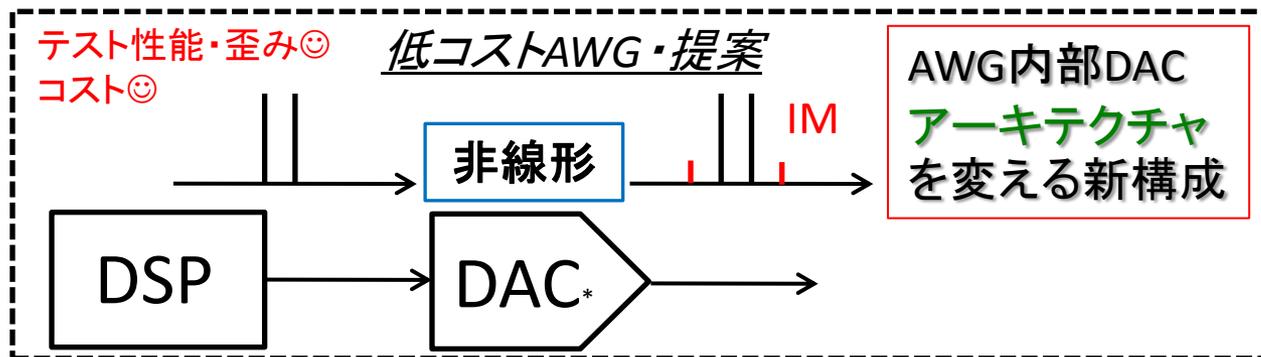
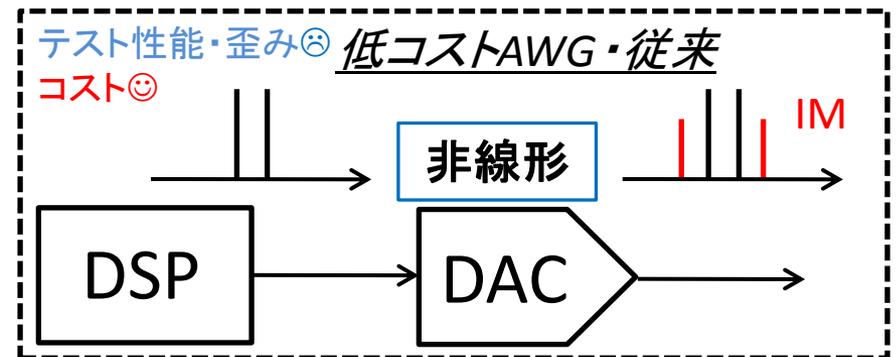
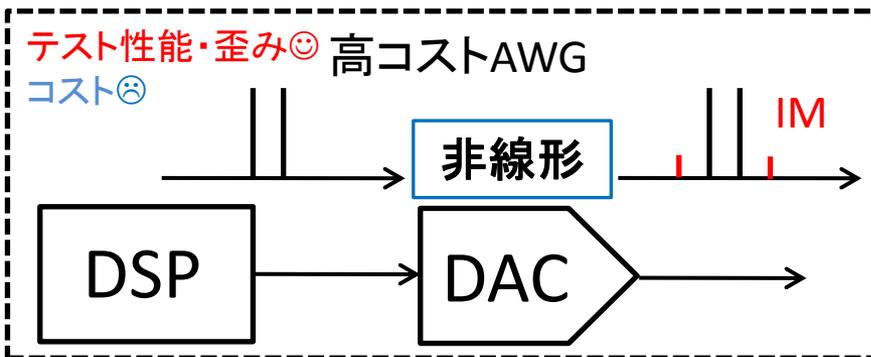
# AWG (任意波形発生器)



現実DACの出力  
 $Y = a_0 + a_1 X + a_2 X^2 + a_3 X^3 \dots$

# 研究目的

低歪みのテスト信号を  
低コスト・低性能のAWGで生成



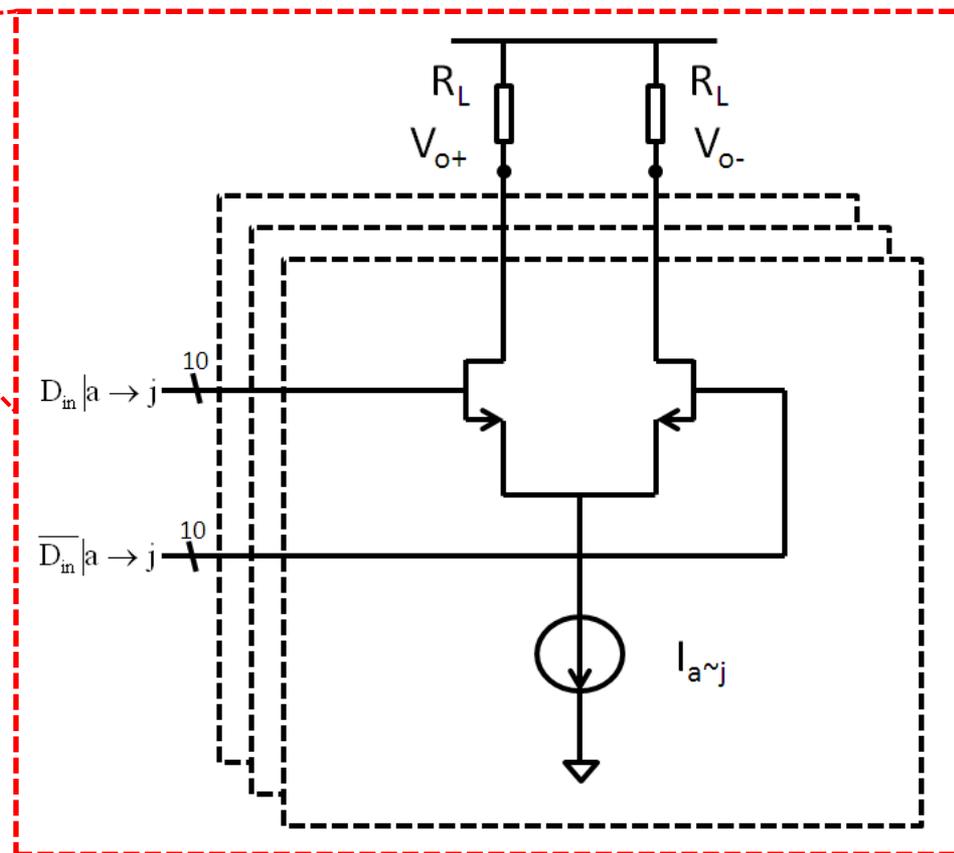
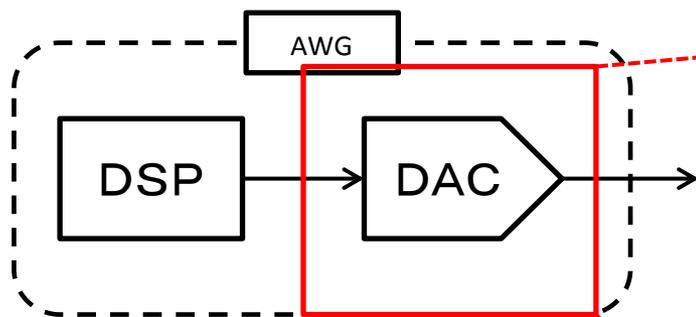
歪み(IM成分)

IM: Inter-Modulation(相互変調)

# OUTLINE

- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

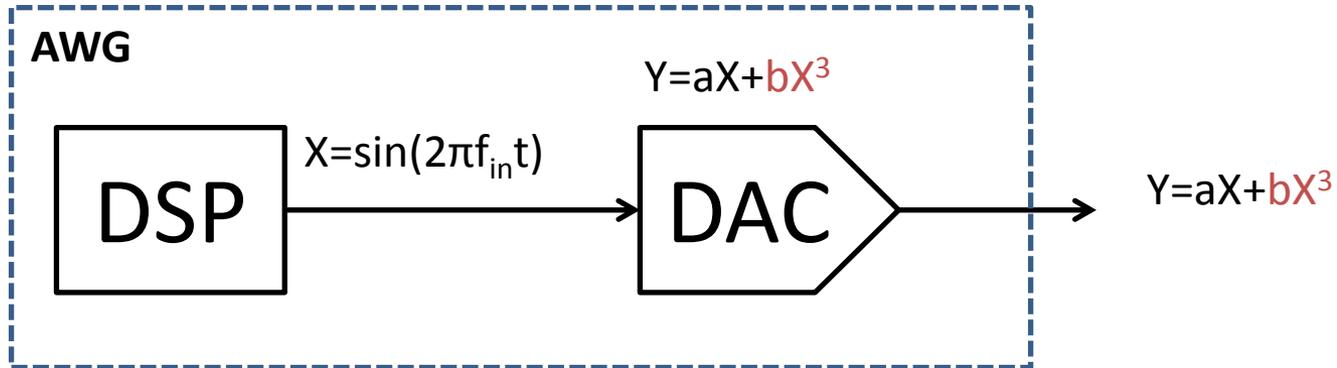
# 従来手法



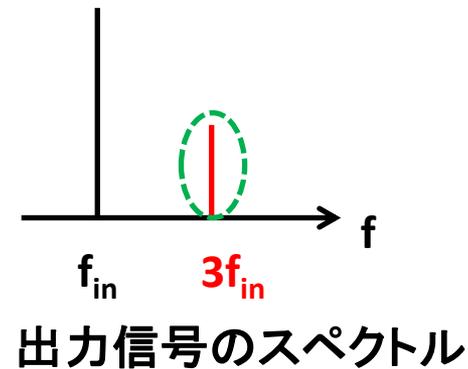
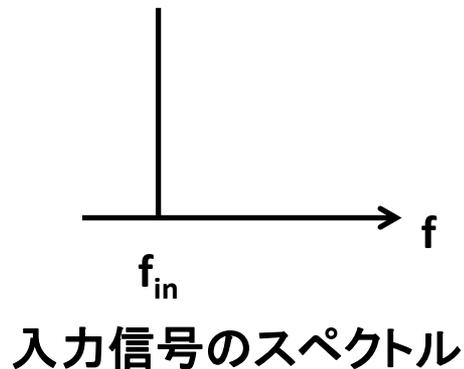
従来方式のAWG内部DAC構造

- 10-bit 差動2進重み付け電流 DAC

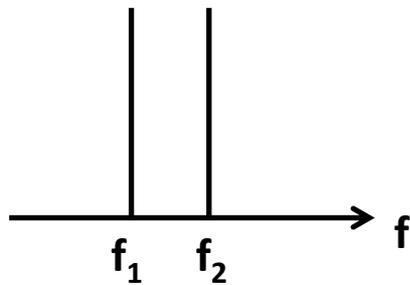
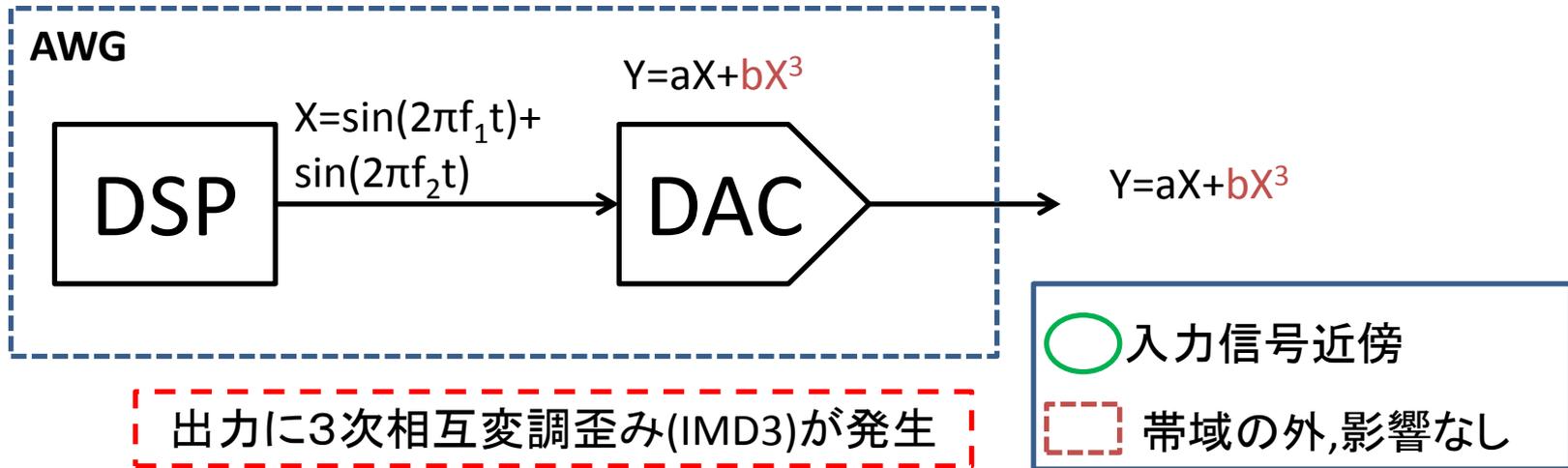
# 従来手法 単一正弦波



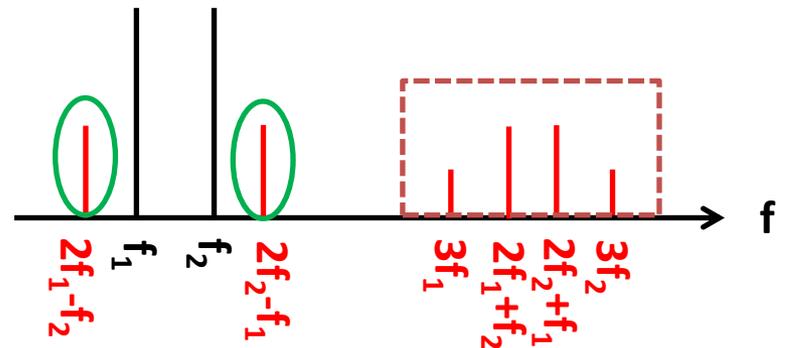
出力に3次高調歪み(HD3)が発生。



# 従来手法 two-tone



入力信号のスペクトル

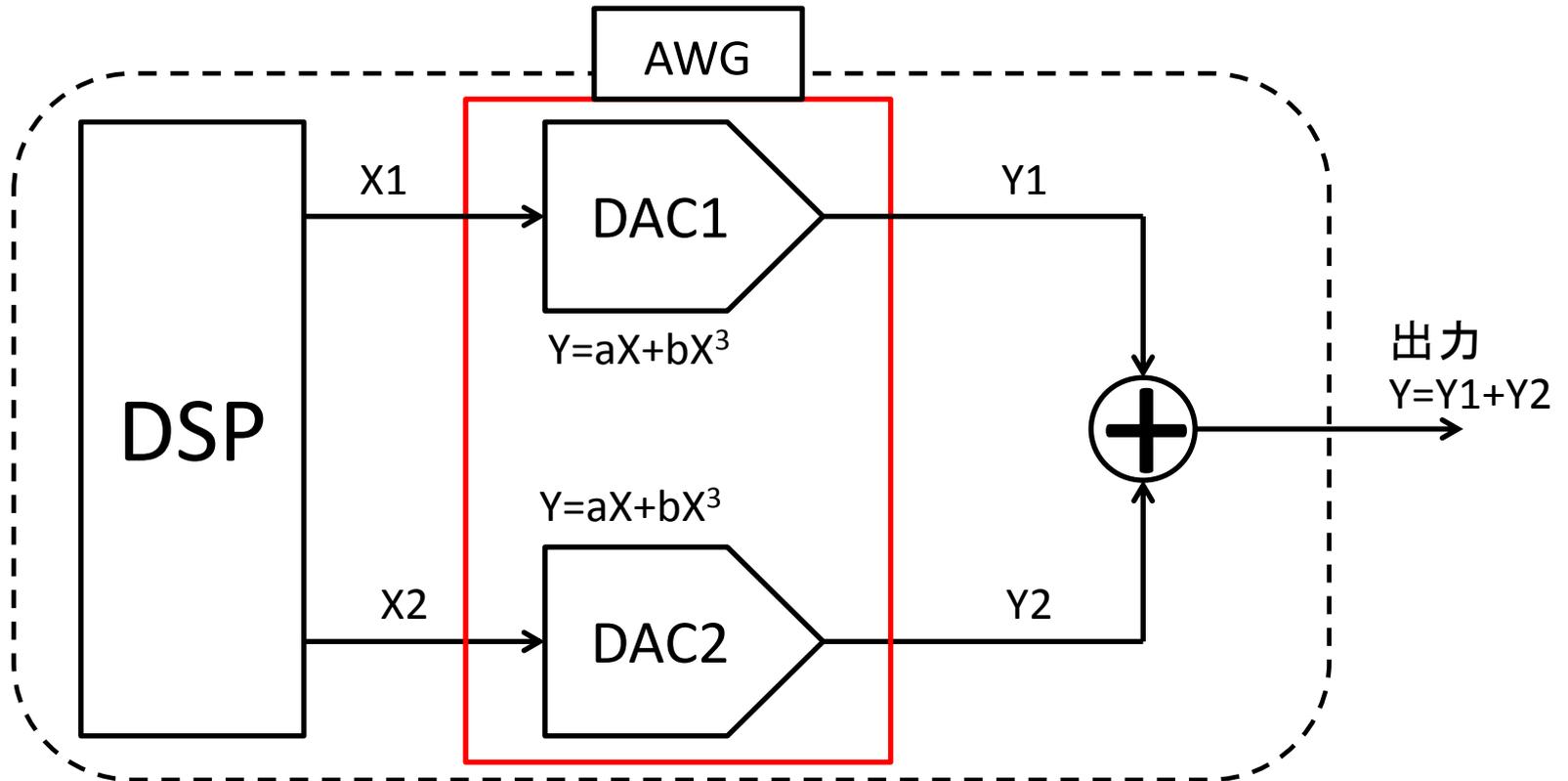


出力信号のスペクトル

# OUTLINE

- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

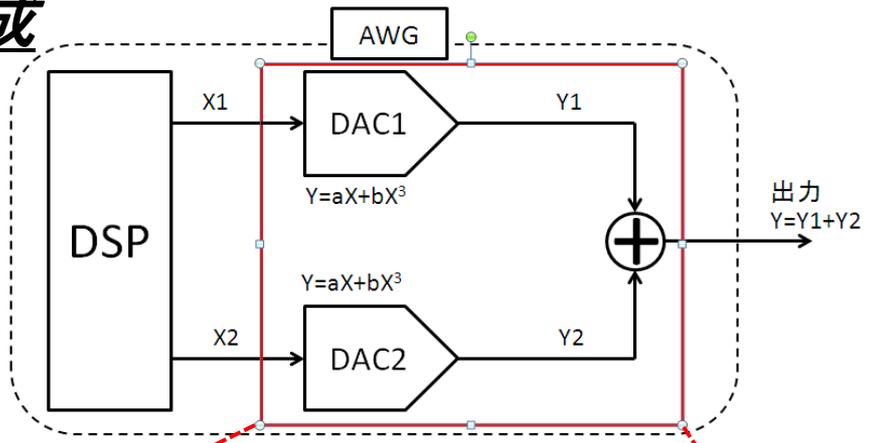
# 位相差合成型



位相差合成型 ブロック図

# 位相差合成型

## 内部構成



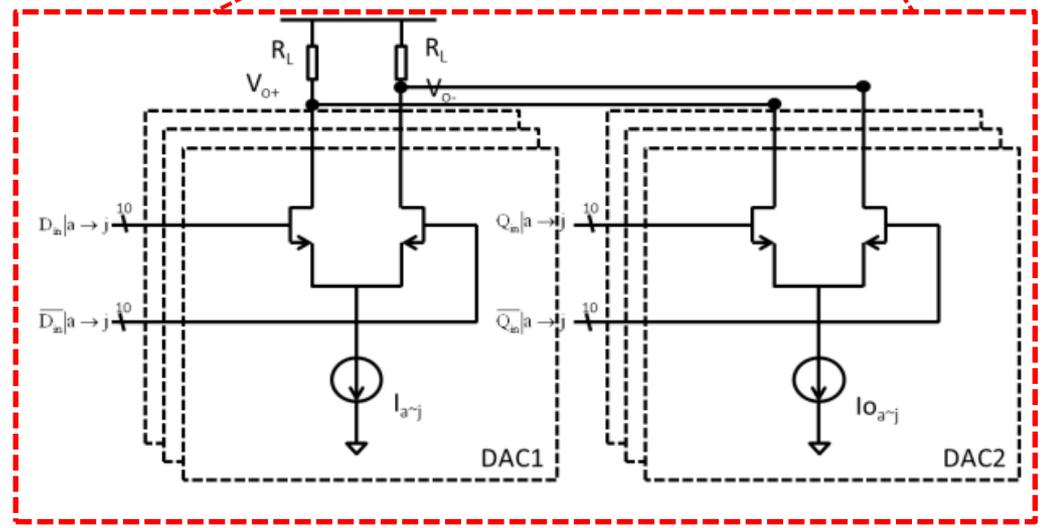
2種類の位相を持たせたデジタル信号  $X1 \cdot X2$  をDACに入力。



DACの出力信号  $Y1 \cdot Y2$  を後段の加算器で合成。



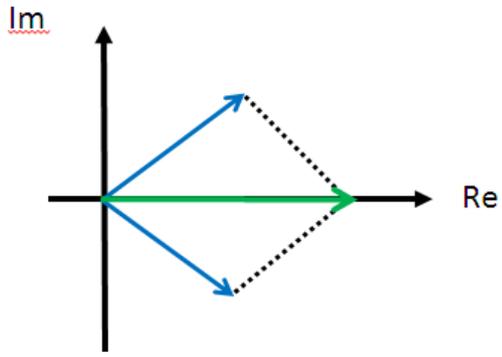
出力信号  $Y$  の歪み成分をキャンセル



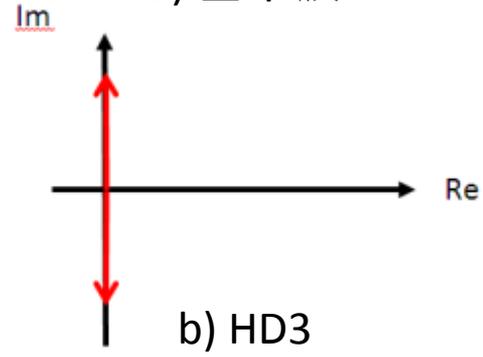
# 位相差合成型

## 歪みキャンセル原理

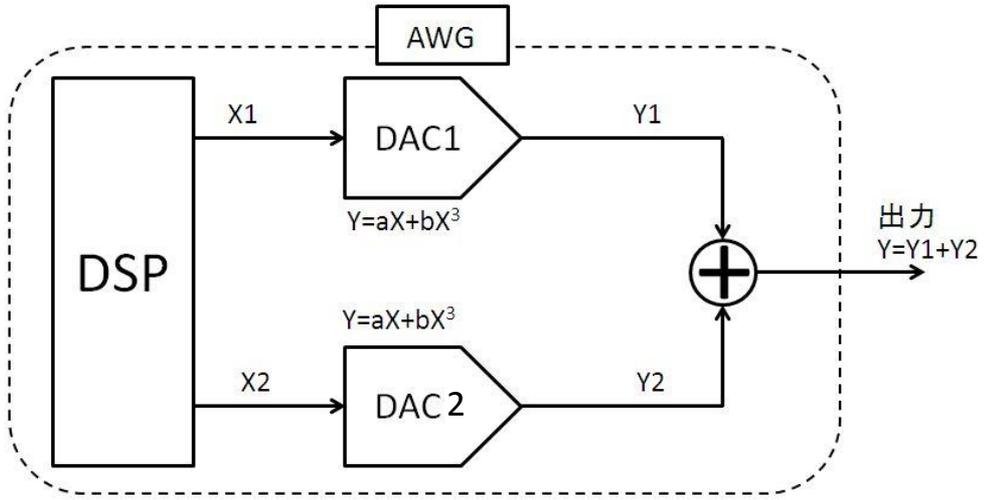
- 位相差合成型
- 単一正弦波
- HD3キャンセル



a) 基本波



b) HD3

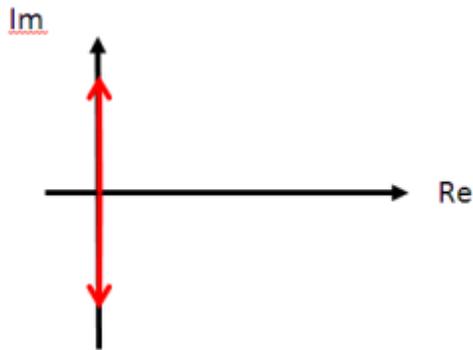
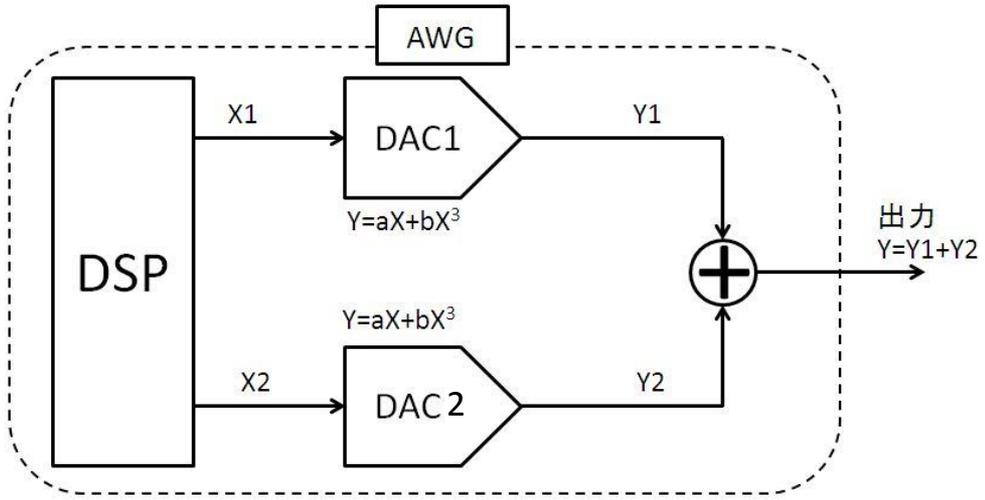


$Y_{1,2} = aX + bX^3 \dots \dots \dots$  DAC非線形性出力特性  
 $X_1 = A \sin(2\pi f_{in} nT_s + \pi/6)$   
 $X_2 = A \sin(2\pi f_{in} nT_s - \pi/6)$   
 $Y = Y_1 + Y_2 = 1.7(aA + 0.75bA^3) \sin(2\pi f_{in} nT_s)$

# 位相差合成型

## 歪みキャンセル原理

- 位相差合成型
- 2トーン信号
- IMD3キャンセル



IM3のキャンセル効果{IM3(2f<sub>1</sub>-f<sub>2</sub>,2f<sub>2</sub>-f<sub>1</sub>)}

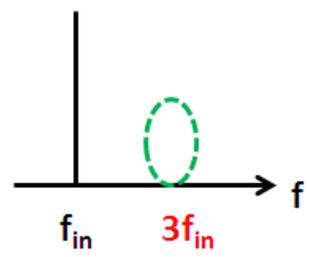
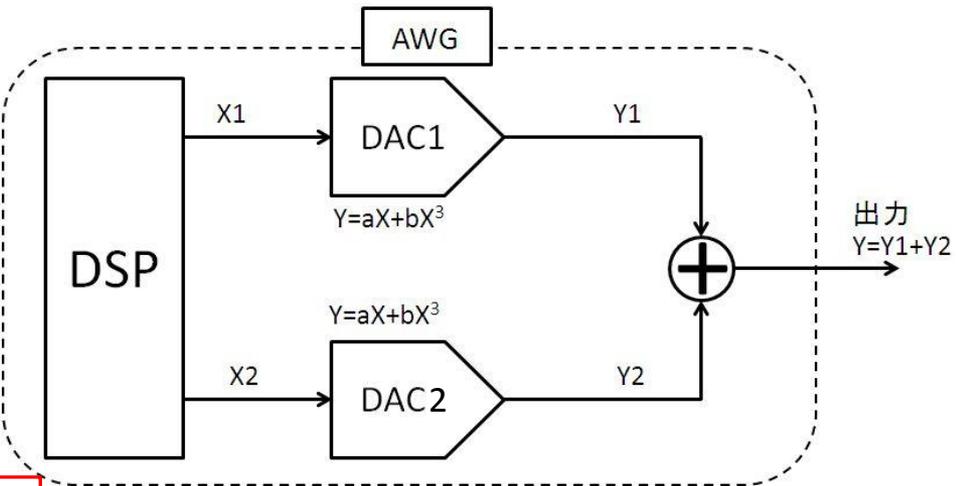
$Y_{1,2} = aX + bX^3 \dots \dots \dots$  DAC非線形性出力特性  
 $X_1 = A \sin(2\pi f_1 nT_s + \pi/6) + B \sin(2\pi f_2 nT_s - \pi/6)$   
 $X_2 = A \sin(2\pi f_1 nT_s - \pi/6) + B \sin(2\pi f_2 nT_s + \pi/6)$   
 $Y = Y1 + Y2$   
 $= 1.7(aA + 0.75bA^3 + 1.5bAB^2) \sin 2\pi f_1 nT_s$   
 $+ 1.7(aB + 0.75bB^3 + 1.5bA^2B) \sin 2\pi f_2 nT_s$   
 $- 1.3bA^2B \sin 2\pi(2f_1 + f_2)nT_s$   
 $- 1.3bAB^2 \sin 2\pi(2f_2 + f_1)nT_s$

IMD3 :3次相互変調歪み

# 位相差合成型

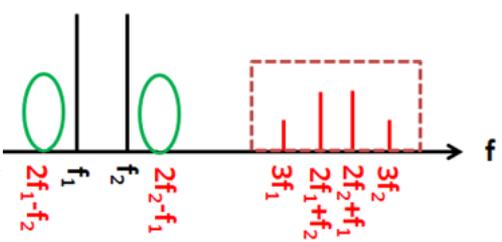
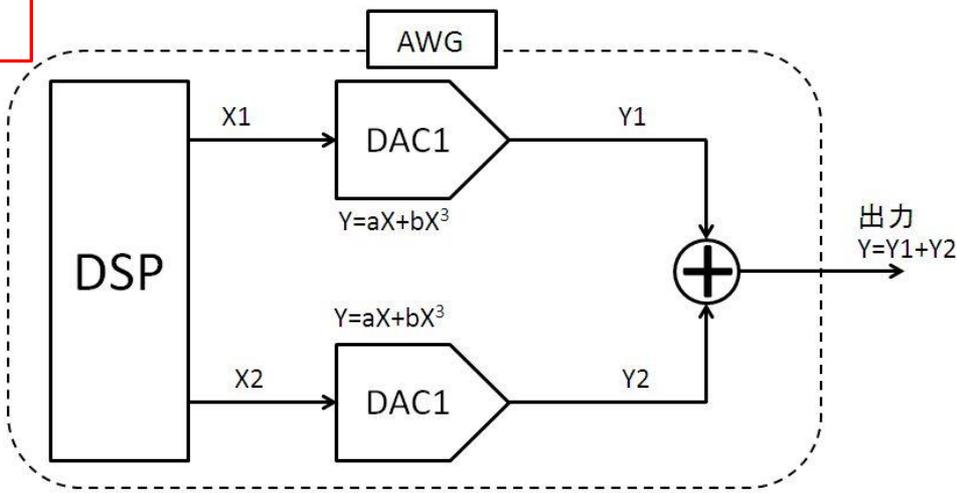
## 出力効果

- 位相差合成型
- 単一正弦波
- HD3キャンセル



X1,X2の位相差: $\Phi=\pi/3$

- 位相差合成型
- 2トーン信号
- IMD3キャンセル



# OUTLINE

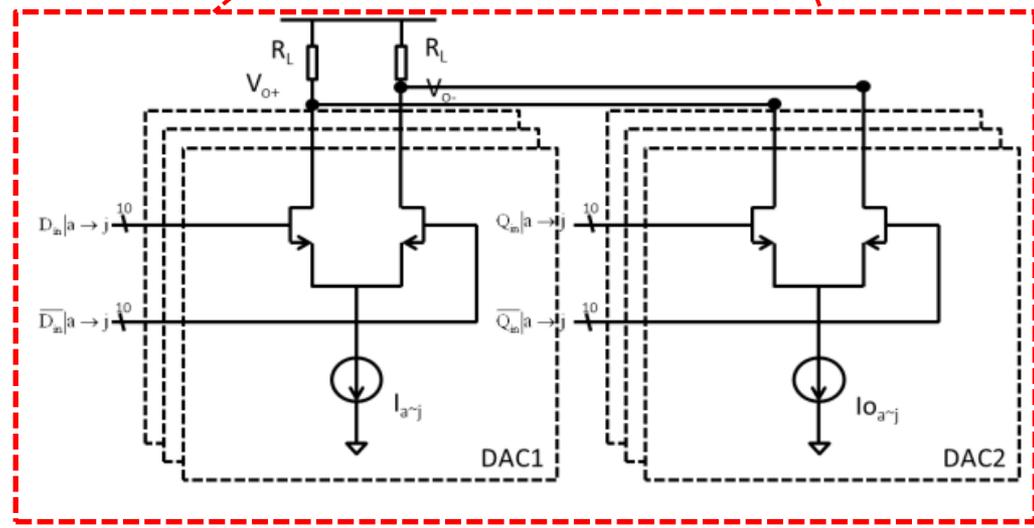
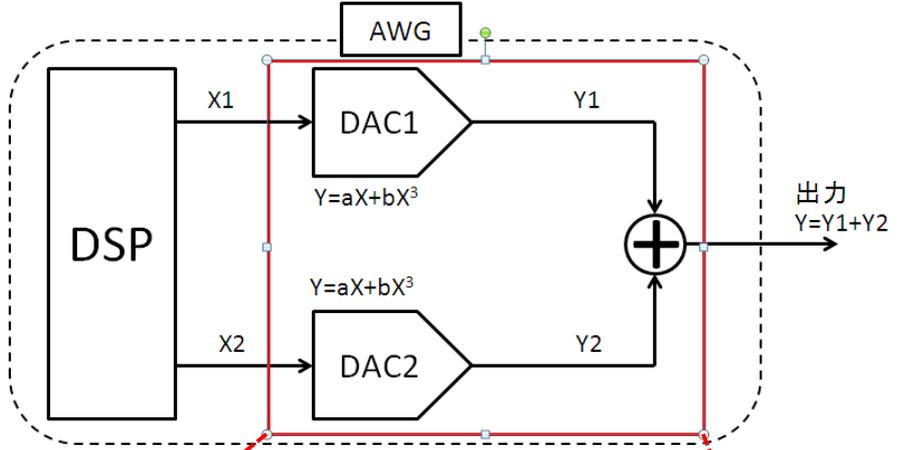
- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

# シュミレーション条件

- 10-bit 差動2進重み付けDAC
- 180nm CMOS
- SPICEシミュレーション
- $R_L=250\Omega, V_{cc}=3V, V_{out}=V_{o+}-V_{o-}$
- 電流セルの電流源  
 $I_{a-j}$  と  $I_{o_{a-j}}$  (各10個),  
 それぞれ1, 2I, 4I, 8I, 16I, 32I, 64I,  
 128I, 256I, 512I
- DACの出力は差動構成で  
偶数次歪み成分を除去.

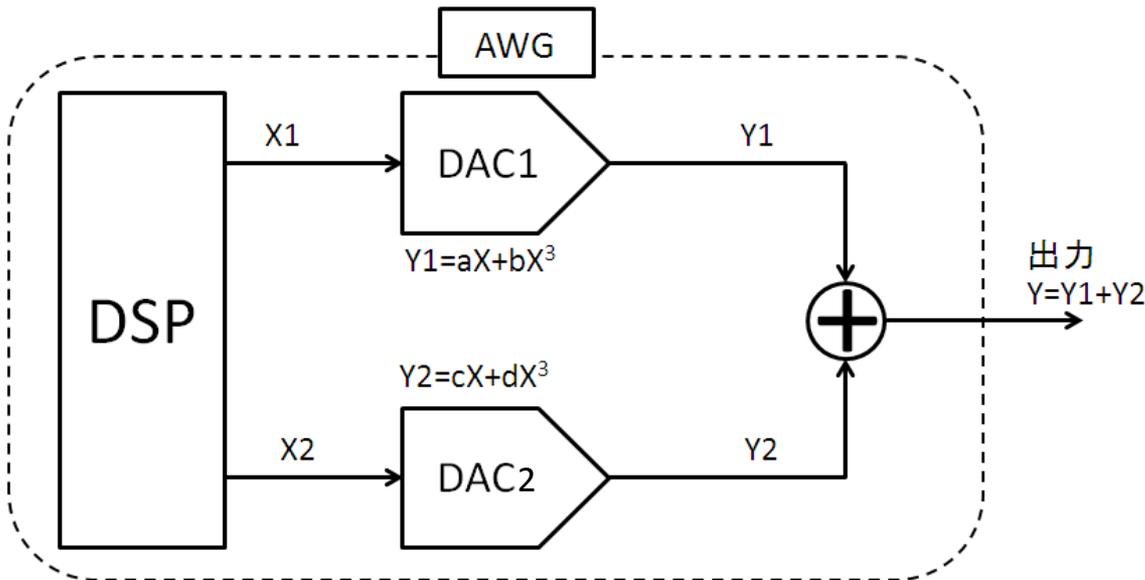


**3次歪み**がある場合を検討.



位相差合成型内部DACアーキテクチャ

# シュミレーション回路の条件



二つの場合で効果検証

- ① DAC特性間に  
ばらつきがない場合  
(二つのDACの電流セルの  
電流源値が同じ)
- ② DAC特性間に  
ばらつきがある場合  
(二つのDACの電流セルの  
電流源値が異なる)

DAC1,2非線形性特性:

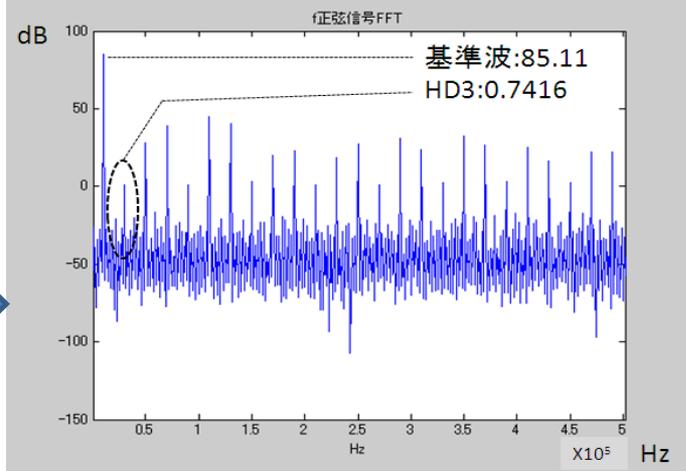
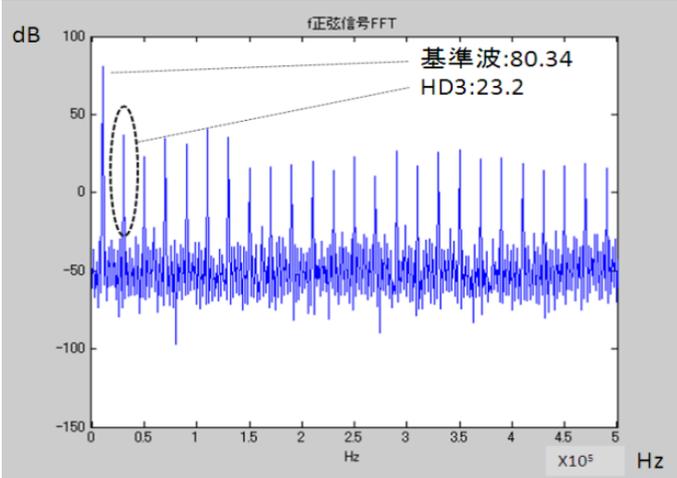
$$Y1=aX+bX^3+\dots$$

$$Y2=cX+dX^3+\dots$$

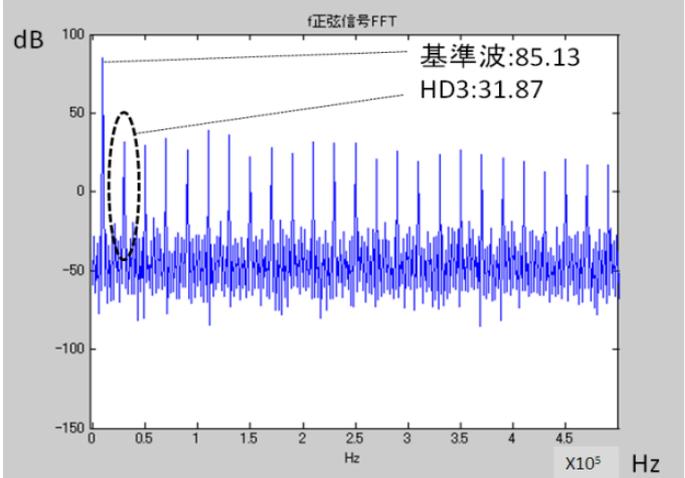
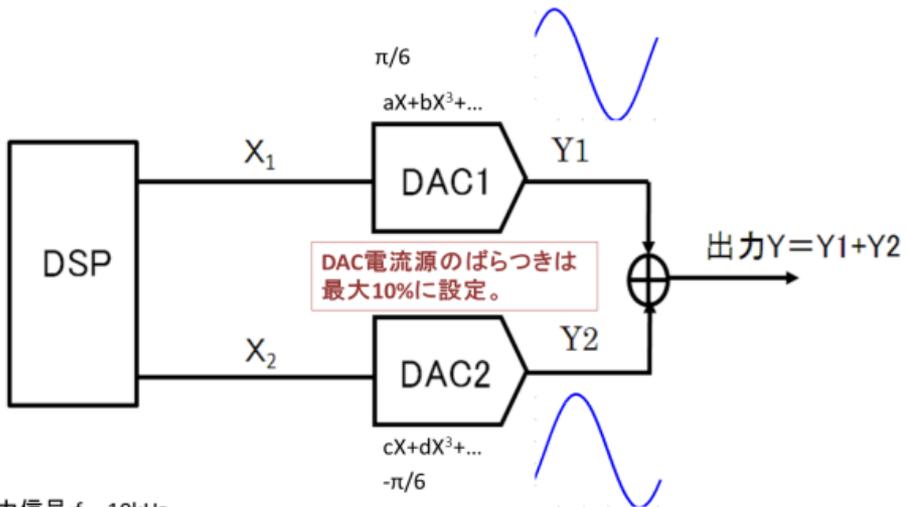
条件①:  $b=d$  条件②:  $b \neq d$

# シュミレーション結果・単一正弦波

従来手法



提案手法: DAC特性間にばらつきがない場合

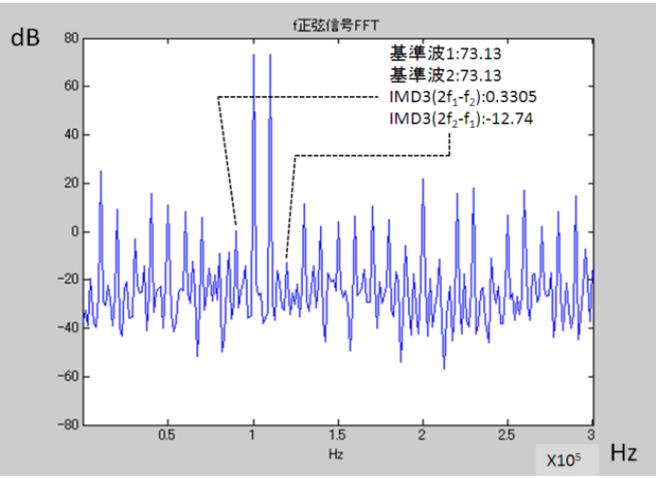
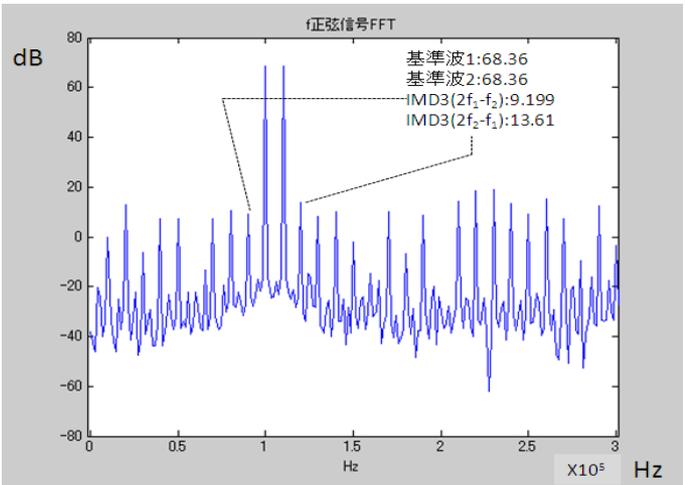


提案手法: DAC特性間にばらつきがある場合

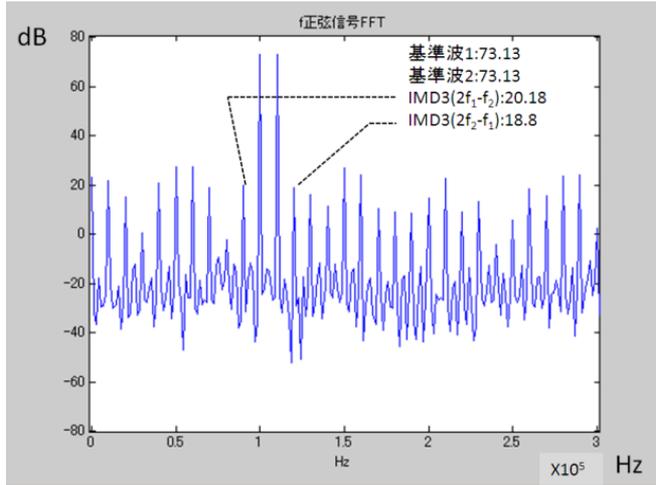
入力信号: f<sub>in</sub>=10kHz  
サンプリング f<sub>s</sub>=10.24MHz  
過渡分析時間: 700us (M=7)

# シュミレーション結果・2トーン信号

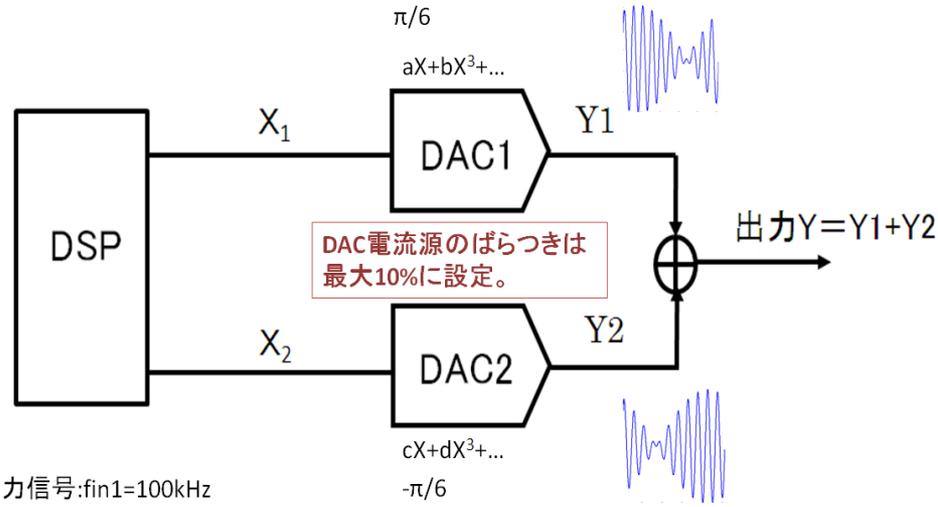
従来手法



提案手法: DAC特性間にばらつきがない場合



提案手法: DAC特性間にばらつきがある場合



入力信号: fin1=100kHz  
fin2=110kHz  
サンプリング周波数: fs=10.24MHz  
過渡分析時間: 700us(M=7)

可。  
容量カップリングにより、完全にはキャンセル不可。  
数式上で3次歪みを完全キャンセル可。  
シュミレーション上では、量子化誤差や

# OUTLINE

- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

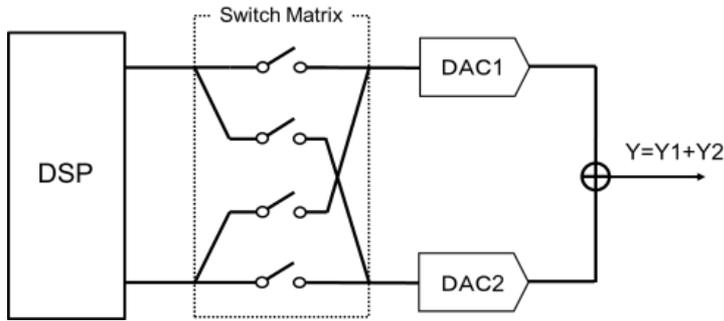
# ダイナミックエレメントマッチング (DEM)構成

- DAC特性間にばらつきがある



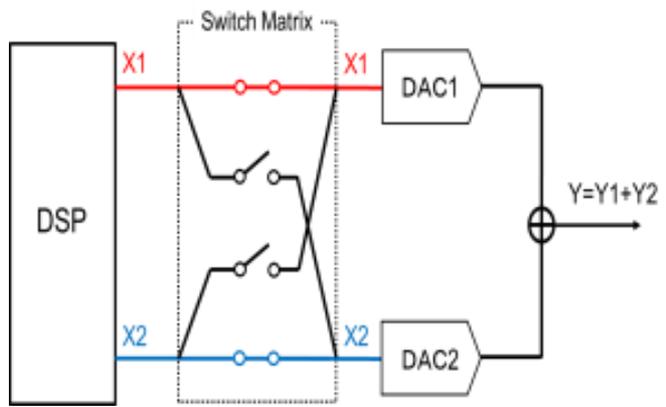
ダイナミックマッチングを併用

3次歪をキャンセル

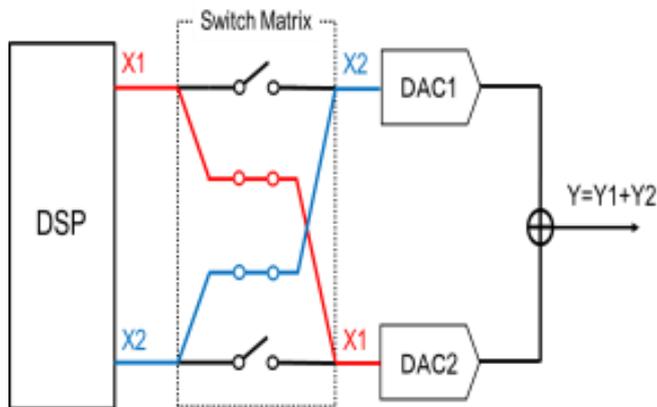


ダイナミックエレメントマッチング構成

タイミング  $2nT$

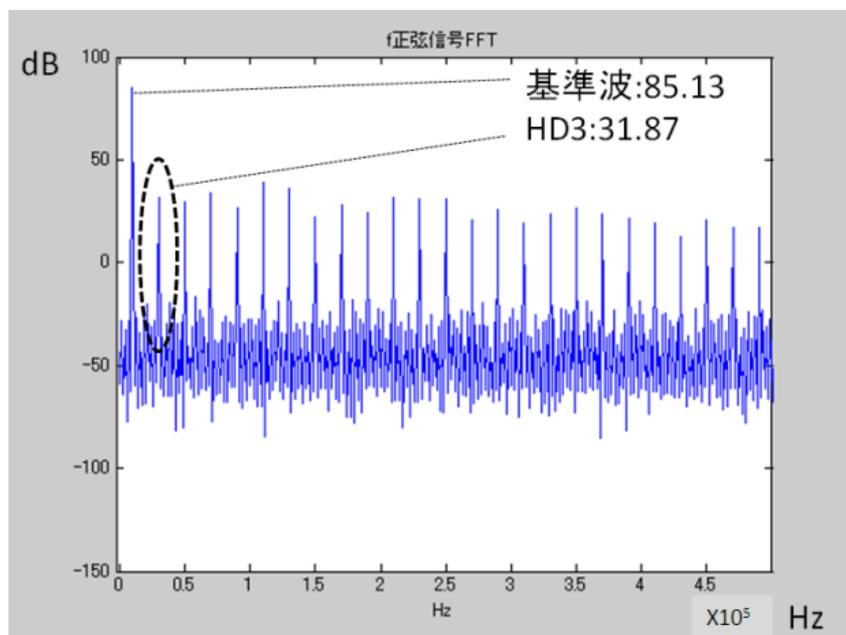


タイミング  $(2n+1)T$

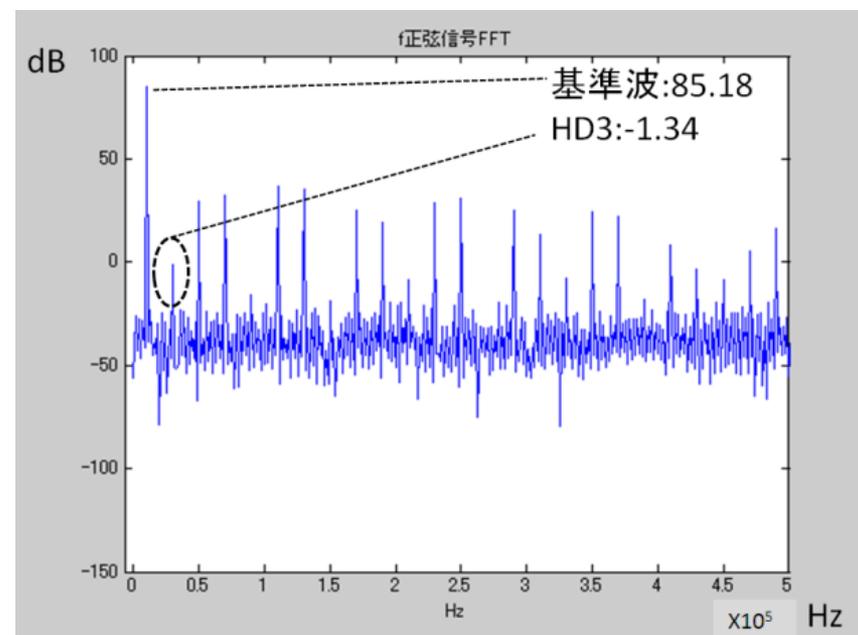


# DEM構成・シミュレーション解析結果

単一正弦波 @ DAC特性間にばらつきがある場合



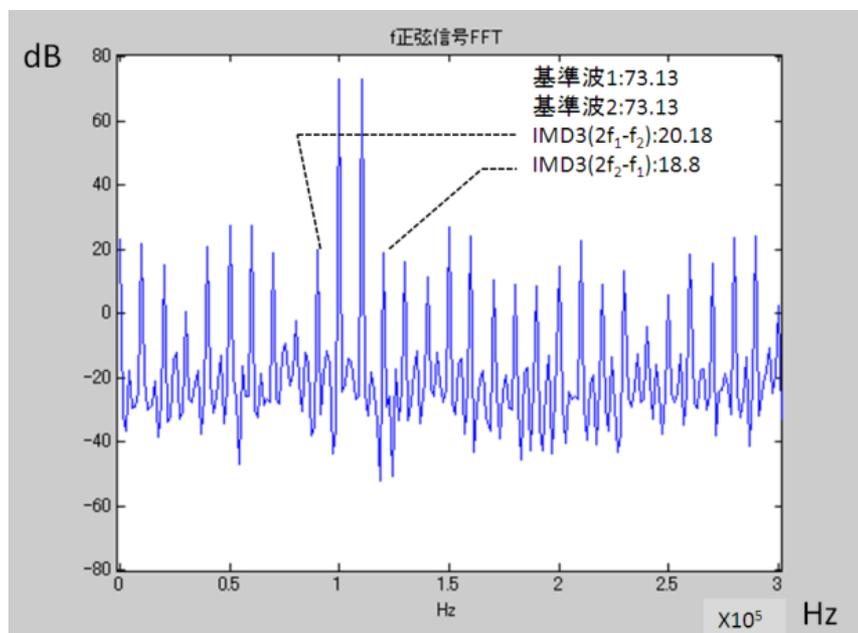
改善前 (DEM不使用)



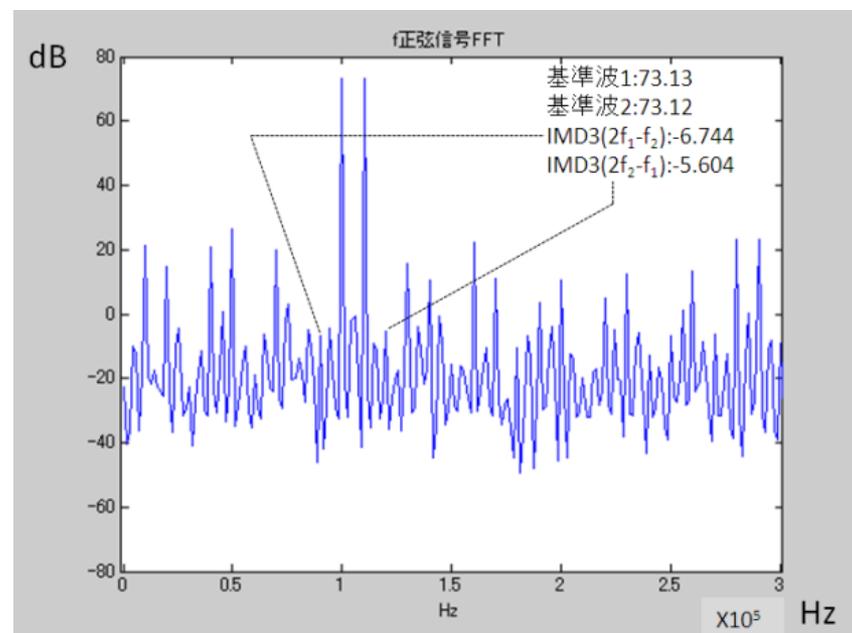
改善後 (DEM使用)

# DEM構成・シミュレーション解析結果

2トーン信号 @ DAC特性間にばらつきがある場合



改善前 (DEM不使用)



改善後 (DEM使用)

# OUTLINE

- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型+位相差切り替え型」-----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

# 提案手法②

低歪み単一正弦波生成

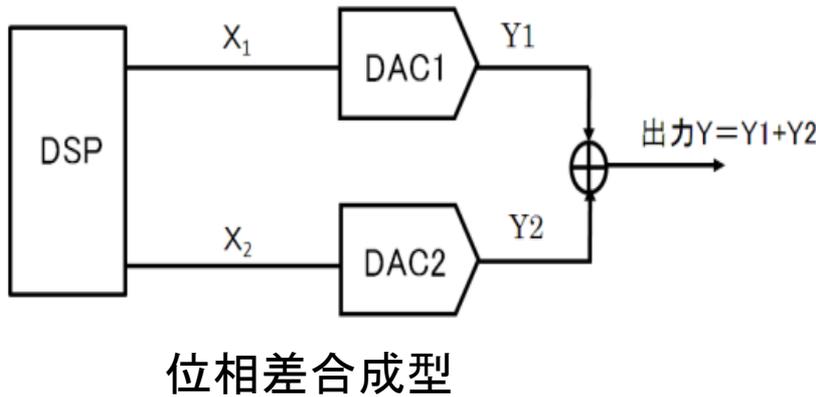


HD3,HD5,HD7の成分をキャンセル

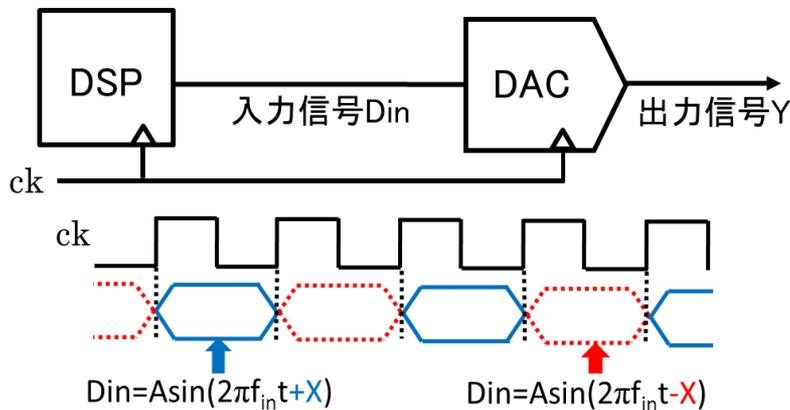


**「位相差合成型＋位相差切り替え型」**

# 「位相差合成型＋位相差切り替え型」 高調歪みキャンセル



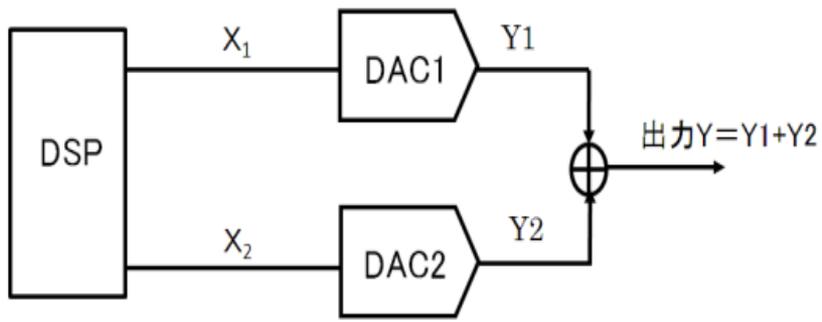
- 一方のDACの入力 $X_1$ ,  
もう一方のDACの入力 $X_2$
- 2つのDACから位相差を持った  
アナログ出力 $Y_1, Y_2$
- 加算器で $Y_1$ と $Y_2$ を加算
- 歪成分がキャンセルされた出力 $Y$



- 位相異なる信号  $+X$  と  $-X$  を  
切り替え、信号 $D_{in}$ 生を生成.

出力 $Y$ の歪み成分はキャンセル

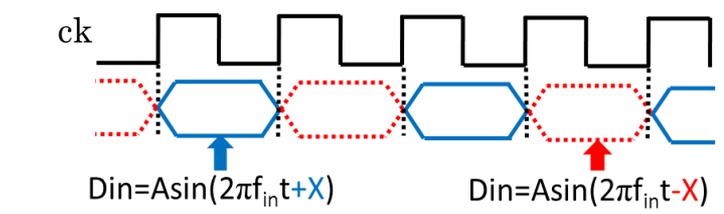
# 位相差合成型と位相差切り替え型の メリット、デメリット



位相差合成型

➤メリット:  
1) 高次歪みをキャンセルされ、  
新しい成分の歪みが生じない 😊

➤デメリット: 3,5,7次の高調歪みを  
同時キャンセルの場合、  
8個のDACが必要。 😞



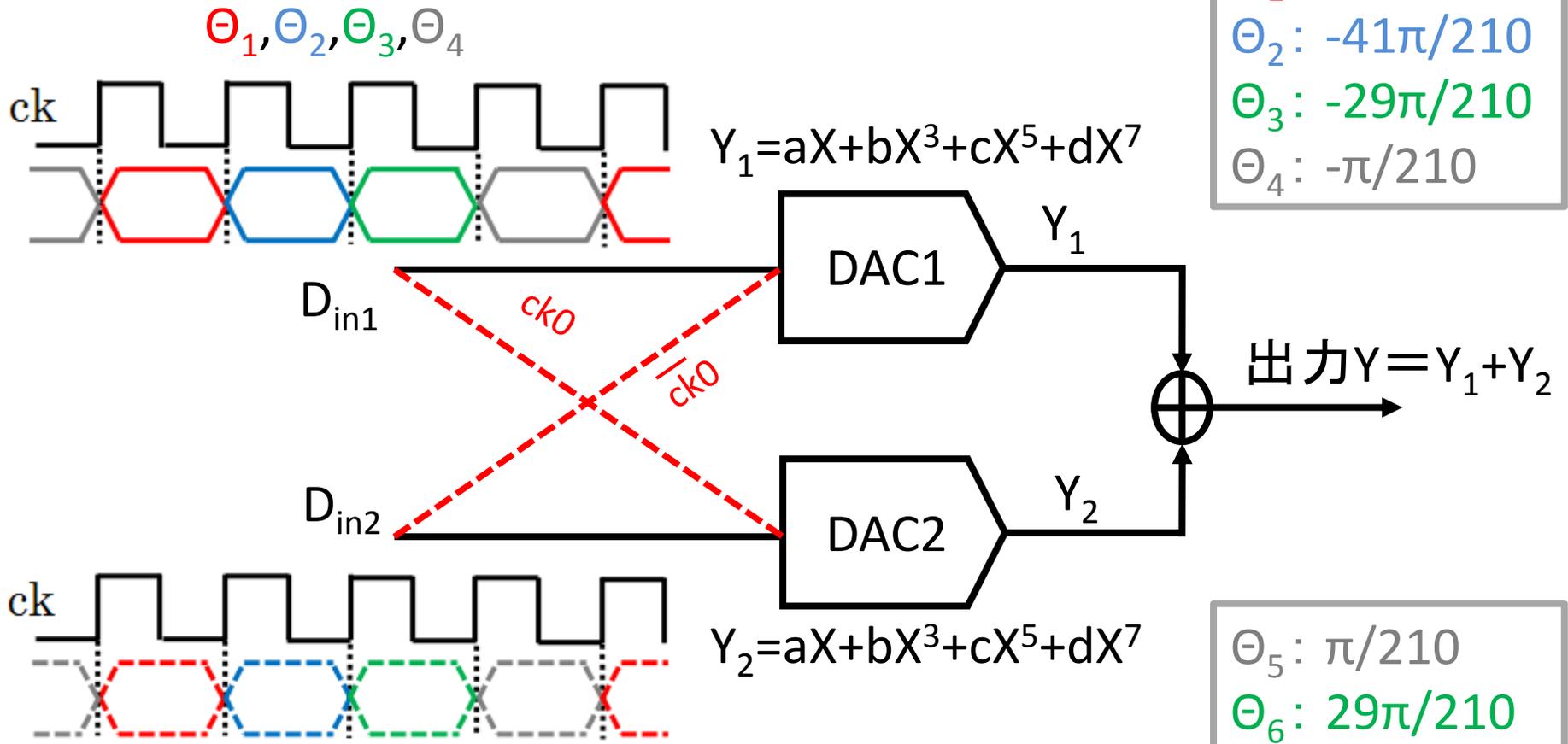
位相差切り替え型

➤メリット: DAC一つだけで高次歪みを  
キャンセルできる。 😊

➤デメリット:  
1)  $f_{ck}$ によって、新たな高次歪み  
成分が生成される。  
2) ノイズフロアが上昇。 😞

提案手法②

「位相差合成型+位相差切り替え型」  
の構成と動作(3, 5, 7次歪みキャンセル)



- fckによりDinの信号の位相切り替え
- fck0により二つのDACがDEM構成になる

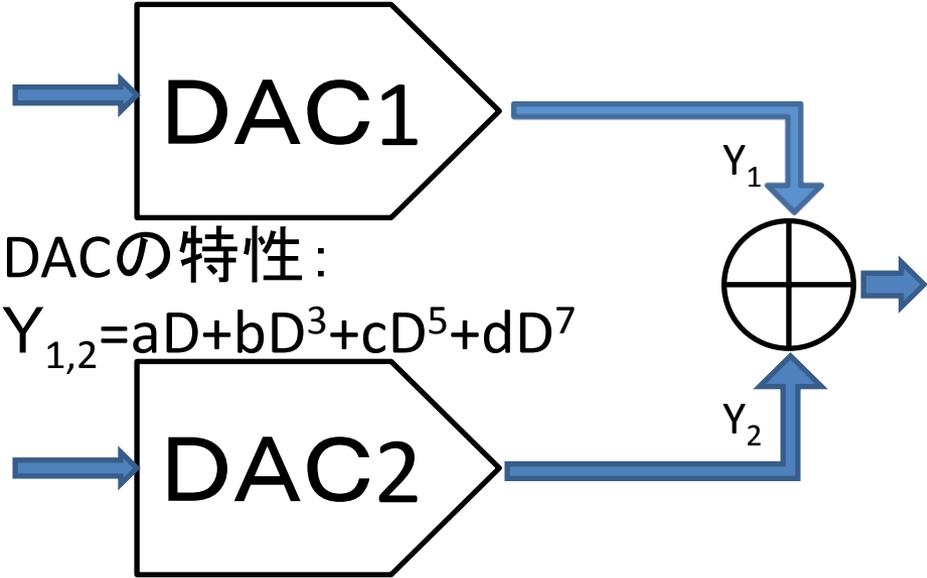
# 「位相差合成型+位相差切り替え型」 原理

$$D_{in1} = \begin{cases} D_{in10}(n) = A \sin(2\pi f_1 n T_S + \theta_1) \\ D_{in11}(n) = A \sin(2\pi f_1 n T_S + \theta_2) \\ D_{in12}(n) = A \sin(2\pi f_1 n T_S + \theta_3) \\ D_{in13}(n) = A \sin(2\pi f_1 n T_S + \theta_4) \end{cases}$$

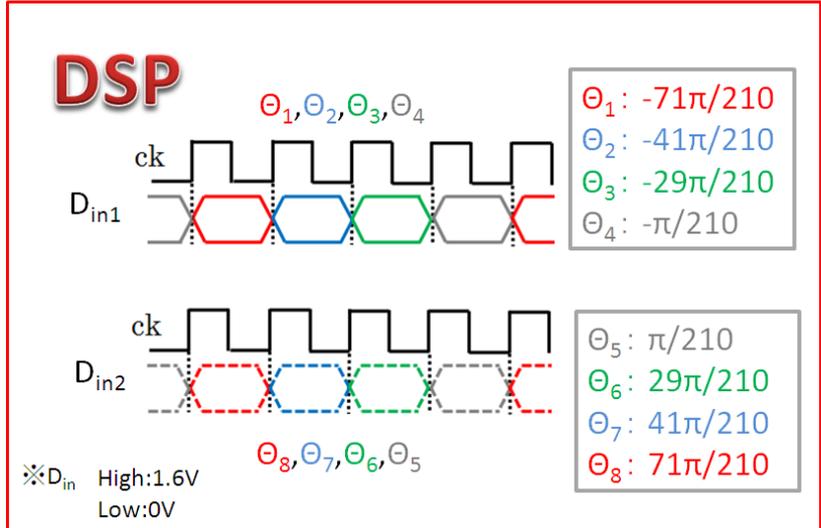
$n = 4k$ の時  
 $n = 4k + 1$ の時  
 $n = 4k + 2$ の時  
 $n = 4k + 3$ の時

$$D_{in2} = \begin{cases} D_{in20}(n) = A \sin(2\pi f_1 n T_S + \theta_8) \\ D_{in21}(n) = A \sin(2\pi f_1 n T_S + \theta_7) \\ D_{in22}(n) = A \sin(2\pi f_1 n T_S + \theta_6) \\ D_{in23}(n) = A \sin(2\pi f_1 n T_S + \theta_5) \end{cases}$$

$n = 4k$ の時  
 $n = 4k + 1$ の時  
 $n = 4k + 2$ の時  
 $n = 4k + 3$ の時



出力Y1+Y2のHD3,HD5,HD7が  
同時キャンセル。



# 「位相差合成型＋位相差切り替え型」 シミュレーション

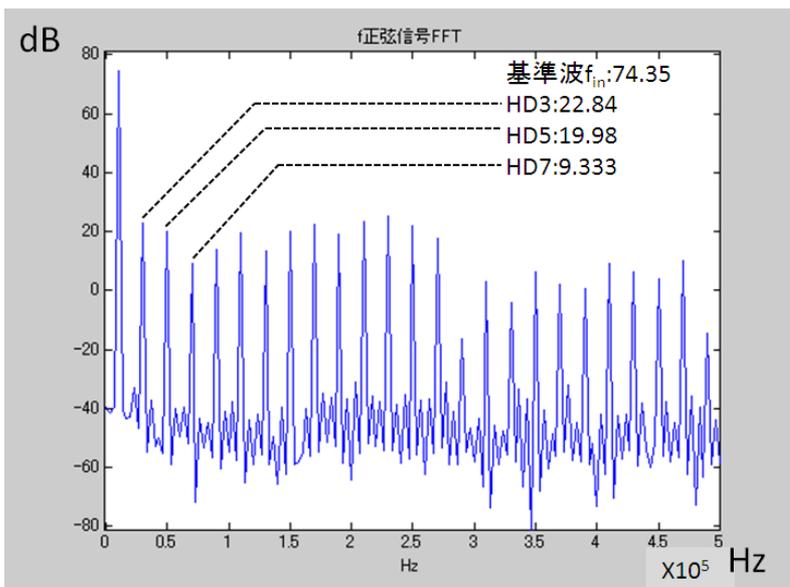
$f_1$	10kHz
$f_{ck}$	102.4MHz
$f_{ck0}$	409.6MHz

シミュレーション条件

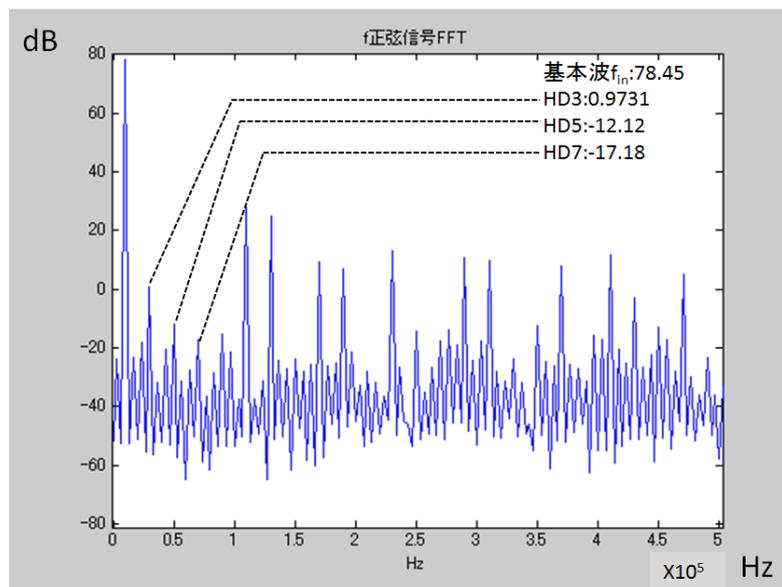
従来：  
HD3:22.84  
HD5:19.98  
HD7:9.333



提案②：  
HD3:0.9731  
HD5:-12.12  
HD7:-17.18



従来手法



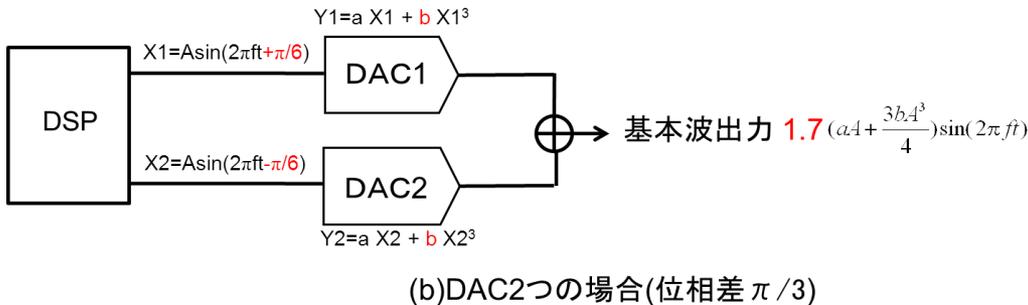
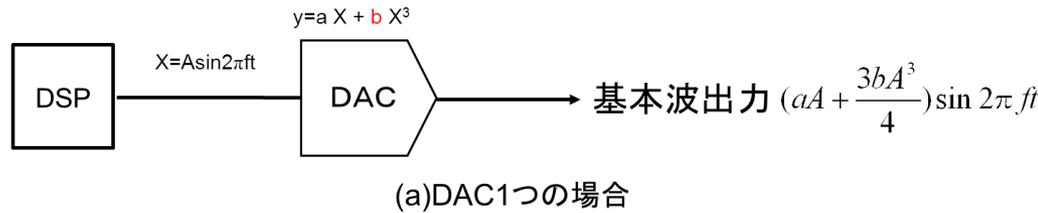
提案手法②

「位相差合成型＋位相差切り替え型」

# OUTLINE

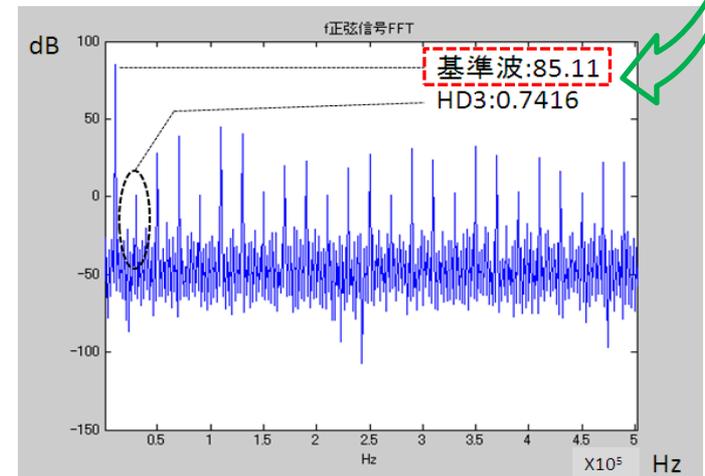
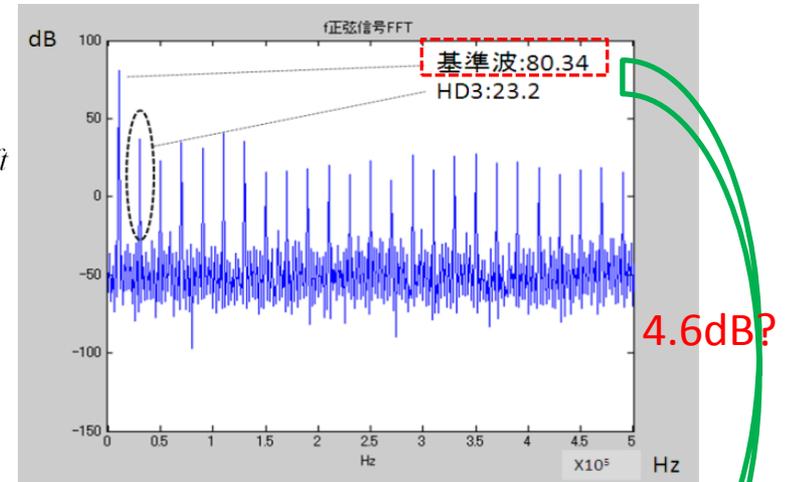
- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

# DAC複数使用による負担増加の検討



基本波出力パワー:  
 提案手法(b)の出力は  
 従来手法(a)より1.7倍大きい。  
 位相差合成型の場合、消費電力は1.7倍

DAC単体の従来構成に比べ、  
 2つのDACの提案構成は消費電力 2/1.7 倍



※  $20\log 1.7 = 4.6\text{dB}$

# OUTLINE

- 研究背景
- 従来手法
- 「位相差合成型」-----提案手法①
- シミュレーション解析-----提案手法①
- ダイナミックエレメントマッチング(DEM)構成  
-----提案手法①の改善
- 「位相差合成型＋位相差切り替え型」----提案手法②
- DAC複数使用による負担増加の検討
- まとめ

# まとめ

- DACに3次歪みがある場合、単一正弦波(2トーン信号)生成で出力に歪み成分  $HD3(=IMD3)$  が発生
- DACを2つと加算器を使用し $HD3(=IMD3)$  のキャンセル構成を提案.
- ダイナミックエレメントマッチング構成を併用し2つDAC特性間にばらつきがあっても, 3次歪みを低減.
- 「位相差合成型+位相差切り替え型」を使用し3, 5, 7次歪みの同時キャンセルを提案.

# 今後の予定

- 「位相差合成型＋位相差切り替え」を用いて、  
2トーン信号の3,5,7次歪みの同時打ち消し効果を確認する.
- DACサンプリング周波数の  
提案手法②「位相差合成＋位相差切り替え」への影響を考察  
する.