

# 擬似 $\Delta\Sigma$ 変調 単インダクタ 2出力 SIDO 降圧形スイッチング電源

## Single Inductor Dual Output SIDO Buck Converter with Quasi $\Delta\Sigma$ Modulation

小堀康功, 李慕容, 呉澍, 趙峰, 権力, Shaiful Nizam Mohyar (群馬大)、  
小田口貴宏, 中西功, 上田公大(AKM テクノロジー)  
松田 順一 (旭化成パワーデバイス)  
高井伸和, 小林春夫 (群馬大)

キーワード: スwitching電源, 降圧型コンバータ, 単インダクタ・デュアル出力, 擬似 $\Delta\Sigma$ 変調  
(Switching Converter, Buck Converter, SIDO Converter, Quasi Delta-Sigma Modulation)

### 1. はじめに

電子機器には多数の DC 電源が設けられ、小型・軽量・省電力化に向けて研究開発が進められている。スイッチング電源ではインダクタの占める割合も大きく、その削減手法として1個のインダクタにより多数の直流電圧を出力するシングルインダクタ・マルチ出力 SIMO 電源<sup>1) - 6)</sup>が研究報告されつつある。現状、2出力 SIDO 電源に関する報告が多く、我々も新方式のシミュレーション結果を報告してきた。

本報告では、降圧型および昇圧型 SIDO 電源の動作原理とシミュレーション結果、および降圧型 SIDO 電源の実装結果を報告する。

### 2. 降圧型 SIDO 電源

#### 2.1 電源構成と基本動作

開発した降圧型 SIDO 電源の構成を図1に、その原理動作波形を図2に示す。図1において、上部電源の出力電圧  $V_{o1}$  は、下部電源出力  $V_{o2}$  に対して高めの電圧である。図1において、スイッチ  $S_0$  はそれを制御する PWM 信

号が「H」の期間で ON 状態にある。このときインダクタにはエネルギーが充電されるとともに、選択された電源にも電流供給される。PWM 信号が「L」の期間には、インダクタは選択された電源にのみ電流を供給する。電源の選択は、スイッチ  $S_1$  の ON/OFF により選択され、SEL 信号に依存する。

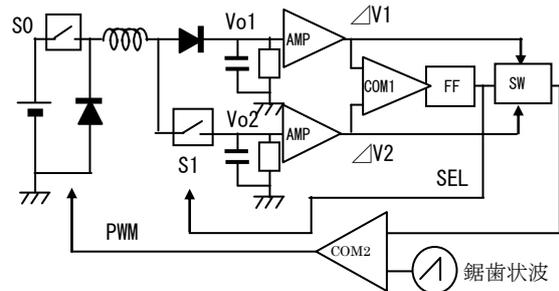


図1 降圧形 SIDO 電源の構成

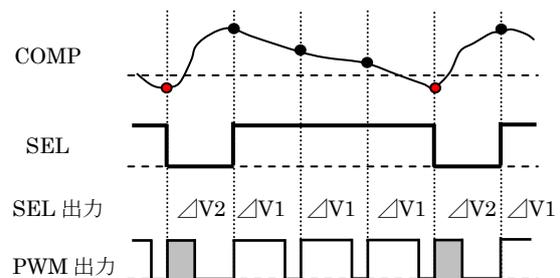


図2 動作波形図

次に電源選択の動作原理を、図2により説明する。2つの電源出力の誤差電圧は、誤差電圧増幅器 AMP により増幅され、比較器 COMP1に入力され比較される (COMP 信号)。比較結果は、次の制御周期の開始時に次段のフリップフロップ FF にて保持され、選択信号 SEL となる。ここで電源の制御は、通常電圧降下したときのみ必要電流を供給するように PWM でなされる。したがって AMP 出力  $\Delta V$  は、電圧降下の大きい電源が選択される。この結果、SEL 信号により PWM 信号とスイッチ S1 を制御する。2電源の制御比率は、負荷電流やコンデンサにより変動する。

以上の動作において、常に誤差電圧の大きい電源が選択的に制御される。したがって、両電源の出力電圧リプルは基本的に同等レベルとなる。また、負荷応答特性では、過度時の電源が優先的に選択制御されることより、交互制御とは異なり、通常の連続制御と同等のレギュレーション性能が得られる。したがって、定常リプルは単体電源に比べて大きくなるが、負荷変動時に優先的に制御されることより、結局、単体制御時と同等のシュート電圧 (セルフレギュレーション) となる。また、他方の電源のクロスレギュレーションは、常にリプルレベルを比較制御していることより、同等以下のリプルレベルとなる。

## 2.2 降圧型シミュレーション結果

基本構成時の主なパラメータを、表1に示す。出力電圧  $V_{o1}=6.0V$ 、 $V_{o2}=4.0V$  に対し、定常負荷電流を  $I_{o1}=I_{o2}=0.2A$  とした。定常時のリプル特性は同程度であり、 $\Delta V_1 \approx \Delta V_2 \approx 10mV_{pp}$ 、制御比率も同等である。また、 $I_1=1.0A$  として負荷電流比を  $I_1/I_2 = \times 5$  としたときのリプル波形は図3であり、制御比率

はほぼ 5:1、電圧リプルは同等で  $\Delta V_1 \approx \Delta V_2 \approx 15mV_{pp}$  である。

表1 降圧型使用パラメータ

$V_i$	9.0V
$V_{o1}$	6.0V
$V_{o2}$	4.0V
L	20 $\mu$ H
C	200 $\mu$ F
F <sub>PWM</sub>	200KHz

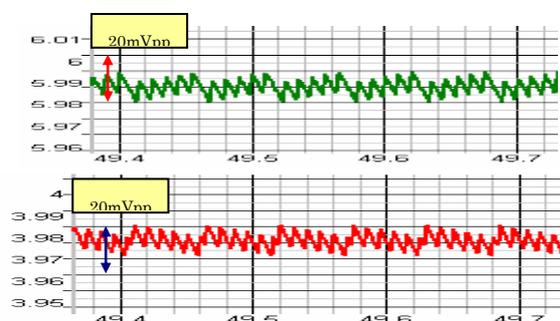


図3 降圧型 定常出力電圧リプル1

次に、負荷電流2の切換え  $\Delta I_2=0.5A$  に対する負荷応答特性を図4に示す。同図において、電源2がセルフレギュレーション、電源1がクロスレギュレーションである。電源2のシュート特性は  $\Delta V_2 \approx 100mV_{pp}$  と大きく、応答特性の改善が必要である。レギュレーション特性が不十分な理由として、インダクタ値が  $L=20\mu H$  と大きく、高速応答特性が困難なためと考えられた。

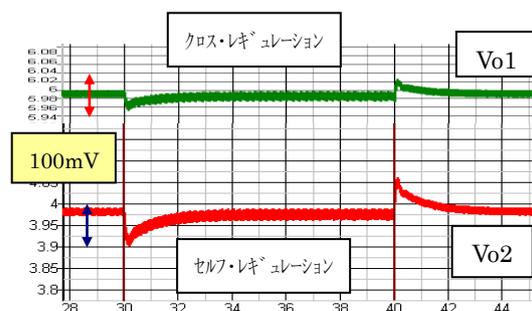


図4 降圧型 レギュレーション特性1

そこでパラメータを、 $L=0.5\mu\text{H}$ 、 $C=470\mu\text{F}$  として、位相補償等による特性改善を施した結果を図5～図8に示す。図5は負荷電流変動時の全体特性であり、負荷電流を  $I_1=1.0/2.0\text{A}$ 、 $I_2=0.2/1.2/2.2\text{A}$  と変化させても出力電圧は安定である。図6は、図5における条件1（赤実線矢印）で負荷電流比が $\times 10$  ( $I_1=2.0\text{A}$ 、 $I_2=0.2\text{A}$ )、図7は条件2（青破線矢印）で電流比が $\times 0.45$  ( $I_1=1.0\text{A}$ 、 $I_2=2.2\text{A}$ ) のときのリップル波形である。

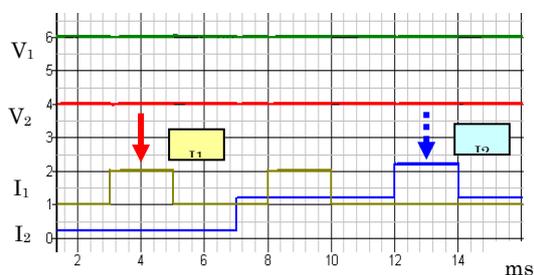


図5 降圧型 シミュレーション結果

図6において、セレクト SEL 信号の比率は、約 23:1 と電流比に比較して2倍ほど異なるが、出力電圧1の応答特性の非線形によるものと考えられる。一方、電圧2の変化は、非選択時に負荷電流により比例的に電圧が低下している。一方、図6では、負荷電流比率がほぼ 1:2 であり、SEL 信号も同様の比率で変化している。

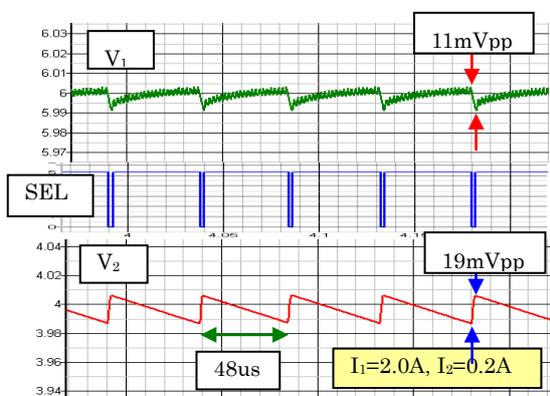


図6 出力電圧リップル（ケース1）

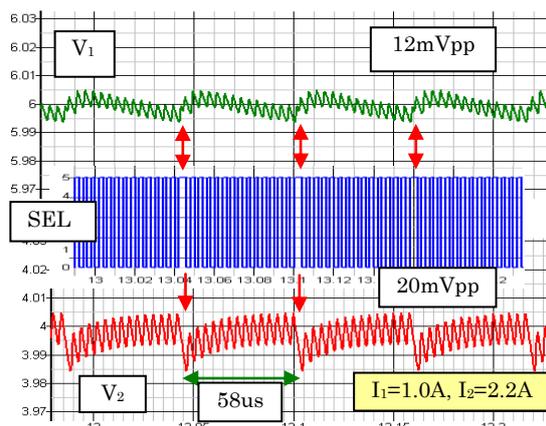


図7 出力電圧リップル（ケース2）

図8に、負荷変動時のレギュレーション特性を示す。図中、赤実線矢印はセルフレギュレーション、青破線矢印はクロスレギュレーションを示す。動作原理的に両出力電圧のリップル（シュート）はほぼ等しくなり、 $\Delta I_2=1\text{A}$  時は  $\Delta V_1 < \Delta V_2 = \pm 20\text{mV}$  と小さいが、 $\Delta I_1=1\text{A}$  時は  $\Delta V=274\text{mV}$  とやや大きい。電源1の更なる特性改善が必要と思われる。

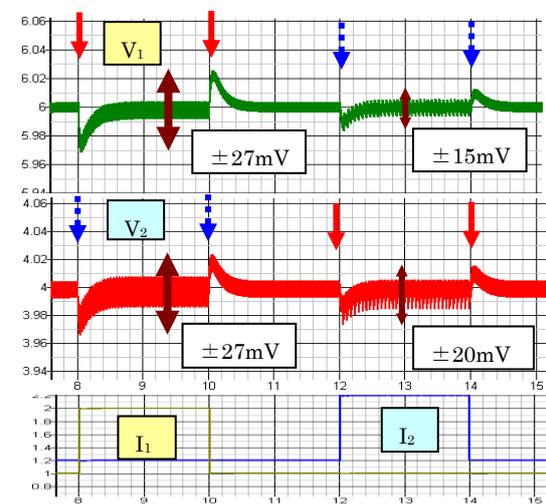


図8 降圧型 レギュレーション特性2

### 3. 昇圧型 S I D O 電源

#### 3.1 電源構成と基本動作

昇圧型 S I D O 電源の構成を図9に示す。基本的な構成は、共通電源部 ( $L$ ,  $S_0$ ) 以外は

図1の降圧型と類似である。したがって、その基本動作も同等であり、説明は割愛する。なお、使用パラメータを表2に示す。

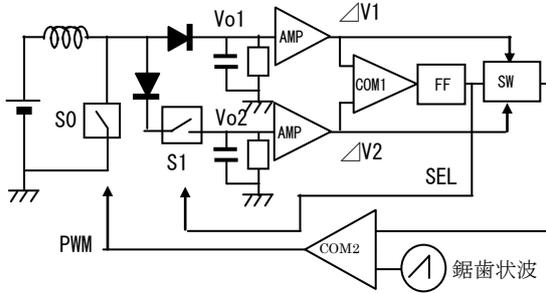


図9 昇圧型 SIDO 電源の構成

表2 昇圧型使用パラメータ

$V_i$	3.0 V
$L$	0.5 $\mu$ H
$C$	470 $\mu$ F
$V_1$	6.0 V
$V_2$	4.0 V
$F_{ck}$	500 kHz

### 3.2 昇圧型シミュレーション結果

昇圧型 SIDO 電源のシミュレーション結果を、図10~12に示す。図10は負荷変動時の全体シミュレーション結果であり、負荷電流をそれぞれ  $I=0.2/1.2/2.2A$  と変化させても出力電圧は安定である。図11は、図10における条件1（赤実線矢印）で負荷電流比

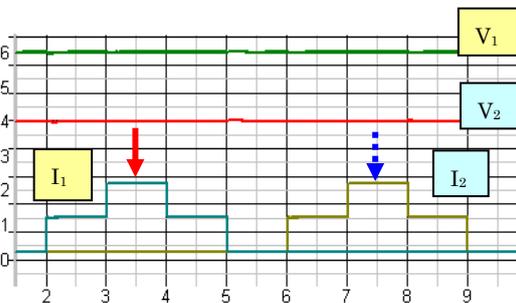


図10 昇圧型シミュレーション結果

が $\times 11$  ( $I_1=2.2A, I_2=0.2A$ ) のとき、図12は条件2（青破線矢印）で電流比が $\times 0.1$  ( $I_1=0.2A, I_2=2.2A$ ) の状態でのリップル波形である。図11では、電圧1のリップル波形が乱れているが、24mVpp程度と十分な性能である。また、図12では整然とした特性であり、出力リップルは20mVpp以下と十分である。

一方、図13におけるレギュレーション特性では、 $\Delta I_2=1.0A$  に対するレギュレーション特性は $\pm 20mV$  と十分であるが、 $\Delta I_1$  に対するレギュレーション特性は $\pm 35mV$  と不十分であり、電源1の特性改善が必要である。

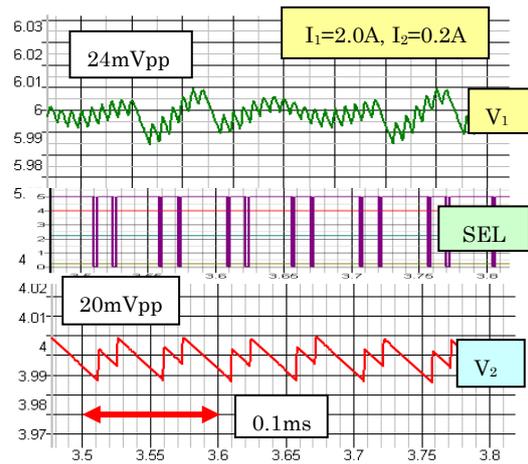


図11 出力電圧リップル（ケース1）

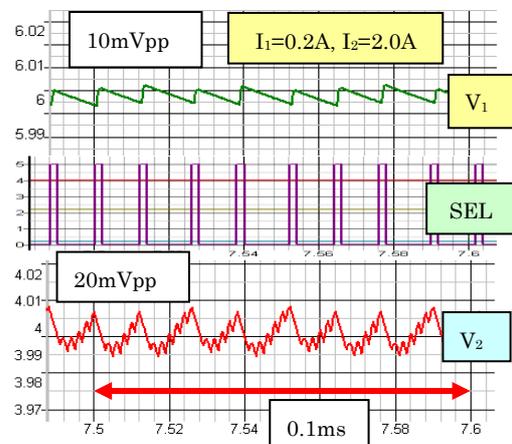


図12 出力電圧リップル（ケース2）

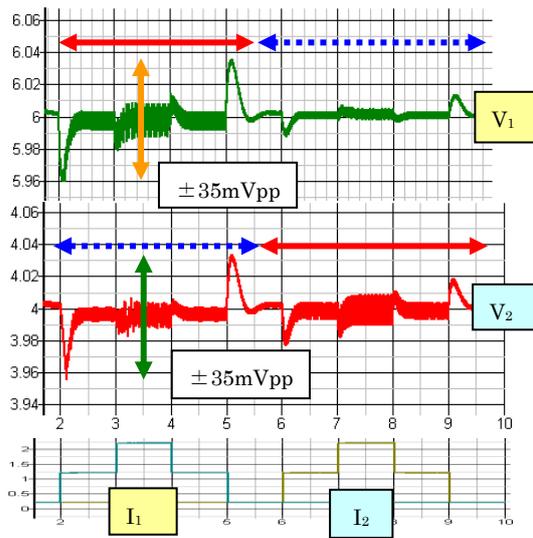


図 13 昇圧型レギュレーション特

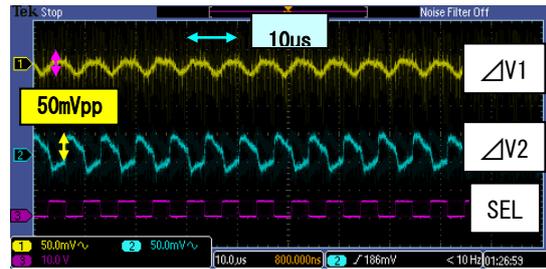
#### 4. 降圧型SIDO電源の実装結果

実装した降圧型SIDO電源の主要パラメータを表3に示す。図13・図14に、負荷電流比に対する定常リプル波形を示す。電流比に応じてSEL信号の周期 $T_{SEL}$ とデューティ $D_{SEL}$ が変化し、図13では電流比 $\alpha=1.5$ で $T_{SEL}=2 \cdot T_{PWM}$ 、 $D_{SEL}=0.5$ 、図14では $\alpha=9.3$ で $T_{SEL}=16 \cdot T_{PWM}$ 、 $D_{SEL}=0.1$ である。負荷電流比により定常リプルはわずかに変動するが、 $\Delta V1 \approx 60mVpp$ 、 $\Delta V2 = 35mVpp$ である。SEL信号の周期は $T=70\mu s$ であり、ほぼPWM信号の21周期である。

次に負荷変動に対するレギュレーション特性の実測波形を図15に示す。図15(a)では、負荷切換え信号SWに対するSEL信号および出力リプル $\Delta V1 \cdot \Delta V2$ を示す。測定条件と

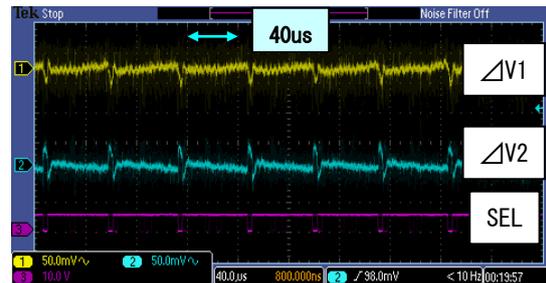
表3 降圧型実装パラメータ

$V_i$	12V
$V_{ref1}$	5.84V
$V_{ref2}$	3.83V
L	63 $\mu$ H
C	470 $\mu$ F
$F_{PWM}$	300KHz



$$\alpha = I1/I2 = 1.12A/0.74A = 1.5$$

図 13 実装 定常リプル1



$$\alpha = I1/I2 = 1.12A/0.12A = 9.3$$

図 14 実装 定常リプル2

して、負荷電流1を固定( $I1=1.12A$ )し、電流2を $\Delta I2=0.25A$  ( $I2=0.37A/0.12A$ )と切換え、SW信号がH期間で、負荷電流は増大している。電圧リプルの拡大波形を、図15(b)(c)に示す。電流変化に対して、両端波形ともシユートは見られないが、電圧オフセットが発生している。このオフセット量は、図14の電圧リプルと同量であり、類似の要因により発生していると考えられる。なお経験的に、位相遅れ補償を施すことにより、このオフセットを解消できる。

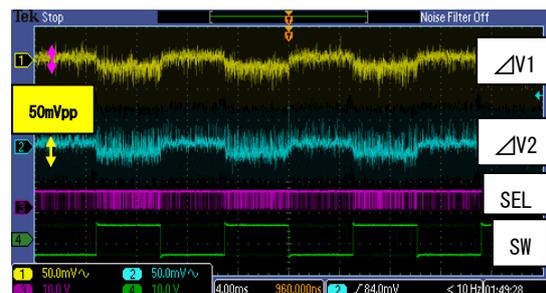


図 15(a) 実装レギュレーション特性1

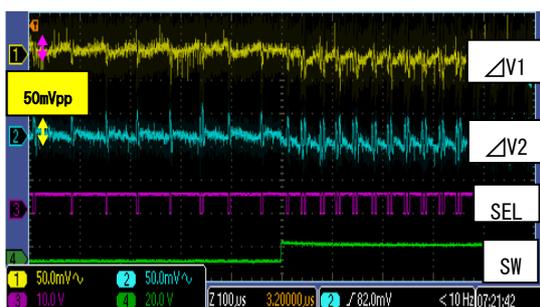


図 15(b) 実装レギュレーション特性 2

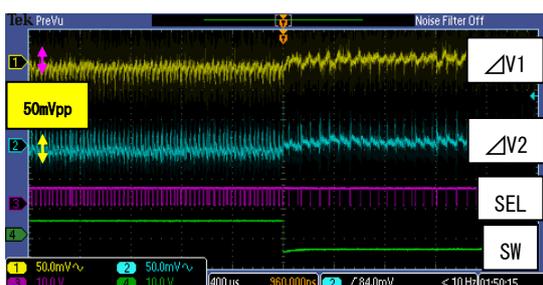


図 15(c) 実装レギュレーション特性 3

負荷条件に対する出力電圧リップルおよびセルフ／クロス・レギュレーション結果を、まとめて表 4 に示す。

表 4 実装条件と測定結果

	定常 状態 1	定常 状態 2	負荷 変動前	負荷 変動後
Vo1	5.84V	5.84V	5.84V	5.84V
Vo2	3.83V	3.83V	3.83V	3.83V
I1	1.12A	1.12A	1.12A	1.12A
I2	0.12A	0.74A	0.12A	0.37A
$\Delta V_{out1}$	35mV	35mV	40mV	30mV
$\Delta V_{out2}$	55mV	65mV	50mV	45mV

## 5. まとめ

単インダクタ 2 出力 DC-DC コンバータにおいて、両電圧誤差を比較して次の周期の制御対象電源を選定して PWM 制御する、擬似  $\Delta\Sigma$  変調方式 SIDO 電源を開発した。シミュレーションにより降圧型／昇圧型電源のリップル特性および負荷応答特性を確認した。

これに基づき、降圧型 SIDO 電源を実装評価し、負荷電流比  $\times 1.5$  倍 ( $I_1=1.12A$ ,  $I_2=0.74A$ ) 時および 9.3 倍 ( $I_1=1.12A$ ,  $I_2=0.12A$ ) 時において、出力電圧リップル  $\Delta V_1=35mV_{pp}$  および  $\Delta V_2=60mV_{pp}$  を得た。また、負荷電流変化に対するセルフ／クロス・レギュレーション特性では、電圧シュートは見られないが、同量の電圧オフセットを確認した。今回はディスクリット配線による実装であり、また特性アジャストも不十分と思われる。今後、パターン基板に実装して性能改善を図っていく。

## 参考文献

- 1) 津志田健吾, 他, 「単一インダクタンス 2 出力 DC-DC コンバータの検討」, 第 22 回 回路とシステム軽井沢ワークショップ (2010 年 4 月).
- 2) 小堀康功, 他, 「単一インダクタンス 2 出力 DC-DC コンバータにおける新制御方式」, 電気学会栃木群馬支部大会, 桐生 (2012 年 2 月).
- 3) 小堀康功, 他, 「単一インダクタ 2 出力 DC-DC コンバータの制御切替方式の一提案」, 電気学会電子回路研究会 ECT-12-026, 横須賀 (2012 年 3 月).
- 4) Y. Kobori, et. al., "Single Inductor Dual Output DC-DC Converter Design with Exclusive Control", IEEE Asia Pacific Conference on Circuits and Systems, Kaohsiung, Taiwan (Dec. 2012).
- 5) 長島辰徳, 小堀康功, 他「ヒステリシス制御 DC-DC SIMO 電源のシミュレーション結果」電子情報通信学会 集積回路研究会 東京工業大学 (2012 年 12 月).
- 6) S. Wu, Y. Kobori, et. al. "Single Inductor Dual Output DC-DC Boost converter with Serial Control," 電子情報通信学会 集積回路研究会, 東京工業大学 (2012 年 12 月).