

通信用 IC テスト用 I,Q 信号発生のための 複素マルチバンドパス $\Delta\Sigma$ DA 変調器の検討(2)

○村上正紘

シャイフル・ニザム・ビン・モーヤ 小林春夫
松浦達治(群馬大学) 小林 修(STARC)

群馬大学 工学部 電気電子工学科
小林研究室

OUTLINE

- 研究背景・目的
- 複素バンドパス $\Delta\Sigma$ DA変調器
- DWAアルゴリズム
- まとめと今後の課題

OUTLINE

- 研究背景・目的
- 複素バンドパス $\Delta\Sigma$ DA変調器
- DWAアルゴリズム
- まとめと今後の課題

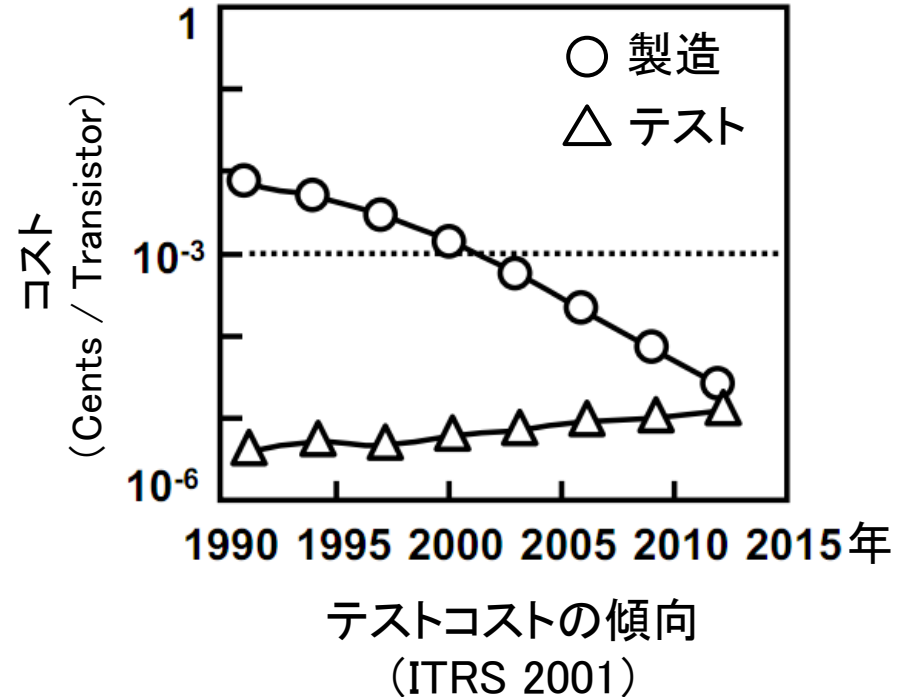
研究背景

製造コスト → 減少

テストコスト → 増加



低テストコスト化の要求



特に、IQ信号を受信する

通信用ICチップ (Bluetooth, 無線LAN等)
の低テストコスト化の要求

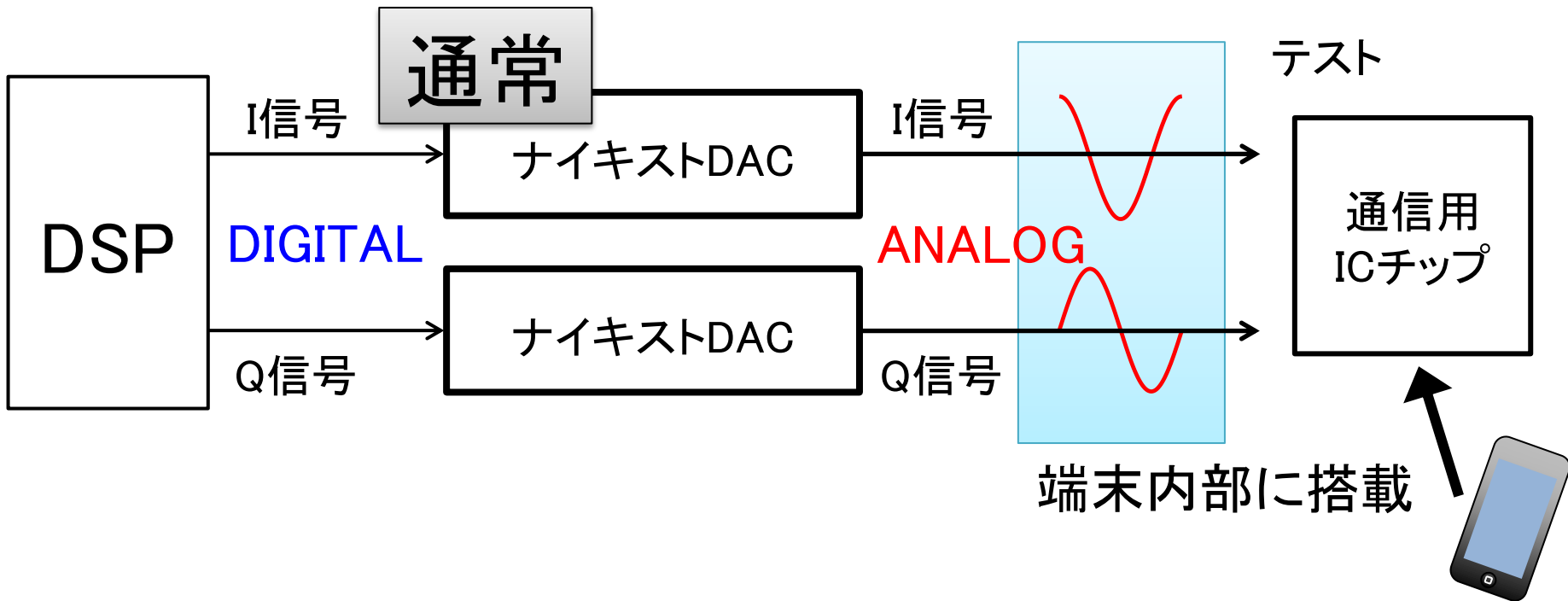
I: In-Phase (同相信号)

Q: Quadrature Phase (直交位相信号)

研究目的

本研究の目的

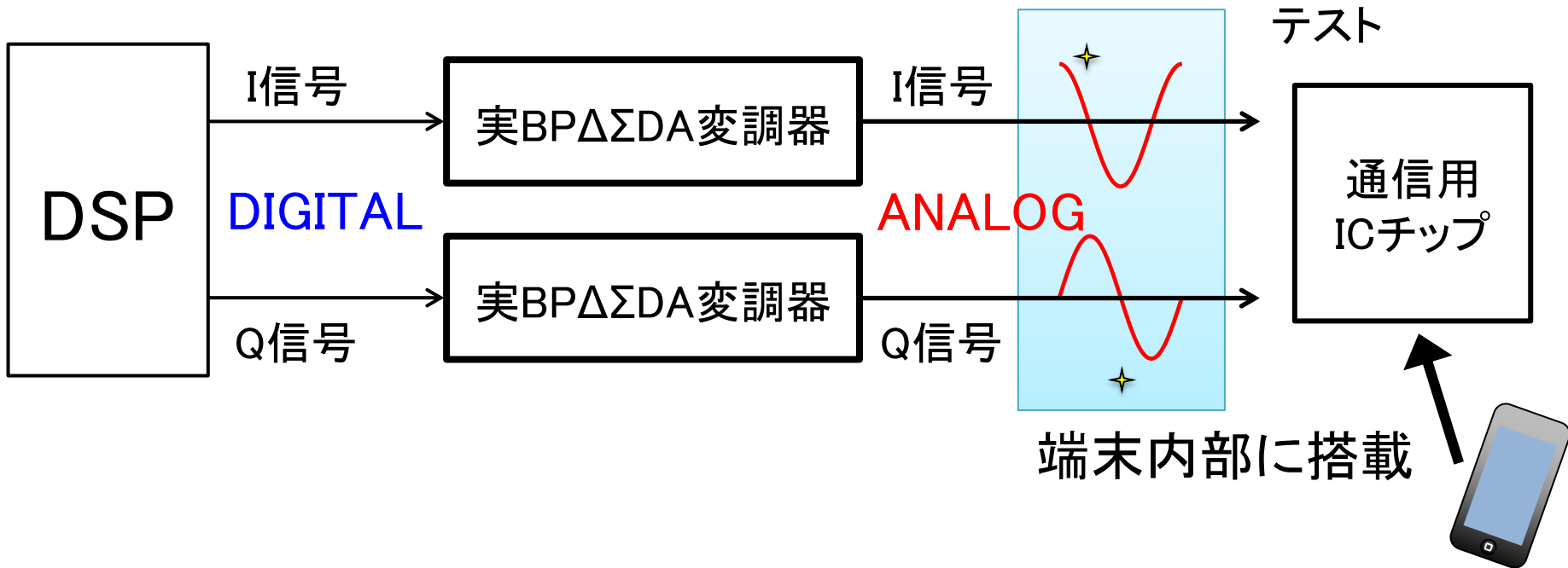
高品質・低コスト IQ信号の生成



研究目的

本研究の目的

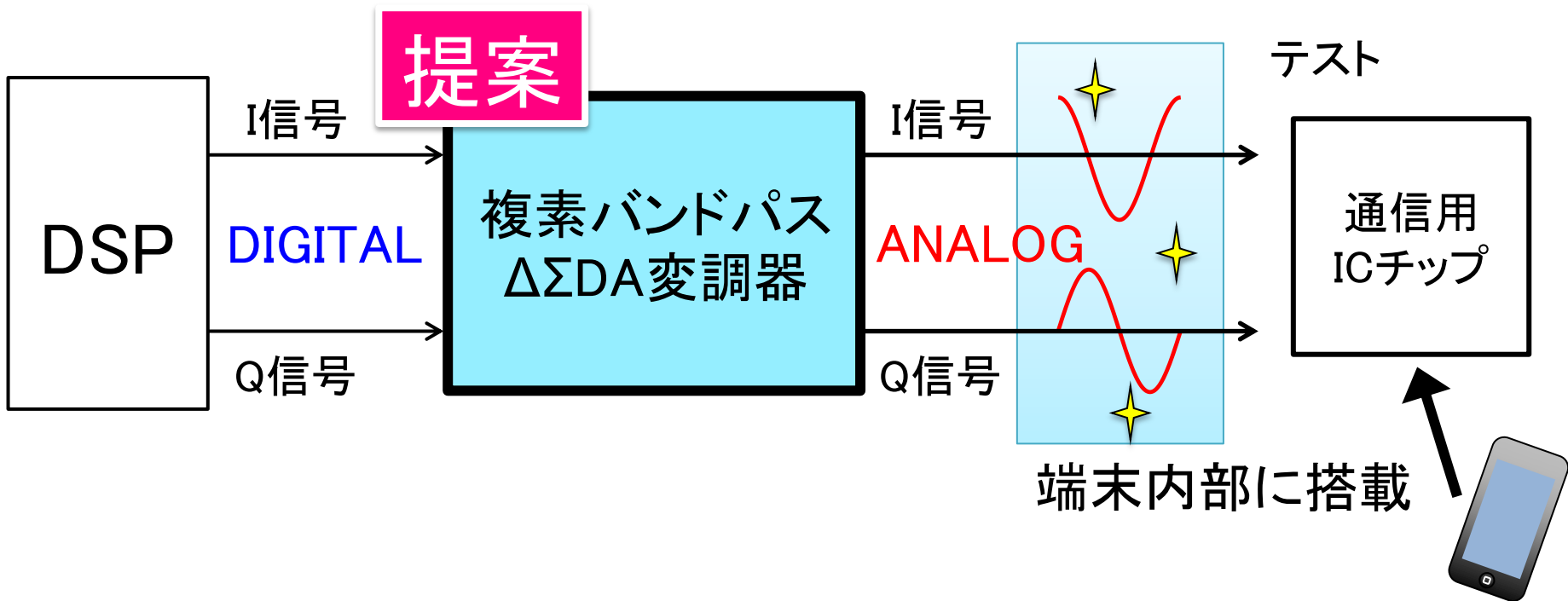
高品質・低コスト IQ信号の生成



研究目的

本研究の目的

高品質・低コスト IQ信号の生成



高品質テストIQ信号の生成 : 実 (Real) < 複素 (Complex)

複素信号とは

物理的に「複素信号」は存在しない

設計者が定義

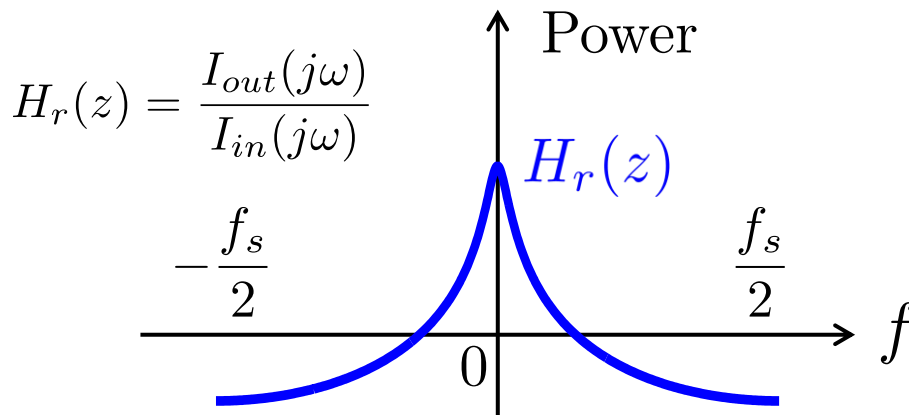
理論的に見通しが良くなる

$$I_{in} + jQ_{in}$$

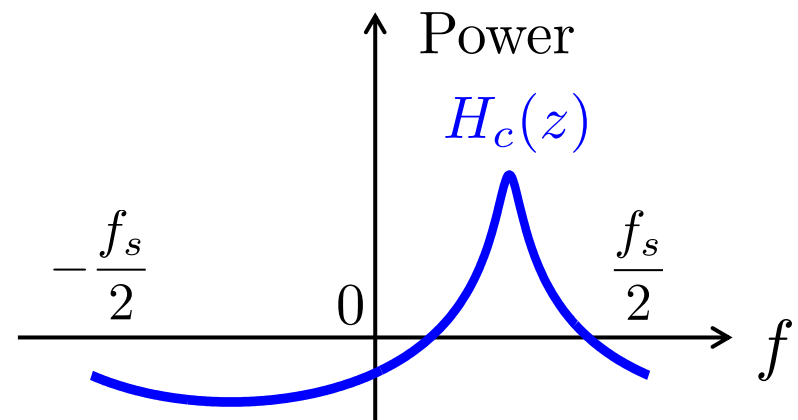
$$I_{out} + jQ_{out}$$

$$H_r(z) = \frac{I_{out}(j\omega)}{I_{in}(j\omega)} \quad \text{or} \quad \frac{Q_{out}(j\omega)}{Q_{in}(j\omega)}$$

$f = 0$ 対称



$f = 0$ 非対称



なぜ複素を用いるのか

(1入力1出力) × 2

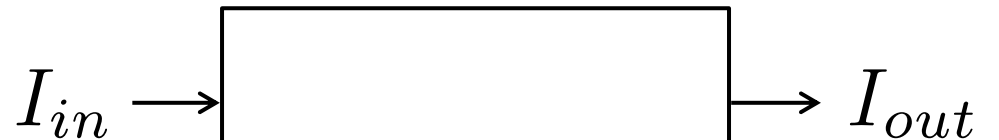


Digital

Analog



2入力2出力

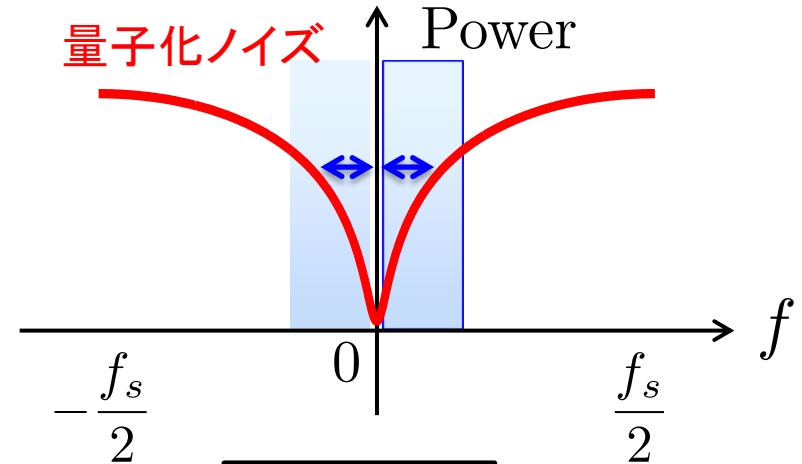


Digital

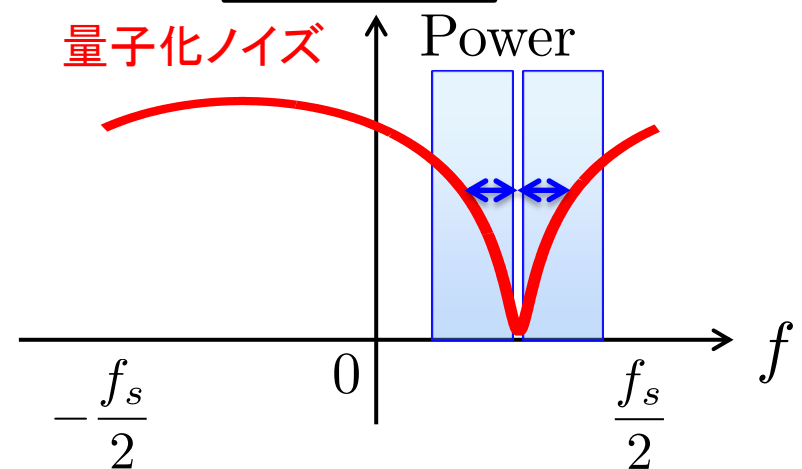
Analog



Real × 2



Complex



なぜ複素を用いるのか

(1入力1出力) × 2



Digital

Analog

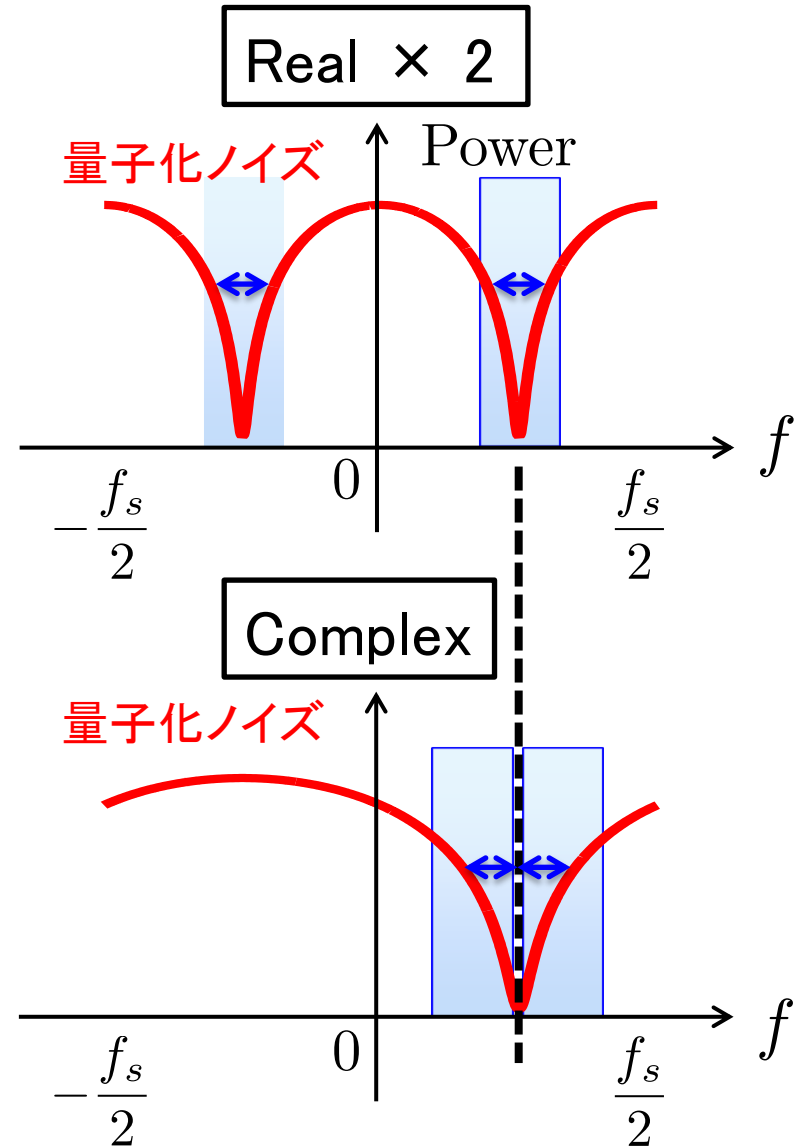


2入力2出力

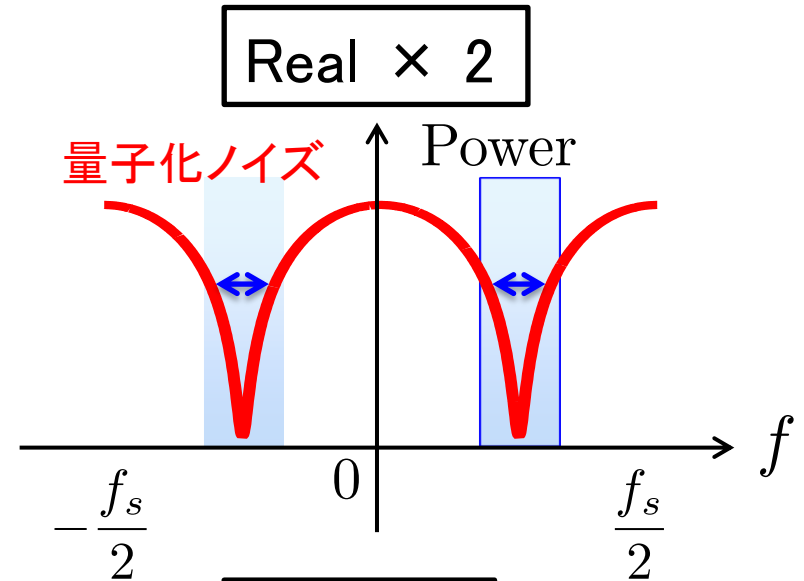


Digital

Analog

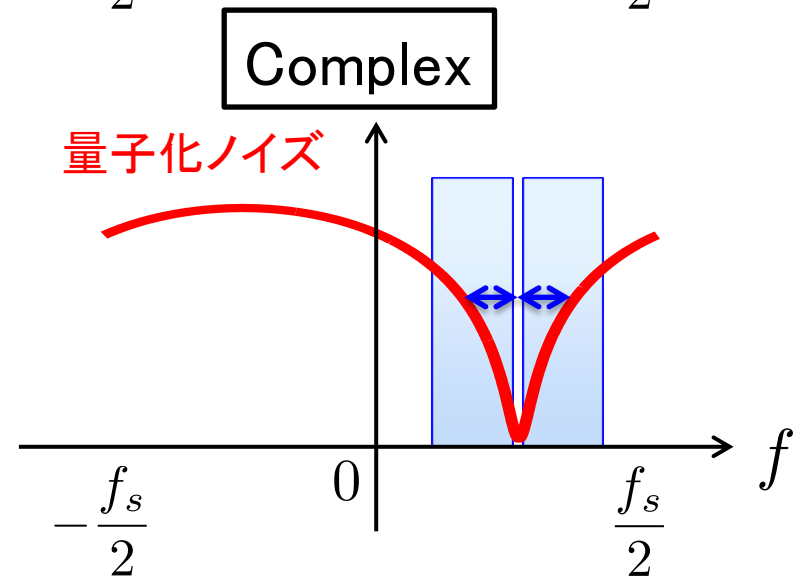


なぜ複素を用いるのか



複素のメリット:

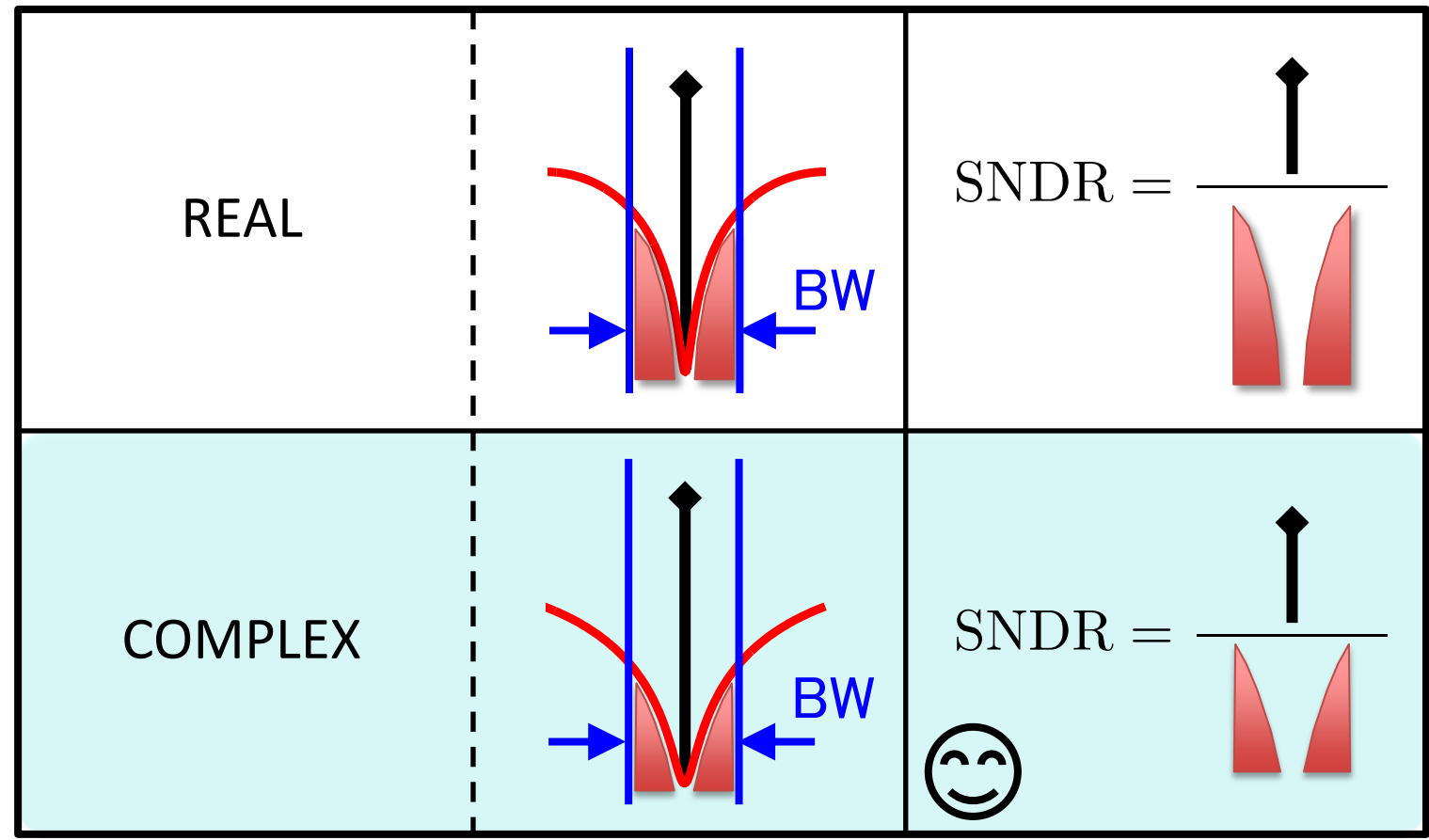
信号付近のノイズの広がりが良い



SNDR : Signal-to Noise&Distortion Ratio

$$OSR = \frac{F_s}{2 \cdot BW}$$

OSR: オーバーサンプリング比
 F_s: サンプリング周波数

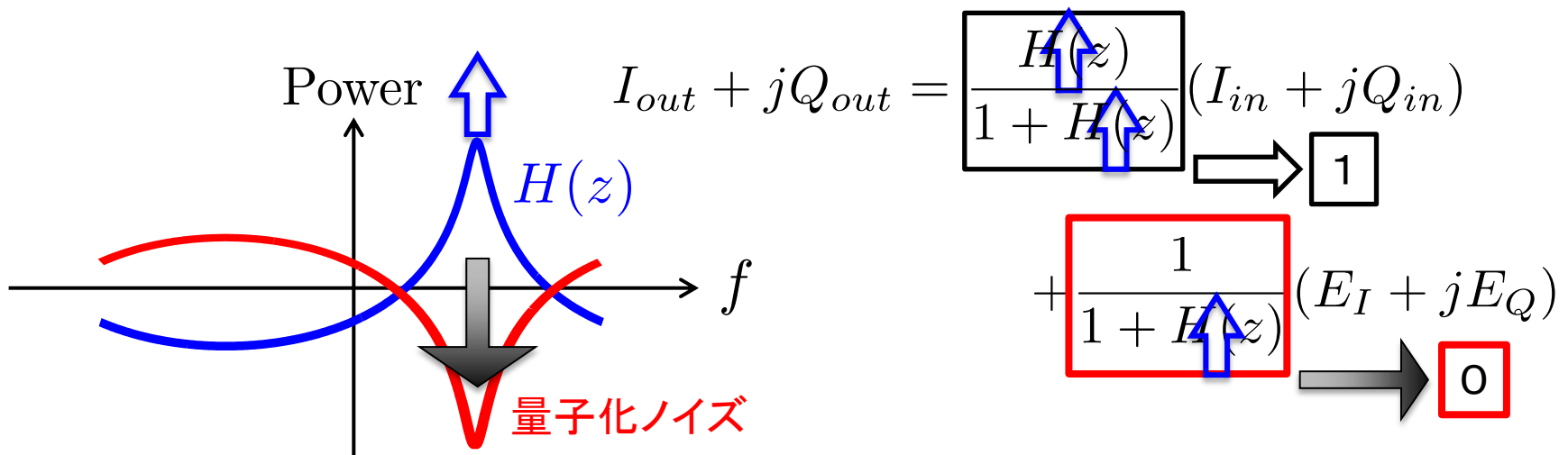
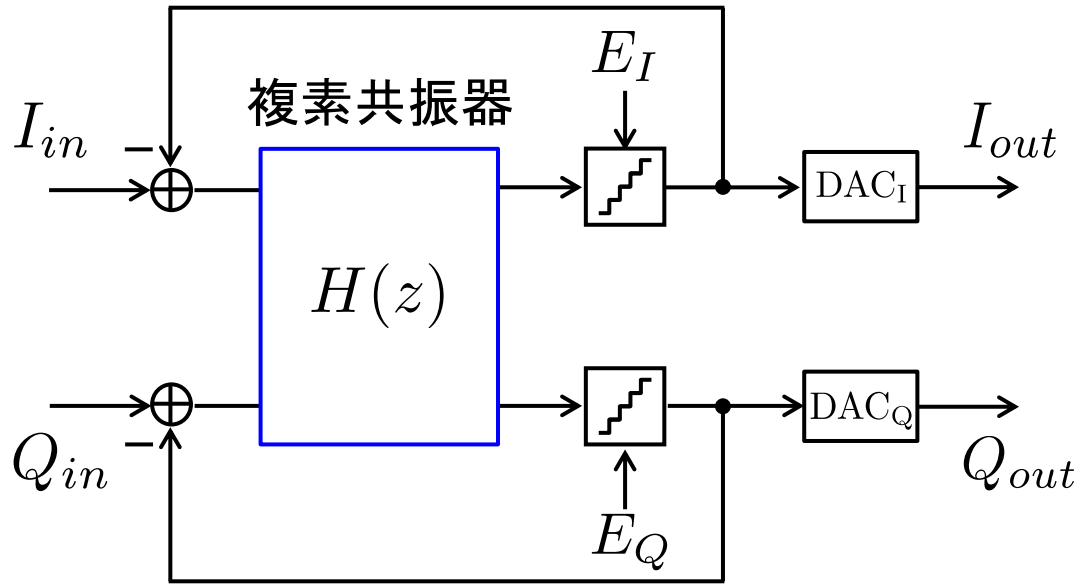


信号付近のノイズの広がり : 大 ⇒ SNDR: 大 ⇒ 高品質信号

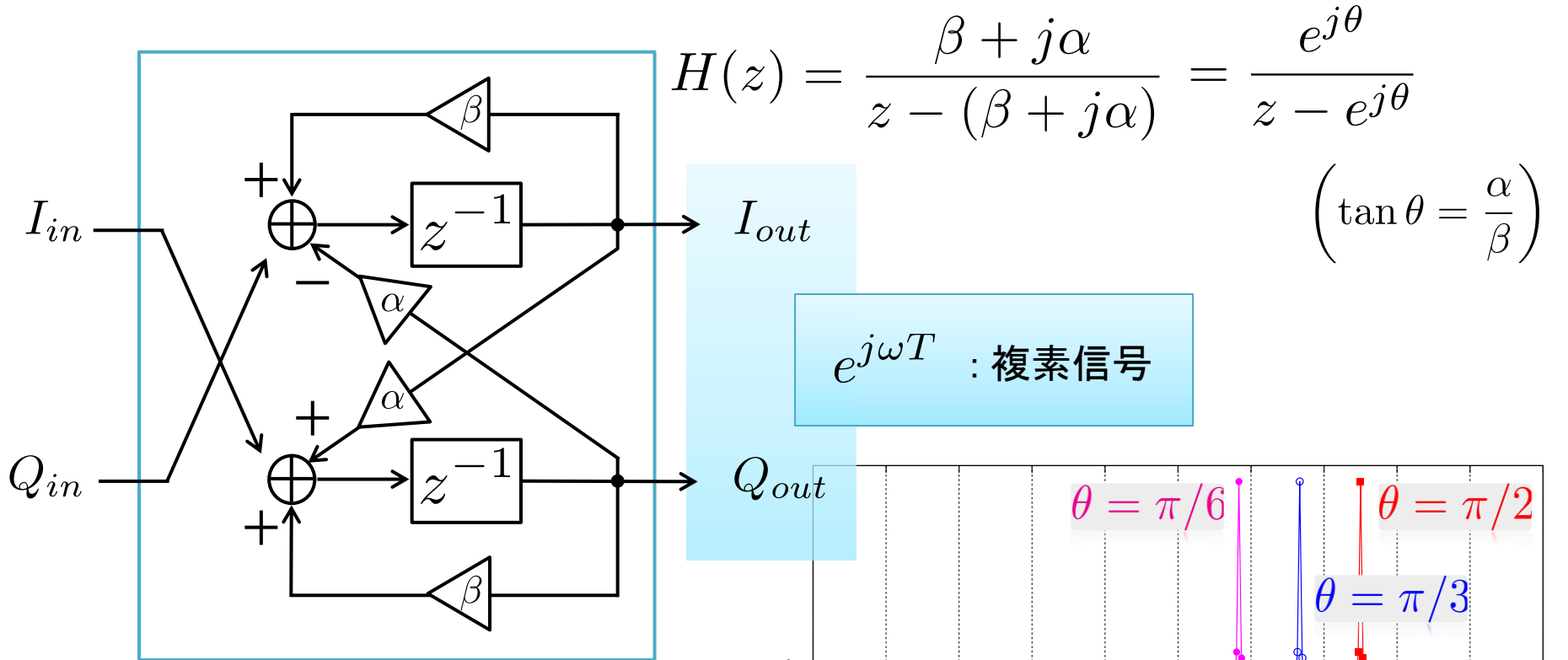
OUTLINE

- 研究背景・目的
- **複素バンドパス $\Delta\Sigma$ DA変調器**
- DWAアルゴリズム
- まとめと今後の課題

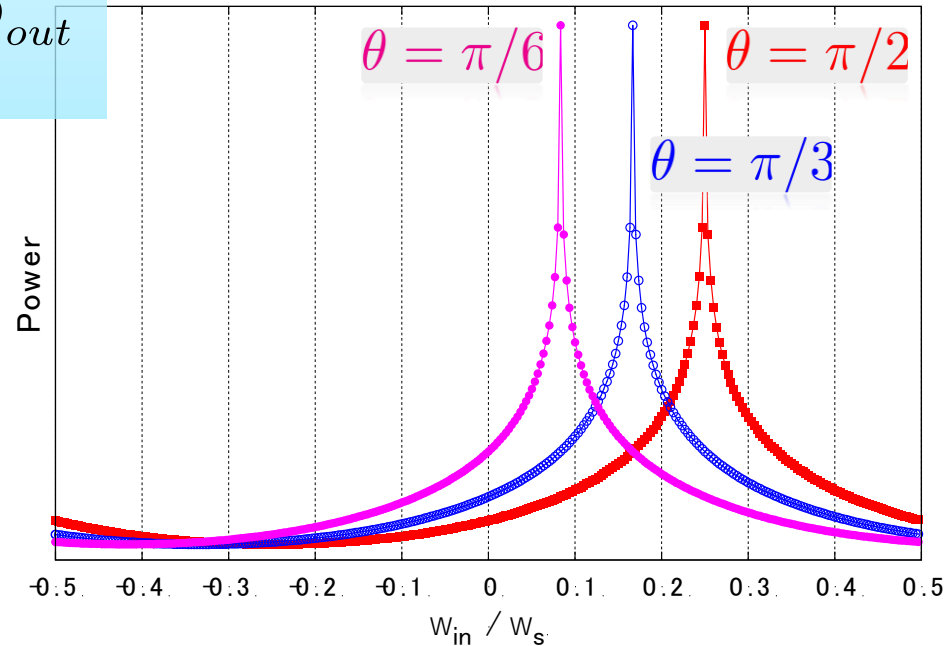
複素バンドパス $\Delta\Sigma$ DA変調器



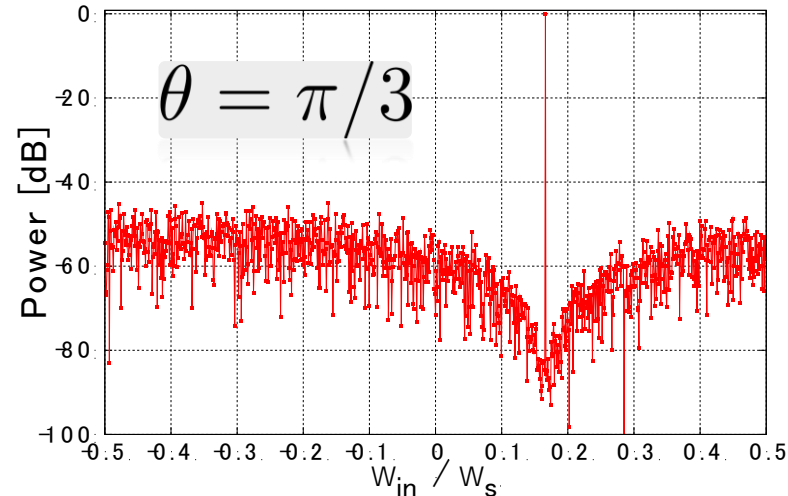
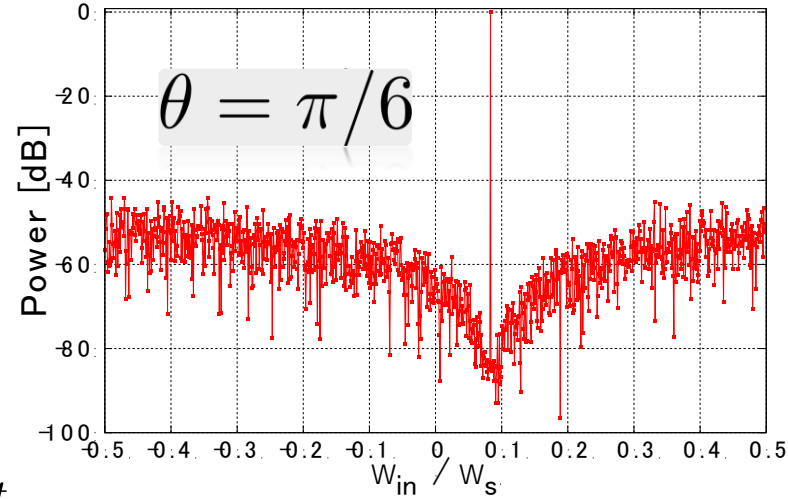
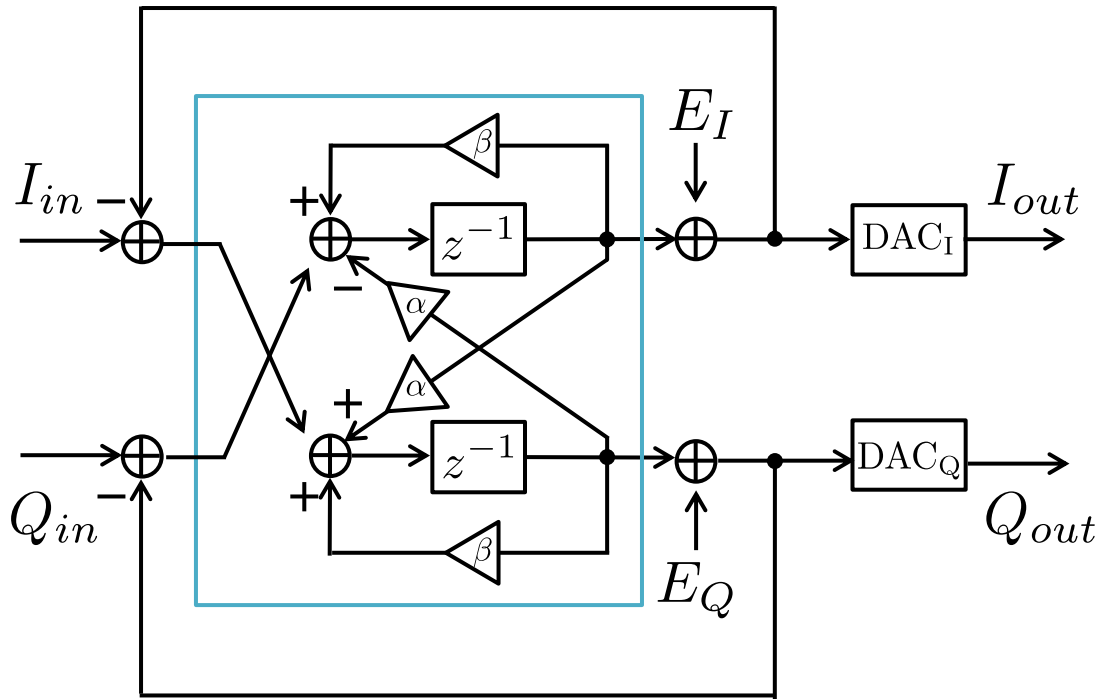
複素共振器



θ を変えることによって
 任意の極を選ぶことが可能



1次複素バンドパス $\Delta\Sigma$ DA変調器



シミュレーション条件

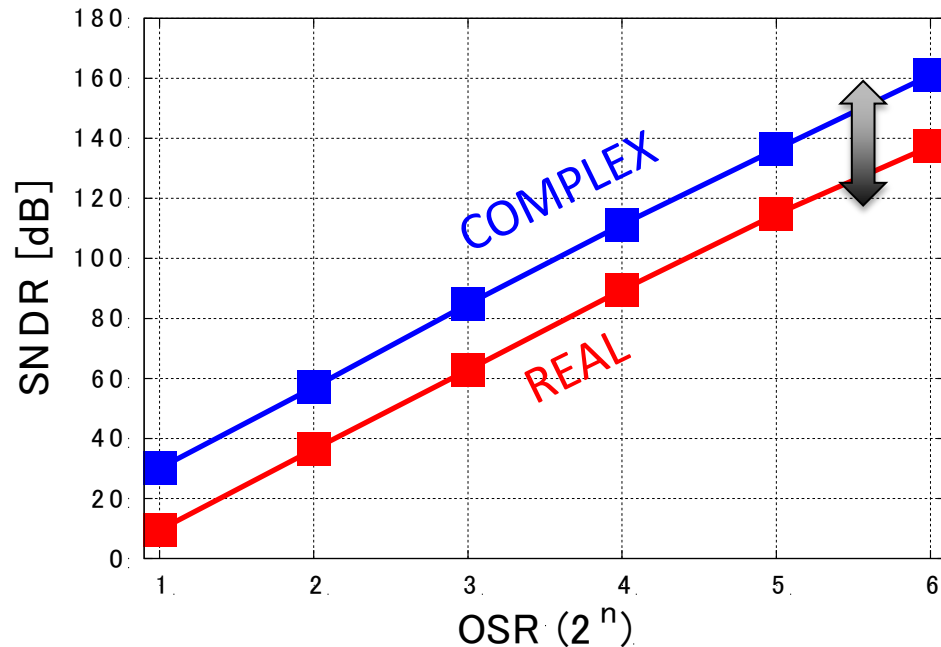
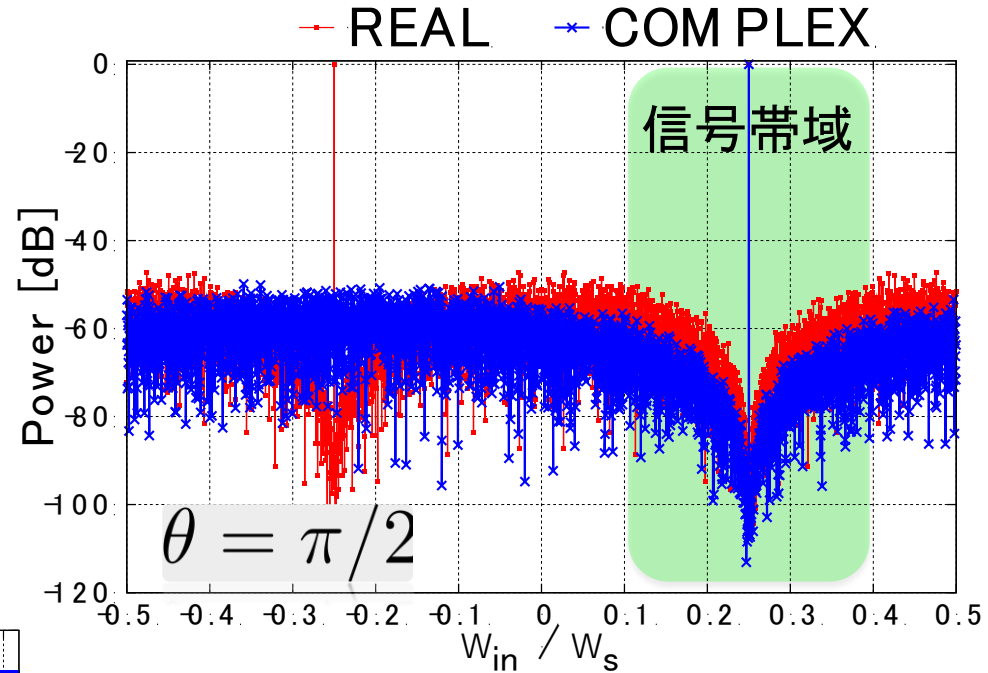
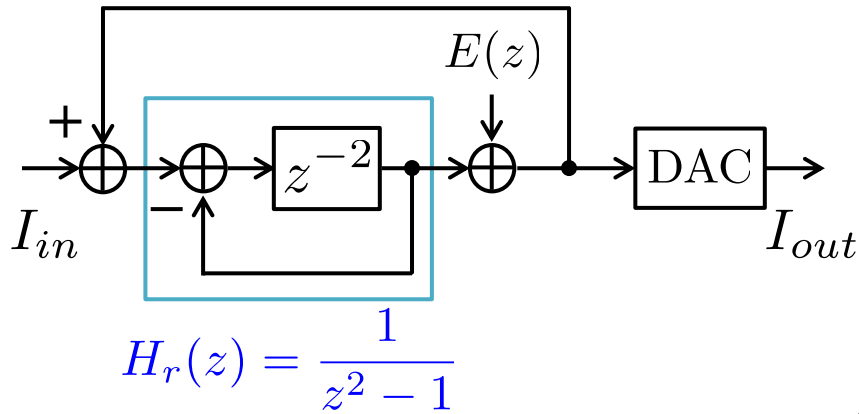
$$F_s = 4096 [\text{Hz}]$$

$$F_{in} = \frac{\theta}{2\pi N} F_s$$

$$\left(\tan \theta = \frac{\alpha}{\beta} \right)$$

COMPLEX, REALの比較

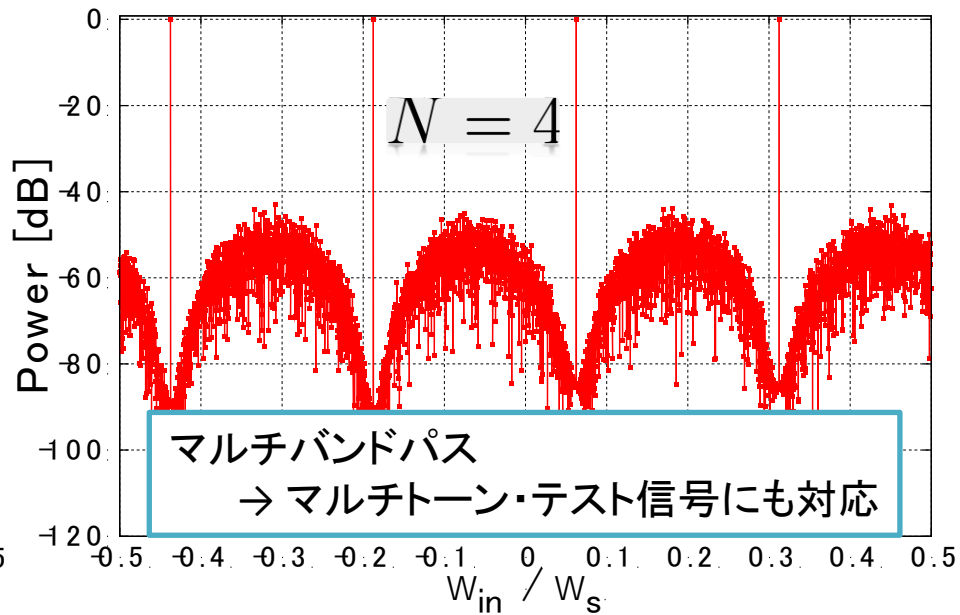
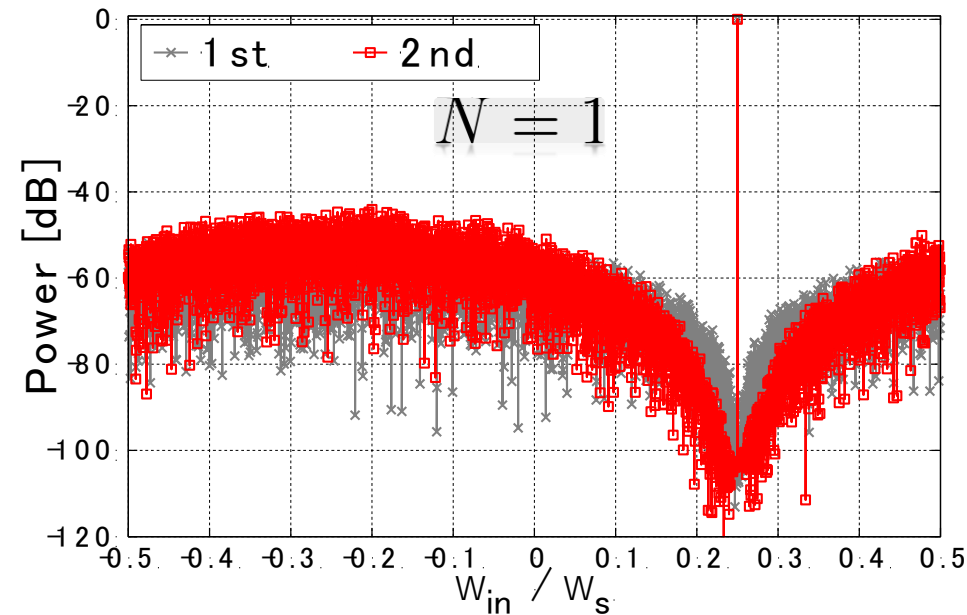
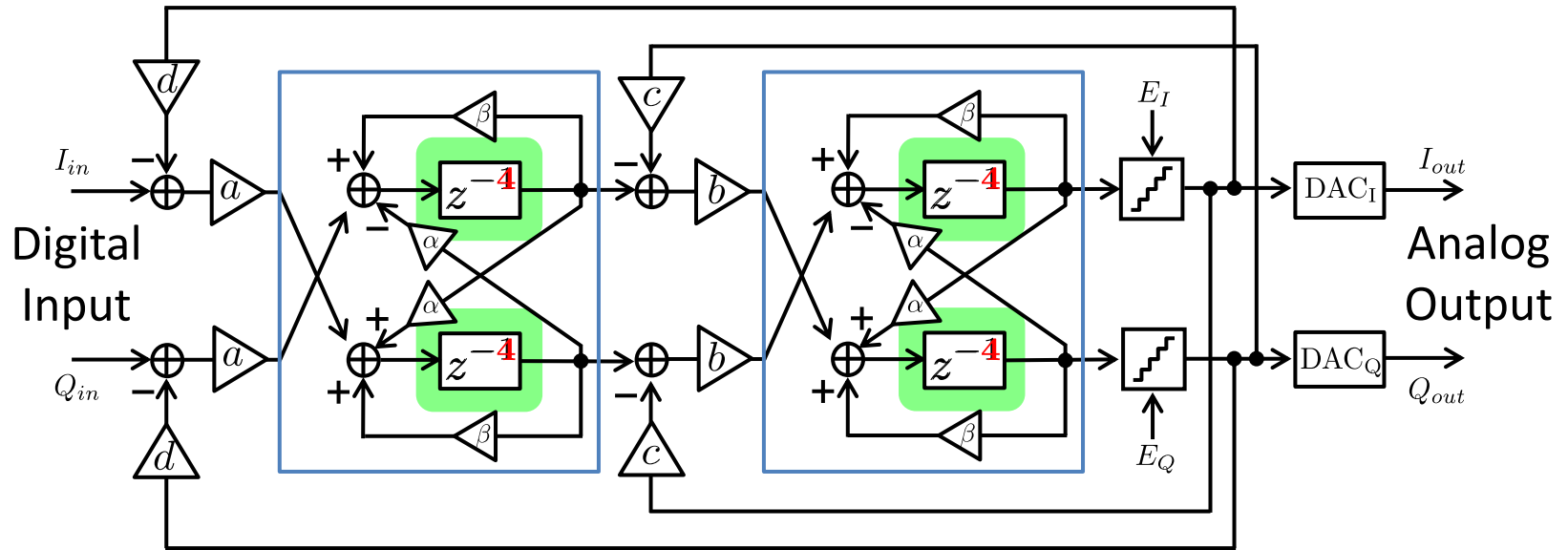
実バンドパス $\Delta\Sigma$ DA変調器 (I 経路のみ)



差は約20dB

発見!!

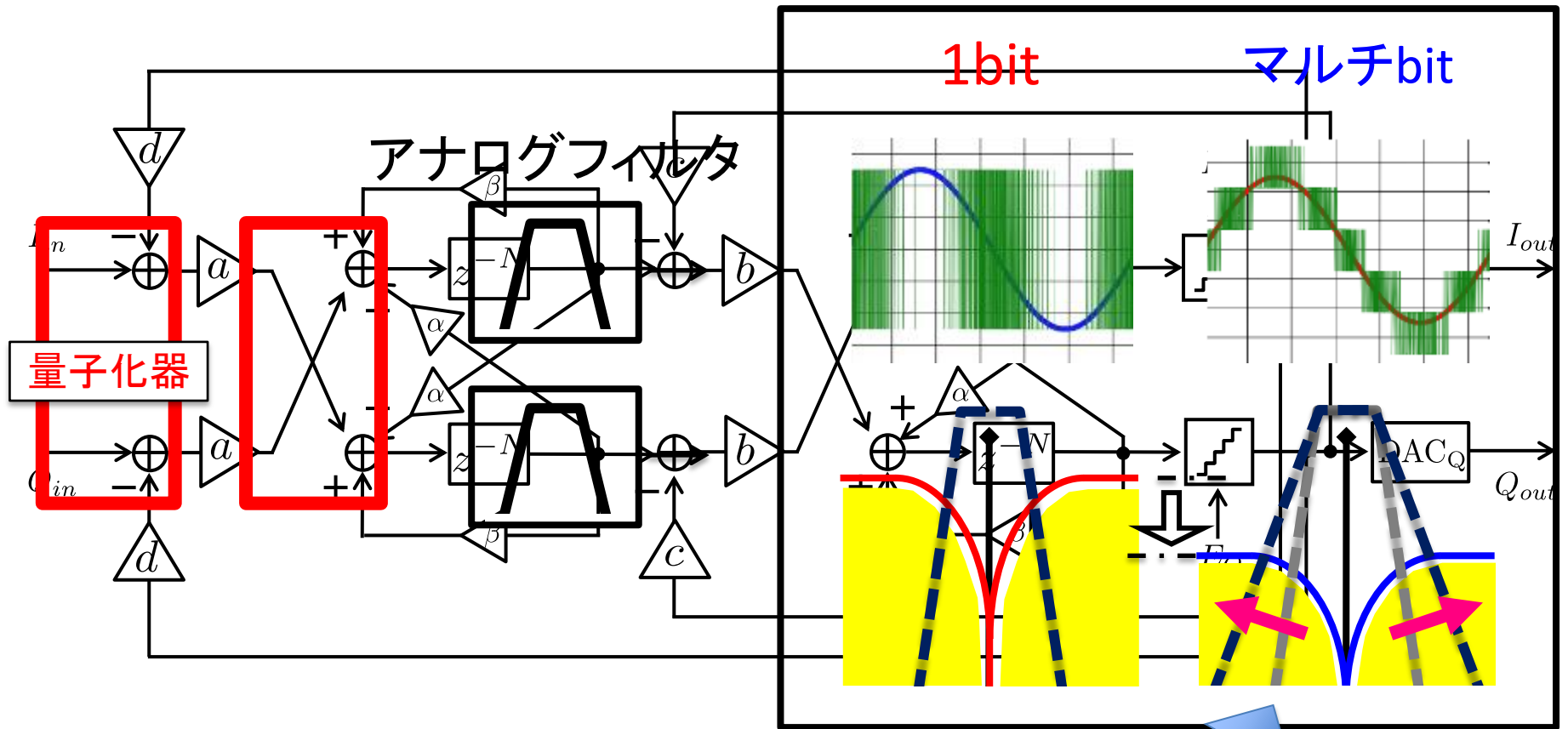
2次複素バンドパス $\Delta\Sigma$ DA変調器



OUTLINE

- 研究背景・目的
- 複素バンドパス $\Delta\Sigma$ DA変調器
- **DWAアルゴリズム**
- まとめと今後の課題

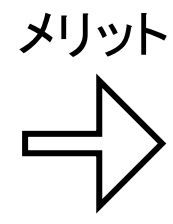
量子化器 & DACのマルチビット化 20/27



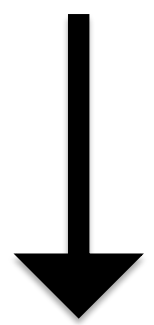
アナログフィルタの遮断特性が急峻でなくて済む 😊

DACの非線形性

量子化器 & DACを
マルチビット化

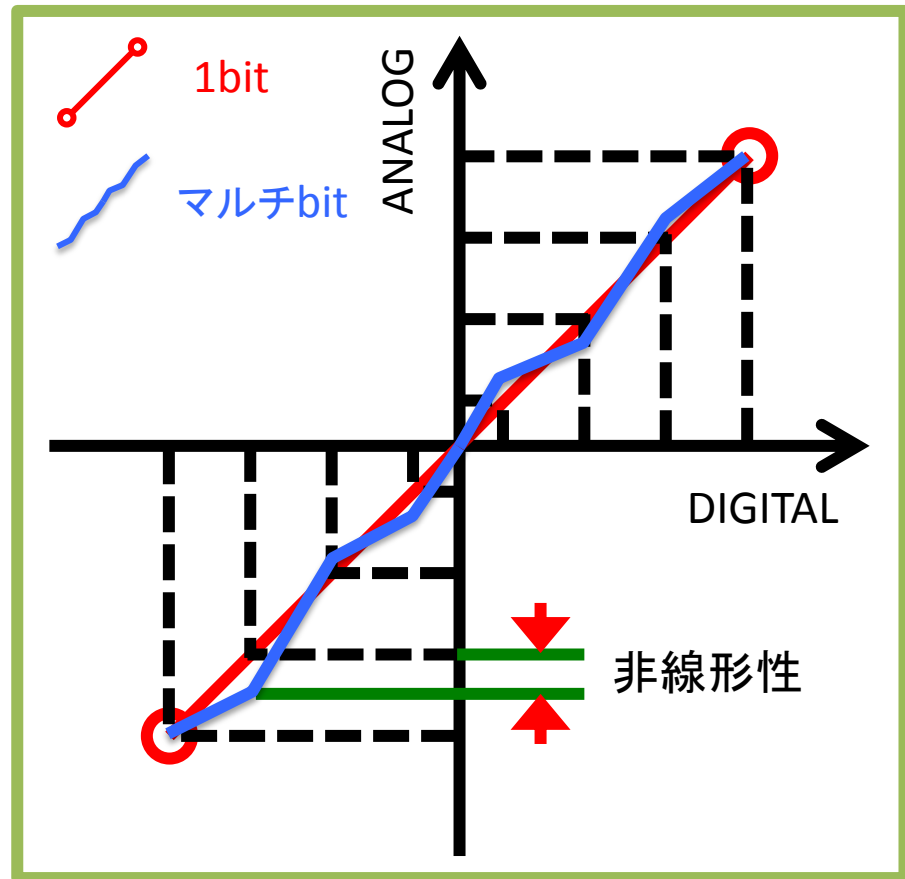


後段のアナログフィルタの
要求性能が緩和 😊



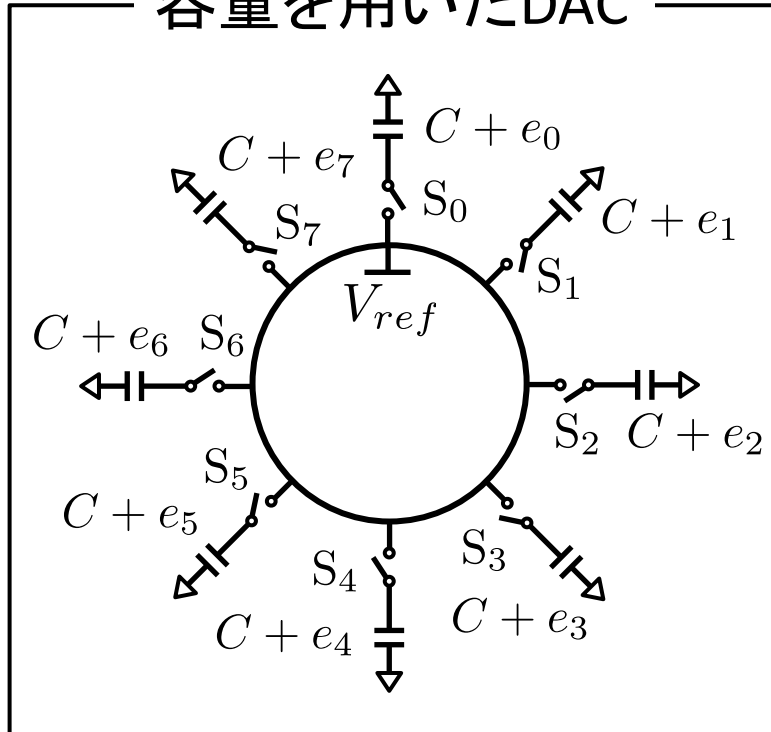
デメリット

DAC非線形性が生じる
↓
変調器全体のSNDRは劣化 😞



DWAアルゴリズム

容量を用いたDAC



$$C = \frac{\sum_{i=0}^N C_i}{N} \quad \sum_{i=0}^N e_i \equiv 0$$

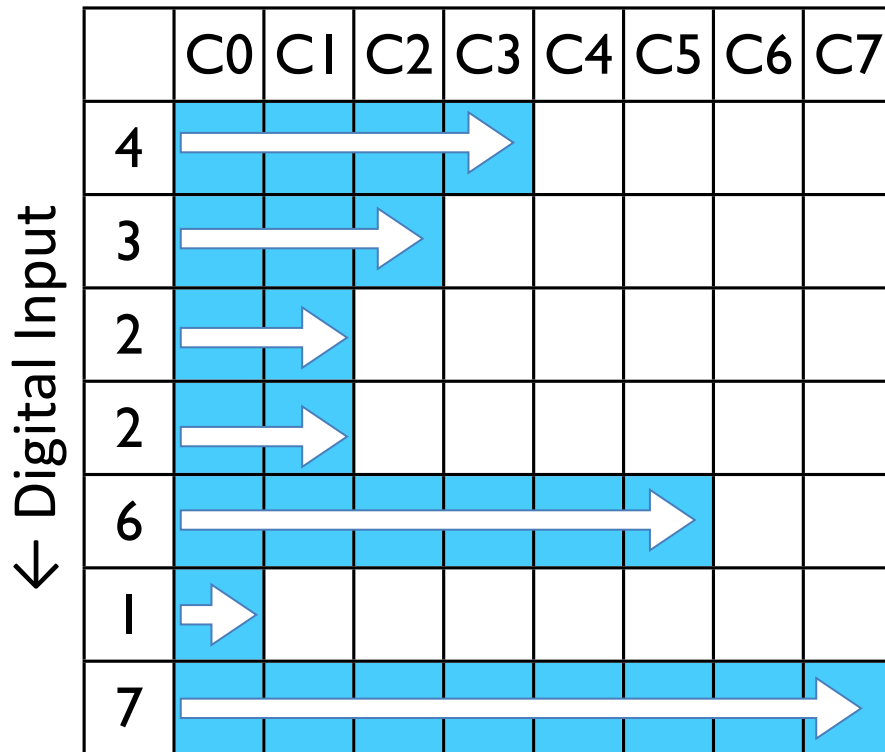
ONする容量をローテーション



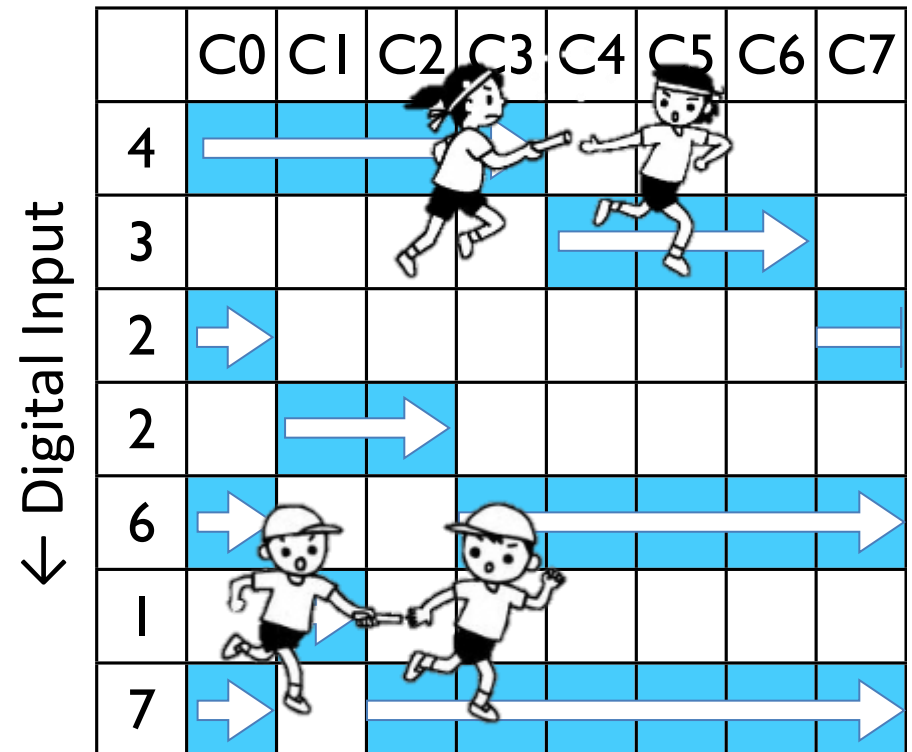
e_i がノイズシェーブ

DWAアルゴリズム

通常のDAC

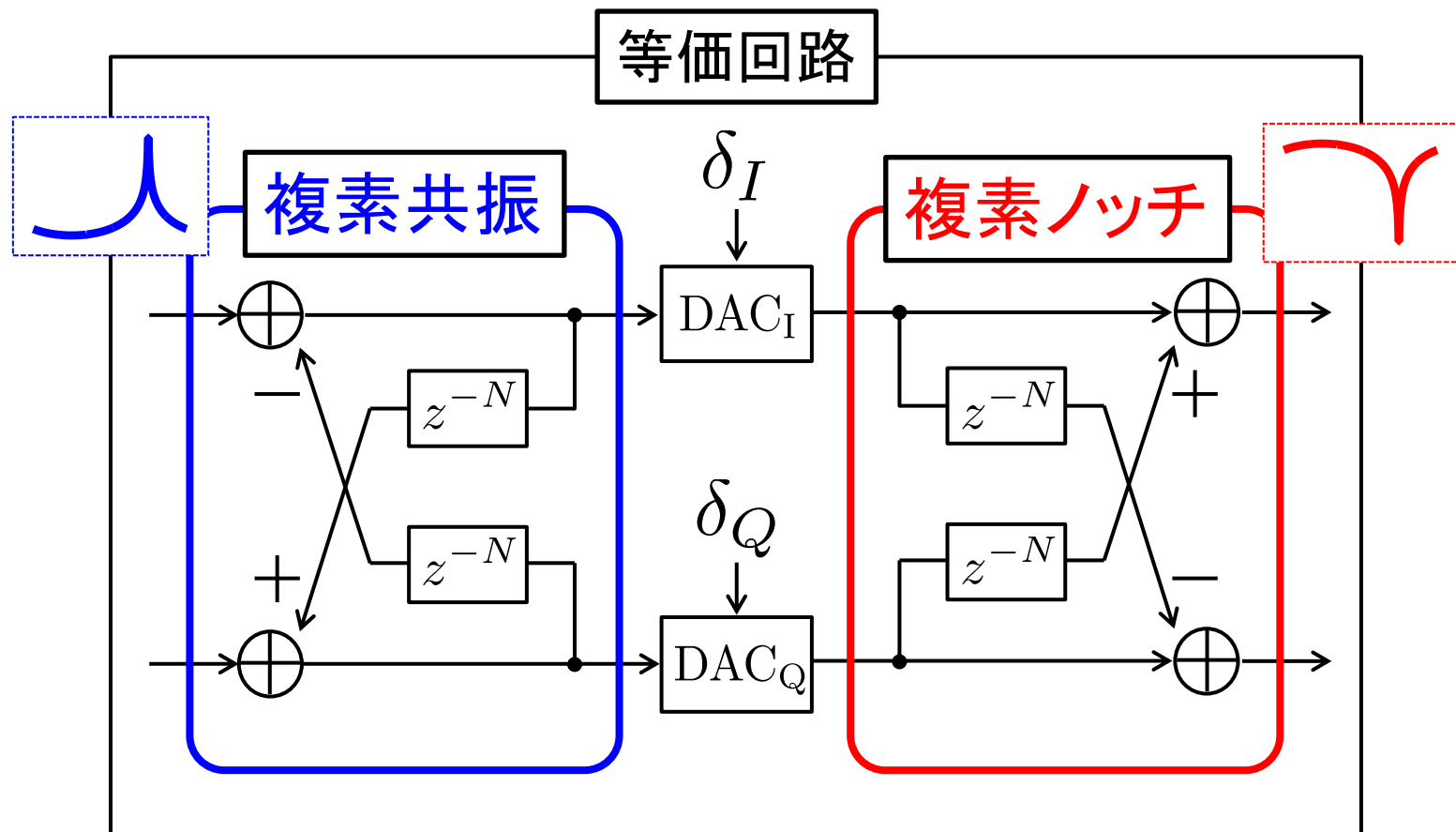


DWA DAC



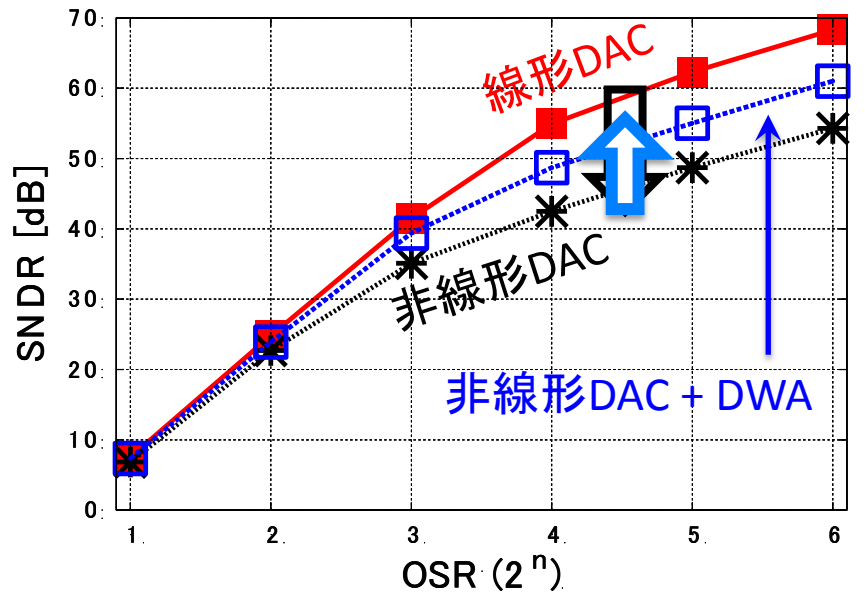
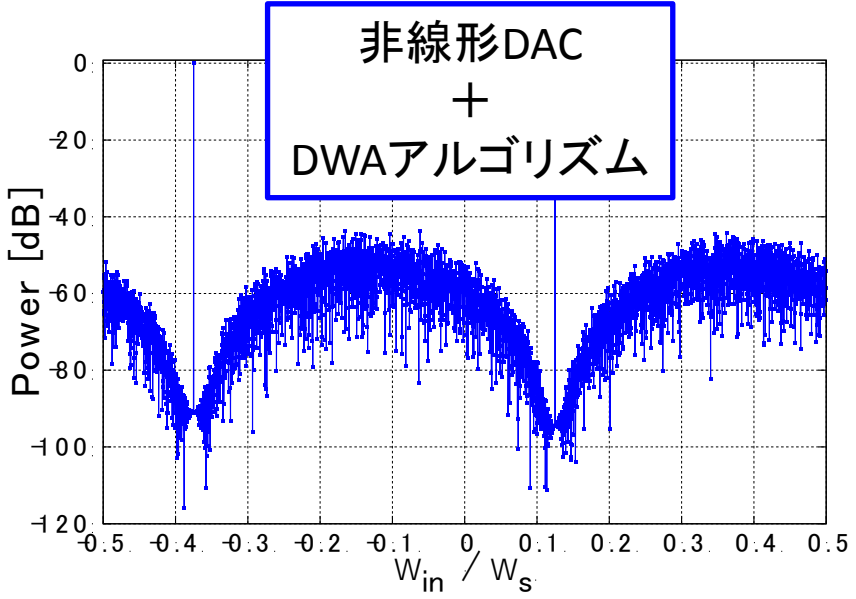
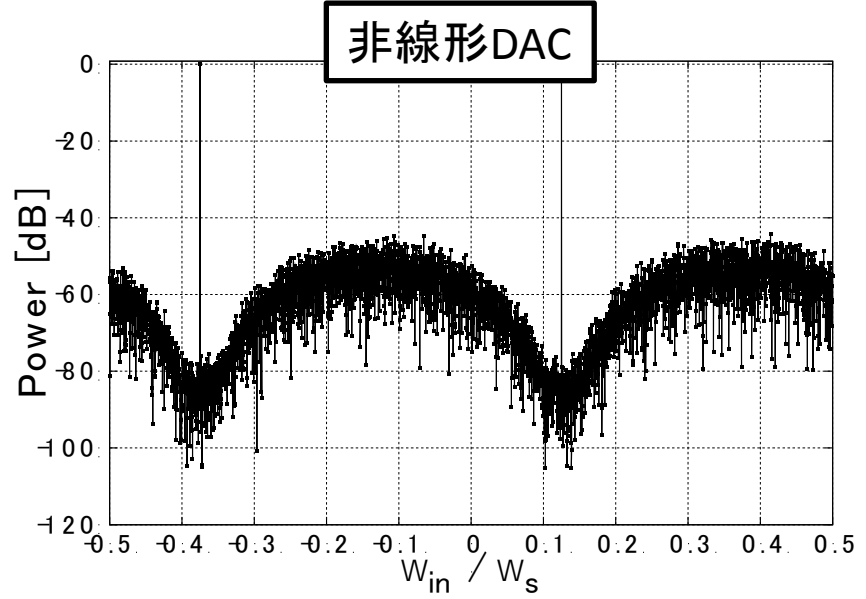
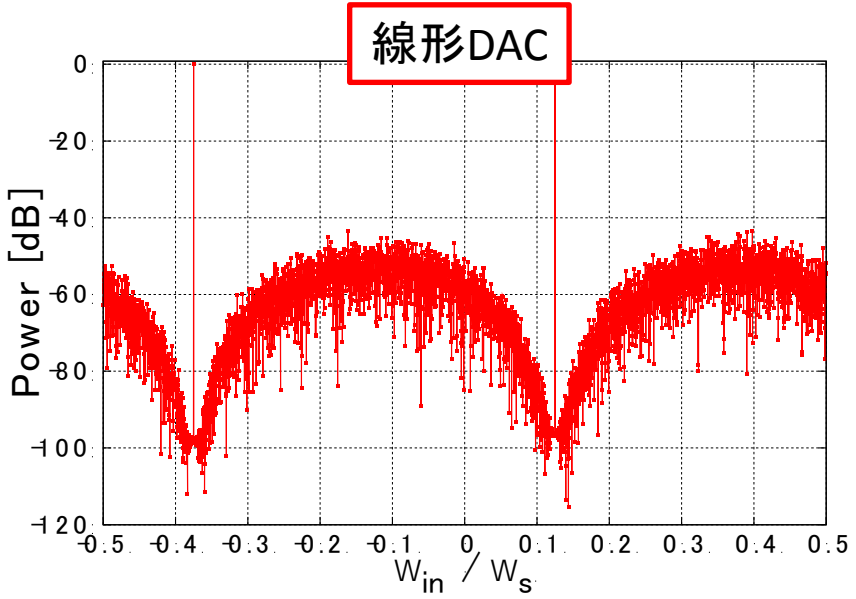
e_i がノイズシェーブ

DWAアルゴリズム等価回路



信号成分 → そのまま
 DAC非線形性 → 複素ノイズシェーブ

DWAアルゴリズムによるSNDRの向上



OUTLINE

- 研究背景・目的
- 複素バンドパス $\Delta\Sigma$ DA変調器
- DWAアルゴリズム
- **まとめと今後の課題**

まとめ

- ❖ 複素バンドパス $\Delta\Sigma$ DA変調器を用いた通信用IC テストのための高品質・低コストIQ信号の生成法を提案
- ❖ 1次の場合, 実BPFよりも複素BPFの方が SNDRは20dB良い ← 新しい発見
- ❖ 等価回路でDWAアルゴリズムの有効性を示した

今後の課題

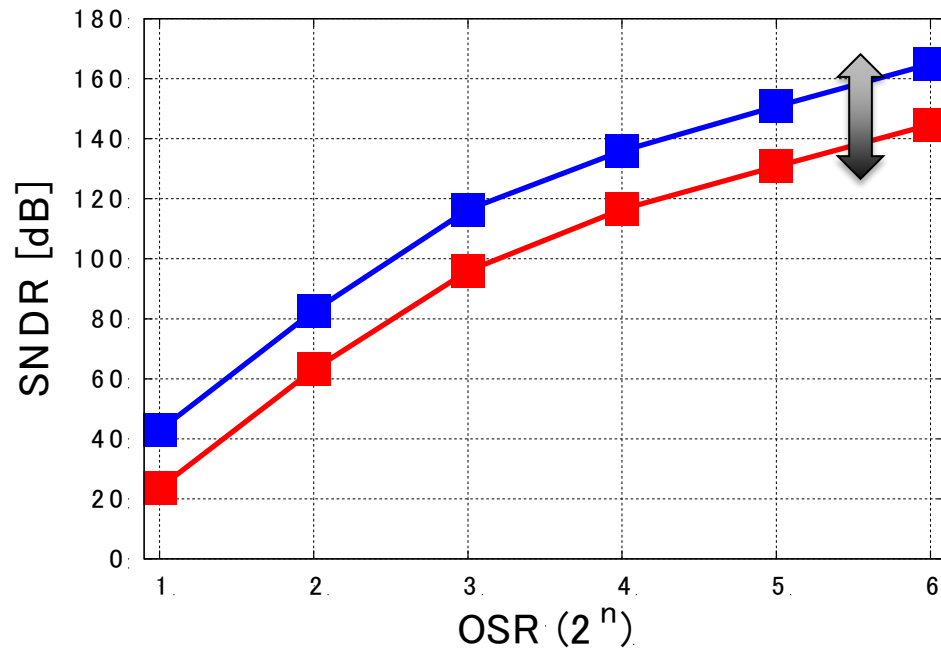
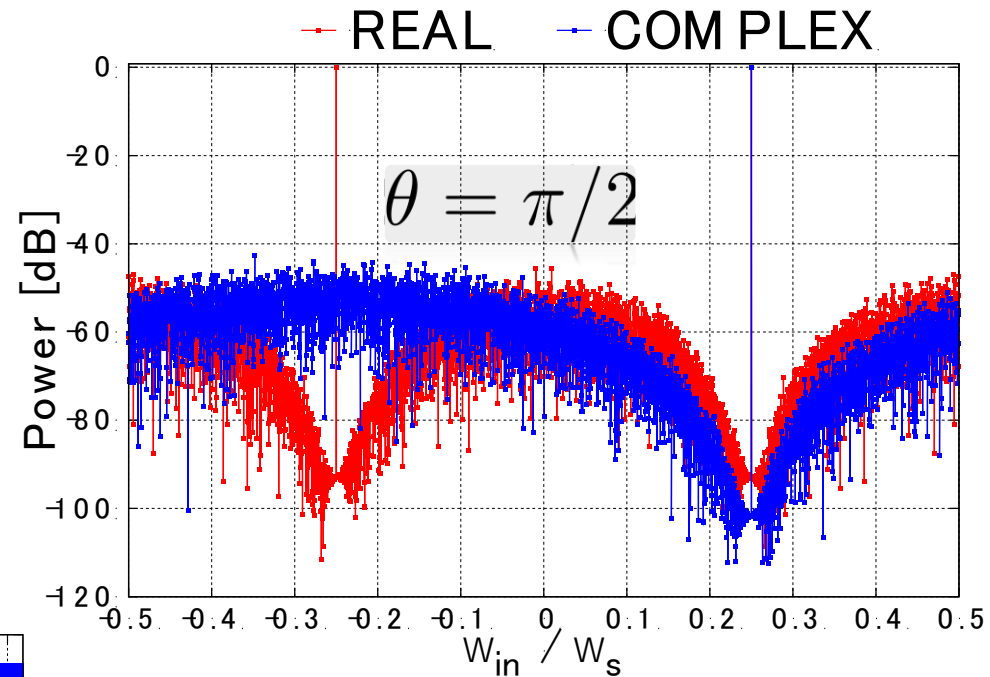
- DWAアルゴリズムのデジタルでの実現

COMPLEX

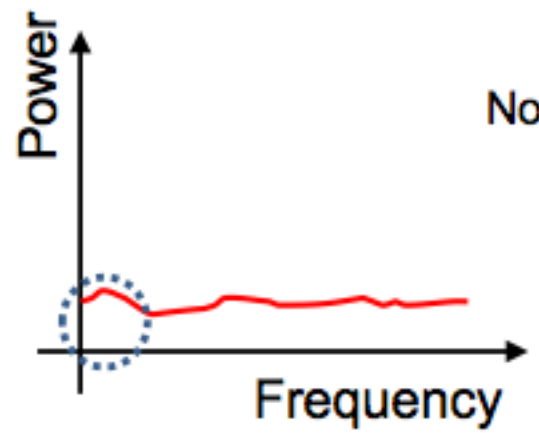
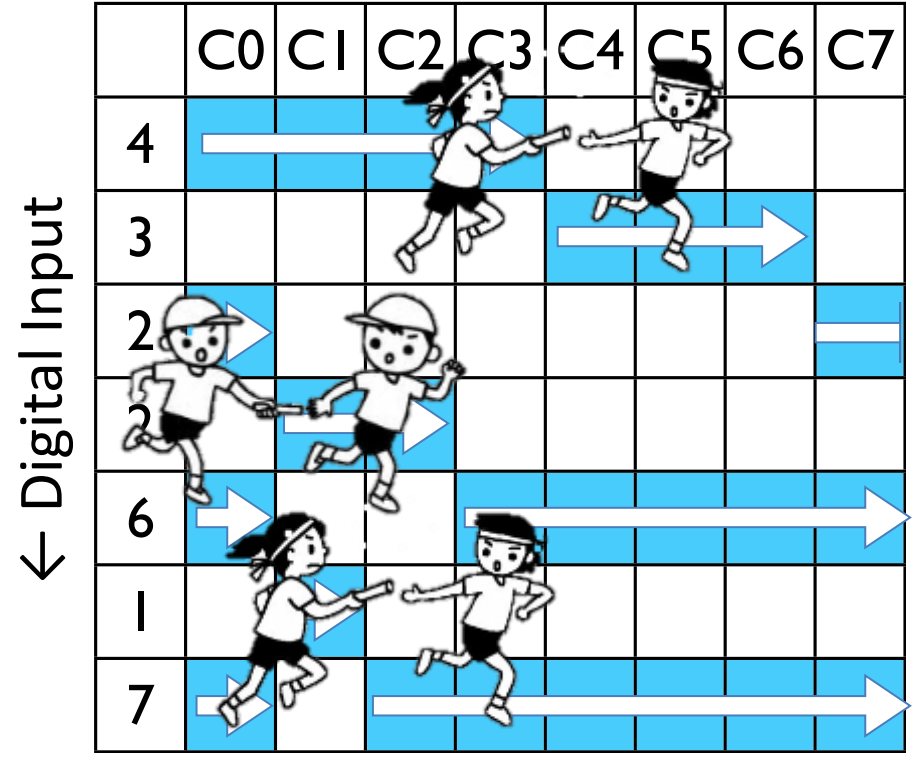
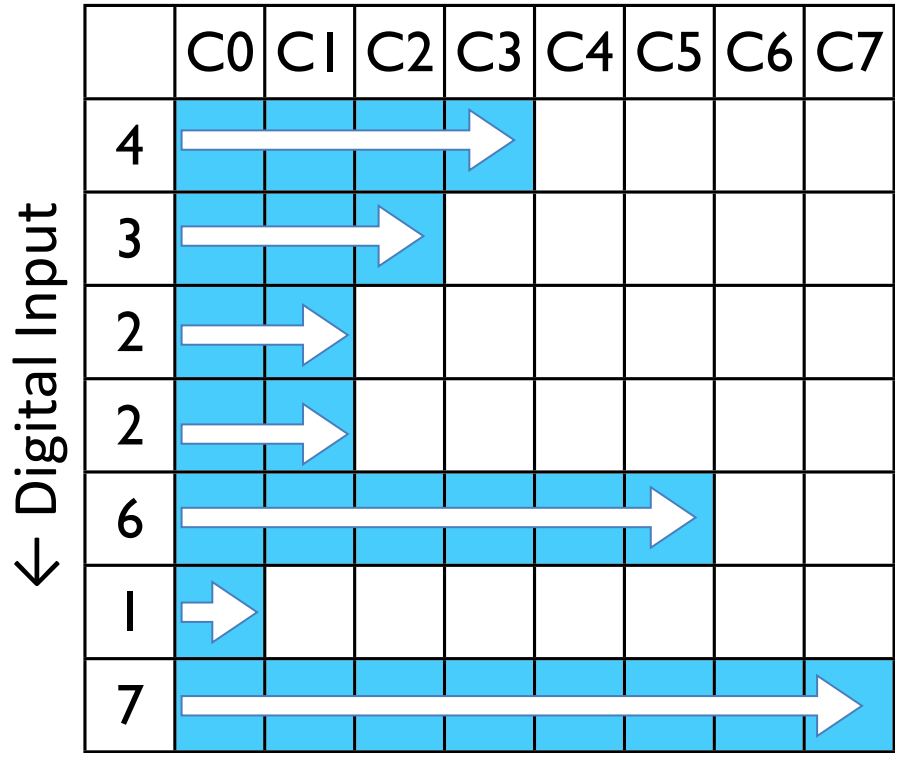
IS

NOT COMPLEX

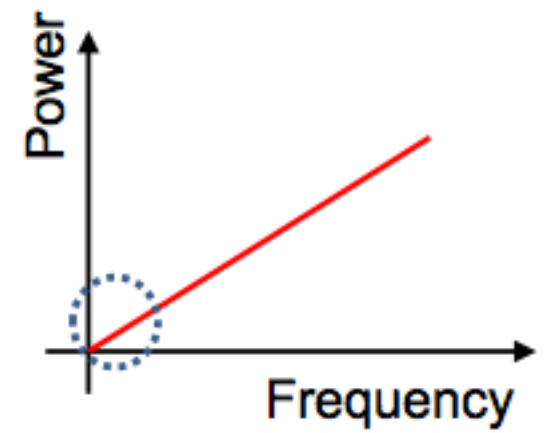
COMPLEX, REALの比較



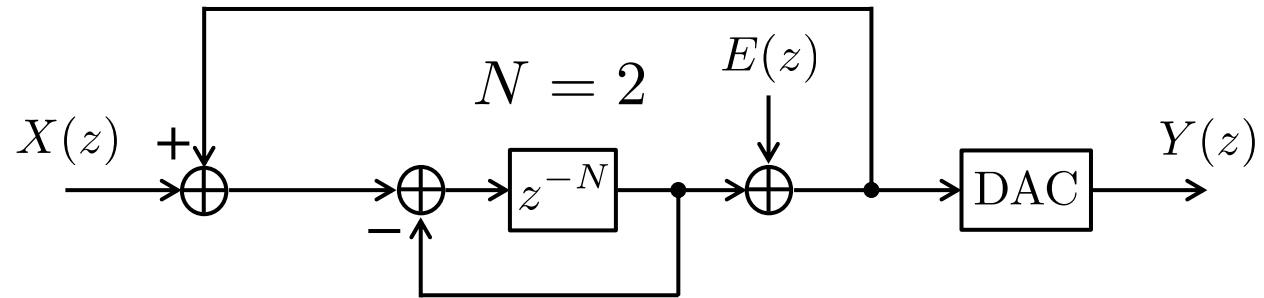
差は約20dB



Noise Shape

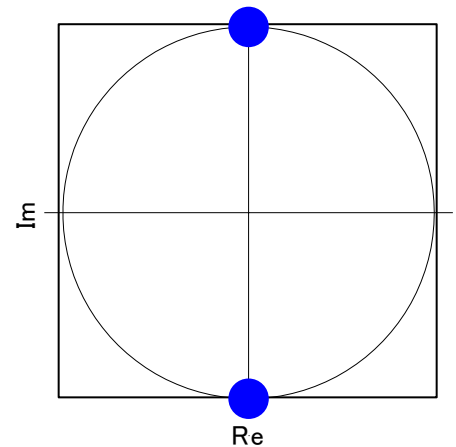


1次 実バンドパス

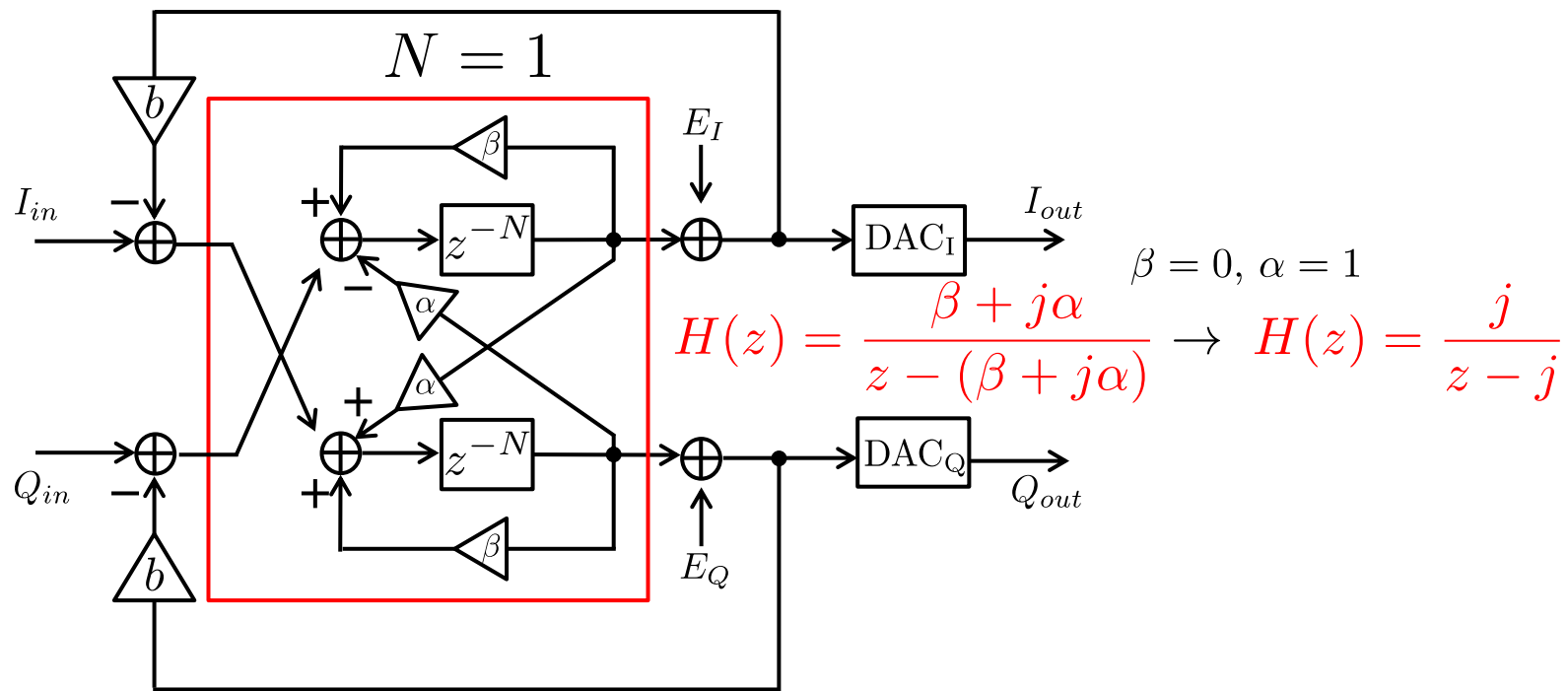


$$Y(z) = z^{-2}X(z) + (1 + z^{-2})E(z)$$

$$1 + z^{-2} = 0 \Leftrightarrow \omega T = \pm \frac{\pi}{2}$$

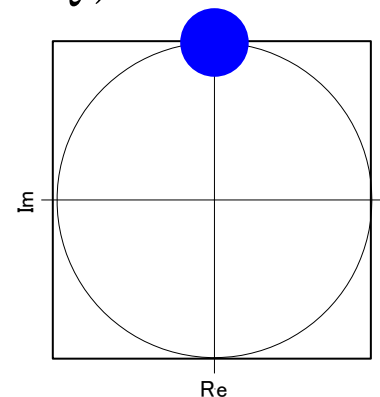


1次 複素バンドパス

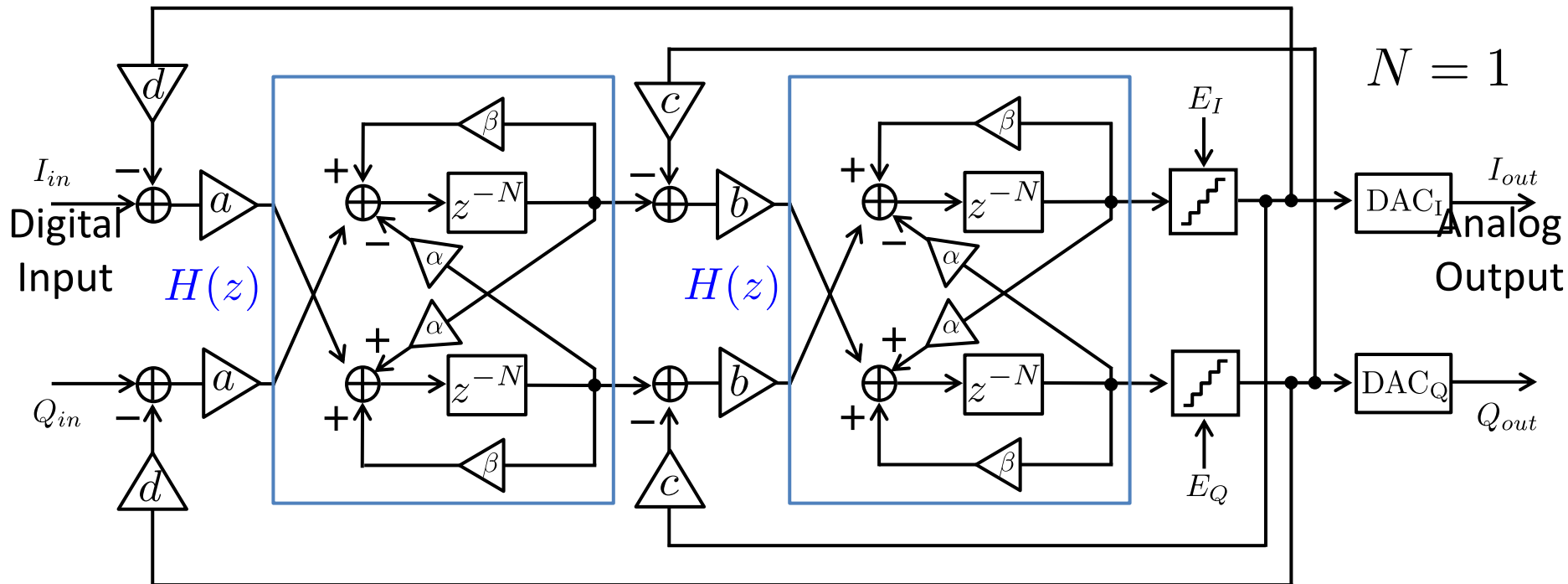


$$I_{out} + jQ_{out} = jz^{-1}(I_{in} + jQ_{in}) + (1 - jz^{-1})(E_I + jE_Q)$$

$$1 - jz^{-1} = 0 \Leftrightarrow \omega T = \frac{\pi}{2}$$

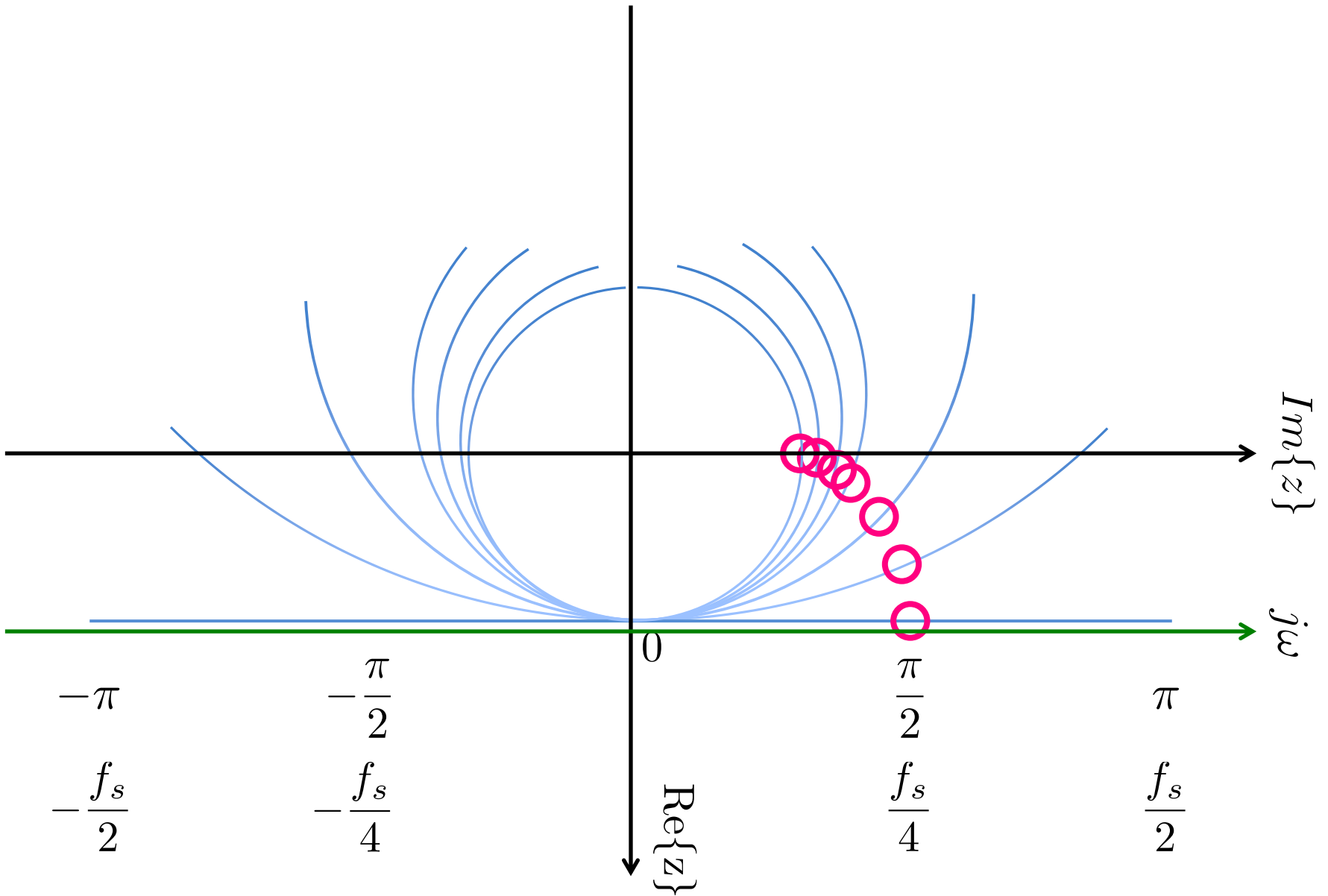


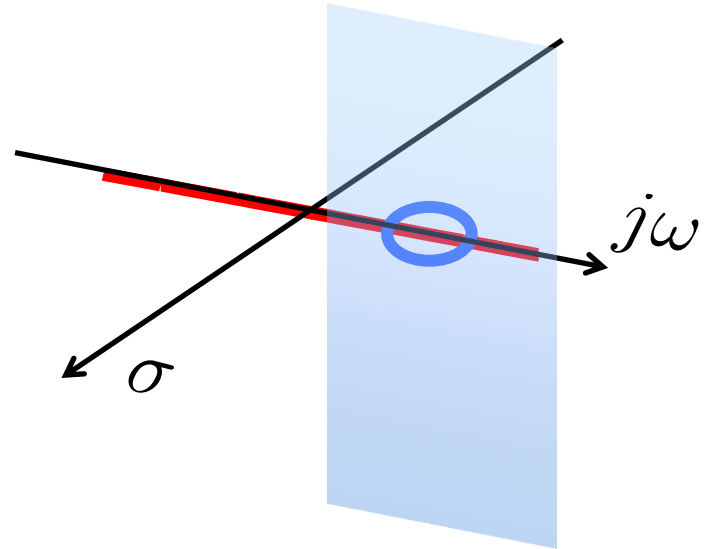
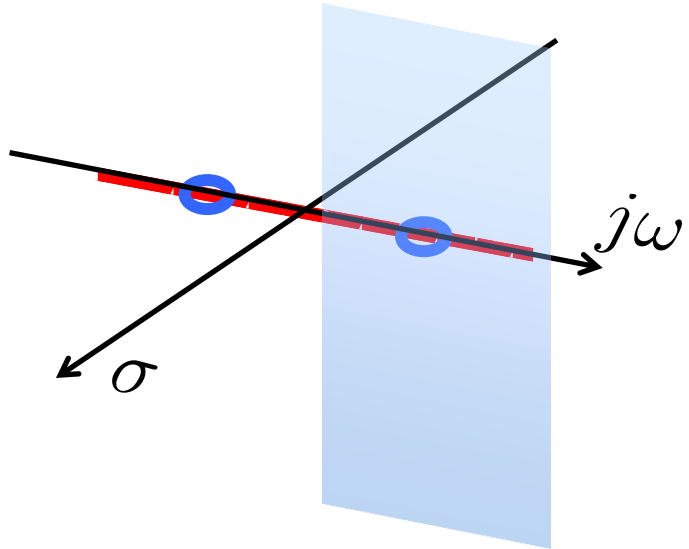
2次 複素バンドパス

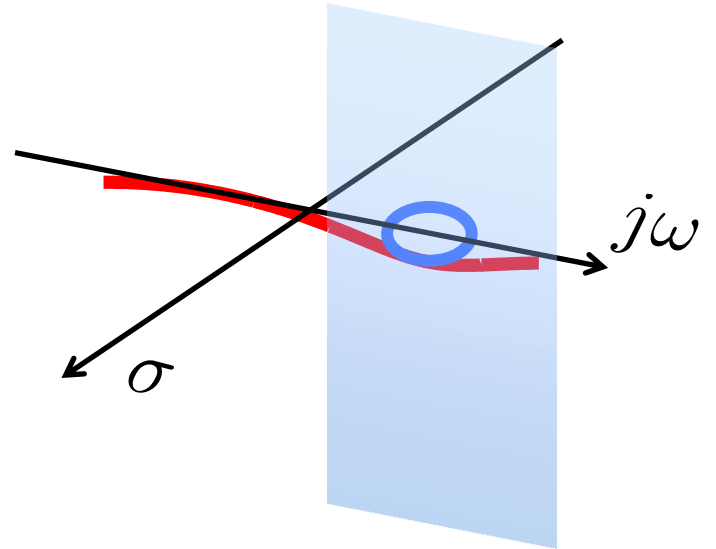
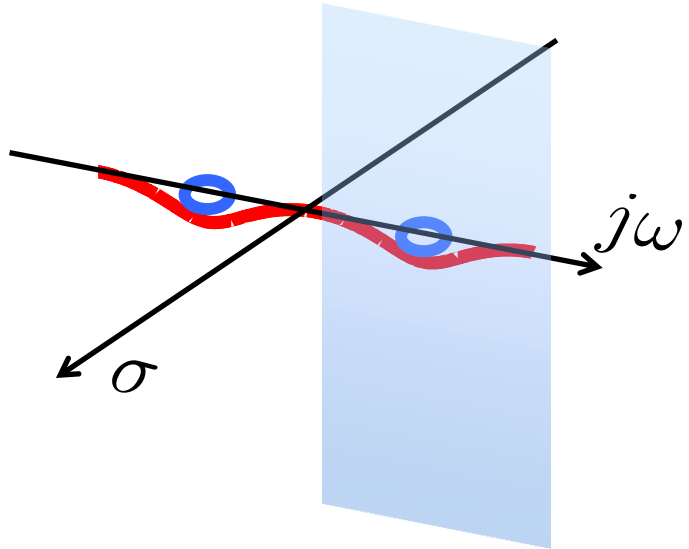


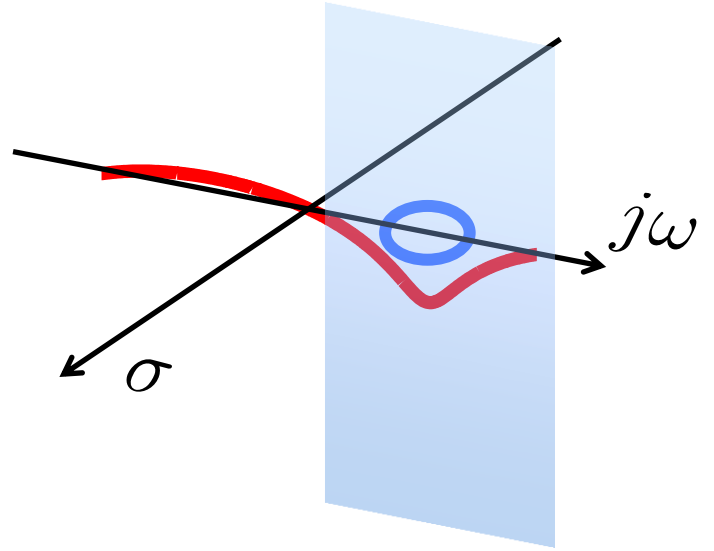
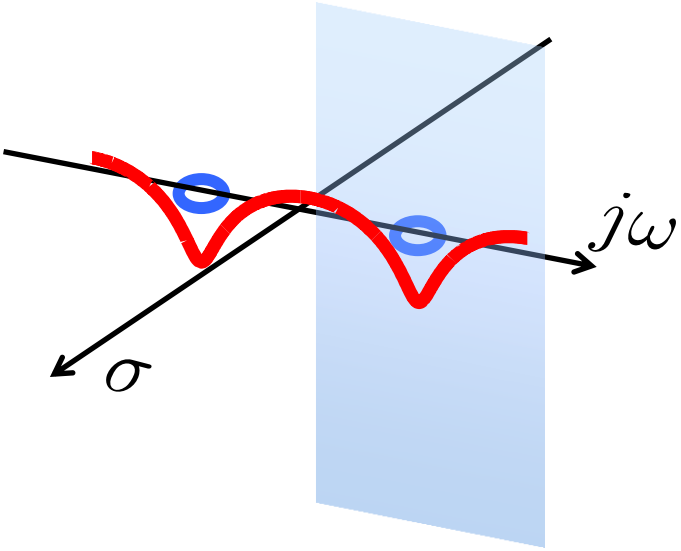
$$H(z) = \frac{\beta + j\alpha}{z - (\beta + j\alpha)} \rightarrow H(z) = \frac{j}{z - j} \quad (\beta = 0, \alpha = 1)$$

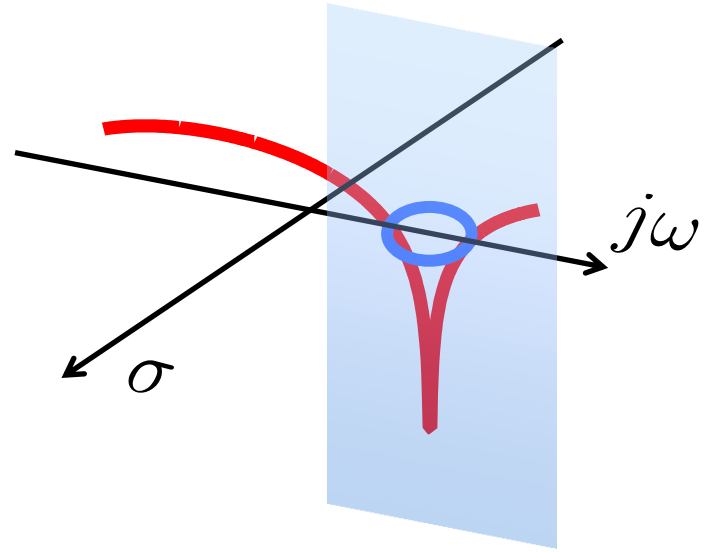
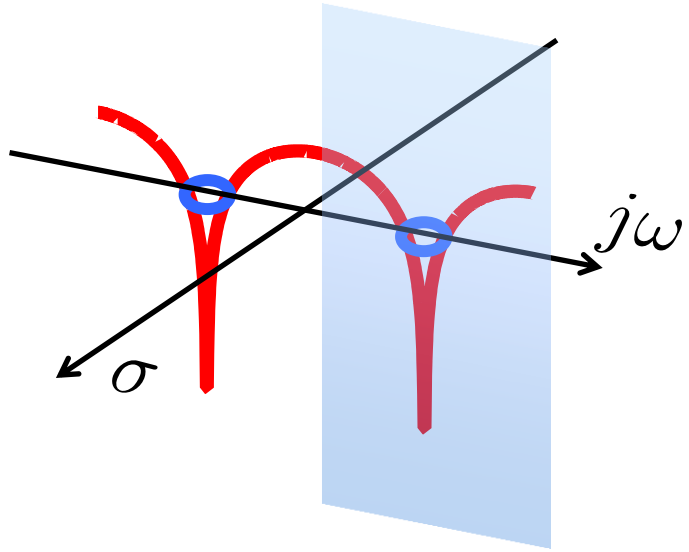
$$I_{out} + jQ_{out} = (z^{-1})^2(I_{in} + jQ_{in}) + (1 - jz^{-1})^2(E_I + jE_Q)$$











複素信号とは

物理的に「複素信号」は存在しない

人間が定義

理論的に見通しが良くなる

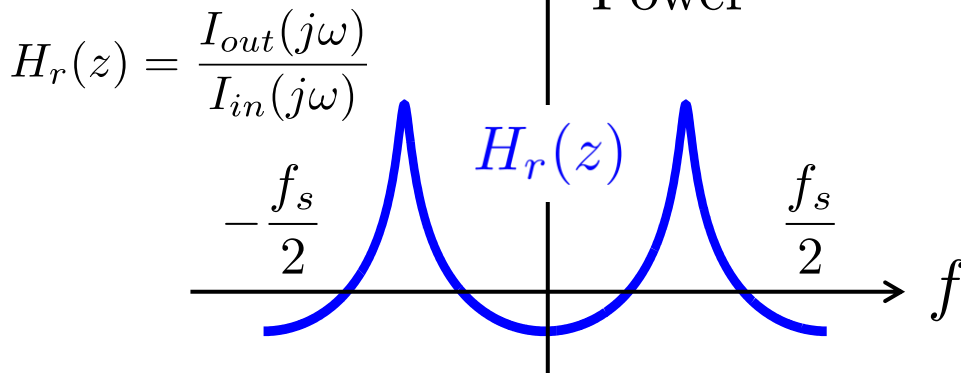
$$I_{in} + jQ_{in}$$

$$I_{out} + jQ_{out}$$

$$H_r(z) = \frac{I_{out}(j\omega)}{I_{in}(j\omega)} \quad \text{or} \quad \frac{Q_{out}(j\omega)}{Q_{in}(j\omega)}$$

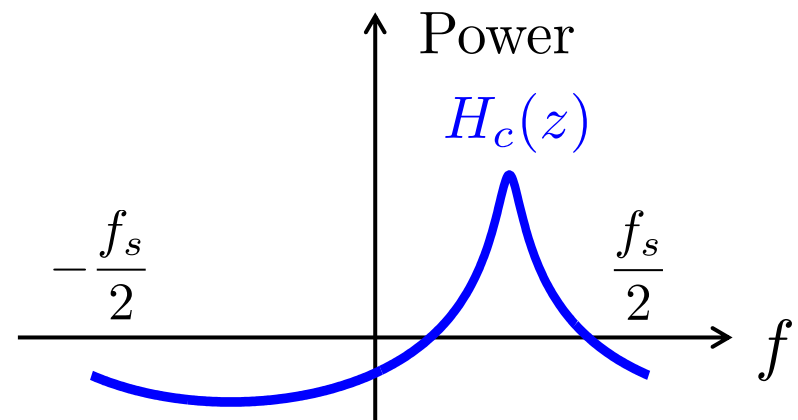
$f = 0$ 対称

↑ Power



$f = 0$ 非対称

↑ Power



- 誤差は入力の $\pm 10\%$ 小数点以下15位
- 非線形性は入力の $\pm 1\%$ 小数点以下15位

3.14



固定小数点

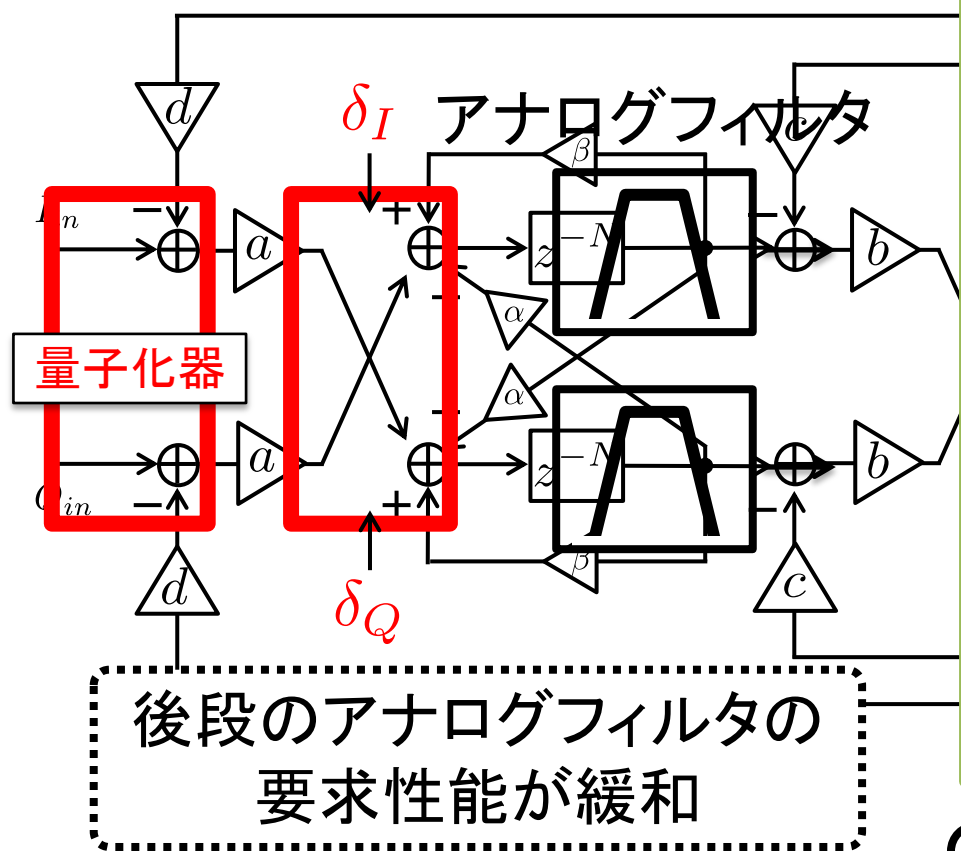
$$3.14 \times 10^0$$

$$31.4 \times 10^{-1}$$

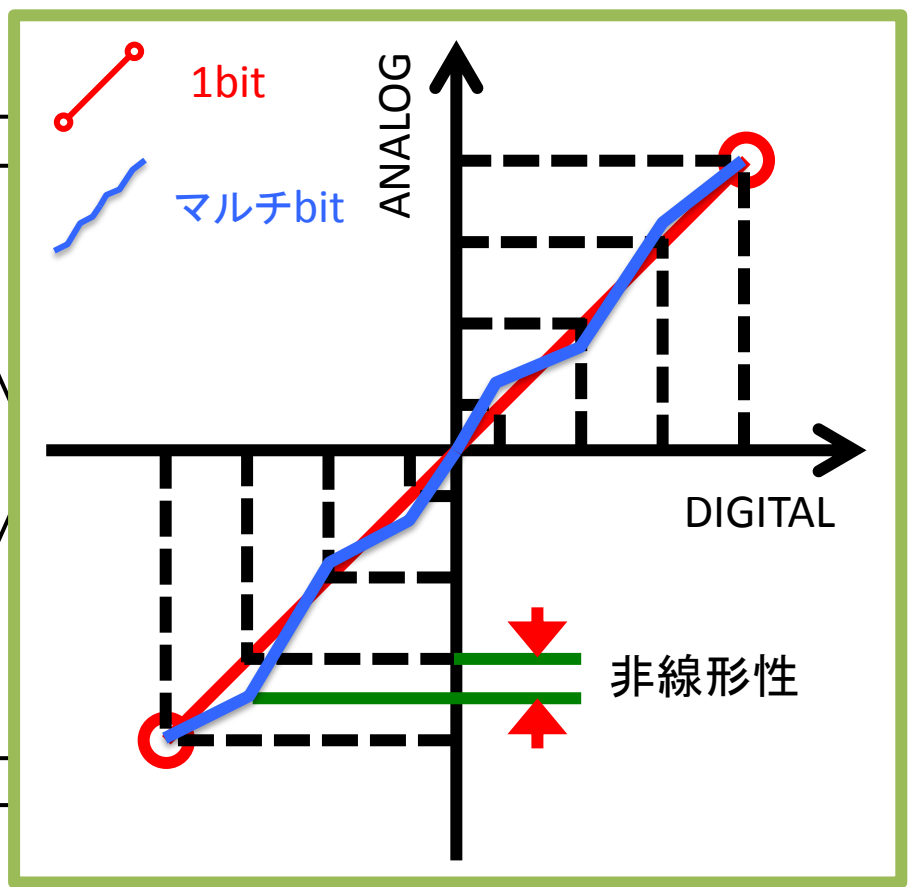
$$314.0 \times 10^{-2}$$

浮動小数点

マルチビット化によるDAC非線形性

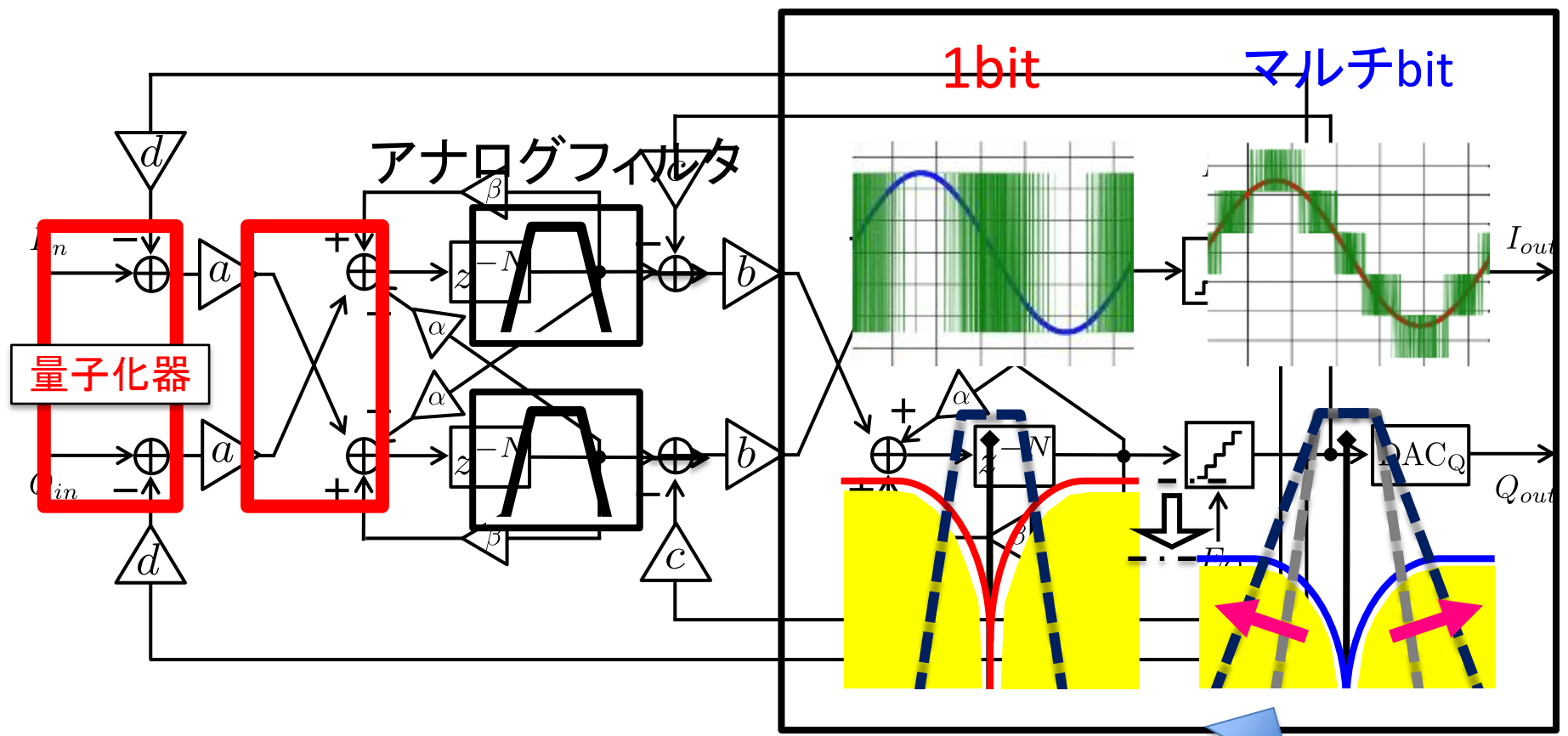


量子化器 & DACを
マルチビット化

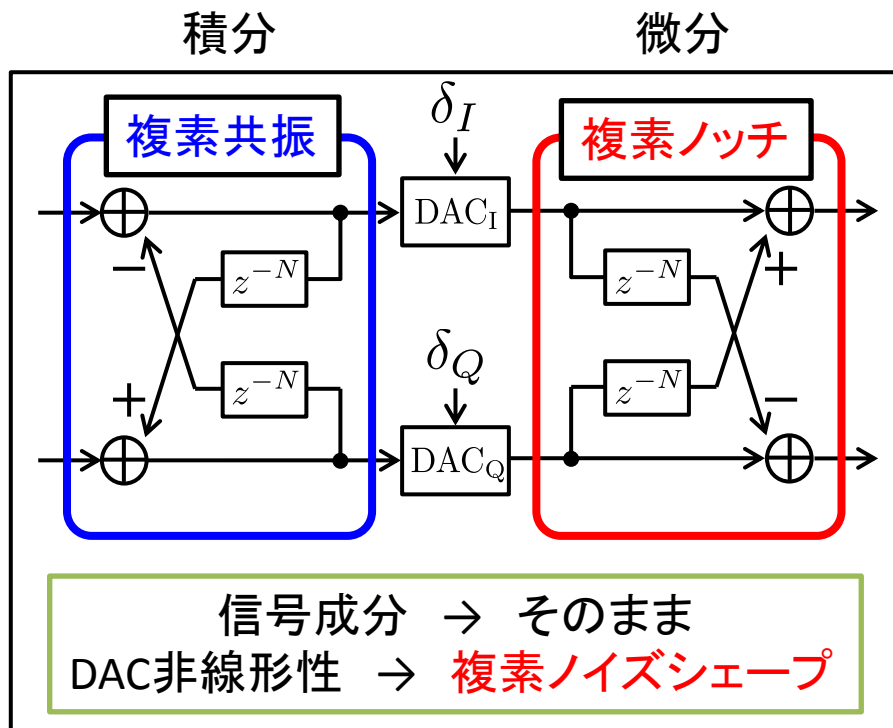


DAC非線形性が生じる
↓
変調器全体のSNDRは劣化 (⊗)

量子化器 & DACのマルチビット化

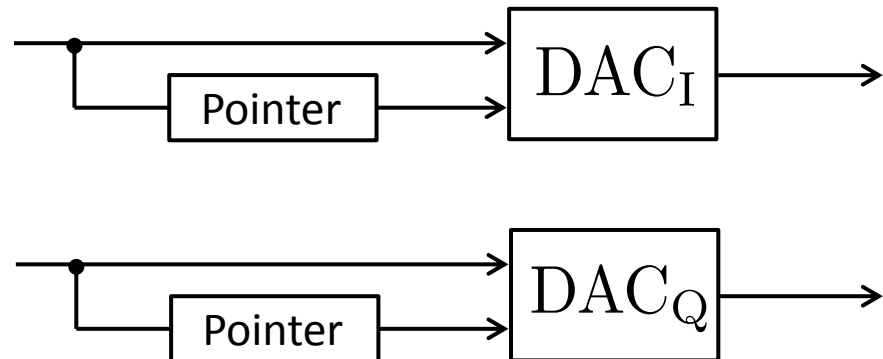


アナログフィルタの遮断特性が急峻でなくて済む 😊



$$H(z) = 1 - jz^{-N}$$

DWA DAC



Q & A

- 神奈川工科大学 小室先生

Question

— COMPLEXの方がREALより20dB良いということを見つけたのはすばらしい。しかしIQ信号をアナログで別々につくる必要があるのか?(p.7)実際にICチップに入ってくるのはIQに分かれていない。となるとアプリケーションは何になるのか。IQに分けるのはレシーバーの中にあるADCの評価のみ。

→ Answer

— 直交変調した後のことしか考えていなかったなので、アプリケーションについては検討。