

栃木・群馬支所合同研究発表会 (2013/2/28)

ETT-12-6

ETG-12-6

ノイズシェーピング サイクリックADCの検討

群馬大学 学部4年

電気電子工学科 小林研究室

新井薫子

アウトライン

- 研究背景

- AD変換

 - サイクリックADC

 - ノイズシェーピング・サイクリックADC

- DA変換

 - 1次 $\Delta\Sigma$ 変調

 - 2次 $\Delta\Sigma$ 変調

アウトライン

- 研究背景

- AD変換

 - サイクリックADC

 - ノイズシェーピング・サイクリックADC

- DA変換

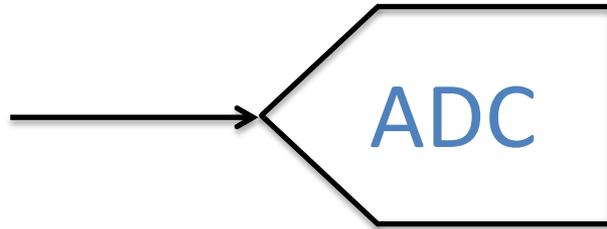
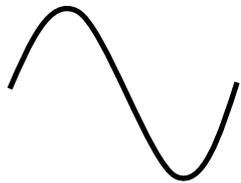
 - 1次 $\Delta\Sigma$ 変調

 - 2次 $\Delta\Sigma$ 変調

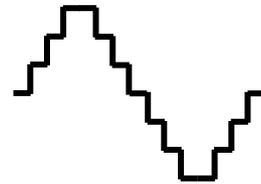
研究背景

高精度のAD/DA変換器の要求

アナログ入力

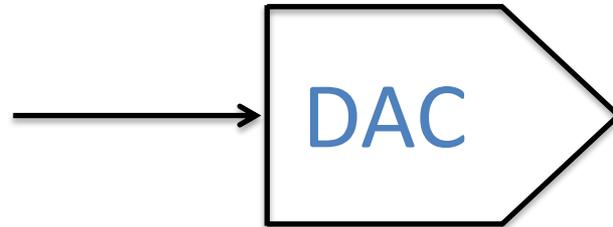
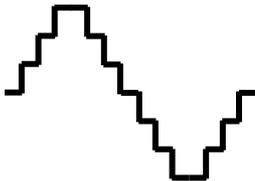


デジタル出力

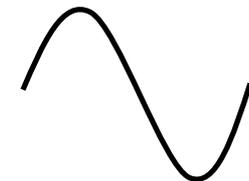


量子化誤差が発生

デジタル入力



アナログ出力



量子化誤差の低減が必要

目的

- ナイキスト型AD変換器：サイクリックADC
量子化誤差を容易に得られる
後段に $\Delta\Sigma$ 変調器を接続してノイズシェーピング
- ナイキスト型DA変換器
浮動小数点入力を $\Delta\Sigma$ 変調
量子化誤差を減少



AD/DA変換のさらなる高精度化

アウトライン

- 研究背景

- AD変換

 - サイクリックADC

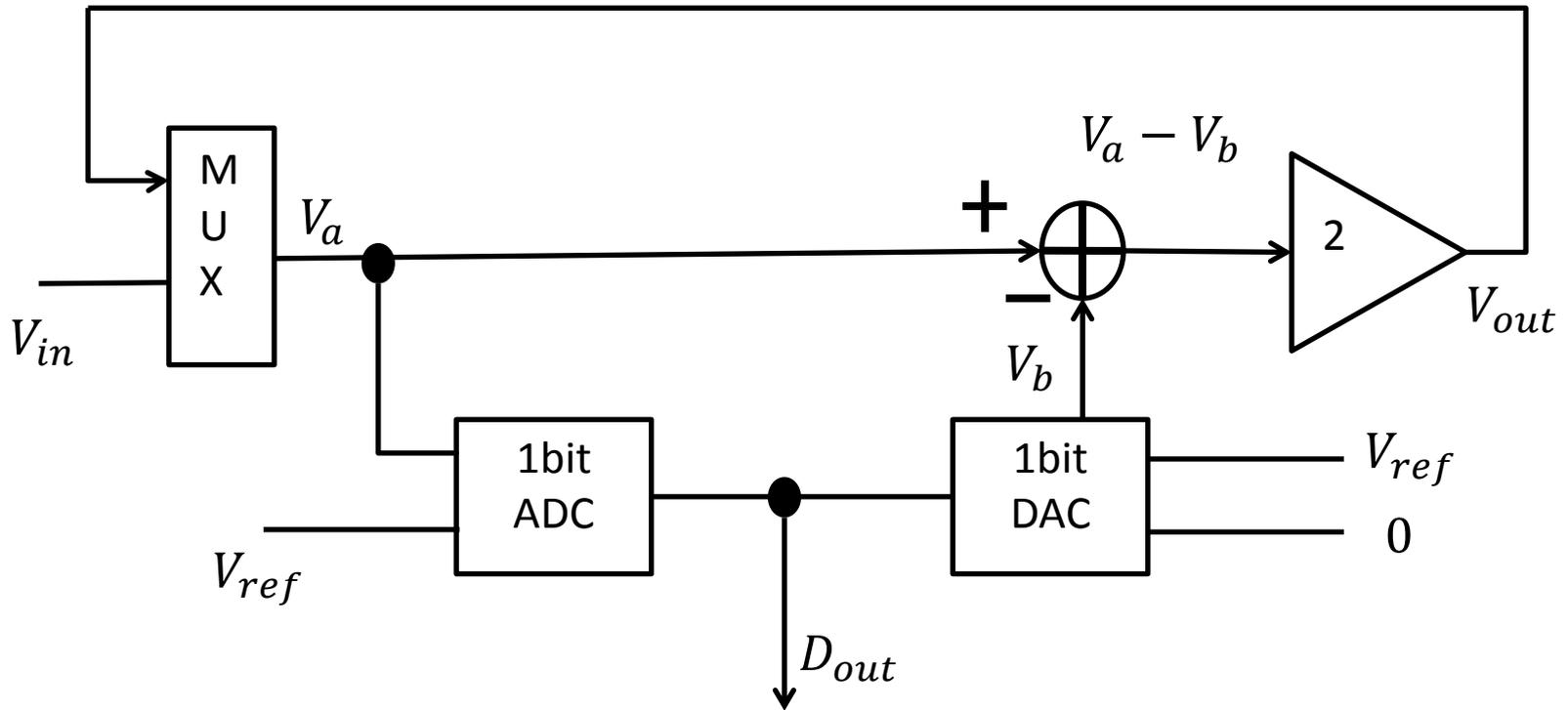
 - ノイズシェーピング・サイクリックADC

- DA変換

 - 1次 $\Delta\Sigma$ 変調

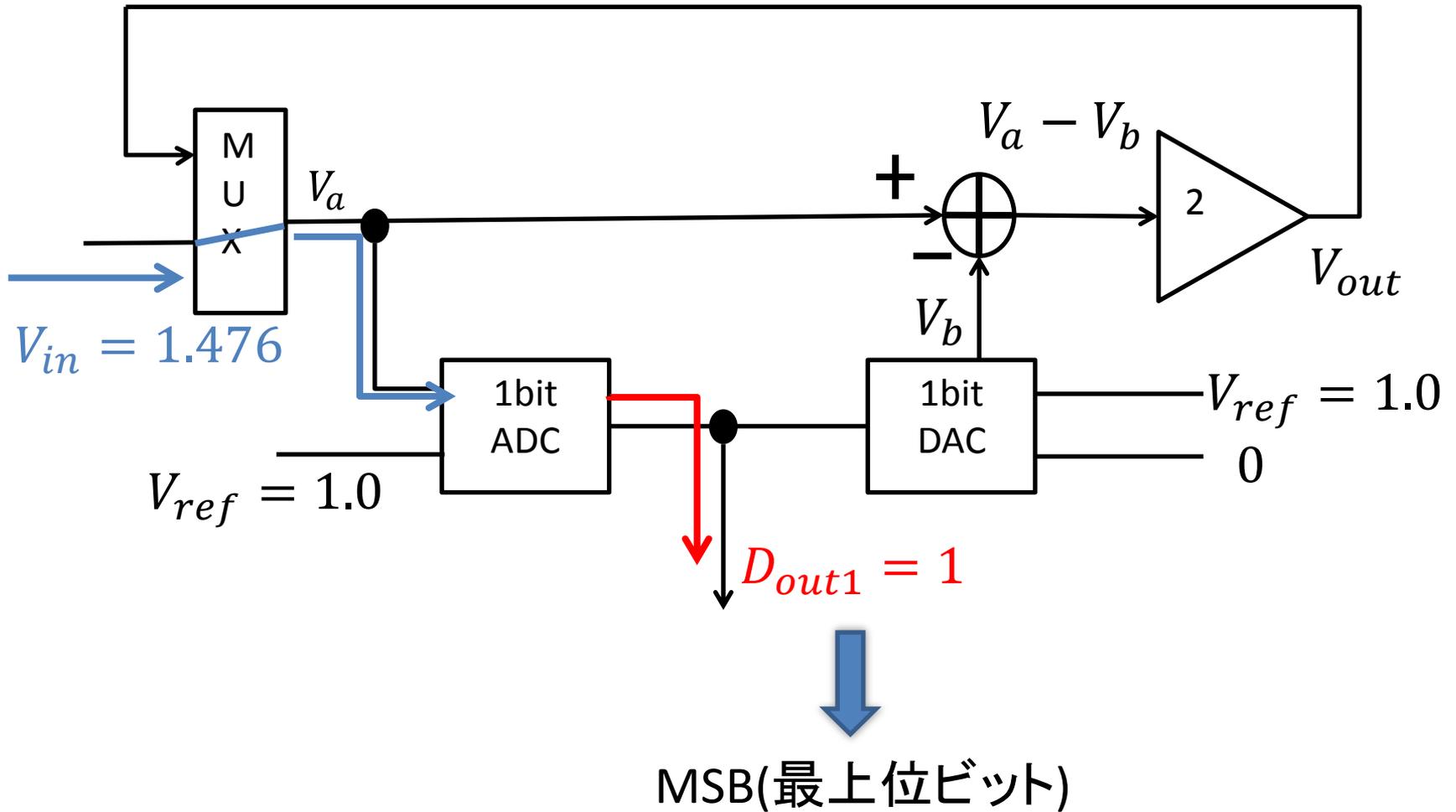
 - 2次 $\Delta\Sigma$ 変調

サイクリックADC基本構造

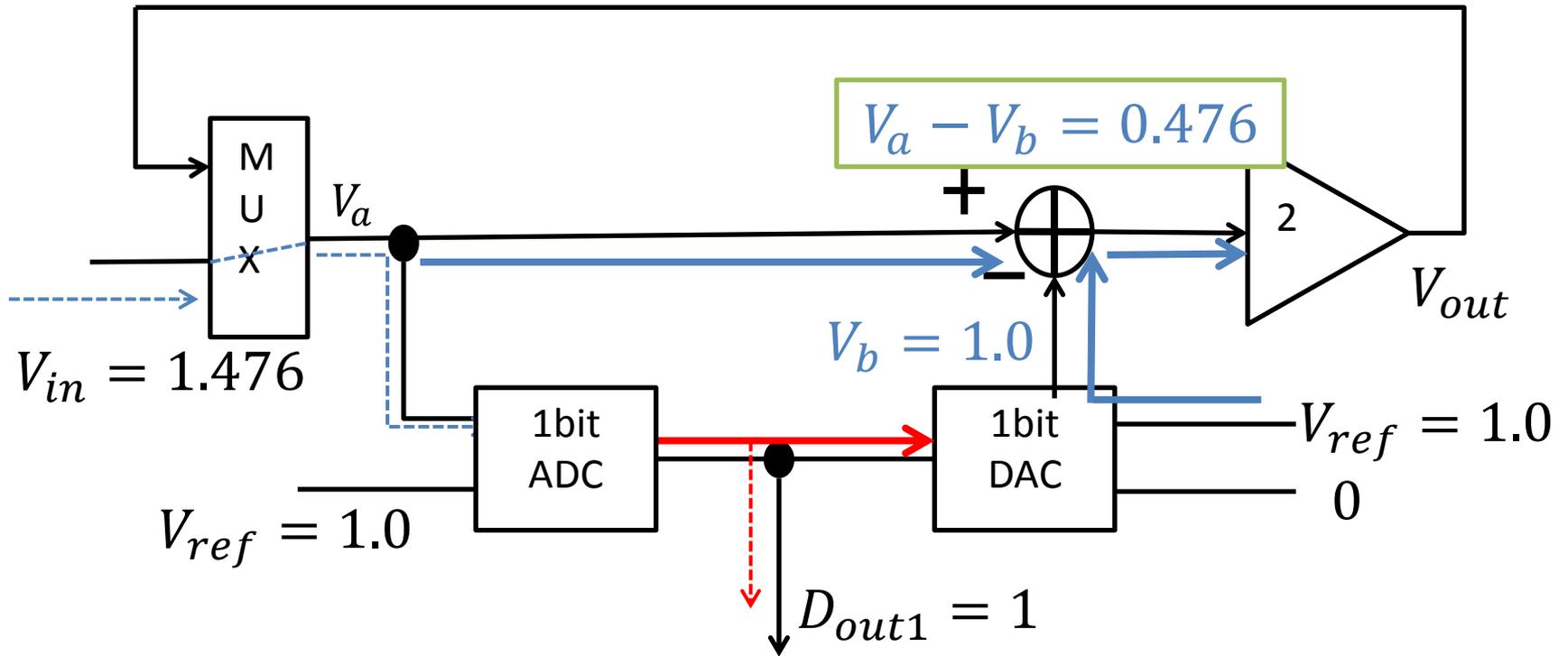


$$D_{out} = \begin{cases} 1 & (V_a > V_{ref}) \\ 0 & (V_a < V_{ref}) \end{cases}$$

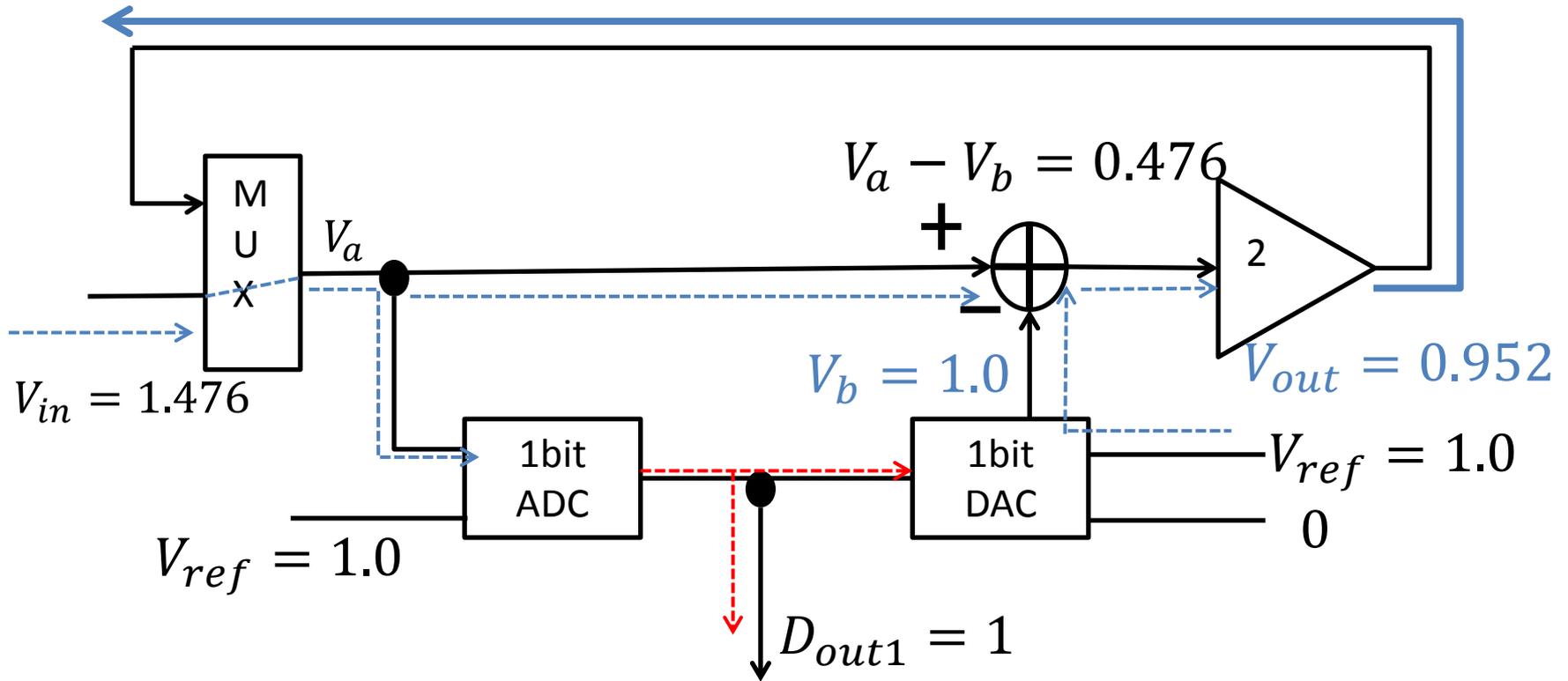
3bitサイクリックADC動作(1)



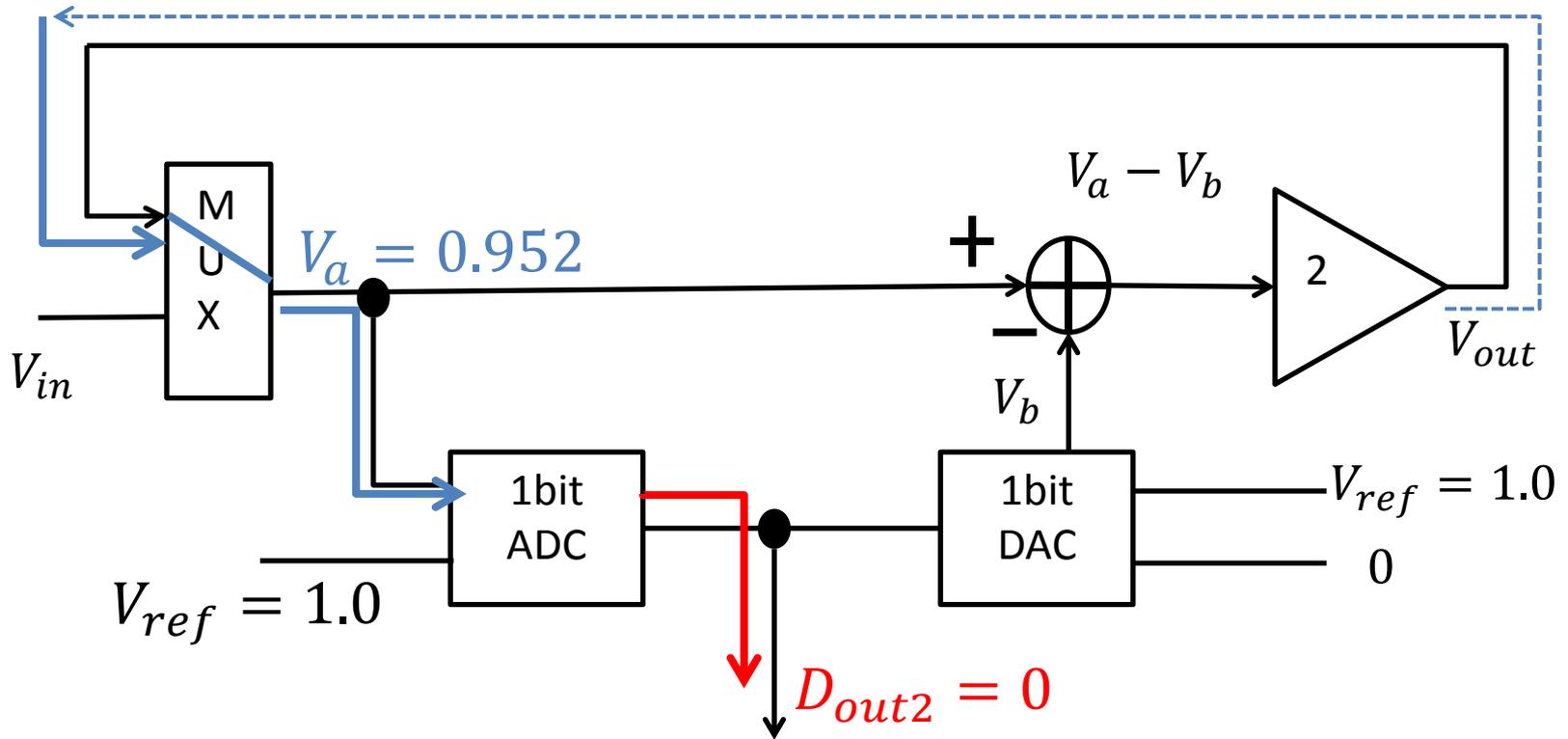
3bitサイクリックADC動作(1)



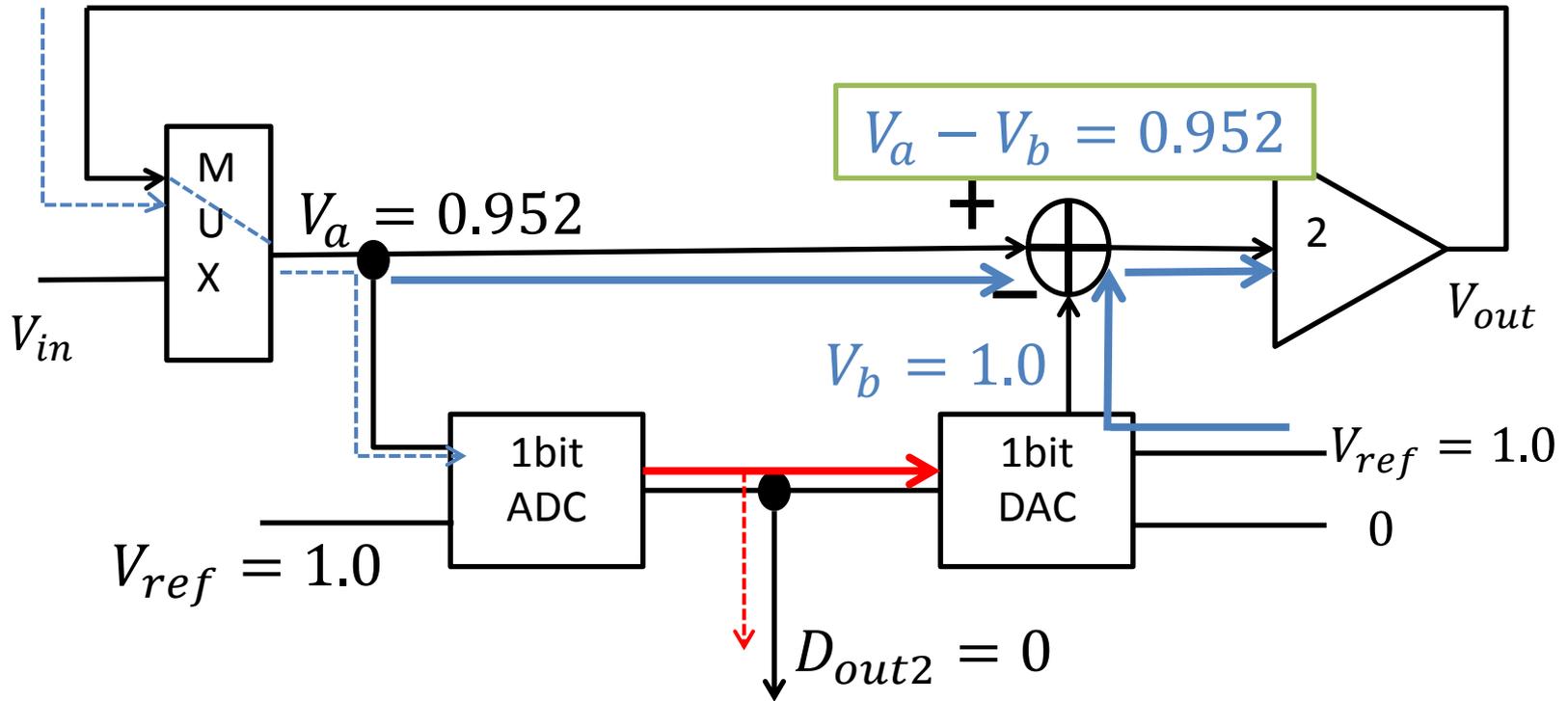
3bitサイクリックADC動作(1)



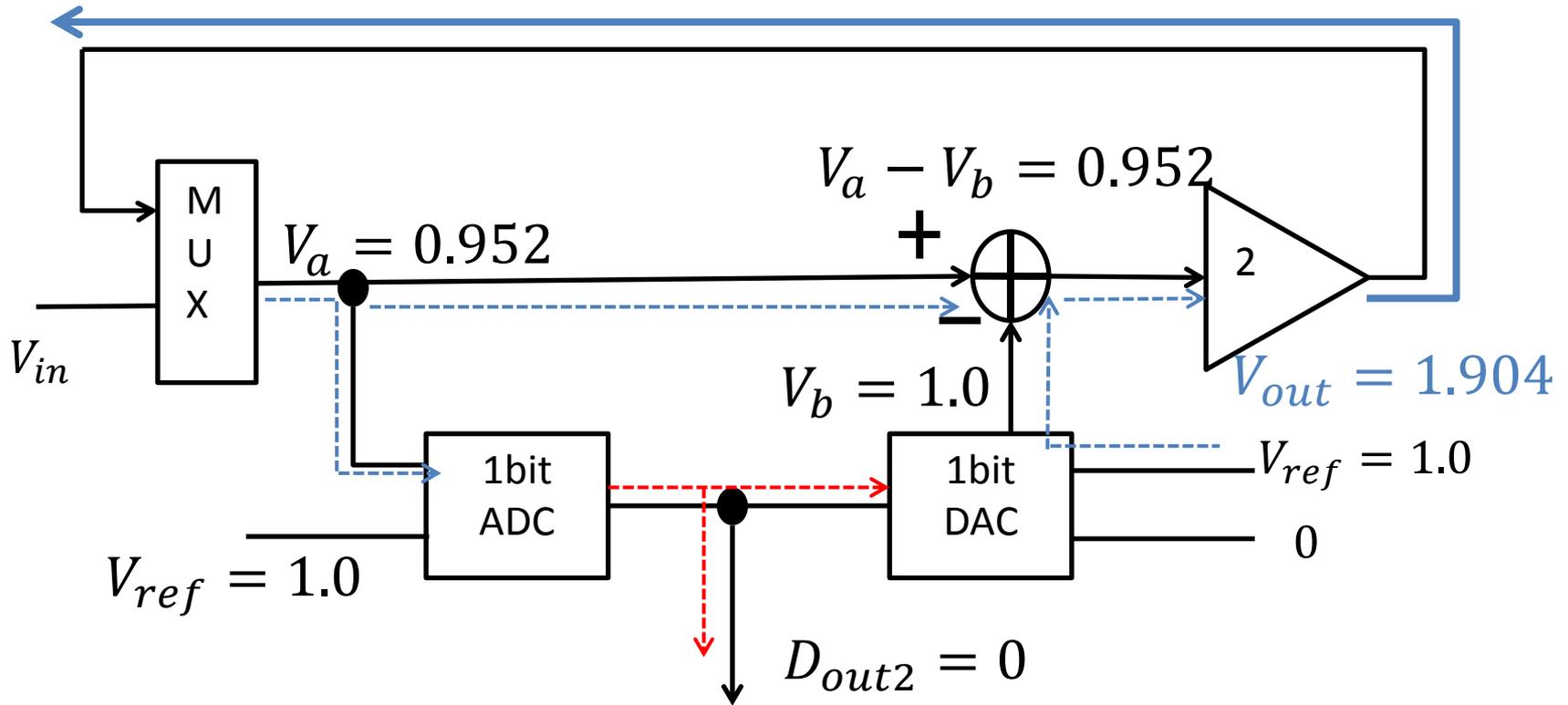
3bitサイクリックADC動作(2)



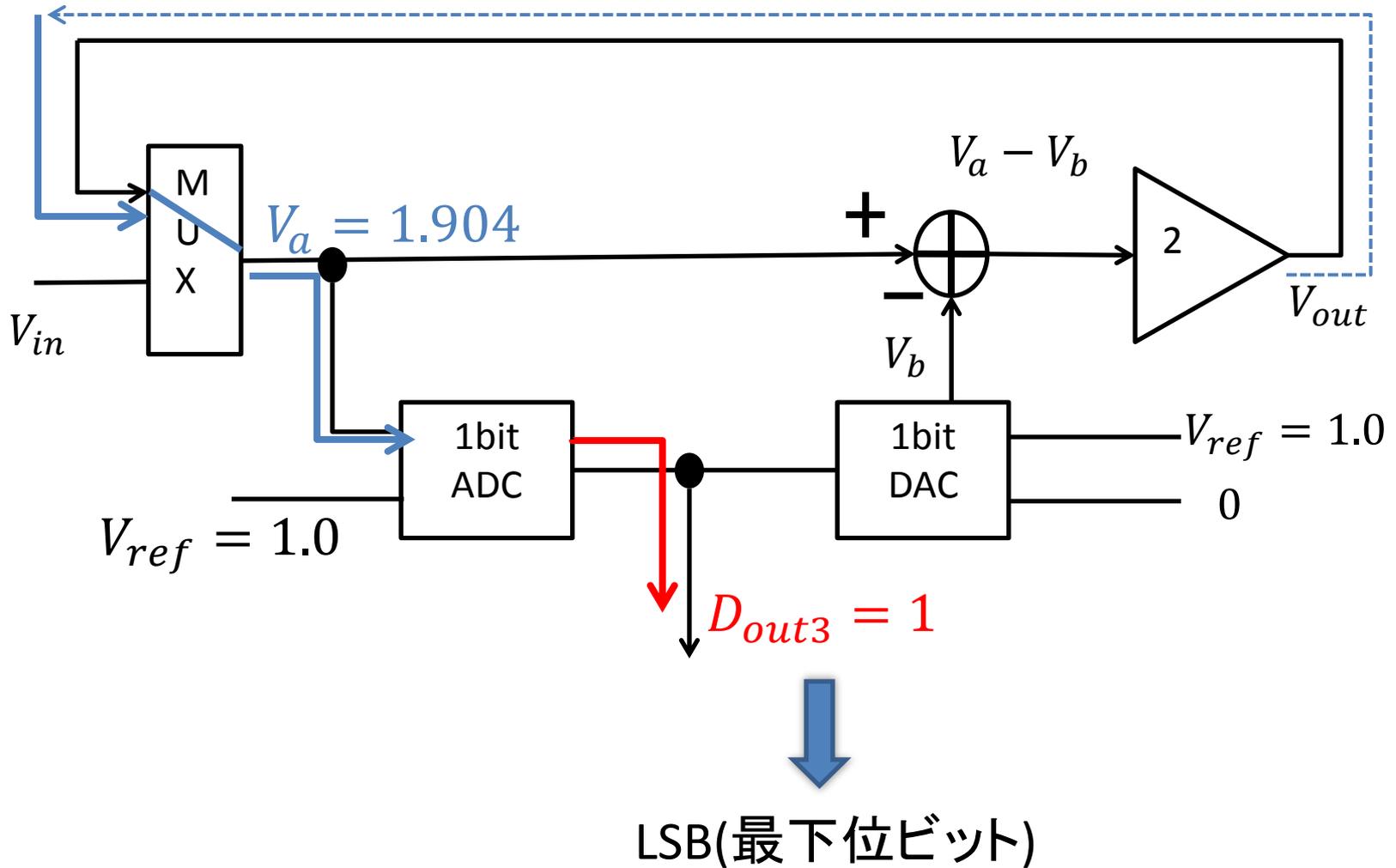
3bitサイクリックADC動作(2)



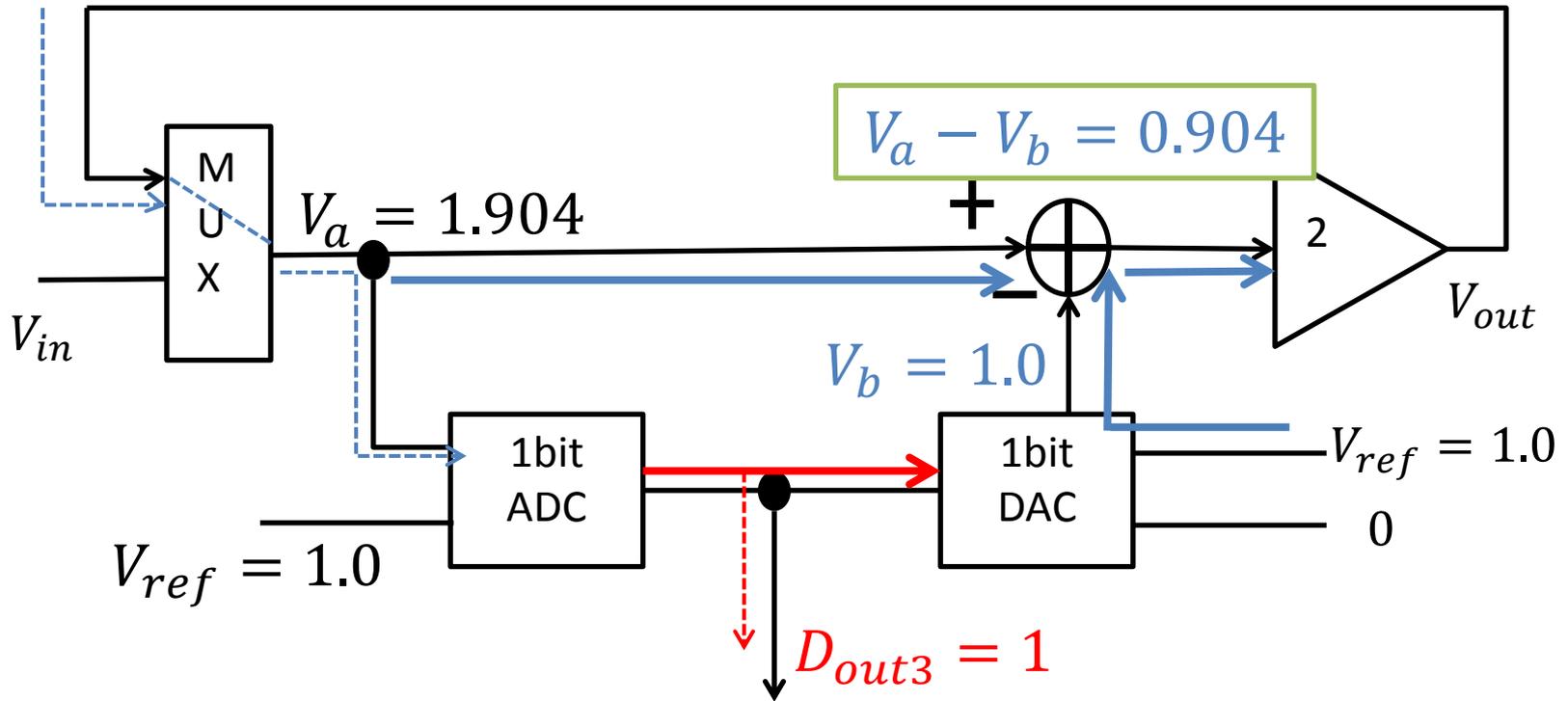
3bitサイクリックADC動作(2)



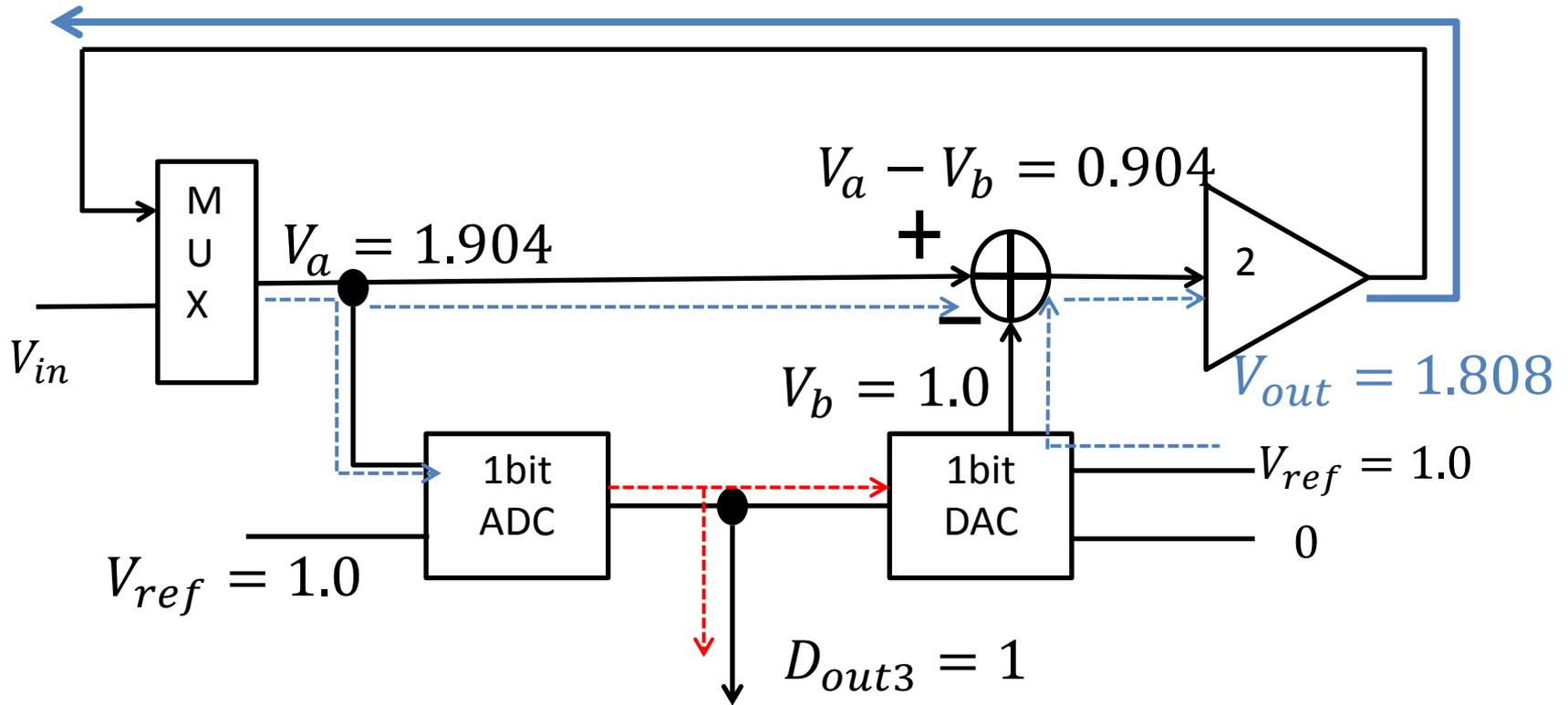
3bitサイクリックADC動作(3)



3bitサイクリックADC動作(3)



3bitサイクリックADC動作(3)



$D_{out1} = 1$
 $D_{out2} = 0$
 $D_{out3} = 1$



2進デジタル出力 101
10進デジタル出力 5

サイクリックADC 3bit出力

$$\begin{aligned} D_{out1} &= 1 \\ D_{out2} &= 0 \\ D_{out3} &= 1 \end{aligned}$$



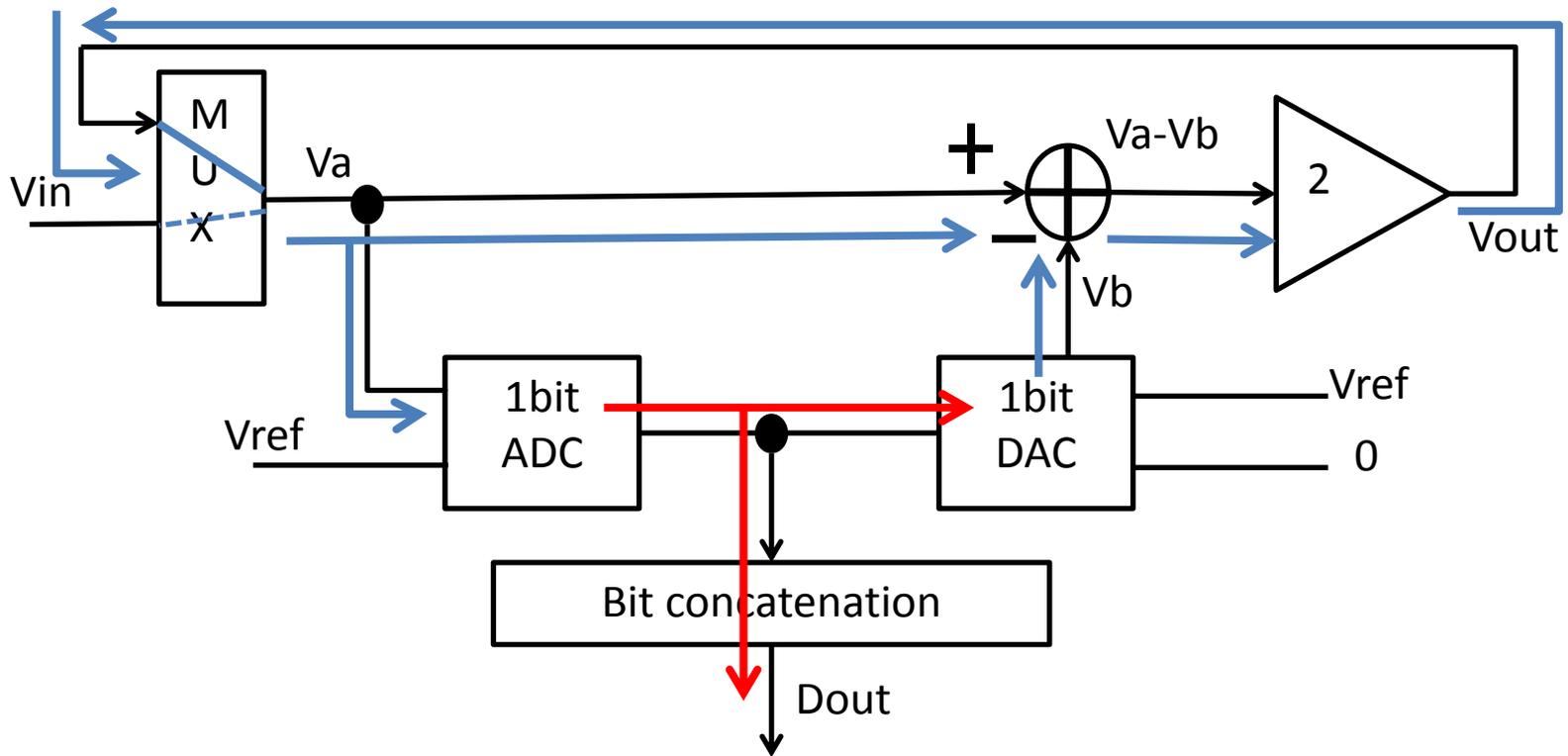
2進デジタル出力 101

10進デジタル出力 5

- スルスケール: 0~2

| D_{out1} | D_{out2} | D_{out3} | 10進デジタル値 | V_{out} |
|------------|------------|------------|----------|-----------|
| 0 | 0 | 0 | 0 | 0~0.24 |
| 0 | 0 | 1 | 1 | 0.25~0.49 |
| 0 | 1 | 0 | 2 | 0.50~0.74 |
| 0 | 1 | 1 | 3 | 0.75~0.99 |
| 1 | 0 | 0 | 4 | 1.00~1.24 |
| 1 | 0 | 1 | 5 | 1.25~1.49 |
| 1 | 1 | 0 | 6 | 1.50~1.76 |
| 1 | 1 | 1 | 7 | 1.75~1.99 |

サイクリックADC基本構造



● V_{out} を入力 \longrightarrow 巡回的に基本回路を動作

- 多ビット出力が可能
- 量子化誤差(残差)が容易に出力

アウトライン

- 研究背景

- AD変換

 - サイクリックADC

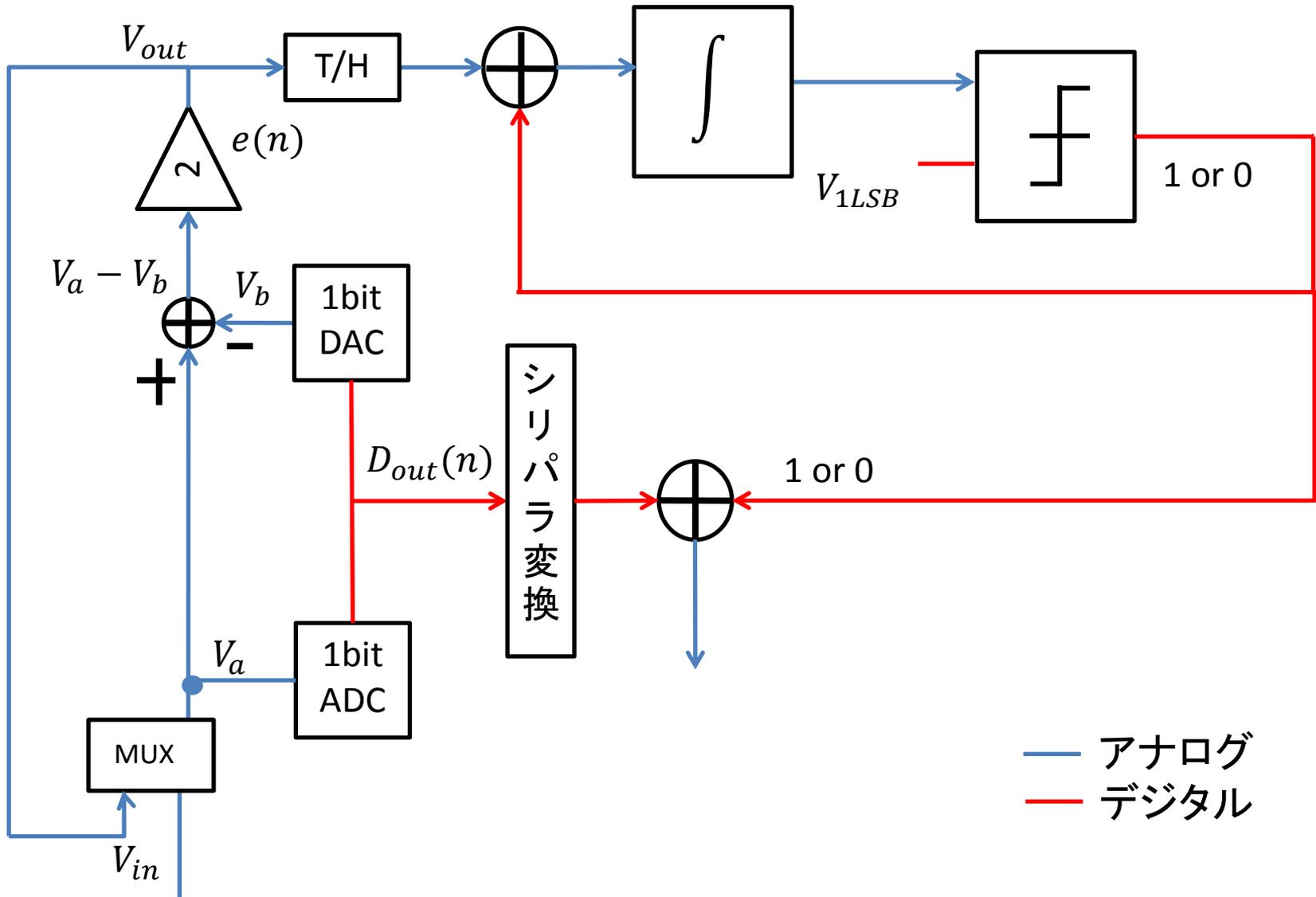
 - ノイズシェーピング・サイクリックADC

- DA変換

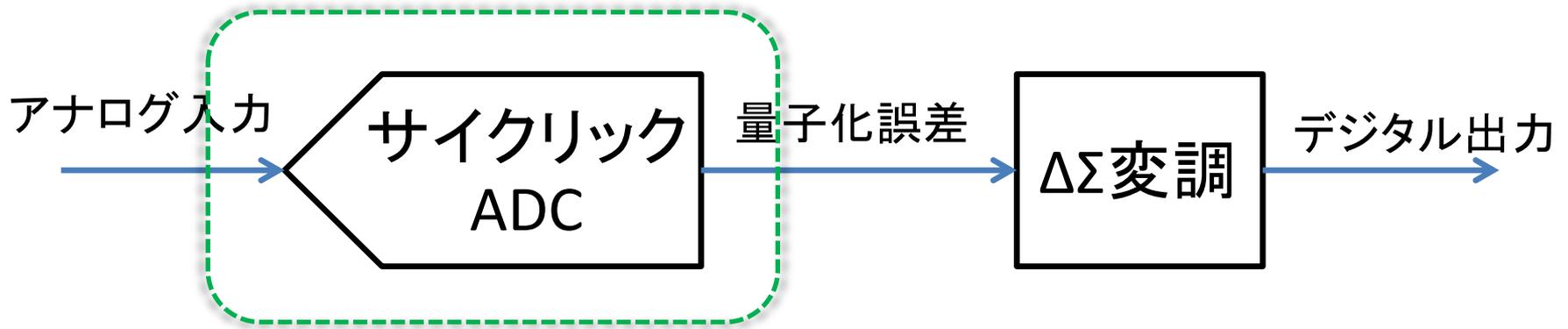
 - 1次 $\Delta\Sigma$ 変調

 - 2次 $\Delta\Sigma$ 変調

ノイズシェーピング サイクリックADC構成

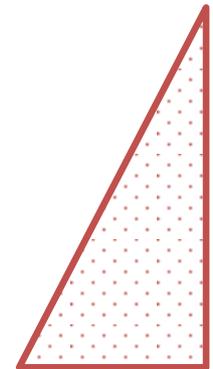


ノイズシェーピング サイクリックADC動作

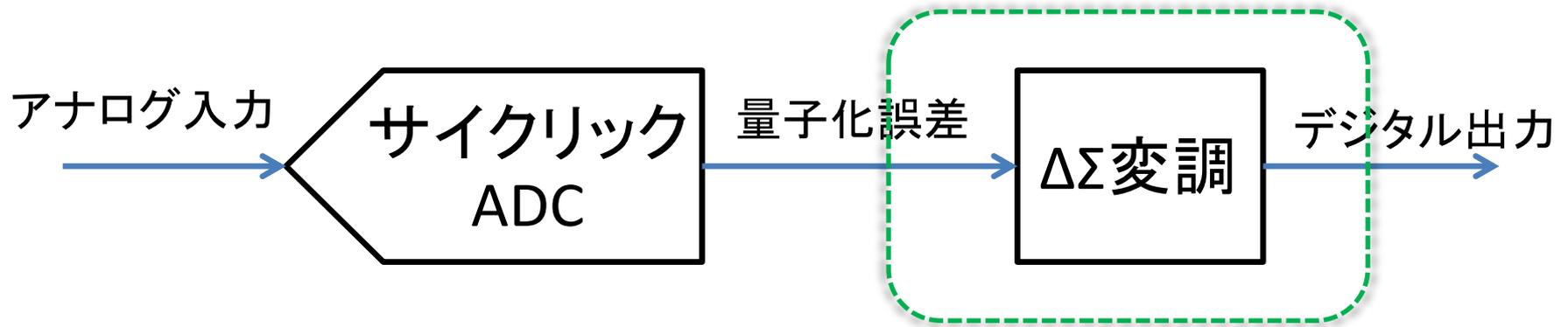


| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| | | |
| | | |
| | | |

積分器

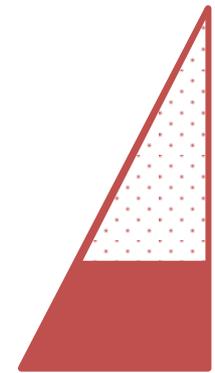


ノイズシェーピング サイクリックADC動作



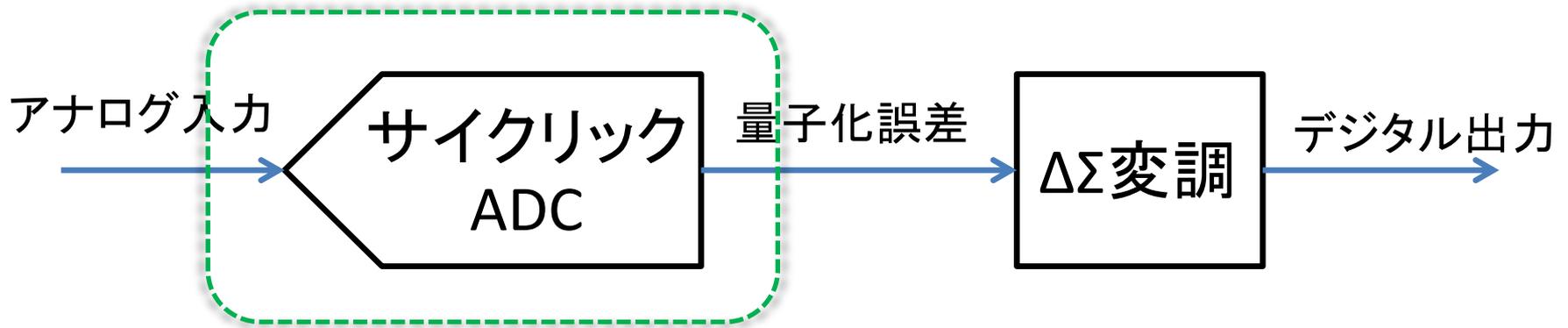
| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| | | |
| | | |
| | | |

積分器



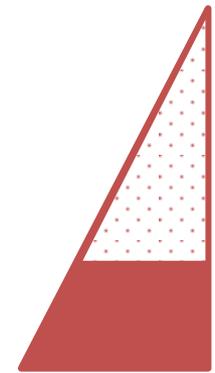
$V_{out}(1)$

ノイズシェーピング サイクリックADC動作



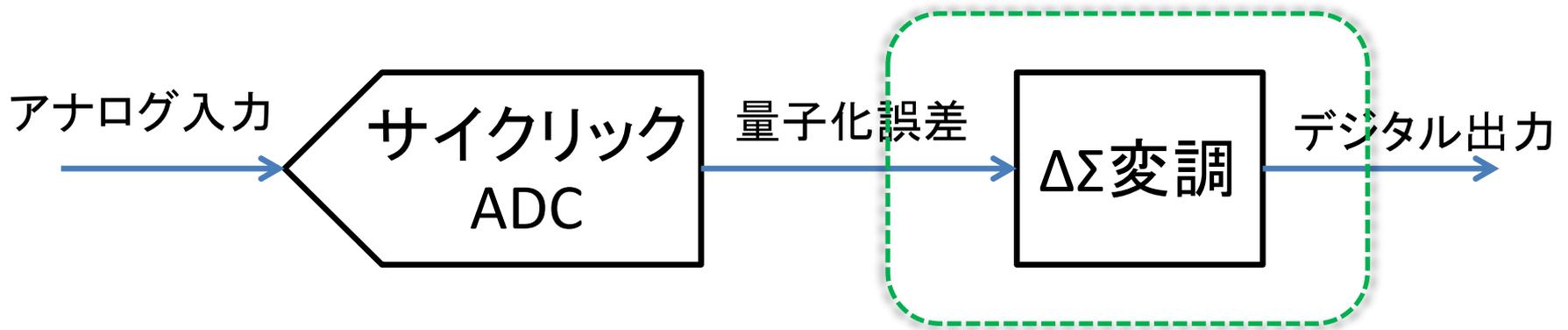
| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| $V_{in}(2)$ | $D_{out1}(2), D_{out2}(2), D_{out3}(2)$ | $V_{out}(2)$ |
| | | |
| | | |

積分器



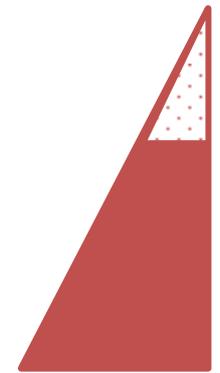
$V_{out}(1)$

ノイズシェーピング サイクリックADC動作



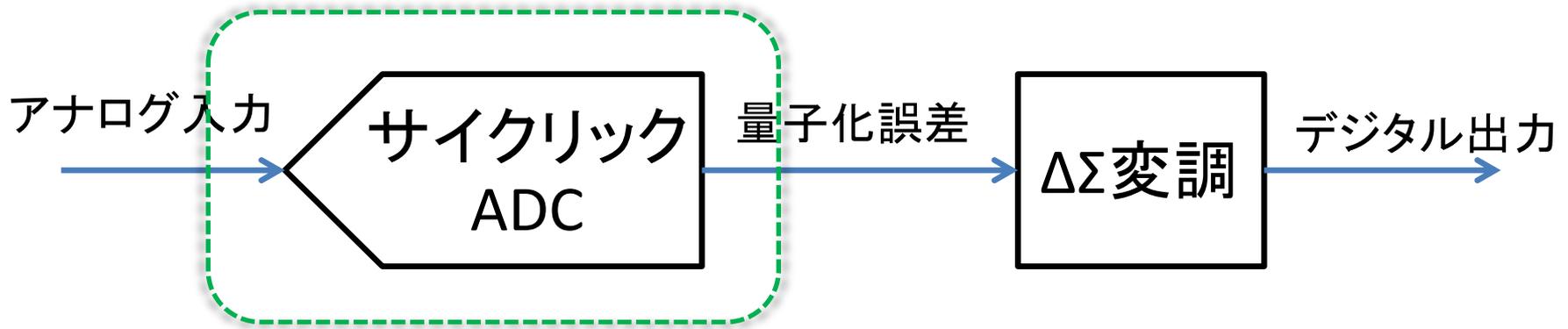
| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| $V_{in}(2)$ | $D_{out1}(2), D_{out2}(2), D_{out3}(2)$ | $V_{out}(2)$ |
| | | |
| | | |

積分器



$$V_{out}(1) + V_{out}(2)$$

ノイズシェーピング サイクリックADC動作



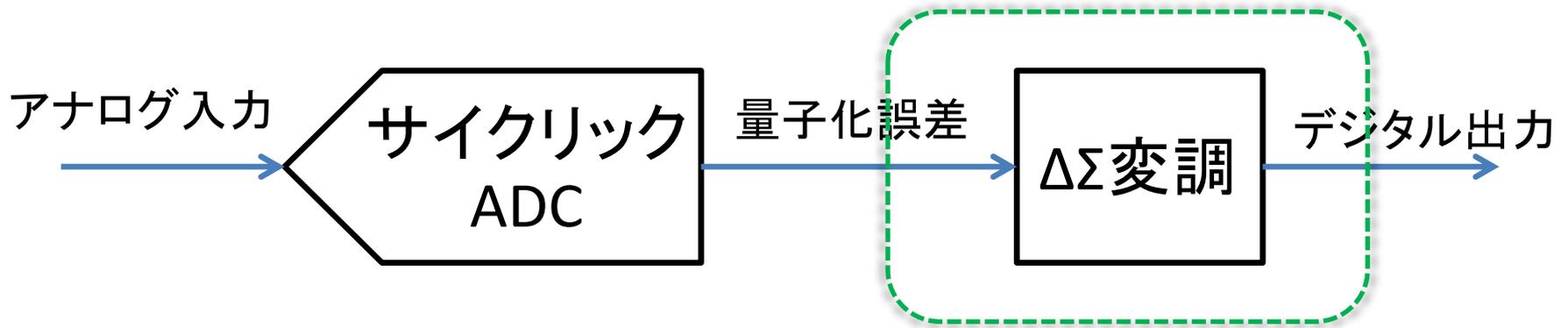
| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| $V_{in}(2)$ | $D_{out1}(2), D_{out2}(2), D_{out3}(2)$ | $V_{out}(2)$ |
| $V_{in}(3)$ | $D_{out1}(3), D_{out2}(3), D_{out3}(3)$ | $V_{out}(3)$ |
| | | |

積分器



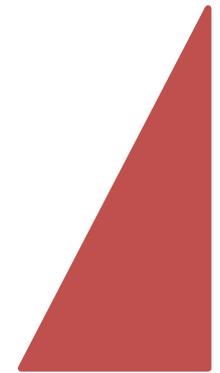
$$V_{out}(1) + V_{out}(2)$$

ノイズシェーピング サイクリックADC動作



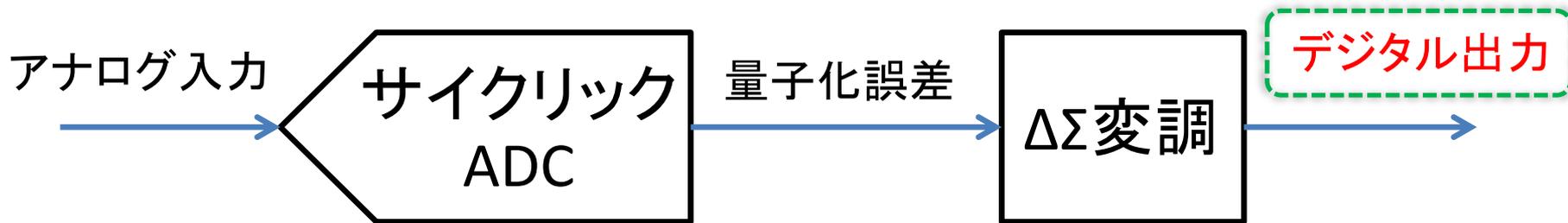
| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| $V_{in}(2)$ | $D_{out1}(2), D_{out2}(2), D_{out3}(2)$ | $V_{out}(2)$ |
| $V_{in}(3)$ | $D_{out1}(3), D_{out2}(3), D_{out3}(3)$ | $V_{out}(3)$ |
| | | |

積分器



$$V_{out}(1) + V_{out}(2) + V_{out}(3)$$

ノイズシェーピング サイクリックADC動作



| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| $V_{in}(2)$ | $D_{out1}(2), D_{out2}(2), D_{out3}(2)$ | $V_{out}(2)$ |
| $V_{in}(3)$ | $D_{out1}(3), D_{out2}(3), D_{out3}(3) + 1$ | $V_{out}(3)$ |
| ⋮ | ⋮ | ⋮ |

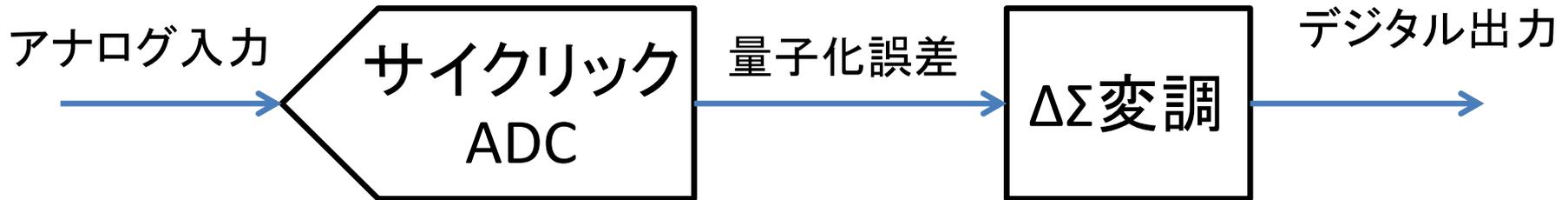
積分器



empty !

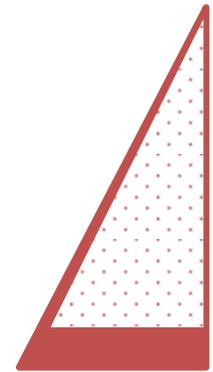
ΔΣ変調の出力に 1 を足す

ノイズシェーピング サイクリックADC動作



| サイクリックADC入力 | デジタル出力 | 量子化誤差 |
|-------------|---|--------------|
| $V_{in}(1)$ | $D_{out1}(1), D_{out2}(1), D_{out3}(1)$ | $V_{out}(1)$ |
| $V_{in}(2)$ | $D_{out1}(2), D_{out2}(2), D_{out3}(2)$ | $V_{out}(2)$ |
| $V_{in}(3)$ | $D_{out1}(3), D_{out2}(3), D_{out3}(3)$ | $V_{out}(3)$ |
| ⋮ | ⋮ | ⋮ |

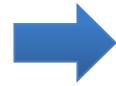
積分器



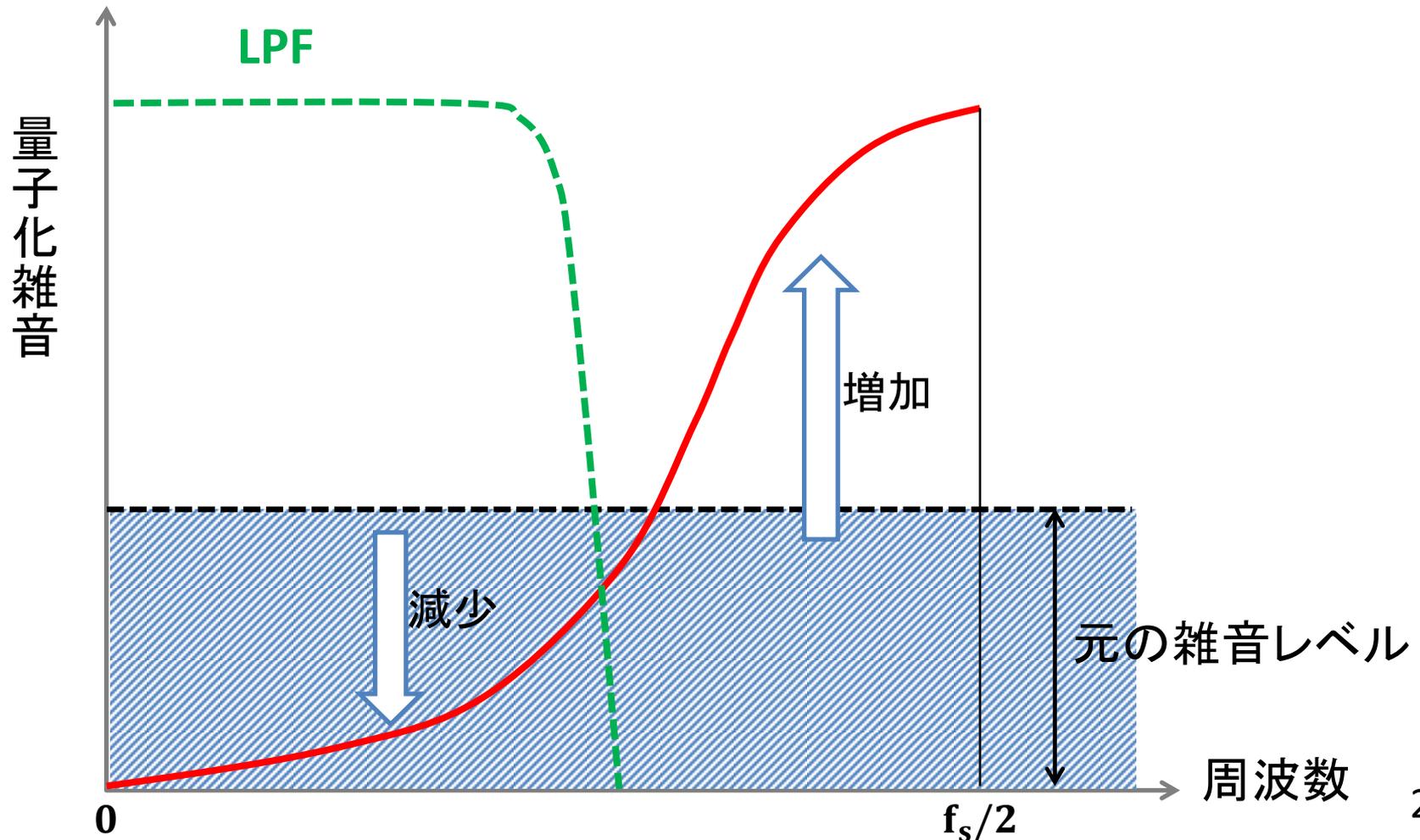
$$V_{out}(1) + V_{out}(2) + V_{out}(3) - V_{1LSB}$$

$\Delta\Sigma$ 変調方式

ノイズシェーピング

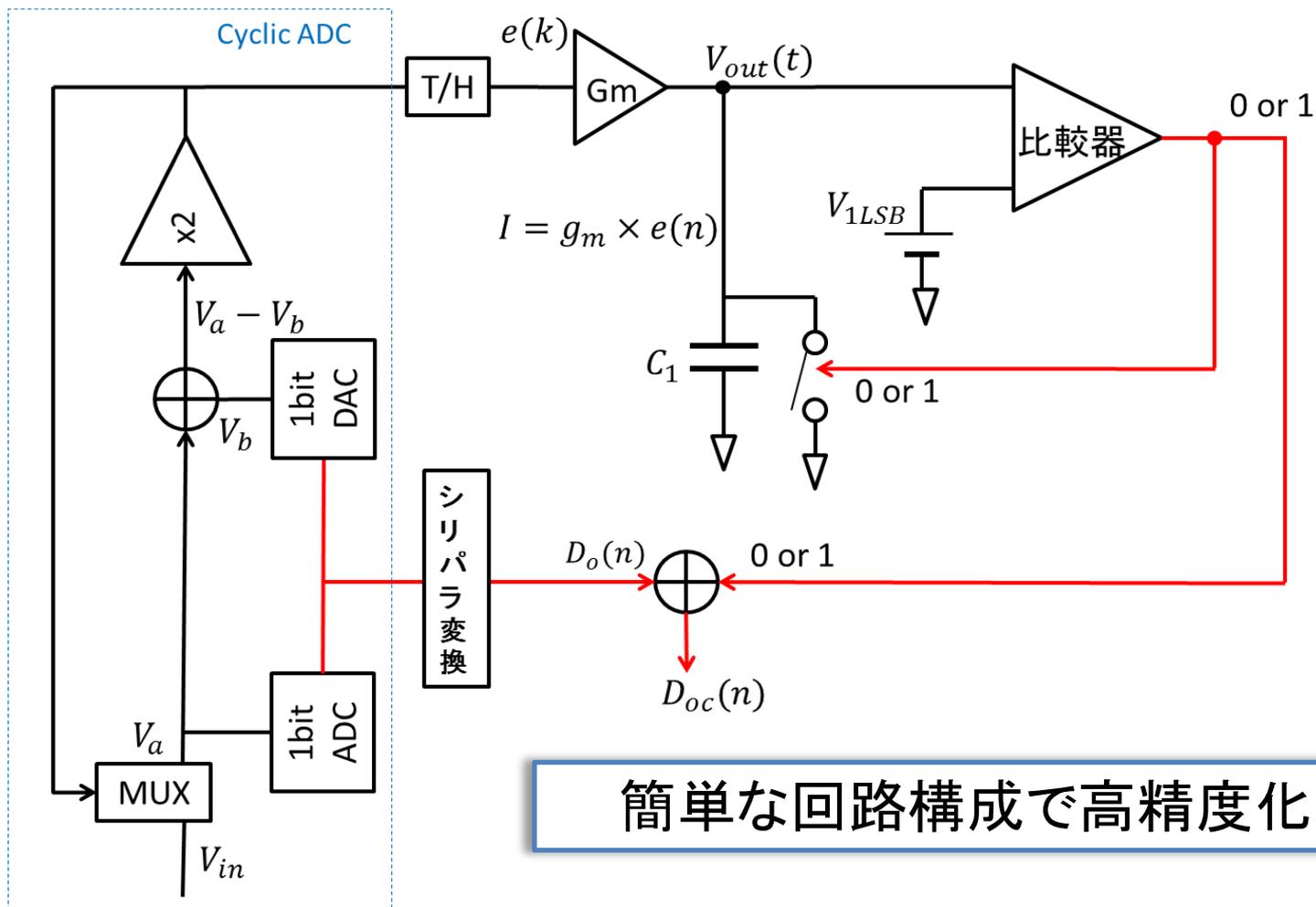


低ノイズの帯域が広範囲
デジタルLPFによりSNRが向上



回路構成

- 後段の $\Delta\Sigma$ 変調器はGm-C回路で実現可能



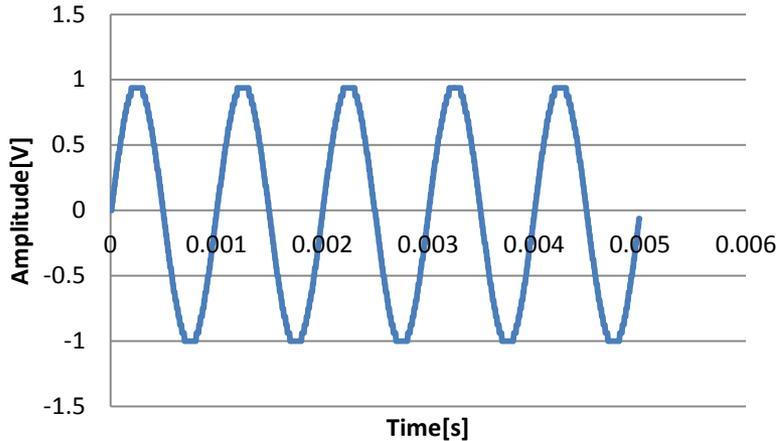
シミュレーション条件①

| | |
|----------------------|-----------------------|
| 入力信号 | $A\sin(2\pi f_{in}t)$ |
| V_{ref} [V] | 0 |
| 振幅 A | 1 |
| 周波数 f_{in} [Hz] | 1000 |
| サンプリング周波数 f_s [Hz] | 204800 |
| データ数 | 1024 |

$$\frac{f_{in}}{f_s} = \frac{M}{N}$$

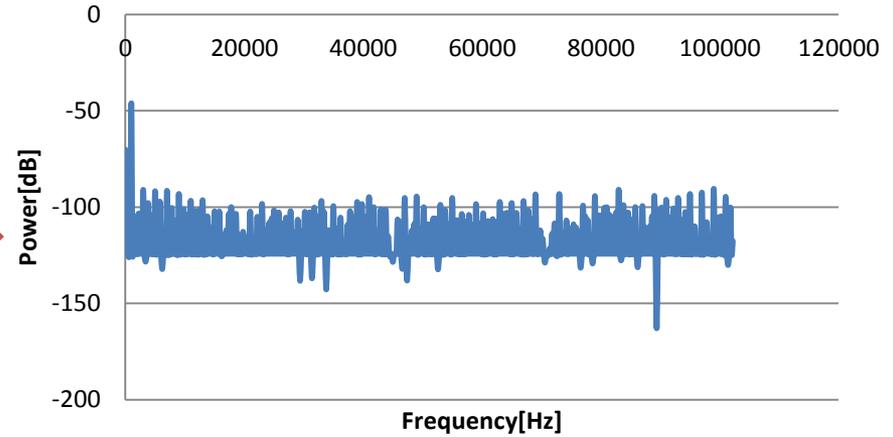
Cyclic ADC+ノイズシェーピング(5bit)

5bit Cyclic出力

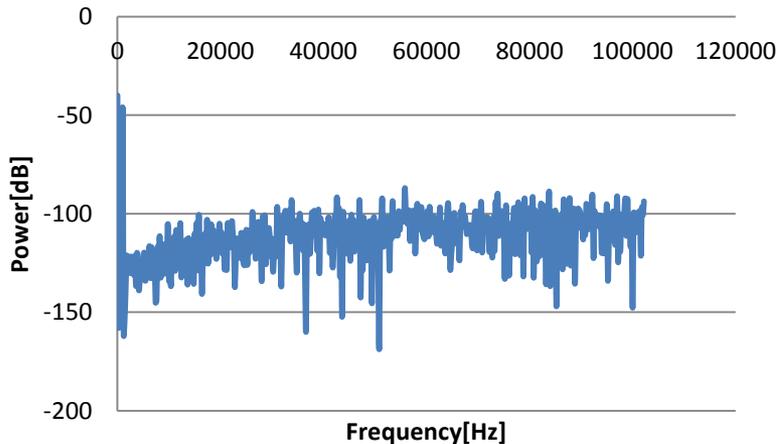


FFT

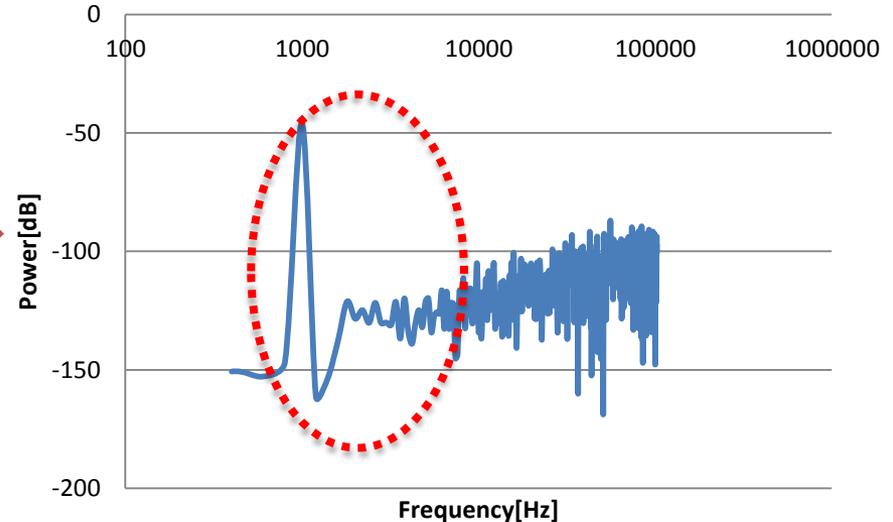
5bit Cyclic出力



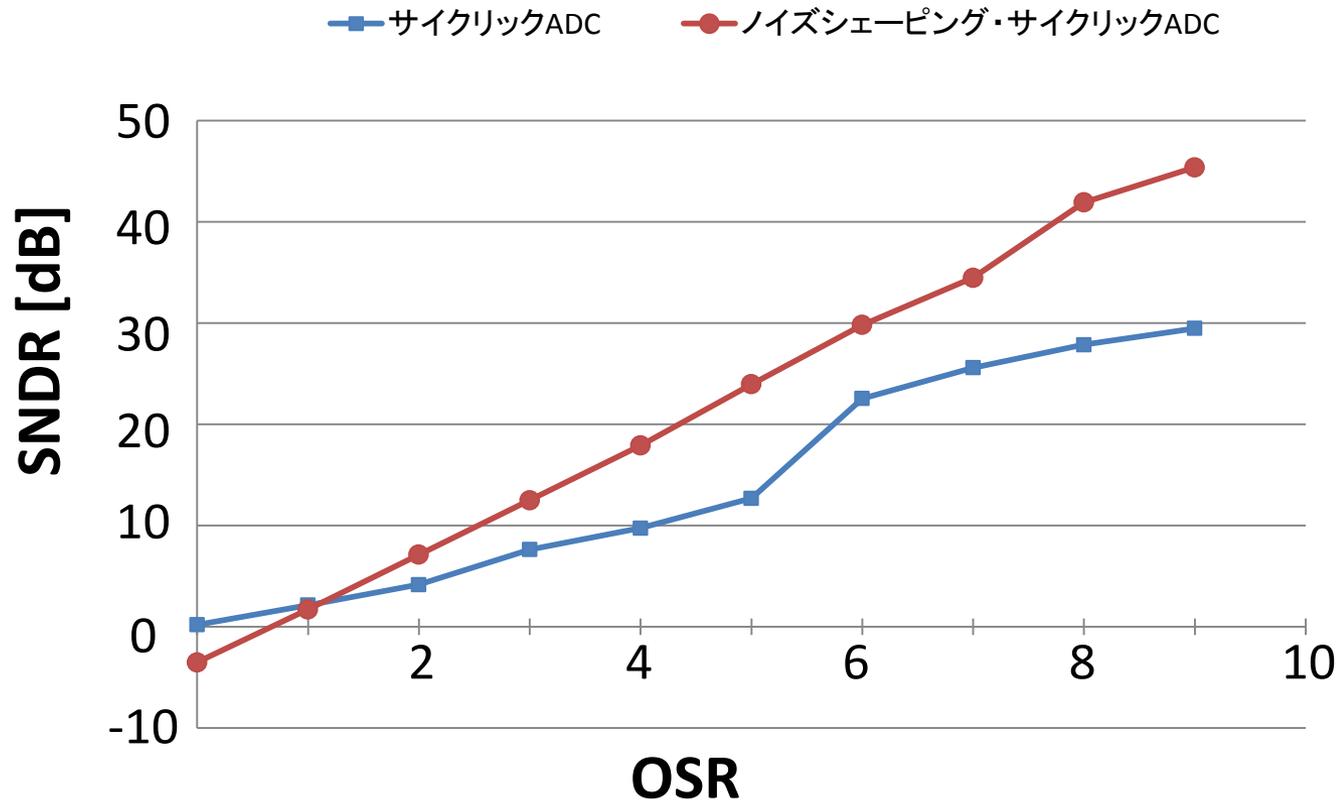
ノイズシェーピング



log



SNDRの向上

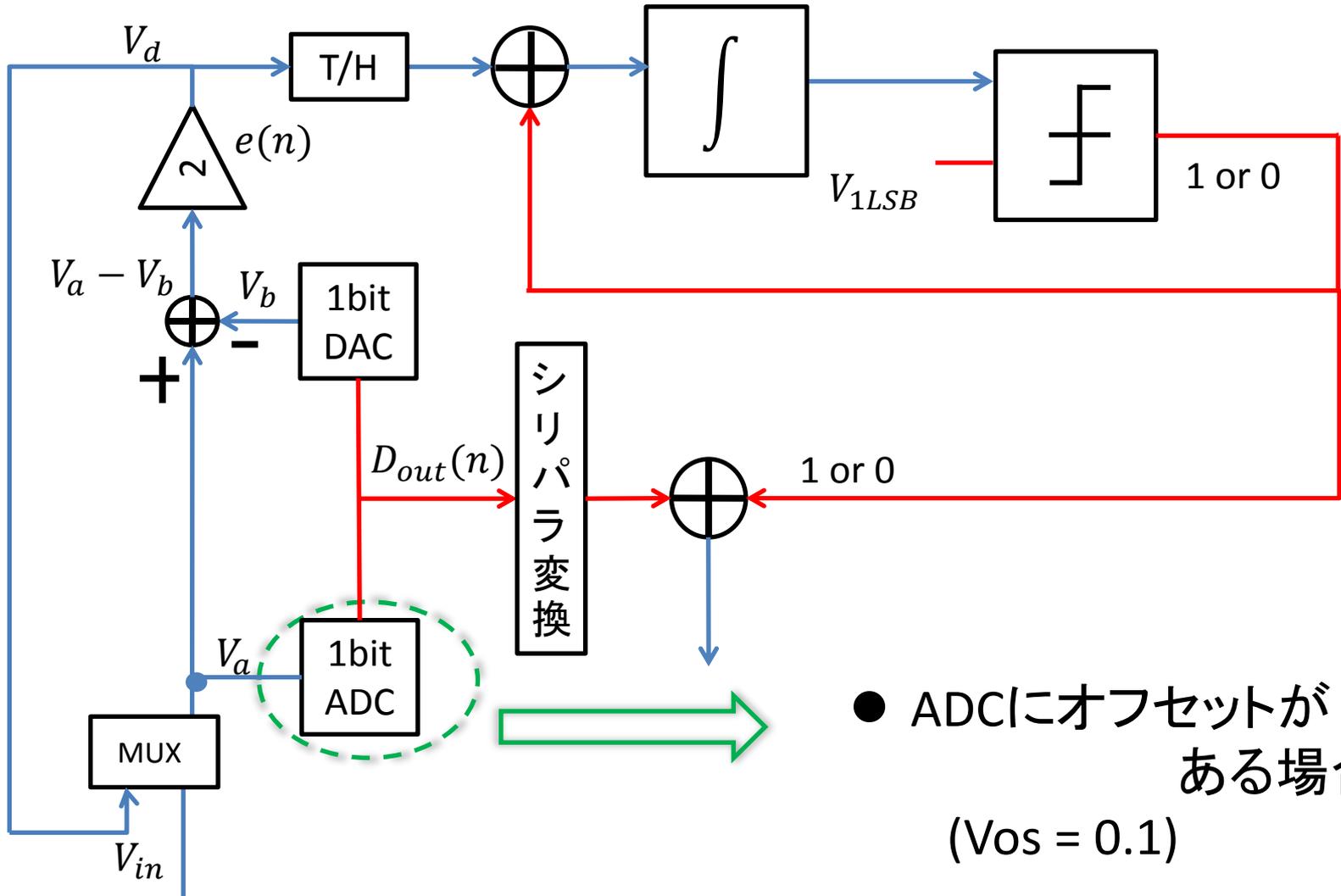


OSRが大きくなるにつれて、SNDRも向上

SNDR . . . Signal to Noise and Distortion Ratio

OSR . . . Over Sampling Ratio ($\propto 1/\text{帯域}$)

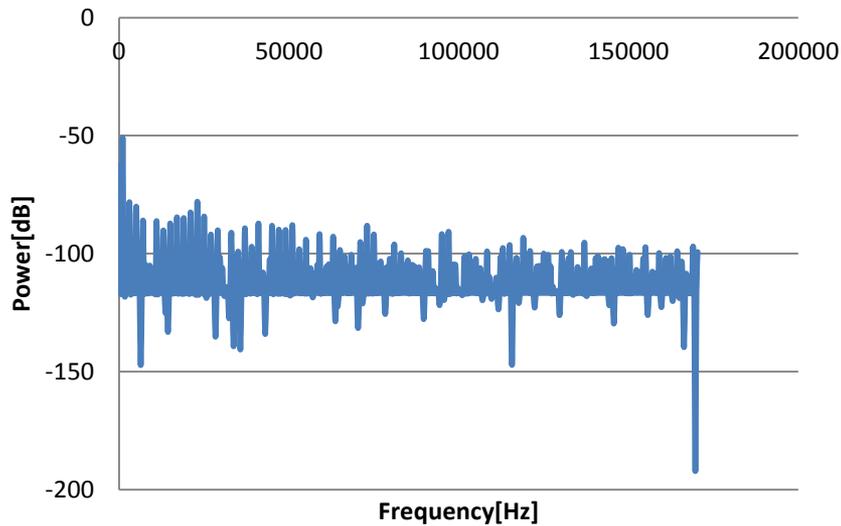
シミュレーション条件②



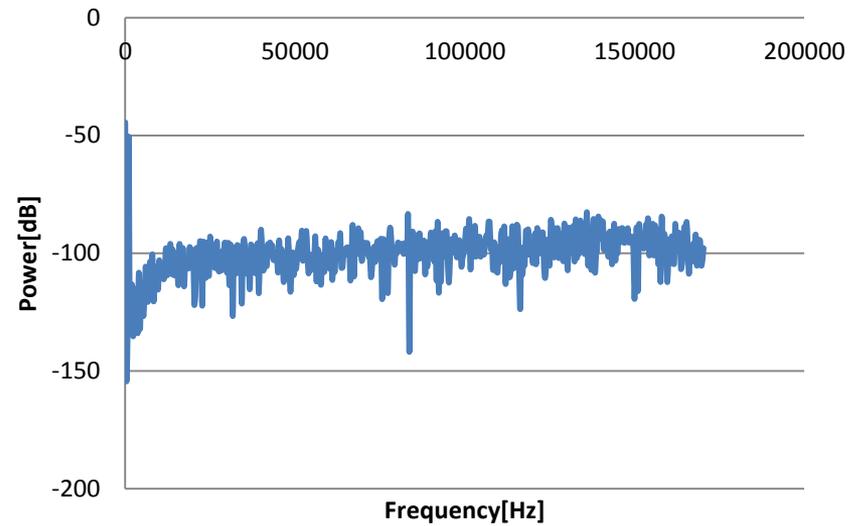
- ADCにオフセットがある場合
($V_{os} = 0.1$)

Cyclic ADC+ノイズシェーピング(3bit)

サイクリック出力



ノイズシェーピング



低周波領域でのノイズが減少

サイクリックAD変換まとめ

- サイクリックAD変換器に簡単な $\Delta\Sigma$ 変調器を接続
 - 量子化誤差の低減
 - 高分解能 出力のノイズシェープも可能
 - サイクリック回路内部の回路誤差(ノイズ)
 - ノイズシェープできる可能性あり
 - 電力低減の可能性

アウトライン

- 研究背景

- AD変換

 - サイクリックADC

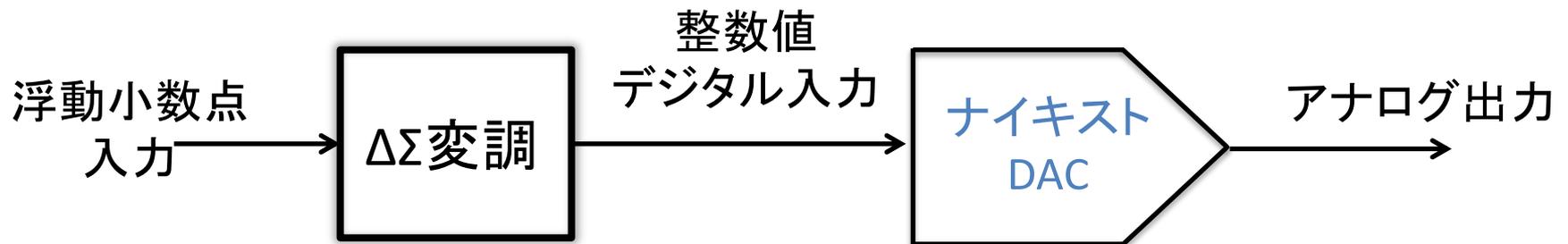
 - ノイズシェーピング・サイクリックADC

- DA変換

 - 1次 $\Delta\Sigma$ 変調

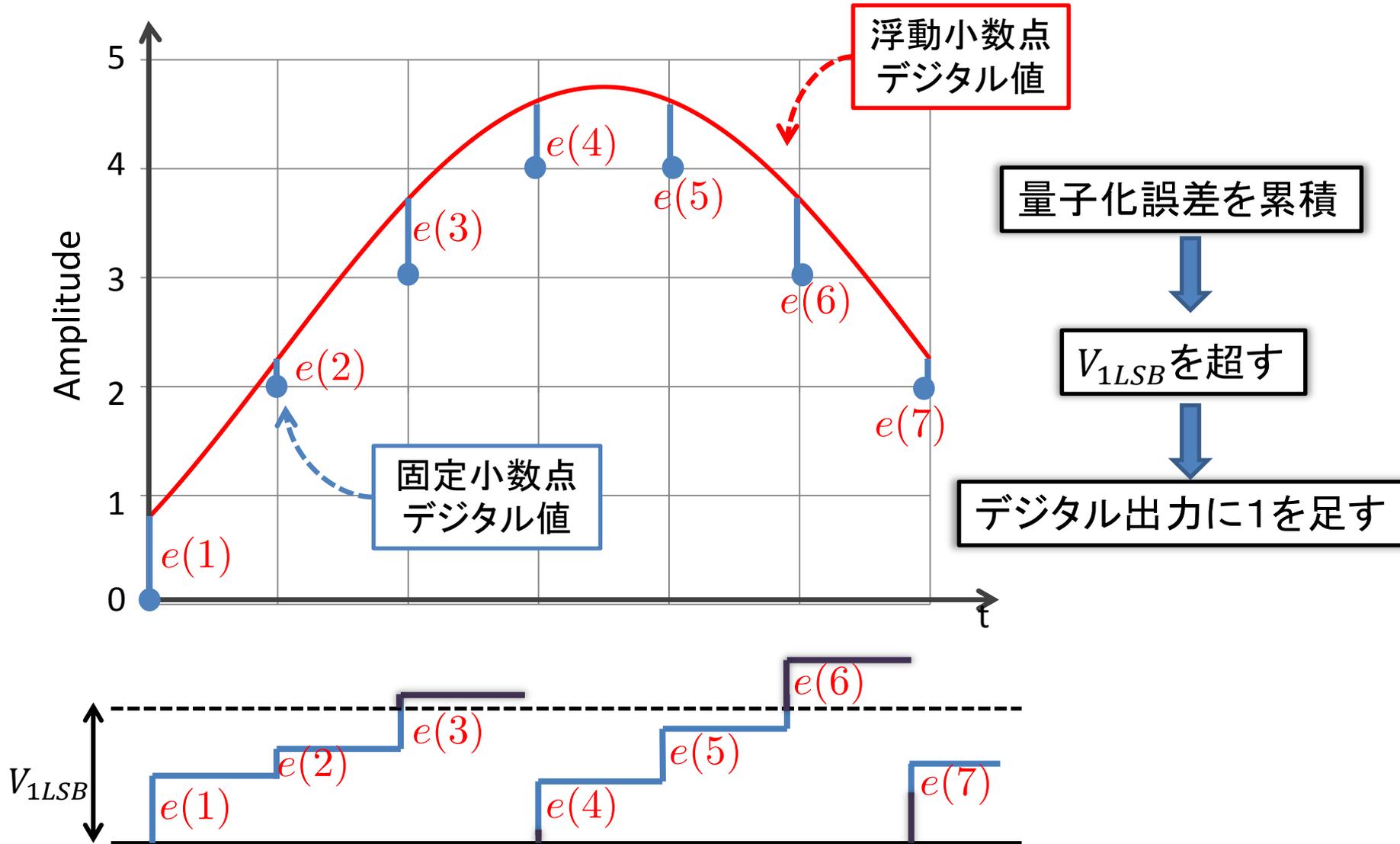
 - 2次 $\Delta\Sigma$ 変調

DA変換の高精度化



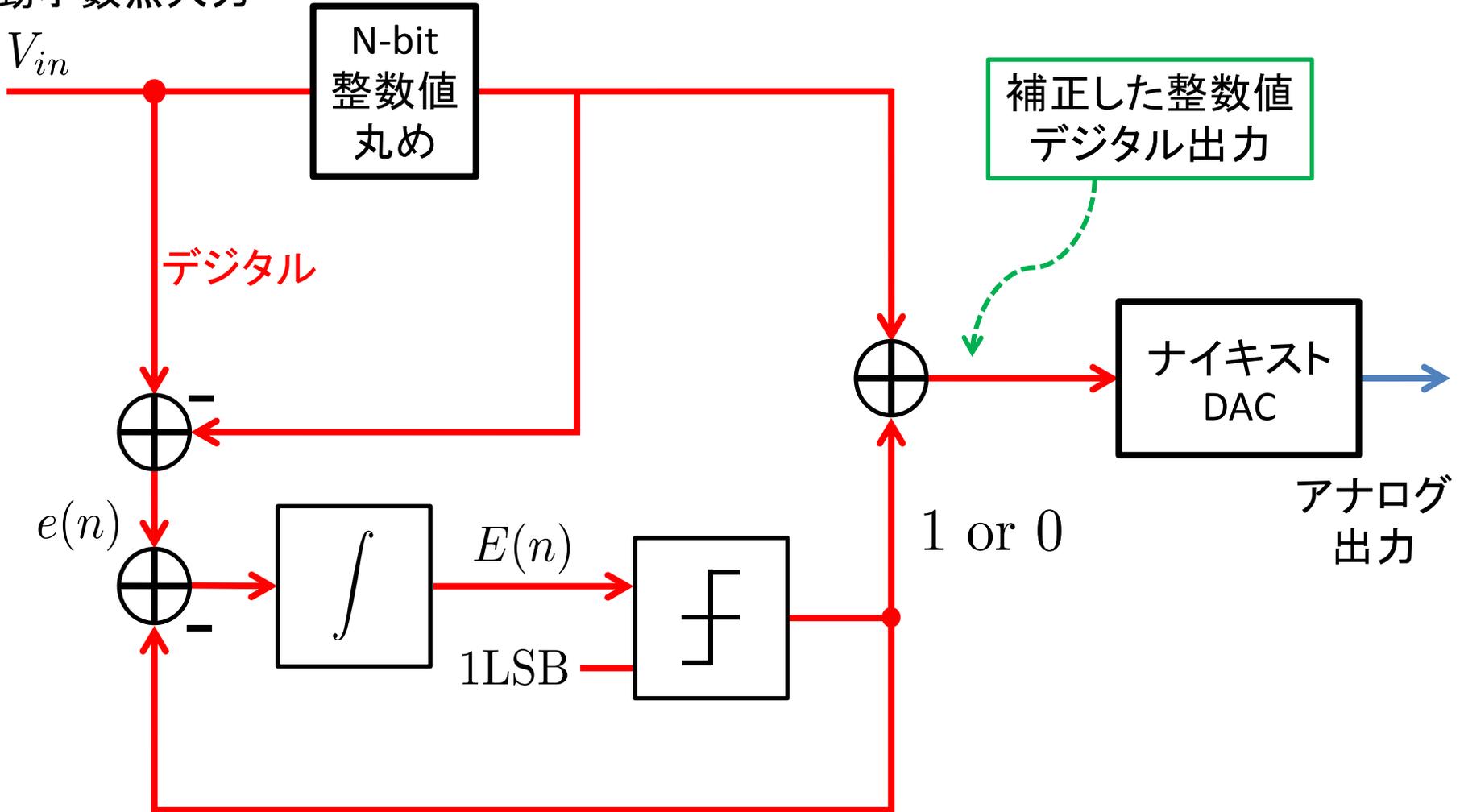
- ナイキストDACの前で $\Delta\Sigma$ 変調
- 量子化誤差の低減

$\Delta\Sigma$ 変調



$\Delta\Sigma$ 変調構成

浮動小数点入力



1次 $\Delta\Sigma$ 変調器

初段N-bitデジタル量子化器の出力

$$Y_1(z) = X(z) + e(z)$$

2段目の1次 $\Delta\Sigma$ 変調器の入力： $-e(z)$

$$Y_2(z) = -e(z) + (1/G_2)E_1(z)$$

量子化雑音 $E_1(z)$ を打ち消す

$$H_1(z) = 1 \quad H_2(z) = 1$$

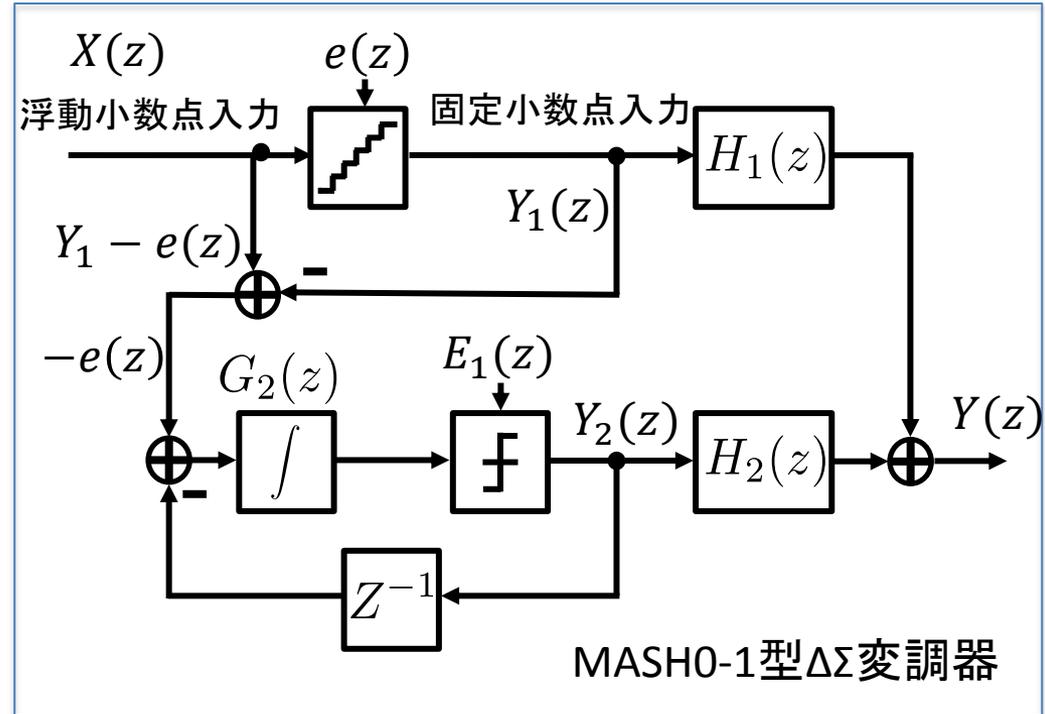
最終出：出力 $Y(z)$

$$Y = Y_1 H_1 + Y_2 H_2$$

$$= X(z) + e(z) - e(z) + (1/G_2)E_1(z)$$

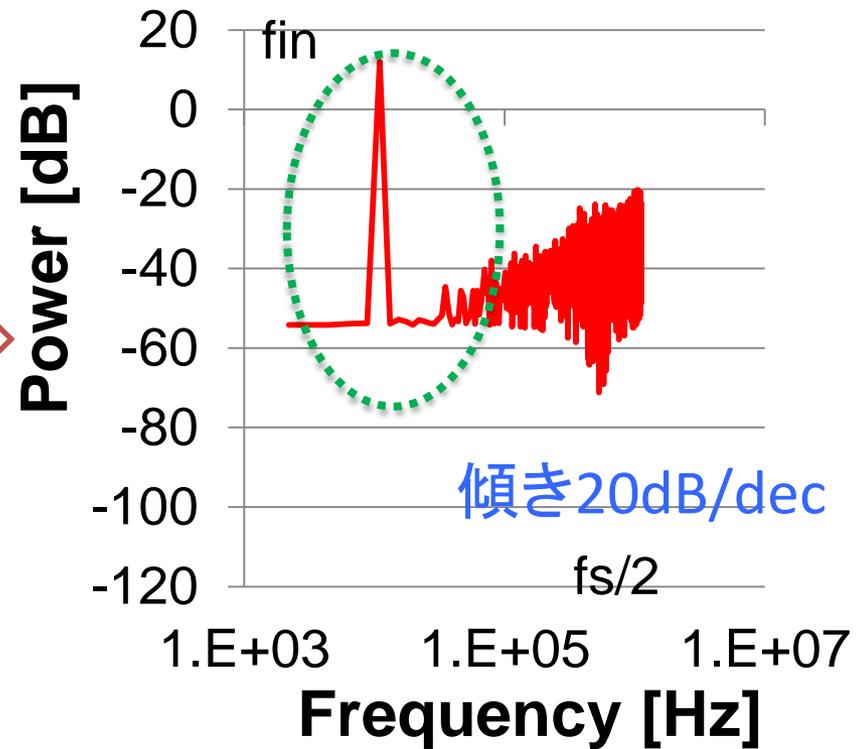
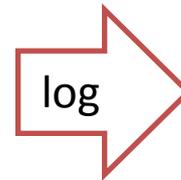
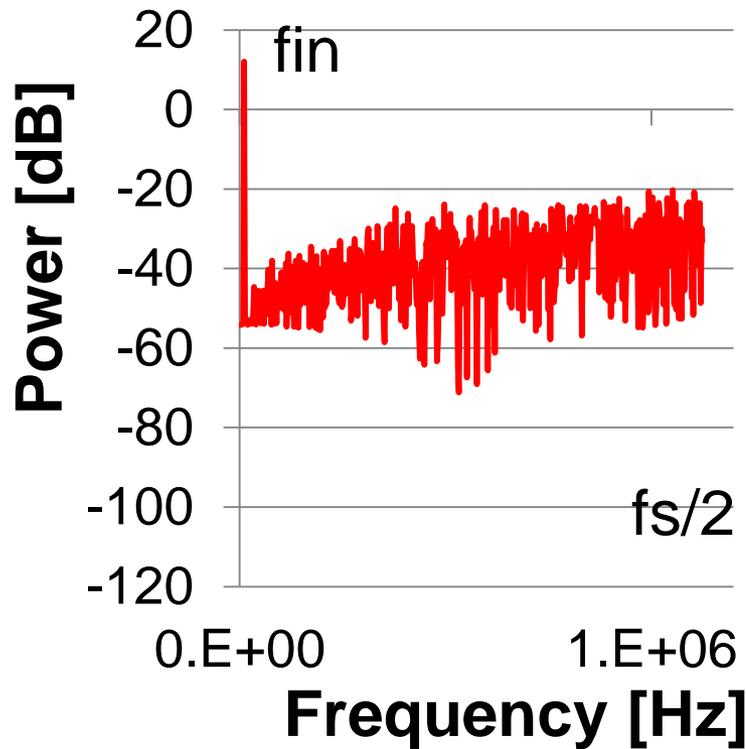
$$= X(z) + (1/G_2)E_1(z)$$

$e(z)$ がキャンセルされ、 $E_1(z)$ に $1/G_2$ のフィルタがかかる



- 積分器を1つ使用
- 1次のノイズシェープを行う

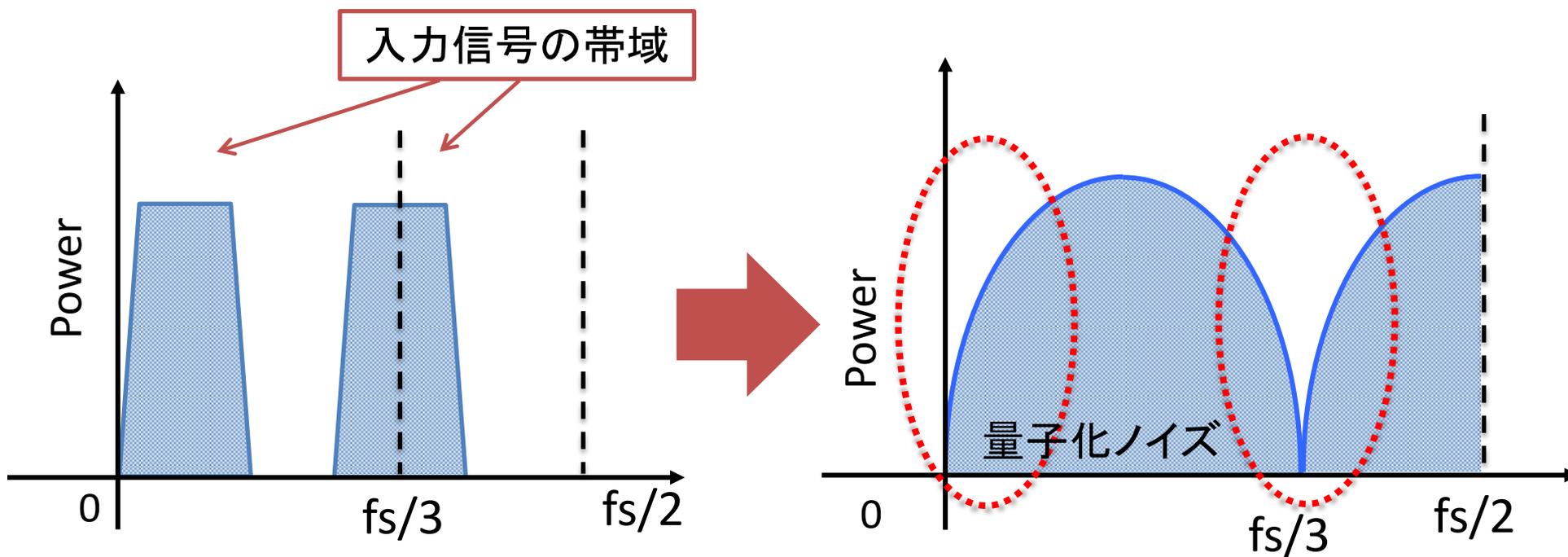
1次 $\Delta\Sigma$ 変調+ナイキストDACシミュレーション①



入力信号付近のノイズが減少

1次 $\Delta\Sigma$ 変調 + ナイキストDAC シミュレーション②

- 入力信号の帯域を変える



極ができるようにノイズシェープ

1次 $\Delta\Sigma$ 変調 アルゴリズム②

- 量子化誤差の累積方法を変える

$e(n)$ の累積値 $E_1(n)$:

$$E_1(n) = E_1(n - M) + e(n)$$

例 $M = 3$ のとき

$$E_1(6) = e(0) + e(3) + e(6)$$

$$E_1(7) = e(1) + e(4) + e(7)$$

$$E_1(8) = e(2) + e(5) + e(8)$$

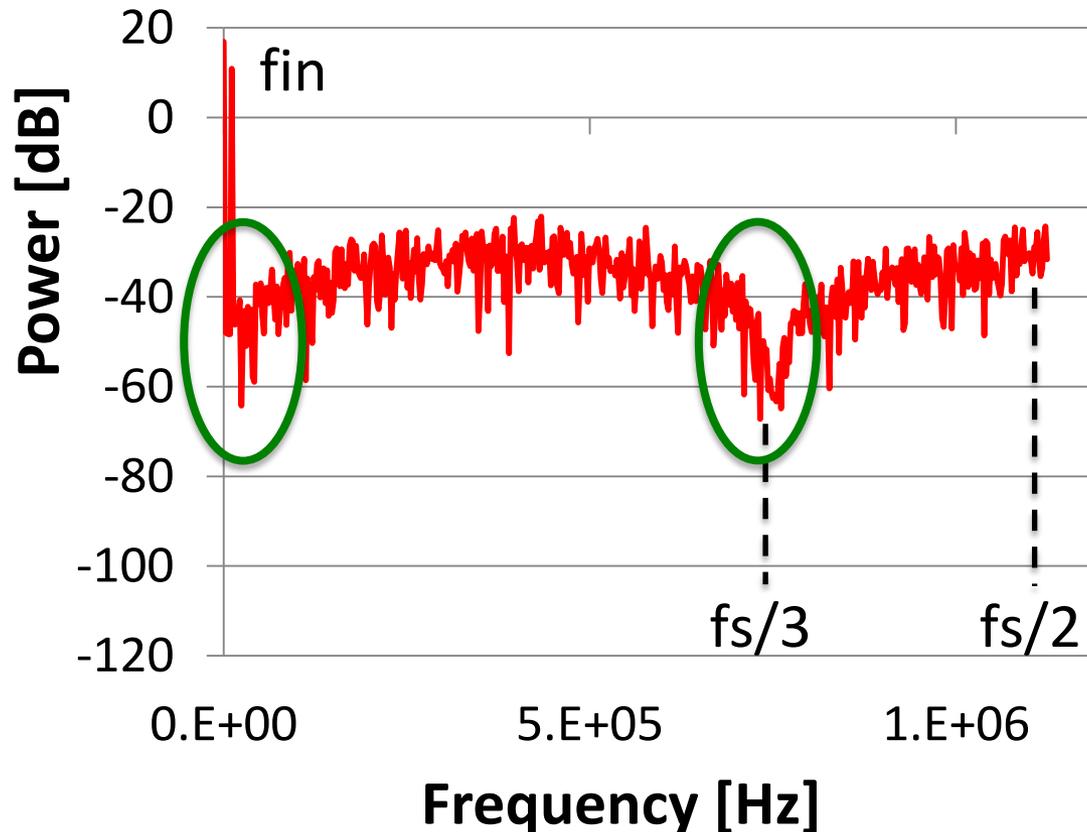
$E_1(n)$ が $1LSB$ を超える

→ $\left\{ \begin{array}{l} D(n) \text{に } 1LSB \text{ を加える} \\ E_1(n) \text{から } 1LSB \text{ を引く} \end{array} \right.$

1次 $\Delta\Sigma$ 変調+ナイキストDACシミュレーション②

シミュレーション条件は先程と同じ

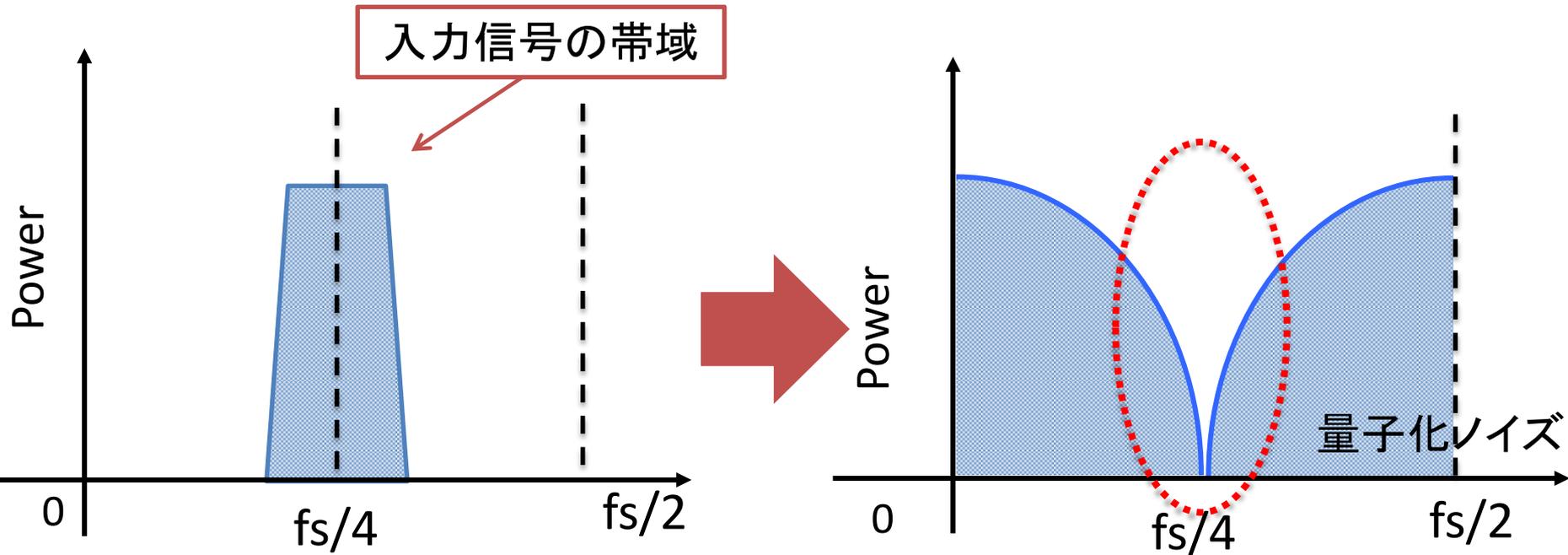
M=3 のとき



0, $f_s/3$ [Hz]のところに極が存在

1次 $\Delta\Sigma$ 変調+ナイキストDACシミュレーション③

- 入力信号の帯域を変える



極ができるようにノイズシェーブ

1次 $\Delta\Sigma$ 変調 アルゴリズム③

- 量子化誤差の累積方法を変える

$e(n)$ を累積する際, n が偶数 → 加算

奇数 → 減算

$$E_1(n) = E_1(n - M) + e(n) \quad n : \text{偶数}$$

$$E_1(n) = E_1(n - M) - e(n) \quad n : \text{奇数}$$

例

$M = 2$ のとき

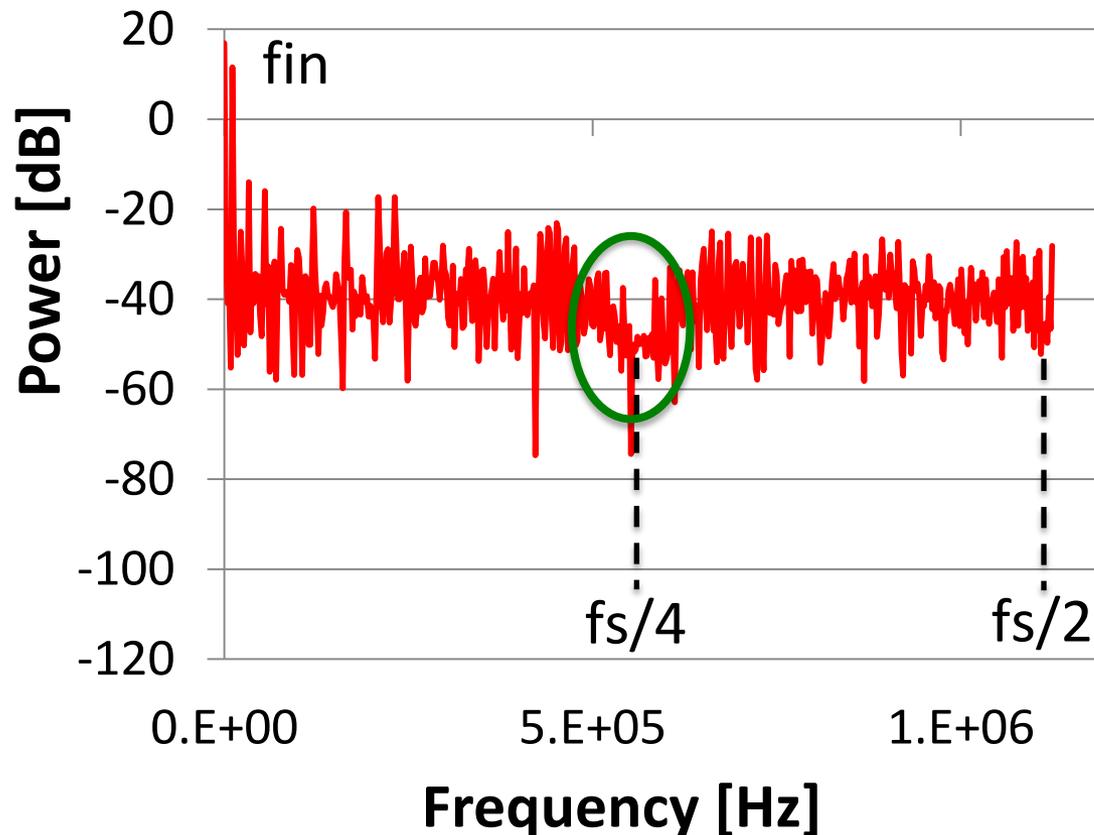
$$E_1(4) = E_1(2) + e(4)$$

$$E_1(5) = E_1(3) - e(5)$$

1次 $\Delta\Sigma$ 変調 + ナイキストDAC シミュレーション③

シミュレーション条件は先程と同じ

M=2 のとき



$fs/4$ [Hz]のところに極が存在

アウトライン

- 研究背景

- AD変換

 - サイクリックADC

 - ノイズシェーピング・サイクリックADC

- DA変換

 - 1次 $\Delta\Sigma$ 変調

 - 2次 $\Delta\Sigma$ 変調

2次ΔΣ変調器

初段N-bitデジタル量子化器の出力

$$Y_1(z) = X(z) + e(z)$$

2段目の1次ΔΣ変調器の入力： $-e(z)$

$$Y_2(z) = -e(z) + (1/G_2)E_1(z)$$

3段目の1次ΔΣ変調器の入力： $-E_1(z)$

$$Y_3(z) = -E_1(z) + (1/G_3)E_2(z)$$

量子化雑音 $E_1(z)$ を打ち消す

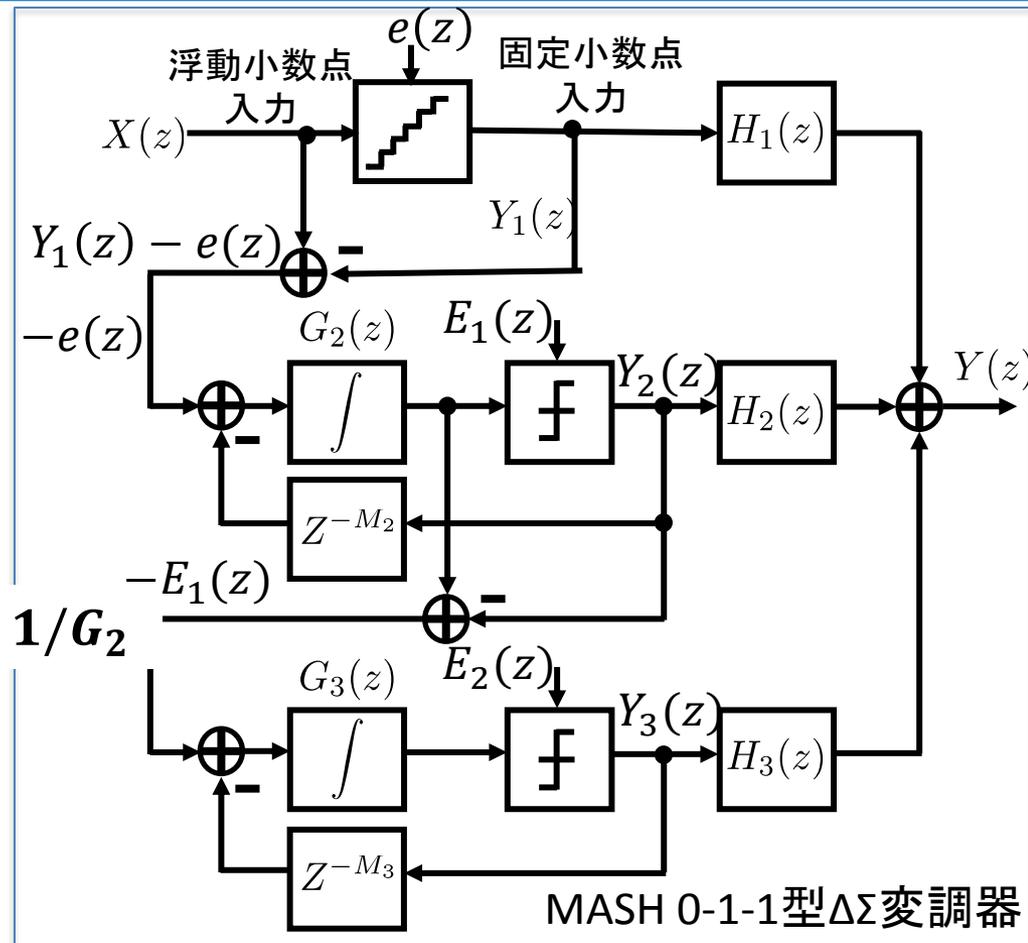
$$H_1(1) = 1, \quad H_2(z) = 1, \quad H_3(z) = 1/G_2$$

最終出力： $Y(z)$

$$Y(z) = Y_1 H_1 + Y_2 H_2 + Y_3 H_3$$

$$= X(z) + e(z) - e(z) + (1/G_2)E_1(z) - (1/G_2)E_1(z) + (1/G_2)(1/G_3)E_2(z)$$

$$= X(z) + (1/G_2)(1/G_3)E_2(z)$$



$E_1(z)$, $E_2(z)$ がキャンセルされ, $E_3(z)$ に $1/G_2G_3$ のフィルタがかかる

2次 $\Delta\Sigma$ 変調 アルゴリズム

- $e(n)$ の累積値 $E_1(n)$: $E_1(n) = E_1(n - 1) + e(n)$

例

$$E_1(1) = e(0) + e(1)$$

$$E_1(2) = e(0) + e(1) + e(2)$$

- $E_1(n)$ をさらに累積する

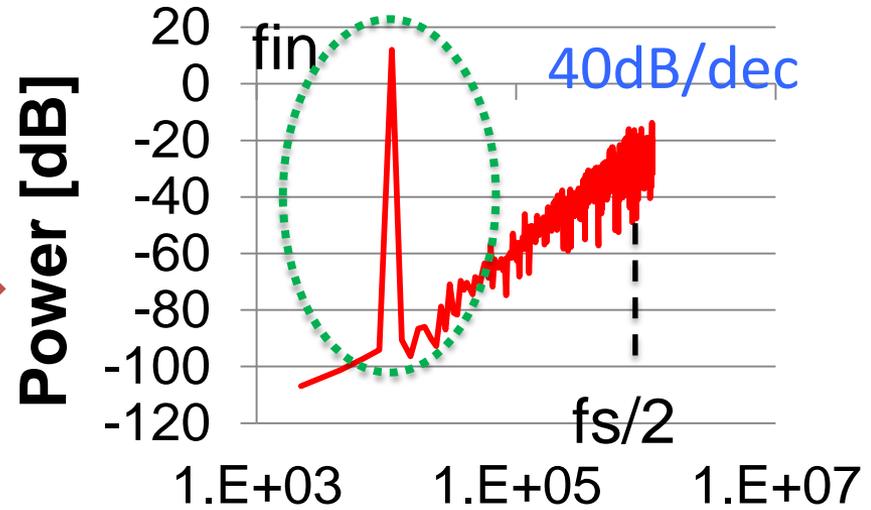
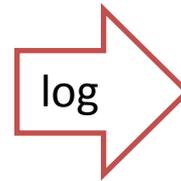
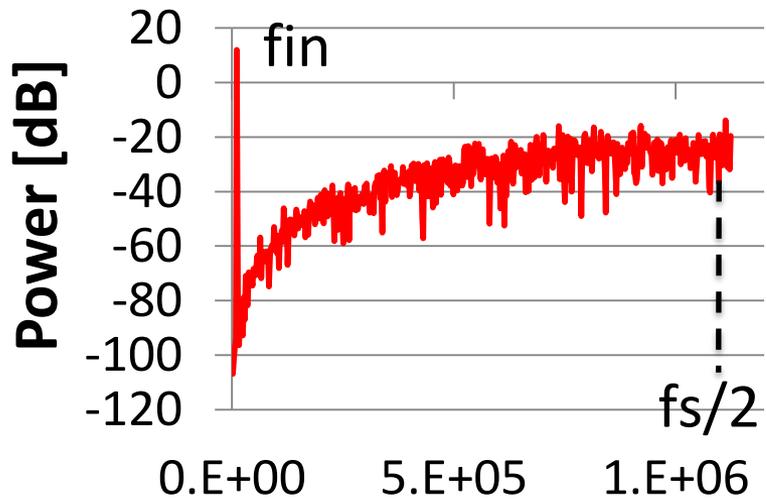
$E_1(n)$ の累積値 $E_2(n)$: $E_2(n) = E_2(n - 1) + E_1(n)$

例

$$E_2(4) = E_2(3) + E_1(4)$$

$$E_2(5) = E_2(4) + E_1(5)$$

2次 $\Delta\Sigma$ 変調 + ナイキストDAC シミュレーション



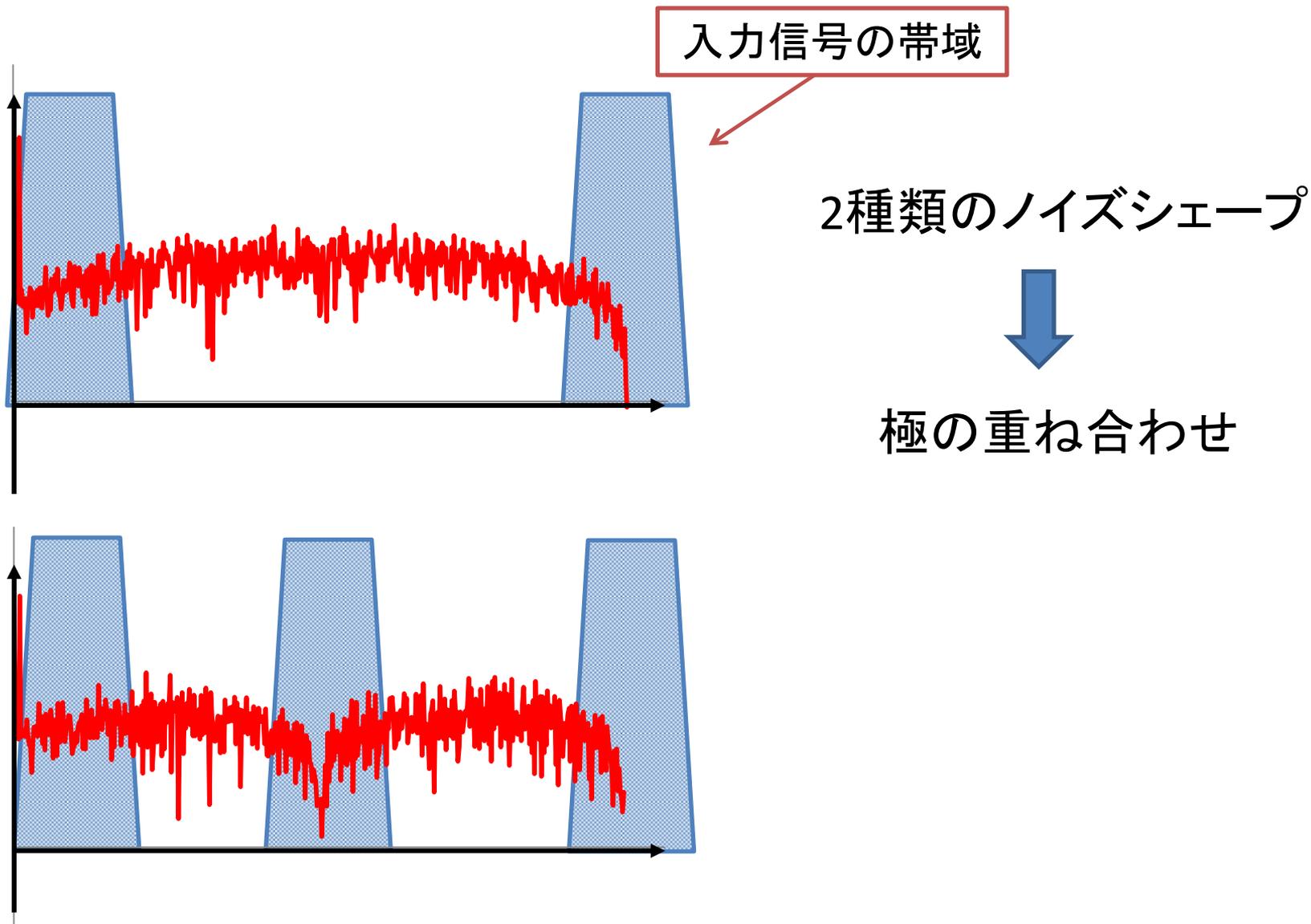
Frequency [Hz]

Frequency [Hz]

1次 $\Delta\Sigma$ 変調よりも傾きが**20dB**増加

さらなるノイズシェープを確認

2次 $\Delta\Sigma$ 変調 + ナイキストDAC シミュレーション④



2次 $\Delta\Sigma$ 変調アルゴリズム④

- $e(n)$ の累積値 $E_1(n)$: $E_1(n) = E_1(n - 1) + e(n)$

例

$$E_1(1) = e(0) + e(1)$$

$$E_1(2) = e(0) + e(1) + e(2)$$

- $E_1(n)$ の累積方法を変える

$E_1(n)$ の累積値 $E_2(n)$: $E_2(n) = E_2(n - M) + E_1(n)$

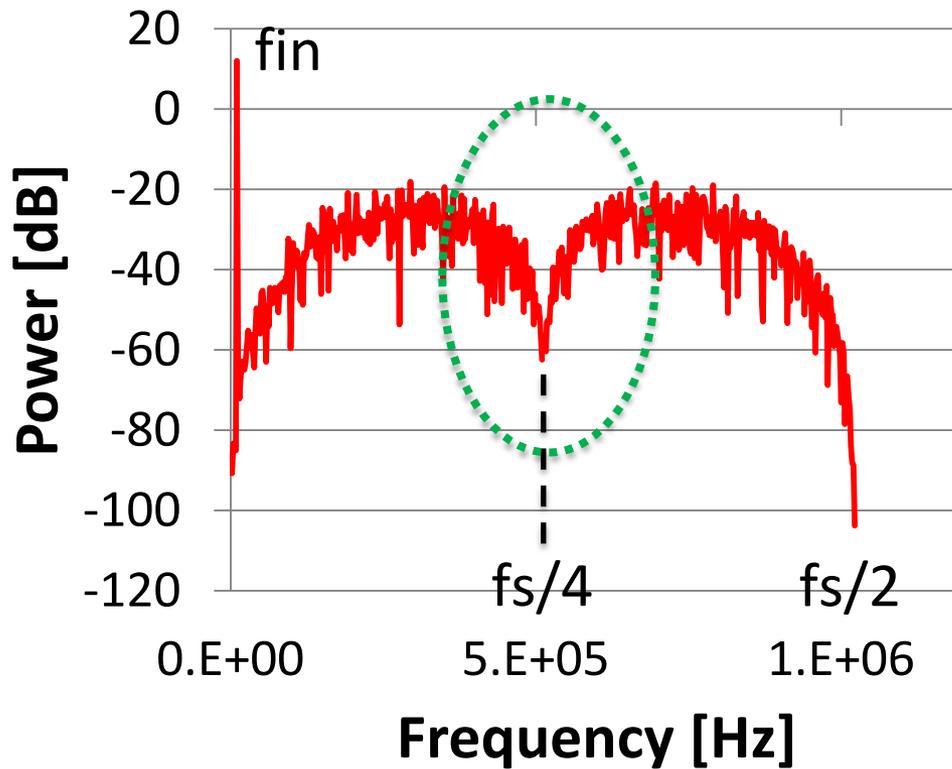
例

$M = 4$ のとき

$$E_2(8) = E_1(0) + E_1(4) + E_1(8)$$

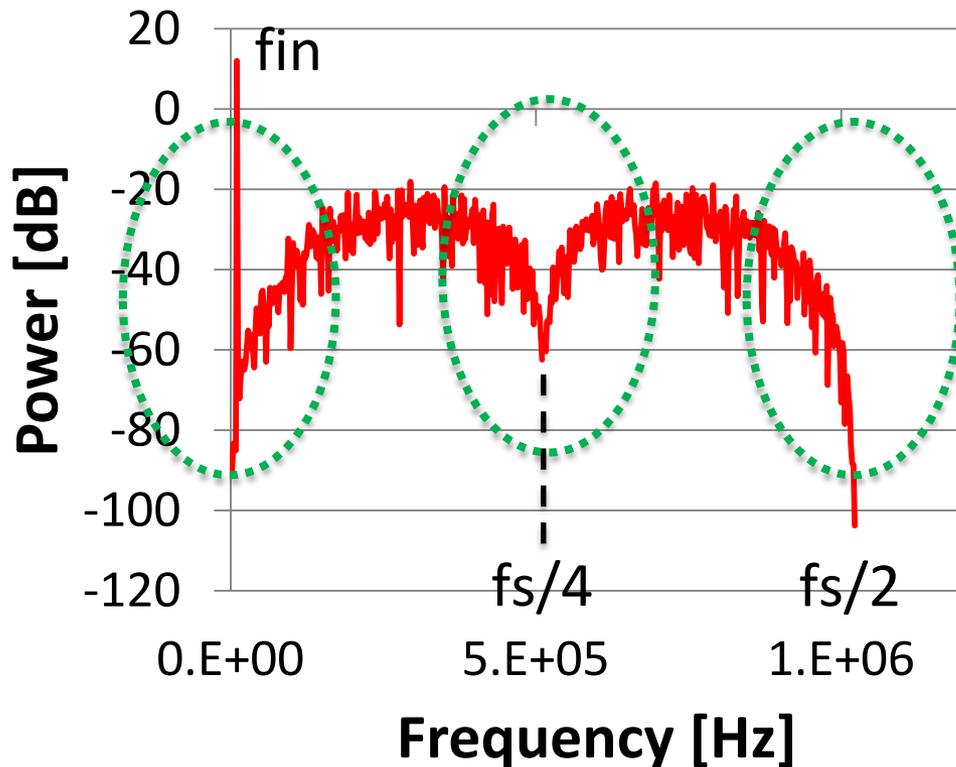
$$E_2(9) = E_1(1) + E_1(5) + E_1(9)$$

2次 $\Delta\Sigma$ 変調 + ナイキストDAC シミュレーション④



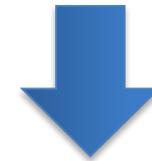
極の重ね合わせを確認

2次 $\Delta\Sigma$ 変調 + ナイキストDAC シミュレーション④



極の重ね合わせを確認

入力信号付近のノイズ



さらに減少

高SNRの

マルチトーンの生成

DA変換まとめ

- ナイキストDACの前で $\Delta\Sigma$ 変調
 - DA変換の高精度化が容易
- $\Delta\Sigma$ 変調回路はデジタル回路
 - 複雑なデジタル回路も**低コスト**で実現可能

最後に

- ナイキストAD変換器の後段
- ナイキストDA変換器の前段



$\Delta\Sigma$ 変調器

- 既存技術に付加
簡単に高精度化が可能！

Q&A (@卒論発表会)

Q1. サイクリックADCのループを増やせば分解能が上がるのか？

A1. パイプラインにすれば早くなる。熱雑音もノイズシェープできる。

Q2. サイクリックADC後段の $\Delta\Sigma$ 変調を2次にするとSNDRは向上するのか？デメリットは？

A2. 向上する。回路面積増加などのデメリットも考えられる。

Q3. サイクリックADC内のアンプの非線形性の影響はないのか？

A3. 2倍からずれると出力影響はある。

Q&A(@電気学会)

Q1. サイクリックADCの前にトラック&ホールド回路が必要ではないのか？

A1. 必要。

Q2. どうやってシミュレーションをしているのか？

A2. エクセルを使用