

# シグマデルタTDCを用いた位相ノイズ測定手法 (2)

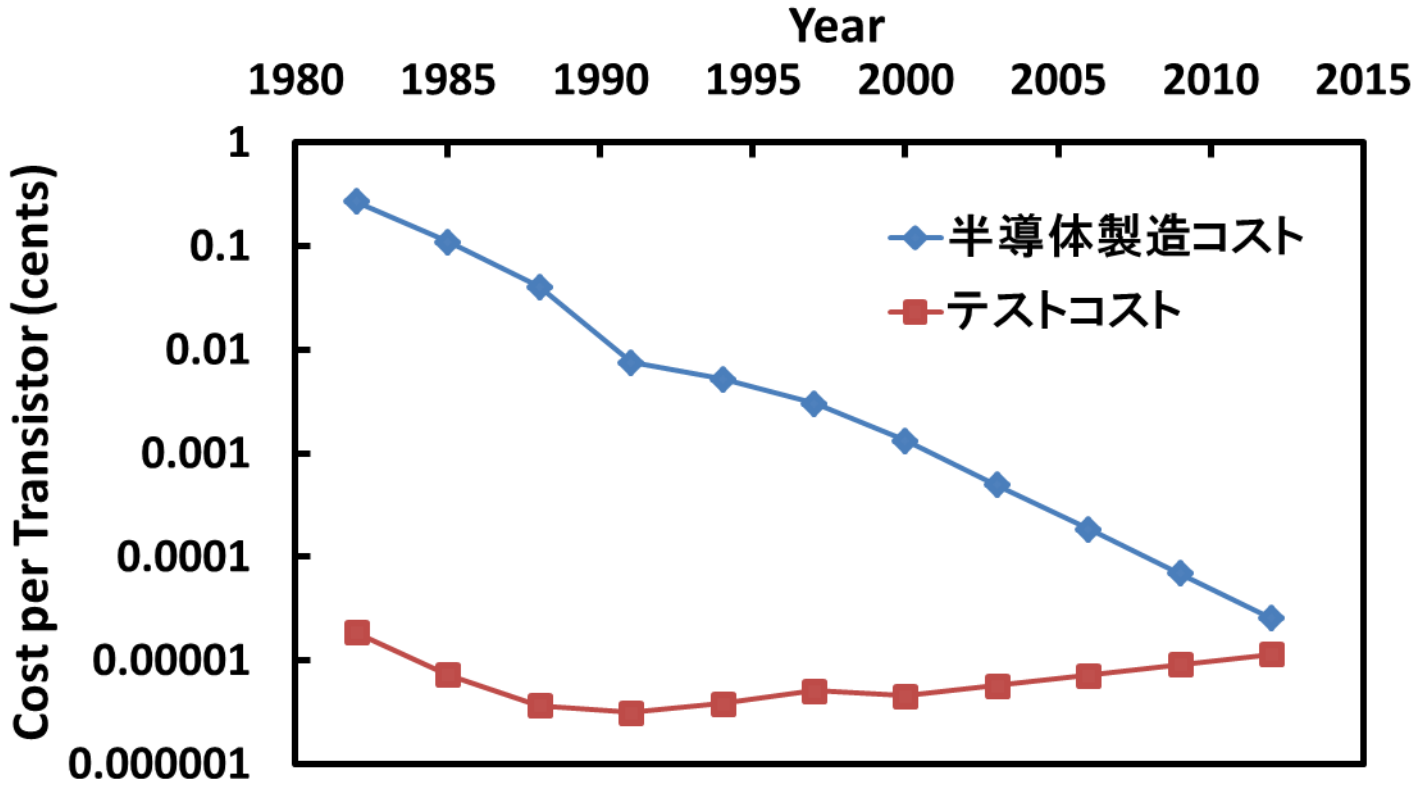
◎平林 大樹    針谷 尚裕    大澤 優介

新津 葵一    小林 修    山口 隆弘    小林 春夫

群馬大学    名古屋大学    半導体理工学センター(STARC)

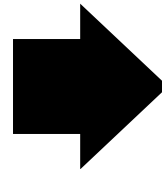
- 研究背景・目的
- $\Sigma\Delta$ TDCについて
- 位相ノイズ測定原理
- 回路レベルでのシミュレーション
- まとめ・今後の課題

- 研究背景・目的
- $\Sigma\Delta$ TDCについて
- 位相ノイズ測定原理
- 回路レベルでのシミュレーション
- まとめ・今後の課題



## 要求事項

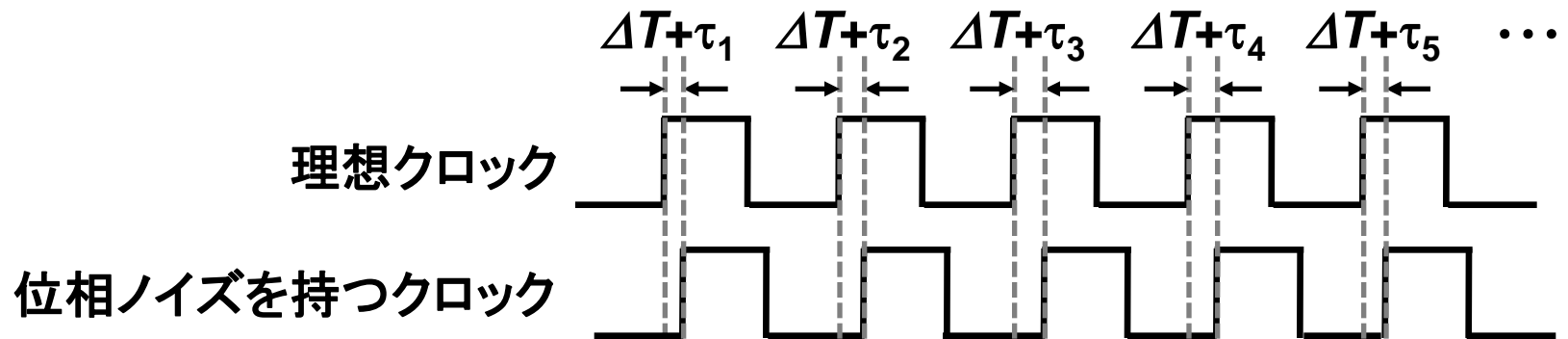
- 半導体製造コスト: 減少
- テストコスト: 増加



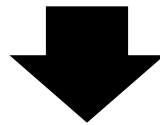
- 低コストテスト
- 高テスト品質

チップ内テスト容易化回路による低コスト・高品質テストの実現  
(BIST: Built-In Self Test)

クロックの位相ノイズのテストに注目



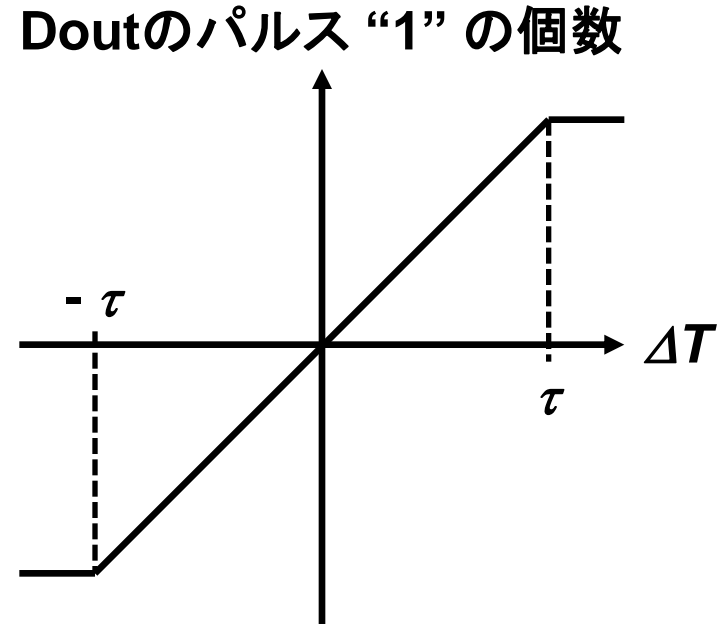
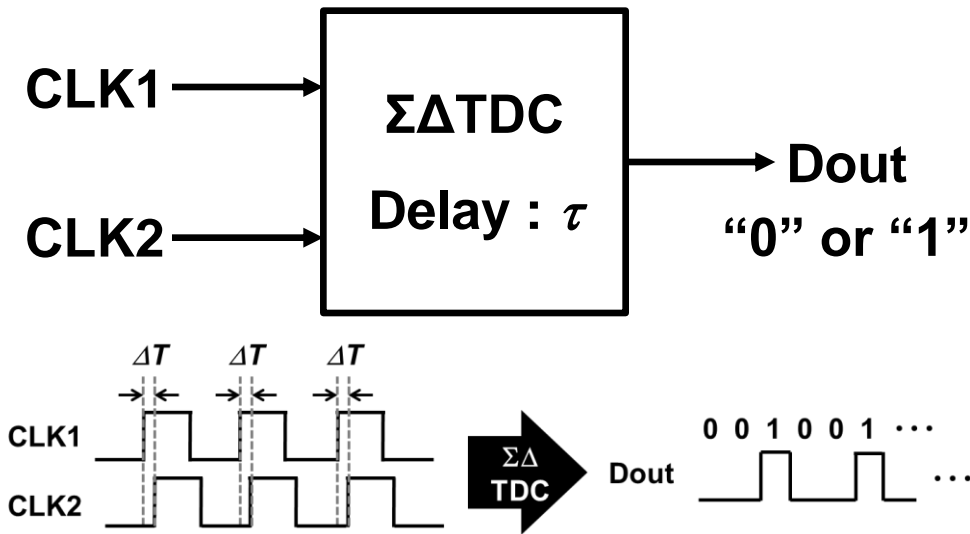
位相ノイズを持つクロックはシステムの誤動作の原因となる



$\Sigma\Delta$ TDCを用いた低コスト・高品質な位相ノイズBISTの実現

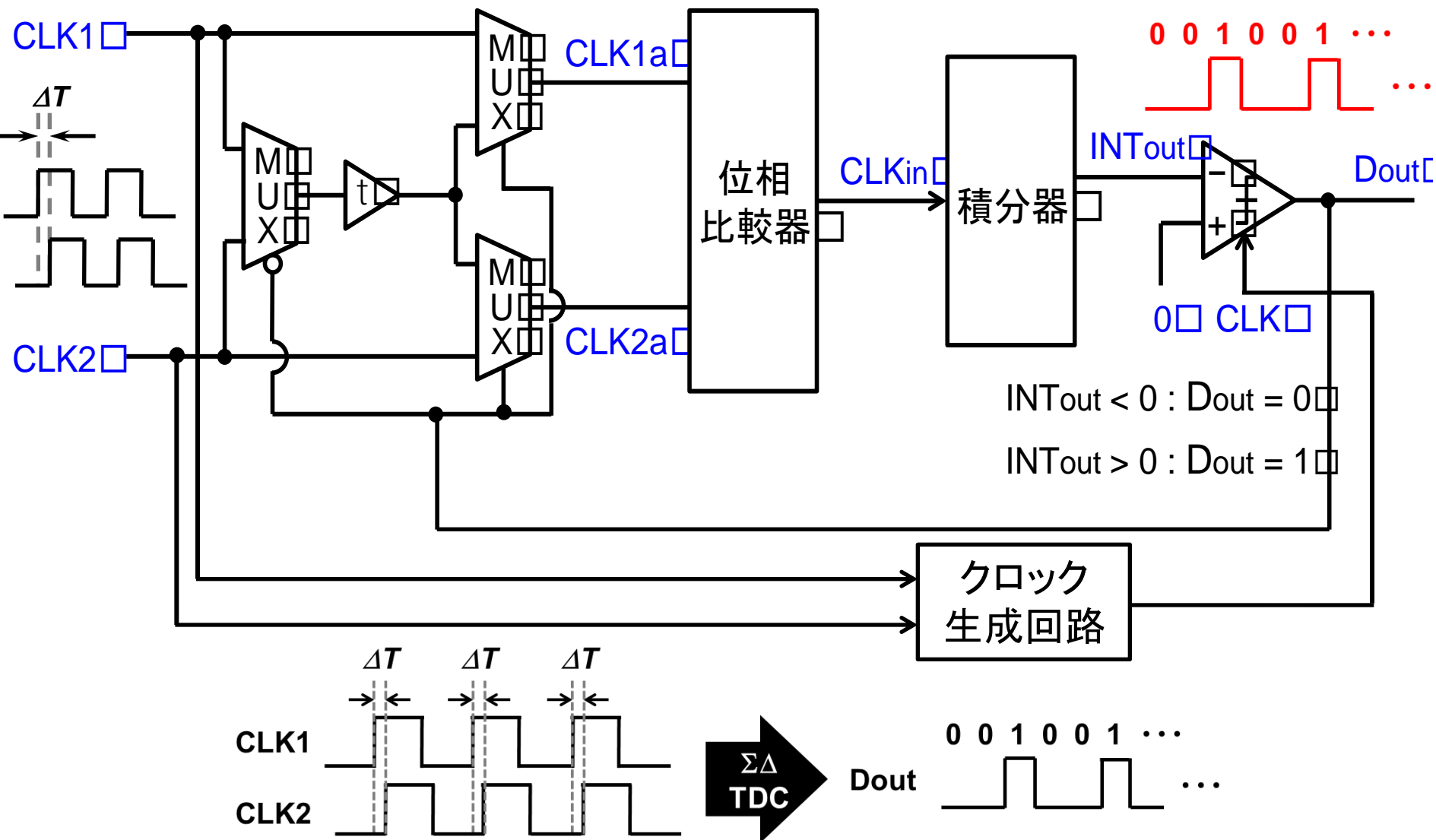
- 研究背景・目的
- **$\Sigma\Delta$ TDCについて**
- 位相ノイズ測定原理
- 回路レベルでのシミュレーション
- まとめ・今後の課題

## ΣΔTDCの出力特性



- 測定時間：長 → 時間分解能：細
- 線形性は比較的確保しやすい
- 回路規模：小
- FFTなどのデジタル演算で周波数特性が得られる

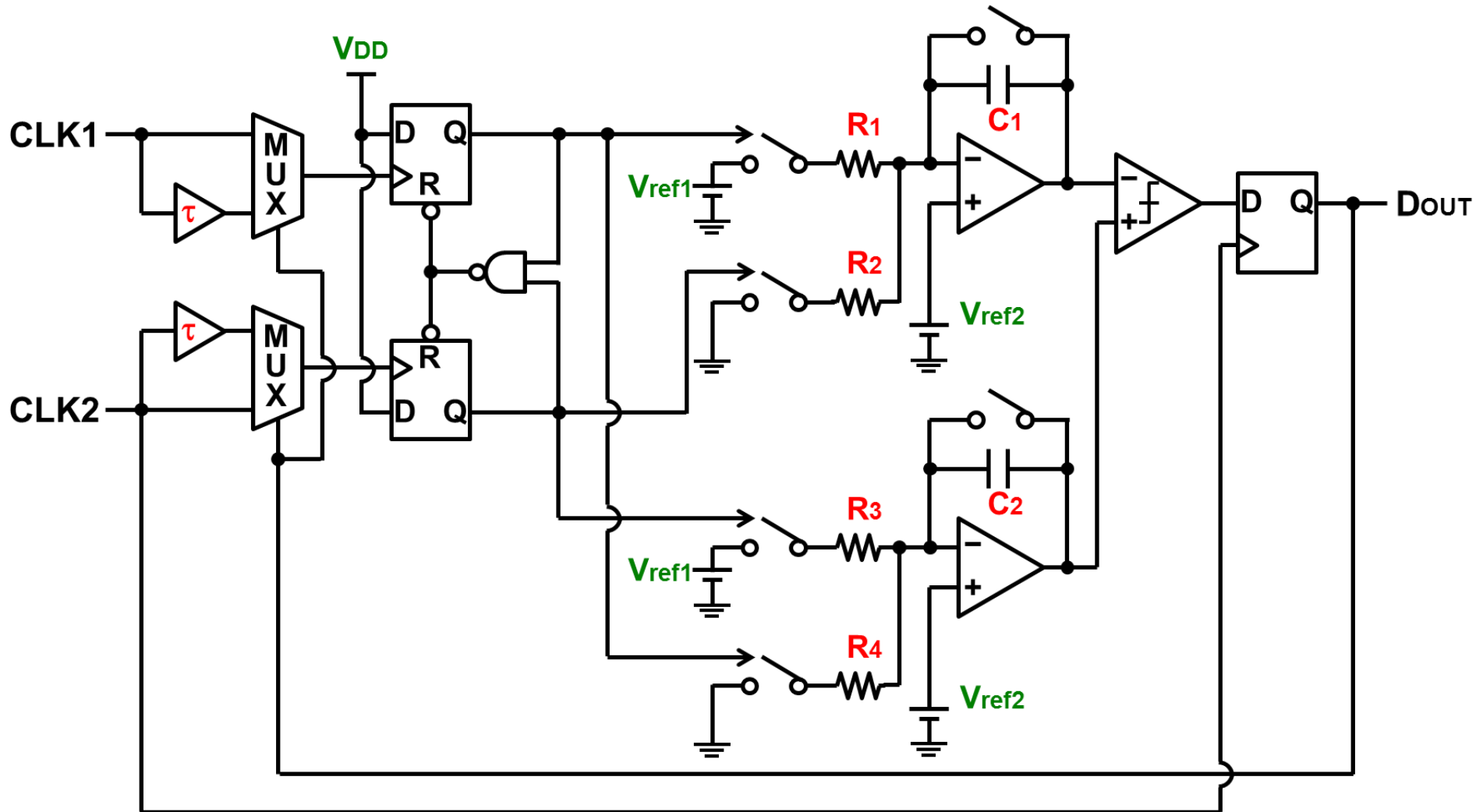
# ΣΔTDCの構成



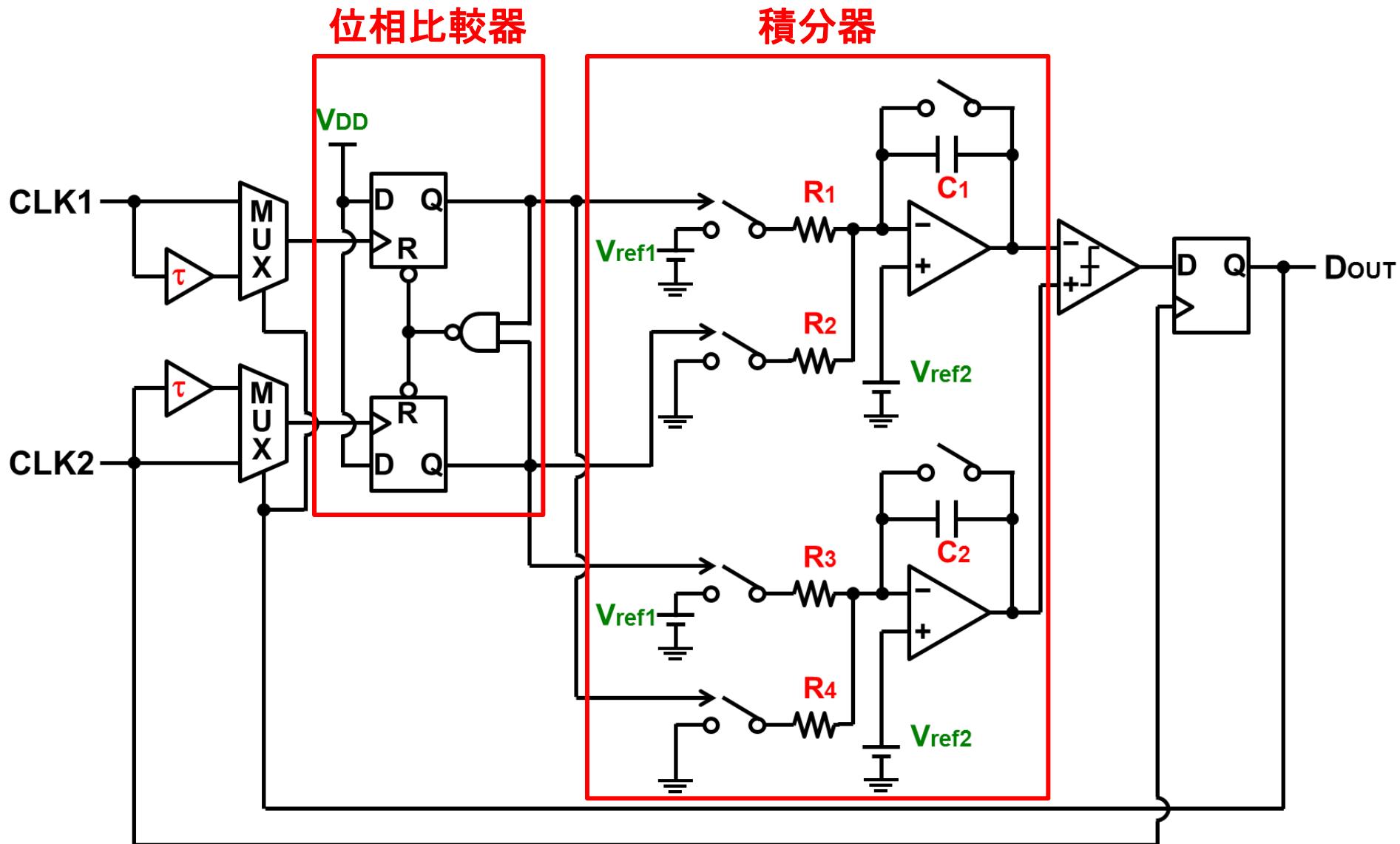
- $\Delta T$ がDoutのパルス”1”の個数に比例
- 測定可能範囲 :  $-\tau < \Delta T < \tau$



# 設計した $\Sigma\Delta$ TDC回路



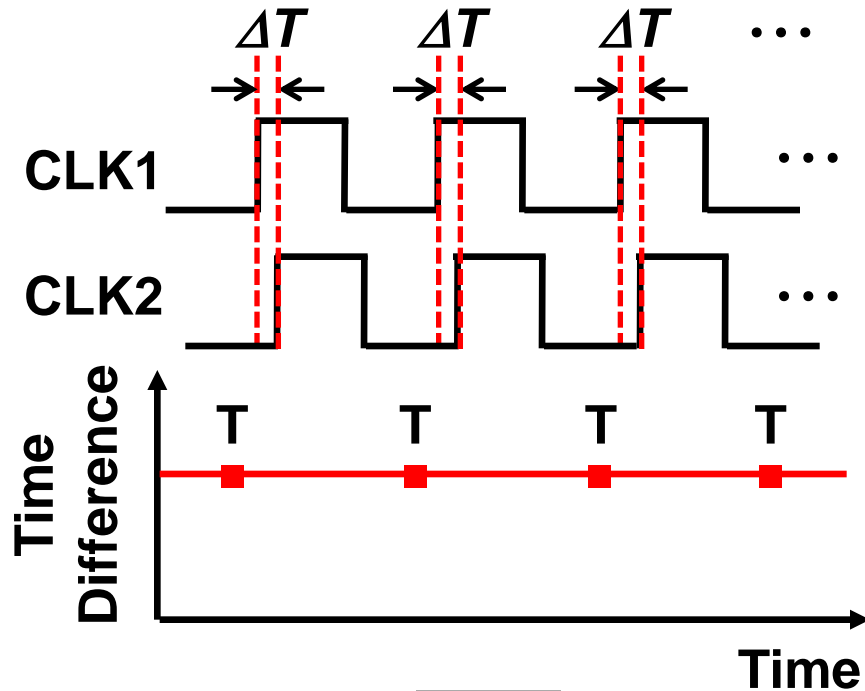
# 設計した $\Sigma\Delta$ TDC回路



- 研究背景・目的
- $\Sigma\Delta$ TDCについて
- **位相ノイズ測定原理**
- 回路レベルでのシミュレーション
- まとめ・今後の課題

# 位相ノイズ測定原理

## 位相ノイズがない信号

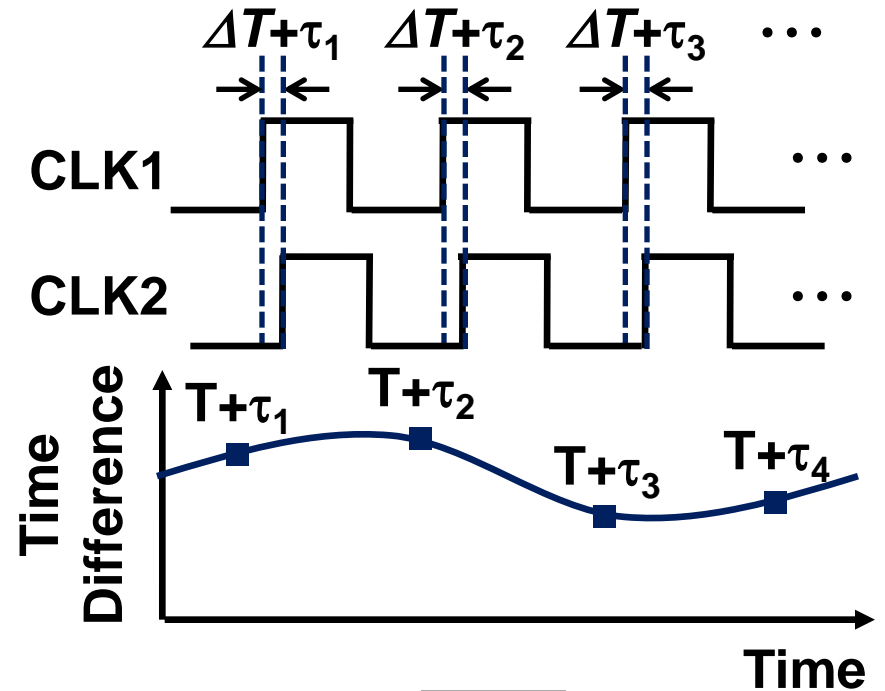


FFT

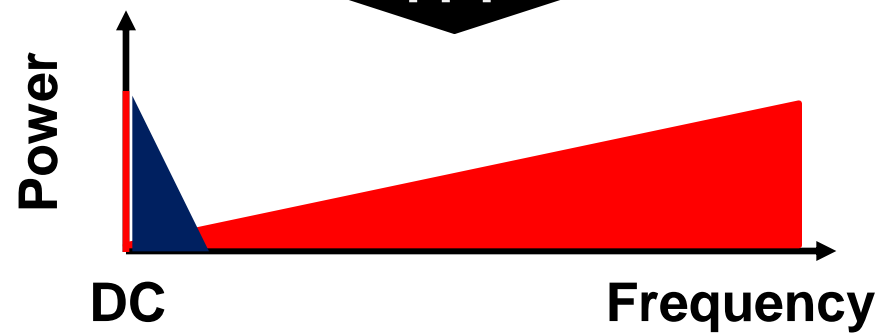


DC成分のみスペクトルが出る

## 位相ノイズを持つ信号



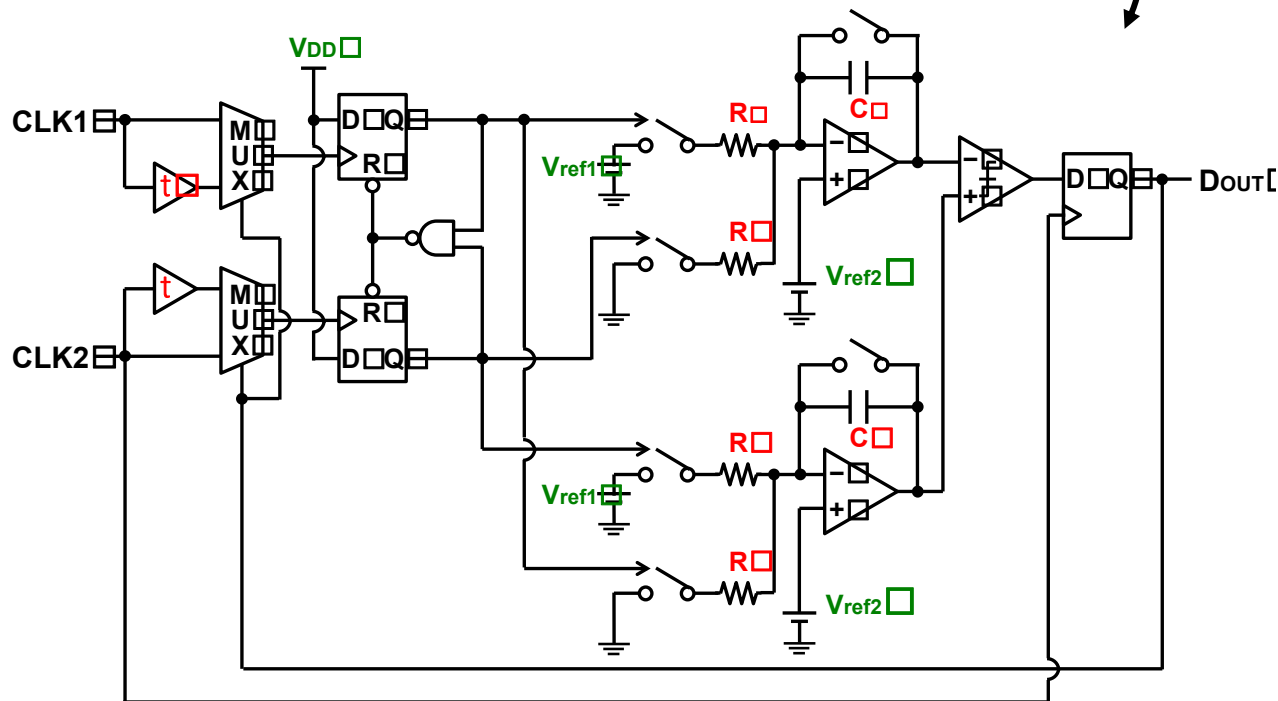
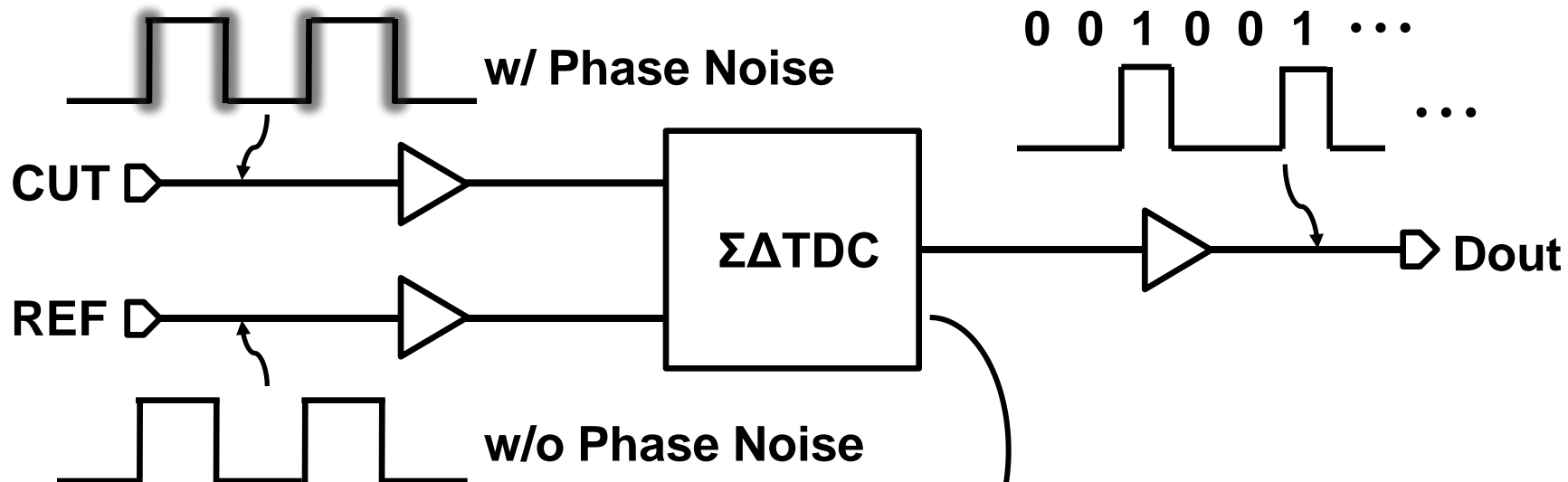
FFT



位相ノイズ測定可能

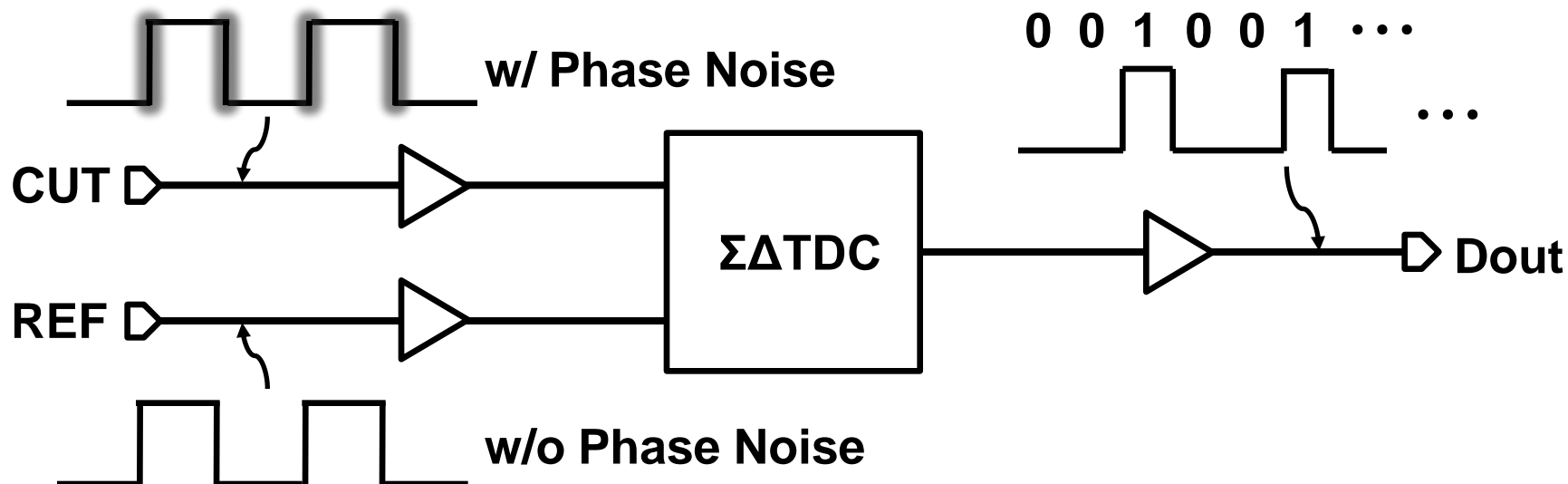
- 研究背景・目的
- $\Sigma\Delta$ TDCについて
- 位相ノイズ測定原理
- **回路レベルでのシミュレーション**
- まとめ・今後の課題

# 位相ノイズシミュレーション方法



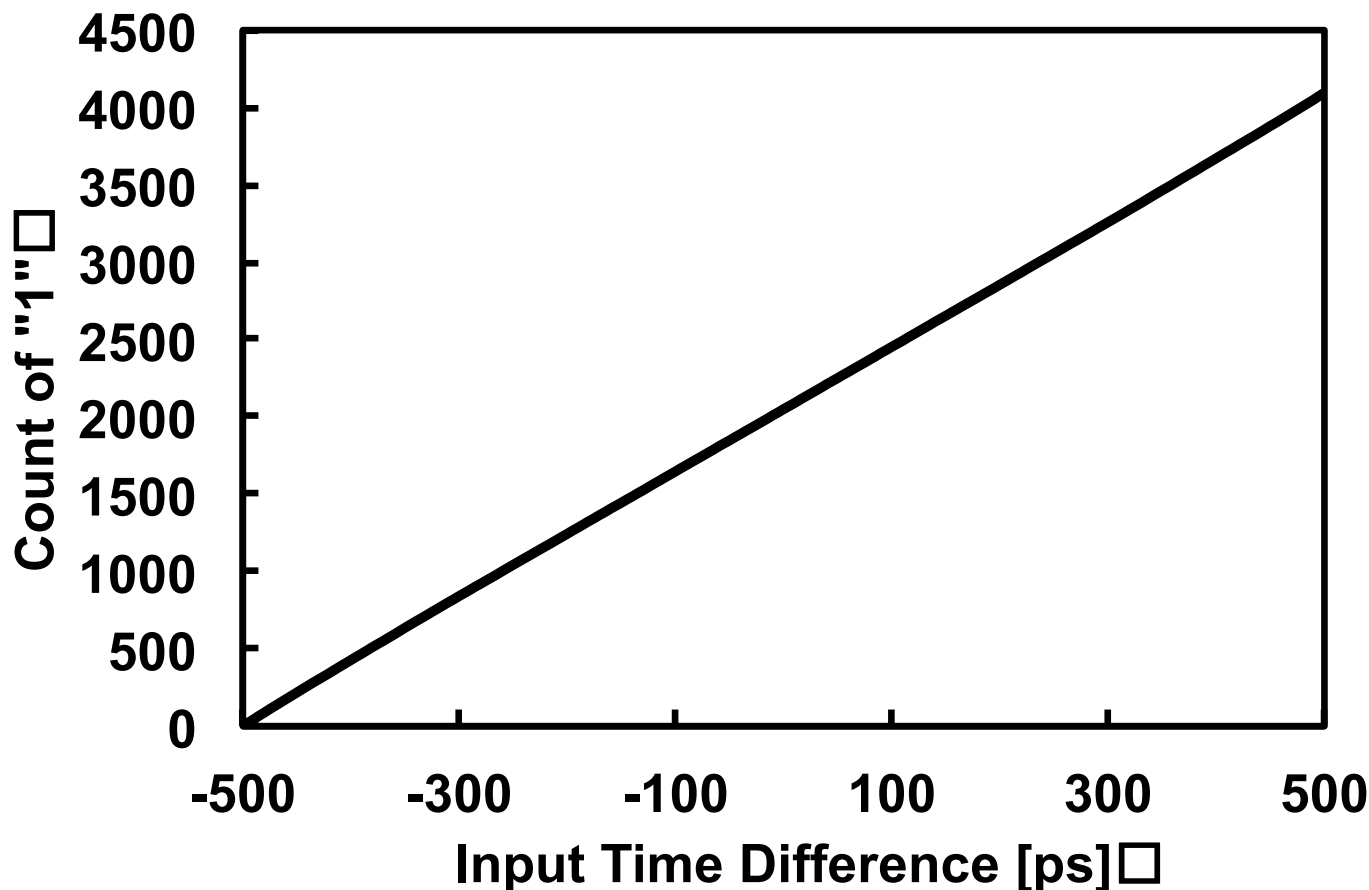
$\Sigma\Delta$ TDCのパラメータ

V <sub>DD</sub>	1.8V
V <sub>ref1</sub>	1.8V
V <sub>ref2</sub>	900mV
$\tau$	500ps
R	3k $\Omega$
C	10pF



## シミュレーション条件

プロセス	180nm CMOS	
遅延素子	500ps	
入力周波数	10.24MHz	
位相ノイズ	単一正弦波	10kHz
	正弦波合成	10kHz, 50kHz
データ点数	4096	



1の個数は時間差に比例している

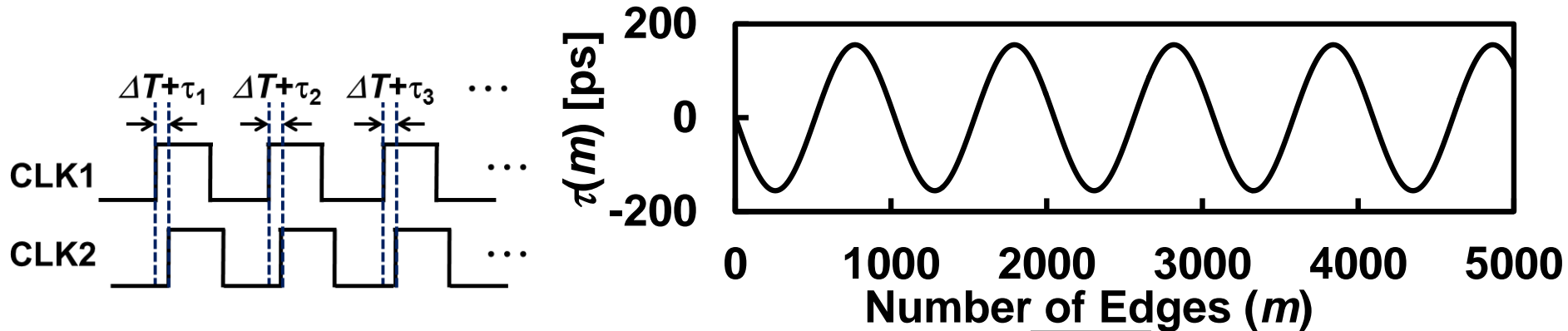
分解能: 約245fs

$$\text{分解能理論値 } R = \frac{2\tau}{N_{DATA}} = \frac{2 \times 500 \text{ [ps]}}{4096} = 244 \text{ [fs]}$$

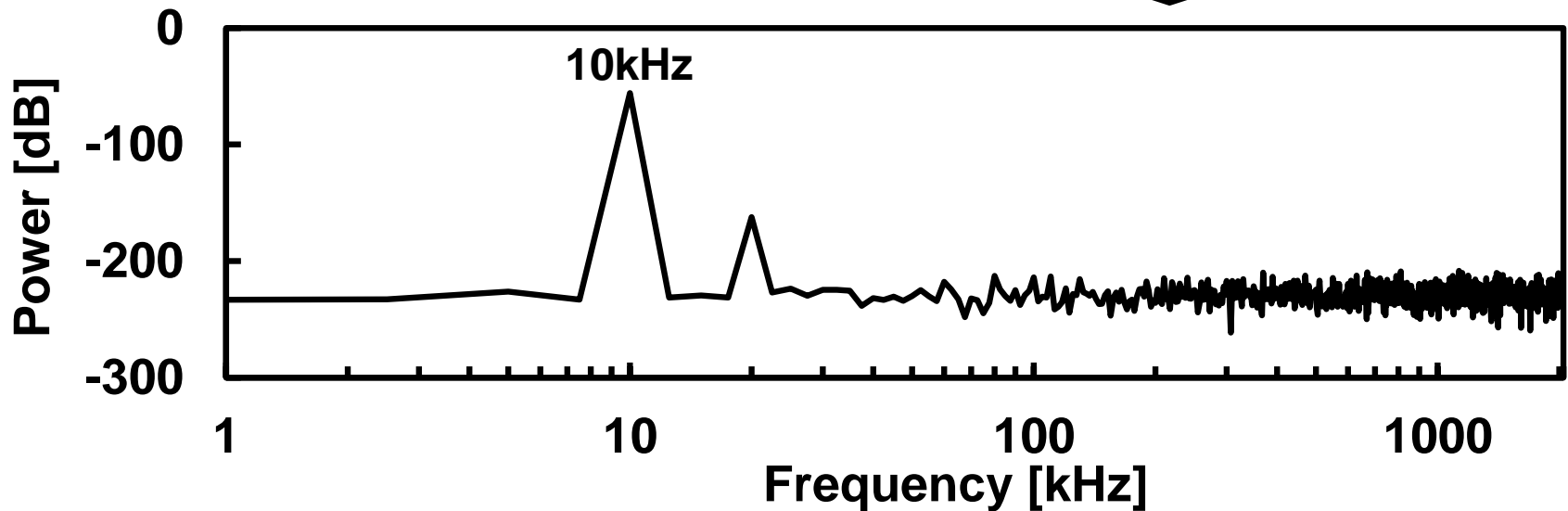
理論式とほぼ一致



立ち上がりエッジのゼロクロス点変動関数  
(位相ノイズ: 10kHzの単一正弦波の場合)



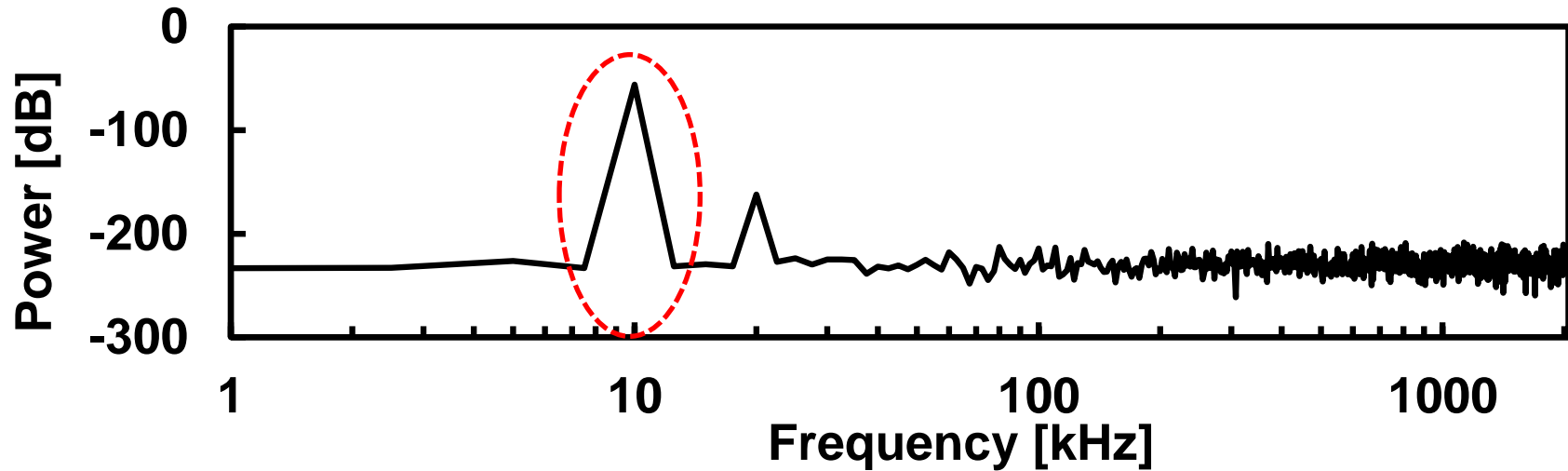
FFT



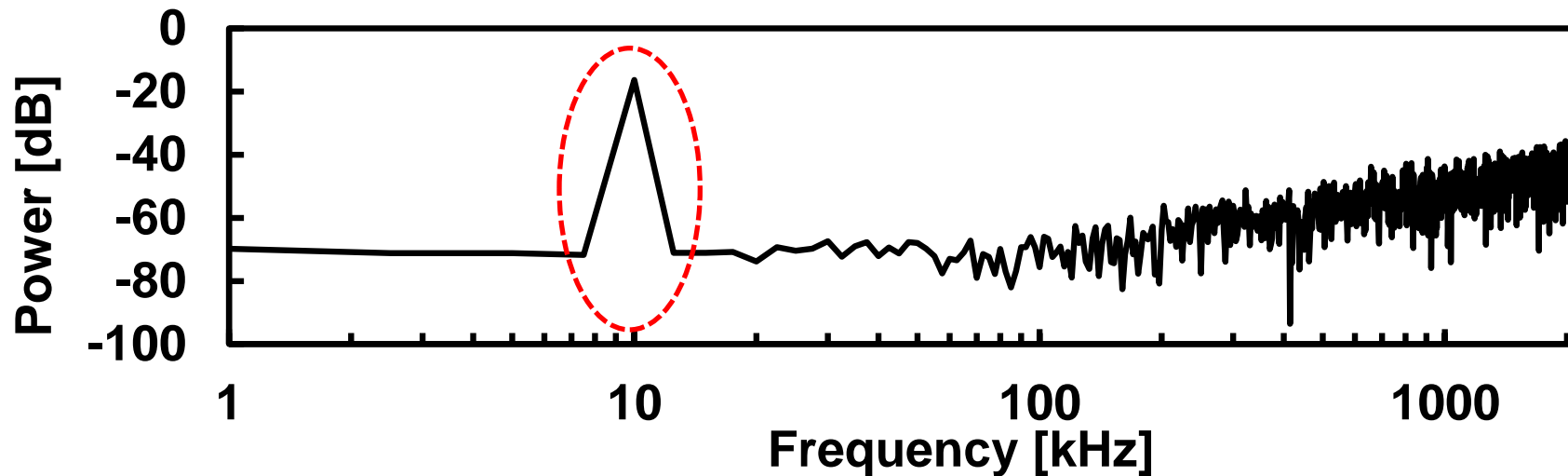
正弦波変動の位相ノイズを与え、 $\Sigma\Delta$ TDC出力のスペクトルを調べる

# 単一正弦波の位相変動シミュレーション 18/23

## Phase Variation Spectrum of Input Signal (CUT)



## FFT Spectrum of Output Signal (Dout)



単一正弦波の位相変動を回路レベルで確認

# 正弦波合成の位相変動

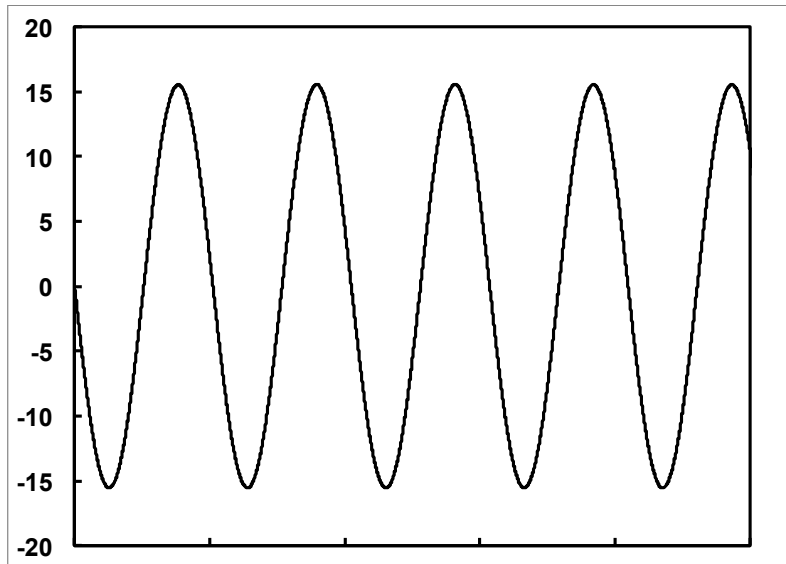
単一正弦波の位相変動を回路レベルで確認

実際の位相ノイズには複数の周波数成分が含まれている

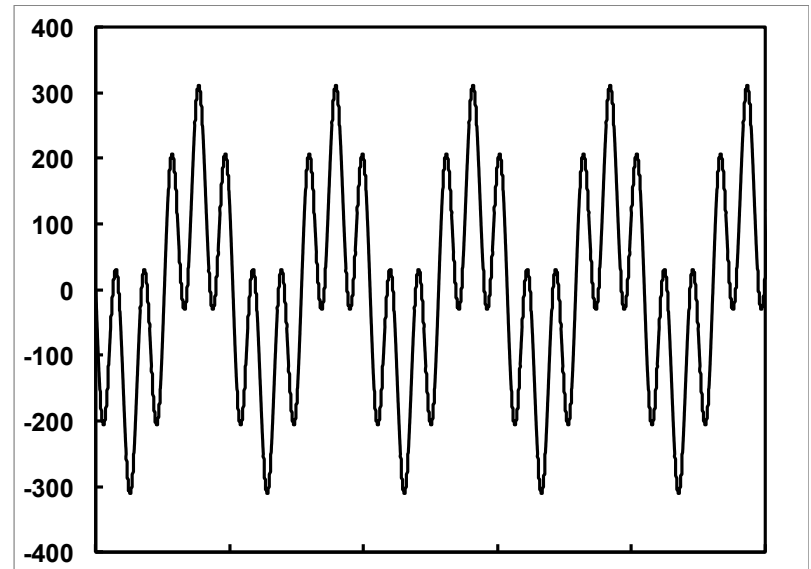


正弦波合成の位相変動シミュレーションによって確認

10kHz

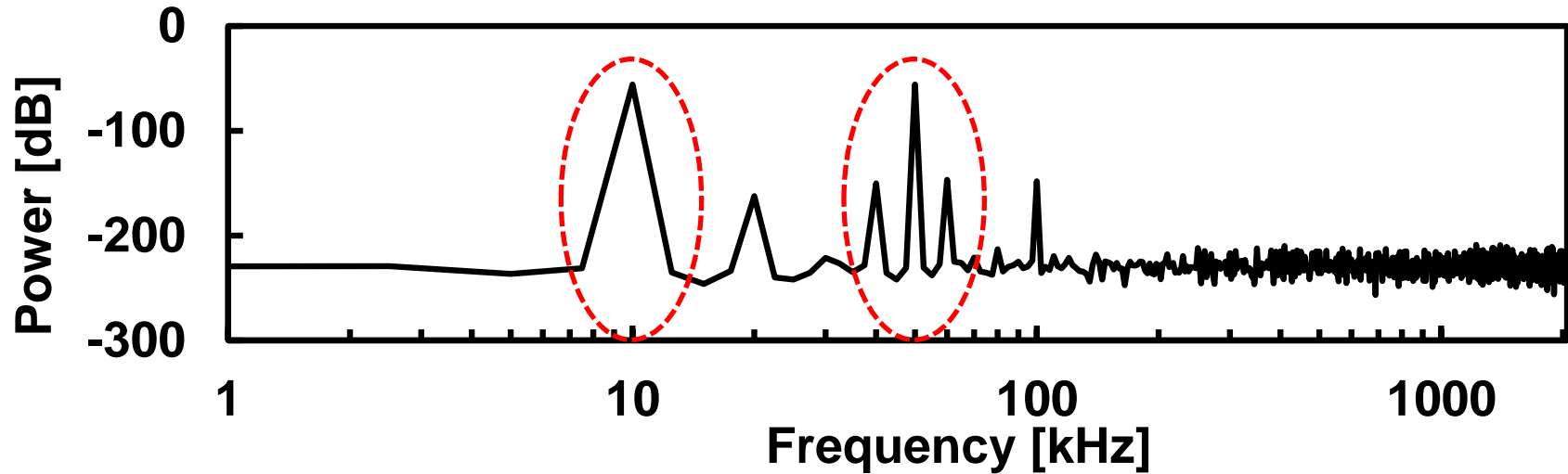


10kHz, 50kHz

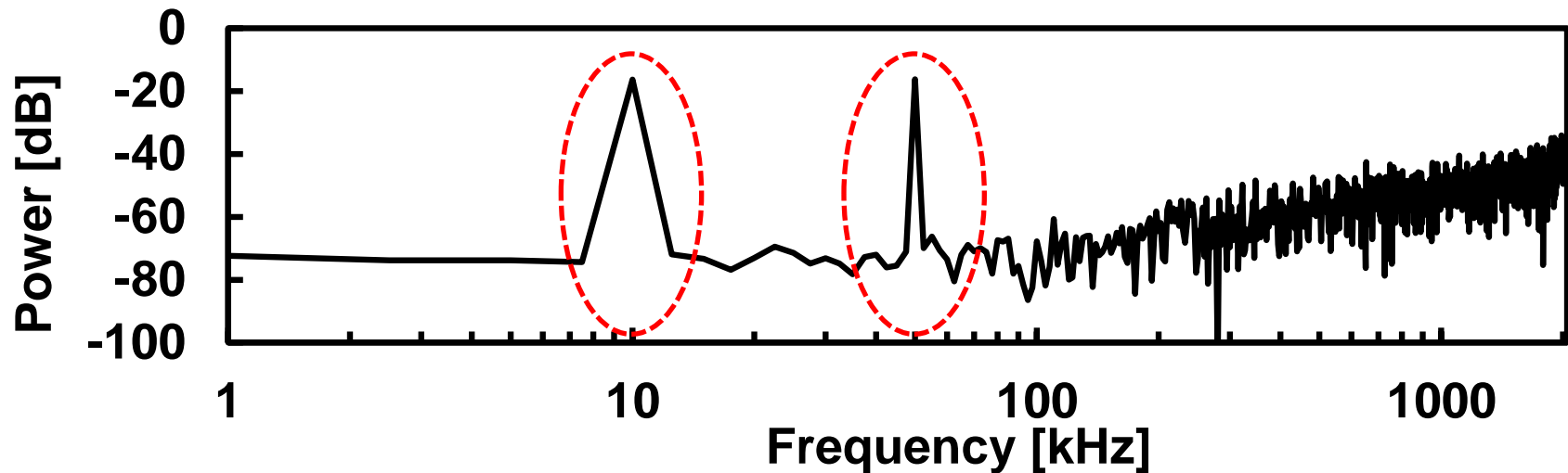


# 正弦波合成の位相変動シミュレーション<sup>20/23</sup>

Phase Variation Spectrum of Input Signal (CUT)

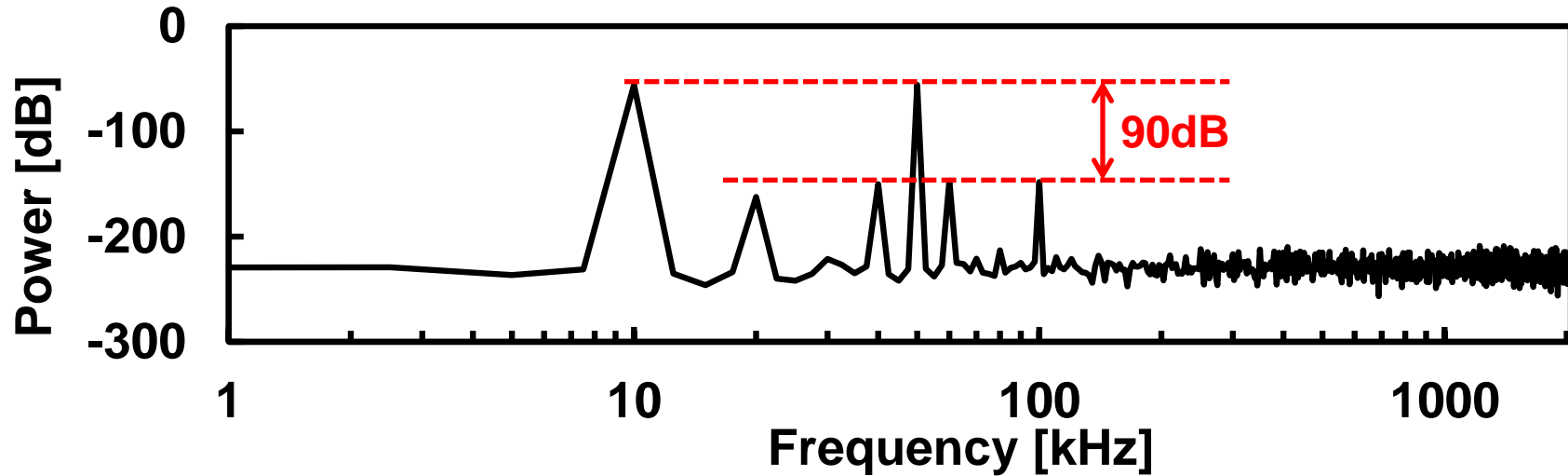


FFT Spectrum of Output Signal (Dout)

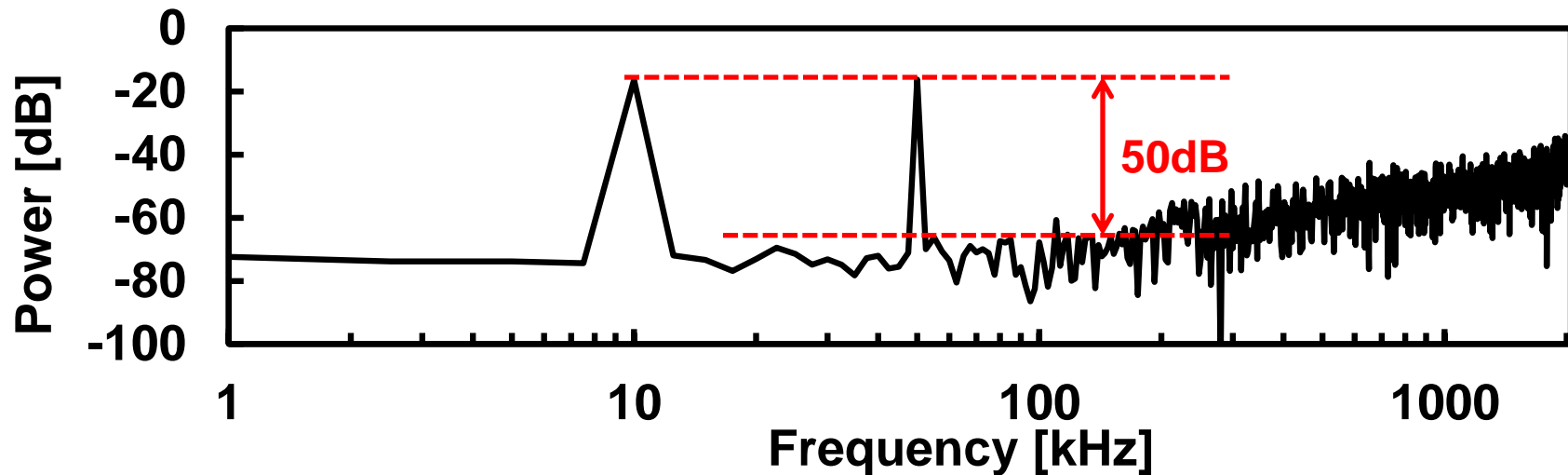


複数の正弦波合成の位相変動を測定可能

## Phase Variation Spectrum of Input Signal (CUT)



## FFT Spectrum of Output Signal (Dout)



高調波等のスプリアスはノイズフロアに埋もれてしまっている

- 研究背景・目的
- $\Sigma\Delta$ TDCについて
- 位相ノイズ測定原理
- 回路レベルでのシミュレーション
- **まとめ・今後の課題**

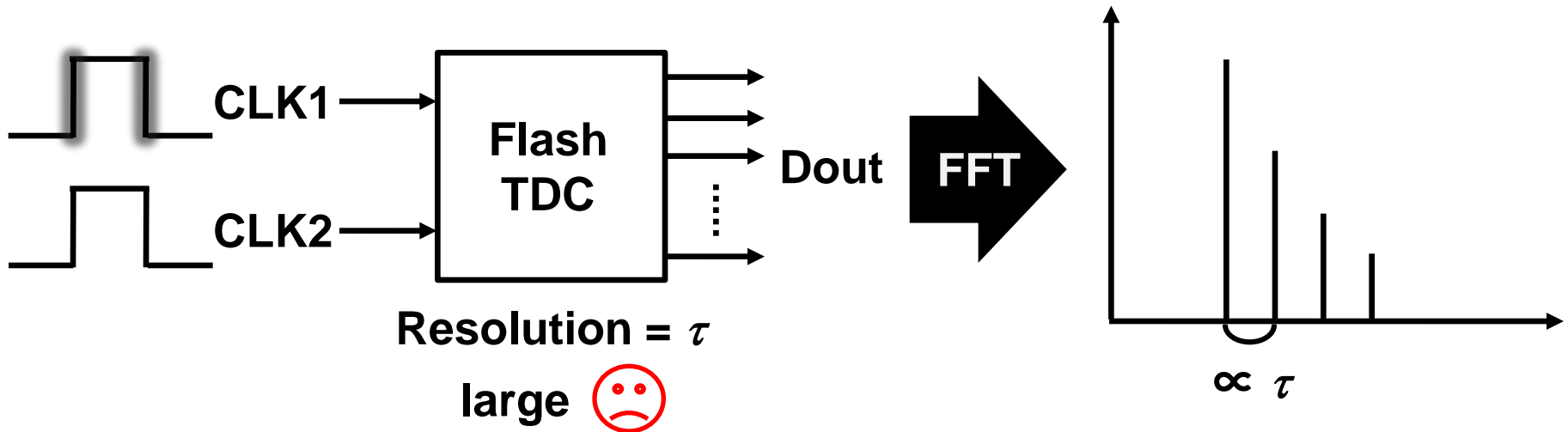
- $\Sigma\Delta$ TDCの回路構成を示した
- $\Sigma\Delta$ TDCを用いた位相ノイズ測定手法を示した
- シミュレーションにて位相ノイズ測定が可能であることを確認
  - 単一正弦波の位相ノイズ測定を確認
  - 正弦波合成の位相ノイズ測定を確認
- 従来の位相ノイズ測定的大幅な改善を提案
  - スペクトラムアナライザ無しのオンチップ測定可能 ⇒ 低コスト・高品質

## 今後の課題

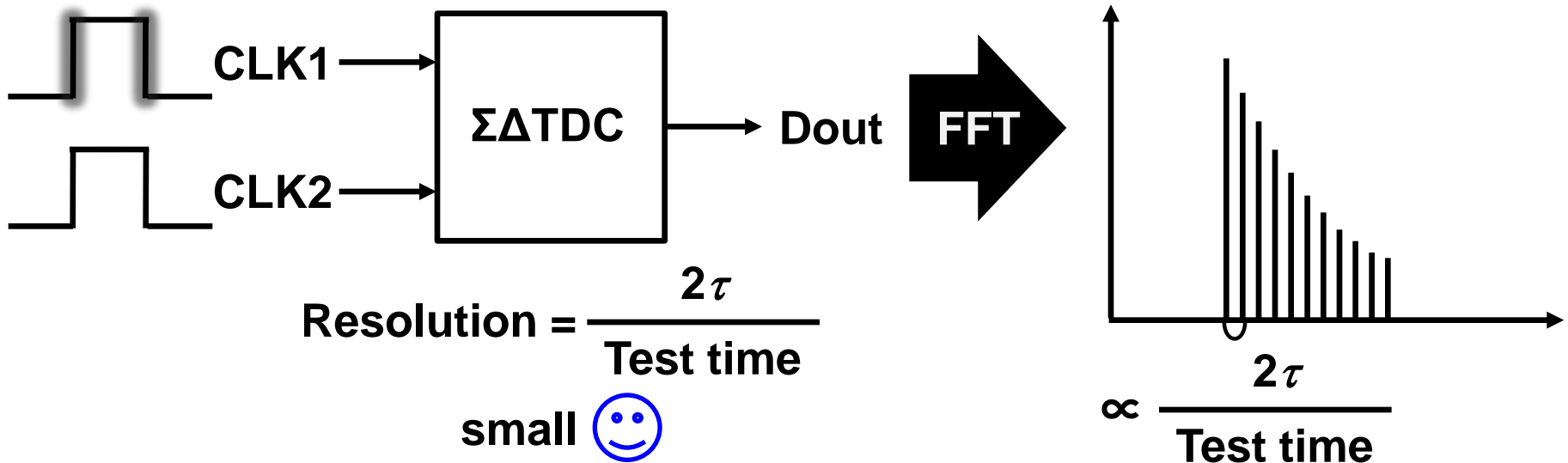
- 実用化に向けた $\Sigma\Delta$ TDCの高速化
- 実機での動作確認





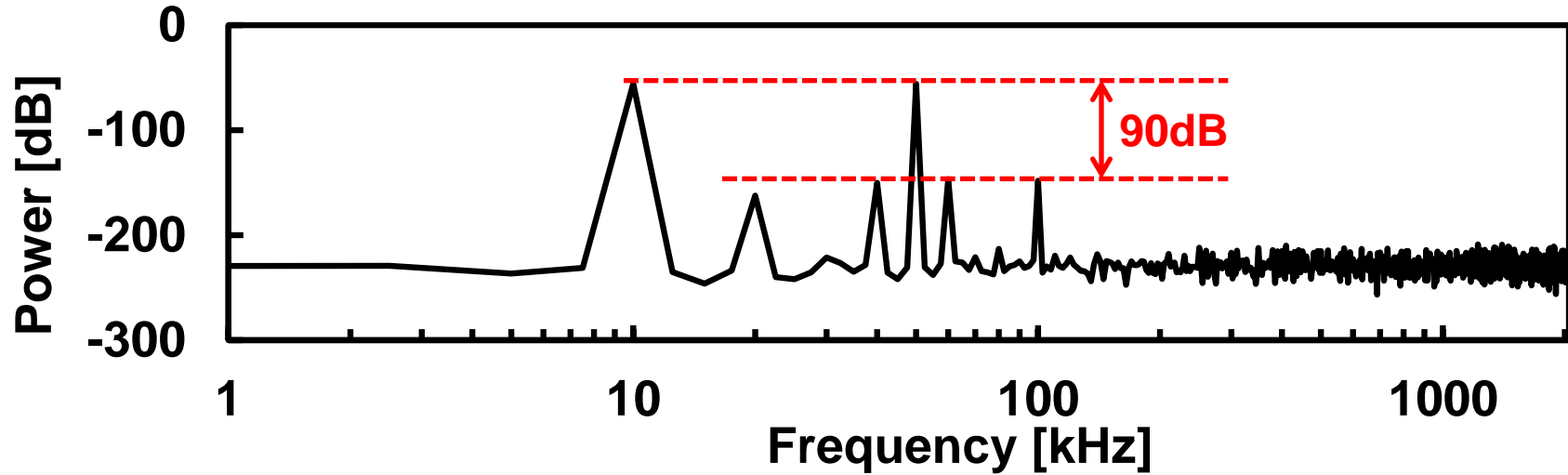


This Work

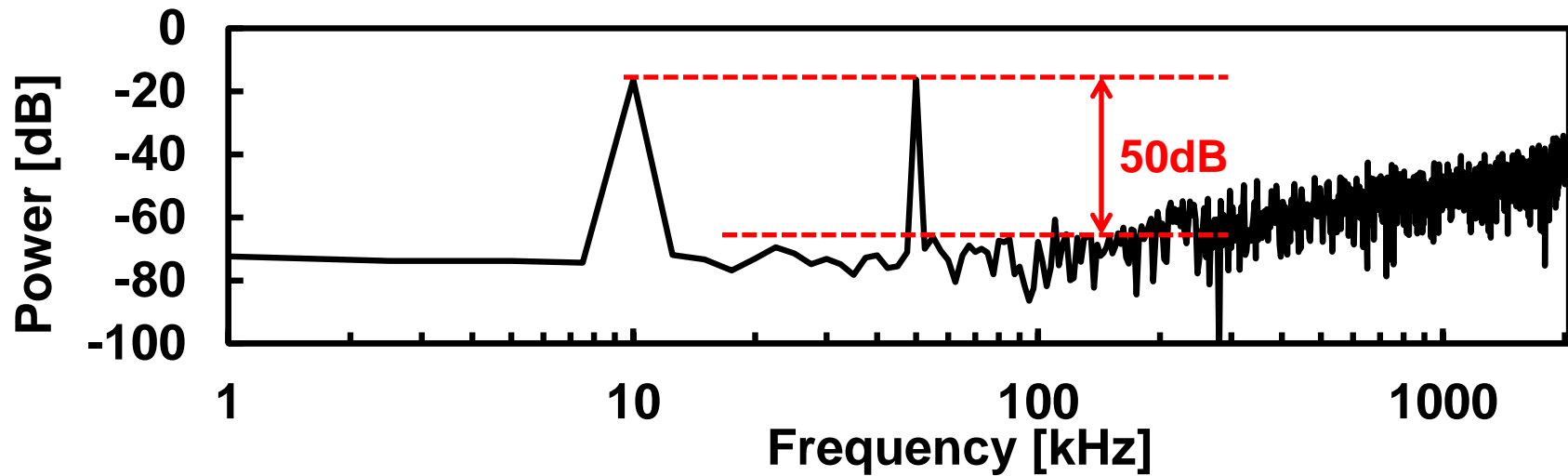


# スプリアスについての考察

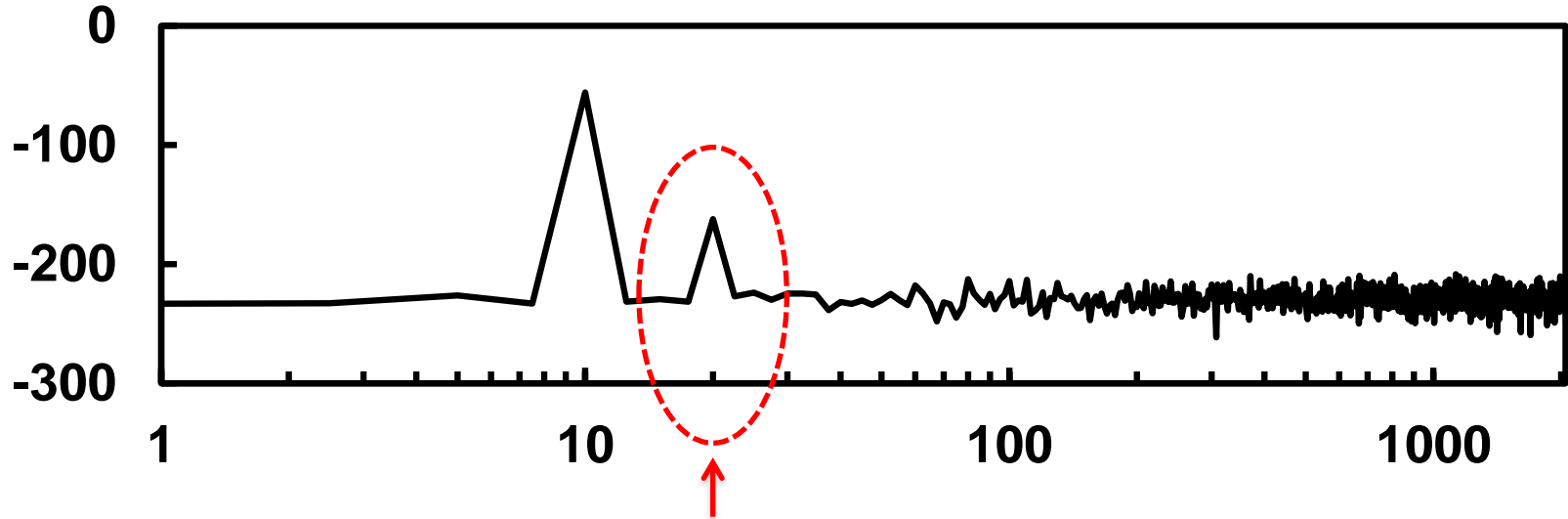
Phase Variation Spectrum of Input Signal (CUT)



FFT Spectrum of Output Signal (Dout)

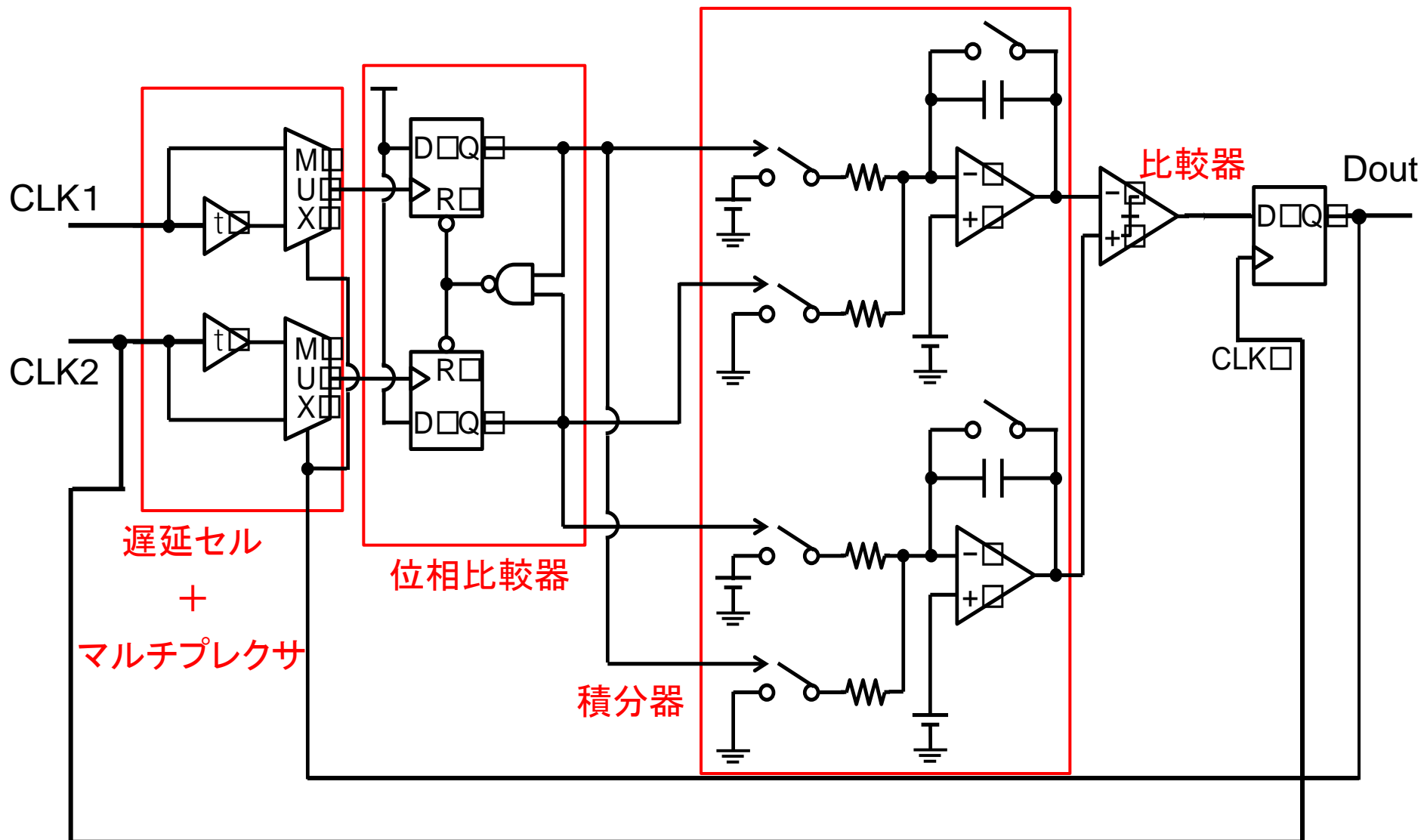


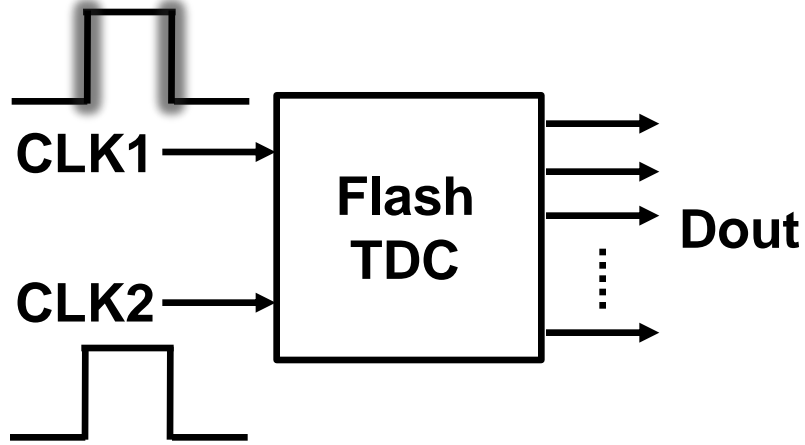
高調波はノイズフロアに埋もれてしまっている



後段の回路の影響！？

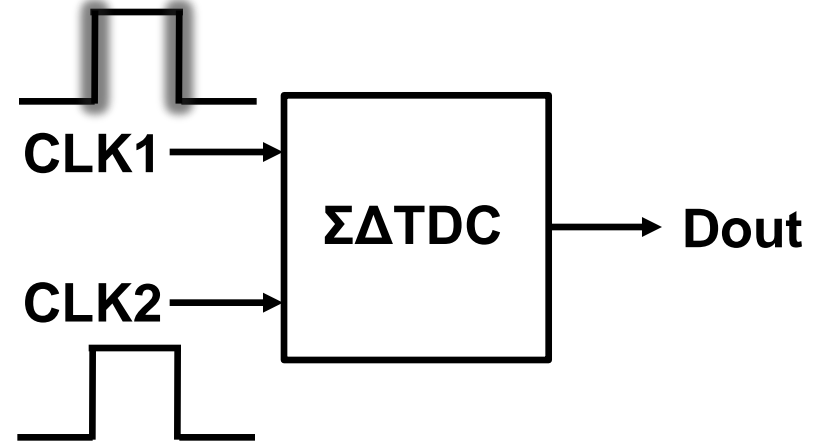
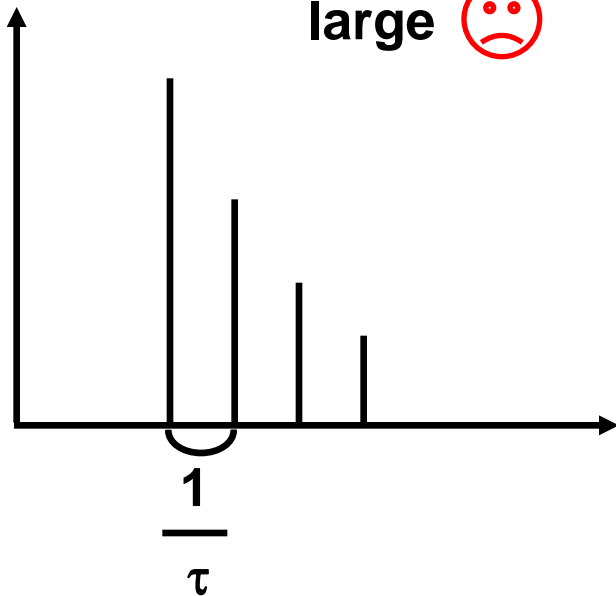
# 設計した $\Sigma\Delta$ TDC回路





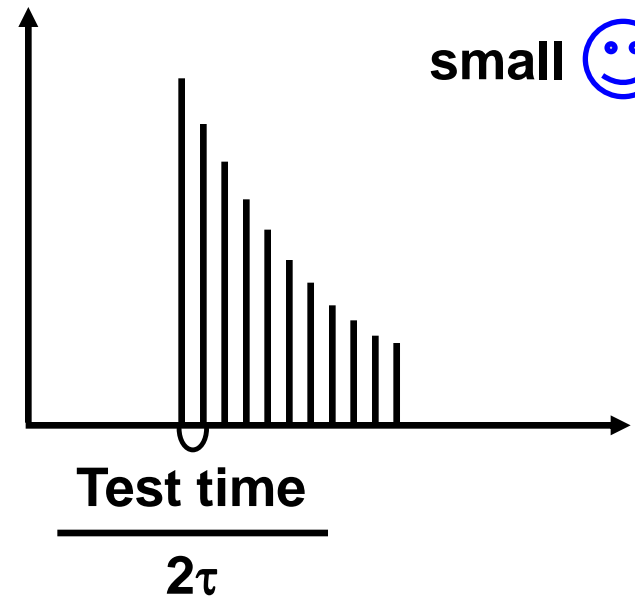
Resolution =  $\tau$

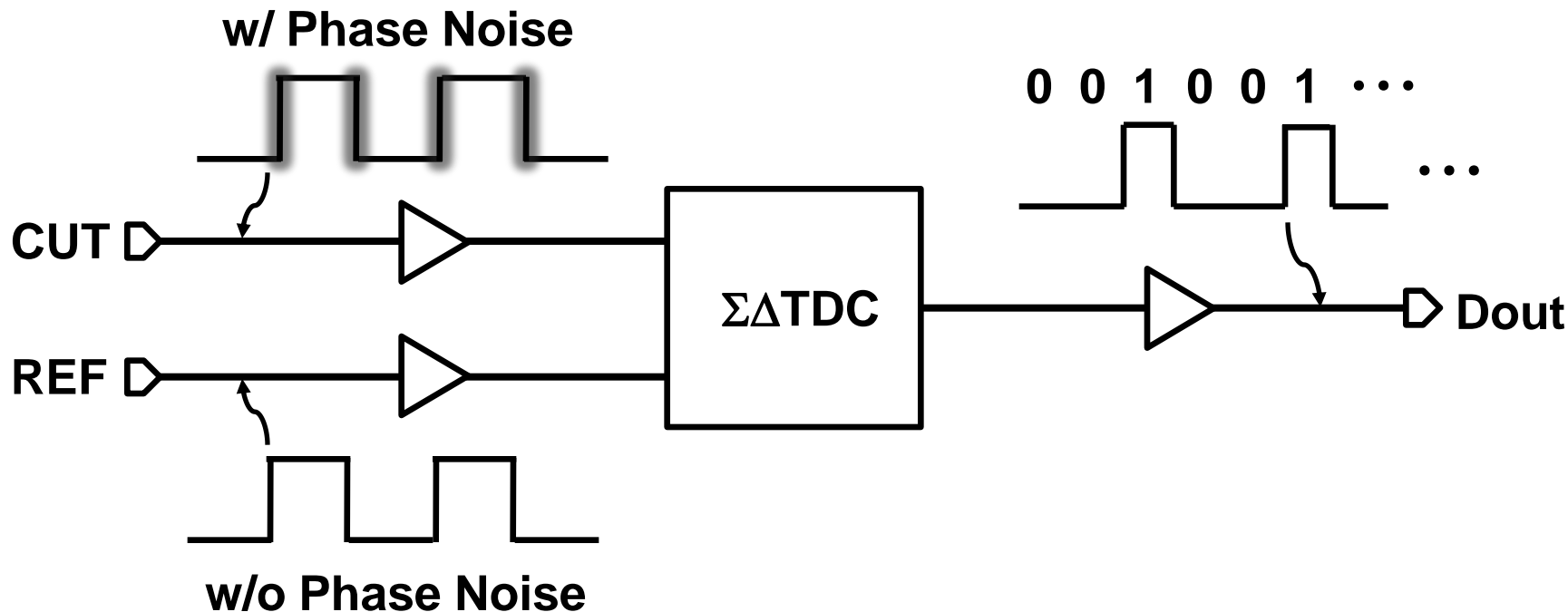
large 😞



Resolution =  $\frac{2\tau}{\text{Test time}}$

small 😊





シミュレーション条件

プロセス	180nm CMOS	
遅延素子	500ps	
入力周波数	10.24MHz	
位相ノイズ	単一正弦波	10kHz
	正弦波合成	10kHz, 50kHz
データ点数	4096	

- simと実機との誤差は何が予想できる？
- P16の通り線形性があるというが、実機ではどうなる？
- 実機で入力に意図的にノイズを与えるにはどのようにする？
- 大澤との違いは？シミュレーションソフトによる違いは？