

排他的制御を用いた単一インダクタ 2 出力 DC-DC スイッチング電源の実験検証

○趙峰, 小堀康功, 李慕容, 呉ジュ, 権力, 朱秋霖, シャイフル ニザム モハイヤ (群馬大学)
小田口貴宏, 山口哲二, 上田公大 (AKM テクノロジー),
松田順一 (旭化成パワーデバイス) 高井伸和 小林春夫 (群馬大学)

キーワード: スイッチング電源, 降圧/昇圧型コンバータ, 単インダクタ 2 出力, 擬似 $\Delta\Sigma$ 変調
(Switching Converter, Buck/Boost Converter, SIDO Converter, Quasi Delta-Sigma Modulation)

1. はじめに

多くの電子機械には多数の DC 電源が設けられ、小型・軽量・省電力化に向けて研究開発が進められている。スイッチング電源ではインダクタの占める割合も大きく、その削減手法として 1 個のインダクタにより多数の直流電圧を出力するシングルインダクタ・マルチ出力 SIMO 電源¹⁾²⁾³⁾が研究報告されつつある。現状、2 出力 SIDO (Single Inductor Dual Outputs) 電源に関する報告が多く、我々も新方式のシミュレーション結果を報告してきた。

本報告では、降圧型および昇圧型 SIDO 電源の動作原理とシミュレーション結果、および実装結果を報告する。

2. 降圧型 SIDO 電源

〈2・1〉電源構成と基本動作 開発した降圧型 SIDO 電源の構成を図 1 に、その原理動作波形を図 2 に示す。図 1 において、上部電源の出力電圧 V_{o1} は、下部電源出力 V_{o2} に対して高めの電圧である。図 1 において、実線はスイ

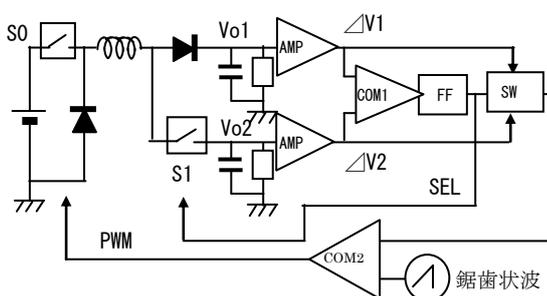


図 1 降圧形 SIDO 電源の構成

チ S_0 を制御する PWM 信号が「H」の期間で ON 状態にある。このときインダクタにはエネルギーが充電されるとともに、選択された電源にも電流供給される。PWM 信号が「L」の期間には、インダクタは選択された電源にのみ電流を供給する。電源の選択は、スイッチ S_1 の ON/OFF により選択され、SEL 信号に依存する。

次に電源選択の動作原理を、図 2 により説明する。2 つ

の電源出力の誤差電圧は、誤差電圧増幅器 AMP により増幅され、比較器 COMP1 に入力され比較される (COMP 信号)。比較結果は、次の制御周期の開始時に次段のフリップフロ

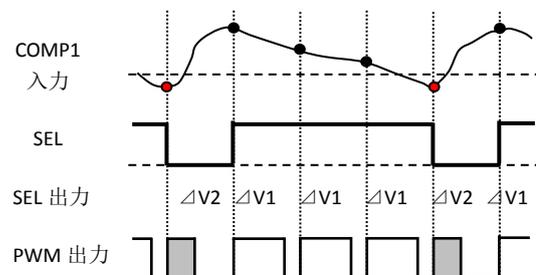


図 2 動作波形図

ップ FF にて保持され、選択信号 SEL となる。ここで電源の制御は、通常 電圧降下したときのみ必要電流を PWM で供給制御される。したがって AMP 出力 ΔV は、電圧降下の大きい電源が選択される。この結果、SEL 信号により PWM 信号とスイッチ S_1 を制御する。2 電源の制御比率は、負荷電流やコンデンサにより変動する。

以上の動作において、常に誤差電圧の大きい電源が優先的に制御される。したがって、両電源の出力電圧リップルは基本的に同等レベルとなる。また、負荷応答特性では、過度時の電源が優先的に選択制御されることより、交互制御とは異なり、通常の連続制御と同等のレギュレーション性能が得られる。この場合、自己のレギュレーション (セルフレギュレーション) は大きくなるが、優先的に制御されることより、結局、他方の電源のクロス・レギュレーションも同等レベルとなる。

〈2・2〉シミュレーション結果 表 1 に、主なパラメータを示す。入力電圧 $V_i=9.0V$ DC に対して、出力電圧を $V_{o1}=6.0V$ 、 $V_{o2}=3.0V$ に設定し、定常負荷電流をそれぞれ $I_{o1}=I_{o2}=0.5A$ とした。

図 3 に負荷変動時のレギュレーション特性を示す。負荷電流の切り替えは、2 倍の $0.5A$ に切り替えている。同図において、赤実線矢印のシュートがセルフ・レギュレーション、

青破線矢印がクロスレギュレーションである。いずれも同等レベルであることが確認できる。

なお、負荷電流比が $I_{o1} : I_{o2} = 5 : 1$ のとき、定常リプル波形は図4となり、制御回数比率もほぼ同等となる。

表1 降圧型使用パラメータ

V_i	9.0V
V_{o1}	6.0V
V_{o2}	4.0V
L	20 μ H
C	200 μ F

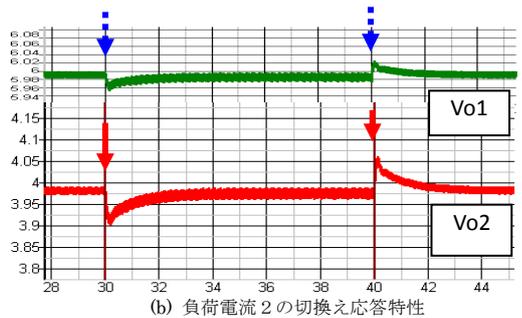
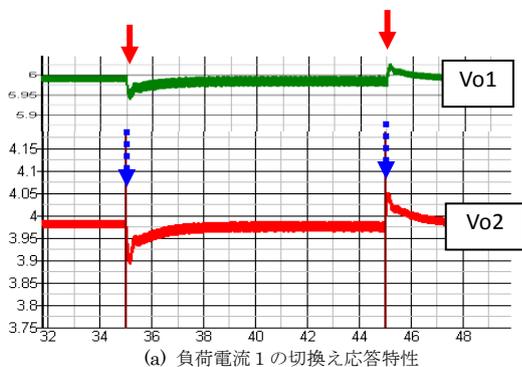


図3 降圧型SIDO負荷応答特性

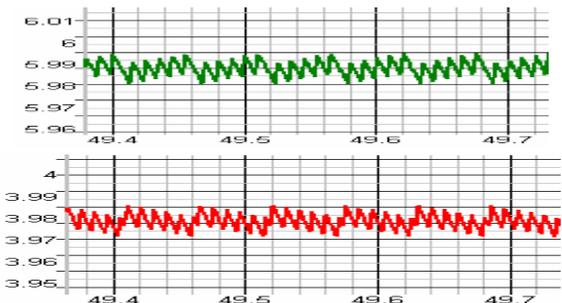


図4 出力電圧リプル特性

3. 昇圧型SIDO電源

〈3-1〉電源構成と基本動作 昇圧型SIDO電源の構成を図5に示す。基本的な構成は、共通電源部(L, S0)以外は図1の降圧型と類似である。したがって、その基本動作も同等であり、割愛する。

〈3-2〉シミュレーション結果 図6に、各電源の負荷変動時の出力電圧リプル波形を示す。負荷電流は各々 $I_o=0.5$

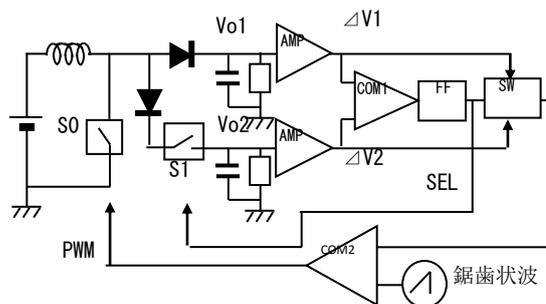


図5 昇圧型SIDO電源の構成

／0.25Aであり、電圧リプルはセルフ／クロスレギュレーション共に、電源1では ± 50 mVop以下、電源2では調整不十分で ± 80 mVopとやや大きい。今後に微調整する予定である。

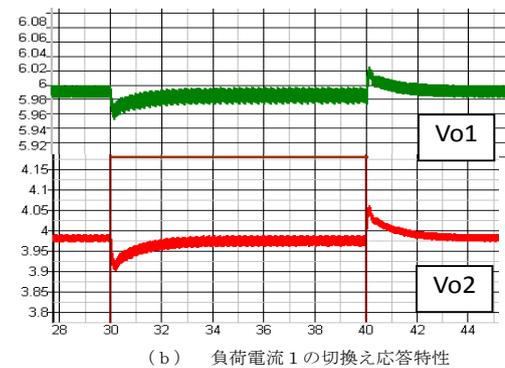
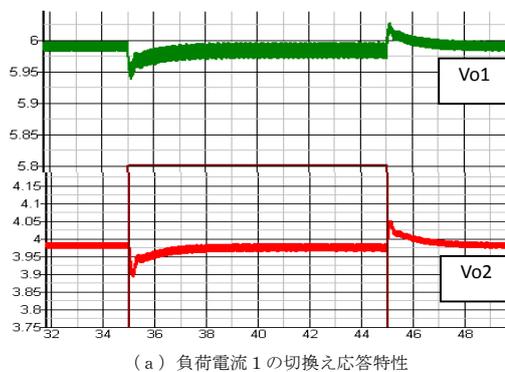


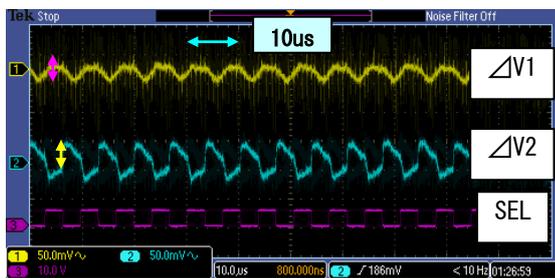
図6 昇圧型SIDO負荷応答特性

4. 降圧型 S I D O 電源の実装結果

表 2 降圧型実装パラメータ

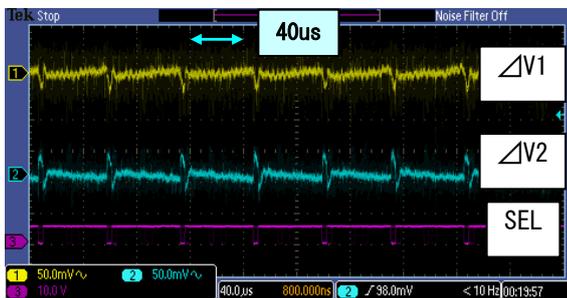
Vi	12V
Vref	5.84V
Vref2	3.83V
L	63uH
C	470uF
F _{PWM}	300KHz

実装した降圧型 SIDO 電源のパラメータを表 2 に、負荷条件に対する出力電圧リプルおよびセルフ/クロス・レギュレーション結果を表 3 に示す。図 7・図 8 に、負荷電流



$$\alpha = I1/I2 = 1.12A/0.74A = 1.5$$

図 7 降圧型実装 定常リプル 1



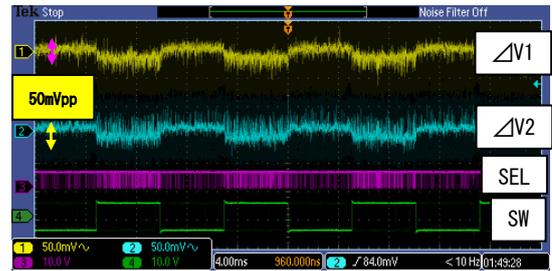
$$\alpha = I1/I2 = 1.12A/0.12A = 9.3$$

図 8 降圧型実装 定常リプル 2

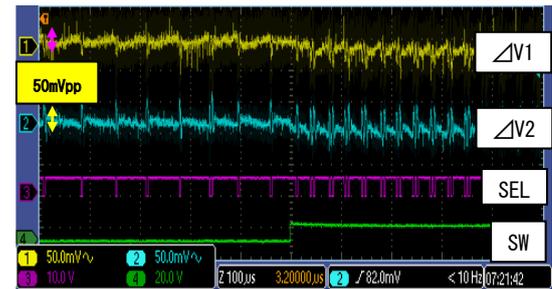
比に対する定常リプル波形を示す。電流比に応じて SEL 信号の周期 TSEL とデューティ DSEL が変化し、図 7 では電流比 $\alpha = 1.5$ で TSEL = 2 · TPWM、DSEL = 0.5、図 8 では $\alpha = 9.3$ で TSEL = 16 · TPWM、DSEL = 0.1 である。負荷電流比により定常リプルはわずかに変動するが、 $\Delta V1 \approx 60mVpp$ 、 $\Delta V2 = 35mVpp$ である。SEL 信号の周期は T = 70us であり、ほぼ PWM 信号の 21 周期である。

次に負荷変動に対する出力電圧リプル、つまりセルフ・レギュレーションおよびクロス・レギュレーションの実測波形を図 9 に示す。図 9 (a) では、負荷切換え信号 SW に対する SEL 信号および出力リプル $\Delta V1$ 、 $\Delta V2$ を示す。測定条件として、負荷電流 1 を固定 (I1 = 1.12A) し、電流 2 を $I2 = 0.25A$ (I2 = 0.37A/0.12A) と切換え、SW 信号が H 期間で、負荷電流は増大している。電圧リプルの拡大波形を、図 9 (b)(c) に示す。電流変化に対してシュートは見られないが、電圧オフセットが発生している。このオフセット量は、

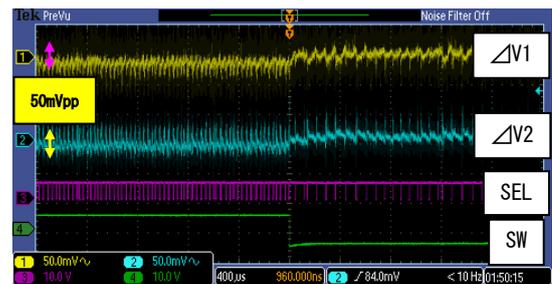
図 8 の電圧リプルと同量であり、類似の要因により発生していると考えられる。



(a) 全体レギュレーション特性



(b) 電源 1 負荷変化 (増加)



(c) 電源 1 負荷変化 (減少)

図 9 降圧型実装レギュレーション特性

表 3 実装条件と測定結果

	定常状態 1	定常状態 2	負荷変動前	負荷変動後
Vo1	5.84V	5.84V	5.84V	5.84V
Vo2	3.83V	3.83V	3.83V	3.83V
I1	1.12A	1.12A	1.12A	1.12A
I2	0.12A	0.74A	0.12A	0.37A
$\Delta Vout1$	35mV	35mV	40mV	30mV
$\Delta Vout2$	55mV	65mV	50mV	45mV

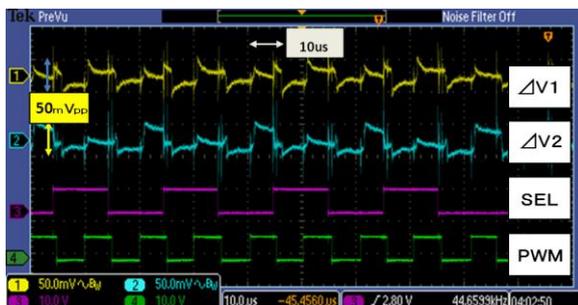
5. 昇圧型 S I D O 電源の実装結果

実装した昇圧型 SIDO 電源のパラメータを表 4 に、負荷条件に対する出力電圧リプルおよびセルフ/クロス・レギュレーション結果を表 5 に示す。図 10・図 11 に、負荷電流比に対する定常リプル波形を示す。電流比に応じて SEL 信号の周期 TSEL とデューティ DSEL が変化し、図 10 では電流比 $\alpha = 1.2$ で TSEL = 2 · TPWM、DSEL = 0.5、図 11 では電源 2 の負荷電流が変化し、 α

=1.2/0.61 で SEL 信号のデューティも変化していることが分かる。負荷電流比による定常リプルの変化は少なく、 $\Delta V1 \approx 60\text{mVpp}$ 、 $\Delta V2 = 80\text{mVpp}$ とやや大きく、今後にグランド周りのノイズ低減が必要である。負荷電流変化によりわずかにオフセットが出ているが、位相遅れ補償により改善できる。

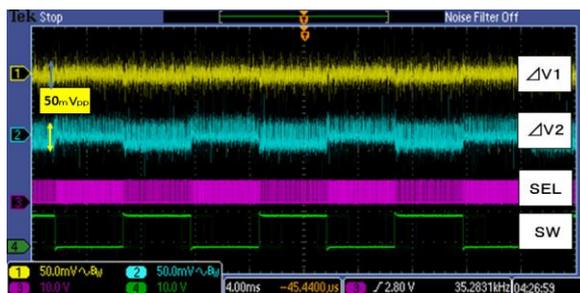
表 4 実装条件と測定結果

V_i	4.5V
V_{ref1}	5.95V
V_{ref2}	4.78V
L	44 μ H
C	940 μ F
F _{PWM}	100KHz

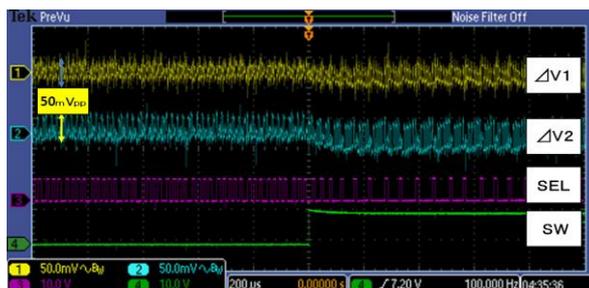


$$\alpha = I1/I2 = 0.27\text{A}/0.22\text{A} = 1.2$$

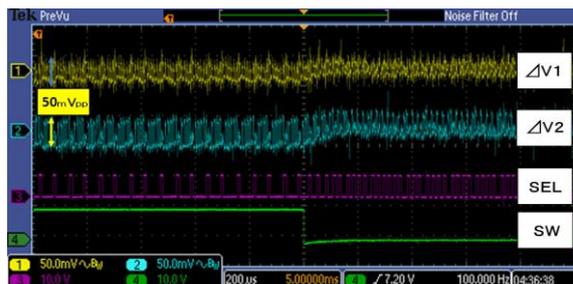
図 10 昇圧型実装 定常リプル



(a) 全体レギュレーション特性



(b) 電源 2 負荷変化 (増加)



(c) 電源 2 負荷変化 (減少)

図 11 昇圧型実装レギュレーション特性

表 5 実装条件と測定結果

	定常状態	負荷変動前	負荷変動後
V_{o1}	5.93V	5.93V	5.93V
V_{o2}	4.75V	4.75V	4.75V
I_1	0.27A	0.27A	0.27A
I_2	0.22A	0.22A	0.36A
ΔV_{out1}	60mV	55mV	65mV
ΔV_{out2}	80mV	75mV	85mV

6. まとめ

単インダクタ 2 出力 DC-DC コンバータにおいて、両電圧誤差を比較して次の周期の制御対象電源を選定して PWM 制御する、擬似 $\Delta\Sigma$ 変調方式 SIDO 電源を開発した。シミュレーションにより降圧型/昇圧型電源のリプル特性および負荷応答特性を確認した。

これに基づき、降圧型 SIDO 電源を実装評価し、負荷電流比 $\times 1.5$ 倍 ($I_1=1.12\text{A}$, $I_2=0.74\text{A}$) 時および 9.3 倍 ($I_1=1.12\text{A}$, $I_2=0.12\text{A}$) 時において、出力電圧リプル $\Delta V1=35\text{mVpp}$ および $\Delta V2=60\text{mVpp}$ を得た。また、負荷電流変化に対するセルフ/クロス・レギュレーション特性では、電圧シュートは見られないが、同量の電圧オフセットを確認した。今回はディスクリート配線による実装であり、また特性アジャストも不十分と思われる。今後、パターン基板に実装して性能改善を図っていく。

文 献

- (1) 小堀康功, 他, “単一インダクタンス 2 出力 DC-DC コンバータにおける新制御方式”, 電気学会栃木群馬研究会, 桐生 (2012 年 2 月)
- (2) Y. Kobori, et.al, ”Single Inductor Dual Output DC-DC Converter Design with Exclusive Control”, IEEE Asia Pacific Conference on Circuits and Systems, Kaohsiung, Taiwan (Dec. 2012).
- (3) 小堀康功, 他, 「擬似 $\Delta\Sigma$ 変調 単一インダクタ 2 出力 DC-DC スイッチング電源,」 電気学会 電子回路研究会, ECT-12-100 東京 (2012 年 12 月)