



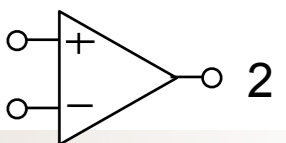
ヒステリシス制御 DC-DC SIMO電源 のシミュレーション結果

○長島辰徳、小堀康功、堺昂浩、田中駿祐（群馬大学）
小田口貴広、山口哲二、中西功、上田公大（AKMテクノロジー）
松田順一（AKMパワーデバイス）
高井伸和、小林春夫（群馬大学）

2012/12/18

Outline

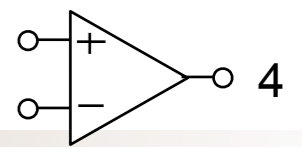
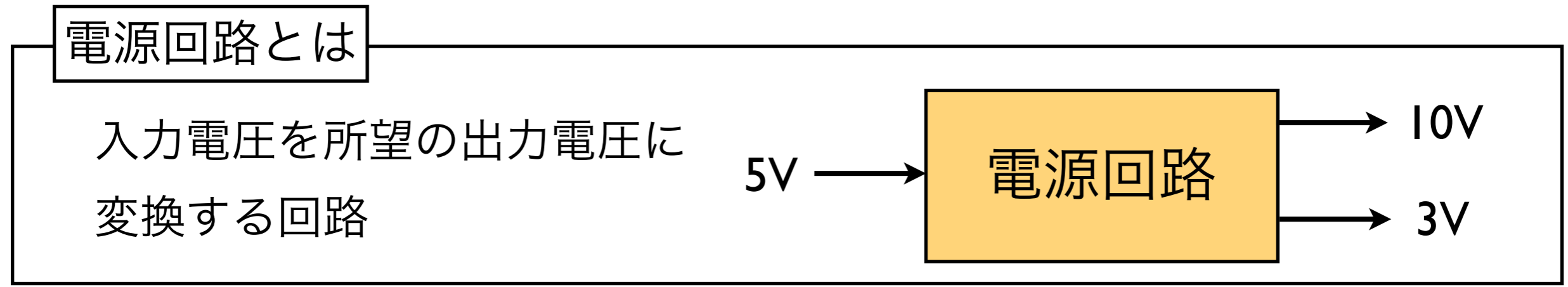
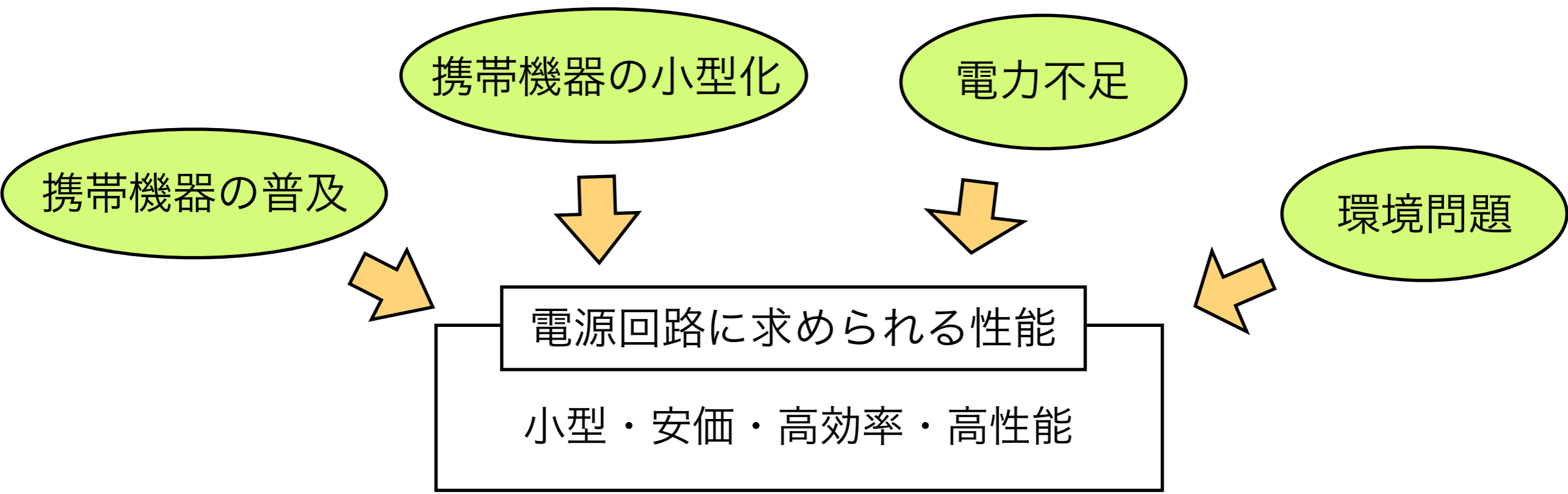
- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ



Outline

- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ

研究背景



研究目的

多出力電源回路

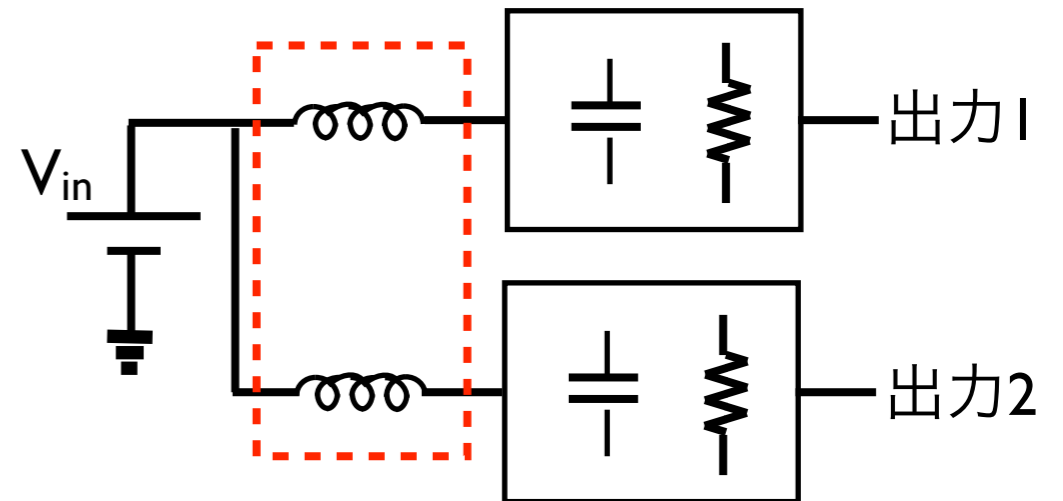
回路占有率の高いインダクタを削減

単一インダクタ多出力電源回路 (SIMO)

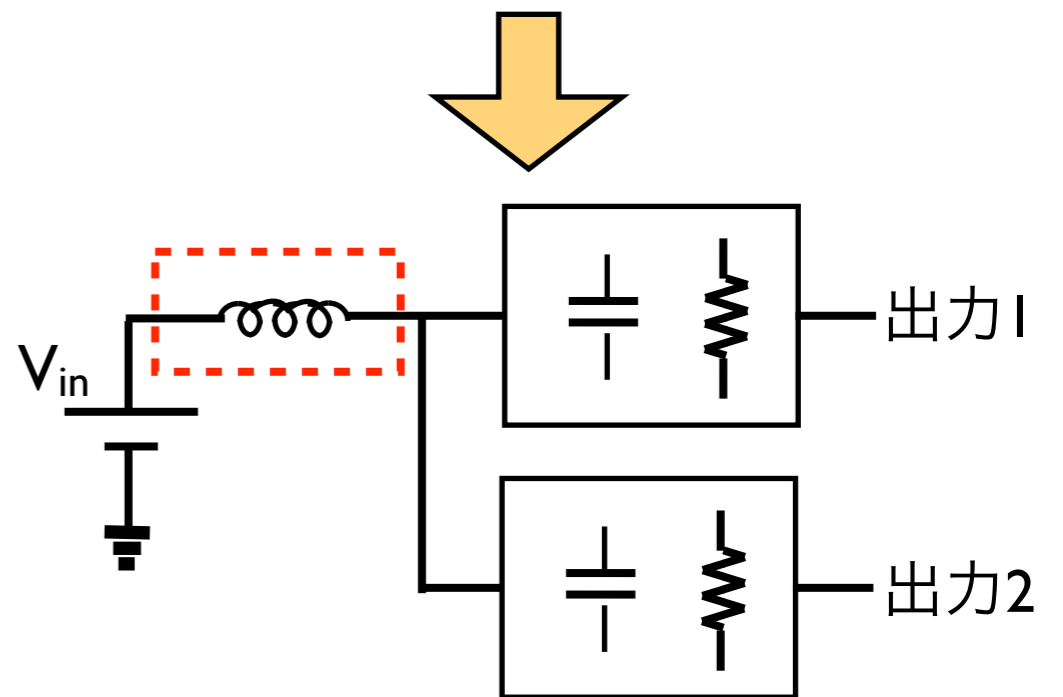
電源回路に求められる性能

小型・安価・高効率・高性能

SIMO
(Single Inductor Multi Output)

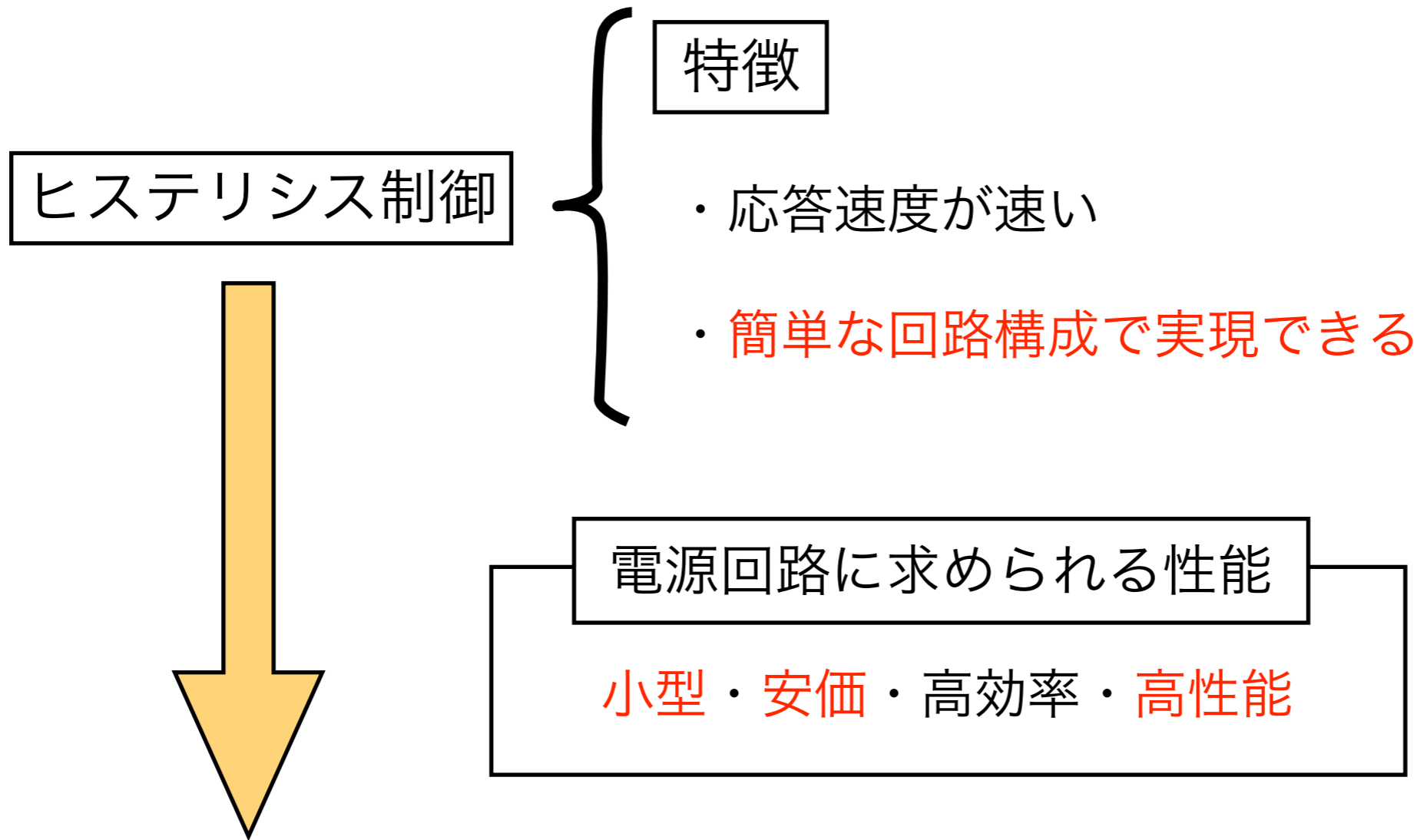


基本的な多出力電源回路



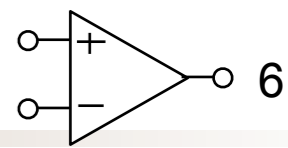
単一インダクタ多出力電源回路
(SIMO)

研究アプローチ



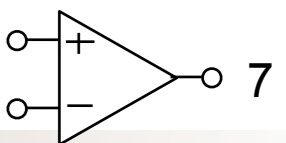
ヒステリシス制御を用いて

単一インダクタ多出力電源回路



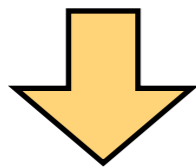
Outline

- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ



ヒステリシス制御単出力降圧型電源 (従来)

エラーアンプにより
基準電圧との誤差を増幅

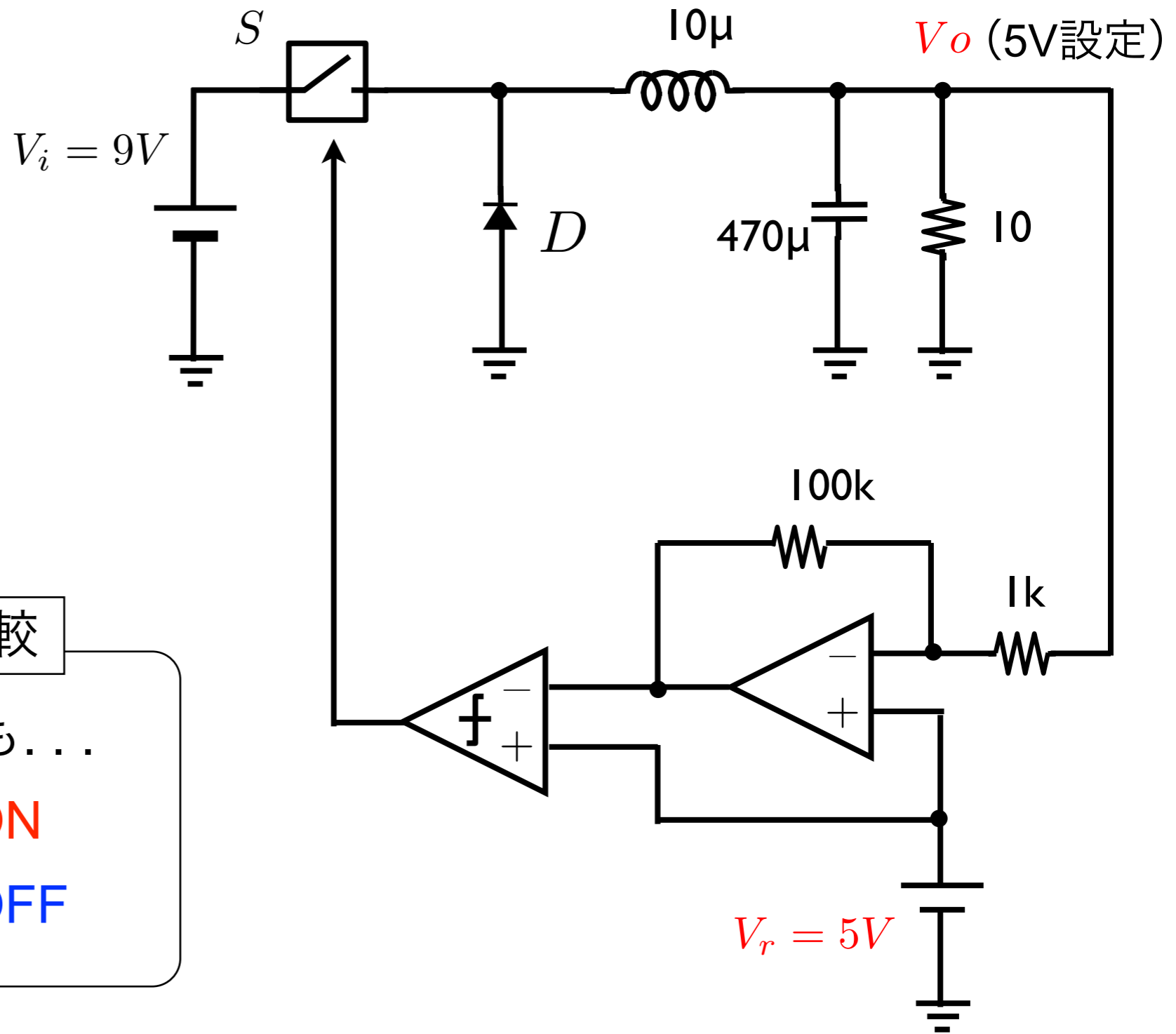


コンパレータによる電圧比較

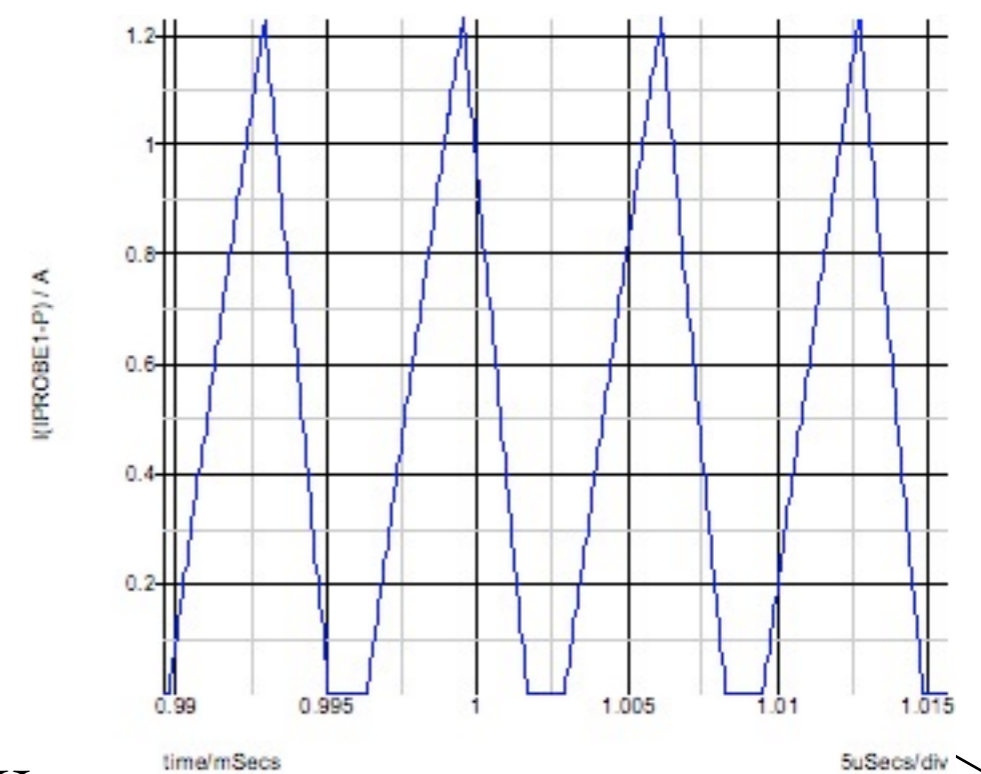
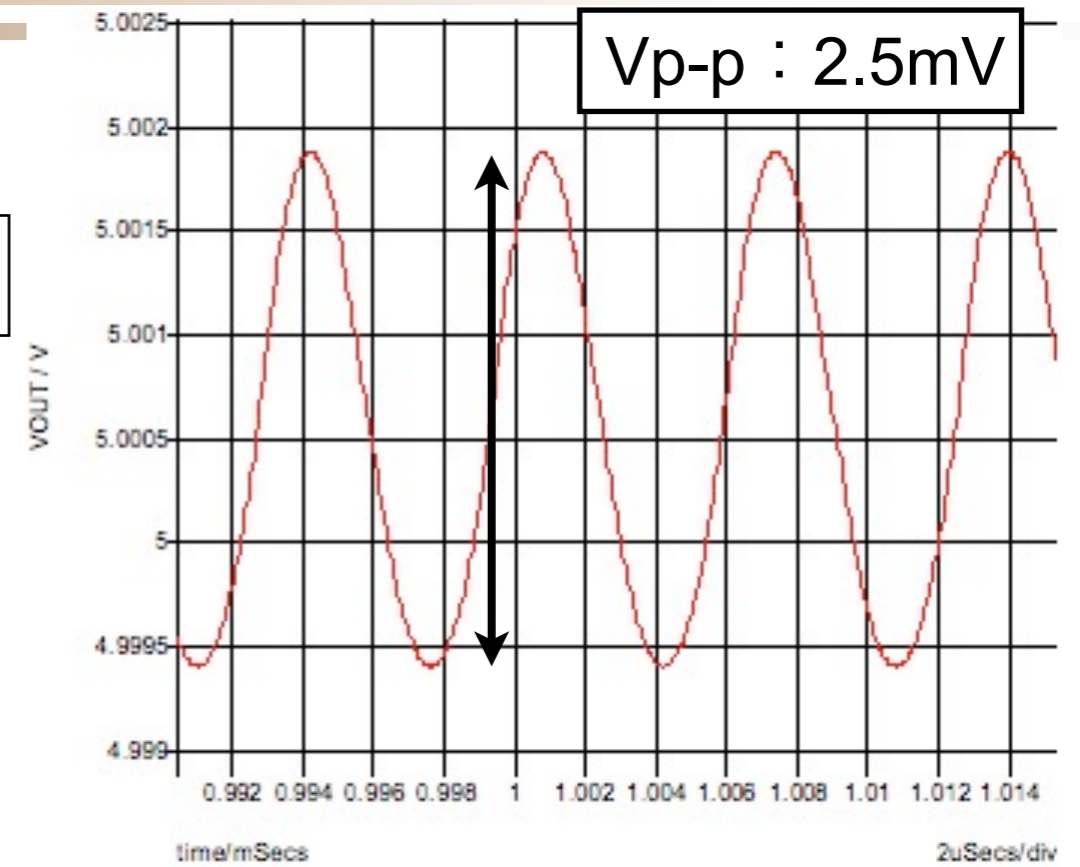
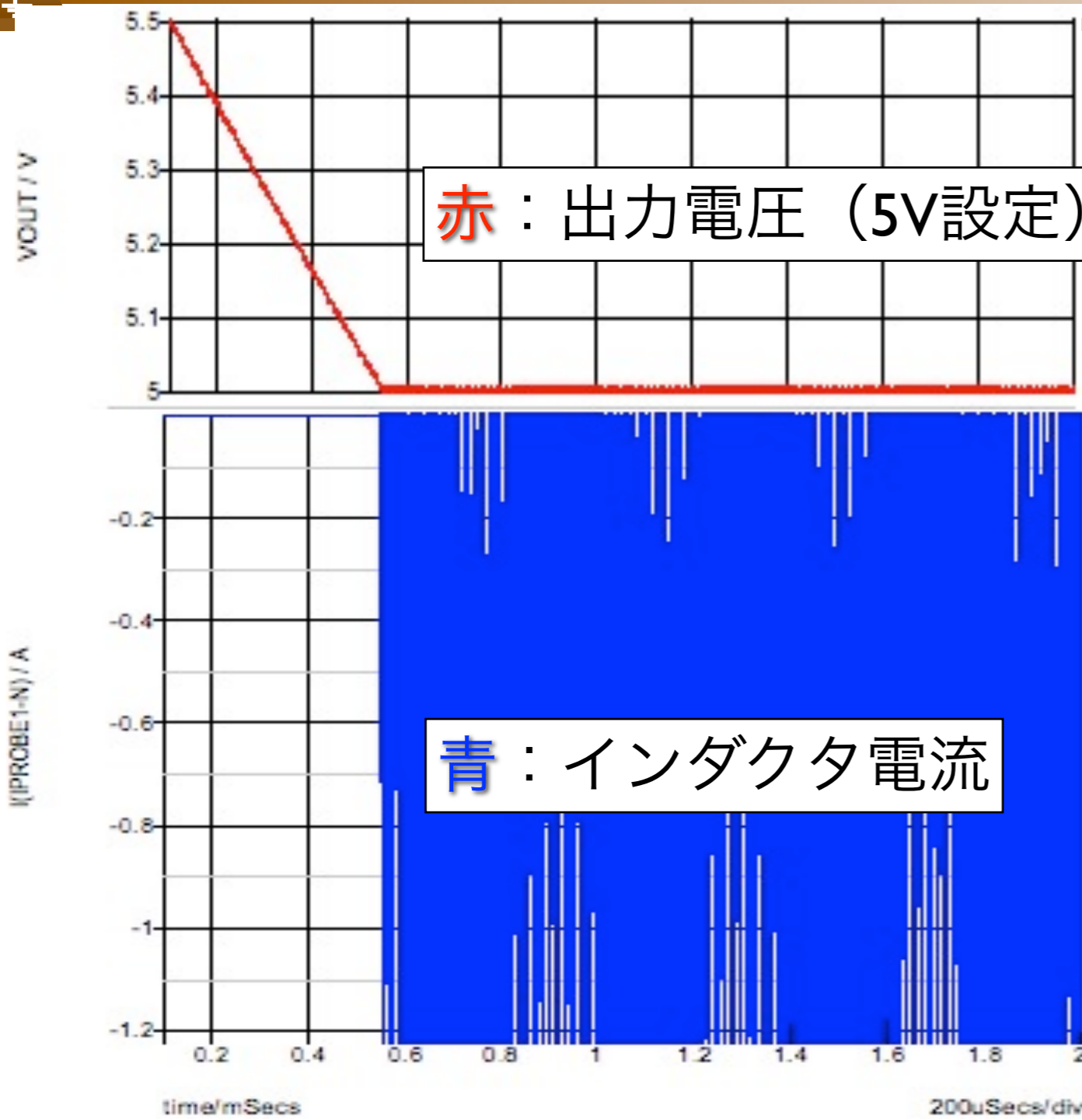
出力電圧が基準電圧よりも...

低下 → スイッチをON

上昇 → スイッチをOFF

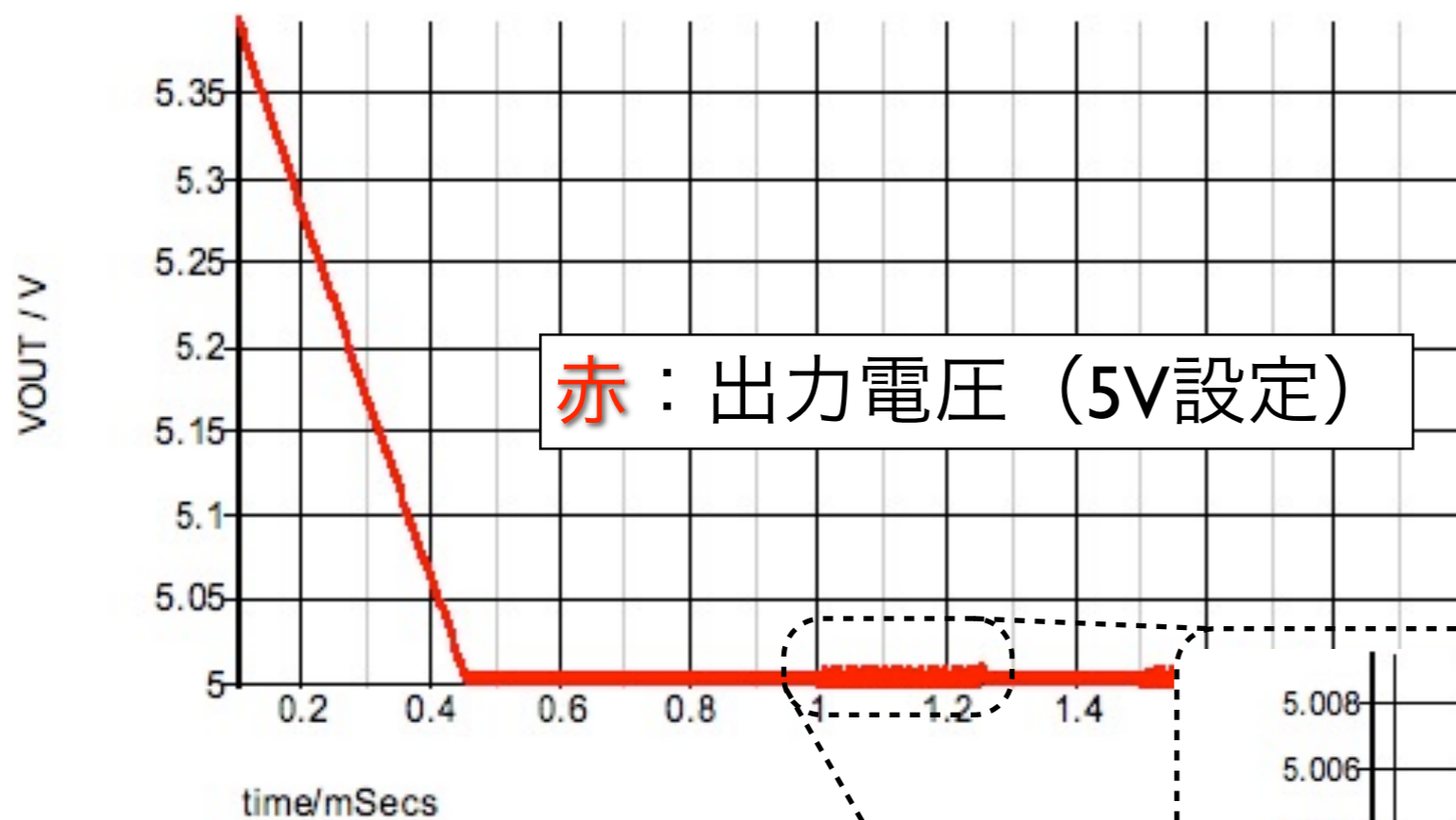


シミュレーション結果 (定常状態)



設定通りの出力動作

負荷応答特性

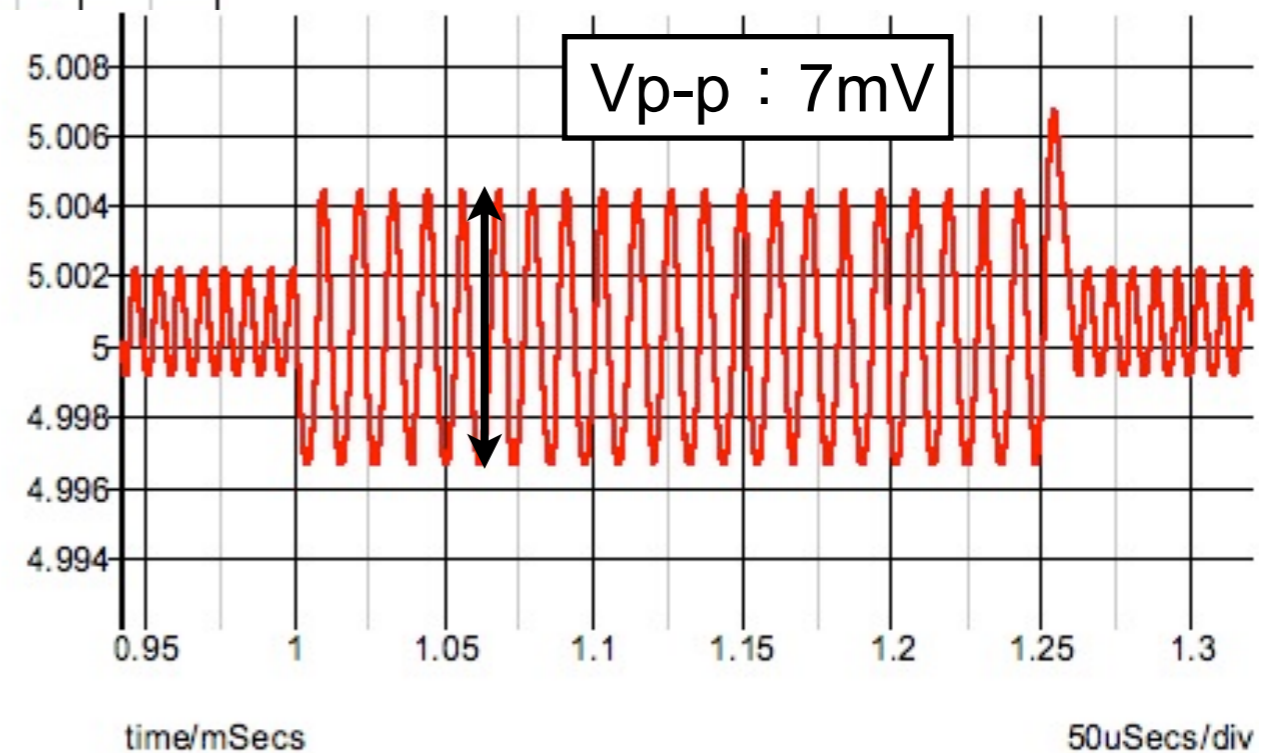


負荷電流

0.5A → 1.0A

(1.0ms~1.25ms)

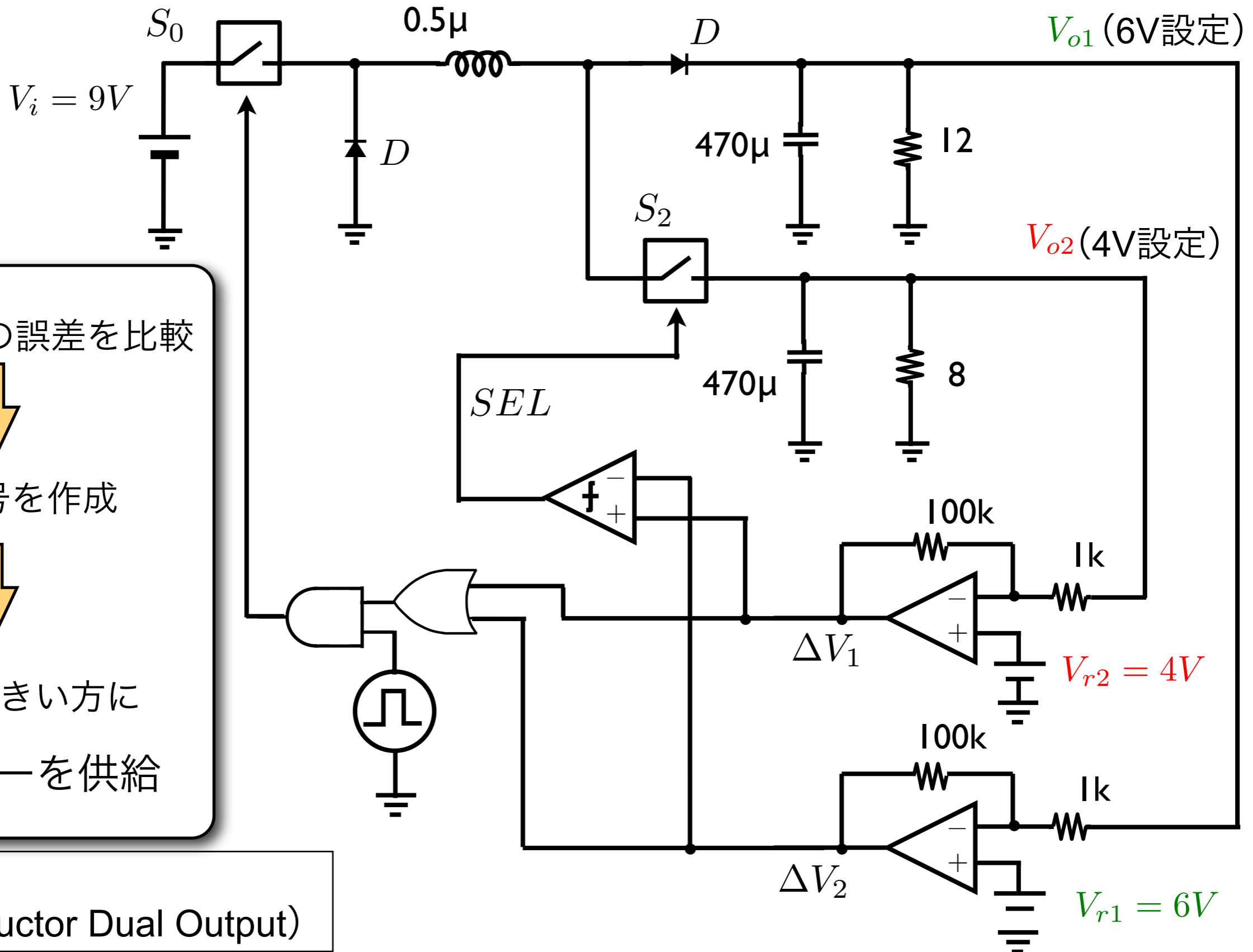
負荷変動に対する高速応答性



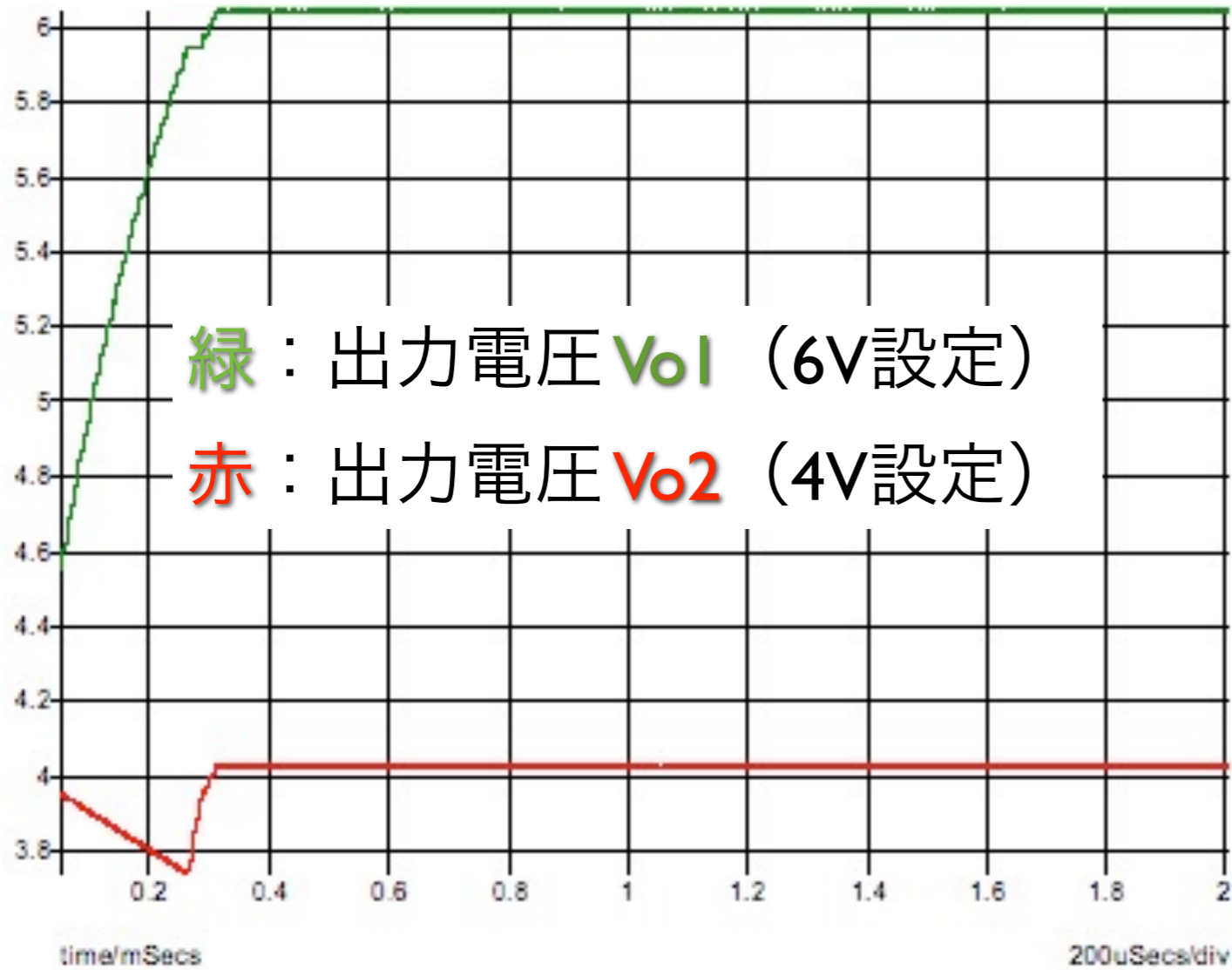
ヒステリシス制御降圧形SIDO電源 (提案)

基準電圧との誤差を比較
 ↓
 SEL信号を作成
 ↓
 誤差の大きい方に
 エネルギーを供給

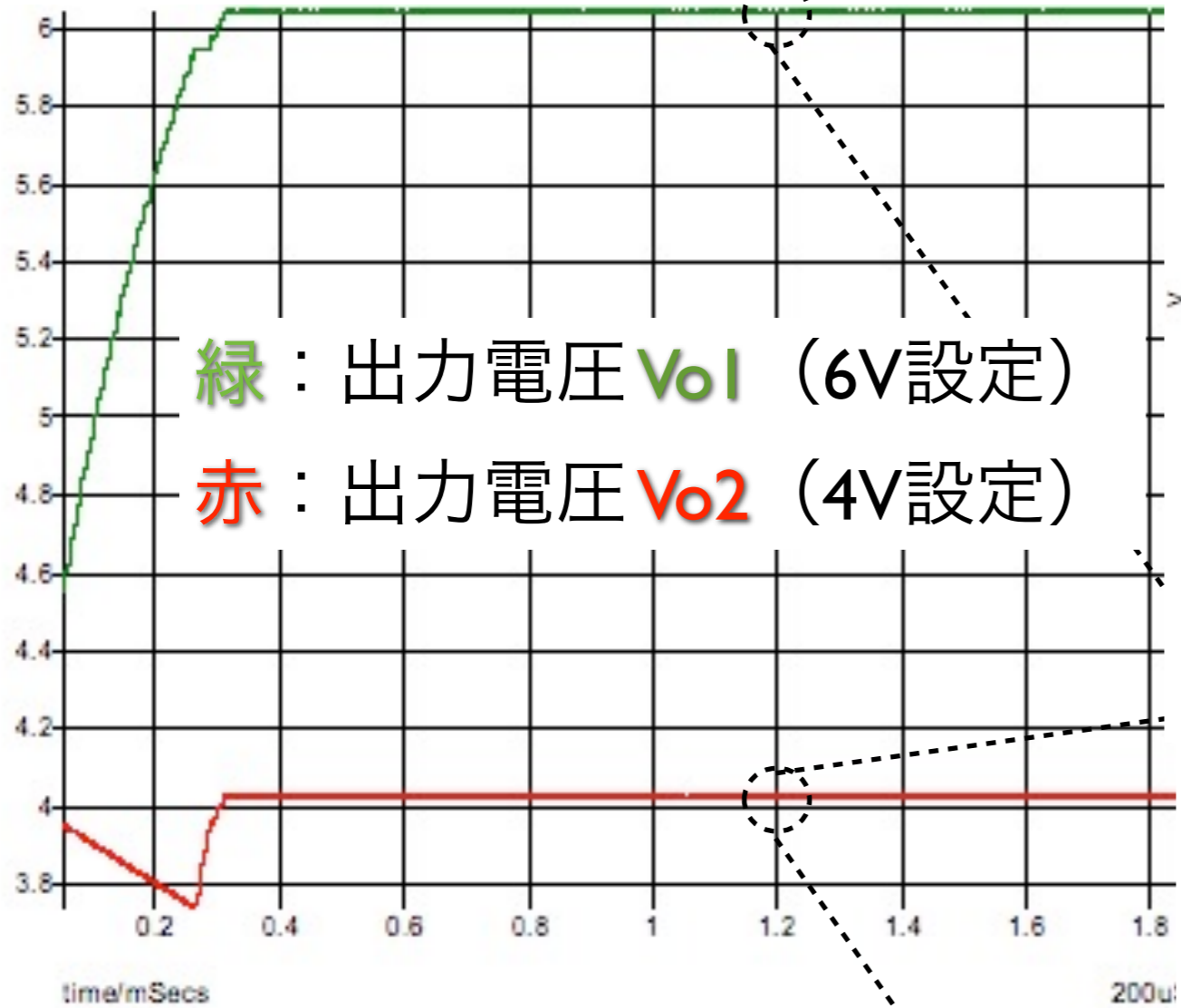
SIDO
 (Single Inductor Dual Output)



シミュレーション結果



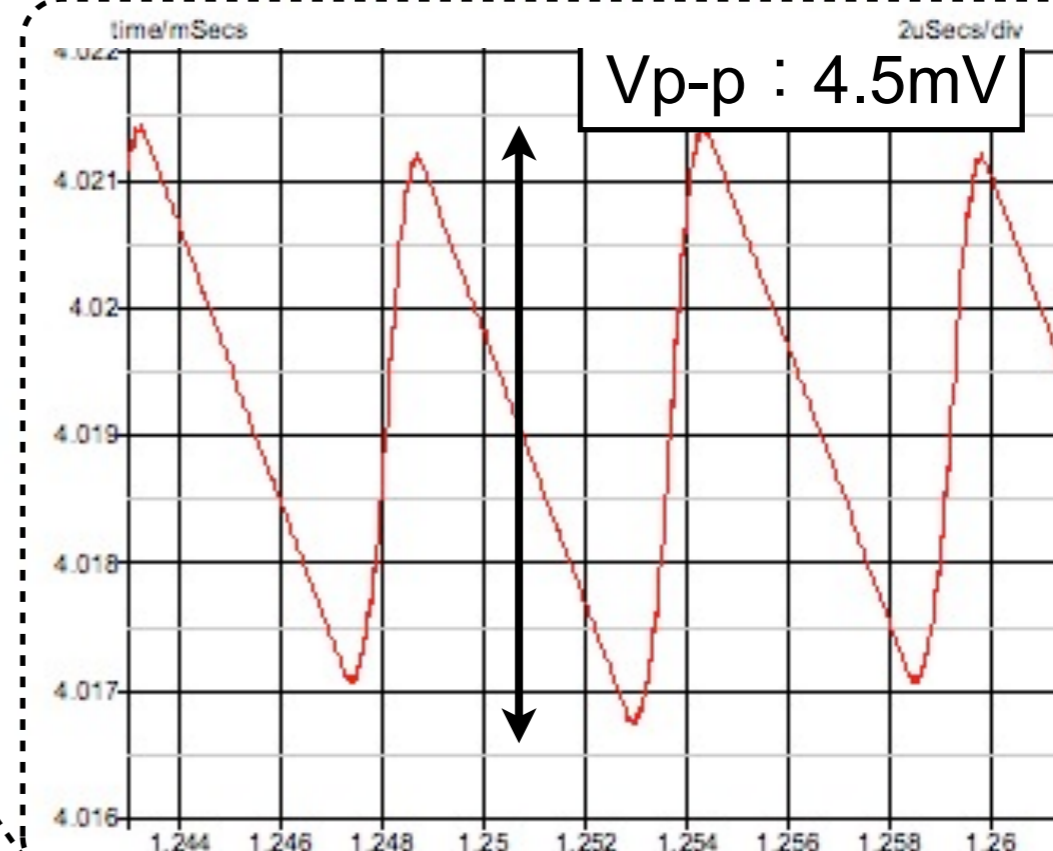
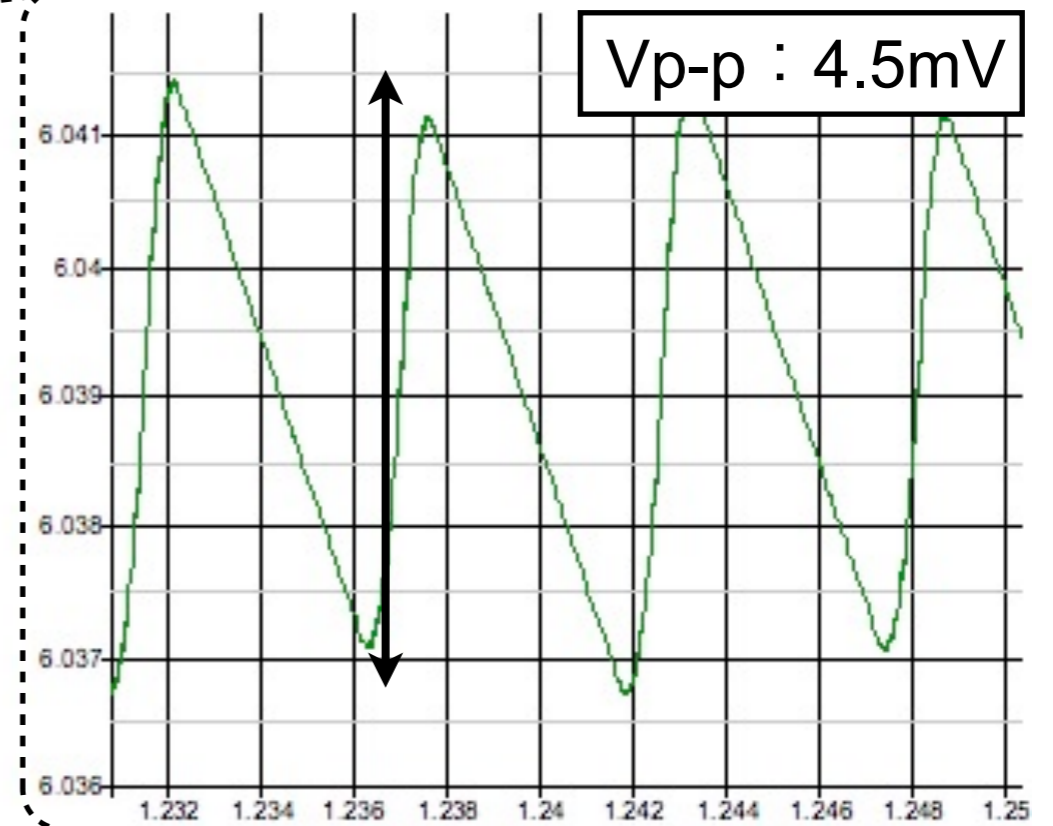
シミュレーション結果



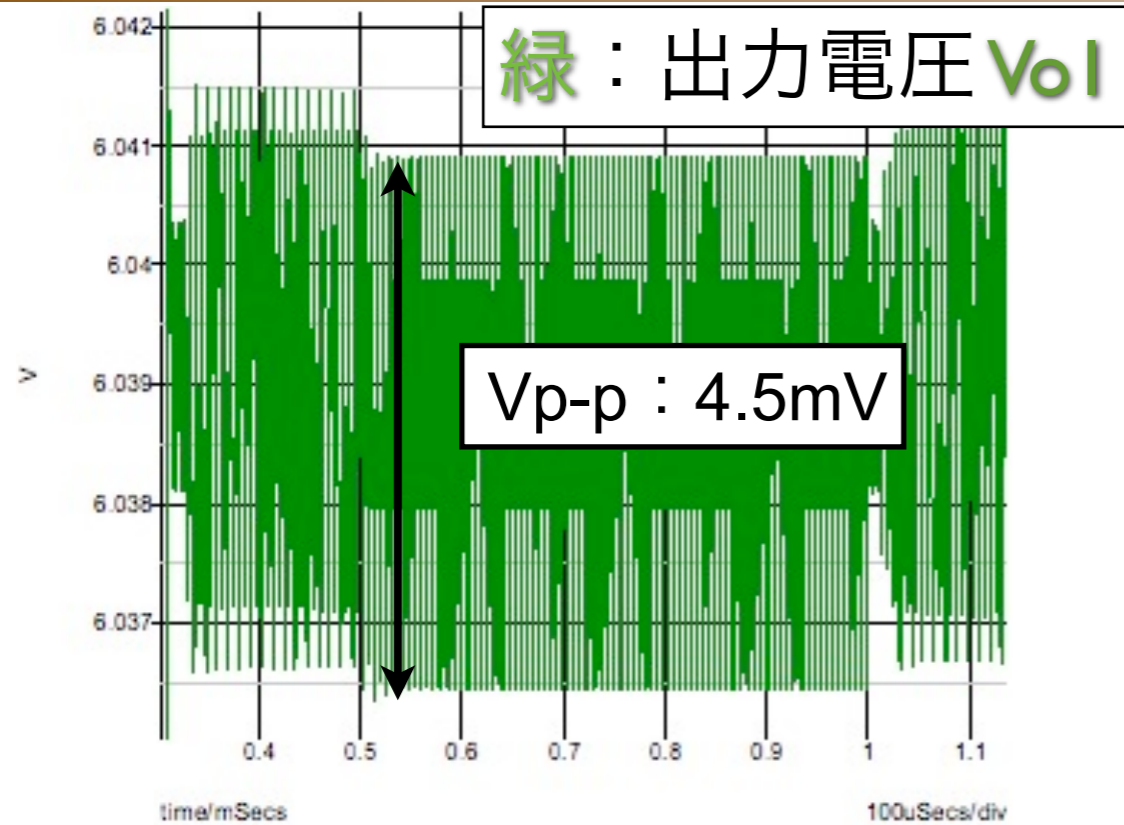
緑：出力電圧 V_{o1} (6V設定)
赤：出力電圧 V_{o2} (4V設定)

設定通りの出力動作

低出力電圧リップルを実現

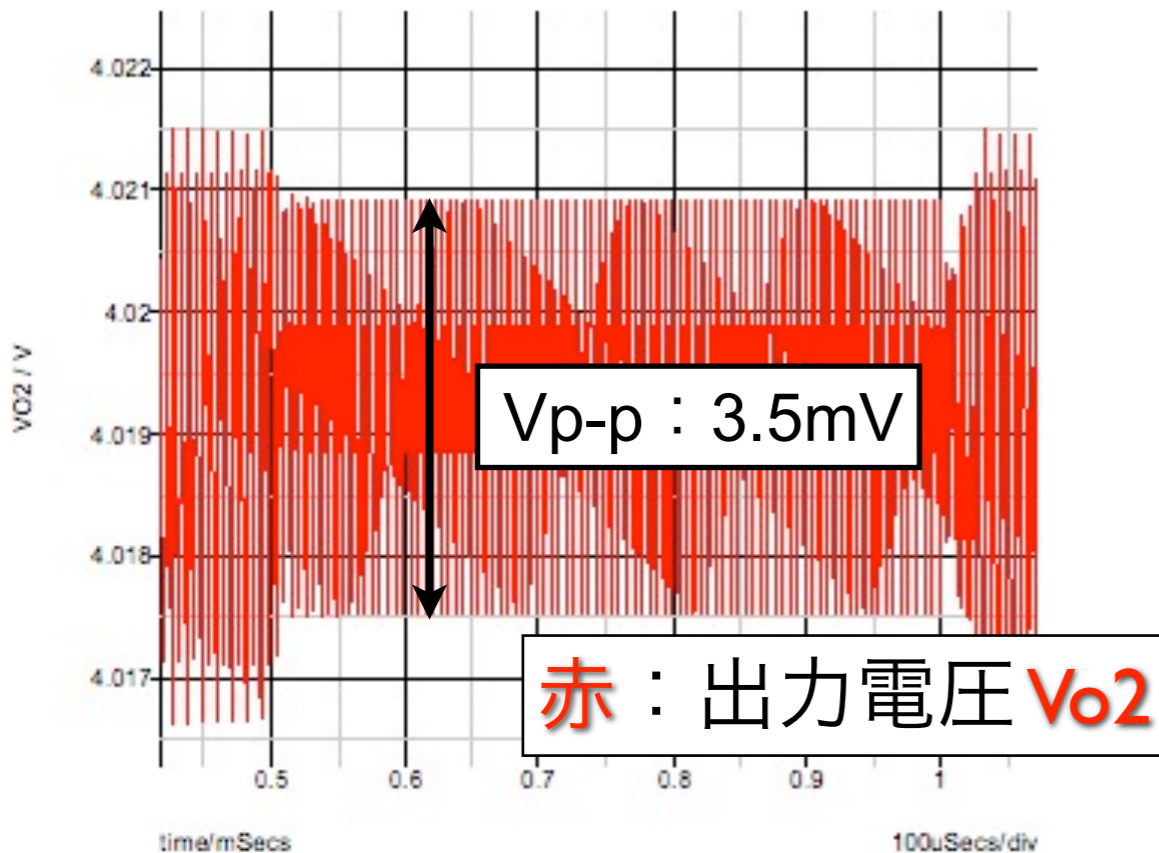


負荷応答特性



出力電圧 V_{o1} に負荷変動

負荷電流
 $0.5A \rightarrow 1.0A$
($1.0ms \sim 1.25ms$)



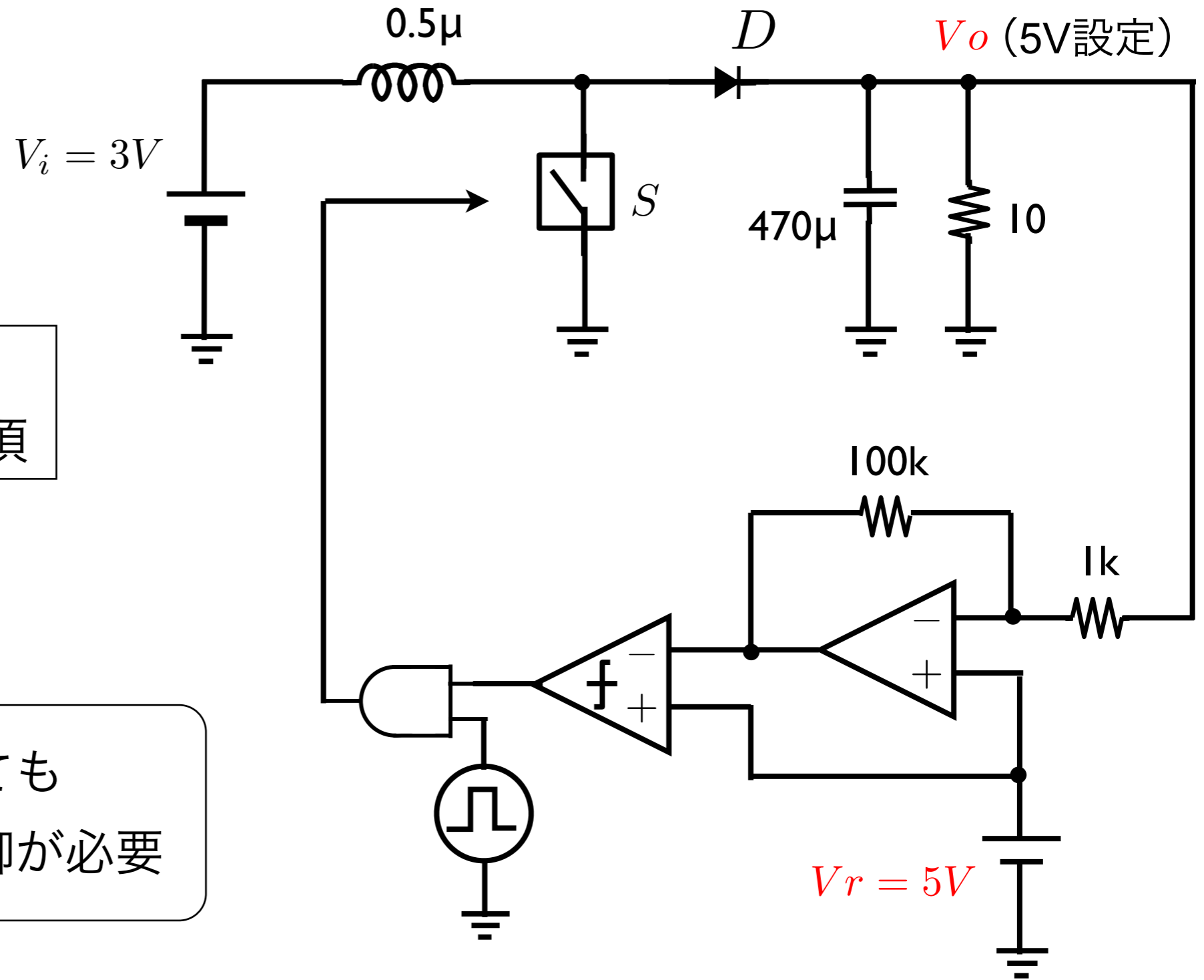
出力電圧 V_{o2} への影響が少なく

クロスレギュレーションが良好

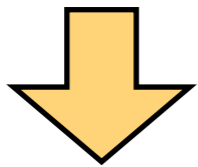
Outline

- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ

ヒステリシス制御単出力昇圧形電源 (従来)

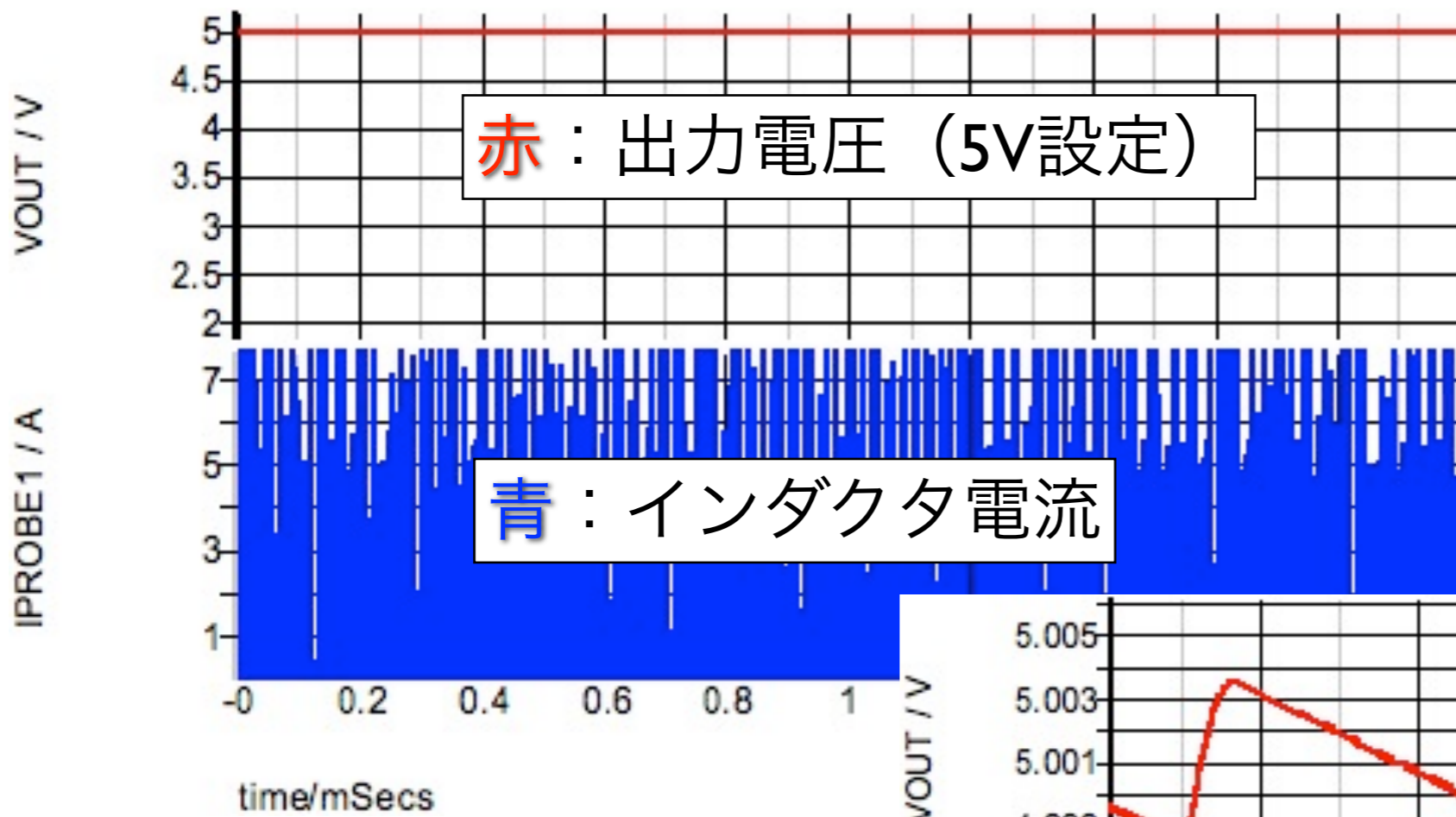


インダクタへの
チャージ期間が必須

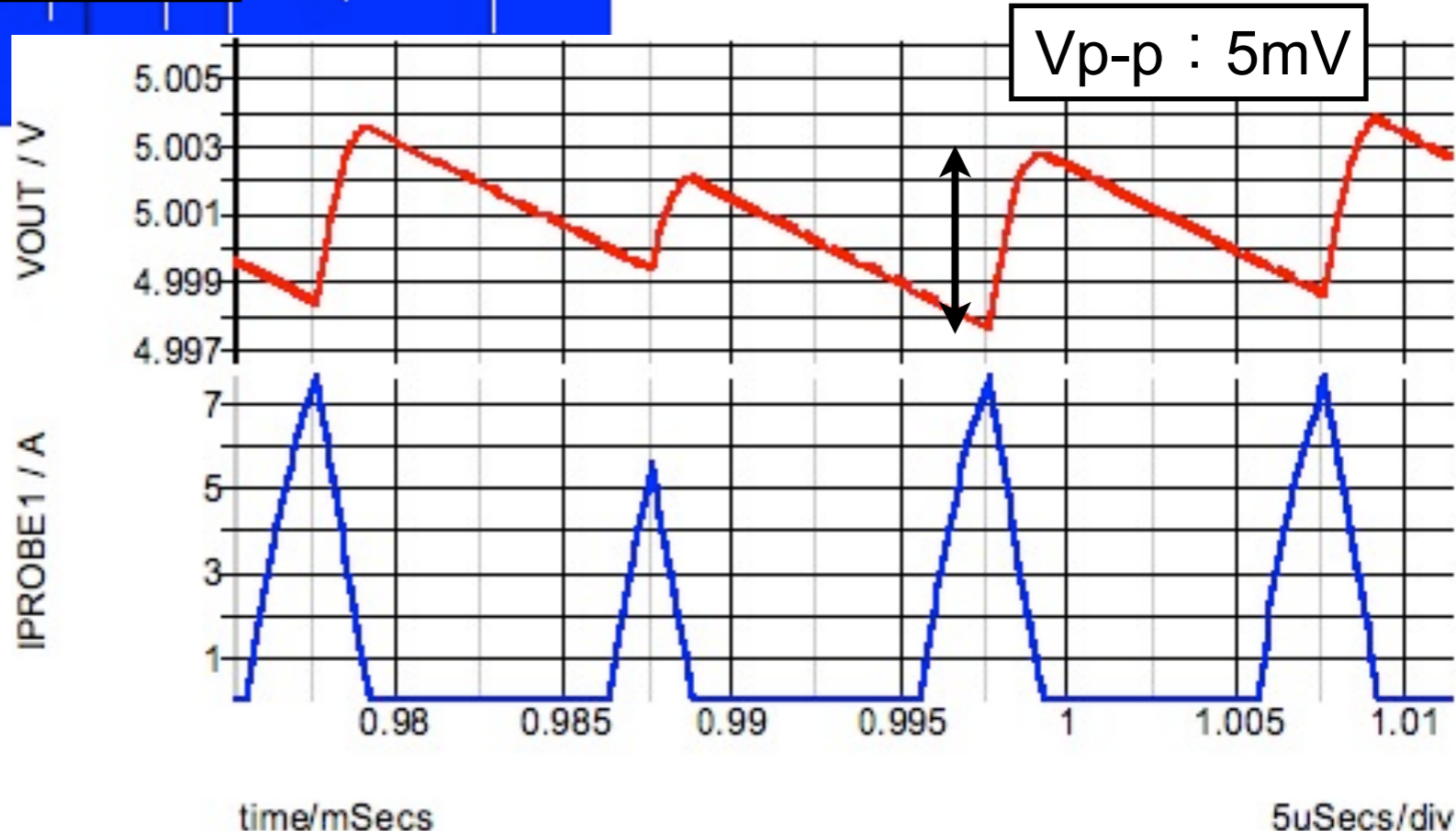


単出力電源においても
クロックによる制御が必要

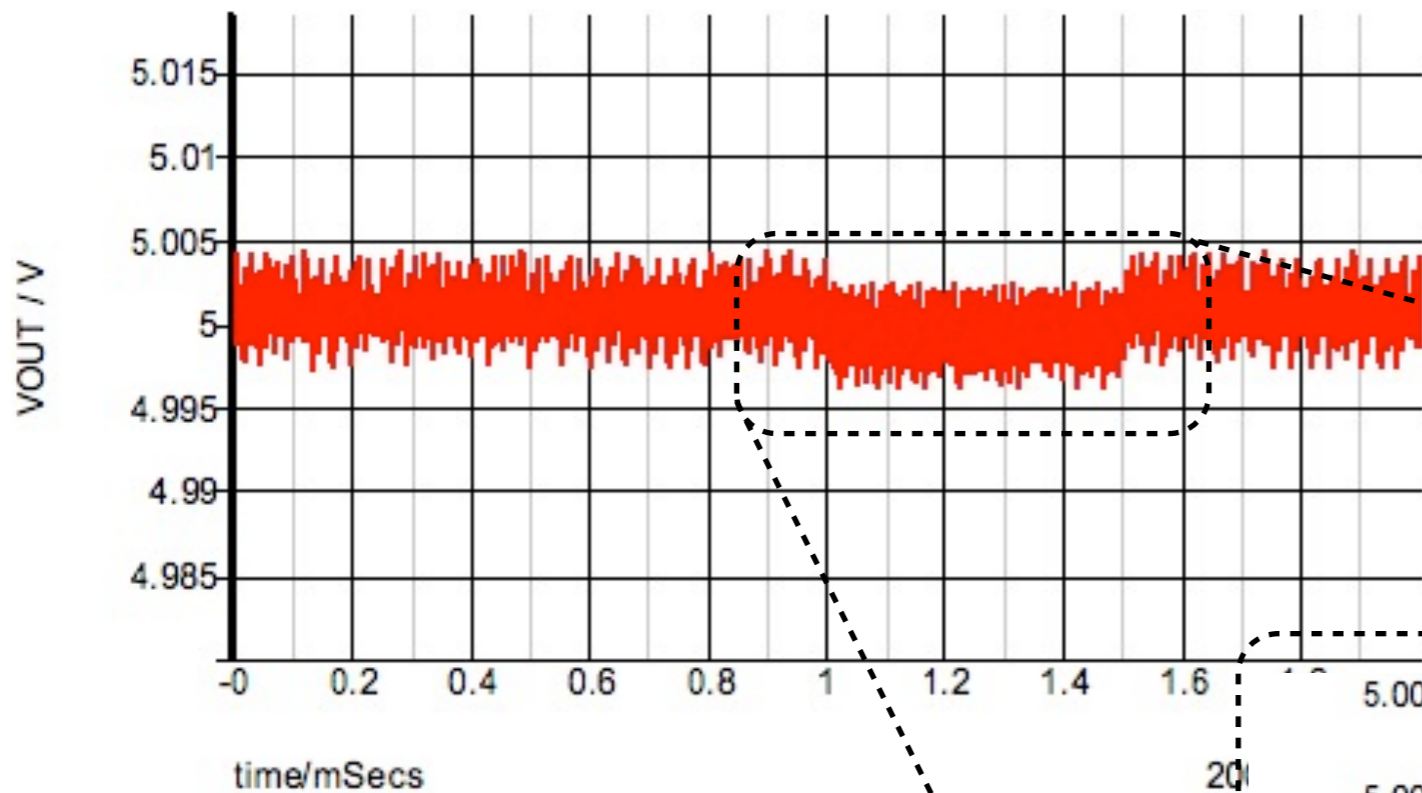
シミュレーション結果 (定常状態)



設定通りの出力動作



負荷応答特性

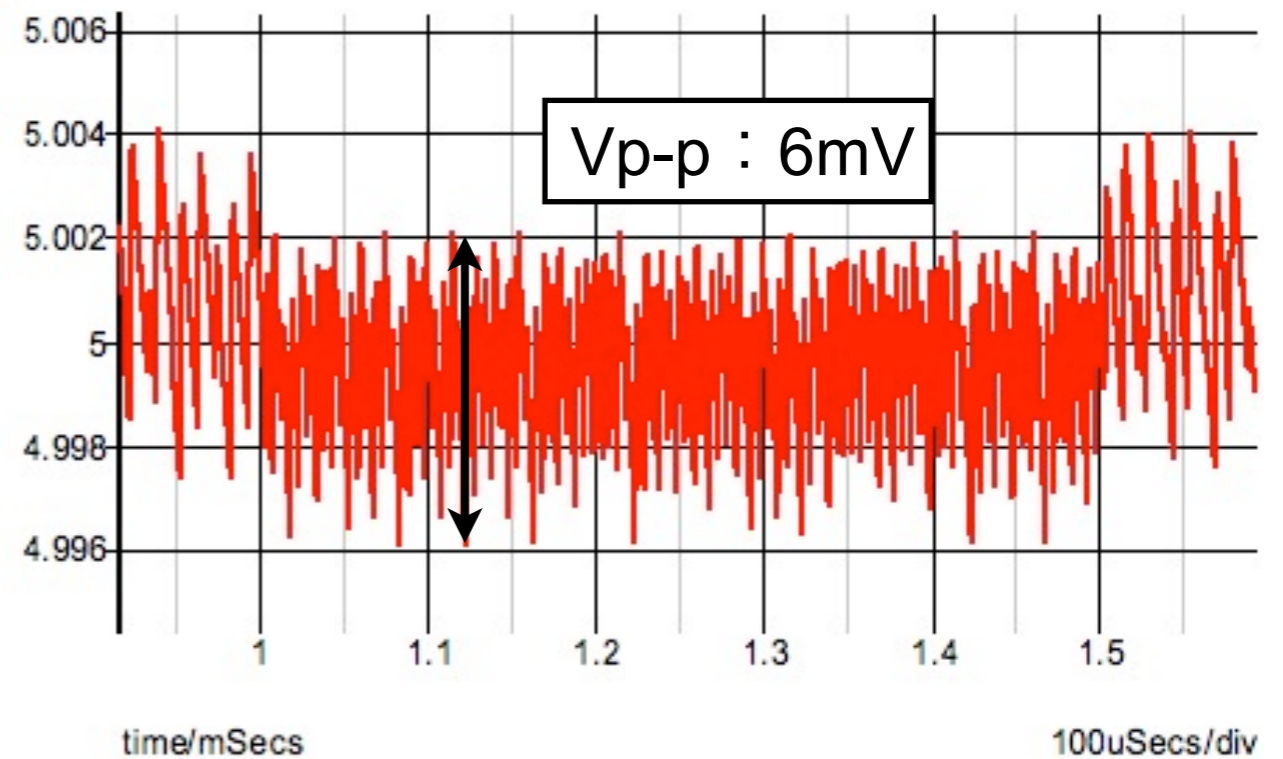


負荷電流

0.5A → 1.0A

(1.0ms ~ 1.25ms)

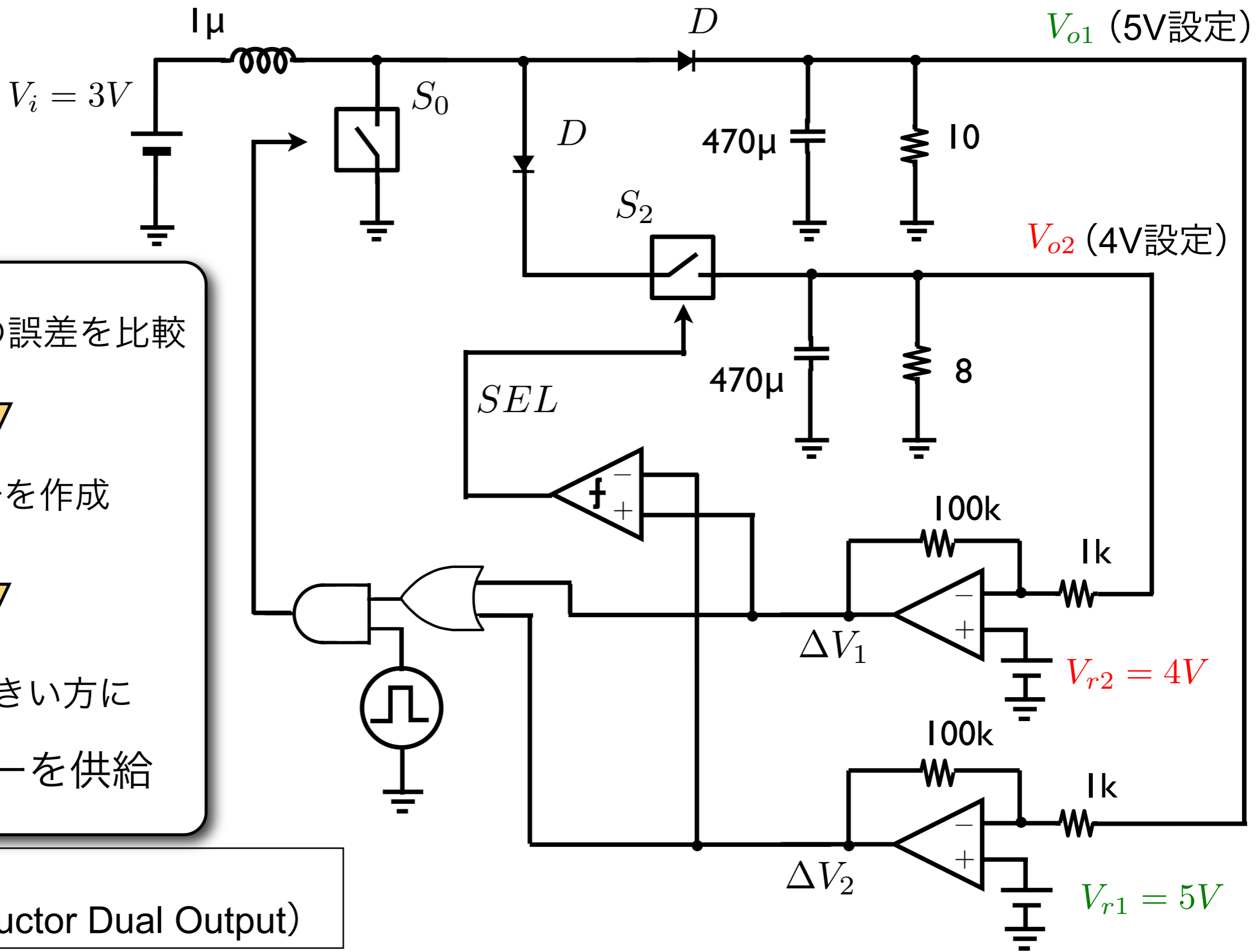
負荷変動に対する高速応答性



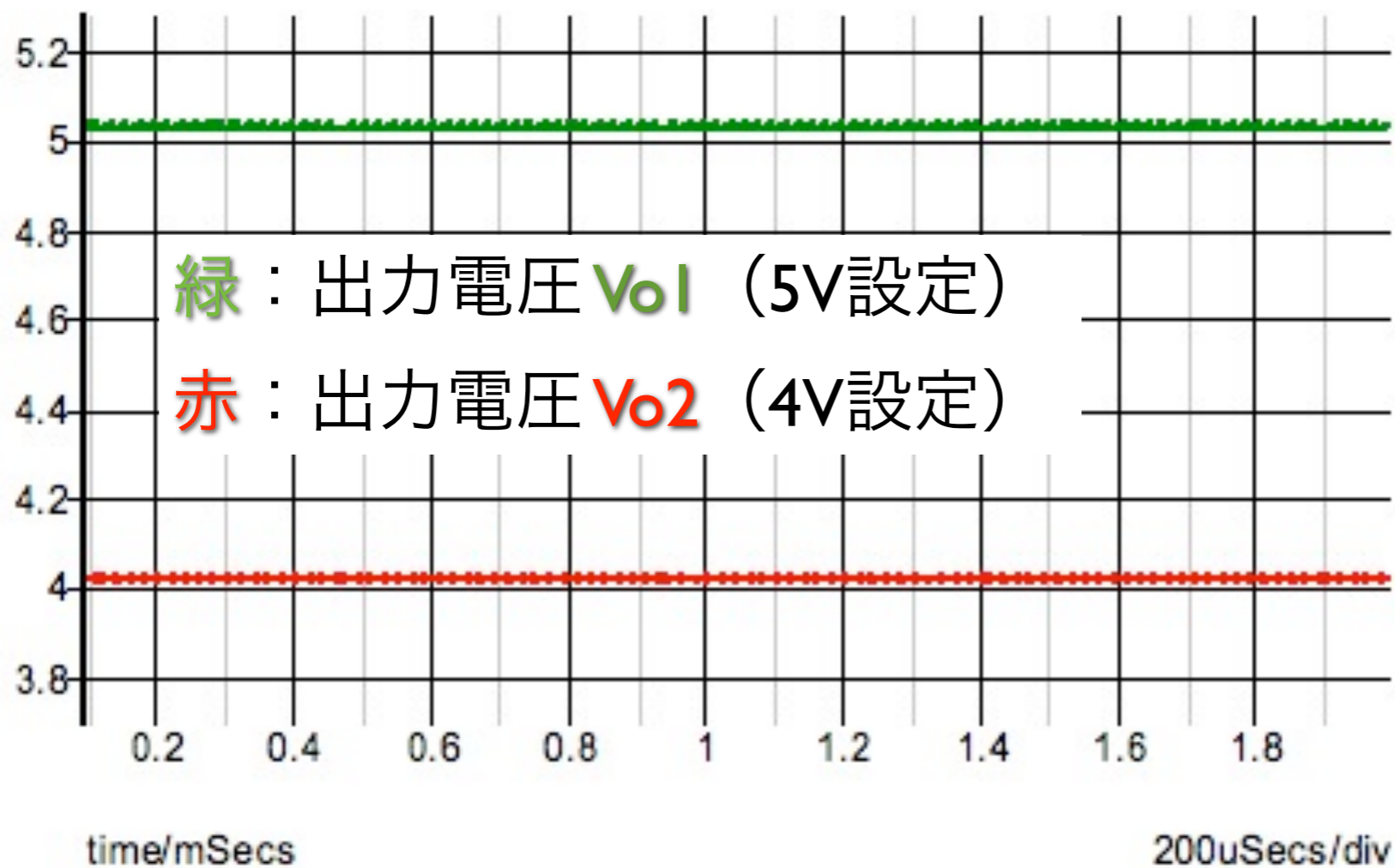
ヒステリシス制御昇圧形SIDO電源 (提案)

基準電圧との誤差を比較
 ↓
 SEL信号を作成
 ↓
 誤差の大きい方に
 エネルギーを供給

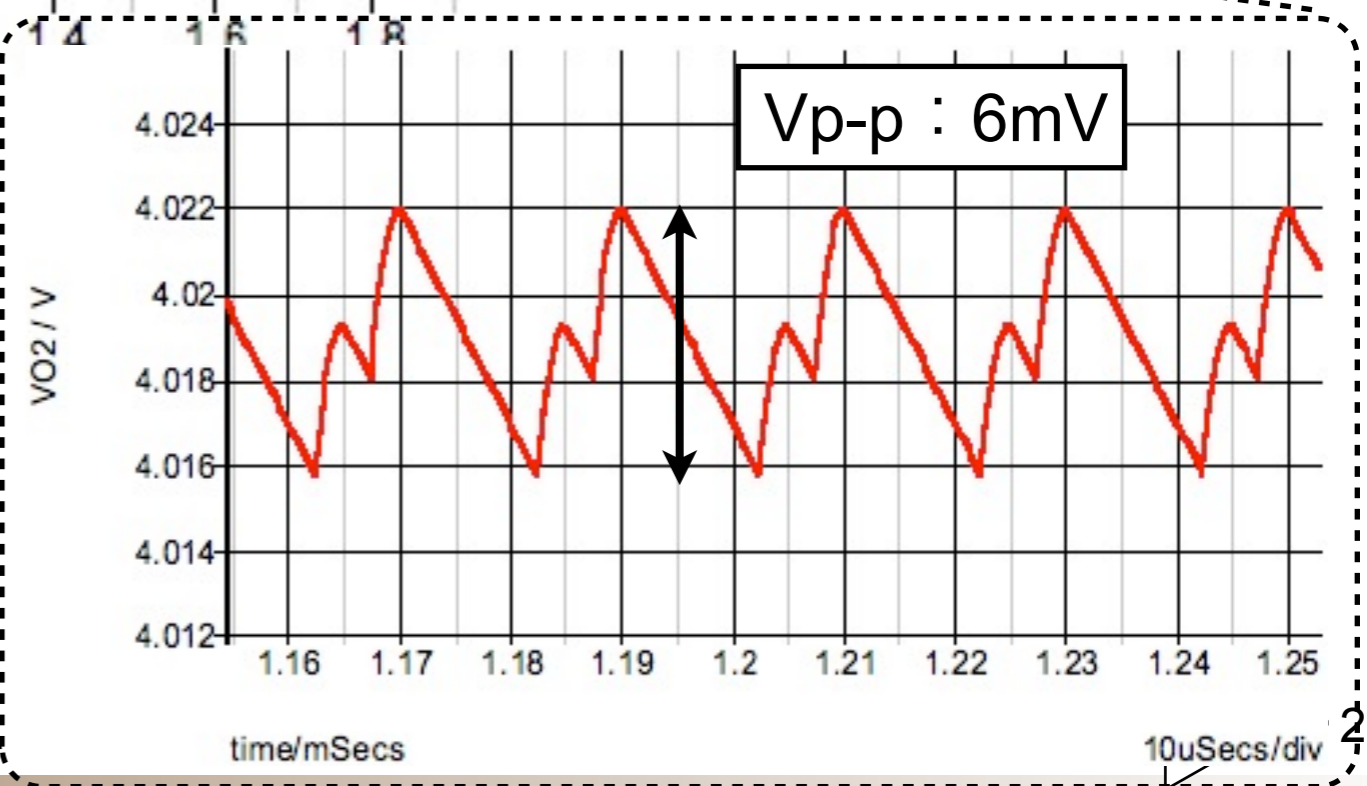
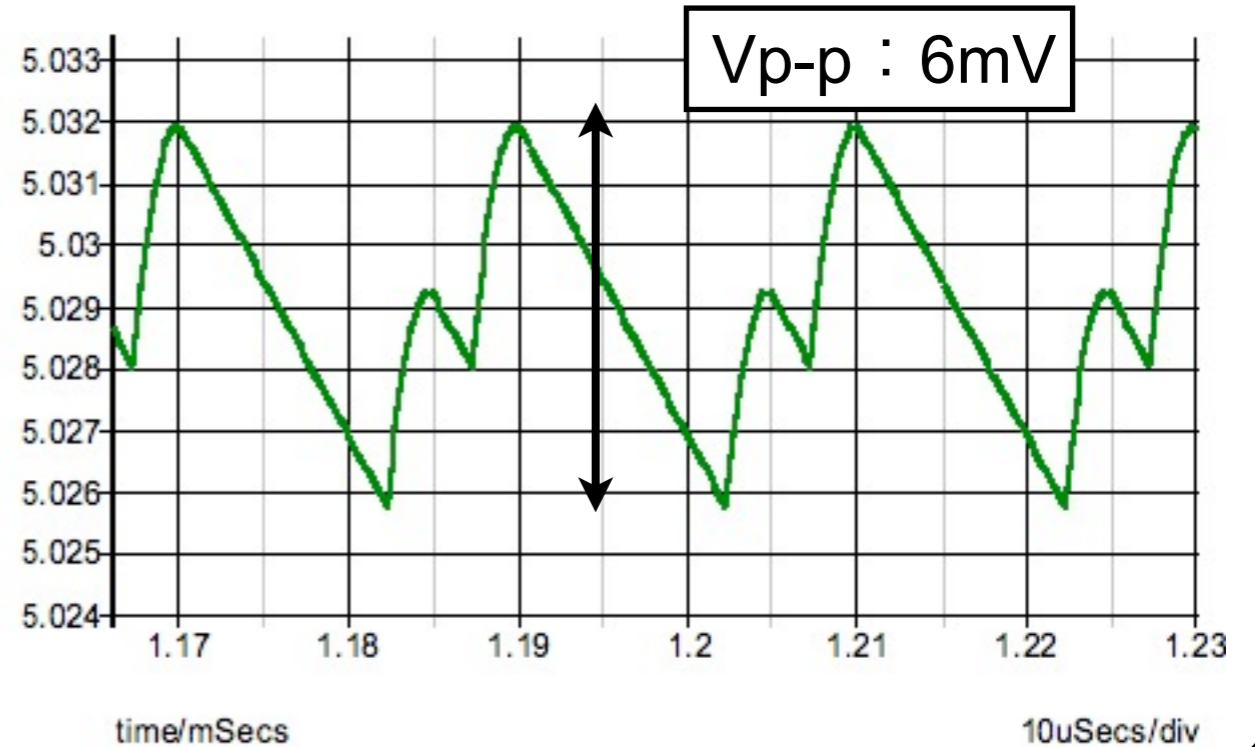
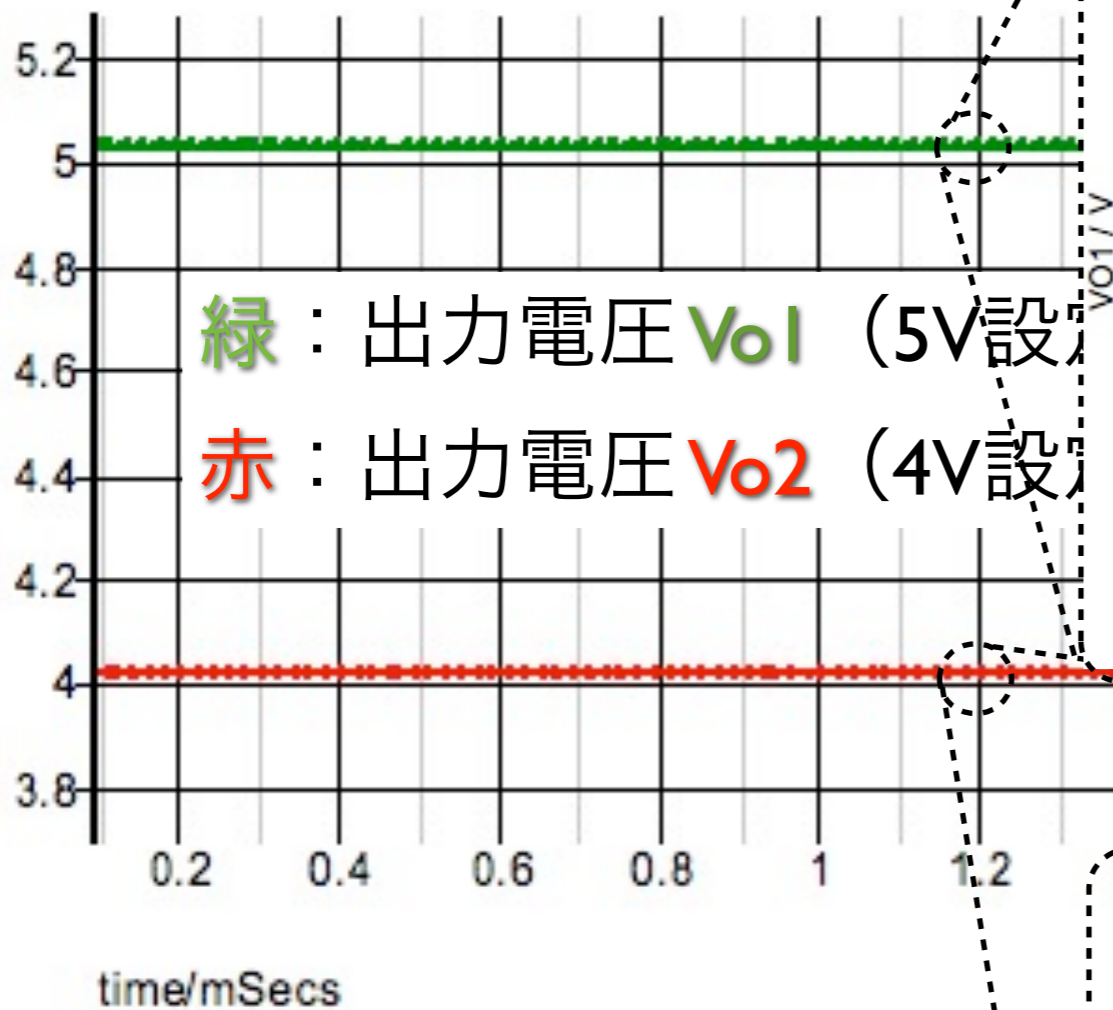
SIDO
 (Single Inductor Dual Output)



シミュレーション結果



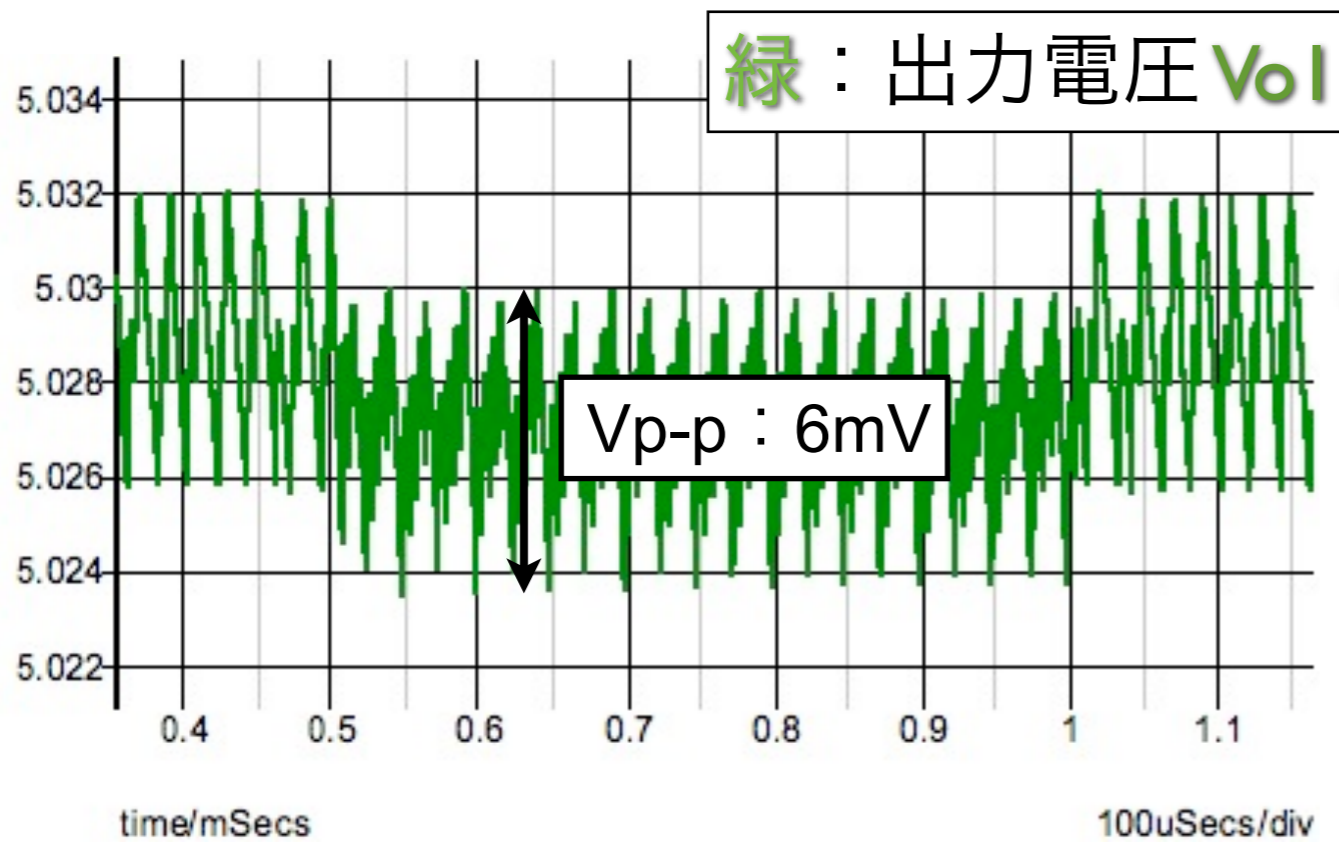
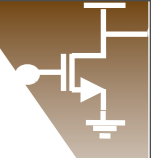
シミュレーション結果



設定通りの出力動作

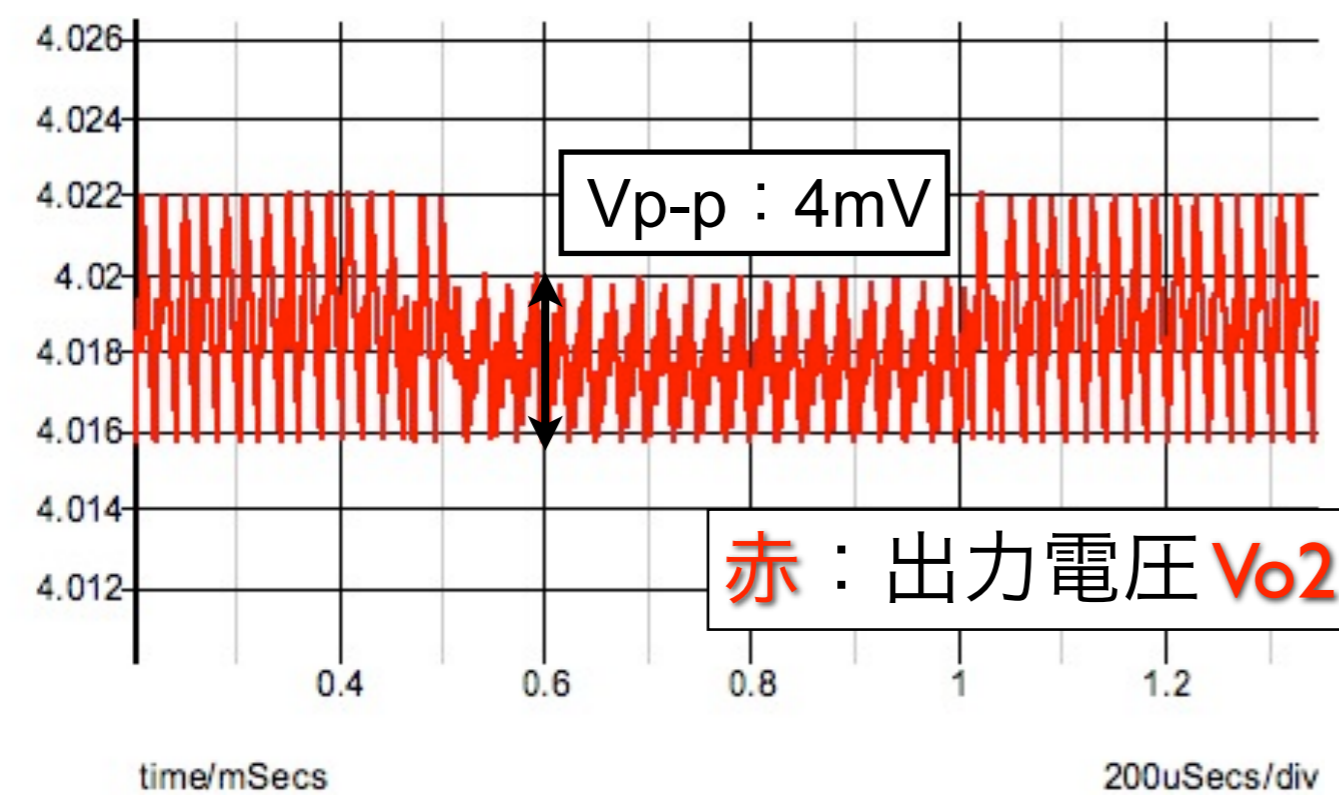
低出力電圧リップルを実現

負荷応答特性



出力電圧 V_{o1} に負荷変動

負荷電流
 $0.5A \rightarrow 1.0A$
($1.0ms \sim 1.25ms$)

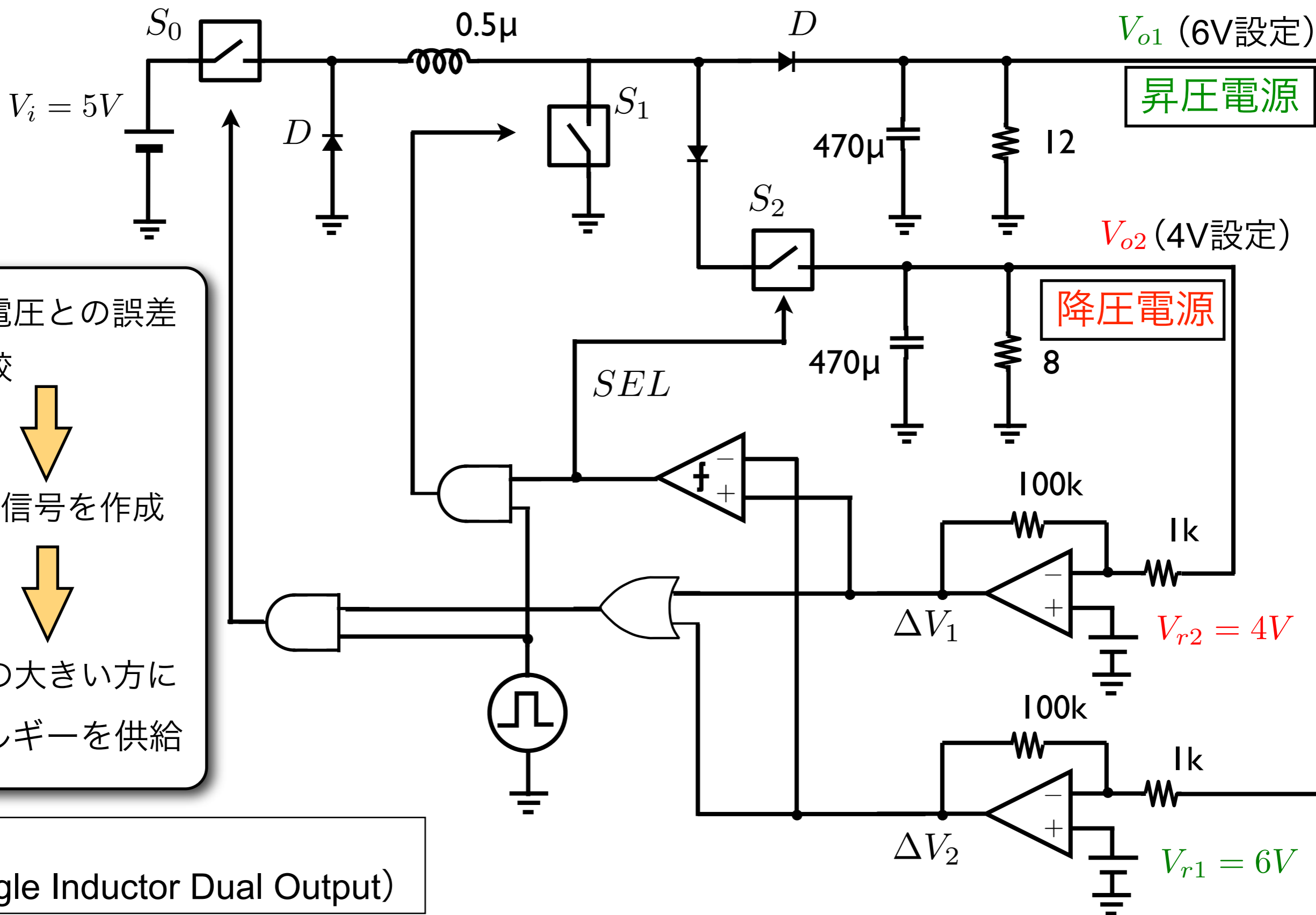


出力電圧 V_{o2} への影響が少なく
クロスレギュレーションが良好

Outline

- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ

ヒステリシス制御昇圧+降圧形SIDO電源 (提案)



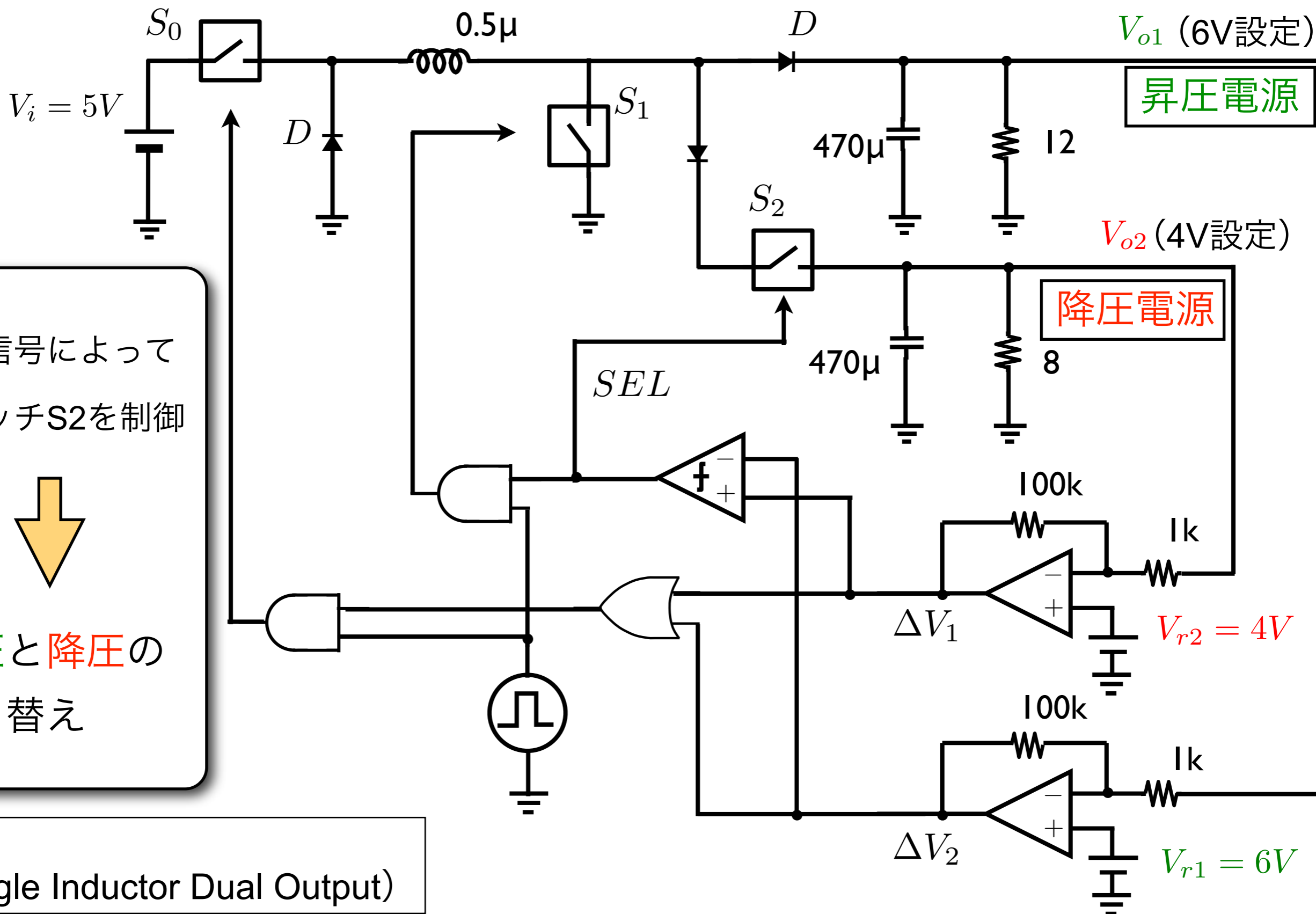
基準電圧との誤差を比較

SEL信号を作成

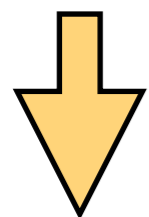
誤差の大きい方にエネルギーを供給

SIDO
(Single Inductor Dual Output)

ヒステリシス制御昇圧+降圧形SIDO電源 (提案)



SEL信号によって
スイッチS2を制御



昇圧と降圧の
切り替え

SIDO
(Single Inductor Dual Output)

V_{o1} (6V設定)

昇圧電源

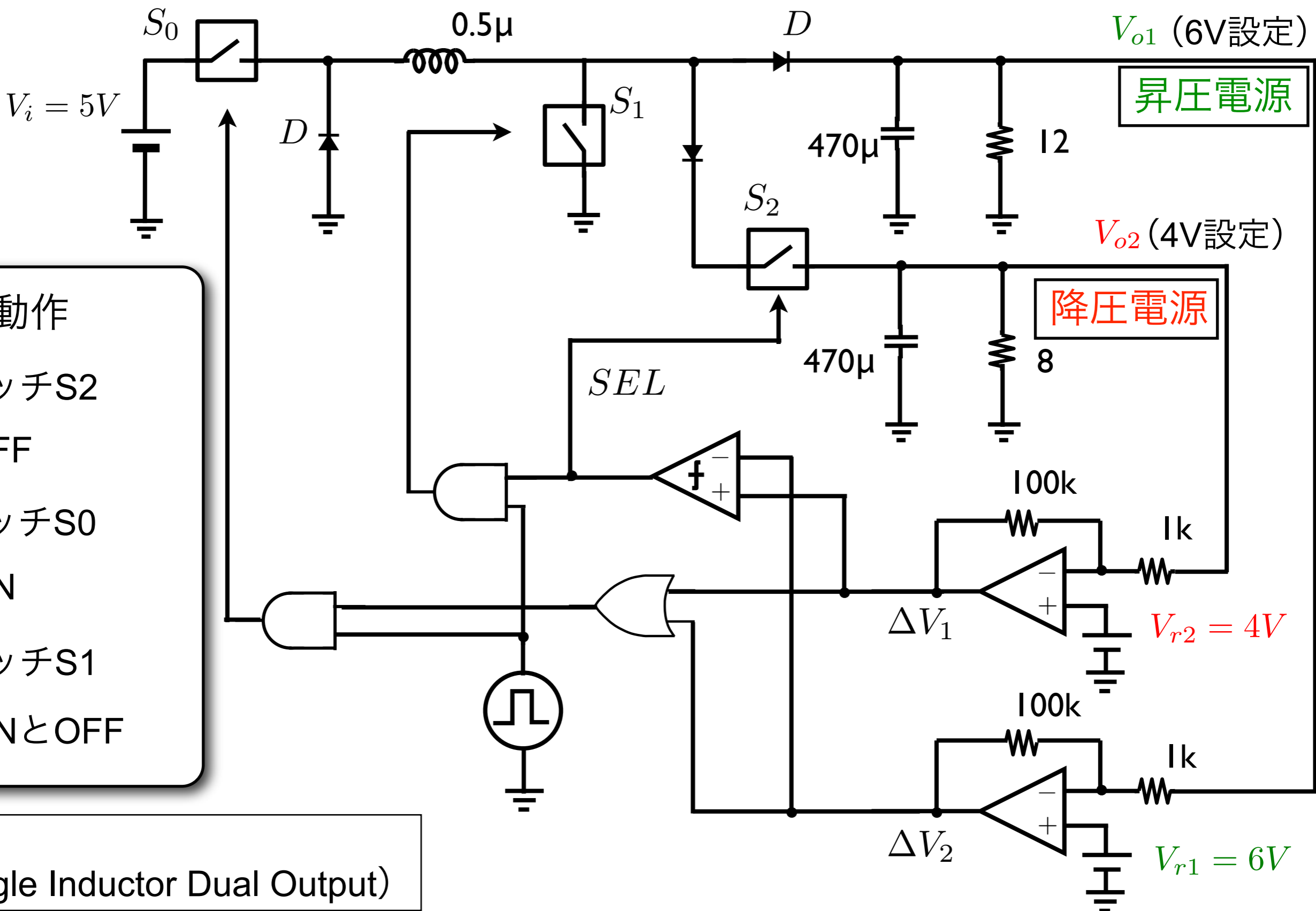
V_{o2} (4V設定)

降圧電源

$V_{r2} = 4V$

$V_{r1} = 6V$

ヒステリシス制御昇圧+降圧形SIDO電源 (提案)



昇圧動作

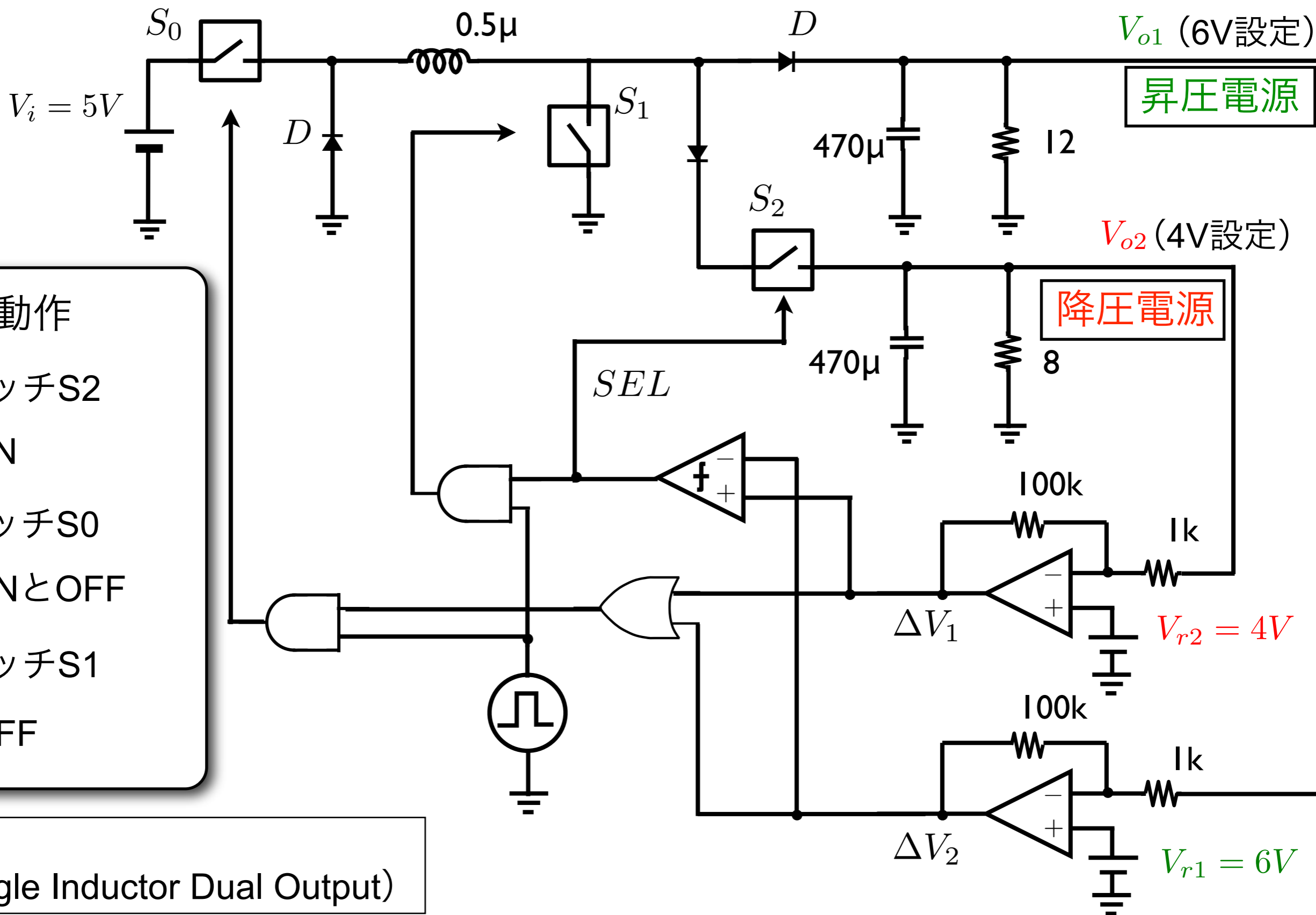
スイッチS2
→ OFF

スイッチS0
→ ON

スイッチS1
→ ONとOFF

SIDO
(Single Inductor Dual Output)

ヒステリシス制御昇圧+降圧形SIDO電源 (提案)



降圧動作

スイッチS2

→ ON

スイッチS0

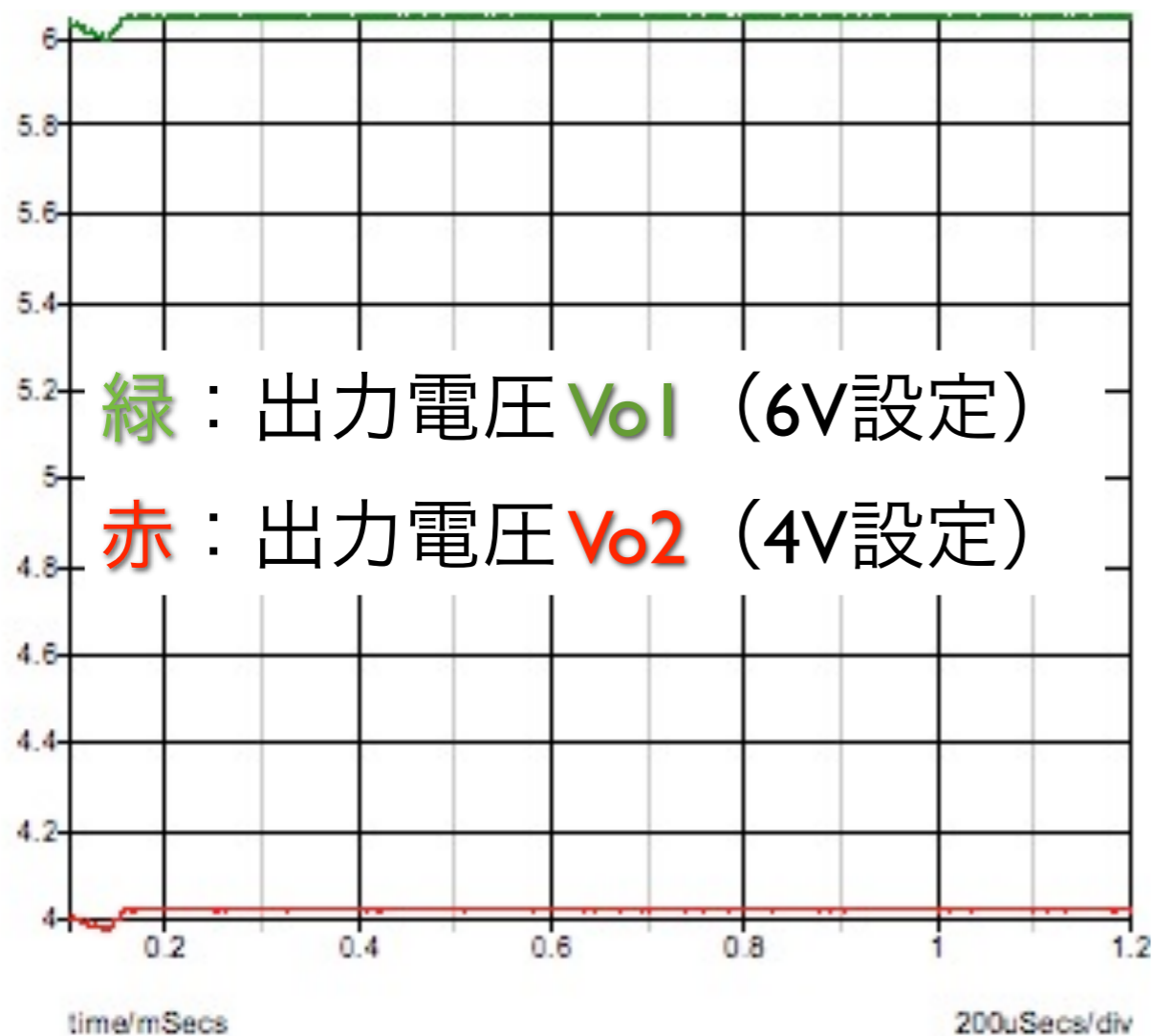
→ ONとOFF

スイッチS1

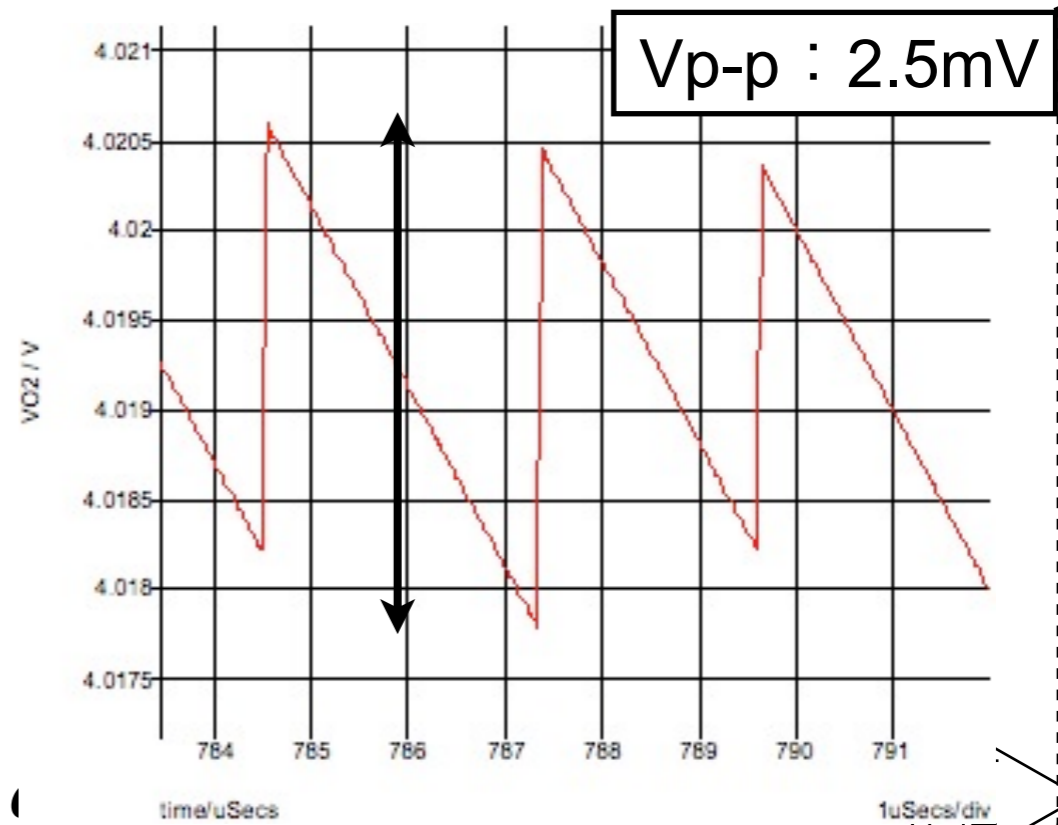
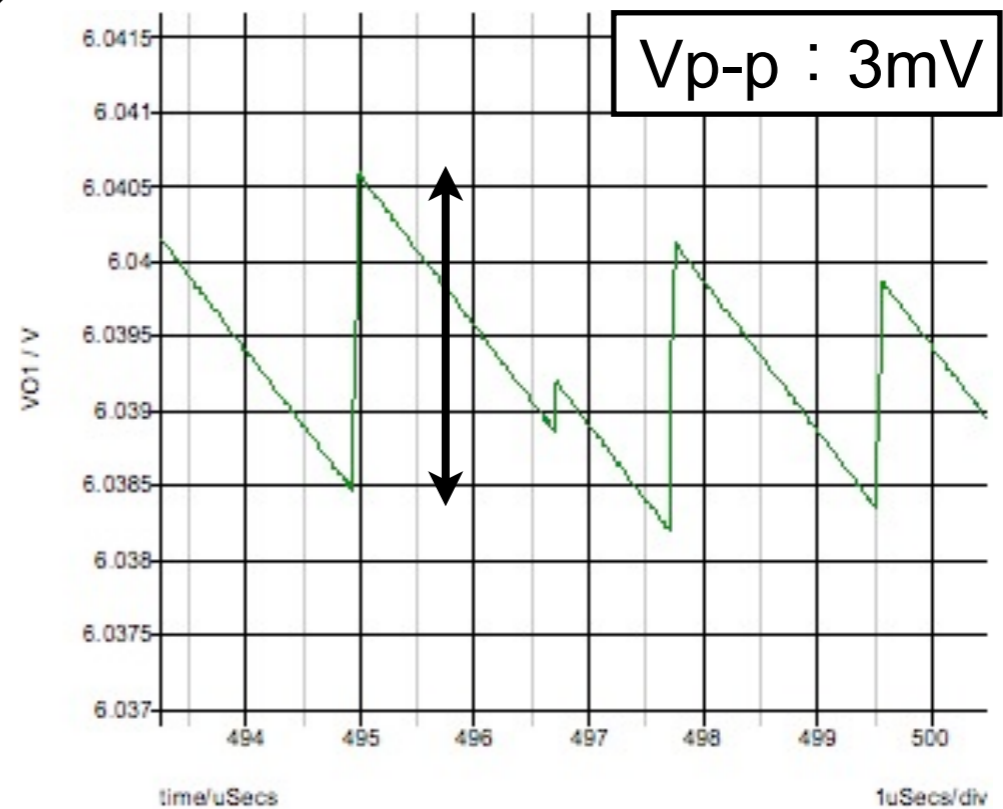
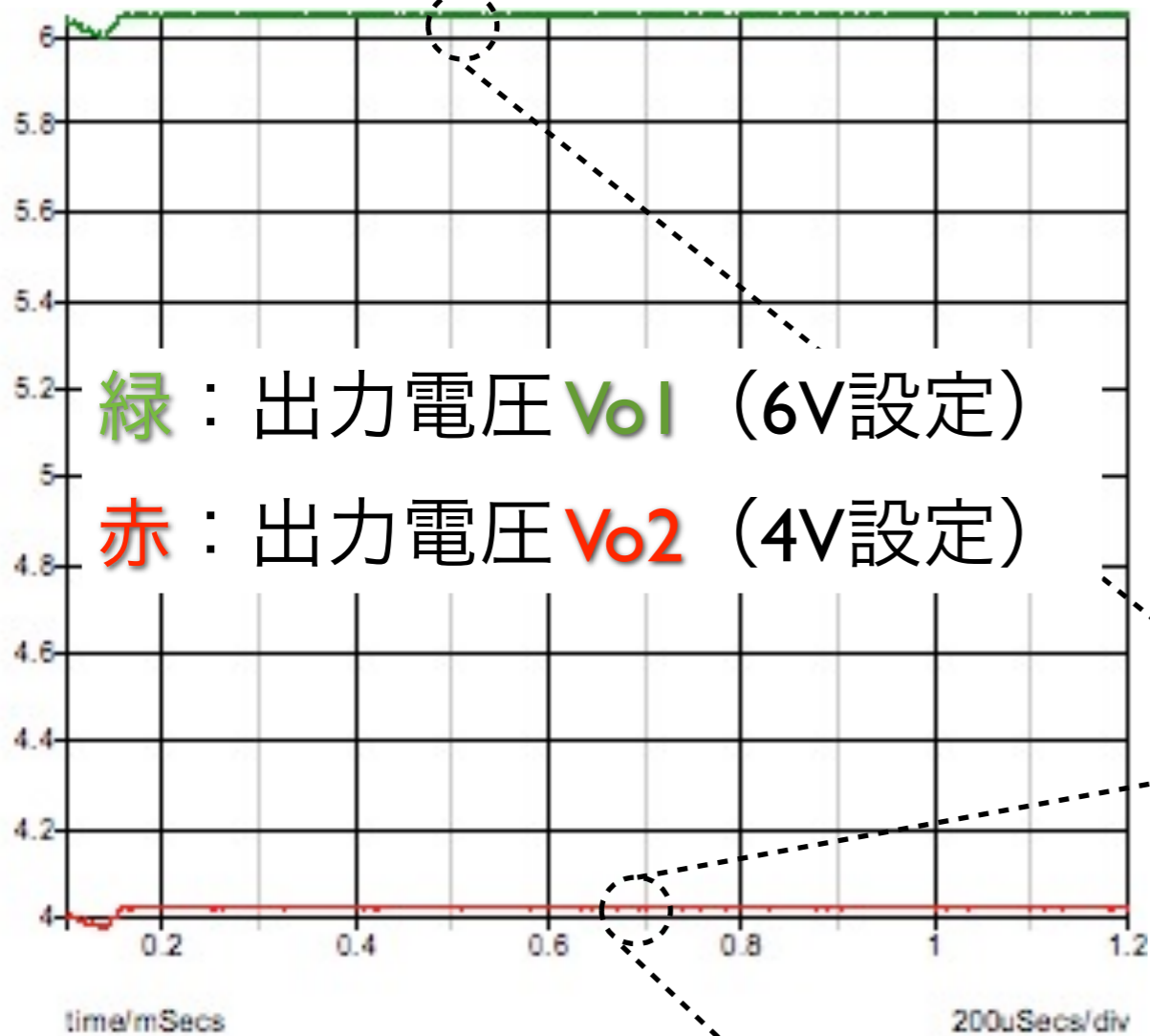
→ OFF

SIDO
(Single Inductor Dual Output)

シミュレーション結果



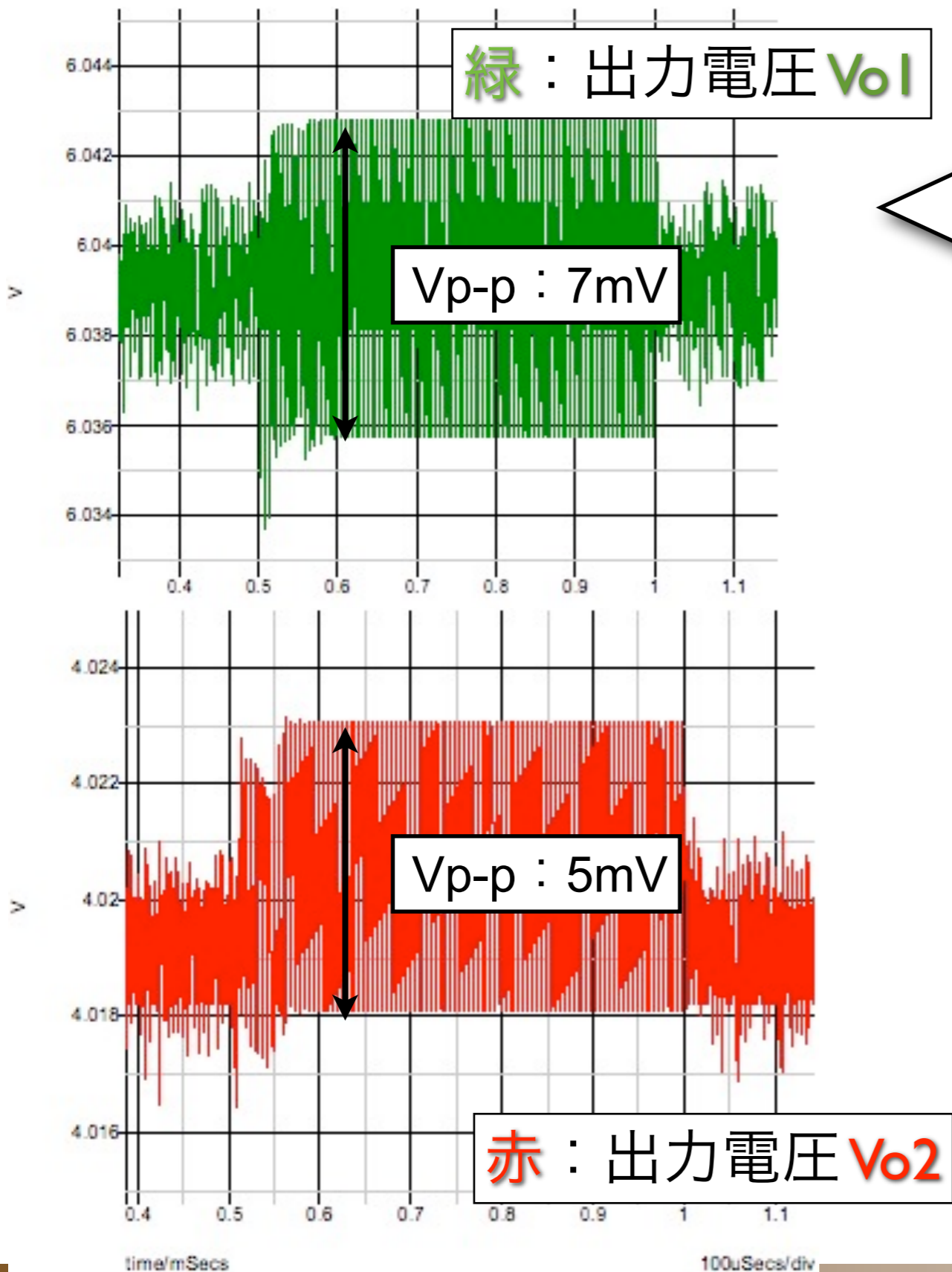
シミュレーション結果



設定通りの出力動作

低出力電圧リップルを実現

負荷応答特性



出力電圧 V_{o1} に負荷変動

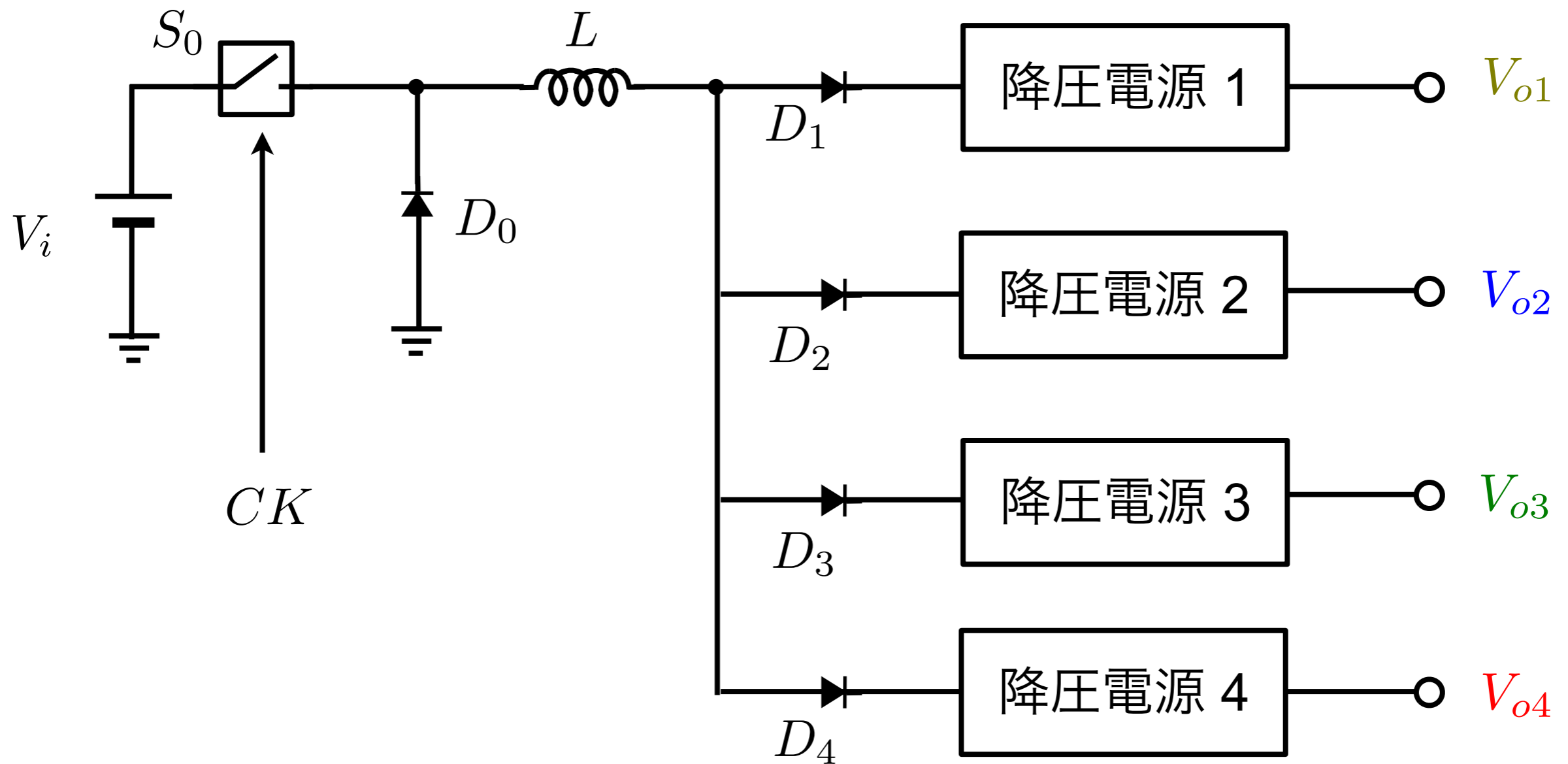
負荷電流
 $0.5A \rightarrow 1.0A$
($1.0ms \sim 1.25ms$)

出力電圧 V_{o2} への影響が少なく
クロスレギュレーションが良好

Outline

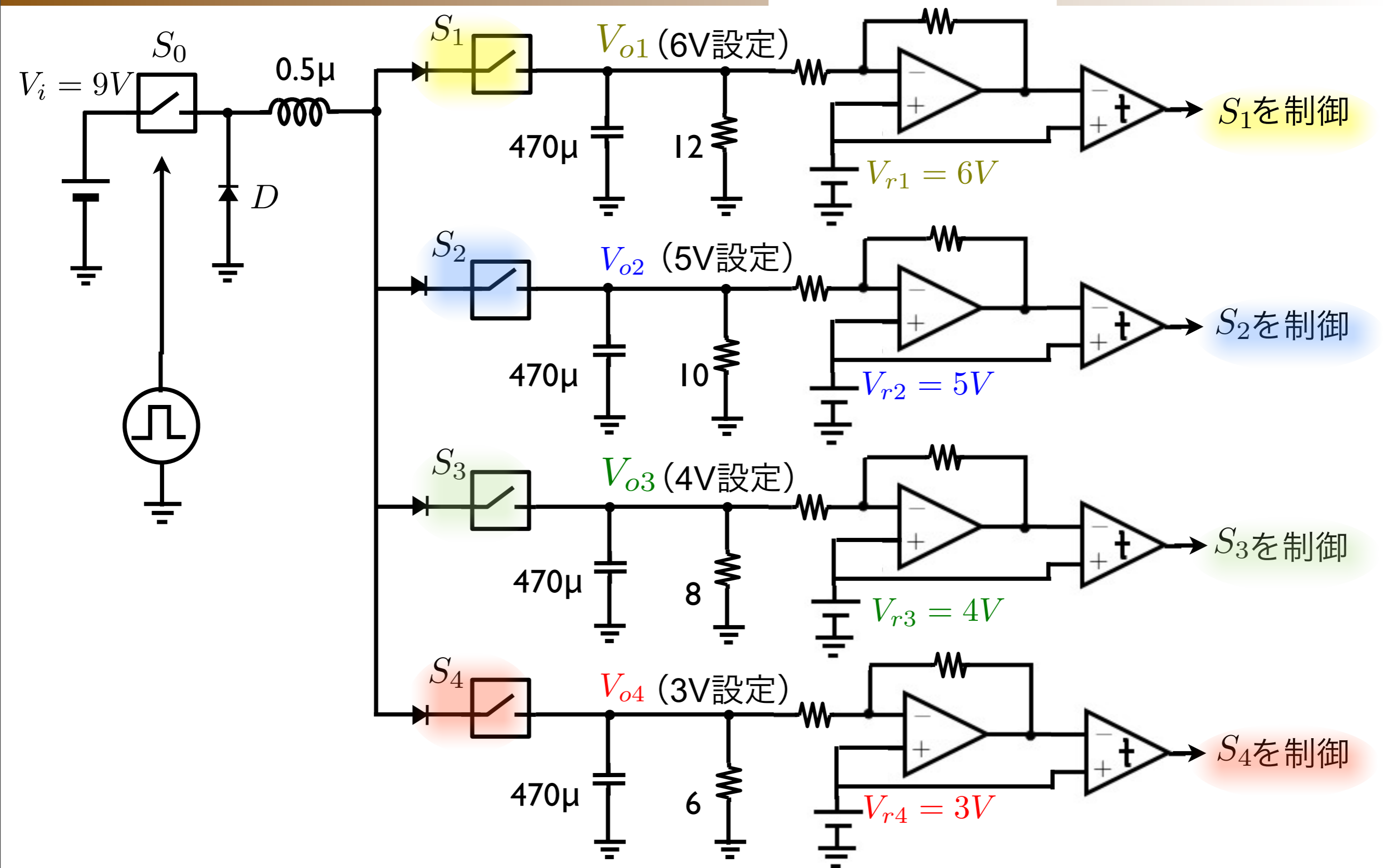
- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ

ヒステリシス制御降圧形4出力SIMO電源 (提案)

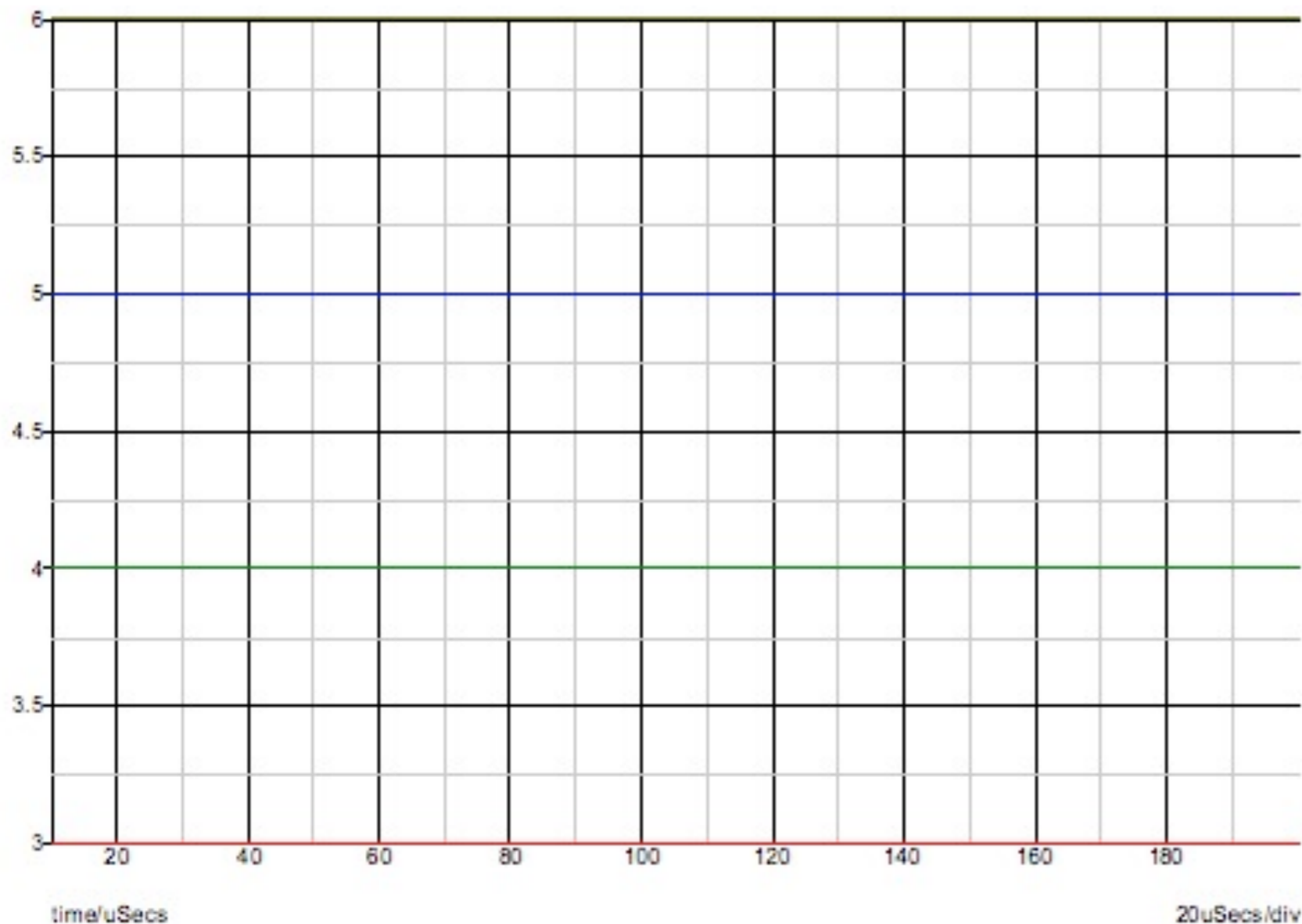


設定電圧に最も足りない出力にエネルギーを供給

ヒステリシス制御降圧形4出力SIMO電源 (提案)



シミュレーション結果 (定常状態)



緑：出力電圧 **Vo1**
(6V設定)

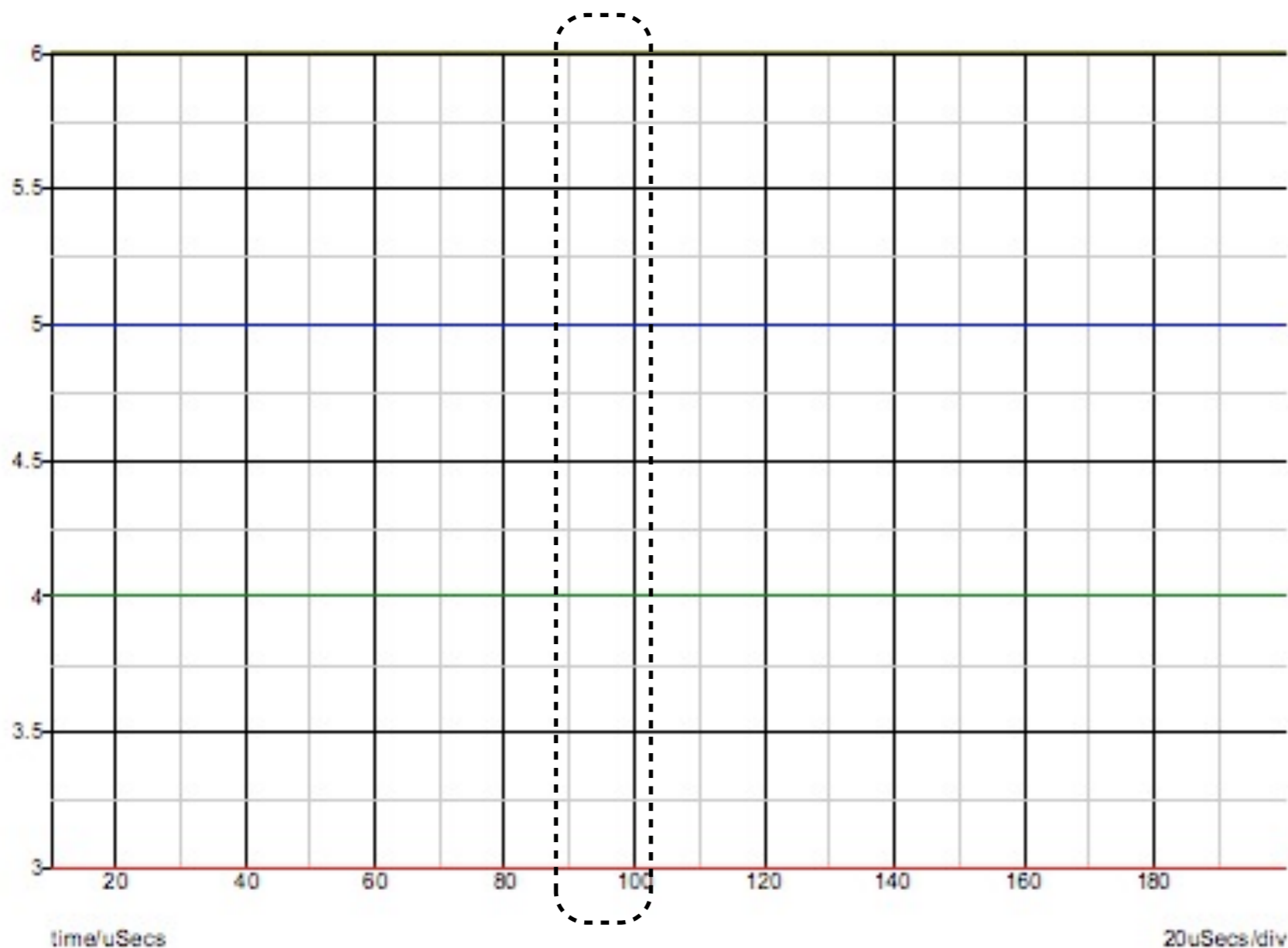
青：出力電圧 **Vo2**
(5V設定)

緑：出力電圧 **Vo3**
(4V設定)

赤：出力電圧 **Vo4**
(3V設定)

設定通りの出力動作

シミュレーション結果 (定常状態)



緑：出力電圧 **Vo1**
(6V設定)

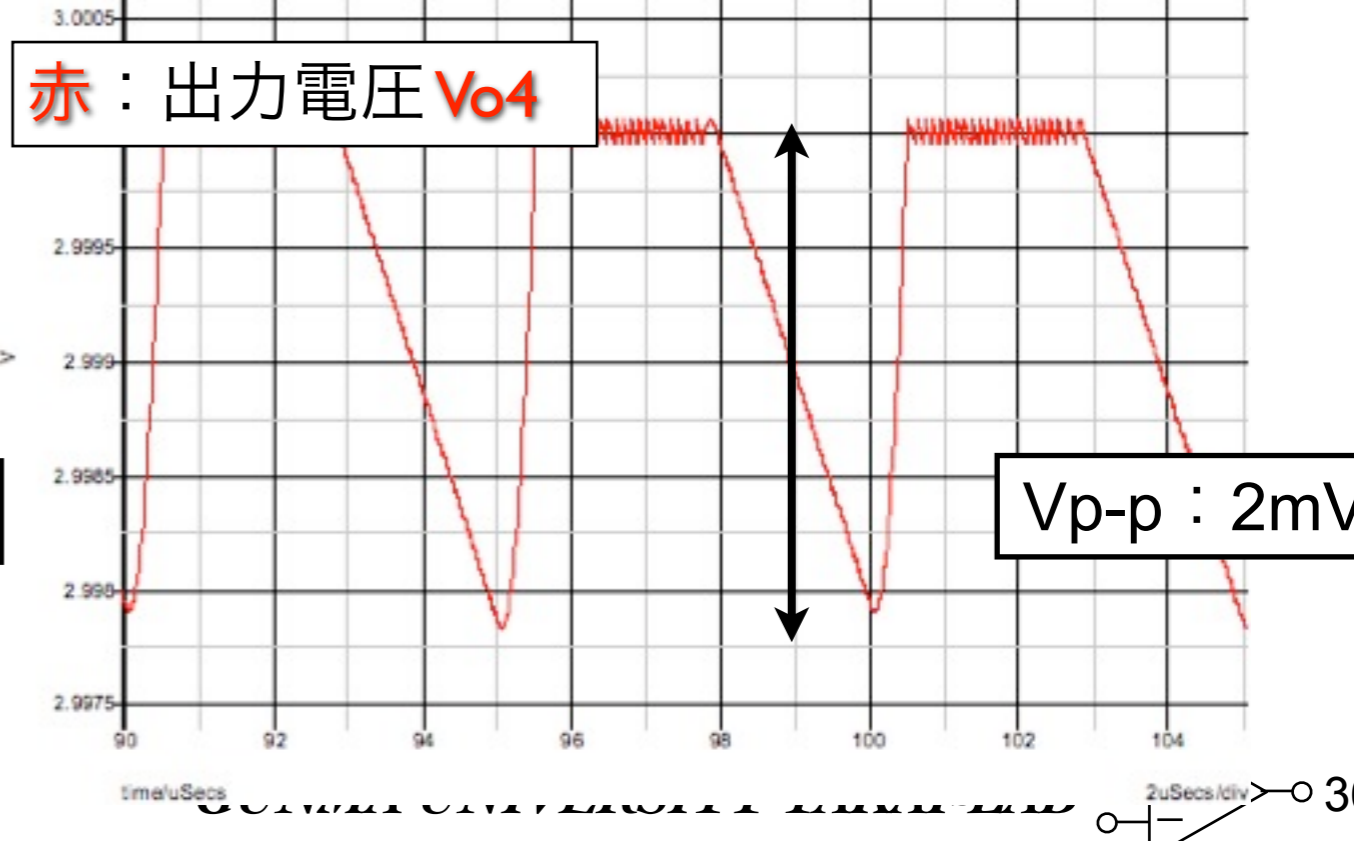
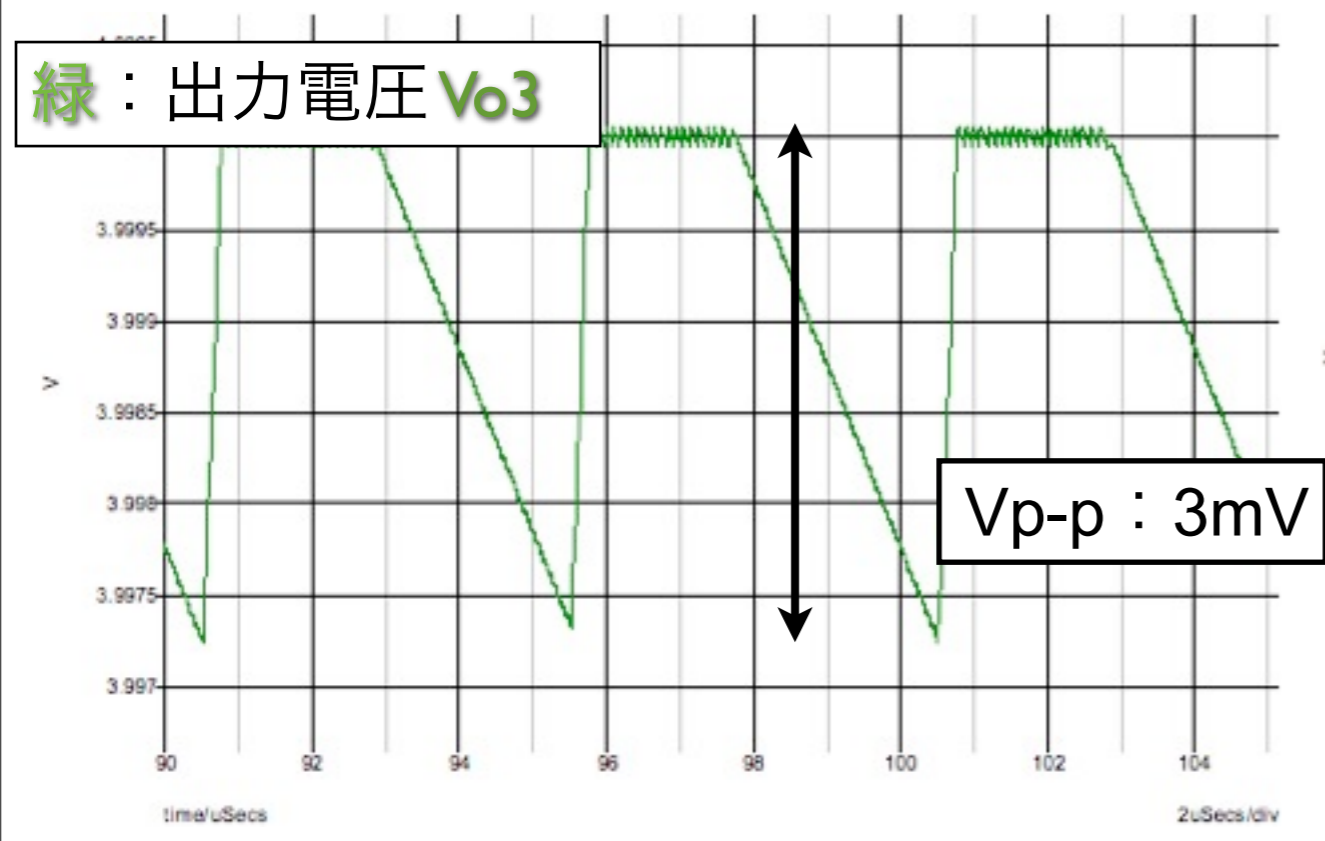
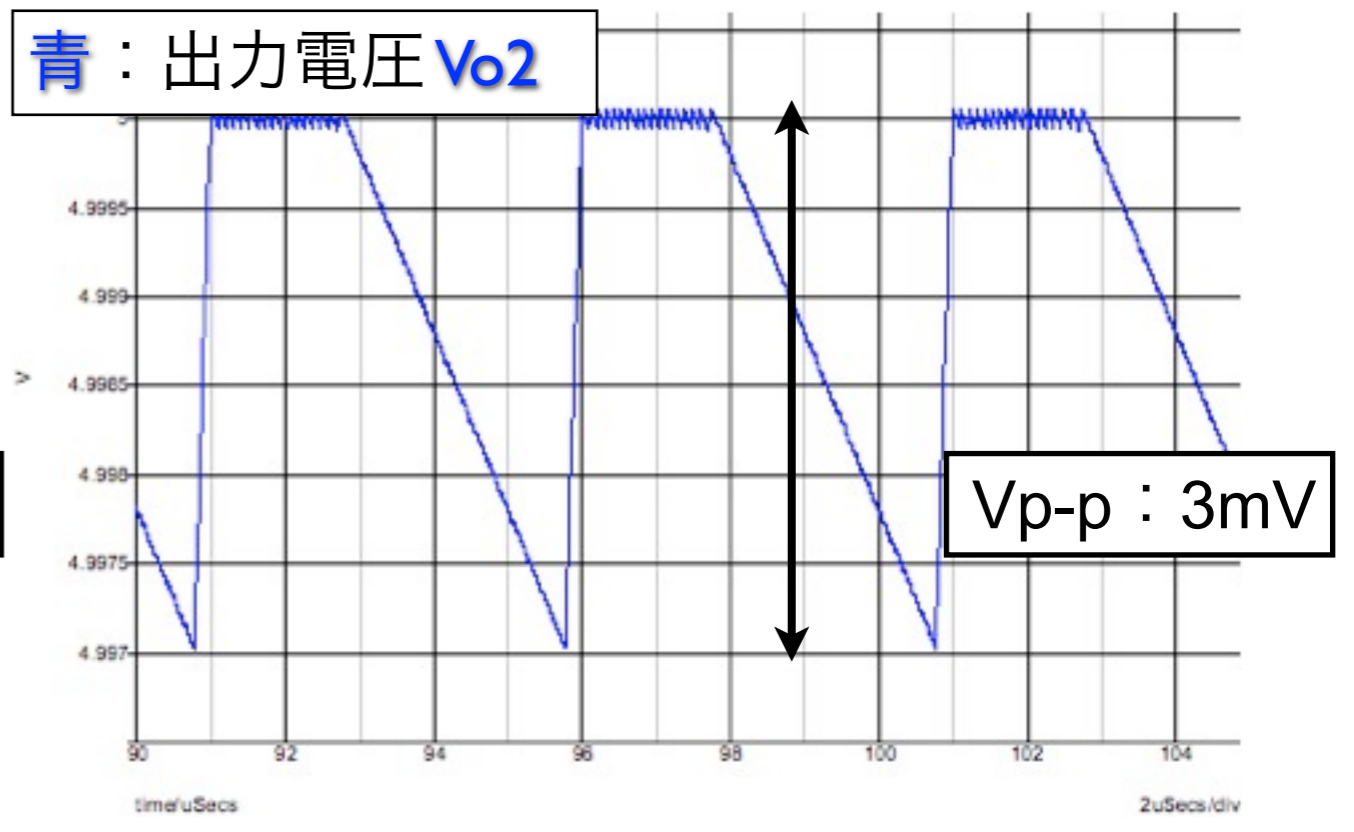
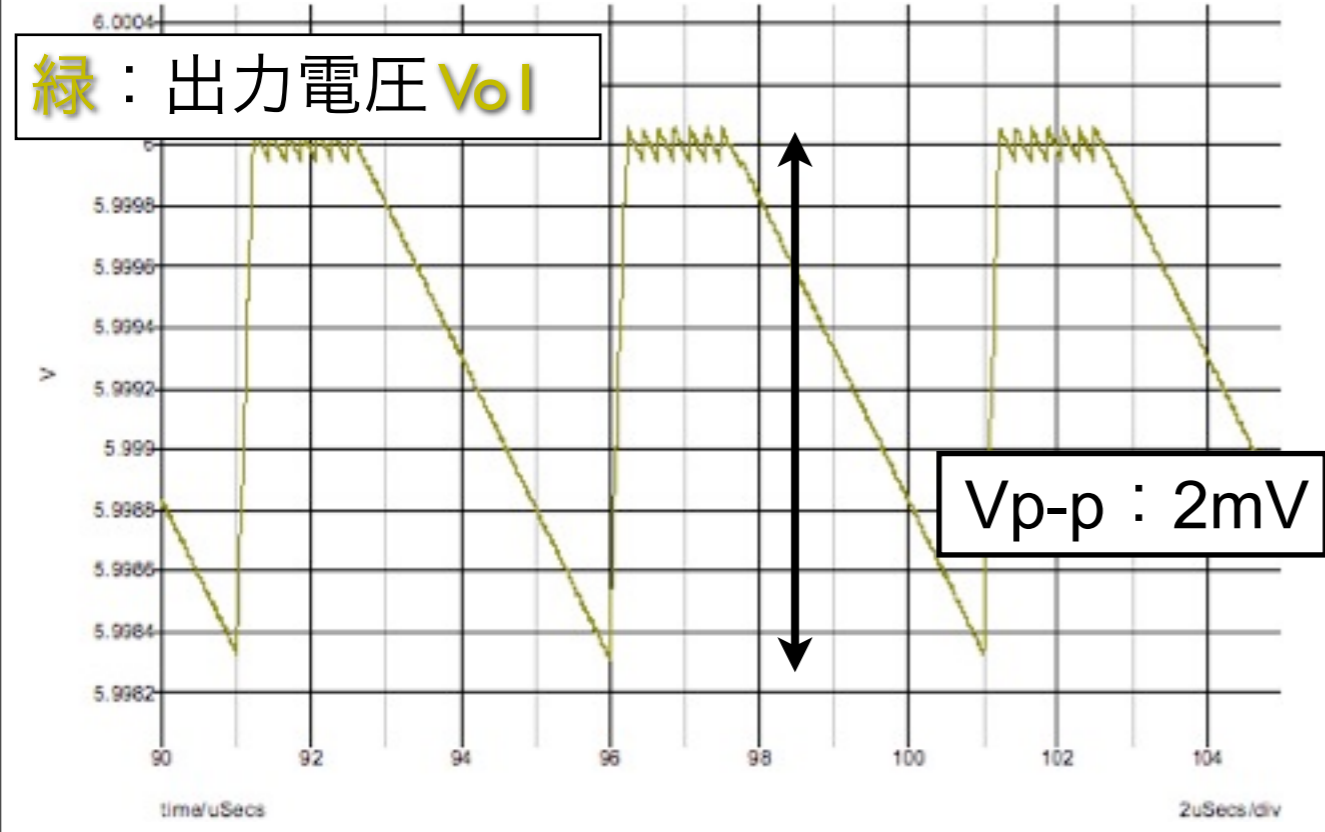
青：出力電圧 **Vo2**
(5V設定)

緑：出力電圧 **Vo3**
(4V設定)

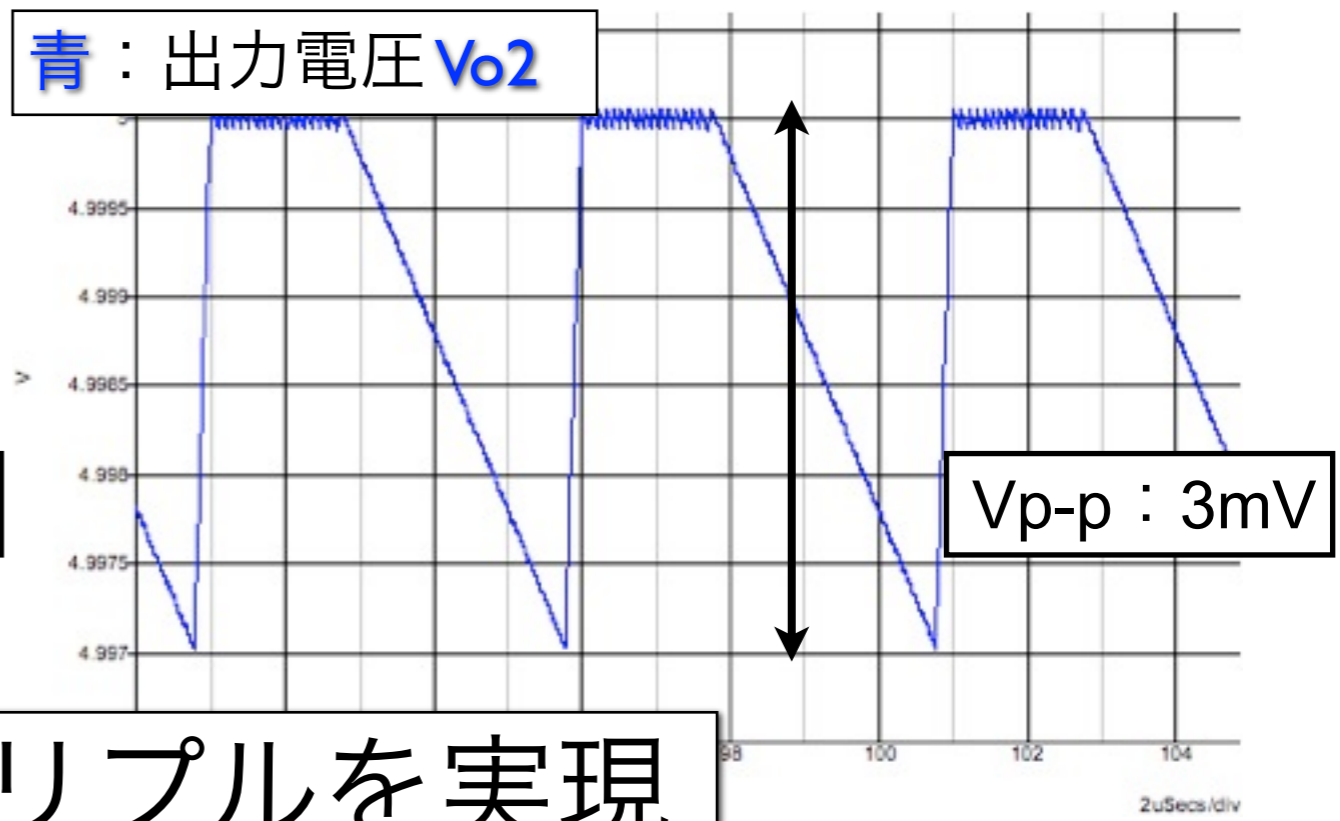
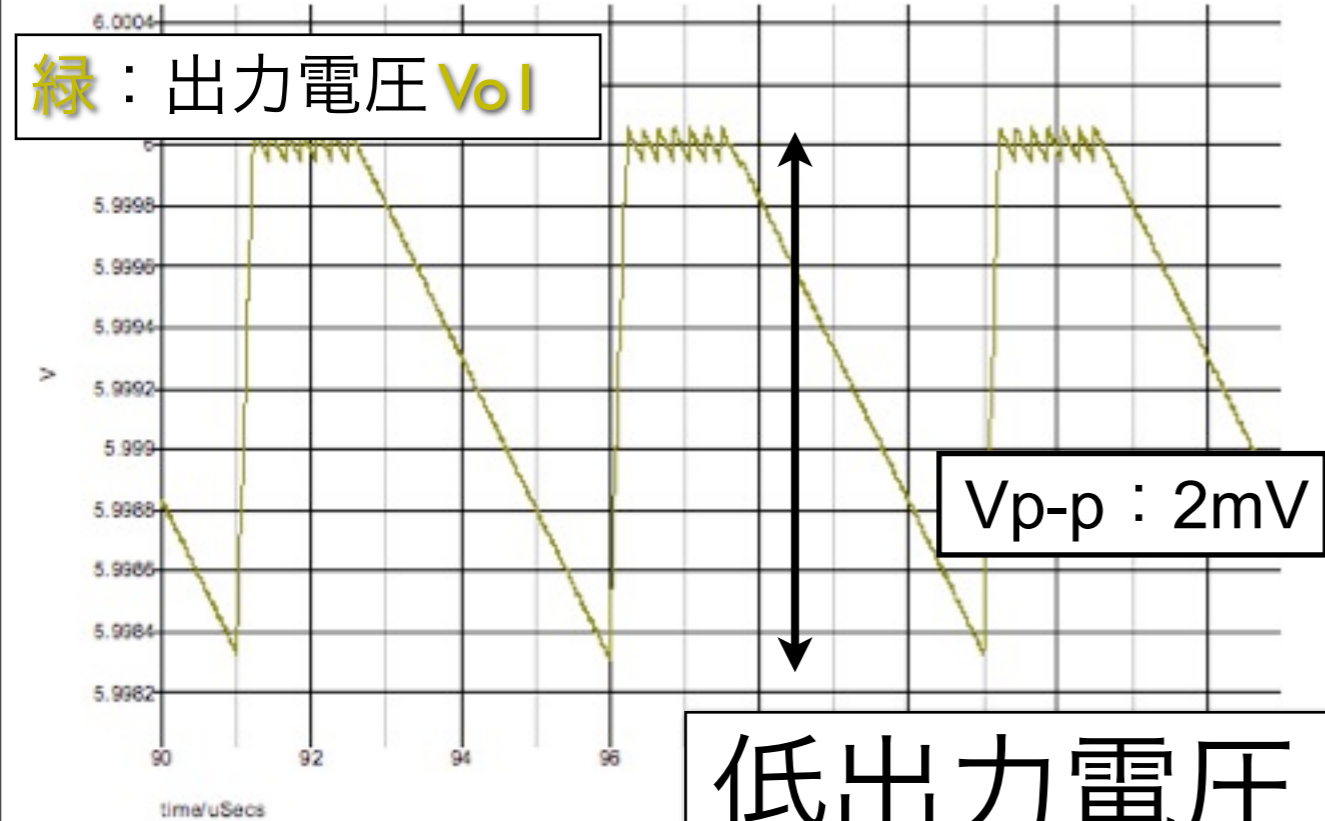
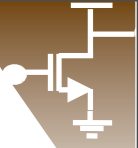
赤：出力電圧 **Vo4**
(3V設定)

設定通りの出力動作

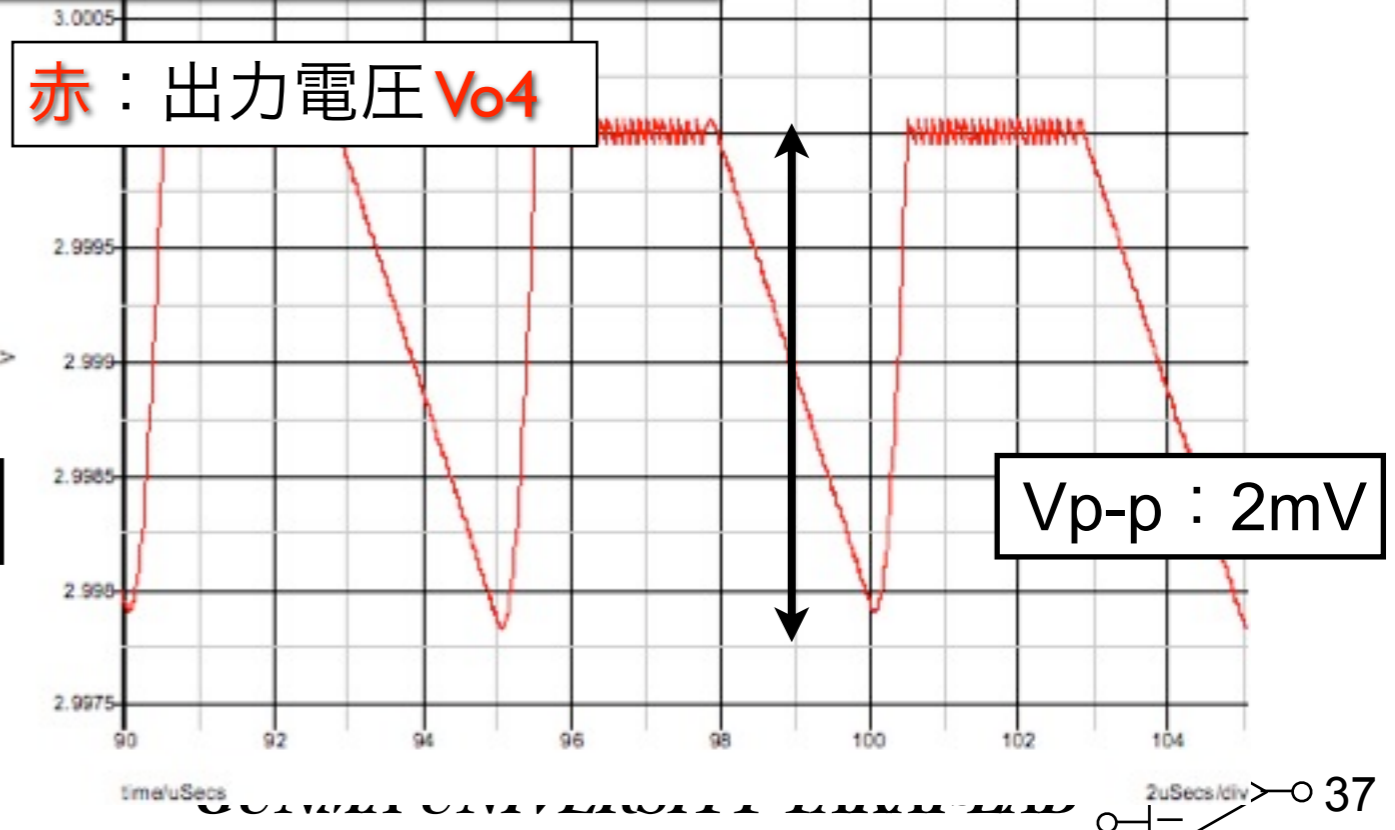
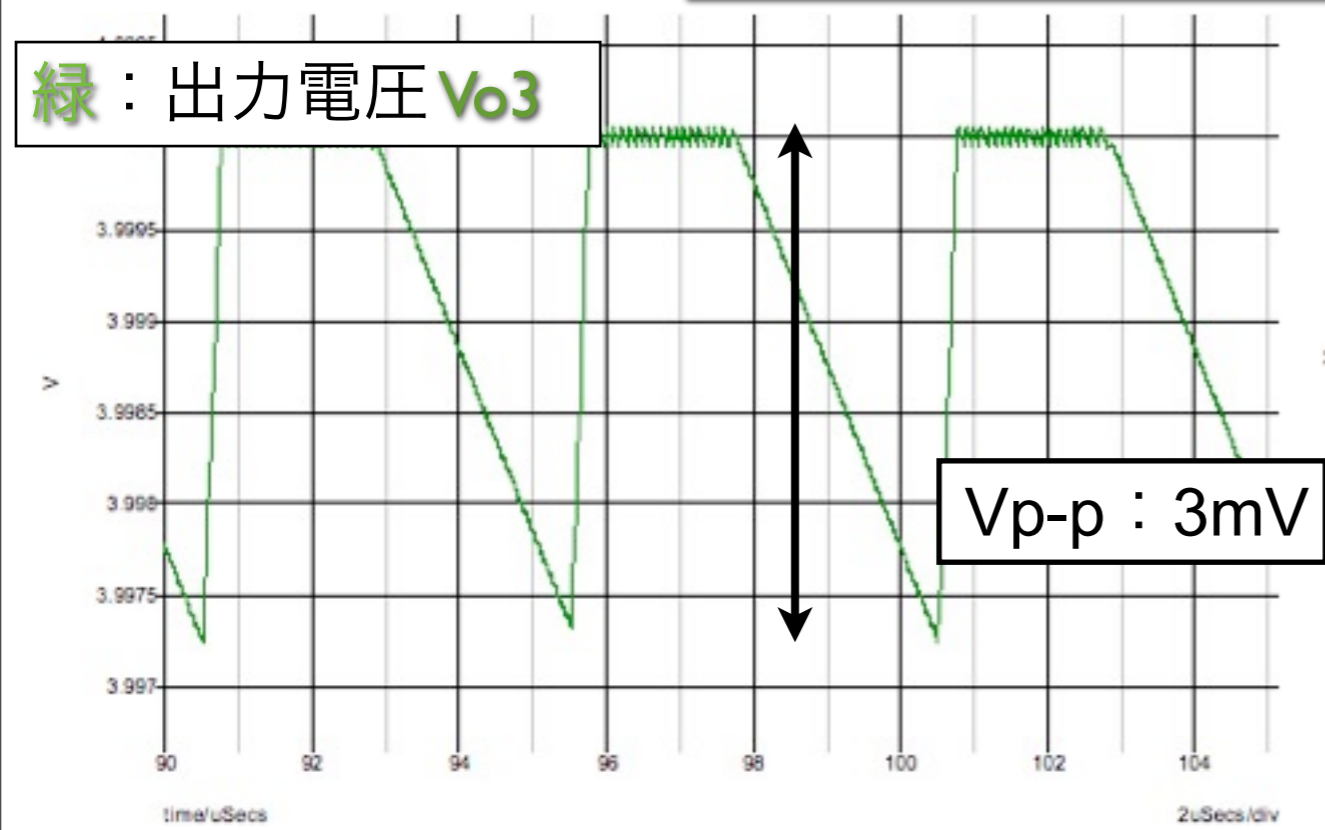
シミュレーション結果 (出力電圧リップル)



シミュレーション結果（出力電圧リップル）



低出力電圧リップルを実現



負荷応答特性

出力電圧 V_{o1} に負荷変動

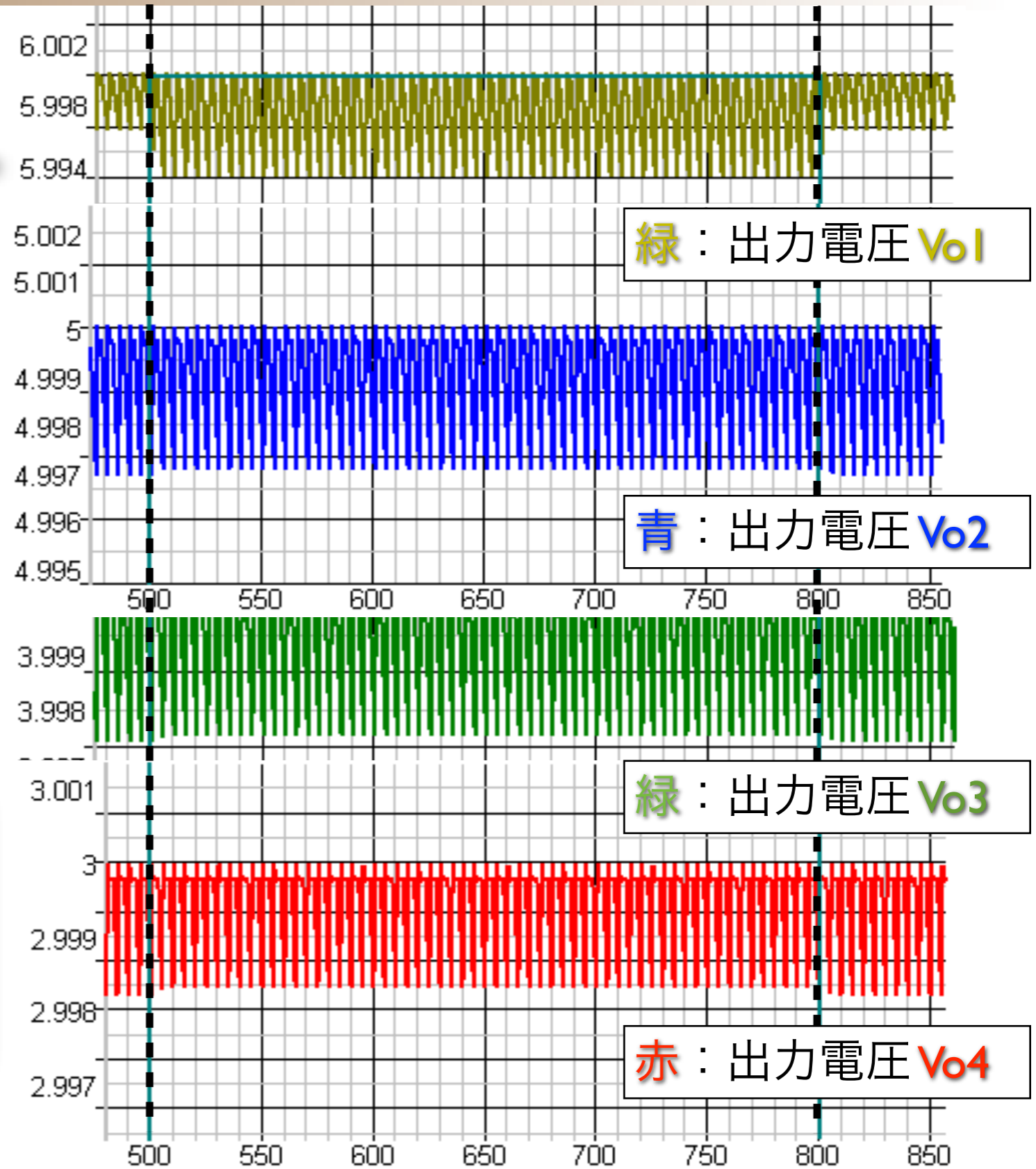
負荷電流

0.5A → 1.0A

(1.0ms ~ 1.25ms)

他出力電圧への影響が少なく

クロスレギュレーションが良好



50uSecs/div

Outline

- 研究背景・目的
- ヒステリシス制御降圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧形SIDO電源
 - ・ 単出力電源の基本構成と動作結果
 - ・ 2出力SIDO電源の構成と動作結果
- ヒステリシス制御昇圧＋降圧形SIDO電源
- ヒステリシス制御降圧形4出力SIMO電源
- まとめ

まとめ

ヒステリシス制御を用いた

- ・ 降圧形SIDO電源
- ・ 昇圧形SIDO電源
- ・ 昇圧 + 降圧形SIDO電源
- ・ 降圧形 4 出力SIMO電源

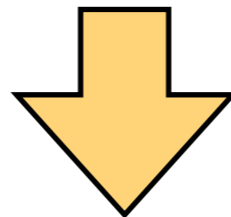
基本動作を確認

簡単な制御回路

低出力電圧リップル

高速応答

クロスレギュレーションが良好



実現の可能性を確認

ご清聴ありがとうございました

補足

ヒステリシス制御の特徴

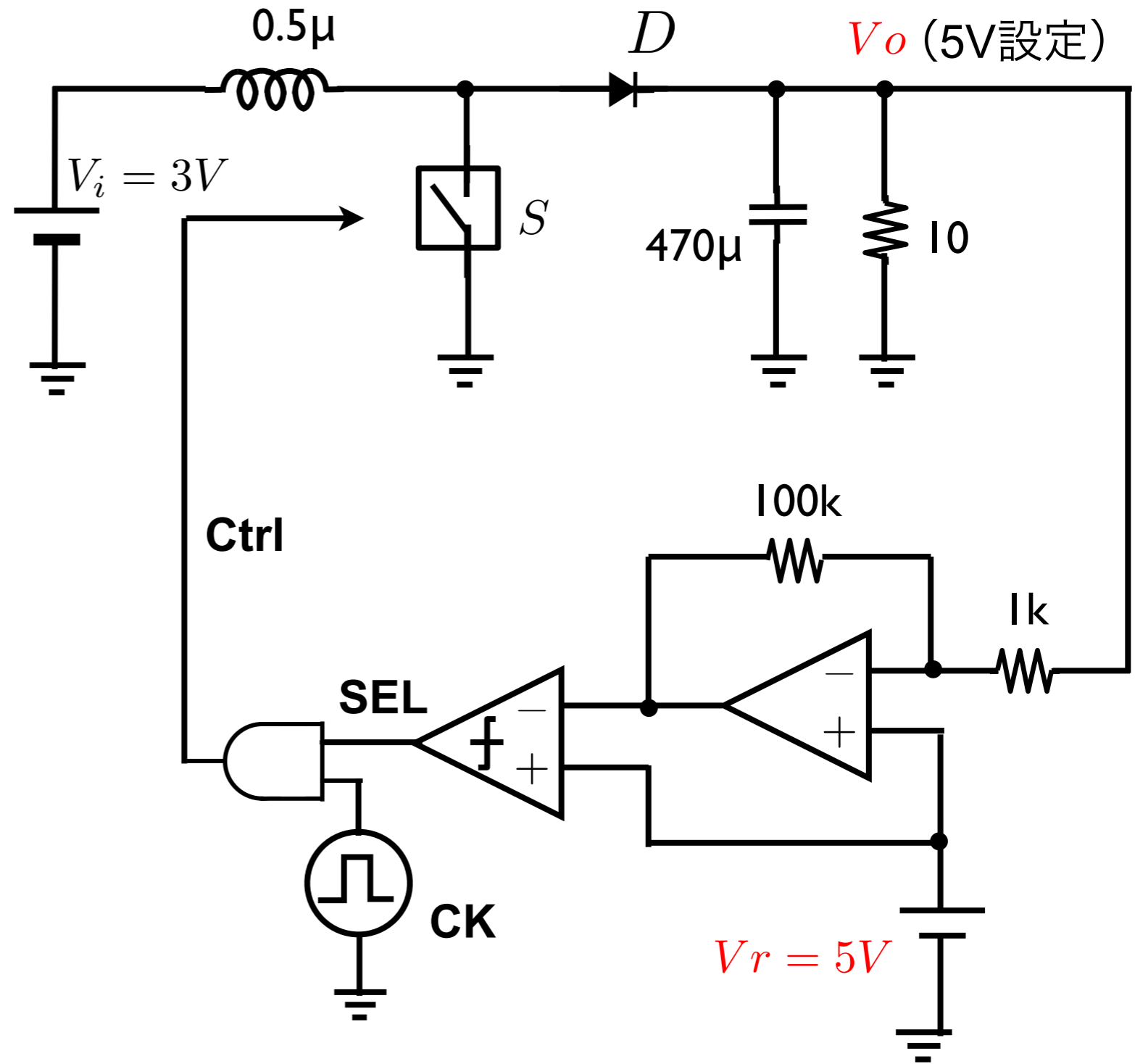
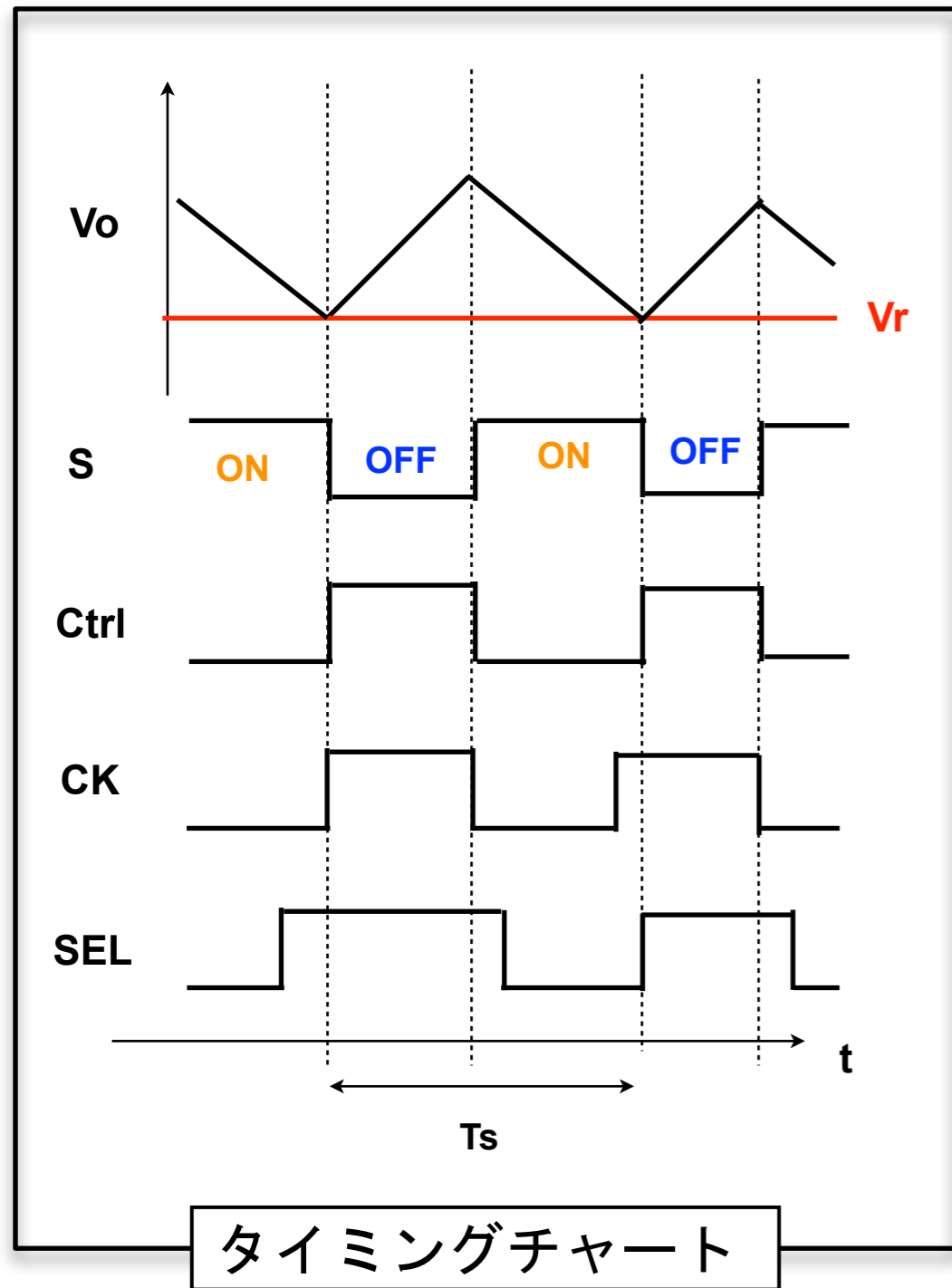
● ヒステリシス制御のメリット

- ・ 負荷急変によって出力電圧が急激に変化した場合、パルス信号のオン幅が瞬時に応答する。
つまり、応答速度が速い。
- ・ コンパレータのみで制御系を構成できるため、本質的には系は安定。
なので、補償回路がいらぬ。

● ヒステリシス制御のデメリット

- ・ 入出力条件によって、スイッチング周波数が変動。
- ・ コンパレータを使用するため、本質的にジッタが多い。
- ・ 出力のリプル電圧を利用してコンパレータを駆動するため、等価直列抵抗（ESR）が比較的大きい出力コンデンサが必要。
- ・ 固定パルスで動作しないため、マルチフェーズに向かない。

ヒステリシス制御単出力昇圧形電源 (従来)



講義事録

● 議事録（集積回路研究会 in 東工）

- ・ ヒステリシス制御以外の制御方法とヒステリシス制御の弱点は？
- ・ どのような用途に使う予定は？
- ・ 他の制御との比較は？出力電圧リップルとか...
- ・ 背景に高効率とあるが、効率については求めてないのか？
- ・ 素子の決めかたは？性能で求めると思うけど...
- ・ クロスレギュレーション特性の改善のために何か工夫をしているのか？
- ・ 周波数的に負荷変動した場合どうなるのか？
- ・ 回路素子が安いのでどれだけ複雑にしてもいいという発表があったけど、安価はどうか？