

複素バンドパス **$\Delta\Sigma$ AD**変調器用  
マルチビット**DAC**非線形性の  
ノイズ・シェープ・アルゴリズム

群馬大学 電気電子工学科

傘 昊 小林 春夫 川上 慎也 黒岩 伸幸

Sponsored By STARC

# 目次

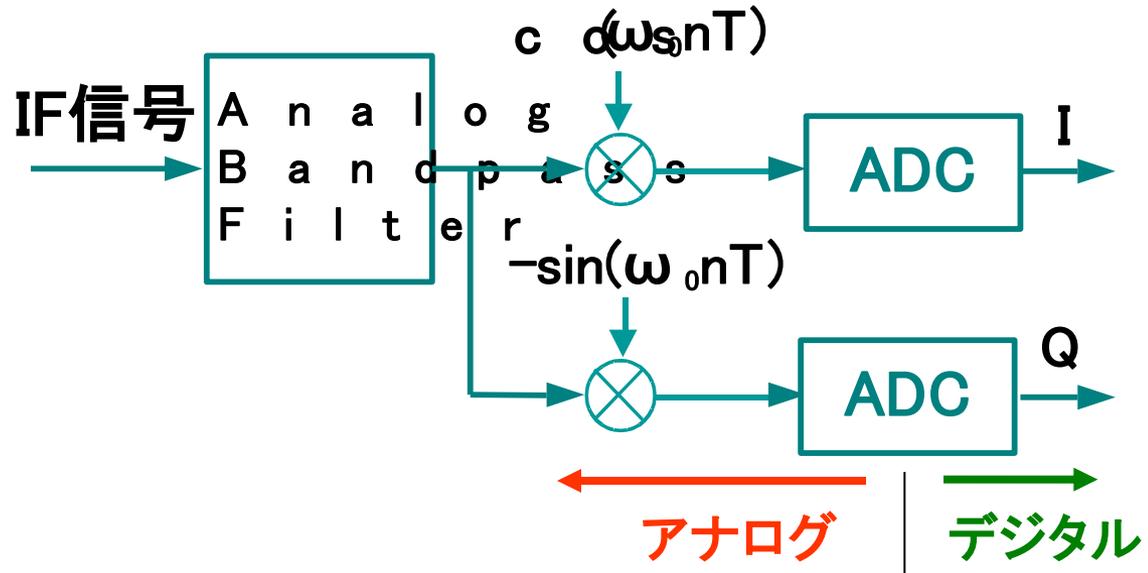
- 📁 バンドパス $\Delta \Sigma$  AD変調器
- 📁 マルチビットDAC非線形性
- 📁 ノイズ・シェープ・アルゴリズム
- 📁 複素BP変調器用ノイズ・シェープ・アルゴリズム
  - 複素バンドパス・ノイズ・シェープの構成案
  - 複素バンドパス・ノイズ・シェープの実現法
  - シミュレーション結果
- 📁 まとめ

# ● バンドパスΣ Δ AD変調器の開発背景

アプリケーション:

通信システムのRF受信機

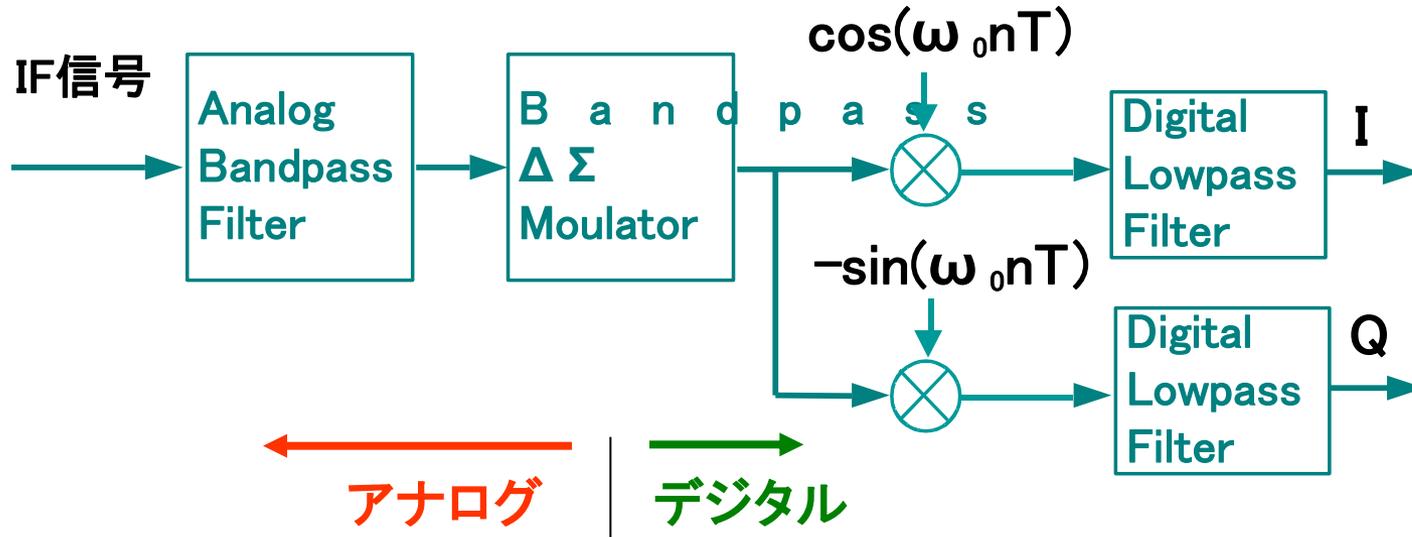
- 携帯電話
- 無線LAN



## 従来の受信回路の問題点

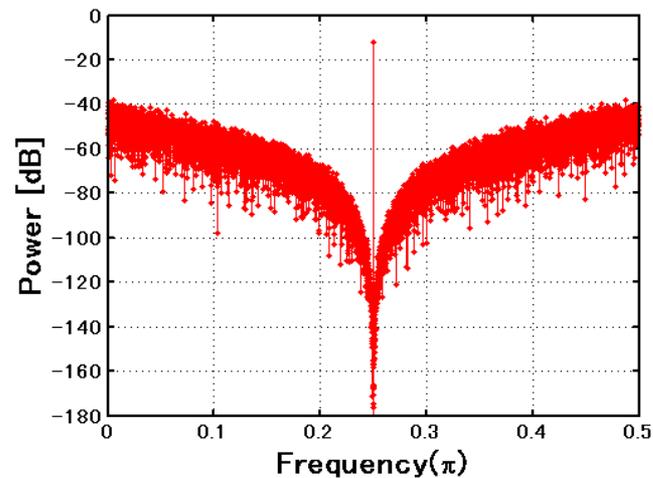
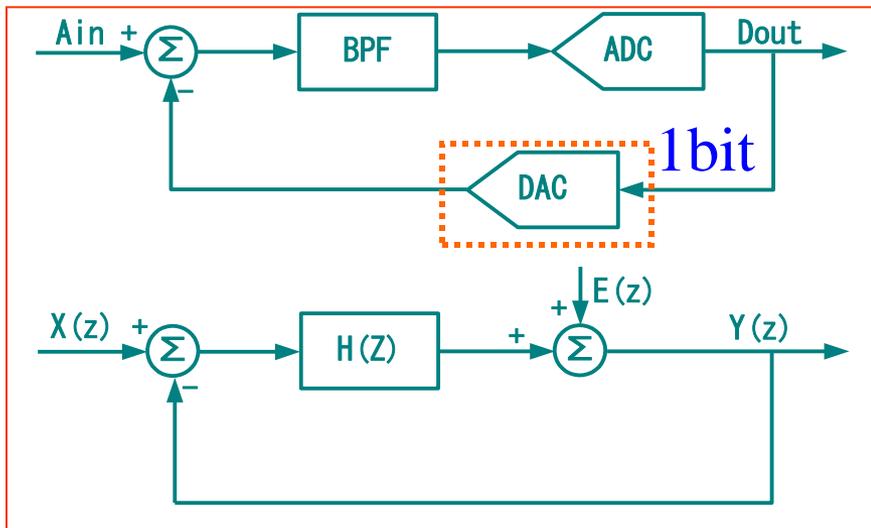
- 複雑なアナログ・バンドパス・フィルタが必要。
- アナログ・ミキサ、LO発振器が必要。
- I、Q経路の mismatchの問題あり。

# ● バンドパス $\Sigma \Delta$ AD変調器の開発背景



- 📄 アナログ・バンドパス・フィルタが**簡単化**。
- 📄 アナログ・ミキサ、アナログLO発振器が**不要**。
- 📄 デジタルなのでI、Q経路の**ミスマッチの問題なし**。
- 📄 アナログ回路は**最小限**でよい。
- 📄 デジタル・フィルタが**必要**。

# ● バンドパス $\Delta\Sigma$ AD変調器



## ● オーバー・サンプリング

◆  $OSR = F_s / (2 \cdot BW)$

## ● ノイズ・シェープ

⇒ 高SNRを実現

Noise Shaping

$$Y(z) = \frac{H(z)}{1 + H(z)} \cdot X(z) + \frac{1}{H(z)} \cdot E(z)$$

$H(z) \rightarrow \infty$

$X(z)$

0

# ● なぜマルチビット?

高分解能を達成するために

📄 OSR→高

- サンプルング周波数→高
- 変調器回路→高速



フィルタの次数→高

- 安定性の問題
- 回路が複雑

Single-bit

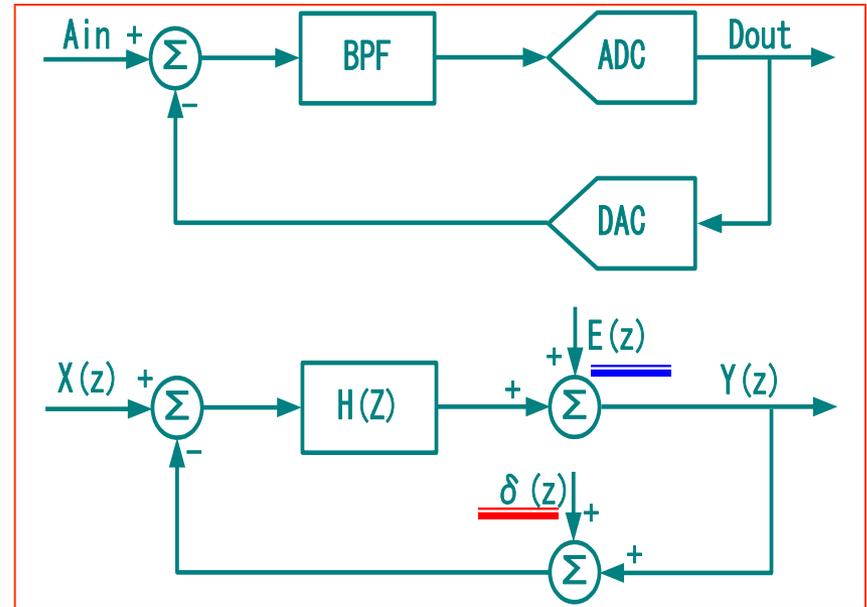
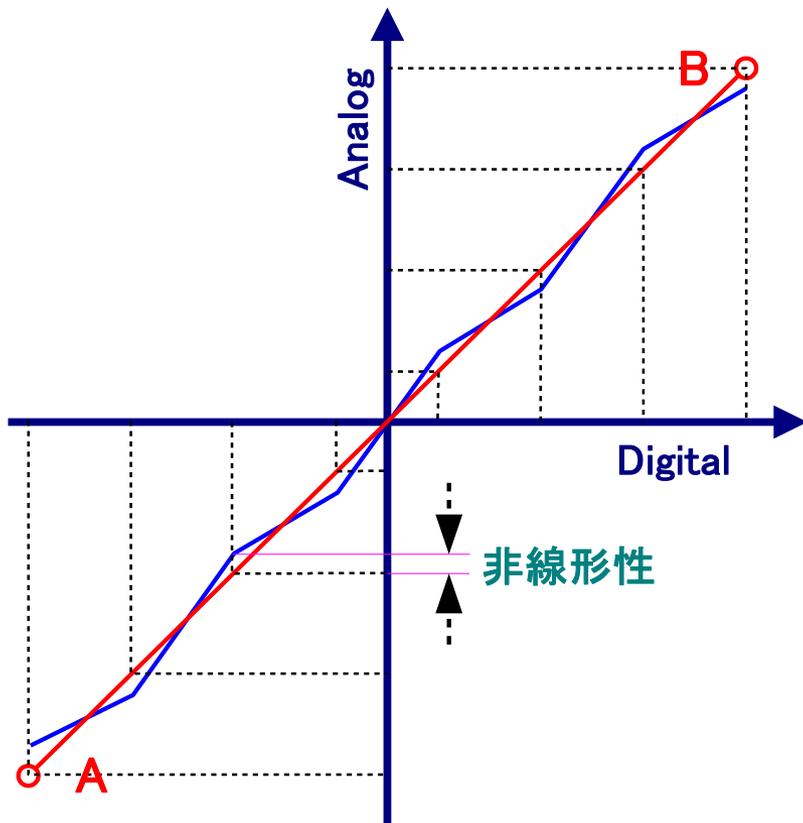
Multi-bit

● 低OSRで高分解能

● 安定性の問題が軽減

Multi-bit DACの非線形性が問題

# ● マルチビットDACの非線形性



$$Y(z) = \frac{H(z)}{1 + H(z)} \cdot X(z) + \frac{1}{H(z)} \cdot E(z)$$

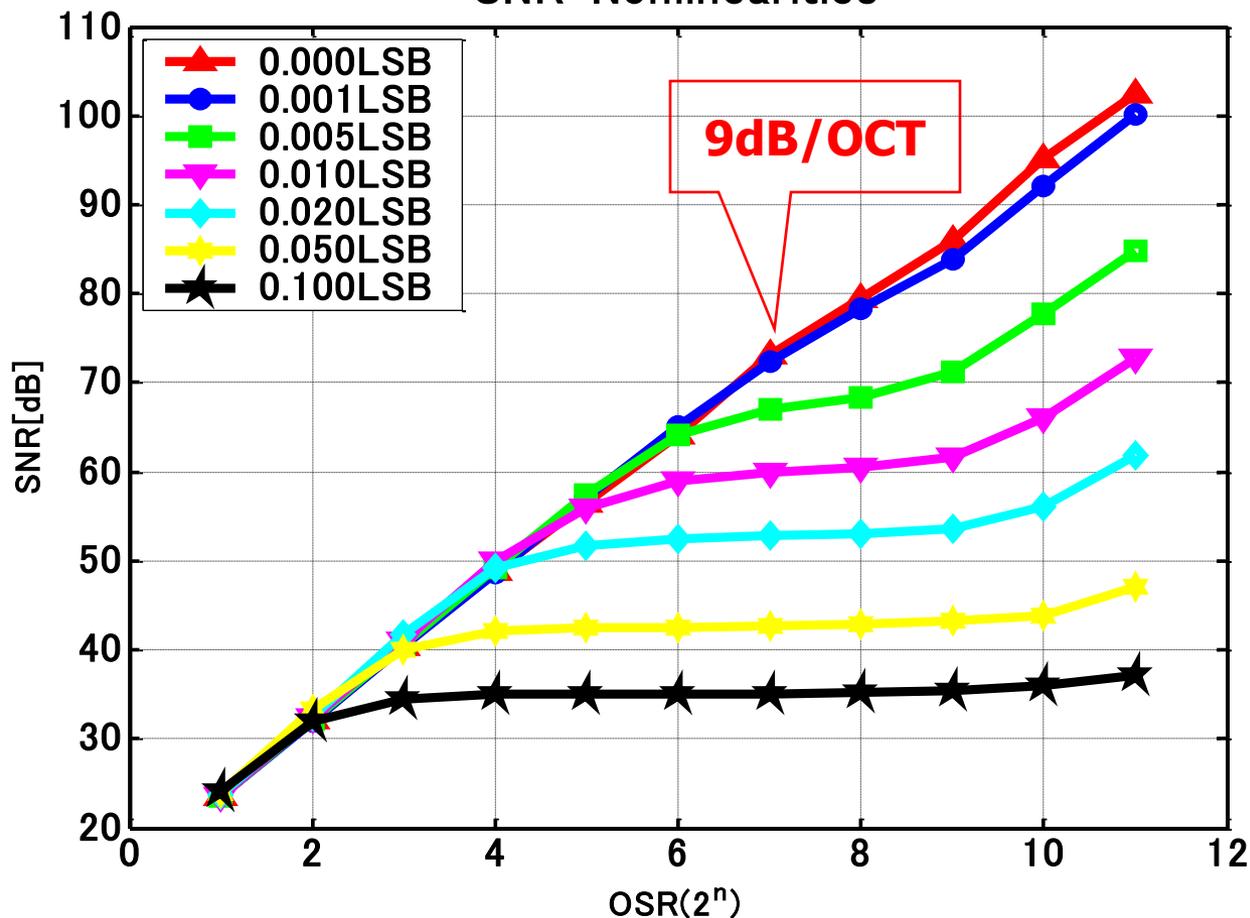
$$Y(z) = \frac{H(z)}{1 + H(z)} \cdot X(z) + \frac{1}{H(z)} \cdot \underline{E(z)} - \underline{\delta(z)}$$

$\delta(z)$ はノイズ・シェーブされない。

# ●DAC非線形性によるSNRの劣化

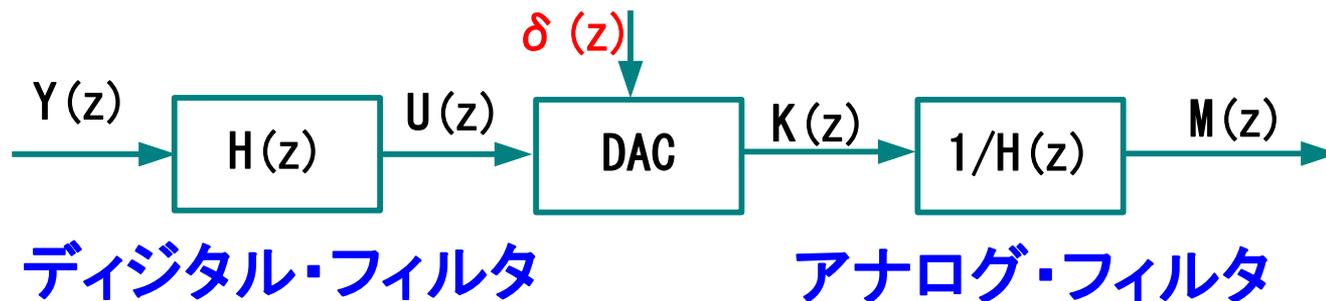
## 2次バンドパス $\Delta\Sigma$ 変調器のシミュレーション効果

SNR-Nonlinearities



**DACの非線形性をノイズ・シェーブするアルゴリズムが必要！**

# ● DAC非線形性のノイズ・シェープ



$$K(z) = H(z) \cdot Y(z) + \delta(z)$$

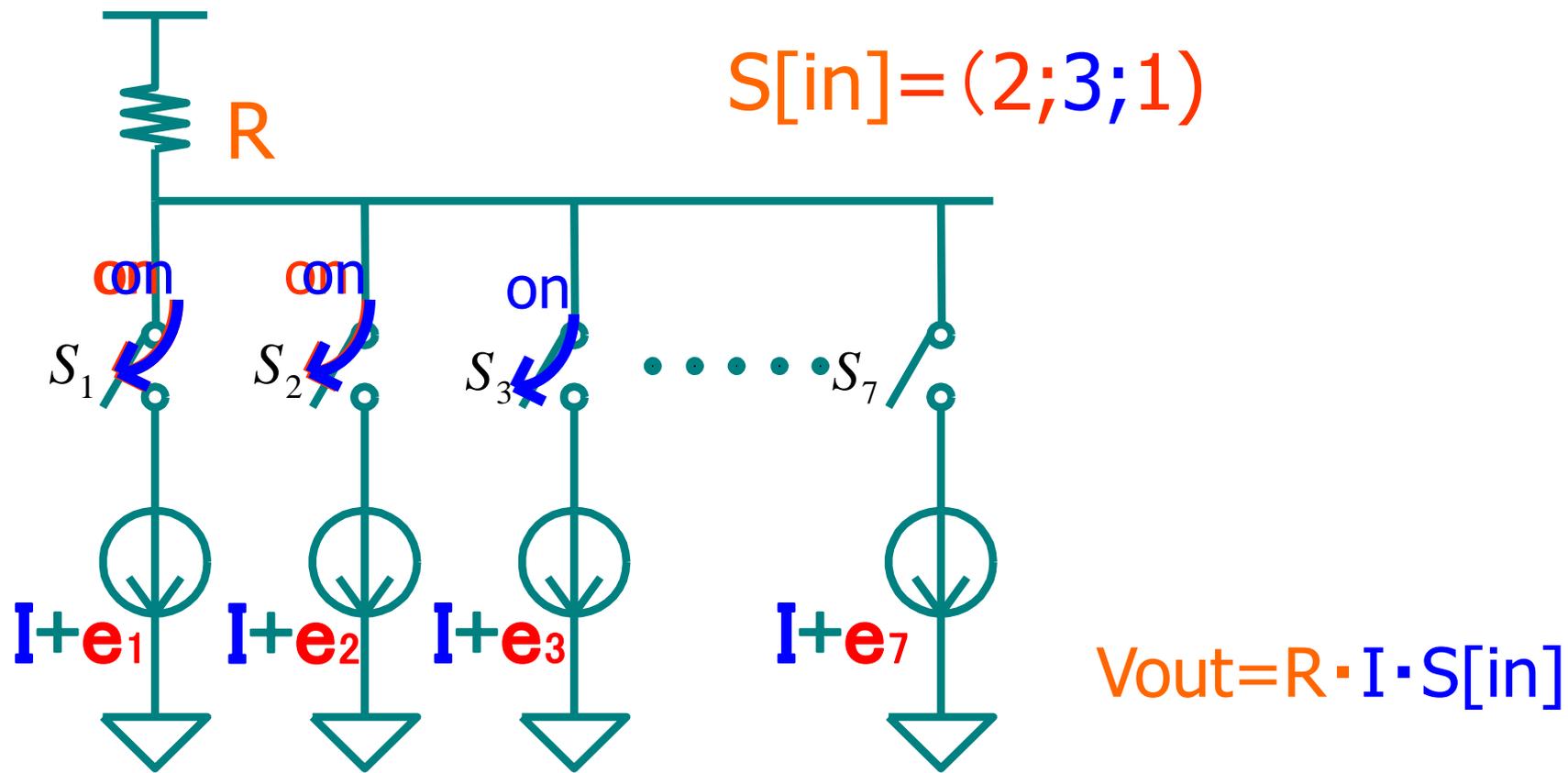
$$M(z) = Y(z) + \frac{1}{H(z)} \cdot \delta(z)$$

Noise Shape

## ● 問題点:

U(z)はDAC入力レンジ外になりうる

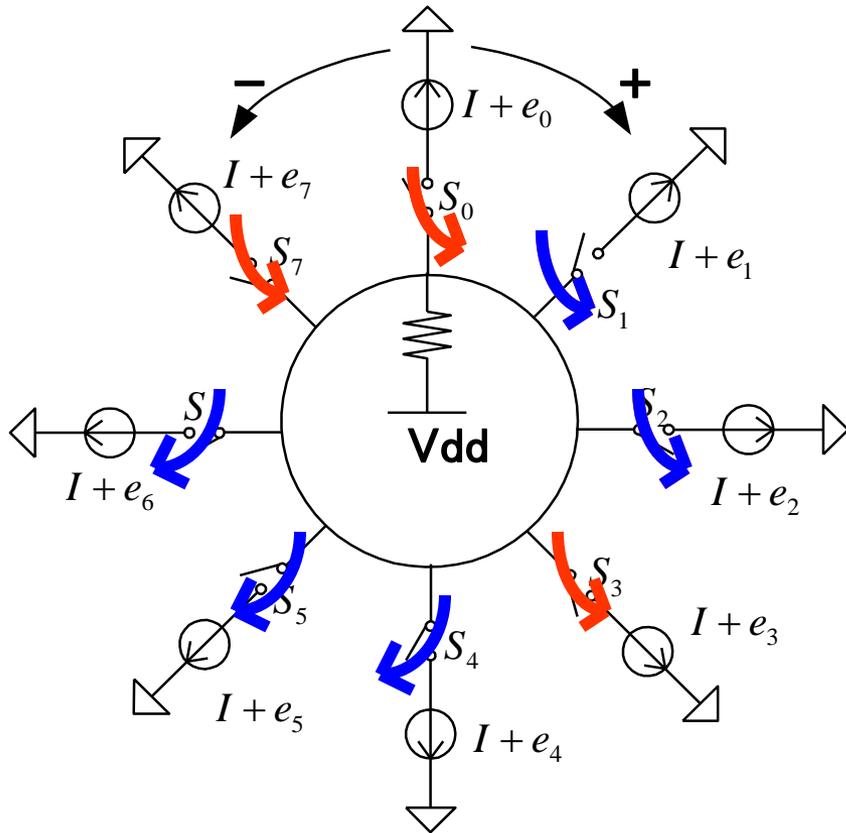
● セグメント・電流セル型DACの非線形性



電流セルのミスマッチ ( $e_1, e_2, e_3, \dots, e_7$ ) がDACの非線形性

# ● ノイズ・シェープ・アルゴリズム①

## - LPエレメント・ロテーション法



$$H(z) = 1/(1 - Z^{-1})$$

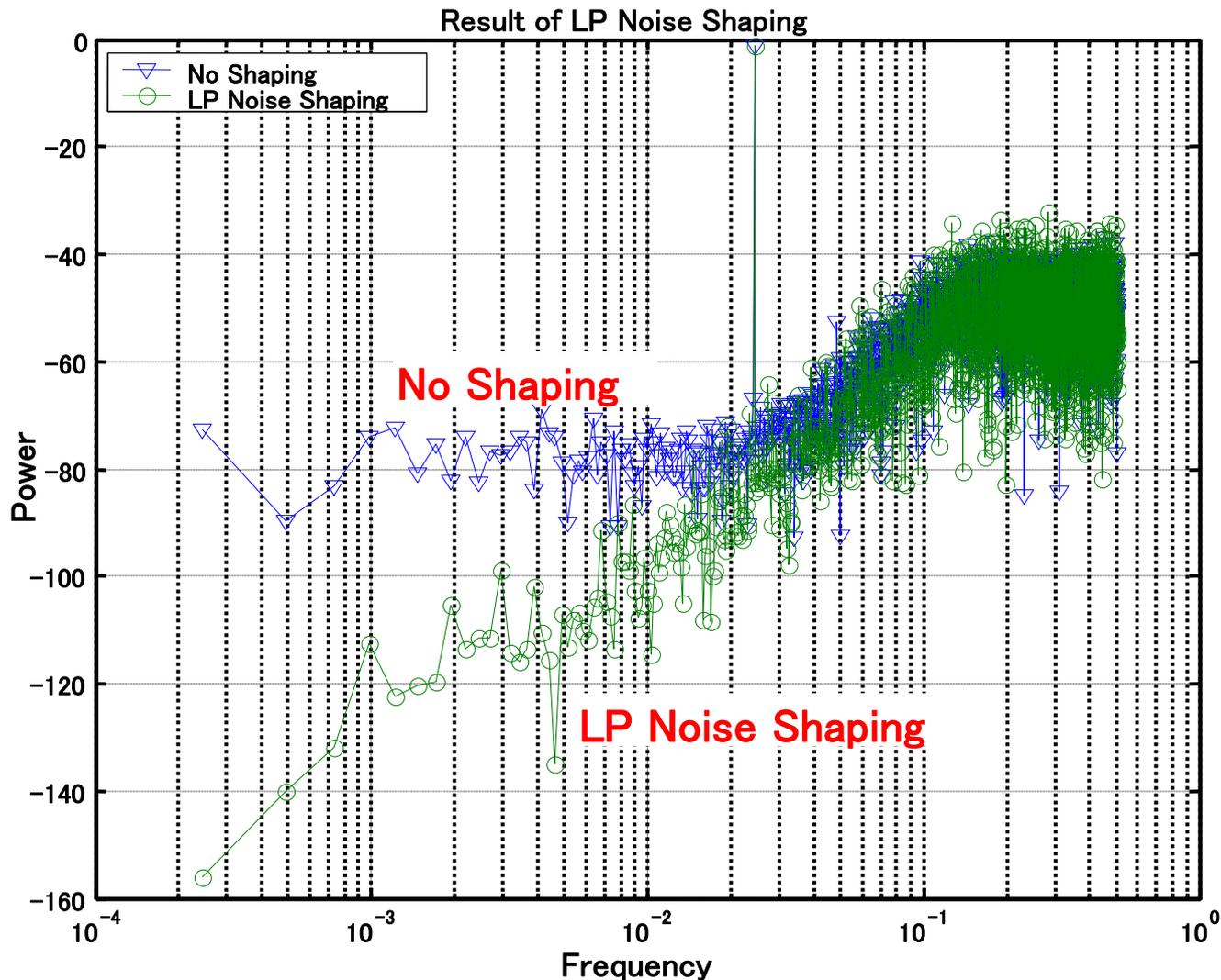
Time

	0	1	2	3	4	5	6	7
4								
3								
2								
2								
5								
7								
1								
5								
4								
8								

Input of DAC

# ノイズ・シェープ・アルゴリズム①

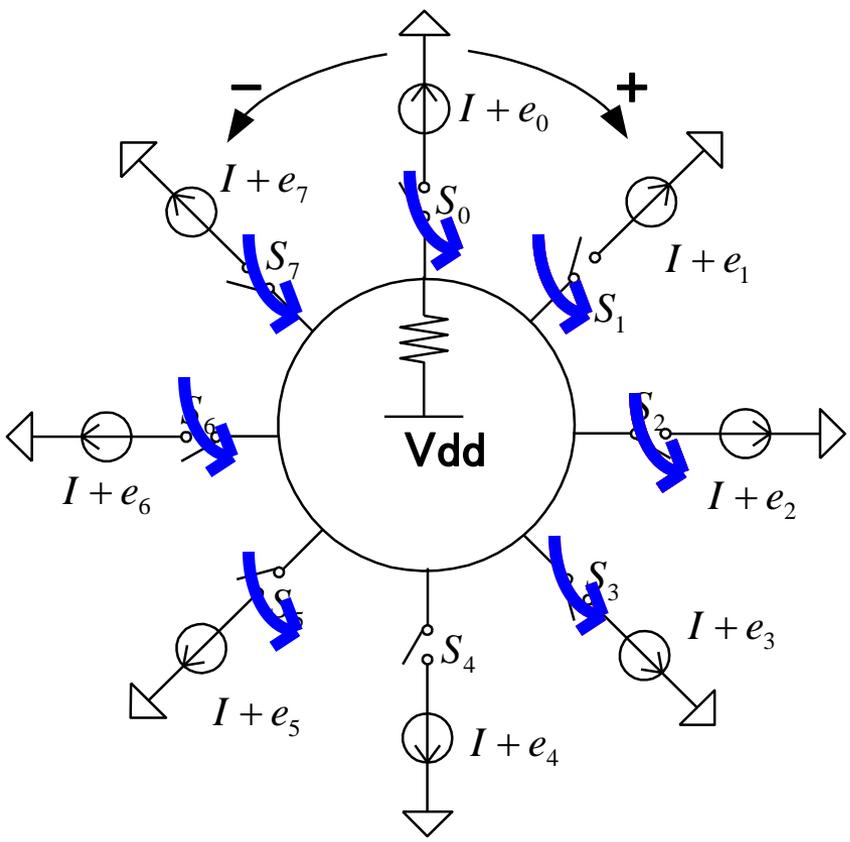
## - LPエレメント・ロテーション法の結果



# ● ノイズ・シェープ・アルゴリズム②

## - HPエレメント・ロテーション法

$$H(z) = 1 + Z^{-1}$$



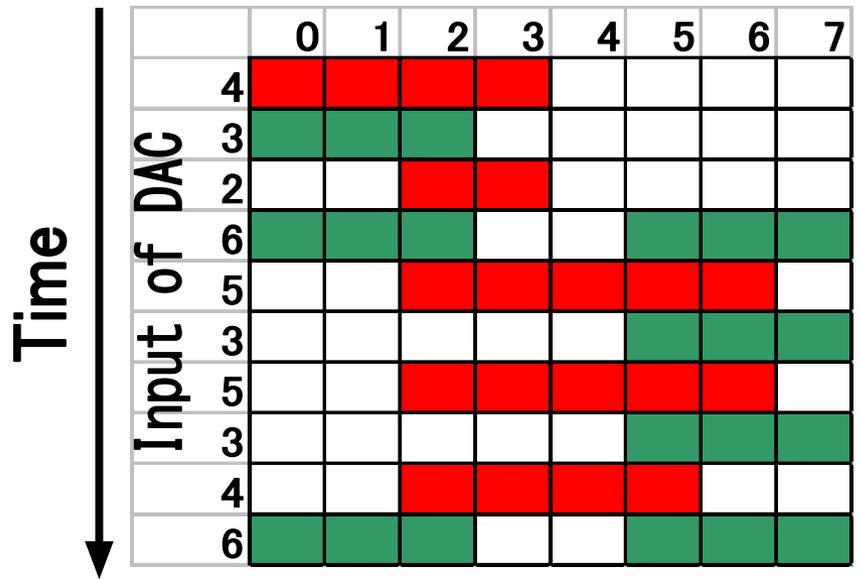
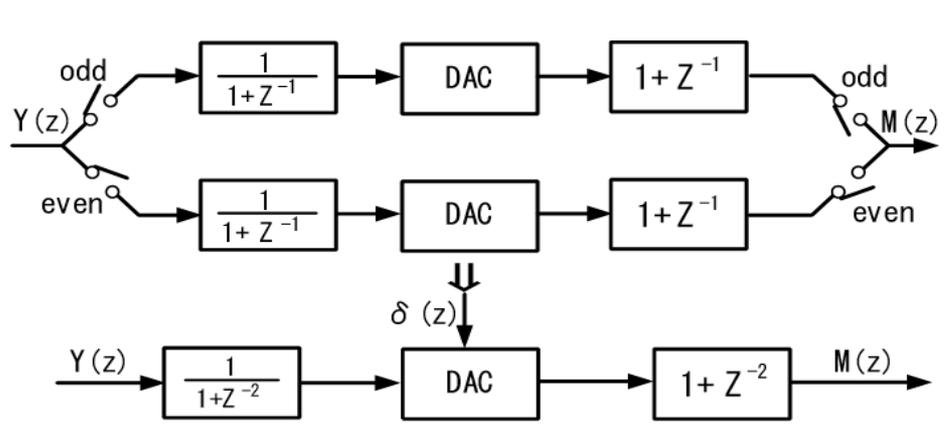
Time

	0	1	2	3	4	5	6	7
4								
3								
2								
6								
5								
3								
5								
3								
4								
6								

# ● ノイズ・シェープ・アルゴリズム③

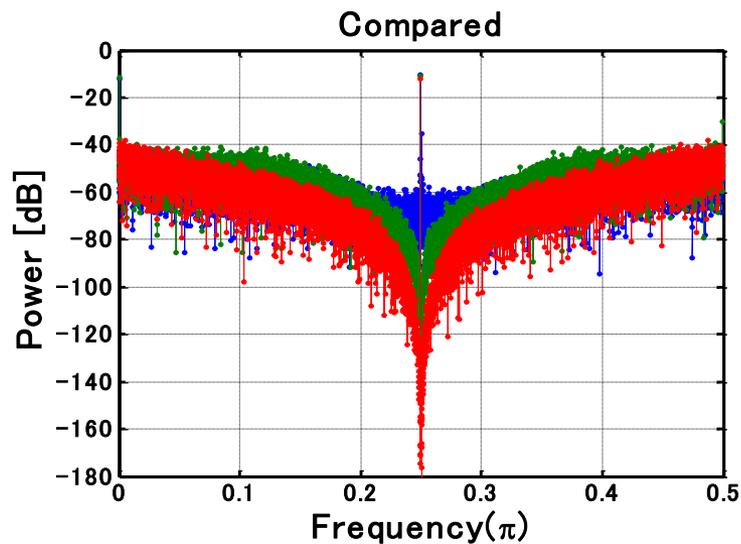
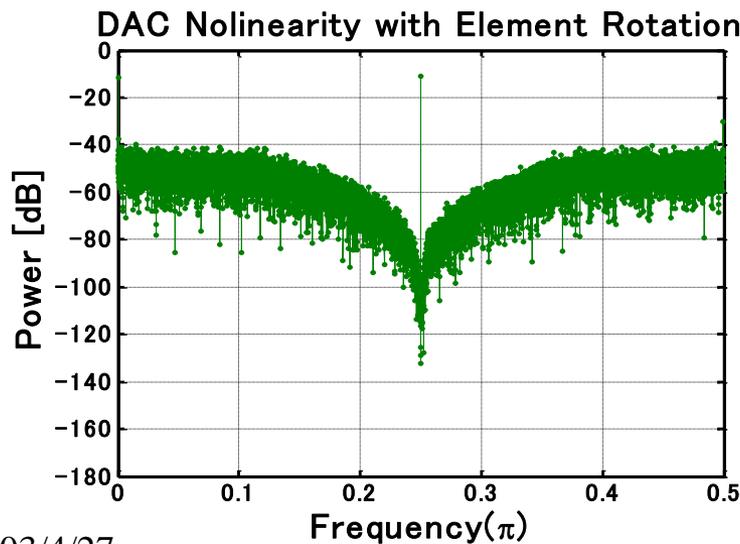
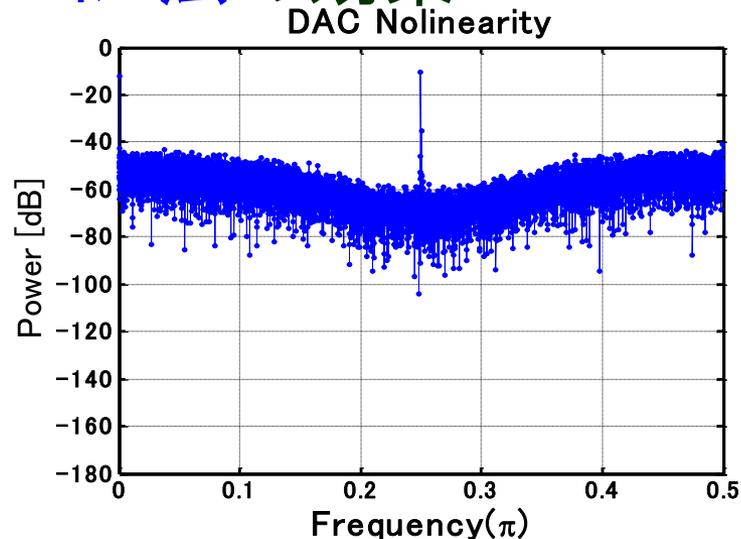
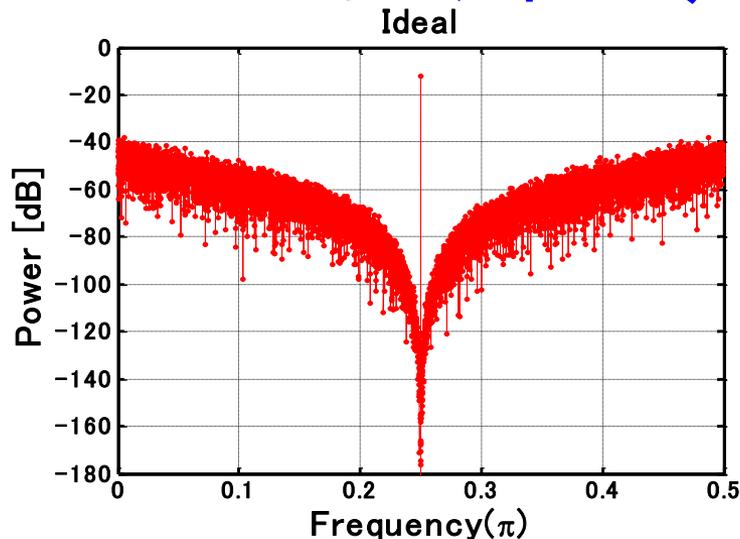
## - BPエレメント・ロテーション法

$$H(z) = 1 + Z^{-2}$$

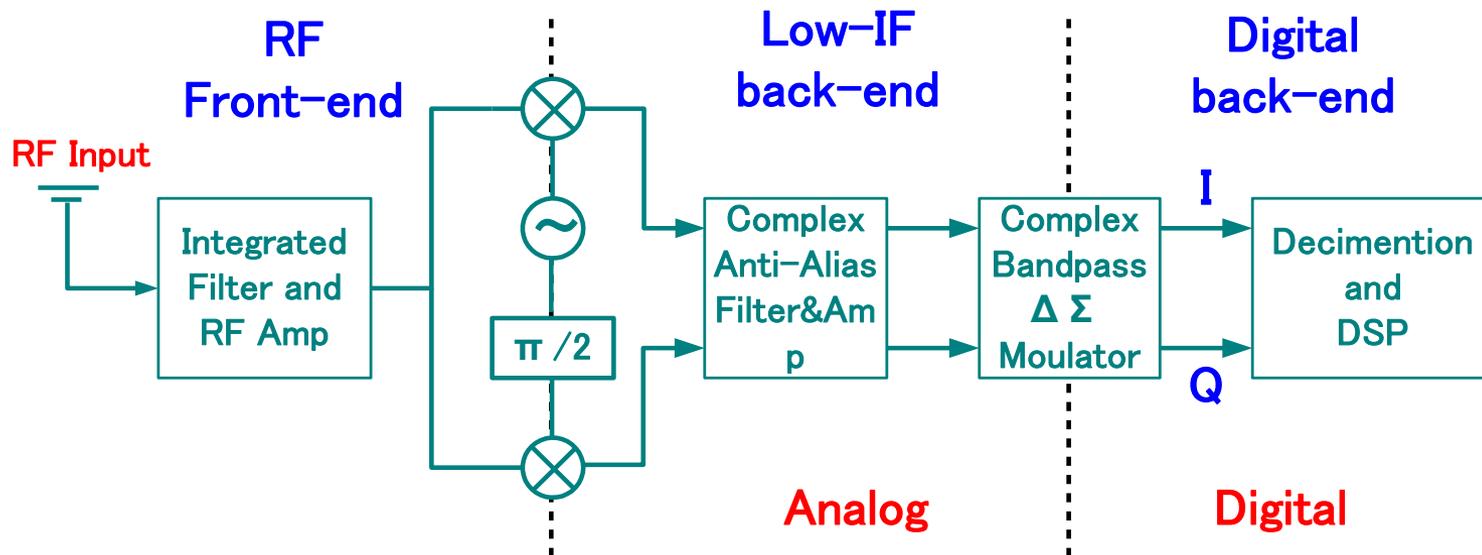


HPの2CHインターリーブでBPを実現

# ● ノイズ・シェープ・アルゴリズム - BPエレメント・ロテーション法の効果



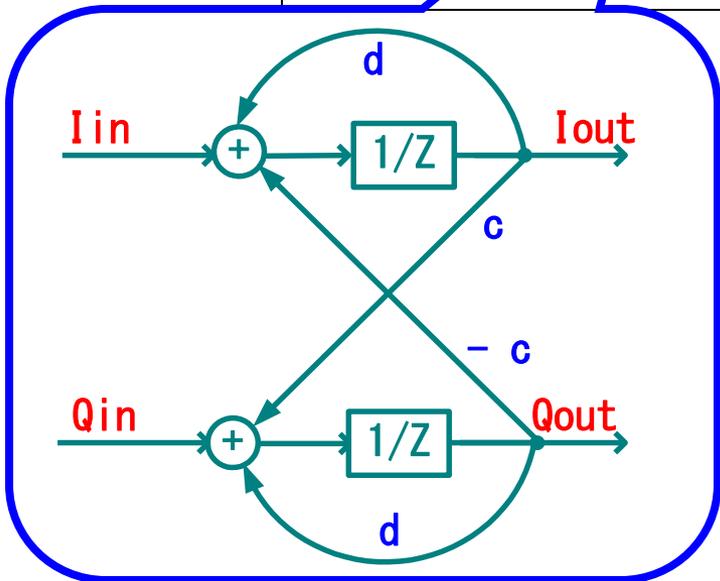
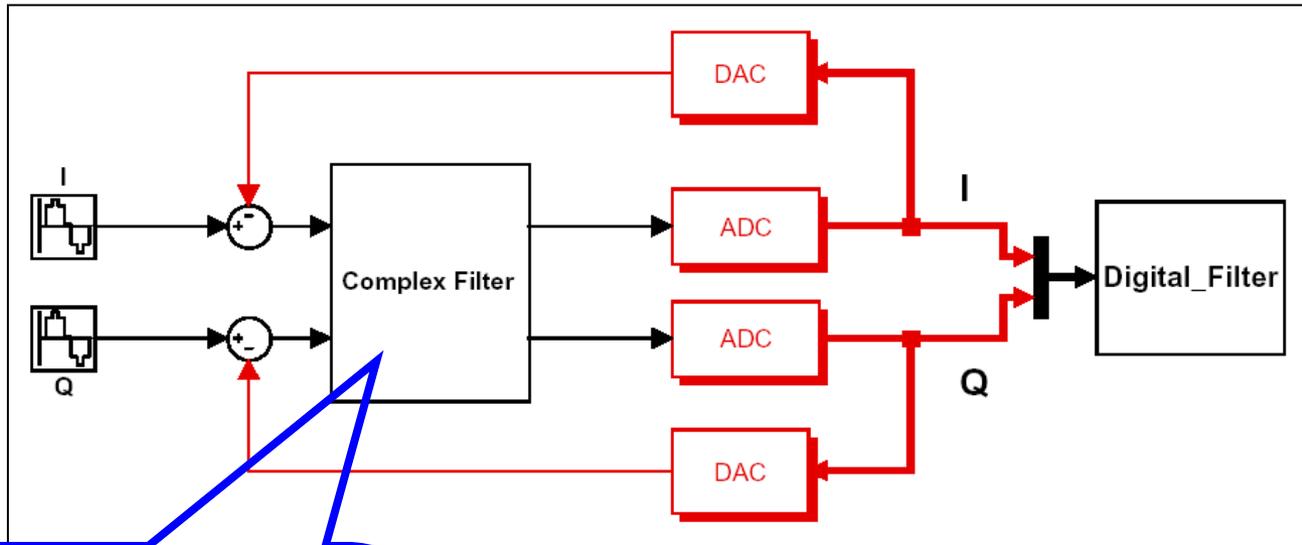
# ● 複素バンドパス $\Delta\Sigma$ AD変調器を用いる受信機



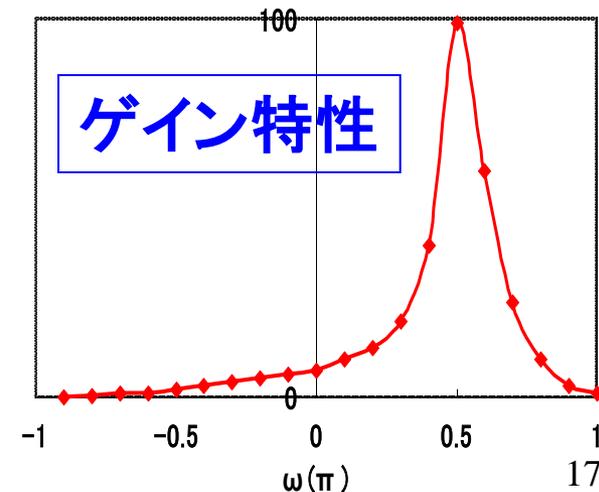
## 特徴

- I,Qパスの mismatches の影響が低減
- 2つの実BP変調器に比べ
  - 📁 同じ回路量で高性能

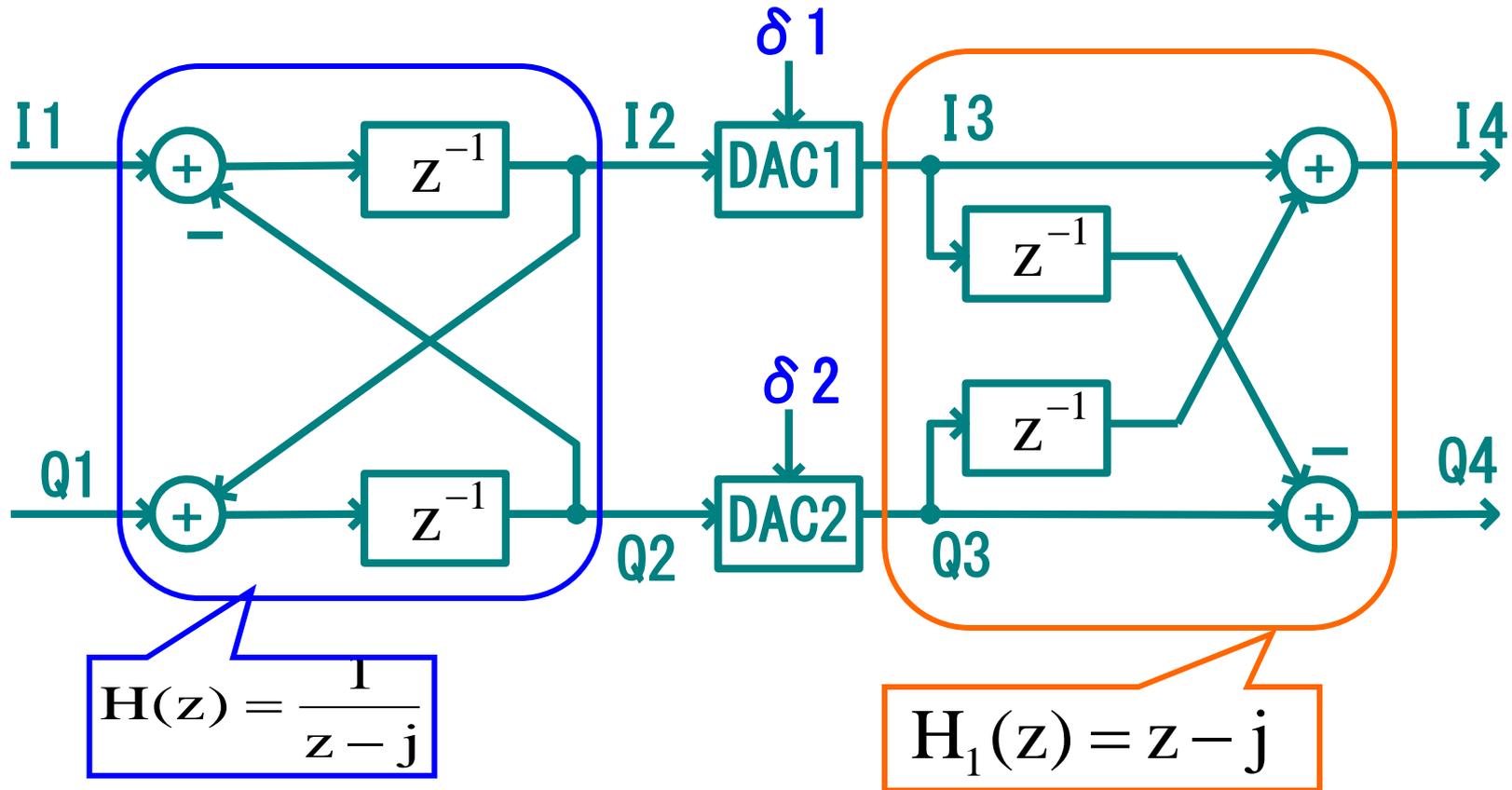
# ● 複素バンドパス $\Delta\Sigma$ AD変調器



$$H(z) = \frac{Y_{I,Q}(z)}{X_{I,Q}(z)} = \frac{1}{z - (d + jc)}$$



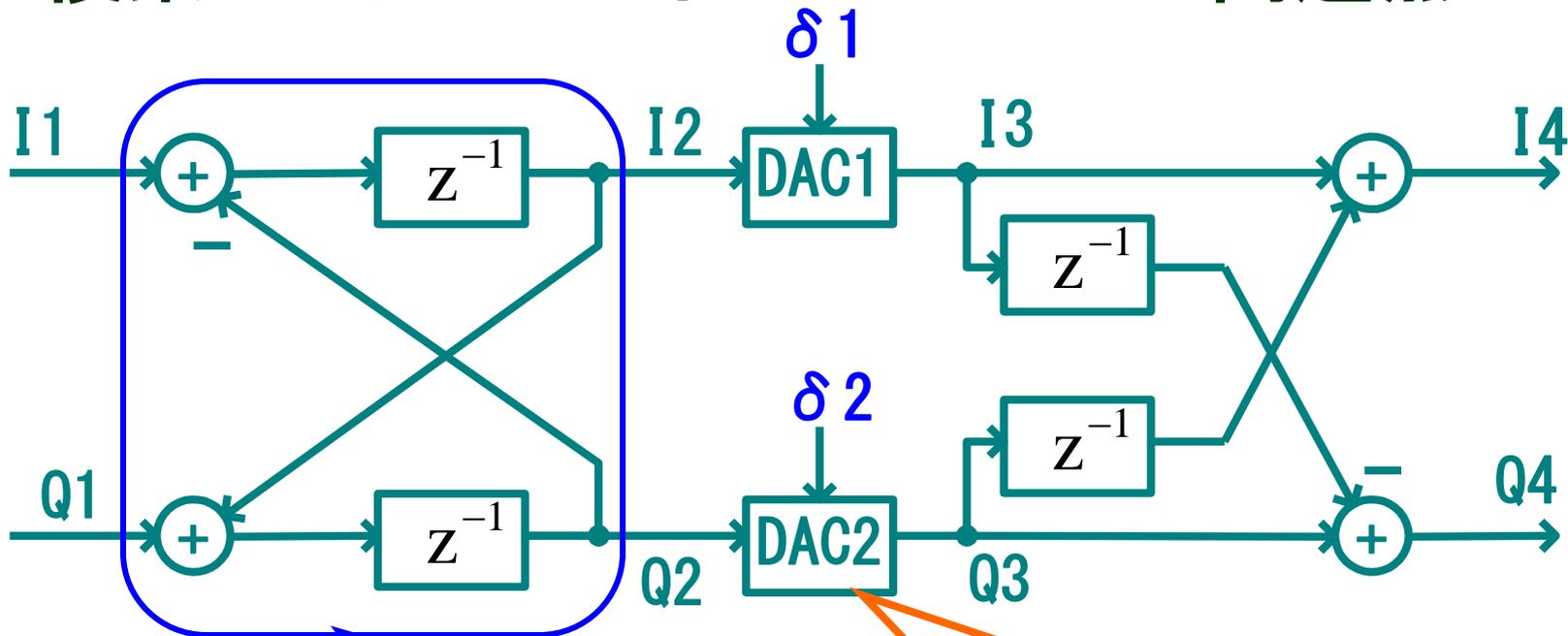
# ● 複素バンドパス・ノイズ・シェーブ



$$I_4(z) + j \cdot Q_4(z) = [I_1(z) + j \cdot Q_1(z)] + \frac{1}{H(z)} \cdot \underline{\underline{[\delta_1(z) + j \cdot \delta_2(z)]}}$$

➡  $\delta(z)$ を複素でノイズ・シェーブ

# ● 複素バンドパスノイズ・シェープの問題点



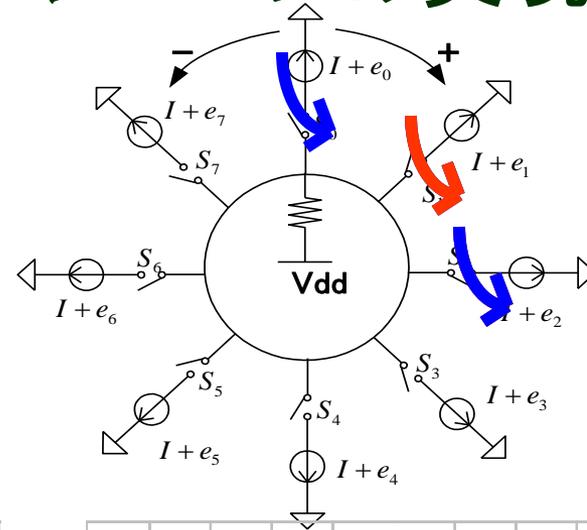
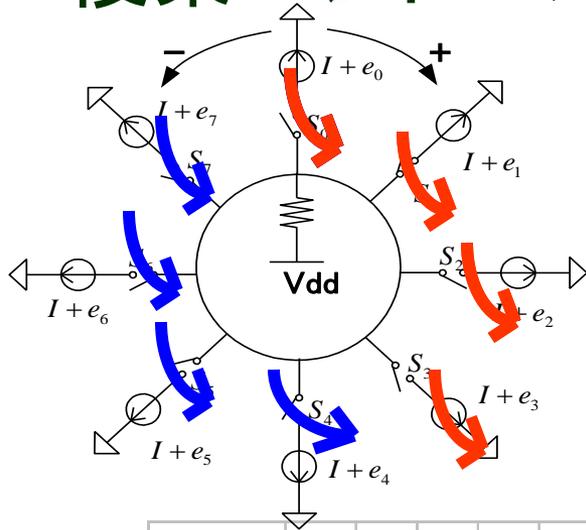
$$\underline{I_2(n+1) = I_1(n) - Q_2(n)}$$

$$\underline{Q_2(n+1) = I_2(n) + Q_1(n)}$$

**$I_2 < 0$ ,  $Q_2 > FS$  になり得る**

DACの入カレンジ  
0~FS

# ● 複素バンドパスノイズ・シェープの実現法



Time  
Input of DAC

		DAC1							
		0	1	2	3	4	5	6	7
4+3i	4								
2+5i	5								
3+1i	3								
6+2i	2								
5+4i	5								
1+3i	3								
7+2i	7								
4+6i	6								
2+4i	2								
3+3i	3								

		DAC2							
		0	1	2	3	4	5	6	7
3	3								
2	2								
1	1								
6	6								
4	4								
1	1								
2	2								
4	4								
4	4								
3	3								

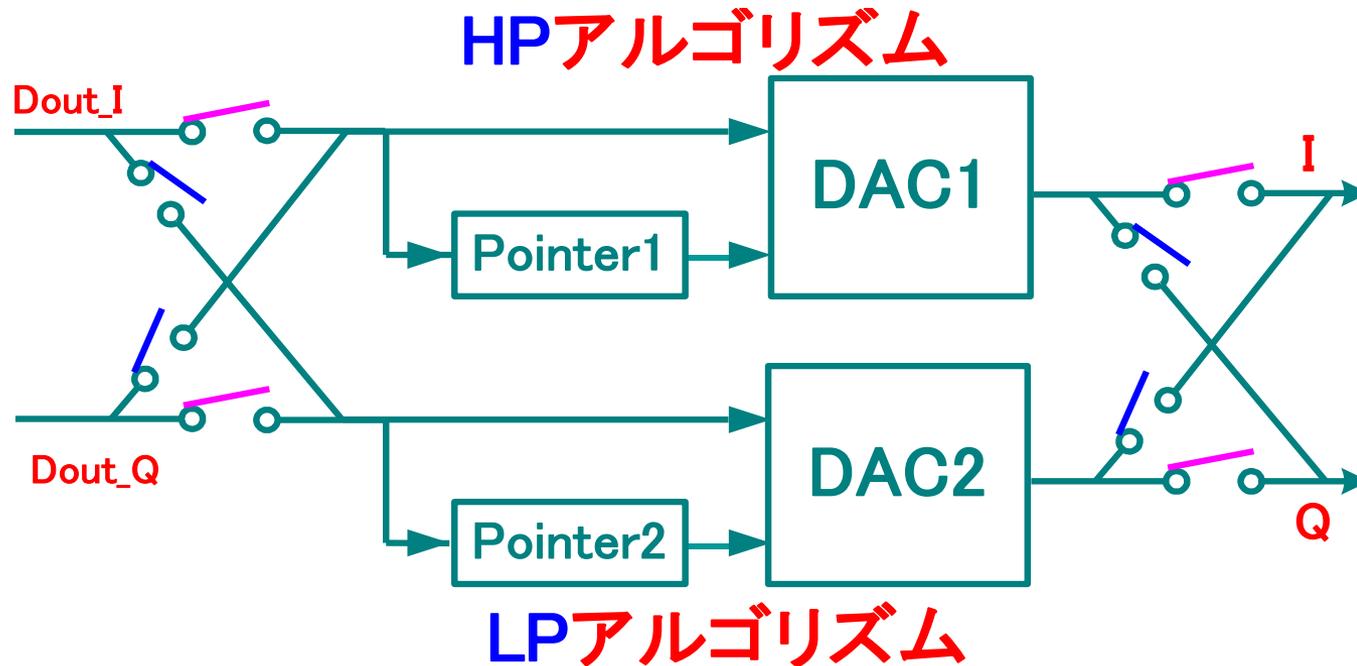
■ I出力

■ Q出力

- 提案する複素バンドパスノイズ・シェープアルゴリズムの特徴

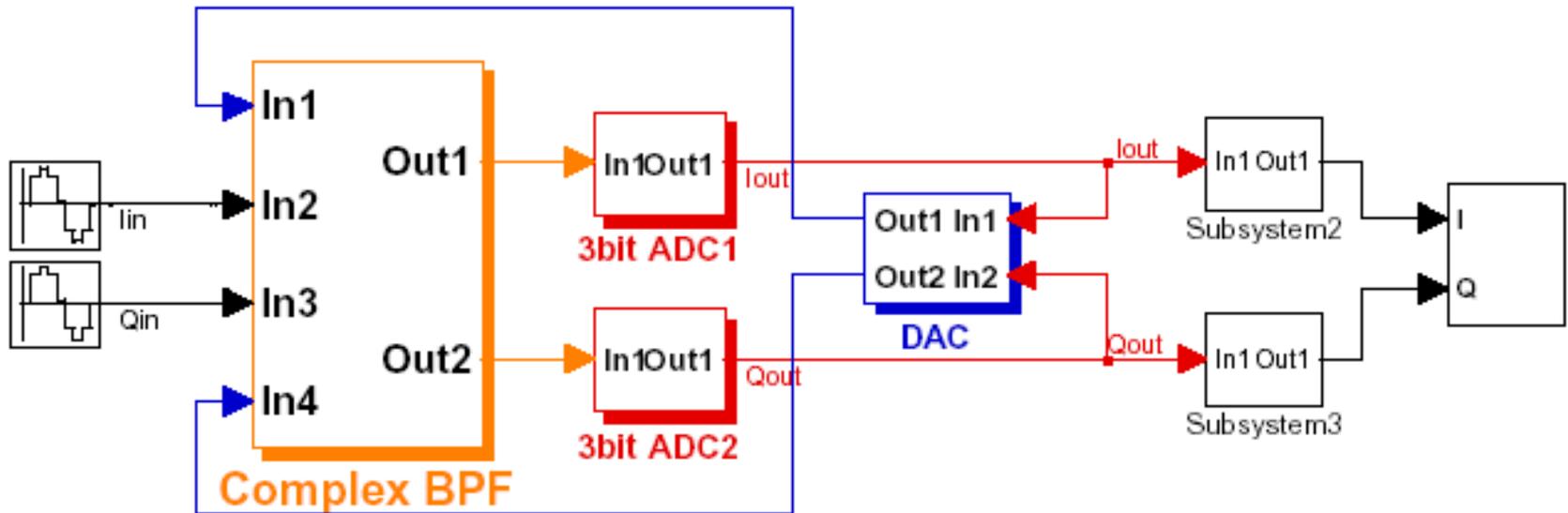
- 📄 IとQパスのDAC1、2を交互に動作
- 📄 IはHP、QはLPアルゴリズムを適用
- 📄 エlement・ロテションで  
デジタル・フィルタとアナログ・フィルタの両方を等価的に実現する

# ● 複素ノイズ・シェープDACのアーキテクチャ



- 📁 バンドパス $\Delta \Sigma$ ADCのDAC部分にPointerを加える
- 📁 2ChのDACはMultiplexorにより、交互動作
  - Multi\_bit DACの非線形性の影響を抑える
  - ⇒ 全体のSNRを上げる
- 📁 Digital手法でAnalog回路性能を改善

# ● Matlabによるシミュレーション



## 📁 シミュレーション条件

- **4次複素BPF**
- **3bit ADC&DAC**

📁 **理想DAC(ケース1)**

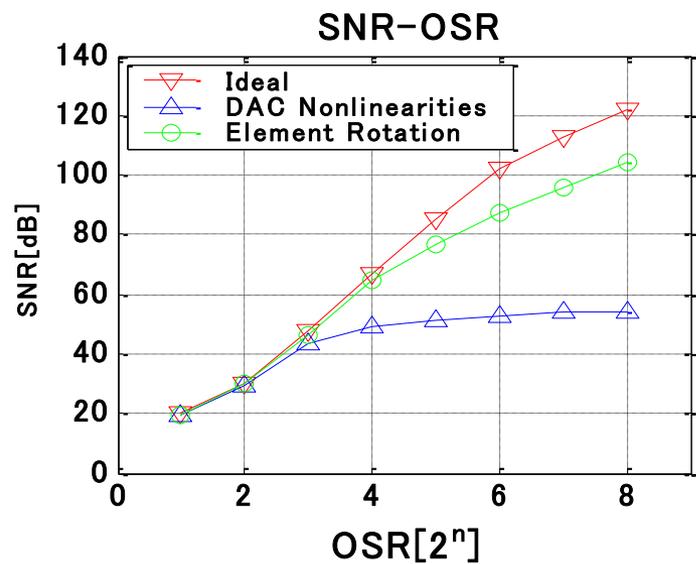
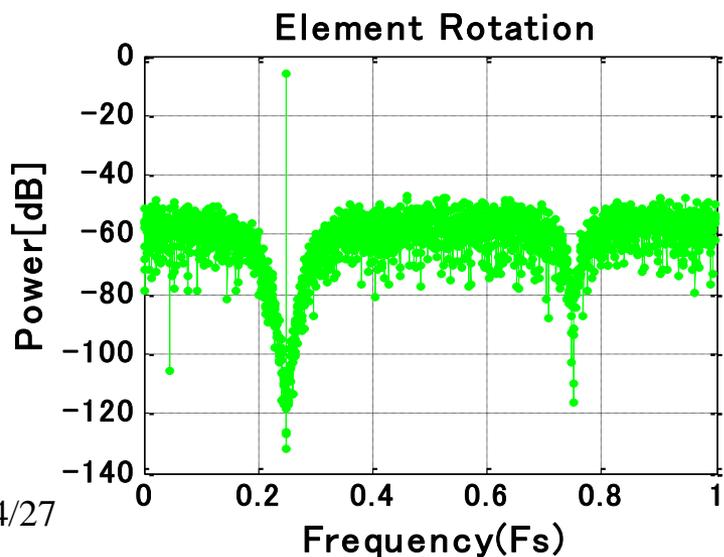
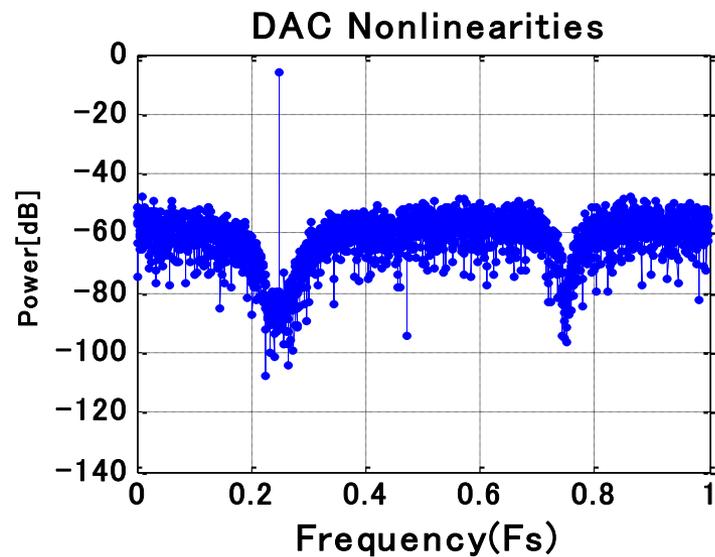
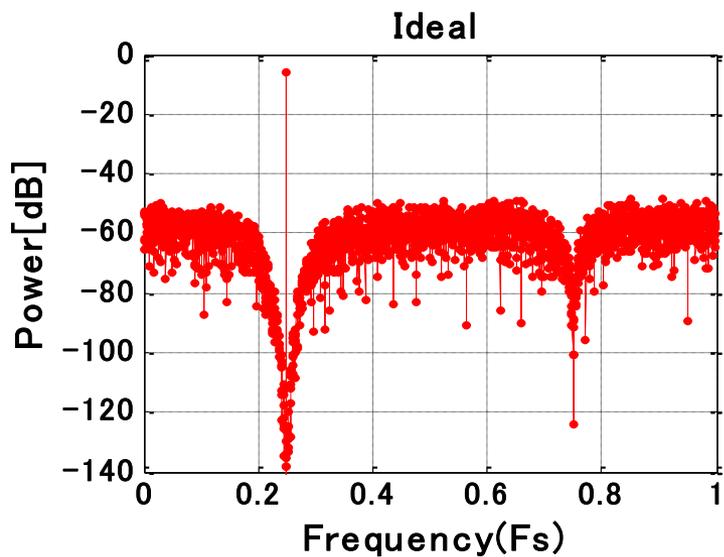
📁 **非線形性があるDAC**

**エレメント・ロテーションなし(ケース2)**

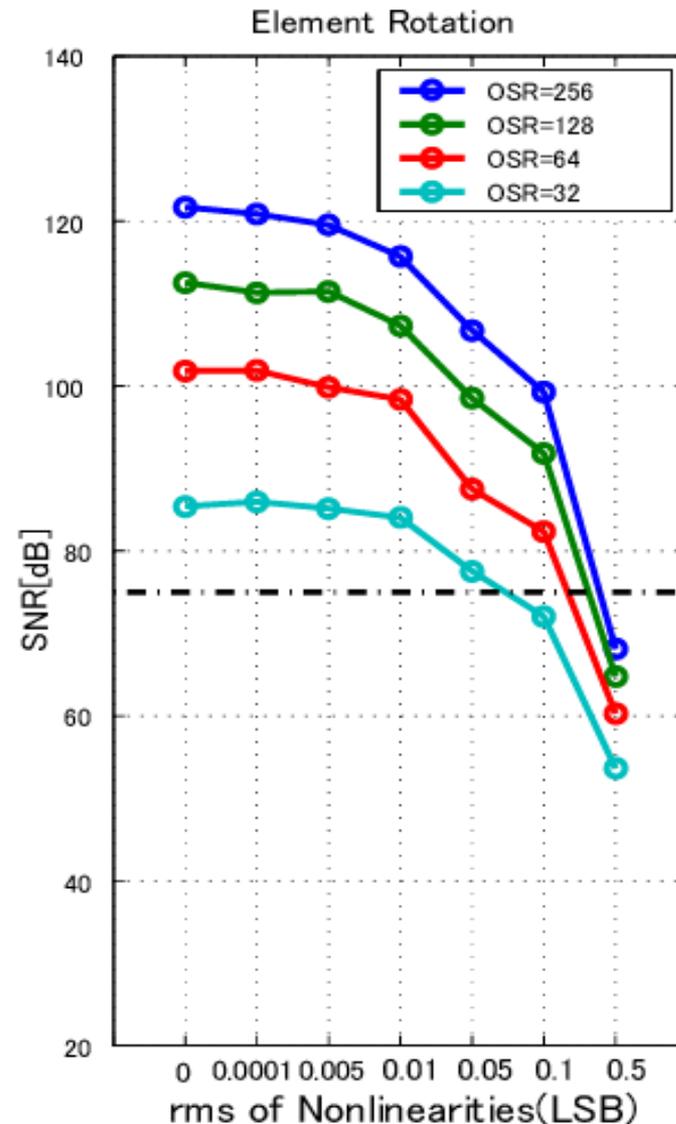
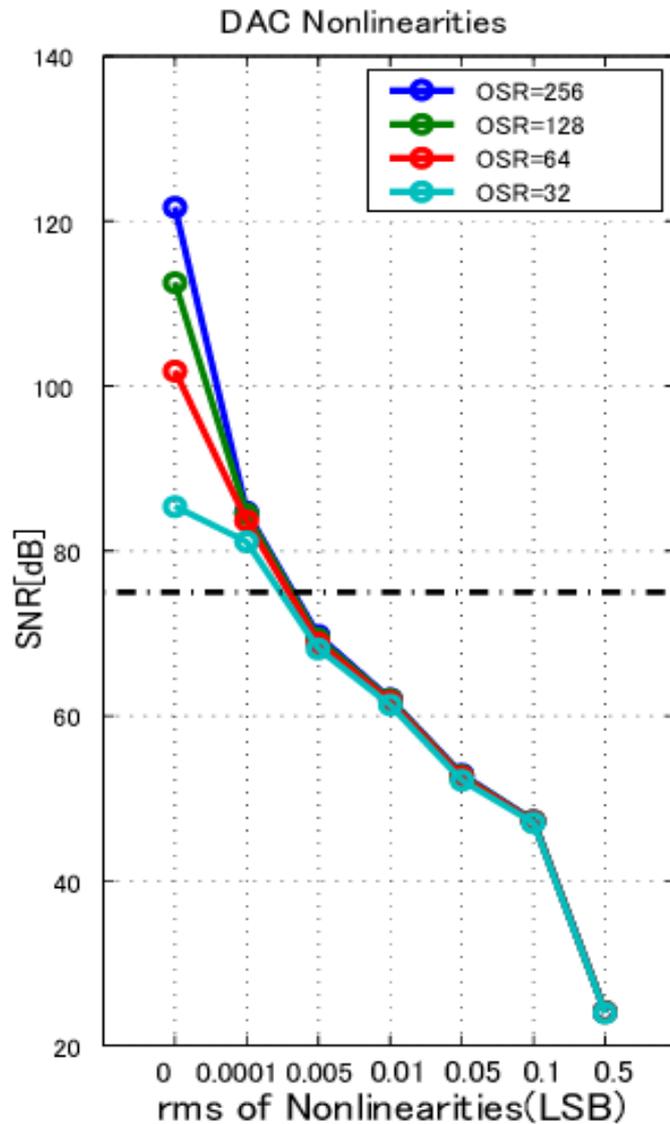
**エレメント・ロテーションあり(ケース3)**

# ● シミュレーション結果ーノイズ・シェープ効果

## 4次複素BP $\Delta\Sigma$ 変調器



# ● シミュレーション結果—SNRの改善効果



# ● まとめ

- 📁 新しいアルゴリズムを提案した
  - 複数バンドパス $\Delta\Sigma$ AD変調器用
  - マルチビットDACの非線形性をノイズ・シェープ
  - 2つDACの特性のミスマッチもキャンセルできる  
デジタル手法でアナログ特性を改善
- 📁 シミュレーションによる有効性を確認した
  - SNRの向上
- 📁 今後の課題
  - 高精度バンドパス $\Delta\Sigma$ 変調器の実現