

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-11888
(P2014-11888A)

(43) 公開日 平成26年1月20日(2014.1.20)

(51) Int.Cl.
H02M 3/155 (2006.01)

F I
H02M 3/155 H

テーマコード(参考)
5H730

審査請求 未請求 請求項の数 3 O L (全 16 頁)

(21) 出願番号 特願2012-147184 (P2012-147184)
(22) 出願日 平成24年6月29日 (2012.6.29)

特許法第30条第2項適用申請有り 第2回電気学会東京支部栃木・群馬支所合同研究発表会 平成24年2月29日～3月1日開催 電気学会研究会資料 電子回路研究会 ECT-12-020~030・032~038 平成24年3月29日発行

(71) 出願人 504145364
国立大学法人群馬大学
群馬県前橋市荒牧町四丁目2番地
(71) 出願人 303046277
旭化成エレクトロニクス株式会社
東京都千代田区神田神保町一丁目105番地
(74) 代理人 110001243
特許業務法人 谷・阿部特許事務所
(72) 発明者 高井 伸和
群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内
(72) 発明者 岩瀬 浩之
群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内

最終頁に続く

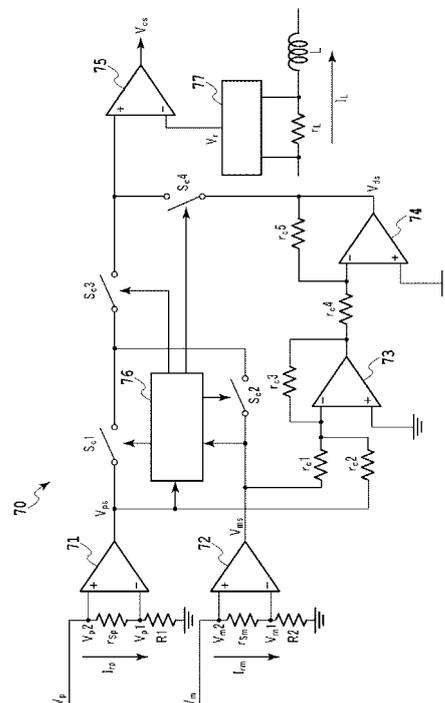
(54) 【発明の名称】 単一インダクタマルチ出力DC-DC変換回路

(57) 【要約】

【課題】 擬似連続モードの単一インダクタマルチ出力DC-DC変換回路における消費電力と制御可能な負荷電流値とのトレードオフを解消する。

【解決手段】 本発明の疑似連続モードの単一インダクタマルチ出力DC-DC変換回路は、複数のチャンネルを有しており、前記複数のチャンネルの各チャンネルからそれぞれ1の出力電圧を得るためのスイッチング動作とフリーホイール動作とを順に行う制御回路と、インダクタに流れる電流を検出して、該インダクタに流れる電流の電流値が所定の下限值に達したときに、前記制御回路に前記フリーホイール動作を行うように指示する信号を出力するカレントセンサーと、を備え、前記カレントセンサーは、前記各チャンネルの各負荷電流に応じて、前記下限値を変化させることを特徴とする。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

複数のチャンネルを有する疑似連続モードの単一インダクタマルチ出力 DC - DC 変換回路において、

前記複数のチャンネルの各チャンネルからそれぞれ 1 の出力電圧を得るためのスイッチング動作とフリーホイール動作とを順に行う制御回路と、

インダクタに流れる電流を検出して、該インダクタに流れる電流の電流値が所定の下限值に達したときに、前記制御回路に前記フリーホイール動作を行うように指示する信号を出力するカレントセンサーと、

を備え、

前記カレントセンサーは、

前記各チャンネルの各負荷電流に応じて、前記下限値を変化させることを特徴とする単一インダクタマルチ出力 DC - DC 変換回路。

【請求項 2】

前記カレントセンサーは、

前記各負荷電流が大きくなったときに、前記下限値を大きくし、前記各負荷電流が小さくなったときに、前記下限値を小さくすることを特徴とする請求項 1 に記載の単一インダクタマルチ出力 DC - DC 変換回路。

【請求項 3】

前記カレントセンサーは、

前記各負荷電流に応じた電圧をそれぞれ出力する複数の増幅部と、

前記複数の増幅部の出力をそれぞれ加算して出力する加算部と、

前記複数の増幅部の出力のうち 1 つの増幅部の出力が大きくなったときに、その増幅部の出力を前記下限値とし、前記複数の増幅部の出力のうち 2 つ以上の増幅部の出力が大きくなったときに、前記加算部の出力を前記下限値とるように選択するロジック部と、を備えていることを特徴とする請求項 2 に記載の単一インダクタマルチ出力 DC - DC 変換回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は単一インダクタマルチ出力 DC - DC 変換回路に関し、より詳細には、低消費電力化を実現するための単一インダクタマルチ出力 DC - DC 変換回路のカレントセンサーに関する。

【背景技術】

【0002】

携帯機器の普及にともない電源回路への技術要求と市場規模は年々高まっている。携帯機器は電池駆動であることから小型化と電力の効率化が重要な要素のひとつである。電源の小型化への要求に対し、従来ではスイッチング周波数を高くすることで、スイッチング電源の中で大きな面積を占めるインダクタと入出力のコンデンサを小さくしてきた。しかし多くの機器では、回路に多くの電圧を供給する必要があるため、電源電圧の数だけインダクタとコンデンサが必要となる。そのため、コストと面積の増加という問題が生じる。その対応策として、近年では一つのインダクタで複数の出力を得られる、単一インダクタマルチ出力 (Single Inductor Multi Output (S I M O)) DC - DC コンバータが多く研究されている。

【0003】

図 1 に非特許文献 1 に記載の従来 of チャージポンプを用いた疑似連続モードの単一インダクタ正負 2 出力 DC - DC コンバータの回路図を示す。また、図 2 に図 1 の単一インダクタ正負 2 出力 DC - DC コンバータの回路のタイミングチャートとインダクタ電流の関係を示す。非特許文献 1 に記載の従来 of チャージポンプを用いた疑似連続モードの単一インダクタ正負 2 出力 DC - DC コンバータは、疑似連続モードにすべく、フリーホイール

10

20

30

40

50

回路を設け、インダクタ電流を一定に保つことを目的としている。

【0004】

単一インダクタ2出力DC-DCコンバータは正負2つのチャネルを有し、第1のチャネルからは第1の出力電圧 V_p が得られ、正電圧側の電源を構成する。また、第2のチャネルからは第2の出力電圧 V_m が得られ、負電圧側の電源を構成する。

【0005】

まず、第1のチャネルは、入力電圧 V_{in} を入力する電源E、インダクタL、スイッチ S_{W1} ・ S_{W2} 及び容量 C_{OUT1} から構成される。ここで、インダクタLの一端は電源Eのプラス側に接続され、他端はスイッチ S_{W1} 及びスイッチ S_{W2} に接続される。また、スイッチ S_{W1} の一端は、グラウンドに接地されている。スイッチ S_{W2} は、容量 C_{out1} と負荷抵抗R1の一端に接続されている。容量 C_{out1} 及び負荷抵抗R1の他端は、それぞれグラウンドに接地されている。

10

【0006】

次に第2のチャネルは、入力電圧 V_{in} を入力する電源E、インダクタL、スイッチ S_{W1} ・ S_{W3} 、容量 C_{out2} ・ C_n 及びダイオードDから構成される。ここで、インダクタLの他端はスイッチ S_{W1} 及び容量 C_n の一端に接続される。容量 C_n の他端はスイッチ S_{W3} 及びダイオードDのカソード側に接続される。ダイオードDのアノードは、容量 C_{OUT2} 及び負荷抵抗R2の一端に接続される。スイッチ S_{W3} の一端、容量 C_{OUT2} 及び負荷抵抗R2の他端は、それぞれグラウンドに接地されている。

【0007】

また、インダクタLの両端はフリーホイールスイッチ S_f の両端と接続され、フリーホイール回路を構成する。

20

【0008】

次に、図1の単一インダクタ正負2出力DC-DCコンバータの回路の動作について、図2のタイミングチャートを参照しながら説明する。

【0009】

図2のスイッチのタイミングチャートのように、スイッチ S_{W2} 、 S_{W3} を異なる時間帯でオンさせる。そしてフリーホイールスイッチと呼ばれるスイッチ S_f をオンさせることにより、「フリーホイール(FW)」と呼ぶ、インダクタ電流 I_L を一定値である I_B で保持する動作を行う。

30

【0010】

以下、図2の各スイッチごとに簡単に説明する。

T1：スイッチ S_{W1} がオンになりインダクタLにエネルギーを蓄積するとともに、容量 C_n のインダクタL側の電位をグラウンド電位としてダイオードDのカソードを負電圧にする。そして、負電圧側の出力へエネルギーを供給する。

T2：スイッチ S_{W2} がオンになり正電圧側の出力へエネルギーを供給する。

T3：インダクタ電流 I_L が下限値 I_B になるとスイッチ S_f がオンになりインダクタLがフリーホイール状態になりエネルギーを保持する。

T4：再びスイッチ S_{W1} がオンになりインダクタLにエネルギーが蓄積される。

T5：スイッチ S_{W3} がオンになりインダクタLのエネルギーは容量 C_n に蓄積される。

40

T6：インダクタ電流 I_L が下限値 I_B になると再びスイッチ S_f がオンになりインダクタLがフリーホイール状態になりエネルギーを保持する。

【0011】

以上の動作により、1つのインダクタで正電圧出力と負電圧出力を各々独立して出力できる。フリーホイール期間があることで片方の電源の負荷変動に対して他の出力電圧が影響を受けないため、クロスレギュレーション特性がよい。このタイミングチャートを用いた電源の正負出力電圧はスイッチのオン時間を用いてそれぞれ次のように表される。

【0012】

【数 1】

$$V_p = \frac{T1+T2}{T2} V_{in} \dots \dots \dots (1)$$

【0013】

【数 2】

$$V_m = -\frac{T4+T5}{T5} V_{in} + V_F \dots \dots \dots (2)$$

【0014】

10

ここで、 V_F はダイオードのドロップ電圧である。

【0015】

次に、図 2 のタイミングチャートを実現するためのスイッチの制御回路について説明する。図 3 に制御ループを含めた全体回路を示す。本制御回路は構成が比較的簡単な電圧モード制御で構成している。

【0016】

図 3 に示す制御回路は、のこぎり波発生回路 3 1、FW 時間検出回路 3 2、ロジック回路 3 3、カレントセンサー 3 4、コンパレータ 3 5・3 6 及びエラーアンプ 3 7・3 8 により構成される。

【0017】

20

のこぎり波発生回路 3 1 は正電圧、負電圧の周期と 1 周期の時間を決定する回路であり、互いに半周期ずれた 2 つののこぎり波 V_{ramp1} 、 V_{ramp2} を発生する。フリーホイール時間検出回路 3 2 は、フリーホイール時間を検知し、基準時間を越えると強制的に次の動作（スイッチ S_{w1} ：オン）に移行させる。これにより、フリーホイール時間を任意の値に決定できる。現在の構成においてフリーホイールの最大時間は 200 [ns] と設定している。ロジック回路 3 3 はデッドタイムを設け、スイッチの同時オン防止を行なうための回路である。カレントセンサー 3 4 はインダクタ電流 I_L をセンス抵抗 r_L によって検知し、インダクタ電流 I_L の制御を行なうための回路である。

【0018】

30

次に、簡単に電圧モードの制御の動作について説明する。まず正電圧 V_p を抵抗分割回路により分圧して、エラーアンプ 3 7 の反転端子側に入力し、非反転端子に入力した正電圧側の参照電圧 V_{refp} との誤差を増幅した信号を出力する。次に、エラーアンプ 3 7 の出力とのこぎり波 V_{ramp1} とをコンパレータ 3 5 において比較することで正電圧側の出力電圧に応じた時比率のパルスを出力する。

【0019】

同様に、負電圧 V_m を抵抗分割回路により分圧して、エラーアンプ 3 8 の非反転端子に入力し、反転端子に入力した負電圧側の参照電圧 V_{refm} との誤差を増幅した信号を出力する。次に、エラーアンプ 3 8 の出力とのこぎり波 V_{ramp2} とをそれぞれコンパレータ 3 6 において比較することで負電圧側の出力電圧に応じた時比率のパルスを出力する。

【0020】

40

その後、出力した正電圧及び負電圧のパルスをロジック回路 3 3 に入力し、各スイッチ $S_{w1} \sim S_{w3}$ を制御する。

【先行技術文献】

【非特許文献】

【0021】

【非特許文献 1】「チャージポンプを用いた単一インダクタ正負 2 出力 DC - DC コンバータの電圧制御回路の提案」高橋健司、横尾甫、美和俊介、岩瀬浩之、高井伸和、小林春夫、小田口貴宏、高山茂樹、深井功、松田順一、群馬大学大学院 第 24 回 回路とシステムワークショップ (Aug. 2011 http://www.el.gunma-u.ac.jp/~kobaweb/news/pdf/2011/p311_Ba2-4-1.pdf)

50

【発明の概要】

【発明が解決しようとする課題】

【0022】

非特許文献1に記載の制御回路を構成する事により、図2のタイミングチャートの動作を実現した。しかしながら、いくつかの問題点も挙げられた。その問題は主にカレントセンサーにて生じていた。

【0023】

インダクタ電流 I_L が擬似連続モードで動作するためには、インダクタ電流 I_L が設定した下限値 I_B になったときにフリーホイールスイッチ S_f をオンにする必要がある。カレントセンサーは、インダクタ電流 I_L が設定した下限値 I_B になったときに、フリーホイールスイッチ S_f をオンにする信号を出力する回路である。ここで、図3に示す従来構成のスイッチの制御回路で用いた従来のカレントセンサー34を図4に示す。カレントセンサー34は、基準電圧 V_{refC} を出力する電源41、コンパレータ42、電位差検出回路43及びセンス抵抗 r_L から構成される。

10

【0024】

カレントセンサー34の動作を説明する。この回路では、インダクタ電流 I_L をセンス抵抗 r_L と電位差検出回路43によって電圧 $V_r = r_L I_L$ で出力する。その電圧と基準電圧 $V_{refC} = r_L I_B$ をコンパレータ42によって比較し、 $V_{refC} > V_r$ 、つまり $I_B > I_L$ となるとコンパレータ42がhighを出力し、フリーホイールスイッチ S_f をオンにする。これによってフリーホイール動作が行われる。

20

【0025】

従来構成においては基準電圧 V_{refC} には定電圧源を用いるため、 I_B の値も固定となっていた。表1はインダクタ電流 I_L の下限値 I_B が1[A]もしくは0.3[A]である場合のフリーホイール時の消費電力と、制御可能な正電圧側の最大負荷電流 I_{rp} の表である。

【0026】

【表1】

インダクタ電流 I_B [A]	消費電力 [mW]	許容負荷電流 [mA]
1	10	360
0.3	0.9	200

30

【0027】

インダクタ電流の下限値 I_B を1[A]とした場合、負荷電流は360[mA]まで制御できるが、フリーホイール期間での消費電力が10[mW]となってしまう、効率の低下の原因となる。しかし消費電力を抑えようと I_B を0.3[A]とした場合、消費電力は0.9[mW]となるが制御可能な負荷電流が200[mA]となる。このように下限値 I_B が固定の場合、消費電力と制御可能な負荷電流値にトレードオフが生じる。

【課題を解決するための手段】

【0028】

本発明では、従来よりさらなる低消費電力化を実現するため、非特許文献1に基づいて構成した単一インダクタ正負2出力DC-DCコンバータの制御回路のカレントセンサーの新構成を提案する。

40

【0029】

具体的には、本発明の疑似連続モードの単一インダクタマルチ出力DC-DC変換回路は、複数のチャネルを有しており、前記複数のチャネルの各チャネルからそれぞれ1の出力電圧を得るためのスイッチング動作とフリーホイール動作とを順に行う制御回路と、インダクタに流れる電流を検出して、該インダクタに流れる電流の電流値が所定の下限値に達したときに、前記制御回路に前記フリーホイール動作を行うように指示する信号を出力するカレントセンサーと、を備え、前記カレントセンサーは、前記各チャネルの各負荷電

50

流に応じて、前記下限値を変化させることを特徴とする。

【0030】

また、本発明の疑似連続モードの単一インダクタマルチ出力DC-DC変換回路の前記カレントセンサーは、前記各負荷電流が大きくなったときに、前記下限値を大きくし、前記各負荷電流が小さくなったときに、前記下限値を小さくすることを特徴とする。

【0031】

また、本発明の疑似連続モードの単一インダクタマルチ出力DC-DC変換回路の前記カレントセンサーは、前記各負荷電流に応じた電圧をそれぞれ出力する複数の増幅部と、前記複数の増幅部の出力をそれぞれ加算して出力する加算部と、前記複数の増幅部の出力のうち1つの増幅部の出力が大きくなったときに、その増幅部の出力を前記下限値とし、前記複数の増幅部の出力のうち2つ以上の増幅部の出力が大きくなったときに、前記加算部の出力を前記下限値とするように選択するロジック部とを備えていることを特徴とする。

10

【発明の効果】

【0032】

本発明の単一インダクタ正負2出力DC-DCコンバータ回路によって、従来では固定値であったカレントセンサーの基準電圧 V_{ref} を、負荷電流値に応じた可変電圧とすることにより、定常状態での消費電力を従来の約10分の1に低減し、制御可能な負荷電流値の範囲を広げることができる。0.18[μm]CMOSパラメータを用いてSPEC TREでシミュレーションを行った結果、図9に記載の本発明の一実施形態の回路構成では定常状態でのフリーホイール期間の消費電力が従来に比べ約10分の1となり、また、従来では360[mA]が限界となっていた負荷電流の許容量も、図9に記載の本発明の一実施形態の回路構成では500[mA]以上でも動作可能なことを確認した。

20

【図面の簡単な説明】

【0033】

【図1】非特許文献1に記載の従来のチャージポンプを用いた単一インダクタ正負2出力DC-DCコンバータの回路を示す図である。

【図2】図1に記載の単一インダクタ正負2出力DC-DCコンバータの回路のタイミングチャートとインダクタ電流の関係を示す図である。

【図3】図2のタイミングチャートを実現するためのスイッチの制御回路についての制御ループを含めた全体回路を示す図である。

30

【図4】図3に示す従来のスイッチの制御回路で用いた従来のカレントセンサーを示す図である。

【図5】スイッチング周波数を変化させた場合の出力の効率グラフである。

【図6】スイッチング周波数を500[kHz]に保つための負荷電流- I_B 特性図である。

【図7】本発明に係る単一インダクタマルチ出力DC-DC変換回路のカレントセンサーの一実施形態であるカレントセンサーの回路構成を示す図である。

【図8】図7に示すカレントセンサーのロジック回路の構成を示す図である。

【図9】本発明の一実施形態である、図7に示すカレントセンサーを含んだ単一インダクタマルチ出力DC-DC変換回路全体を示す図である。

40

【図10】図3に記載の従来の単一インダクタマルチ出力DC-DC変換回路における定常状態でのインダクタ電流波形を示すグラフである。

【図11】図9に記載の本発明に係る単一インダクタマルチ出力DC-DC変換回路における定常状態でのインダクタ電流波形を示すグラフである。

【図12】図9に記載の本発明に係る単一インダクタマルチ出力DC-DC変換回路において、負荷変動が生じた際の、各負荷電流とインダクタ電流波形を示す図である。

【図13】図3に記載の従来の単一インダクタマルチ出力DC-DC変換回路において、正電圧側に負荷変動が生じた状態での出力電圧波形である。

【図14】図9に記載の本発明に係る単一インダクタマルチ出力DC-DC変換回路にお

50

いて、正電圧側に負荷変動が生じた状態での出力電圧波形である。

【発明を実施するための形態】

【0034】

[最適な I_B の調査]

下限値 I_B を可変させる制御回路を構成する際に注意しなければならない点もある。インダクタ電流 I_L の下限値 I_B とスイッチング周波数間、負荷電流とスイッチング周波数間には各々関係性を持つ。インダクタ電流 I_L の下限値 I_B を上昇させるとスイッチング周波数は上昇する。下限値 I_B に応じてスイッチング周波数も上昇させ続けると、スイッチング周波数によっては出力の効率が低下する、つまりスイッチングロスが大きくなる恐れがある。しかしスイッチング周波数は負荷電流とも関係性があり、負荷電流が増加した場合はスイッチング周波数は下降するといった関係性を持つ。これらの関係性から、負荷電流が変化した際でもインダクタ電流 I_L の下限値 I_B の値によってはスイッチング周波数をある程度固定できると考えた。

10

【0035】

図5はスイッチング周波数を変化させた場合の出力の効率のグラフである。図5より、効率が90%以上となる周波数帯は200[kHz]から700[kHz]の間である。本発明の一実施形態では負荷変動が生じた場合でも高効率を保つために、スイッチング周波数を500[kHz]に保つ動作を目標とする。その為に、表2におけるシミュレーション条件の下、負荷電流が変化した場合でもスイッチング周波数を500[kHz]に保つことができる下限値 I_B の値を調査した。図6は、その結果であるスイッチング周波数を500[kHz]に保つための負荷電流 - I_B 特性図である。

20

【0036】

【表2】

入力電圧 V_{in}	3.5V
動作周波数	500kHz
インダクタ L	2 μ H
出力容量 C_{out1} 、 C_{out2}	30 μ F
負電圧用容量 C_n	2 μ F
負荷抵抗 $R1$ 、 $R2$	50 Ω
インダクタ L の ESR	10m Ω
正電圧出力 V_p	8V
負電圧出力 V_n	-5V

30

【0037】

正電圧出力 = 8[V]、負荷抵抗 = 50[]とした場合における定常状態における正電圧側負荷電流 I_{rp} は

【0038】

【数3】

$$I_{rp} = \frac{V_p}{R} = \frac{8}{50} = 160[mA] \dots \dots \dots (3)$$

40

【0039】

となる。

【0040】

図6の特性において、負荷電流160[mA]の場合にスイッチング周波数500[kHz]に保つための最適な下限値 I_B の値は0.3[A]となる。つまり定常状態におけるフリーホイール期間の消費電力は

$$W = R I^2 = 10 \times 10^{-3} (300 \times 10^{-3})^2 = 0.9 [mW] \dots \dots \dots (4)$$

となり、 $I_B = 1 [A]$ としていた従来構成よりも消費電力を約10分の1に低減できる。また、図6の特性を用いれば負荷電流が変化したとしても下限値 I_B も可変にできるた

50

め、制御可能な負荷電流値の範囲を広げることができる。

【 0 0 4 1 】

次に図 6 の特性の出力方法を検討する。図 6 の特性は、負荷電流の増加量に対して下限値 I_B は負荷電流の 2 倍の増加量となっている。つまり、 $I_B = 2 \times I_{r_p}$ となればよい。下限値 I_B はカレントセンサーにて決定されており、従来構成では

【 0 0 4 2 】

【 数 4 】

$$I_B = \frac{V_{ref}}{r_L} \dots \dots \dots (5)$$

10

【 0 0 4 3 】

となる。従来構成ではカレントセンサーの基準電圧 V_{ref} に定電圧源を用いているため I_B も固定となっていた。ここで

$$V_{ref} = 2 r_L I_{r_p} \dots \dots \dots (6)$$

として式 (5) に代入すれば、 $I_B = 2 \times I_{r_p}$ を得られる。これらの結果から、カレントセンサーの基準電圧 V_{ref} は、負荷電流をセンス抵抗 r_L で検知した電圧の 2 倍の値にすればよい。また、負電圧側負荷電流と、その際スイッチング周波数 500 [kHz] に保てる下限値 I_B の特性は図 6 とほぼ等しいため、負電圧側も正電圧と同様に構成できる。

【 0 0 4 4 】

[新構成のカレントセンサー回路]

以下、図面を参照して本発明の単一インダクタマルチ出力 DC - DC 変換回路のカレントセンサーについて説明する。

20

【 0 0 4 5 】

図 7 は、本発明に係る単一インダクタマルチ出力 DC - DC 変換回路のカレントセンサーの一実施形態であるカレントセンサー 70 の回路構成図である。本発明に係る単一インダクタマルチ出力 DC - DC 変換回路のカレントセンサーは、従来のカレントセンサーにおける基準電圧 V_{refC} を負荷電流に応じた可変信号に変更した回路であり、一実施形態であるカレントセンサー 70 はオペアンプ 71 ~ 74、コンパレータ 75、ロジック回路 76、電位差検出回路 77、抵抗 $r_{c1} \sim r_{c5}$ 、スイッチ $S_{c1} \sim S_{c4}$ から構成されている。

30

【 0 0 4 6 】

オペアンプ 71 は、 k 倍のゲインを持つ増幅回路で、正電圧側の負荷抵抗 R_1 に直列に接続されたセンス抵抗 r_{sp} で負荷抵抗 R_1 に流れる電流 I_{rp} を正電圧 $V_{ps} = k r_{sp} I_{rp}$ として出力する。同様にオペアンプ 72 は、 k 倍のゲインを持つ増幅回路で、負電圧側の負荷抵抗 R_2 に直列に接続されたセンス抵抗 r_{sm} で負荷抵抗 R_2 に流れる電流 I_{rm} を正電圧 $V_{ms} = k r_{sm} I_{rm}$ として出力する。なお、本実施例では、最適な I_B を調査した結果、 $I_B = 2 \times I_{rp}$ とするため、 $k = 2$ として計算するが、シミュレーション条件が異なる場合、 k の値も異なるため、一般的には、 $k = 2$ に限定されない。

【 0 0 4 7 】

オペアンプ 73、74 及び抵抗 $r_{c1} \sim r_{c5}$ は加算器を構成し、入力電圧 V_{ps} および V_{ms} を加算する。ただし、オペアンプ 73 は、反転端子に入力電圧 V_{ps} および V_{ms} が抵抗 r_{c1} 、 r_{c2} を介して入力され、非反転端子はグラウンドに接地され、さらにフィードバック抵抗 r_{c3} を有するため、反転増幅回路を構成し、加算された電圧はマイナスの電圧として出力される。従って抵抗 r_{c4} 、 r_{c5} 、オペアンプ 74 により反転増幅回路をさらに構成し、オペアンプ 73 の出力電圧をオペアンプ 74 の反転端子に抵抗 r_{c4} を介して入力し、抵抗 r_{c5} で反転することにより、出力電圧 $V_{ds} = V_{ps} + V_{ms}$ が出力される。

40

【 0 0 4 8 】

電位差検出回路 77 は、インダクタ L に直列に接続された抵抗 r_L でインダクタ L に流れる電流 I_L を電圧 $V_r = r_L I_L$ として検知する。

【 0 0 4 9 】

50

コンパレータ75は、電圧 V_r と負荷電流に応じた可変電圧とを比較し、 V_r が負荷電流に応じた可変電圧以下となるとコンパレータの出力 V_{cs} がhighを出力する。これによりフリーホイールスイッチ S_f がオンになり、フリーホイールが開始される。ここで、負荷電流に応じた可変電圧は、ロジック回路76における負荷電流に応じたスイッチ $S_{c1} \sim S_{c4}$ の操作により、オペアンプ71からの出力電圧 V_{ps} 、オペアンプ72からの出力電圧 V_{ms} 及び入力電圧 V_{ps} および V_{ms} の加算された出力電圧 V_{ds} が選択されコンパレータ75に出力される。

【0050】

図8は、図7に示すカレントセンサー70のロジック回路76の構成を示す図である。ロジック回路76は、参照電源 V_{ref1} 、参照電源 V_{ref2} 、コンパレータ81・82、AND回路83及びNOT回路84・85を有する。ロジック回路における V_{ref1} は、定常状態での正電圧側負荷電流を電圧に変換した V_{ps} より40mV増加した値である。つまり、定常状態の V_{ps} より僅かに大きな値である。この値を用いることで、定常状態の負荷電流値より20mV/ r_{sp} 以上の誤差が生じると負荷変動が起きていると判別し、 $S_{c1} \sim S_{c4}$ の制御を行う。負電圧側も V_{ref2} は、定常状態での負電圧側負荷電流を電圧に変換した V_{ms} より40mV増加した値である。つまり、定常状態の V_{ms} より僅かに大きな値である。この値を用いることで、定常状態の負荷電流値より20mV/ r_{sm} 以上の誤差が生じると負荷変動が起きていると判別し、 $S_{c1} \sim S_{c4}$ の制御を行う。

10

【0051】

正電圧側のオペアンプ71からの出力電圧 V_{ps} と参照電源電圧 V_{ref1} はコンパレータ81により比較され、 V_{ps} が V_{ref1} を上回る、つまり正電圧側に負荷変動が生じるとコンパレータ81はhighを、下回る場合、つまり定常状態ではlowを出力する。同様に負電圧側のオペアンプ72からの出力電圧 V_{ms} と参照電源電圧 V_{ref2} はコンパレータ82により比較され、 V_{ms} が V_{ref2} を上回る、つまり負電圧側に負荷変動が生じるとコンパレータ82はhighを、下回る場合、つまり定常状態ではlowを出力する。

20

【0052】

コンパレータ82の出力がlowの場合は、 S_{c1} にはlowの反転信号highが出力され、オンとなり、 S_{c2} にはlowが出力され、オフとなる。コンパレータ82の出力がhighの場合は、 S_{c1} にはlowが出力され、オフとなり、 S_{c2} にはhighが出力され、オンとなる。

【0053】

コンパレータ82がlowを出力しているときにコンパレータ81がlowを出力すると、AND回路83はlowを出力するため S_{c4} はlowの信号によりオフとなり、 S_{c3} はhighの信号によりオンとなる。コンパレータ82がlowを出力しているときにコンパレータ81がhighを出力する場合、及びコンパレータ82がhighを出力しているときにコンパレータ81がlowを出力する場合もAND回路83はlowを出力するため同様である。一方、コンパレータ81・82の出力が共にhighである場合、AND回路はhighを出力するため S_{c4} はhighの信号によりオンとなり、 S_{c3} はlowの信号によりオフとなる。

30

【0054】

[基本動作]

本発明に係る単一インダクタマルチ出力DC-DC変換回路のカレントセンサーは、従来のカレントセンサーにおける基準電圧 V_{refc} を負荷電流に応じた可変信号に変更した回路である。また、インダクタLのセンス抵抗 r_L と各出力のセンス抵抗 r_{sp} 、 r_{sm} の値は等しく、10[mΩ]とする。動作は次の通りである。

40

【0055】

[状態1:定常状態]

定常状態では検知する負荷電流は正・負どちらの出力でもよいので、今回は正電圧出力の負荷電流 I_{rp} を検知する。この状態では S_{c1} と S_{c3} がオンとなり、正電圧側のオペアンプ71の出力電圧 V_{ps} をコンパレータ75に入力する。負荷抵抗に直列に接続されたセンス抵抗 r_{sp} で負荷抵抗R1に流れる電流 I_{rp} を2倍のゲインを持つオペアンプ71によって、電圧 $V_{ps} = 2 r_{sp} I_{rp}$ として検知する。また、電位差検出回路77によって、イン

50

ダクタLに直列に接続された抵抗 r_L でインダクタLに流れる電流 I_L を電圧 $V_r = r_L I_L$ として検知する。この2つの電圧 V_{ps} と V_r をコンパレータ75で比較し、 V_r が V_{ps} 以下となるとコンパレータ75の出力 V_{cs} がhighとなる。 $r_{sp} = r_L$ であるため、

$$2 I_{rp} > I_L \dots \dots \dots (7)$$

となるとフリーホイールスイッチ S_f がオンになる。定常状態での I_{rp} は160[mA]となっているため、インダクタ電流 I_L が320[mA]以下となると S_f がオンになり、インダクタ電流 I_L を保持する。

【0056】

[状態2:正電圧出力で負荷変動]

正電圧出力で負荷変動が生じた場合、 S_{c1} と S_{c3} がオンとなり状態1と同様の動作を行う。コンパレータ75の出力 V_{cs} がhighとなる条件は状態1と等しく、

$$2 I_{rp} > I_L \dots \dots \dots (8)$$

となるとフリーホイールスイッチ S_f がオンになる。例えば負荷変動が生じ負荷電流 I_{rp} が500[mA]となった場合、インダクタ電流 I_L は1[A]以下になるとフリーホイールを開始する。

【0057】

[状態3:負電圧出力で負荷変動]

状態3では S_{c2} と S_{c3} がオンとなり、負電圧側のオペアンプ72の出力電圧 V_{ms} をコンパレータ75に入力する。

【0058】

負荷抵抗R2に直列に接続された抵抗 r_{sm} で負荷抵抗R2に流れる電流 I_{rm} を2倍のゲインを持つオペアンプ72によって、電圧 $V_{ms} = 2 r_{sm} I_{rm}$ として検知する。また、インダクタLに直列に接続された抵抗 r_L でインダクタLに流れる電流 I_L を電位差検出回路77によって、電圧 $V_r = r_L I_L$ として検知する。この2つの電圧 V_{ms} と V_r をコンパレータ75で比較し、 V_r が V_{ms} 以下となるとコンパレータの出力 V_{cs} がhighを出力する。つまり

$$2 I_{rm} > I_L \dots \dots \dots (9)$$

となると S_f がオンになる。

【0059】

[状態4:両出力で負荷変動]

正電圧出力 V_p1 と負電圧出力 V_m1 で同時に負荷変動が生じた場合、 S_{c4} のみがオンとなる。この状態では V_{ps} と V_{ms} の電圧を加算した電圧 V_{ds} をコンパレータ75に入力する。

$$V_{ps} + V_{ms} = V_{ds} \dots \dots \dots (10)$$

つまり $2(I_{rp} + I_{rm}) > I_L$ となるとスイッチ S_f がオンになる。

【0060】

状態1から状態4で示したように、提案構成では各状態において、負荷電流の2倍に等しいインダクタ電流値となるとフリーホイール動作に移行する。従来構成では1[A]となっていた定常状態($I_{rp} = 160$ [mA])でのインダクタ電流 I_L の下限値 I_B は、提案構成を用いる事により0.32[A]まで下げられ、消費電力を約10分の1に低減できる。負荷変動が生じ、負荷電流が400[mA]流れている場合はインダクタ電流 I_L が0.8[A]以下になると電流を保持する。このように負荷電流に応じてインダクタ電流 I_L も増加し、負荷に必要な電流を出力できる。

【0061】

図9は、本発明に係る単一インダクタマルチ出力DC-DC変換回路のカレントセンサーの一実施形態であるカレントセンサー70を含んだ全体の回路図である。図3に示すチャージポンプを用いた単一インダクタ正負2出力DC-DCコンバータとは、カレントセンサーが異なり、また、容量 C_{out1} と負荷抵抗R1との間にセンス抵抗 r_{sp} が、容量 C_{out2} と負荷抵抗R2との間にセンス抵抗 r_{sm} が、新たに設けられている。また、正電圧側の出力電圧 V_p1 はカレントセンサー70のオペアンプ71の反転端子に、出力電圧 V_p2

10

20

30

40

50

はカレントセンサー70のオペアンプ71の非反転端子に接続され、負電圧側の出力電圧 V_m1 はカレントセンサー70のオペアンプ72の反転端子に、出力電圧 V_m2 はカレントセンサー70のオペアンプ72の非反転端子に接続されている。

【0062】

また、のこぎり波発生回路31、フリーホイール時間検出回路32、ロジック回路33は、図3に示す従来のチャージポンプを用いた単一インダクタ正負2出力DC-DCコンバータと同様である。

【0063】

[シミュレーション結果]

本発明に係る単一インダクタマルチ出力DC-DC変換回路の動作を確認するために0.18[μm]CMOSパラメータを用い、SPECTREにてシミュレーションを行った。シミュレーションは表2に示す条件で行った。まずは図3に記載の従来の単一インダクタマルチ出力DC-DC変換回路と、本発明の一実施形態である図9に記載の単一インダクタマルチ出力DC-DC変換回路での定常状態のインダクタ電流 I_L を確認した。図10は図3に記載の単一インダクタマルチ出力DC-DC変換回路のシミュレーション結果を示し、図11は図9に記載の単一インダクタマルチ出力DC-DC変換回路のシミュレーション結果を示す。図10と図11より、インダクタ電流の下限値 I_B は、図3に記載の従来の回路構成では1[A]であったのに対し、図9に記載の本発明の回路構成では0.32[A]であることが分かる。

【0064】

また、インダクタLのESRを10[m]としてシミュレーションを行った結果、フリーホイール期間でのインダクタLにおける消費電力は、図3に記載の従来の回路構成では、

$$W = R I^2 = 10 \times 10^{-3} (962 \times 10^{-3})^2 = 9.25 [\text{mW}] \dots (11)$$

となり、図9に記載の本発明の回路構成では、

$$W = R I^2 = 10 \times 10^{-3} (295 \times 10^{-3})^2 = 0.87 [\text{mW}] \dots (12)$$

となった。

【0065】

この事より、図9に記載の本発明の回路構成ではフリーホイール期間での消費電力を約10分の1低減出来ることを確認した。図12は、負荷変動が生じ、正電圧側負荷電流 I_{r_p} が160[mA]から320[mA]に、負電圧側負荷電流 I_{r_m} が100[mA]から180[mA]に変化した際の、各負荷電流とインダクタ電流波形を示す。1.5[ms]から I_{r_p} が変化し、1.6[ms]から両出力で負荷変動が生じ、1.7[ms]からは I_{r_m} のみ変化している。図12より、負荷変動が生じた場合でも、負荷電流値によってインダクタ電流 I_L の下限値 I_B が変化している事が確認できた。

【0066】

図13、図14は1.5[ms]から正電圧側に負荷変動が生じ、 $I_{r_p} = 500$ [mA]となっている状態での出力電圧波形である。図13は図3に記載の従来の回路構成での出力電圧波形、図14は図9に記載の本発明の回路構成での出力電圧波形である。この時の出力電圧は正電圧出力 $V_p = 8$ [V]、負電圧出力 $V_m = -5$ [V]となる設定を行っている。図13、図14より、従来の回路構成では出力電圧が設定電圧に収束せず、制御不可能となっている事がわかる。しかし本発明の回路構成では負荷電流値に応じてインダクタ電流の下限値 I_B も上昇するため、出力電圧も設定値に収束している事がわかる。

【0067】

本明細書において、本発明の一実施形態に係るチャージポンプ方式を用いた正負2出力DC-DCコンバータの消費電力の低減制御回路を説明した。効率が90%以上となるスイッチング周波数500[kHz]を中心として、負荷電流に応じてインダクタ電流 I_L の下限値 I_B を可変出力するカレントセンサー回路を構成した。シミュレーションの結果、フリーホイール期間での消費電力は0.87[mW]となり、従来構成の約10分の1に低減され、従来では制御不可能であった負荷電流が500[mA]以上の場合でも制御

可能となっていることを確認した。

【符号の説明】

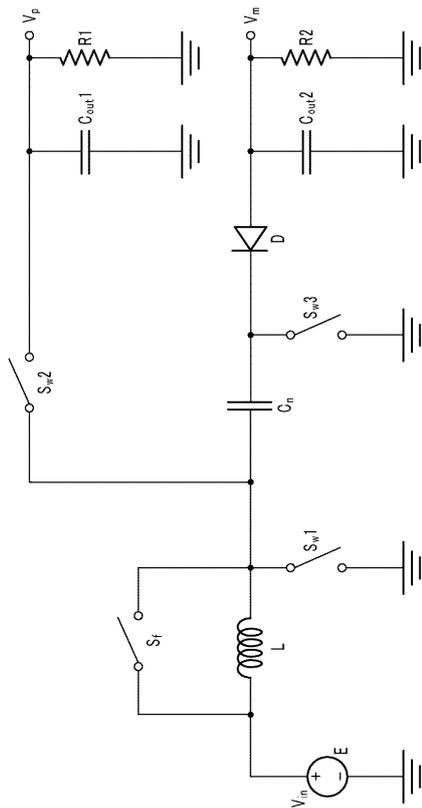
【 0 0 6 8 】

- 3 1 のこぎり波発生回路
- 3 2 フリーホイール時間検出回路
- 3 3、7 6 ロジック回路
- 3 4、7 0 カレントセンサー
- 3 5、3 6、4 2、7 5、8 1、8 2 コンパレータ
- 3 7、3 8 エラーアンプ
- 4 1 基準電源
- 4 3、7 7 電位差検出回路
- 7 1、7 2、7 3、7 4 オペアンプ
- 8 3 AND回路
- 8 4、8 5 NOT回路
- E 電源
- L インダクタ
- D ダイオード
- $S_{W1} \sim S_{W3}$ 、 S_f 、 $S_{C1} \sim S_{C4}$ スイッチ
- C_n 、 C_{out1} 、 C_{out2} 容量
- R 1、R 2 負荷抵抗
- $r_1 \sim r_4$ 、 $r_{C1} \sim r_{C5}$ 抵抗
- r_{Sp} 、 r_{Sm} センス抵抗

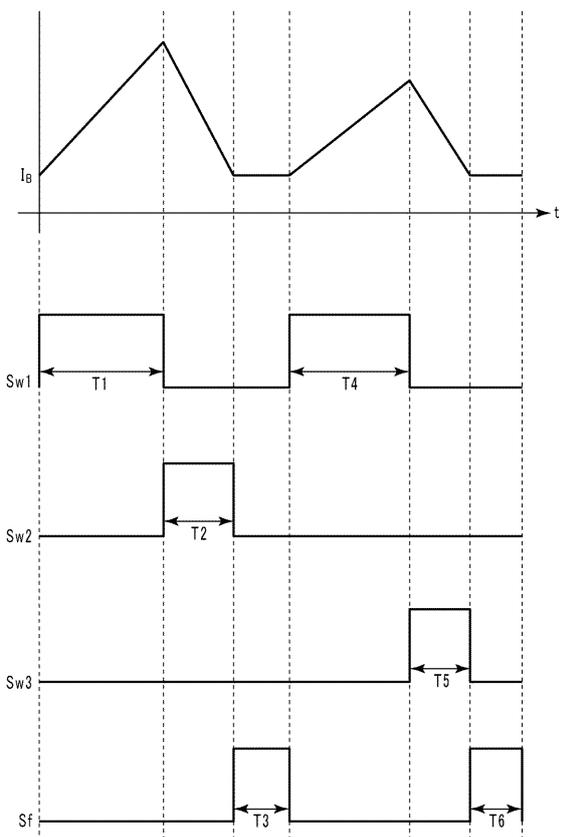
10

20

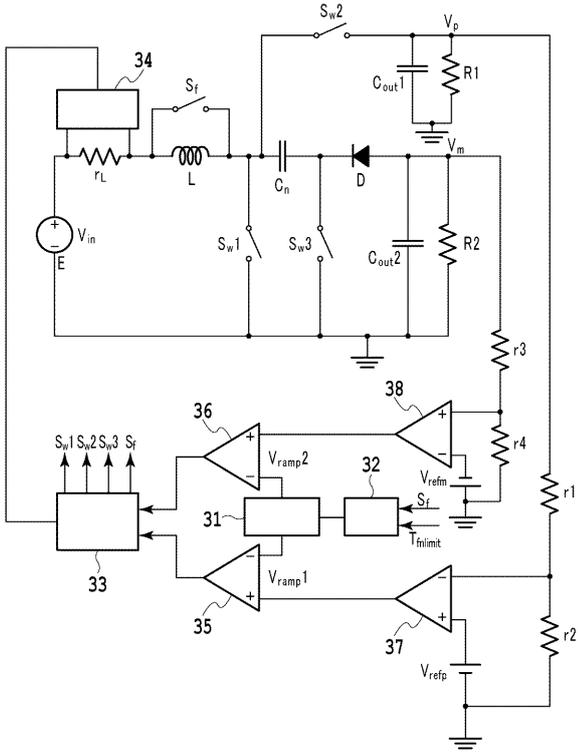
【 図 1 】



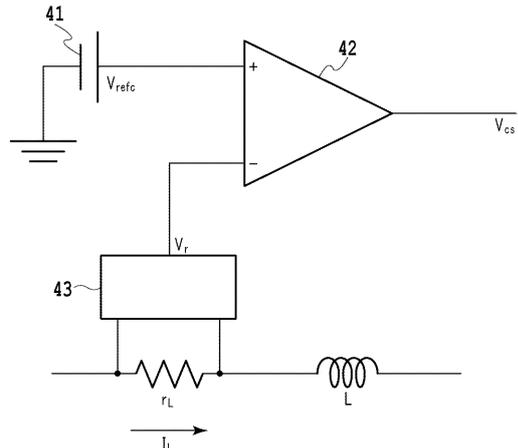
【 図 2 】



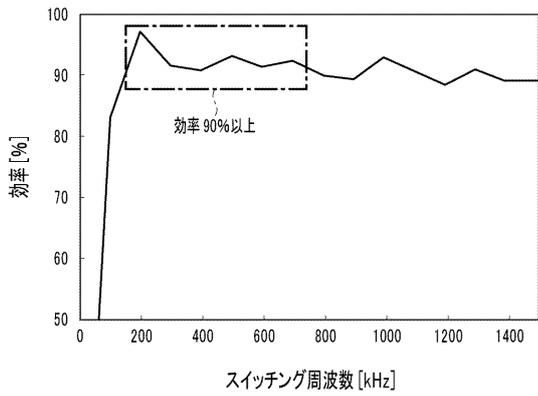
【 図 3 】



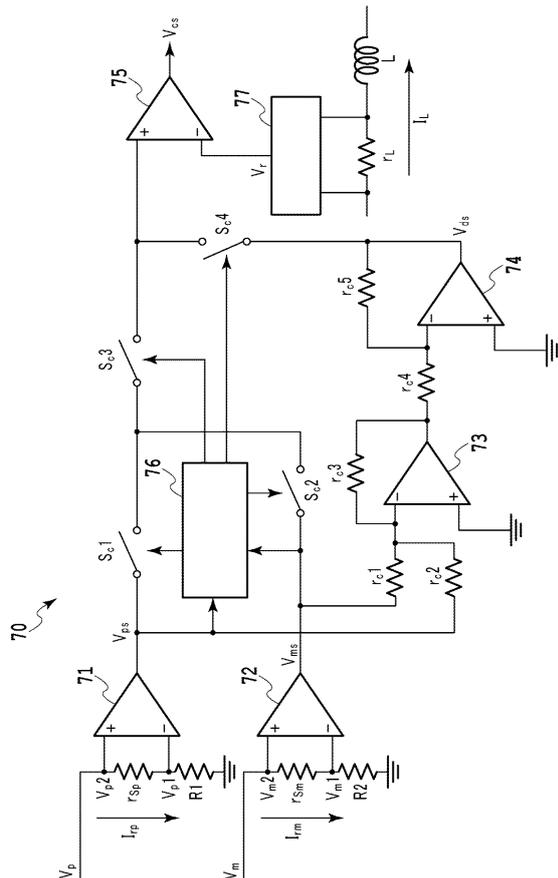
【 図 4 】



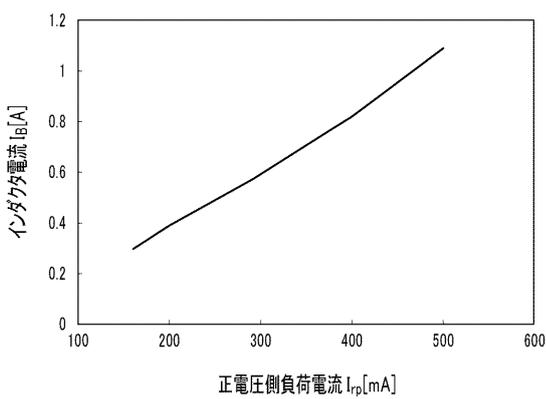
【 図 5 】



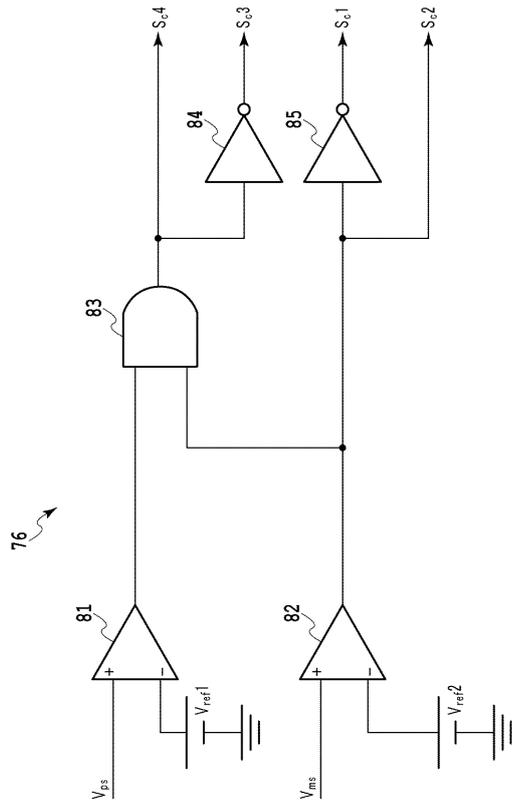
【 図 7 】



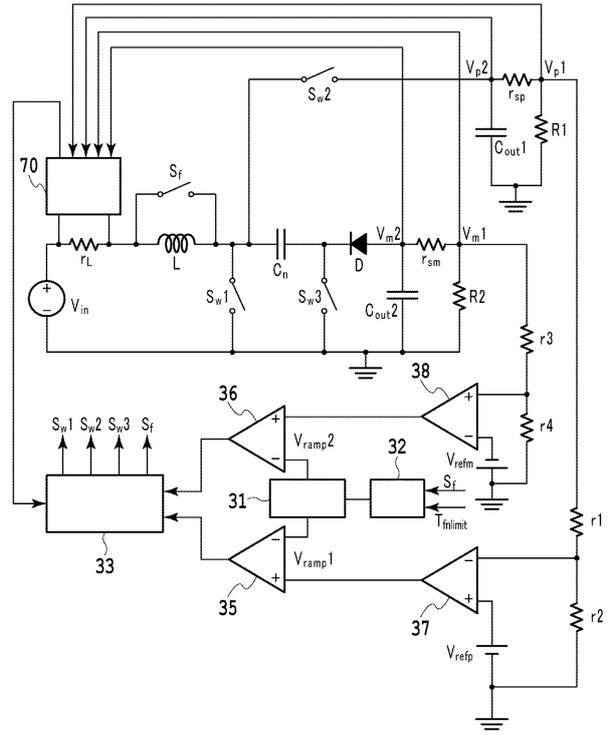
【 図 6 】



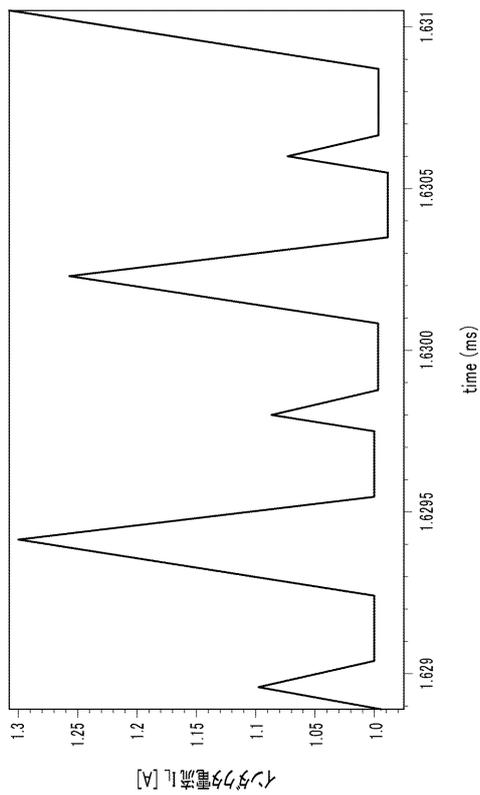
【 図 8 】



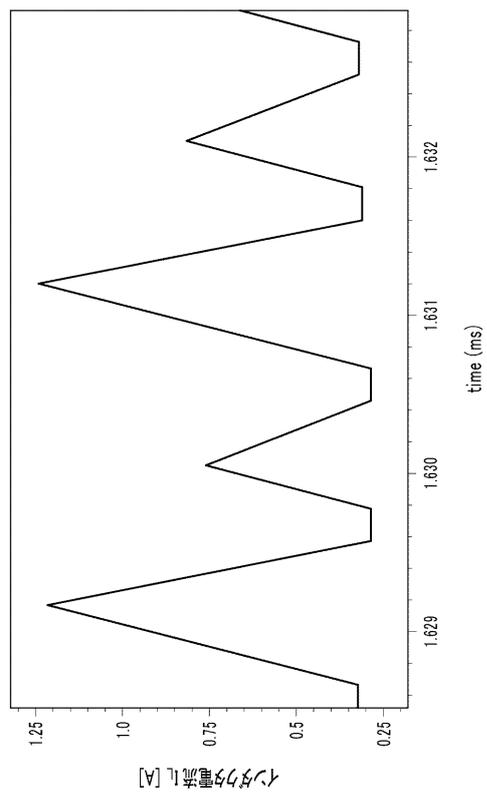
【 図 9 】



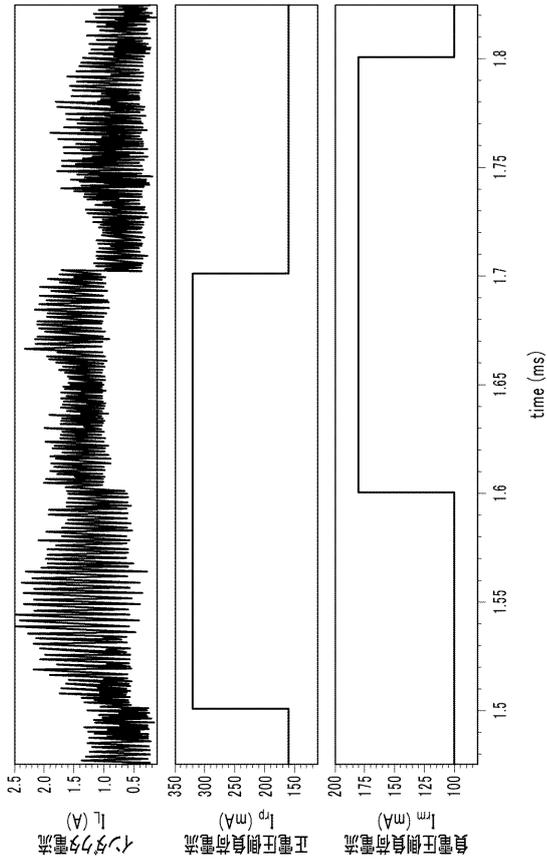
【 図 10 】



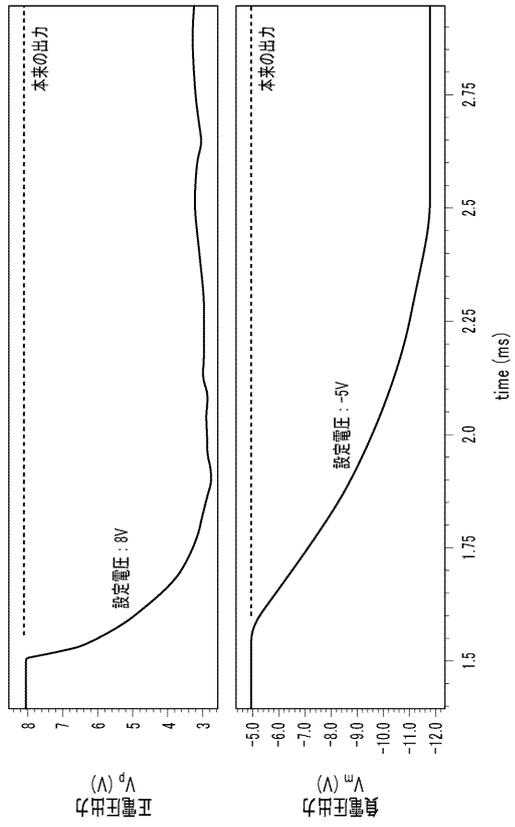
【 図 11 】



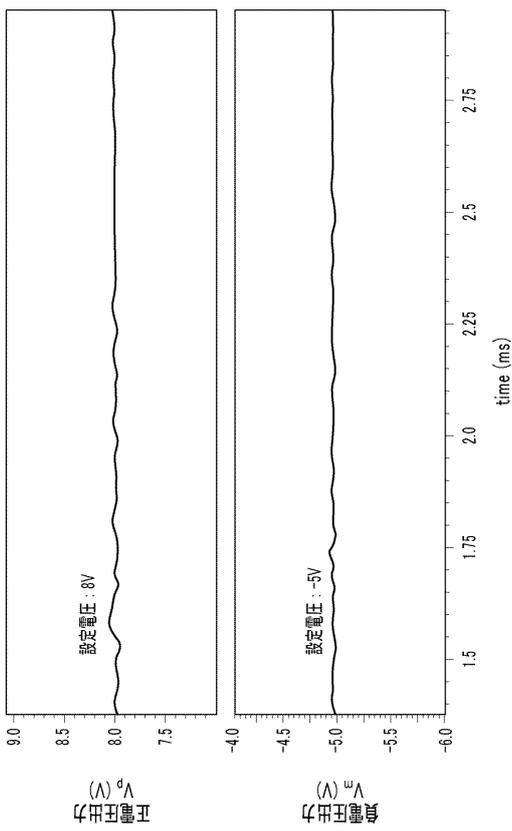
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 小林 春夫

群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内

(72)発明者 小田口 貴宏

埼玉県朝霞市泉水3丁目13番45号 A K Mテクノロジー株式会社内

Fターム(参考) 5H730 AA14 AS01 BB11 BB83 BB88 DD02 EE59 FD01 FD31 FD41
FF02 FG01 FG26