

脳には 見る、聞く、感じるなどの情報入力を司る感覚系領域と

手、足、口などを使って出力する運動系領域がある。

その両方を同時に使っていないと

「分かっているけどできない」という状態になってしまう。

脳科学者 茂木健一氏

人は必ずアウトプットしながら考え、それを自分にフィードバックしながら、

インプットされた知識や情報を自分の力として蓄積していくように

できているのではないか。

将棋プロ棋士 羽生善治氏

第 56 回「システム LSI 合同ゼミ」開催

発表時間制限のない自由な研究討論の場として、標記合同ゼミを下記のように企画いたしました。この合同ゼミは、不定期に開催される非公式の公開研究発表会で、1 研究室や 1 研究部署で行われている研究発表を複数の研究機関合同で行い、幅広く忌憚のない意見交換を行おうとするものです。ご興味のおありの方は是非お誘い合わせの上ご参加ください。

なお、本合同ゼミは年 3 回程度の割で、今後も引続き開催していく予定です。皆様からのご発表頂けるようでしたら、これほど嬉しいことはございません。ご遠慮無くご相談いただきたく、お待ち申し上げます。

金子峰雄，梶谷洋司（北陸先端科学技術大学院大学），

岡田健一，高橋篤司（東京工業大学），

北澤仁志，藤吉邦洋（東京農工大学），

高島康裕（北九州市立大学），

小平行秀（会津大学），

山田昭彦（国立科学博物館），

貴家仁志（首都大学），

築山修治（中央大学），

戸川望（早稲田大学）

白石洋一、小林春夫（群馬大学）

記

<<第 56 回システム LSI 合同ゼミ>>

日時: 2014 年 1 月 18 日(土) 午後 1 時から午後 7 時頃まで (予定)

場所: 早稲田大学西早稲田キャンパス 55 号館 S 棟 2 階 第 3 会議室

<http://www.sci.waseda.ac.jp/access/>

ポスター懇談会: 午後 5 時半頃より, 55 号館 S 棟 2 階 第 4 会議室にて
ポスター懇談会では, 発表のあった研究に関してポスターボードを用いた
研究討論を予定しております. 軽食・アルコール飲料を準備いたします.
ポスター懇談会のみ参加も歓迎します.

参加費: 1,000 円(予定, 当日払い)

申し込み: 合同ゼミ(ポスター懇談会のみも可)に参加ご希望の方は, 準備の都
合上, 2014 年 1 月 14 日(火)までに, 以下の連絡先までお申し込みください.

申し込み・ご質問等宛先:

早稲田大学・戸川望

Email ntogawa@waseda.jp

発表:

(1) DSP 用いたスイッチング電源回路軽負荷場合の効率向上手法の検討

群馬大学理工学研究院電子情報専攻

小林研究室 博士前期課程 2 年 **新光磊 (ジン コウライ)**

スイッチング電源の軽負荷時の高効率化のために DSP 制御を用いる方法を検討
した. 具体的にはブリッチレス PFC AC/DC 変換器と位相シフトフルブリッジ
DC/DC 変換器のリンク電圧と PWM 周波数を DSP 制御して高効率化する手法を検討
した. 実験によりこの手法で軽負荷時に高効率化できるが確認できた. これら
の内容を報告する.

(2) ダブルパターンングにおけるリソグラフィ ECO のためのパターン局所修正法
東京工業大学工学部情報工学科
高橋研究室 学部 4 年 宮辺祐太郎

最先端の半導体製造プロセスでは、デザインルールに従いパターンを生成してもリソグラフィシミュレーションによってホットスポットが検出され、パターンの修正が求められることがある。時間の掛かるリソグラフィシミュレーションの実行をできる限り避け、短時間で設計を収束させるために、局所的な修正でホットスポットを解消することが望まれる。本研究では、ダブルパターンングにおいてホットスポットを解消するためにパターンのマスク割り当てを変更する際にスティッチを挿入することで修正の拡大を抑える手法を提案する。提案手法では、パターン修正問題を、パターンを点とし、点に割当変更により生じる負のコストを与え、辺にスティッチ挿入(削除)により生じる負(正)のコストを与えることで、これらのコストを最大化する最大カット問題へ定式化し、最大カット問題を半正定値計画法で解くことでコスト最小の修正を得る。

(3) 小型液晶ディスプレイ駆動回路用 NMOS 単チャネルシフトレジスタについて
中央大学大学院理工学研究科
築山研究室 修士 2 年 栗田知拓, 修士 1 年 比嘉晋士

小型液晶ディスプレイ (LCD) は様々な電子機器の表示装置として需要が増加しているが、その駆動回路は SoG (System on Glass) 技術によって液晶と同じガラス基板上に形成され、額縁の狭小化と低消費電力化が計られている。このような SoG LCD の製造コスト低減化手法の一つに、駆動回路を NMOS のみで構成する NMOS 単チャネル化がある。本研究では、駆動回路に不可欠なシフトレジスタに着目し、2 相および 4 相クロック用いた幾つかの NMOS ダイナミック論理回路を、消費電力・回路規模・遷移時間の観点から比較検討する。

(4) デュアルバンド、トリプルバンド低雑音増幅器設計の検討

群馬大学工学部電気電子工学科

小林研究室 学部 4 年 **神山雅貴**

トランスを用いたデュアルバンド低雑音増幅器設計法が先に提案されている。その設計法を解析しシミュレーションで確認した。さらにその考え方を発展させトランスを用いたトリプルバンド低雑音増幅器設計を検討した。これらの内容を報告する。

(5) 側壁ダブルパターニングのための修正 2 色グリッド配線法

東京工業大学工学部情報工学科

高橋研究室 学部 4 年 井原岳志

側壁ダブルパターニング (Self-Aligned Double Patterning) のための配線パターンを生成する 2 色グリッドを用いた配線手法が兎玉らによって提案された。兎玉手法は、すべてのピンが同色グリッド上にある同色ネットを対象とし、ピンが異色グリッド上にある異色ネットの配線パターンを生成できない。本研究では、異色ネットを同色ネットに変換することで、任意のネットに対して配線パターンを生成する手法を提案する。提案手法では、変換領域外で兎玉手法を用いて配線パターンを生成し、変換領域内の配線パターンと合わせて全体の配線パターンとする。

(6) セレクタ論理を用いた補間演算器の効率化

早稲田大学大学院基幹理工学研究科情報理工学専攻

戸川研究室 修士1年 塩雅史

近年、アプリケーションの規模の増大に伴い、システム LSI はより効率的で高速な演算が期待されている。それに伴い、特定の演算に特化した高速かつ効率的な演算器の設計が求められている。補間演算はこうした効率化・高速化が要求される演算の一つである。補間演算とは、得られたデータ列から範囲内の値を推定する演算であり、画像の拡大・縮小や歪みの補正などに用いられる。本研究では、補間演算をビットレベル式変形しセレクタ論理に帰着させることで、セレクタ論理帰着型補間演算器を提案する。提案するセレクタ論理帰着型補間演算器は、セレクタ論理を用いることで桁上げ伝搬遅延を削減し演算の高速化を実現する。

注意事項:

- (1) 質問は発表の途中でも構いません。発表者を育てるという趣旨もありますので活発なご発言を期待します。
 - (2) 発表時間に制限がありません。従って、予定されていた発表が次回送りになる可能性があります。
 - (3) 発表には研究途中の未発表のものも含まれます。このようなことはないと思いますが、アイデアの盗用は決してなさないようにお願いします。
-