

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-13166

(P2013-13166A)

(43) 公開日 平成25年1月17日(2013.1.17)

(51) Int.Cl. F I テーマコード(参考)
HO2M 7/12 (2006.01) HO2M 7/12 S 5H006
 HO2M 7/12 A

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2011-142438 (P2011-142438)
 (22) 出願日 平成23年6月28日 (2011.6.28)

(71) 出願人 000004606
 ニチコン株式会社
 京都府京都市中京区烏丸通御池上る二条殿町551番地
 (71) 出願人 504145364
 国立大学法人群馬大学
 群馬県前橋市荒牧町四丁目2番地
 (74) 代理人 110000475
 特許業務法人みのり特許事務所
 (72) 発明者 ▲けい▼ 林
 群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内
 (72) 発明者 高 虹
 群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内

最終頁に続く

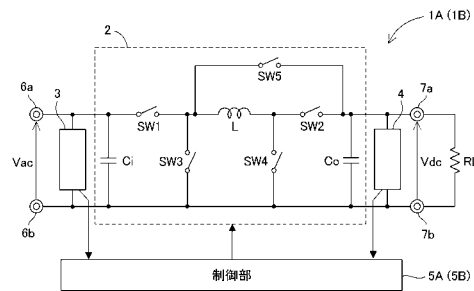
(54) 【発明の名称】 AC/DC変換装置

(57) 【要約】

【課題】従来のものよりも効率に優れ、任意の正の出力電圧を出力可能なAC/DC変換装置を提供する。

【解決手段】AC/DC変換装置1Aは、第1入力端6aと第1出力端7aとの間に、入力側から出力側にかけて順にSW1、コイルLおよびSW2が直列に接続され、SW3の一端がSW1とコイルLとの接続部位に接続され、SW3の他端が第2入力端6bおよび第2出力端7bに接続され、SW4の一端がコイルLとSW2との接続部位に接続され、SW4の他端が第2入力端6bおよび第2出力端7bに接続され、コンデンサCoがSW2の出力側であって、第1出力端7aと第2出力端7bとの間に接続され、SW5の一端がSW1とコイルLとの接続部位に接続され、SW5の他端が第1出力端7aに接続される。

【選択図】図1



【特許請求の範囲】

【請求項 1】

第 1 入力端および第 2 入力端からなる入力端子対に入力される交流入力電圧を所望の目標電圧値を有する直流出力電圧に変換して第 1 出力端および第 2 出力端からなる出力端子対から出力させる AC / DC 変換装置において、

コイル、コンデンサおよび第 1 ないし第 5 スイッチング素子を有するチョッパ部と、

前記交流入力電圧の電圧値を検知する入力電圧検知部と、

前記直流出力電圧の電圧値を検知する出力電圧検知部と、

前記入力電圧検知部および前記出力電圧検知部が検知した電圧値に基づいて、前記直流出力電圧の電圧値が前記目標電圧値となるように前記チョッパ部の前記第 1 ないし前記第 5 のスイッチング素子をオン / オフ制御する制御部と

を備え、

前記第 1 入力端と前記第 1 出力端との間に、入力側から出力側にかけて順に前記第 1 スイッチング素子、前記コイルおよび前記第 2 スイッチング素子が直列に接続され、

前記第 3 スイッチング素子の一端が前記第 1 スイッチング素子と前記コイルとの接続部位に接続され、前記第 3 スイッチング素子の他端が前記第 2 入力端および前記第 2 出力端に接続され、

前記第 4 スイッチング素子の一端が前記コイルと前記第 2 スイッチング素子との接続部位に接続され、前記第 4 スイッチング素子の他端が前記第 2 入力端および前記第 2 出力端に接続され、

前記コンデンサが前記第 2 スイッチング素子の出力側であって、前記第 1 出力端と前記第 2 出力端との間に接続され、

前記第 5 スイッチング素子の一端が前記第 1 スイッチング素子と前記コイルとの接続部位に接続され、前記第 5 スイッチング素子の他端が前記第 1 出力端に接続され、

前記制御部は、前記第 1 ないし前記第 5 スイッチング素子をオン / オフ制御して、前記チョッパ部に昇圧チョッパ動作、降圧チョッパ動作、昇降圧チョッパ動作および反転昇降圧チョッパ動作のいずれかを選択的に実行させることで、前記交流入力電圧を前記目標電圧値を有する直流出力電圧に変換することを特徴とする AC / DC 変換装置。

【請求項 2】

前記制御部は、

前記交流入力電圧の電圧値が正であり、かつ前記目標電圧値よりも低い場合は、前記チョッパ部に昇圧チョッパ動作を行わせ、

前記交流入力電圧の電圧値が正であり、かつ前記目標電圧値よりも高い場合は、前記チョッパ部に降圧チョッパ動作を行わせ、

前記交流入力電圧の電圧値が負の場合は、前記チョッパ部に反転昇降圧チョッパ動作を行わせることを特徴とする請求項 1 に記載の AC / DC 変換装置。

【請求項 3】

前記昇圧チョッパ動作においては、前記第 1 スイッチング素子がオン状態、前記第 3 および第 5 スイッチング素子がオフ状態とされ、かつ前記第 2 スイッチング素子と前記第 4 スイッチング素子とが交互にオン / オフ制御され、

前記降圧チョッパ動作においては、前記第 2 スイッチング素子がオン状態、前記第 4 および第 5 スイッチング素子がオフ状態とされ、かつ前記第 1 スイッチング素子と前記第 3 スイッチング素子とが交互にオン / オフ制御され、

前記反転昇降圧チョッパ動作においては、前記第 4 スイッチング素子がオン状態、前記第 2 および第 3 スイッチング素子がオフ状態とされ、かつ前記第 1 スイッチング素子と前記第 5 スイッチング素子とが交互にオン / オフ制御されることを特徴とする請求項 2 に記載の AC / DC 変換装置。

【請求項 4】

前記交流入力電圧の入力が開始されてから所定の時間が経過するまでの間および / または前記直流出力電圧の電圧値が所定の電圧値に到達するまでの間、前記制御部は、前記昇

10

20

30

40

50

圧チョッパ動作における前記第 2 スイッチング素子のオン時間を短くする、および/または前記第 1 スイッチング素子のオフ時間を長くすることにより、デューティを低く設定することを特徴とする請求項 2 または 3 に記載の A C / D C 変換装置。

【請求項 5】

前記制御部は、

前記交流入力電圧の電圧値が正の場合は、前記チョッパ部に昇降圧チョッパ動作を行わせ、

前記交流入力電圧の電圧値が負の場合は、前記チョッパ部に反転昇降圧チョッパ動作を行わせることを特徴とする請求項 1 に記載の A C / D C 変換装置。

【請求項 6】

前記昇降圧チョッパ動作においては、前記第 5 スイッチング素子がオフ状態とされ、かつ前記第 1 および第 4 スイッチング素子と、前記第 2 および第 3 スイッチング素子とが交互にオン/オフ制御され、

前記反転昇降圧チョッパ動作においては、前記第 4 スイッチング素子がオン状態、前記第 2 および第 3 スイッチング素子がオフ状態とされ、かつ前記第 1 スイッチング素子と前記第 5 スイッチング素子とが交互にオン/オフ制御されることを特徴とする請求項 5 に記載の A C / D C 変換装置。

【請求項 7】

前記交流入力電圧の入力が開始されてから所定の時間が経過するまでの間および/または前記直流出力電圧の電圧値が所定の電圧値に到達するまでの間、前記制御部は、前記昇降圧チョッパ動作における第 1 および第 4 スイッチング素子のオン時間を短くすることにより、デューティを低く設定することを特徴とする請求項 5 または 6 に記載の A C / D C 変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、交流入力電圧を所望の目標電圧値を有する直流出力電圧に変換する A C / D C 変換装置に関する。

【背景技術】

【0002】

従来の A C / D C 変換装置として、例えば非特許文献 1 には図 7 に示す A C / D C 変換装置 10 が開示されている。同図に示すように、A C / D C 変換装置 10 は、交流入力電圧 V_{ac} を所望の目標電圧値を有する直流出力電圧 V_{dc} に変換するものであって、ノイズフィルタ 11 と、突入防止回路 12 と、ダイオードブリッジ回路 13 と、スイッチング素子 SW 等からなるチョッパ回路と、直流出力電圧 V_{dc} の電圧値および各部の電流値に基づいてスイッチング素子 SW を制御する制御部 14 とを備えている。

【0003】

また、従来の別の A C / D C 変換装置として、例えば非特許文献 2 には図 8 に示す A C / D C 変換装置 20 が開示されている。同図に示すように、A C / D C 変換装置 20 は、ノイズを除去するためのフィルタ回路の後段に突入防止回路として機能するパワーサーミスタ TH と、ダイオードブリッジ回路 21 とを備えている。A C / D C 変換装置 20 は、ダイオードブリッジ回路 21 により整流された後の直流電圧がチョッパ回路 22 に入力される点が図 7 に示す A C / D C 変換装置 10 と共通している。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献 1】山崎浩、「アクティブフィルタの特徴と開発・応用現状」、電子技術、日刊工業新聞社、平成 2 年 3 月発行、第 32 巻、第 3 号、p. 76 (図 9)

【非特許文献 2】杉本雅俊、城山博伸、「昇圧コンバータによる力率改善回路の設計」、電源回路設計 2009、CQ 出版社、平成 21 年 5 月発行、p. 184 (図 33)

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上記AC/DC変換装置10、20は、突入防止回路12、THとダイオードブリッジ回路13、21に常に入力電流が流れるため、出力電力が増加して入力電流が増加すると、それに応じて上記回路において発生する損失が増加し、効率が悪化するという問題があった。また、上記AC/DC変換装置10、20は、直流出力電圧Vdcの電圧値を交流入力電圧Vacの電圧値よりも低くできないという問題があった。

【0006】

本発明は上記事情に鑑みてなされたものであって、その課題とするところは、従来のものよりも効率に優れ、任意の正の出力電圧を出力可能なAC/DC変換装置を提供することにある。

10

【課題を解決するための手段】

【0007】

上記課題を解決するために、本発明に係るAC/DC変換装置は、

第1入力端および第2入力端からなる入力端子対に入力される交流入力電圧を所望の目標電圧値を有する直流出力電圧に変換して第1出力端および第2出力端からなる出力端子対から出力させるAC/DC変換装置において、コイル、コンデンサおよび第1ないし第5スイッチング素子を有するチョッパ部と、交流入力電圧の電圧値を検知する入力電圧検知部と、直流出力電圧の電圧値を検知する出力電圧検知部と、入力電圧検知部および出力電圧検知部が検知した電圧値に基づいて、直流出力電圧の電圧値が目標電圧値となるようにチョッパ部の第1ないし第5のスイッチング素子をオン/オフ制御する制御部とを備え、第1入力端と第1出力端との間に、入力側から出力側にかけて順に第1スイッチング素子、コイルおよび第2スイッチング素子が直列に接続され、第3スイッチング素子の一端が第1スイッチング素子とコイルとの接続部位に接続され、第3スイッチング素子の他端が第2入力端および第2出力端に接続され、第4スイッチング素子の一端がコイルと第2スイッチング素子との接続部位に接続され、第4スイッチング素子の他端が第2入力端および第2出力端に接続され、コンデンサが第2スイッチング素子の出力側であって、第1出力端と第2出力端との間に接続され、第5スイッチング素子の一端が第1スイッチング素子とコイルとの接続部位に接続され、第5スイッチング素子の他端が第1出力端に接続され、制御部は、第1ないし第5スイッチング素子をオン/オフ制御して、チョッパ部に昇圧チョッパ動作、降圧チョッパ動作、昇降圧チョッパ動作および反転昇降圧チョッパ動作のいずれかを選択的に実行させることで、交流入力電圧を目標電圧値を有する直流出力電圧に変換することを特徴としている。

20

30

【0008】

この構成によれば、交流入力電圧の電圧値に基づいて制御されるチョッパ部が昇圧チョッパ動作、降圧チョッパ動作、昇降圧チョッパ動作および反転昇降圧チョッパ動作のいずれかを選択的に実行することで、各チョッパ動作により交流入力電圧を直接スイッチングするので、ダイオードブリッジ回路を不要とすることができ、該回路による損失の発生を防ぐことができる。また、この構成によれば、交流入力電圧よりも高い電圧値を有する直流出力電圧だけでなく、交流入力電圧よりも低い電圧値を有する直流出力電圧も出力することができる。

40

【0009】

上記発明に係るAC/DC変換装置の第1態様として、制御部は、交流入力電圧の電圧値が正であり、かつ目標電圧値よりも低い場合は、チョッパ部に昇圧チョッパ動作を行わせ、交流入力電圧の電圧値が正であり、かつ目標電圧値よりも高い場合は、チョッパ部に降圧チョッパ動作を行わせ、交流入力電圧の電圧値が負の場合は、チョッパ部に反転昇降圧チョッパ動作を行わせることを特徴とする。

【0010】

より具体的には、昇圧チョッパ動作においては、第1スイッチング素子がオン状態、第

50

3 および第5スイッチング素子がオフ状態とされ、かつ第2スイッチング素子と第4スイッチング素子とが交互にオン/オフ制御され、降圧チョッパ動作においては、第2スイッチング素子がオン状態、第4および第5スイッチング素子がオフ状態とされ、かつ第1スイッチング素子と第3スイッチング素子とが交互にオン/オフ制御され、反転昇降圧チョッパ動作においては、第4スイッチング素子がオン状態、第2および第3スイッチング素子がオフ状態とされ、かつ第1スイッチング素子と第5スイッチング素子とが交互にオン/オフ制御される。

【0011】

第1態様に係るAC/DC変換装置の制御は、交流入力電圧の入力が開始されてから所定の時間が経過するまでの間および/または直流出力電圧の電圧値が所定の電圧値に到達するまでの間、制御部は、昇圧チョッパ動作における第2スイッチング素子のオン時間を短くする、および/または第1スイッチング素子のオフ時間を長くすることにより、デューティを低く設定することが好ましい。

10

【0012】

この構成によれば、いずれかのスイッチング素子のデューティを変えるだけでソフトスタート機能を実現することができるので、突入防止回路を不要とすることができ、該回路による損失の発生を防ぐことができる。

【0013】

また、上記課題を解決するために、本発明に係るAC/DC変換装置の第2態様として、制御部は、交流入力電圧の電圧値が正の場合は、チョッパ部に昇降圧チョッパ動作を行わせ、交流入力電圧の電圧値が負の場合は、チョッパ部に反転昇降圧チョッパ動作を行わせることを特徴とする。

20

【0014】

より具体的には、昇降圧チョッパ動作においては、第5スイッチング素子がオフ状態とされ、かつ第1および第4スイッチング素子と、第2および第3スイッチング素子とが交互にオン/オフ制御され、反転昇降圧チョッパ動作においては、第4スイッチング素子がオン状態、第2および第3スイッチング素子がオフ状態とされ、かつ第1スイッチング素子と第5スイッチング素子とが交互にオン/オフ制御される。

【0015】

第2態様に係るAC/DC変換装置の制御は、交流入力電圧の入力が開始されてから所定の時間が経過するまでの間および/または直流出力電圧の電圧値が所定の電圧値に到達するまでの間、制御部は、昇降圧チョッパ動作における第1および第4スイッチング素子のオン時間を短くすることにより、デューティを低く設定することが好ましい。

30

【0016】

この構成によれば、昇降圧チョッパ動作における第1および第4スイッチング素子のデューティを変えるだけでソフトスタート機能を実現することができるので、突入防止回路を不要とすることができ、該回路による損失の発生を防ぐことができる。

【発明の効果】

【0017】

本発明によれば、ダイオードブリッジ回路および突入防止回路を省略することができるので、該回路における損失の発生を防ぎ、従来のものよりも効率に優れ、任意の正の出力電圧を出力可能なAC/DC変換装置を提供することができる。

40

【図面の簡単な説明】

【0018】

【図1】本発明に係るAC/DC変換装置の概略構成図である。

【図2】交流入力電圧の電圧値と第1実施形態における3つのチョッパ動作との対応関係を示す図である。

【図3】第1実施形態に係るAC/DC変換装置の等価回路図であって、(A)は昇圧チョッパ動作時、(B)は降圧チョッパ動作時、(C)は反転昇降圧チョッパ動作時の等価回路図である。

50

【図 4】交流入力電圧の電圧値と第 2 実施形態における 2 つのチョッパ動作との対応関係を示す図である。

【図 5】第 2 実施形態に係る AC / DC 変換装置の等価回路図であって、(A) は昇降圧チョッパ動作時、(B) は反転昇降圧チョッパ動作時の等価回路図である。

【図 6】図 1 の第 2 および第 4 スイッチング素子を実際の半導体素子に置き換えた場合の構成図である。

【図 7】従来の AC / DC 変換装置の概略構成図である。

【図 8】従来の AC / DC 変換装置の概略構成図である。

【発明を実施するための形態】

【 0 0 1 9 】

以下、添付図面を参照して、本発明に係る AC / DC 変換装置の好ましい実施形態について説明する。

【 0 0 2 0 】

[第 1 実施形態]

図 1 は、本発明の第 1 実施形態に係る AC / DC 変換装置 1 A の概略構成図である。同図に示すように、AC / DC 変換装置 1 A は、対をなす第 1 入力端 6 a および第 2 入力端 6 b から入力された交流入力電圧 V_{ac} を所望の目標電圧値を有する直流出力電圧 V_{dc} に変換し、該直流出力電圧 V_{dc} を対をなす第 1 出力端 7 a および第 2 出力端 7 b から負荷 R_L に出力するものであって、複数のスイッチング素子 $SW_1 \sim SW_5$ を有するチョッパ部 2 と、交流入力電圧 V_{ac} の電圧値を検知する入力電圧検知部 3 と、直流出力電圧 V_{dc} の電圧値を検知する出力電圧検知部 4 と、入力電圧検知部 3 および出力電圧検知部 4 が検知した電圧値に基づいて、直流出力電圧 V_{dc} の電圧値が目標電圧値となるようにチョッパ部 2 を制御する制御部 5 A を備えている。

【 0 0 2 1 】

チョッパ部 2 は、第 1 入力端 6 a に一端が接続された第 1 スイッチング素子 SW_1 と、第 1 スイッチング素子 SW_1 の他端にそれぞれ一端が接続された第 3 スイッチング素子 SW_3 、第 5 スイッチング素子 SW_5 およびコイル L と、コイル L の他端にそれぞれ一端が接続された第 2 スイッチング素子 SW_2 および第 4 スイッチング素子 SW_4 と、第 2 スイッチング素子 SW_2 の他端に一端が接続されたコンデンサ C_o とを有する。また、第 3 スイッチング素子 SW_3 、第 4 スイッチング素子 SW_4 およびコンデンサ C_o の他端はそれぞれ第 2 入力端 6 b および第 2 出力端 7 b に接続され、第 2 スイッチング素子 SW_2 および第 5 スイッチング素子 SW_5 の他端はそれぞれ第 1 出力端 7 a に接続されている。各スイッチング素子 $SW_1 \sim 5$ は、制御部 5 A により ON / OFF 制御される。

【 0 0 2 2 】

なお、チョッパ部 2 は、第 1 入力端 6 a および第 2 入力端 6 b に接続されたコンデンサ C_i も備えているが、該コンデンサ C_i はコンデンサ C_o に比べて容量が非常に小さく、チョッパ部 2 の動作にはほとんど影響を与えないので、以下では、説明を簡単化するためにコンデンサ C_i を無視する。

【 0 0 2 3 】

図 2 に示すように、本発明では、交流入力電圧 V_{ac} の電圧値に応じて制御部 5 A が各スイッチング素子 $SW_1 \sim SW_5$ の制御を変更する。言い換えると、本発明では、交流入力電圧 V_{ac} の電圧値に応じてチョッパ部 2 のチョッパ動作が変更される。

【 0 0 2 4 】

具体的には、本実施形態に係る AC / DC 変換装置 1 A のチョッパ部 2 は、(1) 交流入力電圧 V_{ac} の電圧値 (第 2 入力端 6 b を基準とした場合の第 1 入力端 6 a の電位) が正であり、かつ目標電圧値 V_t (負荷 R_L に出力すべき直流出力電圧 V_{dc} の電圧値) よりも低い場合は昇圧チョッパ動作を行い、(2) 交流入力電圧 V_{ac} の電圧値が正であり、かつ目標電圧値 V_t よりも高い場合は降圧チョッパ動作を行い、(3) 交流入力電圧 V_{ac} の電圧値が負の場合は反転昇降圧チョッパ動作を行う。これらの動作により、直流出力電圧 V_{dc} の電圧値は、目標電圧値 V_t に維持 (安定化) される。

10

20

30

40

50

【 0 0 2 5 】

チョッパ部 2 の 3 つのチョッパ動作のうち、まず、昇圧チョッパ動作について説明する。本動作においては、第 1 スイッチング素子 S W 1 が常に O N 状態、第 3 スイッチング素子 S W 3 および第 5 スイッチング素子 S W 5 が常に O F F 状態とされる。したがって、本動作中の A C / D C 変換装置 1 A は、図 3 (A) に示す簡素な等価回路で表現される。

【 0 0 2 6 】

また、本動作においては、第 4 スイッチング素子 S W 4 と整流ダイオードの役割を果たす第 2 スイッチング素子 S W 2 とが交互に O N / O F F 制御される。すなわち、第 4 スイッチング素子 S W 4 が O N 状態から O F F 状態に切り替わると、同期的に第 2 スイッチング素子 S W 2 が O F F 状態から O N 状態に切り替わる。1 スイッチング周期 T における第 4 スイッチング素子 S W 4 の O N 時間を T_{on4} とすると、第 4 スイッチング素子 S W 4 のデューティ (= T_{on4} / T) は次式で求めることができる。

$$\text{デューティ} = 1 - V_{ac} \text{の電圧値} / V_{dc} \text{の電圧値}$$

【 0 0 2 7 】

降圧チョッパ動作においては、第 2 スイッチング素子 S W 2 が常に O N 状態、第 4 スイッチング素子 S W 4 および第 5 スイッチング素子 S W 5 が常に O F F 状態とされる。したがって、本動作中の A C / D C 変換装置 1 A は、図 3 (B) に示す簡素な等価回路で表現される。

【 0 0 2 8 】

また、本動作においては、第 1 スイッチング素子 S W 1 と整流ダイオードの役割を果たす第 3 スイッチング素子 S W 3 とが交互に O N / O F F 制御される。すなわち、第 1 スイッチング素子 S W 1 が O N 状態から O F F 状態に切り替わると、同期的に第 3 スイッチング素子 S W 3 が O F F 状態から O N 状態に切り替わる。1 スイッチング周期 T における第 1 スイッチング素子 S W 1 の O N 時間を T_{on1} とすると、第 1 スイッチング素子 S W 1 のデューティ (= T_{on1} / T) は次式で求めることができる。

$$\text{デューティ} = V_{dc} \text{の電圧値} / V_{ac} \text{の電圧値}$$

【 0 0 2 9 】

反転昇降圧チョッパ動作においては、第 4 スイッチング素子 S W 4 が常に O N 状態、第 2 スイッチング素子 S W 2 および第 3 スイッチング素子 S W 3 が常に O F F 状態とされる。したがって、本動作中の A C / D C 変換装置 1 A は、図 3 (C) に示す簡素な等価回路で表現される。

【 0 0 3 0 】

また、本動作においては、第 1 スイッチング素子 S W 1 と整流ダイオードの役割を果たす第 5 スイッチング素子 S W 5 とが交互に O N / O F F 制御される。すなわち、第 1 スイッチング素子 S W 1 が O N 状態から O F F 状態に切り替わると、同期的に第 5 スイッチング素子 S W 5 が O F F 状態から O N 状態に切り替わる。1 スイッチング周期 T における第 1 スイッチング素子 S W 1 の O N 時間を T_{on1} とすると、第 1 スイッチング素子 S W 1 のデューティ (= T_{on1} / T) は次式で求めることができる。ただし、交流入力電圧 V_{ac} の電圧値は負である。

$$\text{デューティ} = V_{dc} \text{の電圧値} / (V_{dc} \text{の電圧値} - V_{ac} \text{の電圧値})$$

【 0 0 3 1 】

以上のように、本実施形態に係る A C / D C 変換装置 1 A では、制御部 5 A がチョッパ部 2 のチョッパ動作を (1) 昇圧チョッパ動作、(2) 降圧チョッパ動作、および (3) 反転昇降圧チョッパ動作に切り替える。また、各チョッパ動作においては、チョッパ部 2 が交流入力電圧 V_{ac} を直接スイッチングする。したがって、本実施形態に係る A C / D C 変換装置 1 A によれば、ダイオードブリッジ回路 (図 7 の符号 1 3、図 8 の符号 2 1) を不要とすることができるので、該回路による損失の発生を防ぐことができ、効率を改善

10

20

30

40

50

することができる。

【 0 0 3 2 】

[第 2 実施形態]

続いて、本発明の第 2 実施形態に係る AC / DC 変換装置 1 B について説明する。図 1 に示すように、本実施形態に係る AC / DC 変換装置 1 B は、制御部 5 B を備えている以外の点において第 1 実施形態に係る AC / DC 変換装置 1 A と何ら変わらない。このため、回路構成についての詳細な説明は省略する。

【 0 0 3 3 】

図 4 に示すように、本実施形態においても、交流入力電圧 V_{ac} の電圧値に応じて制御部 5 B が各スイッチング素子 $SW1 \sim SW5$ の ON / OFF 制御を変更する。言い換えると、交流入力電圧 V_{ac} の電圧値に応じてチョッパ部 2 のチョッパ動作が変更される。

10

【 0 0 3 4 】

具体的には、本実施形態に係る AC / DC 変換装置 1 B のチョッパ部 2 は、(1) 交流入力電圧 V_{ac} の電圧値が正である場合は昇降圧チョッパ動作を行い、(2) 交流入力電圧 V_{ac} の電圧値が負の場合は反転昇降圧チョッパ動作を行う。これにより、直流出力電圧 V_{dc} の電圧値は、目標電圧値 V_t に維持 (安定化) される。

【 0 0 3 5 】

昇降圧チョッパ動作においては、第 5 スwitching 素子 $SW5$ が常に OFF 状態とされる。したがって、本動作中の AC / DC 変換装置 1 B は、図 5 (A) に示す簡素な等価回路で表現される。

20

【 0 0 3 6 】

また、本動作においては、第 1 および第 4 スwitching 素子 $SW1$ 、 $SW4$ と、整流ダイオードの役割を果たす第 2 および第 3 スwitching 素子 $SW2$ 、 $SW3$ とが交互に ON / OFF 制御される。すなわち、第 1 および第 4 スwitching 素子 $SW1$ 、 $SW4$ が ON 状態から OFF 状態に切り替わると、同期的に第 2 および第 3 スwitching 素子 $SW2$ 、 $SW3$ が OFF 状態から ON 状態に切り替わる。1 スwitching 周期 T における第 1 および第 4 スwitching 素子 $SW1$ 、 $SW4$ の ON 時間を T_{on14} とすると、第 1 および第 4 スwitching 素子 $SW1$ 、 $SW4$ のデューティ ($= T_{on14} / T$) は次式で求めることができる。

30

$$\text{デューティ} = V_{dc} \text{ の電圧値} / (V_{dc} \text{ の電圧値} + V_{ac} \text{ の電圧値})$$

【 0 0 3 7 】

反転昇降圧チョッパ動作においては、第 1 実施形態の反転昇降圧チョッパ動作と同様の制御が行われる。すなわち、第 4 スwitching 素子 $SW4$ が常に ON 状態、第 2 スwitching 素子 $SW2$ および第 3 スwitching 素子 $SW3$ が常に OFF 状態とされ、かつ第 1 スwitching 素子 $SW1$ と整流ダイオードの役割を果たす第 5 スwitching 素子 $SW5$ とが交互に ON / OFF 制御される (図 5 (B) 参照) 。

【 0 0 3 8 】

以上のように、本実施形態に係る AC / DC 変換装置 1 B では、制御部 5 B がチョッパ部 2 のチョッパ動作を (1) 昇降圧チョッパ動作、および (2) 反転昇降圧チョッパ動作に切り替える。また、各チョッパ動作においては、チョッパ部 2 が交流入力電圧 V_{ac} を直接スイッチングする。したがって、本実施形態に係る AC / DC 変換装置 1 B によれば、ダイオードブリッジ回路を不要とすることができるので、該回路による損失の発生を防ぐことができ、効率を改善することができる。

40

【 0 0 3 9 】

さらに、模式的に示したスイッチング素子を実際の半導体素子に置き換えた例を図 6 に示す。同図では、第 2 スwitching 素子 $SW2$ をダイオード $D2$ に、第 4 スwitching 素子 $SW4$ を n チャネル MOS FET の $Q4$ に置換している。図 6 に示す回路によれば、ダイオード $D2$ のアノードと FET $Q4$ のドレインをコイル側に接続することにより、第 1 実施形態および第 2 実施形態の全動作を効率的に実施することができる。

50

【0040】

なお、本発明に係るAC/DC変換装置は上記構成に限定されるものではなく、種々の変形例が考えられる。

【0041】

例えば、効率をさらに改善するためには、交流入力電圧 V_{ac} の入力が開始されてから所定の時間が経過するまでの間および/または直流出力電圧 V_{dc} の電圧値が所定の電圧値(例えば、 V_t の約95%)に到達するまでの間、各チョッパ動作におけるデューティを通常時とは異なったデューティとすることが好ましい。これによれば、突入防止回路(図7の符号12、図8の符号TH)がなくても突入電流の量を制限することができるので、該回路による損失の発生を防ぐことができる。

10

【0042】

より詳しくは、第1実施形態の昇圧チョッパ動作においては、第2スイッチング素子 SW_2 がON状態のときに第1入力端6a コイルL 第2スイッチング素子 SW_2 コンデンサC_oの経路で突入電流が流れるので、通常時よりも第2スイッチング素子 SW_2 のON時間を短くすることで、突入電流の量を制限することができる。また、第1スイッチング素子 SW_1 がOFFしている状態を長くして、第1実施形態の昇圧チョッパ動作が実質的に行われないようにすることで突入電流の量を制限することができる。すなわち、直流出力電圧 V_{dc} の電圧値を緩やかに上昇(ソフトスタート)させることにより、突入電流の量を制限することができる。同様に、第1実施形態の降圧チョッパ動作においては、通常時よりもデューティ(= T_{on1}/T)を低めに設定し、第1スイッチング素子 SW_1 のON時間を短くすればよい。

20

【0043】

また、第1実施形態および第2実施形態の反転昇降圧チョッパ動作においては、第1スイッチング素子 SW_1 がOFF状態に切り替えられたときにコイルLに蓄積されたエネルギーが第5スイッチング素子 SW_5 を通じてコンデンサC_oに供給される。したがって、通常時よりもデューティ(= T_{on1}/T)を低めに設定して第1スイッチング素子 SW_1 のON時間を短くし、コイルLに蓄積されるエネルギーを減らすことで、突入電流の量を制限することができる。同様に、第2実施形態の昇降圧チョッパ動作においては、通常時よりもデューティ(= T_{on14}/T)を低めに設定して第1および第4スイッチング素子 SW_1 、 SW_4 のON時間を短くし、コイルLに蓄積されるエネルギーを減らすことで、突入電流の量を制限することができる。

30

【0044】

また、別の変形例として、入力電流検出回路を設けることにより、制御部5A、5Bは、力率改善および高調波対策のために、入力電流波形を正弦波に近づけるような各スイッチング素子 $SW_1 \sim SW_5$ の制御を追加的に行ってもよい。

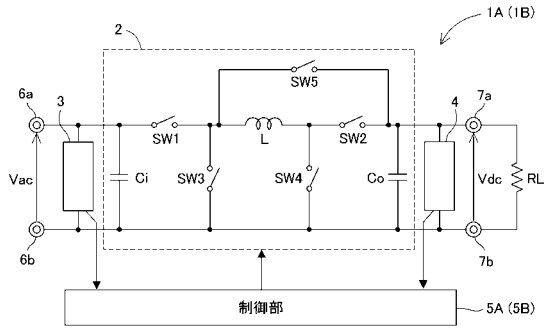
【符号の説明】

【0045】

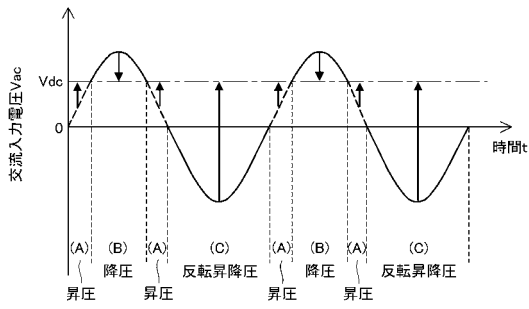
- 1A、1B AC/DC変換装置
- 2 チョッパ部
- 3 入力電圧検知部
- 4 出力電圧検知部
- 5A、5B 制御部

40

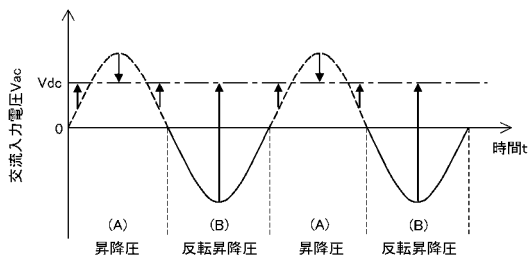
【 図 1 】



【 図 2 】

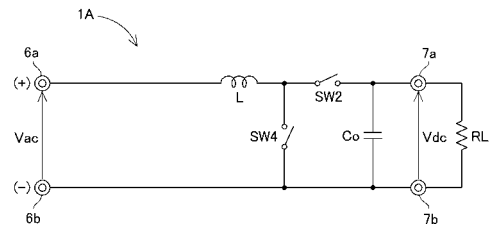


【 図 4 】

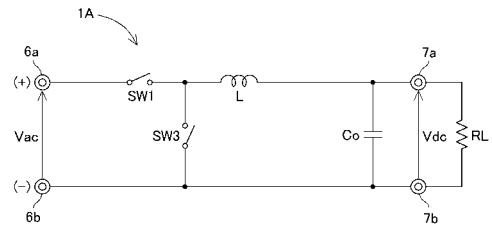


【 図 3 】

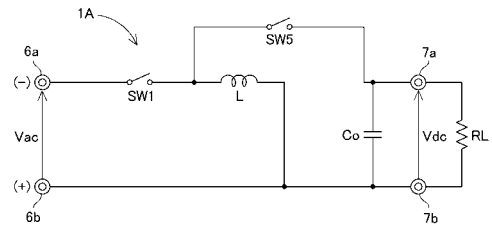
(A) 昇圧



(B) 降圧

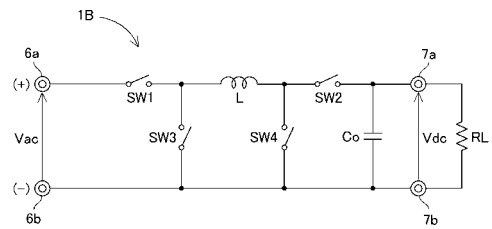


(C) 反転昇降圧

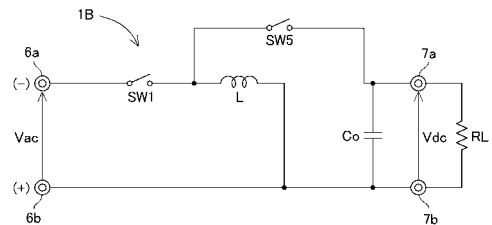


【 図 5 】

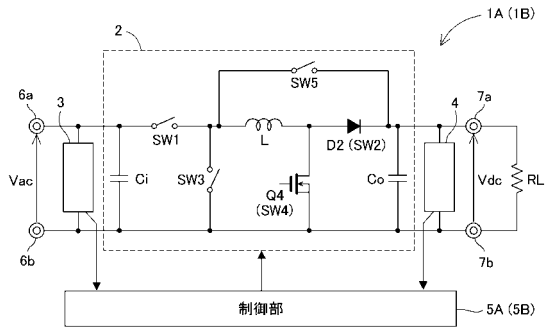
(A) 昇降圧



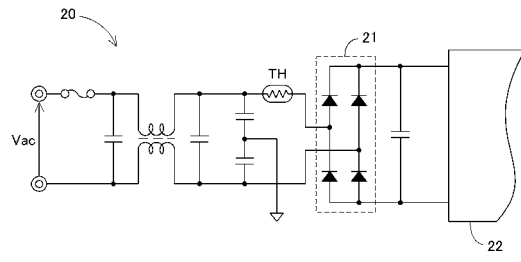
(B) 反転昇降圧



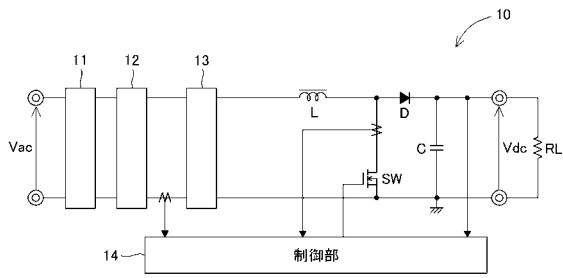
【 図 6 】



【 図 8 】



【 図 7 】



フロントページの続き

- (72)発明者 小堀 康功
群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内
- (72)発明者 小林 春夫
群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内
- (72)発明者 岡本 直久
京都府京都市中京区烏丸通御池上る二条殿町5 5 1番地 ニチコン株式会社内
- (72)発明者 大島 正樹
京都府京都市中京区烏丸通御池上る二条殿町5 5 1番地 ニチコン株式会社内
- Fターム(参考) 5H006 CA01 CB09 CC02 DA04 DB01 DC05